



УНИВЕРЗИТЕТ У БАЊОЈ ЛУЦИ  
ЕЛЕКТРОТЕХНИЧКИ ФАКУЛТЕТ  
БАЊА ЛУКА

І СИМПОЗИЈУМ  
ИНДУСТРИЈСКА ЕЛЕКТРОНИКА

**ИНДЕЛ 97**

**ЗБОРНИК РАДОВА**

Бања Лука; 24.-26. септембар 1997.

# ОРГАНИЗАТОР

Електротехнички факултет, Бања Лука

621-38

Година	SM/1997
Библиотека Електротехничког факултета	Бања Лука
Inv. br.	17363

*prof. dr. Z. Bobić*

# САОРГАНИЗАТОРИ

Универзитет у Бањој Луци

Електротехнички факултет, Београд

"Чајавец Холдинг", Бања Лука

РЈ"Телеком" Републике Српске, Бања Лука

РЗ"Космос", Бања Лука

621-38

Година	SM/1997
Библиотека Електротехничког факултета	Бања Лука
Inv. br.	6507



## ОРГАНИЗАЦИОНИ ОДБОР

1. Министар за образовање науку и културу Републике Српске
2. Председник извршног одбора Општине Бања Лука
3. Проф. др Боровој Лазић, ЕТФ Београд
4. Мр Никола Ђрџећ, дипл. еџ.
5. Мр Слободан Квистриновић дипл. инж. маш.
6. Драго Лакетић, дипл. инг. ел.
7. Жељко Јунгић, дипл. инг. ел.
8. Мр Владо Докић, дипл. еџ.
9. Остоја Кнежевић, дипл. инж. маш.
10. Стево Радивојша, дипл. инг. маш.
11. Драго Давидовић, дипл. инг. ел.
12. Ратко Стаменић, дипл. инг. ел.
13. Вито Ракић, дипл. инж. маш.
14. Др Александар Илишковић, ван. проф.
15. Др Бранко Докић, ред. проф.
16. Доцент др Златко Бундало, дипл. инг. ел.
17. Доцент др Милорад Божић, дипл. инг. ел.
18. Доцент др Крстан Бошњак, дипл. инг. ел.

## ПОЧАСНИ ОДБОР

1. Потпредседник Републике Српске и Ректор Универзитета у Бањој Луци проф. др Драгољуб Мирјанић
2. Председник Академије наука и умјетности Републике Српске проф. др Петар Мандић
3. Академик проф. др Јован Сурутка
4. Председник Скупштине општине Бања Лука
5. Министар образовања, науке и културе Републике Српске
6. Министар за саобраћај и везе Републике Српске
7. Министар за индустрију и енергетику Републике Српске
8. Директор ЈП телекомуникације Републике Српске
9. Директор ЈП Електропривреда Републике Српске



## ПРОГРАМСКИ ОДБОР

1. Проф. др Бранко Ковачевић, ЕТФ Београд
2. Проф. др Слободан Вукосавић, ЕТФ Београд
3. Проф. др Предраг Пејовић, ЕТФ Београд
4. Проф. др Милан Орлић, Институт Винча и ЕТФ Бања Лука
5. Проф. др Вујо Дрндаревић, Институт Винча
6. Проф. др Милојко Јевтовић, ВТИ Београд, ЕТФ Бања Лука
7. Проф. др Ванчо Литовски, Електронски факултет Ниш
8. Проф. др Милан Радмановић, Електронски факултет Ниш
9. Проф. др Владимир Катић, Технички факултет Нови Сад
10. Мр Рајко Поповић, "Чајавец Холдинг" Бања Лука
11. Мр Драган Праштало, "Чајавец Холдинг" Бања Лука
12. Миле Зрнић, дипл. инг. ел., "Чајавец Холдинг" Бања Лука
13. Милан Барош, дипл. инг. ел., "Чајавец Холдинг" Бања Лука
14. Свето Врховац, дипл. инг. ел., "Чајавец Холдинг" Бања Лука
15. Жељко Јунгић, дипл. инг. ел., "Телеком" Бања Лука
16. Шобот Радомир, дипл. инг. ел., "Електрокрајина" Бања Лука
17. Проф. др Бранко Докић, ЕТФ Бања Лука-предсједник
18. Проф. др Александар Илишковић, ЕТФ Бања Лука-  
- потпредсједник
19. Доцент др Златко Бундало, ЕТФ Бања Лука-потпредсједник
20. Доцент др Милорад Божић, ЕТФ Бања Лука-потпредсједник
21. Проф. др Петар Хинић, ЕТФ Бања Лука
22. Проф. др Ђемал Колонић, ЕТФ Бања Лука
23. Проф. др Јеленко Влајић, ЕТФ Бања Лука
24. Проф. др Антун Сертић, ЕТФ Бања Лука
25. Доцент др Славко Трипковић, ЕТФ Бања Лука
26. Доцент др Радојка Праштало, ЕТФ Бања Лука
27. Доцент др Крстан Бошњак, ЕТФ Бања Лука

## ОРГАНИЗАЦИОНИ СЕКРЕТАРИЈАТ

1. Веселка Радаковић, дипл. правник
2. Наташа Бановић, дипл. инг. ел.
3. Милан Јокић, дипл. инг. ел.
4. Бранко Блануша, дипл. инг. ел.

## САДРЖАЈ

- ✓ Савремена достигнућа у развоју полупроводничких компоненти снаге ....1  
*М. Живанов, Љ. Живанов*
- ✓ Утицај температуре на напон прага отварања MOSFET-а .....7  
*А. Илишковић, Ф. Софјић*
- Примена стохастичког модела MOS транзистора у анализи осетљивости  
 аналогних интегрисаних кола.....13  
*М. Арнаутовић, Л. Нађ, Љ. Живанов*
- Суперпроводне карактеристике танких филм-структура .....18  
*С. К. Јаћимовски, И. Д. Враговић, С. М. Стојковић, Ј. П. Шейрајчић, Д. Љ.  
 Мирјанић*
- Објашњење неких својстава танких кобалтних слојева помоћу модела  
 Стонера и Волфарта .....22  
*М. Болдан, Д. Појов, М. Гангал*
- Утицај примеса берилијума и термичке обраде на физичка својства  
 танких кобалтних слојева.....25  
*М. Болдан, Д. Појов, М. Гангал*
- Магнетна својства неких витрокерамичких материјала .....28  
*М. Гангал, Д. Појов, М. Болдан*
- Термичка обрада сталних ALNICO магнета и проучавање њихове  
 структуре користећи технику Битер.....31  
*М. Гангал, Д. Појов, М. Болдан*
- Механичка анализа олово-калцијумове легуре за производњу  
 акумулатора.....33  
*Д. Минић, Ш. Коши, В. Ђукић, Н. Башчаревић*
- Термомеханичке особине легуре Pb-Sb..... 36  
*В. Ђукић, Д. Минић, Н. Башчаревић*
- Примјена пиезокерамичких акумулатора код хидрауличких и  
 микромеханичких система високе динамике.....39  
*М. Роџић, Д. Кнежевић*
- ✓ Адресибилни сензор температуре .....45  
*Б. Лековић, Б. Ђорђевић, М. Јевђић*
- Аутоматизација мерења температуре применом звучне картице и РС  
 рачунара .....49  
*Љ. Р. Голубовић*
- ✓ Мерно-информациони системи са дистрибуираном и недистрибуираном  
 интелигенцијом .....53  
*С. Рисјић, М. Стојчев*

Реализација спектрофотометра помоћу микрорачунара .....	58
<i>П. Хинић, З. Бабић, М. Барои, Б. Ивановић, Љ. Грбић</i>	
Утицај пропада напона на стабилност рада регулисаног напона.....	61
<i>Р. Јевремовић, В. Кајић, Р. Јовић</i>	
Корекција фреквентне карактеристике уха.....	65
<i>Ф. Софић, Д. Ђогајовић, Г. Гаврић</i>	
A Novel Celp 4800 B/S Speech Coder Based on Robust LP Parameters Estimation and Open-Loop Pitch Predictor Determination .....	69
<i>М. Марковић, М. Милосављевић, М. Веиновић, Б. Ковачевић</i>	
✓ Оптимални пријемник сигнала који се преносе енергетским водовима ..	73
<i>В. Стојановић, С. Ђорђевић</i>	
Поређење различитих метода израчунавања конволуције и деконволуције у MATLAB-у.....	79
<i>З. Бабић, С. Калаба</i>	
Естимација коефицијената предиктора .....	83
<i>З. Бабић, П. Хинић, Н. Марјанац</i>	
Декомпозиција матрица преко сингуларних вриједности.....	87
<i>П. Хинић, Н. Марјанац, З. Бабић</i>	
Нумеричко рачунање SVD-а.....	92
<i>Н. Марјанац, З. Бабић, П. Хинић</i>	
Hardware Descriptin Language For Analog and Mixed-Signal Design...	96
<i>В. Б. Лишовски</i>	
Основне ћелије ECL кола VLSI и ULSI.....	101
<i>Н. Бановић, Б. Л. Докић</i>	
Регенеративна тростатичка BiCMOS логичка кола .....	107
<i>З. В. Бундало, Г. М. Нинковић</i>	
Нисконапонски BiCMOS Шмитови тригери са потпуном логичком амплитудом .....	113
<i>Г. М. Нинковић, Б. Л. Докић</i>	
<del>×</del> Коло за Power-On-Reset у стандардној CMOS технологији .....	118
<i>С. Миленковић, Н. Јанковић, И. Лишовски, В. Живковић, В. Лишовски</i>	
✓ Тестабилно дигитално интегрисано коло специфичне намене са играћеним аналогним мултиплексерима.....	124
<i>С. Јанковић, Д. Максимовић, В. Живковић, П. Пејковић, В. Лишовски</i>	
DC/DC BOOST конвертор управљан са микроконтролером .....	129
<i>М. Живанов, К. Хуђик</i>	

	BUCK DC/DC претварач управљан микроконтролером .....	135
	<i>Ј. Ласло, Ђ. Гарабандић, М. Живанов</i>	
2/	Напајање флуоресцентних лампи коришћењем резонантних инвертора .....	141
	<i>Н. Бајић, Б. Ј. Докић</i>	
✓	Пројектовање снажних ултразвучних сендвич претварача.....	146
	<i>Д. Манчић, М. Радмановић</i>	
	Теоријска основа и нумерички поступак за остварење магнетног поља високог степена хомогености .....	150
	<i>Ј. Влајић, М. Бајић</i>	
	Формирање обртног магнетног поља .....	154
	<i>Д. Јаџодић, А. Илишковић</i>	
2	Систем управљања коморном пећи.....	159
	<i>М. Божич, П. Марић, Ј. Иџић, Д. Мијић</i>	
	Машина за паковање управљана преко микроконтролера .....	164
	<i>С. Зељковић, М. Живанов, Ј. Наћ</i>	
	Микропроцесорска командна табла за лифтове .....	170
	<i>М. Равлић, С. Варјачић, В. Луџоња, М. Арнауџовић</i>	
	Индустријски микрорачунар .....	173
	<i>З. Бабић, П. Хинић, М. Барош, Љ. Грбић, Б. Ивановић</i>	
	Управљање CNC јединице за HSC и HSR .....	177
	<i>М. Роџић, Д. Давидовић</i>	
	Индустријске комуникације на нивоу FIELDBUS-а.....	182
	<i>М. Роџић</i>	
	Програмирање програмабилног логичког контролера .....	189
	<i>И. Рашиџа</i>	
	Системи за контролу трофазног мрежног напајања и аутоматско одржавање батеријског напајања .....	192
	<i>Б. Ј. Докић, Љ. Маџавуљ, Б. Блануша, М. Јокић</i>	
	IBM PC Based Statistical Data Aquisition System .....	196
	<i>Т. А. Fouriaev, А. V. Salamatin</i>	
	ИНДЕКС АУТОРА .....	198

## ПРЕДГОВОР

Први симпозијум "Индустријска електроника" - ИНДЕЛ '97 је био једна од манифестација обиљежавања 35 година рада Електротехничког факултета Универзитета у Бањој Луци. Ова значајна годишњица Факултета је била само повод. Размишљајући како да се покрене индустрија у послеријатном периоду родила се идеја да би то било могуће и преко симпозијума на коме би се размијенила научна и стручна искуства и стекла нова познанства. Електроника је данас присутна у свим индустријским областима. Због тога је назив симпозијума "Индустријска електроника". Предвидјели смо да програм Симпозијума покрива све области електронике у најширем смислу (материјали и компоненте, аутоматика, мјерни и управљачки системи, претварачи, телекомуникације, рачунарска техника) које се користе у индустрији. 47 пријављених радова је покрило све поменуте области.

На Симпозијуму је реферисано 38 радова у четири секције. Одржане су и двије пленарне сједнице:

1. Електронски енергетски мјерни уређаји, ДП Микроелектроника, "Чајавец Холдинг", Бања Лука.
2. Принципи изведбе рачунарских процесора великих брзина, проф. др Војин Оклобдија, Универзитет Калифорнија, САД.

На жалост нисмо имали ова излагања припремљена за штампање. У оквиру Симпозијума промовисана је књига "Електроника 2", аутора проф. др Александра Илишковића.

Више од половине пријављених радова су изван Републике Српске што потврђује да је Симпозијум од широког интереса. Шест радова из иностранства (4 из Румуније, један из Русије и један пленарни из САД) подгријава наше амбиције да у догледно вријеме Симпозијум добије међународни значај.

Већина радова су прошли формалну рецензију. Због тога, Програмски одбор не сноси одговорност за тачност и коректност свих резултата. Сва одговорност, а наравно и заслуге припадају ауторима и коауторима. Програмски одбор је прихватио неколико радова пред сам Симпозијум, тако да они нису ни формално рецензовани. То смо урадили стога што су ти радови произашли из дипломског рада једног младог инжињера. Ми ћемо и убудуће омогућавати да се презентују резултати дипломских и семинарских радова студената електротехничких факултета тако што ћемо формирати посебну секцију за то. Штампали смо и нереферисане радове (4 из Румуније и 2 из Савезне Републике Југославије), јер смо процијенили да су постојале објективне околности због којих аутори нису могли допутовати у Бању Луку. Ови радови су у Зборнику означени звјездицом изнад наслова.

Предсједник Програмског одбора  
проф. др Бранко Докић



## SAVREMENA DOSTIGNUĆA U RAZVOJU POLUPROVODNIČKIH KOMPONENTI SNAGE

Miloš Živanov i Ljiljana Živanov, Fakultet tehničkih nauka,  
Institut za energetiku i elektroniku, Novi Sad Jugoslavija,

*Sadržaj: U ovom prikazu razmotreni su pravci razvoja prekidača za velike snage sa poboljšanim električnim karakteristikama, pri čemu je naglasak bio na komponentama proizvedenim MOS tehnologijom. Posebno su prikazana poboljšanja kod Si komponenti snage dobijene primenom UMOS tehnologije. Takođe su analizirani mogući pravci razvoja SiC komponenti snage*  
*Ključne reči: Si komponente snage, SiC komponente snage, MOS tehnologija, UMOS tehnologija.*

### 1. UVOD

Prekidači za velike snage su najbitnije komponente svih sistema energetske elektronike za regulaciju opterećenja. Prvi poluprovodnički prekidači za velike snage bili su tiristori i bipolarni tranzistori razvijeni tokom 50-tih godina. Tiristori su korišćeni za veće snage, jer su im nominalni naponi i struje rasli brže nego tranzistorima i danas dostigli 6,5kV i 1kA. Tiristor se pravi na jednoj pločici prečnika od 10 do 12,5cm visokorazvijenim procesom duboke difuzije, pri čemu su primese galijum i aluminijum. Da bi se dobro kontrolisao probojni napon i uniformna raspodela struje unutar tiristora, bitno je da dopiranaost podloge i vreme života manjinskih nosilaca u osnovnom materijalu budu vrlo uniformni. Ovo je postignuto korišćenjem dopiranja transmutovanim neutronima, da bi se postigla vrlo uniformna koncentracija fosfora, kao i korišćenjem elektronskog zračenja, da bi se moglo upravljati vremenom života nosilaca. Fototiristori (tiristori koji se upravljaju svetlošću) su takođe postali dostupni za sisteme prenosa visokim jednosmernim naponom - HVDC (High Voltage Direct Current). Nije verovatno da će oni biti zamenjeni, izuzev ako se sa HVDC pređe na fleksibilni naizmenični prenos - FACT (Flexible Alternating Current Transmission) [1]. FACT sistemi zahtevaju razvoj isplative tehnologije za upravljanje reaktivnim elementima, što bi moglo dati motiva za primenu MOS-upravljanih tiristora koji se trenutno razvijaju.

Još od svog uvođenja, tokom 50-tih godina, bipolarni tranzistori su favorizovani za primene u uređajima malih i srednjih snaga zbog mogućnosti bržeg prekidanja. Nominalni naponi i struje su im postepeno rasli do kasnih 70-tih godina. Pošto je bipolarni tranzistor strujom upravljana komponenta čija amplituda kolektorske struje zavisi od bazne upravljačke struje, jedan od najkritičnijih ciljeva pri projektovanju bio je povećanje strujnog pojačanja da bi se smanjila složenost, veličina i težina upravljačkog kola. Na žalost, utvrđeno je da je postizanje tog cilja u suprotnosti sa dobijanjem visokih probojnih napona. Sem

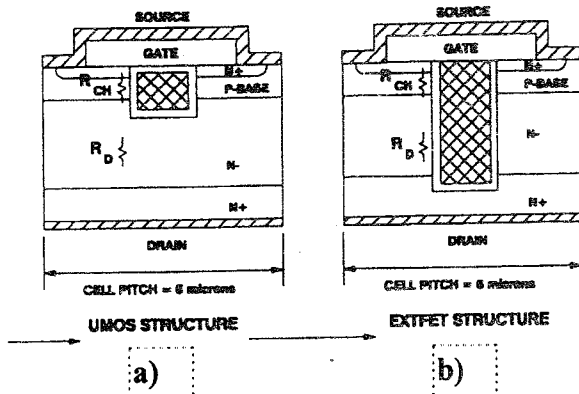
toga, pad strujnog pojačanja za tipične radne struje dovodi do pojačanja manjeg od 10, zbog visokog nivoa injekcije. Strujno pojačanje može biti poboljšano u Darlingstonovoj sprezi koja ima veći pad napona u uključenom stanju. Iz tih razloga bipolarni tranzistor je zamenjen MOSFET-om za niže napone i snage tokom 80-tih, a IGBT-om za više napone i snage tokom 90-tih.

### 2. PREKIDAČI ZA VELIKE SNAGE I NISKI NAPON

Prekidači za veće snage predviđeni za napone blokiranja do 100V potrebni su u uređajima za napajanje, perifernim jedinicama i sistemima automobilske elektronike sa multipleksnom magistralom. Silicijumski MOSFET postao je dominantna komponenta za ove primene iz mnogih razloga: 1) Ima odličan pad napona u uključenom stanju zbog male otpornosti driftovske oblasti za ove, relativno niske, napone. 2) MOSFET ima vrlo veliku ulaznu otpornost u stabilnom stanju zbog metal-oksida-poluprovodnik (MOS) strukture svog gejta. Zbog malih ulaznih struja potrebnih da pune i prazne ulaznu kapacitivnost gejta, on se svrstava u naponom kontrolisane naprave kojima mogu upravljati i integrisana kola. Za visoke radne učestanosti (preko 100kHz) struja kapacitivnosti može postati znatna, ali je i tada moguće da upravljačko kolo bude integrisano zbog niskih napona polarizacije gejta (tipično od 5V do 15V) potrebnih za upravljanje MOSFET-om u režimu malog pada napona. 3) U poređenju sa bipolarnim tranzistorima MOSFET ima vrlo veliku sopstvenu brzinu prekidanja zbog toga što se ne injektuju manjinski nosioci. Prekidačko vreme MOSFET-a diktirano je sposobnošću da se ulazna kapacitivnost brzo napuni i isprazni. 4) MOSFET je robusniji i ima bolju oblast sigurnog rada u direktnoj polarizaciji-FBSOA (Forward Biased Safe Operating Area) nego bipolarni tranzistor što dozvoljava eliminaciju snaberskih kola za zaštitu prekidača u tipičnim kolima impulsno-širinske modulacije (PWM - Pulse Width Modulation) kod kojih se prekidanje ne vrši u trenucima kad signal prolazi kroz nulu, a koja se obično koriste za upravljanje motorima.

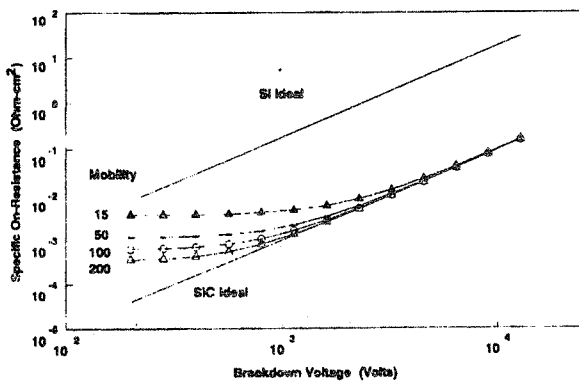
Zbog mnogih privlačnih osobina MOSFET-a učinjeni su značajni naponi da bi se optimizirali njegova struktura i proces proizvodnje. Prvi MOSFET-ovi za velike snage proizvedeni su 70-tih godina na bazi VMOS strukture. Oštri vrh žljeba stvarao je veliko električno polje što je smanjivalo probojni napon. Iz tih razloga je VMOS struktura zamenjena DMOS strukturom, baziranom na difuziji P bazne i N<sup>+</sup> oblasti sorsa koja koristi polisilicijum kao masku. Ovaj proces je omogućio proizvodnju komponenti sa dužinama kanala manjim od jednog mikrometra korišćenjem razlike dubina spojeva dveju difuzija, bez pribegavanja litografiji visoke rezolucije. Iako su prvi DMOSFET-ovi za 60V imali specifičnu otpornost 7 mΩ/cm<sup>2</sup> i bili načinjeni uz korišćenje pravila projektovanja za λ=10μm (tokom 70-tih),

najnovije komponente (proizvedene 90-tih) imaju specifičnu otpornost u uključenom stanju od samo  $1\text{m}\Omega\text{cm}^2$ , a proizvedene su korišćenjem pravila projektovanja za  $\lambda < 2\mu\text{m}$ . Pokazano je da se specifična otpornost u uključenom stanju može smanjiti na  $0,75\text{ m}\Omega/\text{cm}^2$ , koristeći pravila projektovanja kola vrlo visokog stepena integracije-VLSI.



Sl.1 Novije MOSFET strukture za veće snage.

Otpornost driftovske oblasti potrebna da raspodela struje bude uniformna, definisana je kao idealna specifična otpornost u uključenom stanju. Za silicijumski FET čiji je napon blokiranja 60V ova otpornost je  $0,165\text{ m}\Omega/\text{cm}^2$ . Zbog toga bi bilo poželjno poboljšati tu osobinu kod MOSFET-ova za velike snage. Efikasan metod da se to postigne je UMOS struktura (sl.1a). Tim procesom se UMOS ćelije mogu načiniti relativno malim ( $6\mu\text{m}$ ) u odnosu na DMOS ( $20\mu\text{m}$ ) za ista pravila projektovanja. Ovo dovodi do povećanja gustine kanala (širine kanala po kvadratnom santimetru površine komponente) i eliminisanja JFET komponente otpornosti koja je postojala u DMOS ćeliji. Danas postoje UMOSFET-ovi za 60V sa  $0,58\text{ m}\Omega/\text{cm}^2$ .



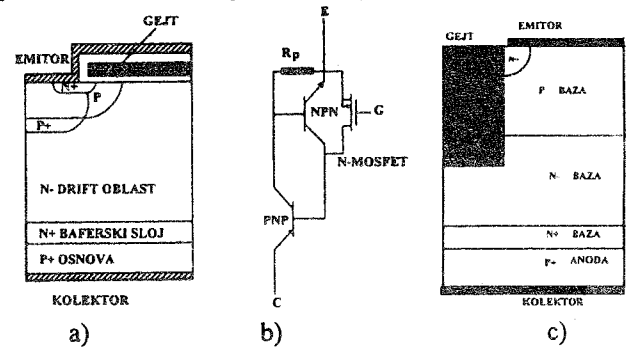
Sl.2 Izračunata specifična otpornost u uključenom stanju UMOSFET-ova za velike snage sa pokretljivostima u inverzionom sloju od 15 do  $200\text{ cm}^2/\text{Vs}$ .

Još veće smanjenje specifične otpornosti u uključenom stanju postignuto je korišćenjem struktura sa dubokim rovom koji se proteže sve do  $\text{N}^+$  podloge kao što je pokazano na slici 1.b) [2]. U ovoj strukturi doprinos driftovske oblasti ukupnoj otpornosti smanjen je paralelnom strujnom putanjom stvorenom akumulacionim slojem koji se formira na zidovima rova. Sa ovom strukturom teoretski je

moguće ostvariti čak i manju otpornost nego što je idealna granica za silicijum ako je širina ćelije manja od  $2\mu\text{m}$ . Ipak, mora se znati da je probojni napon ograničen na 30V velikim električnim poljem koje se stvara u oksidu na gejtju zbog proširenja rova u  $\text{N}^+$  podlogu. Specifična otpornost u uključenom stanju eksperimentalno proizvedenih komponenti bila je  $0,2\text{ m}\Omega/\text{cm}^2$  za probojni napon 25V i napon na gejtju 15V. Na osnovu ovih rezultata može se zaključiti da je otkriće UMOS tehnologije omogućilo proizvodnju silicijumskih naprava koje se približavaju granicama performansi za FET-ove.

### 3 PREKIDAČI ZA VELIKE SNAGE I VISOKI NAPON

Zbog odličnih električnih osobina bilo bi poželjno koristiti MOSFET-ove za visokonaponske primene u energetskej elektronici. Na žalost, specifična otpornost u uključenom stanju vrlo brzo raste za veće probojne napone, kao što je pokazano na slici 2, zbog potrebe za smanjivanjem koncentracije primesa i povećanjem debljine. Stoga, mada se sa UMOSFET strukturama može postići skoro idealna specifična otpornost u uključenom stanju, one nisu zadovoljavajuće za primene gde se traže probojni naponi iznad 300V, zbog velike disipacije u uključenom stanju.



Sl.3 Razvoj IGBT struktura.

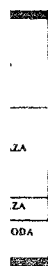
Ovaj problem je rešen 80-tih godina uvođenjem IGBT-ova kod kojih je bipolarno provođenje struje kontrolisano MOS strukturom gejtja. Poprečni presek IGBT strukture na bazi DMOS-a uvedene početkom 80-tih godina dat je na slici 3. Ekvivalentno kolo ove naprave sastoji se od PNP tranzistora sa širokom bazom kojim upravlja MOSFET sa kratkim kanalom. Zbog injkcije velike količine šupljina iz  $\text{P}^+$  podloge u N driftovsku oblast IGBT pokazuje karakteristiku u uključenom stanju sličnu onoj koju ima PiN dioda sa padom napona pri direktnoj polarizaciji manjim od 2V za relativno veliku gustinu struje u uključenom stanju ( $100\text{A}/\text{cm}^2$ ). Pošto je ulazni signal u IGBT-u napon primenjen na MOS gejt, on ima veliku ulaznu impedansu (kao MOSFET) i može se smatrati naponom kontrolisanom napravom. Međutim, za razliku od MOSFET-a, prekidačka brzina IGBT-a ograničena je vremenom potrebnim za premeštanje naelektrisanja nagomilanog u driftovskoj oblasti zbog injektovanja šupljina tokom provođenja struje u uključenom stanju. Vreme isključenja IGBT-a diktirano je vremenom života manjinskih nosilaca koje može biti kontrolisano zračenjem elektrona. Mada je ovaj proces uspešno smanjio vreme isključenja, pokazalo se da se nakon smanjenja vremena života manjinskih nosilaca povećava pad napona u uključenom stanju, kao i kod ostalih bipolarnih komponenti za veće snage.

Od kada je pronadjena, IGBT tehnologija je pretrpela rapidna poboljšanja, koja su drastično unapredila performanse komponenti. Danas, IGBT tranzistori imaju visoku imunost na

HE

a granica i se znati ktričnim ova u N<sup>+</sup> stanju 2/cm<sup>2</sup> za ovu ovih inologije bližavaju

N poželjno ergetskoj anozano na rimesa i kturemama ljučenom probojni stanju.



n IGBT- no MOS i DMOS- ivalentno m bazom injekcije tu oblast onoj koju i manjim m stanju enjen na SFET) i štutim, za ničena je omilanog ovođenja tirano je itrolisano io vreme na života m stanju,

pretrpela formanse unost na

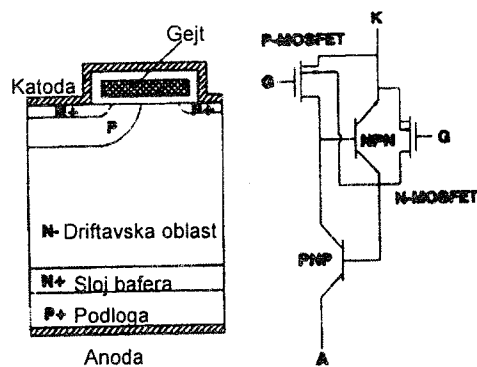
latch-up, mali pad napona u uključenom stanju i prekidačke učestanosti i do 20 kHz i više. Nažalost, IGBT je jednosmerna provodnička komponenta, te u većini primena mora da se koristi anti-paralelna dioda. Sa izuzetnim rastom prekidačkih učestanosti IGBT tranzistora, ograničenja prekidačkih brzina su sada više nametnuta anti-paralelnom diodom, nego samom IGBT komponentom. U većini primena u kojima je potrebna anti-paralelna dioda, prekidačke brzine diode su potpuno određene brzinama uključivanja i isključivanja IGBT tranzistora. Stoga je, sa današnjim, brzim prekidačkim IGBT tranzistorima, brzina promene struje kroz diodu (di/dt) vrlo velika, izazivajući time veliku inverznu struju oporavka kroz diodu, dok je dioda isključena. U današnjim, komercijalno dostupnim IGBT modulima, maksimalna inverzna struja oporavka lako može dostići dvostruku vrednost struje pri uključenoj diodi. Ta inverzna struja oporavka mora da teče kroz IGBT izazivajući velike prekidačke gubitke u IGBT tranzistoru. Štaviše, inverzna struja oporavka takodje određuje maksimalnu struju IGBT tranzistora i služi za definisanje potrebne oblasti sigurnog rada (SOA) IGBT tranzistora. U tipičnom modulu, IGBT i dioda su fabrikovani odvojeno i nakon toga spojeni pre pakovanja. Spajanjem diode i IGBT tranzistora pre pakovanja u jedinstveno kućište pomaže ograničavanju parazitne i rasipne induktivnosti u modulu. Obično se koriste tehnike redukcije vremena života, kao što su dopiranje zlatom i platinom i zračenje elektronima, radi smanjenja vremena inverznog oporavka i maksimuma inverzne struje oporavka u diodi. Međutim, smanjenje vremena života izaziva značajno smanjenje pada napona u uključenom stanju. Zbog toga za visoko naponske diode (>1000 V), sa dužinama drift oblasti većim od 100 μm, da bi se dobili dovoljno dobri padovi napona pri uključenom stanju vreme života ne može biti smanjeno ispod određene vrednosti. To znači da će takve snažne diode imati slab inverzni oporavak ograničavajući tako prekidačke brzine kola. Kontrolisanje anodnog dopiranja kao sredstva za poboljšanje performansi diode je proučeno u radu [3]. Pokazano je da se uz cenu malog povećanja pada napona pri uključenom stanju, karakteristike inverznog oporavka diode mogu poboljšati, što vodi boljoj upotrebi komponenti, većim prekidačkim brzinama i većoj efikasnosti.

Eksperimentalna i numerička istraživanja izvršena u [4] su pokazala da dodata otpornost u emiteru (emitter ballast resistance -EBR) igra značajnu ulogu u FBSOA i da optimizacijom EBR-a možemo značajno da je povećamo.

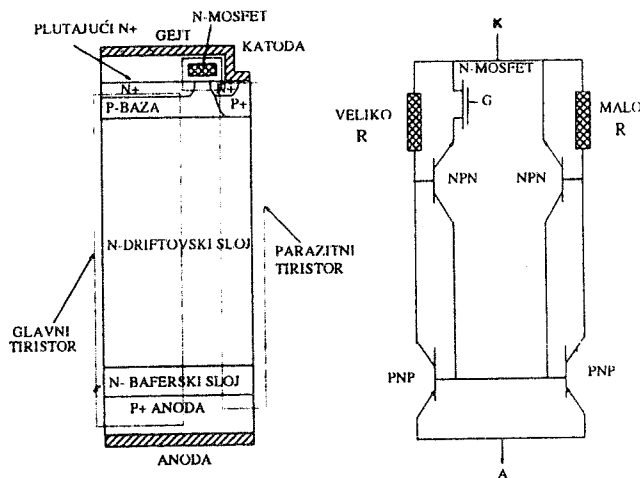
Značajnije poboljšanje kompromisne krive između pada napona u uključenom stanju i vremena isključenja postignuto je korišćenjem UMOS strukture gejta za IGBT [5] date na slici 3. Pomoću ove strukture gustina kanala znatno je povećana, a JFET oblast eliminisana. Pored toga, utvrđeno je poboljšanje koncentracije elektrona i šupljina ispod dna rova zbog stvaranja akumulisanog sloja. Ovo stvara lančani profil raspodele nosilaca u IGBT-ovima koji podseća na onaj kod tiristora. Ova poboljšanja dovela su do velikog smanjenja pada napona u uključenom stanju koji se približio vrednosti za PiN diodu [6]. Pošto se oblast sigurnog rada za UMOS strukturu pokazala bolja nego za DMOS,

može se očekivati da će IGBT-ovi sa rovom u gejtu zameniti DMOS IGBT strukture u budućnosti.

Uprkos poboljšavanju strukture IGBT-a i njegove kompromisne krive između pada napona u uključenom stanju i vremena isključenja, njegova disipacija u uključenom stanju postaje velika kad se proizvodi za visoke napone i učestanosti. To je razlog što se ulažu naporu u razvoj MOS-upravljanih tiristora kao alternativnih prekidačkih naprava velikih snaga, jer se zna da je pad napona u uključenom stanju manji na tiristoru nego na IGBT-u. Mogućnost isključenja vertikalnog tiristora integrisanom MOS-oblašću gejta prvi put je zapažena 1979. Danas se taj prilaz koristi u svim MOS-upravljanim tiristorima. Problem isključenja struje kroz tiristor pokazao se vrlo komplikovan zbog internog regenerativnog procesa i negativnog temperaturnog koeficijenta pada napona u uključenom stanju. Ti efekti lako mogu dovesti do formiranja "strujnih vlakana", uskih vertikalnih putanja kuda teče vrlo velika struja koja može uništiti komponentu.



Sl.4. Poprečni presek BRT-a i ekvivalentno kolo.

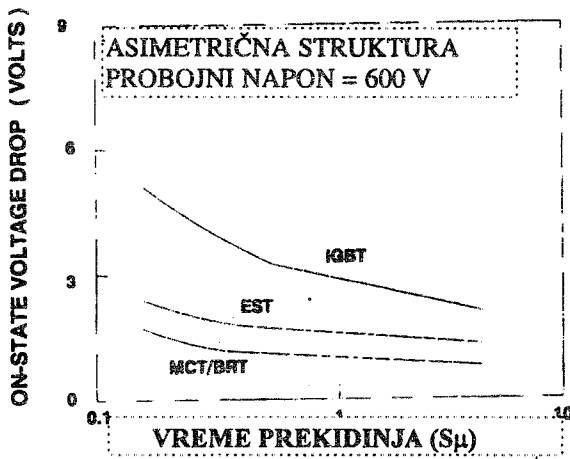


Sl.5. Poprečni presek EST-a i ekvivalentno kolo.

Prvi MOS-upravljeni tiristori sa mogućnošću isključenja struje bili su MCT (MCT-MOS Controlled Thyristor). Učinjeni su značajni naporu da se MCT struktura optimizuje i poboljšaju njene osobine pri isključenju. Da bi se sprečilo stvaranje strujnih vlakana stvorena je MCT struktura sa emitterskim opterećenjem koja koristi polisilicijumski otpornik. Ta struktura je, međutim, imala značajno veći pad napona u uključenom stanju što u velikoj meri smanjuje prednosti MCT-a u odnosu na IGBT. Nadalje, MCT nema sposobnost zasićenja anodne struje, što ga sa gledišta primene čini fundamentalno različitim od IGBT-a. Postojanje

saturacije se u IGBT-ovima uobičajeno koristi da se dobije gejtom upravljano uključanje uz regulaciju inverzne struje oporavka u pridodatim ispravljačima, kao i za zaštitu od kratkog spoja. Sa MCT-om je neophodno ili promeniti topologiju kola ili uvesti nove snaberske elemente u PWM kola zbog toga što nema zasićenja. Ovo je osnovni razlog zbog kojeg se MCT-ovi ne primenjuju, mađa imaju niži pad napona u uključenom stanju od IGBT-ova.

Sledeće usavršenje u nizu ovih komponenti predstavlja tiristor kontrolisan baznom otpornošću-BRT (BRT - Base Resistance Thyristor) dat na slici 4 [7]. Kod njega je regenerativni proces u tiristoru prekinut kratkim spajanjem  $N^+$  emitorske i P bazne oblasti korišćenjem MOSFET-a integrisanog u N oblast baze. BRT ima karakteristike u uključenom stanju slične MCT-u, ali je utvrđeno da ima veću maksimalnu mogućnost upravljanja strujom. Njegova najveća prednost verovatno je mogućnost proizvodnje osnovnim DMOS procesom (kao i IGBT), dok se kod MCT-a koristi trostruka difuzija koju je tokom proizvodnje komponenta teže kontrolisati. Međutim, nepostojanje zasićenja čini ove komponente lošijim od IGBT-ova za primene u energetskoj elektronici.



Sl.6 Uporedni prikaz kompromisnih krivih između pada napona u uključenom stanju i vremena isključenja za MOS-upravljanje tiristore i IGBT.

Prvi MOS-upravljeni tiristor kod kojeg postoji zasićenje bio je tiristor sa prekidanjem na emiteru-EST (EST - Emitter Switching Thyristor) dat na slici 5. Ova mogućnost postignuta je forsiranjem struje tiristora da teče kroz lateralni MOSFET integrisan u baznu P oblast. Tada bi tiristorska struja bila upravljana polarizacijom na gejtu što omogućava saturaciju struje. Mada su prve naprave imale malu oblast sigurnog rada, nešto kasnije su razvijene poboljšane strukture sa dva kanala i mogućnošću saturacije struje za više napone [8]. Pad napona u uključenom stanju EST-a je veći nego kod tiristora (zbog pada napona na MOSFET-u) za oko 0,5V. Njegova kompromisna kriva bolja je nego za IGBT, ali lošija nego za MCT i BRT, kao što se vidi sa slike 6. MOSFET, međutim, služi kao emitorsko opterećenje tiristora u svakoj ćeliji EST-a što rezultuje u ukupno pozitivnom temperaturnom koeficijentu za pad napona u

uključenom stanju. Ovo osigurava uniformnu raspodelu struje u višecelijskim napravama i sprečava stvaranje strujnih vlakana tokom isključenja.

Pri izboru komponenti za primenu u energetskoj elektronici postaje uobičajeno praviti kompromis ne samo između pada napona u uključenom stanju i vremena isključenja, već i između ta dva parametra i oblasti sigurnog rada pri direktnoj polarizaciji (FBSOA), pa su tako stvorene komponente sa dva gejta. Prvi MOS-upravljeni tiristor sa dva gejta bio je DG-BRT (DG-BRT - Dual Gate BRT) [9]. Ova struktura podseća na BRT, ali zbog dva gejta može raditi i kao BRT i kao IGBT. Kad su oba gejta pozitivno polarisana tiristor je uključen i ima mali pad napona u uključenom stanju. Ako su oba gejta istovremeno na negativnom potencijalu, tiristor je isključen (kao kod BRT-a). Međutim, ako je samo jedan od gejtova priključen na negativan potencijal (-15V) P-kanalni MOSFET premošćava šupljine koje su se sakupile u baznoj P oblasti i sprečava latch-up tiristora. Naprava sad radi kao IGBT ako je na drugom gejtu pozitivan napon, sa zasićenjem struje za visoke napone. Stoga ova struktura ima sve osobine BRT-a, kao i dobru FBSOA za upravljano uključanje i zaštitu od kratkog spoja. Načinjena je i vrlo slična struktura, tiristor sa dvostrukim MOS-gejtom [10] za poboljšanje ponašanja u prekidačkom režimu, kao i BRT sa izolovanim kanalom (ICBRT) prikazan u [11]. Sasvim nova struktura predložena je u [12], koja predstavlja kombinaciju tiristora i trenč IGBT-a, a zasnovana je na novom fizičkom konceptu koji izražava prelazak inverznog sloja od kanala većinskih nosioca u injektor manjinskih nosilaca [13].

Mada su predložene mnoge strukture prekidača snage [1, 13] ne postoji na jedan prekidač snage koji u sebi objedinjuje sve crte idealnog prekidača. Nedavno prikazana struktura [14] je struktura komponente snage bez P-oblasti i nazvana je bipolarni tranzistor upravljani akumulacionim kanalom (ACBT).

Za primene koje rade na naponima do 2500V IGBT je široko prihvaćen kao najbolja komponenta. Zbog već pomenutih razloga, njegov nominalni napon nije viši. Za primene u električnoj vuči (tramvaji i električne lokomotive) jedina komercijalno dostupna komponenta koja može blokirati napon od 4500V i upravljati strujom od 500A je tiristor koji se isključuje na gejtu-GTO (Gate Turn-Off Thyristor).

#### 4. PREKIDAČI ZA VELIKE SNAGENA BAZI SILICIJUM-KARBIDA (SIC)

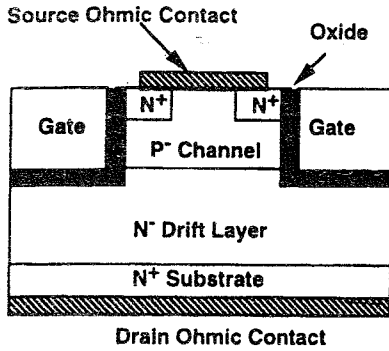
Pre više od 15 godina vršena su prva fundamentalna istraživanja odnosa specifične otpornosti driftovske oblasti u uključenom stanju sa probojnim naponom i osnovnim osobinama materijala. Na osnovu profila električnog polja u uniformno dopiranoj driftovskoj oblasti pokazalo se da je specifična otpornost u uključenom stanju:

$$\rho_{uklj} = \frac{4V_p^2}{\epsilon\mu E_c^3} \quad (1)$$

gde je  $V_p$  probojni napon,  $\epsilon$  permitivnost,  $\mu$  pokretljivost nosilaca, a  $E_c$  električna čvrstina. Imenilac izraza (1) nazvan je Baliga-faktor dobrote, koristi se za upoređivanje različitih poluprovodničkih materijala od kojih se proizvode komponente za velike snage. Koristeći taj faktor dobrote, predviđeno je da će komponente na

bazi GaAs imati 13 puta manju specifičnu otpornost driftovske oblasti.

Na osnovu tih predviđanja proizvedeni su JFET-ovi i MESFET-ovi sa vertikalnim kanalom i probojnim naponima do 200 V.

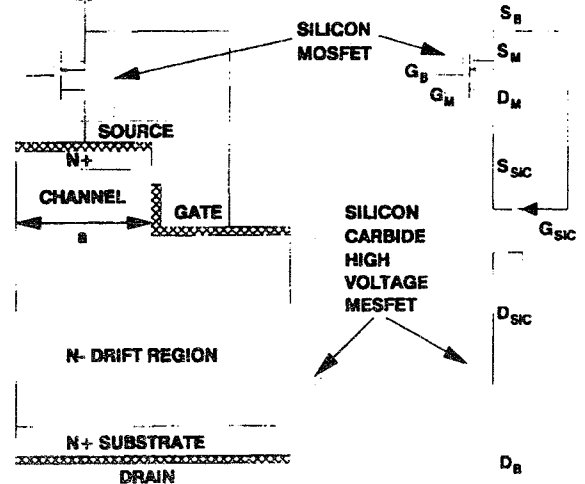


Sl.7 Poprečni presek SiC UMOSFET-a.

Nakon što su visokokvalitetne pločice silicijum-karbida sa slabo dopiranim epitaksijalnim slojem postale dostupne, proizvodnja komponenti za velike snage je postala izvodljiva. Za sve tri politipske modifikacije projektovana je 200 puta manja otpornost u uključenom stanju. Prve SiC komponente za velike snage bili su visokonaponski Šotkijevi ispravljači. Od ovog materijala takođe se proizvode MOSFET-ovi za velike snage. Zbog vrlo malih brzina difuzije primesa u SiC nije praktično proizvoditi DMOS strukturu. Najpogodnija struktura je UMOSFET u kojem je P oblast baze dobijena epitaksijalnim rastom na N driftnom sloju (sl.7). UMOSFET struktura takođe obezbeđuje veliku gustinu kanala koja je suštinski važna za potpuno iskorišćenje predviđene niske specifične otpornosti driftovske oblasti u uključenom stanju. Probojni napon tih UMOSFET-ova ograničen je na manje od 100V zbog proboja oksida na gejtju. Naime, pažljiva analiza raspodele električnog polja u UMOSFET-u pokazuje da je ono veliko na uglovima rovova. Nadalje, pošto je kritično električno polje u SiC oko  $2 \times 10^6$  V/cm, a električno polje u oksidu tri puta veće od polja u poluprovodniku, ono može dostići  $10^7$  V/cm pri čemu nastupa proboj oksida. Još jedan problem sa MOSFET strukturom je što vrlo mala pokretljivost u inverzionom sloju ( $15 \text{ cm}^2/\text{Vs}$ ) dovodi do degradacije specifične otpornosti u uključenom stanju. To je ilustrovano na slici 2 gde je izračunata specifična otpornost u uključenom stanju data u funkciji probojnog napona za različite vrednosti pokretljivosti nosilaca u inverzionom sloju. Iz tih krivih vidi se da SiC MOSFET-ovi sa probojnim naponima do 200V ne mogu nadmašiti silicijumske komponente. Čak i za više probojne napone, osobine SiC MOSFET-ova su značajno degradirane lošom pokretljivošću u inverzionom sloju, pa se moraju razviti metode za njeno unapređivanje.

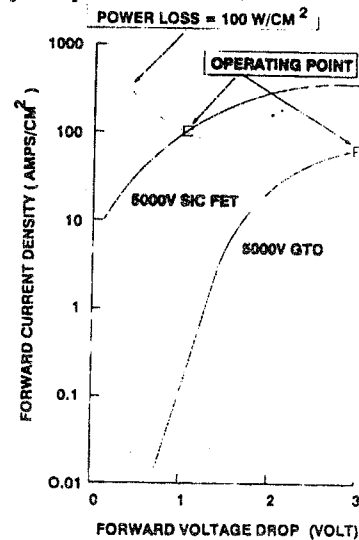
Zbog navedenih problema u vezi SiC UMOSFET-a, predložena je alternativna strategija za iskorišćenje niske specifične otpornosti: korišćenje silicijumskog MOSFET-a sa malim probojnim naponom (u normalnim uslovima, tj. pri nultoj polarizaciji isključen) i SiC MESFET-a ili JFET-a koji je u normalnim uslovima uključen. Ove dve komponente čiji

su principi rada različiti spojene su u Darlington par koji daje veće strujno pojačanje, a koji se naziva Baliga-par i dat je na slici 8. Silicijumski MOSFET redno je vezan za sors visokonaponskog MESFET-a ili JFET-a za velike snage. Mogu se koristiti lateralne ili SiC strukture sa vertikalnim kanalom. Bitno je zapaziti da je oblast gejta SiC MESFET-a vezana za referentni izvod (ili sors) silicijumskog MOSFET-a, a da je ovaj kompozitni prekidač upravljnjan jedino signalom na gejtju silicijumskog MOSFET-a.



Sl.8 Konfiguracija komponenti u Baliga-paru koji se sastoji od silicijumskog MOSFET-a i MESFET-a od SiC.

Nasuprot ovom, u kućištu Baliga-para priključenje negativnog napona na drejn DB direktno polarise strukturu gejta sa Šotkijevom diodom u kućištu SiC MESFET-a. SiC Šotkijeva dioda ima odlične karakteristike u uključenom stanju, jer je unipolarna komponenta. Stoga Baliga-par sadrži odličnu flyback diodu ako se u njemu primeni SiC MESFET.



Sl.9 Upporedni prikaz strujno-naponskih karakteristika u direktnoj polarizaciji za SiC FET napona blokiranja 5kV i GTO istog napona blokiranja.

Nedavno je izveden izraz za specifičnu otpornost u uključenom stanju lateralnog FET-a koji radi na RESURF principu

$$\rho_{uklj.} = \frac{V_p^2}{\epsilon \mu E_c^3} \quad (2)$$

Iz ovog izraza se vidi da je faktor dobrote za lateralni identičan onom za vertikalni FET. Međutim, kada se uporede izrazi (1) i (2), vidi se da lateralni FET ima četiri puta bolju specifičnu otpornost u uključenom stanju. To je bio motiv za razvoj visokonaponskih lateralnih MESFET-ova i FET-ova. Najveći dosad postignuti napon blokiranja za lateralni SiC JFET je 450V.

Nedavno je predloženo rešenje [15], planarnog visokonaponskog SiC MOSFETA-a, koji je proizveden korišćenjem procesa implantacije kojim se izbegava problem spore difuzije u SiC-u kod DMOS i formiranje inverznog kanala kod UMOS. Ovaj MOSFET proizveden u SiC-u procesom duple implantacije (DIMOS) ima probojni napon koji premaša 750 V, što je tri puta više od predhodno objavljenih vrednosti sa SiC MOSFET-om. U svakom slučaju, očekuje se da ovi pronalasci utiču na sva kola energetske elektronike koja rade na naponima iznad 100V. Teorijski izračunata karakteristika SiC FET-a za 5 kV upoređena je na slici 9 sa trenutno najboljim GTO, pri čemu se vidi da su pad napona u uključenom stanju i gubici manji za SiC FET. Na osnovu ovog se može zaključiti da postoji mogućnost da SiC FET-ovi zamene sve silicijumske komponente za radne napone iznad 100V.

## 5. ZAKLJUČAK

Pronalazak MOS-upravljanih struktura, naročito MOSFET-a za velike snage i IGBT-a doveo je do revolucionarnih promena (ponekad nazvanih i drugom elektronskom revolucijom) u projektovanju sistema energetske elektronike zbog mogućnosti integracije upravljačkih kola za komponente velikih snaga. Smanjenje veličine i težine sistema energetske elektronike koje je iz toga proizašlo omogućilo je veliki uspeh na tržištu. Povećanjem radnih učestanosti dobijenim smanjenjem prekidačkih gubitaka omogućen je rad na učestanostima iznad 10 kHz, a to znači smanjenje buke u sistemima energetske elektronike za široku potrošnju kao što je upravljanje motorima uz regulaciju brzine za grejanje, provetranje i klimatizaciju.

Budućnost nagoveštava dalje značajne napretke u performansama komponenata za velike snage zbog zamene silicijuma silicijum-karbidom (SiC). Vrlo usavršeni visokonaponski ispravljači od SiC već su prikazani, a u toku je ogroman napor istraživača da od ovog materijala načine prekidače za velike snage. Tako je širom otvoren put za poboljšanje performansi komponenata za velike snage u idućem veku, što će se odraziti na bolje sisteme energetske elektronike za široku potrošnju i industriju.

## LITERATURA

- [1] B.J.Baliga, "Trends in power semiconductor devices", IEEE Trans. on Elec.Dev., Vol.43, No.10, pp.1717-1732, 1996
- [2] T.Syau, et al, "Comparison of ultra-low specific on-resistance UMOSFET structures: The ACCUFET,

- EXTFET, INVFET, and conventional UMOSFET's," IEEE Trans. Elect. Dev., vol ED-41 pp. 800-808, 1994
- [3] S.P.Pandarharkar, K.Senai, "Optimization of the anti-paraller in an IGBT module for hard-switching applications", IEEE Trans.on Elec.Dev., Vol.44, no.5, pp.879-886,1997
- [4] H.Hagino, et al, "An experimental and numerical study on the FBSOA of IGBT's", Trans. on Elec. Dev, Vol.43, no.3, pp.481-488, 1997
- [5] F.Udrea and G.Amaratunga, "The trench insulated gate bipolar transistor- a high power switching device", Proc. of 20th Int. Conf., Miel-96, Niš, pp.369-374, 1995.
- [6] F.Udrea, G.A.Amaratunga, "Theoretical and numerical comparison between DMOS and trench technologies for insulated gate bipolar transistors", IEEE Trans. on Elec.Dev, Vol.42, No.7, pp.1356-1366, 1996.
- [7] M.Nandakumar, B.J.Baliga et al., "Theoretical and Experimental Characteristics of the Base Resistance Controlled Thyristor (BRT)", IEEE Trans. on Elec.Dev., Vol.39, No.8, pp.1938-1944, 1992
- [8] N.Iwanuro, M.S.Shekar, and B.J.Baliga, "Forward biased safe operating area of emitter switched thyristors, "IEEE Trans. Elec. Dev., vol.42, pp. 334- 339, 1995.
- [9] B.J.Baliga, and R.Kurlagunda,"The dual gate base resistance controlled thyristor, "IEEE Electron Device Lett. , vol. 16, pp. 223-225, 1995.
- [10]J.S.Ajit, "Dual MOS gate controlled thyristor (DMGCT) structure with short-circuit withstand capability superior to IGBT", IEEE Elec.Dev.Lett., vol.17, no.6, pp.294-296, 1996
- [11]V.Pathasarathy, A.Bhalla, T.P.Chow, "A 550 V isolated chanel base resistance controled thyristor (ICBRT)", IEEE Elec.Dev.Lett., vol.16, no.6, pp.283-285, 1995
- [12]Fudrea, G.A.J.Amaratunga, "The trench inversion layer emitter thyristor (ILET)", Proc. of CAS'96, pp.425-427, 1996
- [13] F.Udrea, G.J.Amaratunga, J.Humphrey, J.Clark, A.G.R.Evans, "The MOS inversion layer as a minority carrier injector", IEEE Elec.Dev.Lett., vol.17, no.9, pp.425-427, 1996
- [14]N.Thaper, B.J.Baliga, "The accumulacion channel driven bipolar transistor (ACBT)", IEEE Elec. Dev. Lett., vol.18, no.5, pp.178-180, 1997
- [15]N.Shenoy, J.A.Cooper, M.R.Melloch, "High-voltage double-implanted power MOSFET's in 6H-SiC", IEEE Elec. Dev. Lett. vol.18, no.3, 1997, pp.93-95

## MODERN TRENDS IN DEVELOPING THE SEMICONDUCTOR POWER COMPONENTS

M.B.Živanov and Lj.D.Živanov

In this paper the modern trends of developing the switching devices for high power with improving the electrical characteristics were shown. The components obtained by MOS technology were especially analyzed. The improves of Si power components obtained by UMOS technology were investigated. Also the possible trends of SiC developments were discussed.

## UTICAJ TEMPERATURE NA NAPON PRAGA OTVARANJA MOSFET-a

Aleksandar Ilišković, Ferid Softić, *Elektrotehnički fakultet u Banjaluci*

Sadržaj – U radu je izvršena analiza uticaja temperature na napon praga otvaranja MOS tranzistora. Dat je precizan matematički model a rezultati provjereni eksperimentalnim putem.

### UVOD

Da bi se uprostio proračun temperature zavisnosti napona  $V_{GS}$  kada su uslovi zasićenja tranzistora ispunjeni a struja drejna konstantna, uvedene su određene pretpostavke. Naime, usvojeno je da površinski naboj  $Q_{ss}$  ne zavisi od temperature i da se uticaj konačne otpornosti drejna može zanemariti. Uticaj jonizacije stanja u unutrašnjosti osnovne MOS tranzistora na promjenu struje drejna sa temperaturom uzima se u obzir tako što se usvaja da se vrijednost Fermijevog potencijala  $\phi_F$  mijenja sa temperaturom. Pored vrijednosti  $\phi_F$  sa temperaturom se mijenja napon  $V_{GS}$  i pokretljivost  $\mu_n^*$ .

### 1. UTICAJ TEMPERATURE

S obzirom da se vrijednost struje zasićenja  $I_D$  [1]:

$$I_D = \frac{C_0 \mu_n^* Z}{L} \left[ \frac{(V_{GS} - V_X)^2}{2} - \frac{1}{6} \left( \frac{|N| q \epsilon_s}{C_0^2} \right)^2 (1 - 3\xi + 2\xi^{3/2}) + \frac{2}{3} \left( \frac{2|N| q \epsilon_s}{C_0^2} \right)^{1/2} (2\phi_F - V_{BS})^{3/2} \right] \quad (1)$$

ne mijenja sa promjenom temperature diferenciranjem jednačine (1) po temperaturi  $T$  izlazi:

$$0 = \frac{\partial I_D}{\partial K} \frac{dK}{dT} + \frac{\partial I_D}{\partial V_{GS}} \frac{dV_{GS}}{dT} + \frac{\partial I_D}{\partial \phi_F} \frac{d\phi_F}{dT}, \quad (2)$$

gdje je  $\phi_F$  Fermijev potencijal dok je konstanta  $K$ :

$$K = \frac{C_0 \mu_n^* Z}{L} \quad \text{i} \quad \frac{dK}{dT} = \frac{C_0 Z}{L} \frac{d\mu_n^*}{dT} \quad (3)$$

Prvi sabirak jednačine (2) može se na osnovu relacija (1) i (3) izraziti u obliku:

$$\frac{\partial I_D}{\partial K} \frac{dK}{dT} = \frac{I_D}{K} \frac{C_0 Z}{L} \frac{d\mu_n^*}{dT} = -I_D \left( -\frac{1}{\mu_n^*} \frac{d\mu_n^*}{dT} \right) \quad (4)$$

Strmina tranzistora u zasićenju data je relacijom:

$$g'_m = \left. \frac{\partial I_D}{\partial V_{GS}} \right|_{V_{DS}, V_{BS}} = \frac{C_0 \mu_n^* Z}{L} V'_{DS}, \quad (5)$$

tako da drugi sabirak relacije (2) glasi:

$$\frac{\partial I_D}{\partial V_{GS}} \frac{dV_{GS}}{dT} = g'_m \frac{dV_{GS}}{dT} = KV'_{DS} \frac{dV_{GS}}{dT} \quad (6)$$

Konačno, na osnovu relacije (1), posljednji sabirak relacije (2) dobija oblik:

$$\frac{\partial I_D}{\partial \phi_F} \frac{d\phi_F}{dT} = \frac{d\phi_F}{dT} K \left\{ -\frac{1}{2} \left( \frac{|N| q \epsilon_s}{C_0^2} \right)^2 (\xi^{1/2} - 1) \frac{d\xi}{d\phi_F} - (V_{GS} - V_X) \frac{dV_X}{d\phi_F} + 2 \left[ \frac{2|N| q \epsilon_s}{C_0^2} (2\phi_F - V_{BS}) \right]^{1/2} \right\} \quad (7)$$

Relacija (7) može se izraziti u znatno sažetijem obliku. Naime, na osnovu relacije

$$V_X = \phi_{MS} + 2\phi_F - V_{SS}, \quad (8)$$

gdje je  $\phi_{MS}$  radna funkcija metal-poluprovodnik određena

relacijom  $\phi_{MS} = \phi_{MO} - \left( \phi_{SO} + \frac{E_g}{2q} + \phi_F \right)$ , dobija se:

$$\frac{dV_X}{d\phi_F} = \frac{d\phi_{MS}}{d\phi_F} + 2 = 1 \quad (9)$$

Diferenciranjem relacije

$$\xi = 1 - \frac{2C_0^2}{Nq\epsilon_s} (V_{GS} - V_X + 2\phi_F - V_{BS}) \quad (10)$$

te smjenom vrijednosti (9) u (10) dobija se:

$$\frac{d\xi}{d\phi_F} = -\frac{2C_0^2}{Nq\epsilon_s} \left( -\frac{dV_X}{d\phi_F} + 2 \right) = \frac{2C_0^2}{|N|q\epsilon_s} \quad (11)$$

Imajući u vidu relaciju

$$V'_{DS} = V_{GS} - V_X - \frac{Nq\epsilon_s}{C_0^2} (1 - \xi^{1/2}), \quad (12)$$

smjenom vrijednosti (9), (10) i (11) u relaciju (7), uz napomenu da je kod  $n$ -kanalnog tranzistora  $|N| = -N$ , biće:

$$\frac{\partial I_D}{\partial \phi_F} \frac{d\phi_F}{dT} = K \frac{d\phi_F}{dT} [2(V_T - V_{GS}) + V'_{DS}]. \quad (13)$$

Smjenom vrijednosti (4), (6) i (13) u relaciju (2) izlazi nakon sređivanja:

$$\frac{dV_{GS}}{dT} = \frac{I_D}{g'_m} \left( -\frac{1}{\mu_n^*} \frac{d\mu_n^*}{dT} \right) - \frac{d\phi_F}{dT} \left[ \frac{-2(V_{GS} - V_T)}{V'_{DS}} + 1 \right], \quad (14)$$

gdje je, na osnovu relacije (6), strmina tranzistora u oblasti zasićenja data relacijom

$$g'_m = KV'_{DS} \quad (15)$$

Prvi i drugi član relacije (14) imaju pozitivne vrijednosti. Ti članovi se međusobno oduzimaju i desna strana te relacije može da bude, pri određenim vrijednostima napona  $V_{GS}$ , pozitivna, negativna ili jednaka nuli. Prema tome, promjenom napona  $V_{GS}$  može se podesiti radna tačka MOS tranzistora sa temperaturnim koeficijentom struje drejna jednakim nuli. Ta vrijednost napona  $V_{GS}$  nalazi se na mjestu presjeka krive  $dV_{GS}/dT = f(V_{GS})$ , definisane relacijom (14), sa apscisnom osom pravougaonog koordinatnog sistema

( $V_{GS}, 0, dV_{GS}/dT$ ). Prethodno je potrebno u relaciji (14) navedene parametre izraziti u podesnijem obliku za analizu.

Fermijev potencijal osnove  $n$ -kanalnog tranzistora je pozitivan i dat sa

$$\varphi_F = \frac{kT}{q} \ln \frac{N}{n_i} > 0. \quad (16)$$

Gustina nosilaca elektriciteta kod čistog silicijuma mijenja se sa temperaturom prema relaciji [2]:

$$n_i = 3,87 \cdot 10^{16} T^{3/2} e^{-0,605 \frac{q}{kT}} \quad (17)$$

Smjenom vrijednosti (17) u relaciju (16), te diferenciranjem po temperaturi izlazi:

$$\frac{d\varphi_F}{dT} = -\frac{3k}{2q} - \frac{1}{T}(0,605 - \varphi_F), \quad (18)$$

ili zbog mogućnosti zanemarivanja prvog člana:

$$\frac{d\varphi_F}{dT} \approx -\frac{1}{T}(0,605 - \varphi_F). \quad (19)$$

Pokretljivost nosilaca elektriciteta mijenja se sa temperaturom prema relaciji

$$\mu_n^* = A_1 T^{-1,5}, \quad (20)$$

gdje je  $A_1$  konstanta proporcionalnosti. Iz relacije (20) dobija se:

$$-\frac{1}{\mu_n^*} \frac{d\mu_n^*}{dT} = \frac{1,5}{T}. \quad (21)$$

Uzimajući u obzir relaciju

$$\frac{I_D'}{g_m'} = \frac{1}{n}(V_{GS} - V_T), \quad (22)$$

te smjenom relacija (19) i (21) u relaciju (14), pri čemu se usvaja da je  $n=2$ , izlazi:

$$\frac{dV_{GS}}{dT} = \frac{V_{GS} - V_T}{T} \left( 0,75 - \frac{2(0,605 - \varphi_F)}{V_{DS}'} \right) + \frac{0,605 - \varphi_F}{T}. \quad (23)$$

U oblasti nezasićenja, kada je napon  $V_{DS}$  dovoljno male vrijednosti, temperaturni koeficijent promjene provodnosti kanala zavisi od promjene pokretljivosti  $\mu_n^*$  i napona praga  $V_T$ . Diferenciranjem relacije

$$g_{ds}|_{V_{DS}=0} = \frac{C_0 \mu_n^* Z}{L} (V_{GS} - V_T) \quad (24)$$

po temperaturi  $T$  izlazi:

$$\frac{1}{g_{ds}} \frac{dg_{ds}}{dT} = \frac{1}{\mu_n^*} \frac{d\mu_n^*}{dT} - \frac{1}{V_{GS} - V_T} \frac{dV_T}{dT}. \quad (25)$$

Prilikom proračuna temperaturnog koeficijenta  $dV_T/dT$  može se sa velikom tačnošću usvojiti da površinski ekvivalentni električni naboj  $Q_{ss}$ , odnosno napon  $V_{SS}$ , ne zavisi od temperature. Ova pretpostavka provjerena je eksperimentalnim putem direktnim mjerenjem vrijednosti  $dV_T/dT$  kod velikog broja različitih tipova MOS tranzistora.

Napon praga  $V_T$   $n$ -kanalnog MOS tranzistora dat je relacijom:

$$V_T = V_X + \left[ \frac{2|N|q\epsilon_s(-V_{BS} + 2\varphi_F)}{C_0^2} \right]^{1/2}, \quad (26)$$

a napon  $V_X$  relacijom (8), dok je radna funkcija metal-poluprovodnik  $\varphi_{MS}$ :

$$\varphi_{MS} = \varphi_{MO} - \left( \varphi_{SO} + \frac{E_g}{2q} + \varphi_F \right). \quad (27)$$

Može se usvojiti da se u relaciji (8) mijenjaju sa temperaturom  $\varphi_{MS}$  i  $\varphi_F$ . Smjenom vrijednosti (27) u relaciju (8) i diferenciranjem tako dobijene relacije po temperaturi  $T$  izlazi:

$$\frac{dV_X}{dT} = -\frac{d\varphi_F}{dT} + 2 \frac{d\varphi_F}{dT} = \frac{d\varphi_F}{dT}. \quad (28)$$

Temperaturni koeficijent napona  $V_T$   $n$ -kanalnog MOS tranzistora dobija se diferenciranjem relacije (26) po temperaturi  $T$  i smjenom (28) u tako dobijenu relaciju:

$$\frac{dV_T}{dT} = \frac{d\varphi_F}{dT} \left[ 1 + \sqrt{\frac{2|N|q\epsilon_s}{C_0^2(2\varphi_F - V_{BS})}} \right]. \quad (29)$$

Temperaturni koeficijent napona  $V_T$   $p$ -kanalnog MOS tranzistora dobija se diferenciranjem sljedeće relacije po temperaturi  $T$ :

$$V_T = V_X - \left[ \frac{2|N|q\epsilon_s(V_{BS} - 2\varphi_F)}{C_0^2} \right]^{1/2} \quad (30)$$

i korišćenjem izraza (28) izlazi:

$$\frac{dV_T}{dT} = \frac{d\varphi_F}{dT} \left[ 1 + \sqrt{\frac{2|N|q\epsilon_s}{C_0^2(-2\varphi_F + V_{BS})}} \right]. \quad (31)$$

Ako se uzme u obzir da je kod  $n$ -kanalnog MOS tranzistora  $\varphi_F > 0$  i  $V_{BS} < 0$ , dok je kod  $p$ -kanalnog MOS tranzistora situacija obrnuta, tako da je  $\varphi_F < 0$  i  $V_{BS} > 0$ , relacije (29) i (31) mogu se objediniti u jednu, koja glasi:

$$\frac{dV_T}{dT} = \frac{d\varphi_F}{dT} \left[ 1 + \sqrt{\frac{2|N|q\epsilon_s}{C_0^2(2|\varphi_F| + |V_{BS}|)}} \right]. \quad (32)$$

Iz relacije (32) izlazi da je znak temperaturnog koeficijenta napona praga  $V_T$  određen znakom temperaturnog koeficijenta Fermijevog potencijala  $\varphi_F$  osnove tranzistora. Sa porastom temperature Fermijev energetski nivo  $E_F$  približava se srednjoj energetskoj liniji kod primjesnih poluprovodnika. Posljedica toga je da se Fermijev potencijal  $\varphi_F$  kod  $p$ -poluprovodnika smanjuje, dok kod  $n$ -poluprovodnika raste sa porastom temperature  $T$ . Drugim riječima, dobija se da je  $d\varphi_F/dT < 0$  kod  $p$ -poluprovodnika i  $d\varphi_F/dT > 0$  kod  $n$ -poluprovodnika. Prema tome, kod  $n$ -kanalnog MOS tranzistora biće  $dV_T/dT < 0$ , a kod  $p$ -kanalnog MOS tranzistora  $dV_T/dT > 0$ . Iz iste relacije takođe se može zaključiti da se vrijednost modula temperaturnog koeficijenta napona praga smanjuje pri smanjivanju koncentracije primjesa  $N$  u osnovi tranzistora. Temperaturni koeficijent  $dV_T/dT$  se smanjuje i pri porastu specifične kapacitivnosti  $C_0$  dijela gej-t-kanal, tj. pri smanjivanju debljine sloja oksida  $x_o$ .



Fermijev potencijal u odnosu na središnju energetsku liniju  $E_i$  ima vrijednost  $\phi_F$ . U slučaju  $n$ -kanalnog tranzistora, kod koga je osnova poluprovodnik  $p$ -tipa, Fermijev potencijal dat je sa:

$$\phi_F = \frac{kT}{q} \ln \frac{p_0}{n_i} \quad (33)$$

S obzirom da je  $p_0 = N_a = |N_d - N_a| = |N|$ , jer je  $N_d = 0$ , relacija (33) glasi

$$\phi_F = \frac{kT}{q} \ln \frac{|N|}{n_i} \quad (34)$$

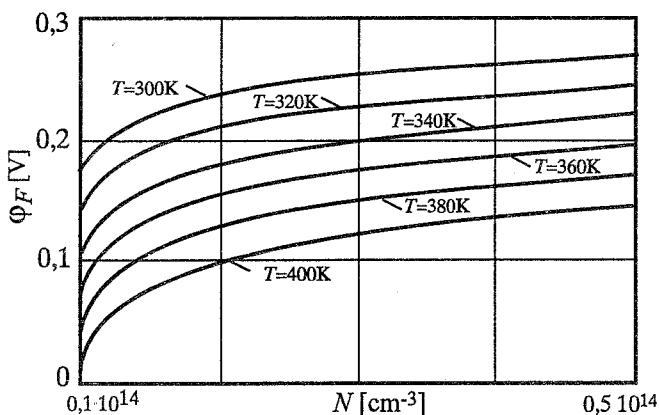
Uvrštavanjem izraza za sopstvena koncentraciju

$$n_i = AT^{3/2} e^{-\frac{E_g}{2kT}}, A = \frac{2(2\pi k)^{3/2} (m_n m_p)^{3/4}}{h^3} \quad (35)$$

u relaciju (34) proizlazi da je Fermijev potencijal

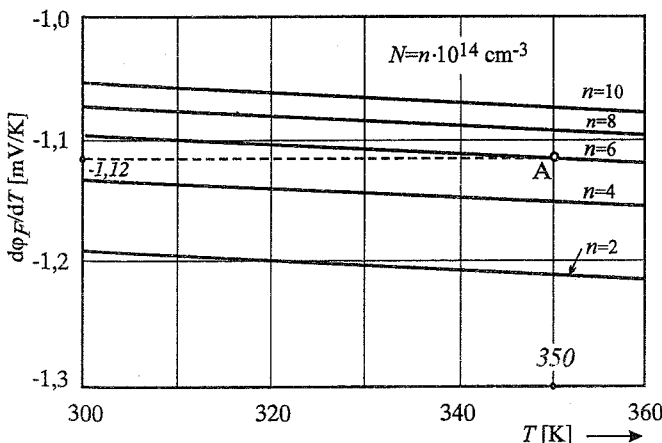
$$\phi_F = \frac{kT}{q} \left( \ln \frac{|N|}{A} - \frac{3}{2} \ln T + \frac{E_g}{2kT} \right) \quad (36)$$

Iz relacije (36) izlazi da je Fermijev potencijal funkcija temperature i koncentracije primjese što je pokazano na sl.1.



Sl.1. Zavisnost Fermijevog potencijala od koncentracije pri temperaturi kao parametru.

Primjer proračuna je dat za tipičan  $n$  - kanalni MOS tranzistora.



Sl.2. Promjena  $d\phi_F/dT = f(T)$ .

Tako se pri  $T = 350$  K i koncentraciji  $N = 6 \cdot 10^{14}$   $\text{cm}^{-3}$  dobija da je  $d\phi_F/dT = -1,12$  mV/K (tačka A). Pri proračunu je

uzeta konstanta  $A$  za silicijumski materijal  $A = 3,87 \cdot 10^{16} \text{ cm}^{-3} \text{ K}^{-3/2}$ , energetski procjep  $E_g = E_g(0) = 1,21$  eV, Boltzmanova konstanta  $k = 1,38 \cdot 10^{-23}$  J/K te  $q = 1,6 \cdot 10^{-19}$  C,

Temperaturni koeficijent Fermijevog potencijala  $n$  - kanalnog MOS tranzistora dobija se diferenciranjem relacije (36) po temperaturi  $T$ :

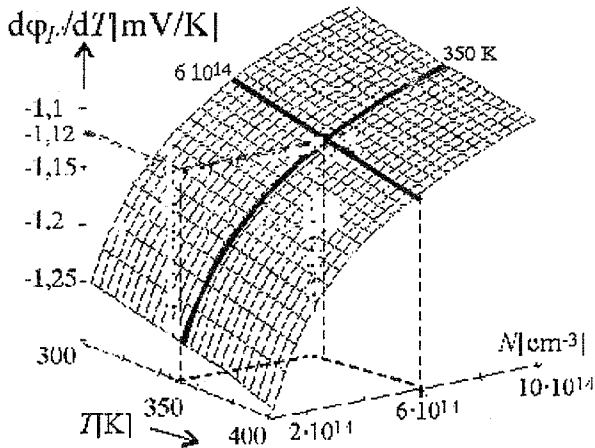
$$\frac{d\phi_F}{dT} = \frac{1}{T} \phi_F - \frac{1}{2T} \left( 3 \frac{kT}{q} + \frac{E_g}{q} \right) \quad (37)$$

ili

$$\frac{d\phi_F}{dT} = \frac{1}{T} \left( \phi_F - \frac{3}{2} \phi_T - \frac{\phi_g}{2} \right) \approx -\frac{1}{T} \left( \frac{\phi_g}{2} - \phi_F \right) \quad (38)$$

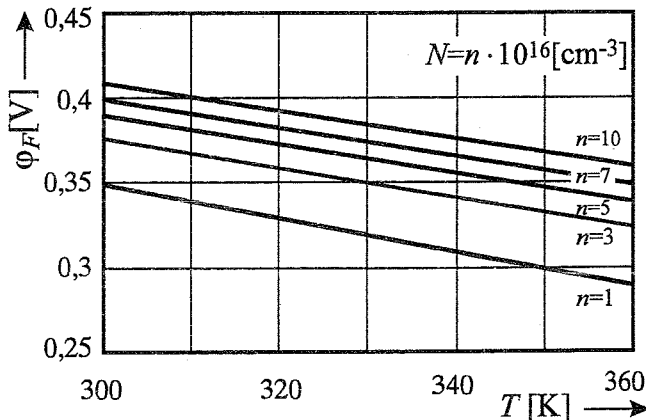
U relaciji (38) zanemaren je drugi član u maloj zagradi kao znatno manji od vrijednosti  $\phi_F$  i  $\phi_0/2$ . Kako je uvijek  $\phi_F < \phi_0/2$  kod nedegenerisanih poluprovodnika, dobija se da je temperaturni koeficijent Fermijevog potencijala osnove  $n$ -kanalnog MOS tranzistora negativan (sl.2). Relacija (19) predstavlja specijalni slučaj relacije (38), koja važi za bilo koji poluprovodnik  $p$ -tipa.

Navedena promjena je funkcija dvije promjenljive tako da se dobija trodimenzionalni dijagram (sl.3). U tački A temperatura je  $T = 350$  K, koncentracija  $N = 6 \cdot 10^{14}$   $\text{cm}^{-3}$ , te je promjena  $d\phi_F/dT = -1,12$  mV/K.



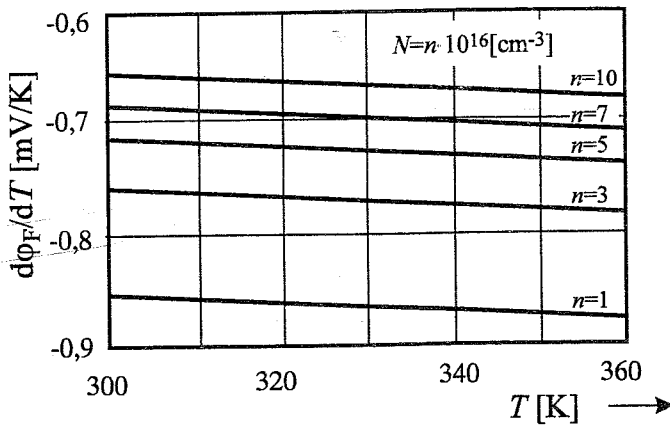
Sl.3. Dijagram promjene Fermijevog potencijala u funkciji temperature i koncentracije.

Povećavanjem koncentracije primjese u poluprovodniku dolazi do povećanja Fermijevog potencijala (sl.4) a zavisnost postaje praktično linearna sa promjenom temperature.



Sl.4. Zavisnost Fermijevog potencijala pri većim koncentracijama primjese.

Međutim, promjena  $d\phi_F/dT$  u slučaju većih koncentracija se smanjuje (sl.5). Sa povećanjem koncentracije temperaturna zavisnost ostaje praktično linearna kao i kod manjih koncentracija (sl.2).



Sl.5. Uticaj nivoa koncentracije na promjenu Fermijevog potencijala  $d\phi_F/dT$ .

Analognim postupkom dobija se vrijednost Fermijevog potencijala i njegovog temperaturnog koeficijenta za  $p$ -kanalni MOS tranzistor. U ovom slučaju osnova tranzistora je poluprovodnik  $n$ -tipa, pa važi relacija:

$$\phi_F = -\frac{kT}{q} \ln \frac{|N|}{n_i} \quad (39)$$

Smjenom vrijednosti (35) u relaciju (39) izlazi

$$\phi_F = -\frac{kT}{q} \left( \ln \frac{|N|}{A} - \frac{3}{2} \ln T + \frac{E_g}{2kT} \right), \quad (40)$$

što daje:

$$\frac{d\phi_F}{dT} = \frac{1}{T} \left( \phi_F + \frac{3}{2} \phi_T + \frac{\phi_g}{2} \right) \approx \frac{1}{T} \left( \frac{\phi_g}{2} + \phi_F \right). \quad (41)$$

Relacije (38) i (41) mogu se objediniti u jedan izraz, pa se dobija:

$$\frac{d\phi_F}{dT} = \mp \frac{1}{T} \left( \frac{\phi_g}{2} - |\phi_F| \right) \quad (42)$$

pri čemu se znak minus odnosi na  $n$ -kanalni, a znak plus na  $p$ -kanalni MOS tranzistor. U slučaju  $p$ -kanalnog tranzistora temperaturni koeficijent  $d\phi_F/dT$  je pozitivan, jer je uvijek  $\phi_g/2 > |\phi_F|$ . Smjenom vrijednosti (42) u relaciju (32) dobija se temperaturni koeficijent napona praga

$$\frac{dV_T}{dT} = \mp \frac{1}{T} \left( \frac{\phi_g}{2} - |\phi_F| \right) \left[ 1 + \sqrt{\frac{2|N|q\epsilon_s}{C_0^2(2|\phi_F| + |V_{BS}|)}} \right]. \quad (43)$$

Iz relacije (43) izlazi da je temperaturni koeficijent napona praga negativan kod  $n$ -kanalnih, a pozitivan kod  $p$ -kanalnih MOS tranzistora.

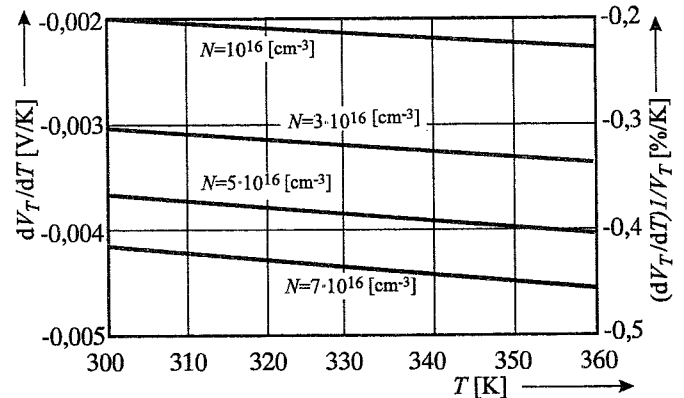
Da bi se grafički predstavile zavisnosti promjene napona praga otvaranja o temperaturi  $dV_T/dT$  kao i temperaturni koeficijent tog napona  $(dV_T/dT)/V_T$  biće analiziran silicijumski poluprovodnički materijal kod koga koncentracija primjesa iznosi  $N = n \cdot 10^{16} \text{ cm}^{-3}$ ,  $n = 1,3,5,7$ , specifična kapacitivnost dijela gej-t-kanal  $C_0 = 0,0169 \cdot 10^{-6}$

$\text{F/cm}^2$ ,  $\epsilon_o = 8,854 \cdot 10^{-14} \text{ F/cm}$ ,  $\epsilon_s = 1,06 \cdot 10^{-12} \text{ F/cm}$ ,  $V_{BS} = 0$ . Tada je:

$$\phi_F = \frac{T}{11594} \ln \frac{n}{3,87 \cdot T^{3/2} \cdot e^{-7018/T}}$$

$$\frac{dV_T}{dT} = \frac{d\phi_F}{dT} \left[ 1 + \sqrt{\frac{1,696 \cdot 10^3 \cdot n}{285,6 \cdot \phi_F}} \right]$$

(44)

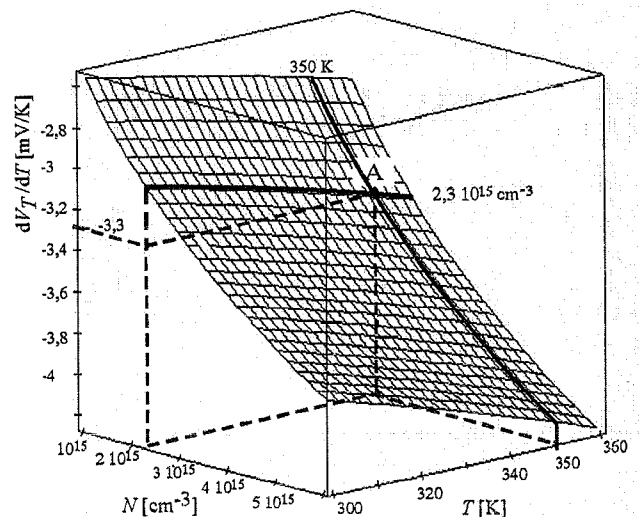


Sl.6. Promjene napona praga  $dV_T/dT$  sa temperaturom.

Tako vidimo (sl.6) da se pri porastu koncentracije od  $N = 10^{16} \text{ cm}^{-3}$  do  $N = 7 \cdot 10^{16} \text{ cm}^{-3}$ , kod temperature  $T = 300 \text{ K}$ , dobija promjena temperaturnog koeficijenta napona praga otvaranja sa  $-0,2 \text{ %/K}$  na  $-0,4 \text{ %/K}$ .

## 2. EKSPERIMENTALNI REZULTATI

Mjerenja su izvršena na  $n$  kanalnom MOSFET-u u oblasti temperatura od 300 K do 360 K. Takođe je izvršen proračun promjene napona praga otvaranja po temperaturi u funkciji koncentracije primjesa i temperature u istom opsegu.



Sl.7. Zavisnost  $dV_T/dT$  za  $n$ -kanalni tranzistor.

Tako pri  $T = 350 \text{ K}$  i  $N = 2,3 \cdot 10^{15} \text{ cm}^{-3}$  navedena promjena iznosi  $-3,3 \text{ mV/K}$ .

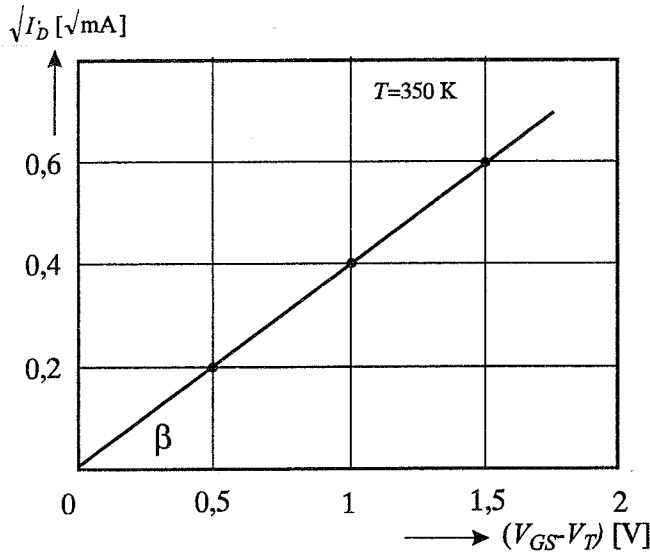
Na sl.10 predstavljeni su rezultati mjerenja  $\sqrt{I_D} = f(V_{GS} - V_T)$ . Uočimo da je dobijena linearna zavisnost. Ugao nagiba pravca obilježen je sa  $\beta$ . Kako se izraz za struju  $I_D$  može opisati relacijom [3]:

$$\sqrt{I_D} = \sqrt{k_2} (V_{GS} - V_T) \quad (45)$$

tada se koeficijent smjera  $\sqrt{k_2}$ , odnosno  $k_2$  može izračunati

$$\text{kao: } \text{tg}\beta = \frac{0,4 - 0,2}{1 - 0,5} = 0,4 \quad (46)$$

$$k_2 = \text{tg}^2\beta = 0,16 \text{ mA} / \text{V}^2$$



Sl.10. Zavisnost  $\sqrt{I_D} = f(V_{GS} - V_T)$ .

### 3. OZNAKE

- $C_o$  – specifična kapacitivnost dijela gej-t-sors,
- $Z$  – širina kanala,
- $L$  – dužina kanala,
- $x_o$  – debljina sloja oksida,
- $\mu_n$  – pokretljivost elektron,
- $\epsilon_s$  – dielektrična konstanta supstrata  $\epsilon_s = \epsilon_r \epsilon_o$ ,
- $\phi_F$  – Fermijev potencijal
- $\phi_{MS}$  – radna funkcija metal-poluprovodnik,
- $\phi_{s0}$  – potencijal energetske barijere  $\text{SiO}_2\text{-Si}$ ,
- $V_{SS}$  – naponski ekvivalent površinskog naboja  $Q_{ss}$ ,
- $V_{BS}$  – napon osnove prema masi,
- $V_T$  – napon praga otvaranja,
- $E_g$  – širina energetskeg procjepa,

- $N$  – koncentracija primjesa,
- $n_i$  – koncentracija nosilaca elektriciteta kod čistog poluprovodnika,
- $g_m$  – strmina tranzistora,
- $k$  – Bolcmanova konstanta  $k = 8,62 \cdot 10^{-5} \text{ eV/K}$ ,
- $h$  – Plankova konstanta  $h = 6,626 \cdot 10^{-34} \text{ Js}$ ,
- $q$  – naboj elektrona  $q = 1,6 \cdot 10^{-19} \text{ C}$ ,
- $k_3$  – konstanta,
- $k_1$  – koeficijent smjera,
- $A_1$  – konstanta proporcionalnosti,
- $A$  – konstanta zavisna od poluprovodničkog materijala,
- $m_n, m_p$  – efektivne mase elektrona odnosno šupljina.
- $n = k_3/k_1$ ,

### 4. ZAKLJUČAK

Provedena detaljna analiza uticaja temperature na napon praga otvaranja MOSFET-a pokazuje da se proračunski dobijene vrijednosti za tipičan tranzistor podudaraju sa eksperimentalno izmjerenim vrijednostima realnog tranzistora.

Uticaj temperature i koncentracije na analizirane parametre predstavljen je grafički egzaktnim dijagramima tako da se, osim posmatranih, mogu precizno očitati koordinate i drugih tačaka.

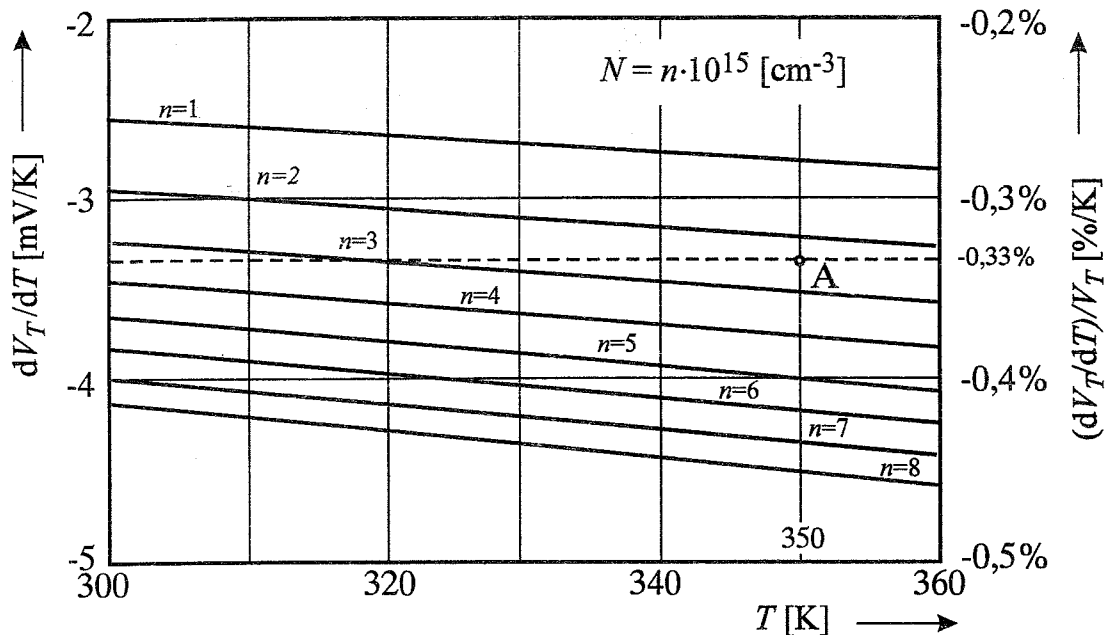
### 5. LITERATURA

- [1]. Dr Aleksandar Ilišković: ELEKTRONIKA 2 – TRANZISTORI, Elektrotehnički fakultet Banjaluka, 1997.
- [2]. Dr Aleksandar Ilišković: ELEKTRONIKA 1 – Fizika poluprovodnika i diode, Elektrotehnički fakultet Banjaluka, 1995.
- [3]. A. Ortiz-Conde: 'Long-Channel Silicon-On-Insulator MOSFET Theory', Solid-State Electron, vol.35, no.9, 1992.

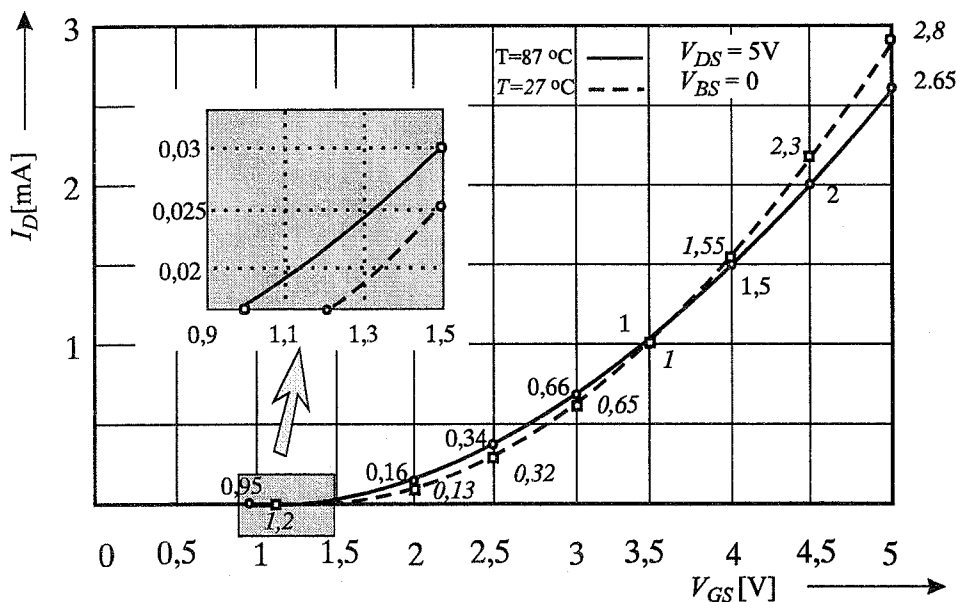
Abstract– This paper presents the analysis of temperature influence to the threshold voltage in MOSFET. It contains the precise mathematical model and results are confirmed in the experiment.

### TEMPERATURE INFLUENCE TO THE TRESHOLD VOLTAGE IN MOSFET

Dr Aleksandar Ilišković, Mr Ferid Softić.



Sl. 8. Parametarski dijagram zavisnosti  $\frac{dV_T}{dT}$  i  $\frac{1}{V_T} \frac{dV_T}{dT}$



Sl. 9. Eksperimentalni rezultati  $I_D = f(V_{GS}, T)$

Na sl.8 prikazani su rezultati dobijeni proračunom. Na lijevoj ordinati nanosena je promjena napona praga otvaranja po temperaturi dok je na desnoj ordinati dat temperaturni koeficijent napona praga otvaranja u funkciji temperature. Kao parametar uzeta je promjena koncentracije primjesa  $N$ . U tački A pri  $T = 350$  K vrijednost temperaturnog koeficijenta napona praga otvaranja  $\frac{1}{V_T} \frac{dV_T}{dT} = -0,33 \text{ \% / K}$  dobija se pri koncentraciji  $N \approx 2,3 \cdot 10^{15} \text{ cm}^{-3}$

drejna  $I_D$  u funkciji napona  $V_{GS}$  za dvije temperature  $T = 27 \text{ }^\circ\text{C}$  i  $T = 87 \text{ }^\circ\text{C}$ .

Posebno je izdvojen dio krive u okolini napona praga otvaranja tako da se može izračunati da promjena napona iznosi:

$$\frac{dV_T}{dT} = (1,2 - 1) / (27 - 87) = -0,00333 \text{ V/K} = -3,33 \text{ mV/K.}$$

Za relativnu promjena napona praga otvaranja se dobija:

$$\left(\frac{dV_T}{dT}\right) / V_T = -0,333 \text{ \% / K.}$$

Rezultati mjerenja za posmatrani  $n$ - kanalni tranzistor predstavljeni su grafički na sl. 9 gdje je data zavisnost struje

## PRIMENA STOHAŠTIČKOG MODELA MOS TRANZISTORA U ANALIZI OSETLJIVOSTI ANALOGNIH INTEGRISANIH KOLA

Mladen Arnautović, Vojnotehnička akademija, Ratka Resanovića bb, Beograd  
Laslo Nađ, Ljiljana Živanov, Institut za Energetiku i Elektroniku, FTN, Novi Sad, Fruškogorska 11

*Sadržaj - U radu je razmatran uticaj odstupanja dimenzija MOS tranzistora na električne karakteristike analognih integrisanih kola. Predloženi stohastički model MOS tranzistora omogućava, primenom Monte Carlo simulacija, procenu odstupanje struje drejna usled slučajnih varijacija dimenzija tranzistora.*

### 1. UVOD

Za razliku od digitalnih kola, ukupne električne karakteristike analognih integrisanih kola (IC) u velikoj meri zavise od tolerancija fabrikacionog procesa. Ovaj uticaj se naročito manifestuje smanjenjem dimenzija tranzistora (strukture sa kratkim kanalom), što izaziva porast odstupanja električnih parametara u odnosu na nominalne vrednosti. Odstupanja tehnoloških parametara (npr. debljina oksidnog sloja, koncentracija nosilaca u supstratu itd.) mogu dovesti do toga da projektovano (i proizvedeno) IC ne zadovoljava postavljene zahteve i kao takvo se odbacuje, što smanjuje prinos i povećava cenu po čipu. Ovi problemi naročito dolaze do izražaja pri projektovanju preciznih analognih kola, gde je neophodno potpuno statističko poznavanje varijacija parametara kako bi se mogle proceniti odgovarajuće električne karakteristike kola. Uprkos važnosti poznavanja ponašanja IC usled slučajnih odstupanja pri proizvodnji, veoma je skroman broj radova koji tretiraju ovaj problem.

U MOS tehnologiji, kondenzatori su dobili široku primenu za projektovanje analognih IC kao što su DA konverteri i filtri sa prekidačkim kapacitetima. U radovima [1] i [2] razmatrane su varijacije i slučajne greške kod MOS kondenzatora. Autori su pokazali da je relativno odstupanje (greška)  $\Delta C / C \propto C^{-3/4}$ , uzimajući u obzir samo rubne efekte, dok varijacije debljine oksidnog sloja uzrokuju relativnu grešku  $\Delta C / C \propto C^{-1/2}$ . Kako je  $C \propto L^2$  (L je stranica pretpostavljene pravougaone ploče MOS kondenzatora), očigledno je da će

relativna greška rasti sa smanjenjem dimenzija kondenzatora. Ta konstatacija je navela na razmišljanja da bi se i MOS tranzistor mogao slično ponašati. U radu [2] je predložena jedna varijanta stohastičkog modela MOS tranzistora, koji je davao zadovoljavajuće rezultate samo u slučaju relativno velikih dimenzija tranzistora. U radu [3] je ukazano na probleme iz [2], te su učinjena izvesna poboljšanja. Interesantan je rad [4] gde su autori koristili BSIM model za tranzistore sa kratkim kanalom, iz standardnog SPICE programskog paketa. Predloženo rešenje omogućava proračun korelacionih koeficijenata između električnih parametara BSIM modela. Takođe je moguć proračun standardnih devijacija parametara modela usled lokalnih i globalnih slučajnih odstupanja. Na osnovu prethodnih radova u [5] je razvijena procedura za statističku obradu željene električne veličine, čime se povećava kvalitet i pouzdanost karakteristika analognih IC.

U ovom radu, u 2. delu, predstavljen je pojednostavljen stohastički model MOS tranzistora uz korišćenje tehnoloških podataka ORBIT [6] fabrikacione linije i parametara za 2.0 micron 2 poly 2 metal N-WELL CMOS proces. Model omogućava određivanje statističke greške struje drejna i napona praga, usled varijacija projektovanih dimenzija tranzistora, koje su posledica tolerancija fabrikacionog procesa.

U 3. delu je opisana implementacija modela u programski paket MATLAB [7]. Monte Carlo simulacijama, uz zadane tolerancije dimenzija tranzistora i debljine oksidnog sloja, određene su relativne greške napona praga i struje drejna za različite odnose  $W/L$ .

### 2. DEFINISANJE STOHAŠTIČKOG MODELA MOS TRANZISTORA

Pri projektovanju nekog MOS IC u smislu definisanja određenih električnih parametara jedino

na šta projektant može uticati jesu širina ( $W$ ) i dužina ( $L$ ) kanala MOS tranzistora. Sve ostalo je definisano konkretnim tehnološkim postupkom i fabrikacionom linijom.

Dimenzije tranzistora imaju presudan uticaj na električne karakteristike analognih IC. Iz tog razloga je neophodno potpuno poznavanje i razumevanje uticaja odstupanja  $W$  i  $L$  od nominalnih vrednosti, na ukupne električne karakteristike kola.

Drugi važan parametar je debljina oksidnog sloja ( $T_{OX}$ ), čija varijacija preko napona praga ( $V_T$ ) i transkonduktanse ( $K$ ) značajno utiče na varijaciju struje drejna.

Pošto MOS tranzistori u analognim kolima obično rade u oblasti zasićenja to se struja drejna može predstaviti poznatom kvadratnom funkcijom :

$$I_D = \frac{K}{2}(V_{GS} - V_T)^2 \quad (1)$$

$$\text{gde je } K = \mu C_{OX} \frac{W}{L}, \text{ a } C_{OX} = \frac{\epsilon_{OX}}{T_{OX}} \quad (2)$$

$\mu$  je efektivna pokretljivost nosilaca u kanalu,  $\epsilon_{OX}$  je dielektrična konstanta  $\text{SiO}_2$  a  $T_{OX}$  je debljina oksidnog sloja MOS tranzistora.  $V_T$  je nominalna vrednost napona praga dat sledećim izrazom [8]:

$$V_T = \Phi_{MS} \pm 2\Phi_F \pm \frac{Q_D}{C_{OX}} - \frac{Q_S}{C_{OX}} + \frac{Q_I}{C_{OX}} \quad (3)$$

$\Phi_{MS} \approx (-0.7 \mp \Phi_F)$  i predstavlja potencijalnu razliku između gejtja i poluprovodnika.

$\Phi_F = \frac{kT}{|q|} \ln \frac{N_{SUB}}{n_i}$  je Fermijev potencijal, koji za

navedenu tehnologiju i na temperaturi od 300 K ima vrednost 0.342 (V) za n-MOS i 0.358 (V) za p-MOS tranzistore.  $Q_S$  je efektivna površinska gustina naelektrisanja, a  $Q_I$  je gustina naelektrisanja usled jonske implantacije.  $Q_D$  predstavlja gustinu naelektrisanja u poluprovodniku i dat je izrazom:

$$Q_D = \sqrt{2q\epsilon_{Si} N_{SUB} (2\Phi_F + |V_{BS}|)} \quad (4)$$

$\epsilon_{Si}$  je dielektrična konstanta Si, a  $N_{SUB}$  je koncentracija nosilaca u supstratu,  $V_{BS}$  je napon između supstrata i sorsa. Gornji znak iz (3) se

odnosi na n-MOS, donji na na p-MOS tranzistore. Od gore navedenih veličina  $I_D, V_T, W, L, T_{OX}$  ćemo smatrati slučajnim varijablama sa standardnim devijacijama  $\sigma_{I_D}, \sigma_{V_T}, \sigma_W, \sigma_L, \sigma_{T_{OX}}$ .

Koristeći definicije i teoreme vezane za numeričke karakteristike slučajnih promenljivih [9] iz (1) se može izraziti varijansa struje drejna ( $\sigma_{I_D}^2$ ) na sledeći način:

$$\sigma_{I_D}^2 = \frac{(V_{GS} - V_T)^4}{4} \sigma_K^2 + K^2 (V_{GS} - V_T)^2 \sigma_{V_T}^2 - \rho K (V_{GS} - V_T)^3 \sigma_{V_T} \sigma_K, \quad (5)$$

gde je  $\rho$  korelacioni koeficijent između slučajnih varijabli  $K$  i  $V_T$ . Vrednost korelacionog koeficijenta  $\rho$  je određena u 3. delu Monte Carlo simulacijama, gde je slučajna varijabla  $T_{OX}$  zajednički parametar za  $K$  i  $V_T$ .

Iz (1) i (5) može se dobiti normalizovana statistička greška struje  $I_D$ .

$$\frac{\sigma_{I_D}^2}{I_D^2} = \frac{\sigma_K^2}{K^2} + 4 \frac{\sigma_{V_T}^2}{(V_{GS} - V_T)^2} - 4\rho \frac{\sigma_K \sigma_{V_T}}{K(V_{GS} - V_T)} \quad (6)$$

Iz (2) na sličan način se može odrediti normalizovana statistička greška konstante  $K$ .

$$\frac{\sigma_K^2}{K^2} = \frac{\sigma_W^2}{W^2} + \frac{\sigma_L^2}{L^2} + \frac{\sigma_{C_{OX}}^2}{C_{OX}^2}, \text{ gde je } \frac{\sigma_{C_{OX}}^2}{C_{OX}^2} = \frac{\sigma_{T_{OX}}^2}{T_{OX}^2} \quad (7)$$

Kako vredi  $\Delta C / C \propto C^{-1/2}$  [1], a  $C \propto L^2 = WL$ , to se za treći član iz izraza (7) može pisati:

$$\frac{\sigma_{C_{OX}}^2}{C_{OX}^2} = \frac{K_{OX}}{WL} \quad (8) \text{ gde je}$$

$K_{OX}$  konstanta proporcionalnosti, eksperimentalno određena u [3] i ima vrednost:

$$K_{OX} = 6.4631 \times 10^{-16} \text{ m}^2, \text{ za n-MOS tranzistore}$$

$$K_{OX} = 3.0369 \times 10^{-16} \text{ m}^2, \text{ za p-MOS tranzistore}$$

Pri dobro kontrolisanom CMOS procesu efektivna površinska gustina naelektrisanja ( $Q_S$ ) je za red veličine manja od  $Q_D$  [10], te će zajedno sa  $Q_S$  biti zanemarena pri određivanju varijanse napona praga, dok će se  $\Phi_{MS}$  i  $\Phi_F$  smatrati konstantama. Iz (3) se dobije:

$$\sigma_{V_T}^2 = \frac{Q_D^2}{C_{OX}^2} \left[ \frac{\sigma_{Q_D}^2}{Q_D^2} + \frac{\sigma_{C_{OX}}^2}{C_{OX}^2} \right] \quad (9)$$

Kako se koncentracija naelektrisanja u

poluprovodniku aproksimira Poissonovom distribucijom, varijansa  $Q_D$  se može izraziti [8] [3] :

$$\frac{\sigma_{Q_D}^2}{Q_D^2} = \frac{1}{4LWW_D N_{SUB}} \quad (10)$$

gde  $W_D$  odgovara redukciji širine kanala (SPICE parametar).

Uvrštavajući izraze (7) - (10) u (6), nakon sređivanja dobije se:

$$\frac{\sigma_{I_D}^2}{\bar{I}_D^2} = \frac{\sigma_W^2}{\bar{W}^2} + \frac{\sigma_L^2}{\bar{L}^2} + \frac{K_{OX}}{\bar{W}\bar{L}} + \frac{4K_V}{(V_{GS} - \bar{V}_T)^2} \frac{\bar{T}_{OX}^2}{\bar{W}\bar{L}} - \rho \frac{4\sqrt{K_V}}{(V_{GS} - \bar{V}_T)} \frac{\bar{T}_{OX}}{\sqrt{\bar{W}\bar{L}}} \sqrt{\frac{\sigma_W^2}{\bar{W}^2} + \frac{\sigma_L^2}{\bar{L}^2} + \frac{K_{OX}}{\bar{W}\bar{L}}}, \quad (11)$$

gde je  $K_V = \frac{Q_D^2}{\epsilon_{OX}^2} \left( \frac{1}{4W_D N_{SUB}} + K_{OX} \right)$  konstanta

koja za  $V_{BC}=0V$ ,  $T=300K$  i parametre određene fabrikacionom linijom ORBIT ima vrednost:

za n-MOS tranzistore  $99.86 \times 10^{-3} V^2$ , a za p-MOS tranzistore  $88.29 \times 10^{-3} V^2$ .

Veličine  $\bar{I}_D, \bar{V}_T, \bar{W}, \bar{L}, \bar{T}_{OX}$  iz (11) predstavljaju matematičko očekivanje ili srednju vrednost slučajnih varijabli  $I_D, V_T, W, L, T_{OX}$ .

Relacija (11) se može primeniti na oba tipa MOS tranzistora, pri čemu mora da se vodi računa o polaritetu napona  $V_{TC}$  i vrednostima konstanti  $K_{OX}$  i  $K_V$ .

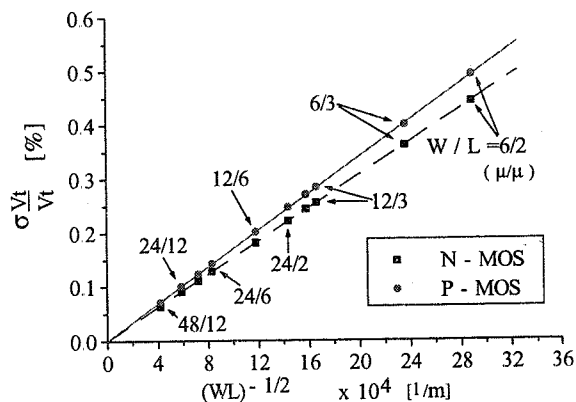
### 3. IMPLEMENTACIJA MODELA I MONTE CARLO SIMULACIJE

Relacije (3), (7), (9) i (11) su implementirane u programski paket MATLAB. Ulazni podaci su nominalne (projektovane) vrednosti  $W$  i  $L$  i srednja vrednost  $\bar{T}_{OX}$ . Tolerancije mogu da se zadaju u procentima ili apsolutnim iznosima. Za fabrikacionu liniju ORBIT i 2.0 micron 2 poly 2 metal N-WELL CMOS proces odstupanja širine i dužine kanala su između  $0.15 \mu m$  i  $0.25 \mu m$  [6]. Za simulaciju je uzeto  $\Delta w = \Delta l = \pm 0.2 \mu m$ . Tolerancija debljine oksidnog sloja je  $\Delta t_{OX} = \pm 3 nm$ , što iznosi 7.5% srednje vrednosti.

Koristeći resurse programskog paketa

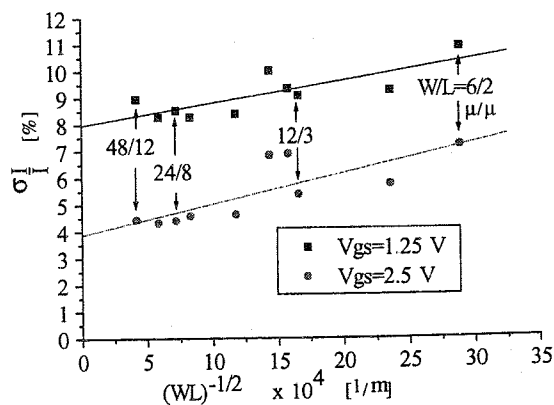
MATLAB, generisan je niz slučajnih brojeva  $n_i$ , proizvoljne dužine, na intervalu  $[-1 \ 1]$ . Matrice slučajne vrednosti  $W$  (označena kao  $\hat{W}_S$ ),  $L$  ( $\hat{L}_S$ ) i  $T_{OX}$  ( $\hat{T}_{OXS}$ ) se dobiju množenjem tolerancija sa slučajnim nizom i sabiranjem sa matricom nominalnih vrednosti. Tako npr. za širinu kanala vredi:  $\hat{W}_S = \hat{W} + \Delta w * \hat{n}_{i(W)}$ . Na identičan način se generišu i matrice  $\hat{L}_S$  i  $\hat{T}_{OXS}$ .

Na Sl.1. je data relativna greška napona praga za n-MOS i p-MOS tranzistore različitih dimenzija. Sa slike se vidi da je standardna devijacija napona praga obrnuto proporcionalna kvadratnom korenu površine kanala. Takođe je uočljiv porast odstupanja napona praga od nominalnih vrednosti sa smanjenjem dimenzija tranzistora.



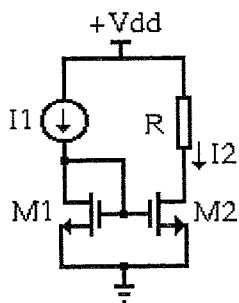
Sl.1. Relativno odstupanje napona praga za različite vrednosti odnosa  $W/L$

Na Sl.2. je prikazana relativna greška struje drejna za n-MOS tranzistore, za dve vrednosti napona  $V_{TC}$ . I ovdje je očigledan porast odstupanja sa smanjenjem dimenzija tranzistora.



Sl.2. Relativno odstupanje struje  $I_D$  n-

MOS tranzistora za  $V_{TC} = 1.25$  i  $2.5$  V



Sl.4. Strujno ogledalo

Razlika u relativnom odstupanju struje drejna pri različitim naponima  $V_{TC}$  je objašnjiva analizirajući relaciju (11). Ako zanemarimo član sa korelacionim faktorom relativna greška  $I_{II}$  prema (11) se može pisati kao:

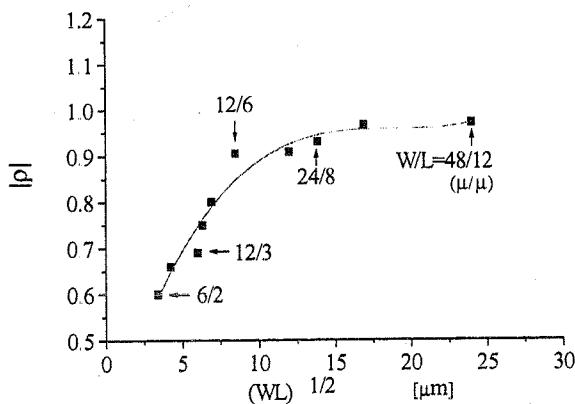
$$\frac{\sigma_{I_D}^2}{\bar{I}_D^2} = \frac{\sigma_w^2}{\bar{W}^2} + \frac{\sigma_L^2}{\bar{L}^2} + \frac{K_{OX}}{\bar{W}\bar{L}} \left( 1 + \frac{4K_V \bar{T}_{OX}^2}{K_{OX} (V_{GS} - \bar{V}_T)^2} \right) \quad (12)$$

Pri jakoj inverziji, tj. pri većim vrednostima napona  $V_{TC}$ , član  $\frac{4K_V \bar{T}_{OX}^2}{(V_{GS} - \bar{V}_T)^2 K_{OX}} \ll 1$  što upućuje na

zaključak da u ovom slučaju dominantni faktor koji utiče na varijacije  $I_{II}$  je varijacija transkonduktanse  $K$ .

Takođe pri malim vrednostima  $V_{TC}$ , dominantan uticaj na varijacije  $I_{II}$  ima varijacija napona praga.

Simulacijama je ustanovljeno da je korelacija između  $K$  i  $V_T$  ( $\rho$ ) vrlo jaka, što je i razumljivo s obzirom da je prema (2)  $K \propto T_{OX}^{-1}$ , a prema (3)  $V_T \propto T_{OX}$ . Na Sl.3 su prikazani rezultati simulacija za  $\rho$  uz različite vrednosti odnosa  $W/L$ . Vidi se da  $\rho$  poprima vrednost između 0.55 i 0.95, i to je veći što su dimenzije tranzistora veće.



Sl.3. Korelacioni faktor između  $K$  i  $V_T$  u zavisnosti od dimenzija tranzistora

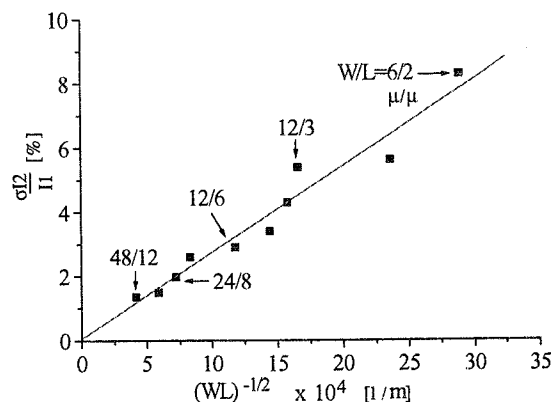
Apsolutni iznos  $\rho$  ne zavisi od tipa tranzistora,

samo se razlikuju u predznaku. Za n-MOS  $\rho < 0$ , a za p-MOS  $\rho > 0$ , što je i razumljivo s obzirom da je prema (2) - (4)  $V_{TP}$  linearno rastuća, a  $V_{TN}$  linearno opadajuća funkcija od transkonduktanse  $K$ .

Na Sl.4. je prikazano jednostavno strujno ogledalo sa dva MOS tranzistora jednakih projektovanih dimenzija. Izlazna struja ( $I_2$ ) je data izrazom (13), i zbog jednakih dimenzija tranzistora trebala bi da bude jednaka struji  $I_1$ .

$$I_2 = I_1 \frac{W_2 L_1}{W_1 L_2} \quad (13)$$

Primenom predloženog modela i Monte Carlo simulacija uz tolerancije  $\Delta w = \Delta l = \pm 0.2 \mu m$ , ustanovljeno je da odstupanje izlazne struje ( $I_2$ ) od  $I_1$ , približno linearno raste sa smanjenjem dimenzija tranzistora (Sl.5.), što je u skladu sa već izvedenim zaključcima.



Sl.5. Relativna greška izlazne struje za strujno ogledalo sa Sl.4.

#### 4. ZAKLJUČAK

Pri projektovanju preciznih analognih integrisanih kola od velikog značaja je poznavanje uticaja varijacija tehnoloških parametara i tolerancija konkretne fabrikacione linije na moguća odstupanja odgovarajućih električnih karakteristika od predviđenih vrednosti. Koristeći statističke metode u 2. delu je analitički izražena zavisnost odstupanja struje drejna od dimenzija MOS tranzistora. Monte Carlo simulacijama u 3. delu su određene relativne greške napona praga i struje drejna za različite odnose  $W/L$ . Na osnovu dobijenih rezultata (Sl.1., Sl.2. i Sl.5.) može se zaključiti da relativna odstupanja odgovarajućih



< 0, a  
da je  
earno  
trujno  
lnakih  
e data  
istora

električnih veličina približno linearno rastu sa smanjenjem dimenzija tranzistora. Ova konstatacija, s obzirom na već postojeće submikronske tehnologije, ukazuje na to da projektant preciznih analognih IC mora voditi računa o tolerancijama konkretne fabrikacione linije, kako bi slučajna odstupanja sveo na minimum i time povećao prinos, odnosno direktno uticao na sniženje cene po čipu.

## LITERATURA :

Carlo  
ancije  
da  
bližno  
ristora  
denim

[1] J.-B. Shyu, G. C. Temes, K. Yao, Random errors in MOS capacitors, IEEE J. Solid-State Circuits, vol. SC-17, pp. 1070-1076, Dec. 1982.

[2] J.-B. Shyu, G. C. Temes, F. Krummenacher, Random error effects in matched MOS capacitors and current sources, IEEE J. Solid-State Circuits, vol. SC-19, pp. 948-955, Dec. 1984.

[3] K. R. Lakshmikumar, R. A. Hadaway, M. A. Copeland, Characterization and modeling of mismatch in MOS tranzistors for precision analog design, IEEE J. Solid-State Circuits, vol. SC-21, pp. 1057-1066, Dec. 1986.

[4] C. Michael, M. Ismail, Statistical modeling of device mismatch for analog MOS integrated circuits, IEEE J. Solid-State Circuits, vol. 27, no.2, pp. 154-165, Feb. 1992.

[5] J. Oehm, K. Schumacher, Quality assurance and upgrade of analog characteristics by fast mismatch analysis option in network analysis environmen, IEEE J. Solid-State Circuits, vol. 28, no.7, pp. 865-871, July 1993.

[6] "FORESIGHT USER'S MANUAL", Orbit semiconductor inc., sec. 12.3, pp. 69-76, 1993.

[7] "MATLAB USER'S GUIDE ver. 4.2.cl", The Mathworks, Inc., Natick, MA, 1995.

[8] E. Douglas, A. G. F. Dingwall, Surface doping using ion implantation for optimum guard layer design in COS/MOS structures, IEEE Transactions on

Electron Devices, vol.ed-22, pp. 849-857, octob. 1975.

[9] M. J. Merkle, P. M. Vasić, Verovatnoća i statistika, ETF, Beograd, 1995.

[10] S.M. Sze, VLSI Technology, McGraw-Hill Book Company, pp. 272-323., 1988.

Abstract - The influence of the mismatch of dimensions of MOS tranzistors on electrical characteristis of analog integrated circuits is investigated in this peper. The variations of drain curent caused by device dimensions variations are estimated, using Monte Carlo analysis, based on a new stohastical model for MOS tranzistors.

#### SENSITIVITY ANALYSIS OF ANALOG IC-s USING A NEW STOHAStICAL MODEL OF MOS TRANZISTORS

Mladen Arnauović, Laslo Nađ, Ljiljana Živanov

## Суперпроводне карактеристике танких филм-структура

С.К.Јаћимовски<sup>1)</sup>, И.Д.Враговић<sup>2)</sup>, С.М.Стојковић<sup>2)</sup>, Ј.П.Шетрајчић<sup>2)</sup> и Д.Љ.Мирјанић<sup>3)</sup> \*

### Сажетак

На основу експерименталних података о карактеристикама савремених суперпроводних материјала и ВСС теорије, у раду су формиран микротеријски модели и истражени спектри и стања елементарних побуђења (фонона и електрона) одговорних за суперпроводна својства танких кристалних филм-структура. Једна од најбитнијих особина закона дисперзије ових подсистема је појава енергетских гепова као последица постојања граничних (и пертурбованих) услова. Аналитичко-нумеричком анализом ових гепова у раду је извршена и процена критичне температуре суперпроводног прелаза у посматраним структурама на око 100 К.

### 1. Увод

Кристал се може посматрати као систем правилно распоређених атома дуж три некопланарна правца, тј. систем образован правилним понављањем идентичних структурних елемената у облику паралелоипеда [1]. Идеална кристална структура, која је бесконачна, хомогена и транслационо инваријантна, се у природи не јавља. Постојање граница и анизотропије система (дефекти, примесе, ваканције) доводе до специфичних ефеката у реалним кристалима [2,3]. Најједноставнији модел ограничених кристалних структура представља кристални филм, који је систем ограничен са две паралелне површине дуж једног кристалографског правца, док је дуж друга два правца неограничен. Ако унутар филма нема деформација кристалне решетке назива се идеални филм, а у супротном деформисани [4].

За транспортне карактеристике материјала, па према томе и за суперпроводне особине, најодговорније је понашање носилаца наелектрисања [5] под утицајем механичких, односно термичких вибрација кристалне решетке.

У раду ћемо микротеријском анализом истражити утицај присуства граница филма (његове дебљине) и измењених енергетских параметара у граничним слојевима филма на спектре и стања фонона и електрона. На крају ћемо изразити могуће реперкусије на промену суперпроводних карактеристика оваквих система.

Зашто смо се одлучили на истраживање филм-структура? Као прво, познато је да суперпроводни материјали начињени у облику филма имају више критичне параметре него исти - али начињени у облику масивних узорака [6]. С друге стране, високотемпературске суперпроводне керамике су перовскитне слојевите (квазидводимензионе) структуре [7] са израженом анизотропијом физичких особина дуж само једног правца (нормалног на слојеве). Модел филм-структуре би одговарао једном слоју оваквог суперпроводника [8].

### 2. Фононски подсистем

Полазна тачка анализе фононског спектра је стандардни фононски хамилтонијан [9] у апроксимацији најближих суседа, који је прилагођен просторном ограничењу дуж једног ( $z$ ) правца и промењеним физичким карактеристикама на границама филма [10]:

$$\begin{aligned}
 H_f = & \frac{M}{2} \sum_{\alpha} \sum_{n_x n_y} \sum_{n_z=0}^{N_z} \dot{u}_{n_x n_y n_z; \alpha}^2 + \\
 & + \frac{C}{4} \sum_{\alpha} \sum_{n_x n_y} \left\{ (1 + \eta) \left( u_{n_x n_y 0}^{\alpha} \right)^2 + \right. \\
 & + \left( u_{n_x n_y 0}^{\alpha} - u_{n_x n_y 1}^{\alpha} \right)^2 + \\
 & + \sum_{n_z=1}^{N_z-1} \left[ \left( u_{n_x n_y n_z}^{\alpha} - u_{n_x+1, n_y n_z}^{\alpha} \right)^2 + \right. \\
 & + \left( u_{n_x n_y n_z}^{\alpha} - u_{n_x-1, n_y n_z}^{\alpha} \right)^2 + \\
 & + \left( u_{n_x n_y n_z}^{\alpha} - u_{n_x n_y+1, n_z}^{\alpha} \right)^2 + \\
 & + \left( u_{n_x n_y n_z}^{\alpha} - u_{n_x n_y-1, n_z}^{\alpha} \right)^2 + \\
 & + \left( u_{n_x n_y n_z}^{\alpha} - u_{n_x n_y n_z+1}^{\alpha} \right)^2 + \\
 & + \left. \left( u_{n_x n_y n_z}^{\alpha} - u_{n_x n_y n_z-1}^{\alpha} \right)^2 \right] + \\
 & + (1 + \eta) \left( u_{n_x n_y N_z}^{\alpha} \right)^2 + \\
 & + \left. \left( u_{n_x n_y N_z}^{\alpha} - u_{n_x n_y N_z-1}^{\alpha} \right)^2 \right\}, \quad (1)
 \end{aligned}$$

1) СШ „Д.Обрадовић” у Новом Кнежевцу

2) Институт за физику ПМФ, Универзитет у Новом Саду

3) Медицински факултет Универзитет у Бањој Луци

где је  $u_{n_x n_y n_z}$  померај атома из чвора решетке  $\vec{n} \equiv (n_x, n_y, n_z)$ , док је  $C \equiv C_{\vec{n}, \vec{m}}^{\alpha\alpha}$  Хукова константа еластичности између чворова  $\vec{n}$  и  $\vec{m}$ . Чињеница да је филм коначан дуж  $z$  правца изражена је условима  $n_z = 0, 1, 2, \dots, N_z$ ,  $N_z \sim 10$ ,  $n_j \in [-N_j/2, +N_j/2]$ ,  $N_j \sim 10^8$ ,  $j = (x, y)$ . Утицај граница система на јачине међуатомских интеракција у површинским слојевима урачунат је кроз феноменолошки параметар  $\eta \in [-0.3, +0.3]$ .

Могуће фононске фреквенције могу се наћи методом Гринових функција [11]. Посматра се фононска дво-временска комутаторска Гринова функција:

$$G_{\vec{n}, \vec{m}}^f(t) \equiv \langle \langle u_{\vec{n}}^\alpha(t) | u_{\vec{m}}^\alpha(0) \rangle \rangle = \Theta(t) \langle \langle u_{\vec{n}}^\alpha(t), u_{\vec{m}}^\alpha(0) \rangle \rangle_0. \quad (2)$$

Уобичајеним поступком [9], користећи једначину кретања за Грине функције и налазећи временску и делимичну просторну Фуријеову трансформацију [12] добија се систем од  $N_z + 1$  нехомогене алгебарско-диференце једначине:

$$G_{n_z-1}^f + [\varrho_f - \eta(\delta_{n_z,0} + \delta_{n_z,N_z})] G_{n_z}^f + G_{n_z+1}^f = \mathcal{K}_{n_z}^f, \quad (3)$$

где су:  $G_{n_z}^f \equiv G_{n_z, m_z}^f(q_x, q_y; \omega_f)$ ,  $\mathcal{K}_{n_z}^f \equiv \frac{i\delta_{n_z, m_z}}{4\pi\Omega}$ ,  $\Omega = \sqrt{C/M}$  и

$$\varrho_f = \frac{\omega_f^2}{\Omega^2} - 4 \left( \sin^2 \frac{a_x q_x}{2} + \sin^2 \frac{a_y q_y}{2} \right) - 2. \quad (4)$$

Одређивање полова Грине функције, који дају спектар могућих фононских фреквенција, своди се на налажење нула детерминанте система једначина (3), тј. на услов:

$$\mathcal{D}_{N_z+1}^f(\varrho_f) \equiv (\varrho_f - \eta)^2 C_{N_z-1}(\varrho_f) - 2(\varrho_f - \eta) C_{N_z-2}(\varrho_f) + C_{N_z-3}(\varrho_f) = 0, \quad (5)$$

где су  $C_n$  Чебишевљеви полиноми друге врсте  $n$ -тог реда. Нумеричким решавањем једначине за задате вредности површинских параметара ( $\eta, N_z$ ) и њиховом заменом у (4), добија се закон дисперзије фонона у филму дебљине  $N_z a$  у облику:

$$\mathcal{E}_{xy}^f(\nu) \equiv \frac{\omega_{xy}^f(\nu)}{2\Omega} = \sqrt{\mathcal{F}_{xy}^f + \mathcal{G}_\nu^f}; \quad (6)$$

$$\mathcal{F}_{xy}^f \equiv \sin^2 \frac{a_x q_x}{2} + \sin^2 \frac{a_y q_y}{2}; \quad \mathcal{G}_\nu^f \equiv \frac{\varrho_\nu^f + 2}{4}.$$

Уочава се постојање минималне позитивне енергије - карактеристичног (доњег) енергетског гена:

$$g_f \equiv \mathcal{E}_{xy}^f(\nu)|_{\min} = \mathcal{E}_{xy}^f(1)|_{q_x=q_y=0} = \sqrt{\mathcal{G}_{\nu=1}^f(\eta)}. \quad (7)$$

Његова величина, функционална зависност и физичка суштина биће анализирани у параграфима 4 и 5.

### 3. Електронски подсистем

Као и у случају фонона, анализу електронског спектра започињемо стандардним електронским хамилтонијаном [13] у апроксимацији најближих суседа са урачунатим ефектима постојања коначних граница система [14]:

$$H_e = \sum_{m_x m_y m_z}^{N_z+1} a_{m_x m_y m_z}^+ \times \{ [1 + \varepsilon(\delta_{m_x,0} + \delta_{m_x,N_z})] \Delta a_{m_x m_y m_z} - [1 + w(\delta_{m_x,1} + \delta_{m_x,N_z-1})] W \times (a_{m_x+1, m_y m_z} + a_{m_x-1, m_y m_z} + a_{m_x m_y+1, m_z} + a_{m_x m_y-1, m_z} + a_{m_x m_y m_z+1} + a_{m_x m_y m_z-1}) \} \quad (8)$$

где су:  $\Delta \equiv \Delta_{n_x n_y n_z}$  енергија електрона локализованог на чвору  $\vec{n} \equiv (n_x, n_y, n_z)$  и  $W \equiv W_{\vec{n}, \vec{m}}$  енергија електронског трансфера са чвора  $\vec{n}$  на чвор  $\vec{m}$ . Параметар  $\varepsilon \in [-0.3, +0.3]$  одређује промену електронске енергије на површинским слојевима филма, док  $w \approx \varepsilon$  даје промену енергије трансфера међу тим слојевима. И у анализи електрона се узима у обзир просторна ограниченост филма изражена истим условима по  $N_z$  и  $N_x/y$  као код фонона. Како су електрони фермиони анализа се спроводи помоћу једноелектронске двовременске антикомутаторске Грине функције [11]:

$$G_{\vec{n}, \vec{m}}^e(t) = \Theta(t) \langle \langle a_{n_x n_y n_z}(t), a_{m_x m_y m_z}^+(0) \rangle \rangle. \quad (9)$$

Поступак налажења система једначина за одређивање Грине функција је исти као код фононског система:

$$[1 + w(\delta_{n_x,1} + \delta_{n_x,N_z})] G_{n_x-1}^e + [\varrho_e - \varepsilon(\delta_{n_x,0} + \delta_{n_x,N_z})] G_{n_x}^e + [1 + w(\delta_{n_x,0} + \delta_{n_x,N_z-1})] G_{n_x+1}^e = \mathcal{K}_{n_x}^e, \quad (10)$$

уз:  $G_{n_x}^e \equiv G_{n_x, m_x}^e(k_x, k_y; \omega_e)$ ,  $\mathcal{K}_{n_x}^e \equiv \frac{i\hbar}{2\pi W} \delta_{n_x, m_x}$  и

$$\varrho_e = \hbar \frac{\omega_e}{W} - \frac{\Delta}{W} + 2(\cos ak_x + \cos ak_y). \quad (11)$$

И овде полови Грине функција дају спектар могућих енергија електрона у кристалном филму. Они се добијају из услова да је детерминанта система (10) једнака нули, тј.:

$$\mathcal{D}_{N_z+1}^e(\varrho_e) \equiv (\varrho_e - \varepsilon)^2 C_{N_z-1} - 2(1+w)^2(\varrho_e - \varepsilon) C_{N_z-2}(\varrho_e) + (1+w)^4 C_{N_z-3}(\varrho_e) = 0. \quad (12)$$

Након нумеричког решавања за закон дисперзије електрона добија се:

$$\mathcal{E}_{xy}^e(\mu) \equiv \frac{\hbar \omega_{xy}^e(\mu)}{4W} = \mathcal{F}_{xy}^e + \mathcal{G}_\mu^e; \quad (13)$$

$$\mathcal{F}_{xy}^e \equiv \sin^2 \frac{a_x k_x}{2} + \sin^2 \frac{a_y k_y}{2}; \quad \mathcal{G}_\mu^e \equiv \frac{e_\mu^e + 2}{4}.$$

Види се да и електронски енергетски спектар поседује минималну и ненулту енергију - (доњи) енергетски геп, као последицу ограничености електронског подсистема:

$$g_e \equiv \mathcal{E}_{xy}^e(\mu)|_{\min} = \mathcal{E}_{xy}^e(1)|_{k_x=k_y=0} = \mathcal{G}_{\mu=1}^e(\epsilon, w). \quad (14)$$

Његова величина, функционална зависност и физичка суштина биће анализирани у следећим параграфима.

#### 4. Енергетски гепови

Закони дисперзије фонона и електрона нађени су нумерички за различите вредности параметара  $\eta$  тј.  $\epsilon$  и  $w$ . Како физичке карактеристике на површинама филма реално не могу знатније да одступају од оних у његовој унутрашњости [15], оправдано је вредности површинских параметара ограничити на интервал  $[-0.3, +0.3]$ . Њиховим варирањем уочено је да они ипак значајно утичу како на форму спектра тако и на величину карактеристичних енергетских гепова. На слици су приказани типични спектри фононског и електронског подсистема<sup>1</sup> за  $N_z = 4$ . Јасно се види постојање доњег гепа код оба спектра и разлика између фононске (нелинеарна) и електронске (линеарна) дисперзионе функције.

На основу детаљно спроведених нумеричких анализа (које овде, због ограничености простора, не можемо да прикажемо) добијени су врло занимљиви резултати, међу којима истичемо само неке - за суперпроводност - најбитније.

Повећањем интензитета константи еластичности на површини филма долази до померања фононског спектра ка вишим фреквенцијама и повећања енергетског гепа. Код електронског подсистема, повећањем енергије електрона локализованих на површинским слојевима, такође долази до померања спектра ка вишим енергијама (тако и до повећања енергетског гепа), док се, при интензивнијем трансферу електрона између површина и унутрашњости филма, спектар шири (уз смањење овог гепа). Последњи резултат се квалитативно може добити и анализом понашања

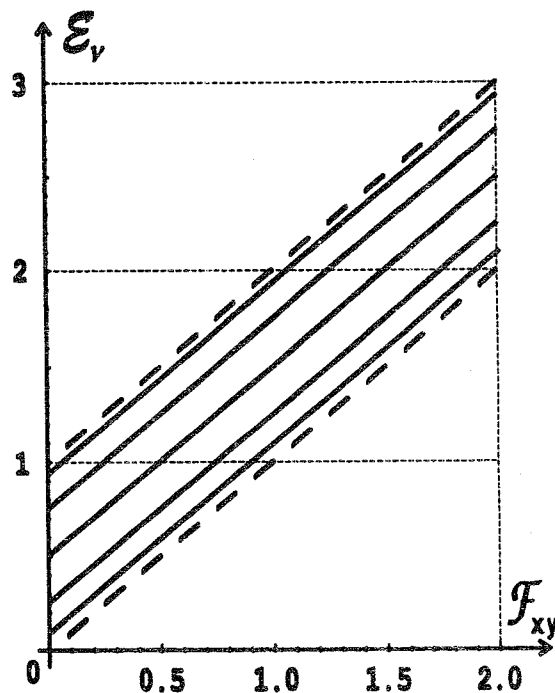
<sup>1</sup>Битна разлика између ових спектра, која је лако уочљива компарацијом израза (6) и (13), је у томе што је на приложеној слици, у случају фонона, представљен квадрат (бездимензионе) енергије, а у случају електрона - само линеарна (бездимензиона) енергија, у зависности од квадрата дводимензионе  $(xy)$  таласне функције.

електронског спектра масивних кристалних структура у апроксимацији јаке везе [16].

Величине гепова врло брзо опадају (као  $N_z^{-1}$  код фонона и  $N_z^{-2}$  код електрона) са дебелином филма и ишчезавају у термодинамичком лимесу ( $N_z \rightarrow \infty$ ) када и спектри прелазе у „балковске”.

#### 5. Закључна разматрања

На основу нађених спектра и могућих стања фонона и електрона у ограниченим и транслационо неинваријантним (веома танким и са измењеним микроенергетским параметрима) структурама, у раду су спроведене анализе њихових закона дисперзије у зависности од величине граничних параметара модела. Нађене измене енергетских стања су искључива последица постојања (реалних и измењених) граничних услова. Један од најинтересантијих, и зато посебно истакнут резултат, је појава енергетских гепова посматраних елементарних побуђења који су, с обзиром на поставке модела и у поређењу са неограниченим системима исте кристалне структуре (примитивна ћелија), неочекивани<sup>2</sup>.



<sup>2</sup>Геп у фононском спектру одликује оптичке фононске гране, а у структури са примитивном ћелијом се могу јавити само безгепни - акустички фонони [1]. Електронски спектри неограничених кристалних система уопште не познају појаву гепа [9].

Физичко објашњење овог квантно-димензионог ефекта (које није екстремна новина - [17]) могло би да буде у енергетском гету придруженој активационој енергији:  $k_B T_{ac}^{f/e} = g_f / e$ ; односно у „утрошку” најмање могуће (механичке, термичке и сл.) енергије која би остварила услове за настанак одговарајућих подсистема елементарних побуђења. Другим речима, за побуђење како фононоског тако и електронског подсистема треба уложити енергију или их загревати до неке активационе температуре  $T_{ac}^{f/e}$ , што значи да се систем до  $T_{ac}^{f/e}$  понаша као „замрзнут” (фонони и електрони нису присутни - пригушени су све до  $T_{ac}^{f/e}$ ). За фононски подсистем, а за карактеристичне вредности параметара високотемпературских керамика [8], може се проценити:  $T_{ac}^f = k_B^{-1} g_f \approx 20 - 30$  К. Све до ових температура фонони су пригушени, а носиоци наелектрисања могу кроз филм да се слободно - безотпорно простиру (то је стање идеалне електричне проводности!).

За исте структуре [8], за електронски подсистем се може проценити:  $T_{ac}^e = k_B^{-1} g_e \approx 30 - 40$  К. „Замрзавање” електронског подсистема може се тумачити и тако да се у филм-структурама, за величину доњег енергетског гета, „подиже” енергија основног стања<sup>3</sup>.

Температура изнад које су у филму присутни и фонони и слободни електрони (који тек тада могу да ступе у међусобну интеракцију и формирају Куперове парове, чиме се омогућава суперпроводни трансфер наелектрисања у кристалном филму) може се проценити као збир фононске и електронске активационе температуре:  $T_{ac} \sim T_{ac}^f (+) T_{ac}^e \approx 60$  К.

Дакле, да би се у филм-структури остварили услови какви су присутни у класичним суперпроводницима, а то су електрони у фононском пољу [1,5,9,13], потребно је „подићи” температуру система на око 60 К. Све до те температуре нема електричног отпора у систему и постоје услови за идеално електрично провођење. Тек изнад ове температуре, електрони могу да се „куплују” у Куперове парове и да као такви учествују у суперпровођењу.

Ако прихватимо BCS прилаз [1,5,9,13], онда би критична температура ултратанких филмова посматране кристалне структуре са јако пертурбованим микроенергетским параметрима у граничним слојевима могла да се процени на:  $T_c \sim T_{ac}(+)T_{BCS} \approx 100$  К, што је у сагласности са експерименталним подацима [8,18].

<sup>3</sup>Само електрони са енергијама већим од ове минималне, могу да учествују у транспортним и осталим физички интересантним процесима.

## Литература

1. W.Jones and N.H.March: Theoretical Solid State Physics, *Dover Publ.* New York 1985.
2. L.L.Chang, L.Esaki, *Phys.Today*, Oct. 36 (1992).
3. M.G.Cottam, D.R.Tilley: Introduction to Surface Excitations, *Univ.Press*, Cambridge 1989.
4. Ј.П.Шетрајчић и остали, *Зборник радова 9. Конгреса физичара Југославије*, 309-312 (1995).
5. Д.Раковић: Физичке основе и карактеристике електротехничких материјала, *ЕТФ*, Бгд 1995.
6. CRC Handbook of Chemistry, Physics, 70<sup>th</sup> ed. *Chem.Rubber*, Cleveland 1990.
7. B.S.Tošić, J.P.Šetrajić, R.P.Djajić, D.Lj.Mirjanić, *Phys.Rev.B* 36, 9094 (1987).
8. J.P.Šetrajić et.al, *Phys.Scr.* 42, 732 (1990).
9. G.Mahan: Many-Particle Physics, *Plenum*, London 1983.
10. B.S.Tošić et.al, *J.Phys.Chem.Sol.* 53, 1031 (1993).
11. G.Rickayzen: Green's Functions, Condensed Matter, *Academic Press*, London 1980.
12. M.Pantić et.al: Green's Functions Method for Bounded, Thin Crystal Structures, *11<sup>th</sup> International Congress of Math.Physics*, Paris 1994.
13. Б.С.Тошић: Статистичка физика, *ПМФ ИФ*, Н.Сад 1978.
14. D.Lj.Mirjanić et.al, *Proc.20th MIEL* 1, 177 (1995).
15. R.Notzel, L.Daweritz and K.Ploog *Phys.Rev.B* 46, 4736 (1992).
16. Љ.Ристовски: Теорија кондензованог стања, *Физички факултет*, Београд 1994.
17. В.Н.Луцкий и Т.Н.Пинскер: Димензиона квантизација, *Znanie*, Москва 1983.
18. R.P.Djajić et.al, *Physica C* 185-9, 713 (1991).

## SUPERCUNDUCTIVE CHARACTERISTICS OF THIN FILM-STRUCTURES

*In this work, the spectra and states of elementary excitations (phonons and electrons) responsible for superconductive properties of thin crystalline film-structures, were evaluated on the basis of the experimental data on the characteristics of modern superconductive materials and BCS theory. An important characteristic of the dispersion law of these excitation subsystems is the appearance of energy gaps as a consequence of the existence of boundary (and perturbed) conditions. Besides the analytical-numerical analysis of these gaps, in the paper there is given the procedure for estimate of the critical temperature of superconductive transition in observed structures, about 100 K.*

## OBJASNJENJE NEKIH SVOJSTAVA TANKIH KOBALJNIH SLOJEVA POMOCU \* MODELA STONERA I VOLFARTA

Marija Boldan, Dušan Popov, Marijana Gangal

Universitatea "Politehnica" din Timisoara, Romania, Catedra de fizica

**Sadržaj** - U radu se usredsređuje pažnja na mikroskopske pojave koje određuju nadalje makroskopske pojave kod tankih kobaltnih slojeva. Postoje su ovi feromagnetni slojevi dovoljno tanki, oni sadrže relativno mali broj domena Vajsa, tako da se njihovo razmatranje može lako obaviti uz pomoć modela Stonera i Volfarta za slučaj jednog monodomena. Pri tom se koristi efekat usrednjenja za slučaj koherentnih rotacija magnetizacije.

### 1. UVOD

U poluklasičnoj teoriji magnetizma, dokazano je da se promena magnetnog stanja feromagnetnog tela može ostvariti kroz dve vrste mehanizama: putem pomeranja zidova Bloha između domena spontane magnetizacije, kao i putem koherentne ili nekoherentne rotacije ovih vektora prema vektoru  $H$  spoljasnog magnetskog polja.

Koherentne rotacije vektora  $J_S$  određuju, uglavnom, pojavu histereziisa kod tankih feromagnetnih slojeva, postoje se maksimalni gubici zbog pomeranja zidova pojavljuju u mnogo slabijim magnetskim poljima nego što su polja za koja počinju isprekidanosti magnetizacije kod uzoraka u toku rotacije.

Statistička raspodela vektora  $J_S$  karakterise se izvesnom disperzijom u odnosu na neki srednji pravac prostorne orijentacije. To bi relativno mnogo komplikovalo interpretaciju eksperimentalnih podataka, postoje svaki član koji se pojavljuje u formuli za energiju zavisi od pojedinog parametra, kojem, redom, treba dati izvesne brojne vrednosti.

Kako indukovana anizotropija, tako i magnetizaciono polje stvaraju povoljne uslove za preferencijalan pravac vektora magnetizacije u rotacionoj ravni uzorka. Zato se proučavanje ove pojave može svesti na prostor sa dve dimenzije, u slučaju tankih feromagnetnih slojeva, gde je vektor magnetizacije pretežno orijentisan u ravni tankog sloja.

### 2. MEHANIZAM PROMENE MAGNETNOG STANJA

Shodno termodinamičkom modelu Stonera i Volfarta, slobodna energija jedinice zapremine  $f$ , jednog domena spontane

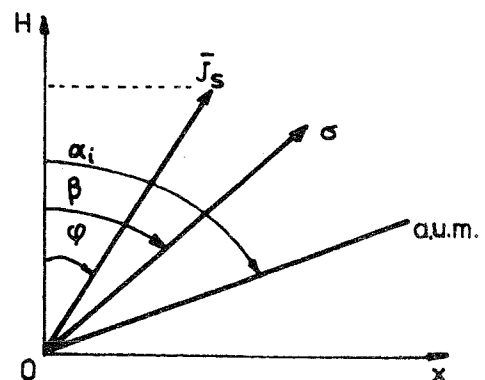
magnetizacije, koji se nalazi u spoljnjem magnetnom polju,  $H$ , dobija se pomoću obrasca [1]:

$$f = K_0 + \sum_i K_{ui} \sin^2(\alpha_i - \varphi) + \frac{3}{2} \lambda_S \sigma \cos^2(\beta - \varphi) - J_S H \cos \varphi \quad (1)$$

u kojem velicine imaju sledeća značenja:  $K_0$  - konstanta aditivne prirode, koja ne zavisi od magnetskih svojstava obrasca;  $J_S$  - vektor intenziteta spontane magnetizacije domena Vajsa pri saturaciji;  $K_{ui}$  - konstanta monoaksijalne anizotropije kristala, duž pravca  $i$ ;  $\sigma$  - mehanicki napon u unutrašnjosti uzorka;  $\lambda_S$  - magnetostruktivni koeficijent uzorka.

Ako se izračuna minimum slobodne energije (1), može se odrediti stabilno stanje vektora  $J_S$ , u zavisnosti od vrednosti spoljasnog magnetskog polja  $H$ .

Velicine o kojima je reč, kao i uglovi između njih predstavljani su na Slici 1, gde smo još sa *o.l.m.* obeležili osu lake magnetizacije.



Slika 1

U vezi sa *c.l.m.* moze se reci da: a) tanki slojevi čistog Co kristalisu u heksagonalnom centrovanom sistemu i ova osa moze biti na orijentisana na  $30^\circ$  ili  $60^\circ$  u odnosu na vektor  $H$ ; b) za tanke kobaltne slojeve, rengenografska analiza pokazuje da se osim sistema  $\alpha$ Co pojavljuje i sistem  $\beta$ Co. Dakle, u principu mogu postojati preferencijalne orijentacije od  $30^\circ$ ,  $60^\circ$  i  $45^\circ$  u odnosu na vektor  $H$ . c) simetrija uzorka sugerise da se  $\sigma$  nalazi pod uglom od  $45^\circ$ .

Da bi odredili stabilne, odnosno nestabilne situacije za vektor  $J_S$ , u obrascu (1) necemo uzeti u obzir konstantu  $K_0$  i podelicemo sa  $J_S$ . Dobicemo novu velicinu  $Y$ :

$$Y = \sum_i \frac{1}{2} H_{K_i} \sin^2(\alpha_i - \varphi) + H_A \cos^2(\beta - \varphi) - H \cos \varphi \quad (2)$$

gde se pojavljuju nove velicine:  $H_{K_i}$  - polje anizotropije kristala i  $H_A$  - polje anizotropije mehanickih napona. Posto su apsolutne vrednosti ovih velicina nepoznate, proucavacemo funkciju  $Y$ , putem parametrizacije u vidu relativnih jedinica za  $H_{K_i}$  i  $H_A$ . Relativna magnetna saturacija iznosi  $H_S = 3$ , pa postoje  $-H_S \leq H \leq H_S$ , izabrali smo intervale  $H \in [-3, 3]$ ,  $H \in [-2, 2]$ ,  $H \in [-1, 1]$ , sa ratom mpovecanja 1,  $\varphi \in [0^\circ, 180^\circ]$ .

Racunanja smo izvršili na personalnom racunaru 386SX, pa smo parametrijski predstavili promenu slobodne energije monodomena uzorka.

Na Slici 2 predstavljeno je mnoštvo krivih za funkciju  $Y$ , koje odgovaraju parametrizacijama:  $H_K = 1$ ,  $H_A = -1$ ,  $\varphi \in [0^\circ, 180^\circ]$ , sa ratom promene od 10 i  $H \in [-3, 3]$ , sa ratom promene 1, koristeći sledeći obrazac:

$$Y = \frac{1}{2} \sin^2(30^\circ - \varphi) + \frac{1}{2} \sin^2(60^\circ - \varphi) - \cos^2(45^\circ - \varphi) - H \cos \varphi \quad (3)$$

To omogućava iznalazenje tacaka minimuma za funkciju  $Y(\varphi)$ , to jest stabilnih polozaia, odnosno tacaka maksimuma, koje odgovaraju polozaiaima naglog skoka za vektor  $J_S$ . Takodje se moze zakljuciti da su mehanicki naponi (inace veoma vazni u prakticnim primenama), dosta mali u ovim tankim slojevima, sto se i eksperimentalno potvrdilo, posto su ovi slojevi relativno stabilni.

U procesu galvanizacije, u ovim tankim slojevima se indukuju ose lakog magnetisanja koje odgovaraju pravcima:  $60^\circ$  za Co i  $30^\circ$ ,  $45^\circ$ ,  $60^\circ$  za CoBe, a promena magnetskog stanja vrši se putem koherentne rotacije vektora spontane magnetizacije.

Kada se u galvanskom rastvoru doda  $\text{BeSO}_4$ , osim koherentnih rotacija vazna su i pomeranja zidova domena.

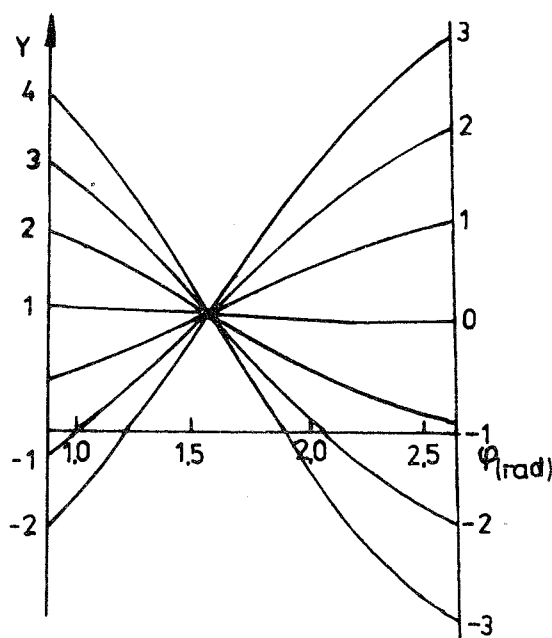
Ako izvod prvog reda izjednacimo sa nulom:

$$\frac{\partial Y}{\partial \varphi} = -\sum_i \frac{1}{2} H_{K_i} \sin 2(\alpha_i - \varphi) + H_A \sin 2(\beta - \varphi) + H \sin \varphi = 0, \quad (4)$$

dobijamo kritičnu vrednost za spoljasnje magnetsko polje:

$$H_{cr_i} = \frac{\frac{1}{2} \sum_i H_{K_i} \sin 2(\alpha_i - \varphi)}{\sin \varphi} - \frac{H_A \sin 2(\beta - \varphi)}{\sin \varphi} \quad (5)$$

koju smo graficki predstavili, putem parametrizacije, na Slici 3.



Slika 2

Izjednacivši sa nulom izvod prvog reda, dobijamo vezu izmedju vrednosti ugla rotacije polja magnetizacije i vrednosti polja pri kojoj se ostvaruje skok vektora intenziteta magnetizacije.

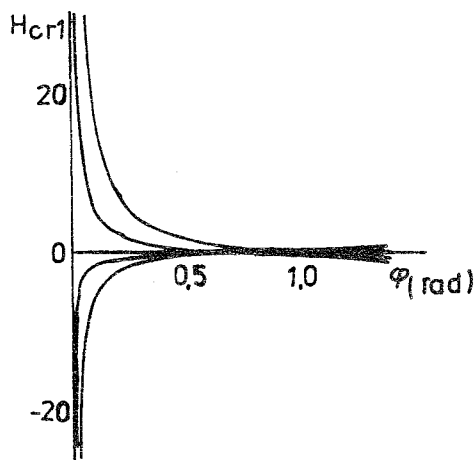
Ako izvod drugog reda:

$$\frac{\partial^2 Y}{\partial \varphi^2} = \sum_i H_{K_i} \cos 2(\alpha_i - \varphi) - 2H_A \cos 2(\beta - \varphi) + H \cos \varphi \quad (6)$$

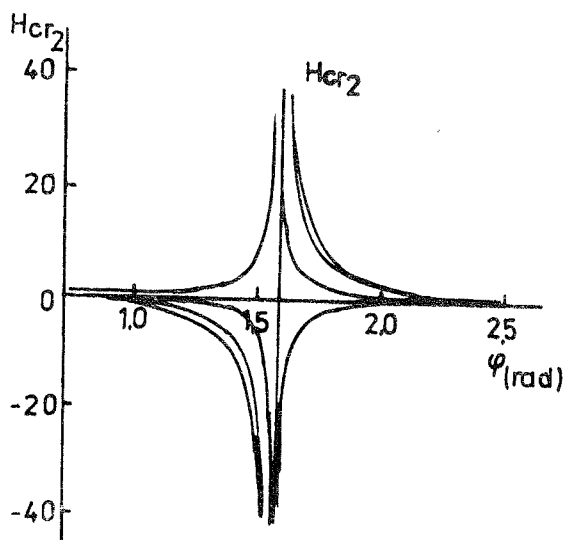
izjednacimo sa nulom, dobija se vrednost kritičnog polja:

$$H_{cr} = -\frac{\sum_i H_{K_i} \cos 2(\alpha_i - \varphi)}{\cos \varphi} + \frac{2H_A \cos 2(\beta - \varphi)}{\cos \varphi} \quad (7)$$

To smo graficki predstavili na Slici 4.



Slika 3



Slika 4

Kritično polje razdvaja tačke minimuma i maksimuma slobodne energije, to jest zone magnetne stabilnosti od zona nestabilnosti.

### 3. ZAKLJUCAK

Ako se podje od magnetske zasićenosti domena, putem smanjenja vrednosti magnetizacionog polja, vektor intenziteta magnetizacije ce postepeno preci od veze za

polje, ka vezi za ose lake magnetizacije, zatim ka vezi za mehanicke napone. Nakon toga, pri povecanju vrednosti magnetizacionog polja, u suprotnom smeru, dolazi do ireverzibilne rotacije u suprotnom smeru, a zatim do zasićenosti u antiparalelnom pravcu.

Promene pravca vektora intenziteta magnetizacije zavise od ucesca clanova koji se nalaze u sastavu funkcije  $Y$ , od slucaja do slucaja.

Prisustvo mehanickih napona je sadržano u clanu  $H_A$ , tako sto se za vrednost  $H_A=2$ , naponi ne pojavljuju u eksperimentalnim krivama, posto je tada kohercitivna vrednost mnogo manja od one koja odgovara gorenavedenoj vrednosti. To je dokaz da eksperimentalno dobijeni tanki slojevi ne sadrže mehanicke napone koji bi omogucili da se vremenom ovi slojevi eksfoliraju.

Uzorci čistog kobalta karakterisu se vrednostima  $H_K = 2$  i  $1$ , a  $H_A = 0$ , tako da se glavna osa magnetokristalne anizotropije nalazi na  $60^\circ$  u odnosu na pravac polja spoljasnje magnetizacije.

Dodavanjem soli  $BeSO_4$  u elektrolitu, dolazi do promene ciklova histerezisa, pri  $H_K = 2$  i  $1$ , a  $H_A = 0$ . Dakle, prisustvo berilijuma smanjuje mehanicke napone.

Promenivši ugao  $\varphi$ , dobijamo vise prelaznih tacaka izmedju stabilnih i nestabilnih stanja, a mnoštvo tih tacaka je bas astroida koja se vidi na Slici 4 i vrlo dobro odgovara teoretskoj astroidi koja se dobija u okviru modela Stonera i Wolfarta [2].

### LITERATURA

- [1] A. Herpin, *Theorie du magnetisme*, Paris, Inst. Nat. Phys. et Techn., 1968.
- [2] E. Kneller, *Ferromagnetismus*, Berlin, Springer Verlag, 1962.

**Abstract** - In the paper we turn out our attention on the microscopically phenomena, which determine the macroscopically ones in the thin ferromagnetic films. Because that this ferromagnetic films are sufficient thin, they contain a relatively small number of the Weiss domains and so, their examination can be make relatively easy through the Stoner and Wolfarth model for a single domain. We use the averages effect for the case of the coherent rotation of the magnetisation vector.

### EXPLANATION OF SOME PROPERTIES OF THE THIN COBALT FILMS THROUGH THE STONER AND WOLFARTH MODEL

Maria Boldan, Dusan Popov, Mariana Gangal



## UTICAJ PRIMESA BERILIJUMA I TERMICKE OBRADJE NA FIZICKA SVOJSTVA \* TANKIH KOBALTNIH SLOJEVA

Marija Boldan, Dušan Popov, Marijana Gangal

Universitatea "Politehnica" din Timisoara, Romania, Catedra de fizica

**Sadržaj** - U radu se razmatra uticaj koji ima unosenje berilijuma u elektrolitski rastvor prilikom nanosenja tankih kobaltnih slojeva na bakarnu podlogu. Berilijum ima svojstvo da, zajedno sa bakrom stvara jedinjenje koje, delimicno, utice na svojstva tankih kobaltnih slojeva. Razmatra se, takodje, uticaj termicke obrade ovih slojeva, na temperaturi visoj od one kojoj su ovi slojevi izloženi u toku prakticnih primena.

### 1. UVOD

Tanki slojevi nikla, kobalta, gvozdja i njihovih medjusobnih legura koriste se kao protivkoroziivni zastitnici za široku lepezu zagadjivaca, zatim kao legure otporne prema raznim mehanickim ostecenjima, ali i kao magnetska blindaza za razne elektronske uredjaje. Ovi materijali mogu izmeniti svoja fizicka svojstva, ako se u leguru unesu primese raznih dia ili paramagnetnih elemenata. U ovom smo radu, kao takav element, uzeli berilijum. Medjutim, ako se ove legure izloze duze vremena visokoj temperaturi ili, pak, termickim udarima, onda se ova njihova svojstva mogu pogorsati [1], [2].

### 2. EKSPERIMENTALNI REZULTATI

Tanki kobaltni slojevi, elektrolitski su nanaseni na bakarne folije, koristeći sledecu elektrolitsku kompoziciju:

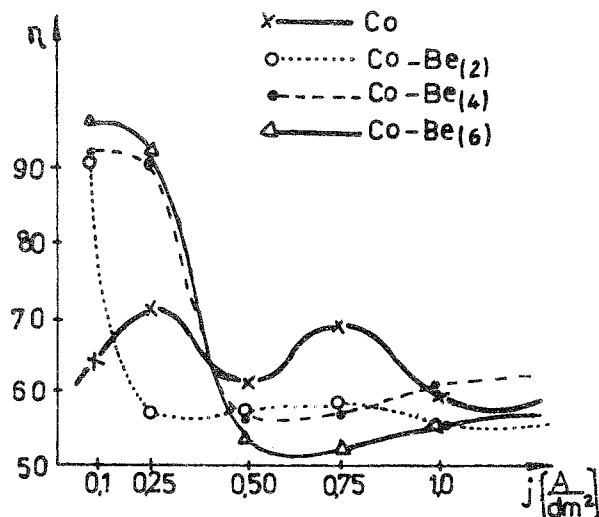
CoSO<sub>4</sub> ..... 35 g/l  
H<sub>3</sub>BO<sub>3</sub> ..... 3,5 g/l  
H<sub>2</sub>O ..... 1000 cm<sup>3</sup>  
pH = 3,5  
t = 20 °C.

Pri tom je BeSO<sub>4</sub> dodat u kolicinarna od 6; 12, odnosno 18 g/l, pa su doticni uzorci obelezani sa CoBe(2), CoBe(4), odnosno CoBe(6). Debljina svih nanasanih tankih slojeva nalazi se u intervalu od 5 do 10 μm. Prvobitno, da bi se moglo ostvariti uporedjenje, na drugim uzorcima od bakra istog kvaliteta nanosen je cisti Co u celom intervalu povrinskih gustina intenziteta elektricne struje  $j = [0,1 - 2,5] \text{ A/dm}^2$ .

Fotografisnjem, pomocu metalografskog mikroskopa, ostvarene su fotografije uzoraka, koje su posle toga analizirane. Primecuje se da su slojevi cistog Co svetlog, kontinuiranog aspekta, sa dobrom adherencijom (prijanjanjen) prema bakarnoj podlozi, za sve vrednosti gustina struje iz gorenavedenog intervala. Naprotiv, tanki slojevi koji sadrze primese Be, iako imaju istu adherenciju, imaju razlicitu boju, od sive, prema kestenjastoj i crnoj, dakle boje nisu vise svetle. Jasno se

primecuje da se mikroskopska struktura obrasca izmenila

Ucinak nanosenja tankih kobaltnih slojeva odredili smo na taj nacin sto smo definisali velicinu nazvanu ucinak nanosenja,  $\eta$ , koja je jednaka odnosu izmedju eksperimentalno ostvarene debljine sloja, prema onoj teoretskoj, koja je trebalo da se ostvari uzimajuci u obzir Faradejev zakon elektrolize. Ucinak je prikazan na Slici 1.



Slika 1

U strucnoj literaturi [1] dokazano je da prilikom unosenja Be u elektrolitski rastvor, ovaj se amorfno talozili ili, pak, stvara jedinjenje sa bakrom, tipa Be<sub>2</sub>Cu, jedinjenje koje kristalise u kubnom (kockastom) kristalnom sistemu. Takodje, stvara se medjurnetalno kristalno jedinjenje sa kobaltom, tipa BeCo, koje se moze protumaciti kao rezultat uzajamnog prodiranja dvaju kristalnih resetki, kobalta i berilijuma, ali ovo zadnje zapazanje nije moglo biti evidentirano cak ni na rengenskim difraktogramima koje smo ostvarili.

Twrdoca u Vickers - jedinicama predstavljena je na Slici 2, na kojoj se vidi da ona zavisi od gustine struje j u elektrolitskom rastvoru.

Sto se magnetskih svojstava tice, analiza dobijenih rezultata dokazuje sledece:

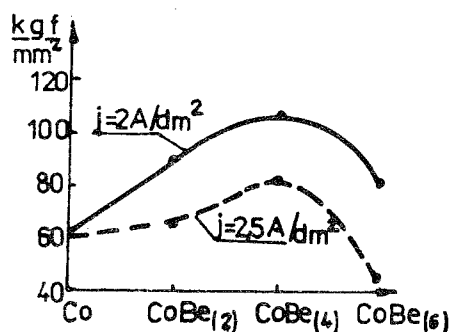
- vrednost kohercitivnog polja H<sub>c</sub> prakticno ne zavisi od kolicine primese berilijuma, ali je uglavnom manja od one za cisti kobalt;

- to isto se moze reci i za intenzitet remanentne magnetizacije J<sub>r</sub>, koja je u svim slucajevima,

za vrednosti gustine  $j = [0,1 - 1,5] A/dm^2$ , skoro konstantna

- intenzitet magnetske zasicenosti  $J_s$ , medjutim, snazno zavisi od prisustva berilijuma.

Proucavali smo, zatim, uticaj termickih udara na magnetska svojstva goreostvarenih uzoraka. Termicke udare kojima tanki slojevi mogu biti izloženi onda kada se nalaze ugradjeni u raznim prakticnim uređajima, simulirali smo na sledeci nacin: sukcesivno smo zagrevali uzorke do 150; 225, a zatim do 300 °C, linearnim povećavanjem temperature. Zatim smo u intervalima od po sat vremena temperaturu zadržavali konstantnom, da bi posle toga usledilo sporo (prirodno) hlađenje.



Slika 2

Uticaj termicke obrade na kohercitivno polje  $H_c$ , a zatim na remanentnu magnetizaciju  $B_r$ , za vrednost  $j = 2,5 A/dm^2$  (kao primer), prikazan je na Slici 3.

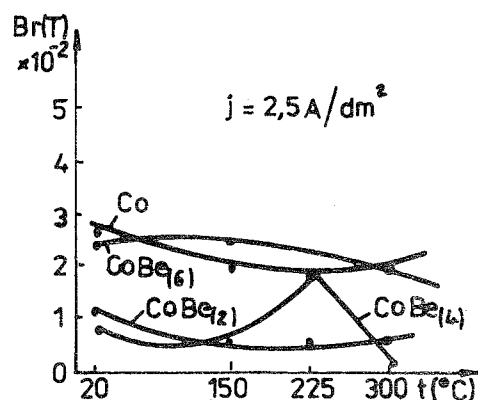
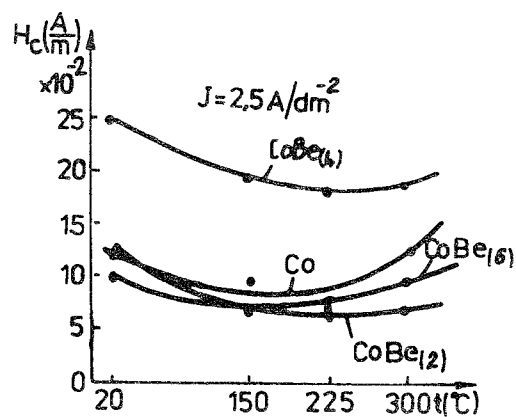
Posto je kohercitivno polje velicina koja zavisi od mikroskopske strukture obrasca, pretpostavljamo da pri prva dva termicka udara (na 150, odnosno 225 °C), atomi vodonika, koji su prispeli u obrascu iz elektrolitskog rastvora, pricvrscuju se u okviru kristalne resetke kobalta. Prilikom zagrevanja, na osnovu dobijene termicke energije, ali i zbog toga sto je poluprecnik atoma vodonika mnogo manji od poluprecnika atoma kobalta, atomi vodonika se odvajaju od kristalne resetke, pa ova trpi izvestan proces relaksacije. Zbog relaksacije kristalne resetke Co, na mesto "odbeglog" atoma vodonika pricvrscuje se atom berilijuma [3]. Ova novonastala konfiguracija u kristalnoj resetki dovodi do smanjenja vrednosti kohercitivnog polja.

Zbog razlicite konstante termickog sirenja i modula elasticnosti kobalta u odnosu na bakarnu podlogu, na osnovu Hukovog zakona elasticnih deformisanja, moze se izvesti da se rezultirujuci indukovani mehanicki napon moze izracunati po sledecern obrascu:

$$\Delta\sigma = \sigma_1 - \sigma_2 = (E_1\alpha_1 - E_2\alpha_2)\theta \quad (1)$$

Dobijene vrednosti nalaze se u domenu elasticnih deformacija, sto znaci da posle hlađenja, remanentni mehanicki naponi bivaju mali, pa zato oni ne uticu na vrednost kohercitivnog polja.

Primećuje se da, uglavnom, termicka obrada ne utice bitno na magnetska svojstva (kohercitivno polje i remanentnu indukciju), osim za obrazac obelezen sa CoBe(4).



Slika 3

### 3. ZAKLJUCAK

Razmatrani obrasci tankih elektrolitskih kobaltnih slojeva, nanosenih na bakarnu podlogu, imaju zadovoljavajucu magnetsku stabilnost u odnosu na termicku obradu, cak i za temperature koje su veće od onih kojima bi ovi tanki slojevi bili izloženi u okviru prakticnih primena.

Mehanicki naponi u ovim tankim elektrolitskim slojevima su mali, sto se moze eksperimentalno dokazati, posto se ovi slojevi ne eksfoliraju. Ova tvrdnja osobito vazi za uzorke kojima je

(1) pridodat berilijum u elektrolitskom rastvoru, dakle sa te  
tacke gledista, berilijum ima pozitivno dejstvo  
omenu djenja, oni ne  
oni uzorci koji najvise odgovaraju prakticnim primenama,  
to jest oni koji imaju najvecu stabilnost magnetskih  
svojtava, u odnosu na dejstvo termickih udara.

obrada  
tivno  
elezen

#### LITERATURA

- [1] A. Āndra, *Tonkie magnitnie plenki*, Moskva, Mir, 1964
- [2] A. Munteanu et al., "Elektrolytische abscheidung von Kobaltlegierungen die nichtmagnetische Komponenten enthalten", *31 Intern. Wiss. Koll.*, Ilmenau, 1986.
- [3] S N Vonsovskii, *Magnetizm*, Moskva, Nauka, 1971.

**Abstract** - In the paper we examined the influence which has the introduction of the beryllium in the electrolytic solutions for the sediment of thin cobalt films on the copper support. Beryllium has the property that, together with copper, forms up the combination which, partial, is influencing on the properties of thin cobalt films. We examined, also, the influence of the thermal treatment of this films, at the temperature greater than the temperature from the practical applications.

#### INFLUENCE OF THE BERYLLIUM ADDITION AND OF THE THERMAL TREATMENT ON THE PHYSICAL PROPERTIES OF THE THIN COBALT FILMS

Maria Boldan, Dusan Popov, Mariana Gangal

olitskih  
, imaju  
osu na  
ece od  
okviru

tankim  
moze  
evi ne  
jirna je

## MAGNETNA SVOJSTVA NEKIH VITROKERAMICKIH MATERIJALA \*

Marijana Gangal, Dušan Popov, Marija Boldan

Universitatea "Politehnica" din Timisoara, Romania, Catedra de fizica

**Sadržaj** - U radu se proučavaju osnovna magnetska svojstva (susceptibilnost) vitrokeramickih materijala iz sistema  $Fe_2O_3 - BaO - B_2O_3$ . U zavisnosti od procentualnog sadržaja komponenata, kao i od termicke obrade, ove supstance svrstavaju se u grupu superparamagnetika, sa velikom termickom i magnetnom otpornošću.

- U drugoj grupi smesa je istopljena u peći koja je imala ugrađene stapice od salitre, zagrevana do temperature od  $1450^\circ C$ , a zatim je temperatura održana konstantnom u trajanju od 1 sata, nakon čega je usledilo postepeno hlađenje, sa ratom od  $100^\circ C/h$ .

Precizno srno, analitičkom vagom i metodom piknometra, odredili gustine, u  $kg/m^3$ :

### 1. UVOD

Moderna tehnologija nameće stalno poboljšanje svojstava magnetnih materijala, pa su u tom pravcu ostvareni znatni uspesi u toku poslednjih decenija. Znatan deo naučnih istraživanja u domenu magnetizma i magnetskih materijala orijentisan je ka dobijanju vitrokeramickih materijala, u čijem sastavu ulaze razni metalni oksidi. Njihova su mehanicka, termicka, opticka, a posebno magnetska svojstva od velikog značaja za razne grane savremene tehnologije, što opravdava interes za njihovo dobijanje [1], [2].

	A	B	C	D	E
I	2,5451	3,2775	2,9987	3,5289	2,6910
II	2,5323	3,2633	2,9324	3,4996	2,7985

U cilju proučavanja magnetskih svojstava, odredili smo susceptibilnost oksidnih uzoraka, pomoću metoda Goni [2]. Koristili smo adaptiranu vagu, čiji je jedan od tasova zamenjen staklenom epruvetom koja se nalazi u prostoru između dva magnetska pola Vajsovog elektromagneta. U epruveti se nalazi uzorak čija se susceptibilnost želi izmeriti, kako je to prikazano na Slici 1.

### 2. DOBIJANJE VITROKERAMICKIH MATERIJALA

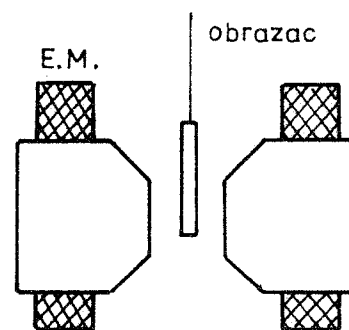
U ovom smo radu razmatrali tecnu oksidicnu smesu  $Fe_2O_3 - BaO - B_2O_3$ , čija je procentualna kompozicija predstavljena na donjoj tabeli, gde su pojedinačni uzorci, radi lakše identifikacije, obeleženi sa A, B, C, D, E.

	$Fe_2O_3$ %	$BaO$ %	$B_2O_3$ %
A	20	20	60
B	30	30	40
C	20	30	50
D	20	40	40
E	10	30	60

U procesu dobijanja oksidicnih tecnosti, veliki problem jeste sadržaj  $Fe_2O_3$ , koji se malo rastvara, ali ima značajnu ulogu u određivanju superpara-, feri- ili feromagnetnih svojstava. Kao sirovine, koristili smo  $Fe_2O_3$ ,  $BaCO_3$ , zatim  $H_3BO_3$  u stehiometrijskim proporcijama 1, 2, 3.

Uzorci su podeljeni u dve grupe:

- u prvoj grupi smesa je istopljena na  $2000^\circ C$  pomoću oksiacetilenskog plamena, a zatim naglo ohlađena u vodi



Slika 1

Iz izraza za potencijalnu energiju jednog magnetskog tela koje se nalazi u izvesnom magnetskom polju  $H$ :

$$dW_p = -\frac{1}{2} \mu_0 \chi H^2 dV \quad (1)$$

proizilazi da je sila koja deluje na to telo:

$$dF_x = -\frac{dW_p}{dx} = \mu_0 \chi H \frac{\partial H}{\partial x} dV \quad (2)$$

$$F_x = \mu_0 \chi V H \frac{\partial H}{\partial x} \quad (3)$$

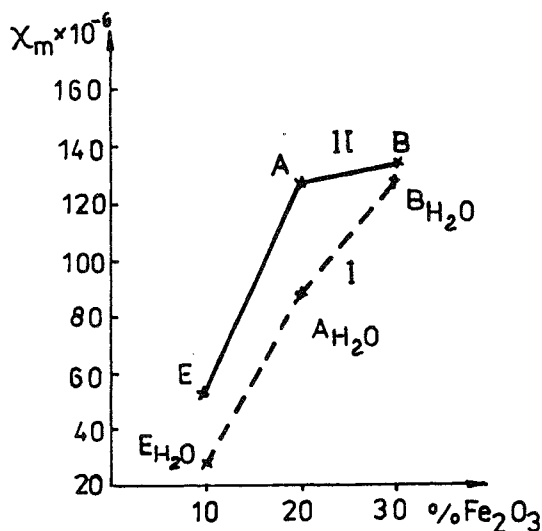
dakle proporcionalna sa magnetskom susceptibilnosti tog tela. To je, u stvari, princip metode koju smo koristili.

Kao kalibracionu supstancu izabrali smo  $MnSO_4$ , to jest supstancu cija je susceptibilnost ( $\chi_0$ ) poznata, tako da se, shodno metodi Goni, susceptibilnost uzorka dobija pomocu sledeceg matematickog obrasca:

$$\chi_m = \chi_0 \frac{F_x}{F_0} = \chi_0 \frac{m_0}{m} \frac{\Delta m}{\Delta m_0} \quad (4)$$

Dobijene vrednosti dokazuju da ovi uzorci pripadaju klasi paramagnetskih materijala, jer se njihova relativna susceptibilnost nalazi u intervalu  $(20 - 170) \cdot 10^{-6}$ .

$\chi \cdot 10^6$	A	B	C	D	E
I	87,47	134,67	34,75	36,54	25,89
II	135,73	134,81	112,64	150,28	55,33

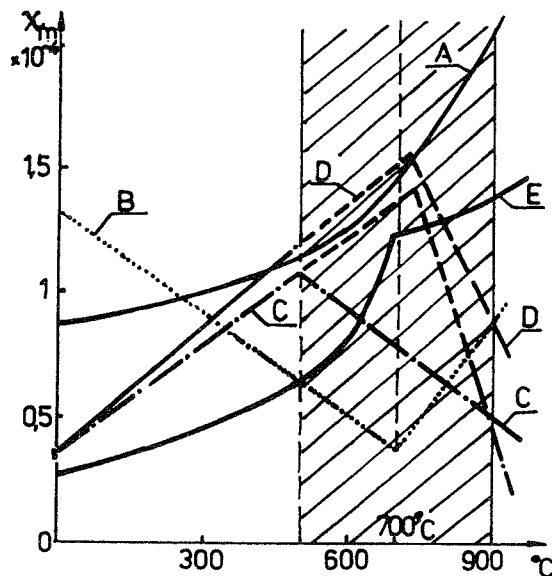


Slika 2

### 3. TERMICKA OBRADA

Za realizaciju termicke obrade koristili smo elektricnu pec koja je imala ugradjene stapice od salitre, sa

automatskom regulacijom temperature, na sledeci nacin: temperatura je postepeno povecavana za po  $4 \text{ }^\circ\text{C}/\text{min}$ , za neke od uzoraka do  $500 \text{ }^\circ\text{C}$ , zatim za druge do  $700 \text{ }^\circ\text{C}$ , najzad za ostale do  $900 \text{ }^\circ\text{C}$ . Na ovim stepenicama temperatura je automatski zadržavana konstantnom u vremenskom intervalu od jednog sata, da bi zatim usledilo sporo hlađenje u samoj unutrašnjosti peći. Nakon svake od ovakvih termickih obrada, proučavana su magnetska svojstva uzoraka.



Slika 3

Na Slici 3, koja prikazuje zavisnost magnetske susceptibilnosti od temperature termicke obrade, vidi se da se uzorci A, E, koji imaju isti procenat vitrokeramickog oksida ( $60\% B_2O_3$ ), razlikuju od ostalih uzoraka B, C, D koji sadrže manje tog oksida ( $40\%$ , odnosno  $50\%$ ). To dokazuje da na visokim temperaturama, vitrokeramicki agent (oksid) pocinje bitno da utice na magnetska svojstva obrasca, ali samo pcevsi od neke kritične koncentracije.

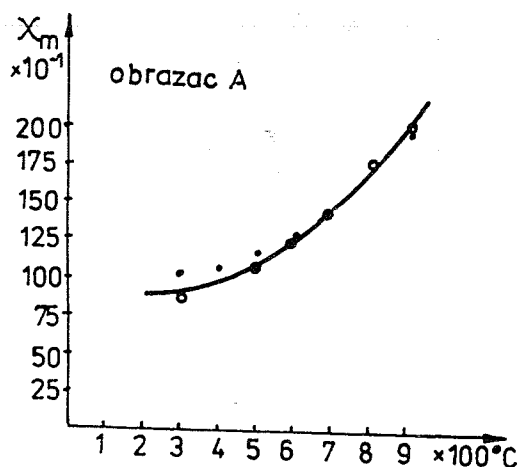
Kod uzorka obelezenog sa A, kao sto prikazuje Slika 4, iz krive  $\chi = f(\theta)$ , izracunavši izvod prvog reda susceptibilnosti u zavisnosti od temperature  $d\chi/d\theta$ , cija je logaritarna jedna prava, moze se pronaci analiticki izraz funkcije zavisnosti:

$$\chi_m = \chi_0 + a(e^{c\theta} - 1) \quad (5)$$

Iz eksperimentalnih podataka lako se mogu pronaci konstante  $a$  i  $c$ , tako da se moze na istoj slici predstaviti takodje teoretska zavisnost:

$$\chi_m = \left[ 87,47 + 15 \left( e^{2,4 \cdot 10^{-3} \theta} - 1 \right) \right] \cdot 10^{-6} \quad (6)$$

Na ovoj slici punim krucicima obelezene su teoretske vrednosti koje su bile izracunate po predloženoj analitickoj funkciji (5), a praznim krucicima odgovarajuće eksperimentalne vrednosti.



Slika 4

Kao što se može primetiti, predložena analitička funkcija je u veoma dobroj saglasnosti sa eksperimentalnim rezultatima, što dokazuje ispravnost rasudjivanja u ovom slučaju. Osim toga, to je, ujedno, dobar dokaz da uzorak obeležen sa A, iako ima paramagnetsku susceptibilnost, pri ovim temperaturama (ispod 900 °C), još uvek nema karakteristike paramagnetika. Posto se u literaturi [3] navodi da je za αFeO vrednost Nilove temperature 690 °C, iako je moguće da će, za temperature veće od 900 °C, susceptibilnost početi da opada.

Uzorak E, iako na nizim temperaturama daje utisak da postuje analitičku zavisnost koju smo pronasli, ipak na rezimskoj temperaturi od 700 °C porast susceptibilnosti počinje da se smanjuje, da bi se vratio na analitičku zavisnost negde oko 900 °C.

Uzorci C, D imaju potpuno drugačije ponašanje od ostalih, pa se nije ni mogla izmeriti njihova susceptibilnost pomoću metoda Goni, posto su se preko 700 °C ovi uzorci jednostavno zalepili za polove elektromagneta. Ovo karakteristično ponašanje za feromagnete navelo nas je da trasiramo njihov ciklus histerezisa, u dinamičkom režimu, pri frekvenciji od 50 Hz, koristeći klasični uređaj, sa kompenzacionim uređajem variometrijskog tipa. Dobijeni ciklus histerezisa ima oblik ogive za uzorak D, koji nestaje posle prestanka termičke obrade. Za uzorak C, dobijeni ciklus histerezisa je veoma slabo izražen. Preko 900 °C, magnetska susceptibilnost ponovo se može izmeriti pomoću metoda Goni. Što se tiče uzorka obeleženog sa B, tu se

konstatuje veoma slabo izraženo paramagnetsko ponašanje, suprotno ostalim slučajevima

#### 4. ZAKLJUCAK

Posto se u literaturi [2] navodi da su supstance sa masicnom susceptibilnosti u domenu  $(1 - 100) \cdot 10^{-6}$  čisto paramagnetske, za naše uzorke iz grupe koja je bila izložena sporom hladjenju može se reći da su superparamagnetskog karaktera.

Procentualno povećanje ućesa Fe<sub>2</sub>O<sub>3</sub>, kao i smanjenje B<sub>2</sub>O<sub>3</sub>, dovodi do poboljšanja magnetskih svojstava ovih supstanci. Strukturalna rengenografska analiza ne dokazuje prisustvo linija karakterističnih za kristalno stanje, tako da su ovi materijali vitrokeraćmicki. Ipak, termičkim režimom obrade moguće je prouzrokovati izvesne strukturalne promene, tako da je moguća pojava parcijalne kristalizacije. Kao posledica toga pojavljuju se izvesna magnetska svojstva koja se mogu evidentirati pojavom ciklusa histerezisa, koji je, međutim, veoma slabo izražen. Takodje, ovi vitrokeraćmicki materijali imaju veliku termičko-mehaničku otpornost, što im proširuje lepezu praktičnih primena [1], [2], [3].

#### LITERATURA

- [1] I. Sitidze, H. Sato, *Feriti*, Moskva, Mir, 1964.
- [2] J. Smit, H. F. Wijn, *Ferrite*, Eindhoven, Philips Techn. Bibl., 1962.
- [3] S. Cedighian, *Ferite*, Bucuresti, Ed. Tehnica, 1964.

**Abstract** - In the paper we have examined the fundamental magnetically properties (the susceptibility) of the vitroceraćmical materials from the system Fe<sub>2</sub>O<sub>3</sub> -BaO - B<sub>2</sub>O<sub>3</sub>. Depending on the percentage content of the constituents, as of the thermal treatment, these substances can be included in the class of superparamagnetics, with a great thermal and mechanical resistance.

#### MAGNETICALLY PROPERTIES OF SOME VITROCERAMICAL MATERIALS

Mariana Gangal, Dusan Popov, Maria Boldan

# TERMICKA OBRADA STALNIH ALNICO MAGNETA I PROUCAVANJE \* NJIHOVE STRUKTURE KORISTECI TEHNIKU BITER

Marijana Gangal, Dušan Popov, Marija Boldan  
Universitatea "Politehnica" din Timisoara, Romania, Catedra de fizica

**Sadržaj** - U radu se razmatraju stalni magneti iz grupe ALNICO, koji imaju široki spektar primena, osobito u mernim uređajima. Paznja je posvećena klasi ALNICO 1500, čija je struktura, nakon termičke obrade, proučavana koristeći tehniku Biter, sa vizualizacijom pomoću ferrofluidne suspenzije. Ova tehnika proučavanja omogućava evidentiranje dvaju magnetskih faza, kao i nemagnetske zone iz strukture magneta.

## 1. UVOD

Klasa preciznosti električnih mernih uređaja umnogome zavisi od svojstva stalnih magneta koje ovi uređaji imaju u svom sastavu. Za pojedine kristalne ili amorfne supstance karakteristično je to što je spontana magnetizacija prisutna čak i onda kada se magnet ne nalazi u nekom spoljnjem magnetskom polju (razume se, isključuje se iz razmatranja zemaljsko magnetsko polje). U tom slučaju, magnetske interakcije, kao i interakcije tipa razmene ("change"), ostvaruju izvesnu prostornu ravnotežu za vektor spontane magnetizacije i nadalje će, kako magnetski momenti, tako i sopstveni moment količine kretanja (spin) biti paralelno ili antiparalelno orijentisani, a da pri tome bude udovoljen uslov za minimalnu vrednost energije magnetske interakcije, što je prirodan uslov za sve vrste sistema u ravnoteži. Izuzetak čine magnetski domeni, a to se neposredno može dokazati koriscenjem tehnike Biter.

## 2. FIZICKE OSNOVE

Stabilnost jednog stalnog magneta bitno zavisi od njegove hemijske kompozicije, od karakteristika magnetskog kola u kojem je ovaj magnet ugrađen, od položaja funkcionalne tacke na demagnetizacionoj krivoj magneta, od odnosa između dužine magneta i njegovog preseka, kao i od procesa prethodne termičke obrade koju je pretrpeo magnet.

Iz grupe ALNICO magneta obratili smo pažnju u ovom radu na magnet simbolično obeležen sa ALNICO 1500, čija je procentualna kompozicija sledeća: Al -

7,55 %, Ni - 14,3 %, Co - 34,1 %, Cu - 3,6 %, Fe - 35 %, Ti - 5,5 % [1].

U čvrstom stanju i pri temperaturi većoj od 1250 °C, ovaj magnet ima kockastu kristalnu strukturu, sa centriranom zapreminom, imajući konfiguraciju karakterističnu za CsCl. Između 1250 i 900 °C, pojavljuje se  $\gamma$  faza, koja se karakterise kockastom strukturom, ali sa centriranim stranama. Ova faza ne odlikuje se bas najboljim magnetskim karakteristikama.

Pri temperaturi koja je ispod tacke Kiri, faza  $\alpha$  razlaze se na dve faze:  $\alpha_1$  i  $\alpha_2$ , sa sledecim kompozicijama [2],[3]:

$\alpha_1$  : Fe-57 %, Co-29 %, Ni-6 %, Cu-5 % ;  
 $\alpha_2$  : Fe- 27 %, Ni-48 %, Al-21 %, Cu-4 %.

Veoma sitna granulacija koju ove faze imaju dovodi do povećanja kohercitivnosti, a kao posledica i do povećanja magnetske remanencije. Zbog anizotropije koju ima faza  $\alpha$ , ovi ALNICO magneti karakterisu se veoma dobrim magnetskim svojstvima.

Obrasci koje smo proučavali i koji se nalaze u sklopu mernih instrumenata, što se tice svog mikroskopskog sastava, sastavljeni su od martensita ili bainita, dobijenih transformisanjem austenite (tečni rastvor Fe  $\gamma$  (C)). Martensit je dobijen od austenita brzim hladjenjem. To je čvrsti rastvor, sa ugljenikom i  $\alpha$ -Fe, u suprazasićenom stanju. Martensit ima vrlo dobra magnetska svojstva i manju specifičnu težinu, ali je veoma nestabilan sastojak i, kada se promeni energetska stanje sistema, pretvara se u smesu ferita i cementita. Zagrevanjem, martensit postaje sve manje tetragonalan, dok ne stigne do kubne strukture (otprilike do 273 °C).

## 3. REZULTATI

Radi vizualizacije strukture domena stalnih magneta, koristili smo ferroferičnu suspenziju koja se obično primenjuje u svojstvu ferrofluida, u istraživanjima iz domena hidraulike. Dokazalo se da je to vrlo pogodna supstancija za evidentiranje strukture magnetskih domena.

Analiza ostvarenih fotografija raznih ALNICO uzoraka dokazuje sledeće kvalitativne zaključke:

U odsustvu magnetnih svojstava, ako se na površini uzorka stavi ferofluidna suspenzija, onda se ova sakuplja u vidu kapljica, slično kapima vode na staklenoj masnoj podlozi.

Ako se površina magneta ALNICO polira, da bude glatka, suspenzija ferofluida će evidentirati prisustvo strukturnih domena relativno velikih dimenzija.

Na drugim fotografijama mogu se evidentirati kako domeni na  $180^\circ$  i  $90^\circ$ , tako i distribucija (raspodela) oko jedne magnetne praznine (supljine).

Tehnika Biter omogućava evidentiranje prisustva dvaju faza, kao i nemagnetske inkluzije, što je dokaz za magnetsku kompoziciju ovih magneta.

Obrasci ALNICO 1500 su, također, termički obradjeni u intervalu temperatura od  $20^\circ\text{C}$  do  $800^\circ\text{C}$ . Počevši od  $650^\circ\text{C}$  temperatura je povećavana iz  $50$  u  $50^\circ\text{C}$ , a zatim su uzorci hladjeni, delimično u ulju, a delimično u magnetskom polju indukcije  $0,7\text{ T}$ .

Analizom fotografija ostvarenih nakon gorenavedene termičke obrade ovih magnetskih uzoraka, kao i nakon nanosenja na njihovoj površini ferofluidne suspenzije, stizemo do sledećih zaključaka:

Magnetska indukcija uzoraka smanjila se od vrednosti između  $0,03 - 0,075\text{ T}$ , pre kaljenja, do vrednosti između  $0,0005 - 0,0015\text{ T}$ , posle kaljenja.

Kod uzoraka koji su termički obradjeni preko  $800^\circ\text{C}$ , magnetska svojstva totalno iscezavaju. Čini se da je ovde reč o razdvajanju komponenta legure, koje postaju nemagnetske.

#### 4. ZAKLJUČAK

U okviru metoda tehnike Biter za evidentiranje magnetskih domena, koristili smo novu supstanciju, a to je ferofluidna suspenzija. Ona omogućuje veoma jasnu

vizualizaciju kristalita, što doprinosi upoznavanju same magnetske strukture ALNICO magneta.

Nakon termičke obrade konstatuje se da, uglavnom, magnetska svojstva nestaju, tako da se preporučuje, sa praktične tačke gledišta, da se ovi magneti koriste u takvim uređajima gde ne bi došlo do povećanja temperature, pogotovo ne naglog povećanja. Ako, ipak, takvi uslovi ne mogu biti osigurani, treba obezbediti izvestan sistem hladjenja stalnih magneta.

#### LITERATURA

- [1] M. Trusculescu, *Structura metalelor*, Bucuresti, Editura did. si pedagog., 1977
- [2] Ch. Bronner, "Les alliages pour aimants permanents", *Bull. Comm.*, vol ABEM, 378, 1979.
- [3] R. J. Gray, "The detection of strain induced martensite in types 301 and 302 stainless steels by epitaxial ferromagnetics etching", *Microstruct. Science*, vol. 1, Elsevier, 1979

**Abstract** - In the paper we have examined the permanent magnets of the ALNICO - kind, which have a large field of applications, especially in the measure instruments. We turn our attention to the ALNICO 1500 - class of magnets, which change their structure after the thermal treatments and we have studied this structure through the Bitter-technique, with the visualisation of the ferrofluid suspension. This technique assures the evinced of two magnetically phases, as we have removed the nonmagnetic domains from the structure of the permanent magnets.

**THERMAL TREATMENT OF THE PERMANENT ALNICO MAGNETS AND THE STUDY OF THEIR STRUCTURE THROUGH BITTER TECHNIQUE**  
Mariana Gangal, Dusan Popov, Maria Boldan



**МЕХАНИЧКА АНАЛИЗА ОЛОВО - КАЛЦИЈУМОВЕ ЛЕГУРЕ \*  
ЗА ПРОИЗВОДНЈУ АКУМУЛАТОРА**

**THE MECHANICAL ANALYZE OF LEAD - CALCIUM ALLOY  
FOR THE BATTERY PRODUCTION**

\*Duško Minić, \*\*Šćipe Koši, \*Veljko Đukić, \*Novica Baščarević  
\*Rudarsko - metalurški fakultet, Kosovska Mitrovica  
\*\*CIR - TREPČA, Zvečan

**Sadržaj**

*Sobzirom da se savremena proizvodnja akumulatora bazira na korišćenju legura olova i antimona odnosno olova i kalcijuma, neophodno je poznavanje karakteristika ovih legura sa aspekta daljeg razvoja i usavršavanja proizvodnje.*

*U radu su izvršena ispitivanja legure olova sa kalcijumom i aluminijumom. Ova legura se koristi za proizvodnju rešetki za akumulatore. Urađena je hemiska analiza legure, kao i mehaničke osobine iste. Određene su sledeće mehaničke osobine: čvrstoća na istezanje, izduženje i tvrdoća po šoru. Rezultati ovih ispitivanja su dati uporedno sa istim ispitivanjima za rafinisanu olovo. A u cilju sagledavanja poboljšanja određenih osobina olovo - kalcijumovih legura u odnosu na rafinisanu olovo.*

**1. UVOD**

Od sedamdesetih godina pa na ovamo napravljen je veliki napredak u razvoju proizvodnje rešetki sa legurom Pb-Ca-Al.

U svetu se prave ove legure sa sadržajem kalcijuma od 0,08% do 0,2%[1]. Akumulatori od ovih legura imaju veću energiju na startu, manju potrošnju vode, manje samopražnjenje i dosta dobar vek trajanja.

Glavni nedostatak ove legure je kontrola i opdržavanje sadržaja Ca u propisanim granicama, jer se Ca-metal lako oksiduje izazivajući gubitke Ca i formiranje šljake. Ta nemogućnost kontrolisanja sadržaja Ca u leguri neposredno utiče na sam proces proizvodnje rešetke.

Radi sprečavanja nekih negativnih pojava kod ove legure dodaje se aluminijum i to više od 0,012%. Aluminijum sprečava oksidaciju Ca iz legure a utiče i na mehaničke osobine. Da bi se legura upotrebljavala u alumulatorskoj industriji ona pored dobrih električnih i hemiskih osobina mora imati i

dobre mehaničke osobine, sobzirom da predstavlja kostur akumulatora.

**2. EKSPERIMENTALNI DEO**

U radu su izvršena ispitivanja olovo - kalcijumove legure i rafinisanog olova. Na temperaturi od 500°C izliveni su uzorci sledećih dimenzija: 81,5X16,1X1,6 (mm).

Uzorci su ispitivani na: čvrstoću na istezanje, izduženje i tvrdoću po šoru. Ispitivanja su urađena na kidalici FP 10/1 sa radnim parametrima: obrtna brzina 50 mm/min., snaga mašine 2kN, razmera na dijagramu 4:1, obrtna brzina valjka 120 mm/min. i dimenzije uzorka su: 30X16X1,6 (mm).

Nakon livenja uzorak je stajao na sazrevanje 10 dana i odležavanje 30 dana. Analitičkom preciznošću određen je hemiski sastav legure.

**3. REZULTATI I DISKUSIJA**

Prvo je određen hemiski sastav legure, koji je dat u tabeli 1.

Tabela 1. *Hemiski sastav legure.*

	%Pb	%Ca	%Al	ostalo
Pb-Ca-Al	99,81	0,15	0,03	0,01
Pb	99,99	-	-	0,01

Sagledavajući tabelu 1 možemo reći da je količina kalcijuma 0,15% a količina aluminijuma 0,03%. I u jednom i drugom slučaju količine su zadovoljavajuće, sobzirom na svetska saznanja[1] o količini tih elemenata u leguri.

Nakon 10 dana sazrevanja izvršena su ispitivanja čvrstoće na istezanje i izduženje. Rezultati tih ispitivanja su dati u tabeli 2.

Tabela 2. Čvrstoća na istezanje i izduženje nakon 10 dana.

	Čvrstoća na Istezanje kN/cm <sup>2</sup>					s..v
	1	2	3	4	5	
Pb-Ca	4,11	4,27	3,99	3,95	4,03	4,07
Pb	1,35	1,25	1,24	1,33	1,43	1,32

Tabela 2. Nastavak.

1	Izduženje (%)					sr.vr.
	2	3	4	5		
58,66	54,00	79,33	53,33	65,33	62,13	
64,66	66,00	43,33	53,66	44,66	54,46	

Ista ispitivanja su urađena za iste uzorke ali posle 40 dana odležavanja. Rezultati tih ispitivanja su dati u tabeli 3.

Tabela 3. Čvrstoća na istezanje i izduženje nakon 40 dana odležavanja.

	Čvrstoća na Istezanje kN/cm <sup>2</sup>					s.v.
	1	2	3	4	5	
Pb-Ca	2,98	3,10	2,96	3,22	2,95	3,04
Pb	1,17	1,18	1,16	1,16	0,89	1,11

Tabela 3. Nastavak.

1	Izduženje (%)					sr.vr.
	2	3	4	5		
83,66	70,33	93,00	62,33	60,66	73,99	
67,33	60,33	50,00	51,00	25,00	50,73	

Uporedna vrednost srednjih vrednosti čvrstoće na istezanje i izduženje legure i olova i to za slučaj ispitivanja nakon 10 dana i nakon 40 dana dati su u tabeli 4.

Tabela 4. Uporedni pregled čvrstoće na istezanje i izduženje nakon 10 dana i 40 dana.

	Čvrstoća na istezanje	
	Vreme sazrevanja	
	10 dana	40 dana
Pb - Ca	4,07	3,042
Pb	1,32	1,112

Tabela 4. Nastavak.

10 dana	Izduženje	
	Vreme sazrevanja	
40 dana	10 dana	40 dana
62,13	54,462	73,996
54,462	62,13	50,732

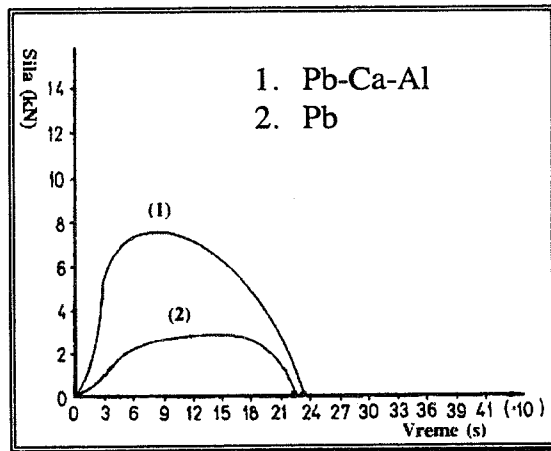
Rezultati ispitivanja čvrstoće na istezanje nakon 10 dana sazrevanja jasno pokazuju da legura Pb-Ca ima čvrstoću na

istezanje od 4,07 kN/cm<sup>2</sup>, koja je veća od čvrstoće rafinisanog olova (1,32 kN/cm<sup>2</sup>). Ova čvrstoća je veća od čvrstoće koju imaju Pb - Sb legure[2].

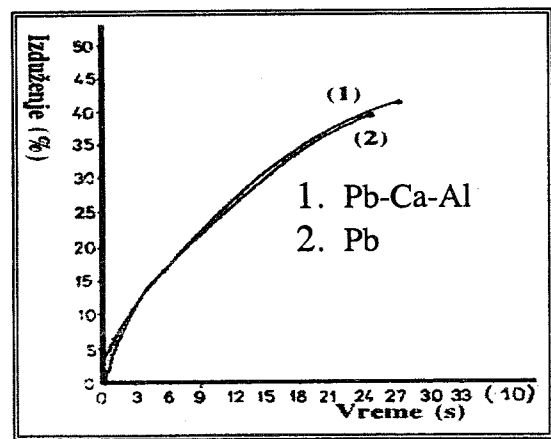
Sposobnost Pb- Ca legure na izduženje je 62,13%, dok je izduženje rafinisanog olova 54,462%. Znači kalcijum koji je dodat pri pravljenju legure znatno utiče na poboljšanje osobina same legure, on povećava elastičnost.

Za drugi slučaj ispitivanja, nakon 40 dana, rezultati govore sledeće. Čvrstoća na istezanje nakon 40 dana je 3,042 kN/cm<sup>2</sup>. Znači vrednost je opala za 26% u odnosu na predhodnu.

Izduženje kod legure raste nakon 40 dana i ono iznosi 73,996%, znači ono je veće za 22,7%. Kod olova se dešava sledeće. Čvrstoća na istezanje opada na 1,112 kN/cm<sup>2</sup> a izduženje opada za 8,9% i ono iznosi 50,732%. Na kidalici su određene i vrednosti sile i izduženja u zavisnosti od vremena, odnosno dužine trajanja ispitivanja do tačke prekida. Rezultati tih ispitivanja su dati na slici 1 i 2.



Slika 1. Sila pri istezanju legure u zavisnosti od vremena.



Slika 2. Izduženje pri istezanju u zavisnosti od vremena.

Zahvaljujući svojoj dobroj elastičnosti u vremenu legura dostiže maksimalne vrednosti sile i izduženja u vremenu od 210 do 300 sekundi.

Zatim je urađeno ispitivanje tvrdoće po šoru. Vrednosti tvrdoće su date u tabeli 5.

Tabela 5. Tvrdoća po šoru.

	Shore tvrdoća (D)				
	1	2	3	4	sre. vr.
Pb-Ca-Al	79	78	80	81	79,2
Pb	66	65	65	66	65,6

Sagledavajući tabelu 5. Možemo videti da je tvrdoća rafinisanog olova 65,6D, dok je tvrdoća kod olovo - kalcijumove legure znatno veća i ona iznosi 79,2D.

#### 4. ZAKLJUČAK

Olovo je mekano i kao takvo je nepodobno za izradu rešetki. Zbog toga se rešetke prave od raznih legura olova. Jedna od legura koja se koristi za izradu rešetki je olovo - kalcijumova legura. Mehaničke osobine ove legure su znatno bolje od osobina koje imaju neke druge legure koje se koriste u akumulatorskoj industriji.

Poboljšanje u osobinama se javlja kod čvrstoće na istezanje kao i kod izduženja. Tako da ova Pb-Ca-Al legura ima izuzetnu elastičnost.

Napredak u pozitivnom smislu se može primetiti i kod tvrdoć ove legure.

Sagledavajući sve ove osobine Pb-Ca-Al legure, možemo reći da je to legura sa veoma dobrim osobinama, tako da je to legura na kojoj treba bazirati dalju proizvodnju akumulatorskih rešetki.

#### LITERATURA

1. R.D. Prengman, Adanced lead alloys for battery making, The battery, (1983).
2. S. Archer, Grid Alloy Trends, The battery, (1983).

**Abstract** - Considering the nowadays battery production is based on lead antimony alloys, or lead - calcium alloys, there were necessary to introduce these alloys characteristics, for the further developrut of production. In this paper there were presented lead - aluminum, and calcium alloys researching. This alloy was used for the producing battery lattice. There were done chemical analyze, as well as mechanical. There were determined following mechanical features: elongation strength, tensile strength and hardness after shore. These results are given with the same researching for pure lead, to be shown increasing go them in lead - calcium alloys comparing to refined lead.

#### THE MECHANICAL ANALYZE OF LEAD - CALCIUM ALLOY FOR THE BATTERY PRODUCTION

Mr. Duško Minić, asistent na Rudarsko - metalurškom fakultetu u Kosovskoj Mitrovici.

Docent Dr Veljko Đukić, Rudarsko - metalurški fakultet u Kosovskoj Mitrovici.

Mr Novica Baščarević, asistent na Rudarsko - metalurškom fakultetu u Kosovskoj Mitrovici.

Šcipe Koši, dip.ing. tehnologije, CIR - TREPČA, Zvečan

TERMOMEHANIĀKE OSOBINE LEGURE Pb-Sb \*

Veljko Đukić, Duško Minić, Rudarsko-metalurški fakultet Kosovska Mitrovica  
Novica Baščarević, RMHK "Trepća" d.d. Zvečan

Sadržaj-Rad ima za cilj da definiše mehaničke i termičke osobine legure koja se koristi za izradu elemenata za povezivanje pozitivnih i negativnih ploča u slogovima. Analizirana je legura A4 sa sadržajem antimona 2,67% i kalaja 0,12%. Rezultati istraživanja predstavljeni su tabelarno i grafički.

Zbog važnosti određena je i specifična električna otpornost ispitivane legure.

1. UVOD

U industriji olovnih akumulatorskih baterija "Trepća" Kosovska Mitrovica za izradu elemenata koji služe za povezivanje pozitivnih i negativnih ploča i slogova koristi se legura olovo-antimon. Primjenom novih niskoantimonskih legura za pozitivne i negativne ploče nametnulo se i pitanje primjene nove legure za izradu ovih elemenata. S obzirom na njihov značaj u procesu montaže i eksploatacije, uvođenje nove legure u proces proizvodnje zahtijevao je detaljno istraživanje kako mehaničkih tako i termičkih osobina.

Pored funkcije povezivanja slogova i nošenja pozitivnih i negativnih ploča vezivni elementi služe i kao električni provodnici pa je u ovom radu definisana i električna otpornost za posmatranu leguru.

2. EKSPERIMENTALNI DIO I REZULTATI

2.1 Utvrđivanje mehaničkih osobina

U industriji akumulatora "Trepća" Kosovska Mitrovica za izradu vezivnih elemenata kod akumulatora od polipropilena koristimo leguru SDS čiji je hemijski sastav dat u tabeli 1.

Tabela 1. Hemijski sastav legura

Table 1. Composition of alloys

Legura-alloy	Sb	Sn	Pb	Ostalo
SDS	3,28	0,43	96,12	0,17
A4	2,67	0,12	96,95	0,26

Legura SDS je propisana od strane isporučioaca tehnologije. Primjenom novih niskoantimonskih legura kod izrade pozitivne i negativne ploče smatralo se da i kod legure za izradu elemenata koji služe za njihovo povezivanje možemo ići na smanjivanje sadržaja Sb i Sn. Zato je predložena nova legura (A4) čiji je hemijski sastav dat u tabeli 1.

Ispitivanja su izvršena na kidalici tip T-250. Mehaničke osobine legure A4 (sila kidanja, čvrstoća i izduženje) određene su pri naprezanju na zatezanje.

Eksperimentalni dio je izvršen na 10 uzoraka a rezultati su predstavljeni tabelarno i grafički.

Tabela 2. Sila kidanja Pb-Sb legura na 20°C  
Table 2. Load at fracture of Pb-Sb alloys at 20°C

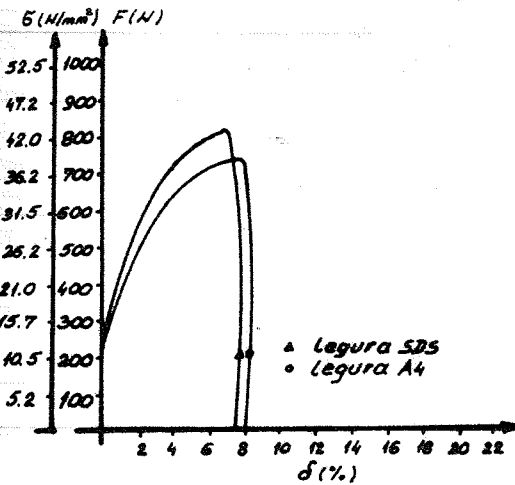
Legura Alloy	Sila kidanja (N) Load at fracture (N)				
	Uzorci (Samples)				
	1	2	3	4	5
SDS A4	763	765	835	795	800
	680	800	855	750	710
	6	7	8	9	10
SDS A4	895	760	775	820	826
	695	860	770	765	775

Tabela 3. Zatezna čvrstoća Pb-Sb legura na 20°C  
Table 3. Tensile strenght of Pb-Sb alloys at 20°C

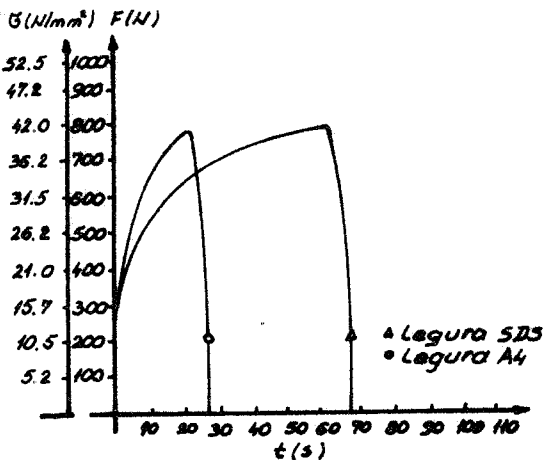
Legura Alloy	Zatezna čvrstoća (N/mm²) Tensile strenght (N/mm²)				
	Uzorci (Samples)				
	1	2	3	4	5
SDS A4	40,97	40,18	43,86	41,75	42,02
	35,71	42,02	44,91	39,39	37,29
	6	7	8	9	10
SDS A4	47,01	39,92	40,70	43,07	43,38
	36,50	45,17	44,44	40,18	40,70

Tabela 4. Izduženje Pb-Sb legura na 20°C  
Table 4. Elongation of Pb-Sb alloys at 20°C

Legura Alloy	Izduženje (%) Elongation (%)				
	Uzorci (Samples)				
	1	2	3	4	5
SDS A4	7,58	6,96	6,98	7,51	8,77
	7,29	8,76	8,23	8,04	8,04
	6	7	8	9	10
SDS A4	7,15	6,00	7,44	8,15	10,01
	6,50	7,50	9,28	10,07	10,01



Slika 1. Dijagrami zatezanja Pb-Sb legura na 20°C  
Figure 1. Tensile graphs of Pb-Sb alloys at 20°C



Slika 2. Dijagrami zatezanja Pb-Sb legura na 20°C  
Figure 2. Tensile graphs of Pb-Sb alloys at 20°C

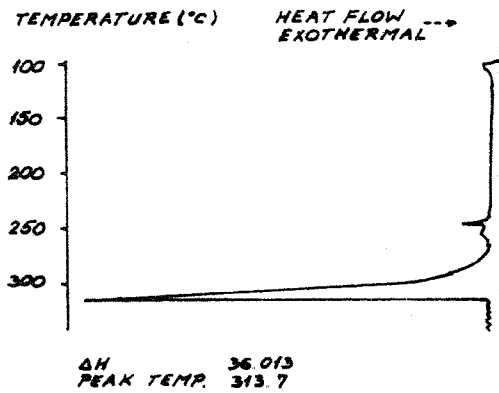
Ispitivanje tvrdoće vršeno je po Šoru na 10 uzoraka. Dobijeni rezultati predstavljeni su tabelarno.

Tabela 5. Tvrdoća Pb-Sb legura na 20°C  
Table 5. Hardness of Pb-Sb alloys at 20°C

Legura Alloy	Tvrdoća po Šoru Hardness against shor									
	Uzorci (Samples)									
	1	2	3	4	5	6	7	8	9	10
SDS	75	80	74	76	76	76	75	77	78	78
A4	75	75	75	79	77	75	76	79	76	78

2.2 Utvrđivanje termičkih osobina  
2.3.1 Temperatura topljenja

Temperatura topljenja određena je na kalorimetru tip METTLER TA 300 SYSTEM, Švicarska na tri uzorka za svaku leguru. Dobijeni rezultati predstavljeni su u tabeli 6, a jedan karakterističan dijagram ispitivanja za leguru A4 dat je na slici 3.



Slika 3. Dijagram ispitivanja temperature topljenja A4 legure  
Figure 3. Melting temperature graph of A4 alloy

Tabela 6. Temperature topljenja Pb-Sb legura  
Table 6. Melting temperatures of Pb-Sb alloys

Legura Alloy	Temperatura (°C) Temperature (°C)		
	Uzorci (Samples)		
	1	2	3
SDS	301,7	304,5	313,4
A4	308,4	310,2	306,3

2.3.2 Specifična toplota

Podaci dati u tabeli 7. dobijeni su mjerenjem na po tri uzorka za svaki tip legure. Sva mjerenja su obavljena na temperaturi 20°C.

Tabela 7. Specifična toplota Pb-Sb legura na 20°C  
Table 7. Specific. heat of Pb-Sb alloys at 20°C

Legura Alloy	Specifična toplota (JK <sup>-1</sup> kg <sup>-1</sup> ) Specific heat (JK <sup>-1</sup> kg <sup>-1</sup> )		
	Uzorci (Samples)		
	1	2	3
SDS	134,1	131,15	133,2
A4	133,0	132,0	130,5

2.3 Utvrđivanje električnih osobina

Ispitivanje je vršeno samo u cilju određivanja specifične električne otpornosti. Specifična električna otpornost ispitivana je na žici prečnika 2,8mm dužine 250mm pri 20°C. Dobijeni rezultati prikazani su u tabeli 8.

Tabela 8. Spec. električna otpornost Pb-Sb legura na 20°C  
Table 8. Specific electrical resistivity of Pb-Sb alloys at 20°C

Legura Alloy	Specifična električna otpornost (μΩcm) Specific electrical resistivity (μΩcm)		
	Uzorci (Samples)		
	1	2	3
SDS	23,0	24,3	23,2
A4	23,4	24,2	22,6

#### ZAKLJUČAK

Analizirajući dobijene rezultate možemo zaključiti :

1. Smanjenjem sadržaja antimona sa 3,28% na 2,67% došlo je do smanjenja mehaničkih osobina.
2. Nije došlo do bitnije promjene tvrdoće.
3. Povećana je tačka topljenja posmatrane legure (A4) u odnosu na SDS za 1,6%.
4. Masena specifična toplota nije bitnije promjenjena.
5. Specifična električna otpornost nije bitnije promjenjena.

Na osnovu dobijenih rezultata možemo zaključiti da legura SDS koja se sada koristi za izradu vezivnih elemenata može biti zamjenjena legurom sa smanjenim sadržajem Sb i Sn bez posljedica za proces montaže i eksploatacije olovnih akumulatorskih baterija. Optimalan hemijski sastav nove legure biće određen poslije eksploatacionih istraživanja akumulatora čiji su vezivni elementi izrađeni od novih vrsta legura

#### LITERATURA

- [1] W. Hofman, "Lead and Lead Alloys, Properties and Technology," New York, 1970.
- [2] G. W. Vinal, "Storage Batteries, " New York, Wiley, 1975.

Abstract - In this work mechanical and thermal properties of lead alloy, which are used for both positive and negative connections parts and current lead have been analyzed. Results have been presented in tables and graphs.

Specific electrical resistivity of analyzed alloy have been determined as well.

#### TERMOMECHANICAL PROPERTIES OF Pb-Sb ALLOYS

Veljko Đukić, Duško Minić, Novica Baščarević

## PRIMJENA PIEZOKERAMIČKIH AKTUATORA KOD HIDRAULIČNIH I MIKROMEHANIČKIH SISTEMA VISOKE DINAMIKE

Miroslav Rogić, Darĉo Knežević, *Mašinski fakultet Univerziteta u Banjaluci*

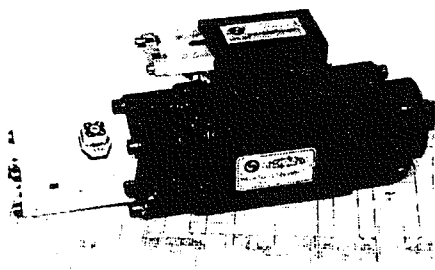
**Sadržaj** - Dinamika konvencionalnih proporcionalnih hidrauliĉnih ventila je znaĉajno ograniĉena osobinama magnetskog pogona. Primjenom piezoaktuatorskih izvršnih elemenata ove granice su danas široko prevaziđene. Istovremeno u mnogim drugim oblastima mikromehanike primjena piezoaktuatora otvara nove mogućnosti.

### 1. UVOD

Hidrauliĉni pogoni se primjenjuju u mnogim oblastima, budući da oni svojom velikom gustoćom snage, jednostavnom akumulacijom i prenosom energije, kao i neznatnim troškovima u produženim intervalima održavanja, nude mnoge prednosti u odnosu na elektriĉne pogone. Nedostaci se ogledaju u manjoj preciznosti. Stoga povećanje ove specifiĉne karakteristike, pored optimiranja energetskog bilansa, predstavlja vaŹnu pretpostavku za održanje konkurentne spodobnosti hidraulike. Zbog toga se posljednjih godina u svijetu mnogo radilo na poboljšanju preciznosti (taĉnosti) hidrauliĉnih pogona i to, s jedne strane, primjenom modernih regulacionih algoritama, a s druge strane razvojem novih tipova aktuatora.

### 2. POLAZNA SITUACIJA

Kontinualni ventili primjenjuju regulacione krugove za silu i poziciju za upravljanje procesom svagdje tamo gdje se izlazni signal (pritisak ili protok) moŹe podesiti pribliŹno stepenasto u zavisnosti od ulaznog signala (elektriĉna struja ili napon). U ovo grupu spadaju proporcionalni i servoventili.

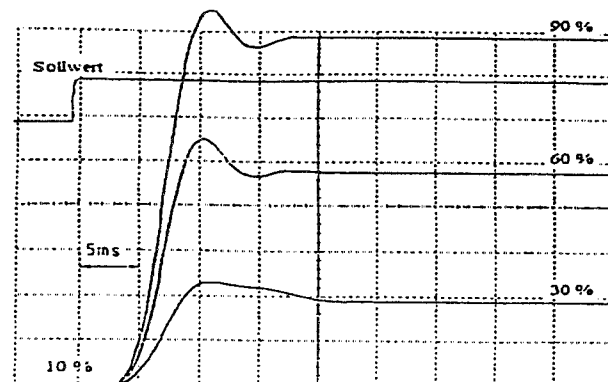


Slika 1 - Hidrauliĉni ventil sa piezo aktuatorima

Kod direktno upravljanih proporcionalnih ventila, koji se preteŹno primjenjuju kod malnih nazivnih veliĉina, sve sile, kao Źto su inercijalne sile i sile kretanja, djeluju na izvršni sistem, tj. magnet. Da bi se propustio Źto veći protok kroz ventil, magnet mora posjedovati veliku statičku silu, Źto znaĉi veliki induktivitet i veliki presjek anker a sa visokim udjelom Źeljeza. Istovremeno povratne opruge trebaju biti meke, da bi se smanjile prednaponske sile, ali to negativno utiĉe na funkcionalne granice u odnosu na protok. Sa hidrauliĉnog aspekta opruge moraju biti Źto je moguće krue. Upravo ovi faktori dovode do

inercije pokretnog sistema, a to se odraŹava sa manjom izvršnom brzinom, većim izvršnim i mrtvim vremenima, kao i niŹim vlastitim frekvencijama.

Mjerenjem tranzientnog odziva na ventilima (slika 2), pokazuju da se sistem ventila sa pojaĉanjem zadnjeg stepena ponaša kvazi linearno, izuzev kod vrlo malih skokova zadate veliĉine oko nultog poloŹaja, kod koga se moŹe utvrditi jako rasipanje uzrokovano trenjem. Svi izmjereni skokoviti odzivi pokazuju mrtvo vrijeme izmeĹu porasta upravljaĉkog signala i pomaka klipa ventila, Źto je skoro iskljuĉivo uzrokovano mrtvim vremenom magneta. Kod procesa regulacije na hidrauliĉnim osama, na kraju procesa pozicioniranja ventil se kreće najĉešće oko svog nultog hidrauliĉnog poloŹaja, tako da mrtvo vrijeme magneta dovodi do znaĉajnog faznog pomaka izmeĹu zadate i stvarne vrijednosti, a Źto opet negativno utiĉe na stabilnost sistema i dovodi do povećanje kruŹnog pojaĉanja i smanjenja taĉnosti



Slika 2 - Dijagram odziva ventila sa magnetnim aktuatorima

### 3. PROBLEMI REGULACIJE VENTILA

U mnogim saopštenjima posljednjih godina ukazuje se na regulaciju stanja hidrauliĉnih osa. Povratnom spregom više veliĉina stanja u linearnim sistemima poboljšava se, ne samo oscilatorno ponašanje sistema, nego se aktivno utiĉe i na vlastite frekvencije i prigušenje sistema. U postupaku projektovanja moguće je razviti kompleksnu regulaciju na bazi stanja. Kod sistema sa mrtvim vremenom, odnosno sistema sa usporenjem vremena reagovanja, nisu moguća poboljšanja ponašanja sistema, jer na taj naĉin pretpostavljeni linearitet više nije zastupljen. Ove osobine ograniĉavaju mogućnost poboljšanja, koja se inaĉe postiŹu sa sloŹenim regulacijskim algoritmima. Odavde proizilazi da su graniĉne dinamiĉke vrijednosti ventila (sa dovoljnim skokom sile) ograniĉene principom elektromagneta. Źele li se granice primjene dalje pomjerati ka višim vrijednostima, mora se razmatrati novi koncept aktuatora.

#### 4. ALTERNATIVNI AKTUATORSKI SISTEMI

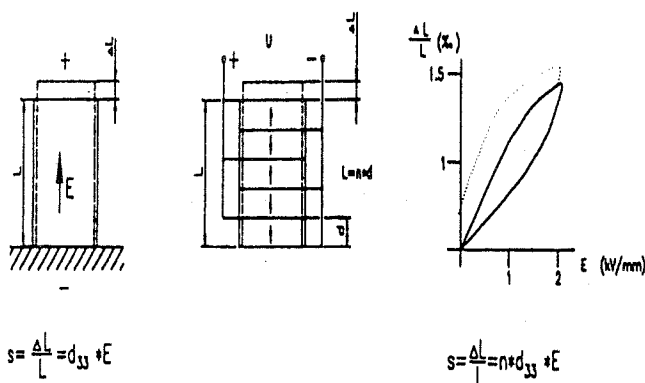
Primjenom novih materijala posljednjih godina je aktuatorika jako dobila na značaju. U području keramičkih materijala javljaju se danas piezokeramički i magnetorestriktivni aktuatori. U narednom izlaganju će biti dat kratak opis fizičkih svojstava piezokeramika, kao i poređenje ovih s obzirom na primjenjivost kod aktuatora. Funkcija piezokeramičkih aktuatora se zasniva na deformaciji piezokeramičkih materijala (olovo-cirkon-titanat) pod djelovanjem električnog polja (inverzni piezoelektrični efekat). Ukoliko se na piezokeramički materijal dovede napon, on se u smjeru polova izdužuje, a u poprečnom smjeru skraćuje. Zavisno od korištenog materijala i njegove piezoelektrične konstante deformacije postižu se relativna izduženja između 0.1% i 0.15%. Za izduženje se dobiva sljedeća zavisnost:

$$\Delta l = d_{PZT} E l_0$$

$d_{PZT}$  - piezoelektrična konstanta deformacije,  
 $E$  - jačina električnog polja,  
 $l_0$  - dužina aktuatora.

Efekt izduženja je dakle proporcionalan jačini polja i ukupnoj dužini ugradnog elementa. Nasuprot primjeni keramike kao oscilatora, pogonska jačina polja za postizanje velikih deformacionih efekata leži u području od 1 do 2 kV/mm, a iznad toga nastupaju efekti zasićenja.

Da bi se mogla postići visoka izduženja kod raspoloživih pogonskih napona, neophodno je umnožavanje efekta na pojedinačnoj pločici. To se postiže putem slaganja (redno mehaničko vezivanje, slika 3) većeg broja pojedinačnih pločica i njihovom paralelnom električnom vezivanju u jedan složeni aktuator. Kod uobičajene debljine pločice od 0.5 mm neophodan je napon od 1000V; 0.1 mm debele keramike zahtijevaju napon od još samo 200V. Za primijetiti je svakako da se prema jednačini (1) za postizanje istog izduženja  $\Delta l$  u oba slučaja neophodna visina sloga od 0.5mm.



Slika 3 - Piezoelement i piezoslog od više pločica

Nasuprot tome magnetorestriktivni efekat se manifestuje promjenom dužine feromagnetnih materijala pri izlaganju magnetnom polju. Ova promjena dužine se zasniva široko na obrtanju Weiss-ovih oblasti u pravcu magnetizacije. U vezi sa oblikom  $RFe_2$  (R za Rare Earth: rijetke zemlje) pokazuje se kod viših temperatura jasniji magnetprestriktivni efekat. Na slici 3 je prikazana

zavisnost izduženja  $S$  od jačine magnetnog polja  $H$  za danas najčešće primjenjivani magnetorestriktivni materijal Terfenol-D. Pokazuje se pri tome optimalno mehaničko prednaprezanje kod koga se dobiva maksimalno izduženje. Poređenje sa piezokeramičkim elementima pokazuju vrijednosti izduženja u sličnim područjima. Uz pretpostavku mehaničkog prednaprezanja na nulu dobiva se za linearno područje osnovna zavisnost podužnog izduženja.

$$\Delta l = d_{mag} H l_0$$

$d_{mag}$  - magnetorestriktivna konstanta deformacije,  
 $H$  - jačina magnetnog polja,  
 $l_0$  - dužina aktuatora.

Poređenje odgovarajućih karakteristika piezoelektričnih i magnetorestriktivnih materijala je dato u tabeli. Uočavaju se sljedeće razlike:

- Courie temperatura magnetorestriktivnih materijala je znatno viša nego kod običnih piezokeramika. Ovo omogućava široko područje primjene ovih aktuatora.
- Upravljanje strujom ne zahtijeva, kao kod upravljanja naponom tako visoke napone, koji se moraju generisati složenim elektronskim šemama.

Pored razlika magnetorestriktivni i piezoelektrični materijali pokazuju i niz sličnosti. Njihova maksimalna dostižna izduženja leže u istom procentualnom području, kao uostalom i dostižne granične frekvencije od nekoliko kHz. Kod oba materijala je maksimalno dopušteno opterećenje na pritisak mnogo veće od opterećenja na istezanje. Ovo zahtijeva u oba slučaja mehaničko prednaprezanje elementa. Znatna prednost piezokeramika u odnosu na magneto-restriktivne materijale se satoji svakako u industrijskoj raspoloživosti elemenata. Korisnik može iz kataloga proizvodnog programa više proizvođača izabrati gotove konfekcionirane piezoelektrične aktuatora. Takođe iskustva u konstruktivnoj praksi sa piezokeramičkim aktuatorima su veća zahvaljujući dužoj prisutnosti.

#### 5. PROBLEMATIKA KOD PRIMJENE PIEZOKERAMIKA KAO VENTILSKIH ELEMENATA

##### 5.1 Radni hod

Centralni problem primjene keramike predstavlja njihov neznatni hod. Da bi se omogućila njihova primjena kao ventilskih elemenata, hodovi moraju biti u području od oko 200 $\mu$ m. Primjenom pločica i fleksionih translatora mogu se ostvariti ovaliki hodovi, ali takvi aktuatori zbog svog principa rada imaju manje sile i relativno male krutosti. Stoga se za takve namjene pokazuju kao nepodesni.

Da bi se sa jednim sлагanim elementom direktno postigao neophodni hod, slog bi morao imati dužinu koja bi sa jedne strane tehnički bilo nemoguće tehnički realizovati, a s druge strane ne bi bio ekonomičan. Stoga je bilo neophodno da se raspoloživi hod elementa poveća.

Metode povećanja hoda se mogu podijeliti generalno na hidraulične i mehaničke. Hidraulična rješenja se zasnivaju na principu konstantnosti volumena, tj. piezoslog djeluje velikom površinom na jedan



hidraulični volumen, koji je preko male površine u vezi sa klipom ventila. Problem primjene hidrauličnog povećanja hoda je stišljivost hidraulične tečnosti. Primjenom zaptivki sa relativnim kretanjem dolazi u svakom slučaju do volumenskih gubitaka kroz zazor koji se moraju nadomjestiti. Primijeni li se potpuno zatvoreni volumen, to u tom slučaju dođe ne nastaju gubici, ali se javljaju značajni problemi sa trajnom čvrstoćom zidova prenosnika kao i sa termičkim širenjem fluida prenosnika (slika 6).

Kod mehaničke multiplikacije hoda radi se o polužnim prenosnicima koji imaju probleme sa zazorom i trenjem zglobova. Raspoloživi ugradni prostor najčešće predstavlja ograničenje za polužni prenosnik. Kod polužnih prenosnika sa pravolonijskim vođenjem na piezoslogu se javlja poprečno pomijeranje koje dovodi do kosih sila na slog i koje ga mogu oštetiti, odnosno smanjiti vijek trajanja. Samo sa odgovarajućim mehaničkim prednaprežanjem je dopušteno izložiti keramički slog ograničenim poprečnim silama. Generalni nedostatak svih povećanja hoda se sastoji u tome da se, čak i kod optimalnih uslova, smanjuje krutost sa kvadratom prenosnog odnosa (slika 4).

### 5.2 Termičko širenje

Piezoelektrični slog-aktuatori pokazuju pozitivan koeficijent termičkog širenja od  $6 \cdot 10^{-6} \text{K}^{-1}$ . Uporedi li se ovaj sa koeficijentom širenja čelika, brzo se uviđa da se, bez termičke kompenzacije u cijelom radnom području temperatura, veliki dio hoda gubi.

### 5.3 Histerezis

Posmatra li se kriva izduženja u odnosu na priloženi napon, prikazana na slici 3, to se kod jasno nelinearne zavisnosti izduženja od napona vidi i jako izražena pojava histerezisa. Nadalje se primjećuje, da se pored specifičnog toka izduženja, pri izlaganju nekom odgovarajućem naponu dodatno javlja lagano drift (difuzno) kretanje u istom pravcu. Ovo naknadno kretanje je usko povezano sa histerezijskim ponašanjem i ima uzrok u jednoj naknadnoj polarizaciji keramike.

## 6. PIEZO-AKTUATORI POKAZUJU SVOJE PREDNOSTI TEK U SISTEMU

Pod piezoaktuatorima se podrazumijevaju pogoni, koji rade statički ili kvazistatički, tj. daleko ispod 1. rezonantne frekvencije sistema. Posljedice: prelaz preko rezonancije i fazno pomijeranje su zanemarivi ili se mogu tehnički regulisati. Kao osnovno pravilo može da važi: 1/3 do 2/3 rezonantne frekvencije. Pomenute prednosti i nedostaci piezoelektričnih pogona sreću se naročito kod piezo-aktuatorskih pogona. Piezo-aktuatorski pogoni su neprikosnoveni (vođeci) u sljedećim oblastima:

- najveće preciznosti  $\leq 1 \text{ nm}$  rezolucija
- najveće gustine energije  $> 30 \text{ Nmm/cm}^3$
- najviše generisanje sile  $> 30 \text{ N/mm}^2$
- najviše dinamike  $\leq 10 \mu\text{s}$  vrijeme reagovanja
- najvišeg ubrzanja  $> 5000 \text{ g}$
- nema potrošnje energije za održavanje pozicije.

## 7. METODE RJEŠAVANJA KOD RAZVIJENIH KONTINUALNIH VENTILA

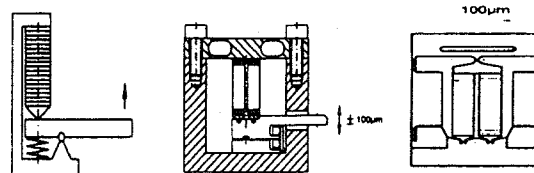
Kao aktuatori kod razvijenih hidrauličnih ventila primjenjuju se danas najčešće niskonaponski aktuatori (npr. firme MARCO), koji se saglasno tabeli nešto razlikuju od multilayer-skih aktuatora. Napajanjem elemenata sa maksimalnim naponom dobiva se hod elemenata od cca.  $40 \mu\text{m}$ . Povećanje hoda se ostvaruje mehaničkom polužnom multiplikacijom, pri čemu se mora prihvatiti samo nužni gubitak krutosti usljed zglobova građenih od krutih elemenata bez trenja i zazora. Na slici 4 je šematski prikazano povećanje ovog hoda. Povezivanje klipa ventila na prenosnu polugu se izvodi uklapanjem (povezivanjem) oblika. Prednaponska opruga, koja bi bila nadležna za uklapanje (povezivanje) silom klipa ventila na prenosnu polugu, ne dolazi u obzir. Neophodno prednaprežanje piezosloga se izvodi preko mehanizma koji nije spregnut sa mehanikom ventila, tako da je ovdje moguće nezavisno izlaganje i podešavanje dijela sistema.

Osobina	Jedinica	magneto-restriktiv.	piezo-keram.
Curie-temperatura	$^{\circ}\text{C}$	380	220
koeficijent toplotnog širenja	$\text{K}^{-1}$	$12 \cdot 10^{-4}$	$7 \cdot 10^{-4}$
max. specifično izduženje	ppm	1.5-2.0	1.8
gustina energije	$\text{J/mm}^3$	$14-25 \cdot 10^{-4}$	$10-30 \cdot 10^{-4}$
modul elastičnosti	$\text{kN/mm}^2$	25-35	25
čvrstoća na istezanje	$\text{N/mm}^2$	28	80
čvrstoća na pritisak	$\text{N/mm}^2$	700	600

Tabela 1: Svojstva piezokeramičkih i magnetorestriktivnih aktuatora

Kompenzacija odstupanja klipa ventila usljed temperaturnih promjena u okviru radnog temperaturnog područja se izvodi preko specijalne, patentirane konstrukcije aktuatora. Ova konstrukcija dodatno osigurava da pri iskopčavanju struje aktuator, a time i klip ventila, zauzimaju jedan određeni definisani položaj, što je vrlo važna tačka s obzirom na sigurnost.

Problem histerezijskog ponašanja hoda kod priloženog napona kao i uočeno, lagano dodatno odstupajuće



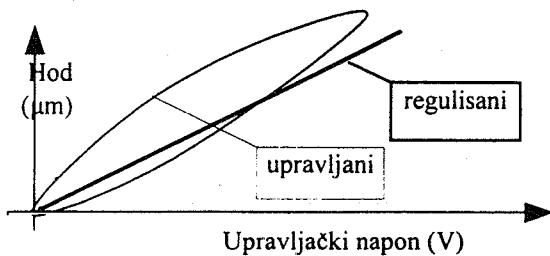
kretanje

a) b) c)

Slika 4 - Obična i patentirana multiplikacija hoda piezoaktuatora sa duplim slogom i temperaturnom kompenzacijom

aktuatora se rješava regulacijom položaja pozicije klipa ventila. Ovdje se izvodi određivanje pozicije klipa pomoću integrisanog induktivnog pozicionog mjerenog sistema,

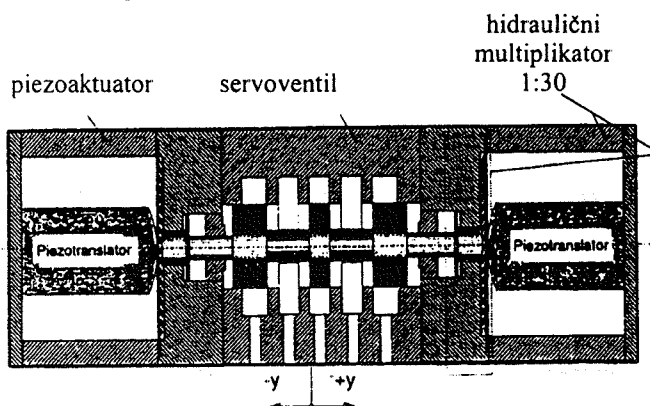
koji je specijalno razijen za tako brze izmjene pozicija. Primjena ovog ventila kao četvorpoložajnog predupravljanog stepena za ventile većih nazivnih veličina, tj. piezoaktuatorski pogonjeni ventil radi kao kontinualni (izvršni) element u jednom zatvorenom regulacionom krugu. Razvijen su digitalni upravljački koncepti, koji kompenzuju histerezis sa zadovoljavajućim kvalitetom.



Slika 5 - Karakteristika upravljanog i regulisanog ventila

Slika 5 pokazuje jedno pređenje karakteristike kretanja ventila u regulisanom i upravljanom pogonu. Pobudi li se slog aktuatora sa naponima viših frekvencija, nastupa samozagrijavanje usljed dielektričnih i histerezijskih gubitaka piezoelektričnog materijala. Odvođenje toplote se osigurava odgovarajućim povezivanjem piezokeramike sa tijelom ventila koga opstrujava hidraulična tečnost.

Jedan od centralnih problema primjene predstavlja upravljačko pojačalo koje napaja, odnosno prazni kapacitet piezokeramike. Ovo dovodi, naročito kod viših frekvencija, do jednog vrlo visokog prihvatit snage i zagrijavanju elektronike. Primjenom mikroracunara za inteligentno upravljanje energijom je moguće prijem snage oboriti na vrijednosti koje leže na nivou proporcionalnih ventila, tako da se ventil može permanentno pogoniti vrlo visokim frekvencijama. Integrisano mikroprocesorsko upravljanje nudi tu prednost, da je ventil moguće takođe direktno upravljati digitalno, što pored analognog prenosa signala omogućava strategiju dijagnosticiranja i identifikacije.



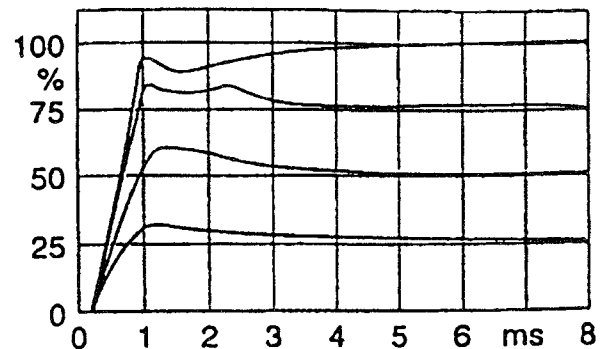
Slika 6 - Ventil sa piezoaktuatorima

Slika 1 pokazuje razvijeni kontinualni ventil kao ventil nazivne veličine 06. Na prednjoj lijevoj strani se pri tome prepoznaje piezoaktuator, kao i jedan dio polužnog prenosa i sprega sa klipom ventila

Integrisana elektronika je ovdje izbačena. Rezultati koji su postignuti sa ovim ventilom, su opisani u narednom poglavlju.

## 8. POSTIGNUTI REZULTATI

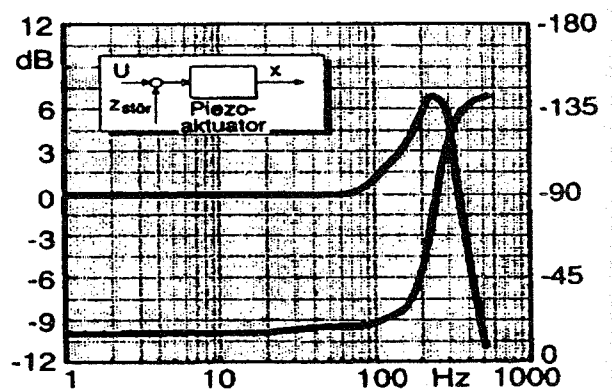
Na slici 7 su prikazani tranzientni odzivi klipa ventila u zavisnosti od vremena. U poređenju sa tranzientnim odzivima regulisanog ventila prikazanim na slici 2, vidi se upečatljivo skraćenje mrtvog vremena do pojave kretanja klipa. Vremenske ose obiju slika su u odnosu 1:10. Frekventni hod piezoelektriki pokretanog ventila na slici 8 takođe pokazuje dinamičke sposobnosti. Pokazan je ovdje



Slika 7 - Karakteristike ventila sa piezoaktuatorima

ponovo ventil bez regulacije položaja klipa. Prva vlastita frekvencija ventila se nalazi na oko 1 kHz. Jasno se prepoznaje jako povećanje amplitude slabo prigušenog sistema kod rezonantne frekvencije. Na ovoj tački primjenjuje se regulacija klipa ventila, da bi se stvarno postigla velika širina pojasa područja primjene.

U više ispitivanja i proba trajnosti ovaj aktuatorski sistem je dokazao svoju postojanost i sada se njegovae karakteristike ispituju u vrlo širokom opsegu primjena.



Slika 8 - Frekventna karakteristika piezoventila

## 9. PIEZOVENTILI SU BRŽI, TAČNIJI I MANJI

Do sada su na putu primjene piezokeramika, kao aktuatora za kontinualne ventile u hidraulici, stajale određene prepreke uslovljene fizikalnim principom. Ali posljednjih godina ventilska tehnika se razvila u ogledni primjer primjene piezoaktuatora u industriji pod ostrim

uslovima seijske proizvodnje. Uz to dolazi i pritisak u cijenama magnetnih pogona. Tehnički zahtjevi na piezoventile zahtijevaju široki spektar osobina: preciznost, sila, dinamika, gustina energije, potrošnja energije, ali takođe i prilagodljivost fluidičkih i elektronskih komponenti. Primjer za to je predupravljeni hidraulični ventil prikazan na slici 6, koji je za faktor 10 brži od konvencionalnih rješenja. Integracijom pogonskih i ventilskih funkcija moguće su vrlo male dimenzije ventila, koje se mogu kombinovati po želji sa uklopnom ili proporcionalnom elektronikom, te su u stanju da doziraju tečnost u malim količinama od 1 $\mu$ l sa visokom tačnošću u taktu od 1 KHz.

## 10. PRIMJENA PIEZOELEKTRIČNIH POGONA U DRUGIM OBLASTIMA

### Piezo nagibno ogledalo u dvije ose - 2<sup>o</sup> u 5 ms

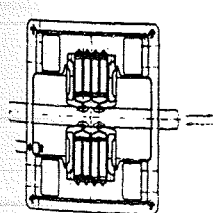
Piezo pogoni sa dva sloga pokazuju svoja zvanredna svojstva takođe i kod pogona za brza višeosna nagibna ogledala u području uglova od nekoliko stepeni. Tako je npr. u saradnji sa Carl Zeis Jenom razvijeno jedno dvo-koordinatno nagibno ogledalo sa sljedećim osnovnim tehničkim podacima:

- područje podešavanja  $\varphi_x, \varphi_y \pm 1.25^\circ$
- ugaona rezolucija  $10^{-4}$
- vrijeme reagovanja u cijelom radnom području  $< 10\mu s$
- prečnik ogledala 40 mm
- korektura nagibne ravnine

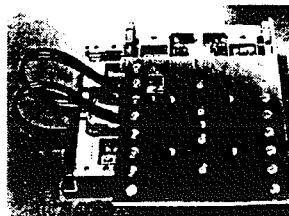
Integracija pozicionog mjernog sistema omogućava u svakom pogonu poziciono regulisani pogon.

### Koračni motori sa duplim piezo slogom omogućavaju proizvoljne dužine puta

Kao što je poznato, piezoparalelogrami sa duplim slogom prema slici 4c izvode pri upravljanju u protutaktu složena paralelogramska kretanja. Pri upravljanju u istom taktu dobiva se netransformisano (nesloženo) posmično kretanje na veznoj strani. Pri upravljanju sa faznopomjerenim sinusnim naponom, sa faznim uglom između nula i  $\pm 180^\circ$ , mjesto sprezanja izvodi eliptično kretanje, čiji ekscentricitet zavisi od faznog ugla. Vezivanjem na pokretu polugu sabira se ovo u linearna koračna kretanja. Pri faznom uglu od  $90^\circ$  dobiva se veličina koraka od  $150\mu m$  i vezani hodovi od  $15\mu m$ .



a)



b)

Slika 9 - Mikrokoračni piezomotor

Uopšte koračni motori sa duplim slogom (slike 9a i b) se karakterišu time da dužina pokretne pruge dostiže

put kretanja, koji je ograničen putanjom vođenja, od 50 mm pa do više od jednog metra. Kompaktna integralna građa posmične, vezne i funkcije vođenja nalaze se prostoru  $84 \times 84 \times 18 \text{ mm}^3$ . Ukupni pogon zahvaljujući svome principu nudi osim toga vrlo veliku krutost od 4 N/ $\mu m$  i osigurava prenos sile bez zazora od 10N u pogonu i 20N u stanju mirovanja ili isključenom stanju.

Ali to nije sve: velika dužina koraka omogućava integrisani i preko faznog ugla upravljivi hod od 0 do  $160\mu m$ . Posljedica je brzina pomijeranja kojom se može upravljati pomoću faznog ugla i frekvencije. Velika dinamika ovog pogona dovodi do ekstremno kratih start-stop vremena zbog velikih ubrzanja od  $10 \text{ ms}^{-2}$ . Kvazi statički pogon se može ostvariti kod frekvencija do  $>500 \text{ Hz}$ . Na taj način koračni motori sa duplim slogom omogućavaju veliko vertikalno opterećenje od 1000g i više. Zahvaljujući vlastitoj termičkoj kompenzaciji i malim zahtjevima na tolerancije posmične poluge ovaj pogonski princip se čini opredijeljen za budućnost, osiguravajući najvišu preciznost kod pozicioniranja uz najmanji napor. U obzir dolaze linearne i rotacione varijante, kao i integracija u sisteme sa više koordinata. U vezi sa analognim i digitalnim mjernim sistemima može se nadalje realizovati regulisani kontinualni pogon. Koračni pogoni sa duplim slogom nalaze primjenu svuda tamo gdje koračni motori nisu dovoljno tačni ili su preveliki. Oni produkuju vrlo mala ili čak nikakva elektromagnetna polja.

## 11. ZAKLJUČCI

Sa ovdje prikazanim primjenama piezoaktuatora nije iskorišten sav potencijal piezo pogona sa duplim slogom. Mogu se npr. realizovati mebranske pumpe, koje doziraju u području  $< 10^{-10} \text{ l}$ . Pomoću njih je moguće graditi piezoheksapode sa šest stepeni slobode kretanja u milimetarskom ili stepenom području; idealan alat za brzo i fino podešavanje u submikrometarskom području za optiku, preciznu proizvodnju i manipulacione sisteme, kao što su robotske ruke sa vršnim osjećajem prsta.

## LITERATURA

- 1) M.Ohmenhaeuser, "Piezokeramiken als Aktuatoren fuer hydraulische Stetigventile", Maschinenmarkt 42, Wuerzburg101, 1995,.
- 2) K.Voigt, "Piezoaktuatorische Antriebe fuer den industrielle Einsatz", F&M Feinwerktechnik Antriebstechnik, 104/1996.,1-2 S68, Hanser Verlag
- 3) K.Voigt, "QNA-eine neue Alternative in Niedervolt-Aktuatorstechnik", F&M Feinwerktechnik Mickrotechnik Messtechnik, 100/1993 11-12 S461 ff, Hanser Verlag
- 4) Raab/Isserman, "Actuator Principles with low Power", Tagungsband Aktuator 90, Bremen
- 5) Janocha i dr., Aktuatoren, Springer Verlag, 1992, ISBN 3-540-54707-X
- 6) Kallenbach, Boegelsack, Feinmechanische Bauelemente, 4. Auflage, Hanser Verlag, 1991, ISBN 3-446-15872-3
- 7) Patentanmeldung der Firma Marco
- 8) Hochdynamisches Stetigventil HDSV, Prospekti firme Hydraulik-Ring, Nurnberg

**Abstract** - Konventionelle Proportionalventile werden ihre Dynamik im wesentlichen von den Eigenschaften des magnetischen Antriebs begrenzt. Mit Hilfe piezoaktuatorischer Stellelementen werden diese Grenzen ueberwunden. Parallel zur Entwicklung von niedervolt-Piezoaktuator-Stapeln mit leichter handhabbaren Spannungen von 100 bis 200 V wurden in den letzten

Jahren die Grundlagen fuer eine Serienfertigung und damit fuer Einsatz in industrielle Massstab gelegt.

**APPLICATION OF PIEZO-ACTUATOR DRIVES  
FOR HIDRAULIC AND MICROMECHANIC  
SYSTEMS**

**Miroslav Rogić**

## ADRESIBILNI SENZOR TEMPERATURE

Bojan Leković, Branimir Đorđević, Milun Jevtić, *Elektronski fakultet u Nišu*

Sadržaj - U ovom radu obrađena je jedna realizacija adresibilnog senzora temperature niske potrošnje (nekoliko mW). Posle koncepcije izrade adresibilnog senzora temperature, koji pored merenja frekvencije i ostvarivanja funkcije adresibilnosti ima i zadatak linearizacije karakteristike senzora, predstavljena je najpre njegova struktura zasnovana na T/f konvertoru i RISC mikrokontroleru, zatim je razvijena metodologija za kalibraciju senzora generisanjem look-up tabele i na kraju je dat jedan protokol za komunikaciju.

### 1. UVOD

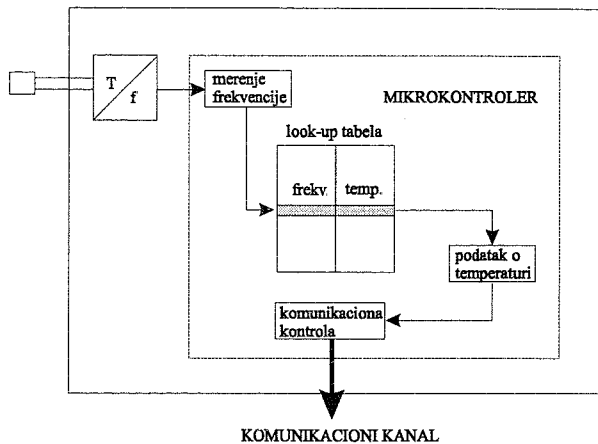
Svedoci smo razvoja najnovije generacije senzora koji pored osnovnih funkcija: pretvaranja fizičke u električnu veličinu i konvertovanja tako dobijenog signala u oblik pogodan za obradu imaju još niz dodatnih funkcija koje im daju odlike inteligentnih senzora. Ovi senzori su adresibilni, ne retko i sa mogućnošću autokalibracije i samotestiranja. Preko komunikacionog kanala povezani su sa procesnim računarom.

Cilj ovog rada jeste realizacija adresibilnog senzora temperature. Senzor treba da bude: adresibilan, relativno dobre tačnosti (<1%), niske potrošnje - pogodan za baterijska napajanja i relativno jednostavan za serijsku proizvodnju. Realizovan je i ovde izložen senzor temperature koji može da ima širinu mernog opsega od 10 do 100°C. Namenjen je za merenje temperature u opsegu od 0°C do 100°C.

Prihvatajući da se senzor realizuje raspoloživim komponentama (mada može da se proizvodi i kao integrisana komponenta) kao najprihvatljivije rešenje odabrani su: NTC termistor, komparatori i mikrokontroler koji obezbeđuju nisku potrošnju. Analogni deo senzora je baziran na neposrednom T/f konvertoru sa NTC termistorom dok merenje frekvencije, linearizaciju karakteristike senzora (look-up tabela) i funkciju adresibilnosti obavlja mikrokontroler PIC12C509. Adresibilni senzor komunicira sa nadređenim mikroračunarskim sistemom po protokolu za komunikaciju koji je predložen na kraju.

### 2. ADRESIBILNI SENZOR TEMPERATURE

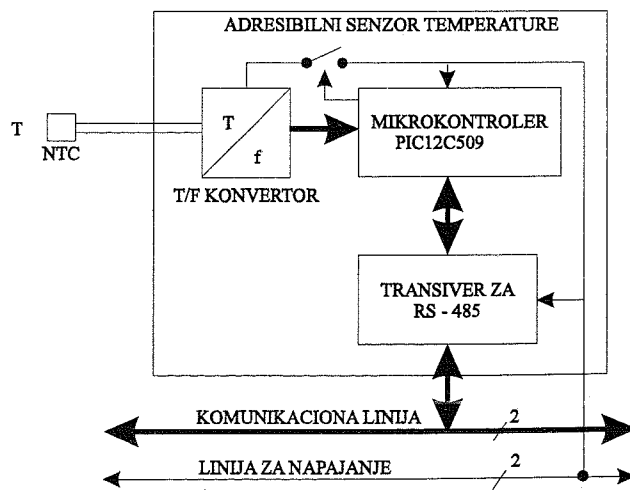
Strukturu adresibilnog senzora temperature ćemo najlakše uočiti ako najpre razmotrimo tok i način generisanja informacije o temperaturi na slici 1. Kao pretvarač temperature u električnu veličinu, obzirom na relativno uzan radni temperaturni opseg, najprikladniji je NTC termistor. Termistor je uključen u kolo



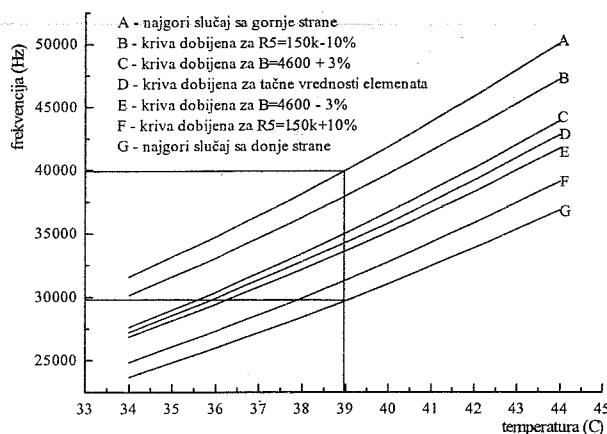
Slika 1. Tok generisanja informacije o temperaturi

neposrednog T/f konvertora koji temperaturu ambijenta konvertuje u frekvenciju koju zatim meri mikrokontroler PIC12C509. Promena frekvencije T/f konvertora sa temperaturom je nelinearna pa je za linearizaciju neophodno generisati tabelu uporednih vrednosti frekvencija i temperatura (look-up tabelu) i nju smestiti u programsku memoriju PIC-a. Pošto mikrokontroler obavi merenje, on onda pretražuje look-up tabelu i iz nje čita normalizovanu vrednost temperature.

Dobije podatak o izmerenoj temperaturi treba, na zahtev nadređenog mikroračunarskog sistema, proslediti kroz komunikacionu liniju. Drugim rečima potrebno je omogućiti obostranu komunikaciju senzora i nadređenog mikroračunarskog sistema a u nekim slučajevima i međusobnu komunikaciju između samih



Slika 2. Blok struktura adresibilnog senzora temperature



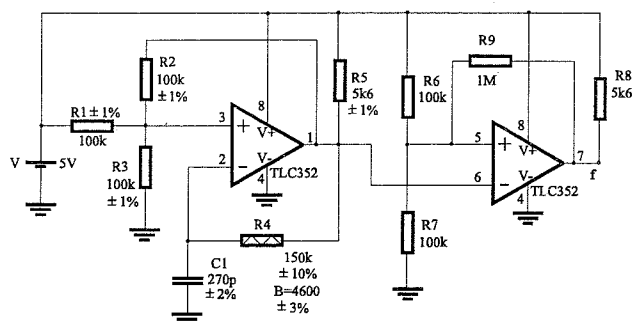
Slika 4. Zavisnosti frekvencije od temperature T/f konvertora za različite vrednosti elemenata

senzora. Ovo se može izvesti ili multipleksiranjem linija, kada svaki senzor ima posebnu komunikacionu liniju, ili adresiranjem senzora kada svi senzori koriste jednu komunikacionu liniju, a mikroracunar im se obraća po adresi. Druga varijanta je očito jeftinija i u ovom radu implementirana. Konačna blok struktura adresibilnog senzora izgleda kao na slici 2.

Pored komunikacione linije svakako je neophodna i linija za napajanje. Melutim na ovom mestu je bitno ista i da se adresibilni senzor temperature projektuje sa kolima ekstremno niske potrošnje tako da je moguće primeniti i baterijsko napajanje.

### 3. ANALOGNI DEO

Za realizaciju analognog dela adresibilnog senzora temperature najpodesniji je direktan T/f konvertor [2] na bazi astabilnog multivibratora prikazanog na slici 3.



Slika 3. T/f konvertor kao analogni deo adresibilnog senzora temperature

Simulacijom predložene šeme u programskom paketu PSPICE 7.1, za različite vrednosti elemenata (u skladu sa navedenim tolerancijama) dobijena je familija krivih kao na slici 4.

Kao što možemo videti, velike razlike u frekvenciji dva ista T/f konvertora, na istoj temperaturi, u radnom

opsegu, predstavljaju ozbiljan problem. Na žalost, nikakvim podešavanjem konvertora dobijene krive se ne mogu poklopiti. Dobra osobina ovog konvertora je nezavisnost frekvencije od vrednosti napona napajanja.

Look-up tabelu možemo odrediti snimanjem karakteristike, odnosno merenjem frekvencije T/f konvertora u određenom broju ekvidistantnih temperaturnih tačaka. Ako želimo da adresibilni senzor u radnom temperaturnom opsegu ima tačnost od 0.1°C onda je neophodno look-up tabelu snimiti sa korakom 0.05°C. Za relativno uzak temperaturni opseg od 10°C, već je neophodno izvesti 200 merenja. Međutim, to u ovom trenutku i nije jedini problem. Obzirom na tolerancije elemenata u kolu, svaki T/f konvertora ima jedinstvenu karakteristiku, što praktično znači da se za svaki senzor ponaosob mora generisati look-up tabela, odnosno izvesti pomenutih 200 merenja. U slučaju masovne proizvodnje, ovo može da predstavlja nepremostiv tehnološki problem. Prilikom generisanja look-up tabele se zato možemo poslužiti jednom drugom idejom. Umesto da određujemo karakteristiku

T/f konvertora merenjem u jako puno ekvidistantnih tačaka, merenje možemo izvesti u samo 3 temperaturne tačke (početak, sredina i kraj temperaturnog opsega npr.) a karakteristiku generisati uz pomoć aproksimacione zavisnosti frekvencije T/f konvertora od temperature koja se određuje upravo na osnovu rezultata pomenuta 3 merenja.

Merenjem frekvencije svakog T/f konvertora u tri (temperaturne) tačke dolazi se do dovoljno podataka za aproksimaciju zavisnosti frekvencije T/f konvertora od temperature, pojedinačno za svaki senzor. Dakle, svaki senzor bi sadržao look-up tabelu vrednosti frekvencija i temperatura, generisanu prema njemu određenoj aproksimacionoj funkciji. Kalibracija senzora bi, dakle, bila softverska.

Aproksimativan izraz za frekvenciju oscilovanja našeg astabilnog multivibratora je:

$$f = \frac{1}{Ae^{\frac{B(\frac{1}{T} - \frac{1}{T_0})}{T_0}} + C} \quad (1)$$

gde je  $A = 2C_1R_4(25^\circ\text{C})\ln 2$ , B je parametar termistora,  $C = C_1R_5\ln 2$  [1]

### 4. APROKSIMACIJA KARAKTERISTIKE NEWTON-KANTOROVIČEVIM METODOM

Da bi se stiglo do valjane aproksimacione funkcije, karakteristike T/F konvertora neophodno je odrediti tri parametra: A, B i C. Izraz (1) možemo napisati i kao

$$g(A, B, C) = \frac{1}{Ae^{\frac{B(\frac{1}{T} - \frac{1}{T_0})}{T_0}} + C} - f = 0 \quad (2)$$

Merenjem frekvencije T/f konvertora u tri tačke,  $T_1$ ,  $T_2$  i  $T_3$  dobijamo dovoljno podataka da oformimo sistem jednačina (3) koji se može lako numerički rešiti

po A, B i C, primenom Newton-Kantorovičevog metoda [3]. Za rešavanje ovog sistema nelinearnih jednačina dobra su početna rešenja  $A=2C_1R_4(25^{\circ}\text{C})\ln 2$ ,  $B=4600$  (parametar termistora) i  $C=C_1R_5\ln 2$ .

$$g_1(A, B, C) = \frac{1}{Ae^{\frac{B}{T_1} - \frac{1}{T_0}} + C} - f_1 = 0 \quad (3)$$

$$g_2(A, B, C) = \frac{1}{Ae^{\frac{B}{T_2} - \frac{1}{T_0}} + C} - f_2 = 0$$

$$g_3(A, B, C) = \frac{1}{Ae^{\frac{B}{T_3} - \frac{1}{T_0}} + C} - f_3 = 0$$

Na ovaj način određena je aproksimaciona kriva za T/f konvertor u radnom opsegu  $0^{\circ}\text{C}$ - $50^{\circ}\text{C}$  sa tačkama aproksimacije  $0^{\circ}\text{C}$ ,  $25^{\circ}\text{C}$  i  $50^{\circ}\text{C}$ . Tom prilikom napravljena je prosečna greška aproksimacije od  $14,3 \text{ Hz}/^{\circ}\text{C}$  i maksimalna greška od  $69 \text{ Hz}$  na  $44^{\circ}\text{C}$ , na kojoj je osetljivost konverzije  $2001 \text{ Hz}/^{\circ}\text{C}$ , što zapravo predstavlja maksimalnu grešku od  $0.03^{\circ}\text{C}$  [1].

Pošto se dobije tačna aproksimacija zavisnosti frekvencije T/f konvertora od temperature, dobijeni rezultati se pretaču u look-up tabelu, koja se postupkom softverske kalibracije senzora upisuje u programsku memoriju PIC mikrokontrolera [4].

## 5. PRINCIP RADA ADRESIBILNOG SENZORA TEMPERATURE

Od strane nadređenog mikroračunarskog sistema predviđen je samo jedan zahtev a to je: "informaciju o prethodno izmerenoj vrednosti temperature poslati nadređenom računaru". Adresibilni senzor se odaziva na primljeni zahtev slanjem tražene vrednosti koja je rezultat zadnjeg obavljenog merenja. Odavde vidimo da nadređeni sistem ne čeka dugo na odziv, već adresibilni senzor odmah odgovara slanjem poruke. Po obavljenom slanju poruke senzor počinje nov meri proces kojim se priprema informacija za sledeći odziv. U toku procesa merenja, senzor nema mogućnost komunikacije, tako da se na mestu nadređenog mikroračunara vodi računa da se jednom adresibilnom senzoru ne šalju zahtevi u intervalima kraćim od  $0.5 \text{ s}$  [1] ili pak dužim od nekog unapred definisanog vremena, kako informacija o merenoj temperaturi ne bi bila suviše "stara".

## 6. SOFTVERSKA KALIBRACIJA

Da bi senzor uopšte mogao da radi korektno, neophodno je najpre izvršiti njegovu kalibraciju. U većini slučajeva, postupak kalibracije se izvodi tako što se meri etalon fizičke veličine, a podešavanjem parametara mernog kola utiče da njegov odziv bude odgovarajući.

Najpre merenjem frekvencije, a zatim pretraživanjem look-up tabele, adresibilni senzor temperature formira odziv. Kako tačnost senzora isključivo zavisi od tačnosti merenja frekvencije i

tačnosti sadržaja look-up tabele, to postupak generisanja programa i look-up tabele kao i samog programiranja mikrokontrolera predstavlja softversku kalibraciju.

Za postupak softverske kalibracije, pored samog senzora, neophodni su

- PC računar sa softverom za kalibraciju
- PIC programator
- komora za kalibraciju
- digitalni frekvencmetar
- precizni termometar

Komora za kalibraciju je temperaturna komora za održavanje što konstantnije neke vrednosti temperature. Grejanje komore se reguliše PID regulatorom. Minimalne ali ipak prisutne varijacije temperature se mogu značajno usporiti upotrebom prirodnog integratora temperature kakvo je recimo transformatorsko ulje. Sama kalibracija se izvodi tako što se u komoru za kalibraciju postavi adresibilni senzor tako da se termistor nađe u posudi sa transformatorskim uljem. Temperatura u komori se podesi na vrednost prve merne tačke, zatim se sačeka izvesno vreme (i do 2 sata) i potom meri frekvencija T/f konvertora digitalnim frekvencmetrom, a temperatura ulja preciznim termometrom. Identičan postupak se izvede i za ostale dve merne tačke. Rezultati dobijeni merenjem u tri tačke ( $t_1, f_1$ ), ( $t_2, f_2$ ), ( $t_3, f_3$ ) se potom ubacuju u računar kako bi on na osnovu opisanog metoda za aproksimaciju zavisnosti frekvencije T/f konvertora od temperature, generisao look-up tabelu senzora. Postupkom programiranja mikrokontrolera PIC12C509 okončana je softverska kalibracija adresibilnog senzora temperature. Senzor je sada spreman za upotrebu.

Postupak softverske kalibracije adresibilnog senzora temperature se može automatizovati. Primenom već realizovanog senzora ne izbegava se samo upotreba termometra već se i omogućava da PC računar automatski bude obavešten o temperaturi u komori za kalibraciju. Ako se sa druge strane omogući da PC kontroliše temperaturu u komori, onda se postupak kalibracije može izvesti i u više temperasturnih tačaka. Nekalibrisani senzori se mogu najpre isprogramirati bez look-up tabele tako da umesto informacije o temperaturi šalju informaciju o frekvenciji, čime se izbegava upotreba digitalnog frekvencmetra, a zatim ih po obavljenom merenju PC može preko programatora doprogramirati.

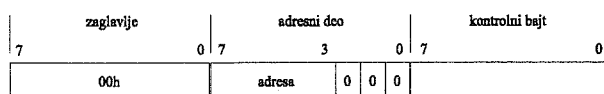
Na kraju, ako se umesto PIC12C509, koji se može programirati samo jednom (One-Time-Programmable), izabere neki mikrokontroler koji ima mogućnost reprogramiranja, onda se periodično može izvoditi i postupak rekalkibracije. Rekalkibracija adresibilnog senzora temperature može biti vrlo bitna za tačnost obzirom da se posle izvesnog vremena, usled starenja, menjaju parametri u kolu T/f konvertora. Usled

promene parametara, rezultati merenja frekvencije više ne odgovaraju vrednostima iz look-up tabele pa je primereno novonastalim uslovima potrebno generisati novu look-up tabelu.

## 7. PROTOKOL ZA KOMUNIKACIJU

Postoji veći broj standardizovanih protokola za komunikaciju sa adresibilnim senzorima. Radi jednostavnosti ovde je predložen standard koji podrazumeva da postoji posebna parica za napajanje senzora a posebna za komunikaciju. Konkretno komunikacija između realizovanog adresibilnog senzora i nadređenog mikroračunarskog sistema je asinhrona serijska i na fizičkom nivou je definisana standardom RS-485.

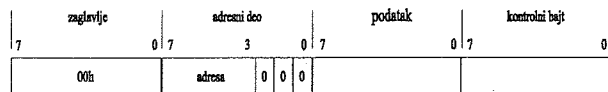
Format poruke kojom se nadređeni mikroračunarski sistem obraća adresibilnom senzoru dat je na slici 5.



Slika 5. Format poruke ka senzoru

U zaglavlju se najavljuje dolazak poruke bajtom 00H. Zatim sledi bajt adrese. Prvih 5 bitova služi za kodiranje adrese adresibilnog senzora što znači da je moguće postaviti ukupno 32 senzora. Ovo se uklapa u standard RS-485 koji predviđa maksimalno 32 prijemne jedinice. Preostalih 3 bita u bajtu adrese su "000". Iza adresnog dela nalazi se kontrolni bajt za proveru ispravnosti prenosa. Sadržaj kontrolnog bajta može biti komplementirani sadržaj adresnog bajta.

Ovom porukom je prozvan jedan od adresibilnih senzora. Od njega se očekuje odziv. Format poruke kojom se adresibilni senzor odaziva nadređenom mikroračunarskom sistemu dat je na slici 6.



Slika 6. Format poruke koju šalje senzor

Format ove poruke takođe ima zaglavlje koga čini bajt 00H. Zatim sledi bajt adrese, gde je opet prvih 5 bitova iskorišćeno za kodiranje adrese senzora koji se odaziva. Preostalih 3 bita su "000". Iza adresnog dela sledi deo za podatke, za koji je rezervisan jedan bajt, ili opciono dva bajta u zavisnosti od rezolucije i opsega merenja. Senzor ne šalje vrednost temperature, već samo indeks odabrane vrednosti (normalizovana vrednost temperature) iz look-up tabele koja najviše odgovara merenoj frekvenciji. Na pr. u opsegu merenja od 34°C do 44°C postoji ukupno 201 diskretna vrednost temperature koje se razlikuju za po 0.05°C. Vrednost koju indeks može da uzme tada nalazi se u opsegu 32 do 232, što čini ukupno 201 vrednost. Nadređeni mikroračunar na osnovu normalizovane vrednosti

temperature iz prispele poruke lako izračunava temperaturu.

Često se, međutim, može desiti da je temperatura ambijenta van opsega merenja. U tom slučaju trebamo kodirati sledeće poruke: "temperatura ambijenta je ispod opsega merenja", "temperatura ambijenta je iznad opsega merenja", "T/f konvertor ne radi".

Na kraju, sledi kontrolni bajt za proveru ispravnosti poruke na mestu prijema. Sadržaj ovog bajta može biti komplementirani zbir sadržaja adresnog i dela podataka.

## 8. ZAKLJUČAK

Razmatranja u ovom radu pokazala su da se može proizvesti adresibilni senzor temperature proizvoljne širine mernog opsega (ali ne manje od 10°C) za temperaturni opseg od 0°C do 100°C. Na bazi simulacija procenjuje se da senzor mernog opsega od 0-50°C ima maksimalnu grešku manju od 0.1°C. Senzor može da radi sa napanjem od 2,5 do 6V pri čemu je potrošnja senzora u aktivnom stanju pri 2,5V manja od 2mW, dok u "idle" stanju ima potrošnju za dva reda veličine manju.

Ako se umesto iskorišćenog mikrokontrolera PIC 12C509 iskoristi PIC iste familije 16C54 lako se adresibilni senzor temperature može realizovati i sa lokalnim pokazivanjem.

Korak dalje, za serijsku proizvodnju senzora, predstavlja sistem za automatizovanu softversku kalibraciju adresibilnih senzora odnosno izračunavanje i upisivanje look-up tabele.

## LITERATURA

- [1] Leković A. Bojan, "Adresibilni senzor temperature sa NTC termistorom", Diplomski rad, Elektronski fakultet Univerziteta u Nišu, 1997.
- [2] Žorić Aleksandar, "Konverzija temperature u vremenski domen" Magistarski rad, Elektronski fakultet Univerziteta u Nišu, 1995.
- [3] Milovanović Gradimir, *Numerička matematika* Elektronski fakultet Univerziteta u Nišu, 1986.
- [4] *Microchip data sheet*, Microchip Tehnology, Inc. 1995.

**Abstract** - In this paper a realization of a low power consumption addressable temperature sensor is presented. After brief principal concept of the sensor, which by the frequency measuring and providing addressability, utilizes sensor characteristics linearization, it was introduced, firstly sensor structure, based on temperature to frequency converter and RISC microcontroller, and then a new methodology for sensor software calibration.

## ADDRESSABLE TEMPERATURE SENSOR



## АУТОМАТИЗАЦИЈА МЕРЕЊА ТЕМПЕРАТУРЕ ПРИМЕНОМ ЗВУЧНЕ КАРТИЦЕ И РС РАЧУНАРА

Љ.Р.Голубовић,

Технички факултет у Чачку-Електротехнички факултет у Бањалуци

**Садржај** - У раду је приказана метода аутоматског мерења температуре унутар система са великим, али ограниченим бројем мерних места, применом комерцијално доступних термоотпорних претварача, звучне картице, РС рачунара и осталих електронских компонената. Дат је поступак при мерењу и анализа грешака.

### 1. УВОД

Мерење температуре електричним путем има велики значај како у оквиру лабораторијских истраживања тако и у процесној индустрији и реализацији најновијих технолошких достигнућа. При томе термоотпорни мерни претварачи температуре у електричну величину, који се израђују како на бази метала (племенитих и неплеменитих), тако и применом савремене технологије полупроводника, заузимају једно од значајнијих места. У корист ове чињенице навешћемо следеће разлоге: 1) термоотпорним термометрима извршено је преклапање великог дела Међународне практичне температурне скале IPTS-68, конкретно од (1-1500) [K], док се у интервалу  $\theta[K] \in (13,81; 903,89)$  интерполација температурне скале између дефиниционих тачака применом полинома 4-ог степена, такође добија коришћењем платинског отпорног термометра; 2) мерење и регулација температуре у оквиру сложених технолошких процеса представљају техничке поступке, од којих се сваким даном захтевају већа тачност и брзина добијања резултата, што са друге стране подстиче развој нових мерних средстава и метода које прате њихове примене.

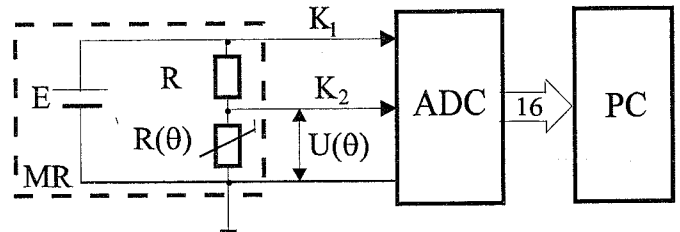
Са развојем електронике, мерна средства у области мерења температуре прешла су дуги пут од мерних инструмената и уређаја, најпре аналогног, а затим и дигиталног типа, до савремених хибридних аналого-дигиталних мерноинформационих система, који раде потпуно аутоматски, врло тачно и брзо, имају једноставне начине приступа и контроле података, њихове обраде по потреби, штампања, меморисања и слично. Наглим падом цена процесора и персоналних рачунара, конфигурација шема мерноинформационих система поприма облик дигиталног рачунара, који је у стању да надгледа и прати електрична стања, најчешће великог броја мерних претварача (сензора).

### 2. ОПИС МЕТОДЕ

Конфигурација система за одређивање температуре приказана је на сл.1. Састоји се из мерног разделника MR,

аналогно-дигиталног конвертора ADC који улази у састав комерцијално доступне 2-каналне 16-битне

Sonic Bluster звучне картице ZK и персоналног рачунара PC 486 или PC 586. Принцип рада је следећи. Отпорност термоосетљивог отпорника  $R(\theta)$  функција је мерене температуре  $\theta$ , која влада на мерном месту где се он налази, а које је довољно удаљено и одговарајућим каблом повезано са осталим елементима кола мерног разделника, односно извором за напајање  $E$  и отпорником  $R$  чија је отпорност потребно да буде што стабилнија и што независнија од температуре околине. Са променом температуре  $\theta$  мења се отпорност  $R(\theta)$ , а тиме и вредност струје кроз редну везу отпорника  $R$  и  $R(\theta)$  и пада напона  $U(\theta)$  на отпорнику  $R(\theta)$ . Електромоторна сила  $E$  и напон  $U(\theta)$  везују се на одговарајуће канале  $K_1$  и  $K_2$  аналогодигиталног конвертора ADC, који улази у састав звучне картице ZK, са излаза чијег аналогодигиталног конвертора се добија 16-битна информација о електромоторној сили  $E$  и напону  $U(\theta)$ . Ако познајемо закон претварања  $R(\theta)$ , онда се из резултата ових мерења може у рачунару PC одредити вредност температуре  $\theta$ .



Сл.1.

Претпоставимо да су улазне отпорности канала  $K_1$  и  $K_2$  аналогодигиталног конвертора са Сл.1 врло велике; ако то није случај, између блокова MR и ADC потребно је уградити одговарајуће раздвојне степене. Напон на отпорнику  $R(\theta)$  биће

$$U(\theta) = \frac{ER(\theta)}{R + R(\theta)}, \quad (1)$$

одакле налазимо

$$R(\theta) = \frac{ER}{E - U(\theta)}, \quad (2)$$

Релативну средњеквадратну грешку отпорности  $R(\theta)$ , дате изразом (2), одређују промене отпорности  $R$  и грешке при мерењу електромоторне силе  $E$  и напона  $U(\theta)$ , односно

$$\left\{ \frac{\Delta R(\theta)}{R(\theta)} \right\}_{sk} = \sqrt{\delta_U^2 + \delta_R^2 + \delta_E^2}, \quad (3)$$

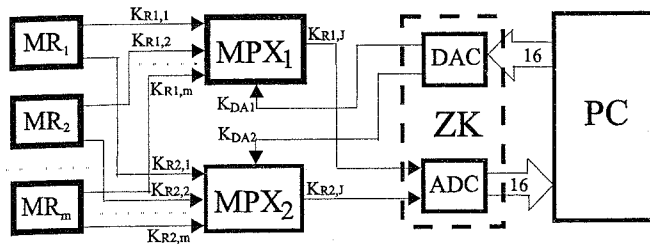
где су, имајући у виду израз (2),

$$\delta_U = \frac{\partial R(\theta)}{\partial U(\theta)} \frac{\Delta U(\theta)}{R(\theta)}, \quad \delta_R = \frac{\partial R(\theta)}{\partial R} \frac{\Delta R}{R(\theta)},$$

$$\delta_E = \frac{\partial R(\theta)}{\partial E} \frac{\Delta E}{R(\theta)}, \quad \frac{\partial R(\theta)}{\partial U(\theta)} = \frac{ER}{[E - U(\theta)]^2},$$

$$\frac{\partial R(\theta)}{\partial R} = \frac{E}{E - U(\theta)}, \quad \frac{\partial R(\theta)}{\partial E} = -\frac{RU(\theta)}{[E - U(\theta)]^2}. \quad (4)$$

Велика инертност, односно спорост промена представља једну од основних карактеристика термичких процеса. Захваљујући томе и великој брзини савремених рачунара, пружа се могућност да се применом описане методе изврши одређивање температуре великог броја мерних места, а у циљу одговарајућих регулација и управљања. Конфигурација оваквог система приказана је на Сл.2. Мерне претвараче представљају мерни разделници  $MR_j, j = \overline{1, m}$  док су  $MPX_k, k = \overline{1, 2}$  - мултиплексери,  $ZK$  - звучна картица са аналогнодигиталним  $ADC$  и дигиталноаналогним  $DAC$  конверторима и  $PC$  - персонални рачунар. Са сваког од мерних разделника  $MR_j, j = \overline{1, m}$  имамо по два мерна канала  $K_{R1,j}$  и  $K_{R2,j}, j = \overline{1, m}$  који се воде на одговарајуће улазе аналогнодигиталног конвертора  $ADC$ , где се претварају у 16-битне податке и складиште у одговарајући меморијски простор  $PC$  рачунара. На основу ових података се затим у  $PC$  рачунару врши одређивање температуре  $\theta$ . Из рачунара се уједно врши управљање мултиплексерима  $MPX_1$  и  $MPX_2$  преко излазних канала  $K_{DA1}$  и  $K_{DA2}$  дигиталноаналогног конвертора  $DAC$  звучне картице  $ZK$ .



Сл.2.

У случају мерног система са Сл.2, изрази (2-4) прелазе у облик

$$R_j(\theta) = \frac{E_j R_j}{E_j - U_j(\theta)}, \quad j = \overline{1, m} \quad (5)$$

$$\left\{ \frac{\Delta R_j(\theta)}{R_j(\theta)} \right\}_{vk} = \sqrt{\delta_{U,j}^2 + \delta_{R,j}^2 + \delta_{E,j}^2}, \quad j = \overline{1, m}. \quad (6)$$

$$\delta_{U,j} = \frac{\partial R_j(\theta)}{\partial U_j(\theta)} \frac{\Delta U_j(\theta)}{R_j(\theta)}, \quad \delta_{R,j} = \frac{\partial R_j(\theta)}{\partial R_j} \frac{\Delta R_j}{R_j(\theta)},$$

$$\delta_{E,j} = \frac{\partial R_j(\theta)}{\partial E_j} \frac{\Delta E_j}{R_j(\theta)}, \quad \frac{\partial R_j(\theta)}{\partial U_j(\theta)} = \frac{E_j R_j}{[E_j - U_j(\theta)]^2},$$

$$\frac{\partial R_j(\theta)}{\partial R_j} = \frac{E_j}{E_j - U_j(\theta)}, \quad \frac{\partial R_j(\theta)}{\partial E_j} = -\frac{R_j U_j}{[E_j - U_j(\theta)]^2},$$

$$j = \overline{1, m}. \quad (7)$$

### 3. КОНКРЕТНИ ПРИМЕРИ ПРИМЕНЕ

Најчешћу примену у пракси имају термоотпорници израђени од платине и полупроводни термоотпорници; при томе први имају високу стабилност специфичне отпорности, својствену уосталом свим племенитим металима, док друге карактерише широк распон промене отпорности под дејством температуре, али зато знатно мања стабилност специфичне отпорности.

Температурна зависност отпорности платинске жице може се дати изразом [1]

$$\frac{R(\theta)}{R(\theta_0)} = \left\{ 1,00000422 + 3,9683434 \times 10^{-3}(\theta - \theta_0) - 5,83434 \times 10^{-7}(\theta - \theta_0)^2 - 4,22 \times 10^{-12}(\theta - \theta_0)^3, \right. \\ \left. (\theta - \theta_0)[^\circ C] \in (-200; 0) \right\} \vee \\ \left\{ 1 + 3,96847 \times 10^{-3}(\theta - \theta_0) - 5,847 \times 10^{-7}(\theta - \theta_0)^2, \right. \\ \left. (\theta - \theta_0)[^\circ C] \in (0; 650) \right\}, \quad (8)$$

где су  $R(\theta)$  и  $R(\theta_0)$  -одговарајуће отпорности на температурама  $\theta$  и  $\theta_0$ ,

Ако на основу израза (2) и (8) уведемо коефицијент распона температурних промена отпорности у облику

$$r = \frac{R(\theta)}{R(\theta_0)} = \frac{ER}{R(\theta_0)[E - U(\theta)]}, \quad (9)$$

онда за  $\theta_0[^\circ C] = 0$ , применом Методе итерације долазимо до решења једначине (8) по температури  $\theta$ , односно

$$\theta_{i+1} = \left\{ 251,9943[r - 1,00000422 - 3,9683434 \times 10^{-3}\theta_i + 5,83434 \times 10^{-7}\theta_i^2 + 4,22 \times 10^{-12}\theta_i^3], \right. \\ \left. |(\theta_n - \theta_{n-1})/\theta_{n-1}| < 10^{-6}, \theta[^\circ C] \in (-200; 0) \right\} \vee \\ \left\{ 251,9863[r - 1 - 3,96847 \times 10^{-3}\theta_i + 5,847 \times 10^{-7}\theta_i^2], \right. \\ \left. |(\theta_n - \theta_{n-1})/\theta_{n-1}| < 10^{-6}, \theta[^\circ C] \in (0; 650) \right\}, \quad (10)$$

при чему однос

$$|(\theta_n - \theta_{n-1})/\theta_{n-1}| = z < 10^{-6} \quad (11)$$

дефинише критеријум заустављања.

Напоменимо да решење (10) врло брзо конвергира на целом интервалу мерења температуре  $\theta [^{\circ}C] \in (-200; 650)$ ; при овој коефицијенту распона отпорности се мења у опсегу  $r \in (0,204; 3,579)$ .  
у случају примене полупроводног термоотпорника, температурна зависност отпорности има облик

$$\frac{R(\theta)}{R(\theta_0)} = \exp\left\{B\left[\frac{1}{\theta} - \frac{1}{\theta_0}\right]\right\}, \quad (12)$$

где су  $R(\theta)$  и  $R(\theta_0)$  -одговарајуће отпорности на температурама  $\theta$  и  $\theta_0$ , а  $B[K] \sim 1000$  - константа.

На основу (12) и (9) добијамо

$$\theta = \frac{B}{\ln r + B/\theta_0}; \quad (13)$$

при томе за  $B = 4000 [K]$  и  $\theta [K] \in (200; 400)$ , коефицијент распона отпорности мења се у интервалу  $r \in (0,0357; 786)$ .

#### 4. АНАЛИЗА ГРЕШАКА

Одређивање непознате температуре  $\theta$  у предложеној методи врши се на основу познатих отпорности  $R(\theta)$  и  $R$  мерног разделника  $MR$  и мерења електромоторне силе  $E$  и пада напона  $U(\theta)$  на отпорнику  $R(\theta)$ . Грешка одређивања температуре  $\theta$  према овој методи мора бити функционално зависна како од вредности појединих елемената мерног разделника и њихових стабилности, тако и од корака квантовања аналогнодигиталне конверзије.

Имајући у виду изразе (4), израз (3) се може написати у облику

$$\delta_U^2 = \left\{ \frac{E - U(\theta)}{U(\theta)} \right\}^2 \left\{ \delta_R^2(\theta) - \delta_R^2 \right\} - \delta_E^2, \quad (14)$$

где су

$$\delta_R(\theta) = \left\{ \frac{\Delta R(\theta)}{R(\theta)} \right\}_{sk}, \quad \delta_U = \frac{\Delta U(\theta)}{U(\theta)},$$

$$\delta_R = \frac{\Delta R}{R}, \quad \delta_E = \frac{\Delta E}{E}. \quad (15)$$

Са друге стране, апроксимацијом диференцијала израза (8) одговарајућим прираштајем, за  $\theta_0 = 0 [^{\circ}C]$ , имајући у виду израз (9), добијамо

$$\delta_R(\theta) = \frac{\Delta R(\theta)}{R(\theta)} = \frac{\Delta R(\theta)}{rR(\theta_0)} = \frac{\Delta R(\theta)}{ER} [E - U(\theta)]$$

$$\approx \frac{E - U(\theta)}{ER} 3,97 \times 10^{-3} \Delta \theta. \quad (16)$$

Сменом (16) у (14) имамо

$$\delta_U^2 = \left\{ \frac{E - U(\theta)}{U(\theta)} \right\}^2 \left\{ 1,58 \times 10^{-5} \times \left[ \frac{E - U(\theta)}{ER} \right]^2 (\Delta \theta)^2 - \delta_R^2 \right\} - \delta_E^2. \quad (17)$$

На основу израза (17) можемо извести следеће важне закључке: 1) средњеквадратна грешка  $\delta_U$  мерења напона  $U(\theta)$  смањује се са његовим приближавањем вредности електромоторне силе  $E$ ; 2) вредност напона  $U(\theta)$  мора бити на интервалу чија је горња граница мања од  $E$  и таква по вредности да десна страна израза (17) буде позитивна.

Нека су

$$\delta_R = \frac{\Delta R}{R} = 5 \times 10^{-5}, \quad E = 4,5 [V],$$

$$\delta_E = \frac{5}{4,5} 2^{-16} = 1,7 \times 10^{-5},$$

$$U(\theta_{max}) = U(650^{\circ}C) = 3 [V]; \quad (18)$$

при томе напоменимо да се овако висока стабилност отпорника  $R$ , уколико је овај израђен од манганина ( $\alpha_T = 5 \times 10^{-5} [K^{-1}]$ ) постиже термостатирањем унутар граница  $\Delta \theta_0 < 1 [^{\circ}C]$ .

За  $\Delta \theta = 0,5 [^{\circ}C]$  на основу израза (17) имамо

$$1,58 \times 10^{-5} \frac{2,25}{20,25R^2} 0,25 > 25 \times 10^{-10},$$

одакле налазимо  $R < 13,25 [\Omega]$  и усвајамо

$$R = 10 [\Omega]. \quad (19)$$

За услове (18) и (19), пошто смо срачунали за одређене температуре  $\theta$ , отпорности  $R(\theta)$  и напоне  $U(\theta)$  унутар задатог температурног интервала, као и грешку мерења напона  $U(\theta)$ ,

$\delta_U = (5 [V] / U [V]) \times 2^{-16} = (5 / U) \times 1,53 \times 10^{-5}$ , то смо на основу израза (17) одредили апсолутну грешку  $\Delta \theta [^{\circ}C]$  и релативну  $\Delta \theta [K] / \theta [K]$  грешку мерења температуре; при томе је код одређивања релативне грешке неопходно користити Келвинову температурну скалу. Резултати ове анализе приказани су у табелици Т.1. Применом овог система, температура се у задатом интервалу мери са релативном грешком реда  $\delta_T(\theta) \sim 10^{-3}$ . Ако бисмо усвојили  $R = 1 [\Omega]$ , под истим осталим условима релативна грешка би се смањила на  $10^{-4}$ ; међутим, онда се појављује проблем утицаја отпора веза температурно осетљивог отпорника  $R(\theta)$  са осталим деловима кола.

i	1	2	3	4	5
$\theta$ [°C]	-200	-100	0	100	200
$R(\theta)$ [°C]	1,140	3,552	5,588	7,800	9,892
$U(\theta)$ [V]	0,460	1,179	1,613	1,972	2,293
$\delta_{\text{н}}(\theta)$ [10 <sup>-4</sup> ]	1,66	0,65	0,47	0,39	0,33
$\Delta\theta$ [°C]	0,15	0,19	0,22	0,27	0,31
$\delta_{\text{т}}(\theta)$ [10 <sup>-3</sup> ]	2,05	1,09	0,82	0,72	0,66
i	6	7	8	9	10
$\theta$ [°C]	-300	-400	500	600	650
$R(\theta)$ [°C]	11,946	14,457	15,859	17,716	20,000
$U(\theta)$ [V]	2,449	2,660	2,760	2,786	3,000
$\delta_{\text{н}}(\theta)$ [10 <sup>-4</sup> ]	0,31	0,29	0,28	0,27	0,26
$\Delta\theta$ [°C]	0,36	0,43	0,47	0,48	0,60
$\delta_{\text{т}}(\theta)$ [10 <sup>-3</sup> ]	0,63	0,64	0,60	0,55	0,65

Т.1.

Нумеричку анализу грешака при мерењу температуре применом полупроводног термистора нећемо вршити, нагласићемо да се његовом применом веће тачности могу добити само у току неколико месеци по извршеном баждарењу.

Мерна кола претварача неелектричних величина са неуравнотеженим мостом веома су популарна код аналогних мерних инструмената. Међутим, у нашем случају примена моста би била нерационална из два разлога: 1) потребна су три канала мерења напона; 2) напон мерне дијагонале знатно је мањи од напона на појединим разделницима (јер мост представља два разделника напона), што смањује тачност његовог мерења и знатно утиче на повећање грешке одређивања температуре.

Заштићеност мерних сигнала од спољашних сметњи има исто толики значај као и сама мерна апаратура. Зато у описаном мерноинформационом систему, веза између мерних разделника и звучне картице са РС рачунаром мора бити реализована квалитетним коаксијалним кабловима, код којих је бакарни ширм квалитетно уземљен. Међутим, за већа растојања постаје проблематичан квалитет преноса мерних сигнала, а тиме и потребна тачност мерења. Савремене технологије омогућавају да сваки од поменутих *m* мерних претварача буде израђен са аутономним аналогнодигиталним конвертором и прихватном меморијом, при чему се прикупљање података од стране РС рачунара врши прозивањем појединих мерних претварача, док се заштита од спољашних сметњи при преносу мерних сигнала најефикасније врши применом оптичких каблова.

## 5. ЗАКЉУЧАК

Мogućности савремених технологија и одговарајућих њихових производа, у које спадају и комерцијално доступне електронске компоненте и рачунари, далеко су изнад нивоа стварне њихове заступљености. Предложени мерноинформациони систем има добре

метролошке и експлоатационе карактеристике и са успехом се може применити за аквизицију и евентуалну обраду мерних података температуре. Са одговарајућим проширењем и на друге физичке величине он представља квалитетну основу на коју се могу дограђивати системи за аутоматско вођење и техничко обезбеђење технолошких процеса, на пример у хемијској и прехрамбеној индустрији, металургији, рударству, енергетици итд.

## ЛИТЕРАТУРА:

- [1] А.М.Туричин и др, *Електричке измерения неелектрических величин, Энергия, Ленинград 1975*
- [2] П.Профос и др, *Измерения в промышленности, перевод с немецкого, Д.И.Алексина, Металлургия, Москва 1990*
- [3] Curtis D.Johnson and Chi Chen, Bridge-to-Computer Data Acquisition System with Feedback Nulling, IEEE Transaction on Instrumentation and Measurement, Vol.39, No.3, June 1990

**Abstract** - In this work the method of automatic measurement of temperature, inside the system of big but boundary number of measurement point, with application of commercial convenient thermoresistors, sonic bluster card, PC computer and rest component of electronics, is propoused. An algorithm of measurement and analyze of errors is given.

AN AUTOMATED TEMPERATURE MEASUREMENT  
USING SONIC CARD AND PC COMPUTER  
Љ.Р.Голубовић

## Merno-informacioni sistemi sa distribuiranom i nedistribuiranom inteligencijom

Saša Ristić, Mile Stojčev

Elektronski fakultet u Nišu

Sadržaj: U radu je opisana koncepcija merno-informacionog sistema sa aspekta distribucije inteligencije. Ukazano je na opštu strukturu mernog informacionog sistema, sa posebnim osvrtom na dva pristupa u distribuciji inteligencije. Navedene su prednosti distribuirane u odnosu na nedistribuiranu inteligenciju. Takođe, prikazani su načini implementacije inteligencije u mernom informacionom sistemu.

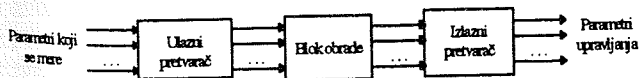
### 1. Uvod

Merno-informacioni sistemi se danas široko primenjuju u industrijske i naučne svrhe. Prvenstveno su ovi sistemi namenjeni za prihvatanje većeg broja podataka od procesa i njihovo kontinualno praćenje sa jednog mesta [1]. Primena mikroprocesora, mikroracunara i pametnih senzora je dovela do značajnih promena u koncepciji rada mernih informacionih sistema. Ugradnjom mikroracunara i pametnog senzora u merni sistem, uz pomoć hardverskih i softverskih sredstava, moguće je ostvariti znatno tačnije i preciznije merenje ulazne veličine. Sistemi kod kojih je procesor sastavni deo merno-upravljačkog bloka su poznati kao *Embedded-* sistemi [2]. Uloga procesora je višestruka: bira optimalni merni opseg, eliminiše uticaj smetnji, određuje pojačanje sistema, vrši obradu i prikaz rezultata merenja i dr. Sa metrološke tačke gledišta, primarna uloga procesora koji je ugrađen, kako u pametni senzor, tako i u jedinici za obradu rezultata, jeste da smanji grešku i poveća preciznost pri merenju [3].

U radu će biti razmatrana koncepcija razvoja mernog informacionog sistema sa aspekta distribucije inteligencije. Cilj rada ogleda se u identifikaciji prednosti implementacije distribuirane nad nedistribuiranom inteligencijom u sistemima kakvi su merni informacioni sistemi. U radu je, u sekciji 2, definisana struktura mernog informacionog sistema i identifikovani njegovi osnovni gradivni blokovi. Sekcija 3 odnosi se na distribuciju inteligencije, na prednosti koje nudi i načine njene implementacije. Sekcija 4 predstavlja zaključak.

### 2. Struktura merno-informacionog sistema

U sisteme za obradu informacija svrstavaju se danas računari, merni sistemi, sateliti, *word*-procesori, automati za prodaju, slajd projektori i dr. Svi oni na specifičan način vrše obradu informacija o nekom procesu. Za nas od interesa je izučavanje arhitektura, procesnih mogućnosti i performansi merno-informacionih sistema. Globalna blok šema ovakvog sistema prikazana je na Slici 1.



Slika 1. Blok šema merno-informacionog sistema

Kao što se vidi sa Slike 1, sistem čine tri kaskadno povezana gradivna bloka: ulazni pretvarač (senzor), blok obrade (procesor), i izlazni pretvarač (aktuator). U najvećem broju slučajeva, senzor vrši konverziju neke neelektrične u električnu veličinu. Blok obrade prihvata veći broj ulaznih signala, vrši obradu nad njima i pobuđuje

blok izlaznog pretvarača. Obično je struktura bloka obrade zasnovana na nekom procesoru ili većem broju njih. Izlazni pretvarač vrši konverziju podataka u oblik pogodan za povratno dejstvo na proces, analizu, prikaz, predaju rezultata nadređenom sistemu i dr.

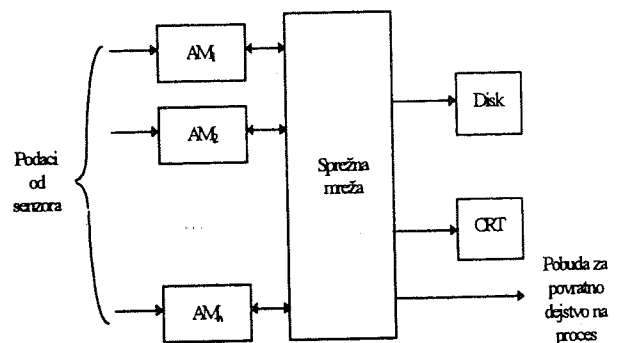
#### A. Ulazni pretvarač - senzor

Ulazni pretvarač, ili alternativno nazvan senzor, je sklop koji može detektovati ulazni signal (ili energiju) i konvertovati ga u odgovarajući izlazni signal (ili energiju). Ključna karakteristika senzora je, dakle, konverzija energije iz jednog oblika u drugi.

Senzor čine tri celine: senzorski element (ulazni element za modifikaciju), pretvarački element i element za kondicioniranje signala. Tipične veličine fizičkog domena koje se dovode na ulaz senzorskog elementa su: temperatura, protok, vlažnost, pritisak i td.

#### B. Blok obrade

Blok obrade (Slika 2.) sastoji se od: a) većeg broja akvizicionih modula  $AM_i$ ,  $i=1, \dots, n$ ; b) sprežne mreže; i c) ulazno-izlaznih jedinica, kao što su diskovi, displeji i dr. Ulazi bloka obrade predstavljaju izlaze senzora, a mogu biti analogni i digitalni. Izlazi bloka obrade se vode prema izlaznim pretvaračima. Preko sprežne mreže, akvizicioni moduli mogu međusobno razmenjivati podatke i pristupati deljivim resursima (diskovi, displeji i dr.).



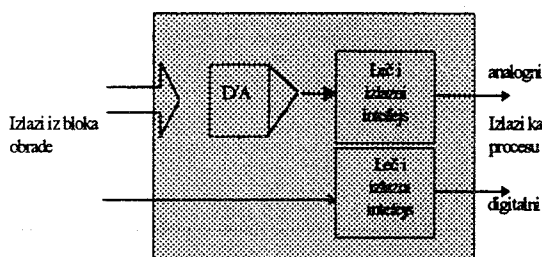
Slika 2. Opšta blok šema bloka obrade

#### C. Izlazni pretvarač

Izlazni pretvarač (Slika 3) predstavlja blok koji se koristi za generisanje signala pomoću kojih se vrši upravljanje procesom.

Na izlazu generišu se dva tipa signala: analogni i digitalni (*on/off*). Analogni signal se generiše pomoću *D/A* konvertora. U cilju prilagođavanja električnog interfejsa

merno-informacionog sistema i procesa, na oba izlaza - analognom i digitalnom, ugrađuje se leč i odgovarajući interfejs. Uloga interfejsa je da izvrši električno prilagođenje naponskih i strujnih pobudnih signala koji se povratno vode prema procesu, a leča - da pamti informaciju.



Slika 3. Izlazni pretvarač

### 3. Distribuirana i nedistribuirana inteligencija

Na Slici 4. a) i 4. b) prikazan je koncept realizacije merno-informacionog sistema sa aspekta distribucije inteligencije. Kod klasičnog pristupa (Slika 4 a)) senzor prihvata veličinu koju treba da proceni, i nakon odgovarajuće konverzije, predaje je u digitalnom ili analognom obliku AM-u. AM vrši obradu i, ako je to potrebno, generiše izlazne signale kojima se vrši povratno dejstvo na proces. Naime, procesor u sastavu AM-a se koristi za generisanje jedne ili više pobuda koje treba da definišu stanje procesa (vrednost napona u određenoj tački, vrednost struje u određenoj grani, pomeraj, temperaturu i dr.). Da bi se ocenio efekat povratnog dejstva, osim podataka o procenjenoj veličini, procesor AM-a mora da prihvata i statusnu informaciju sa ulaznih i izlaznih pretvarača. Statusna informacija ukazuje na: 1) greške u radu (pretvarač jeste/nije logički/fizički prisutan), 2) greške u dovodu napajanja (defekt izvora za napajanje, kratak spoj ili prekid u kablovima za dovod napajanja), 3) greške/prekid u prenosu informacije (prekid u kablovima za prenos informacija ili veliki uticaj indukovanih smetnji), 4) ambijentalne uslove rada (dan, noć, povećanje temperature, pritiska itd.). Nakon prihvata podataka i statusa, procesor u AM-u vrši obradu, arhiviranje, prikaz rezultata, a potom, ako je to potrebno, generiše upravljačke signale kojima se vrši povratno dejstvo na proces. Kod ovakvog pristupa procesor je uglavnom zauzet obavljanjem velikog broja U/I aktivnosti na nivou direktnog a ne sistemskog upravljanja, tako da odziv može da postane kritičan sa aspekta vremena izvršenja, što je posebno važno kad sistem radi u realnom vremenu.

Kod strukture sa Slike 4 b), između procesa i AM-a ugrađuje se senzor sa ugrađenom inteligencijom. Ovakvom koncepcijom moguće je ostvariti autonomnost u upravljanju i distribuiranu obradu. Na ovaj način procesor AM-a se oslobađa sledećih aktivnosti:

- a) direktnog upravljanja radom senzora,
- b) direktnog generisanja i potpune ili delimične kontrole povratnog dejstva.

S obzirom da pametni senzor u većem broju slučajeva generiše digitalni a ne analogni izlaz, to je i odnos

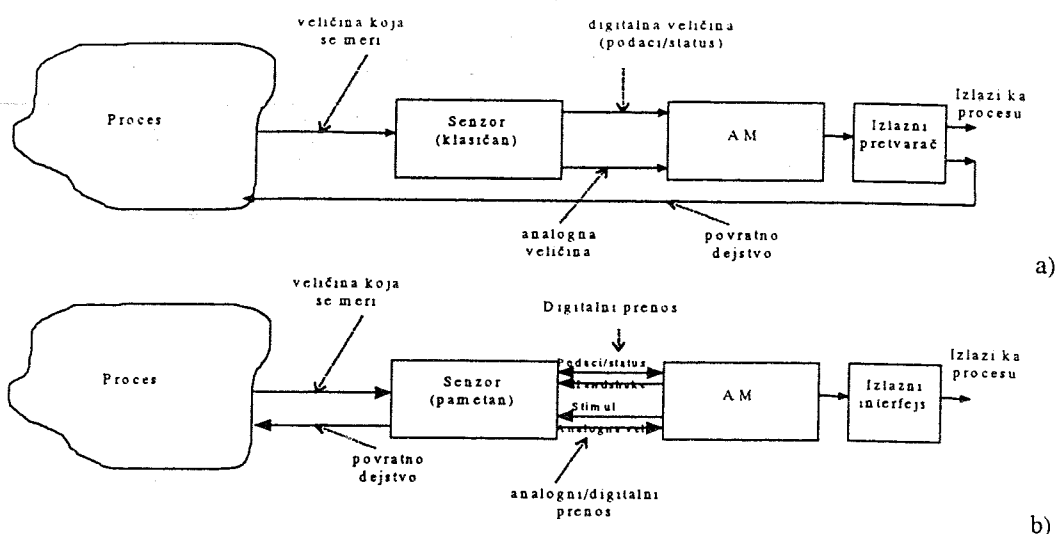
ugrađenog hardvera za analogno i digitalno procesiranje u AM-u promenjen. Naime, broj analognih ulaza je smanjen, a to znači da je i broj upravljačkih signala redukovano. Kod ovakve koncepcije postoji mogućnost da procesor AM-a izda komandu senzoru za obavljanje specifičnog zadatka, recimo statističke obrade 1000 prihvaćenih vrednosti, automatskog podešavanja mernog opsega, anuliranje ofseta, podešavanje nule, linearizacije i dr. Nakon prihvaćene komande i obavljene akcije, senzor predaje podatke AM-u u analognom ili digitalnom obliku. Digitalni prenos se obično ostvaruje ugradnjom odgovarajućeg električnog interfejsa (RS232, RS485 i dr.) i korišćenjem neke od standardnih *Handshake* procedura.

U fazi projektovanja strukture sistema sa distribuiranom inteligencijom, sa Slike 4 b), projektant mora da donese sledeće odluke:

a) koje funkcije i zadatke treba da obavi procesor u AM-u, a koje senzor;

b) na koji način i koje funkcije i zadatke procesora AM-a i senzora treba implementirati hardverski, a koje softverski.

Obično, u pametnom senzoru koji ima digitalni izlaz, hardverski se implementira upravljačka jedinica (*Control Unit*), staza podataka (*Data Path*) sa relativno malim brojem internih registara za privremeno čuvanje podataka u toku obrade, i resursi specifične namene, kao što su: pojačavači sa fiksnim pojačanjem, A/D konvertor (obično sa prekomernim uzorkovanjem), izvor referentnog napona i struje, logika za podešavanje ofseta napona i struje, logika za linearizaciju, logika za digitalni prenos podataka i izlazni pojačavač [4, 5, 6]. Pametni senzori se realizuju sa analognim, digitalnim, ili analognim plus digitalnim izlazima. Kod pametnih senzora sa analognim izlazima kondicioner čine operacioni pojačavači sa fiksnim i programabilnim pojačanjem, izvori referentnog napona, multiplekseri za izbor ulaznog signala i izlazni naponski ili strujni stepeni. Upravljačka logika, koja je sastavni deo kondicionera, obično se realizuje kao konačni automat. Funkcije koje se obavljaju mogu biti: merenje ulazne veličine, automatsko biranje mernog opsega, podešavanje nule i linearizacija karakteristika senzora. Kod pametnih senzora sa digitalnim izlazima stazu podataka čine: analogni ulazni pojačavač i filter, kolo za uzorkovanje i držanje, A/D konvertor, veći broj internih registara za privremeno pamćenje podataka, ALU i interfejs logika za spregu sa AM-om. Upravljačka jedinica se obično realizuje kao konačni automat, mikrokontroler ili procesor RISC tipa. Funkcije koje obavlja senzor sa digitalnim izlazom su: procena merene veličine, automatsko biranje mernog opsega i pojačanja, podešavanje nule, statistička obrada, pamćenje podataka, predaja podataka AM-u i prijem podataka i komandi od AM-a po unapred definisanoj *handshake* proceduri. Deo strukture senzora je i elektronika za generisanje povratnog dejstva na proces. Obično, ovu elektroniku čini veći broj lečeva, D/A konvertori, razna interfejs kola, pretpojačavači i izlazni naponski ili strujni pojačavači.



Slika 4. Merno-informacioni sistem sa aspekta distribucije inteligencije, a) klasičan sistem - sa nedistribuiranom obradom, b) sistem sa distribuiranom obradom i pametnim senzorom

### 3.1 Prednosti distribuirane inteligencije

Iz prethodnog izlaganja evidentne su značajne prednosti uvođenja lokalne pameti. One se mogu izložiti kroz nekoliko tačaka.

1) Upravljačka jedinica senzora preuzima veći broj funkcija koje je, kod klasičnih sistema, obavljao procesor AM-a. Na ovaj način procesoru AM-a prepušteno je da obavlja kompleksnije funkcije koje se odnose na rad sistema, posebno sa aspekta integralne pouzdanosti u radu i sposobnosti za upravljanje radom u realnom vremenu.

2) Procesor senzora je sada bliži procesu i ima izvedenu mogućnost direktnog upravljanja hardverom koji je u sprezi sa procesom. Na ovaj način moguće je prikupiti veći broj dijagnostičkih podataka o stanju/statusu procesa i, u kodiranoj formi, predati ih procesoru AM-a. Procesor AM-a, na osnovu primljenih dijagnostičkih podataka, vodi evidenciju o stanju svakog senzora i blagovremeno preduzima akcije kada ustanovi da može doći do kvara u sistemu.

3) Senzor obavlja automatsko merenje i korekciju grešaka koje proističu usled promena karakteristika senzorskog elementa. Greške se mogu javiti usled strujnog ili naponskog ofseta, vremenskog ili temperaturnog drifta, nelinearnosti prenosnih karakteristika, starenja materijala i dr. Ugrađena programska podrška u pametnom senzoru treba da obezbedi periodično testiranje ispravnosti rada, kao i funkciju rekalkibracije. Nove kalibracione konstante se obično određuju tabelarno ili izračunavanjem.

4) Prenos digitalnih podataka između pametnog senzora i AM-a je standardizovan, kako u smislu definicije električnog interfejsa, formata poruka, tako i protokola po kome se vrši razmena poruka. Primeri ovih standarda su VXI, IEEE488, CAMAC, PFOFIBUS i dr [7,8].

5) Činjenica da se razmera podataka između pametnog senzora i AM-a obavlja po nekom od standardizovanih protokola, ukazuje na to da senzor može da preda i primi podatke i komande. Komande koje prima odnose se na samotestiranje, autokalibraciju, eliminaciju određenog senzora u slučaju kvara, izbor diferencijalnog umesto asimetričnog ulaza, izbor koeficijenata filtera, programiranje pojačanja i dr.

6) Svakom pametnom senzoru se može dodeliti grupna ili individualna adresa koja ga na jedinstven način identifikuje. Ovakvim pristupom obezbeđuje se vezivanje pametnih senzora sa procesorom AM-a u različite topologije, koje mogu biti: tačka ka tački, zvezda ili višetačkasta.

### 3.2 Implementacija inteligencije

Po identifikaciji aplikacija pogodnih za distribuiranje inteligencije, projektant mora odrediti odgovarajući metod implementacije inteligencije. Pri tome se mora dati odgovor na osnovno pitanje: Gde je pogodnije, sa stanovišta inteligencije, implementirati inteligenciju: u pametnom senzoru, procesoru AM-a ili izvršiti balans raspodele inteligencije? Hijerarhijski posmatrano, sve zadatke koji se odnose na merenje ulazne veličine i generisanje povratnog dejstva prema procesu, sa današnjeg aspekta razvoja poluprovodničke tehnologije, pogodnije je implementirati u pametnom senzoru. Sa druge strane, zadatke koji se odnose na funkcionisanje sistema kao celine, njegov integritet, pouzdanost i dr., treba implementirati u AM-u. Sa stanovišta realizacije sistema, mogućnosti su dosta brojne. Upravljačke jedinice pomenutih gradivnih blokova mogu se zasnivati na konačnim automatima realizovanim pomoću SSI, MSI ili VLSI kola, uz pomoć kola po porudžbini (obično ASIC tipa), kao i komercijalno raspoloživim mikroracunarima, mikrokontrolerima i specijalizovanim računarskim sistemima. Svaki pristup ima dobre i loše strane. Naime, često se mora praviti kompromis između cene, gabarita sistema, snage obrade, memorijskog prostora i U/I mogućnosti.

#### A. Implementacija inteligencije u senzoru

Pametni senzori se danas uglavnom implementiraju kao ASIC kola (aplikaciono specifična integrisana kola), kod kojih se upravljačka jedinica realizuje kao konačni automat, a stazu podataka čine analogna i digitalna interfejs-kola (programabilni pretpojačavači, multiplexer, kolo za uzorkovanje, A/D konvertor, izvori referentnog napona, digitalni filteri, ALU jedinica, D/A konvertori, komunikacioni kontroleri, izlazni stepeni i dr). U najvećem broju slučajeva ovakva rešenja karakterišu se potpunom autonomnošću u radu, mogućnostima za autokalibraciju, samotestiranje i ratiometrijsko određivanje merene veličine. Razvoj pametnih

senzora na bazi ASiC kola je ekonomski isplativ samo kod velikih serija, s obzirom na relativno dug period razvoja i velika ekonomska ulaganja.

Drugo rešenje implementacije inteligencije kod pametnih senzora ogleđa se u ugradnji mikrokontrolera. Veliki broj proizvođača mikrokontrolera, kao što su *Texas Instruments* [9], *Hitachi* [10], *NEC* [11], *Microchip* [12] i dr., realizuje danas mikrokontrolere na bazi modularne nadgradnje. Suština ovakvog pristupa sastoji se u sledećem: oko jezgra sistema, koje čini CPU jedinica (4-, 8-, 16- ili 32-bitna), dograđuje se memorijski i U/I podsistem. Memorija može biti PROM, UV EPROM ili EEPROM, kapaciteta od 2 kB do 32 kB, ili RAM, kapaciteta od 128 B do 8 kB. U/I podsistem čini: nekoliko tajmera i brojača, "pas-čuvar" (*watchdog*) tajmer, paralelni i serijski U/I interfejs, *one-slope* višeulazni A/D konvertori, D/A konvertori, LCD drajver, PWM (*Pulse Width Modulation*) stepen i dr. Jedna od ključnih karakteristika ovih mikrokontrolera je izbor načina rada sa smanjenom potrošnjom. Ova osobina je od izuzetne važnosti kada se realizuju udaljeni pametni senzori sa baterijskim napajanjem i mikropotrošnjom (*Micropower Remote Data Acquisition System*). Mikropotrošnja može da se postigne postavljanjem određenih U/I blokova u pasivno (*idle*) stanje, promenom taktne frekvencije u opsegu od  $f_{max}$  do  $f_{min}$  ( $f_{min}=32$  kHz) i operativnošću u opsegu promene napajanja od 2,7 V do 6 V (*Low Power Consumption*).

I pored evidentne prednosti koje se mogu ostvariti ugradnjom odgovarajuće programske podrške, osnovni nedostatak ovakvog pristupa ogleđa se u nemogućnosti direktne sprege kontrolera sa poluprovodničkim senzorskim elementom. Naime, potrebno je ugraditi odgovarajući analogni interfejs koji bi obavljao funkcije bloka *Pretvarački element* i, delimično, bloka *Element za kondicioniranje*. Ovakva se koncepcija danas, uglavnom koristi kada se pametni senzor realizuje kao hibridno kolo i kada nije potrebna masovna serijska proizvodnja.

### B. Implementacija inteligencije kod AM-a

Da bi detaljnije ukazali na problem implementacije inteligencije u AM, nephodno je sagledati koje sve zadatke treba da obavi AM. Zadaci AM-a su sledeći:

- 1) Prihvatanje analognih ulaznih signala amplitudno-, frekventno- ili fazno moduliranih, koji su strujnog ili naponskog, simetričnog ili asimetričnog oblika.
- 2) Opciono, obezbeđivanje galvanskog razdvajanja ulaza od elektronike AM-a. Ostvaruje se izolacionim pojačavačem na principu opto-, transformatorske- ili kapacitivne sprege.
- 3) Prihvatanje digitalnih signala. U najvećem broju slučajeva, ulazni stepen se realizuje kao opto-sprežni. Izlazi opto-sprežnog pretvarača su električno kompatibilni sa paralelnim i serijskim portovima procesora.
- 4) Eliminacija napona na zajedničkim krajevima (bruma).
- 5) Biranje odgovarajućih analognih ulaza korišćenjem MUX-a "k na 1".
- 6) Pojačanje ulaznog signala. Ostvaruje se programabilnim pojačavačem. Signal na izlazu pojačavača treba da bude prilagođen opsegu pune skale A/D konvertora.

7) Uzorkovanje i držanje. Kod sporo promenljivih amplitudski moduliranih veličina nije potrebno implementirati ovu funkciju.

8) A/D konverzija. Vršiti se konverzija ulazne veličine u broj.

9) Filtriranje. Ugradnjom banke filtara vrši se razdvajanje spektralnih komponenti frekventno moduliranog ulaznog signala.

10) Uobličavanje frekventno moduliranog ulaznog signala.

11) Simultano merenje frekventno moduliranog signala.

12) Konverzija fazno moduliranih signala u amplitudno- ili impulsno širinski modulirane signale.

13) Prihvatanje impulsno širinski moduliranih signala i merenje faktora popune.

14) Prihvatanje izmerenih podataka od strane procesora AM-a, u paralelnom obliku (čita se stanje brojača ili izlaza A/D konvertora).

15) Obrada rezultata u digitalnom obliku (digitalno filtriranje, provera ulazne veličine u odnosu na zadate pragove, statistička obrada, arhiviranje i dr.).

16) Prikaz rezultata. Uključuje vizuelizaciju procesa koji se nadgleda, kao i zvučno i svetlosno upozoravanje.

17) Sprega sa procesorima na nižem i višem nivou hijerarhije.

18) Generisanje izlazne veličine koja predstavlja povratno dejstvo prema procesu.

19) Sofisticiranije funkcije (automatsko biranje mernog opsega, automatsko podešavanje nule, eliminacija naponskog i strujnog ofseta, racionometrijsko merenje, samotestiranje i dr.).

20) Protočna obrada po više kanala istovremeno.

Danas su najbrojniji AM-ovi koji se koriste za prihvatanje analognih, amplitudski moduliranih signala. Obično, kod ovakvih tipova AM-ova broj digitalnih ulaza koji se prihvataju, ograničen je na 2 do 3. Shodno potrebama tržišta, proizvođači integrisanih kola su protekle decenije razvili veći broj monolitnih AM-ova za prihvatanje analognih, amplitudski moduliranih ulaznih signala. Periferijski analogni akvizicioni modul AD7581 / SDM862 proizvod firme Analog Device [13] / Burr Brown [14] Periferijski analogni akvizicioni modul se koristi kao periferija procesora u bloku obrade sa *Slike 1*, kojom se direktno upravlja od strane procesora.

Programabilni periferijski akvizicioni modul ML2200 firme Micro Linear [15] ima sledeću ključnu karakteristiku: njegovu strukturu čine dve jedinice: staza podataka (MUX, S/H & A/D, RAM za podatke, U/I port) i upravljačka jedinica (sekvencer, instrukcioni RAM), što ga čini programabilnim. Naime, procesor u bloku obrade izdaje komandu koja se implementira od strane upravljačke logike, obavlja odgovarajuće zadatke i predaje rezultat. Komande se odnose na konfigurisanje sistema u smislu selekcije tipa ulaza (simetričan ili asimetričan), broja bitova u konverziji i dr.



Struktura autonomnog akvizicionog modula tipična je za realizaciju u obliku ASIC kola, kakvi su proizvodi firme *National Instrumentation* [16]. Sistem se koristi za prihvatanje kako analognih, tako i digitalnih veličina. Radom sistema upravlja ugrađeni računar. Ugrađeni računar može biti 8-, 16- ili 32-bitni, tipa mikrokontroler, SBC, DSP, PC ili specijalno projektovano integrisano kolo.

Protočni autonomni akvizicioni modul takođe omogućava implementaciju svih funkcija bloka obrade, sa tom razlikom što je moguće realizovati istovremenu protočnu obradu većeg broja signala sa različitih ulaza, bez opasnosti od pojave hazarda u toku obrade. Hazardi se mogu javiti zbog zavisnosti po podacima, upravljanja i korišćenja resursa. Arhitekture ovakvih akvizicionih modula su tipične za višenitne (*multithread*) mašine [17].

### Zaključak

Kao rezime može se reći sledeće: Distribucijom inteligencije u memnom informacionom sistemu, tj. ugradnjom lokalne pameti u senzor, dobija se samostalna upravljačka jedinica, a blok obrade, tj. procesor AM-a, oslobađa velikog broja relativno primitivnih operacija koje se odnose na proces merene veličine. Svakom senzoru se dodeljuje jedinstvena fizička adresa, a to znači da se senzori mogu vezivati na proizvoljan način, a ne grupisati po njihovoj funkcionalnosti. Procesor AM-a može od senzora pribavljati i dijagnostičke a ne samo podatke o merenoj veličini. To omogućuje blagovremeno preduzimanje akcija, tj. predikciju otkaza. U slučaju neke hazardne situacije senzor može da inicira prenos hitne poruke ka procesoru AM-a, i da zahteva brzo opsluživanje, recimo u nekoj alarmnoj situaciji.

Postojeći načini implementacije distribuirane pameti, bilo da se radi o projektovanju kola po narudžbini ili ugradnji komercijalno raspoloživih mikroprocesora ili mikrokontrolera, omogućuju da se sve nabrojane prednosti u smislu funkcija, efikasno implementiraju po isplativoj ceni.

U svetu se danas, takođe, uvode standardi u komunikacijama, odnosno razmeni podataka između jedinica memnih informacionih sistema. Najpoznatiji standardi su VXI, IEEE488, CAMAC, PFOFIBUS i dr.

### Literatura

- [1] Nachtigal C.L. "Smart Sensors Intelligent Transducers and Transmitters" pp. 392-400 Ed. By Nachtigal C.L. Instrumentation and Control, Fundamentals and Applications, Wiley-Interscience Pub. New York, 1990
- [2] Borney G.C. *Intelligent instrumentation: Microprocessor Applications in Measurement and Control*, Englewood Cliffs, NJ: Prentice Hall, 1985,
- [3] *Data Acquisition Handbook*, National Semiconductor, Santa Clara, CA, USA, 1977,

- [4] Udrea, J. Gardner. *Design of a Silicon Microsensor Array Device for Gas Analysis*, Microelectronics Journal, No. 27, 1996, pp. 449-457
- [5] P. Brokaw, *A Monolithic Conditioner for Thermocouple Signals*, IEEE Journal of Solid State Circuits, Vol. 18, No. 6, 1983, pp. 707-716
- [6] Malcovati, C. A. Leme, P. O'Leary, F. Maloberti, H. Baltes, *Smart Sensor Interface with A/D Conversion and Programmable Calibration*, IEEE Journal of Solid State Circuits, Vol. 29, No. 8, 1994, pp. 963-966
- [7] Heming, *Bus Systems, Sensors and Actuators A*, No. 25-27, 1991, pp. 109-113
- [8] Schwaite, *Progress in Fieldbus Developments for Measuring and Control Applications*, Sensors and Actuators A, No. 25-27, 1991, pp. 115-119
- [9] Texas Instruments, *MSP430 Family, Architecture User's Guide and Module Library*, Austin, U.S.A., 1995
- [10] Hitachi, *H8/3048 Single Chip Microcomputer - Overview*, Japan, 1994
- [11] NEC, *Single-Chip Solutions with 4/8/16-bit Microcontrollers*, Japan, 1995
- [12] Microchip Technology Inc., *PIC 14000*, Chandler, Arizona, U.S.A., 1996
- [13] Analog Devices, *Application Reference Manual*, Norwood, MA, U.S.A., 1993
- [14] Burr Brown, *Mixed Signal Products*, Tuscon, Arizona, U.S.A., 1996/97
- [15] Micro Linear, *Semi-Standard Analog*, San Jose, CA, U.S.A., 1990
- [16] National Instrumentation, *Instrumentation Reference and Catalogue*, Austin, Texas, U.S.A. 1996
- [17] Moore, S. W., *Multithread Processor Design*, Kluwer Academic Pub., Dordrecht, Netherlands, 1996

**Abstract** - The concept of measuring-information system from aspect of distributed intelligence is described in this paper. The global structure of the measuring-information system is considered. Special attention is paid to intelligence distribution. Benefits of distributed in respect to non-distributed intelligence are enumerated. Some methods for implementation of intelligence into measuring-information system are considered, too.

### Measuring-information system with distributed and non-distributed intelligence

Saša Ristić, Mile Stojčev

## REALIZACIЈA SPEKTROFOTOMETRA POMOĆU MIKORAAČUNARA

P.Hinić, Z.Babić, *Elektrotehnički fakultet Banja Luka* ;

M.Baroš, B. Ivanović, Lj. Grbić, *MDP Čajavec-Holding Banja Luka*

Sadržaj - U radu je prikazana realizacija savremenog spektrofotometra sa jednim mlazom, zasnovana na mikroraačunaru sa procesorom 80286. Primjena digitalnog hardvera, ugradnja analognih i digitalnih filtara, te 16-bitna floating-point aritmetika omogućili su brzo i precizno mjereje transmisije, ekstinkcije i koncentracije. Podešavanje nule i kalibracija su potpuno automatizovani. Dimenzije uređaja su smanjene, a rukovanje pojednostavljeno. Rezultati mjerenja se prikazuju na dvorednom alfanumeričkom displeju i, opcionalno, štampaju na mini-štampaču. Namjena uređaja je analiza uzoraka u medicini, agronomiji, prehrambenoj i hemijskoj industriji, itd...

koja prođe kroz referentni uzorak (npr. destilovanu vodu). Taj odnos se naziva transmisija. Pored ove veličine, računa se ekstinkcija kao negativan logaritam transmisije, te koncentracija kao produkt ekstinkcije i faktora, do kojeg se dolazi putem kalibracije ili unosom vrijednosti preko tastature.

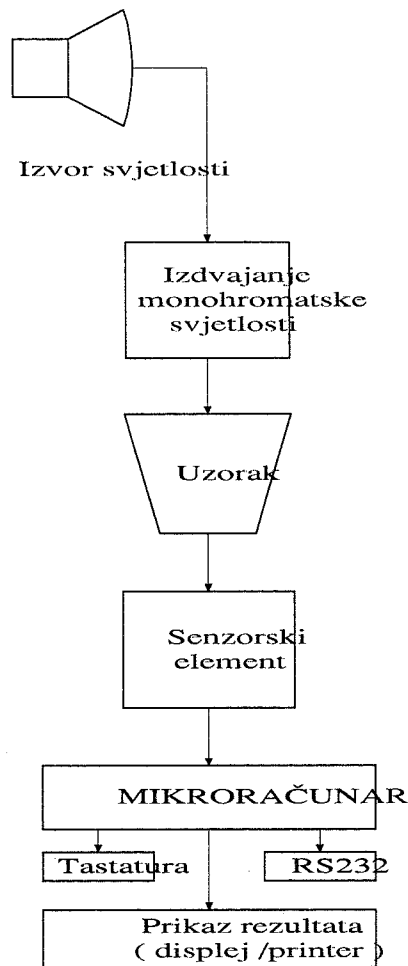
### 1. UVOD

Spektrofotometri spadaju u grupu složenih elektronsko-optičkih sistema. Namjena im je ispitivanje hemijskog sastava neke materije (rastvora), i kvantitativno mjerenje pojedinih komponenti koje učestvuju u izgradnji ispitivanog uzorka. Principi rada su poznati od davnina. Kroz uzorak se propušta monohromatska svjetlost, a kako samo određene komponente apsorbiraju datu monohromatsku svjetlost, na osnovu stepena apsorpcije se zaključuje o prisustvu te komponente u uzorku. Davno prije, posmatranja su vršena golim okom. Razvojem tehnologije, posebno optike i elektronike, spektrofotometri se modernizuju i postaju sve jednostavniji za rukovanje. Primjenjuju se svuda: u medicini, biologiji, agronomiji, prehrambenoj, hemijskoj, naftnoj i drugim granama industrije.

### 2. METODA MJERENJA

Pojednostavljena blok šema spektrofotometra sa jednim mlazom prikazana je na slici 1. Iz izvora svjetlosti se emituje širokopoljasni svjetlosni snop, iz kog se na optičkom sistemu izdvaja samo određena komponenta. Za to služe optički filtri koji propuštaju uzak pojas svjetlosti, ili monohromator (optička prizma) koji izdvaja još užu spektralni opseg. Ovako dobivena monohromatska svjetlost se propušta kroz rastvor ispitivane materije. Dio neapsorbirane svjetlosti pada na senzor, gdje se pretvara u električnu veličinu. Mjerenjem ovog neapsorbiranog dijela svjetlosti određene talasne dužine, utvrđuje se stepen prisustva neke materije u ispitivanom uzorku.

Metoda mjerenja se zasniva na poređenju neapsorbiranog dijela monohromatske svjetlosti koja prođe kroz ispitivani uzorak sa istom monohromatskom svjetlošću



S1.1 Blok šema spektrofo

### 3. REALIZACIЈA

Uređaj se sastoji od dva bloka: optičkog i elektronskog. Izvor svjetlosti i detektor su širokopoljasni, tako da

obezbjeduju upotrebu instrumenta u laboratorijskim i industrijskim uslovima. Jednostavnija varijanta, namijenjena za široku upotrebu, realizovana je sa optičkim filtrima.

Primjena mikroračunara u realizaciji spektrofotometra omogućila je da se usavrši mjerna metoda kod koje se koristi isti svjetlosni put, odnosno isti detektor, za referentnu i mjernu komponentu. Kod ove i sličnih metoda, osnovni problem je bio podešavanje nulte vrijednosti instrumenta i referentne ekstinkcije, od čega je uveliko zavisila tačnost mjerenja. Ova podešavanja su komplikovala i rukovanje mjernim sistemom, jer je bilo neophodno podešavanje više potenciometara. Sada se sva podešavanja obavljaju softverski.

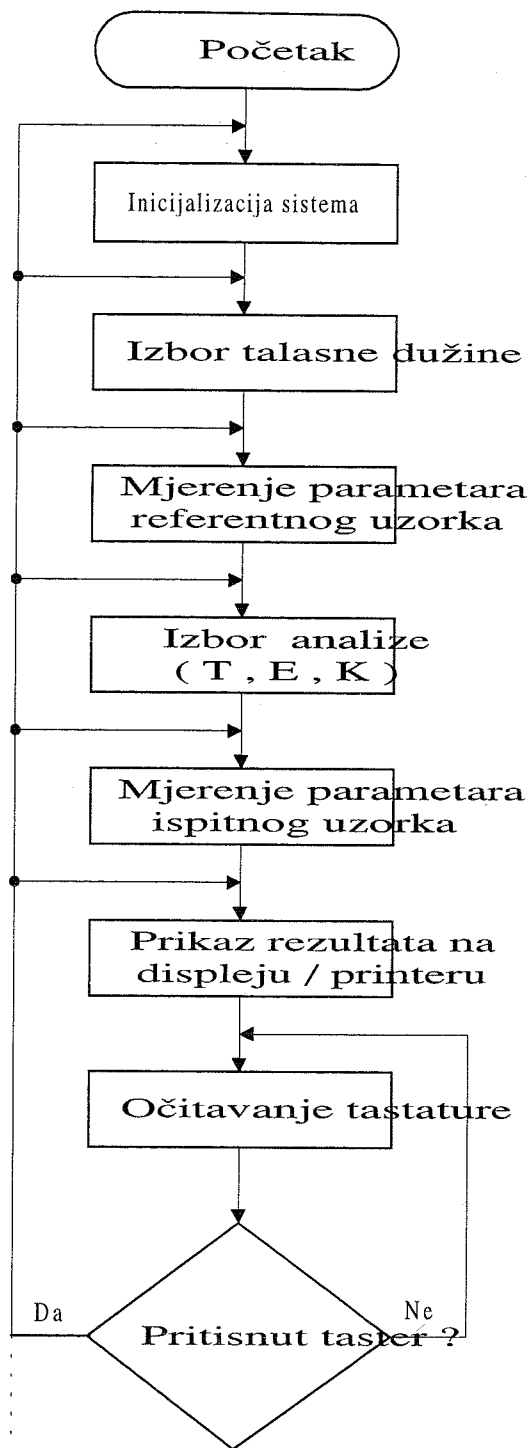
Arhitektura ugrađenog mikroračuna zasnovana je na procesoru 80286. Na jedinstvenoj ploči dimenzija 210x205 mm, u četveroslojnoj štampi, objedinjen je analogni i digitalni dio za mjerenje i analizu signala. Signal sa senzora prolazi kroz pojačavače i aktivne filtre, a za njega se vrši njegova A/D konverzija i digitalna obrada. Kontrola procesa se vrši preko tastature sa 24 tipke, a rezultati mjerenja se prikazuju na dvorednom alfanumeričkom displeju i, opcionalno, na mini-štampanju.

#### 4. PROGRAMSKA PODRŠKA

Mjerenje je u potpunosti automatizovano, što znači da su sva podešavanja pod kontrolom softvera. Neki od osnovnih koraka su: podešavanje talasne dužine, nulovanje, kalibracija, podešavanje referentne vrijednosti, mjerenje nepoznatog uzorka, štampanje izvještaja. Kroz svaki od koraka program vodi korisnika postavljajući upite, i ispitujući odgovore. Moguće je odabrati za prikaz jednu od tri veličine: transmisiju, ekstinkciju ili koncentraciju. U svakoj fazi mjerenja moguće je, pritiskom na odgovarajuću tipku na tastaturi, ponovo izvršiti nulovanje, kalibraciju, promijeniti talasnu dužinu, ili vrstu mjerenja. Dijagram toka programa spektrofotometra prikazan je na slici 2.

Primjena savremenih metoda digitalne obrade signala povećala je tačnost i pouzdanost mjerenja. Posebno je vođeno računa o odbacivanju parazitarne komponente, takozvane struje mraka, koja nepovoljno utiče na tačnost mjerenja.

Svi proračuni su rađeni u floating-point aritmetici, sa 16-bitnom mantisom i 8-bitnim eksponentom. Rezultati mjerenja se prikazuju na dvorednom alfanumeričkom displeju i, ako je potrebno, štampaju na mini-štampanju, sa četiri značajne dekadne cifre.



Predvidjene funkcije taster uslovljavaju povratak na ranije tačke programskog toka

Sl.2 Dijagram toka programa z

## 5. ZAKLJUČAK

Prikazan je nov način realizacije spektrofotometra sa jednim mlazom. Za realizaciju je upotrebljen mikroracunar sa objedinjenim analognim i digitalnim dijelom na istoj ploči, tako da su dimenzije cijelog uređaja jako smanjene. Primjena mikroprocesora i metoda digitalne obrade signala povećala je pouzdanost i tačnost mjerenja transmisije, ekstinkcije i koncentracije. Sva podešavanja su potpuno automatizovana, tako da je rukovanje uređajem veoma pojednostavljeno. Uređaj je namijenjen za primjenu u laboratorijskim i industrijskim uslovima.

## LITERATURA

- [1] C. William Gear, *Computer Organisation and Programming*, McGraw Hill Book Company, 1980
- [2] Samuel C. Lee, *Microcomputer Design and Applications*, Academic Press, New York, 1977
- [3] W. G. Driscoll, W. Vaughan, *Handbook of Optics*, McGraw-Hill Book Company, 1978
- [4] T.R.P. Gibb, *Optical Methods of Chemical Analysis*, McGraw-Hill Book Company, Inc.

- [5] P. Hinić, Z. Majkić, S. Talić, M. Hinić, "Nova generacija spektrofotometara", *Informatika '85*, Nova Gorica, 1985
- [6] Z. Majkić, P. Hinić, "Nova generacija spektrofotometara, mikroprocesorski sistem  $\mu$ P8085-UPI8741", *MIPRO '87*, Opatija, 1987

Abstract - This paper presents a new method of single-beam spectrophotometer design and realization. The architecture is based on microcomputer, with both analog and digital part on the same board. Therefore, spectrophotometer dimensions are decreased significantly. The operations are simplified, including automatic dark current compensation, zero setting, and so on. Methods of digital signal processing and floating-point arithmetic with 16-bit mantissa and 8-bit exponent, gives increased instrument accuracy.

## REALIZACIJA SPEKTROFOTOMETRA POMOĆU MIKRORAČUNARA

P. Hinić, Z. Babić, M. Baroš, B. Ivanović, Lj. Grbić

eracija  
1985  
metara,  
O '87,

## UTICAJ PROPADA NAPONA NA STABILNOST RADA REGULISANOG POGONA

R. Jevremović, V. Katić, R. Jović

Fakultet tehničkih nauka-

Institut za energetiku i elektroniku, Novi Sad

e-beam  
cture is  
part on  
ons are  
plified,  
setting,  
oating-  
ponent,

**Sadržaj:** U radu se ukazuje na pojavu propada (kratkotrajnog smanjenja) napona u mreži, i to na svim naponskim nivoima. Propadi napona izazivaju smetnje i poremećaje u radu regulisanih pogona upravljanih uređajima industrijske (energetske) elektronike. Predlaže se unapređenje regulative o dopuštenim propadima napona primenom CBEMA krivih. Ove pojave registrovane su na više mernih mesta, a autori daju primer fabrike "Lepenka" iz Novog Kneževca.

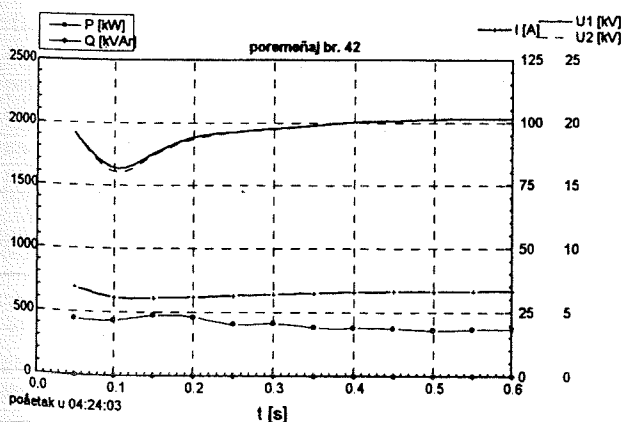
### 1. UVOD

Pitanje kvaliteta električne energije postaje sve značajnije iz više aspekata. Sa aspekta potrošnje propisuju se strožiji uslovi, jer se koriste uređaji koji za normalan rad zahtevaju kvalitetnu električnu energiju. S druge strane koriste se potrošači i uređaji, koji unose nelinearnosti u energetsom sistemu, a to znači direktno utiču na kvalitet električne energije.

Pod pojmom kvaliteta električne energije podrazumevaju se različiti činioci, a pre svega:

- pouzdano (kontinualno) napajanje, odnosno sigurnost, pouzdanost i neprekidnost napajanja,
- kvalitetan napon, što obuhvata pre svega fizički oblik napona i oscilacije efektivne vrednosti napona u dinamičkom režimu.

Kvalitet električne energije sa aspekta pouzdanosti i sigurnosti obezbeđuje se tokom projektovanja, izvođenja električne mreže, ugradnjom kvalitetne opreme. Fizički oblik napona podrazumeva da je napon sinusnog oblika i nema značajnih odstupanja. Zbog nelinearnih potrošača (invertori, ispravljači i sl.) mogu se javiti viši harmonici i subharmonici.



Sl. 1. Dijagram merenih veličina za kratkotrajan poremećaj

Pored toga, a zbog rada elektrolučnih peći i uključenja motora velikih snaga može se dodatno pojaviti i fliker. Moguće su i druge deformacije napona, kao što su impulsi, tranzijenti i sl.

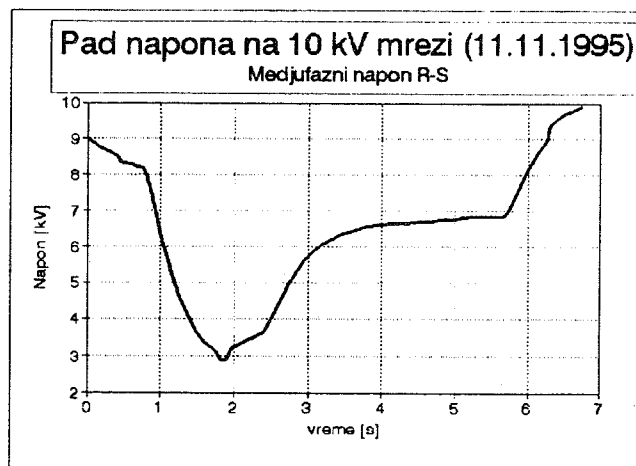
Međutim, za rad regulisanog pogona najozbiljnije negativne efekte imaju kratkotrajni propadi napona. Pod tim se podrazumevaju kratkotrajne promene efektivne vrednosti napona od  $0,1 \div 0,9 U_n$ .

Cilj ovog rada je da ukaže na svu ozbiljnost ovog problema, sa kojim se inženjeri u praksi često susreću. Prikazani su rezultati merenja i data je njihova statistička obrada. Predložene su krive tolerancije odstupanja napona, koje odgovaraju krivama za velike računare.

### 2. PROPADI NAPONA U MREŽI

Propadi napona u mreži, kao kratkotrajna pojava, su sve veći problem. U dosadašnjoj praksi ne postoji regulativa koja opisuje ove pojave kada one ne izazivaju smetnje i neželjene efekte. Našim standardom je dozvoljena tolerancija napona  $\pm 10\%$  u stacionarnom režimu. Međutim, proizvođači opreme energetske elektronike zahtevaju da napajanje bude u tolerancijama  $\pm 5\%$ . Sigurno je neophodno usaglašavanje između distributera, proizvođača i korisnika te opreme, da bi se obezbedila usaglašenost tolerancije napona.

Propadi napona nastaju u različito vreme, a isto tako njihovo trajanje može da bude od nekoliko perioda obično do 600 ms (30 perioda), a neki put i do nekoliko sekundi. U slučaju kraćih propada po pravilu ne proradi zaštita i posle se može uspostaviti normalno stanje. Takav primer je dat na sl.1. U ostalim slučajevima po pravilu nastaju zastoji u proizvodnom pogonu sa regulisanim elektromotornim pogonom. Na sl.2. dat je primer izuzetno velikog poremećaja napona po nivou i dužini trajanja, registrovan u Rafineriji Novi Sad.



Sl. 2. Dijagram merenih veličina za dugotrajan poremećaj

Uzroci nastajanja propada napona su različiti. Tu su pre svega mogući kratkotrajni zemljospojevi sa strujom zemljospoja ispod granične vrednosti. Druga pojava su takođe kratkotrajni kratki spojevi koji izazivaju prorade

APU-a, a isto tako propade napona može da izazove velika i brza varijacija opterećenja mreže.

Propade napona izaziva prvenstveno mreža. To se potvrdilo merenjima u fabrici "Lepenka", jer su propadi nastajali i u slučajevima kada fabrika nije radila.

Nivo smetnji, koje mogu izazvati propadi napona, zavise od nivoa smanjenja efektivne vrednosti napona i trajanja propada, ali i od osetljivosti potrošača.

### 3. MERENJE PROPADA NAPONA

Da bi se uočile pojave propada napona izvršeno je više merenja u proizvodnim pogonima različitog karaktera. Pri tome je korišćena šema kao na sl.3. Zbog potpune analize prate se naponi, struje u dve faze, kao i aktivna i reaktivna snaga.

Sačinjen je odgovarajući softver koji beleži sve propade napona van odabranog opsega (u ovom slučaju je to van  $\pm 5\%$ ). Takva snimanja traju najmanje 30 dana. Frekvencija merenja je 20 odbiraka u sekundi radi uočavanja propada napona u intervalu manjem od 0,1s.

U ovom radu dati su najinteresantniji rezultati merenja u DD Fabrika papira "Lepenka" iz Novog Kneževca. Snimanje je vršeno u intervalu od 45 dana i tada je uočeno 139 propada

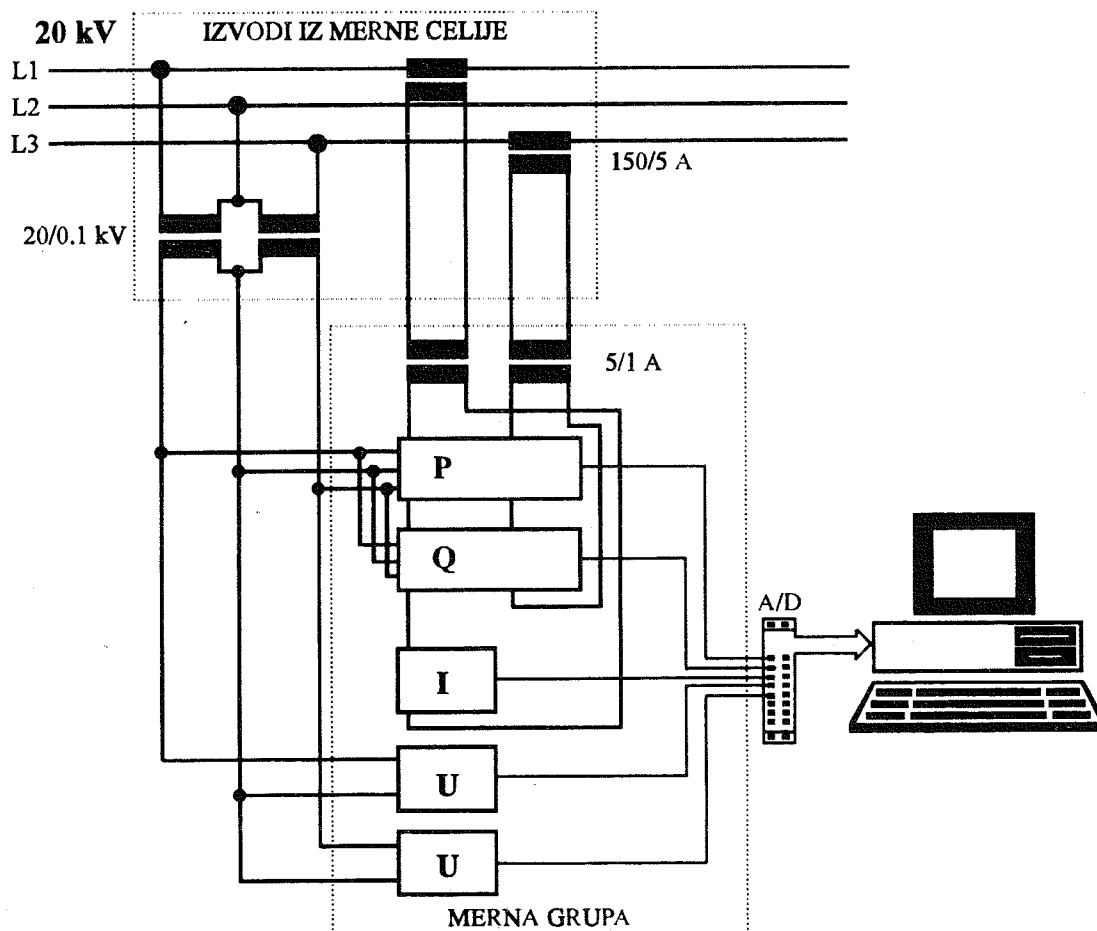
napona van opsega  $\pm 5\%$ . Od svih uočenih propada napona najveći deo je trajao u intervalu između 0,1s i 1s, ukupno 77,6%, a 19,2% je trajalo u intervalu kraćem od 0,1s.

Na sl.4 i 5. su prikazane promene napona, struje, aktivne i reaktivne snage tokom dva karakteristična propada. Vidi se da je u prvom slučaju (sl.4) napon pao sa 20 kV na ispod 15 kV u trajanju od oko 400 ms. U drugom slučaju (sl.5) propad je bio nešto blaži, ali se protegao na skoro 1 s.

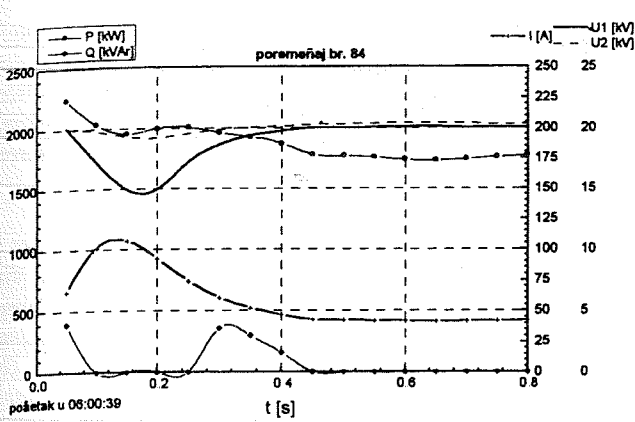
### 4. STATISTIČKA OBRADA REZULTATA MERENJA

Na osnovu izmerenih podataka od interesa su i statistički podaci o snimljenim pojavama poremećaja napona tokom dana i po osnovu nivoa promene napona. Na sl.6 je prikazan procentualni broj poremećaja u toku dana, odakle se može uočiti da je najveći broj poremećaja u noćnim i ranim jutarnjim satima. To se može objasniti povećanom vlažnošću izolatora u tom delu dana.

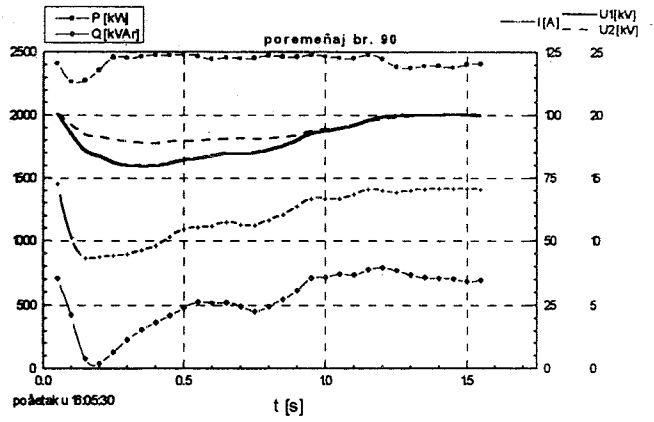
Na sl.7. je dat procentualni broj poremećaja u zavisnosti od nivoa propada napona. Pokazuje se da je kod otprilike 45% poremećaja propad napona bio u granicama do 10%, što zadovoljava naše standarde. Međutim, veći broj poremećaja (oko 55%) je izvan opsega koji zahteva naš standard.



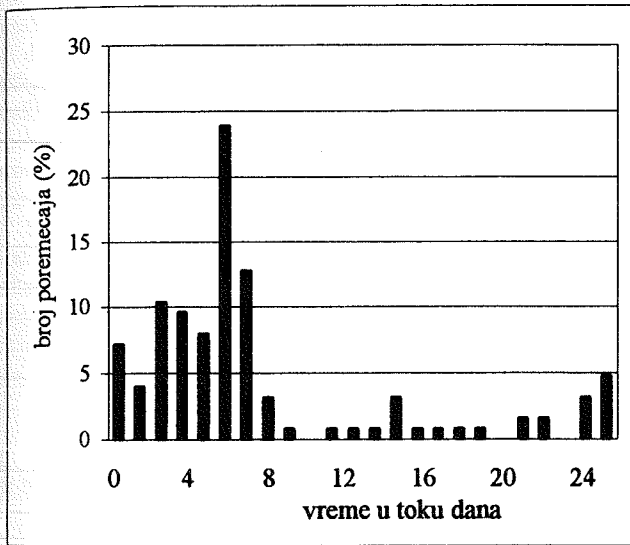
Sl.3. Šema merenja



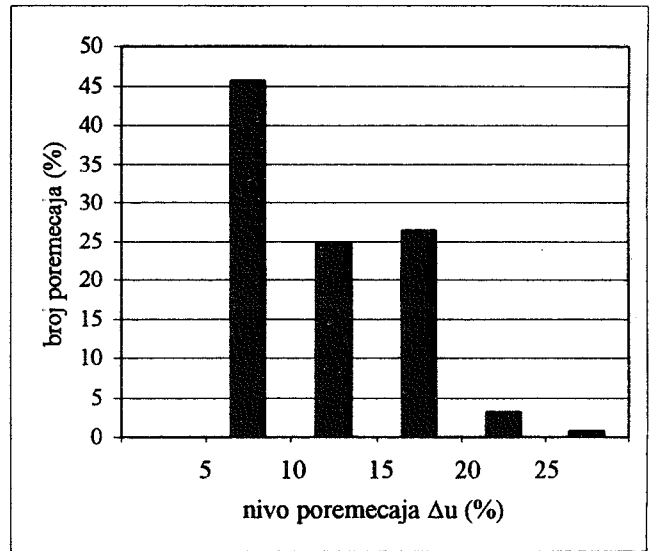
SI.4. Dijagram merenih veličina u jednoj fazi



SI.5. Dijagram merenih veličina u dve faze



SI.6. Statistika pojave poremećaja tokom dana



SI.7. Statistika minimalnih vrednosti napona za sve poremećaje

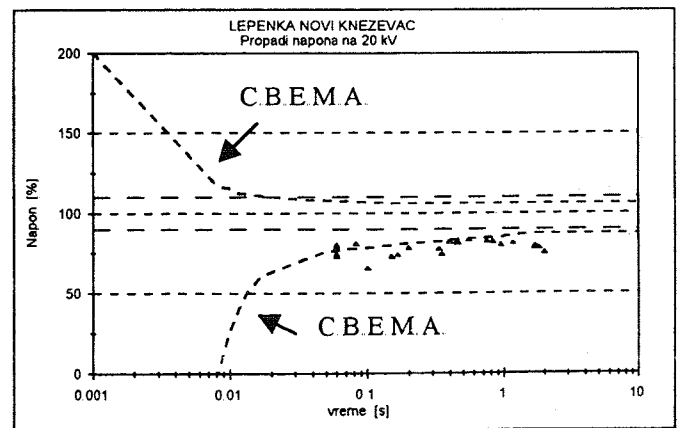
## 5. KRIVE TOLERANCIJE

U praksi postoje dozvoljene tolerancije napona za velike računare poznate kao C.B.E.M.A.- krive [1]. Ove krive, pored odstupanja efektivne vrednosti, uzimaju u obzir i trajanje propada. Pokazuje se da se ove tolerancije (uz manju korekciju) mogu primeniti i na druge potrošače. Ova preporuka može se potkrepiti rezultatima merenja u fabrici "Lepenka". Na sl.8. vidi se da propadi koji su uticali na rad pogona, po veličini i dužini trajanja nalaze van tolerancijske krive. Propadi napona, koji se nalaze unutar tolerancija nisu izazvali poremećaje u proizvodnji. Propadi napona koji utiču na rad pogona izazivaju indirektno materijalne štete u proizvodnji; povećan škart, smanjuje se obim proizvodnje i javljaju havarije pojedinih uređaja. Upotrebom uređaja energetske elektronike i primenom kvalitetnijih metoda upravljanja elektromotornim pogonima, ovi propadi napona mogu uticati na stabilan rad pogona.

## 6. ZAKLJUČAK

Ovim radom autori žele da ukažu na pojavu propada (kratkotrajnog smanjenja) napona, koja nije novijeg datuma,

ali koja izaziva zastoje u proizvodnji i povećan škart. Pojava propada napona u mreži nastaje pre svega zbog poremećaja u radu električne mreže i obično traje manje od 1s. Na osnovu statističkih podataka o učestanosti nastajanja, može se ukazati



SI.8. Propadi napona na 20 kV sabirnici u fabrici "Lepenka" Novi Kneževac

sa velikom verovatnoćom da se propadi javljaju noću posle 1 sat do 7 sati ujutru, i to na različitim naponskim nivoima (ali na visokonaponskom delu). U tom delu dana postoje uslovi za propade, jer je povećana rosa i vlažnost, odnosno mogućnost pojave kratkotrajnih zemljospojeva.

Kada se uoče pojave propada napona prvo rešenje treba tražiti u zahtevu za bolje održavanje mreže (popravke i čišćenja izolatora i sl.), u podešavanju zaštite, ali se pri tome ne sme ugroziti stabilnost i pouzdanost pogona. Autori smatraju rešavanje ovog problema izuzetno važnim, pa se preporučuje dalje istraživanje u tom pravcu.

## 7. LITERATURA

[1] F. Martzlott, T. Gruzs: "Power Quality Site Surveys: Facts, Fiction and Fallacies" *IEEE Trans on Industry Applic.*, vol 24 No 6 Nov/Dec 1988. pp. 1005-1018.

[2] D. Sabin, A. Sundoram: "Quality Enhances Reliability." *IEEE Spectrum* vol 33 No 2, Feb. 1996. pp. 34-41.

[3] V. Katić, Lj. Gerić, R. Jevremović: "Kvalitet električne energije u industrijskim pogonima.", *XIII Savetovanje elektroenergetičara Jugoslavije JUKO-CIGRE*, Herceg Novi, maj 1997.

*Abstract: The paper deals with appearance of voltage sags in power supply. They have serious negative effects (even shut down) on fully regulated electric drives controlled by power electronics devices. It is proposed a development of voltage sags tolerances or adaptation of CBEMA curves. The examples of voltage sag effects are notified on several locations and the paper presents results of measurement on 20 kV grid at paper industry »Lepenka« from Novi Knezevac (YUG.).*

## THE EFFECTS OF VOLTAGE SAGS ON REGULATED DRIVE OPERATION STABILITY

R. Jevremović, V. Katić, R. Jović



## KOREKCIJA FREKVENTNE KARAKTERISTIKE UHA

Ferid Softić, *Elektrotehnički fakultet Banjaluka*,  
Dejan Đogatović, Gojko Gavrić, *Medicinska elektronika, Banjaluka*

**Sadržaj** – U radu je, na osnovu izmjenjenih vrijednosti širine spektra, prezentovana analiza frekventnih karakteristika oštećenog sluha. Korekcija tih karakteristika vrši se sklopovima koji omogućavaju pojačanje željenog opsega učestanosti. Konvertor impedanse u projektovanom pojačavačkom sklopu obezbjeđuje dobre performanse.

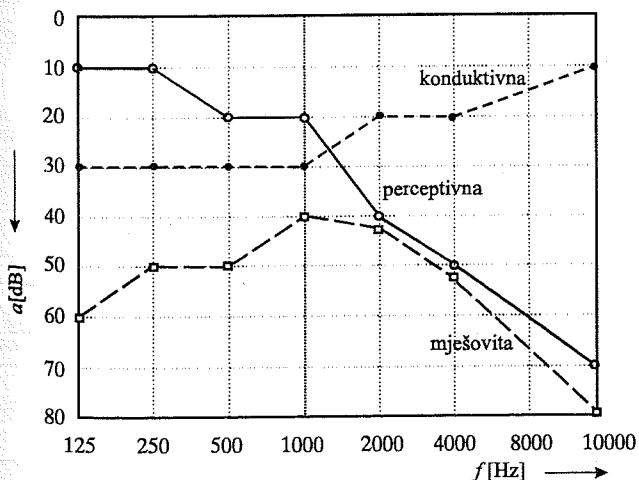
### 1. UVOD

U današnje vrijeme intenzivnog tehničkog i tehnološkog razvoja proizveden je velik broj zvučnih izvora koji oštećuju sluh. Postoji više podjela oštećenja sluha. Normalnim sluhom smatramo čujnost čiji je prag do 20 dB. Ako se prag nalazi sa 20 dB do 80 dB tada govorimo o nagluvosti lakog, srednje teškog i teškog tipa. Oštećenja sluha preko 80 dB smatramo praktično gluvoćom jer je verbalna komunikacija onemogućena. Najčešća podjela slušnih oštećenja je: provodna naglupost (konduktivna), prijemna naglupost i gluvoća (perceptivna) i kombinaciono-mješovita oštećenja.

Svaka naglupost preko 40 dB u govornom frekventnom području ugrožava verbalnu komunikaciju i iziskuje rehabilitaciju ukoliko su predhodno iscrpljene sve druge metode medikamentoznog ili hirurškog liječenja. Rehabilitacija slušno oštećenih osoba provodi se upotrebom slušnih aparata.

### 2. FREKVENTNE KARAKTERISTIKE OŠTEĆENOG SLUHA

Na sl.1 dati su tipični primjeri frekventnih karakteristika osoba sa redukcijom sluha: konduktivne, perceptivne i mješovite.



Sl. 1. Frekventne karakteristike redukovanog sluha.

Uočimo da se frekventni opseg u kome se vrši korekcija sluha praktično nalazi između 200 Hz i 8 kHz. U tom opsegu uho osjeća promjene pritiska kao zvuk. Međutim, pored toga, postoje granice i za jačinu signala. Donja granica ispod koje ljudsko uho ne registruje signale predstavlja prag čujnosti. On je utvrđen eksperimentalnim putem kao  $p_0 = 2 \cdot 10^{-5} \text{ Pa} = 20 \text{ } \mu\text{Pa}$ , a standardizovan je pri frekvenciji  $f = 1000 \text{ Hz}$ .

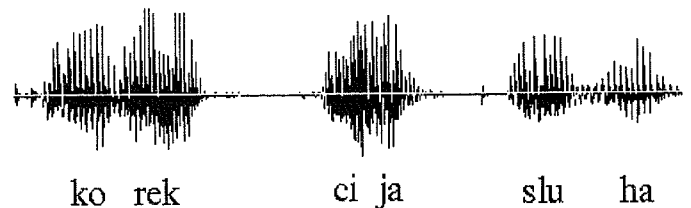
Gornja granica je određena pojavom bola do koga dolazi zbog velikih pomjeranja pojedinih elemenata u organu sluha. Ta granica bola pri  $f = 1000 \text{ Hz}$  odgovara pritisku koji je  $10^6$  puta veći od pritiska na pragu čujnosti  $p_0$ . Odatle proizlazi dinamički opseg uha:

$$20 \log \frac{p_{max}}{p_0} = 20 \log 10^6 = 120 \text{ dB} \quad (1)$$

Treba napomenuti da ni prag čujnosti ni prag bola nisu linearne funkcije u datom frekventnom opsegu. Osim toga, jasno je da se radi o ličnom osjećaju tako da se govori o subjektivnoj jačini zvuka. Tako se uzima da je jačina zvuka u fonima pri,  $f = 1 \text{ kHz}$ , jednaka nivou zuka izraženog u decibelima. Standardizovane izofonske linije jednake jačine zvuka u zavisnosti od frekvencija su približno ekvidistantne što je omogućilo da se zadrži logaritamski karakter fona. Naravno da subjektivna jačina zvuka zavisi i od trajanja pobude. Utisak iste jačine kao i kod trajnih signala dobija se kod impulsa čije je trajanje iznad 50 ms.

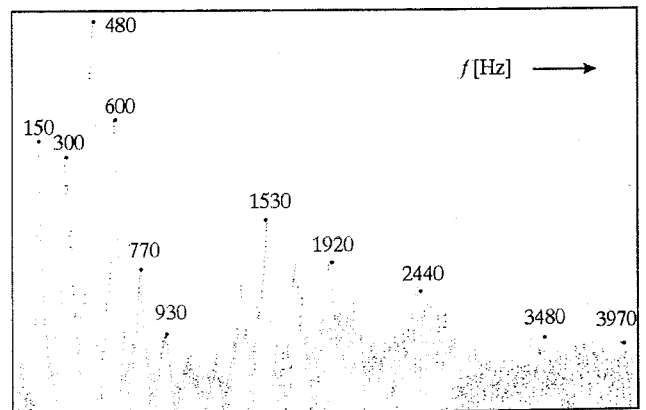
### 3. ANALIZA ZVUKA

Za analizu govornog signala dovoljno je snimiti vremensku zavisnost signala pa matematičkim putem odrediti sve harmonike. Međutim, upotrebom zvučne kartice u PC računarima i pogodnim softverom ubrzava se dobijanje frekventne karakteristike govora. Na sl.2 dat je primjer vremenskog oblika signala za riječi: *korekcija sluha*.



Sl. 2. Vremenski oblik signala.

Spektralna karakteristika za navedeni primjer data je na sl.3. Vidimo da je, praktično, opseg frekvencija u domenu od 150 Hz do 4 kHz.



Sl. 3. Frekventna analiza signala – spektralna karakteristika.

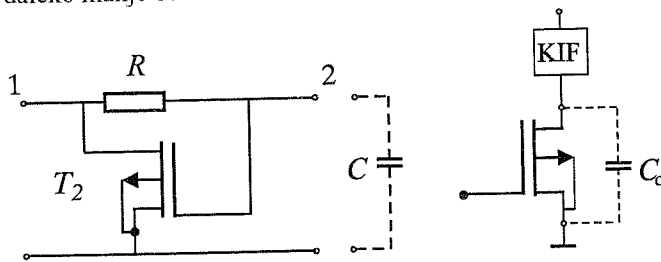
Potpuna vjernost reprodukcije ovakvih signala mogla bi se ostvariti jedino kada pojačavač ne bi unosio ni amplitudna ni fazna izobličenja za sve učestanosti koja ne postoje jedino ako je fazni ugao jednak nuli ili je srazmjeran učestanosti. Možemo reći da su amplitudna i fazna karakteristika samo posredno mjerilo kvaliteta reprodukcije.

#### 4. KOREKSIONI POJAČAVAČI

Da bi govorni signal bio primljen u oštećenom uhu što približnije stvarnom stanju neophodno je izvršiti korekciju frekventne karakteristike uha. Zato se upotrebljavaju pojačavači kojima se dodaju elementi za kompenzaciju amplitudnih i faznih izobličenja. Naime, neophodno je pojačati određenu frekvenciju ili uski opseg frekvencija kako bi se nadomjestilo oštećenja sluha na tom mjestu. U opštem slučaju takva karakteristika se opisuje jednačinom

$$f(x) = \frac{|A_v|}{|A_o|} = \sqrt{\frac{1+ax^2+bx^4+\dots+x^{2m}}{(1+ax^2+bx^4+\dots+x^{2m})+ax^{2n}}} \quad (2)$$

Osnovu elektronskog sklopa predstavlja inverter sa dva mosfeta. Tranzistor  $T_1$  je pojačavački element dok  $T_2$  predstavlja dinamičko opterećenje. Na sl.4 predstavljeno je navedeno dinamičko kolo koje ustvari čini principsku šemu konvertora impedanse KIF. Takvo kolo vrši transformaciju kapacitivnosti u induktivnost dok su dimenzije ovakvih kola daleko manje od klasične izvedbe induktiviteta.



Sl.4. Šema konvertora impedanse sa inverterom.

Matrica provodnosti takvog kola je data sa:

	1	2
1	$1/R + G_i$	$g_m - 1/R$
2	$1/R$	$-1/R$

Provodnost žiratora se definiše kao:

$$G_y = \sqrt{G_{y1}G_{y2}} = \sqrt{G_{12}G_{21}} = \sqrt{\left(g_m - \frac{1}{R}\right)\frac{1}{R}} \quad (3)$$

a time i ulazna imedansa datog kola:

$$Z_{ul} = \frac{1}{G_y^2 Z_c} = \frac{j\omega C}{\left(g_m - \frac{1}{R}\right)\frac{1}{R}} = j\omega \frac{CR^2}{g_m R - 1} = j\omega L \quad (4)$$

Impedansa opteretnog kola  $T_2$ - $R$ - $C$  može se predstaviti serijskom vezom otpornosti  $R_s$  i induktivnosti  $L_s$ :

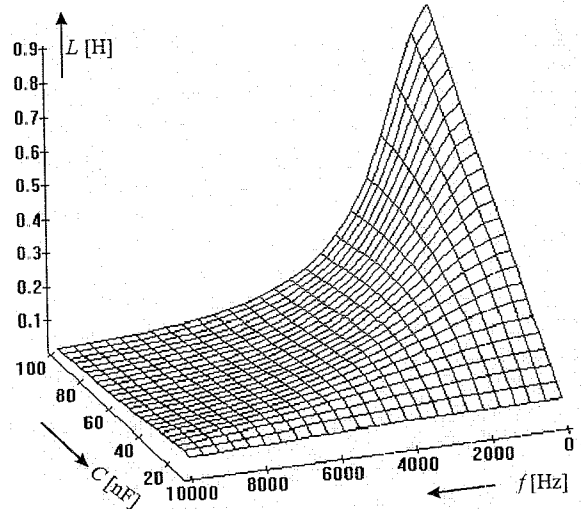
$$R_s = \frac{g_m^2 + (\omega C)^2 R}{g_m^2 + (\omega C)^2}, \quad L_s = \frac{C(g_m R - 1)}{g_m^2 + (\omega C)^2} \approx \frac{C(g_m R - 1)}{g_m^2}$$

odnosno paralelnom vezom elemenata  $R_p$  i  $L_p$ :

$$R_p = \frac{1 + (\omega CR)^2}{g_m^2 + (\omega C)^2 R}, \quad L_p = \frac{1 + (\omega CR)^2}{\omega^2 C(g_m R - 1)} \approx \frac{CR^2}{g_m R - 1}$$

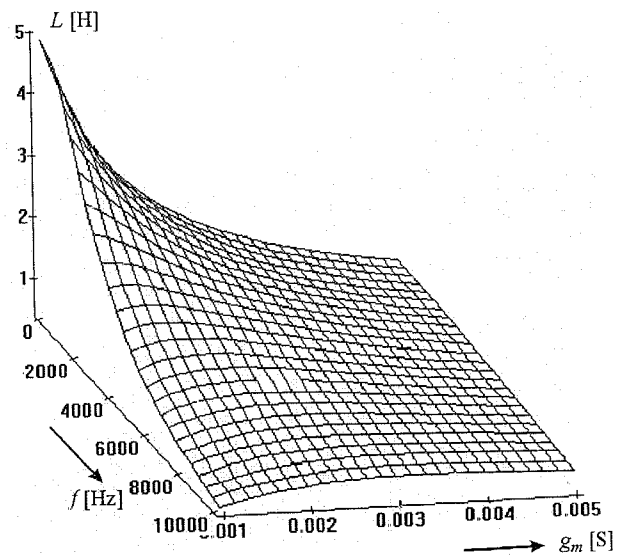
Vidimo da su sve veličine zavisne od učestanosti. Ako se ostvari uslov  $(\omega CR)^2 \gg 1$  dobija se da je paralelna

induktivnost  $L_p$  nezavisna o frekvenciji. Analogno stanje se ima kod serijske induktivnosti ako je  $\omega C \ll g_m$ . Zanimarivanjem jedinice u oba izraza dobija se ista vrijednost induktivnosti:  $L = CR/g_m$ . Dijagram zavisnosti serijske induktivnosti dat je na sl.5 u opsegu kapacitivnosti  $C$  od 10 nF do 100 nF i frekvencija od 100 Hz do 10 kHz. Vidimo da se najveća vrijednost dobija u području niskih frekvencija.



Sl.5. Frekventna zavisnost induktivnosti  $L$ , [H] pri  $R = 10 \text{ k}\Omega$  i  $g_m = 1 \text{ mS}$

Varijanjem vrijednosti transkonduktanse od  $g_m = 1 \text{ mS}$  do  $g_m = 5 \text{ mS}$ , pri  $R = 100 \text{ k}\Omega$  i pri vrijednosti kapacitivnosti  $C = 50 \text{ nF}$ , kao srednjoj vrijednosti iz predhodnog dijagrama, dobijamo stanje dato na sl.6.



Sl.6. Dijagram induktivnosti u zavisnosti o transkonduktansi i frekvenciji pri  $R = 100 \text{ k}$  i  $C = 50 \text{ nF}$ .

U području niskih frekvencija pojačanje invertora iznosi:

$$A_0 = -\frac{g_{m1}}{g_{m2}} \quad (6)$$

Tranzistor  $T_2$  radi u području zasićenja pa ovaj inverter ima veliki dinamički opseg. Koristeći konvertor impedanse sa kondenzatorom  $C$ , otpornikom  $R$  i tranzistorom  $T_2$  pojačanje sklopa, bez uticaja izlaznog kondenzatora  $C_o$ , je dato sa  $A_1$ :

$$A_1 = A_o \frac{1 + j2\pi f CR}{1 + j2\pi f \frac{C}{g_{m2}}} \quad (7)$$

Uzimajući u obzir izlaznu kapacitivnost  $C_o$  koja doprinosi padu pojačanja u opsegu viših učestanosti, pojačanje je dato sa  $A$ :

$$A = -\frac{g_{m1}}{g_{m2}} \frac{1 + j\omega CR}{1 - \omega^2 C_o \frac{CR}{g_{m2}} + j\omega \frac{C + C_o}{g_{m2}}} \quad (8)$$

Uvođenjem vremenskih konstanti:

$$\tau_1 = RC, \quad \tau_2 = \frac{C + C_o}{g_{m2}}, \quad \tau_3 = \sqrt{\frac{CC_o R}{g_{m2}}} \quad (9)$$

dobija se da je odnos pojačanja:

$$\frac{A}{A_o} = \frac{1 + j\omega\tau_1}{1 + j\omega\tau_2 - (\omega\tau_3)^2} \quad (10)$$

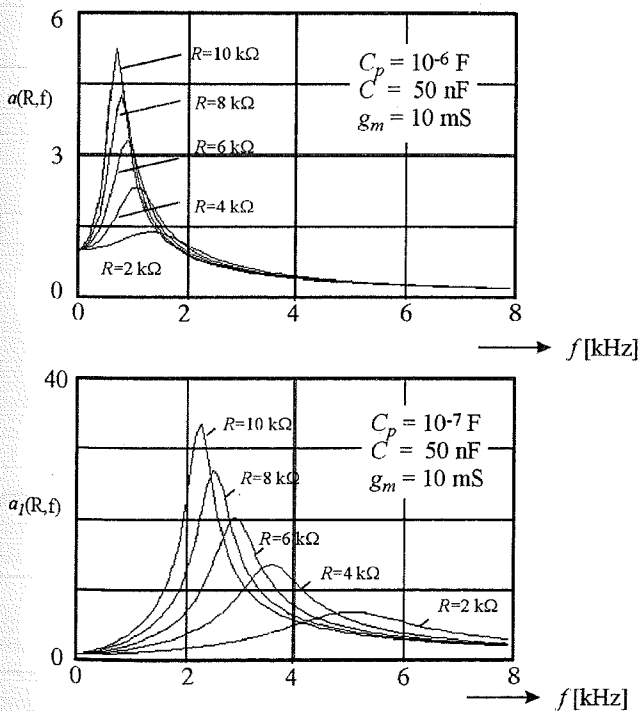
Apsolutna vrijednost odnosa pojačanja tada iznosi:

$$\frac{A}{A_o} = \sqrt{\frac{1 + (\omega\tau_1)^2}{(1 - (\omega\tau_3)^2)^2 + (\omega\tau_2)^2}}, \quad (11)$$

odnosno

$$\frac{A}{A_o} = \sqrt{\frac{1 + (\omega\tau_1)^2}{1 + \omega^2(\tau_2^2 - 2\tau_3^2) + (\omega\tau_3)^4}} \quad (12)$$

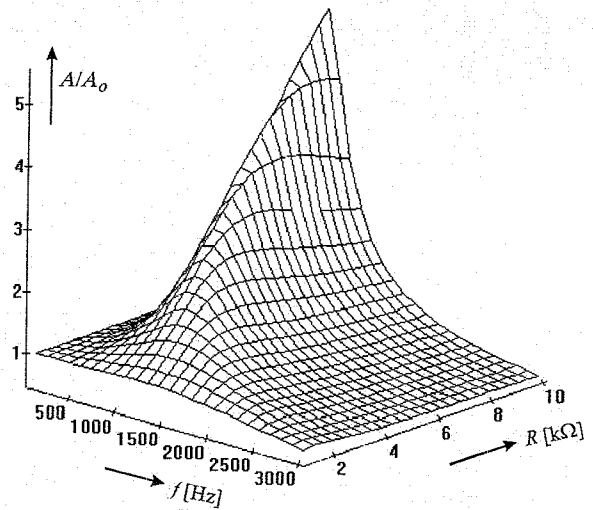
Dijagram zavisnosti relativnog pojačanja u funkciji frekvencije  $f$  i otpornosti  $R$ , pri  $C_p = C_o$ , prikazan je na sl.7.



Sl.7. Zavisnost odnosa pojačanja  $a(R,f) = A/A_o$ .

Maksimum pojačanja, zavisno o vrijednosti parametara, dobija se pri različitim frekvencijama. Na sl.8 prikazana je trodimenzionalna zavisnost odnosa pojačanja u navedenoj funkcionalnoj zavisnosti. Uočimo da se u okolini željene frekvencije postiže određena širina propusnog opsega koja se, naravno, može mijenjati promjenom parametara sklopa. Vidimo da se povećanjem izlazne kapacitivnosti  $C_o$  smanjuje

frekvencija pri kojoj dolazi do maksimuma pojačanja dok se istovremeno smanjuje njegova vrijednost.



Sl.8. Relativno pojačanje  $A/A_o$  u funkciji frekvencije  $f$  [Hz] i otpornosti  $R$  [kΩ].

Uslov za dobijanje optimalne frekventne karakteristike glasi:

$$\tau_1^2 = \tau_2^2 - 2\tau_3^2 \quad (13)$$

tako da je tada odnos pojačanja dat sa:

$$\left| \frac{A}{A_o} \right|_{opt} = \left[ \frac{1 + \omega^2 \tau_1^2}{1 + \omega^2 \tau_1^2 + \omega^4 \tau_3^4} \right]^{1/2} \quad (14)$$

Granična učestanost u tom slučaju se dobija iz standardnog uslova da pad pojačanja iznosi 3 dB:

$$\omega_{gn} = \frac{\tau_1}{\tau_3 \sqrt{2}} \sqrt{1 + \sqrt{1 + 4 \left( \frac{\tau_3}{\tau_1} \right)^4}} \quad (15)$$

S druge strane uticaj korekcije na donju graničnu učestanost će doći do izražaja pri uslovu:

$$\tau_2 = \tau_1 + \frac{\tau_3^2}{\tau_1} \quad (16)$$

Tada odnos pojačanja ima oblik:

$$\frac{A_i}{A_o} = \frac{1}{1 + j\omega \frac{\tau_3^2}{\tau_1}} \quad (17)$$

Granična učestanost, pri tome, je data sa:  $\omega_{gn} = \tau_1 / \tau_3^2$ , tako da odnos graničnih navedenih učestanosti iznosi:

$$\frac{\omega_{gopt}}{\omega_{gn}} = 0,707 \sqrt{1 + \sqrt{1 + 4 \left( \frac{\tau_3}{\tau_1} \right)^4}} \quad (18)$$

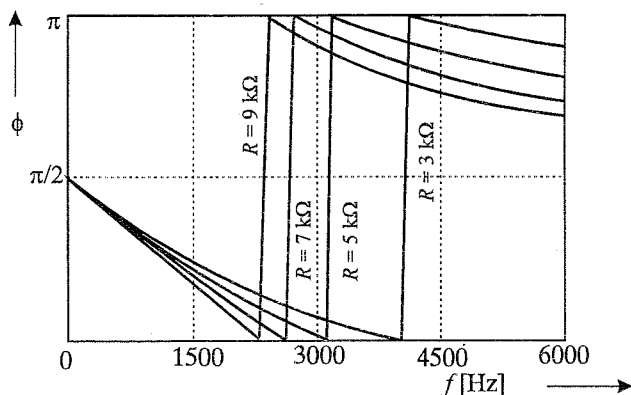
Uvrštavanjem već definisanih vremenskih konstanti proizlazi:

$$\frac{\omega_{gopt}}{\omega_{gn}} = 0,707 \sqrt{1 + \sqrt{1 + 4 \left( \frac{C_o}{g_{m2} RC} \right)^4}} \quad (19)$$

Za kvalitetnu korekciju sluha neophodno je da ne postoji promjena faze odnosno da se linearno mijenja sa frekvencijom. U protivnom dolazi do izobličenja i smanjene razumljivosti. Fazni ugao relativnog pojačanja  $A/A_0$  određen je relacijom:

$$\phi(R, f) = \arctg 2\pi f - \arctg \frac{2\pi f \frac{C+C_p}{g_m}}{1 - (2\pi f)^2 \frac{C C_p}{g_m}}, \quad (20)$$

pri čemu je otpornost  $R$  uzeta kao parametar. Dijagram faznog ugla u funkciji frekvencije predstavljen je na sl.9. Ostale vrijednosti su:  $C = 50$  nF,  $C_p = 1\mu$ F,  $g_m = 10$  mS i jednake su onim koje su korištene pri crtanju ostalih dijagrama.



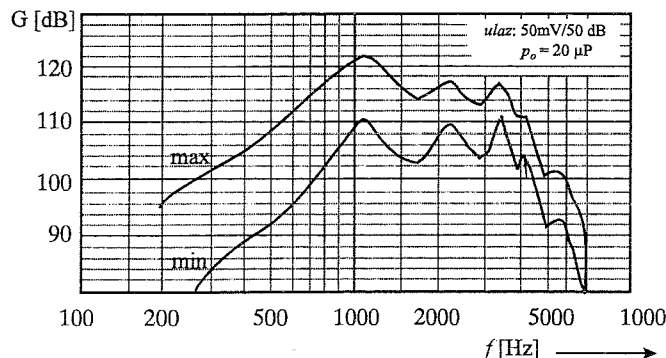
Sl.9. Fazni ugao relativnog pojačanja.

Vidimo da se, pri učestanosti koja je zavisna od vrijednosti parametra  $R$ , faza mijenja. Zato je potrebno izvršiti dodatnu korekciju faze.

### 5. EKSPERIMENTALNI REZULTATI

U nizu mjerenja izvršeno je snimanje oblika govornog signala i analiza njegove frekventne karakteristike te snimanje karakteristike uha kliničkim audiometrom [2]. Na osnovu uočenih oštećenja sluha vršeno je podešavanje frekventne karakteristike pojačavača. Tako su dobijene optimalne frekventne karakteristike za pojedinačne slučajeve oboljenja.

Na sl.10 predstavljene su snimljene frekventne karakteristike slušnih aparata koji su primjenjeni u terapiji kod konduktivnih, perceptivnih i mješovitih oštećenja sluha. Postignuta je optimalna razumljivost i prepoznatljivost zvučnih signala.



Sl.10. Frekventne karakteristike slušnih aparata.

### 6. ZAKLJUČAK

Primjena korekcionih pojačavača kod osoba sa oštećenim suhom pomaže pacijentima da ostvare korektnu govornu komunikaciju sa okruženjem. Kvalitet korekcije zavisi od stepena oštećenja. Često nije neophodno da se prenesu sve učestanosti nego se pristupa korekciji frekventne karakteristike u zadatom opsegu tako da se samo ostvari prepoznatljivost sagovornika. Dobijeni rezultati pokazuju da se dobija povoljna frekventna karakteristika elektronskih podsklopova slušnih aparata uz male dimenzije i malu potrošnju električne energije. Naime treba imati na umu da se takvi korekcionni slušni aparatu nose direktno na uhu. Izvršena analiza frekventnih karakteristika omogućava uvid u oblik frekventnih karakteristika.

### 7. LITERATURA

- [1] Lj. Brajović: Sluh i slušna oštećenja, Zavod za udbenike i nastavna sredstva, Beograd, 1997.
- [2] Clinical audiometer CA 92 – Instructions.

Abstract – This paper presents the analysis of frequency characteristic of a damaged ear, on the grounds of established value of frequency band. The correction of that characteristic is being made by electronic circuits that enable amplification of the frequency band pursued. The convertor of impedans applied to amplifying circuits provides the optimization of the characteristic for the compensation of hearing damages.

### THE CORRECTION OF FREKVENY CHARACTERISTIC OF AN EAR

Mr Ferid Softić, Dr Dejan Đogatović, spec. orl,  
Gavrić Gojko, dipl.ing.

## A NOVEL CELP 4800 B/S SPEECH CODER BASED ON ROBUST LP PARAMETERS \* ESTIMATION AND OPEN-LOOP PITCH PREDICTOR DETERMINATION

Milan Marković, Milan Milosavljević, Mladen Veinović, *Inst. of Applied Mathematics and Electronics, Belgrade*  
 Branko Kovačević, *Department of Control, Faculty of Electrical Engineering, University of Belgrade, Belgrade*

**Abstract** - In this work, a specific realization of CELP 4800 b/s speech coding algorithm based on robust linear prediction (LP) parameters estimation and pitch predictor determination in open-loop configuration is proposed. Experimental results justify that the proposed CELP coder, with the numerical complexity decrease of about 20%, does not produce significant loss in quality of the synthesized speech compared to the USA FED STD 1016 CELP 4800 b/s standard algorithm for secure voice communication.

### 1. INTRODUCTION

Speech and audio compression has advanced rapidly in recent years due to development of digital signal processing technology and diverse commercial applications. Recent activity in speech coding is dominated by research and development of a family of techniques commonly described as code-excited linear prediction (CELP) coding. These algorithms exploit models of speech production and auditory perception and offer a quality versus bit rate tradeoff that significantly exceeds most prior compression techniques for rates in the range of 4 to 16 kb/s. Initially, CELP coder was first introduced by B.S. Atal and M.A. Schroeder [1,2]. Block diagram of the basic CELP

encoder is given on Fig. 1. Since then, a great number of the researchers have been making efforts to achieve a compromise between an adequate quality of CELP synthesized speech and a possibility of a CELP implementation on a single digital signal processor.

Significant landmarks in the history of CELP are adoptions of several telecommunications standards for speech coding based on CELP approach. The first of these was the USA Federal Standard 1016 [3,4], a CELP algorithm operating at 4.8 kb/s, dedicated primarily for secure voice transmission and incorporating various modifications and refinements of the initial CELP concept. The main characteristics of this CELP coder are the application of 10th order autocorrelation method with 15 Hz bandwidth expansion as LP analysis method, LSP for the formant predictor information transmission, an adaptive codebook with integer and non-integer delays as a pitch predictor, and a special stochastic codebook suitable for fast search procedures. Listening and subjective (DRT, DAM) tests show that USA FED STD 1016 is comparable to 32 kbit/s CVSDM.

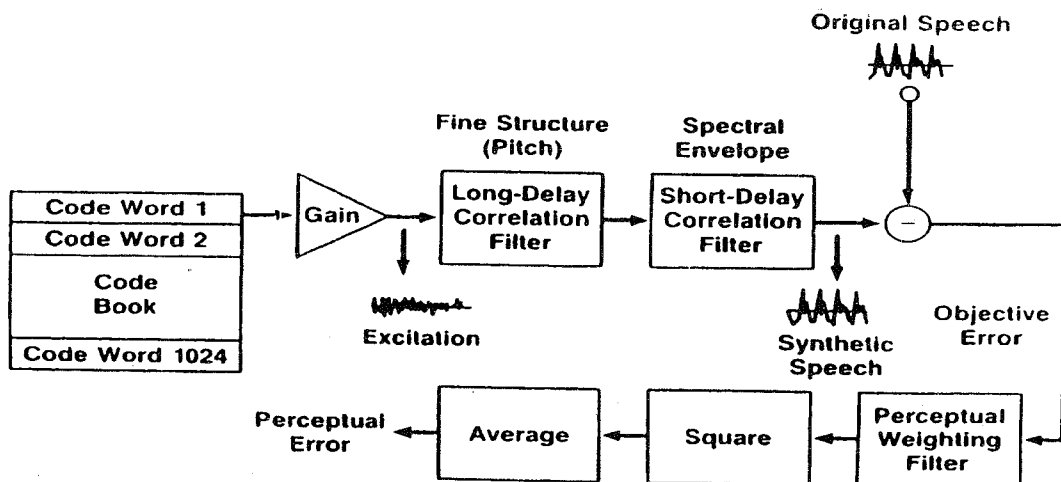


Figure 1: Block diagram of the basic CELP encoder

In this paper, we introduce a CELP 4800 b/s coding algorithm based on the initial CELP algorithm [1,2] and the USA FED STD 1016 [3,4]. The basic characteristics of proposed coding algorithm are:

- Pitch predictor determination in an open-loop configuration,
- Suboptimal procedure for estimating of pitch parameters (pitch period and pitch predictor parameters) [5] with procedures for stability control and correction of resulting pitch filter [6],

- Vector quantization of pitch predictor parameters [7] by using the well-known LBG algorithm [8],
- Robust LP parameter estimation based on Huber M-estimation approach [9]

The remaining characteristics of proposed coder (a stochastic codebook form, bit rate, bit allocation, LSP quantization and interpolation procedures, and frames and subframes form) are taken from USA FED STD 1016 CELP 4800 bit/s coding algorithm. The presented experimental results and informal listening tests justify that such a structure of CELP speech coder does not produce significant

loss in quality of the synthesized speech compared to USA FED STD 1016 coder quality at the same bit rate, while the numerical complexity is by 20 % lower than USA FED STD 1016 complexity.

The paper is organized as follows. In Section 2, we briefly described the proposed robust LPC parameters estimation method based on the Huber's robust M-estimation approach [9]. Section 3 is dedicated to the proposed open-loop pitch predictor determination procedure. The comparative experimental results are given in Section 4 while conclusion is the subject of Section 5.

## 2. ROBUST LP PARAMETERS ESTIMATION

The application of the robust LPC parameters identification of the AR speech production system represents the actual trend in speech analysis. It is shown in [10] that a non-appropriateness of AR model of speech production system particularly on the voiced speech frames, being one of the main problem of standard LPC methods, could be successfully solved by using the robust LPC methods based on the Huber's M-estimation approach [9].

LPC speech analysis methods [11] are based on the assumption that the vocal-tract transfer function can be written in an all-pole form and could be described in the matrix form by follows:

$$S = H\theta + E \quad (2.1)$$

where  $S$  is the vector of signal samples of length  $N$ ,  $\theta$  is the vector of LPC parameters,  $E$  is the vector of excitations and  $H$  is the observation matrix, i.e.:

$$S^T = [s(k+1), s(k+2), \dots, s(k+N)], \quad (2.2)$$

$$\theta^T = [a_1, a_2, \dots, a_p], \quad (2.3)$$

$$E^T = [e(k+1), e(k+2), \dots, e(k+N)], \quad (2.4)$$

$$H = \begin{bmatrix} -s(k) & -s(k-1) & \dots & -s(k+1-p) \\ -s(k+1) & -s(k) & \dots & -s(k+2-p) \\ \vdots & \vdots & \dots & \vdots \\ -s(k+N-1) & -s(k+N-2) & \dots & -s(k+N-p) \end{bmatrix} \quad (2.5)$$

In conventional LPC speech analysis [11], the LPC parameters vector  $\theta$  is determined by least squares (LS) method [12], minimizing the sum of squared residuals. This algorithm is optimal when the underlying observations are Gaussian. However, it is well known that outliers have large influence on LS estimates. The outliers could come from bad data points, due to errors in measurements, or simply arise from the nature of the physical data (the underlying distribution is not represented by a simple Gaussian but with contaminated Gaussian one), which is the case for the problem concerned. Thus, instead of minimizing the sum of squared residuals, the Huber's M-estimates [9] are defined as the minimization of the sum of weighted residuals:

$$J_N(\hat{\theta}) = \sum_{i=1}^N \rho \left[ \frac{s_i - h_i^T \hat{\theta}}{d} \right] \quad (2.6)$$

where  $s_i$  is the  $i$ th element of  $S$ ,  $h_i$  is the  $i$ th row of  $H$ ,  $N$  is the dimension of  $S$  and  $d$  is a scaling factor. Here  $\rho(\cdot)$  is a robust score function which has to cut off the outliers. Since it is assumed that the speech excitation distribution has Gaussian-like middles and heavier tails, comparatively high efficiency at the Gaussian samples is also desired. Thus,  $\rho(\cdot)$  should behave as  $x^2$  for small values of the argument  $x$ . Moreover, it is desirable for the derivative of

$\rho(\cdot)$ , called the influence function  $\psi(\cdot) = \rho'(\cdot)$  [13], to be bounded and continuous. Namely, boundedness insures that no single observation can have an arbitrarily large influence on estimates, while continuity insures that many rounding or quantization errors will not have a major effect [13]. This corresponds, for example, to the choice of Huber's score function [9]. The factor  $d$  in (2.6) provides to obtain a scale-invariant version of the estimator. A popular ad-hoc robust estimate of  $d$  is the median of the absolute deviations [14]. By equating the first partial derivatives of  $J_N(\theta)$  in (2.6) with respect to the elements of  $\theta$  to zero, the optimization problem becomes equivalent to finding the solution associated to the system of  $N$  equations:

$$\sum_{i=1}^N \frac{1}{d} h_{ij} \psi \left( \frac{s_i - h_i^T \hat{\theta}}{d} \right) = 0, \quad j = 1, \dots, p; \quad (2.7)$$

where  $h_{ij}$  is the element in the  $i$ th row and the  $j$ th column of  $H$ . The system of equations (2.7) is nonlinear and iterative methods are required to solve for the coefficients of  $\hat{\theta}$ .

Given a preliminary estimate  $\hat{\theta}_0$ , one possibility is to use a Newton's type iterative scheme. Namely, substituting Taylor's series expansion of  $\psi(\cdot)$  about the given estimate

$\hat{\theta}_0$  into (2.7) yields to the approximated Newton's M-estimate which can be described by:

$$\hat{\theta} = \hat{\theta}_0 + \delta\theta, \quad \delta\theta = (H^T \nabla \psi H)^{-1} H^T \psi \quad (2.8)$$

where

$$\psi^T = \left\{ d \cdot \psi \left( \frac{s_1 - h_1^T \hat{\theta}_0}{d} \right), \dots, d \cdot \psi \left( \frac{s_N - h_N^T \hat{\theta}_0}{d} \right) \right\} \quad (2.9)$$

$$\nabla \psi = \text{diag} \left\{ \psi' \left( \frac{s_1 - h_1^T \hat{\theta}_0}{d} \right), \dots, \psi' \left( \frac{s_N - h_N^T \hat{\theta}_0}{d} \right) \right\} \quad (2.10)$$

with  $\text{diag}\{\cdot\}$  being a diagonal matrix. With the new estimate  $\hat{\theta}$ , as the starting value  $\hat{\theta}_0$ , one can repeat the procedure until the new estimates differ relatively small from the starting ones.

After obtaining good robust estimates of  $\theta$  and using (2.8), we could treat outliers more effectively by applying these robust estimates as new start with a redescending  $\psi$  function, such as the wave of Andrews [14]. In this case, a weighted least squares (WLS) procedure is a good algorithm to use [12]. In this method we replace the equations (2.6) by approximations:

$$\sum_{i=1}^N h_{ij} \omega_{i0} (s_i - h_i^T \hat{\theta}) = 0, \quad j = 1, 2, \dots, p; \quad (2.11)$$

$$\omega_{i0} = \begin{cases} \frac{\psi \left[ (s_i - h_i^T \hat{\theta}_0) / d_0 \right]}{(s_i - h_i^T \hat{\theta}_0) / d_0} & \text{for } s_i \neq h_i^T \hat{\theta}_0 \\ 1 & \text{for } s_i = h_i^T \hat{\theta}_0 \end{cases} \quad (2.12)$$

In matrix notation, in which  $W_0 = \text{diag}\{\omega_{10}, \dots, \omega_{N0}\}$  the one-step estimator is defined by:

$$\hat{\theta} = (H^T W_0 H)^{-1} H^T W_0 S \quad (2.13)$$

With good estimates  $\hat{\theta}_0$ , resulting from (2.8), only few iterations are usually used to obtain good parameter estimates from (2.13).

### 3. PITCH PREDICTOR DETERMINATION IN OPEN-LOOP CONFIGURATION

Pitch predictor of the basic CELP coding algorithm [1,2] has a form:

$$\frac{1}{P(z)} = \frac{1}{1 - \sum_{i=1}^q b_i z^{-(D+i-1)}} \quad (3.1)$$

where  $D$  is a pitch period estimate expressed in number of samples,  $\{b_i\}$ ,  $i=1, \dots, q$ , are pitch predictor coefficients, and  $q$  is typically 1, 2, or 3. In this paper, the open-loop determination of the pitch predictor parameters is suggested instead of the closed-loop procedure and adaptive codebook modeling of pitch predictor in USA FED STD 1016 algorithm. This approach is motivated by the possibility of considerable savings in numerical computations with a very small degradation of the synthesized speech quality compared to the USA FED STD 1016.

According to the bit allocation in the proposed CELP 4800 bit/s speech coding algorithm, six bits are provided for the transmission of the pitch predictor parameters  $\{b_i\}$ ,  $i=1, \dots, q$ , for a subframe (7.5 ms) of length  $L=60$  speech samples. This fact suggests the vector quantization of the pitch predictor parameters. For this purpose we have used the most popular LBG vector quantization algorithm [8]. In this algorithm, a distance measure and the initial reproduction alphabet,  $A_0$ , must be defined in advance. A distribution and small number ( $q \leq 3$ ) of the pitch predictor parameters suggest the use of the Euclidean distance as distance measure.

There are several ways to choose the initial reproduction alphabet required by the algorithm. In this paper, we choose the "splitting" procedure as the most adequate method [8]. Using the splitting algorithm on a training sequence, one starts with a one-level quantizer consisting of the centroid of the training sequence. The vector is then split into two vectors and the two-level quantizer algorithm is run on this pair to obtain a two-level quantizer. This procedure is to be repeated  $M$  times (in this case  $M=6$ ).

### 4. EXPERIMENTAL ANALYSIS

The experimental analysis is performed using the software simulation of the proposed coder on PC 486 DX. Stochastic codebook is taken from USA FED STD 1016 and has 512 codewords with 60 samples length. The full search of stochastic codebook is done for each subframe (7.5 ms). A 10th order LP predictor is determined over the frames with 240 samples length (30 ms). The difference between the original and the synthesized speech is filtered by the perceptually weighting filter with a weighting factor,  $\gamma = 0.8$ .

#### A spectral objective evaluation

In order to justify the use of the robust LP methods in proposed CELP coder, a comparative experimental analysis of using the standard and robust LP methods is done in accordance to the results of three different spectral measures related to the RMS LOG spectral measure:

likelihood ratio, cosh measure and cepstral distance [15]. The test speech base consists of 4 files, each containing 10 isolated digits, spoken by three male speakers (R1, R4, and R9) and a female speaker (R14). File lengths of R1, R4, R9, and R14 are 64000, 68000, 72000, and 77000 samples, respectively. The spoken material in this files differs to each other according to depth, colour of voice, and intonation. LP analysis of 10th order is applied to the nonpreemphasized speech signal on the nonoverlapping frames of 30 ms, as in [3,4]. As a standard LP method, we consider the autocorrelation method with Hamming window, used in USA FED STD 1016.

Experimental analysis of the standard and robust LP methods is performed in such a way that LP parameters, obtained by using the proposed methods (with 15 Hz bandwidth expansion as proposed in [3,4]), are first transformed into LSP parameters, quantized and then interpolated in order to determine LSP values to be used for each subframe, as described in [4]. Spectral distortion measures are computing according to the signal spectra on given speech frame obtained by using unquantized and quantized LSP parameters (column "Q" in Table 1) and subframe obtained by using unquantized and quantized interpolated LSP parameter values (column "Q+I" in Table 1). As the objective spectral criteria, spectral measures related to the RMS LOG spectral measure are used in the experiments. These measures are likelihood ratio (LR), cosh measure (CM), and cepstral distance (CD) [15]. As for the LR measure, only the  $\delta/\alpha$  ratio is used in the experiments. As for the CM and CD measures, only the results for the identical gain constants equal to 1 (DM(3) and DM(7) from [15]) are used. Also, the factor  $4.34294418$  (representing the quotient:  $10/\ln(10)$ ) is used in the CM and CD measure values providing that the values are expressed in decibels.

The values of the proposed measures obtained by using the standard and robust LP methods in the test speech base analysis are shown in Table 1. The shown values represent the summary results referred to all analyzed speech frames and subframes.

Table 1: Summary values of the spectral distortion measures: LR, CM, and CD

F	M	LP		Robust LP	
		Q	Q+I	Q	Q+I
R1	LR	301.69	1362.62	294.47	1295.00
	CM	516.54	2402.78	466.32	2340.14
	CD	490.40	2248.62	448.91	2179.82
R4	LR	316.11	1451.28	310.83	1387.69
	CM	533.53	2549.11	484.31	2427.46
	CD	509.39	2379.40	462.26	2242.82
R9	LR	358.44	1440.68	350.08	1392.40
	CM	649.42	2650.14	591.67	2475.09
	CD	606.27	2460.29	550.95	2288.34
R14	LR	345.27	1614.47	345.95	1587.48
	CM	499.31	2910.44	495.22	2763.91
	CD	483.32	2689.64	477.64	2526.50

Based on the results, presented in the Table 1, we can conclude that better results, e.g. smaller spectral degradation on the basis of both speech frames and subframes (i.e. between the unquantized and quantized LSP parameters as

well as between unquantized and quantized interpolated ones), are obtained by application of the robust method for the LP parameters estimation in proposed CELP 4800 b/s coder. In the other words, the influence of both considered nonuniform scalar quantization of the LSP parameters and specific LSP weighted subframes interpolation, as proposed in [3,4], to the speech signal spectra is smaller in the case of the robust LP method.

*A synthesized speech quality objective evaluation*

The rooted mean square value (RMS) of the difference between original and synthesized speech represents an objective criterion for this comparative experimental analysis. The same test speech base is used. The pitch predictor parameters vector quantization is performed using the LBG algorithm [8] with Euclidean distance and  $N=64$  levels (e.g. 6 bits are provided for index). The codebooks for  $q=1$ ,  $q=2$ , and  $q=3$  taps of the pitch predictor are used in the analysis. The codebooks are obtained by using a training data set of about 8000  $q$ -dimensional vectors of the pitch predictor parameters. The training data set is obtained by analyzing of the connected speech with male and female speakers using the pitch predictor determination algorithm with the stability testing and correcting procedure [5,6]. In the other words, the training data set consists of either stable or stabilized pitch predictor parameters vectors. The test speech base files, R1, R4, R9, and R14, are not included in the training data set. Table 2 presents the RMS values obtained by using USA FED STD 1016 coder and proposed algorithm with different number of pitch predictor parameters,  $q=1, 2$ , and  $3$ .

**Table 2:** The RMS criterion values; USA FED STD 1016 and proposed algorithm.

F	L	1016	Proposed CELP algorithm		
			$q=1$	$q=2$	$q=3$
R1	64000	106.35	120.00	115.72	109.47
R4	68000	153.24	163.16	158.71	162.65
R9	72000	140.12	149.40	149.41	145.82
R14	77000	108.75	115.48	113.12	110.79

The relative differences (in percents) of the RMS values obtained by using the proposed algorithm and USA FED STD 1016 algorithm, calculated by the formulae:  $(RMS-RMS(1016)) / RMS(1016)$ , are presented in Table 3.

**Table 3:** The relative differences (in percents) of the RMS values obtained by the proposed algorithm with  $q=1, 2$ , or  $3$ , and U.S.A. FED STD 1016 algorithm.

F	$q=1$	$q=2$	$q=3$
R1	12.83	8.81	2.93
R4	6.47	3.58	6.14
R9	6.62	6.62	4.06
R14	6.19	4.03	1.88

As presented in the Tables 2 and 3, the experimental results obtained by using the proposed coding algorithm is near to the results obtained by USA FED STD 1016 algorithm. Especially, this is valid for the results obtained by the proposed algorithm with  $q=3$ , while the increasing of the numerical complexity compared to the proposed algorithm with  $q=1$  is minor. Informal listening tests justify the results presented in the Tables 2 and 3.

**5. CONCLUSION**

The possibility of the considerable numerical computations savings of the standard CELP 4800 b/s coder without significant loss in the quality of the synthesized speech is considered in the paper. In this sense, a CELP 4800 b/s algorithm based on the robust LP parameter estimation and the pitch predictor parameters determination in open-loop configuration is described. Presented experimental results justify that the proposed CELP coding algorithm does not significantly degrade the quality of the synthesized speech compared to USA FED STD 1016 (by 6%, at the most) with the considerable savings in numerical computations (by 20%).

**REFERENCES**

- [1] S. Atal and M. R. Schroeder: "Stochastic coding of speech signals at very low bit rates," *Proc. of IEEE Int. Conf. on Communications*, pp. 48.1, May 1984.
- [2] R. Schroeder and B. S. Atal: "Code-Excited Linear Prediction (CELP): High quality speech at low bit rates," *Proc. of IEEE Int. Conf. on Acoust., Speech, Signal Processing, ICASSP'85*, pp. 937-940, Mar. 1985
- [3] J.P. Campbell, Jr., T.E. Tremain, V.C. Welch, "The Proposed Federal Standard 1016 4800 bps Voice Coder: CELP," *Speech Technology*, Apr/May 1990, pp. 58-64.
- [4] USA Federal Standard 1016: Telecommunications: Analog to digital conversion of radio voice by 4800 bit/second Code Excited Linear Prediction (CELP), Feb 14, 1991.
- [5] P. Ramachandran and P. Kabal: "Pitch Prediction Filters in Speech Coding," *IEEE Trans. Acoust., Speech, Sign. Proc.*, ASSP-37, pp. 467-478, Apr 1989
- [6] P. Ramachandran and P. Kabal: "Stability and Performance Analysis of Pitch Filters in Speech Coders," *IEEE Trans. Acoust., Speech, Sign. Proc.*, Vol. ASSP-35, pp. 937-946, July 1987.
- [7] I. Konvalinka, B. Luković, M. Marković, "CELP coder: Vector quantization of pitch predictor parameters determined in open-loop configuration," *SIGNAL PROCESSING VII: Theories and Applications*, M. Holt, C. Cowan, P. Grant, W. Sandham (Eds.), 1994 *European Assoc. for Signal Processing (in Proc. of EUSIPCO-94, Edinburgh, Sept. 13-16)*, pp. 932-934.
- [8] Linde, A. Buzo and R. M. Gray: "An Algorithm for Vector Quantizer Design," *IEEE Trans. on Comm.*, Vol. COM-28, pp. 84-95, January 1980
- [9] P.J. Huber, *Robust statistics*, Wiley, New York, 1981
- [10] M. Veinović, B. Kovačević, M. Milosavljević, "Robust non-recursive AR speech analysis," *Signal Processing*, Vol. 37, 1994, pp. 189-201.
- [11] J.D. Markel, A.H. Gray, Jr., *Linear prediction of speech*, New York: Springer-Verlag, 1976.
- [12] L. Ljung, *System Identification*, Prentice-Hall, Englewood Cliffs, Nj, 1987.
- [13] F.R. Hampel, "The influence curve and its role in robust estimation," *J. Amer. Statist. Assoc.*, Vol. 62, 1974, pp. 1179-1186.
- [14] R.V. Hoog, "Statistical robustness: One view of its use in applications," *Amer. Statist.*, Vol. 33, 1979, pp. 108-115.
- [15] A.H. Gray, Jr., J.D. Markel, "Distance measures for speech processing," *IEEE Tran. of Acoust., Speech, Sign. Proc.*, Vol. ASSP-24, 5, 1976, pp. 380-391.



# OPTIMALNI PRIJEMNIK SIGNALA KOJI SE PRENOSE ENERGETSKIM VODOVIMA

Vidosav Stojanović i Srđan Đorđević  
Elektronski fakultet u Nišu, Beogradska 14, 18000 Niš

**Sadržaj** – U radu je opisan optimalni prijemnik signala koji se prenose energetskim vodovima. Osnovne prednosti optimalnog prijemnika, u odnosu na standardna rešenja, su povećana osetljivost i mogućnost daljinskog programiranja. Povećana osetljivost je ostvarena primenom adaptivnog aktivnog RC filtra koji potiskuje mrežni napon bez predhodnog slabljenja. Jednovremeni prijem svih tonfrekventnih signala omogućuje da se prijemnik daljinski programira za prijem bilo kog tonfrekventnog signala.

## I. UVOD

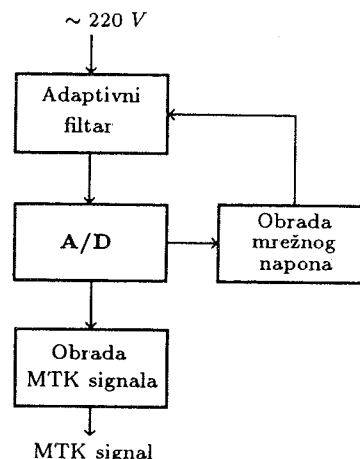
Uobičajeno rešenje je da prijemnik MTK signala sadrži na ulazu attenuator i filter propusnik opsega frekvencija. Attenuator na ulazu smanjuje mrežni napon radi zaštite integrisanih kola prijemnika, dok je filter, propusnik opsega, podešen na frekvenciju primanog MTK signala. Ovo rešenje ima dva nedostataka. Prvi nedostatak je da attenuator, pored mrežnog napona, istovremeno slabi i napon korisnog signala, odnosno smanjuje osetljivost prijemnika. Drugi nedostatak je da prijemnik nije u stanju da prima drugi MTK signal, osim onaj na koji je u toku proizvodnje podešen filter propusnik opsega frekvencija.

U radovima [1] i [2] opsana je sinteza polinomskog filtra za potiskivanje mrežnog napona, koji slabi mrežni napon više od 70 dB samo u slučaju kada je filter idealno podešen. Adaptivni filter, primenjen za realizaciju optimalnog prijemnika, delimično je opisan u radu [3]. Ovim filtrom se, teorijski, može ostvariti beskonačno slabljenje mrežnog napona.

Na Slici 1 prikazana je blok šema optimalnog prijemnika.

Kolo za obradu mrežnog napona radi samo kada vrednost mrežnog napona, preostala nakon filtriranja adaptivnim analognim filtrom, na ulazu u A/D konvertor prekorači propisanu vrednost. Ovo se događa ili kada se frekvencija mrežnog napona promeni ili kada komponente tokom vremena promene vrednost. U tom slučaju, kolo za obradu mrežnog napona podešava koeficijente adaptivnog filtra tako da se pol slabljenja filtra izjednači sa frekvencijom mreže.

Obrada tonfrekventnih signala, koja je detaljno opisana u radu [4], sastoji se od dva kaskadno spregnuta digitalna filtra propusnika opsega frekvencija.



Slika 1. Blok šema optimalnog prijemnika

U radu je opisan softver za podešavanje adaptivnog analognog filtra propusnika visokih frekvencija koji je realizovan tako da nula prenosa prati promene frekvencije mreže. Podešavanje nule prenosa realizovano je potencimetrima sa digitalnim upravljanjem, čija se vrednost određuje mikroračunarom prijemnika. Na ovaj način je postignuto da vrednost mrežnog napona na izlazu adaptivnog filtra bude uvek manja od unapred zadate vrednosti, što omogućava direktno priključenje filtra na mrežu bez dodatnog slabljenja. Pošto ulazni filter prima sve MTK signale to se prijemnik može softverski podesiti za prijem bilo kog MTK signala.

## II. ADAPTIVNI FILTER

### A. Aproksimacija

Analogni filter je propusnik visokih frekvencija. Kvadrat modula amplitudske karakteristike filtra dat je izrazom:

$$|H_3(\omega^2)|^2 = \frac{1}{1 + (\epsilon \frac{\omega}{\omega_g})^2 C_3^2(\frac{\omega_g}{\omega}) (\frac{\omega_g^2 - \omega_m^2}{\omega^2 - \omega_m^2})^2} \quad (1)$$

gde je  $\epsilon$  usvojeno tako da maksimalno slabljenje u propusnom opsegu iznosi 1 dB,  $C_3(x)$  je Chebyshevjev polinom trećeg reda prve vrste,  $\omega_g$  je granična frekvencija, a  $\omega_m$  frekvencija nule prenosa, koja je jednaka sa frekvencijom mreže.

Prenosna funkcija  $H(s)$  se određuje uobičajenim postupkom. Najpre se izvrši smena  $\omega^2 = -s^2$  u

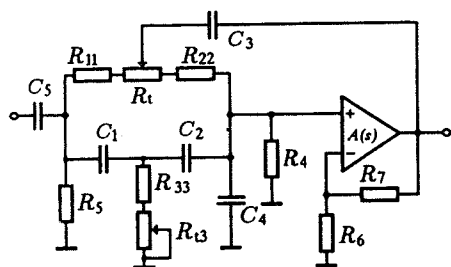
izraz (1), a zatim usvoje polovi koji se nalaze u levoj poluravni kompleksne promenljive,

$$H(s) = s \frac{s^2 + \omega_m^2}{s^3 + a_2 s^2 + a_1 s + a_0}, \quad (2)$$

gde su:  $a_0 = 2.484949 \cdot 10^9$ ,  $a_1 = 2.299393 \cdot 10^6$  i  $a_2 = 2.603384 \cdot 10^3$ .

### B. Realizacija

Visokopropusni filter trećeg reda sa konačnom nulom prenosa može se realizovati kolom koje je prikazano na Slici 2 [5].



Slika 2. Topologija adaptivnog filtra

U opštem slučaju, kada dvostruki  $T$ -most nije u ravnoteži, prenosna funkcija ovog kola je data izrazom

$$H(s) = K s \frac{\hat{b}_3 s^3 + \hat{b}_2 s^2 + \hat{b}_1 s + 1}{\hat{a}_4 s^4 + \hat{a}_3 s^3 + \hat{a}_2 s^2 + \hat{a}_1 s + 1} \quad (3)$$

Koeficijenti funkcije prenosa ovog filtra u funkciji od elemenata kola iznose

$$K = \frac{\beta R_5 C_5}{(1 + \tau_1 + \tau_2)}$$

$$\hat{b}_3 = \tau_1 \tau_m^2$$

$$\hat{b}_2 = \tau_m^2$$

$$\hat{b}_1 = \tau_2$$

$$\hat{a}_4 = k_n (1 + c_1 + c_2) \tau_m^2 \tau_0 \tau_1$$

$$\hat{a}_3 = k_n \left\{ \tau_m^2 \tau_1 \left[ 1 + c_1 + (1 - \beta + c_1) \frac{R_5}{R_1} \right] \right.$$

$$+ \tau_1 (C_2 R_s + c_1 R_s C_s) (\tau_0 + R_5 C_1)$$

$$+ \tau_2 ((1 - \beta) R_1 C_3 + r_1 \tau_1) (\tau_0 + R_5 C_s)$$

$$\left. + \tau_2 C_s R_s \left[ (1 + c_1) \tau_0 + c_1 R_5 C_s \right] \right\}$$

$$\hat{a}_2 = k_n \left\{ (C_2 R_s + c_1 R_s C_s) (\tau_0 + \tau_1 + \tau_1 \frac{R_5}{R_1} + R_5 C_1) \right.$$

$$+ ((1 - \beta) C_3 R_1 + r_1 \tau_1) (\tau_0 + \tau_2 + \tau_2 \frac{R_5}{R_1} + C_1 R_5)$$

$$\left. + \tau_2 \left[ (1 + r_1) \tau_0 + (1 + c_1) C_s R_s + (c_1 + r_1) R_5 C_s \right] \right\}$$

$$\hat{a}_1 = k_n \left[ (1 + r_1) (\tau_0 + C_1 R_5) + (C_2 + c_1 C_s) (R_s + R_5) \right.$$

$$\left. + (1 - \beta) C_3 (R_1 + R_5) + r_1 \tau_1 \left( 1 + \frac{R_5}{R_1} \right) \right] + \tau_2$$

Pri čemu su

$$C_s = \frac{C_1 C_2}{(C_1 + C_2)} \quad R_p = \frac{R_1 R_2}{(R_1 + R_2)}$$

$$C_p = C_1 + C_2 \quad R_s = R_1 + R_2$$

$$\tau_1 = \frac{R_s}{R_4} \quad \tau_2 = \frac{R_5}{R_4}$$

$$\tau_m^2 = C_1 C_2 R_3 R_s \quad \tau_0 = R_5 C_5$$

$$c_1 = \frac{C_4}{C_s} \quad c_2 = \frac{C_4}{C_5}$$

$$\tau_1 = C_3 R_p \quad \tau_2 = C_p R_3$$

$$k_n = \frac{1}{1 + \tau_1 + \tau_2} \quad \beta = 1 + \frac{R_7}{R_6}$$

Klizač deli potencijometar  $R_t$  na dva dela  $R_{t1}$  i  $R_{t2}$  pa je uvedeno sledeće skraćeno obeležavanje:  $R_1 = R_{11} + R_{t1}$  i  $R_2 = R_{22} + R_{t2}$ . Isto tako je  $R_3 = R_{33} + R_{t3}$ .

Kada je dvostruki  $T$ -most u ravnoteži pol i nula na realnoj osi u ravni kompleksne promenljive se potiru i kolo sa Slike 2 postaje filter trećeg reda sa konačnom nulom prenosa.

Uslovi da dođe do ravnoteže dvostrukog  $T$ -mosta na frekvenciji mreže  $\omega_m$  su [6]:

$$R_1 R_2 C_3 = R_3 (C_1 + C_2) (R_1 + R_2) \quad (4)$$

$$\omega_m^2 = \frac{1}{(R_1 + R_2) R_3 C_1 C_2} \quad (5)$$

Uslovi (4) i (5) su ispunjeni za potencijalno simetričan dvostruki  $T$ -most:  $R_1 = R$ ,  $R_2 = \rho R$ ,  $R_3 = \rho R / (\rho + 1)$ ,  $C_1 = C$ ,  $C_2 = C / \rho$  i  $C_3 = C(\rho + 1) / \rho$ . Prenosna funkcija filtra (3), kada je dvostruki  $T$ -most podešen, dobija oblik dat izrazom (2). Koeficijenti prenosne funkcije filtra u tom slučaju iznose:

$$a_0 = \frac{\omega_m^2}{\tau_0} \frac{1 + c_1 + c_2}{1 + \tau_1 + \tau_2}$$

$$a_1 = k_n \left[ \frac{(\rho + 1)(2 - \beta) + \rho(c_1 + r_1)}{\rho \tau_0 \tau} + \frac{1 + c_1 + r_2}{\tau^2} + \frac{\rho + 1}{\rho C R_5 \tau} (2 - \beta + \frac{2c_1}{\rho + 1}) \right]$$

$$a_2 = k_n \left\{ \frac{1 + r_1}{\tau_0} + \frac{1}{C R_5} \left[ \frac{\rho + 1}{\rho} (2 - \beta) + 2r_1 + \frac{c_1}{\rho + 1} \right] + \frac{1}{\tau} \left[ \frac{\rho + 1}{\rho} (2 - \beta) + r_1 + c_1 \right] \right\}$$

gde je  $\tau = RC$ , odnosno,  $\omega_m = 1/(RC)$ . Ostali parametri imaju iste oznake kao u jednačini (3). Nepoznati elementi filtra određuju se rešavanjem sistema od četiri nelinearne jednačine sa četiri nepoznate.

Da bi zadovoljili relacije (1) i (2) potrebno je istovremeno menjati vrednosti dve komponente mosta. Usvojeno je da se jednim potenciometrom,  $R_t$ , menjaju otpornosti  $R_1$  i  $R_2$  pri čemu njihov zbir ostaje konstantan, a da se drugim potenciometrom,  $R_{t3}$ , menja otpornost  $R_3$ . Na ovaj naćin je ostvareno podešavanje frekvencije nule prenosa, potenciometrom  $R_{t3}$ , a slabljenje istovremenom promenom  $R_1$  i  $R_2$ , odnosno potenciometrom  $R_t$ .

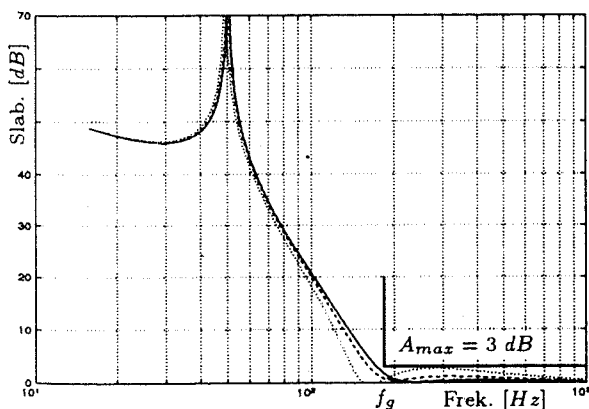
Promenjiva otpornost  $R_{t3}$  određuje se nezavisno od položaja klizaća potenciometra  $R_t$ , a može se izračunati iz uslova (5)

$$R_{t3} = \frac{1}{C_1 C_2 (R_{11} + R_{22} + R_t) \omega_m^2} - R_{33}. \quad (6)$$

Pod pretpostavkom da je  $R_3$  podešeno tako da je frekvencija nule prenosa na frekvenciji mrežnog napona  $\omega_m$ , zamenom izraza (6) u izraz (4) dobija se kvadratna jednaćina ĉije je rešenje

$$R_{t1} = \frac{1}{2} (R_{22} + R_{11} + R_t) - \frac{1}{2} \sqrt{(R_{11} + R_{22} + R_t)^2 - \frac{4(C_1 + C_2)}{C_1 C_2 C_3 \omega_m^2}}. \quad (7)$$

Jednaćinom (7) određen je položaj klizaća potenciometra  $R_t$  u funkciji od vrednosti elemenata dvostrukog  $T$ -mosta i frekvencije nule prenosa, da bi se obezbedilo beskonaćno slabljenje mrežnog napona. Na Slici 3 prikazana je karakteristika slabljenja filtra sa Slike 2 za nominalnu frekvenciju mrežnog napona i dva granićna slućaja. Otpornici  $R_t$  i  $R_{t3}$  se podešavaju tako da su uslovi (6) i (7) ispunjeni za  $f_m = 49 \text{ Hz}$ ,  $50 \text{ Hz}$  i  $50.5 \text{ Hz}$ .



Slika 3. Karakteristike slabljenja anslognog filtra za  $f_m = 49 \text{ Hz}$ ,  $50 \text{ Hz}$  i  $50.5 \text{ Hz}$ .

Na Slici 3 je prikazan i gabarit propusnog opsega sa granićnom frekvencijom koja je jednaka najnižoj frekvenciji tonfrekventnog signala  $f_g = 183\frac{1}{3} \text{ Hz}$ . Slabljenje na granici propusnog opsega je manje od  $3 \text{ dB}$ . Nižoj frekvenciji mrežnog napona odgovara veće slabljenje u propusnom opsegu i obrnuto.

### C. Osetljivost

Maksimalne vrednosti otpornika  $R_t$  i  $R_{t3}$ , pored promene frekvencije mreže, zavise i od usvojenih tolerancija i stabilnosti karakteristika upotrebljenih komponenata. Analizom osetljivosti dvostrukog  $T$ -mosta određuje se uticaj komponenata kola na promenu položaja nule prenosa u ravni kompleksne frekvencije, a samim tim i na slabljenje mrežnog napona. Koristeći jednaćine (6) i (7) možemo odrediti promene otpornika  $R_{t1}$  i  $R_{t3}$  u zavisnosti od promena ostalih elemenata dvostrukog  $T$ -mosta i promene frekvencije mreže

$$\frac{\Delta R_{t1}}{R_1} = \sum_{j=1}^6 \left( \frac{x_j}{R_1} \frac{\partial R_{t1}}{\partial x_j} \right) \frac{\Delta x_j}{x_j} \quad (8)$$

$$\frac{\Delta R_{t3}}{R_3} = \sum_{j=1}^6 \left( \frac{x_j}{R_3} \frac{\partial R_{t3}}{\partial x_j} \right) \frac{\Delta x_j}{x_j}$$

gde su  $x_j$  kapacitivnosti, otpornosti u mostu i frekvencija mrežnog napona. Izrazi u malim zagradama su, ustvari, logaritamske osetljivosti promenljivih otpora  $R_{t1}$  i  $R_{t3}$ . Pod pretpostavkom da su promene komponenata male, izraćunavanjem logaritamskih osetljivosti promenljivih otpornosti  $R_{t1}$  i  $R_{t3}$  i zamenom u (8) dobija se:

$$\frac{\Delta R_{t1}}{R_1} = \frac{\rho R_{11}}{(1 - \rho) R_1} V_{R_{11}} - \frac{\rho R_{22}}{(1 - \rho) R_2} V_{R_{22}} - \frac{\rho}{\rho^2 - 1} V_{C_1} + \frac{\rho^2}{\rho^2 - 1} V_{C_2} - \frac{\rho}{\rho - 1} V_{C_3} - \frac{2\rho}{\rho - 1} \frac{\Delta \omega_m}{\omega_m} \quad (9)$$

$$\frac{\Delta R_{t3}}{R_3} = - \frac{R_{11}}{R_1(\rho + 1)} V_{R_{11}} - \frac{R_{22}}{R_1(\rho + 1)} V_{R_{22}} - \frac{R_{33}}{R_3} V_{R_{33}} - V_{C_1} - V_{C_2} - 2 \frac{\Delta \omega_m}{\omega_m}$$

gde su  $V_{x_j} = \Delta x_j / x_j$  relativne promene elemenata, odnosno relativne tolerancije. Relativna odstupanja potenciometara  $R_{t1}$  i  $R_{t3}$  zavise od vrednosti parametra  $\rho$  koja određuje odnos vrednosti elemenata u mostu. Izborom ovog parametra može se znatno uticati na položaj polova odnosno, odstupanje karakteristike slabljenja od nominalne vrednosti u propusnom opsegu. Kako su apsolutne promene  $R_1$  i  $R_2$  iste odnos relativnih priraštaja biće u odnosu  $\rho : 1$ . Polovi su osetljiviji na promene  $R_2$  nego na promene  $R_1$  pa je potrebno usvojiti  $\rho > 1$  da bi promena amplitudske karakteristike bila što manja.

Izraz (9) nije pogodan za izraĉunavanje promene otpornika zbog sluĉajnog karaktera promena vrednosti elemenata kola. Zbog toga je potrebno izvršiti statistiĉku analizu kola. Ova analiza se zasniva na odreĉivanju varijanse otpornika  $R_{t1}$  i  $R_{t3}$  ako su poznate varijanse komponenta kola

$$\sigma^2(R_{t1}) = \sum_{j=1}^6 \left( \frac{x_j}{R_1} \frac{\partial R_{t1}}{\partial x_j} \right)^2 \sigma^2(x_j) \quad (10)$$

$$\sigma^2(R_{t3}) = \sum_{j=1}^6 \left( \frac{x_j}{R_3} \frac{\partial R_{t3}}{\partial x_j} \right)^2 \sigma^2(x_j)$$

gde su  $\sigma^2(x_j)$  varijanse vrednosti pasivnih komponenta dvostrukog  $T$ -mosta.

Ukoliko se usvoji  $\rho = 5$  i promena elemenata kola od 1%, opseg u kome se menjaju relativne vrednosti  $R_{t1}$  i  $R_{t3}$  je približno:

$$-4.91\% < \frac{\Delta R_{t1}}{R_1} < 7.41\%$$

$$-3.93\% < \frac{\Delta R_{t3}}{R_3} < 5.93\%$$

Sa ovako odabranim vrednostima, promena poloŃaja polova i realne nule prenosa u ravni kompleksne frekvencije, moŃe se kompenzirati promenljivim otpornicima  $R_t$  i  $R_{t3}$ .

Opseg promene otpornosti  $R_{t1}$  usled variranja frekvencije mreŃe, za usvojenu vrednost  $\rho = 5$ , je od  $-2.5\%$  do  $+5\%$  od vrednosti otpornosti  $R_1$ . Promena otpornost  $R_1$  usled statistiĉkih odstupanja elemenata mosta iznosi  $\pm 5\%$ , pa se vrednost otpornika  $R_1$  odreĉuje iz uslova da promenljiva otpornost  $R_t$  iznosi 17.5% njegove vrednosti.

Adaptivni filter je realizovan sa jednim integrisanim kolom, X9C103 firme XICOR, koje sadrŃi ĉetiri potencijometra otpornosti 10 k $\Omega$ . Minimalna promena otpornosti iznosi 100  $\Omega$ , Ńto je procentualno 0.21% njegove vrednosti. Ovoj promeni otpornosti odgovara promena frekvencije nule od 0.035 Hz.

### III. SOFTVER

#### A. Filter propusnik niskih frekvencija

Potiskivanje harmonika mreŃnog napona moŃe se izvršiti niskofrekventnim nerekurzivnim digitalnim filterom. Impulсни odziv ovog filtera dat je izrazom:

$$h_{LP}(k) = \begin{cases} 1, & \text{za } k = 0, \dots, N-1, \\ 0, & \text{za } k < 0 \text{ i } k > N-1 \end{cases} \quad (11)$$

Primenom formule za zbir prvih  $N$  ĉlanova niza dobija se prenosna funkcija filtera propusnika niskih frekvencija

$$H_{LP}(z) = \frac{1}{N} \sum_{k=0}^{N-1} z^{-k} = \frac{1}{N} \frac{1 - z^{-N}}{1 - z^{-1}} \quad (12)$$

Izvršena je normalizacija sa  $N$  da bi pojaĉanje filtera na nultoj frekvenciji bilo jednako 1.

Frekventni odziv se izraĉunava smenom  $z = e^{j\omega T}$  u izraz (12)

$$H_{LP}(\omega) = e^{-j(N-1)\frac{\omega T}{2}} \frac{1}{N} \frac{\sin\left(\frac{N\omega T}{2}\right)}{\sin\left(\frac{\omega T}{2}\right)} \quad (13)$$

Karakteristika slabljenja je oblika  $\sin(x)/x$  dok je fazna karakteristika linearna.

Nule prenosne funkcije (13) nalaze se na frekvencijama:

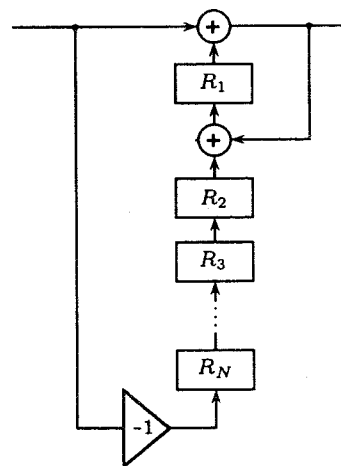
$$f_z = k \frac{f_s}{N}, \quad k = 1, 2, \dots$$

Na osnovu ovoga se moŃe odrediti red filtera  $N$  tako da polovi slabljenja budu jednaki sa harmonicima mreŃne frekvencije:

$$N = k \frac{f_s}{f_m} \quad (14)$$

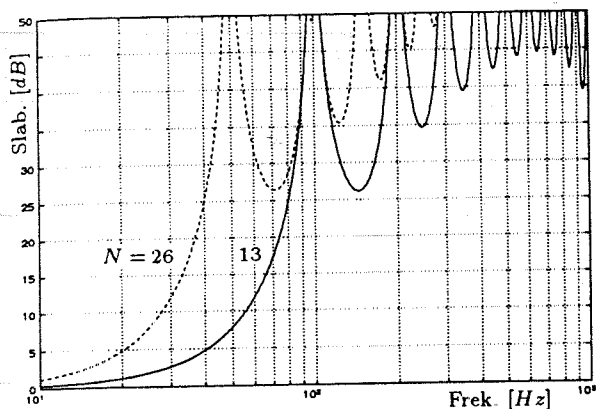
U konkretnom sluĉaju, za tonfrekventni signal frekvencije  $f_o = 216\frac{1}{3}$  Hz frekvencija odmeravanja iznosi  $f_s = 6f_o = 1300$  Hz pa je najmanji broj za  $N = 26$ . Meĉutim, poŃto se ovim filterom filtrira ispravljeni mreŃni napon to red filtera moŃe biti dvostruko niŃi,  $N = 13$ .

Prenosna funkcija (12) moŃe se realizovati direktno ili kaskadnim povezivanjem nerekurzivnog i rekurzivnog dela. Na Slici 4 prikazana je struktura direktne realizacije ove prenosne funkcije koja je pogodnija za implementaciju na mikroraĉunarskom sistemu.

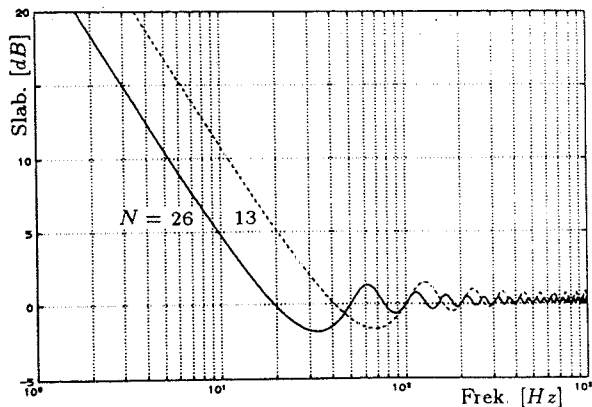


Slika 4. Struktura filtera propusnika niskih frekvencija

Na Slici 5 prikazana je amplitudska karakteristika niskofrekventnog filtera ĉija je struktura prikazana na Slici 4.



Slika 5. Karakteristika slabljenja niskofrekventnog filtra za  $n = 13$  i  $26$ .  $f_s = 1300$  Hz.



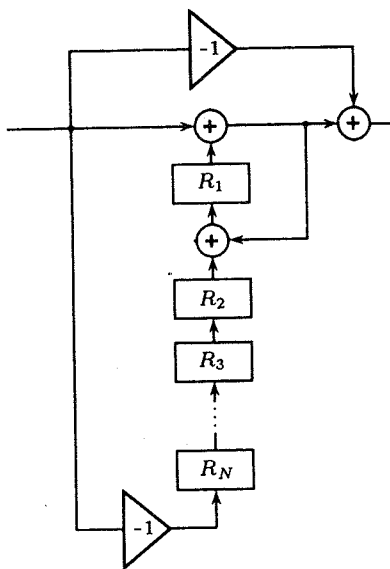
Slika 7. Karakteristika slabljenja viskofrekventnog filtra za  $n = 13$  i  $26$ .  $f_s = 1300$  Hz.

### B. Filtar propusnik visokih frekvencija

Filtar propusnik visokih frekvencija dobija se jednostavnom transformacijom filtra propusnika niskih frekvencija  $H_{LP}(z)$

$$H_{HP}(z) = 1 - H_{LP}(z)$$

Prema tome, struktura ovog filtra je paralelna veza filtra niskih frekvencija i invertora, kao što je to prikazano na Slici 6.



Slika 6. Struktura filtra propusnika visokih frekvencija

Struktura na Slici 6 stvara fazni pomeraj od  $180^\circ$ , međutim, to nije od značaja za rad prijemnika.

Na Slici 7 prikazana je karakteristika slabljenja filtra propusnika visokih frekvencija za  $N = 13$  i  $N = 26$ . Na ulazu u filter imamo napon mrežne frekvencije i zbog toga je potrebno da red filtra iznosi  $N = 26$ . Radi poređenja na istoj slici je prikazana i karakteristika slabljenja filtra dvostruko višeg reda.

Ukoliko se želi povećanje minimalnog slabljenja filtra u nepropusnom opsegu potrebno je izvršiti kaskadno povezivanje više sekcija.

### C. Simulacija

Simulacija počinje od osmobitne  $A/D$  konverzije napona na izlazu adaptivnog filtra. Napajanje filtra je asimetrično sa  $+5$  V. Zbog toga, kada se ne emituje tonfrekventni signal, napon na ulazu u  $A/D$  konvertor ima oblik

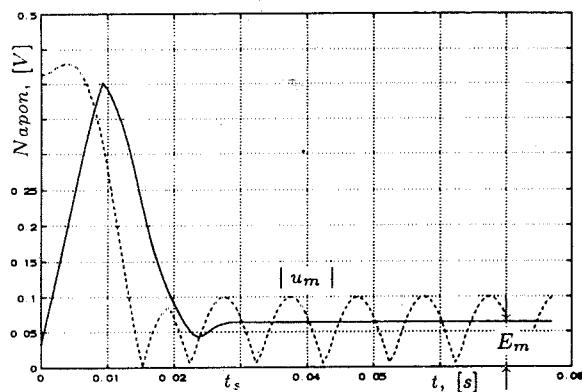
$$u_i = U_o + U_m \sin(2\pi f_m T), \quad (15)$$

gde je  $U_o = 2.5$  V jednosmerni napon koji se može menjati tokom vremena usled promene napona napajanja ili vrednosti elemenata filtra, a  $U_m$  je preostala vrednost mrežnog napona posle filtriranja adaptivnim filtrom. Napon  $U_m$  se pojavljuje ukoliko dođe do promene mrežne frekvencije ili promene vrednosti elemenata filtra usled temperature ili starenja. Simulacija dalje sadrži:

- Filtriranje napona (15) visokofrekventnim filtrom ( $N = 26$ ) da bi se odstranila jednosmerna komponenta  $U_o$ , a zadržao samo mrežni napon  $U_m$  preostao posle filtriranja adaptivnim filtrom.
- Ispravljanje ovako dobijenog napona, odnosno, izračunavanje apsolutne vrednosti. Na Slici 8 prikazan je isprekidanom linijom.
- Filtriranje ispravljenog napona filtrom propusnikom niskih frekvencija ( $N = 13$ ). Rezultat je srednja vrednost napona,  $E_m$ , koja je na Slici 8 prikazana punom linijom. Kada napon  $E_m$  pređe propisanu vrednost podešava se najpre potencijometar  $R_{t3}$ , a zatim i  $R_t$ , radi njegovog smanjivanja.

Da ne bi došlo do odsecanja brojeva tokom filtriranja dužina registara je kod filtra propusnika visokih frekvencija odabrana tako da su registri od  $R_2$  do  $R_N$  dužine jednog bajta dok je  $R_1$  dužine dva bajta. Kod filtra propusnika viskih frekvencija

registri od  $R_2$  do  $R_N$  su dužine dva bajta dok je  $R_1$  dužine tri bajta.



Slika 8. Rezultati simulacije za tonfrekventni signal  
 $f_o = 283\frac{2}{3}$

Na Slici 8 se vidi prelazni režim koji traje približno  $t_s \approx 30$  ms.

#### IV. ALGORITAM

Mikroračunar je vrlo malo zauzet obradom tonfrekventnih signala. Ostatak vremena se može iskoristiti za obradu mrežnog napona i podešavanje adaptivnog filtra da bi se obezbedio minimum mrežnog napona na ulazu u A/D konvertor.

Postupak određivanja položaja klizača promenljivih otpornosti  $R_{t3}$  i  $R_t$  mikrokontrolerom, sastoji se od sledećih koraka:

- (i) Izračunavanje srednje vrednosti amplitude osnovnog harmonika mrežnog napona  $E_m$  na izlazu NF filtr u bloku za obradu mrežnog napona.
- (ii) Poredi se  $E_m$  sa zadatom maksimalno dozvoljenom amplitudom filtriranog mrežnog napona na izlazu filtra  $E_{max}$ . Ukoliko je  $E_m < E_{max}$  prelazi se na korak (i), a ukoliko nije pristupa se promeni otpornosti.
- (iii) Podešava se frekvencija konačne nule prenosa  $\omega_m$  promenom otpornika  $R_{t3}$ . Ukoliko se dobije  $E_m < E_{max}$  prelazi se na korak (i). U suprotnom slučaju prelazi se na korak (iv).
- (iv) Podešava se slabljenje nule prenosa promenom otpornika  $R_t$  dok se ne dobije da je  $E_m < E_{max}$ . Zatim se prelazi na korak (i).

#### V. ZAKLJUČAK

U radu je opisan optimalni prijemnik signala koji se prenose energetskim vodovima. Prijemnik se sastoji od adaptivnog analognog aktivnog RC filtra i mikrokontrolera za obradu mrežnog napona i MTK signala.

Prednosti optimalnog prijemnika u odnosu na standardni su sledeće: povećana osetljivost za red veličina i mogućnost daljinskog programiranja. Osetljivost je povećana činjenicom da prijemnik na

ulazu nema atenuator za slabljenje mrežnog napona radi zaštite integrisanih kola od previsokog napona. Selektivno kolo, za izdvajanje tonfrekventnog signala, ne nalazi se na ulazu filtra već je programski implementirano i zato je moguće realizovati prijemnik sa daljinskim programiranjem za prijem proizvodnog MTK signala.

U toku vremena, kada ne prima tonfrekventni signal, mikrokontroler podešava adaptivni filter da održi mrežni napon na izlazu filtra u propisanim granicama. Povećanje mrežnog napona na izlazu adaptivnog filtra može biti usled promene frekvencije mreže ili promene vrednosti komponenata zbog temperature ili starenja.

#### ZAHVALNICA

Uradu su saopšteni rezultai istraživanja na projektu, ev. broj projekta I.1.0822, koji je finansiran sredstvima Fonda za nauku SR Srbije i Ei Holding Co., DD Profesionalna elektronika.

#### LITERATURA

- [1] Stojanović, V.S., Stanković, M. i Đorđević, S.D., "Optimizacija tolerancija kod direktne sinteze aktivnog filtra", *Zbornik radova XXXIX Konferencija ETRAN-a*, Zlatibor, 6.-9. juna 1995., pp 344-347.
- [2] V.S. Stojanović, S.D. Đorđević, "Analogni filter za izdvajanje signala koji se prenose energetskim vodovima", *Zbornik radova - TELSIS '95*, Niš, 10.-12. oktobar 1995., pp 325-328.
- [3] Stojanović, V.S. i Đorđević S.D., "Adaptivni filter za izdvajanje signala koji se prenose energetskim vodovima", *Zbornik radova XLI Konferencija ETRAN-a*, Zlatibor, 3 - 6. juna 1997.
- [4] Stojanović, V.S. i Nikolić, S.V., "Digitalni filter za izdvajanje podataka koji se prenose energetskim vodovima", *Zbornik radova - TELFOR '93*, Beograd, 24.-26. novembar 1993., pp 485-490.
- [5] V.S. Stojanović, "Sinteza aktivnog RC filtra s minimalnim brojem operacionih pojačavača", *Zbornik Referatov - SD '76*, Ljubljana, 7.-8. oktobra 1976., pp 189-194.
- [6] G.S. Moschytz, "A general approach to twin-T design and its application to hybrid integrated linear active networks" *BSTJ*, Vol. 49, July 1970, pp 1105-1149.

**Abstract** – The paper offers a description of an optimal receiver for signal transmitted through ac power networks. The main advantages of the optimal receiver, with respect to the classic solution, are increased sensitivity and a possibility of remote programming. The increased sensitivity is achieved by implementing an adaptive RC active filter which suppresses the main ac voltage without previous attenuation. Simultaneous receiving of the all tone-frequency signals provides the possibility of remote programming.

**OPTIMAL RECEIVER FOR SIGNAL TRANSMITTED THROUGH THE POWER NETWORK,**  
Vidosav S. Stojanović & Srđan D. Đorđević

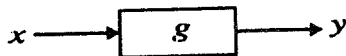
## POREĐENJE RAZLIČITIH METODA IZRAČUNAVANJA KONVOLUCIJE I DEKONVOLUCIJE U MATLAB-u

Zdenka Babić, Svjetlana Kalaba, *Elektrotehnički fakultet u Banjoj Luci*

Sadržaj - U radu su analizirane mogućnosti programskog paketa MATLAB u pogledu brzine izvršavanja konvolucije i dekonvolucije. Izvršeno je poređenje postojećih funkcija "conv" i "deconv" (iz toolbox-a) i metoda koje koriste FFT algoritme. Pokazano je da primjena FFT metoda daje neuporedivo bolje rezultate pri velikim dužinama niza nego direktno računanje postojećim funkcijama "conv" i "deconv".

### 1. UVOD

Posmatrajmo diskretni sistem na slici 1., gdje je sa  $g$  označen impulsni odziv sistema, sa  $x$  pobuda, a sa  $y$  odziv.



Sl.1. Diskretni sistem

Ako je poznat impulsni odziv, tada je izlazni niz  $y$  konvolucija impulsnog odziva i ulaznog niza, tj.

$$y = g * x \quad (1)$$

Ako se radi o konačnom impulsnom odzivu od  $N$  odmjeraka i ako, radi lakšeg razmatranja, pretpostavimo da i ulazni niz ima  $N$  odmjeraka, za kauzalne, linearne i vremenski invarijantne sisteme vrijedi

$$y(n) = \sum_{k=0}^{n-1} x(k)y(n-k), \quad n=0,1,\dots,2N-1 \quad (2)$$

Dakle, direktno računanje konvolucije zahtijeva  $2N^2$  kompleksnih operacija.

U slučajevima kada je potrebno identifikovati sistem, impulsni odziv  $g$  možemo odrediti kao dekonvoluciju odziva  $y$  i pobude  $x$ . Isto tako, inverzni problem, tj., određivanje pobude  $x$  ako je poznat odziv  $y$  i impulsni odziv  $g$ , se svodi na računanje dekonvolucije.

### 2. PRIMJENA FFT ALGORITAMA NA RAČUNANJE KONVOLUCIJE I DEKONVOLUCIJE

Diskretna Fourier-ova transformacija (DFT) niza od  $N$  elemenata definisana je sa:

$$X(m) = \sum_{n=0}^{N-1} x(n) e^{-j\frac{2\pi}{N}nm}, \quad m=0,1,\dots,N-1$$

$$x(n) = \frac{1}{N} \sum_{m=0}^{N-1} X(m) e^{j\frac{2\pi}{N}nm}, \quad n=0,1,\dots,N-1 \quad (3)$$

Ako je

$$y = g * x$$

onda vrijedi

$$Y = G \cdot X \quad (4)$$

gdje su  $Y, G$  i  $X$  DFT od  $y, g$  i  $x$ , respektivno. Pri tome se DFT računa u  $2N$  tačaka, ako su  $g$  i  $x$  nizovi sa  $N$  elemenata.

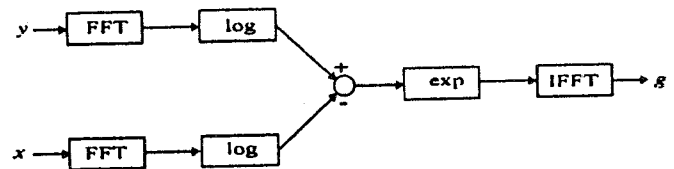
Dakle, konvoluciju  $y = g * x$  možemo računati kao

$$Y = DFT^{-1}(DFT(g) \cdot DFT(x)) \quad (5)$$

koristeći FFT (Fast Fourier Transform) algoritme, gdje operator  $\cdot$  označava član po član množenje.

Kako je za računanje FFT u  $N$  tačaka potrebno  $N \log_2 N$  operacija, za računanje konvolucije primjenom FFT algoritma treba približno  $3N \log_2 N$  operacija, što za velike vrijednosti  $N$  traje znatno manje od direktnog računanja konvolucije.

Jedan od načina računanja dekonvolucije primjenom FFT algoritma prikazan je blok-šemom na slici 2.



Sl.2. Dekonvolucija

Drugi način se svodi na:

$$g = DFT^{-1}(DFT(y) ./ DFT(x)) \quad (6)$$

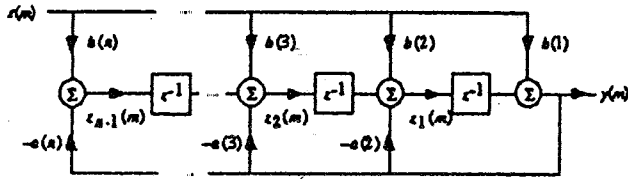
gdje operator  $./$  označava član po član dijeljenje.

### 3. PROGRAMI ZA KONVOLUCIJU I DEKONVOLUCIJU

U MATLAB-u su raspoložive funkcije  $conv(a,b)$  i  $deconv(b,a)$  za računanje konvolucije i dekonvolucije, te množenje i dijeljenje polinoma. Ako su  $a$  i  $b$  vektori čiji su elementi koeficijenti polinoma, onda je množenje polinoma ekvivalentno konvoluciji, a dijeljenje dekonvoluciji. Obe funkcije su realizovane preko funkcije  $filter(b,a,x)$  koja predstavlja implementaciju stadardne jednačine diferencija

$$y(n) = b(1)x(n) + b(2)x(n-1) + \dots + b(nb+1)x(n-nb) - a(2)y(n-1) - \dots - a(na+1)y(n-na), \quad (7)$$

transponovanom II direktnom formom, slika 3. Realizacija konvolucije se svodi na  $y=filter(b,1,a)$  ili  $y=filter(a,1,b)$ , a  $y=filter(b,a,[1 zeros(1,nb-na)])$  realizuje dekonvoluciju, gdje su  $na$  i  $nb$  dužine vektora  $a$  i  $b$ .



Sl. 3. Realizacija jednačine (7) II direktnom formom

Ako se za realizaciju konvolucije koriste FFT algoritmi, polazne nizove je potrebno dopuniti nul-elementima do dužine koja je veća od dužine konvolucije i ima oblik  $2^l$ . Nakon toga se konvolucija  $y = g * x$  izračuna sa:

$$y = \text{ifft}(\text{fft}(g) \cdot \text{fft}(x)), \quad (8)$$

Prema blok dijagramu sa slike 2, dekonvolucija se izvodi sa:

$$x = \text{ifft}(\exp(\log(\text{fft}(y)) - \log(\text{fft}(g)))), \quad (9)$$

ili, preko jednačine (6):

$$x = \text{ifft}(\text{fft}(y) / \text{fft}(g)), \quad (10)$$

Lako je vidljivo da je broj operacija za računanje konvolucije preko FFT znatno manji nego kod direktnog računanja preko jednačine (7).

#### 4. EKSPERIMENTALNI REZULTATI

Program za upoređivanje vremena izvršavanja konvolucije i dekonvolucije realizovanih različitim metodama prikazan je na slici 4.

```
function testconv(N)
```

```
%testconv test konvolucije
```

```
load chirp
```

```
for k=1:N,
```

```
    x(k)=y(k);
```

```
end
```

```
load splat
```

```
for k=1:N,
```

```
    g(k)=y(k);
```

```
end
```

```
z=zeros(N,1);
```

```
x1=x';
```

```
g1=g';
```

```
x1=[x1;z];
```

```
g1=[g1;z];
```

```
tic;y=conv(x,g);toc %racunanje Y_conv
```

```
tic;y1=ifft(fft(x1).*fft(g1));toc %racunanje Y_convFFT
```

```
tic;x2=deconv(y,g);toc %racunanje Y_deconv
```

```
%racunanje Y_deconv1FFT
```

```
tic;x3=ifft(exp(log(fft(y1))-log(fft(g1))));toc
```

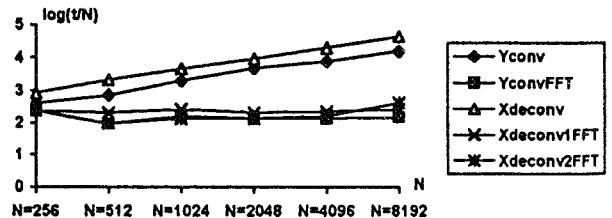
```
tic;x4=ifft(fft(y1)/fft(g1));toc %racunanje Y_deconv2FFT
```

```
return
```

Sl. 4. Program za testiranje različitih metoda za računanje konvolucije i dekonvolucije

Testirano je nekoliko slučajno odabranih nizova, sa dužinama od 512 do 8192. Vremena izvršavanja, izražena u ms, na PC486 na 100 MHz data su u Tabeli 1. ( $Y_{conv}$ ,  $X_{deconv}$  -preko funkcija *conv* i *deconv*, te  $Y_{convFFT}$ ,  $X_{deconv1FFT}$ ,  $X_{deconv2FFT}$  - preko FFT prema jednačinama (8), (9) i (10), respektivno). Pored toga što je računanje konvolucije i dekonvolucije direktnim putem veoma sporo, u svim testiranim slučajevima za nizove koji imaju više od 700 odmjera rezultata dekonvolucije je pogrešan (autorima nije poznat uzrok koji dovodi do greške). Na slici 5 prikazani su rezultati računanja konvolucije i dekonvolucije direktnim putem i preko FFT, a na slici 6, u logaritamskoj razmjeri, njihova vremena izvršavanja, normalizovana sa  $N$ .

Problem koji se može javiti prilikom računanja dekonvolucije preko FFT je dijeljenje sa nulom ili  $\log(0)$ . Ako se program modifikuje tako da se elementi koji imaju vrijednost 0 koriguju na vrijednost jako blisku nuli, trajanje programa se povećava oko dva puta, ali i dalje ostaje neuporedivo manje od direktnog računanja dekonvolucije.

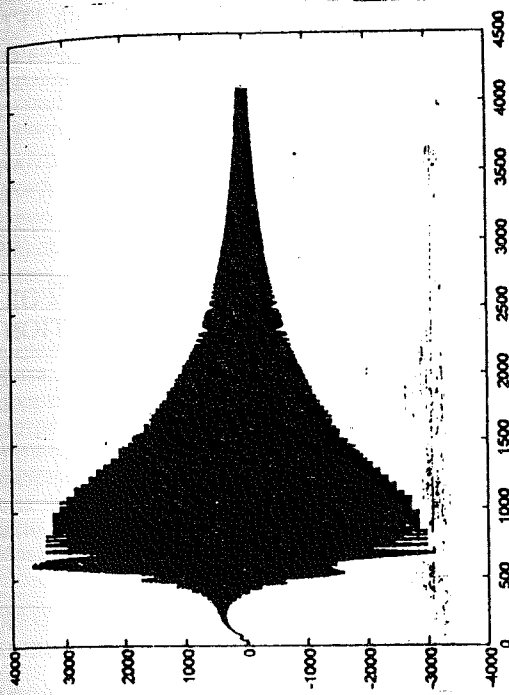


Sl. 6. Poređenje vremena izvršavanja programa za računanje konvolucije i dekonvolucije različitim metodama

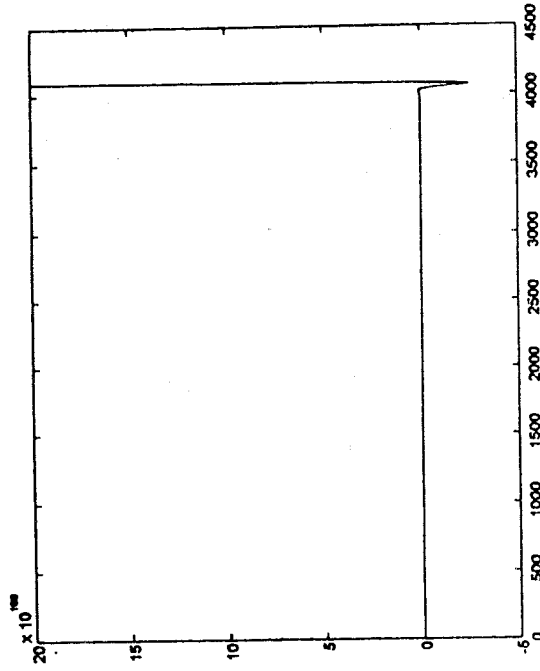
Tabela 1. Rezultati testiranja različitih metoda za računanje konvolucije i dekonvolucije na PC486 na 100 MHz (vremena izvršavanja su u ms)

$2^N$	128	256	512	1024	2048	4096	8192
$Y_{conv}$	0.05	0.11	0.38	2.09	9.73	31.69	126.11
$Y_{convFFT}$	0	0.06	0.05	0.17	0.28	0.55	1.26
$X_{deconv}$	0.05	0.22	1.1	4.78	19.17	82.39	352.62
$X_{deconv1FFT}$	0.05	0.06	0.11	0.27	0.44	0.94	2.14
$X_{deconv2FFT}$	0	0.06	0.05	0.16	0.28	0.66	1.49

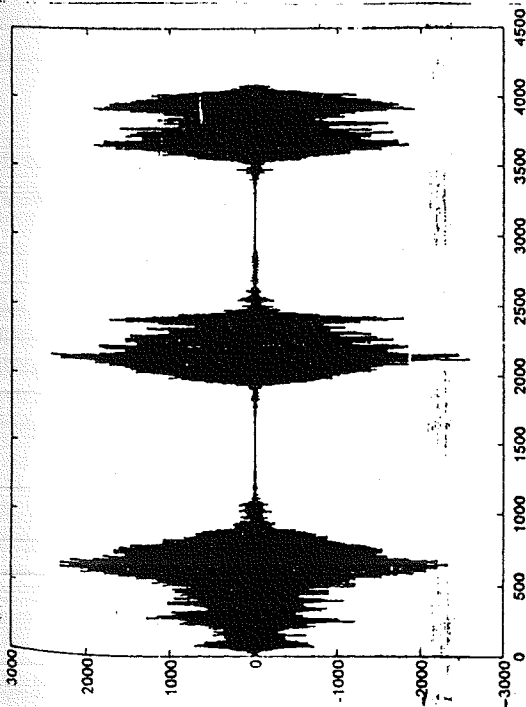




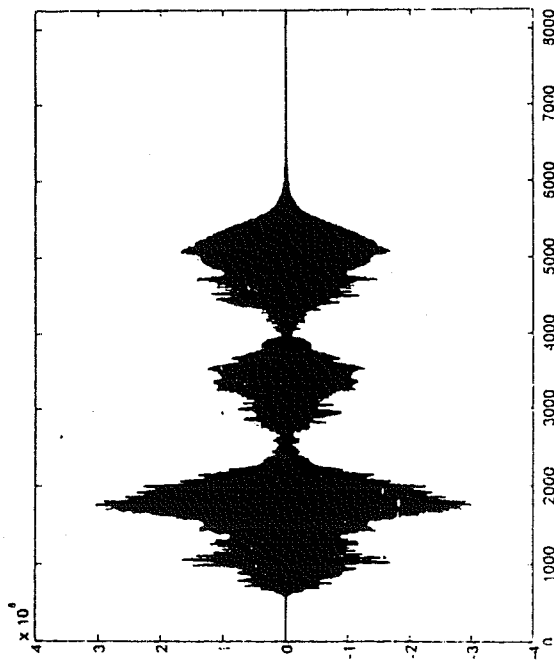
b)



e)



a, f, g)



c, d)

Sl. 5. a) niz  $x$ ; b) niz  $g$ ; c) niz  $y_{conv}$  dobiven sa  $conv(x, g)$ ; d) niz  $y_{convFFT}$  kao konvolucija nizova  $x$  i  $g$  računata preko FFT; e) niz  $x_{deconv}$  dobiven sa  $deconv(y, g)$ ; f) niz  $x_{deconvIFFT}$  dobiven kao dekonvolucija nizova  $y$  i  $g$  prema jednačini 9; g) niz  $x_{deconv2FFT}$  dobiven kao dekonvolucija nizova  $y$  i  $g$  prema jednačini 10

## 5. ZAKLJUČAK

Testiranjem različitih metoda za računanje konvolucije i dekonvolucije u MATLAB-u pokazano je da primjena FFT algoritama daje neuporedivo bolje rezultate nego funkcije *conv* i *deconv*. Osim što su vremena izvršavanja preko FFT algoritma znatno manja, npr. za dužine nizova od 8192 odmjerka direktno računanje konvolucije traje oko 100, a dekonvolucije oko 230 puta duže nego primjenom FFT algoritama, funkcija *deconv* daje pogrešne rezultate za nizove sa preko 700 odmjeraka.

### ABSTRACT

By testing some different methods for convolution and deconvolution computation in MATLAB, we have shown that FFT algorithms have given much better

results than functions *conv* and *deconv*. For example, if lengths of arrays are 8192, execution time of functions *conv* and *deconv* are 100 and 230 times more than convolution and deconvolution computation with FFT algorithms. And more, if lengths of arrays are greater than 700, function *deconv* gives wrong results.

### LITERATURA

[1] MATLAB Version 4 Users Guide

### COMPARING DIFFERENT METHODS FOR CONVOLUTION AND DECONVOLUTION COMPUTATION

Zdenka Babić, Svjetlana Kalaba

## ЕСТИМАЦИЈА КОЕФИЦИЈЕНАТА ПРЕДИКТОРА

З. Бабић, П. Хинић, Н. Марјанац, *Електротехнички факултет у Бањој Луци*

Садржај - Главне намјене овога рада је предикција будућих вриједности дискретног случајног процеса користећи коначни скуп прошлих одмјерака овога процеса. Структура линеарног предиктора је ФИР филтар. Вектор стања садржи непознате параметре (коэффициенте ФИР филтра) које желимо процијенити помоћу блоковске и рекурзивне обраде користећи најмање квадрате. Такође ћемо показати да је рекурзивни естиматор најмањих квадрата (LSE) временски промјенљиви дигитални филтар чије ћемо коэффицијенте и елементе матрице појачања  $\mathbf{K}(k)$  и коваријансне матрице  $\mathbf{P}(k)$  показати у сукцесивним временским тачкама.

$$\varepsilon = \sum_{n=p+1}^N e^2(n) \quad (5)$$

Ако пажљиво посматрамо филтар на слици 2.3 видимо да је од тренутка  $p$  излаз из филтра у потпуности функција улазног сигнала. Тада можемо да пишемо

$$d(p) = \hat{z}(p+1) = z(p)a(0) + z(p-1)a(1) + \dots + z(0)a(p)$$

$$d(p+1) = \hat{z}(p+2) = z(p+1)a(0) + z(p)a(1) + \dots + z(1)a(p)$$

⋮

$$d(N-1) = \hat{z}(N) = z(N-1)a(0) + z(N-2)a(1) + \dots + z(N-p-1)a(p)$$

У векторској нотацији можемо да пишемо

$$\hat{\mathbf{z}} = \mathbf{H}\hat{\mathbf{x}} \quad (6)$$

гдје су:

$$\hat{\mathbf{z}} = [\hat{z}(p+1) \quad \hat{z}(p+2) \quad \dots \quad \hat{z}(N)]^T,$$

$$\hat{\mathbf{x}} = [a(0) \quad a(1) \quad \dots \quad a(p)]^T \text{ и}$$

$$\mathbf{H} = \begin{bmatrix} z(p) & z(p-1) & \dots & z(0) \\ z(p+1) & z(p) & \dots & z(1) \\ \vdots & \vdots & & \vdots \\ z(N-1) & z(N-2) & \dots & z(N-p-1) \end{bmatrix}$$

Потребно је одредити вектор стања  $\mathbf{x}$  чије скаларне вриједности представљају коэффицијенте ФИР филтра. Сада једначина (4) у векторском облику изгледа

$$\mathbf{e} = \mathbf{z} - \hat{\mathbf{z}} \quad (7)$$

гдје су:

$$\mathbf{e} = [e(p+1) \quad e(p+2) \quad \dots \quad e(N)]^T \text{ и}$$

$$\mathbf{z} = [z(p+1) \quad z(p+2) \quad \dots \quad z(N)]^T.$$

### 3. БЛОКОВСКА ОБРАДА

Блоквском обрадом вршимо израчунавање вектора стања помоћу псеудоинверзије. Естимат се добије из израза

$$\hat{\mathbf{x}}_{LS} = \mathbf{H}^\# \mathbf{z} \quad (8)$$

гдје је  $\mathbf{H}^\# = (\mathbf{H}^T \mathbf{H})^{-1} \mathbf{H}^T$  псеудоинверзна матрица матрице

$\mathbf{H}$ , а  $\hat{\mathbf{x}}_{LS} = [a(0)_{LS} \quad a(1)_{LS} \quad \dots \quad a(p)_{LS}]^T$  вектор стања чије скаларне компоненте представљају оптималне коэффицијенте предиктора са слике 1. добијене естимацијом помоћу метода најмањих квадрата.

### 4. РЕКУРЗИВНА ОБРАДА

Рекурзивном обрадом можемо постепено доћи до рјешења које из итерације у итерацију конвергира ка коначном рјешењу. Обрада сигнала у једној итерацији може да се врши у три корака.

корак 1. Из матрице рекурзивне обраде  $\mathbf{P}(k)$  израчунава се матрица добитка  $\mathbf{K}_w(k+1)$ :

$$\mathbf{K}_w(k+1) = \mathbf{P}(k+1)\mathbf{h}(k+1)$$

$$= \mathbf{P}(k)\mathbf{h}(k+1)[\mathbf{h}^T(k+1)\mathbf{P}(k)\mathbf{h}(k+1) + \mathbf{I}]^{-1} \quad (9)$$

корак 2. На основу резултата корака 1. израчунава се естимат  $\hat{\mathbf{x}}_{LS}(k+1)$  кориштењем рекурзивне једначине:

$$\hat{\mathbf{x}}_{LS}(k+1) = \hat{\mathbf{x}}_{LS}(k) + \mathbf{K}_w(k+1)[z(k+1) - \mathbf{h}^T(k+1)\hat{\mathbf{x}}_{LS}(k)] \quad (10)$$

### 1. УВОД

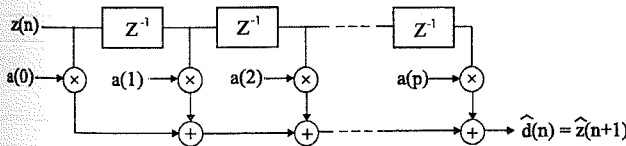
Коефицијенти филтра дефинишу вектор стања предиктора. До коэффицијената предиктора, односно вектора стања, долазимо преко естимације методом најмањих квадрата. Естиматор најмањих квадрата је веома погодан и употребљив је у свим ситуацијама, па и онда када нам статистичка природа процеса који посматрамо није унапријед позната. Да би извршили естимацију потребно нам је да имамо снимљену секвенцу сигнала који посматрамо да бисмо могли да формирамо вектор мјерења и матрицу обраде сигнала. Модел мјерења је описан једначином

$$\mathbf{z} = \mathbf{H}\mathbf{x} + \mathbf{e} \quad (1)$$

гдје су:  $\mathbf{H}$  матрица обраде,  $\mathbf{z}$  вектор мјерења,  $\mathbf{x}$  вектор стања и  $\mathbf{e}$  грешка или шум мјерења.

### 2. ФОРМИРАЊЕ ВЕКТОРА МЈЕРЕЊА И МАТРИЦЕ ОБРАДЕ СИГНАЛА

Претпоставимо да нам је позната секвенца реализације процеса који посматрамо и да нам је потребно да одредимо вриједност предикције сигнала уз кориштење ФИР филтра. ФИР филтар је дат на слици 1.



Сл. 1. ФИР филтар

На улаз у филтар доведен је сигнал  $z(n)$ , а на излазу тражимо предикцију сигнала у тренутку  $n+1$ . Излазни сигнал је

$$\hat{d}(n) = \sum_{k=0}^p a(k)z(n-k) \quad (2)$$

гдје је са  $\hat{d}(n) = \hat{z}(n+1)$  представљена вриједност предикције сигнала који посматрамо.

Нака је позната секвенца сигнала  $z(n)$  снимљена у тренуцима  $k=0, \dots, N$ . На основу тога можемо да напишемо табелу (3) са паровима улазног сигнала и предикције.

$$\begin{matrix} z(0) & z(1) & \dots & z(N) \\ d(0) & d(1) & \dots & d(N) \end{matrix} \quad (3)$$

За одређене вриједности улазног сигнала  $z(n)$  дате су вриједности предикције  $d(n) = z(n+1)$  на излазу из филтра. Излаз филтра је описан једначином (1), а грешка предикције је

$$e(n) = z(n) - \hat{z}(n) = z(n) - \sum_{k=0}^p a(k)z(n-k) \quad (4)$$

Сума квадратних грешака је дата једначином

корак 3. На основу корака 1. рекурзивно се израчунава се матрица  $P(k+1)$ , која се користи у наредном циклусу обраде:

$$P(k+1) = [I - K_w(k+1)h^T(k+1)]P(k) \quad (11)$$

Да би се почело са рекурзивном обрадом потребно је одредити почетне услове који доводе до исправног решења. За почетне услове у тренутку  $k = 0$  можемо одредити  $\hat{x}_{LS}(0)$  и  $P^{-1}(0)$  из израза

$$\hat{x}_{LS}(0) = P(0) \left[ \frac{\epsilon}{a} + z(0)h(0) \right] \quad (12)$$

и

$$P^{-1}(0) = \frac{1}{a^2} I_n + h(0)h^T(0) \quad (13)$$

при чему је  $\epsilon$  веома мали број, а  $a$  веома велик број.

### 5. ПРИМЈЕР

Претпоставимо да имамо снимљену секвенцу сигнала дату о облику вектора врсте :

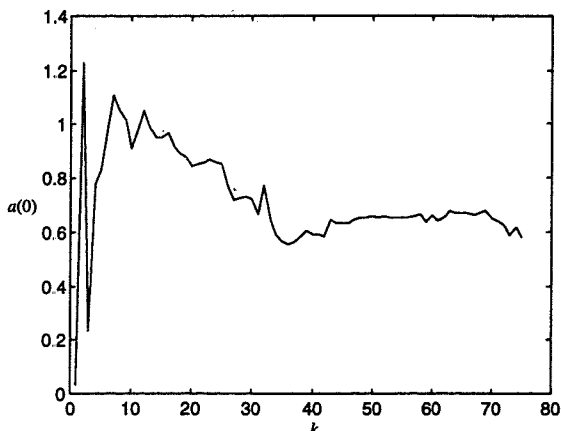
$z = [$  0.7550 0.4450 0.2936 -0.2871 -0.1246 -0.4760 -1.1601  
 0.5420 0.2627 0.2621 -0.5340 -1.0113 -0.2030 0.1255  
 0.3689 0.5810 0.7022 0.0661 0.0522 0.2095 0.7190  
 0.3236 0.2602 0.0708 1.1310 1.0640 0.7597 0.4774  
 0.2219 -0.0866 -1.6730 -0.9619 -0.2290 0.3792 -0.1133  
 0.6610 1.5913 -0.0229 0.3090 -0.3730 0.0000 0.3233  
 0.9035 0.8835 0.0905 0.0000 -0.8429 -1.6682 -0.8084  
 -0.1904 0.0000 -0.7347 -0.6248 -0.3861 -0.2680 0.0000  
 0.5102 0.2035 -0.1607 -0.1522 0.0000 0.2351 0.8008  
 -0.2178 -0.8217 0.0000 0.5519 1.4694 0.6829 0.0629  
 0.0000 -0.6989 -0.7047 -1.1669 0.0823 0.0000 1.1562  
 -0.0704 -0.9511 0.2710 ]

1. За случај ФИР филтера трећег реда ( $p=3$ ) рекурзивним поступком израчунавања добијамо векторе коефицијената за свако  $k=1, \dots, 75$ . У доњој табели су приказани само први и задњи вектор коефицијената.

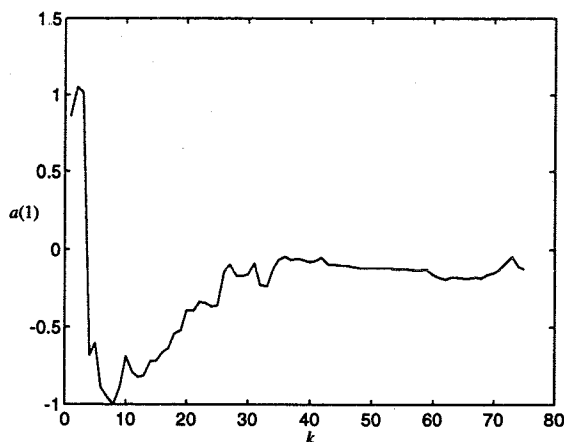
Табела 1. Вектори коефицијената ФИР филтера на почетку и крају рекурзивне обраде

$x(1)$	...	$x(75)$
0.0319	...	0.5792
0.8602	...	-0.1294
-0.2628	...	-0.1231
-0.3324	...	0.0006

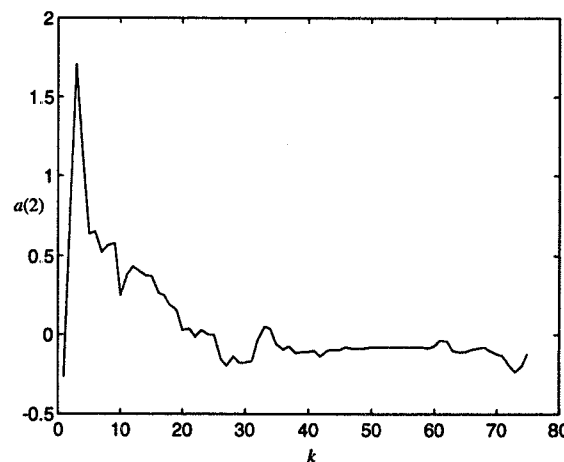
На сликама (1), (2), (3) и (4) приказани су графички ови коефицијенти.



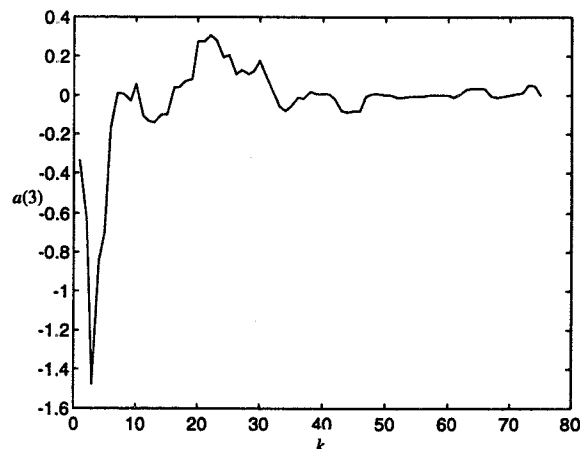
Сл.1. Коефицијент  $a(0)$  у функцију функцији дискретног времена  $k$



Сл.2. Коефицијент  $a(1)$  у функцију функцији дискретног времена  $k$



Сл.3. Коефицијент  $a(2)$  у функцију функцији дискретног времена  $k$



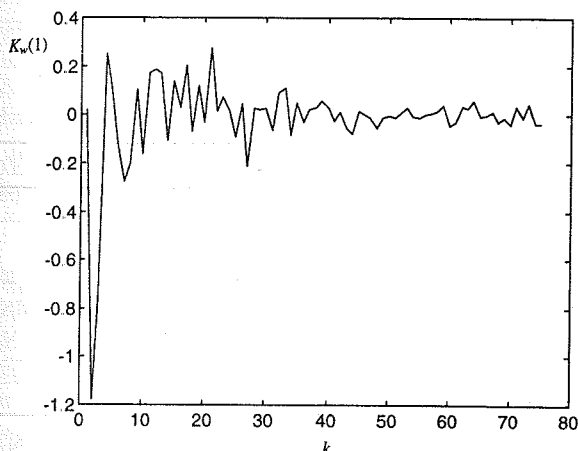
Сл.4. Коефицијент  $a(3)$  у функцију функцији дискретног времена  $k$

2. Исто тако дата је табела (2) кефицијената појачања у рекурзивној обради и то само први и задњи вектор.

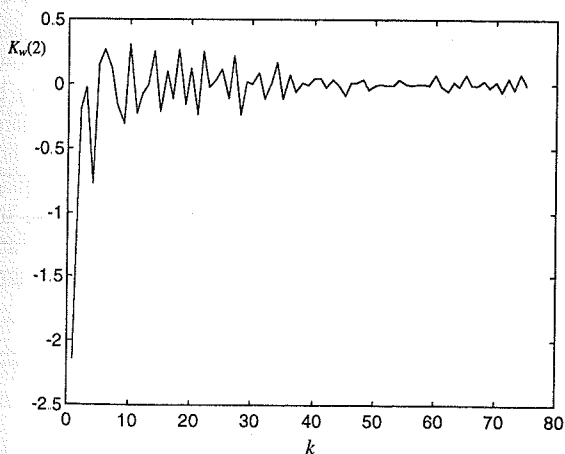
Табела 2. Коефицијенти вектора појачања на почетку и на крају рекурзивне обраде

$K_w(1)$	$K_w(75)$
0.0182	-0.0357
-2.1386	-0.0142
0.4857	0.0700
0.5522	0.0700

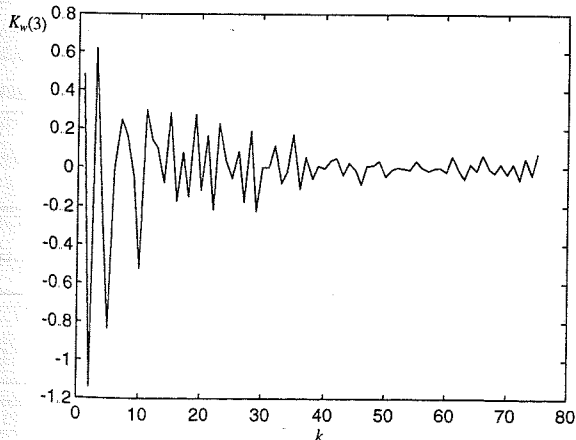
На сликама (5), (6), (7) и (8) приказане су скаларне компоненте вектора појачања.



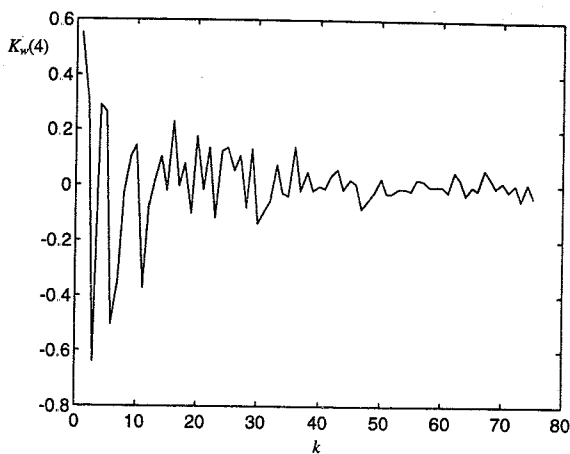
Сл.5. Коефицијент  $K_w(1)$  у функцију функцији дискретног времена  $k$



Сл.6. Коефицијент  $K_w(2)$  у функцију функцији дискретног времена  $k$



Сл.7. Коефицијент  $K_w(3)$  у функцију функцији дискретног времена  $k$



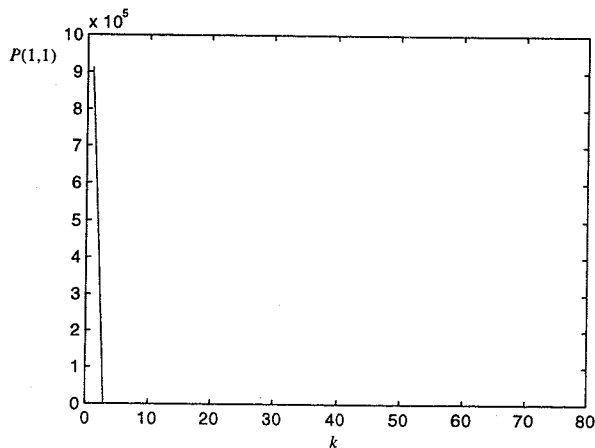
Сл.8. Коефицијент  $K_w(4)$  у функцију функцији дискретног времена  $k$

3. На крају ћемо дати прву и задњу коваријансну матрицу података. Ова матрица је типа  $4 \times 4$  за филтар трећег реда ( $p=3$ ).

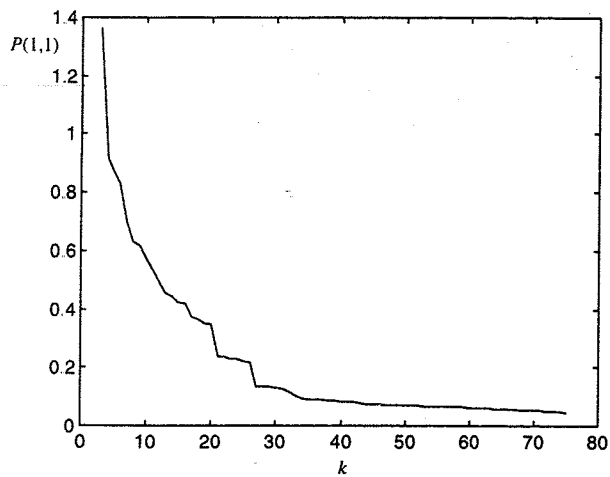
$k=1$	911940	97570	134660	229450
	97570	13800	063610	-5750
	134660	63610	742490	-411120
	229450	-5750	-411120	331780

$k=75$	0.0461	-0.0280	0.0054	0.0082
	-0.0280	0.0626	-0.0315	0.0036
	0.0054	-0.0315	0.0631	-0.0289
	0.0082	0.0036	-0.0289	0.0492

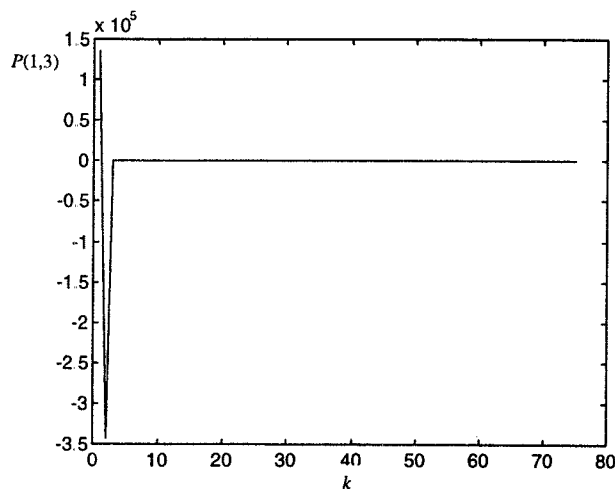
На слици (9) приказан је само један од шеснаест елемената матрице коваријансне матрице података, ради увида у његову промјену у току рекурзивног рада.



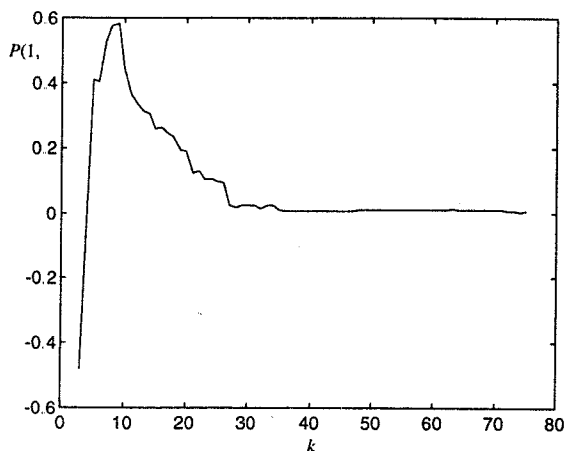
Сл.9. Коефицијент  $P(1,1)$  у функцију функцији дискретног времена  $k$



Сл.10. Коефицијент са слике 9. приказан од тренутка  $k=3$



Сл.11. Коефицијент  $P(1,1)$  у функцију функцији дискретног времена  $k$



Сл.12. Коефицијент са слике 11. приказан од тренутка  $k=3$

## 6. ЗАКАКЉУЧАК

1. Коефицијенти предиктора трећег реда већ у четрдесетој итерацији узимају константну вриједност за генерисану секвенцу сигнала.

2. Исти закључак, који смо извели за коефицијенте предиктора вриједи и за компоненте вектора појачања.

3. Елементи коваријансне матрице података у почетку узимају јако велике вриједности, да би после треће итерације тежили малиј величини. Зато смо ове коефицијенте приказали на два графа, ради прегледности резултата.

## ЛИТЕРАТУРА

[1] Небојша Марјанац, ПРИМЈЕНА ОРТОГОНАЛНИХ ТРАНСФОРМАЦИЈА И ДЕКОМПОЗИЦИЈЕ МАТРИЦА НА МЕТОД НАЈМАЊИХ КВАДРАТА (Дипломски рад), Електротехнички факултет, Бања Лука, 1997.

[2] Jerry M. Mendel, LESSONS IN ESTIMATION THEORY FOR SIGNAL PROCESSING, COMMUNICATIONS AND CONTROL, Prentice Hall, New Jersey, 1995.

[3] Dnighe F. Mix, RANDOM SIGNAL PROCESSING, Prentice Hall, New Jersey, 1995.

**Abstract:** The main purpose of this paper is to predict a future value a discrete-time random process using a finite set of past samples of the process. The structure of linear predictor is an FIR filter. State vector contains the unknown parameters (the coefficients of an FIR filter) that will be estimated by means of batch processing least-squares algorithm and by means of recursive least-squares algorithm. We also would demonstrated that recursive least-square estimator (LSE) is a time varying digital filter whose the coefficients and the elements of gain matrix  $\mathbf{K}(k)$  and covariance matrix  $\mathbf{P}(k)$  would be presented at successive time points.

## DEKOMPOZICIJA MATRICA PREKO SINGULARNIH VRIJEDNOSTI (SVD)

P. Hinić, N. Marjanac, Z. Babić, *Elektrotehnički fakultet Banja Luka*

**Sadržaj.**-U ovom radu je izloženo kako se estimat pomoću najmanjih kvadrata može izračunati koristeći na osnovu singularnih vrijednostidekompozicije (SVD) matrice  $\mathbf{H}(k)$ . Tako je data veza između pseudoinverzije i SVD. Izračunavaju pomoću SVD su valjana za predodređene i pododređene sisteme i za slučajeve kada  $\mathbf{H}(k)$  može ili ne može biti punog radga. SVD je jedan od najuspješnijih algoritama u numeričkoj linearnoj algebri.

### 1. UVOD

U numeričkoj linearnoj algebri postoji više algoritama pomoću kojih vršimo dekompoziciju matrica na matrice čija svojstva poznajemo. Na ovaj način jednostavno ulazimo u strukturu linearnih sistema. Posebno treba istaći, koristeći na osnovu singularnih vrijednosti dekompoziciju (SVD) matrica da jednostavno rješavamo sistem linearnih jednačina pomoću metode najmanjih kvadrata. Jednako uspješno se primjenjuje na kvadratne ili pravougaone matrice. Posebno treba istaći značaj SVD kada je matrica sistema singularna matrica, u kom slučaju se ne može koristiti pseudoinverzija u metodu najmanjih kvadrata.

### 2. POSTUPAK IZVOĐENJA SVD

Znamo da simetrija matrice  $A$  garantuje da su joj sve svojstvene vrijednosti realne i da ima ortonormalnu bazu koju čine svojstveni vektori.

Pokazaćemo da postoji vema važan odnos između SVD matrice

$A$  i Shurove dekompozicije matrica  $A^T A$ ,  $A A^T$  i  $\begin{bmatrix} 0 & A^T \\ A & 0 \end{bmatrix}$

**Teorem.** Neka je  $A$   $k \times m$  matrica, a  $U$  i  $V$  dvije unitarne matrice. Tada je

$$U^T A V = \begin{bmatrix} \Sigma & 0 \\ 0 & 0 \end{bmatrix} \quad (1)$$

$$\Sigma = \text{diag}(\sigma_1, \sigma_2, \dots, \sigma_r) \quad (2)$$

$$\sigma_1 \geq \sigma_2 \geq \dots \geq \sigma_r > 0$$

Veličine  $\sigma_i$  nazivaju se singularne vrijednosti matrice  $A$ , dok je  $r$  rang matrice  $A$

**Dokaz.** Predodređen sistem. Za ovaj slučaj kada je  $k > m$  formiraćemo  $m \times m$  simetričnu pozitivno semidefinitnu matricu  $A^H A$ , čije su svojstvene vrijednosti realni nenegativni brojevi. Ove svojstvene vrijednosti označićemo sa  $\sigma_1^2, \sigma_2^2, \dots, \sigma_m^2$ , gdje je

$$\sigma_1 \geq \sigma_2 \geq \dots \geq \sigma_r > 0 \quad (3)$$

$$\sigma_{r+1} = \sigma_{r+2} = \dots = \sigma_m = 0$$

Matrica  $A^H A$  ima isti rang kao i matrica  $A$ , tako da ima  $r$  svojstvenih vrijednosti različitih od nule. Sa  $V_1, V_2, \dots, V_m$  označićemo skup od  $m \times 1$  ortonormalnih svojstvenih vektora matrice  $A^H A$  koje odgovaraju svojstvenim vrijednostima  $\sigma_1^2, \sigma_2^2, \dots, \sigma_m^2$  naznačenim redom, tako da je

$$A^H A V_i = \sigma_i^2 V_i, \quad i = 1, 2, \dots, m \quad (4)$$

Takođe sa  $V$  označićemo  $m \times m$  unitarnu matricu čije su kolone svojstveni vektori  $V_1, V_2, \dots, V_m$ , tako da možemo pisati

$$V = [V_1, V_2, \dots, V_m] \quad (5)$$

Koristeći poznatu dekompoziciju matrica (Hinić, 1996) pomoću matrice svojstvenih vektora, onda za matricu  $A^H A$  možemo pisati

$$V^H A^H A V = \begin{bmatrix} \Sigma^2 & 0_{12} \\ 0_{21} & 0_{22} \end{bmatrix} \quad (6)$$

$$\text{gdje je} \quad \Sigma^2 = \text{diag}(\sigma_1^2, \sigma_2^2, \dots, \sigma_r^2) \quad (7)$$

Matrice:  $\Sigma^2, 0_{12}, 0_{21}, 0_{22}$  su tipa:  $r \times r, r \times (m-r), (m-r) \times r$  i  $(m-r) \times (m-r)$ , respektivno

Budući da je izvedena particija matrice na desnoj strani jednačine (6), onda ćemo takođe izvršiti particiju unitarne matrice  $V$

$$V = [V_1, V_2] \quad (8)$$

gdje je  $V_1$  tipa  $m \times r$ , a  $V_2$  tipa  $m \times (m-r)$ , odnosno

$$\begin{aligned} V_1 &= [V_{11}, V_{12}, \dots, V_{1r}] \\ V_2 &= [V_{2r+1}, V_{2r+2}, \dots, V_{2m}] \end{aligned} \quad (9)$$

Kako su svojstveni vektori  $V_i$  ortonormalni slijedi da je

$$V_i^H V_j = 0 \quad (10)$$

Zamjenom  $V$  iz jedn.(8) u jedn.(10) dobijamo, poslije particije matrica u lijevoj srani jedn.(10) i izjednačavanja lijeve i desne strane ove jednačine, slijedeće matrice izraze

$$V_1^H A^H A V_1 = \Sigma^2 \quad (11)$$

$$V_2^H A^H A V_2 = 0_{22}$$

Druga jednačina biće zadovoljena ako je  $A V_2 = 0$ .

Prvu jednačinu iz sistema (11) možemo svesti na oblik

$$\Sigma^{-1} V_1^H A^H A V_1 \Sigma^{-1} = I \quad (12)$$

Poslije uvođenja nove matrice  $k \times r$

$$U_1 = A V_1 \Sigma^{-1}, \quad (13)$$

iz jedn.(12) dobija se

$$U_1^H U_1 = I \quad (14)$$

što znači da je  $U_1$  unitarna matrica. (Kolone matrice  $U_1$  su međusobno ortonormalne). Sada ćemo kreirati novu matricu  $U$  tipa  $k \times m$

$$U \stackrel{def}{=} [U_1, U_2] \quad (15)$$

u kojoj je

$$U_1^H U_2 = 0 \quad (16)$$

$$U_2^H U_2 = I$$

Iz jednačina: (14), (15) (16) proizilazi da je  $U$  unitarna matrica isto kao i matrica  $V$ , dok matrica je  $U_2$  tipa  $k \times (k-r)$ .

Najzad slijedi dokaz navedenog teorema za preodređeni sistem

$$U^H A V = \begin{bmatrix} U_1^H \\ U_2^H \end{bmatrix} A [V_1, V_2] = \begin{bmatrix} U_1^H A V_1 & U_1^H A V_2 \\ U_2^H A V_1 & U_2^H A V_2 \end{bmatrix} \quad (17)$$

$$= \begin{bmatrix} (\Sigma^{-1} V_1^H A^H) A V_1 & U_1^H(0) \\ U_2^H(U_1 \Sigma) & U_2^H(0) \end{bmatrix}$$

$$= \begin{bmatrix} \Sigma & 0 \\ 0 & 0 \end{bmatrix}$$

Ovim je teorem dokazan

Slično se dokazuje I dobija se isti rezultat kada je sistem neodređen, odnosno za  $k < m$ .

Budući da su  $U$  i  $V$  unitarne matrice Teorem o SVD može se iskazati kao

$$A = U \begin{bmatrix} \Sigma & 0 \\ 0 & 0 \end{bmatrix} V^H \quad (18)$$

Kako se u (1) i (18) pojavljuju nulte matrice, znači da matrica  $A$  ne mora biti punog ranga. Ako je matrica  $A$  maksimalnog ranga onda vrijede jednačine

$$U^H A V = \Sigma \text{ ili } A = U \Sigma V^H \quad (19)$$

### 3. PSEUDOINVERZIJA

Dobro je poznata inverzija kvadratne matrice iz linearne algebre. Da bi inverzija egzistirala kvadratna matrica mora imati maksimalni rang. SVD može se veoma uspješno koristiti za testiranje ranga matrica. Pseudoinverzija je generalizacija koncepta za inverziju pravougljih matrica. Koristi se  $A^+$  da označi  $n \times N$  pseudoinverziju od  $N \times n$  matrice  $A$ . Matrica  $A^+$  se definiše kao marica koja zadovoljava slijedeća svojstva:

$$\begin{aligned} 1. AA^+A &= A, & 2. A^+AA^+ &= A^+, \\ 3. (A^+A)^H &= A^+A, & 4. (AA^+)^H &= AA^+ \end{aligned} \quad (20)$$

Ako je  $A$  kvadratna i invertibilna onda je  $A^+ = A^{-1}$ . Matrica  $A^+$  je jedinstvena i poznata je kao "generalisani inverz" od  $A$ .

**Teorem.** Kada je matrica  $A$  punog ranga i  $k > m$  (preodređen sistem), tako da je  $r = \min(k, m) = m$ , tada je

$$A^+ = (A^H A)^{-1} A^H \quad (21)$$

Kada je  $k < m$  (pododređen sistem), tako da je  $r = \min(k, m) = k$  onda je

$$A^+ = A^H (A A^H)^{-1} \quad (22)$$

*Dokaz.* Matrica  $A$  mora biti punog ranga da bi egzistiralo:

$$(A^H A)^{-1} \text{ ili } (A A^H)^{-1}$$

Za dokaz teorema dovoljno je provjeriti da  $A^+$  u (21) i (22) zadovoljava uslove postavljene u (20).

**Teorem.** Neka je data matrica  $A$  tipa  $k \times m$  čije su singularne vrijednosti date jednačinom (18) Tada je

$$A^+ = \sqrt{\begin{bmatrix} \Sigma^{-1} & 0 \\ 0 & 0 \end{bmatrix}} U^H \quad (23)$$

ili u razvijenom obliku

$$A^+ = \sum_{i=1}^r \frac{1}{\sigma_i} v_i u_i^H \quad (24)$$

gdje je

$$\Sigma^{-1} = \text{diag}(\sigma_1^{-1}, \sigma_2^{-1}, \dots, \sigma_r^{-1}) \quad (25)$$

dok je  $r$  rang matrice

*Dokaz.* Da bismo dokazali predhodni teorem poći ćemo od teorema (21) i (22) vezanog za pseudoinverziju matrice  $A$  (Moore Penrose generalizana inverzija matrice  $A$ ).

*Dokaz.* Za  $k > m$  pseudoinverzija matrice  $A$  definisana je sa

$$A^+ = (A^H A)^{-1} A^H \quad (26)$$

Dokaz da (23) i (26) predstavljaju istu jednačinu je jednostavan. naime polazći od jednačina (12) i (13) dobija se

$$(A^H A)^{-1} = V_1 \Sigma^{-2} V_1^H$$

i

$$A^H = V_1 \Sigma U_1^H$$

Na osnovu ovih relacija slijedi da je

$$\begin{aligned} A^+ &= (A^H A)^{-1} A^H = (V_1 \Sigma^{-2} V_1^H)(V_1 \Sigma U_1^H) \\ &= V_1 \Sigma^{-1} U_1^H = \sqrt{\begin{bmatrix} \Sigma^{-1} & 0 \\ 0 & 0 \end{bmatrix}} U^H \end{aligned} \quad (27)$$

Za  $k < m$  i pretpostavku da je rang  $r = k$ , tako da egzistira matrica  $(A A^H)^{-1}$ . Pseudoinverzija matrice  $A$  definisana je

$$A^+ = A^H (A A^H)^{-1} \quad (28)$$

Koristeći

$$(A A^H)^{-1} = U_1 \Sigma^{-2} U_1^H$$

i

$$A^H = V_1 \Sigma U_1^H$$

dobija se

$$\begin{aligned} A^+ &= A^H (A A^H)^{-1} = (V_1 \Sigma U_1^H)(U_1 \Sigma^{-2} U_1^H) \\ &= V_1 \Sigma^{-1} U_1^H = \sqrt{\begin{bmatrix} \Sigma^{-1} & 0 \\ 0 & 0 \end{bmatrix}} U^H \end{aligned} \quad (30)$$



(21) Pseudoinverzija (23) ili (24), prema tome vrijedi za oba slučaja kada je sistem preodređen ili pododređen. Veoma je važno istaći da je ova pseudoinverzija numerički stabilna.

(22) **4. PRIMJENA SVD**

da bi Posmatrajmo linearnu transformaciju

$$y = Ax \quad (31)$$

gdje je matrica A tipa  $k \times m$ , a vektori  $x$  tipa  $m \times 1$  i  $y$  tipa  $k \times 1$ . Na vektor  $x$  se nameću ograničenja da ima Euklidovu normu jednaku jedinici, to jest  $\|x\| = 1$ . Rješenjem jednačine (31) po vektoru  $x$  dobija se

$$x = A^+ y = \sum_{i=1}^r \frac{1}{\sigma_i} v_i u_i^H y = \sum_{i=1}^r \frac{(u_i^H y)}{\sigma_i} v_i$$

(23) Po metodi najmanjih kvadrata dobili smo procjenu parametra  $\theta$  za preodređeni sistem, u obliku

$$\begin{aligned} \hat{\theta}(k) &= [H^T(k)H(k)]^{-1} H^T(k)Z(k) = H^+ Z(k) \\ &= \sqrt{\begin{bmatrix} \Sigma^{-1} & 0 \\ 0 & 0 \end{bmatrix}} U^H Z(k) = V_1 \Sigma^{-1} U_1^H \\ &= (V_1 \Sigma^{-1})(A V_1 \Sigma^{-1})^H Z(k) \end{aligned} \quad (32)$$

$$(25) = V_1 \Sigma^{-2} V_1^H Z(k) = \sum_{i=1}^r \frac{v_i}{\sigma_i^2} v_i^H H^H Z(k)$$

Za pododređeni sistem koristimo pseudoinverznu matricu (28), tako da imamo

$$\begin{aligned} \hat{\theta}(k) &= H^+ Z(k) = H^H (H H^H)^{-1} Z(k) \\ &= \sqrt{\begin{bmatrix} \Sigma^{-1} & 0 \\ 0 & 0 \end{bmatrix}} U^H Z(k) = V_1 \Sigma^{-1} U_1^H \\ &= (H^H U_1 \Sigma^{-1})(\Sigma^{-1} U_1^H) Z(k) \\ &= H^H U_1 \Sigma^{-2} U_1^H Z(k) \\ &= \sum_{i=1}^r \frac{(u_i^H Z(k))}{\sigma_i^2} H^H u_i \end{aligned} \quad (33)$$

Ako je matrica H punog ranga, to znači da je njena determinanta različita od nule, onda se u tome slučaju, u jednačinama (32) i (33) može koristiti pseudoinverzija, odnosno matrica

$$H^+ \text{ jer postoji inverzija } [H^T(k)H(k)]^{-1}, \text{ odnosno } [H(k)H^T(k)]^{-1}$$

(27) DSV takođe se koristi i u ovome slučaju, a posebno kada matrica H nije punog ranga.

**5. PRIMJERI**

(28) Primjer 1. Zadana je matrica preodređenog sistema i vektor mjerenja

$$H = \begin{bmatrix} 1 & 0 & 1 \\ 0 & 1 & 1 \\ 1 & 0 & 1 \\ 0 & 1 & 1 \end{bmatrix}, \quad Z(k) = \begin{bmatrix} 2 \\ 4 \\ 2 \\ 4 \end{bmatrix}$$

(29) iz kojih treba odrediti procjenu vektora  $\theta(k)$

Rješenje Prvo ćemo odrediti matricu

$$(30) H^T H = \begin{bmatrix} 2 & 0 & 2 \\ 0 & 2 & 2 \\ 2 & 2 & 4 \end{bmatrix}$$

i izvesti slijedeće zaključke:

1. Naznačeni proizvod matrica daje simetričnu matricu.
2. Determinanta gornje matrice, za ovaj primjer jednaka je nuli,  $\det(H^T H) = 0$ , tako da ne možemo dobiti njenu inverznu matricu i koristiti obrazac za procjenu parametra  $\theta(k)$

$$\hat{\theta}(k) = H^+ Z(k) = [H^T H]^{-1} H^T Z(k)$$

već ćemo koristiti SVD i koristiti jednačinu ( )

Svojsvene vrijednosti matrice  $A = H^T H$  određuju se iz jednačine

$$|A - \lambda I| = 0, \text{ ili } |H^T H - \sigma^2 I| = 0$$

Odavde

$$\begin{bmatrix} 2 - \sigma^2 & 0 & 2 \\ 0 & 2 - \sigma^2 & 2 \\ 2 & 2 & 4 - \sigma^2 \end{bmatrix} = 0$$

ili iz razvijenog oblika

$$(2 - \sigma^2)[(2 - \sigma^2)(4 - \sigma^2) - 4] + 2[-2(2 - \sigma^2)] = 0$$

dobija se:

$$\sigma_0^2 = 0, \sigma_1^2 = 6, \sigma_2^2 = 2.$$

Svojsveni vektori matrice A dobiju se, posebno za svaku svojsvenu vrijednost, iz jednačina

$$(H^T H - \sigma_i^2 I)v_i = 0$$

Za  $\sigma_1^2 = 6$  slijeduje

$$\begin{bmatrix} -4 & 0 & 2 \\ 0 & -4 & 2 \\ 2 & 2 & -2 \end{bmatrix} \begin{bmatrix} v_{11} \\ v_{21} \\ v_{31} \end{bmatrix} = 0$$

Gornji sistem pretstavlja homogeni sistem linearnih jednačina. Determinanta sistema jednaka je nuli, dok su sve determinante drugog reda različite od nule (dovoljno jedna), tako da je rang matrice  $r=2$ . Zato što je  $n-r=1$ , jednoj od promjenljivih dajemo proizvoljnu vrijednost, na primjer  $v_{11} = C_1$  tako da u razvijenom obliku dobijamo

$$\begin{aligned} -4v_{11} + 0v_{21} + 2v_{31} &= 0 \\ 0v_{11} - 4v_{21} + 2v_{31} &= 0 \\ 2v_{11} + 2v_{21} - 2v_{31} &= 0 \end{aligned}$$

$$v_{11} = C_1 \Rightarrow v_{31} = 2C_1$$

$$v_{21} = (1/2)v_{31} = C_1$$

$$2C_1 + 2C_1 - 4C_1 = 0$$

tako da dobijamo prvi karakteristini vektor

$$v_1 = \begin{bmatrix} 1 \\ 1 \\ 2 \end{bmatrix} C_1$$

Bile su dovoljne dvije jednačine za određivanje karakterističnog vektora. Treća jednačina je takođe zadovoljena.

Za  $\sigma_2^2 = 2$  slijeduje:

$$\begin{bmatrix} 0 & 0 & 2 \\ 0 & 0 & 2 \\ 2 & 2 & 2 \end{bmatrix} \begin{bmatrix} v_{12} \\ v_{22} \\ v_{32} \end{bmatrix} = 0$$

Rang matrice u ovim sistemima jednačina  $r=1$ , tako da bilo koje dvije varijable,  $n-r=2$ , mogu uzeti proizvoljne realne

vrijednosti, na primjer  $v_{22} = C_2$  i  $v_{32} = C_3$ . Razvojem gornjeg sistema dobija se drugi karakteristični vektor

$$v_2 = \begin{bmatrix} -1 \\ 1 \\ 0 \end{bmatrix} C_2 + \begin{bmatrix} -1 \\ 0 \\ 1 \end{bmatrix} C_3$$

Budući da konstante mogu uzeti bilo koju vrijednost iz skupa realnih brojeva zato ćemo u gornjem zbiru samo prvi član, uz uslov da je  $C_3 = 0$ . Konstante  $C_1$  i  $C_2$  vezane za vektore

$v_1$  i  $v_2$  određuju se iz uslova

$$V^T A^T A V =$$

$$= \begin{bmatrix} C_1 & C_1 & 2C_1 \\ -C_2 & C_2 & 0 \end{bmatrix} \begin{bmatrix} 2 & 0 & 2 \\ 0 & 2 & 2 \\ 2 & 2 & 4 \end{bmatrix} \begin{bmatrix} C_1 & -C_2 \\ C_1 & C_2 \\ 2C_1 & 0 \end{bmatrix}$$

$$= \begin{bmatrix} \sigma_1^2 & 0 \\ 0 & \sigma_2^2 \end{bmatrix}$$

li poslije množenja matrica

$$\begin{bmatrix} 36C_1^2 & 0 \\ 0 & 4C_2^2 \end{bmatrix} = \begin{bmatrix} 6 & 0 \\ 0 & 2 \end{bmatrix}$$

dobijamo konstante

$$C_1 = \sqrt{6}, C_2 = \sqrt{2}$$

Prema tome dobijamo karakteristične vektore u obliku

$$v_1 = \begin{bmatrix} 1 \\ 1 \\ 2 \end{bmatrix} \sqrt{6}, \quad v_2 = \begin{bmatrix} -1 \\ 1 \\ 0 \end{bmatrix} \sqrt{2}$$

Konačno, na osnovu jednačine (43) dolazi se do procjene vektora  $\theta(k)$

$$\hat{\theta}(k) = \left[ \frac{v_1 v_1^T}{6} + \frac{v_2 v_2^T}{2} \right] \begin{bmatrix} 1 & 0 & 1 & 0 \\ 0 & 1 & 0 & 1 \\ 1 & 1 & 1 & 1 \end{bmatrix} \begin{bmatrix} 2 \\ 4 \\ 2 \\ 4 \end{bmatrix}$$

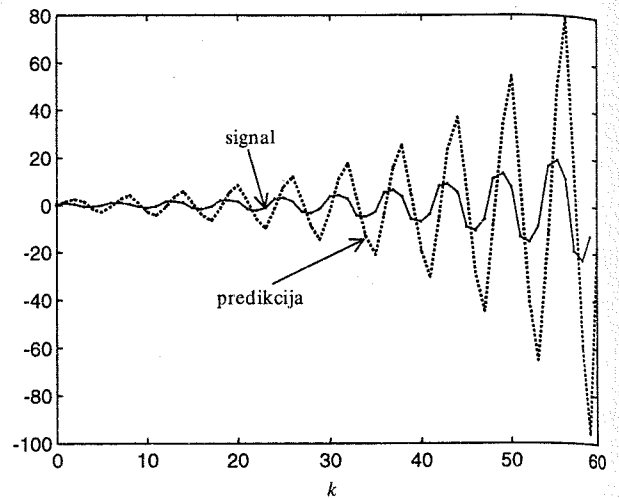
$$= \frac{1}{6} \begin{bmatrix} 10/6 & -8/6 & 2/6 \\ -8/6 & 10/6 & 2/6 \\ 2/6 & 2/6 & 4/6 \end{bmatrix} \begin{bmatrix} 1 & 0 & 1 & 0 \\ 0 & 1 & 0 & 1 \\ 1 & 1 & 1 & 1 \end{bmatrix} \begin{bmatrix} 2 \\ 4 \\ 2 \\ 4 \end{bmatrix}$$

$$= \frac{1}{6} \begin{bmatrix} 2 & -1 & 2 & -1 \\ -1 & 2 & -1 & 2 \\ 1 & 1 & 1 & 1 \end{bmatrix} \begin{bmatrix} 2 \\ 4 \\ 2 \\ 4 \end{bmatrix} = \begin{bmatrix} 0 \\ 2 \\ 2 \end{bmatrix}$$

Primjer 2. Za zadani pseudoslučajni niz, zapisan u obliku vektora  $z$ , treba procijeniti koeficijente prediktora šestog reda i izvršiti predikciju koristeći pseudoinverziju, SVD i rekurzivnu obradu.

$$z = \begin{bmatrix} 0.5200 & 0.6100 & 0.3510 & -0.6292 & -0.7381 & -0.4247 \\ 0.7613 & 0.8931 & 0.5139 & -0.9212 & -1.0807 & -0.6218 \\ 1.1147 & 1.3076 & 0.7524 & -1.3487 & -1.5822 & -0.9104 \\ 1.6320 & 1.9144 & 1.1016 & -1.9747 & -2.3165 & -1.3329 \\ 2.3894 & 2.8029 & 1.6128 & -2.8912 & -3.3915 & -1.9515 \\ 3.4983 & 4.1038 & 2.3614 & -4.2329 & -4.9656 & -2.8572 \\ 5.1219 & 6.0083 & 3.4573 & -6.1975 & -7.2701 & -4.1833 \\ 7.4989 & 8.7968 & 5.0618 & -9.0737 & -10.6441 & -6.1247 \\ 10.9792 & 12.8794 & 7.4109 & -13.2848 & -15.5841 & -8.9672 \\ 16.746 & 18.8567 & 10.8504 & -19.4503 & -22.8166 & -13.1289 \end{bmatrix}$$

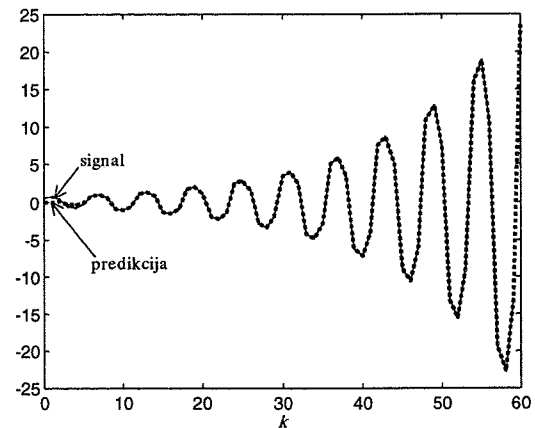
### 1. Pseudoinverzija



Sl.1. Pseudoinverzija

$$\hat{\theta} = \begin{bmatrix} 2.7779 \\ 1.0539 \\ -0.9000 \\ 0.6739 \\ -0.5914 \\ 1.5348 \\ -0.5434 \end{bmatrix}, \quad J = 2.9483 \cdot 10^4$$

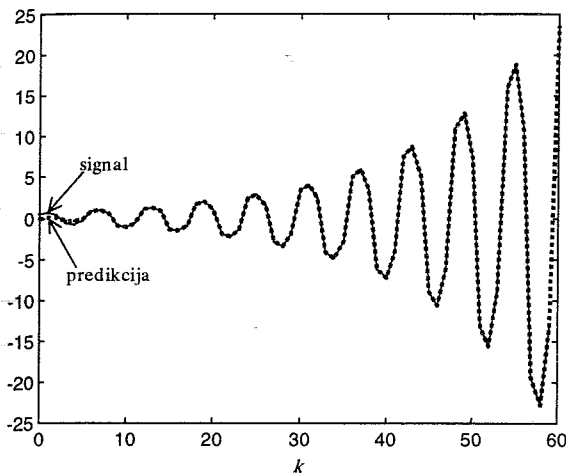
### 2. SVD



Sl.2. SVD

$$\hat{\theta} = \begin{bmatrix} 0.0000 \\ 0.0000 \\ -0.7189 \\ 0.0000 \\ 0.0000 \\ 0.5942 \\ 0.0000 \end{bmatrix}, \quad J = 2.3249 \cdot 10^{-15}$$

### 3. Rekurzivna obrada



Sl.3. Rekurzija

$$\hat{\theta} = \begin{bmatrix} 0.0006 \\ 0.0009 \\ -0.7181 \\ 0.0013 \\ 0.0011 \\ 0.5953 \\ 0.0007 \end{bmatrix}, J = 8.8550 \cdot 10^{16}$$

### 6. ZAKLJUČAK

Analizirajući dobijene rezultate možemo izvesti slijedeće zaključke:

1. Budući da je  $\det(H^T H) \approx 0$  pseudoinverzija matrice  $H$  unosi pogrešne rezultate prilikom izračunavanja matrice  $H^+ = (H^T H)^{-1} H^T$ , što ka vodi lošoj predikciji signala, slika 1.

2. Na slici 2. prikazana je predikcija signala u slučaju da se u estimaciji pomoću najmanjih kvadrata koristi SVD. Greška predikcije je veoma mala.

3. U rekurzivnoj obradi nisu se pojavile singularne matrice, tako da je i u ovome slučaju greška predikcije veoma mala.

4. Vektori stanja (vektori koeficijenata FIR filtra)  $\hat{\theta}$  dobijeni pomoću SVD-a i rekurzivne obrade su gotovo identični.

5. Rezimirajući zaključke slijedi da je SVD najefikasniji postupak u numeričkoj linearnoj algebi.

### LITERATURA

[1] Nebojša Marjanac, PRIMJENA ORTOGONALNIH TRANSFORMACIJA I DEKOMOZICIJE MATRICA NA METOD NAJMANJIH KVADRATA (Diplomski rad), Elektrotehnički fakultet, Banja Luka, 1997.

[2] Gene H. Golub, Charles F. Van Loan, MATRIX COMPUTATIONS, The Johns Hopkins University Press, Baltimore and London, 1996.

[3] Jerry M. Mendel, LESSONS IN ESTIMATION THEORY FOR SIGNAL PROCESSING, COMMUNICATIONS AND CONTROL, Prentice Hall, New Jersey, 1995.

Abstract: The purpose of this paper is to show how least-squares estimates can be computed using the singular value decomposition (SVD) of matrix  $H(k)$ . The SVD of  $H(k)$  is also related to pseudoinverse of  $H(k)$ . The computation using the SVD is valid for both the overdetermined and underdetermined system and for the cases when  $H(k)$  may or may not be of full rang. The SVD is one of the most powerful algorithms from numerical linear algebra.

## НУМЕРЧКО РАЧУНАЊЕ SVD-а

Н. Марјанац, З. Бабић, П. Хинић, *Електротехнички факултет у Бањој Луци*

Садржај - У овом раду желимо имплементирати два различита итеративна алгоритма за израчунавање СВД-а:

- (1) Циклични Јакобијев алгоритам који користи Гивенсове ротационе матрице,
- (2) QR алгоритам, који је заснован на Хаусхолдеровој трансформацији.

### 1. UVOD

Декомпозиција матрице преко преко њених сингуларних вриједности представља веома моћно средство нумеричке линеарне алгебре и омогућава ефикасну естимацију без обзира на димензије матрице матрице обраде сигнала и на вриједност ранга матрице. Исто тако омогућава нам да одредимо нумеричким методама ранг матрице. У случају Јакобијевог алгоритма користе се принципи ротације у равни, чиме се постиже конвергенција ка дијагоналној матрици. QR алгоритам користи принципе Хаусхолдерове рефлесије чиме се долази до би дијагоналне матрице, која се итеративним извођењем Голуб-Кановог корака заснованог на принципима ротације у равни такође постиже конвергенција ка дијагоналној матрици.

### 2. ЈАКОВИЈЕВ СИКЛИ^НИ АЛГОРИТАМ

Двострани Јакобијев алгоритам представља један од практичних путева за нумеричко одређивање СВД-а. По својој концепцији не разликује се од Гивенсове ротације. Без смањивања општости описаћемо овај поступак на матрици  $A$  димензија  $2 \times 2$ . Теоријски једоказано да постоје ортогоналне матрице  $\Theta_1$  и  $\Theta_2$  такве да је

$$\Theta_1^T A \Theta_2 = \text{diag}(d_1, d_2) \quad (1)$$

Поступак дијагонализације се врши у два корака:

- I симетризација матрице и
- II дијагонализација симетричне матрице.

**Корак I:** Симетризација матрице.

Овај корак вршимо ако матрица није симетрична. У противном бисмо одмах ишли на корак II. Симетризацију постижемо тако што матрицу  $A$  množимо ортогоналном матрицом  $\Theta^T$  таквом да добијемо

$$\Theta^T A = Y \quad (2)$$

гдје је  $Y$  симетрична матрица. Дакле имамо

$$\begin{bmatrix} c & s \\ -s & c \end{bmatrix}^T \begin{bmatrix} a_{ii} & a_{ik} \\ a_{ki} & a_{kk} \end{bmatrix} = \begin{bmatrix} y_{ii} & y_{ik} \\ y_{ki} & y_{kk} \end{bmatrix} \quad (3)$$

гдје је  $s = \sin\theta$  и  $c = \cos\theta$ . Из матричне једначине (3) одређујемо  $s$  и  $c$  да буде  $y_{ik} = y_{ki}$ . Дефинишимо

$$\rho = \frac{s}{c} \quad (4)$$

Из једначина (3) и (4) добијамо

$$\rho = \frac{a_{ik} - a_{ki}}{a_{ii} + a_{kk}} \quad (5)$$

Сада можемо да одредимо  $s$  и  $c$  без кориштења тригонометријских функција

$$c = \frac{1}{\sqrt{1 + \rho^2}} \quad (6)$$

$$s = \rho c \quad (7)$$

Сада када смо одредили коефицијенте  $s$  и  $c$  и добили симетричну матрицу идемо на наредни корак.

**Корак II:** Дијагонализација симетричне матрице.

Дијагоналну матрицу добићемо множењем слијева симетричне матрице  $Y$  ортогоналном матрицом  $\Theta_2^T$  и здесна ортогоналном матрицом  $\Theta_2$  таквим да буде

$$\Theta_2^T Y \Theta_2 = \text{diag}(d_1, d_2) \quad (8)$$

односно

$$\begin{bmatrix} c_2 & s_2 \\ -s_2 & c_2 \end{bmatrix}^T \begin{bmatrix} y_{ii} & y_{ki} \\ y_{ki} & y_{kk} \end{bmatrix} \begin{bmatrix} c_2 & s_2 \\ -s_2 & c_2 \end{bmatrix} = \begin{bmatrix} d_1 & 0 \\ 0 & d_2 \end{bmatrix} \quad (9)$$

Сада можемо да одредимо коефицијенте  $c$  и  $s$  да добијемо дијагоналну матрицу. У ту сврху дефинишимо:

$$t = \frac{s_2}{c_2} \quad (10)$$

и

$$r = \frac{y_{kk} - y_{ii}}{2y_{ki}} \quad (11)$$

на основу (9), (10) и (11) долазимо до квадратне једначине

$$t^2 + 2rt - 1 = 0 \quad (12)$$

која има рјешења

$$t_1 = \frac{\text{sign}(r)}{|r| + \sqrt{1 + r^2}} \quad (13)$$

$$t_2 = -\text{sign}(r)(|r| + \sqrt{1 + r^2}) \quad (14)$$

У случају рјешења (13) видимо да се угао ротације налази у интервалу  $|\theta_2| \in [0, \pi/4]$  и тада такву ротацију називамо унутрашњом ротацијом. Ако посматрамо рјешење (14) видимо да је угао ротације у интервалу  $|\theta_2| \in [\pi/4, \pi/2]$  и тада ротацију називамо спољном ротацијом.

На основу овога израчунавамо коефицијенте:

$$c_2 = \frac{1}{\sqrt{1 + t^2}} \quad (15)$$

и

$$s_2 = t c_2 \quad (16)$$

Када смо извели оба корака добили смо једначину

$$\Theta_2^T \Theta^T A \Theta_2 = \text{diag}(d_1, d_2) \quad (17)$$

гдје је  $\Theta_1 = \Theta \Theta_2$ .

Сада можемо да опишемо Јакобијев циклични алгоритам за трансформацију квадратне матрице  $A$  димензија  $n \times n$ . Нека је  $\Theta_i(i, k)$  матрица која врши ротацију у  $i-k$  равни гдје је  $k > i$ , која се од идентичне матрице разликује само у врстама  $i$  и  $k$  и колонама  $i$  и  $k$ .

$$\Theta_1(i, k) = \begin{bmatrix} 1 & \dots & 0 & \dots & 0 & \dots & 0 \\ \vdots & \ddots & \vdots & & \vdots & & \vdots \\ 0 & \dots & c_j & \dots & c_j & \dots & 0 \\ \vdots & & \vdots & \ddots & \vdots & & \vdots \\ 0 & \dots & -s_j & \dots & s_j & \dots & 0 \\ \vdots & & \vdots & & \vdots & & \vdots \\ 0 & \dots & 0 & \dots & 0 & \dots & 1 \end{bmatrix} \begin{matrix} i \\ \\ k \\ \\ \\ \\ \end{matrix} \quad (18)$$

Нека је  $\Theta_2(i, k)$  матрица која врши ротацију такође у равни  $i-k$  и која је дефинисана на исти начин као и матрица  $\Theta_1(i, k)$ . Јакобијевом трансформацију вршимо тако да добијемо нову матрицу  $\mathbf{B}$  са нултим елементима  $(i, k)$  и  $(k, i)$ .

$$\mathbf{B} = \Theta_1^T \mathbf{A} \Theta_2 \quad (19)$$

Након  $p$  корака Јакобијевог алгоритма добили смо матрицу  $\mathbf{A}^{(p)}$  и математичком индукцијом долазимо до неједнакости

$$\text{off}^2(\mathbf{A}^{(p)}) \leq \left(1 - \frac{1}{N}\right)^p \text{off}^2(\mathbf{A}^{(0)}) \quad (20)$$

при чему је  $\text{off}(\mathbf{A}) = \sqrt{\sum_{i=1}^m \sum_{\substack{k=1 \\ k \neq i}}^m a_{ik}^2} = \|\mathbf{A}\|_F^2 - \sum_{i=1}^m a_{ii}^2$  норма матрице без

дијагоналних елемената. Ово нам показује да Јакобијевим поступком трансформисана матрица конвергира ка дијагоналној матрици, односно сума апсолутних вриједности недијагоналних елемената тежи нули када број корака Јакобијевог алгоритма тежи у бесконачност. Дакле слиједи

$$\text{off}(\mathbf{A}^{(p)}) \rightarrow 0 \quad \text{када} \quad p \rightarrow \infty.$$

Приликом практичне имплементације Јакобијевог алгоритма вриједност норме без дијагоналних елемената нам показује степен извршене дијагоналнизације матрице и често њена вриједност представља услов за излазак из програмске петље у којој се врши обрада матрице. Најчешће се узима услов да је  $\text{off}(\mathbf{A}) \leq \delta$  при чему  $\delta$  представља веома мали број који углавном зависи од машинске прецизности рачунара.

Након постигнуте нумеричке прецизности добили смо дијагоналну матрицу  $\mathbf{D}$  чији дијагонални елементи представљају сингуларне вриједности матрице  $\mathbf{A}$

$$\mathbf{D} = \mathbf{U}^T \mathbf{A} \mathbf{V} = \text{diag}(\sigma_1, \dots, \sigma_n) \quad (21)$$

при чему је

$$\mathbf{U} = \Theta_1(1,2)\Theta_3(1,3)\dots\Theta_{N-1}(m-1, m)$$

$$\mathbf{V} = \Theta_2(1,2)\Theta_4(1,3)\dots\Theta_N(m-1, m)$$

гдје је

$$N = \frac{m(m-1)}{2}$$

У случају правоугаоне матрице може се добити квадратна матрица додавањем нултих колана, али најчешће је  $m \gg n$ , па је најпогодније извршити QR трансформацију након чега се добије

$$\mathbf{R} = \begin{bmatrix} \mathbf{R}_1 \\ 0 \end{bmatrix} = \mathbf{Q}^T \mathbf{A}$$

Затим Јакобијев циклични алгоритам изводимо на горњој троугаоној субматрици  $\mathbf{R}_1$  која има димензије  $n \times n$  и много је мања од матрице димензија  $m \times m$ . Резултат је дијагонална матрица чији су елементи сингуларне вриједности матрице  $\mathbf{A}$

$$\mathbf{Q}_1^T \mathbf{R}_1 \mathbf{Q}_2 = \mathbf{D} = \text{diag}(\sigma_1, \dots, \sigma_n)$$

Ортогоналне матрице којима вршимо трансформацију су одређене изразима

$$\mathbf{U} = \mathbf{Q} \begin{bmatrix} \mathbf{Q}_1 & 0 \\ 0 & \mathbf{I} \end{bmatrix}$$

и

$$\mathbf{V} = \mathbf{Q}_2$$

Комплетан поступак трансформације може да се опише једначином

$$\mathbf{U}^T \mathbf{A} \mathbf{V} = \begin{bmatrix} \mathbf{Q}_1^T & 0 \\ 0 & \mathbf{I} \end{bmatrix} \mathbf{Q}^T \mathbf{A} \mathbf{Q}_2 = \begin{bmatrix} \mathbf{D} \\ 0 \end{bmatrix}$$

### 3. QR ALGORITAM

Овај алгоритам представља још један практичан пут за нумеричко рачунање СВД-а, примјеном ортогоналне трансформације. Поступак се изводи у два корака. Први је поступак Хаусхолдерове бидијагоналнизације којим се добије бидијагонална матрица. У другом кораку бидијагоналну матрицу трансформишемо у дијагоналну матрицу итеративном примјеном чувеног Голуб-Кановог корака.

Посматрајмо матрицу  $\mathbf{A}$  димензија  $m \times n$  ( $m \geq n$ ). Ортогоналном трансформацијом је могуће добити горњу бидијагоналну матрицу  $\mathbf{B}$ .

$$\mathbf{U}_B^T \mathbf{A} \mathbf{V}_B = \begin{bmatrix} \mathbf{B} \\ 0 \end{bmatrix}$$

при чему је

$$\mathbf{B} = \begin{bmatrix} d_1 & f_1 & \dots & 0 \\ 0 & d_2 & \ddots & \vdots \\ & \ddots & \ddots & \vdots \\ \vdots & & \ddots & f_{n-1} \\ 0 & \dots & 0 & d_n \end{bmatrix}$$

$\mathbf{B}$  је квадратна матрица димензија  $n \times n$ ,  $\mathbf{U}_B$  је ортогонална матрица димензија  $m \times m$ , а  $\mathbf{V}_B$  је такође ортогонална са димензијама  $n \times n$ .

Поступак бидијагоналнизације се практично остварује помоћу Хаусхолдерове рефлексije, односно сукцесивним множењем матрице  $\mathbf{A}$  слијева и здесна одговарајућим Хаусхолдеровим матрицама.

За произвољну матрицу  $\mathbf{A}$  димензија  $m \times n$  ( $m \geq n$ ) бисмо имали

$$\mathbf{U}_B = \begin{cases} \mathbf{U}_1 \mathbf{U}_2 \dots \mathbf{U}_{n-1} & , m = n \\ \mathbf{U}_1 \mathbf{U}_2 \dots \mathbf{U}_n & , m > n \end{cases}$$

$$\mathbf{V}_B = \mathbf{V}_1 \mathbf{V}_2 \dots \mathbf{V}_{n-2}$$

У случају да је број врста матрице  $\mathbf{A}$  много већи од броја колона ( $m \gg n$ ), као и код Јакобијевог цикличног алгоритма, могуће је смањити број операција тако што се прво изврши QR трансформација, а затим бидијагоналнизација добијене троугаоне матрице. Ортогоналне матрице којима се врши трансформација одређују се аналогно поступку описаном у оквиру Јакобијевог цикличног алгоритма. Овакав поступак се назива R-бидијагоналнизација.

Сада је потребно ортогоналном трансформацијом бидијагоналне матрице  $\mathbf{B}$  добити дијагоналну матрицу чији су нулти елементи једнаки сингуларним вриједностима. То се постиже сукцесивним извођењем Голуб-Кановог корака. Голуб-Канов корак чијом итеративном примјеном постижемо конвергенцију бидијагоналне матрице  $\mathbf{B}$  ка дијагоналној изводи се на слиједећи начин:

1. Одређујемо одговарајућу субматрицу тродијагоналне матрице  $T = V^T B$ .

$$\begin{bmatrix} d_{n-1}^2 + d_{n-2}^2 & d_{n-1} f_{n-1} \\ d_{n-1} f_{n-1} & d_n^2 + d_{n-1}^2 \end{bmatrix}$$

и одређујемо сопствену вриједност  $\lambda$  која је ближа вриједности  $d_n^2 + f_{n-1}^2$  коју зовемо Вилкинсонов шифт.

2. Рачунамо Гивенсове коефицијенте  $c_l$  и  $s_l$  такве да имамо

$$\begin{bmatrix} c_l & s_l \\ -s_l & c_l \end{bmatrix}^T \begin{bmatrix} d_l^2 - \lambda \\ d_l f_l \end{bmatrix} = \begin{bmatrix} \times \\ 0 \end{bmatrix}$$

гдје је  $\times$  ненулти елемент. Са добијеним коефицијентима вршимо Гивенсову ротацију помоћу матрице

$$G_l = \begin{bmatrix} c_l & s_l & 0 \\ -s_l & c_l & 0 \\ 0 & 0 & I \end{bmatrix}$$

3. Примјењујемо Гивенсову матрицу  $G_l$  директно на на матрицу  $B$  при чему смо у првој колони добили нежељени ненулти елемент.

4. Потребно је да бидијагонална форма матрице остане очувана, па због тога примјеном Гивенсове ротације  $U_1$  поништавамо ненулти елемент, али при томе добијамо нови ненулти елемент у првој врсти. Поново вршимо Гивенсову ротацију матрицом  $V_2$ , да поништимо нови ненулти елемент. Поступак понављамо док не добијемо поново бидијагоналну матрицу.

У општем случају имамо трансформацију

$$\bar{B} = (U_{n-1}^T \cdots U_1^T) B (G_1 V_2 \cdots V_{n-1}) = \bar{U}^T \bar{B} \bar{V}$$

гдје су

$$\bar{U} = U_1 \cdots U_{n-1}$$

и

$$\bar{V} = G_1 V_2 \cdots V_{n-1}$$

Поступак сукцесивно понављамо док субдијагонални елементи не постану занемарљиви. Коначан резултат је дијагонална матрица чије дијагоналне вриједности одговарају сингуларним вриједностима, у границама нумеричке прецизности.

Као критеријум се користи вриједност  $f_{i-1}$  која треба да задовољи критеријум

$$|f_{i-1}| \leq \varepsilon (|d_{i-1}| + |d_i|)$$

гдје је  $\varepsilon$  величина која одговара машинској прецизности рачунара. Сингуларне вриједности су одређене критеријумом

$$|d_i| > \varepsilon \|B\|$$

гдје се као матрична норма може користити свака конвенционална норма.

#### 4. PRIMJERI

1. Поступак израчунавања СВД-а преко Јакобијевог цикличног алгоритма може прегледно да се демонстрира на матрици  $2 \times 2$ . Претпоставимо да је задата матрица

$$A = \begin{bmatrix} 1 & 2 \\ 3 & 4 \end{bmatrix}$$

Прво одређујемо коефицијенте ортогоналне матрице (једначине (6) и (7)), такве да множењем матрице  $A$  слијева (једначине (2) и (3)) добијемо симетричну матрицу. Добију се коефицијенти:  $c = 0.9806$  и  $s = -0.1961$ . Множењем добијамо нову матрицу:

$$A_1 = \begin{bmatrix} 1.5689 & 2.7456 \\ 2.7456 & 3.5301 \end{bmatrix}$$

При чему је

$$\Theta = \begin{bmatrix} 0.9806 & -0.1961 \\ 0.1961 & 0.9806 \end{bmatrix}$$

Након тога приступамо поступку дијагоналнизације. На основу (15) и (16) израчунавамо коефицијенте:  $c = 0.8174$  и  $s = 0.5760$ . Из (8), односно (9) слиједи:

$$A_2 = \begin{bmatrix} -0.3660 & 0.0000 \\ 0.0000 & 5.4650 \end{bmatrix}$$

$$\Theta_2 = \begin{bmatrix} 0.8174 & 0.5760 \\ -0.5760 & 0.8174 \end{bmatrix}$$

2. На матрици већих димензија, нпр.

$$A = \begin{bmatrix} 1 & 2 & 3 \\ 4 & 5 & 6 \\ 7 & 8 & 9 \\ 10 & 11 & 12 \end{bmatrix}$$

након описаног поступка се добије

$$D = \begin{bmatrix} 0.0000 & 0.0000 & 0.0000 \\ 0.0000 & -25.4624 & 0.0000 \\ 0.0000 & 0.0000 & 1.2907 \\ 0.0000 & 0.0000 & 0.0000 \end{bmatrix},$$

$$U = \begin{bmatrix} -0.5293 & -0.1409 & 0.8247 & -0.1410 \\ 0.8108 & -0.3439 & 0.4263 & -0.2066 \\ -0.0337 & -0.5470 & 0.0278 & 0.8360 \\ -0.2478 & -0.7501 & -0.3706 & -0.4885 \end{bmatrix} \text{ и}$$

$$V = \begin{bmatrix} 0.4082 & 0.5045 & -0.7608 \\ -0.8165 & 0.5745 & -0.0571 \\ 0.4082 & 0.6445 & 0.6465 \end{bmatrix}$$

Брзина конвергенције може да се види из брзине опадања вриједности off норме, гдје је  $k$  број итерације.

итерација	off
k=0	21.9753
k=1	16.4317
k=2	16.3696
k=3	7.1146
k=4	0.2790
k=5	0.0779

3. Преко QR алгоритма, за исту матрицу као у примјеру 2., прво вршимо бидијагоналнизацију и добијамо:

$$B = \begin{bmatrix} 12.8841 & 21.8764 & 0.0000 \\ 0.0000 & 2.2462 & -0.6133 \\ 0.0000 & 0.0000 & 0.0000 \end{bmatrix}$$

Након тога вршимо Голуб-Канов корак потребан број итерација. Тако имамо:

$$B_1 = \begin{bmatrix} -25.4623 & -0.0774 & 0.0000 \\ 0.0000 & -1.2755 & 0.1974 \\ 0.0000 & 0.0000 & 0.0000 \end{bmatrix}$$

$$B_2 = \begin{bmatrix} -25.4623 & -0.0774 & 0.0000 \\ 0.0000 & -1.2755 & 0.1974 \\ 0.0000 & 0.0000 & 0.0000 \end{bmatrix}$$

$$B_3 = \begin{bmatrix} -25.4624 & -0.0002 & 0.0000 \\ 0.0000 & -1.2907 & 0.0000 \\ 0.0000 & 0.0000 & 0.0000 \end{bmatrix}$$

$$B_4 = \begin{bmatrix} -25.4624 & 0.0000 & 0.0000 \\ 0.0000 & -1.2907 & 0.0000 \\ 0.0000 & 0.0000 & 0.0000 \end{bmatrix}$$

Након четири корака смо дошли до дијагоналне матрице. Матрице чије колоне одговарају сингуларним векторима су:

$$U = \begin{bmatrix} 0.1409 & 0.8247 & -0.4578 & -0.3007 \\ 0.3439 & 0.4263 & 0.8345 & 0.0597 \\ 0.5470 & 0.0278 & -0.2957 & 0.7827 \\ 0.7501 & -0.3706 & -0.0811 & -0.5417 \end{bmatrix} \text{ и}$$

$$V = \begin{bmatrix} -0.5045 & 0.7608 & -0.4082 \\ -0.5745 & 0.0571 & 0.8165 \\ -0.6445 & -0.6465 & -0.4082 \end{bmatrix}$$

### 5. ЗАКЉУЧАК

Јакобијев циклични алгоритам омогућава израчунавање сингуларних вриједности у форми дијагоналних вриједности трансформисане матрице. Након изласка из програмске петље израчуната дијагонална матрица има у општем случају позитивне и негативне вриједности елемената. Позитивне вриједности се добију једноставним множењем са -1 одговарајуће врсте дијагоналне матрице која има негативне вриједности, уз истовремено множење колоне матрице сингуларних вектора која одговара датој сингуларној вриједности. На тај начин се добију сингуларне вриједности које одговарају дефиницији, а матрични

производ дијагоналне матрице и ортогоналних матрица лијевих и десних сингуларних вектора остаје непромјењен. Исти случај је са QR алгоритмом. Међутим, када се ови алгоритми користе у естимацији методом најмањих квадрата, то није потребно. Коначан резултат естимације који се добије преко СВД-а израчунатог на овај начин не зависи од добијеног предзнака. То се види из формуле за израчунавање естимата преко СВД-а. Више детаља о СВД-у може да се добије из рада Декомпозиција матрице преко сингуларних вриједности, П. Хинић, Н. Марјанац, З. Бабић, или из наведене литературе.

### LITERATURA

[1] Небојша Марјанац, ПРИМЈЕНА ОРТОГОНАЛНИХ ТРАНСФОРМАЦИЈА И ДЕКОМПОЗИЦИЈЕ МАТРИЦА НА МЕТОД НАЈМАЊИХ КВАДРАТА (Дипломски рад), Електротехнички факултет, Бања Лука, 1997.

[2] Gene H. Golub, Charles F. Van Loan, MATRIX COMPUTATIONS, The Johns Hopkins University Press, Baltimore and London, 1996.

[3] Simon Haykin, ADAPTIVE FILTER THEORY, Prentice Hall, New Jersey, 1996.

**Abstract:** In this context we would like to implemented two different iterative algorithm for SVD computation:

(1) Cyclic Jacobi algorithm which employs a Givens rotation matrix,

(2) QR algorithm, for which Householder transformations are well suited.

## HARDWARE DESCRIPTION LANGUAGES FOR ANALOG AND MIXED-SIGNAL DESIGN

Prof. Vančo B. Litovski, and Prof. Dragiša Milovanović

University of Niš, Faculty of Electronic Engineering, Beogradska 14, 18000 Niš, Yugoslavia, voice: +381.18.355.878, fax.: +381.18.46.180, email: [vanco,gile]@elfak.ni.ac.yu, <http://leda@elfak.ni.ac.yu>

**ABSTRACT:** Hardware Description Language (HDL) for electronic design description is a must for industrial design interchange, interoperation, simulation, synthesis, graphic representation and so on. Having standards for digital system description the community now rushes for a complete language encompassing the subject. This is why everyone is talking about analog HDLs. Looking to the literature listed below one may find four categories of design communities involved in the area: Electronic designers oriented toward existing "standards", Electronic designers not satisfied with the current trends asking for object orientation, Mechatronic designers (especially from automotive and medically oriented industry) looking for an mixed-domain language and simulator, and Automation experts trying to standardize a language for simulation of discrete and continuous control systems.

### 1. INTRODUCTION

Hardware description languages using programming language constructs have long been in use in the digital domain. Programming languages have been directly applicable to the task of behavioral description of digital systems as the behavior of digital systems is naturally expressed in algorithmic form. In the past 30 years, over 200 different languages or environments, each presenting its own conceptual approach to simulating the given problem, have been published in the literature. The problem was no standardization was present and model interchange and design-tool interoperability was disabled. With the introduction of VHDL [Nas86] (Very high speed integrated circuit Hardware Description Language) things were changed dramatically. VHDL not only became a standard language to describe digital models and behavior but it is now a basis for development of design tools including synthesis, documentation, graphic representation and so on. Its fundamental philosophy is ADA based. In the same time an additional standard was adopted the so called

Verilog language based on the C language. These two standards provided users with a richer set of tools to produce more reliable models and suppliers with a more rewarding market to explore. Of course, an oft-cited drawback of standards is their tendency to embody the lowest common denominator or to be outmoded by the time they are finalized. But this is certainly not the case when VHDL is considered: it has not only helped to create a competitive digital simulation market but also has forced synthesis and other nonsimulation tools, all with high degree of interoperability. Both VHDL and Verilog now provide a common format for movement toward synthesizers and correct-by-construction tools.

Analog simulation tools primarily began with early circuit simulation tools, with SPICE being the mainstay of the CAD tools used in analog IC design process. The newer generation of simulation tools includes modeling at higher levels, and analog hardware description languages. Modeling techniques such as macromodelling, which earlier were centered around the generation of equivalent circuit models, have now evolved to higher-level analytical models using analytical techniques and symbolic analysis. These higher level models are usually encoded in AHDLs (Analog Hardware Description Languages). The newer generation of circuit simulators can simulate the mixed-circuit descriptions that combine circuit-level models and higher-level models. Still, among the analog design bottlenecks [Ant96] one can include the problem of Large scale analog circuit simulation (The performance of digital circuits, having in mind parasitic effects, can't be evaluated without analog simulation), the Simulation of mixed analog-digital environments which becomes very important in modern telecommunication systems, Modeling and simulation across various domains (electrical, mechanical, thermal, acoustical, optical, working together in modern robot and medical applications), Analog HDL technology (the lack of standard HDL) and so on.



According to this a HDL is needed which should help developments in the following areas and beyond:

- It will support mixed-mode simulation of large integrated circuits [Sax95] including behavioral simulation in both digital and analog domain..
- It will be useful to link the simulation results from HDL to low-level design [Mur96].
- It will have a big impact to mixed-signal system design.
- It will enable model interchange [Hes95], [Ott95] and design tool interoperability [Rho96].

## 2. THE STATE OF THE ART

Two early examples of commercial analog HDLs are MAST from Analogy Inc., and HDL-A distributed by Mentor Graphics Corp. A later entry into the proprietary analog HDL marketplace is SpectreHDL from Cadence Design System Inc. The common characteristic of all this languages is relation to a simulator which was developed earlier so becoming some kind of constraint to the language.

The three current standardization efforts which are under way tend to become technology and simulator independent which is similar to the digital counterparts. Chronologically, the first is the Mimic HDL or MHDL. It was followed by VHDL-A. The most recent is Verilog-A.

The MHDL project began about 1988 by generating a comprehensive document that specified the requirements for an analog/microwave HDL. In early 1992, the development team started to design MHDL, which has evolved into the language described in the current MHDL Language Reference Manual. MHDL is a functional language derived from the functional programming language Haskell, which in turns based on lambda calculus, the calculus of functions. The mixed signal support stems from a MHDL-defined interface with VHDL.

The VHDL-A effort began in 1989 [Chr96], [Vac95]. Its objective is to extend VHDL syntactically and semantically to support the description and simulation of analog and mixed analog and digital circuits. Previous work has led to the definition of a requirements document and concepts for extensions of the basic language. In that sense VHDL-A is

## 3. A POSSIBLE SOLUTION

In developing a new language for electronic design the following guidelines were present. One needs an

- It will enable hardware-software co-simulation.

In the next, an attempt will be made to represent the state of the art in the area of analog and mixed signal hardware description languages. Then a possible solution will be represented. It is an object oriented C++ based language followed with a simulation engine offering great possibilities to the designer. The whole system was developed at the faculty of Electronic Engineering in Niš, and named Aleccis standing for Analog and Logic Electronic Circuit Simulation System [Glo94].

strictly an extension of VHDL and must conform to its syntactical style and semantics. A non-analog VHDL description may not be semantically altered, except when existing variable names clash with the new keywords introduced to support the analog extensions of VHDL-A.

The Verilog-A effort shares with its VHDL-A counterpart the goal of extending an originally digital language to analog simulation. Its aim is to support many of the same capabilities VHDL-A supports. The list includes support for both signal flow and circuit levels of abstraction, transient, DC, and small signal ac simulation, tight integration between analog and digital models, and the ability to support nonelectrical as well as electrical descriptions.

In parallel new HDL for analog and mixed-mode descriptions are in development at several universities. These address specific topics as verification orientation [Lem95] or component-simulation orientation involving constructs convenient for such system description. Mechatronic systems [Bec96], for example, ask for partial equation solution which is not the case in electronic circuit simulation where ordinary nonlinear equations are solved. Having in mind complex interaction which are present in mixed-signal, mixed-level, and mixed-domain designs one intensively considers the object-orientation in both entity overloading [Chi96] and hierarchical modeling [Nab96], [Elm95] point of view. Special interest was expressed in standard language development for control system description [Bar94], [Tan95], and Lor95].

open simulation environment for mixed-signal and mixed-domain design. This includes user-friendliness for every domain of design starting with very low level of microelectromechanical, optical, magnetic

and similar device modeling and ending at hardware-software co-simulation in computer systems.

The need for standardization is the second very important aspect of development of the new language. Imposing new standard i.e. new language philosophies creates reluctance in the designers community. This may be one of the important reasons for the persistence of two standards VHDL and Verilog in the digital design domain. Using a standard and widely accepted language as a basis of the new generation of an HDL is one of the important guidelines.

In the same time one should not neglect the existing analog HDLs which had already resolved most of the important dilemmas of behavioral modeling. From this point of view the model exchange and co-simulation with the existing tools is of primary importance. One should be able to accept complete descriptions in the existing formats especially when rich libraries are to be exploited. A good example is SPICE and an immense work which was done to create models of thousands of components. One should not expect from the model developers to rewrite them neither from the designers to avoid their own experience in using them.

Object-orientation of the HDL is not a must but it may be exploited effectively in the modeling phase.

Namely, hierarchical modeling may be of great importance for speed-up the simulation in various circumstances. The same component may be described at different level some of the properties being common for all levels while other being specific or signal dependent at some levels. Encapsulation and inheritance may be exploited as a powerful means in these situations. In addition, signal resolution is frequent activity in mixed-signal simulation. Overloading offers, again, a possibility to effectively resolve this problem.

Finally, having in mind the complexity of the requirements imposed and the widespread use of C and C-based modern languages, it is not difficult to make the choice of the fundamental language for the HDL. Co-simulation in this case will become a routine task. This is especially important in industrial applications where most of the code governing the production system is written in C.

As mentioned above, we designed a simulator named Alecsis. In the next, its organization will be shortly described with emphasis to the new language created named AleC++.

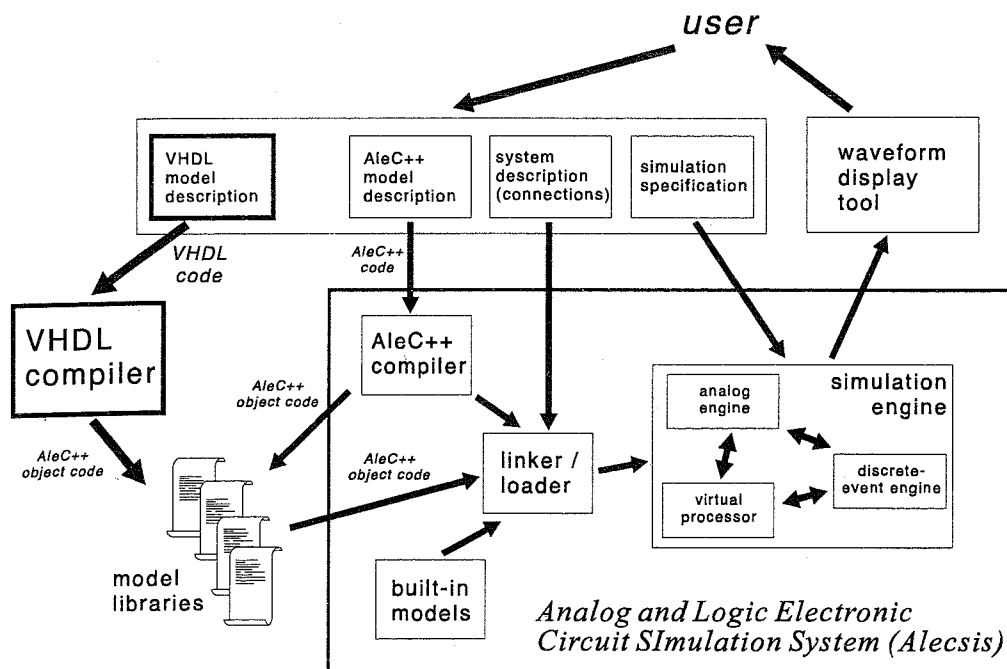


Figure 1. Organization of the Alecsis simulator

AleC++ is designed as a superset of the programming language C++. We have added special language constructs for modeling (hardware description). AleC++ can be used for both discrete-event and analogue problems.

Since we have based our HDL on the programming language, a straightforward solution would be to compile the HDL code into appropriate programming language code, and to link it with the simulation engine. However, the model development is much sim-

pler if model code needs not to be linked to the simulation engine whenever it is modified. For that reason, one might prefer an interpreted language. In this case, a model code would be executed directly after reading, command after command. Nevertheless, such approach has an important drawback - optimization is not performed and the code interpretation is slow. Optimization is crucial for simulator efficiency, since model code is executed many times during the simulation run.

In Alecsis we have tried to exploit the good characteristics of both compiled and interpreted approach. From the user's point of view, AleC++ can be used both as an interpreted and as a compiled language. However, even if the user chooses interpreted mode, the code is firstly compiled into AleC++ object code as shown in Fig. 1. Optimization is performed in this phase. That object code is interpreted by the virtual processor which is part of the simulation engine.

In compiled mode, the result of compilation is stored in the model libraries an AleC++ object code format. These compiled models can be later used in system description or in description of other models, and invoked by the linker. More detailed description of Alecsis organization and use is given in [Glo94] and [Led96].

Since AleC++ is designed as a superset of C++, programs written in C++ or C can be executed by our simulator. The generality of the programming language enables us to use Alecsis in very different simulation problems, including analogue circuit design and control system simulation, digital and discrete event system simulation, power and telecommunication switching modeling, microelectromechanical and microelectrothermal simulation, an many other specific problems.

Our approach is more general than VHDL and Verilog, and therefore it can be used instead of them. Nevertheless, we have not tried to replace these standards, even though such replacement would be possible. Our language is oriented to the modeling problems, while standard languages are used for other tasks such as synthesis, layout generation etc., too. To use very abundant libraries developed in VHDL, we had to conform to the standard and to enable AleC++/VHDL co-simulation.

Our approach to this problem is expressed in Fig. 1. A separate VHDL compiler is developed. This compiler converts VHDL model code into AleC++ object code, i.e. into internal (binary) code of our simulator. AleC++ object code is used here as an intermediate

code for communication between different languages. Compiled VHDL models can be used in the same manner as any other AleC++ model, they can be linked to other models of the system. It should be noted that VHDL originated models can not be used in the interpreted mode. We do not consider this as a problem, having in mind that Alecsis is used as a model-development tool in AleC++, not in VHDL. VHDL co-simulation was introduced primarily to make already existing (developed) VHDL model libraries accessible.

The method of co-simulation described above is even easier than it looks like thanks to the fact that many VHDL language constructs were created in AleC++, too, sometimes with different names. Actually, we were reading the VHDL standard while creating AleC++. We were conforming to C++ syntax, but have copied proper solutions from VHDL, adding the advantage of object orientation our language.

The Alecsis SPICE interrelation is more complex. First of all, the analogue simulation part of the modelling being incomparably more complex and technology dependent, a set of device models are built in Alecsis in the same way as they are in SPICE. These are models of MOSFET, BJT, JFET and diode. To use them, AleC++ allows for special syntax regions in the input file where one may include the original SPICE model cards from their libraries. An example of such "instantiation" is given by the following portion of AleC++ code which inserts the SPICE model card of a diode named D1N4148 into the description of a circuit.

```
...
// AleC++ syntax ends, SPICE syntax
starts:
spice {
.model D1N4148 D (Is=0.1p Rs=16
+ CJO=2p Tt=12n Bv=100 Ibv=0.1p)
}
// AleC++ syntax continues:
d (14, 12) model = D1N4148;
...
```

Of course the concept of model cards is accepted and upgraded in AleC++. When the user defines a new model certain requirements are to be met in order to retain consistency. Among these are: the model card class is defined using C++ class construct, default values of model parameters should be set in the class constructor etc.

A new phase of SPICE-Alecsis co-simulation is under development. In fact one write a compiler in-

#### 4. CONCLUSION

An short overview of the needs, current status and our solution in computer languages for description of analog and mixed-signal electronic circuits and sys-

#### 5. REFERENCES

- [Ant95] Antao, B.A.A., and Brodersen, A.J., "Behavioral simulation for Analog System Design Verification", IEEE Trans. on CAD of Integrated Circuits (VLSI) and Systems, Vol. 3, No. 3, Sept. 1995, pp. 417-429.
- [Ant96] Antao, B.A.A., "Trends in CAD of analog ICs", IEEE Circuits and Devices Magazine, Vol. 12, No., 5, September 1996, pp. 31-41.
- [Bar94] Barker, H.A., "Open Environments and object oriented Methods for Computer-Aided Control System Design", Control Eng. Practice, Vol. 3, No. 3, 1995, pp. 347-356.
- [Bec96] Becker, U., "Analog Hardware description languages in the Design of Mechatronic Systems", Presentation handouts, SIG-VHDL, Fall '96 VHDL User Forum at IEEE EuroDAC '96 with Euro VHDL '96, Palexpo, Geneva, Sept. 1996.
- [Car96] Carley, R., Gielen G.G.E., "Synthesis tools for mixed-signal ICs: Progress on Front-end and Backend Strategies", Proc. of the 33rd IEEE/ACM Design Automation Conference, 1996, pp. 298-303.
- [Chi96] Shi, R. C.-J., "Entity Overloading for Mixed-Signal Abstraction in VHDL", Proc. of the IEEE EURO-DAC'96, Geneva, Switzerland, September 1996, pp. 562-567.
- [Chr96] Christen, E., and Bakalar, K., "VHDL 1076.1 - Analog and Mixed-Signal Extension to VHDL", Proc. of the IEEE EURO-DAC'96, Geneva, Switzerland, September 1996, pp. 556-561.
- [Elm95] Elmquist, H., and Brueck, D., "Composite construct for object oriented modeling", EUROSIM'95, Breitenecker, F. and Husinsky, I., (Editors), Elsevier Science B.V., 1995, pp. 99-104.
- [Glo94] Glozić, D., "Alecsis 2.1: An object oriented hybrid simulator", Ph.D. Thesis, Elektronski Fakultet, Niš, Yugoslavia, 1994. (in Serbian).
- [Hes95] Hessel, E., "Model exchange - illusion or future reality?", EUROSIM'95, Breitenecker, F. and Husinsky, I., (Editors), Elsevier Science B.V., 1995, pp. 469-474.
- [Led96] -. "Alecsis, The simulator", Faculty of Electronic Engineering, Niš, Yugoslavia, Publication
- tended to work with AleC++ in a similar way as it is done with VHDL.
- tems was given. The subject being very dynamic we expect fast developments leading to a new formal standard. This and some other presentations may be considered as a modest contribution to the way of thinking while creating the new standard.
- of the Laboratory for Electronic Design Automation (LEDA), 1996.
- [Lem95] Lemery, F., "Modelisation comportementale des circuits analogiques et mixtes", Ph. D., Thesis, L'Institute National Polytechnique de Grenoble, Dec. 1995.
- [Lor95] Lorenz, F., "Positionning a standard modeling language", EUROSIM'95, Breitenecker, F. and Husinsky, I., (Editors), Elsevier Science B.V., 1995, pp. 481-494.
- [Mur96] Murayama, T., and Gendai, Y., "A Top-Down Mixed-Signal Design Methodology Using a Mixed-Signal Simulator and Analog HDL", Proc. of the IEEE EURO-DAC'96, Geneva, Switzerland, September 1996, pp. 59-64.
- [Nas86] Nash, J.D., and Saunders, L.F., "VHDL Critique", IEEE Design and Test of Computers, Vol. 11, No. 1, April 1986, pp. 54-65.
- [Neb96] Nebel, W., and Schumacher, G., "Object-Oriented Hardware Modeling - Where to apply and what are the objects?", Proc. of the IEEE EuroDAC '96 with EuroVHDL '96, Palexpo, Geneva, September 1996, pp. 428-433.
- [Ott95] Otter, M., and Elmquist, H., "The DSblock model interface for exchanging model components", EUROSIM'95, Breitenecker, F. and Husinsky, I., (Editors), Elsevier Science B.V., 1995, pp. 505-510.
- [Rho96] Rhodes, D., "A design language for analogue circuits", IEEE Spectrum, Vol. 33, No. 10, October 1996, pp. 43-48.
- [Sax95] Sax, E., Tanurhan, Y., and Mueller-Glaser, K.-D., "Integrated Design Process Support with VHDL-A", EUROSIM'95, Breitenecker, F. and Husinsky, I., (Editors), Elsevier Science B.V., 1995, pp. 493-498.
- [Tan94] Tanir, O., and Sevinc, S., "Defining requirements for a standard simulation environment", IEEE Computer, Vol. 27, No. 2, February 1994, pp. 28-34.
- [Vac95] Vachoux, A., and Berge, J.-M., "VHDL-A: Analog and Mixed-mode Extension to VHDL", EUROSIM'95, Breitenecker, F. and Husinsky, I., (Editors), Elsevier Science B.V., 1995, pp. 475-480.

## OSNOVNE ĆELIJE ECL KOLA VLSI I ULSI

Nataša Banović, Branko L. Dokić, *Elektrotehnički fakultet Banja Luka*

**Sadržaj**— U ovom radu je dat pregled razliĉitih struktura osnovnih ECL ĉelija pogodnih za realizaciju VLSI i ULSI kola. Izvršeno je poređenje ovih kola u pogledu brzine rada, potrošnje i površine koju zauzimaju na ĉipu. Ukazano je na faktore koji su bitni za postizanje visokih performansi VLSI i ULSI kola i u kom pravcu će se dalje razvijati metodologija njihovog projektovanja.

## 1. UVOD

Bipolarna emitorski spojena logiĉka kola se odlikuju veoma velikom brzinom rada. Međutim, velika snaga disipacije ovih kola dugo je bila ograniĉenje za njihovu VLSI i ULSI primjenu. Takođe, poznato je da osnovna ECL kola obavljaju ILL/NILI logiĉke funkcije i relativno su složena. Zahvaljujući tome što se strujni prekidaĉi mogu vezati paralelno ili serijski ili i paralelno i serijski moguće je izvršiti sintezu složenih logiĉkih funkcija sa relativno malim brojem tranzistora. Zbog toga su ova kola pogodna za sintezu VLSI i ULSI sistema. Razvoj novih ECL kola karakteriše se mnogo manjom potrošnjom u odnosu na konvencionalna ECL kola, uz održano malo kašnjenje i velike pobudne sposobnosti.

Najveću primjenu ova kola nalaze u projektovanju tzv. *mainframe* računarskih sistema koji se odlikuju visokim performansama. Prvenstveno se koriste pri realizaciji memorija, gejtofskih matrica, procesora i drugih kola, ali nalaze primjenu i u telekomunikacijama.

Važne komponente *mainframe* računara su statičke RAM (SRAM). Da bi se ostvarila velika gustina pakovanja i velika brzina pristupa, ove memorije koriste MOS memorijske ĉelije i bipolarna periferna kola, kao što su adresni baferi, dekoderi i izlazni pojaĉavaĉi. Razvijeno je nekoliko veoma brzih CMOS i BiCMOS SRAM sa bipolarnim ECL perifernim kolima. Kapaciteti ovih memorija su od 16–kb do 1–Mb, a vremena pristupa iznad 3.5ns [1,2]. Da bi se ove memorije mogle koristiti kao veoma brze keš i upravljaĉke memorije neophodno je reduciranje vremena pristupa, jer brzina i kapacitet ovih memorija primarno utiĉu na performanse *mainframe* računara. To se postiže upotrebom ECL kola kao drajvera rijeĉi i kao kola za upisivanje. Time se eliminiše potreba za konvertorima nivoa, a omogućeno je veoma kratko vrijeme pristupa koje iznosi 1.5 ns za 64–kb ECL–CMOS SRAM [3]. Dalji pravac razvoja ovih memorija usmjeren je ka sub–ns memorijama ĉiji su kapaciteti veći od 1–Mb. U radu [4] opisana je 1.15–Mb ECL–CMOS SRAM sa vremenom pristupa od 0.9 ns.

ECL kola se koriste i za realizaciju dinamiĉkih RAM (DRAM). Ove memorije se odlikuju povećanjem kapaciteta sa faktorom 4 tokom svake 3 godine, još od njihovog uvođenja u eksploataciju prije više od 20 godina. Kod njih se koriste MOS memorijski elementi, a za ubrzanje kritiĉnih dijelova kola koriste se bipolarna kola. Tako je u radu [5] opisana sub–10 ns 4–Mb ECL BiCMOS DRAM. Kod ove memorije bipolarna kola se koriste kao ulazni i izlazni baferi, visoko osjetljivi pojaĉavaĉi i naponski ograniĉavaĉi.

Pri projektovanju savremenih procesora uglavnom se koristi metodologija standardnih ĉelija. Tako je u [6] opisan jedan FRISC (Fast Reduced Instruction Set Computer) procesor realizovan u bipolarnoj tehnologiji korištenjem biblioteke ĉelija i ECL izlaznih drajvera i bafera. Na taj naĉin je omogućeno smanjenje propagacionog kašnjenja i kašnjenja kroz unutrašnje spojeve, a takođe i smetnji u prekidaĉkom dijelu kola. Ako se koristi neka druga tehnologija, npr. CMOS ili BiCMOS, najveći dio ĉipa se sastoji od MOS komponentata, a kritiĉne staze se ubrzavaju primjenom bipolarnih kola.

Savremeni razvoj veoma brzih optiĉkih komunikacija i procesiranja podataka otvara novu eru inteligentnih informacionih mreža (ISDN). Radi povećanja sposobnosti prenosa zahtijeva se veoma brz rad multipleksora i demultipleksora podataka. Zbog toga se intenzivno radi na razvoju ovih kola i to upotrebom Si–bipolarnih tranzistora i Ga As FET–ova ĉime se postižu brzine rada od 10 Gb/s [7,8]. U [9] je opisano kako se primjenom ECL–a mogu realizovati integrisana kola multipleksora i demultipleksora ĉije radne brzine iznose 15 i 19 Gb/s, respektivno.

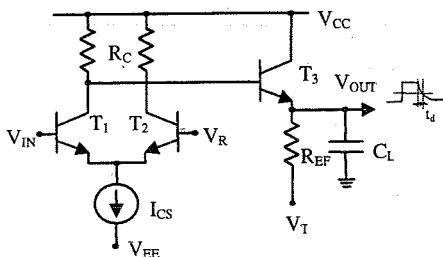
Zadnjih godina predloženo je nekoliko ECL konfiguracija koje se, u odnosu na konvencionalno ECL kolo, karakteriše reduciranom potrošnjom uz zadržanu veliku pobudnu sposobnost i brzinu. Takva kola su: kolo sa spojnim kondenzatorom AC–APD–ECL [10], kolo sa *charge-buffered* spojnim elementom CB–APD–ECL [11], komplementarno *push-pull* ECL kolo AC–PP–ECL [12], direktno spojeno komplementarno *push-pull* ECL kolo DC–PP–ECL [13], kolo sa dinamiĉkim strujnim izvorom AC–CS–APD–ECL [14], unakrsno spojeno kolo CC–APD–ECL [15], ECL kolo sa Darlingtonovom konfiguracijom dinamiĉkog strujnog izvora [16], kolo sa strujnim izvorom u povratnoj vezi FCCS–APD–ECL [17], nivovski osjetljivo kolo LS–APD–ECL [18], potpuno kompenzovano kolo FC–APD–ECL [19].

U ovom radu je dat pregled navedenih kola i izvršeno poređenje njihovih performansi u odnosu na konvencionalno ECL kolo.

## 2. KONVENCIONALNA ĆELIJA

ECL kola su veoma brza, jer tranzistori rade u aktivnoj oblasti. Međutim, njihov osnovni nedostatak je velika snaga disipacije. Za postizanje optimalnih performansi bitan je odnos između brzine i potrošnje. Da bi se razumio ovaj odnos, neophodno je osvrnuti se na osnovno ECL kolo koje se sastoji iz strujnog prekidaĉa ( $T_1$  i  $T_2$ ) i emitorskog sljedila ( $T_3$  i  $R_{EF}$ ). Brzina kola zavisi od veliĉine dinamiĉke struje koju daje izlazni stepen (sl.1). Da bi se obezbijedila dovoljna pobudna sposobnost kola najveća potrošnja postoji u izlaznom stepenu. Kod konvencionalnog ECL kola brzina je veoma zavisna od  $R_{EF}$ . To stvara direktan odnos između statičke i dinamiĉke struje izlaznog stepena. Otpornik  $R_{EF}$  treba imati malu vrijednost da bi se brzo praznila opteretna kapacitivnost. Međutim, tada dolazi do porasta statičke potrošnje kola. Svaki porast dinamiĉke struje rezultovan je

porastom statičke potrošnje. Pri *pull-up* promjeni na izlazu kola RC vremenska konstanta iznosi  $r_e C_L$ , gdje je  $r_e$  ac

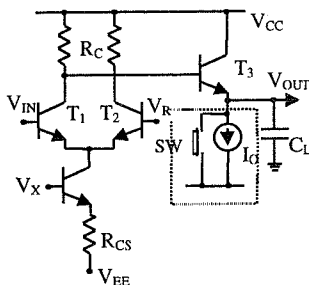


Sl. 1. Konvencionalno ECL kolo.

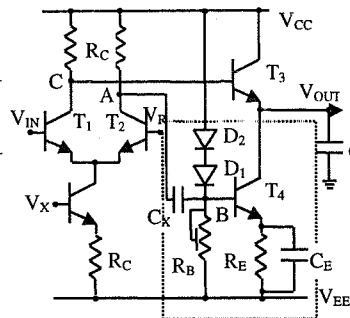
otpornost emitora tranzistora  $T_3$ . Pri promjeni izlaznog napona sa visokog na nizak logički nivo, tranzistor  $T_3$  je zakočen i  $C_L$  se prazni preko  $R_{EF}$ . Vrijeme pada izlaznog napona  $t_d$  (*pull-down* kašnjenje) se definiše kao vrijeme za koje izlazni napon dostigne prag ulaznog napona. Aproksimativno  $t_d$  iznosi  $R_{EF} C_L / 4$ . Budući da je  $R_{EF}$  mnogo veće od  $r_e$ , vrijeme pada izlaznog napona je mnogo veće od vremena porasta i predstavlja glavni dio propagacionog kašnjenja. Zavisno od tražene brzine, tipična potrošnja emitorskog sljedila iznosi od 40–75% totalne potrošnje kola. Zbog toga je poželjno zamijeniti konvencionalno emitorsko sljedilo alternativnim stepenom koji će obezbijediti malu potrošnju i veliku brzinu rada.

### 3. POBOLJŠANE ČELIJE

Logički pristup za poboljšanje odnosa brzina/potrošnja u jednom ECL kolu je konceptualno dat na slici 2. Ovo kolo predstavlja tzv. APD-ECL kolo (*active pull-down*), [10].



Sl. 2. Osnovni koncept APD-ECL kola.



Sl. 3. AC-APD-ECL kolo.

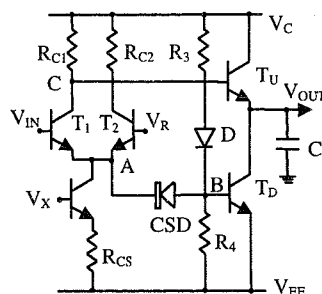
Kod ovog kola  $R_{EF}$  je zamijenjen kontrolisanim prekidačem SW i strujnim izvorom  $I_0$ . U stacionarnom stanju SW je otvoren i  $I_0$  održava malu dc struju kroz  $T_3$ . *Pull-up* promjena je ista kao kod konvencionalnog ECL kola. Međutim, za vrijeme promjene izlaznog napona sa visokog na nizak logički nivo SW je zatvoren, pa "vuče" veliku izlaznu struju i omogućava veoma brzo pražnjenje  $C_L$ . SW se ponovo otvara kad se dostigne  $V_{OL}$ .

Postoje različita rješenja sa aktivnim *pull-down* dijelom kola (APD). Odlikuju se malom dc potrošnjom u emitorskom sljedilu i smanjenim *pull-down* kašnjenjem, jer se pražnjenje opteretne kapacitivnosti vrši velikom strujom. AC-APD-ECL kolo koristi kondenzator preko kog se spaja napon sa prekidačkog dijela kola na bazu *pull-down* tranzistora [10]. Šema ovog kola data je na slici 3. Tranzistor  $T_4$  radi kao kontrolisani prekidač SW, a struja  $I_0$  iznosi 0.1–0.2 mA, što je za red veličine manje u odnosu na konvencionalno ECL kolo. Ova struja je određena izrazom:

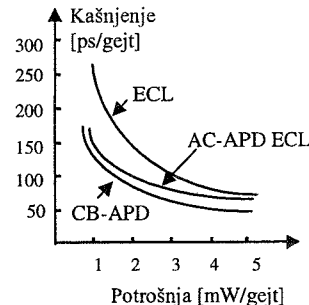
$$I_0 = \frac{V_{CC} - V_{EE} - 2 V_D - V_{BE4}}{R_E} \quad (1)$$

Tačke A i B su ac spojene preko kondenzatora  $C_X$ . Kad se izlazni napon mijenja sa visokog na nizak logički nivo, zbog niskog napona u tački C, tranzistor  $T_3$  se isključuje. Istovremeno logički nivo u tački A postaje visok i ta pozitivna naponska promjena se prenosi u tačku B, zbog čega raste  $V_{BE4}$  i preko  $T_4$  prazni se  $C_L$ . Kada izlazni napon dostigne  $V_{OL}$ ,  $T_3$  počinje provoditi i puniti  $C_B$ , čime se smanjuje  $V_{BE4}$  i ograničava *pull-down* promjena. Dakle, ova promjena je samoograničena preko negativne povratne sprege na emitoru tranzistora  $T_4$ . U režimu male potrošnje (1–2mW) neopterećeno AC-APD-ECL kolo ima kašnjenja 21, 23 i 35 ps, za 4.1, 2.1 i 1.1mW/gejt, respektivno [10]. Za opterećeno AC-APD-ECL kolo sa  $C_L=0.3$ pF poboljšanje brzine je 30% pri 2mW/gejt i 40% pri 1mW/gejt, dok je reduciranje potrošnje 1.6x, odnosno 2x u odnosu na konvencionalno ECL kolo pri istim brzinama. Međutim, da bi se postigle optimalne performanse komponente ovog kola  $C_X$ ,  $R_E$  i  $C_B$  (sl. 3) treba optimizirati za specifične opteretne uslove. Takođe, za dati dizajn postoji ograničen opseg opterećenja za koja će APD-ECL kolo imati prednost u odnosu na konvencionalno ECL kolo. U [10] su data i dva alternativna rješenja za AC-APD ECL kolo.

CB-APD-ECL kolo karakteriše se *charge buffered* spojnim elementom (*charge storage dioda-CSD*) između tačke zajedničkih emitora prekidačkih tranzistora i baze aktivnog *pull-down* npn tranzistora, [11]. Tako se ostvaruje mnogo veća dinamička struja, nego u slučaju kad se koristi kondenzator kao spojni element. Ovo kolo u osnovi koristi difuzionu kapacitivnost CSD diode umjesto "stvarnog" kondenzatora (sl. 4). CSD je projektovana tako da ima veliku



Sl. 4. CB-APD-ECL kolo.



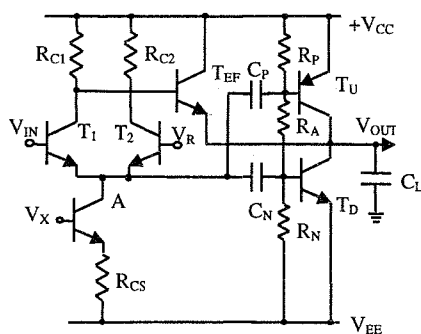
Sl. 5. Zavisnost kašnjenja od potrošnje.

*charge storage* vremensku konstantu i služi kao bafer za velike iznose naboja koji se prenose između diode i *pull-down* npn tranzistora  $T_D$ . Ovaj transfer naboja rezultuje velikom dinamičkom strujom za vrijeme prekidanja omogućavajući brzu *pull-down* promjenu. Prednost ovog kola u odnosu na AC-APD-ECL kolo je što ne zahtijeva kapacitivne elemente, čija je realizacija nepraktična u tehnologiji integrisanih kola. Karakteristika potrošnja-kašnjenje ovog kola sa  $C_L=0.3$ pF data je na slici 5. Poboljšanje u brzini je 34% (88ps prema 134ps) u odnosu na konvencionalno ECL kolo za  $P=2$ mW/gejt. I kod ovog kola kašnjenje opadajuće ivice izlaznog signala je znatno veće od kašnjenja rastuće ivice.

Bez upotrebe kola za pomjeranje nivoa moguće je miješati ECL, AC-APD-ECL i CB-APD-ECL kola, zbog potpune kompatibilnosti naponskih nivoa. Kod oba APD-ECL kola smanjeni su dc potrošnja u emitorskom sljedilu i

*pull-down* kašnjenje. Međutim, *pull-up* kašnjenje je i dalje ograničeno kolektorskom otpornošću.

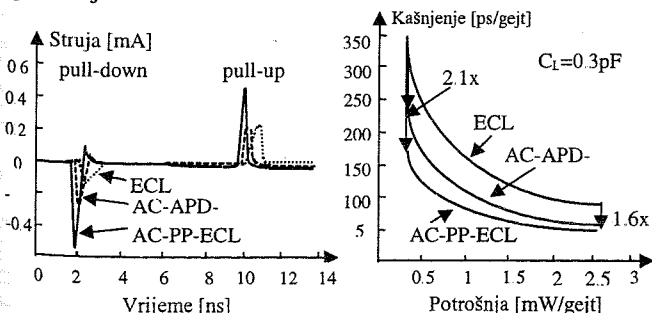
U [12] je predloženo komplementarno *push-pull* ECL kolo (AC-PP-ECL) sa smanjenim kašnjenjima i prednje i zadnje ivice izlaznog signala (sl.6). Ovo kolo koristi dva kondenzatora ( $C_p$  i  $C_N$ ) preko kojih se spaja napon iz tačke A (zajednički emitor prekidačkih tranzistora) na baze para komplementarnih pnp/npn *push-pull* tranzistora ( $T_U$  i  $T_D$ ). Ovakvo kolo minimizira uticaj kolektorske otpornosti na brzinu prekidanja, jer u potpunosti odspaja ovu otpornost sa tzv. *delay path-a*. Otpornici  $R_p$ ,  $R_N$  i  $R_A$  formiraju kolo za



Sl. 6. AC-PP-ECL kolo.

polarizaciju *push-pull* stepena. Najveći dio *pull-up* struje dobija se preko pnp tranzistora  $T_U$ , a samo mali dio preko  $T_{EF}$ , pa je i kašnjenje prednje ivice izlaznog signala potpuno određeno prelaznom strujom kroz  $T_U$ . Izlazni naponski nivoi su određeni preko  $T_{EF}$ . Dakle, *push-pull* tranzistori se koriste samo za obezbjeđivanje velikih prekidačkih struja. Na slici 7 date su *pull-up* i *pull-down* struje ovog kola, konvencionalnog ECL kola i AC-APD-ECL kola pri opterećenju od  $C_L=0.3pF$  i potrošnji od  $0.5mW/gejt$ . Sa slike se vidi da komplementarno *push-pull* kolo ima veće struje i oštrije ivice tih struja, i za *pull-down* i za *pull-up* promjenu. Za neopterećeno kolo i potrošnju  $0.5mW/gejt$ , poboljšanje u brzini je oko 29.5% odnosno 11.3% u odnosu na konvencionalno ECL kolo i AC-APD-ECL kolo, respektivno. Ako postoji opterećenje od  $0.3pF$ , poboljšanje u brzini iznosi  $2.1x$  ( $1.61x$ ) za  $0.5mW/gejt$  ( $3mW/gejt$ ) u odnosu na konvencionalno ECL kolo, (sl.8).

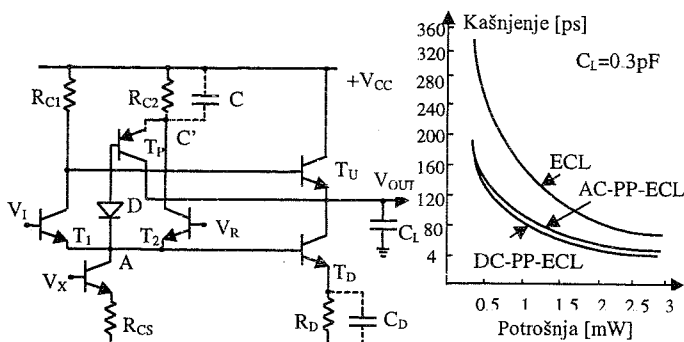
Pored navedenih prednosti ovog kola treba imati u vidu da upotreba spojnih kondenzatora zahtijeva njihovo precizno projektovanje, ali i dodatne elemente neophodne za implementiranje kola za polarizaciju *push-pull* tranzistora. Postojanje dodatnih elemenata podrazumjeva i dodatnu potrošnju.



Sl. 7. *Pull-up* i *pull-down* struje. Sl. 8. Zavisnost kašnjenja od potrošnje.

Direktno spojeno komplementarno *push-pull* ECL (DC-PP-ECL) kolo karakteriše se direktno spojenim pnp *pull-up* i npn *pull-down* tranzistorima (sl.9). Takođe, ovo kolo ne

koristi posebno kolo za polarizaciju *push-pull* tranzistora, čime se smanjuje potrošnja kola. Polarizacija pnp tranzistora ostvaruje se postojećim naponskim nivoima logičkog stepena. U odnosu na konvencionalno ECL kolo (sl.1) dodatni elementi su pnp tranzistor  $T_p$  i dioda D, te tranzistor  $T_D$  i kondenzatori  $C_U$  i  $C_D$  [13]. Kada je na ulazu visok



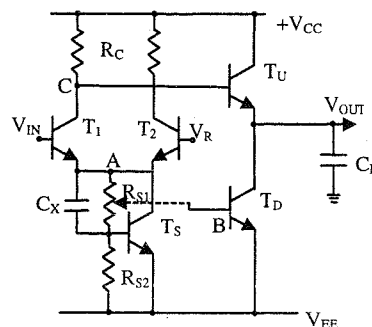
Sl. 9. DC-PP-ECL kolo.

Sl. 10. Zavisnost kašnjenja od potrošnje.

logički nivo, kroz  $T_p$  i D teče veoma mala dc struja (*cut-in* uslovi rada). Napon u tački A slijedi promjenu ulaznog napona i uključuje se *pull-down* tranzistor  $T_D$ , preko koga se opteretna kapacitivnost brzo prazni. Kada ulazni napon pada sa visokog na nizak logički nivo, napon u tački A slijedi tu promjenu. Tada će naponska razlika između tačaka C' i A porasti, pa će velika dinamička struja kroz  $T_p$  omogućiti brzo punjenje opteretne kapacitivnosti. Kolektorska otpornost  $R_C$  je potpuno odvojena sa *delay path-a*, pa se velika vrijednost otpornosti, a time i mala prekidačka struja može koristiti bez degradacije brzine prekidanja.

Na slici 10 data je zavisnost kašnjenja od potrošnje za DC-PP-ECL, AC-PP-ECL i konvencionalno ECL kolo, pri opterećenju od  $0.3pF$ . Najmanje kašnjenje ima DC-PP-ECL kolo i iznosi  $168ps$ , dok za AC-PP-ECL iznosi  $174ps$ , a za konvencionalno ECL kolo  $364ps$ . Poboljšanje u brzini je oko  $2.2x$ , a navedene vrijednosti kašnjenja se imaju pri  $P=0.5mW/gejt$ . Za  $P=3mW/gejt$  poboljšanje u brzini iznosi  $1.86x$ . Poboljšanje u odnosu na AC-PP-ECL ima se zbog eliminacije kola za polarizaciju *push-pull* tranzistora, a samim tim i smanjenja potrošnje.

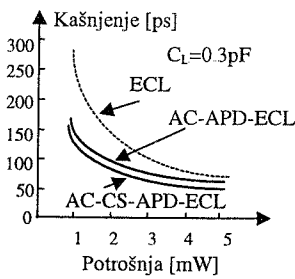
AC-CS-APD-ECL kolo je konfiguracija koju karakteriše ac spojen dinamički strujni izvor i aktivni *pull-down* stepen emitorskog sljedila (sl.11). Dinamički strujni izvor daje veliku dinamičku struju za vrijeme prekidanja,



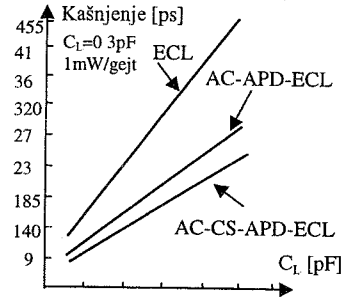
Sl. 11. AC-CS-APD-ECL kolo.

čime se poboljšava proizvod potrošnja-kašnjenje logičkog stepena. Kolo koristi samopolarizujuću šemu dinamičkog strujnog izvora i aktivni *pull-down* tranzistor i ne zahtijeva dodatne elemente, a samim tim ni potrošnju, za realizaciju

kola za polarizaciju [14]. Tako se postižu performanse uporedive sa ostalim aktivnim *pull-down* šemama. Dodatni elementi su tranzistor  $T_S$  i kondenzator  $C_X$  i oni čine dinamički strujni izvor koji daje veliku dinamičku struju za vrijeme prekidanja. Otpornici  $R_{S1}$  i  $R_{S2}$  formiraju strujni izvor kao kod konvencionalnog ECL kola, a takođe služe za polarizaciju tranzistora  $T_S$  i  $T_D$ . Kolo za polarizaciju je na ovaj način potpuno eliminisano. Ovo kolo ima mnogo veću *pull-down* struju, a takođe i oštriju ivicu ove struje u odnosu na konvencionalno ECL kolo i AC-APD-ECL kolo. Takođe je poboljšana i *pull-up* struja, jer se tranzistori  $T_D$  i  $T_1$  brzo isključuju pri promjeni stanja. Za  $P=2\text{mW/gejt}$  i  $C_L=0.3\text{pF}$  kašnjenja za navedena kola su: 127ps za konvencionalno ECL kolo, 90ps za AC-APD-ECL kolo i 79ps za AC-CS-APD-ECL kolo (sl.12). Ovo kolo ima manju zavisnost kašnjenja od promjene opteretne kapacitivnosti u odnosu na konvencionalno ECL kolo i AC-APD-ECL kolo (sl.13).

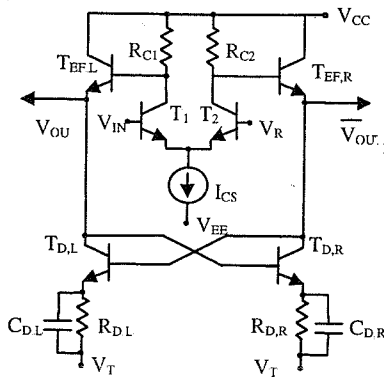


Sl. 12. Zavisnost kašnjenja od potrošnje.

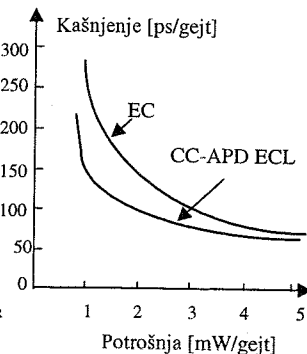


Sl. 13. Zavisnost kašnjenja od opterećenja.

CC-APD-ECL kolo karakteriše se unakrsno spojenim APD dijelom kola [15]. Kolo koristi obe faze izlaznih napona ECL kola da bi se postiglo unakrsno spojeno polarizovanje emitorskih sljedila. Na ovaj način se postiže velika dinamička struja za vrijeme prekidanja. Poboljšavaju se i *pull-down* i *pull-up* kašnjenja. Kolo ne zahtijeva posebno kolo za polarizaciju *pull-down* tranzistora, pa samim tim nema ni dodatne potrošnje. Takođe, u stacionarnom stanju samo jedna grana koja sadrži emitorsko sljedilo je provodna, pa se i na taj način utiče na smanjenje potrošnje. Kolo koristi unakrsno spojen par tranzistora  $T_{D,L}$  i  $T_{D,R}$  kao APD elemente. Otpornici  $R_{D,R}$  i  $R_{D,L}$  služe za obezbjeđenje struja polarizacije za emitorska sljedila.  $C_{D,R}$  i



Sl. 14. CC-APD-ECL kolo.

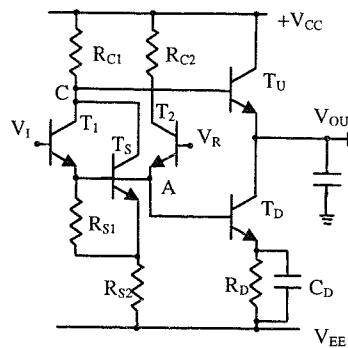


Sl. 15. Zavisnost kašnjenja od potrošnje.

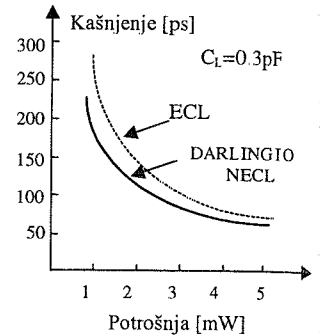
$C_{D,L}$  su tzv. *speed-up* kondenzatori (sl.14). Karakteristika potrošnja-kašnjenje data je na slici 15. Za  $C_L=0.3\text{pF}$  i  $P=1\text{mW/gejt}$  poboljšanje u brzini je 1.7x (152ps prema 260 ps) u odnosu na konvencionalno ECL kolo.

Nedostatak prethodnih rješenja je u tome što zahtijevaju specijalne elemente, kao što su kondenzatori, *charge buffered* diode ili pnp tranzistori visokih performansi, ali i korištenje prave i komplementarne vrijednosti izlaznog napona. Problem je i postojanje dodatnih elemenata neophodnih za implementiranje kola za polarizaciju *pull-down* tranzistora, što utiče na površinu ćelije i na povećanje potrošnje.

Jedan od načina poboljšanja proizvoda potrošnja-kašnjenja je ECL kolo sa Darlingtonovom konfiguracijom dinamičkog strujnog izvora i aktivnim *pull-down* emitorskim sljedilom (sl.16), [16]. Dinamički strujni izvor obezbjeđuje veliku dinamičku struju za vrijeme promjene stanja. Kolo se odlikuje samopolarizujućim strujnim izvorom i ne zahtijeva posebne elemente za polarizaciju *pull-down* tranzistora. Otpornici  $R_{S1}$  i  $R_{S2}$  formiraju strujni izvor kao kod konvencionalnog ECL kola. Dodatni element je tranzistor  $T_S$ , koji zajedno sa tranzistorom  $T_1$  čini Darlingtonovu konfiguraciju dinamičkog strujnog izvora i obezbjeđuje veliku struju samo za vrijeme promjene stanja.



Sl. 16. Darlingtonovo ECL kolo.



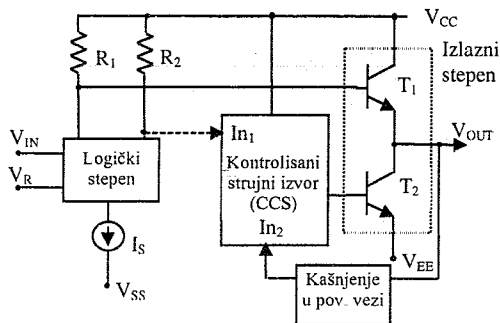
Sl. 17. Zavisnost kašnjenja od potrošnje.

Otpornici  $R_{S1}$  i  $R_{S2}$  takođe formiraju kolo za polarizaciju tranzistora  $T_S$ . Struja polarizacije za  $T_D$  se obezbjeđuje preko  $R_D$ , a  $C_D$  je *speed-up* kondenzator za  $T_D$ . U pogledu potrošnje i U/I naponskih nivoa ovo kolo je potpuno kompatibilno sa konvencionalnim ECL kolom i ova dva kola se mogu međusobno miješati čime se dobija dodatni stepen slobode u optimizaciji projektovanja. Ovo kolo ima veću *pull-down* struju i oštriju ivicu te struje u odnosu na konvencionalno ECL kolo. Takođe je poboljšana i *pull-up* struja, jer se  $T_S$  i  $T_D$  brzo isključuju pri *pull-up* promjeni. Procentualno ta poboljšanja su, pri  $C_L=0.3\text{pF}$ , 28% (150ps prema 208ps konv. ECL) za 1mW/gejt, odnosno 34.6% (68ps prema 104ps konv. ECL) za 3mW/gejt (sl.17).

FCCS-APD-ECL kolo ima poboljšane pobudne sposobnosti koje rezultuju u većoj brzini rada i manjoj osjetljivosti na opterećenje, ali i u manjoj potrošnji [17]. Ovo kolo čine ECL logički stepen, kontrolisani strujni izvor u povratnoj vezi, izlazni stepen ( $T_1$  i  $T_2$ ) i stepen povratne veze (sl.18). Struja strujnog izvora je kontrolisana stanjem logičkog stepena, ali i stanjem izlaznog stepena.

Kontrolisani strujni izvor (CCS) injektuje struju u *pull-down* tranzistor izlaznog stepena za vrijeme promjene stanja. U stacionarnom stanju, struja  $T_2$  je reducirana na minimalnu vrijednost. Ovo kolo koristi odvojena napajanja



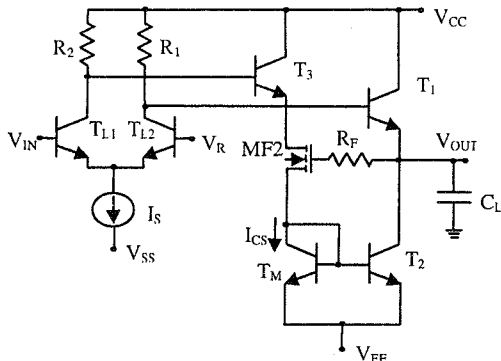


Sl. 18. Osnovni koncept FCCS-APD-ECL kola.

logičkog i izlaznog stepena. Reducirano napajanje izlaznog stepena rezultuje opštim smanjenjem potrošnje, jer izlazni stepen ECL kola ima najveću potrošnju u cijelom kolu. Dakle, CCS daje maksimalnu struju za vrijeme promjene na izlazu iz "1" u "0". Za vrijeme promjene iz "0" u "1" i u stacionarnom stanju ("0" ili "1") strujni izvor je u reduciranom strujnom modu dajući tek dovoljno struje za držanje tranzistora u slabo provodnom stanju. Struja CCS je kontrolisana logičkim stepenom i u suprotnoj je fazi u odnosu na strujnu pobudu  $T_1$ . To znači da se tranzistori  $T_1$  i  $T_2$  pobuđuju protufazno eliminišući tako direktan strujni put između  $V_{CC}$  i  $V_{EE}$ .

Realizacija FCCS-APD-ECL kola u BiCMOS tehnologiji data je na sl.19. Moguća je i implementacija kola u čisto bipolarnoj tehnologiji [17].

U odnosu na konvencionalno ECL kolo, FCCS-APD-ECL kolo ima manju potrošnju uz održanje velike brzine. Npr., za kašnjenje od 200ps ( $C_L=0.3pF$ ) ovo kolo ima potrošnju 0.7mW, a konvencionalno ECL kolo 1.7mW. Za  $P=2mW$  kašnjenje ovog kola je 101ps, a konvencionalnog ECL kola 166ps [17]. Ovo je postignuto kombinovanjem sa



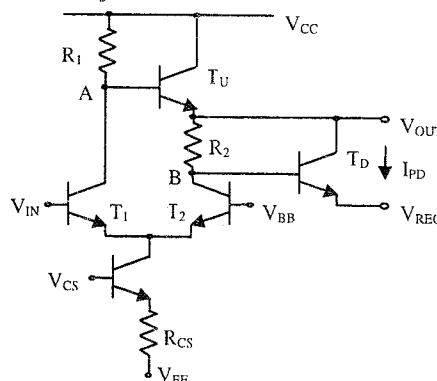
Sl. 19. FCCS-APD-ECL kolo.

CCS i pažljivim usklađivanjem nivoa signala i njihovih vremenskih odnosa što je rezultovano porastom dinamičke i reduciranjem statičke struje izlaznog stepena. Glavni dio potrošnje je sad u logičkom, a ne u izlaznom stepenu.

AC-APD-ECL kolo ima za red veličine manju dc struju u odnosu na konvencionalno ECL kolo. Kod APD-ECL kola kondenzatori i otpornici ( $C_x$  i  $R_B$ , te  $C_E$  i  $R_E$ ) trebaju biti optimizirani za specifične opteretne uslove budući da određuju dinamičku pull-down struju. To je ograničenje za opseg opterećenja izvan koga rad kola neće biti odgovarajući. LS-APD-ECL kolo podešava pobudnu sposobnost na osnovu osjetljivosti nivoa izlaznog napona, a ne izborom elemenata kola. To kolu daje samo-podešavajuću pobudnu sposobnost za širok opseg opterećenja. Tako se poboljšavaju

performanse čipa [18]. LS-APD-ECL kolo se može implementirati na osnovu konvencionalnog ECL kola, bez gubitaka u površini, jer se ne zahtijevaju otpornici velikih vrijednosti i kapacitivni elementi. Jedini dodatak je  $V_{REG}$  (sl.20).

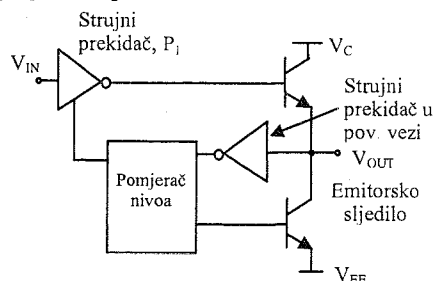
Kolo samoograničava dinamičku pull-down akciju na osnovu osjetljivosti izlaznog nivoa. Kako  $V_{OUT}$  opada, isključuje se  $T_D$ , a  $T_U$  se postepeno uključuje. U stacionarnom stanju ( $V_{OUT}=V_{OL}$ )  $T_U$  i  $T_D$  slabo vode i teče mala struja  $I_{SSL}$ . Pri tipičnim opteretnim uslovima ovo kolo je 4.4x brže od konvencionalnog ECL kola, a poboljšanje u potrošnji je 7.8x. LS-APD-ECL kolo ima manju dc struju od AC-APD ECL i konvencionalnog ECL kola, dok je dinamička pull-down struja ovog kola veća i njen nivo se samo-podešava saglasno sa opterećenjem. Nedostatak ovog kola je u tome što se samo invertorske strukture mogu realizovati na ovaj način.



Sl. 20. LS-APD-ECL kolo.

AC-APD-ECL konfiguracija je osjetljiva na promjene napona napajanja i temperature, jer nije kompenzovan napon baze pull-down tranzistora. FC-APD-ECL je kolo sa potpunom kompenzacijom promjena napona napajanja i temperature. Ovo kolo ne sadrži kondenzatore, ali sadrži kolo povratne sprege koje služi za podešavanje pull-down sposobnosti kola saglasno sa opterećenjem [19]. Na slici 21 dat je osnovni koncept FC-APD ECL kola. Ovo kolo čine strujni prekidač, pomjerač nivoa, emitorsko sljedilo i strujni prekidač u povratnoj vezi. Struja ovog prekidača, zajedno sa strujom prekidača  $P_1$  omogućava kontrolu baznog napona pull-down tranzistora preko pomjerača nivoa.

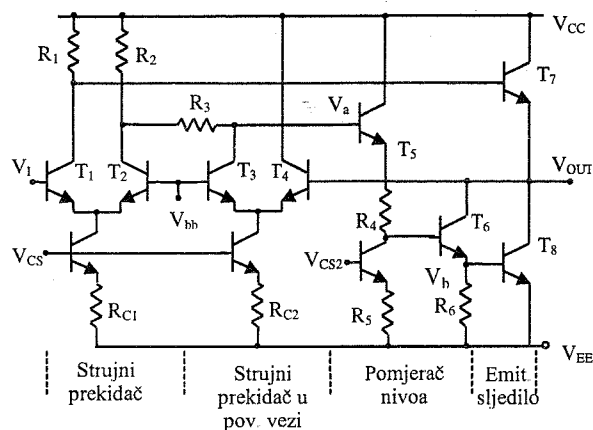
Na slici 22 data je šema FC-APD-ECL kola. Upotrebom bandgap tipa naponskog izvora dobijaju se referentni naponi  $V_{bb}$  i  $V_{CS1}$  koji su kompenzovani u odnosu na promjene napona napajanja i temperature.



Sl. 21. Osnovni koncept FC-APD-ECL kola.

U [19] je pokazano da vrijedi:  $dV_b/dT = dV_{BE}/T$  i  $dV_b/dV_{EE}=1$ . Dakle, promjena  $V_b$  sa temperaturom je ekvivalentna promjeni  $V_{BE}$  tranzistora  $T_8$  sa temperaturom, pa je i struja kroz  $T_8$  kompenzovana u odnosu na promjene temperature. Takođe, ova struja je kompenzovana u odnosu na promjene napona napajanja. Ovo kolo je dva puta brže od

konvencionalnog pri  $C_L=0.8\text{pF}$  i  $P=2.54\text{mW}$ , a potrošnja mu je za 29% manja u odnosu na konvencionalno ECL kolo na radnoj frekvenciji od 600MHz, pri  $C_L=0.8\text{pF}$ .



Sl. 22. FC-APD-ECL kolo.

#### 4. ZAKLJUČAK

ECL kola se koriste za projektovanje VLSI i ULSI sistema kod kojih je dominantno postizanje velike brzine rada. Konvencionalno ECL kolo ima veliku potrošnju. Zbog toga se projektuju alternativna rješenja, koja se i dalje odlikuju velikom brzinom rada, ali imaju manju potrošnju. AC i CB APD-ECL kola, u odnosu na konvencionalno kolo, poboljšavaju brzinu za 30% i 34%, pri  $P=2\text{mW/g}$  i  $C_L=0.3\text{pF}$ , jer utiču na smanjenje kašnjenja zadnje ivice izlaznog signala. Rješenja sa slika 6, 9, 11 i 14 utiču na smanjenje i prednje i zadnje ivice izlaznog signala, ali zahtijevaju korištenje specijalnih kapacitivnih elemenata i/ili pnp tranzistora, a neka od njih zahtijevaju i implementiranje posebnog kola za polarizaciju izlaznog stepena. Bez navedenih nedostataka su ECL kolo sa Darlingtonovom konfiguracijom dinamičkog strujnog izvora i LS-APD-ECL kolo i obezbjeđuju performanse uporedive sa ostalim APD šemama. U [17] je opisano rješenje kod kog se reduciranje potrošnje ostvaruje korištenjem kontrolisanog strujnog izvora i za kašnjenje od 200ps ( $C_L=0.3\text{pF}$ ) ovo kolo ima potrošnju 0.7mW, a konvencionalno ECL kolo 1.7mW. FC-APD-ECL kolo je kolo sa potpunom kompenzacijom promjena napona napajanja i temperature i ovo kolo ima mnogo bolje performanse od konvencionalnog ECL kolo.

#### LITERATURA

- [1] T.I.Chappell *et al.*, "A 2-ns Cycle, 3.8-ns Access 512-kb CMOS ECL SRAM with a Fully Pipelined Architecture," *IEEE Journal of Solid-State Circuits*, vol. 26, No.11, November 1991., pp.1577-1585.
- [2] H.A.Bonges *et al.*, "A 576K 3.5-ns Access BiCMOS ECL Static RAM with Array Built in Self-Test", *IEEE Journal of SSC*, vol. 27, No.4, April 1992., pp.649-655.
- [3] K.Yamaguchi *et al.*, "A 1.5-ns Access Time, 78- $\mu\text{m}^2$  Memory-Cell Size, 64-kb ECL-CMOS SRAM," *IEEE Journal of SSC*, vol. 27, No.2, Feb. 1992., pp.167-173.
- [4] K. Higeta *et al.*, "A Soft-Error-Immune 0.9-ns 1.15-Mb ECL-CMOS SRAM with 30-ps 120k Logic Gates and On-Chip Test Circuitry", *IEEE Journal of SSC*, vol. 31, No.10, October 1996., pp.1443-1449.
- [5] T. Kawahara *et al.*, "Deep-Submicrometer BiCMOS Circuit Technology for Sub-10-ns ECL 4-Mb DRAM's," *IEEE J. of SSC*, vol. 27, No.4, April 1992., pp.589-595.

[6] H.Greub *et al.*, "High-Performance Standard Cell Library and Modeling Technique for Differential Advanced Bipolar Current Tree Logic," *IEEE J. of SSC*, vol. 26, No.5, May 1991., pp.749-762.

[7] M.Ida *et al.*, "A 4-Gbits/s GaAs 16:1 multiplexer/ 1:16 demultiplexer LSI chip," *IEEE J. of SSC*, vol. 24, No.10, August 1989., pp.928-932.

[8] R.B.Nubling *et al.*, "High-speed 8:1 Multiplexer and 1:8 Demultiplexer Implemented with AlGaAs/GaAs HBT's," *IEEE J. of SSC*, vol. 26, No.10, Oct. 1991., pp.1354-1360.

[9] Y.Kuriyama *et al.*, "Ultrahigh-Speed Heterojunction Bipolar Transistor Multiplexer/Demultiplexer IC's," *IEEE J. of SSC*, vol. 26, No.6, June 1991., pp. 876-879.

[10] K.Y.Toth, *et al.*, "A 23-ps/2.1mW ECL Gate with an AC-Coupled Active Pull-Down Emitter-Follower Stage", *IEEE J. of SSC*, vol. 24, No.5, Oct. 1989., pp.1301-1306.

[11] C.T. Chuang, K. Chin, " High-Speed Low-Power Charge-Buffered Active Pull-Down ECL Circuit", *IEEE J. of SSC*, vol. 26, No.5, May 1991.,pp.812-815.

[12] C.T. Chuang, D.D. Tang, "High-Speed Low-Power AC-Coupled Complementary Push-Pull ECL Circuits", *IEEE J. of SSC*, vol. 27, No.4, April 1992., pp. 660-663.

[13] C.T. Chuang, K. Chin, "High-Speed Low-Power Direct-Coupled Complementary Push-Pull ECL Circuit", *IEEE J. of SSC*, vol. 29, No.7, April 1994., pp. 836-839.

[14] C.T.Chuang *et al.*, " High-Speed Low-Power ECL Circuit with AC-Coupled Self-Biased Dynamic Current Source and Active-Pull-Down Emitter-Follower Stage", *IEEE J. of SSC*, vol. 27, No.8, August 1992., pp.1207-1210.

[15] C.T. Chuang, B.Wu, C.J. Anderson, "High-Speed Low-Power Cross-Coupled Active Pull-Down ECL Circuit", *IEEE J. of SSC*, vol. 30, No.6, June 1995., pp. 701-705.

[16] C.T. Chuang, K. Chin, H.J. Shin, P.F. Lu, " High-Speed Low-Power Darlington ECL Circuit", *IEEE J. of SSC*, vol. 28, No.12, Dec. 1993., pp. 1374-1376.

[17] V.G. Oklobdzija, "An ECL Gate with Improved Speed and Low-Power in a BiCMOS Process", *IEEE J. of SSC*, vol. 31, No.1, Jan. 1996., pp. 77-83.

[18] T. Kuroda *et al.*, "Capacitor-Free Level-Sensitive Active Pull-Down ECL Circuit with Self-Adjusting Driving Capability", *IEEE J. of SSC*, vol.31, No.6, June 1996., pp. 819-827.

[19] K.Ueda *et al.*, "A Fully Compensated Active Pull-Down ECL Circuit with Self-Adjusting Driving Capability", *IEEE J. of SSC*, vol. 31, No.1, Jan. 1996., pp.46-53.

Abstract – An overview of different structures of basic ECL cells convenient for VLSI and ULSI realization is given in this paper. Comparison of these circuits in meanings of speed, power consumption and chip area is given too. It is pointed out to factors which are important for achieving high performances of VLSI and ULSI circuits and in which direction to develop further methodology of their design.

#### BASIC VLSI AND ULSI ECL CELLS

Nataša Banović, Branko L. Dokić

## РЕГЕНЕРАТИВНА ТРОСТАТИЧКА BiCMOS ЛОГИЧКА КОЛА

Златко В. Бундало, Горан М. Нинковић, *Електроинженерски факултет, Бања Лука*

**Садржај** - У раду су укратко размoтрени разлози коришћења регенеративних трoстатичких BiCMOS лoгичких кола у индустријским системима. Затим су описани могући начини добивања таквих кола. Прво су крaткo размoтрени принцип и њихoвoг реализoвања, а затим су предложена конкретна решења са побољшаним карактеристикама. Сва конкретна предложена решења базирана су на једном истoм принципy добивања повећане неосетљивoсти на сметње. Предложена и описана су три различита типa таквих кола: једноставна, побољшана и oптimalна. Описани су принцип рада и анализирane карактеристике тих кола.

### 1. УВОД

У дигиталним електронским системима, за пренос података између појединих делoва, врло често се користе заједничке преносне линије, тзв. заједничке магистрале. За повезивање на линије заједничке магистрале најчешће се користе тзв. трoстатичка кола.

Како у многим дигиталним системима, нарочито у индустријским дигиталним системима, постоје значајне сметње чији утицај је посебно изражен на линијама заједничке магистрале, онда је за повезивање пожељно користити кола са повећаном неосетљивошћу на сметње. У пракси се за то користе кола код којих постоји хистерезис на улазу. Тако, нпр. постоји велики број таквих TTL и CMOS трoстатичких кола, која се у пракси користе за повезивање на двoсмерне и заједничке линије, посебно у дигиталним системима са израженим сметњама, као што су индустријски дигитални системи.

Добре особине BiCMOS технологије разлози су што се све више користе BiCMOS дигитални системи. Из истих разлога који су претходно наведени, пожељно је и у таквим системима користити регенеративна трoстатичка кола. Међутим, у литератури има врло мало информација o реализацијама таквих BiCMOS лoгичких кола.

У овом раду су размoтрени и описани начини реализовања регенеративних трoстатичких BiCMOS лoгичких кола. Прво су укратко размoтрени принципи њихoвoг добивања. Затим су предложена и описана оригинална конкретна рјешења са побољшаним карактеристикама. Предложена и описана су три различита типa таквих кола: једноставна са мањим укупним бројем транзистора, побољшана са смањеним временима кашњења али већим бројем транзистора, те oптimalна и по временима кашњења и по укупном броју транзистора. Описани су принципи рада и анализирane карактеристике тих кола. Анализе су потврђене резултатима симулације коришћењем програма PSPICE. Неки резултати симулације, за један конкретан технолошки процес, дати су у раду.

## 2. ПРИНЦИПИ РЕАЛИЗОВАЊА

### 2.1. Основни принцип

Основни и најједноставнији принцип добивања регенеративних трoстатичких BiCMOS лoгичких кола састоји се у коришћењу CMOS регенеративног кола на улазу и BiCMOS трoстатичког кола на излазу.

Напонски хистерезис CMOS регенеративног кола на улазу дефинише неосетљивост на сметње комплетног кола. Постоји више могућих решења таквог кола [1,2].

Најједноставније и најпогодније за примену је коло описано у [1].

Карактеристике BiCMOS трoстатичког кола на излазу дефинишу излазне карактеристике комплетног кола. Постоји више могућих решења таквих кола са различитим карактеристикама. Детаљније су описана у [3].

Недостаци оваквих решења су што користе велики број транзистора, имају више степени, заузимају већу површину и имају већа времена кашњења, при истој неосетљивости на сметње и истом капацитивном оптерећењу, у односу на друге, побољшане реализације.

### 2.2. Побољшане реализације

Решења регенеративних трoстатичких BiCMOS кола са побољшаним карактеристикама, могу се добити ако се она реализују као компактна кола у којим су елементи за добивање хистерезиса на улазу и елементи за добивање високе импедансе на излазу обједињени у једну целину. Тако се добивају побољшане реализације са мањим укупним бројем транзистора, са мањим бројем степени, које заузимају мању укупну површину и имају мања времена кашњења, у односу на реализације по основном принципу, при истој неосетљивости на сметње и истом капацитивном оптерећењу.

Постоје два могућа начина добивања оваквих кола: додавањем BiCMOS елемената за добивање високе импедансе на излазу у шеме CMOS регенеративних кола, или додавањем CMOS елемената за добивање напонског хистерезиса у шеме BiCMOS трoстатичких лoгичких кола. Оба ова начина, у суштини, доводе до истих шема регенеративних BiCMOS трoстатичких лoгичких кола. Разлика једино постоји у томе који тип CMOS регенеративних кола се користи, односно како се додају CMOS елементи за добивање напонског хистерезиса. Кола која се добивају коришћењем једног од начина, тј. методе описане у [1], предложена и описана су у [3].

У овом раду ће бити предложена и описана овако добивена компактна решења BiCMOS регенеративних трoстатичких кола која користе други принцип добивања позитивне повратне спреге и постизања напонског хистерезиса на улазу. Тај принцип је коришћен и описан у [2,4].

## 3. КОНКРЕТНЕ РЕАЛИЗАЦИЈЕ

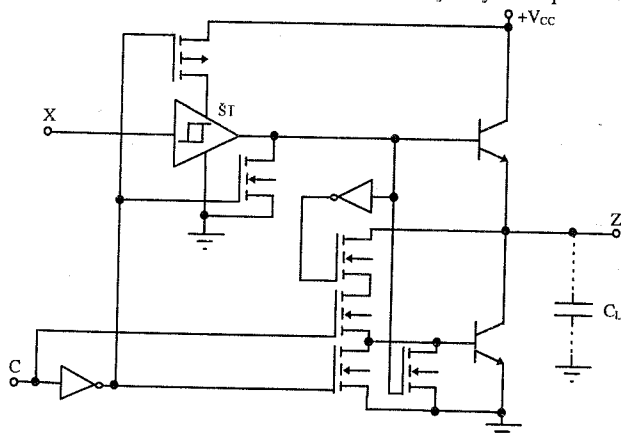
Овде ће бити предложена и описана конкретна компактна решења BiCMOS регенеративних трoстатичких кола. Дате су три врсте таквих кола које се међусобно разликују по сложености и по временима кашњења, при приближно истом напонском хистерезису и истом капацитивном оптерећењу. Те три врсте кола назваћемо: једноставна, побољшана и oптimalна. Једноставна користе најмањи број транзистора, али имају највеће кашњење. Побољшана захтевају већи број транзистора, али имају смањено лoгичко кашњење. Oптimalна кола су oптimalна и по укупном броју транзистора и по укупном лoгичком кашњењу.

За сваку од поменуте три врсте кола прво је описан принципијелни начин добивања и дата принципијелна електрична шема. Затим је дата конкретна електрична шема и анализирane њене основне карактеристике.

### 3.1. Једноставна кола

Принципијелна шема једноставног кола приказана је на сл.1. Биполарни излазни транзистори обезбеђују повећану брзину рада када је излаз омогућен, тј. при  $C=1$ . У том случају логичко стање на излазу кола зависи од стања на његовом улазу  $X$ . Шмитов тригер  $\text{ST}$  који се налази на улазу кола обезбеђује хистерезис и повећану неосетљивост на сметње. Када је  $C=0$  онда се помоћу одговарајућих MOS транзистора у колу обезбеђује да су оба биполарна транзистора искључена и да је излаз кола у стању високе импедансе.

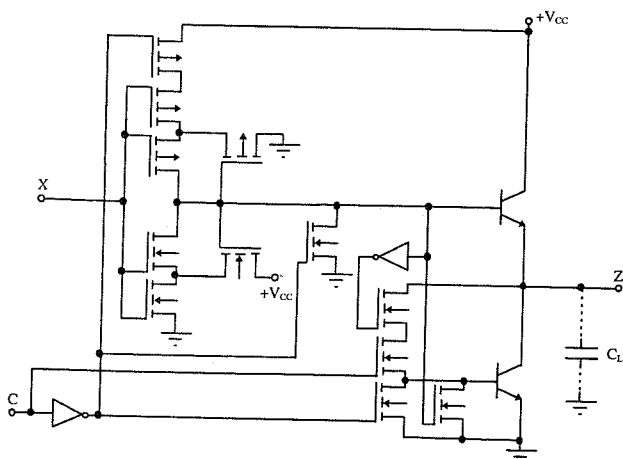
Електрична шема овако добивеног кола зависи од начина реализовања CMOS Шмитовог тригера који се користи на улазу. Такође, да ли ће коло имати инвертујућу или неинвертујућу логичку функцију, када је  $C=1$ , зависи од тога да ли се на улазу користи инвертујући или неинвертујући CMOS Шмитов тригер. Овде ће бити предложена и описана решења која су базирана на



Сл. 1. Принципијелна шема једноставног кола.

принципу описаном у [2,4].

На сл.2 је приказана, тако добивена, електрична шема једноставног BiCMOS регенеративног тростатичког логичког кола. Захваљујући конструкцији



Сл. 2. Електрична шема једноставног кола.

улазног дела кола остварена је позитивна повратна спрега и хистерезис у преносној карактеристици, када је излаз омогућен ( $C=1$ ). Конструкција излазног дела кола омогућава добивање стања високе импедансе на излазу при  $C=0$ .

Улазни део кола, при  $C=1$ , је практично CMOS регенеративно коло слично колима описаним у [2,4]. Ово коло, слично као и кола у [2,4], функционише за све односе снага MOS транзистора у улазном делу. Напони прагова се могу одредити као у [4]. Може се показати да су напони прагова тада дати приближно са

$$V_v = \frac{2.732V_{CC} - (1 - 1.732\sqrt{k})V_m}{2.732 + 1.732\sqrt{k}}, \quad (1)$$

$$V_n = \frac{0.707V_{CC} - 0.707(\sqrt{k} - 1)V_m}{1.707 + 0.707\sqrt{k}}, \quad (2)$$

где је  $k = \beta_1/\beta_0$ , а  $\beta_1$  и  $\beta_0$  константе  $\beta$  MOS транзистора на улазу кола и у повратној вези, респективно, док је  $V_m$  напон прага MOS транзистора, а  $V_{CC}$  напон напајања кола. У овом случају, кад су константе  $\beta$  свих транзистора на улазу једнаке, коло нема максималну неосетљивост на сметње.

Да би се добила максимална неосетљивост на сметње, тј. симетрична карактеристика у односу на  $V_{CC}/2$ , потребно је да снага pMOS транзистора у улазном делу, који је везан на масу, буде приближно два пута мања од снаге осталих улазних транзистора. У том случају би било, приближно

$$V_v = \frac{V_{CC}}{2} + \frac{V_h}{2}, \quad (3)$$

$$V_n = \frac{V_{CC}}{2} - \frac{V_h}{2}, \quad (4)$$

где је напон хистерезиса дат приближно са

$$V_h = \frac{(2.231 - \sqrt{k})V_{CC} - (1.633 - 2\sqrt{k})V_m}{2.231 + \sqrt{k}}. \quad (5)$$

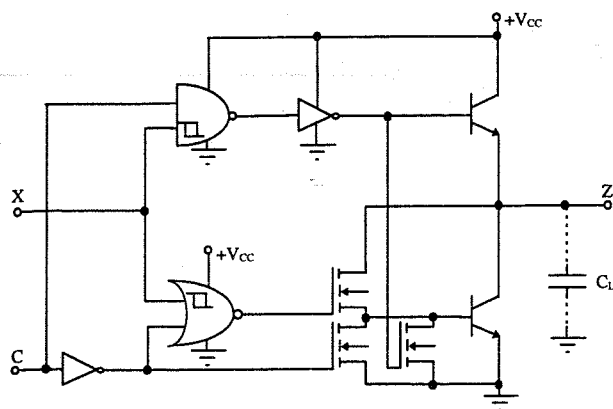
Добра особина овог кола је што практично може функционисати за све односе снага MOS транзистора, тј. што није потребно водити рачуна о услови рада. Потребна неосетљивост на сметње може се постићи помоћу одговарајућег односа снага улазних MOS транзистора и MOS транзистора у повратној вези, тј. помоћу одговарајућег односа  $k$ . Напонски хистерезис и неосетљивост на сметње се повећавају са смањивањем односа  $k$ .

Недостатак овог кола је што користи више серијски везаних MOS транзистора (два и три) у колима база биполарних излазних транзистора. То смањује струје база биполарних транзистора и повећава време кашњења тог кола, што нарочито долази до изражаја код већих капацитивних оптерећења кола.

Због тога се даље у раду разматрају и предлажу побољшане шеме BiCMOS регенеративних тростатичких кола код којих је елиминисан овај недостатак.

### 3.2. Побољшана кола

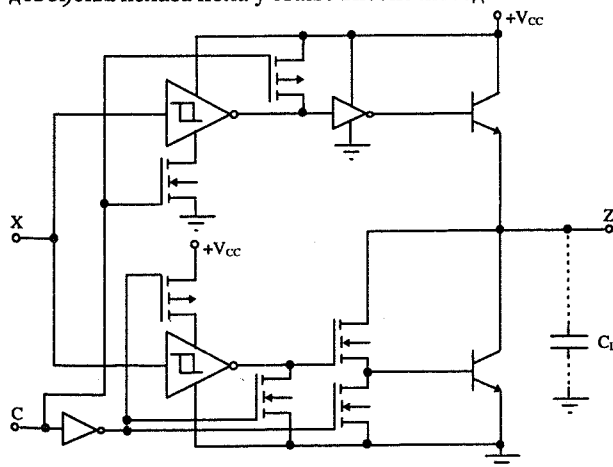
Принципијелна шема побољшаног кола приказана је на сл.3. Код њега је, такође, излаз омогућен кад је  $C=1$ . Тада постоји хистерезис и повећана неосетљивост на сметње на информационом улазу  $X$ . То је остварено коришћењем на улазу логичког НИ и логичког НИЛИ кола, код којих постоји хистерезис само на једном улазу. Напонски хистерезис и неосетљивост на сметње читавог кола зависи од напонског хистерезиса, на улазу са хистерезисом, НИ и НИЛИ логичких кола. У колу база биполарних транзистора, било да се они



Сл. 3. Принципијелна шема побољшаног кола.

укључују или искључују, увек се налази укључен само један MOS транзистор, другим крајем везан за одговарајући пол извора за напајање. То повећава струје база тих транзистора и смањује времена кашњења таквог кола у односу на једноставно коло. Када је управљачки сигнал  $C=0$  онда су оба биполарна транзистора искључена, тако да је излаз кола у стању високе импедансе.

Електрична шема оваквог кола може се добити коришћењем принципа добивања регенеративних кола описаних у [2,4] и принципа добивања таквих НИ и НИЛИ кола са хистерезисом на једном улазу описаног у [5]. Тако добивена електрична шема побољшаног тростатичког регенеративног BiCMOS логичког кола приказана је на сл.4. На информационом улазу се користе два CMOS Шмитова тригера иста као што је и онај коришћен у једноставном колу на сл.2. Они обезбеђују хистерезис и повећану неосетљивост на сметње целокупног кола. Коло има неинвертујућу логичку функцију. Додатни MOS транзистори, управљани помоћу контролног сигнала  $C$ , обезбеђују НИ и НИЛИ логичку функцију и могућност довођења излаза кола у стање високе импедансе.



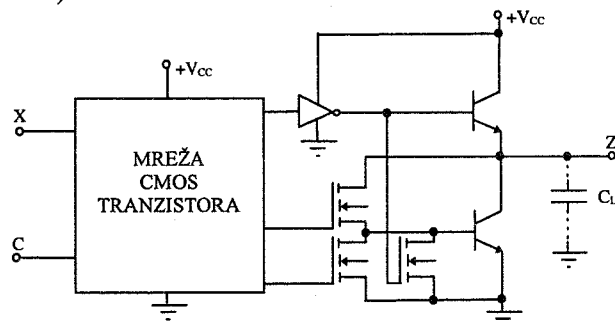
Сл. 4. Електрична шема побољшаног кола.

При  $C=1$ , улазни део кола чине два CMOS регенеративна кола слична колима описаним у [2,4]. Ово коло, у принципу, функционише за све односе снага MOS транзистора у улазном делу. Напони прагова се могу одредити као у [4]. Ако су снаге свих улазних MOS транзистора приближно једнаке, и ако су међусобно приближно једнаке снаге MOS транзистора у повратној вези, коло ће имати максималну неосетљивост на сметње. У том случају су напони прагова и напонски хистерезис кола приближно дати истим изразима (3), (4) и (5) као и за једноставно коло.

Добра особина овог кола је мање време кашњења у односу на једноставно коло, при већим капацитивним оптерећењима. Недостатак је већи укупан број транзистора, већа укупна површина и сложеност у односу на једноставно коло. Због тога се даље у раду разматрају и предлажу тзв. оптимална кола, која захтевају мањи укупан број транзистора него побољшана кола, а имају мања логичка кашњења од једноставних кола при великим капацитивним оптерећењима.

### 3.3. Оптимална кола

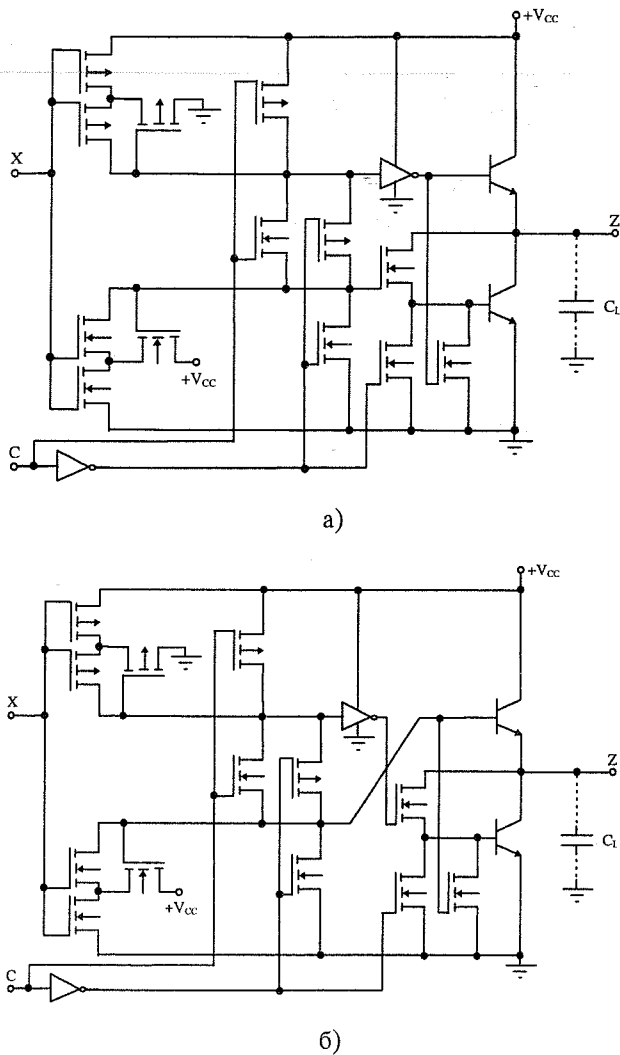
Принципијелна шема оптималног кола приказана је на сл.5. Излазни део кола обезбеђује да се биполарни транзистори побуђују тако да им је у колу базе увек укључен само један MOS транзистор другим крајем повезан за одговарајући пол извора за напајање. Тако се обезбеђују највеће струје базе биполарних транзистора и мања кашњења при великим капацитивним оптерећењима. Улазни део кола чини адекватна мрежа CMOS транзистора. Она треба да обезбеди одговарајуће управљање излазним делом кола тако да се излаз може довести у стање високе импедансе. Такође, треба да обезбеди постојање напонског хистерезиса на информационом улазу  $X$ , када је излаз кола омогућен (при  $C=1$ ).



Сл. 5. Принципијелна шема оптималног кола.

Електричне шеме оваквих кола могу се добити на различите начине, у зависности од начина реализовања мреже CMOS транзистора на улазу. Међутим, најповољнија решења и у погледу сложености и укупног броја транзистора и у погледу времена кашњења предложена су на сл.6. На сл.6а приказана је електрична шема неинвертујућег, а на сл.6б електрична шема инвертујућег кола. Види се да је врло једноставно, без икакве промене укупног броја транзистора или структуре кола, могуће добити инвертујуће или неинвертујуће коло.

За  $C=1$ , улазни део кола чини CMOS регенеративно коло идентично оном на улазу кола описаних у [4], односно слично колу описаном у [2]. Због тога, целокупно коло тада поседује напонски хистерезис на улазу и повећану неосетљивост на сметње.



Сл.6. Електрична шема неинвертирујућег (а) и инвертирујућег (б) оптималног кола.

Функционише за све односе снага MOS транзистора у улазном делу кола. Напони прагова се могу одредити на исти начин као у [4]. Ако је улазни део кола потпуно симетричан и ако су снаге улазних серијских транзистора међусобно једнаке, а снаге транзистора у повратној вези такође међусобно једнаке, коло ће имати максималну неосетљивост на сметње. Напони прагова кола, у том случају, су дати приближно изразима (3) и (4), а напонски хистерезис приближно са

$$V_h = \frac{(1.707 - \sqrt{k})V_{CC} - (1.414 - 2\sqrt{k})V_m}{1.707 + \sqrt{k}}, \quad (6)$$

где  $k$ ,  $V_m$  и  $V_{CC}$  представљају исте параметре као и код једноставних кола.

Добре особине ових кола, као што је раније већ истакнуто, су мања времена кашњења при већим капацитивним оптерећењима у односу на једноставна кола, а мањи укупан број транзистора и мања укупна површина на кристалу у односу на побољшана кола.

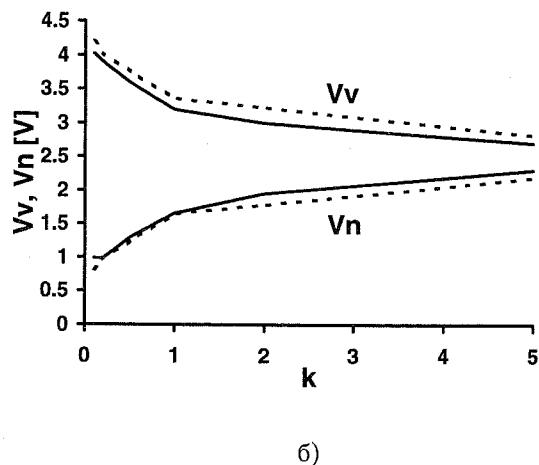
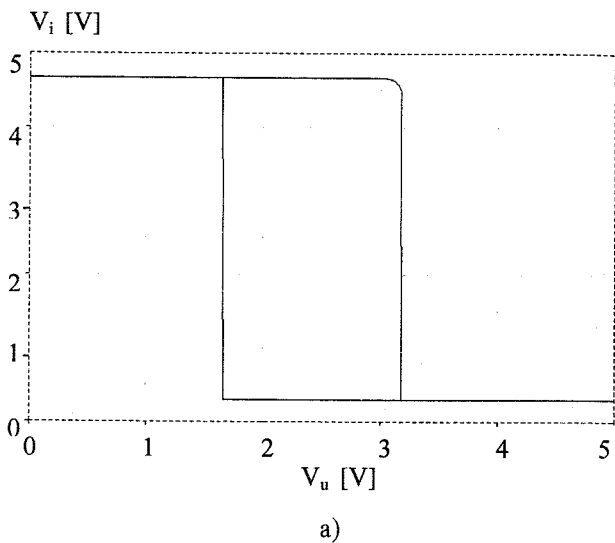
#### 4. РЕЗУЛТАТИ АНАЛИЗЕ

Сва предложена и описана кола детаљно су анализирана коришћењем резултата PSPICE симулације. Симулација је вршена за напон напајања  $V_{CC}=5V$  и технолошки процес чији параметри су дати у [6]. Све анализе, описи и закључци изнесени у раду потврђени су симулацијом. Овде ћемо

изложити неке од тих резултата. Биће дати резултати за једноставно коло (сл.2) и оптимално коло (сл.6а), јер су то кола са најбољим карактеристикама за одређене примене.

#### 4.1. Статичке карактеристике

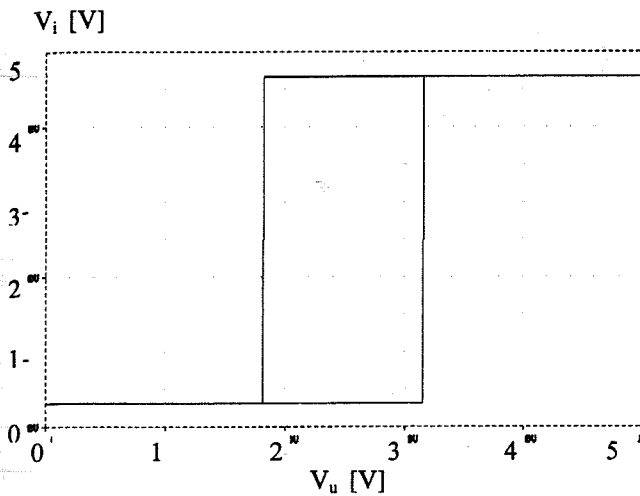
Од статичких карактеристика детаљно су анализирани напонска преносна карактеристика, напони прагова и напонски хистерезис, те неосетљивост на сметње. На сл.7. приказана је преносна карактеристика



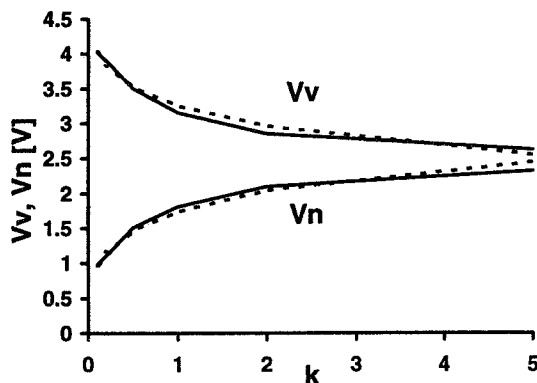
Сл.7. Преносна карактеристика (а) и зависност напона прагова од  $k$  (б), за једноставно коло.

(сл.7а) и зависност напона прагова од односа  $k$  (сл.7б), за једноставно коло са сл.2. Преносна карактеристика је добијена симулацијом за случај када је приближно симетрична у односу на  $V_{CC}/2$  и када је  $k=1$ . На сл.7б је дата зависност напона прагова добијена симулацијом (—) и добијена на основу овде изведених израза (----).

На сл.8 је приказана преносна карактеристика (сл.8а) и зависност напона прагова од односа  $k$  (сл.8б), за оптимално коло са сл.6а. Преносна карактеристика је добијена симулацијом за случај највеће неосетљивости на сметње и за  $k=1$ . На сл.8б је приказана зависност напона прагова добијена симулацијом (—) и на основу овде изведених израза (---). Дијаграми на сл.7б и сл.8б показују да су овде изведени изрази за напоне прагова доста тачни и да се могу практично користити са малом грешком.



a)

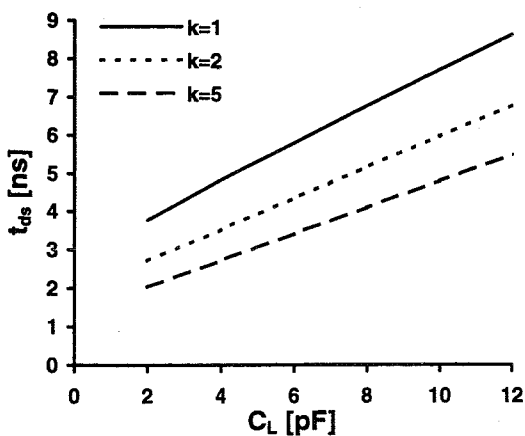


б)

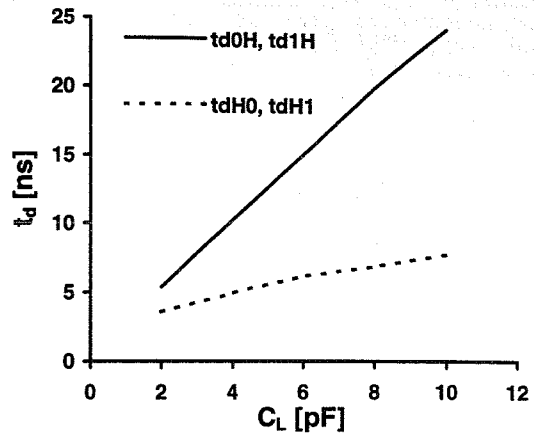
Сл.8. Преносна карактеристика (а) и зависност напона прагова од  $k$  (б), за оптимално коло.

#### 4.2. Динамичке карактеристике

Од динамичких карактеристика детаљно су анализирана времена кашњења кола, те времена кашњења преласка излаза кола у или из стања високе импедансе. На сл.9 приказана је зависност средњег времена кашњења од капацитивног оптерећења  $C_L$  и односа  $k$  (сл.9а), те зависност времена преласка излаза кола у/из стања високе импедансе у зависности од  $C_L$



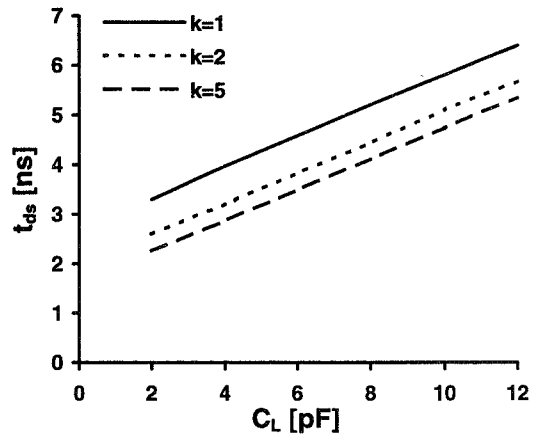
a)



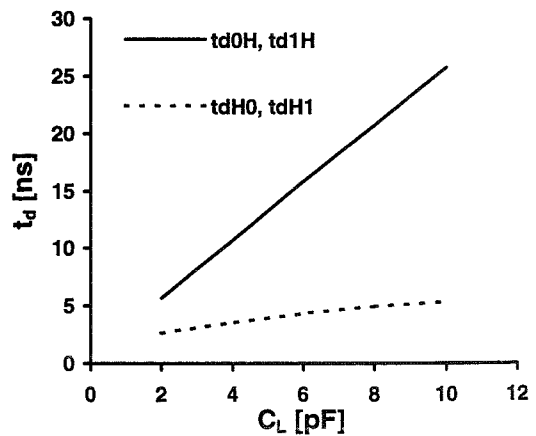
б)

Сл.9. Времена кашњења у функцији  $C_L$  и  $k$  (а) и времена преласка у/из стања високе импедансе у функцији  $C_L$  (б), за једноставно коло.

(сл.9б), за једноставно коло са сл.2. Симулација је вршена при приближно истим параметрима кола као и при одређивању статичке преносне карактеристике. На сл.10 је дата зависност средњег времена кашњења од  $C_L$  и  $k$  (сл.10а), те зависност времена преласка излаза кола у/из



a)



б)

Сл.10. Времена кашњења у функцији  $C_L$  и  $k$  (а) и времена преласка у/из стања високе импедансе у функцији  $C_L$  (б), за оптимално коло.

стања високе импедансе у зависности од  $C_L$  (сл.10б), за оптимално коло са сл.6а. Симулација је, такође, вршена при приближно истим параметрима као и при одређивању статичке преносне карактеристике оптималног кола.

### 5. ЗАКЉУЧАК

У раду су размотрени и предложени принципи и могућности реализовања тростатичких регенеративних BiCMOS логичких кола. Сва конкретна решења базирана су на коришћењу једног начина добивања позитивне повратне спреге и напонског хистерезиса. Три типа предложених кола међусобно се разликују по броју транзистора, сложености и брзини рада. Међутим, добра особина је што исправно функционишу за све односе снага MOS транзистора на улазу и у повратној спреси. Што се практичне примјене тиче конкретно су интересантна углавном једноставна и оптимална кола. Због тога су она детаљније анализирана.

Једноставно коло користи мањи укупан број транзистора и имало би мање време кашњења у односу на оптимално коло при мањим капацитивним оптерећењима и при мањем хистерезису. С друге стране, оптимално коло користи већи број транзистора, али има мање време кашњења у односу на једноставно коло, при великим капацитивним оптерећењима и већим хистерезисима. Због тога оптимално коло треба користити за реализовање снажних кола, која ће се користити као посебна интегрисана кола за повезивање на заједничке магистрале, или за реализовање снажних улазно/излазних ћелија у LSI и VLSI колима, које се повезују на вањске заједничке магистрале. За разлику од тога, једноставна кола треба користити на оним местима где је потребна неосетљивост на сметње, а није критична брзина рада, тј. у применама где се ради о повезивању на заједничке магистрале, које нису много капацитивно оптерећене. Такав случај је код интерних ћелија LSI и VLSI кола за повезивање на интерне заједничке магистрале.

### ЛИТЕРАТУРА

- [1] Z. V. Bundalo, B. L. Dokić: "Non-inverting regenerative CMOS logic circuits", *Microelectronics Journal*, No.5, 1985, pp. 5-17.
- [2] B. L. Dokić: "CMOS Schmitt triggers", *IEE Proceedings, Pt. G*, No. 5, 1984, pp. 197-202.
- [3] З. В. Бундало, Г. М. Нинковић: "Тростатичка BiCMOS логичка кола", *XXXVI Конференција ЕТАН-а*, 1992, pp. 179-186.
- [4] Z. V. Bundalo, B. L. Dokić: "Three-state CMOS Schmitt triggers", *International Journal of Electronics*, No. 1, 1989, pp. 81-92.
- [5] З. В. Бундало: "Регенеративна BiCMOS логичка кола", *XLI Конференција ЕТРАН-а*, Златибор, 1997.
- [6] C. H. Diaz, et al.: "An accurate analytical delay model for BiCMOS driver circuits", *IEEE Transactions on Computer-Aided Design*, No. 5, 1991, pp. 577-588.

**Abstract** - The reasons for application of regenerative three-state BiCMOS logic circuits in industrial systems are briefly considered in the paper. Then, the possible methods to obtain such circuits are described. First, the principles of its realization are briefly considered, and then the concrete solutions with improved characteristics are proposed. All the proposed solutions are based on one the same principle to obtain increased noise immunity. Three diferent types of such circuits are proposed and described: simple, improved and optimal. The principles of operation are described and the characteristics of these circuits are analyzed.

### REGENERATIVE THREE-STATE BiCMOS LOGIC CIRCUITS

Zlatko V. Bundalo, Goran M. Ninković

Sadr  
BiC  
izlaz  
drug  
Opis  
ћelij  
Šmit  
1. 1  
često  
primj  
je da  
vezat  
tome.  
impu  
dove:  
kola  
pravc  
sometr  
često  
Njih  
napor  
poziti  
tome,  
Drug  
ovih k  
od kc  
Šmito  
na staj  
dodatr  
obezb:  
naroči  
njihov  
Ovo j  
BiCM  
ovog I  
bipolar  
 $V_{OL} = V$   
pobudi  
nedost:  
napajaj  
glavnu  
sistemi  
izlazno  
primjer



## NISKONAPONSKI BiCMOS ŠMITOVI TRIGERI SA POTPUNOM LOGIČKOM AMPLITUDOM

Goran M. Ninković, Branko L. Dokić, *Elektrotehnički fakultet u Banjaluci*

**Sadržaj** - U radu su predložene dvije varijante niskonaponskih BiCMOS Šmitovih trigerera sa potpunom logičkom amplitudom izlaznog napona. Jedno rješenje je bazirano na standardnom, a drugo na komplementarnom BiCMOS tehnološkom procesu. Opisani su principi rada i razmatrane osnovne karakteristike ovih ćelija u odnosu na standardna rješenja BiCMOS i CMOS Šmitovih trigerera.

### 1. UVOD

Šmitov triger je bistabilno regenerativno kolo koje se često koristi u analognim i digitalnim sistemima. Njegove glavne primjene su u komparatorskoj i uobličivačkoj tehnici. Poznato je da kod brzih digitalnih kola dolazi do prelaznih pojava na vezama zbog parazitnih kapacitivnosti i induktivnosti. Prema tome, često se događa da signal na kraju neke veze nema idealan impulsni oblik. U takvim slučajevima korisno je takav signal dovesti na ulaz Šmitovog kola radi uobličavanja. Takođe, ova kola se koriste za konverziju napona proizvoljnog oblika u pravougaoni napon. Zahvaljujući znatno većoj neosjetljivosti na smetnje, u odnosu na standardna logička kola, Šmitova kola se često koriste na ulazima sistema podložnih uticaju smetnji. Njihova osnovna karakteristika je postojanje različitih nivoa napona praga u ulazno-izlaznoj naponskoj karakteristici, za pozitivnu, odnosno negativnu promjenu ulaznog napona. Prema tome, statička prenosna karakteristika ima oblik histerezisa. Druga važna osobina je vrlo brza promjena napona na izlazu ovih kola pod djelovanjem sporopromjenljivog ulaznog signala.

U CMOS tehnici postoji više rješenja Šmitovog trigerera, od kojih su neka opisana u [1-5]. Dvije varijante BiCMOS Šmitovog trigerera opisane su u radu [6]. Pomenuta kola, u odnosu na standardni BiCMOS invertor, imaju još samo dva, odnosno tri dodatna para CMOS tranzistora.

Poznato je da standardna BiCMOS kola mogu obezbijediti znatno poboljšanje brzine u odnosu na CMOS, naročito kada pobuđuju veća kapacitivna opterećenja. Međutim, njihova brzina znatno opada sa smanjenjem napona napajanja. Ovo je posljedica strukture izlaznog stepena konvencionalnog BiCMOS invertora. Naime, logička amplituda izlaznog napona ovog kola umanjena je za dvostruki iznos napona baza-emitor bipolarnih tranzistora, u odnosu na napon napajanja, pošto su  $V_{OL} = V_{be}$  i  $V_{OH} = V_{DD} - V_{be}$ . Ovo ima za posledicu znatno smanjenje pobudnih mogućnosti kola i margina smetnji. Pomenuti nedostatak postaje mnogo ozbiljniji pri nižim naponima napajanja, kao posljedica neskaliiranja napona  $V_{be}$  i predstavlja glavnu prepreku širem korišćenju BiCMOS tehnologije u VLSI sistemima. Zato su BiCMOS kola sa punim opsegom promjene izlaznog napona (FS - Full Swing) od naročitog značaja u primjenama gdje se zahtijeva nizak napon napajanja (<3V).

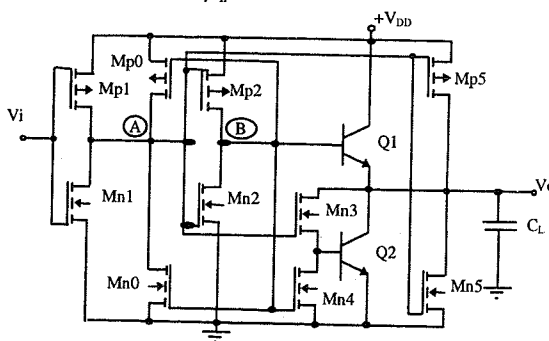
U ovom radu predložene su dvije varijante niskonaponskog Šmitovog trigerera. Jedno rješenje je bazirano na standardnom, a drugo na komplementarnom BiCMOS procesu. Opisano je funkcionisanje i navedene su najvažnije karakteristike tih kola. Predstavljeni su rezultati analiza i simulacija dobijeni analitički i korišćenjem programa PSPICE. Na osnovu dobijenih rezultata izvršeno je poređenje ovih kola u pogledu brzine rada i uticaja smanjenja napona napajanja na brzinu, u odnosu na standardne CMOS i BiCMOS Šmitove trigere.

### 2. PREDLOŽENA KOLA

#### 2.1. Standardni FS-BiCMOS Šmitov triger

BiCMOS Šmitov triger sa potpunom logičkom amplitudom (FS), baziran na standardnom BiCMOS tehnološkom procesu prikazan je na sl.1. Tranzistori  $M_{ni}$ ,  $M_{pi}$  ( $i=0,1,2$ ) obezbjeđuju da statička prenosna karakteristika ima oblik histerezisa. Petlja pozitivne povratne sprege zatvara se preko tranzistora  $M_{n0}$  i  $M_{p0}$ , između čvorova A i B. Tranzistori  $M_{p2}$  i  $M_{n3}$  su pobudni stepeni za bipolarnu tranzistoru  $Q_1$  i  $Q_2$ , redom. Baze tranzistora  $Q_1$  i  $Q_2$  se, preko  $M_{n2}$  i  $M_{p4}$ , pridržavaju na masi, kad je odgovarajući tranzistor zakočen. Puni opseg promjene izlaznog napona ostvaren je pomoću tranzistora  $M_{n5}$  i  $M_{p5}$ .

Radi pojednostavljenja analize rada kola, pretpostavićemo da su naponi pragova svih NMOS i PMOS tranzistora  $V_{tn}$  i  $V_{tp}$ , redom. Takođe, neka su konstante  $\beta$  tranzistora  $M_{n0}$  i  $M_{p0}$ ,  $\beta_{n0}$  i  $\beta_{p0}$ , a konstante  $\beta$  ostalih NMOS i PMOS tranzistora  $\beta_n$  i  $\beta_p$ .



Sl.1. Standardni FS-BiCMOS Šmitov triger

$\beta_p$ , redom, gdje su

$$\beta_n = \frac{\mu_n \epsilon_{ox} W_n}{2t_{ox} L_n} \quad \text{i} \quad \beta_p = \frac{\mu_p \epsilon_{ox} W_p}{2t_{ox} L_p}$$

( $\mu$  je pokretljivost nosilaca u kanalu,  $\epsilon_{ox}$  dielektrična konstanta oksida,  $t_{ox}$  debljina oksida,  $L$  dužina i  $W$  širina kanala). Neka se ulazni napon povećava od 0 do  $V_{DD}$ . U početnom stanju, za  $V_i=0$  tranzistori  $M_{n1}$ ,  $M_{p2}$ ,  $M_{n0}$ ,  $M_{n4}$ ,  $M_{p5}$  i  $Q_1$  su zakočeni, dok su ostali provodni. Za  $V_i > V_{in}$ , prvo napon  $V_A$  počinje da se smanjuje, a zatim  $V_B$  da se povećava. Naime, kada je  $V_i > V_{in}$  provodi i  $M_{n1}$  tako da napon  $V_A$  blago opada.  $M_{p0}$  tada vodi i nalazi se u nezasićenoj oblasti. Tek kada je  $V_A < V_{DD} + V_p$  počinje voditi i  $M_{p2}$ . Do promjene stanja u kolu će doći kada je

$$\frac{dV_B}{dV_A} = -1 \quad (1)$$

odnosno, kada je ispunjen uslov za početak regenerativnog procesa. Pojačanje u petlji pozitivne povratne sprege, koja se u početku zatvara preko  $M_{p0}$ , a kasnije (za  $V_B > V_{in}$ ) i preko  $M_{n0}$ , je znatno veće od jedan, tako da su promjene napona  $V_A$ ,  $V_B$  a samim tim i  $V_o$  skokovite. Ulazni napon pri kojem dolazi do toga je napon visokog praga  $V_{th}$ . Detaljan analitički postupak za određivanje statičkih parametara BiCMOS Šmitovog trigera dat je u [6], gdje su izvedeni opšti izrazi za određivanje napona pragova Šmitovog trigera. Najznačajniji uticaj na statičke parametre ovog kola imaju tranzistori  $M_{n0}$  i  $M_{p0}$ , preko kojih se zatvara petlja pozitivne povratne sprege. Zbog toga je optimalno posmatrati da su odgovarajući parametri ostalih MOS tranzistora jednaki, tj.

$$\beta_{ni} = \beta_{pi}, \quad i=1,2$$

$$V_{ni} = |V_{ipi}| = V_t, \quad i=0,1,2.$$

Tada je napon visokog praga  $V_{th}$  dat sa

$$V_{th} = \frac{V_{DD}}{2} + \frac{\beta_{p0}}{2\beta_n} K(V_{DD} - 2V_t), \quad (2)$$

gdje je

$$K = \left( \frac{V_{DD} - V_t}{V_{DD} - 2V_t} \right)^2 - \frac{1}{3}. \quad (3)$$

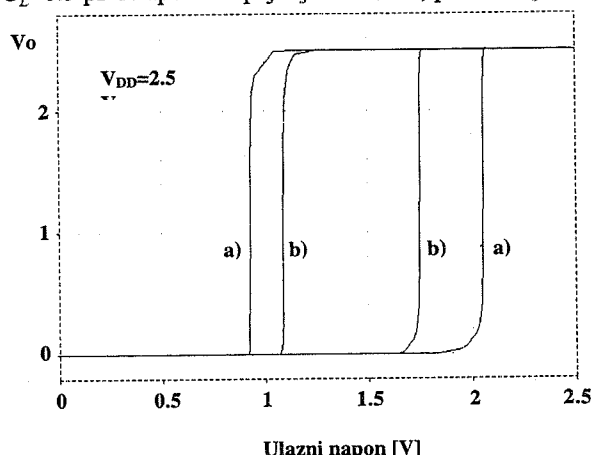
Neka se sad ulazni napon smanjuje od  $V_{DD}$  do 0. Kada je  $V_i = V_{DD}$ , vode  $M_{n1}$ ,  $M_{p2}$ ,  $M_{n0}$ ,  $M_{n4}$ ,  $M_{p5}$  i  $Q_1$ , dok su ostali tranzistori zakočeni. Za  $V_i < V_{DD} + V_{ip1}$  počinje voditi  $M_{p1}$ . Zbog provodnog  $M_{n0}$ , koji je u nezasićenoj oblasti (mala otpornost),  $V_A$  blago raste, jer je pojačanje prvog invertora veoma malo. Tek kad je  $V_A > V_{in2}$  napon  $V_B$  počinje da opada, nakon čega brzo dolazi do ispunjavanja uslova (1). Tada se uspostavlja regenerativni proces koji dovodi do vrlo brze promjene napona  $V_B$ , odnosno  $V_o$ , sa visokog u niski logički nivo. Ulazni napon pri kojem se ovo dešava naziva se naponom niskog praga  $V_{il}$  Šmitovog trigera i dat je izrazom [6]

$$V_{il} = \frac{V_{DD}}{2} - \frac{\beta_{n0}}{2\beta_n} K(V_{DD} - 2V_t). \quad (4)$$

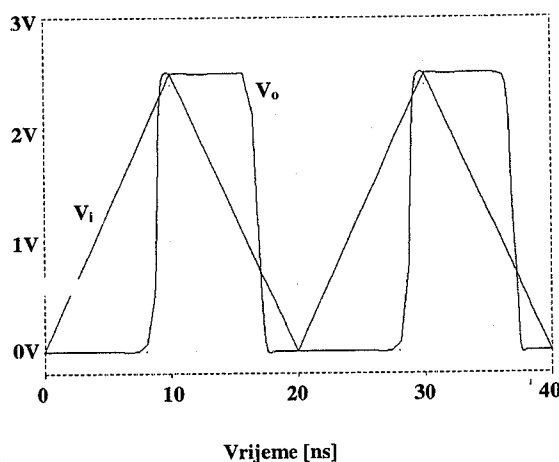
Na osnovu gornjih jednačina vidimo da su naponi praga Šmitovog trigera linearne funkcije odnosa geometrija tranzistora

u povratnoj vezi ( $M_{n0}$  i  $M_{p0}$ ) i prvog invertora ( $M_{n1}$  i  $M_{p1}$ ), a približno linearne funkcije napona napajanja. Zbog pouzdanog rada treba biti  $\beta_R = \beta/\beta_0 \geq 1$  [4], gdje su  $\beta_0 = \beta_{n0} = \beta_{p0}$ ,  $\beta = \beta_{n1} = \beta_{p1}$ .

Na sl.2 prikazane su statičke prenosne karakteristike  $V_o = f(V_i)$ , za različite odnose  $\beta_R$  i pri naponu napajanja od 2.5 V, dobijene SPICE analizom. Odziv kola na trougaonu naponsku pobudu frekvencije  $f=50$  MHz, pri opteretnoj kapacitivnosti  $C_L=0.5$  pF i naponu napajanja od 2.5 V, prikazan je na sl.3.

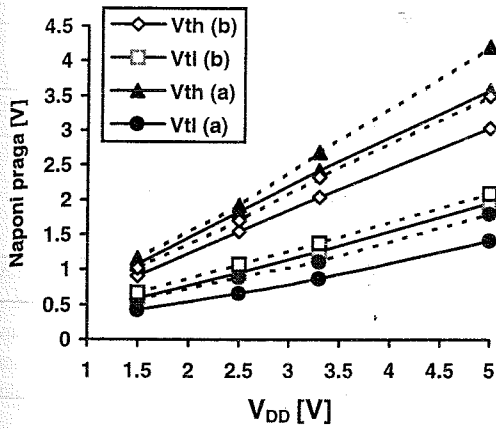


Sl. 2. Statičke prenosne karakteristike FS-BiCMOS Šmitovog trigera za (a)  $\beta_R=2$  i (b)  $\beta_R=4$ .



Sl. 3. Odziv kola na trougaonu pobudu, pri  $\beta_R=2$ ,  $f=50$  MHz i  $C_L=0.5$  pF.

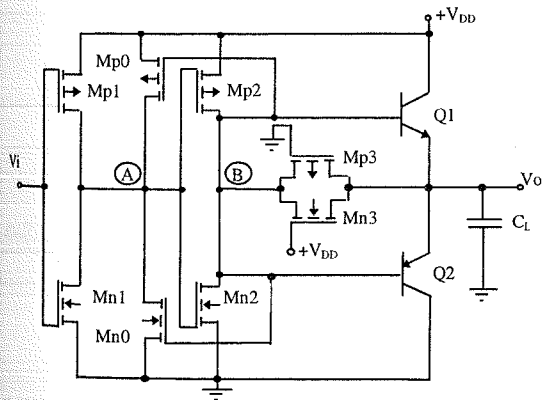
Dijagram na kojem su predstavljene vrijedosti funkcija  $V_{th} = f(V_{DD}, \beta_R)$  i  $V_{il} = f(V_{DD}, \beta_R)$ , dobijene SPICE analizom analitičkim postupkom (jednačine 2 i 4) prikazan je na sl.4. Nešto veća odstupanja karakteristika, dobijenih SPICE analizom i analitičkim postupkom, naročito pri višim naponima napajanja posljedica su znatnih zanemarenja učinjenih u izvođenju jednačina (2) i (4). Složeniji i tačniji izrazi za napone pragova izvedeni su u [6].



Sl. 4. Naponi praga FS-BiCMOS kola u funkciji napona napajanja, za različite odnose  $\beta_R = \beta/\beta_0$ : (a)  $\beta_R=2$ , (b)  $\beta_R=4$ ; (--- SPICE, ————— analitički)

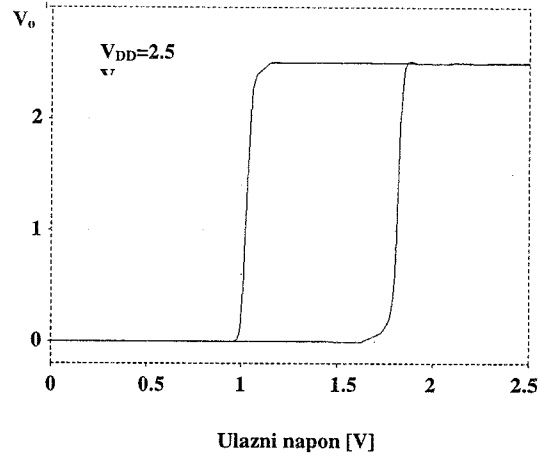
## 2.2. Komplementarni FS BiCMOS Šmitov triger

Šema predloženog komplementarnog FS BiCMOS Šmitovog trigeru data je na sl.5. Zahvaljujući potpuno istoj strukturi ulaznog dijela



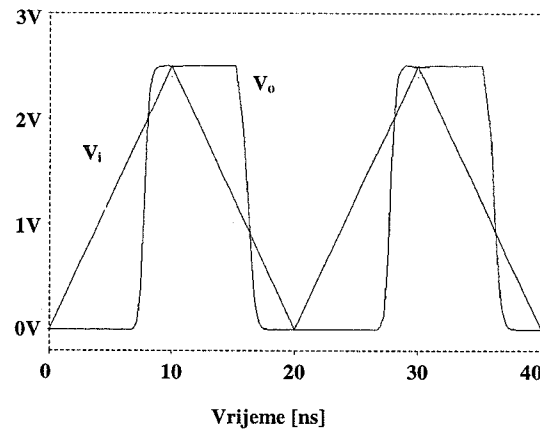
Sl. 5. Komplementarni FS-BiCMOS Šmitov triger.

kola, analiza rada i parametara statičke prenosne karakteristike izvedena za kolo na sl.1, može se u potpunosti primijeniti i na ovo kolo. Izlazni stepen kola je komplementarni BiCMOS bafer, sa direktno spojenim bazama bipolarnih tranzistora [7]. Ova ćelija, osim ostvarenja potpune logičke amplitude, odlikuje se jednostavnom strukturom i velikom brzinom rada. Potpuni naponski pomjeraj na izlazu ostvaruje se dodatnom srujom preko MOS tranzistora  $M_{n3}$  i  $M_{p3}$ . Gejtovi ovih tranzistora su spojeni na  $V_{DD}$ , odnosno na masu, tako da njihovo stanje zavisi od napona na sorsu. Pri tome je u statičkim stanjima jedan od ovih tranzistora uvijek provodan, a drugi zakočen. Tako, na primjer, kada je  $V_i=0$  onda je  $M_{n3}$  provodan, a  $M_{p3}$  zakočen. Tada je  $V_o=0$ . Ako je  $V_i=V_{DD}$  onda je  $M_{n3}$  zakočen, a  $M_{p3}$  provodan, pa je  $V_o=V_{DD}$ . Prema tome, logička amplituda impulsa na izlazu je  $V_{DD}$ . Statička prenosna karakteristika ovog kola, pri  $V_{DD}=2.5V$ , prikazana je na sl.6.



Sl. 6. Statička prenosna karakteristika FS-CBiCMOS Šmitovog trigeru, pri  $\beta_R=4$  i  $V_{DD}=2.5V$ .

Odziv kola na povorku trougaonih impulsa, frekvencije  $f=50$  MHz i pri naponu napajanja  $V_{DD}=2.5$  V, prikazan je na sl.7.



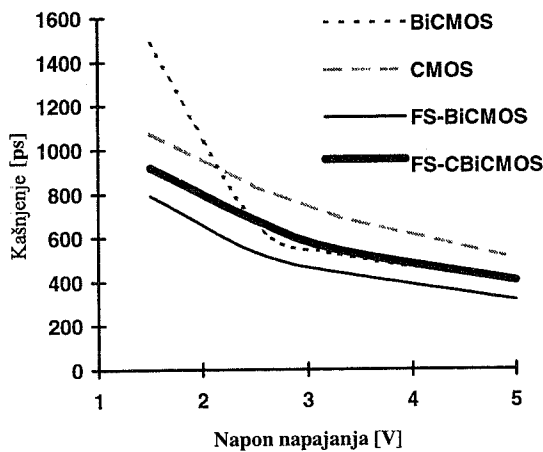
Sl. 7. Vremenski dijagrami ulaznog i izlaznog napona FS-CBiCMOS kola za  $\beta_R=4$  i  $C_L=0.5pF$ .

Baze bipolarnih tranzistora su kratko spojene tako da se ne može pojaviti struja kratkog spoja preko njih. Za ispravan rad ovog kola otpornost kolektora bipolarnog tranzistora mora biti dovoljno niska da ne dođe do njegovog zasićenja, u toku promjene stanja. U današnjim BiCMOS tehnološkim procesima, koji koriste ukopane potkolektorske slojeve, ovaj uslov nije teško zadovoljiti.

### 3. REZULTATI SIMULACIJE

Radi verifikacije performansi predloženih kola prezentirani su i diskutovani rezultati simulacija dobijeni pomoću programa PSPICE.

Karakteristike srednjeg vremena kašnjenja četiri različite strukture Šmitovog trigera, u funkciji napona napajanja, pri opterećenju od 1pF i  $f=100$  MHz, prikazane su na sl.8. U poređenju su korišćeni CMOS i BiCMOS Šmitovi trigeri dati u [4] i [6], redom. Za simulaciju su korišćeni parametri 0.8 $\mu$ m BiCMOS tehnološkog procesa [8], a najvažniji parametri MOS i bipolarnih tranzistora dati su u Tabeli 1. Očigledno je da Šmitov triger sa standardnim BiCMOS invertorom na izlazu gubi prednost u pogledu brzine u odnosu na CMOS, pri naponima napajanja nižim od 3V. Predloženi BiCMOS Šmitovi trigeri imaju visoke performanse u pogledu brzine, čak i pri naponima napajanja sniženim do 1.5V. Posebno se to odnosi na FS ćeliju baziranu na standardnom BiCMOS tehnološkom procesu.



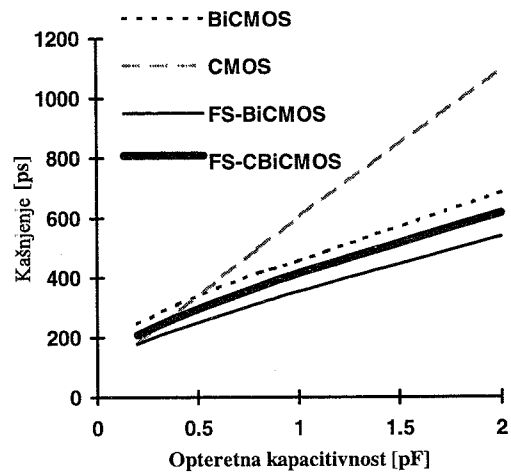
Zavisnost kašnjenja od napona napajanja pri  $C_L=1$ pF.

Tabela 1: Parametri tranzistora korišćenih za SPICE simulaciju.

Komponenta	Parametri
MOSFET tranzistori	$T_{ox}$ 5nm
	$V_T$ 0.8235V (NMOS), -0.818V (PMOS)
	$R_{sh}$ 75.54 (NMOS), 121 $\Omega$ / (PMOS)
	$C_i$ 400 (NMOS), 498 $\mu$ F/m <sup>2</sup> (PMOS)
	$C_{gso}$ 208 (NMOS), 208 pF/m (PMOS)
	$C_{gdo}$ 208 (NMOS), 208 pF/m (PMOS)
	$C_{gbo}$ 819.9 (NMOS), 819.9 pF/m (PMOS)
	$C_{jsw}$ 150 (NMOS), 171.7 pF/m (PMOS)
	$\beta$ (BF) 100 (nnp), 60 (pnp)
	$I_{kf}$ 2.5 mA (nnp), 1.388 mA (pnp)

Bipolarni tranzistori	$R_c$ 30 $\Omega$ (nnp), 60 $\Omega$ (pnp)
	$R_b$ 500 $\Omega$ (nnp), 111 $\Omega$ (pnp)
	$R_e$ 150 $\Omega$ (nnp), 150 $\Omega$ (pnp)
	$C_{je}$ 12.1 fF (nnp), 9.5 fF (pnp)
	$C_{jc}$ 9.9 fF (nnp), 19.2 fF (pnp)
	$C_{js}$ 25.2 fF (nnp), 50 fF (pnp)

Zavisnost vremena kašnjenja, gore pomenutih Šmitovih trigera, od opteretne kapacitivnosti prikazana je na sl. 9. Rezultati su dobijeni za 0.5  $\mu$ m BiCMOS proces dat u [8] i napon napajanja od 2.5 V. Vidi se da predložena kola imaju manje kašnjenje, u odnosu na standardne CMOS i BiCMOS Šmitove trigere.



Sl.9. Zavisnost kašnjenja od opteretne kapacitivnosti, za 0.5 $\mu$ m BiCMOS proces i napon napajanja od 2.5 V

Sl.8.

### 4. ZAKLJUČAK

Predstavljene su dvije strukture BiCMOS Šmitovog trigera sa potpunom logičkom amplitudom izlaznog napona. U poređenju sa standardnim CMOS i BiCMOS Šmitovim trigerima nova kola imaju manju osjetljivost kašnjenja na sniženje napona napajanja, manju zavisnost kašnjenja od opteretne kapacitivnosti i bolje performanse u pogledu brzine pri naponima napajanja sniženim i do 1.5 V. FS-BiCMOS Šmitovo kolo pokazuje nešto bolje performanse u pogledu brzine i manju osjetljivost ostvarenja logičke amplitude od odnosa geometrija MOS tranzistora, u odnosu na FS-CBiCMOS kolo. Takođe, prednost FS-BiCMOS kola je i u tome što je ono bazirano na standardnom BiCMOS tehnološkom procesu. Međutim, ono ima nešto složeniju strukturu u odnosu na FS-CBiCMOS kolo, pa prema tome zauzima veću površinu na čipu.

LITERATURA

- [ 1] Z. Wang, W. Guggenbuhl, "Novel CMOS Current Schmitt Trigger" *Electronics Letters*, Vol. 24, Nov. 1988, No.24, pp. 1514-1516.
- [ 2] Z. Wang, "CMOS Adjustable Schmitt Triggers", *IEEE Transaction on Instrumentation and Measurement*, Vol. 40, No. 3, June 1991, pp. 601-605.
- [ 3] B. L. Dokić, "CMOS Schmitt triggers", *IEE Proc., Pt. G*, No. 5, 1984, pp. 197-202.
- [ 4] Z. V. Bundalo, B. L. Dokić, "Non-inverting regenerative CMOS logic circuits", *Microelectronic Journal*, No. 5, 1985, pp. 5-17.
- [ 5] B. L. Dokić, "CMOS NAND and NOR Schmitt Circuits", *Microeletronic Journal*, No. 27, 1996, pp. 757-765.
- [ 6] B. L. Dokić, G. M. Ninković, "BiCMOS Šmitov triger", *XXXVI Konferencija ETRAN-a*, Kopaonik, 1992, pp. 187-194.
- [ 7] G. Ninković, B. L. Dokić, N. Banović, "Niskonaponski CBiCMOS bafer sa potpunom logičkom amplitudom", *XL Konferencija ETRAN-a*, Budva, 4-7. juna 1996., pp. 174-177.
- [ 8] Y. K. Seng, S. S. Rofail, "Full-swing high speed CBiCMOS digital circuit for low-voltage applications", *IEE Proc.- Circuits Devices Syst.*, Vol. 142, No. 1, February, 1995, pp. 8-14.

Abstract - Two variants of low-power full-swing BiCMOS Schmitt triggers are proposed in the paper. One of them is based on standard BiCMOS and the other one on the complementary BiCMOS technological process. The principles of operation of these cells are described and their basic characteristics are considered in comparison with standard CMOS and BiCMOS Schmitt triggers.

LOW VOLTAGE FULL SWING BiCMOS SCHMITT TRIGGERS

Goran M. Ninković, Branko L. Dokić

# Kolo za Power-On-Reset u standardnoj CMOS tehnologiji

Srdjan Milenković, Nebojša Janković, Ivan Litovski,  
Vladimir Živković, Vančo Litovski i Dragiša Milovanović

Elektronski fakultet Niš  
Beogradska 14, 18000 Niš  
Jugoslavija  
e-mail: srle@elfak.ni.ac.yu

**Abstract:** U ovom radu je prikazano novo kolo za generisanje Power-On-Reset (POR) signala, pogodno za implementaciju ove funkcije u integrisanoj tehnici. Za generisanje POR signala korišćen je pristup praćenja uspostavljanja napona napajanja i njegovog kašnjenja sa razumno malom kapacitivnošću. Ovakva kapacitivnost se može smestiti unutar samog čipa čime je izbegnuta potreba za dodatnim pinovima. Kolo je realizovano u standardnoj  $1\mu$  CMOS tehnologiji kao periferna ćelija i zauzima prostor od  $172 \times 495 \mu\text{m}$ . Layout, rezultati simulacije i merene karakteristike kola su takodje prikazani u radu.

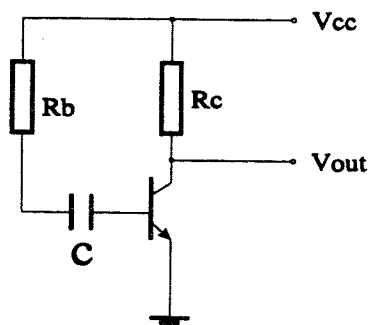
## 1. Uvod

U digitalnim kolima se često pojavljuje potreba za generisanjem reset signala nakon uspostavljanja napajanja. Obično se ovim signalom kolo resetuje i postavlja u početno poznato stanje. Na primer, resetovanje mikroprocesora nakon uključivanja napajanja je obavezno ali to važi i za neka jednostavnija kola koja koriste flip-flobove, brojače, registre i slično.

Pri projektovanju Power-On-Reset (POR) sekcije obično se koriste dva pristupa: kašnjenje napajanja ili praćenje njegovog uspostavljanja.

Tipično kolo koje koristi prvi princip prikazano je na slici 1. Na početku, pre nego što napon napajanja  $V_{CC}$  počne da raste kondenzator C je prazan. Pri porastu napajanja struja punjenja kondenzatora, koja je inače definisana otpornikom  $R_b$ , je dovoljno velika da tranzistor drži u zasićenju pa je izlazni napon blizak nuli. Po završetku prelaznog režima, napon  $V_{CC}$  dostiže svoju nominalnu vrednost, kondenzator se puni do  $V_{CC} - V_\gamma$  a tranzistor prestaje da vodi pa je izlazni napon kola jednak  $V_{CC}$ . Dakle, na kolektoru tranzistora se dobija signal koji prati porast napona napajanja ali je vremenski zakašnjen u odnosu na  $V_{CC}$ . To znači da se napon na kolektoru tranzistora sa slike 1 može upotrebiti za resetovanje kola koja se napajaju sa  $V_{CC}$  pri čemu treba imati u vidu da se na ovaj način, u stvari, generiše komplement reset signala.

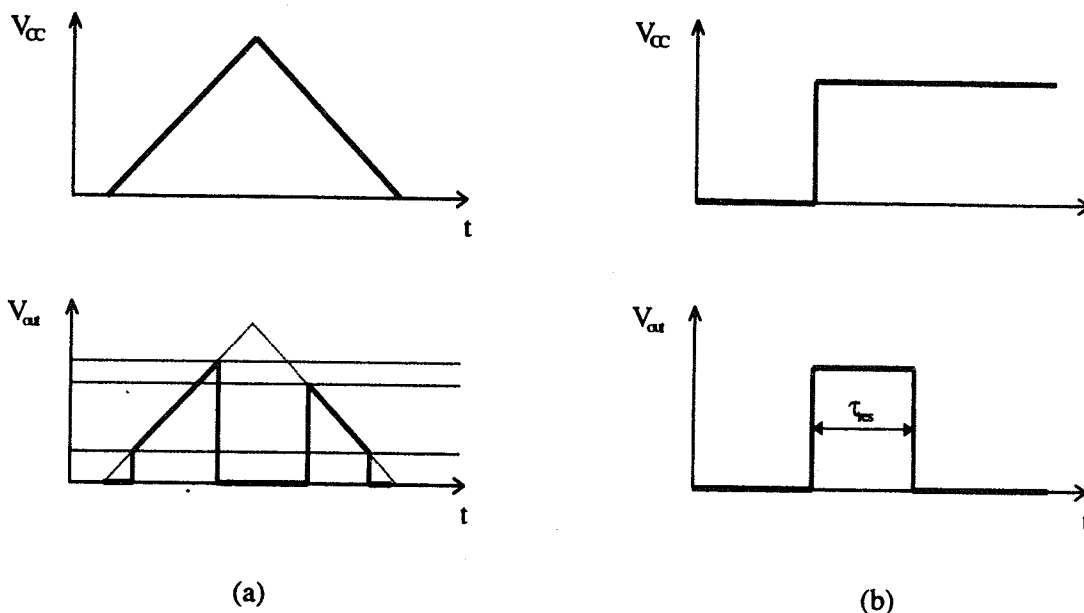
Da bi kolo sa slike 1 funkcionisalo ispravno potrebno je da u trenutku kada njegov izlazni napon prelazi vrednost praga digitalnih kola, napon napajanja dostigne veći deo svoje nominalne vrednosti (obično oko 80%). Ovim se obezbeđuje da kola koja se resetuju budu funkcionalna u trenutku kada se reset signal još uvek može smatrati aktivnim. Iz tih razloga, kondenzator C mora imati veliku vrednost. U praksi su u upotrebi kapacitivnosti reda veličine  $1\mu\text{F}$  što, naravno, pristup čini neupotrebljivim u integrisanoj tehnici.



Slika 1: Zakašnjeno napajanje kao reset signal

Generisanje POR signala praćenjem porasta napajanja, u suštini, funkcioniše na sličan način. Reset signal se drži aktivnim sve dok napajanje ne dostigne vrednost blisku nominalnoj. Medjutim, obezbedjivanje ovog uslova se ne zasniva na kašnjenju kao u prethodnom slučaju već se trenutak uspostavljanja napajanja na željenu vrednost detektuje komparatorom. Funkcionisanje ovakvih generatora reset signala ilustrovano je slikom 2. Željene karakteristike kola su ovde razmatrane u dva karakteristična režima rada. Ponašanje kola u statičkom režimu prikazano je na slici 2.a dok slika 2.b pokazuje odziv kola u dinamičkom režimu. Pretpostavimo da napon napajanja raste sporo kako je to prikazano na slici 2.a. Reset signal u tom slučaju

treba da prati porast napona napajanja sve dok on ne postane blizak nominalnoj vrednosti i da onda opadne na neaktivni nivo, kao u početnom delu slike 2.a. S druge strane, kada napon napajanja opada u fazi isključenja, ponašanje reset signala nije preterano bitno ali će on sigurno izgledati kao na slici 2.a zbog prisustva komparatora. Pri tome, poželjno je da prag promene ovog signala pri opadanju napajanja bude niži od praga pri rastu da bi se izbeglo nekontrolisano ponašanje reset signala u slučaju da pri uključenju ili isključenju, napajanje varira oko praga. Ako se pak desi da napajanje naglo poraste, zadatak POR kola jeste da generiše kratak reset impuls četvrtastog talasnog oblika kao na slici 2.b.



Slika 2: Statički (a) i dinamički (b) režim rada POR kola

U ovom radu će biti predstavljeno rešenje POR kola koje upravo koristi opisani pristup. Detalji implementacije kao i rezultati simulacije

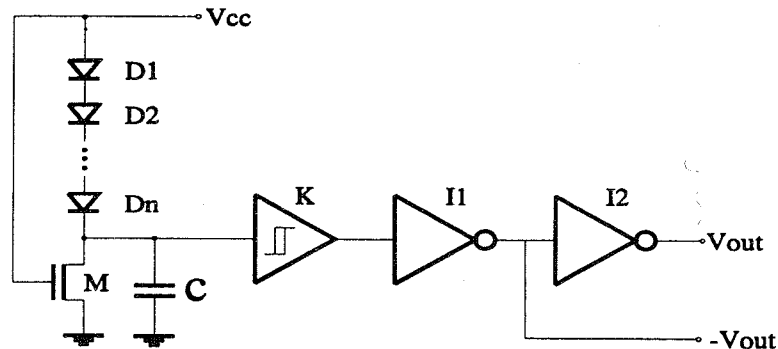
su prikazani u odeljku 2 dok odeljak 3 opisuje layout realizovanog kola i prikazuje njegove merene karakteristike.

## 2. Implementacija POR kola

Principijelna šema novog kola za generisanje POR signala prikazana je na slici 3. Kako se iz prethodnog izlaganja može zaključiti, praćenje uspostavljanja napona napajanja se mora obaviti komparatorom i to sa histerezisom. U principijelnoj šemi ovaj modul je označen sa K. Dva invertora u nastavku imaju funkciju bafera, ali obezbeđuju i generisanje komplementarnog reset signala. Diodama D1, D2, ..., Dn obezbeđen je konstantan prag promena reset signala. Naime, kako se i komparator napaja sa  $V_{CC}$  koje se menja, to se menjaju i njegovi pragovi. Međutim, u statičkom režimu rada, komparator će promeniti svoje stanje tek kada provedu sve diode. Dakle, dok je  $V_{CC} < nV_{\gamma d}$ , diode neće voditi, struja kroz dinamičku otpornost (tranzistor M) ne postoji pa

je napon na ulazu komparatora jednak nuli. Sa porastom napona  $V_{CC}$  iznad  $nV_{\gamma d}$  raste struja kroz diode pa i napon na ulazu komparatora. Kada ovaj napon prekorači prag komparatora na izlazu se menjaju stanja kako  $V_{out}$  tako i  $-V_{out}$  signala. S druge strane, kondenzatorom C je obezbeđen ispravan rad kola u dinamičkom režimu. Naime, ako  $V_{CC}$  poraste naglo, izvesna inercija napona na ulazu komparatora je ipak zagantovana prisustvom ove kapacitivnosti.

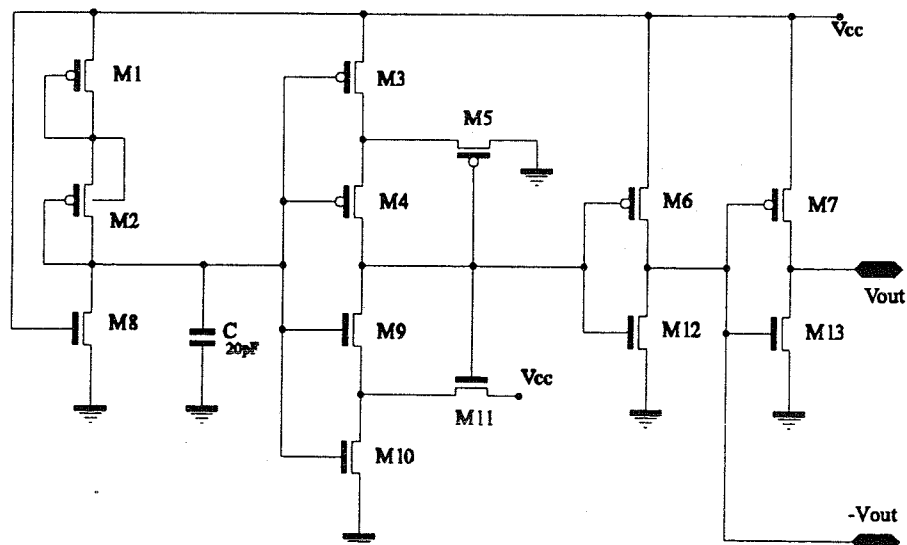
Interesantno je uočiti da su pragovi promena reset signala određeni brojem upotrebljenih dioda kao i pragom komparatora dok trajanje reset impulsa u dinamičkom režimu definišu otpornost tranzistora M i vrednost kondenzatora C.



Slika 3: Principijelna šema POR kola

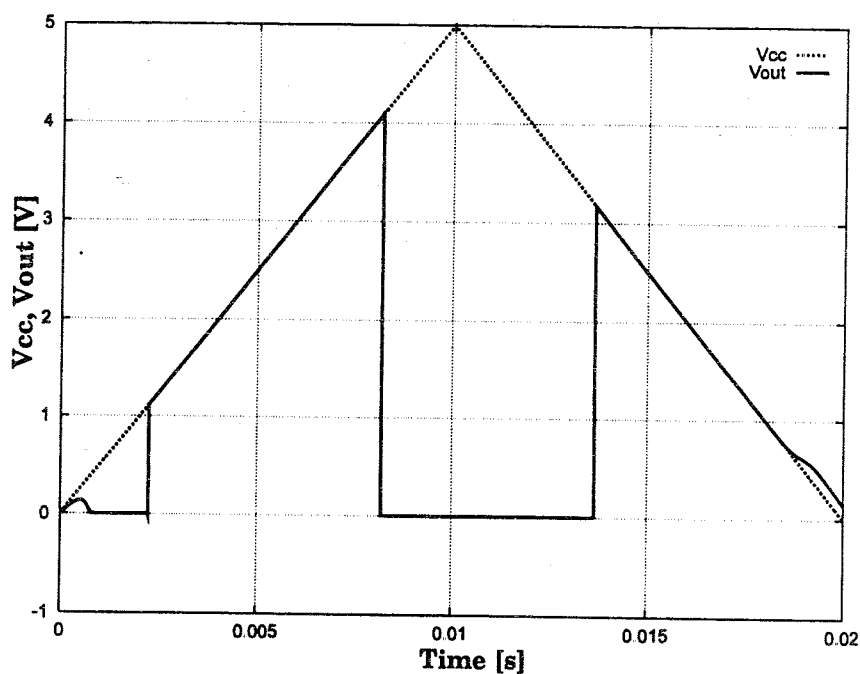
Detaljna šema kola sa slike 3 prikazana je na slici 4. Tranzistorima M1 i M2 simulirane su dve diode dok M8 predstavlja pomenuto dinamičko opterećenje. Kondenzator je takodje realizovan kao MOS struktura i to P kanalna kako bi se izbegla nelinearna oblast zavisnosti kapacitivnosti od napona na gejtu. Tranzistori

M3, M4, M5, M9, M10 i M11 čine standardni Schmittov komparator [1] iza koga slede dva invertora realizovanih tranzistorima M6, M7, M12 i M13. Tranzistori u invertorima su sačinjeni od paralelne veze više njih da bi se povećale drajverske sposobnosti izlaza.



Slika 4: Detaljna šema POR kola

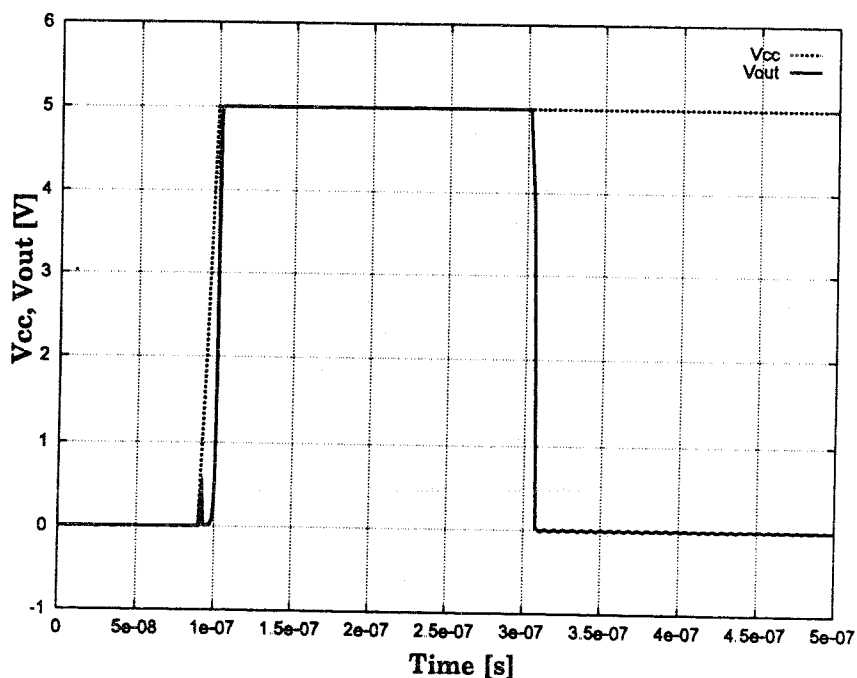




Slika 5: Simulacija statičkog režima rada POR kola

Sa ciljem verifikacije, kolo je simulirano programom SPICE3 [2] a dobijeni rezultati su prikazani na slikama 5 i 6. Upoređujući slike 5 i 2.a kao i 6 i 2.b više je nego očigledno da projektovano kolo upravo obavlja zahtevanu funkciju. Kako se sa slike 5 vidi, prvi prag promene reset signala je približno 4V što je više nego dovoljno da se ostala CMOS kola sa tim

napajanjem mogu smatrati operativnim. Razlika pragova iznosi oko 1V što eliminiše problem neodređenosti reset signala kada se napajanje nalazi blizu pragova. S druge strane, širina generisanog reset signala u dinamičkom režimu (slika 6) iznosi 200ns što je dovoljan impuls za reset digitalnih kola.

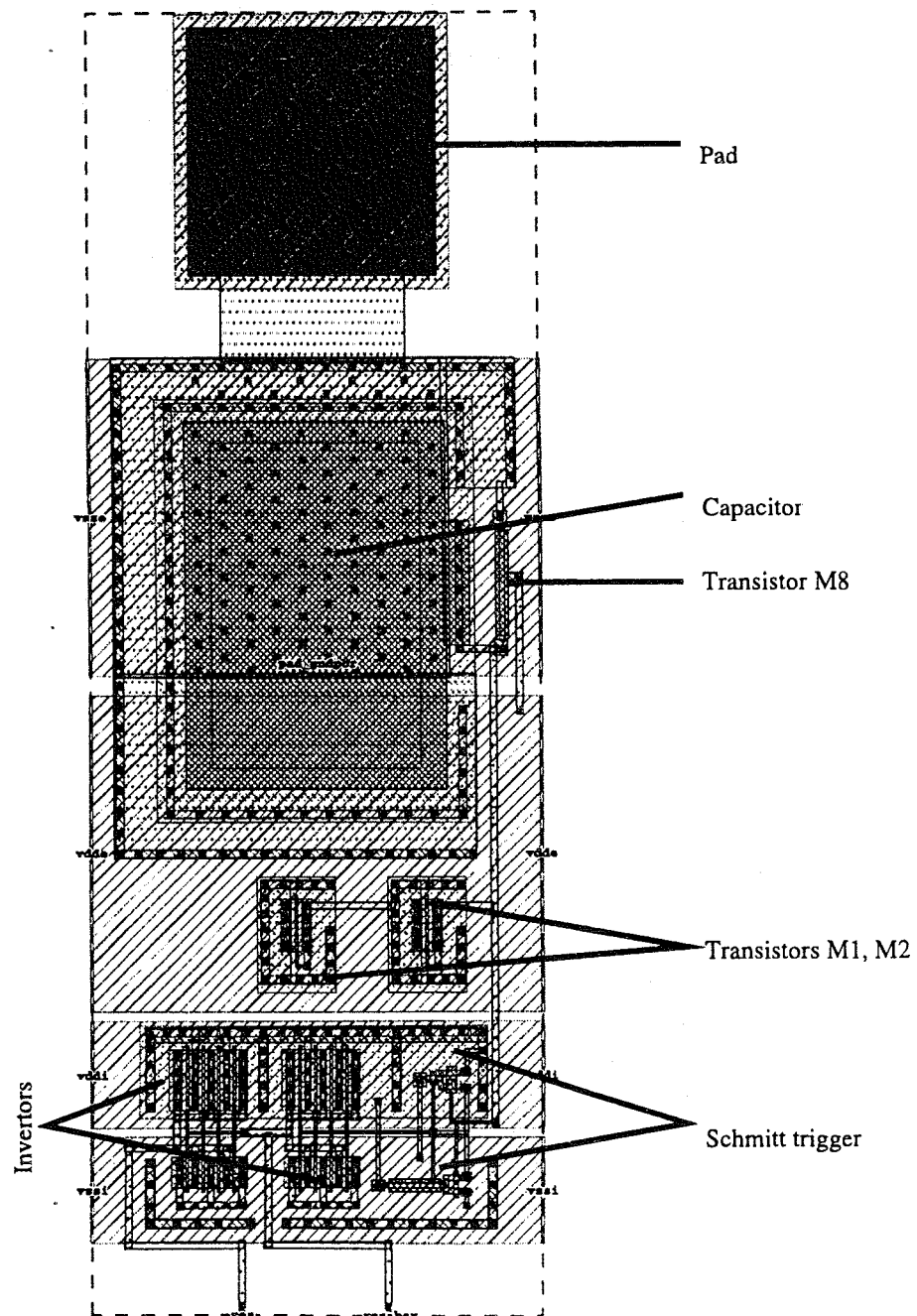


Slika 6: Simulacija dinamičkog režima rada POR kola

### 3. Layout i merene karakteristike

Kolo sa slike 4 je realizovano u standardnoj  $1\mu$  CMOS ECPD10 tehnologiji [3] i to kao periferna Vss ćelija. Činjenica da je POR kolo realizovano kao periferna ćelija za dovod napajanja ima niz prednosti. Pre svega, periferne ćelije su većih dimenzija što je omogućilo realizaciju relativno velike kapacitivnosti (oko 20pF). S druge strane, periferne ćelije za dovod napajanja obično koriste samo metalne slojeve tako da je unutar njih moguće smestiti i dodatnu elektroniku bez zahteva za uvećanjem prostora. I

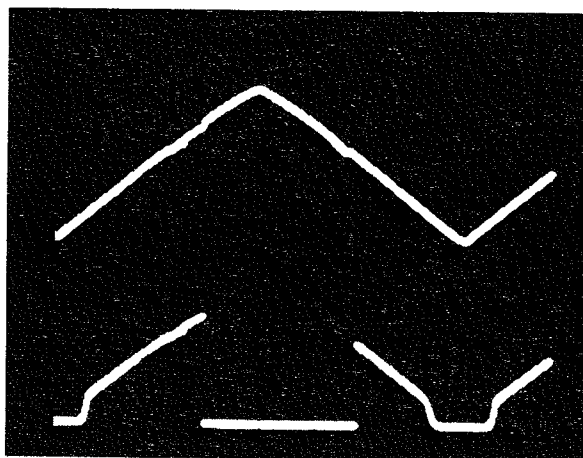
na kraju, realizacija POR kola kao ćelije za dovod napajanja ne uvećava broj eksternih pinova što je itekako značajno. Dakle, projektovano POR kolo služi kao standardna stopica za Vss signal ali generiše i reset signale koji se po potrebi mogu upotrebiti. Simbolički layout kola sa označenim glavnim modulima prikazan je na slici 7. Interesantno je istaći da kolo zauzima prostor od  $172 \times 495 \mu\text{m}$  koji je u suštini određen minimalnom dimenzijom perifernih ćelija.



Slika 7: Simbolički layout POR kola

Kolo je testirano u statičkom režimu rada tako što je napajano iz signal generatora testerastim naponom amplitude 5V dok su osciloskopom praćeni kako napon napajanja tako i izlazni signal. Dobijeni rezultati prikazani su na slici 8. S obzirom da je kolo ugrađeno u

kompleksniji dizajn [4] s kojim deli isto napajanje, provera dinamičkog režima je otežana s obzirom da nagli porast napona napajanja nije mogao biti simuliran raspoloživim signal generatorima. Iz tih razloga ovi rezultati nisu prezentovani.



Slika 8: Odziv realizovanog kola u statičkom režimu

#### 4. Zaključak

U ovom radu je prezentovano novo rešenje kola za generisanje Power-On-Reset signala koje koristi standardne MOS strukture i kapacitivnost male vrednosti što ga čini lako upotrebljivim u CMOS integrisanim kolima. Na osnovu prezentovanih rezultata simulacije i merenih karakteristika lako je zaključiti da kolo u potpunosti ispunjava postavljene zahteve.

#### 5. Literatura

- [1] T. A. DeMassa and Z. Ciccone, "Digital Integrated Circuits", John Willey & Sons, 1996.
- [2] W. Banzhaf, "Computer-Aided Circuit Analysis Using PSPICE", Prentice Hall, 1992.
- [3] \_\_\_\_\_, "ECPD10 Dual Layer Metal 1.0 Micron Design Rules", European Silicon Structures.
- [4] S. Janković, D. Maksimović, P. Petković and V. Litovski, "Testable Design of Digital ASIC

with Embedded Analog Multiplexer", *Proceedings of 21<sup>st</sup> International Conference on Microelectronics MIEL 97*, Niš, Yugoslavia, 1997, biće objavljeno

**Abstract:** In this paper, a new Power-On-Reset (POR) signal generation circuit, suitable for integration is presented. POR signal is generated by monitoring the supply voltage establishment and its delay with reasonable low valued capacitance. Since such capacitor can be implemented inside the chip there is no need for additional external pins. The circuit is realized using standard  $1\mu$  CMOS technology as a peripheral cell occupying  $172 \times 495 \mu\text{m}$  chip area. Circuit's layout, simulation results and measured characteristics are presented, as well.

## TESTABILNO DIGITALNO INTEGRISANO KOLO SPECIFIČNE NAMENE SA UGRADJENIM ANALOGNIM MULTIPLESERIMA

S. Janković, D. Maksimović, V. Živković, P. Petković, V. Litovski  
*Elektronski fakultet, Beogradska 14, 18000 Niš, Jugoslavija*

*Sadržaj - U radu su opisani osnovni zahtevi za projektovanje jednog digitalnog kola specifične namene koje se može koristiti kao deo uređaja za merenje električne snage. Sastavni deo kola predstavljaju analogni multiplekseri čiji rad kontrolišu digitalni signali. Obrazložene su opšte odluke o organizaciji topologije čipa, a zatim je detaljno opisan projekat analognog multipleksera, kao ključne komponente neophodne za efikasan rad kola. Posebno je opisan i deo čipa projektovan sa ciljem da se omogući testiranje kako digitalnog, tako i analognog dela čipa.*

### 1. UVOD

Prednosti projektovanja integrisanih kola specifične namene (Application Specific Integrated Circuits - ASIC) u odnosu na projektovanje i proizvodnju elektronskih uređaja zasnovanih na standardnim integrisanim kolima dobro su poznate. Ipak značaj njihove primene nalaže autorima da osnovni motiv za uvodjenje ovih kola u redovnu proizvodnju obrazlože i u ovom radu. Značaj ASIC kola može se sagledavati kroz poboljšanja kako tehnoloških tako i električnih karakteristika. Međutim, osnovni razlog uvodjenja novih tehnologija, a time i poboljšanja električnih osobina kola leži u ekonomskom motivu. Naime, pravilnim izborom tehnologije projektovanja u zavisnosti od složenosti kola, zahteva za kvalitetom i obimom proizvodnje, ASIC kola su, sa stanovišta proizvodnje i eksploatacije, ekonomičnija od standardnih integrisanih kola.

Ekonomska opravdanost sa aspekta proizvodnje ogleda se u, po pravilu, znatno nižoj ceni ASIC kola u odnosu na cenu svih standardnih integrisanih kola koja se zamenjuju. Pored toga, vreme rada neophodno za ugradnju jednog ASIC kola daleko je kraće od odgovarajućeg rada neophodnog za ugradnju većeg broja standardnih integrisanih kola. Najzad, smanjeni gabariti uređaja u koji su ugradjena ASIC kola dodatno smanjuju cenu proizvodnje. S druge strane, ekonomska opravdanost primene ASIC kola sa stanovišta eksploatacije ogleda se u smanjenim troškovima održavanja, većoj pouzdanosti, a time i većim ugledom kod krajnjih korisnika uređaja.

U ovom radu opisujemo projektovanje jednog integrisanog kola specifične namene koje se može upotrebiti u uređajima za merenje električne snage. Kolo sadrži digitalni i analogni deo. Analogni deo kola čini multiplekser realizovan sa devet kontrolisanih

prekidača. Kontrolišući signali generišu se u digitalnom delu kola.

Digitalni deo projektovan je metodom standardnih ćelija (standard cells - SC) dok je, zbog svoje specifičnosti, analogni deo projektovan po pravilima potpunog projektovanja (full custom design). Posebna pažnja u projektovanju posvećena je ugradnji dodatne logike koja omogućava efikasnu testabilnost celog kola (Design for Testability - DFT). Projektovanje zasnovano na DFT dozvoljava proveru funkcionisanja pojedinih delova čipa.

Opisano kolo projektovano je pod radnim nazivom LPEK001 u Laboratoriji za projektovanje elektronskih kola na Elektronskom fakultetu u Nišu. Naručeni su, i isporučeni, uzorci realizovani u ES2 tehnologiji kod stranog partnera. Uzorci se trenutno testiraju. Posle parcijalne provere svih delova kola ponaosob, ustanovljena je funkcionalna ispravnost ugradjenih rešenja.

Razlozi koji su uticali na izbor stila projektovanja, opisani su u drugom poglavlju. Treće poglavlje posvećeno je projektovanju analognog multipleksera. U četvrtom poglavlju opisana je DFT realizacija i prikazan deo rezultata testiranja.

### 2. ODLUKE O IMPLEMENTACIJI LAYOUT-a

Softver korišćen za projektovanje čipa je ALLIANCE [1]. Shodno osobinama korišćenog alata za CAD (projektovanje pomoću računara), već na početku moraju biti donete određene odluke o organizaciji čipa. Alternative su sledeće: realizacija standardnim ćelijama ili *datapath* strukturama i korišćenje fiksnih blokova ili njihovo razbijanje i apsorbovanje na višim nivoima hijerarhije.

Prvi izbor odnosi se na stil projektovanja. U kolu se ne pojavljuju ćelije koje obradjuju višebitne reči, a nema ni velikih lokalnih magistrala. Osim toga, priroda kola je asinhrona i ne nameće stroga vremenska ograničenja. Svi ovi faktori idu u korist implementacije standardnim ćelijama, a na taj način obezbeđuju se i fleksibilniji uslovi u fazi povezivanja.

Drugi izbor vezan je za hijerarhijsku organizaciju čipa. Fiksni blok ostaje celina na sledećem višem nivou hijerarhije. Druga mogućnost je apsorpcija blokova i svođenje projekta na jedan nivo hijerarhije. ALLIANCE CAD alat ne obezbeđuje efikasan ruter na nivou makroćelija. Postoji samo *block-to-block* ruter, sposoban da međusobno poveže dva bloka uz relativno

loše iskorišćenje površine silicijuma. Shodno ovome, išlo se na maksimalnu moguću upotrebu rutera na nivou standardnih ćelija. Rezultat je fizička hijerarhija sa samo dva makrobloka, digitalni i analogni. Digitalni deo realizovan je standardnim ćelijama, a mreža analognih multipleksera projektovana je *full custom* stilom (potpuno projektovanje po narudžbini).

*Layout* čipa prikazan je na slici 1. Dve pravougaone podoblasti jasno su vidljive u okviru aktivne površine čipa.

Donji deo čipa na slici 1 predstavlja mrežu devet analognih multipleksera. Pet multipleksera je međusobno povezano, dok je četiri potpuno nezavisno sa svim pristupima dostupnim preko ulazno/izlaznih pinova čipa. Prisustvo analognih signala zahteva i specifične stopice. Baferovanje signala je eliminisano, dok je zadržana diodna zaštita ulaza. Svi prekidači upravljani su signalima iz digitalnog dela čipa, tako da je moguće paralelno testiranje prekidača za vreme nekog od digitalnih testova.

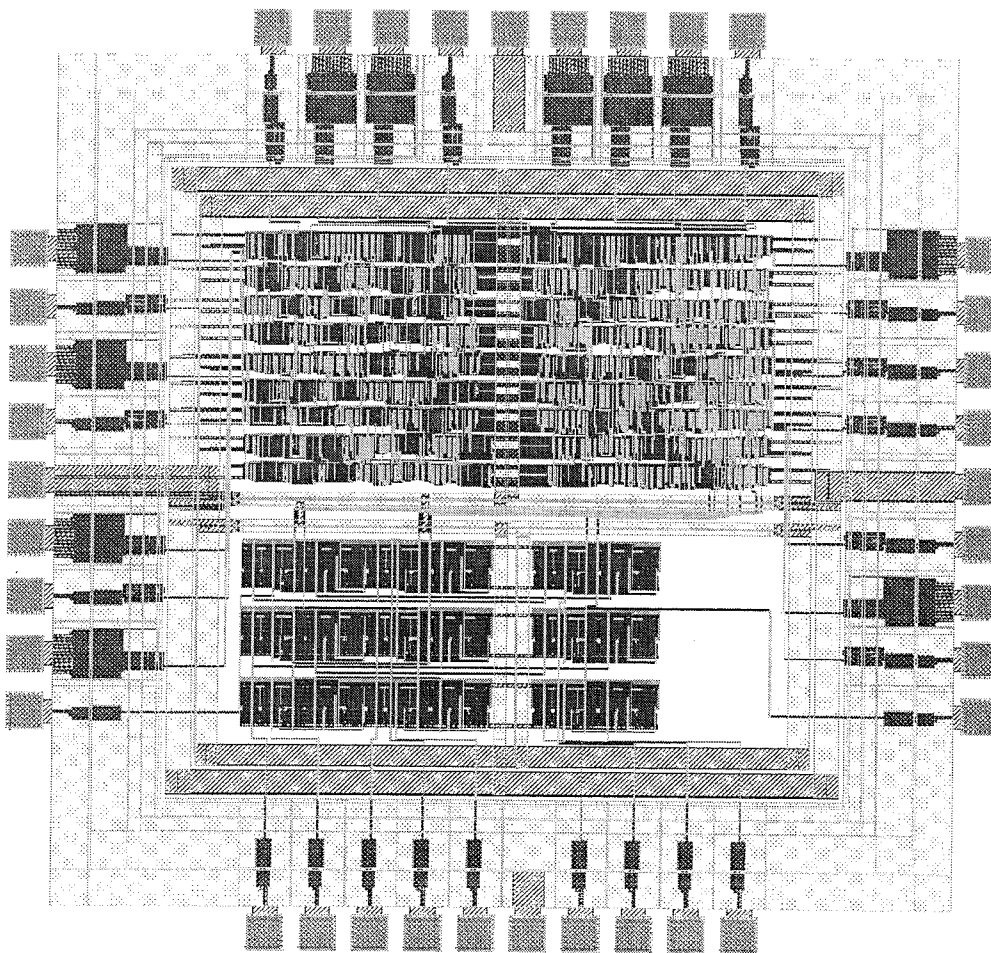
Logički deo kola (gornji deo čipa na slici 1) sastoji se od dva 14-bitna delitelja frekvencije, dva 4-bitna binarna brojača, jednog 5-bitnog brojača, koji su

međusobno povezani preko registara i kombinacione logike.

### 3. PROJEKAT ANALOGNOG MULTIPLEKSERA

Analogni multiplekser je najosetljiviji deo projekta. On je najodgovornija komponenta za precizno množenje impulsno-širinskih množača (u literaturi poznati kao *time-division* ili *mark to space* množači) [2], [3].

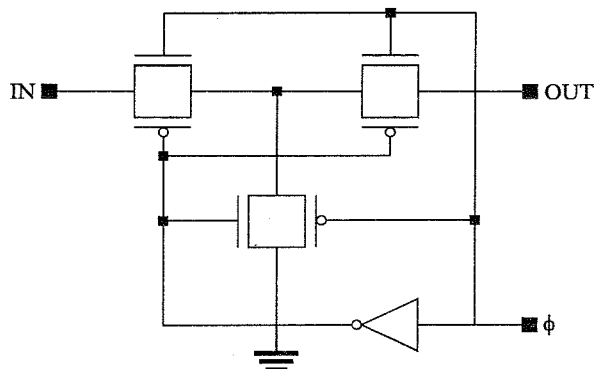
CMOS prekidač je izabran zahvaljujući dobro poznatim prednostima u odnosu na NMOS prekidač. Dinamički opseg analognog signala u *on* stanju značajno je povećan. n- i p-kanalni tranzistori vezani su paralelno i pobuđuju se komplementarnim klok signalima, tako da je problem struje ubačenog naelektrisanja (*clock feedthrough*) delimično redukovano [4]. Ipak, CMOS prekidač takođe nije savršen. Otpornost prekidača kada vodi je konačna i zavisna od primenjenog ulaznog napona. Ne sme se zaboraviti i efekat ubačenog naelektrisanja, koji još uvek nije zanemarljiv. Ostali nedostaci prekidača nisu od značaja za ovaj projekat.



Sl. 1. *Layout* kola

Korisnički zahtevi vezani za prekidače su vrlo strogi. Traži se da otpornost u *on* stanju bude manja od 150  $\Omega$ . Varijacije otpornosti sa promenom ulaznog napona treba da budu manje od 5% u radnom opsegu

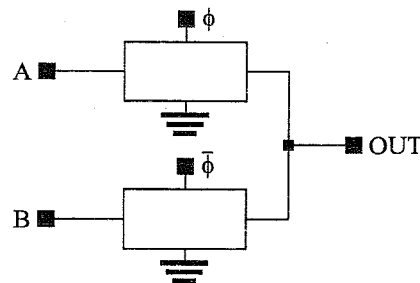
(oko 2.5 V). Ipak, najveći problem nastaje usled efekta ubačenog naelektrisanja. Njegova direktna posledica je postojanje ofseta (razdešenosti) nule, što prouzrokuje nedopustive nepreciznosti množača. Ovo nas je navelo da prekidač realizujemo na način prikazan na slici 2.



Sl. 2. Šematski prikaz implementiranog prekidača

Kada je uprevljački signal  $\phi$  na visokom naponskom nivou, prekidač je u *on* stanju i signal se prenosi od IN ka OUT. Nizak naponski nivo na signalu  $\phi$  otvara prekidač i dovodi na masu po jedan terminal transmisionih gejtova, sprečavajući pojavu ubačenog naelektrisanja.

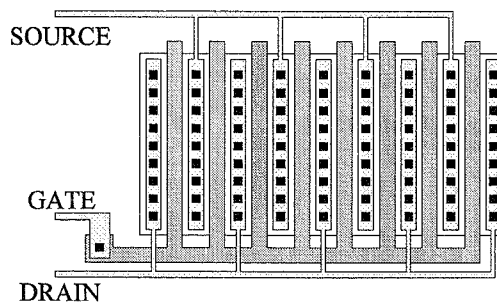
Za multipleksiranje signala potrebna su dva gore opisana prekidača, tako da je konačno rešenje prikazano na slici 3.



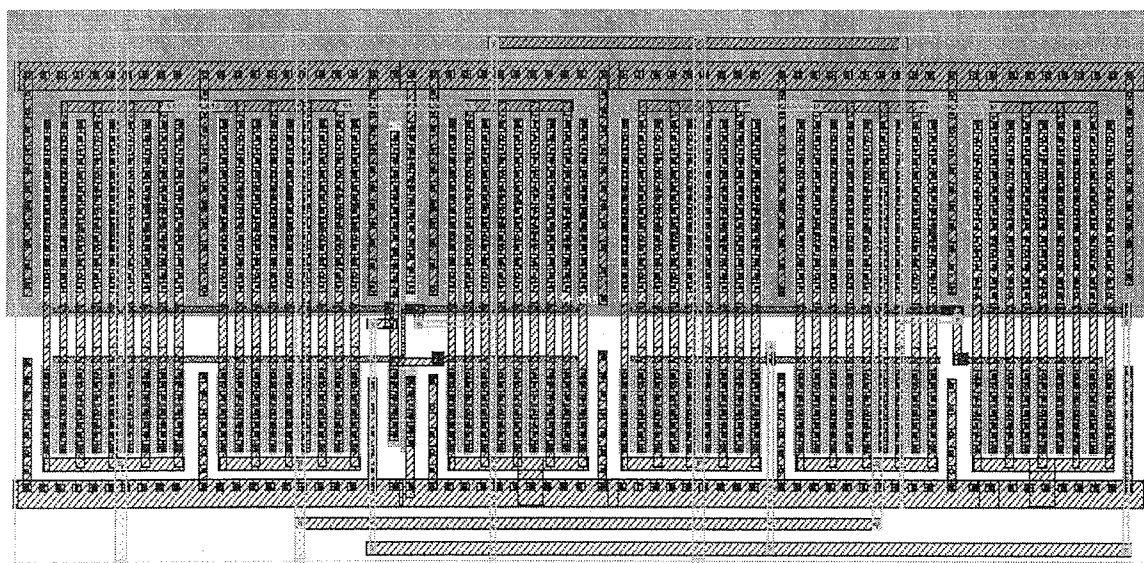
Sl. 3. Analogni multiplekser

SPICE [5] simulacija ukazala je da tranzistori koji čine transmisione gejtove prekidača moraju imati veliki W/L odnos (odnos širine i dužine kanala) da bi se zovoljio korisnički zahtev o maloj otpornosti u *on* stanju. N-kanalni tranzistor treba da ima W/L odnos 180:1, dok je ovaj odnos dupliran kod p-kanalnih tranzistora.

Praktična realizacija ovakvih tranzistora dobija se paralelnim vezivanjem većeg broja jednakih paralelnih tranzistora organizovanih u *stack* konfiguraciju [6], kao na slici 4. Drejnovi i sorsovi svih tranzistora međusobno su povezani metalom, dok je za povezivanje gejtova korišćen polisilicijum.



Sl. 4. Stack konfiguracija tranzistora sa velikim W/L odnosom

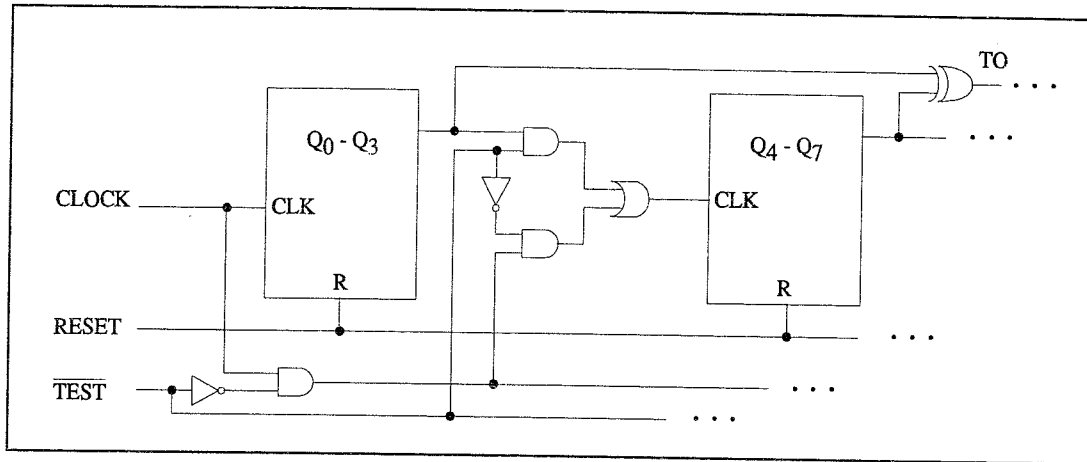


Sl. 5. Layout analognog multipleksera

Većina drejn-sors veza opslužuje dva različita tranzistora, štedeći na taj način površinu silicijuma i redukujući parazitne kapacitivnosti sors-supstrat i drejn-supstrat spojeva.

Layout analognog multiplexera prikazan je na slici 5. *Post-layout* SPICE simulacija, sa parametrima i

dimenzijama ekstrahovanim iz samog *layout*-a, potvrdila je ispunjenje korisničkog zahteva. Otpornost prekidača u *on* stanju je između 105 i 130  $\Omega$  u celom opsegu ulaznog napona (0 do 5 V).



Sl. 6. Testna struktura korišćena kod 14-bitnih brojača

#### 4. TESTIRANJE ČIPA

Uvedena je dodatna logika kako bi se omogućila DFT realizacija. Sastoji se od jednog demultiplexera tipa 3 u 8 čiji je zadatak da postavlja čip u jedan od sedam testnih režima i normalni režim rada.

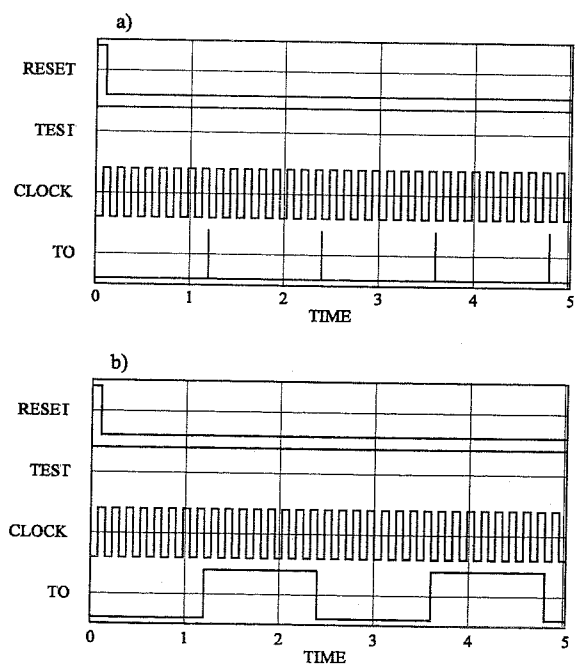
MSB-ovi (bitovi najveće težine) svih brojača su već opservabilni preko primarnih izlaza čipa. Jedan od četvorobitnih brojača može da radi u dva moda - trigerovane rastućom ivicom jednog ili opadajućom ivicom drugog klok signala. 14-bitni brojači su podeljeni na 4-bitne sekcije umetanjem multiplexera. U cilju uštede na broju dodatnih pinova potrebnih zbog opservabilnosti, izlazi 4-bitnih brojača su prilikom testiranja skupljeni u jedan XOR-ovan pin. Suština ideje prikazana je na slici 6.

Pošto 5-bitni brojač obavlja specifičnu funkciju u kolu, testiran je posebno. To je i uslovalo da najduža testna sekvenca bude  $2^5$  dugačka. Dve nezavisne testne sekvence dužine  $2^4$  korišćene su za testiranje 4-bitnog brojača sa dva moda rada. Pored toga, dva kratka testa korišćena su za testiranje preostale kombinacione logike. Sedmi testni mod upotrebljen je za testiranje analognih multiplexera koji nisu opservabilni preko stopica čipa.

Dodatna testna logika nije značajno povećala korišćenu površinu silicijuma, aktivna površina čipa je povećana za manje od 7%. Na drugoj strani, testni troškovi i vreme testiranja su značajno redukovani. Istovremeno je postignut visok stepen pokrivenosti defekata [7].

Testna strategija je simulirana i verifikovana logičkim simulatorom u okviru sistema ALECSIS [8]. Kao primer, rezultati simulacije za kolo sa slike 6 dati

su na slici 7. Kada u kolu nema defekata testni izlaz (signal TO) ostaje na niskom nivou tokom cele testne sekvence, kao što je prikazano na slici 7a. Kratki impulsi posledica su malih razlika u propagacionim kašnjenjima signala na različitim putevima. Odziv kola sa defektom dat je na slici 7b. Dobijeni talasni oblik signala TO je rezultat defekta *Q stuck-at-0* u proizvoljnom flip-flopu.



Sl. 7. Testni odziv:  
a) kolo bez defekata  
b) kolo sa defektom

## 5. ZAKLJUČAK

Opisan je projekat digitalnog ASIC-a sa ugrađenom mrežom analognih multipleksera. Ukupna površina čipa je 11.085 mm<sup>2</sup>. Logički deo zauzima 65% aktivne površine čipa, dok je 35% zauzeto analognim prekidačima uz određene neefikasnosti zbog nedostatka kvalitetnog rutera na nivou makročelija. Broj tranzistora na čipu, oko 10000, još jedan je pokazatelj složenosti čipa.

Čip je projektovan i proizveden u CMOS 1.0μ ES2 tehnologiji. Zbog obaveze čuvanja tajne prema naručiocu, šema kola i detaljniji rezultati su izostavljeni.

## LITERATURA

- [1] -, ALLIANCE-3.0 C.A.D. Framework, Institute Blaise Pascal, University Pierre et Marie Curie, Paris, 1995.
- [2] Lj. Jovanović, "Konvertor napona u vremenske parametreimpulsnog niza za etalonsko merenje snage kod izobličjenih naizmjeničnih signala", *Magistarska teza*, Elektrotehnički fakultet Univerziteta u Beogradu, 1989.
- [3] P. Bošnjaković, "Elektronsko merenje električne energije", *Doktorska teza*, Elektrotehnički fakultet Univerziteta u Beogradu, 1985.
- [4] P. Allen, D. Holberg, "CMOS Analog Circuit Design", *Holt, Rinehart and Winston*, New York, 1987.
- [5] L. Nagel, "SPICE 2: A Computer Program to Simulate Semiconductor Circuits", *Memorandum ERL-M520*, University of California, Berkley, May 1975.
- [6] U. Gatti, F. Maloberti, V. Liberali, "Full Stacked Layout of Analogue Cells", *Proc. IEEE International Symposium on Circuits and Systems*, 1989., pp 1123-1126.
- [7] M. Abramovici, M. Breuer, A. Friedman, "Digital Systems Testing and Testable Design", *Computer Science Press*, New York, 1990.
- [8] D. Glozić, "Alecsis 2.1: Objektivno orjentisani hibridni simulator", *Doktorska teza*, Elektronski fakultet u Nišu, 1994.

Abstract - This paper describes a design of a digital ASIC (Application Specific Integrated Circuit) with embedded analog multiplexers. The circuit is designed for the power-meter device. An additional circuitry is introduced to provide testability of both, digital and analog part. After designing, chip is fabricated and tested.

Testable Design of Digital ASIC with  
Embedded Analog Multiplexers  
Saša Janković, Dejan Maksimović, Vladimir Živković,  
Predrag Petković, Vančo Litovski



## DC/DC BOOST KONVERTOR UPRAVLJAN SA MIKROKONTROLEROM

M.Živanov, K. Huđik, *Fakultet tehničkih nauka, Institut za energetiku i elektroniku, Trg D.Obradovića 6, Novi Sad*

*Sadržaj: Izvršena je analiza BOOST DC/DC u kontinualnom i diskretnom domenu. Odredjene su prenosne funkcije u oba domena. Ispitana je robusnost sistema. Odredjeni su kompenzatori za upravljanje po zadanim veličinama i po smetnjama. Izvršena je simulacija i upoređeni su odzivi u oba domena. Napravljen je program za mikrokontroler i projektovan je digitalni sistem upravljanja korišćenjem mikrokontrolera.*

*Ključne reči: DC/DC BOOST konvertor, koontinualni model, diskontinualan model, referenca, merljivi poremećaji*

## 1. UVOD

Za pouzdan rad električnih uređaja potrebni su kvalitetni izvori napajanja zbog čega je projektovanje i konstrukcija pouzdanih i kvalitetnih izvora napajanja od posebnog značaja. Veliku grupu izvora napajanja čine energetske pretvarači. Izrađuju se za snage reda od nekoliko vati do reda 500kW i primenjuju se u mnogim oblastima savremenog života i rada.

Energetski pretvarači koji imaju ulogu da jednosmerni napon na svom ulazu pretvore u takođe jednosmerni na svom izlazu nazivaju se DC/DC konvertori odnosno pretvarači ili regulatori. DC/DC konvertori se po načinu rada dele na linearne i prekidačke konvertore. Zbog svojih dobrih karakteristika prekidački konvertori sve više potiskuju linearne. Naglom razvoju prekidačkih konvertora doprineo je razvoj novih i brzih poluprovodničkih prekidača kao i tendencija minimizacije električnih uređaja.

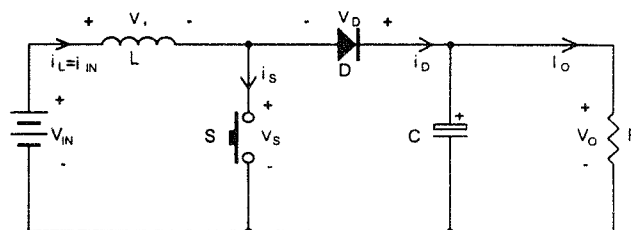
U ovom radu obrađen je osnovni BOOST tip DC/DC prekidački regulator. Iako se ovaj tip retko sreće u praksi, njegovo izučavanje je korisno, jer se mnoge topologije koje se masovno koriste izvede iz osnovne BOOST topologije. U analizi i sintezi pretvarača korišćeni su savremeni alati: programski paket MATLAB FOR WINDOWS 4.2 sa dodatnim modulom SIMULINK i dr. Pomoću ovih programa izvršene su odgovarajuće analize i simulacije rada BOOST pretvarača, kao i simulacija ponašanja spregnutog sistema upravljanja. Izvršili smo projektovanje BOOST pretvarača sa mikrokontrolerskim upravljanjem. Na osnovu rezultata napisan je program za upravljanje mikrokontrolerom.

## 2. MODEL BOOST KONVERTORA

U radu je prvo izvršena analiza rada BOOST pretvarača. Pošlo se od opšteg modela BOOST pretvarača, koji je prikazan je na slici 1. Analiza je uradjena u kontinualnom i diskontinualnom režimu rada. Na osnovu analiza može se zaključiti, da se promenom radnog režima menjaju se i bitni parametri BOOST konvertora kao što su: prenosni odnos, stabilnost, strujna napreznja elemenata, oblik ulazne struje... Neželjena

promena pomenutih parametara može da izazove trajna oštećenja delova pretvarača, kola koji napaja pretvarač, a u nekim slučajevima i potrošača. Zbog ovih razloga a i zbog kvalitetnog upravljanja, potrebno je pri projektovanju pretvarača odrediti željeni radni režim i delove tako dimenzionisati, da u radu ne dođe do neželjene promene radnog režima (u slučaju da se to ipak dogodi upravljanje treba da spreči oštećenje kola).

U radu je vršena analiza BOOST pretvarača sa sledećim isnovnim karakteristikama: ulazni napon  $V_{IN}=12$  V, izlazni napon  $V_O=36$  V, izlazna struja  $I_O=1$ A, frekvencija prekidanja  $f_s=50$  kHz, induktivnost kalema  $L=1$  mH i kapacitet kondenzatora je  $C=1000$   $\mu$  F. Uzeto je otporno opterećenje. Na osnovu ovih vrednosti se vidi da je potrebna vrednost prenosnog odnosa  $M=3$  (ova vrednost se može realizovati i sa osnovnim spojem)[1].



Sl. 1. BOOST DC/DC pretvarač sa označenim naponima i strujama

Na početku je izvršena analiza kontinualnog i diskontinualnog režima i odredjene su granice ova dva režima u zavisnosti od parametara kola kao što su  $L_c$  kritična induktivnost kalema  $L$ ,  $D=t_{ON}/T_s$  je faktor ispunje,  $M=V_O/V_{IN}=1/(1-D)$ ,  $T_s$  je dužina periode prekidanja,  $t_{ON}$  je vreme za koje uključen prekidač,  $V_O$  je izlazni napon i  $V_{IN}$  je ulazni napon. Dalje je vršena analiza talasnosti u funkciji kapacitivnosti kondenzatora  $C$ ,  $T_s$ ,  $D$ , i  $R$ .

Za projektovanje upravljanja pretvarača potrebno je imati linearni vremenski nepromenljivi (Linear Time Invariant) model datog procesa. Linearni i vremenski nepromenljiv model se može predstaviti sistemom linearnih diferencijalnih i algebarskih jednačina sa konstantnim koeficijentima, rešavanjem ovih jednačina direktno se dobijaju promenljive stanja i promenljive izlaza sistema. Promenljive stanja su u ovom slučaju napon kondenzatora  $v_C$  i struja induktivnosti  $i_L$ , a promenljive izlaza izlazni napon  $v_O$  i ulazna struja  $i_{IN}$ .

Pomoću metode usrednjavanja stanja (State Space Averaging) na osnovu pomenute dve strukture, može se dobiti vremenski nepromenljivi model BOOST konvertora. Metoda usrednjavanja u prostoru stanja može se primeniti samo u slučaju kada je frekvencija prekidanja

mного veća od prirodne učestanosti električnog kola [4] odnosno ako je

$$f_0 \approx 1 / (2 \cdot \pi \cdot \sqrt{L \cdot C}) \ll 1 / T_S = f_S \quad (1)$$

U analizi se prvo pretvarač analizira u stanju kada je prekidač zatvoren. Kada se dobija jedan set jednačina. Zatim se prekidač analizira u stanju kada je prekidač otvoren. Tada se dobija drugi set jednačina. Vremenski nepromenljivi model BOOST pretvarača, se dobija ako se prethodne dve grupe jednačina spojiti u jednu. prva sa težinom  $d$ , a druga sa težinom  $(1-d)$ . Tako se dobija jednačina usrednjavanjem u prostoru stanja. Dalje se vrši linearizacija ove jednačine tako što se vrednosti svih signala predstavljaju kao zbir jednosmerne i naizmenične komponente.

Iz jednačina koje sadrže DC komponente dređuje se položaj radne tačke pretvarača [1] dobija se

$$I_A = I_L = \frac{V_O}{(1-D)R} \quad V_O = V_C \quad \frac{V_O}{V_A} = \frac{(1-D)R}{R'} \quad (2)$$

$$R' = r_L + \frac{R r_C}{R+r_C} (1-D) + \frac{R^2 (1-D)^2}{R+r_C}$$

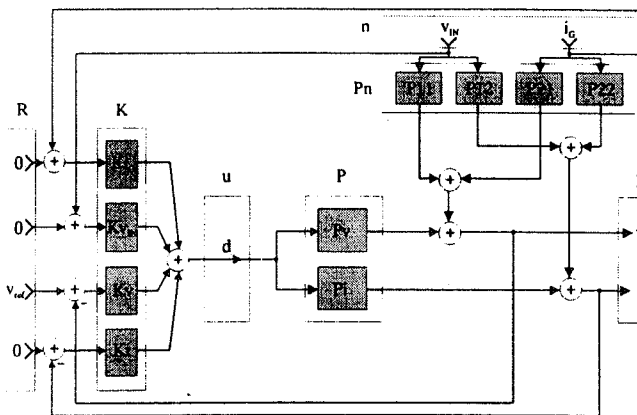
$r_C$  i  $r_L$  su parazitne otpornosti kondenzatora i kalema ( $\approx 0.1R$ ). Iz seta jednačina za AC režim posle primenjene Laplaceove transformacije dobija se

$$\begin{aligned} s \cdot \tilde{x} &= \tilde{A} \cdot \tilde{x} + \tilde{B} \cdot \tilde{u} + \tilde{B} \cdot \tilde{n} \\ \tilde{y} &= \tilde{C} \cdot \tilde{x} + \tilde{D} \cdot \tilde{u} + \tilde{D} \cdot \tilde{n} \end{aligned} \quad (3)$$

Matrice u (3) su vremenski nezavisne, jer sadrže samo konstantne koeficijente, koji zavise od parametara kola, parazitnih otpornosti kondenzatora i induktivnosti i stacionarne vrednosti faktora ispune. Vektori u jednačini (3) su: vektor stanja:  $\tilde{x} = [i_L \quad u_C]^T$ ,

vektor izlaza:  $\tilde{y} = [v_O \quad i_{IN}]^T$ , vektor upravljanja:  $\tilde{u} = [d]$

i vektor poremećaja:  $\tilde{n} = [v_{IN} \quad i_G]^T$ .



Sl.2. Grafički prikaz sistema sa povratnom spregom

Linearizovani model BOOST pretvarača dobijen na ovaj način opisuje rad pretvarača tačno samo u okolini stacionarne radne tačke, a za veća odstupanja javlja se greška linearizacije.

Prenosne funkcije 'upravljanje na izlaz' ( $\tilde{u} \rightarrow \tilde{y}$ ) definisane su sa:

$$P_V(s) = \frac{\tilde{v}_O(s)}{\tilde{d}(s)} = -0.1522 \cdot \frac{s^2 + 16170 \cdot s + 76406045}{s^2 + 94.125 \cdot s + 109240} \quad (4)$$

$$P_I(s) = \frac{\tilde{i}_{IN}(s)}{\tilde{d}(s)} = 36102 \cdot \frac{s + 55.3613}{s^2 + 94.125 \cdot s + 109240}$$

Pri računanju prenosnih funkcija 'upravljanje na izlaz', pretpostavlja se da poremećaji ne deluju, odnosno da je njihova vrednost nula. Prenosne funkcije delovanja 'poremećaj na izlaz' ( $\tilde{n} \rightarrow \tilde{y}$ ), izračunava se na osnovu izraza

$$P_{11}(s) = \frac{v_O(s)}{v_{IN}(s)} = \frac{164 \cdot (s + 19982)}{s^2 + 94.125 \cdot s + 109240}$$

$$P_{12}(s) = \frac{i_{IN}(s)}{v_{IN}(s)} = \frac{1000 \cdot (s + 27.739)}{s^2 + 94.125 \cdot s + 109240}$$

$$P_{21}(s) = \frac{v_O(s)}{i_G(s)} = -0.05 \cdot \frac{s^2 + 10016 \cdot s + 60915}{s^2 + 94.125 \cdot s + 109240}$$

$$P_{22}(s) = \frac{i_{IN}(s)}{i_G(s)} = \frac{16386 \cdot (s + 19999)}{s^2 + 94.125 \cdot s + 109240} \quad (5)$$

Funkcija  $P_{11}(s)$  se naziva auto-susceptibilnost,  $P_{12}(s)$  je ulazna admitansa,  $P_{21}(s)$  je izlazna impedansa, a  $P_{22}(s)$  je povratni strujni prenosni odnos. Pri računanju prenosnih funkcija 'poremećaj na izlaz' pretpostavlja se da se upravljanje ne menja. Elementi vektora i matrica prenosnih funkcija su realne racionalne vremenski nepromenljive funkcije po kompleksnoj promenljivoj  $s'$ .

Elementi vektora i matrica prenosnih funkcija su realne racionalne vremenski nepromenljive funkcije po kompleksnoj promenljivoj  $s'$ . Ako prenosne funkcije, vektore ulaza, izlaza i poremećaja predstavimo grafičkim simbolima, a njihove međusobne veze strelicama i odgovarajućim operatorima, dobijamo linearizovan grafički model BOOST DC/DC pretvarača, koji je prikazan na slici 2. Na slici 2. 'u' je blok upravljanja, 'n' je blok poremećaja, 'y' je blok izlaza. Blok 'P' sadrži dejstva 'upravljanje na izlaz', a 'Pn' dejstva 'poremećaj na izlaz'. Sa 'K' je označen vektor upravljanja

Analizirana je greška modelovanja. Primenjen je sličan model kao u radu 5. Proučenu su i granične pojave BOOST pretvarača kao što su: latch-up, kratak spoj, otvoreni spoj i uključivanje. Analize pokazuju da latch-up nastaje za  $D > 0.96$ . Efikasna zaštita od kratkog spoja se može ostvariti samo sa pomoćnim prekidačem koji isključuje kolo napajanja pri nastanku kratkog spoja. Mora se izvesti i zaštita pri otvorenom spoju da nebi došlo do velikog porasta napona na kondenzatora sa visokim naponom

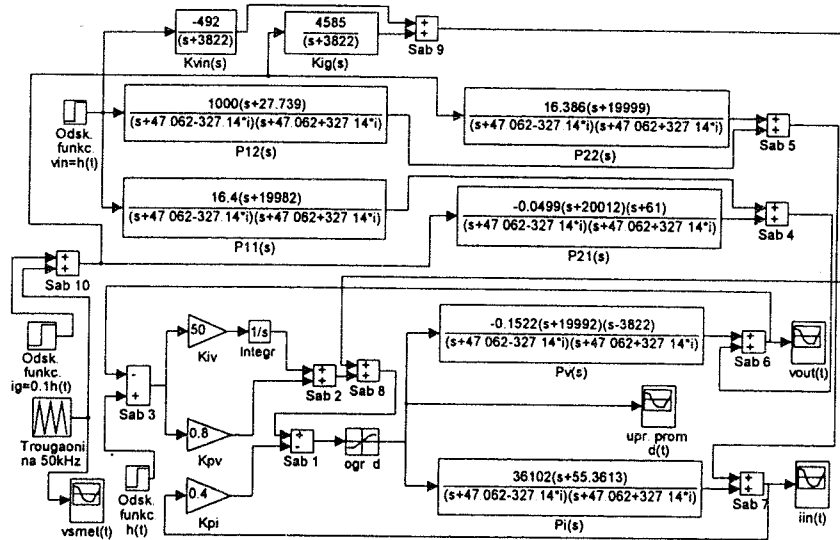
Za vrednost normalizovane vremenske konstante kalema se dobija da  $\tau_L = 1.36 \gg \tau_{LC} = 0.075$  iz ovoga sledi da sa navedenim podacima pretvarač radi duboko u kontinualnom režimu. Zbog ovoga u projektovanju upravljanja u stacionarnom stanju može se koristiti linearizovani model regulatora u kontinualnom režimu rada. Za projektovanje upravljanja pri uključivanju mora se koristiti drugi model, na primer model sa vremenski promenljivom strukturom [1].

Za radnu tačku dobija se da je:  $D = 0.6718 \approx 0.672$  i  $I_{IN} = I_L = 3.0472 \text{ A} \approx 3.05 \text{ A}$ . Kako latch-up efekat nastupa za  $D > 0.96$ , pa za sprečavanje ove pojave ograničimo maksimalnu vrednost  $D$  sa  $D_{MAX} = 0.95$ . Prenosne funkcije 'upravljanje na izlaz' izvedene na osnovu (4) prikazane su na slici 3.

### 3. KONTINUALNI ZAKON UPRAVLJANJA

Ako se projektuje upravljanje po naponskoj i strujnoj grani, kao i po merljivim poremećajima  $i_G$  i  $v_{IN}$ , vektor upravljanja  $K$  može da se predstavi u vektorskom obliku kao:  $K(s)=[Kv(s) Ki(s) Ki_G(s) Kv_{IN}(s)]$ . Koristeći model BOOST pretvarača dat na slici 2 grafički prikaz sistema sa zatvorenom povratnom spregom je dat na slici 3. Zakon upravljanja  $K$  treba da obezbedi da spregnuti sistem bude stabilan, robustan u odnosu na zanemarenu dinamiku, otporan na poremećaje i na promenu parametra i da poseduje zahtevane performanse rada u stacionarnom stanju. Pri čemu blok  $K_I$  predstavlja upravljanje po strujnoj grani, za koji prema analizi se može primeniti

regulator P-tipa. Blok  $K_V$  je upravljanje po naponskoj grani, za koji je potrebno primeni regulator PI-tipa. Blok  $K_{i_G}$  je upravljanje po merljivom poremećaju struje izlaza  $i_G$ , a  $K_{v_{IN}}$  je upravljanje po merljivom poremećaju ulaznog napona  $v_{IN}$ . Blokovi  $K_{i_G}$  i  $K_{v_{IN}}$  nisu neophodni za stabilan i robustan rad sistema, oni se koriste ako se zahteva smanjenje osetljivosti sistema na promene izlazne struje i ulaznog napona. Blok  $u$  je upravljačka promenljiva  $d$ , a  $R$  je blok (vektor) referentnih vrednosti.



Sl. 3 SIMULINK model BOOST pretvarača sa kontinualnim upravljanjem

Simulacija je vršena prema modelu prikazanom na slici 3. Vršena je analiza pri različitim uslovima rada. najbolji rezultati su dobije ni kada se traži strujna povratna sprega srednje jačine, i kada početni pad od 20% ne smeta. Odziv može da se ubrza povećanjem  $K_{pv}$  i može se postići da nema prebačaja. U ovom slučaju možemo uzeti sledeću grupu parametara:  $K_{pi}=0.4$ ;  $K_{iv}=55$  i  $K_{pv}=0.88$ , i dobiti se funkciju spregnutog prenosa u obliku:

$$F(s) = \frac{v_o(s)}{v_{ref}(s)} = -0.1546 \frac{(s+19992) \cdot (s-3822) \cdot (s+63)}{(s+13323) \cdot (s+887) \cdot (s+62)} \quad (6)$$

Odziv sistema sa ovim parametrima data je na slici 4. Vidi se, da je početni pad 18%, nema prebačaja, stacionatno stanje se uspostavlja nakon 8ms. Odziv je brz i aperiodičnog je karaktera, jer (6) nema kompleksne polove, a pol u  $s=-62$  i nula u  $s=-63$  se mogu skratiti.

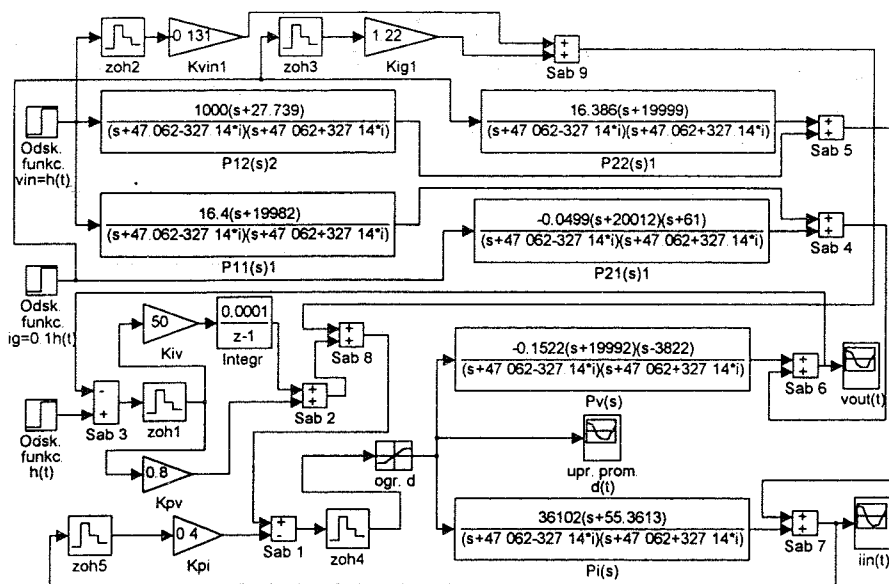
Ako se od BOOST regulatora posebno traži da podnosi promene struje potrošača, i da ima brz odziv na takve promene, projektuje se kompenzacija po merljivom poremećaju  $i_G$ , odnosno po promenama struje potrošača. Projektovanjem upravljanja po merljivom poremećaju može se postići da izlaz sistema bude invarijantan na poremećaj. Međutim, u realnim sistemima potpuna invarijantnost se ne može postići, ali se može smanjiti osetljivost sistema na poremećaj. Potpuna invarijantnost izlaznog napona na delovanje smetnji se ne može postići, jer bi za to bio potreban fizički nerealizibilan

konpenzator. Međutim, možemo se zadovoljiti i delimičnim smanjenjem osetljivosti napona na smetnje. To se postiže aproksimacijom dela karakteristike 'idealne' prenosne funkcije [2]. Korišćena je ideja, da umesto pozitivnog pola se koristi negativni, diferencijalni član se izostavi, a iterativnim menjanjem koeficijenta i snimanjem odziva odredi optimalnu vrednost koeficijenta. Ovim postupkom se dobiju sledeće prenosne funkcije kompenzatora:

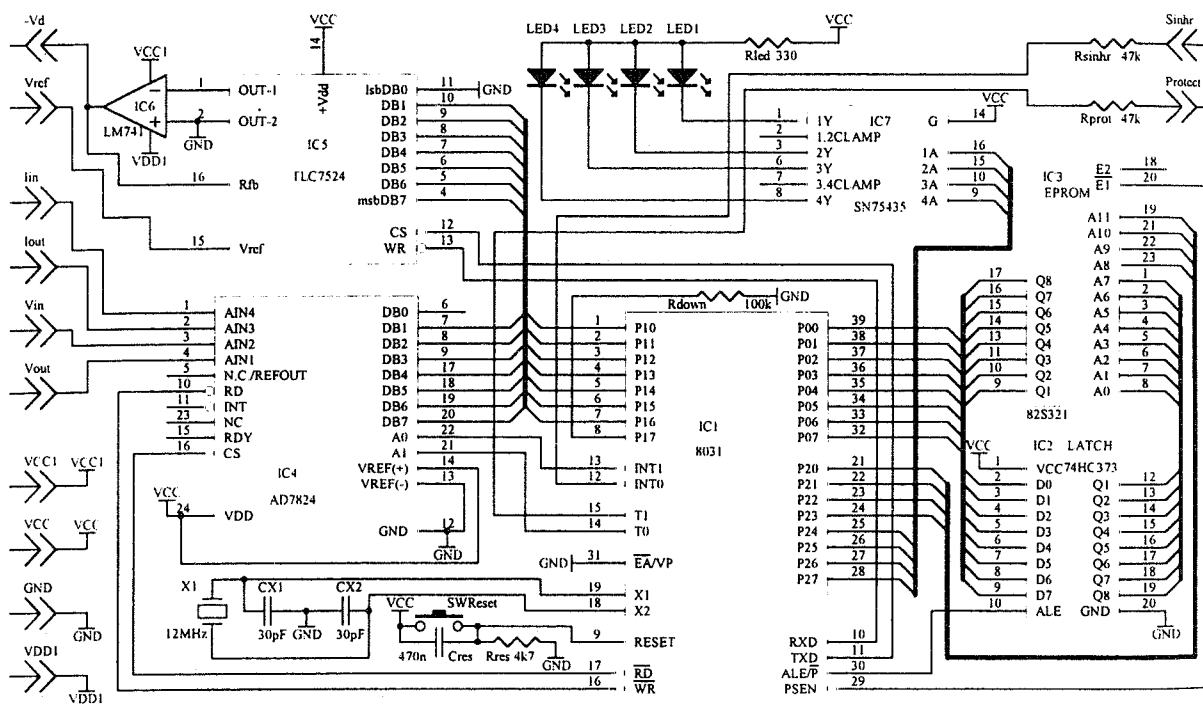
$$K_{i_G}(s)_{(v_o(s))} = -0.32845 \frac{s+61}{s-3822} \Rightarrow \frac{4585}{s+3822} \Rightarrow 1.2 \quad (7)$$

$$K_{v_{IN}}(s)_{(v_o(s))} = \frac{107.753}{s-3822} \Rightarrow \frac{-492}{s+3822} \Rightarrow -0.13 \quad (8)$$

Ako se izostavi pol, dobija se čisto proporcionalno dejstvo, ali onda impulsne smetnje izazivaju impulsne promene izlaznog napona, dok se to sa integralnim dejstvom ne dešava. Odzivi izlaznog napona na poremećaje korišćenjem povratne sprege sa prenosnim funkcijama (7) i (8) su dali dobre rezultate kako na oblik tako i na brzinu odziva (do 8 ms je vreme smirenja) Analiza optimalnosti regulatora je vršena simulacijom u MATLAB-u na različite pobude signala i smetnji: 1. Odziv ulazne struje,  $i_{IN}(t)$ , izlaznog napona,  $v_o(t)$  i faktora ispune,  $d(t)$  na jediničnu promenu reference  $v_{ref}(t)=h(t)*1V$  (sl.1). 2. Odziv  $i_{IN}(t)$  i  $v_o(t)$  na jediničnu promenu ulaznog napona  $v_{IN}(t)=h(t)*1V$ . 3. Odziv  $i_{IN}(t)$  i  $v_o(t)$  na promenu struje potrošača  $i_G(t)=0.1h(t)*1A$ . 4.



Sl. 8 SIMULINK model sistema sa digitalnim zakonom upravljanja



Slika 9 Hardverska realizacija digitalnog upravljanja

Digitalni zakon upravljanja se realizuje rekurzivnim algoritmom. Za dobijanje rekurzivog algoritma potrebno je odrediti inverznu 'z' transformaciju funkcija  $Kv(z)$ ,  $Ki(z)$ ,  $Ki_G(z)$ ,  $Kv_{in}(z)$  i  $\tilde{d}(z)$  kao:

$$Kv(z) = \frac{0.8 - 0.075 z^{-1}}{1 - z^{-1}} \rightarrow$$

$$kv[n \cdot T] = kv[(n-1) \cdot T] + 0.8 \cdot (V_{Oref} - v_o[n \cdot T]) - 0.075 \cdot (V_{Oref} - v_o[(n-1) \cdot T])$$

$$Ki(z) = 0.4 \rightarrow ki[n \cdot T] = 0.4 \cdot (I_{IN} - v_n[n \cdot T]) \quad (10)$$

$$Ki_G(z) = 122 \rightarrow ki_G[n \cdot T] = 122 \cdot i_G[n \cdot T] = 122 \cdot \left( i_o[n \cdot T] - \frac{v_o[n \cdot T]}{R} \right)$$

$$Kv_{in}(z) = -0.131 \rightarrow kv_{in}[n \cdot T] = -0.131 \cdot (V_{IN} - v_n[n \cdot T]) \quad (10)$$

$$\tilde{d}(z) \rightarrow d[n \cdot T] = D + kv[n \cdot T] + ki[n \cdot T] + ki_G[n \cdot T] + kv_{in}[n \cdot T]$$

Gde su  $kv[nT]$ ,  $ki[nT]$ ,  $kv_{in}[nT]$ ,  $ki_G[nT]$  i  $d[nT]$  odgovarajući impulsi odzivi a  $V_{Oref}=36V$ ,  $I_{IN}=3.047A$ ,  $V_{IN}=12V$ ,  $R=36\Omega$  i  $D=0.672$  nominalne vrednosti konkretnog BOOST pretvarača. Veličine  $v_o[nT]$ ,  $i_{in}[nT]$ ,  $i_o[nT]$ , i  $v_{in}[nT]$  su izmerene vrednosti odgovarajućih veličina u datoj periodi uzorkovanja  $nT$ . Može se primetiti da se veličina  $i_o(t)$  ne može meriti direktno ali može se izraziti kao:  $i_o(t) = (i_o(t) - v_o(t))/R$ .

Kako je  $d[nT]$  relativna veličina koja uzima vrednosti iz opsega 0-1, trebamo ga pomnožiti sa 127, da bismo imali  $d[nT]$  u 8-mo bitnoj predstavi (1 dec=01111111 bin), 8-mi bit je znak (u ovom slučaju to je 0). Ostale jednačine takođe treba pomnožiti sa 127, a i prilagoditi 8-mo bitnoj aritmetici. Ovo prilagođavanje se

Odziv  $v_o(t)$  na promenu struje potrošača usled prekidanja prekidača  $i_c(t) = v_{smef}(t) / \Gamma$  trougaoni od 50kHz [1]

#### 4. DIGITALNI ZAKON UPRAVLJANJA

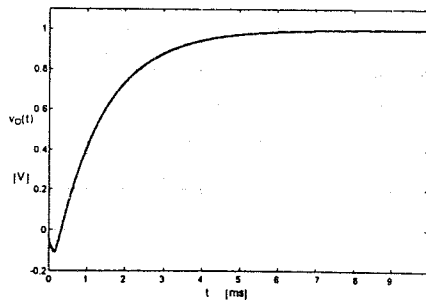
Za projektovanje i analizu diskretnog zakona upravljanja, potrebno je raspolagati sa diskretnim modelom sistema. Do diskretnog modela možemo doći diskretizacijom kontinualnog modela datog sistema [1]. Diskretizovani ekvivalent ovakvog sistema opisuje se sistemom diferencnih jednačina stanja i algebarske jednačine izlaza kao:

$$\begin{aligned} x_d[(k+1) \cdot T] &= A_d(T) \cdot x_d(k \cdot T) + B_d(T) \cdot u_d(k \cdot T) \\ y_d(k \cdot T) &= C \cdot x_d(k \cdot T) + D \cdot u_d(k \cdot T) \end{aligned} \quad (9)$$

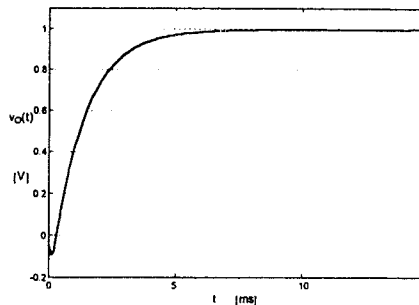
gde su  $x_d(kT)$ ,  $y_d(kT)$ ,  $u_d(kT)$  vektori stanja, ulaza i izlaza diskretnog modela, matrice  $A_d$ ,  $B_d$ ,  $C$  i  $D$  konstantne matrice.  $C$  i  $D$  a matrice  $A_d$ ,  $B_d$  su definisane kao u [1 i 2].  $T$  je perioda odabiranja.

Kako parametri diskretizovanog modela, a takođe i tačnost rada projektovanog digitalnog sistema, bitno zavisi od izbora periode odabiranja, potrebno je uzeti sve činjenice u obzir pri izboru periode odabiranja  $T$ , odnosno određivanje frekvencije uzorkovanja  $F$ . Prvo je izvršen je izbor periode odabiranja ( $T=0,1$  ms). Odredjena je funkcija diskretnog prenosa. Uradjena je diskretizacija konkretnog modela i pri tome je proverena osetljivost sistema na promenu koeficijenata. Analizirano je ponašanje i otpornost spregnutog digitalnog sistema na poremećaje. Na osnovu analize kontinualnog sistema i digitalnog sistema formirani su digitalni gore spomenuti regulatori (sl.8). Vršene su iste simulacije odziva kao i za kontinualne sisteme. Na slici 5 prikazani su rezultati simulacije odziva  $v_o(t)$  snimljeni su i odzivi  $i_{IN}(t)$ , i  $d(t)$  na jediničnu promenu reference.  $v_{ref}(t) = h(t) * 1V$ . Dobijeni rezultati su neznatno lošiji od rezultata dobijenih simulacijom kontinualnog modela.

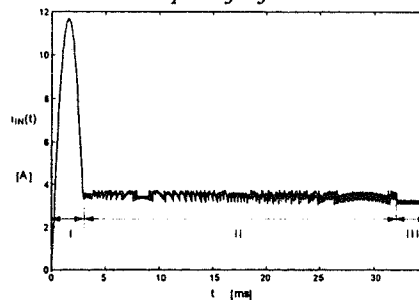
Posebna pažnja je posvećena vremenski promenljivim uslovima. Analizirano je upravljanje BOOST pretvarača pri uključenju korišćenjem posebnog programa. Pri tome su dobijeni interesantni rezultati za oblik ulazne struje (sl.6) i izlaznog napona pri uključivanju pretvarača (sl.7). Ovde se uočavaju tri režima rada. I. režim rada je uspostavljanje struje, kada je prekidač otvoren da nebi došlo do njegovog oštećenja. II. režim rada je kada struja padne ispod 4 A i kada se uključuje prekidač. Ovaj režim rada traje sve dok izlazni napon ne dostigne zahtevanu vrednost. III režim je rad BOOST pretvarača u ustaljenom režimu. Na kraju je izvršena je simulacija BOOST pretvarača u ustaljenom stanju pri trouganoj pobudi..



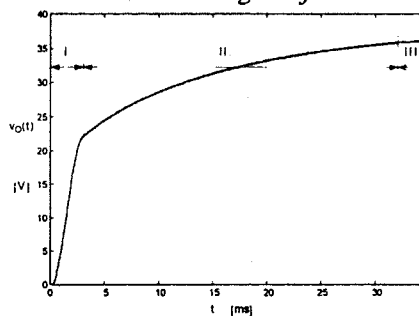
Sl.4. Odziv  $v_o(t)$  na jediničnu promenu  $V_{ref}$ , odnosno  $v_{ref} = h(t) * 1V$  dobijen imulacijom kontinualnog zakona upravljanja.



Sl.5. Odziv  $v_o(t)$  na jediničnu promenu  $V_{ref}$ , odnosno  $v_{ref} = h(t) * 1V$  dobijen simulacijom digitalnog zakona upravljanja



Sl.6. Oblik ulazne struje pri uključivanju pretvarača do stacionarnog stanja



Sl.7. Oblik izlaznog napona, pri uključivanju pretvarača do stacionarnog stanja

sastoji od rastavljanja brojeva na dva činioca, od kojih je barem jedan ceo broj. Kod prilagođavanja trebamo težiti da greška usled zanemarivanja ne kviri stabilnost, a ni robusnost sistema.

Iz jednačine (10) se dobija

$$\begin{aligned} kbv[n \ T] &= kbv[(n-1) \ T] + 32 \cdot (115 - 32 \cdot v_o[n \ T]) - 3 \cdot (115 - 32 \cdot v_o[(n-1) \ T]) \\ kbi[n \ T] &= 2 \cdot (76 - 249 \cdot ia_n[n \ T]) \\ kbi_G[n \ T] &= 2 \cdot (78.1 \cdot i_o[n \ T] - 32 \cdot v_o[n \ T]) \\ kbv_{IN}[n \ T] &= 2 \cdot (-101 + 84 \cdot va_n[n \ T]) \\ db[n \ T] &= 127 \cdot d[n \ T] \approx 85 + kbv[n \ T] + kbi[n \ T] + kbi_G[n \ T] + kbv_{IN}[n \ T] \end{aligned} \quad (11)$$

U jednačinama (11) slovo 'b' označava da su veličine preračunate u binarne vrednosti. Ako usvojimo, da se množenje sa 3.2, 24.9, 78.1 i 8.4 realizuje u analognom delu kola, pomoću ukupnih pojačanja A/D konvertora instrumentacionih pojačavača ili naponskog razdelnika, gornje jednačine se dalje pojednostavljaju. Korišćenjem hardvera za množenje i deljenje, pored pojednostavljenja rekurzivnog algoritma povećava se i tačnost računanja i šteti se mašinsko vreme procesora. Ako usvojimo da umesto  $nT$  pišemo samo  $n$ , dobijamo sledeće jednačine:

$$\begin{aligned} kbv[n] &= kbv[(n-1)] + 32 \cdot (115 - va_o[n]) - 3 \cdot (115 - va_o[n-1]) \\ kbi[n] &= 2 \cdot (76 - ia_n[n]) \\ kbi_G[n] &= 2 \cdot (i_o[n] - va_o[n]) \\ kbv_{IN}[n] &= 2 \cdot (-101 + va_n[n]) \\ db[n] &= 85 + kbv[n] + kbi[n] + kbi_G[n] + kbv_{IN}[n] \end{aligned} \quad (12)$$

Slovo 'a' pridodato vrednostima napona i struja znači da je izvršeno množenje sa odgovarajućim faktorima pomoću analognih kola. Gornje jednačine su pogodne za računarsku implementaciju jer sadrže samo osnovne operacije a i svi koeficijenti su celi brojevi. Za regularne ulazne vrednost, vrednost  $db[n]$  se kreće u opsegu između 0 i 127. Napisan je program u assembleru za realizaciju upravljanja. Program je napisan za mikrokontroler INTEL 8031.

Izvršeno je projektovanje hardverske realizacije zakona upravljanja. projektovane su veze mikrokontroler - latch - memorija i mikrokontroler - A/D i D/A kontroler. Izvedena je signalizacija vanrednih pojava. Uveden je instrumentacioni pojačavači za uzimanje vrednosti merenih struja. Naponski razdelnici se koriste za uzimanje vrednosti merenih napona. Dato je rešenje za napajanje. Širinsko - impulsni modulator i drajver je realizovan posebno projektovanim kolima koje sadrže multivibratore (NE555) delitelj broja impulsa (4017) i drajverom (SN75372) i druge elemente. Za prekidački tranzistor odabran je IRF630. Detaljna šema hardverske realizacije digitalnog upravljanja sa mikrokontrolerom je data na slici 9

## 5. ZAKLJUČAK

Formirani kontinualni i diskretni modeli BOOST DC/DC prekidačkog konvertora su provereni simulacijom

na odgovarajućim SIMULINK modelima. Na osnovu dobijenih rezultata se primećuje da je odziv sistema zadovoljavajući, ali se i konstatuje da prelazak iz kontinualnog u diskretni domen unosi pogoršanje u odziv. Ovo pogoršanje se može smanjiti povećanjem frekvencije odabiranja, ali bi tada hardverska realizacija sa kontrolerom 8031 bila nemoguća u realnom vremenu. Simulacije takođe pokazuju da je sistem u oba slučaja upravljanja stabilan i robusan u odnosu na zanemarenu dinamiku. Povratna sprega po merljivim poremećajima bitno smanjuje uticaje promena izlazne struje i ulaznog napona na rad pretvarača.

Korišćenjem isprojektovanog vremenski promenljivog modela dobijen je zakona upravljanja pri uključivanju uređaja i određena je talasnost ulazne struje i izlaznog napona u ustaljenom stanju.

Isprojektovan softver pored upravljanja omogućava i zaštitu od kratkog i otvorenog spoja potrošača, kao i od preniskog i previsokog napona napajanja. U tim slučajevima zaustavlja se rad pretvarača i signalizira se uzrok zaustavljanja. Hardverska realizacija je jednostavna, koriste se uobičajni delovi: memorija, mikrokontroler, latch, A/D i D/A konverter itd...

## 6. LITERATURA:

1. Hudjik Kornel, *Digitalno upravljanje BOST DC/DC prekidačkog konvertora*, Diplomski rad, Fakultet tehničkih nauka, Novi Sad, 1997
2. Milić J. Stojić: *Digitalni sistemi upravljanja*, Nauka, Beograd, 1990.
3. Milić J. Stojić: *Kontinualni sistemi automatskog upravljanja*, Naučna Knjiga, Beograd, 1990.
4. Rudolf P. Severns & Gordon E. Bloom: *Modern DC-to-DC switchmode power converter circuits*, Van Nostrand Reinhold, 1988.
5. Juhas Laslo: *Digitalna regulacija BUCK DC/DC prekidačkog izvora napajanja*, Zbornik rad. konf. Ener.Elek.'97, Novi Sad, 1997
6. Latinka Čalasan, Menka Petkovska: *Matlab i dodatni moduli Control System Toolbox i Simulink*, Mikro knjiga, Beograd 1995.

*Summary - The analysis of BOOST DC/DC switching converter was done in continuous and discontinuous regime. Analysis was done in continuous and discrete domain. The transfer functions were determinate in both domains. The control compensator were determinate on reference and disturbance. The simulation was done and responses in both domains have been done. The proper progma was written for microcontroler and the digital system was projected controlled by microcontroler.*

## DC/DC BOOST CONVERTOR CONTROLLED BY MICROCONTROLLER

Miloš Živanov and Hudjik Kornel

## BUCK DC/DC PRETVARAČ UPRAVLJAN MIKROKONTROLEROM

Juhas Laslo, Tehnološki Fakultet, Novi Sad\*

dr. Djordje Garabandić, dr. Miloš Živanov, Fakultet Tehničkih Nauka, Novi Sad\*\*

**SADRŽAJ** - U ovom radu je modelovan laboratorijski BUCK DC/DC pretvarač, i izvršeno je projektovanje robustnog zakona upravljanja u analognom i u diskretnom domenu. Koristeći programski paket MATLAB, vršene su simulacije u režimu malih signala na linearizovanom modelu. Provera projektovanih zakona upravljanja je izvršena na nelinearnom, nestacionarnom modelu za režim velikih signala, i dobijeni rezultati su upoređivani sa rezultatima linearizovanog modela. Na kraju je dat predlog softverske i hardverske realizacije zakona upravljanja.

### 1. UVOD

Pouzdan rad električnih uređaja uslovljen je kvalitetom izvora napajanja. Zato projektovanje i konstrukcija izvora napajanja su od posebnog značaja. Veliku grupu izvora napajanja čine energetski pretvarači. Pretvarači koji imaju ulogu da jednosmerni napon na svom ulazu transformišu u takodje jednosmerni, nazivaju se DC/DC konvertori, ili jednosmerni regulatori napona. Zbog svojih boljih karakteristika, prekidački regulatori sve više potiskuju linearne. Njihovom naglom razvoju doprineo je razvoj poluprovodničkih prekidača. Nedostatak prekidačkih regulatora jeste skuplje i složenije upravljanje, manja brzina odziva, talasnost izlaznog napona, i emisija radio-smetnji tokom rada. U daljem tekstu obradjen je osnovni BUCK tip DC/DC prekidačkog regulatora. Iako se ovaj tip redje sreće u praksi, njegovo izučavanje je korisno, jer se mnoge topologije koje se masovno koriste, izvode iz BUCK tipa.

### 2. MODEL PREKIDAČKOG REGULATORA

Princip rada pretvarača se zasniva na prekidaču S koji naizmenično uključuje i isključuje izvor  $v_{IN}$ . Na ulazu NF-filtra u jednom vremenskom intervalu napon je jednak  $v_{IN}$ , a u drugom 0V. Na izlazu regulatora (odnosno LC filtra) dobija se srednja vrednost napona sa ulaza. Faktor ispune  $d$  se definiše kao odnos intervala vodjenja prekidača i dužine periode prekidanja T:  $d = \frac{t_1}{T}$ . Ako struja induktivnosti do ponovnog uključjenja prekidača opadne do neke konačne pozitivne vrednosti, pretvarač radi u kontinualnom režimu i tada postoji linearna zavisnost vrednosti izlaznog napona i faktora ispune  $d$ :

$v_o = v_{IN} \cdot d$ . Za slučaj, da struja prigušnice opadne na nulu u toku intervala kad je prekidač otvoren, regulator prelazi u diskontinualni režim. U diskontinualnom režimu zavisnost izlaznog napona  $v_o$  od faktora ispune  $d$  nije linearna, i  $v_o$  zavisi i od struje potrošača. Zbog ovih razloga prekidački regulatori se najčešće projektuju za rad u kontinualnom režimu. U ovom radu projektuje se upravljanje za laboratorijski prototip pretvarača sa sledećim nominalnim podacima: vrednost napona napajanja

$$V_{IN} = 10V, \text{ frekvencija prekidanja } F_p = \frac{1}{T} = 50kHz,$$

vrednost faktora ispune u stacionarnom režimu  $D_T = 0.5$ , otpornost potrošača  $R_p = 1\Omega$ ,  $L = 50mH$ ,  $r_l = 46m\Omega$ ,  $C = 4700\mu F$ ,  $r_c = 24m\Omega$ , prekidač i dioda se mogu smatrati idealnim. Za projektovanje regulacije korišćenjem prenosnih funkcija, potrebno je imati linearni i vremenski nepromenljiv (LTI - linear and time-invariant) model datog procesa. Pogodnost ovog modela je, da se njegovim rešavanjem direktno dobijaju promenljive stanja i promenljive izlaza sistema. Iz pomenutog LTI-modela, direktno se dobijaju i prenosne funkcije koje predstavljaju odnos odgovarajuće izlazne i ulazne promenljive u Laplace-ovom domenu. Jednačina (1) opisuje model električnog sistema u prostoru stanja u matricnoj notaciji:

$$\frac{dx}{dt} = A \cdot x + B \cdot u + \hat{B} \cdot n \quad (1)$$

$$y = C \cdot x + D \cdot u + \hat{D} \cdot n$$

Upravljanje prekidačkim regulatorom se vrši izborom pogodnog faktora ispune  $d$ . Struktura prekidačkih regulatora se menja pri promeni stanja prekidača. Za BUCK regulator, koji radi u kontinualnom režimu, postoje dve strukture, prikazane na Sl. 2. a) i b). To su ponaosob linearna i vremenski nepromenljiva kola. Za dobijanje vremenski nepromenljivog modela koristi se usrednjavanje u prostoru stanja (STATE SPACE AVERAGING), detaljno opisan u literaturi [3] i [4]. Ona se može primeniti, samo u slučaju da je frekvencija prekidanja mnogo veća od prirodne učestanosti električnog kola (u ovom slučaju,  $f_0 \approx \frac{1}{\sqrt{L \cdot C}} = 65Hz$ ,

te je pomenut uslov zadovoljen). Za zatvoren prekidač jednačine stanja su date sa (2):

\* Juhas Laslo, Tehnološki Fakultet Novi Sad, Bul. Cara Lazara 1., 21000 Novi Sad, Jugoslavija  
e-mail: jlaslo@uns.ns.ac.yu

\*\* dr Djordje Garabandić, dr Miloš Živanov, FTN Novi Sad, IEE, Fruškogorska 18., 21000 Novi Sad, Jugoslavija

$$\frac{\hat{\alpha}}{\hat{\alpha}} = A1 \cdot x + \tilde{B}1 \cdot n \quad (2)$$

$$y = C1 \cdot x + \tilde{D}1 \cdot n$$

gde je:  $x = [i_L \ u_C]^T$ ,  $y = [v_O \ i_{IN}]^T$ ,  $n = [v_{IN} \ i_G]^T$ ,  $i_G$  je nezavisni strujni generator, kojim se modeluje promena struje potrošača. Na taj način se može uzeti u obzir promena struje potrošača zbog promene otpornosti  $R_p$ . Matrice  $A1$ ,  $B1$ ,  $C1$ , i  $D1$  se određuju na osnovu Kirhofovih zakona i konstitutivnih relacija elemenata. U slučaju otvorenog prekidača (struktura prikazana na Sl. 2. b)) jednačine stanja su slične, samo sada sadrže matrice  $A2$ ,  $B2$ ,  $C2$ , i  $D2$ .

Usrednjavanjem u prostoru stanja određuje se model opisan sa (3). Za slučaj da je  $dr$  konstanta, model bi bio linearan i vremenski nepromenljiv. Međutim, ovde je  $dr$  upravljачка promenljiva, i kao takva ne može se predstaviti konstantom. Zbog figurisanja  $dr$  u matrici  $\tilde{B}$  i  $C$  model nije LTI.

$$\begin{aligned} A &= A1 \cdot dr + A2 \cdot (1 - dr) & \frac{\hat{\alpha}}{\hat{\alpha}} &= A \cdot x + \tilde{B} \cdot n \\ \tilde{B} &= B1 \cdot dr + B2 \cdot (1 - dr) \\ C &= C1 \cdot dr + C2 \cdot (1 - dr) \\ \tilde{D} &= D1 \cdot dr + D2 \cdot (1 - dr) & y &= C \cdot x + \tilde{D} \cdot n \end{aligned} \quad (3)$$

Za dobijanje usrednjenog linearnog vremenski nepromenljivog modela, mora se izvršiti lineari-zacija. Vrednosti svih signala sem  $i_G$  se predstavljaju kao zbir jednosmerne i naizmenične komponente:  $i_L = I_L + i_l$ ,  $u_C = U_C + u_c$ ,  $dr = D_T + d_t$ ,  $i_{IN} = I_{IN} + i_{in}$ ,  $v_O = V_O + v_o$ ,  $v_{IN} = V_{IN} + v_{in}$  (4)

gde su  $i_L$ ,  $u_C$ ,  $d_T$ ,  $i_{IN}$ ,  $v_O$ ,  $v_{IN}$ , trenutne vrednosti,  $I_L$ ,  $U_C$ ,  $D_T$ ,  $I_{IN}$ ,  $V_O$ ,  $V_{IN}$ , jednosmerne, a  $i_l$ ,  $u_c$ ,  $d_t$ ,  $i_{in}$ ,  $v_o$ ,  $v_{in}$ , naizmenične komponente. Strujni generator  $i_G$  ima samo naizmeničnu komponentu:  $i_G = i_g$ . Odavde se može odrediti jednosmerna radna tačka:  $D_T = 0.512$  i  $I_{IN} = 2.56A$ , i jednačine u režimu malih signala. Na taj način se određuje model u pretpostavljenom obliku (1), koji je u Laplace-ovom domenu opisan izrazima (5).

$$\begin{aligned} s \cdot x &= A \cdot x + B \cdot u + \hat{B} \cdot n \\ y &= C \cdot x + D \cdot u + \hat{D} \cdot n \end{aligned} \quad (5)$$

gde su: vektor stanja  $x = [i_L \ u_C]^T$ , vektor izlaza  $y = [v_O \ i_{IN}]^T$ , vektor upravljanja  $u = [d_t]$ , vektor poremećaja  $n = [v_{in} \ i_g]^T$ . Vektor prenosnih funkcija upravljanja ( $u \rightarrow y$ ) je definisan sa:

$$P(s) = \begin{bmatrix} P_V(s) \\ P_I(s) \end{bmatrix} = \begin{bmatrix} v_O(s) \\ d_t(s) \\ i_{in}(s) \\ d_t(s) \end{bmatrix} = C \cdot (s \cdot I - A) \cdot B^{-1} + D \quad (6)$$

Amplitudska i fazna karakteristika  $P_V(s)$ , i  $P_I(s)$  prikazane su na Sl. (3), i (4). Matrica prenosnih funkcija delovanja poremećaja na izlazne promenljive ( $n \rightarrow y$ ) izračunava se na osnovu:

$$Pn(s) = \begin{bmatrix} P_{11}(s) & P_{12}(s) \\ P_{21}(s) & P_{22}(s) \end{bmatrix} = C \cdot (s \cdot I - A)^{-1} \cdot \hat{B} + \hat{D} \quad (7)$$

Linearizovanim modelom se rad BUCK regulatora opisuje precizno samo u okolini stacionarne radne tačke. Za veća odstupanja od nominalnih uslova, greška linearizacije je neizbežna. Kada se projektuje povratna sprega važno je poznavati granice odstupanja realnih od nominalnih odziva. Sama greška modela nije poznata - to je stohastička veličina. Međutim, za dati sistem se merenjima može utvrditi gornja granica relativne greške modela:

$$\ln(s) = 0.5 \cdot \left( 1 + \frac{s}{2 \cdot \pi \cdot 5000} \right) \quad (8)$$

Dakle, važi relacija:

$$\left| \frac{P_V(s) - \tilde{P}_V(s)}{P_V(s)} \right| = \left| \frac{P_I(s) - \tilde{P}_I(s)}{P_I(s)} \right| \leq 0.5 \cdot \left( 1 + \frac{s}{2 \cdot \pi \cdot 5000} \right) \quad (9)$$

### 3. KONTINUALNI ZAKON UPRAVLJANJA

Za prethodno izveden model pretvarača, potrebno je isprojektovati zakon upravljanja  $K$  predstavljen prenosnim funkcijama  $K_V(s)$  i  $K_I(s)$ . Grafički prikaz spregnutog sistema je na Sl. 5. Prenosne funkcije upravljanja  $K_V(s)$  i  $K_I(s)$  treba da budu takve, da je regulator stabilan, robustan u odnosu na zanemarenu dinamiku, da bude osetljiv, i da ima nultu grešku ustaljenog stanja. Za zadovoljavanje robustnosti u odnosu na zanemarenu dinamiku, koristi se u prethodnom odeljku određena greška modela. Na osnovu izraza (8) i (9) prave funkcije prenosa su opisane relacijama (10):

$$\begin{aligned} \tilde{P}_I(s) &= (1 + Ln(s)) \cdot P_I(s) \\ \tilde{P}_V(s) &= (1 + Ln(s)) \cdot P_V(s) \end{aligned} \quad (10)$$

gde je  $Ln(s) = \Delta(s) \cdot \ln(s)$ . Funkcija  $\ln(s)$  je gornja granica relativne greške modela, a  $\Delta(s)$  je funkcija jedinične snage za koju je jedino poznato da važi:

$$|\Delta(j\omega)|_{\omega} \leq 1 \quad (11)$$

Izraz za vektor pravih prenosnih funkcija je dakle:

$$\tilde{P}(s) = (1 + \Delta(s) \cdot \ln(s)) \cdot P(s) \quad (12)$$

Ako se projektuje upravljanje u naponskoj i strujnoj grani  $K(s) = [K_V(s) \ K_I(s)]$ , vektorski prikaz realnog spregnutog sistema koja uzima u obzir i grešku modelovanja je prikazana na slici 6. Elemente povratne sprege je korisno prikazati u  $M - \Delta$  formi, (Sl.7.).  $M$  je skalarna prenosna funkcija, određena izrazom:

$$M(s) = \ln(s) \cdot (I + K(s) \cdot P(s))^{-1} \quad (13)$$

Kako je  $\Delta(s)$  funkcija nepoznate fazne karakteristike, a za modul te funkcije poznato je da je  $\leq 1$  za stabilnost sistema i pored postojanja greške modelovanja, potreban i dovoljan uslov je:

$$|M(j\omega)|_{\omega} < 1 \quad (14)$$



odnosno u razvijenom obliku:

$$|M(j\omega)| = \left| \ln(j\omega) \cdot \frac{Ki(j\omega) \cdot Pi(j\omega) + Kv(j\omega) \cdot Pv(j\omega)}{1 + Ki(j\omega) \cdot Pi(j\omega) + Kv(j\omega) \cdot Pv(j\omega)} \right| < 1$$

$$\left| \frac{Ki(j\omega) \cdot Pi(j\omega) + Kv(j\omega) \cdot Pv(j\omega)}{1 + Ki(j\omega) \cdot Pi(j\omega) + Kv(j\omega) \cdot Pv(j\omega)} \right| = |H(j\omega)| \leq \left| \frac{1}{\ln(j\omega)} \right|$$

Za nultu grešku ustaljenog stanja potrebno je da  $Kv(s)$  ima pol u koordinatnom početku.  $Ki(s)$  je proporcionalni regulator (dakle konstanta) a  $Kv(s)$  će biti oblika  $Kv(s) = Fv/s$ , gde je  $Fv$  konstantna vrednost. Korišćenjem rutine pisanog u programskom paketu MATLAB FOR WINDOWS 4.2, pronalaze se odgovarajući parovi ( $Fv, Ki$ ) koji zadovoljavaju uslov (14). Sl. 8. prikazuje funkciju

$$|M(j\omega)|_{max} = M(Fv, Ki).$$

Na osnovu nje se određuje vrednost konstante  $Ki \leq 0.6$ . Smanjivanjem  $Ki$  postiže se brži odziv. Međutim, time se slabi strujna povratna sprega, što ima za posledicu velike promene ulazne struje. Strujna povratna sprega je važna i kao zaštita u slučaju kratkog spoja potrošača. Za  $Fv$  može se uzeti bilo koja vrednost iz intervala (50, 500) da se zadovolji uslov stabilnosti, i robusnosti u odnosu na zanemarenu dinamiku. Simulacijama je utvrđeno da je optimalna vrednost  $Fv = 256$ . U tom slučaju je vremenski odziv gotovo toliko brz kao za ( $Fv = 500, Ki = 0.6$ ) a oscilatornost i preskok su mali (Sl. 9.). Postignut je kompromis zahteva za što brži odziv sistema, i zahteva za što manju oscilatornost i preskok odziva.

Usrednjavanjem u prostoru stanja i linearizacijom modela pretvarača se dobija model koji je pogodan za projektovanje zakona upravljanja. U okolini stacionarne radne tačke rad regulatora je tačno opisan linearizovanim modelom. Međutim, za veća odstupanja od nominalnih uslova rada neizbežno se pravi greška linearizacije. Upravljanje projektovano korišćenjem linearizovanog modela i koncepta robusnosti u odnosu na zanemarenu dinamiku se proverava nelinearnim modelom. Zato smo realizovali nelinearan model pretvarača koristeći programski paketa SIMULINK i simulacijom odredili odziv  $v_o(t)$  na signal referentne vrednosti  $v_{REF}(t) = 5 \cdot h(t)$  [V] (Sl. 10). Može se zaključiti da regulator radi tačno i pouzdano i u slučaju većih odstupanja od stacionarne radne tačke. Dakle, analogni zakon upravljanja ( $Kv = 256/s, Ki = 0.6$ ) je dobra osnova za projektovanje diskretnog zakona upravljanja.

#### 4. DIGITALNI ZAKON UPRAVLJANJA

Za projektovanje digitalnog zakona upravljanja, potrebno je diskretizovati kontinualni model datog sistema. Neka je kontinualni model objekta poznat u vidu jednačina stanja:

$$\begin{aligned} \dot{x}(t) &= A \cdot x(t) + B \cdot u(t) \\ y(t) &= C \cdot x(t) + D \cdot u(t) \end{aligned} \quad (15)$$

gde su  $x(t), y(t), u(t)$  respektivno  $n-, r-,$  i  $m-$  dimenzionalni vektori stanja, ulaza i izlaza, dok su

$A, B, C$  i  $D$  konstantne matrice odgovarajućih dimenzija. Diskretizovani ekvivalent ovakvog sistema opisuje se sledećim sistemom diferencnih i algebarskih jednačina:

$$\begin{aligned} x_d[(k+1) \cdot Ts] &= Ad(Ts) \cdot x_d(k \cdot Ts) + Bd(Ts) \cdot u_d(k \cdot Ts) \\ y_d(k \cdot Ts) &= C \cdot x_d(k \cdot Ts) + D \cdot u_d(k \cdot Ts) \end{aligned} \quad (16)$$

gde su  $x_d(k \cdot Ts), y_d(k \cdot Ts), u_d(k \cdot Ts)$  vektori stanja, ulaza i izlaza diskretnog modela, matrice  $Ad, Bd, C$  i  $D$  konstantne matrice.  $C$  i  $D$  su ranije definisane, a matrice  $Ad$  i  $Bd$  definisane su izrazima (17):

$$\begin{aligned} \Phi(t) &= e^{At} = L^{-1}[(s \cdot I - A)^{-1}] \\ Ad(Ts) &= \Phi(Ts) = e^{A \cdot Ts} \\ Bd(Ts) &= \left( \int_0^{Ts} e^{A \cdot \tau} \cdot d\tau \right) \cdot B \end{aligned} \quad (17)$$

$\Phi(t)$  je fundamentalna matrica modela,  $I$  jedinična matrica odgovarajućih dimenzija, a  $Ts$  perioda odabiranja. Ona je važan parametar diskretizacije.

Frekvencija odabiranja  $F_s = \frac{1}{Ts}$  ne sme biti manja

od dvostruke vrednosti frekvencije dominantnih polova i nula sistema [1]. Preporučuje se [1] da se  $Ts$  usvaja tako da  $F_s$  bude 3 do 4 puta veća od granične frekvencije propusnog opsega sistema.

$$\text{Matrica funkcija diskretnog prenosa } P(z) = \frac{y_d(z)}{u_d(z)}$$

određuje se na osnovu izraza (18):

$$P(z) = C \cdot (z \cdot I - Ad)^{-1} \cdot Bd + D = C \cdot \frac{adj(z \cdot I - Ad)}{\det(z \cdot I - Ad)} \cdot Bd + D \quad (18)$$

Posmatranjem analognih funkcija spregnutog prenosa (Sl. 3. i 4.) i impulsnih odziva spregnutog sistema dolazi se do zaključka, da bi postavljene zahteve verovatno zadovoljila frekvencija odabiranja  $F_s = 10 \text{ kHz}$ . Sa druge strane, praktična realizacija zakona upravljanja sa odabiranjem na ovim frekvencijama ne bi trebalo da predstavlja problem. Utvrđeno je da ovako odabrana funkcija spregnutog diskretnog prenosa je stabilna, a vremenski odziv je skoro identičan vremenskom odzivu sistema sa analognim upravljanjem (Sl. 11.).

Za ispitivanje otpornosti sistema na promenu  $Kv(z)$ , određuje se GMK spregnutog sistema (Sl. 12., 13.). Rezultati pokazuju, da spregnuti sistem sa digitalnim upravljanjem ostaje stabilan u širokom intervalu vrednosti  $Kv$  ( $Kv = 0 \div 61.98$ ). Promena parametara  $Ki$  ne utiče bitno na stabilnost u nominalnim uslovima, ali narušava robusnost sistema.

Delovanje poremećaja u vidu promene napona napajanja  $V_{in}(t)$ , i promene struje potrošača  $I_o(t)$ , se analiziraju koristeći ranije određene prenosne funkcije  $P11(s), P12(s), P21(s)$  i  $P22(s)$  simulacijom na odgovarajućem SIMULINK-modelu. Rezultati simulacija su prikazani na Sl. 14. i 15..

Proverićemo još i vremenski odziv nelinearnog modela za režim velikih signala na promenu ulazne

promenljive  $v_{REF} = 5 \cdot h(t)$  [V]. Ranije je dato objašnjenje uloge ovakve simulacije za regulator sa analognim upravljanjem. Isto važi i za slučaj digitalnog zakona upravljanja. Jedina razlika je u realizaciji modela. Rezultat simulacije, trenutne vrednosti  $v_o(t)$  i upravljačke promenljive prikazani su na Sl. 16.

**5. PREDLOG SOFTVERSKJE I HARDVERSKJE REALIZACIJE ZAKONA UPRAVLJANJA**

Digitalni zakon upravljanja se realizuje rekurzivnim algoritmom. Odredimo impulsne odzive funkcija  $Kv(z)$  i  $Ki(z)$ :

$$kv[(n+1) \cdot Ts] = kv[n \cdot Ts] + 0.0256 \cdot (v_{REF} - v_o)[n \cdot Ts]$$

$$ki[(n+1) \cdot Ts] = 0.6 \cdot i_n[n \cdot Ts]$$

$$dT[(n+1) \cdot Ts] = kv[(n+1) \cdot Ts] + ki[(n+1) \cdot Ts] \quad (19)$$

Za realizaciju zakona upravljanja koristili smo mikrokontroler INTEL8031. Ovaj kontroler nema ugrađen ROM, ni EPROM, pa se instrukcije programa u kontroler dovode iz vanjskih memorijskih modula. Program za realizaciju zakona upravljanja upisuje se u odgovarajući EPROM. Potrebe realizacija zakona upravljanja zadovoljava i EPROM sa 2kB (2048 bajta) memorije, koje se priključuje na kontroler preko portova P0 i P2. Port P0 ujedno služi za slanje adrese instrukcije ka EPROM-u, i za unos instrukcija iz EPROM-a u kontroler, zato se mora povezati preko LATCH-kola. P2 služi samo za slanje tri najviša bita adrese instrukcije, i može se direktno spojiti za kontroler. Razmatrana je mogućnost korišćenja A/D konvertora sa paralelnim prenosom (MAX154 / AD7824), koji poseduje ugrađeni multiplexer, tako da sa jednim A/D konvertorom mere se obe ulazne vrednosti ( $i_{IN}(t)$  i  $v_o(t)$ ).

**6. ZAKLJUČAK**

U ovom radu je obuhvaćeno formiranje kontinualnog i diskretnog modela BUCK DC/DC prekidačkog izvora napajanja. Izvršena je analiza formiranog modela, i projektovanje optimalnog analognog i diskretnog zakona upravljanja. Ispitano je ponašanje spregnutog sistema za oba zakona upravljanje u slučaju odstupanja od nominalnih uslova rada, i u slučaju delovanja neželjenih poremećaja. Izvršene su i simulacije na nelinearnim modelima u režimu velikih signala. Kao pogodniji izabran je digitalni zakon upravljanja, i izvršeno je projektovanje njegove softverske i hardverske realizacije korišćenjem mikrokontrolera INTEL 8031.

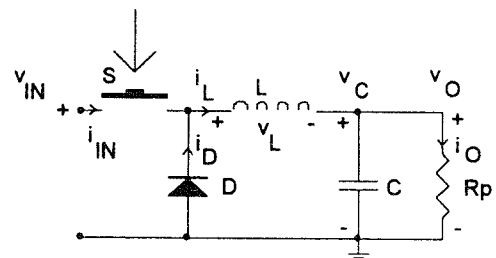
Možemo zaključiti da regulator sa digitalnim zakonom upravljanja stabilno radi i u slučaju većih odstupanja od nominalnih uslova rada. Promene vrednosti parametara samog regulatora u razumnim granicama ne utiču na stabilnost spregnutog prenosa. Hardverska realizacija digitalnog zakona upravljanja je razmerno jednostavna. Kao logičan nastavak ovog rada, postavlja se pitanje praktične realizacije BUCK-regulatora sa robustnom PID-regulacijom.

**LITERATURA:**

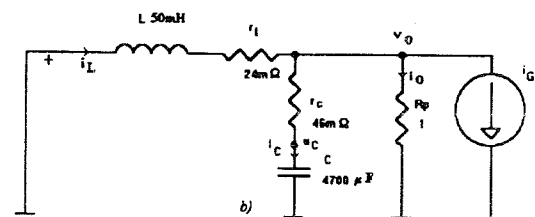
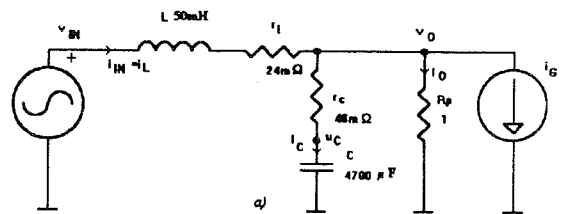
[1] Milić J. Stojić, Digitalni sistemi upravljanja, Nauka, Beograd, 1990.  
 [2] Milić J. Stojić, Kontinualni sistemi automatskog upravljanja, Naučna Knjiga, Beograd, 1990.  
 [3] Juhas Laslo, Digitalna regulacija BUCK DC/DC prekidačkog izvora napajanja, diplomski rad, Novi Sad, jun 1995.  
 [4] N. Mohan, T.M. Undeland, W.P. Robbins, Power Electronics Converters, Applications, and Design, J. Willy&Sons, New York, 1989.  
 [5] Mihajlović Slobodan, Eksperimentalna verifikacija prenosnih funkcija BUCK prekidačkog regulatora napona, diplomski rad, Novi Sad, maj 1993.,  
 [6] MATLAB USER GUIDE, 1994.  
 [7] Katalog INTEL MC 8051  
 [8] Katalog LINEAR LTC, 1989.  
 [9] Katalog MAXIM, 1989.

**ABSTRACT** *In this paper the laboratory BUCK DC/DC converter is modeled. Using the MATLAB, the projecting of robust control law is done. The suggestion for software and hardware realization is given at the end.*

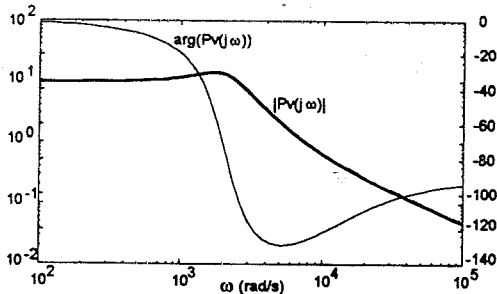
**BUCK DC/DC CONVERTER CONTROLLED BY MICROCONTROLLER**  
Upravljanje



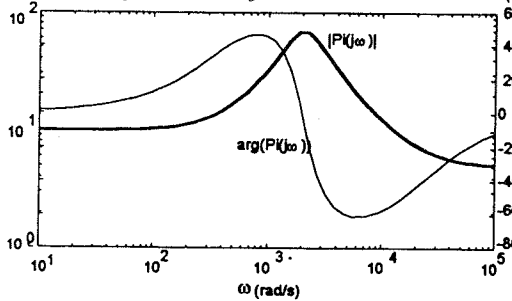
Slika 1. BUCK DC/DC regulator



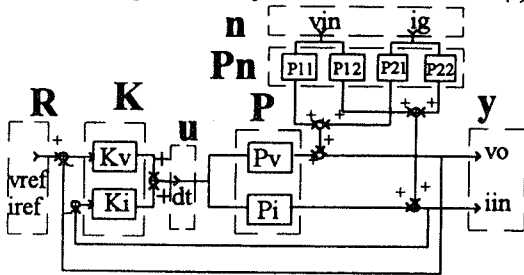
Slika 2. Struktura regulatora za otvoren (a) i zatvoren (b) prekidač.



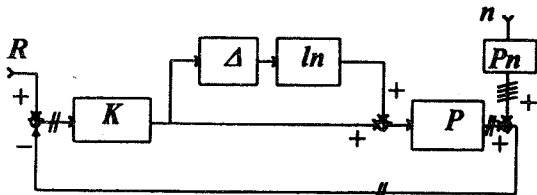
Slika 3. Amplitudska i fazna karakteristika  $P_v(s)$ .



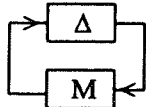
Slika 4. Amplitudska i fazna karakteristika  $P_i(s)$ .



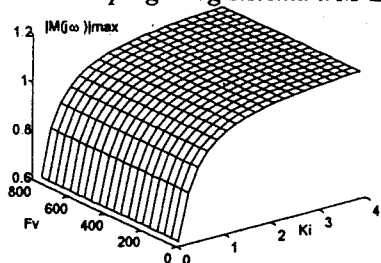
Slika 5. Grafički prikaz spregnutog sistema



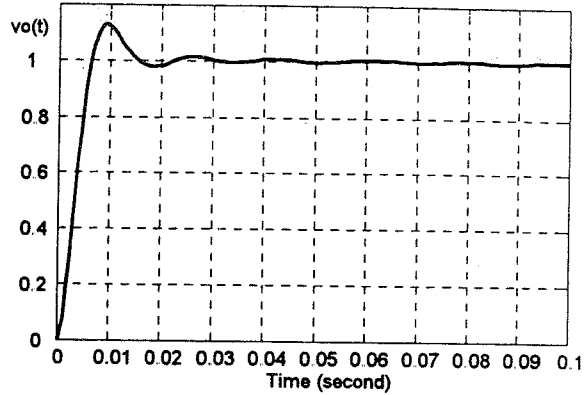
Slika 6. Vektorski prikaz realnog spregnutog sistema



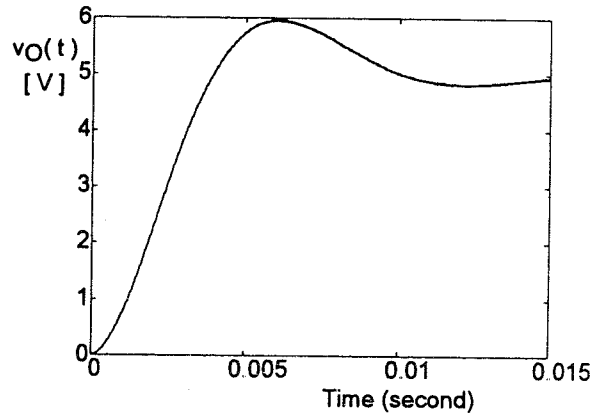
Slika 7. Prikaz spregnutog sistema u  $M$ - $\Delta$  formi.



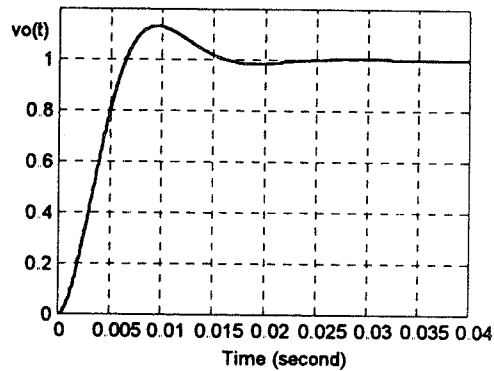
Slika 8. Vrednosti  $|M(j\omega)|_{max} = M(F_v, K_i)$  u parametarskoj ravni  $(F_v, K_i)$



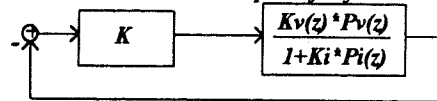
Slika 9. Odziv kontinualnog spregnutog sistema na pobudu  $v_{ref}(t)=h(t)$ .



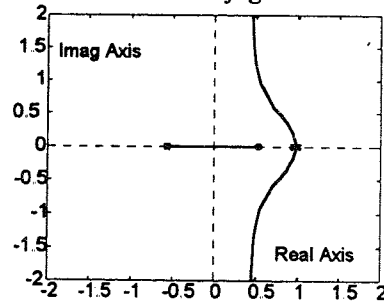
Slika 10. Odziv kont. sist. dobijen simulacijom pomoću modela za režim velikih signala.



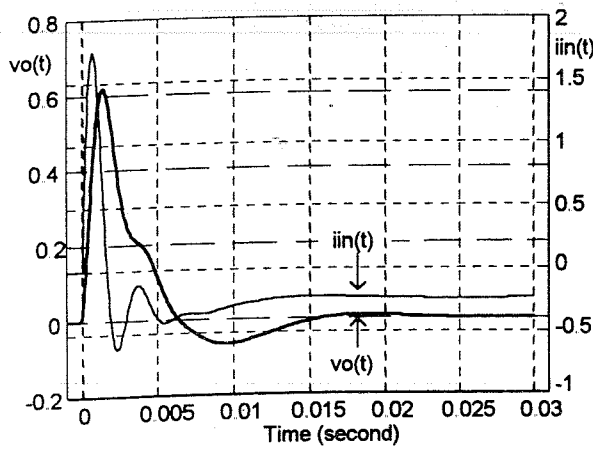
Slika 11. Vremenski odziv  $v_o(t)$  sistema sa diskretnim zakonom upravljanja



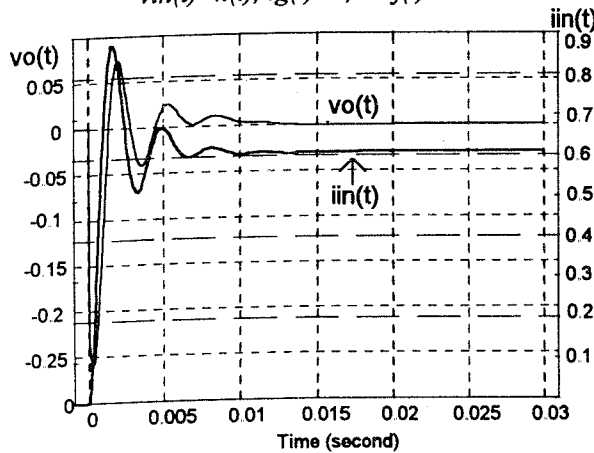
Slika 12. Blok-dijagram metode GMK



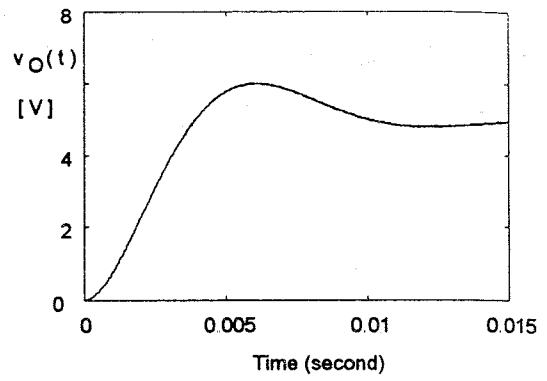
Slika 13. GMK  $F_v(z)$  za  $F_s=10kHz$



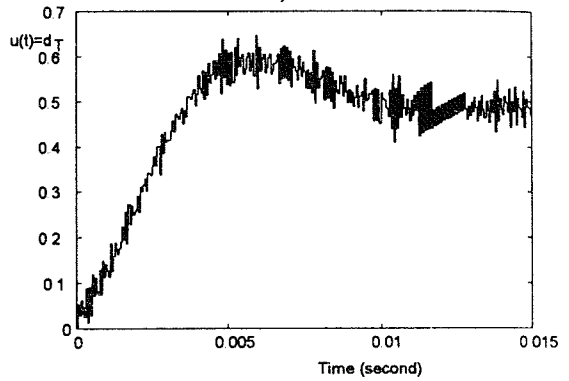
Slika 14. Vremenski odziv  $v_o(t)$  i  $i_{in}(t)$  spregnutog sistema sa digitalnim zakonom upravljanja na  $v_{in}(t)=h(t)$ ,  $i_g(t)=0$ ,  $v_{ref}(t)=0$



Slika 15. Vremenski odziv  $v_o(t)$  i  $i_{in}(t)$  spregnutog sistema za  $i_g(t)=h(t)$ ,  $v_{in}(t)=0$ ,  $v_{ref}(t)=0$

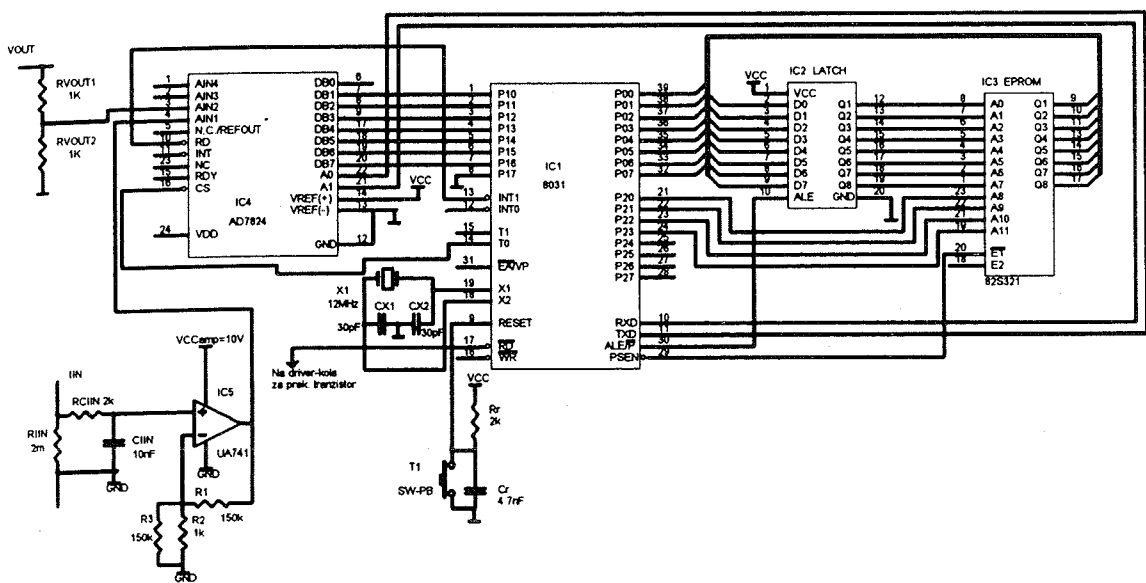


a)



b)

Slika 16. Vremenski odziv (a)  $v_o(t)$  i (b) upravljačke promenljive nelinearnog modela za režim velikih signala.



Slika 17. Šema praktične realizacije diskretnog zakona upravljanja korišćenjem mikrokontrolera INTEL 8031 i A/D konvertora MAX 154.

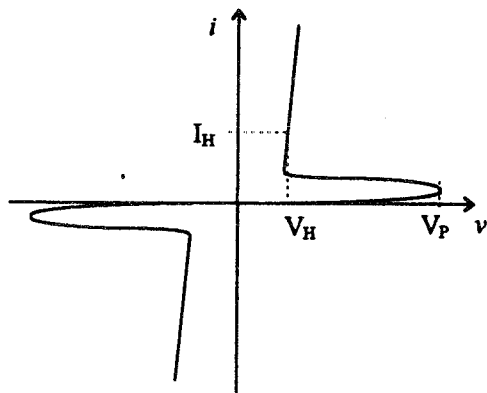
## NAPAJANJE FLUORESCENTNIH LAMPI KORIŠĆENJEM REZONANTNIH INVERTORA

Nikola Bajić, Branko L. Dokić  
Elektrotehnički fakultet Banja Luka

**Sadržaj** - U radu je dat pregled nekoliko rezonantnih topologija koje se koriste za efikasno napajanje fluorescentnih lampi. Visoka efikasnost, kod ove vrste invertora, ostvarena je primjenom rezonantnih tehnika koje omogućuju promjene stanja prekidačkog elementa pri nultom naponu i/ili struji, čime se minimiziraju prekidački gubici. Upotrebom samooscilujućeg invertora u klasi E, realizovana je jedna varijanta sklopa za visokofrekventno napajanje fluorescentne lampe. U cilju dobijanja efikasnog kola sa minimalnim brojem komponenata, predloženo je rješenje sa sklopom u klasi E sa nesinusnim izlazom. Izvršena je eksperimentalna provjera dobijenih kola.

### 1. UVOD

U današnje vrijeme značajan dio proizvedene električne energije (25% [3]) se koristi za rasvjetu. U cilju racionalnije potrošnje kao izvor svjetlosti se, zbog svoje efikasnosti, sve više koriste fluorescentne lampe. Naime, fluorescentne lampe generišu svjetlost čiji je intenzitet po jedinici ulazne snage oko 4 puta veći (70-80 lm/W) u odnosu na standardne sijalice sa žarnom niti (17-23 lm/W) [1]. Takođe, životni vijek fluorescentnih lampi je mnogo duži: 20000 prema 700 časova kod sijalica sa žarnom niti. Na slici 1 prikazana je tipična v-i karakteristika fluorescentne lampe [1].



Slika 1. Tipična v-i karakteristika fluorescentne lampe.

U isključenom stanju fluorescentna lampica ima veoma veliku otpornost. Kada napon između elektroda dostigne  $V_P$ , gas u lampi postaje jako jonizovan, pa dolazi do generisanja električnog luka između elektroda, odnosno do uključivanja ("paljenja") lampe. Napon uključivanja lampe  $V_P$  ima vrijednost od 500V do 1200V i zavisi od karakteristika lampe (dužine i prečnika cijevi, vrste i pritiska gasa, tipa elektroda), načina uključivanja (sa ili bez grijanja elektroda) i radne frekvencije. Nakon uključivanja, napon lampe pada na radnu vrijednost  $V_H$  koja tipično iznosi od 40V do 110V i takođe zavisi od karakteristika lampe. Prilikom pada napona sa vrijednosti  $V_P$  na  $V_H$ , lampica posjeduje karakteristiku negativne otpornosti (slika 1). Dakle, za napajanje fluorescentne lampe potrebno je:

- obezbijediti napon na lampi potreban za start (napon uključivanja  $V_P$ ),
- ograničiti struju lampe u radnom režimu.

U radnom režimu preporučuje se napajanje lampe naizmjeničnom strujom. Postojanje jednosmjerne komponente struje kroz lampu ubrzava trošenje elektroda čime se smanjuje životni vijek lampe. Pri mrežnom napajanju za dobijanje napona uključivanja, najčešće se koristi elektromehanički starter i induktivnost L. U radnom režimu induktivnost L, koja ima relativno veliku vrijednost i velike dimenzije, služi za ograničenje struje kroz lampu. Zbog nepostojanja sinhronizacije pri startu (napon paljenja se dovodi na lampu u slučajnom trenutku nakon isključivanja startera i može imati vrijednost nedovoljnu za uključivanje), startna procedura se ponavlja sve dok napon lampe ne bude dovoljan za uključivanje. Zbog rada na mrežnoj frekvenciji, javljaju se oscilacije u jačini generisane svjetlosti ("flicker") od 100Hz. Ovo može zadavati vizuelne probleme zbog stroboskopskog efekta koji se javlja na računarskim monitorima i rotirajućim mašinama. U posljednje vrijeme posvećuje se velika pažnja projektovanju sklopova za visokofrekventno (VF) napajanje fluorescentnih lampi kojima se prethodni nedostaci eliminišu. Pri tome se napon mreže ispravlja i filtrira tako da se jednosmjerni napon dovodi na inverter koji obezbjeđuje VF napajanje lampe. Pored ovoga pri primarnom napajanju iz mreže, prema postojećim standardima, obavezna je upotreba EMI filtra i kola za povraćanje faktora snage. Pri akumulatorskom napajanju u sastavu invertora se nalazi VF transformator malih dimenzija pomoću koga se postiže napon potreban za rad fluorescentne lampe. Efikasnost lampe pri radu na visokim frekvencijama ( $f > 25\text{kHz}$ ) se povećava za 10-20% u odnosu na rad na mrežnoj frekvenciji, dok se napon uključivanja  $V_P$  smanjuje [2]. Da bi se zadržala visoka efikasnost pri upotrebi fluorescentne lampe, potrebno je obezbijediti visok faktor iskorišćenja elektronskog kola koje generiše potreban naizmjenični VF napon za napajanje cijevi. Rezonantni invertori obezbjeđuju visoku efikasnost i pri radu na veoma visokim frekvencijama (nekoliko stotina kHz). Naime, kod ove klase invertora promjena stanja prekidača se ostvaruje pri nultom naponu i/ili struji čime se minimiziraju prekidački gubici. Rad invertora na veoma visokim frekvencijama omogućuje smanjenje dimenzija reaktivnih komponenta. S obzirom na smanjenu disipaciju (postoje samo omski gubici) dozvoljeno je smanjenje dimenzija hladnjaka. Na taj način je omogućena izrada invertora minimalnih dimenzija. Za napajanje fluorescentne lampe mogu se koristiti sljedeće rezonantne topologije:

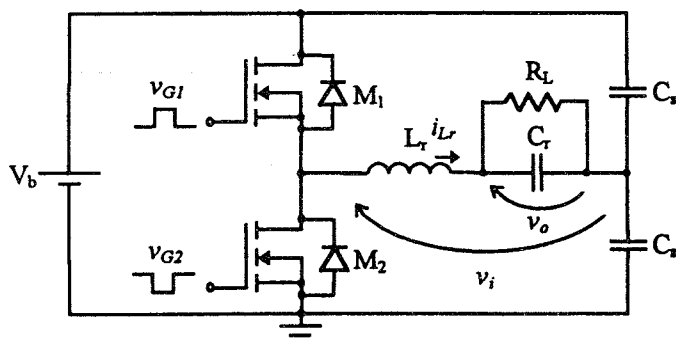
- rezonantni invertori klase D u polumosnoj topologiji [2-4],
- rezonantni push-pull inverter [6],
- rezonantni invertori u klasi E [7,8].

U narednom tekstu biće opisane navedene topologije.

### 2. REZONANTNI INVERTORI U KLASI D

Ovaj pretvarač se može koristiti podjednako uspješno i pri akumulatorskom, kao i pri primarnom napajanju iz mreže. Maksimalni napon na prekidaču je jednak naponu primarnog izvora što je posebno značajno u slučaju mrežnog napajanja. Ovdje će biti, bez smanjenja opštosti, objašnjen

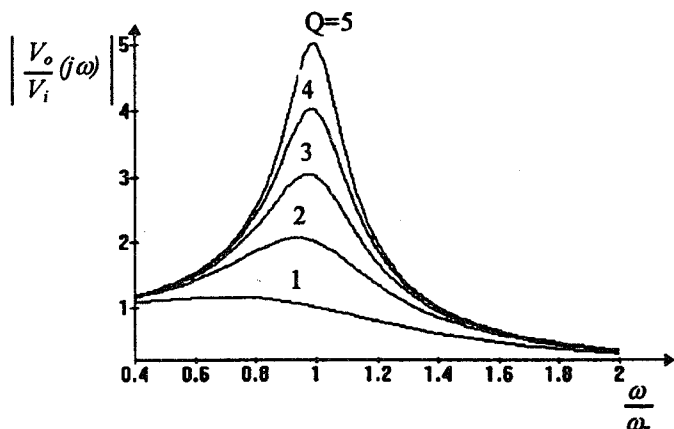
princip rada jedne varijante rezonantnog invertora u klasi D pogodne za napajanje fluorescentne lampe bez obzira na tip primarnog izvora. Pri tome je, u slučaju akumulatorskog napajanja, potrebno upotrijebiti transformator sa odgovarajućim odnosom transformacije da bi se obezbijedili naponi potrebni za rad lampe (napon uključivanja i radni napon). Zbog velike zavisnosti prenosne karakteristike od opterećenja u okolini rezonantne frekvencije  $f_r$  najbolja topologija za napajanje fluorescentnih lampi je paralelni rezonantni pretvarač [2], čija je šema prikazana na slici 2. Fluorescentna lampica je predstavljena pomoću otpornika  $R_L$  koji prije uključivanja ima beskonačnu vrijednost, a u radnom režimu konačnu vrijednost određenu radnim uslovima.



Slika 2. Paralelni rezonantni pretvarač u polumostnoj topologiji.

Odgovarajuća normalizovana frekventna karakteristika  $\left| \frac{V_o(j\omega)}{V_i(j\omega)} \right|$  prikazana je na slici 3 ( u odnosu na osnovni harmonik napona  $v_i$ ).

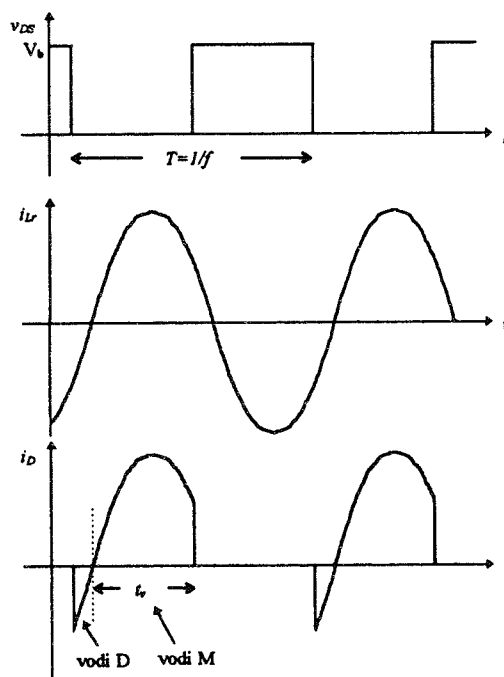
Pri veoma velikoj otpornosti opterećenja  $R_L$ , u okolini rezonantne frekvencije, na izlazu se generiše veoma visok napon potreban za uključivanje fluorescentne lampe. Nakon uključivanja smanjuje se faktor dobrote upotrijebljenog oscilatornog kola Q (smanjuje se vrijednost otpornosti  $R_L$ ), pa se smanjuje i napon lampe na radnu vrijednost.



Slika 3. Frekventna karakteristika  $\left| \frac{V_o(j\omega)}{V_i(j\omega)} \right|$  kola sa sl. 2.

Ovaj invertor se najčešće koristi pri prekidačkim frekvencijama  $f$  višim od rezonantne frekvencije upotrijebljenog oscilatornog kola  $f_r$ . Na slici 4 dati su talasni oblici struje drejna  $i_D$ , napona između drejna i sorsa  $v_{DS}$ , tranzistora  $M_1$  i struje rezonantne induktivnosti  $i_{Lr}$  za  $f > f_r$ . U tom slučaju oscilatorno kolo predstavlja induktivno opterećenje, te struja  $i_{Lr}$  kasni za naponom (osnovnim

harmonikom napona  $v_i$ ). Zahvaljujući tome, prekidački elementi se uključuju pri nultom naponu čime su obezbijedeni minimalni prekidački gubici. Naime, za vrijeme uključivanja tranzistora  $M$  vodi odgovarajuća antiparalelna dioda  $D$  (slika 4), pa napon na njemu za to vrijeme ima približno nultu vrijednost (napon na direktno polarizovanoj diodi). Takođe, zbog uključivanja tranzistora pri nultoj vrijednosti, paralelni tranzistorima mogu se vezati kondenzatori male vrijednosti kojima se, za vrijeme isključivanja tranzistora, odgovarajući napon  $v_{DS}$  pridržava na približno nultoj vrijednosti. Na taj način se minimiziraju prekidački gubici i prilikom isključivanja tranzistora. Regulacija izlazne snage, odnosno jačine svjetlosti koju generiše lampica, može se vršiti promjenom radne frekvencije ( $f > f_r$ ).

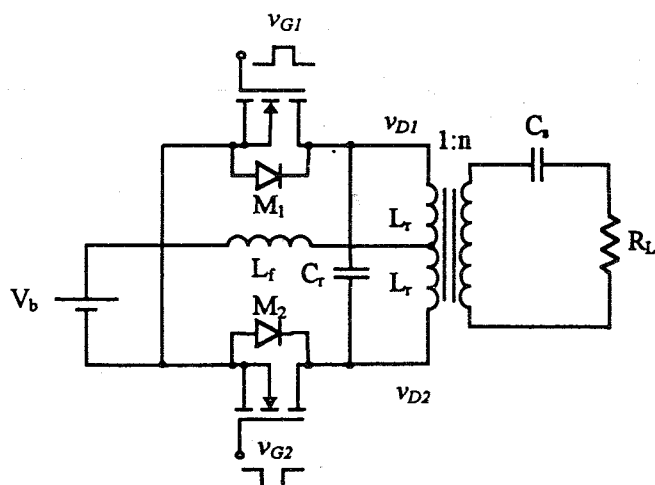


Slika 4. Talasni oblici struje  $i_D$  i napona  $v_{DS}$  MOSFET-a  $M_1$  i struje  $i_{Lr}$  pri  $f > f_r$ .

U [3] je korišćena serijsko-paralelna rezonantna topologija kod koje je ostvareno grijanje elektroda u cilju uključivanja lampe pri nižem naponu uključivanja  $V_p$ . Na taj način se produžava životni vijek lampe.

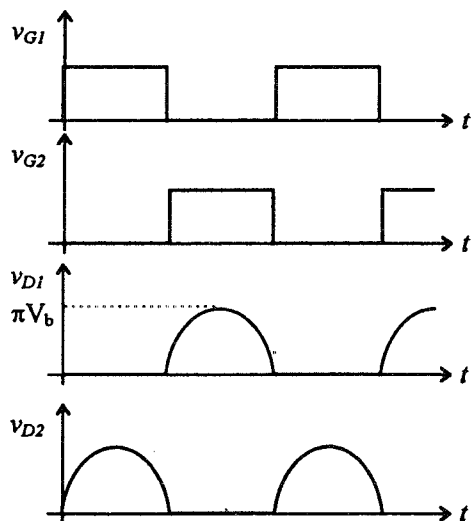
### 3. REZONANTNI PUSH-PULL INVERTOR

Na slici 5 prikazana je šema strujno napajanog rezonantnog push-pull pretvarača kod koga je ostvarena promjena stanja prekidača pri nultom naponu. Tranzistori  $M_1$  i  $M_2$  se pobuduju signalima faktora popune  $D=0.5$  na frekvenciji jednakoj rezonantnoj frekvenciji oscilatornog kola preslikanog na primarnu stranu upotrijebljenog transformatora. Zbog rezonantnog karaktera napona  $v_{D1}$  i  $v_{D2}$ , tranzistori se uključuju i isključuju pri nultom naponu, čime je obezbijedena visoka efikasnost. Na slici 6 prikazani su talasni oblici napona na drejnu  $v_{D1}$  i  $v_{D2}$  u odnosu na pobudne napone  $v_{G1}$  i  $v_{G2}$ . Maksimalni napon na drejnu tranzistora  $M_1$  i  $M_2$  iznose  $\pi V_b$ . Kondenzator  $C_s$  ograničava struju lampe u radnom režimu. Upotrijebljeni transformator ima odnos transformacije  $n$  kojim se obezbjeđuje potreban radni i probojni napon lampe.



Slika 5. Rezonantni push-pull pretvarač.

Za pobudu ove konfiguracije mogu se koristiti, za ovu svrhu specijalno namijenjena, integrisana kola UC3871/2. IC UC3871 predstavlja rješenje koje integriše funkcije kontrole i pobude pri napajanju fluorescentne lampe sa hladnom katodom (CCFL) namijenjene za osvjetljenje LCD-a u notebook računarima, kao i funkcije kontrole flyback pretvarača za napajanje LCD-a. IC UC3872 omogućuje kontrolu i pobudu rezonantnog push-pull konvertora pri napajanju raznih vrsta fluorescentnih lampi (CCFL, neonska lampa itd.) U oba prethodna slučaja se kao primarni izvor koristi akumulator (5V-20V), a regulacija ulazne struje push-pull invertora se obavlja pomoću dodatnog buck pretvarača.



Slika 6. Karakteristični talasni oblici kola sa slike 5.

#### 4. REZONANTNI INVERTORI U KLASI E

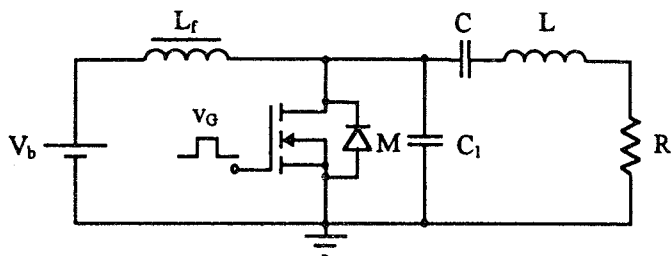
Rezonantni inverter u klasi E sa sinusnim izlaznim naponom, takođe se može koristiti za visokofrekventno napajanje fluorescentne lampe. Ovaj inverter predstavlja jednotranzistorsku topologiju koja se može upotrebljavati za akumulatorsko, kao i za mrežno napajanje fluorescentne lampe. U [7] je data realizacija invertora u klasi E napajana iz mreže na radnoj frekvenciji od 500kHz uz korišćenje BIMOS prekidača.

Osnovno kolo invertora u klasi E prikazano je na slici 7. Inverter radi u optimalnom režimu ako napon drejna  $v_D$  i izvod ovog napona u trenutku uključivanja tranzistora  $t_u$  imaju nultu vrijednost, tj.:

$$v_D(t_u) = 0, \quad (1)$$

$$\left. \frac{dv_D(t)}{dt} \right|_{t=t_u} = 0. \quad (2)$$

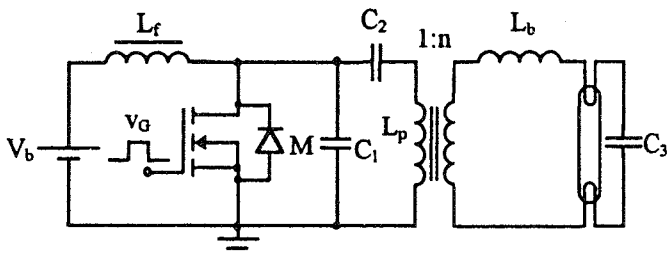
Na taj način se minimiziraju prekidački gubici tranzistora prilikom uključivanja. Prekidački gubici prilikom isključivanja su takođe smanjeni zbog toga što kondenzator  $C_1$ , za to vrijeme, pridržava napon drejna na približno nultoj vrijednosti. U slučaju beskonačne vrijednosti prigušnice (struja iz izvora  $V_b$  konstantna), ovi uslovi se mogu ostvariti korišćenjem projektne procedure date u [4].



Slika 7. Osnovno kola invertora u klasi E.

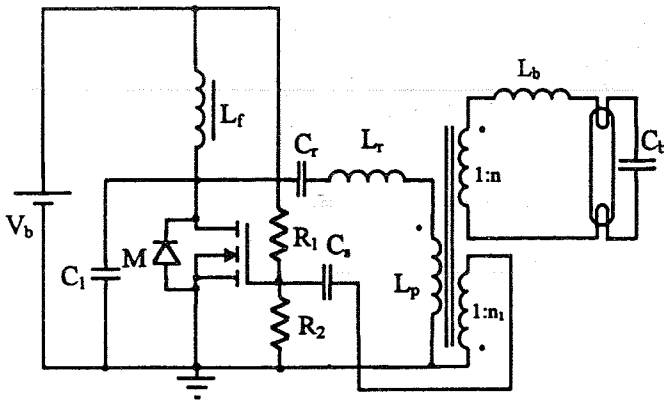
U optimalnom režimu rada efikasnost ovog invertora može dostići vrijednost do 96%. Pri otpornostima opterećenja koje su manje od optimalne vrijednosti  $R$  [4], inverter radi u suboptimalnom režimu, pri čemu je uslov (1) zadržan, dok (2) prestaje da važi. Za otpornosti opterećenja koje su veće od optimalne, prestaje da važi i uslov (1). U tom slučaju se tranzistor uključuje pri konačnom naponu na drejnu zbog čega se znatno povećavaju prekidački gubici.

Za postizanje probnog i radnog napona potrebno je obezbijediti odgovarajuću transformatorsku spregu sa fluorescentnom cijevi. Na slici 8 prikazano je kolo invertora u klasi E prilagođeno za napajanje fluorescentne lampe.



Slika 8. Kolo za napajanje fluorescentne lampe u klasi E.

Upotrijebljeni transformator odnosa transformacije  $n$  služi i za prilagođenje impedanse. Induktivnost  $L_b$  i kondenzator  $C_3$  služe za obezbjeđenje uključivanja lampe i uzimaju se u obzir prilikom proračuna invertora. Pri startu, u ovom slučaju, se obavlja grijanje elektroda lampe, čime se smanjuje napon uključivanja  $V_p$ . Na taj način se obezbjeđuje duži životni vijek lampe. U praktičnim realizacijama kolo se koristi u suboptimalnom režimu rada (u blizini granice sa optimalnim slučajem). Kao i kod invertora u klasi D, regulacija izlazne snage može se ostvariti promjenom prekidačke frekvencije. Na slici 9 prikazana je šema dobijenog sklopa za akumulatorsko napajanje fluorescentne lampe sa samooscilujućim invertorom u klasi E [8].



Slika 9. Samooscilujući inverter u klasi E prilagođen za napajanje fluorescentne lampe.

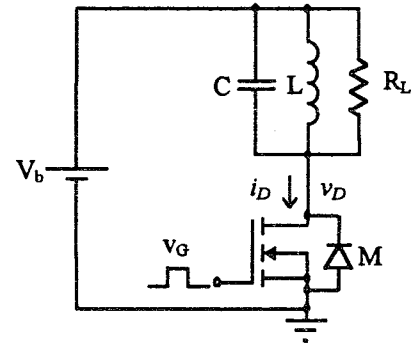
Proračunski postupak za osnovne elemente sa šeme dat je u [8]. Otporni razdjelnik  $R_1 - R_2$  i sprežni kondenzator  $C_s$  obezbjeđuju prednapon od 4V koji je potreban za siguran start. Kad napon na gejtju dostigne napon praga (koji je po specifikacijama proizvođača za većinu MOSFET-a snage manji od 4V), tranzistor M počinje voditi i u tom trenutku startuje rad invertora. Takođe, prednapon na gejtju vrijednosti napona praga tranzistora  $V_i$ , omogućuje pobuđivanje MOSFET tranzistora signalom faktora popune od približno  $D=0,5$ . Ovo je potrebno jer je, u slučaju samooscilujućeg invertora, pobuda MOSFET-a približno sinusoidalna, a ne impulsna kao kod vanjski pobuđivanog invertora u klasi E. Induktivnost  $L_b$  u radnom režimu ograničava struju lampe. Kondenzator  $C_b$  omogućuje dobijanje napona lampe potrebnog za start i kroz njega teče struja grijanja elektroda. Njegova vrijednost se izračunava iz uslova da je rezonantna frekvencija oscilatornog kola u sekundarnom krugu ( $C_b$ ,  $L_b$  i induktivnost sekundarnog namotaja) jednaka radnoj frekvenciji  $f$ . Izvršena je eksperimentalna verifikacija dobijenog kola na radnoj frekvenciji od  $f=100\text{KHz}$  prilagođenog za napajanje fluorescentne lampe snage 18W pri akumulatorskom naponu  $V_b=12\text{V}$ . Za realizaciju su korišćene sljedeće vrijednosti elemenata kola:  $R_1=33\text{K}\Omega$ ,  $R_2=16\text{k}\Omega$ ,  $C_s=1\mu\text{F}$ ,  $L_f=1\text{mH}$ ,  $C_1=62\text{nF}$ ,  $C_r=90\text{nF}$ ,  $L_r=28\mu\text{H}$ , induktivnost magnetizacije primara  $L_p=15\mu\text{H}$ , pri čemu su odnosi transformacije  $n_1=1$ ,  $n=15$ , a faktor dobrote upotrijebljenog oscilatornog kola je  $Q=5$ . Upotrijebljen je tranzistor IRF540. Od magnetskih komponenti upotrijebljena su SIEMENS-ova jezgra ETD29/N67. Potvrđeni su veoma mali prekidački gubici na tranzistoru, pa za realizaciju ovog kola nije potrebna upotreba hladnjaka.

### 5. REALIZACIJA SA KOLOM U KLASI E SA NESINUSNIM IZLAZOM

Prethodno data samooscilujuća konfiguracija omogućava efikasno visokofrekventno napajanje fluorescentne lampe, ali je za realizaciju potreban relativno veliki broj elemenata. U ovom radu je predloženo jedno jednostavno rješenje napajanja fluorescentne lampe pomoću pojačavača snage u klasi E sa nesinusnim izlaznim naponom. Ovo rješenje predstavlja konfiguraciju sa minimalnim brojem elemenata i u optimalnom režimu rada pruža visoku efikasnost. Na slici 10 prikazana je osnovna ćelija ovog pojačavača. Vrijednost otpornosti opterećenja  $R_L$  određujemo na osnovu relacije [9]:

$$R_L = 1.916 \frac{V_b^2}{P_o} \quad (3)$$

gdje je:  
 $P_o$  - izlazna snaga.



Slika 10. Osnovno kola pojačavača u klasi E sa nesinusnim izlazom.

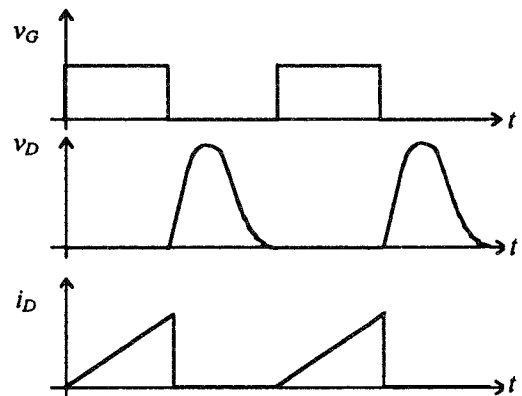
Vrijednosti reaktivnih elemenata određujemo iz uslova optimalnog rada iz relacija [9]:

$$L = \frac{0.065 R_L}{f} \quad (4)$$

$$C = \frac{0.163}{f R_L} \quad (5)$$

gdje je:  $f$  - prekidačka radna frekvencija.

Na slici 11 dati su karakteristični talasni oblici ovog pojačavača pri radu u optimalnom režimu.



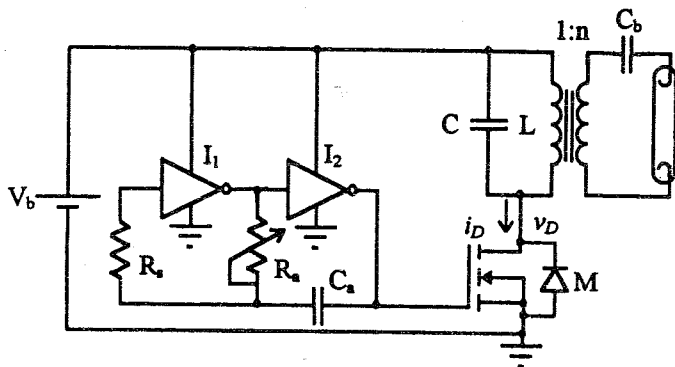
Slika 11. Karakteristični talasni oblici kola sa slike 9.

Osnovni nedostatak ovog kola su visoke maksimalne vrijednosti napona i struje tranzistora. Naime, maksimalna vrijednost napona na drejnu u optimalnom režimu rada je  $V_{Dmax}=3.85V_b$ , a struje drejna  $I_{Dmax}=4I_b$  [9], gdje je  $I_b$  srednja vrijednost ulazne struje, dok u suboptimalnom režimu rada ove veličine dobijaju još veće vrijednosti. Takođe, visok sadržaj viših harmonika u izlaznom signalu može biti uzrok značajne RFI.

Na slici 12 prikazano je kolo ovog pojačavača prilagođenog za akumulatorsko napajanje neonske lampe od 18-20W gdje je, za pobudu MOSFET-a, upotrijebljen astabilni multivibrator realizovan sa CMOS kolom CD4049UB. Vrijednosti elemenata su određene iz uslova optimalnog rada na osnovu relacija (4) i (5), uz izvjesne eksperimentalne korekcije kojima se uzima u obzir uticaj preslikane vrijednosti kapacitivnosti  $C_b$  i otpornosti lampe u



radnom režimu na rad kola. Pri tome, u cilju postizanja optimalnog režima rada, potrebno je podesiti da talasni oblici struje i napona tranzistora M budu kao na slici 11.



Slika 12. Predloženo kolo za akumulatorsko napajanje fluorescentne lampe.

Kolo se koristi za akumulatorsko napajanje fluorescentne lampe pri  $V_b=12V$ . Pri tome je dozvoljena promjena ulaznog napona od 10 do 16V. U cilju dobijanja kraćih vremena uključivanja i isključivanja MOSFET-a M, struje punjenja i pražnjenja odgovarajuće ulazne kapacitivnosti MOSFET-a, povećavaju se paralelovanjem preostalih 5 invertora kola CD4049UB (invertor  $I_2$  sa slike 12). U cilju manje potrošnje iz akumulatora obavljen je proračun za snagu  $P_o=10W$  (3) što prouzrokuje rad lampe na snazi manjoj od nominalne (18W). Kolo radi na prekidačkoj frekvenciji  $f=100kHz$ , a vrijednosti upotrijebljenih elemenata su:  $C=22nF$ ,  $L=17\mu F$ ,  $C_b=270pF$ ,  $R_s=50k\Omega$  (podešeno na  $22k\Omega$ ),  $C_a=56pF$  i  $R_e=150k\Omega$ . Upotrijebljen je MOSFET tranzistor IRF640 i SIEMENS-ovo jezgro ETD29/N67. Kondenzator  $C_b$  se koristi za ograničenje struje lampe u radnom režimu. Odnos transformacije upotrijebljenog transformatora je  $n=15$  ( $N_p=9$ ,  $N_s=140$ ). U realizaciji, paralelno akumulatoru  $V_b$ , vezan je elektrolitski kondenzator od  $470\mu F$  kojim se vrši filtriranje parazitnih VF oscilacija koje se javljaju zbog isključivanja prekidača pri velikoj struji. Zbog tolerancija upotrijebljenih elemenata, optimalan rad kola se može obezbijediti podešavanjem frekvencije upotrijebljenog astabilnog multivibratora tako da se za napon i struju drejna dobiju talasni oblici kao na slici 11. Grijanje upotrijebljenog tranzistora je zanemarivo, pa nije potrebna upotreba hladnjaka. Zbog veoma malih prekidačkih gubitaka omogućeno je dalje povećanje prekidačke frekvencije, čime se smanjuju dimenzije kola i povećava efikasnost rada lampe [1]. Izlazna snaga se može u određenom opsegu mijenjati promjenom frekvencije astabilnog multivibratora.

## 6. ZAKLJUČAK

Rezonantne topologije, zahvaljujući smanjenim prekidačkim gubicima, imaju visoku efikasnost i mogu da rade na veoma visokim frekvencijama, pa se mogu realizovati sa minimalnim dimenzijama. Kod napajanja fluorescentne lampe ovo je veoma bitno jer se povećanjem radne frekvencije povećava njena efikasnost. Pri mrežnom napajanju, zbog niskog napona na prekidačima, najpogodniji je rezonantni invertor u klasi D, dok se pri akumulatorskom napajanju najčešće upotrebljava strujno napajana push-pull rezonantna topologija. Od jedotranzistorskih topologija koristi se invertor u klasi E. Realizovana su kola za akumulatorsko napajanje fluorescentne lampe uz korišćenje kola sa samooscilujućim

invertorom u klasi E i kola u klasi E sa nesinusnim izlazom. U oba slučaja, pri napajanju lampe snage 18W, su potvrđeni minimalni prekidački gubici na tranzistorima pri radnoj frekvenciji od 100kHz.

## LITERATURA

- [1] AN1543, "Electronic Lamp Ballast Design", MOTOROLA SEMICONDUCTOR APPLICATION NOTE, 1995.
- [2] Melvin C. Cosby, and R. M. Nelmes, "A Resonant Inverter for Electronic Ballast Applications", *IEEE Transaction on Industrial Electronics*, vol. 41, No. 4, pp. 418-425, August 1994.
- [3] Marian K. Kazimierczuk, Wojciech Szaraniec, "Electronic Ballast for Fluorescent Lamps", *IEEE Transactions on Power Electronics*, vol. 8, No. 4, pp. 386-395, October 1993.
- [4] M. K. Kazimierczuk, D. Czarkowski, "Resonant Power Converters", John Wiley & Sons, Inc. 1995.
- [5] Dragan M. Vasiljević, "The Design of a Battery-Operated Fluorescent Lamp", *IEEE Transactions on Industrial Electronics*, vol. 36, No. 4., November 1989.
- [6] Mark Jordan, John A. O'Connor, "Resonant Fluorescent Lamp Converter Provides Efficient and Compact Solution", *UNITRODE PRODUCT & APPLICATIONS HANDBOOK*, pp. 10-412 - 10-419, 1995-96.
- [7] R. Lutteke, H. C. Reats, "220V Mains 500kHz Class-E Converter Using A BIMOS", *PESC 1985*, pp. 127-135, 1985.
- [8] Nikola Bajić, Branko L. Dokić, Zoran Cumbo, Samooscilujući invertor u klasi E, *XLI Konferencija ETRAN-a*, Zlatibor, 3-6 Juna 1997.
- [9] Marian Kazimierczuk, "Exact Analysis of Class E Tuned Power Amplifier with Only One Inductor and One Capacitor in Load Network", *IEEE Journal of Solid-State Circuits*, vol. SC-18, No. 2, April 1983.

Abstract - An overview of resonant topologies suitable for efficient fluorescent lamp operation is given in this paper. High efficiency is achieved by zero voltage and/or zero current switching technique that minimize switching losses. One variant of high-frequency ballast for fluorescent lamp, is realized by implementation of class E self-oscillating inverter. In order to achieve efficient circuit with minimum number of components, class E device with non-sinusoidal output is proposed. Experimental verification of achieved circuits is done also.

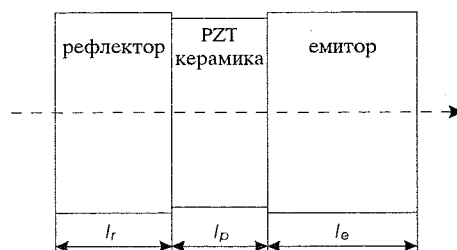
## RESONANT INVERTERS FOR FLUORESCENT LAMP BALLAST APPLICATIONS

Nikola Bajić, Branko L. Dokić

## ПРОЈЕКТОВАЊЕ СНАЖНИХ УЛТРАЗВУЧНИХ СЕНДВИЧ ПРЕТВАРАЧА

Драган Манчић, Милан Радмановић, Електронски факултет у Нишу

**Садржај** - У овом раду приказано је пројектовање ултразвучних сендвич претварача. Предложен је модел који је применљив у софтверским пакетима за симулацију кола. За металне наставке извршено је ипоређење са познатим решењима за основне парне и непарне резонантне моделе у функцији односа дужине и пречника наставка.



Сл. 1. Шематски приказ сендвич претварача

### 1. УВОД

Сендвич претварач је полуталасна резонантна структура која осцилује у лонгитудиналном правцу. У најпростијем облику састоји се од једног или више пиезокерамичких прстенова, притиснутих између металних наставка (слика 1). Пиезоплочнице су са супротном оријентацијом поларизације, а одвојене су електродом која се налази у чвору осциловања претварача и на коју се доводи побудни напон. Спрега између пиезокерамичких елемената и металних наставка, као и повећање отпорности на истезање су постигнути механичким преднапрезањем структуре у лонгитудиналном правцу помоћу завртња.

Радна резонантна фреквенција оваквог претварача је нижа од појединачних дебљинских резонантних фреквенција неоптерећеног пиезокерамичког прстена или металних наставка. Вредност резонантне фреквенције ће зависити од димензија и акустичких карактеристика металних наставка и пиезокерамичких прстенова. За емиторске примене пиезокерамика треба да поседује велики електро-механички фактор спреге, високу Киријеву температуру, мале диелектричне губитке и стабилне временске и температурне карактеристике. Највише се користи олово-цирковијум-титанатна керамика (PZT-4 и PZT-8) у облику дискова или прстенова, чији је пречник мањи од  $\lambda/4$  лонгитудиналних осцилација, како би се избегла спрега са радијалним (бочним) вибрацијама. За металне наставке користе се материјали различите густине, како би се повећале амплитуде вибрација на радној површини емитора, као и да би се побољшало прилагођење са оптерећењем.

### 2. МОДЕЛИРАЊЕ ПРЕТВАРАЧА

Сендвич претварач, као што је поменуто, састоји се од (слика 1):

- активног слоја или извора осцилација од пиезоелектричне керамике,
- рефлекторског слоја који представља задњи део претварача, најчешће је израђен од челика,
- емитора који преноси осцилације од извора до радне средине, најчешће је израђен од дуралуминијума.

Керамика се напаја електронским осцилатором подешеним на фиксну фреквенцију и претварач и околна средина се разматрају као принудни осцилаторни систем.

Карактеристике композитних ултразвучних пиезоелектричних претварача у близини основне резонантне фреквенције могу се описати паралелном везом редног резонантног кола и кондензатора, при чему је оваква еквивалентна шема довољно тачна за многе практичне примене.

Међутим, овакав приступ није погодан код конструкције сендвич претварача са више побудних пиезокерамичких плочица или са металним наставцима променљивог пресека и различите форме, стегнутих металним завртњем. То се пре свега односи на немогућност избора и контроле параметара појединих саставних делова претварача при његовом прорачуну. Због тога се код прорачуна оваквих сложених осцилаторних система побуђених пиезокерамичким прстеновима примењују другачији начини моделирања.

Због своје сложености математички третман таквог проблема је тежак. Писање актуелних једначина модела подразумева разматрање 5 средина, које чине делови претварача и његове границе, као и разматрање керамике као пиезоелектричног кристала и коначно, претпоставку да су све непознате функције времена и 3 координате простора. Чак и у мање сложеном моделу добијеном када претварач има цилиндричну симетрију око осе и који је разматран у овом раду, овакав приступ у прорачуну је изузетно компликован. У литератури постоје два приступа у моделирању сендвич претварача.

У *првом* случају користи се веома једноставан математички приступ [1]. Гранични услови на ивицама претварача су игнорисани. Керамика је представљена као пасиван, хомоген, изотропан медијум, односно на начин на који су представљени и рефлекторски и емиторски наставка. Такође, непознате величине су функције времена и само лонгитудиналне координате. Референтна оса се

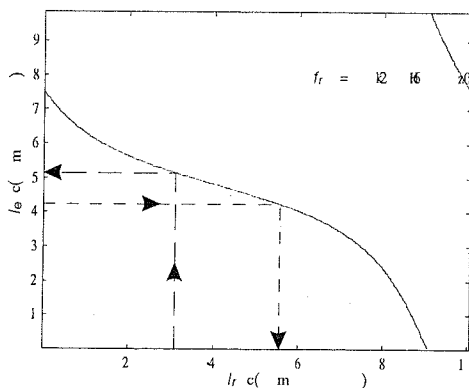
поклапа са осом поларизације, која је и оса симетрије претварача цилиндричног облика. Керамика, рефлектор и емитор су пасивни медијуми физички представљени њиховим густинама  $\rho$  и модулима еластичности  $E$ , и геометријски представљени њиховом дужином  $l$  и попречним пресеком  $S$ . Кроз њих се простиру само равански лонгитудинални таласи брзине  $c=(\rho/E)^{0.5}$ . Оваквом анализом долази се до опште једначине сендвич претварача [1]:

$$\begin{aligned} & \cos(k_r l_r) \sin(k_p l_p) \cos(k_e l_e) - \\ & - Z_{rp} Z_{ep} \sin(k_r l_r) \sin(k_p l_p) \sin(k_e l_e) + \\ & + Z_{rp} \sin(k_r l_r) \cos(k_p l_p) \cos(k_e l_e) + \\ & + Z_{ep} \cos(k_r l_r) \cos(k_p l_p) \sin(k_e l_e) = 0 \end{aligned} \quad (1)$$

где је  $Z_{rp}=Z_r/Z_p$ ,  $Z_{ep}=Z_e/Z_p$ ,  $Z_i=\rho_i c_i S_i$  карактеристична импеданса за  $i=r, p$  и  $e$ , а  $k_i$  таласни број:

$$k_i = \frac{2\pi f}{\lambda_i} = 2\pi f \sqrt{\frac{\rho_i}{E_i}} \quad (2)$$

Графички се једначина (1) може приказати као  $l_e=f(l_r)$ , уколико се дебљина керамике  $l_p$  сматра познатим параметром. Као илустрација претходно наведеног, на слици 2 је приказана зависност дужине емитора од дужине рефлектора за сендвич претварач са укупном дебљином керамике  $l_p=10$  mm, за резонантну фреквенцију претварача  $f_r=26.06$  kHz. Претварач са овом резонантном фреквенцијом конструисан је у циљу експерименталне верификације модела предложеног у овом раду. При томе су димензије претварача биле следеће:  $l_e=42$  mm,  $l_r=31.5$  mm,  $S_e=S_p=S_r=40$  mm.



Сл. 2. Графички приказ једначине (1)

На основу слике 2, за дужину емитора  $l_e=42$  mm дужина рефлектора је  $l_r=31.5$  mm, односно за дужину рефлектора  $l_r=31.5$  mm дужина емитора је  $l_e=51.3$  mm. Недостатак наведеног приступа у пројектовању огледа се у добијеним великим одступањима за дужине наставака. То је због тога што једначина (1) важи у случају мале дужине (дебљине) саставних делова претварача, односно у случају када је брзина ултразвука у елементима претварача приближно константна ( $c_i=(\rho_i/E_i)^{0.5}$ ). Разматрања у претходном делу рада апроксимативне су природе, мада генерално дају резултате блиске реалним.

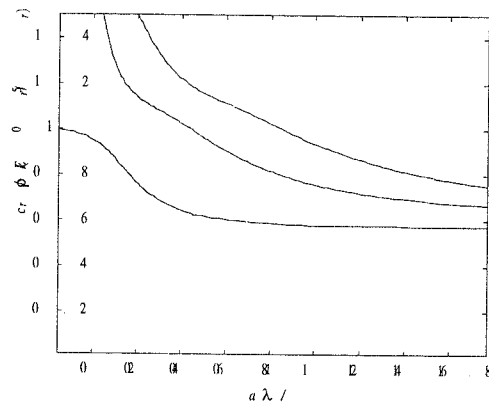
Апроксимација је ближа што је мањи однос полупречника елемента и таласне дужине  $a/\lambda$ . Промена брзине простирања лонгитудиналних таласа са повећањем односа  $a/\lambda$  може се видети на слици 3. На слици 3 су приказане лонгитудиналне брзине за прва три резонантна мода, као тачна решења Pochhammer-Chree једначине за цилиндричну челичну шипку бесконачне дужине [2]:

$$\begin{aligned} & 4k_r^2 \mu J'_0(h_0 a) J'_1(h_1 a) - \left( 2k_r^2 - \frac{\rho_r \omega^2}{\mu} \right) J_1(h_1 a) X \\ & X \left[ 2\mu J''_0(h_0 a) - \frac{\lambda \omega^2 \rho_r}{\lambda + 2\mu} J_0(h_0 a) \right] \end{aligned} \quad (3)$$

где су  $\lambda$  и  $\mu$  Lamе-ови коефицијенти,  $J_0$  и  $J_1$  Bessel-ове функције, а  $J'_i$  и  $J''_i$  њихови изводи и:

$$h_0^2 = \frac{\rho_r \omega^2}{\lambda + 2\mu} - k_r^2 ; \quad h_1^2 = \frac{\rho_r \omega^2}{\mu} - k_r^2 \quad (4)$$

Решења ( $c_i=\omega/k_i$ ) су нормализована са решењем за лонгитудиналну брзину таласа у танком наставку ( $(\rho_r/E_r)^{0.5}$ ).



Сл. 3. Брзина лонгитудиналних таласа за прва три мода у бесконачној челичној шипки

Pochhammer-Chree решење општих једначина линеарне еластичности важи само за бесконачно дугу кружну шипку, која није притиснута на обимној површини. Испуњавањем ових граничних услова, карактеристична једначина се може написати у облику [3]:

$$\begin{aligned} & 4\alpha^2 \beta \delta J_0(\beta) J_1(\delta) - 2\delta \omega_n^2 J_1(\beta) J_1(\delta) + \\ & + (\alpha^2 - \beta^2)^2 J_1(\beta) J_0(\delta) = 0 \end{aligned} \quad (5)$$

Бездимензиони таласни бројеви  $\alpha$ ,  $\beta$  и  $\delta$  су у вези са бездимензионом учестаношћу  $\omega_n$  на следећи начин:

$$\alpha^2 + \beta^2 = \omega_n^2 \quad (6)$$

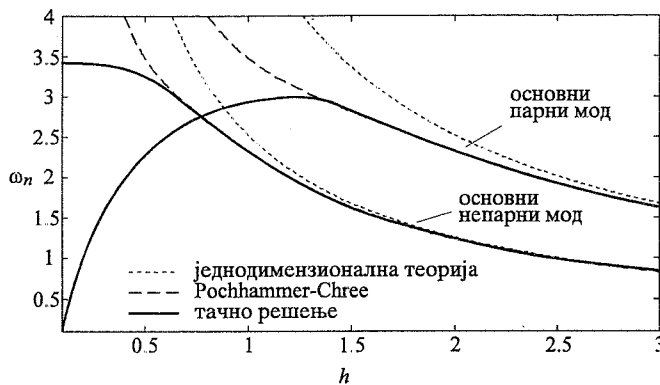
$$\alpha^2 + \delta^2 = [\omega_n^2(1-2\nu)]/(1-\nu)$$

где је  $\omega_n=(\omega a)/(\mu/\rho)^{0.5}$ , а  $\nu$  је Poisson-ов однос.

Ипак, решење за бесконачну шипку се може посматрати као решење за коначну шипку ако се уведу гранични услови на крајевима цилиндра, односно ако се сматра да су аксијално

(лонгитудинално) напрезање и радијални померај једнаки нули на крајевима шипке.

На слици 4 приказани су претходно наведени приступи у моделирању металних наставка за случај челичног наставка ( $\nu=0.29$ ), где је нормализована учестаност  $\omega_n$  дата у функцији односа дужине наставка и његовог пречника ( $h$ ). Такође, на истој слици су приказана тачна решења општих једначина линеарне еластичности за слободни цилиндар коначне дужине, добијена налажењем решења у облику бесконачних низова [3]. Тачност решења зависи од броја чланова низова. Приказани су основни парни и непарни резонантни модови добијени различитим методима моделирања.

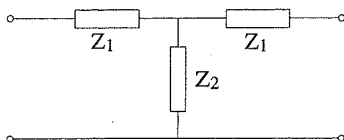


Сл. 4. Поређење различитих метода моделирања

Поред тога, на слици 4 је приказан и график добијен једнодимензионалним моделом наставка, који се користи у **другом** начину моделирања сендвич претварача, када се узимају у обзир пиезоелектрична својства побудних PZT плочица [4].

### 3. ЕКСПЕРИМЕНТАЛНИ ДЕО

На слици 4 је приказано и решење за резонантне фреквенције за основне парне и непарне модове добијено помоћу једнодимензионалне теорије за дугачке шипке. Тада се пасивни елементи (рефлектор, емитор, завртањ), могу представити опште познатим симетричним T (или П) четворополюма са слике 5.



Сл. 5. Еквивалентна шема вода за металне наставка и завртањ

У еквивалентној шеми целог претварача сваки од ових елемената представљен је одговарајућим четворополом. Елементи шеме који одговарају једнородним, симетричним наставцима различитих дужина и материјала одређују се на основу израза:

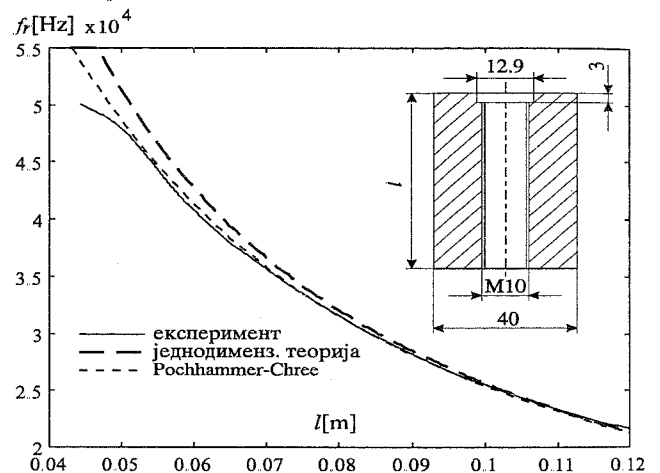
$$Z_1 = j Z_{01} \operatorname{tg} \frac{\varphi_1}{2} \quad \text{и} \quad Z_2 = \frac{-j Z_{01}}{\sin \varphi_1} \quad (7)$$

при чему је  $Z_{0i} = \rho_i c_i S_i$  и  $\varphi_i = (\omega L_i)/c_i$  за  $i=e, p$  и  $r$ . У овом раду коришћен је PSpice модел преносног вода карактеристичне импедансе  $Z_{0i}$  и кашњења  $\tau_i = L_i/c_i$ ,

који је реализован преко зависних струјних извора [5].

На основу слике 4 може се уочити да се смањењем лонгитудиналне брзине решење добијено једнодимензионалном теоријом може приближити Pochhammer-Chree решењу, при чему је оправданост смањења те брзине објашњена у претходном делу рада. Наравно, ово је могуће до одређене дужине наставка, испод које је овај модел неприхватљив. За дугачке наставка види се да се решења добијена различитим приступима асимптотски приближавају.

У овом раду прорачун смањења лонгитудиналне брзине ултразвучних таласа извршен је фитовањем одговарајућих лонгитудиналних брзина водова поступком приказаном у раду [6], а на основу експерименталних мерења сличних онима приказаним на слици 6, за све саставне делове претварача. На слици 6 дато је поређење зависности основне резонантне фреквенције једног наставка од његове дужине.



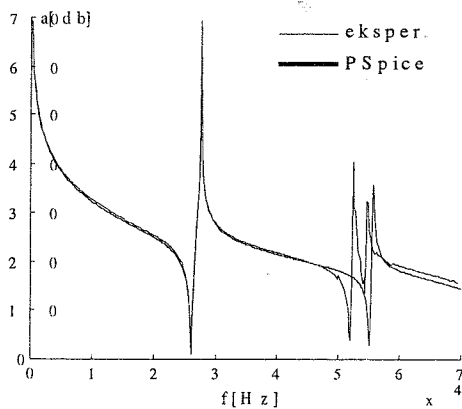
Сл. 6. Зависност основне резонантне фреквенције од дужине наставка од материјала DURAL D5

Резонантне фреквенције су мерене на вибрационој платформи за слободни наставка од дуралуминијума, чија је геометрија приказана на истој слици, а који је коришћен у конструкцији претварача за потребе овог рада. Очигледна су одступања резонантних фреквенција при малим дужинама наставка. За веће дужине експериментални резултати се асимптотски приближавају резултатима добијеним помоћу једнодимензионалне теорије, односно карактеристици добијеној на основу зависности резонантне фреквенције од дужине вода са слике 5.

Коришћени Mason-ов модел побудног пиезоелектричног прстена који осцилује у дебљинском моду приказан је у раду [5], при чему је и за брзину звука у керамици примењена претходно описана процедура. Вредности пиезокерамичких константи модификоване су због примењеног статичког притиска, где се у фреквентном опсегу који је од интереса пиезокерамички прстен понаша као кондензатор.

На основу оваквог приступа за оба наставка претварача, завртањ и побудну пиезокерамику, коришћењем PSpice 6.0 модела приказаног у раду [5],

извршено је моделирање и пројектовање претварача са слике 1 и упоређено са експерименталним резултатима. На слици 7 приказане су експериментална и симулирана карактеристика зависности слабљења од фреквенције, при чему се може уочити њихова велика сличност.



Сл. 7. Експериментална и PSpice карактеристика слабљења од фреквенције

Експериментална карактеристика слабљења снимљена је на анализатору мрежа за конкретни претварач са резонантном фреквенцијом  $f_r=26.06\text{kHz}$ , при чему је снимљена карактеристика слабљења због великог опсега промене импедансе.

#### 4. ЗАКЉУЧАК

У овом раду је приказан начин моделирања ултразвучних сендвич претварача. Посебна пажња посвећена је пројектовању металних наставака, при чему је дато поређење различитих приступа у одређивању њихових резонантних фреквенција. Дат је начин модификације једнодимензионалне теорије, којим се омогућава моделирање и пројектовање претварача са наставцима средњих дужина. Ипак, у случају кратких наставака (нпр. код претварача са  $f_r=40\text{kHz}$  који се користе у ултразвучним системима за чишћење) овакав приступ је неподесан. На основу конкретног примера показано је да је тачност коришћеног модела задовољавајућа и изнад оне која се захтева за већину апликација.

#### ЛИТЕРАТУРА

- [1] R. Dominguez, C. Ranz, "Sandwich Transducer, Simplified Mathematical Model (I)", *Acustica*, vol. 29, pp. 156-161, 1973.
- [2] I. Malecki, *Physical foundations of technical acoustics*, Oxford: Pergamon Press, 1969.
- [3] J.R. Hutchinson, "Axisymmetric Vibrations of a Free Finite-Length Rod", *The Journal of the Acoustical Society of America*, vol. 51, pp. 233-240, 1972.
- [4] В.А. Черпак, *К расчёту динамических сосредоточенных параметров составных пьезоэлектрических преобразователей*. Акустический журнал, том XXIII, в.п. 3, с. 443-449, 1977.
- [5] М. Радмановић, Д. Манчић: "PSPICE модел ултразвучног сендвич претварача", рад реферисан на XLI конференцији за ЕТРАН, Златибор, јун 1997.
- [6] Д. Манчић, М. Радмановић: "Одређивање параметара еквивалентног кола пьезокерамичког прстена", рад реферисан на XLI конференцији за ЕТРАН, Златибор, јун 1997.

**Abstract** - In this paper designing of the ultrasonic sandwich transducers is described. Model that is applicable to circuit simulation packages is proposed. For metal end-parts comparison of fundamental even and odd modal frequency with known solutions for varying height-to-diameter ratio is performed.

#### DESIGNING OF THE ULTRASONIC SANDWICH TRANSDUCER

Dragan Mancic, Milan Radmanovic

## ТЕОРИЈСКА ОСНОВА И НУМЕРИЧКИ ПОСТУПАК ЗА ОСТВАРЕЊЕ МАГНЕТНОГ ПОЉА ВИСОКОГ СТЕПЕНА ХОМОГЕНОСТИ

Јеленко Влајић, Милорад Бајић, Електротехнички факултет у Бањалуци

**Садржај.** Како у теоријској електричномагнетној, иако и у практичној електротехници, често се користи појам хомогеног магнетног поља. Ријечико се, међутим, зајичамо како се, у случају потребе, може реализовати магнетно поље високог степена хомогености и прописане тачности. У овом раду је описан поступак, који долази од класичне идеје Хелмхолцових прстенова, инициран практичним потребама, даје одговор на поменуто питање.

### 1. УВОД

У изучавању електромагнетног поља, често се сусреће појам хомогеног магнетног поља. Ако се такво поље користи у теоријским разматрањима, најчешће се узима да је то поље задано и савршено хомогено.

У практичним примјенама, као што су баждање инструмената, калибрисање сензора магнетног поља, тестирање разних електро-магнетних уређаја итд., захтева се реализовање магнетног поља високог степена хомогености. Поред тога такво поље треба да буде реализовано у одређеном дијелу простора, у линеарној средини, у који се могу несметано уносити предмети баждања, односно тестирања. Захтеви ће бити задовољени ако се такво магнетно поље оствари у одређеном домену, који је нормално, испуњен ваздухом.

Један релативно прост систем, који се, већ читав низ деценија, користи код рјешавања наведених проблема, састоји се од два коаксијална прстена (калема). Калемови се налазе на одређеном међусобном растојању, у правцу заједничке осе и имају једнак број навоја, којима тече иста или једнаке струје.

За анализу магнетног поља таквог система побуде, погодно је усвојити цилиндрични координатни систем, чија се  $z$ -оса поклапа са осом симетрије система. На основу геометрије система закључује се да вектор јачине магнетног поља има само двије компоненте ( $H_r$  и  $H_z$ ). Те компоненте као и вектор у цијелости зависе од само двије координате ( $r$  и  $z$ ). Тако се може писати  $\vec{H} = \vec{H}(r, z)$ , односно  $H_r = H_r(r, z)$  и  $H_z = H_z(r, z)$ .

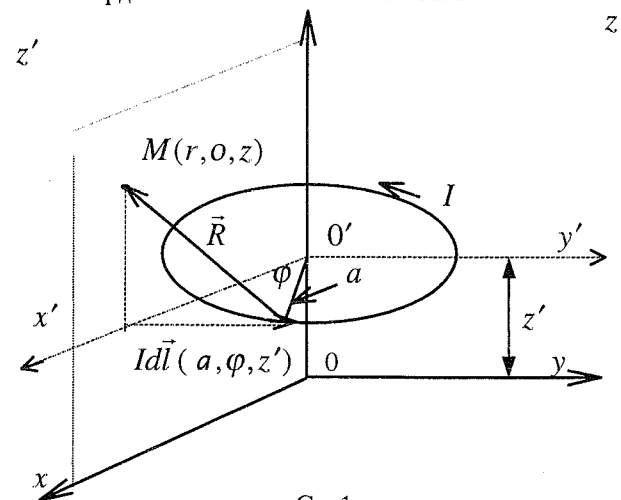
Аналитички, у затвореном облику, је могуће добити рјешење, за поље, само на  $z$ -оси. Ту је  $H_r = 0$ , а  $H_z$  зависи само од координате  $z$ . Ако су прстенови веома блиски, поље у њиховој околини је приближно исто као поље једног од калемова са два пута већом струјом. Са повећањем растојања прстенова мијења се карактер зависности поља од координата  $\vec{H}(r, z)$ . Кад је растојање прстенова једнако њиховом полупречнику, највећа вриједност  $H_z$  је у тачки, која лежи на заједничкој оси, ( $z$ -оса) и полови растојање између прстенова. У околини те тачке поље је, практично, хомогено. Овакав систем побуде магнетног поља су познати

Хелмхолцови калемови, који судећи по радовима на ту тему, нису изгубили ништа од своје актуелности.

Полазећи од идеје и резултата, који се постижу Хелмхолцовим калемовима, у овом раду су истраживани оптимални параметри калемова и њиховог растојања са циљем да би се, у што већем простору, између калемова, остварило магнетно поље заданог интензитета и степена хомогености. Директном примјеном Био-Саваровог закона изведени су интегрални изрази за радијалну и аксијалну компоненту јачине магнетног поља. Интеграли, који се у тим изразима појављују, не могу се ријешити у затвореном облику па су ријешени нумерички.

### 2. АНАЛИТИЧКА ОСНОВА

Посматрајмо кружну струјну контуру полупречника  $a$  са струјом  $I$ , са центром на  $z$ -оси координатног система као на Сл. 1.



Сл. 1.

Вектор јачине магнетног поља струјног елемента  $I d\vec{l}$ , чији је положај одређен цилиндричним координатама  $(a, \varphi, z')$ , у тачки  $M$  чије су координате  $(r, 0, z)$ , односно  $(x, y, z)$  у Декартовом систему, је

$$d\vec{H} = \frac{1}{4\pi} I \frac{d\vec{l} \times \vec{R}}{R^3} \quad (1)$$

гдје су

$$d\vec{l} = a d\varphi \vec{i}_\varphi \quad (2)$$

$$\vec{i}_\varphi = (-\sin \varphi \vec{i}_x + \cos \varphi \vec{i}_y) \quad (3)$$

$$\vec{R} = (r - a \cos \varphi) \vec{i}_x - a \sin \varphi \vec{i}_y + (z - z') \vec{i}_z \quad (4)$$

Вектор  $d\vec{H}$  нема  $\varphi$ -компоненту, што важи и за резултантни вектор  $\vec{H}$ , који потиче од цијеле контуре. Поред тога захваљујући симетрији,

интензитет вектора  $\vec{H}$  не зависи од  $\varphi$ -координате, што значи да има исту вриједност у свим тачкама једне кружности у равни  $z = \text{const}$ , са центром на  $z$ -оси. Зато је довољно да се вектор  $\vec{H}$  одреди у посматраној тачки  $M$ , која лежи у полуравни  $\varphi = 0$  (раван  $y = 0$ , Декартовог система).

Постојеће компоненте вектора  $d\vec{H}$  у тачки  $M$  су  $dH_z = d\vec{H} \cdot \vec{i}_z$  и  $dH_r = dH_x = d\vec{H} \cdot \vec{i}_x$ . Укупне вриједности ових компоненти израчунавају се помоћу следећих израза:

$$H_r(r, z) = \frac{(z-z')aI}{4\pi} \int_0^{2\pi} \frac{\cos\varphi}{R^3} d\varphi \quad (5)$$

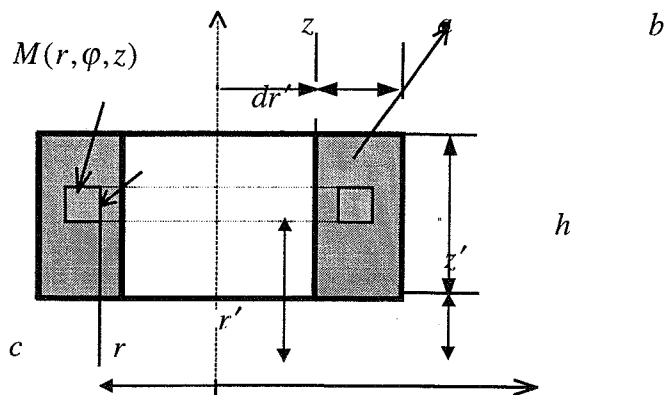
$$H_z(r, z) = \frac{aI}{2\pi} \int_0^{2\pi} \frac{a-r\cos\varphi}{R^3} d\varphi, \quad (6)$$

гдје је

$$R = [(z-z')^2 + a^2 + r^2 - 2ar\cos\varphi]^{0.5}. \quad (7)$$

### 3. ЦИЛИНДРИЧНИ КАЛЕМ

На слици, (Сл.2.) је представљен пресјек цилиндричног калема чија се оса симетрије поклапа са  $z$ -осом цилиндричног координатног система. Намотај калема је сачињен од више слојева, међусобно изолованих, густо мотаних навојака танке жице. Површина попречног пресјека цјелокупног намотаја је  $b \times h$ .



Сл. 2.

Кад навојцима тече струја може се сматрати да је она континуално распоређена по површини попречног пресјека ( $b \times h$ ) намотаја, константном густином  $J$ . У њу се може, према потреби, укључити и коефицијент испуне простора, који заузима намотај. Уочимо танки прстен полупречника  $r'$  и површине попречног пресјека  $dr' \cdot h dz'$  са центром на  $z$ -оси, који лежи у простору који заузима намотај. Прстен се може сматрати танком струјном контуром, којом тече укупна струја  $dI = J dr' dz'$ .

Радијална и аксијална компонента вектора јачине магнетног поља, које потичу од ове струје, а у

произвољној посматраној тачки  $M(r, 0, z)$ , полуравни  $\varphi = 0$ , рачунају се према изразима (5) и (6). Укупне вриједности тих компонената, које побуђује цјелокупна струја у калему, добију се интеграљењем израза (5) и (6) по површини пресека намотаја. За  $H_r$  компоненту то изгледа овако:

$$H_r(r, z) = \frac{J}{4\pi} \int_a^{a+b} \int_0^{2\pi} \cos\varphi \int_c^{c+h} \frac{z-z'}{R^3} dz' d\varphi dr' \quad (8)$$

гдје је

$$R = [(z-z')^2 + r^2 + r'^2 - 2rr'\cos\varphi]^{0.5} \quad (9)$$

Кад се обави интеграљење по  $z'$ , а потом по  $\varphi$ , нешто дужим, али не сувише компликованим математичким операцијама, добије се

$$H_r(r, z) = \frac{J}{2\pi r} \int_a^{a+b} \sum_{i=1}^2 (-1)^{i+1} [(z-z'_i)^2 + (r+r')^2] \left[ \left(1 - \frac{k_i}{2}\right) K(k_i) - E(k_i) \right] dr' \quad (10)$$

гдје су

$$z'_1 = c + h, \quad z'_2 = c; \\ k_i^2 = 4rr' \cdot [(z-z'_i)^2 + (r+r')^2]^{-1}, \quad (11)$$

$$K(k_i) = \int_0^{\pi/2} \frac{d\alpha}{[1 - k_i^2 \sin^2 \alpha]^{0.5}},$$

$$E(k_i) = \int_0^{\pi/2} (1 - k_i^2 \sin^2 \alpha)^{0.5} d\alpha \quad (12)$$

(13)

елиптички интеграл I и II врсте.

Аналогним поступком, полазећи од (6), добије се израз за израчунавање аксијалне компоненте у облику:

$$H_z(r, z) = \frac{J}{2\pi} \int_a^{a+b} \sum_{i=1}^2 (-1)^i \frac{z-z'_i}{[(z-z'_i)^2 + (r+r')^2]^{0.5}} \left[ K(k_i) + \frac{r'-r}{r'+r} F(p, q, k_i) \right] dr' \quad (14)$$

гдје је

$$p = 4rr'(r+r')^{-2}, \quad K(k_i) \text{ дато изразом (13), а}$$

$$F(p, k_i) = \int_0^{\pi/2} (1 - p \sin^2 \alpha)^{-1} \cdot (1 - k_i^2 \sin^2 \alpha)^{-0.5} d\alpha$$

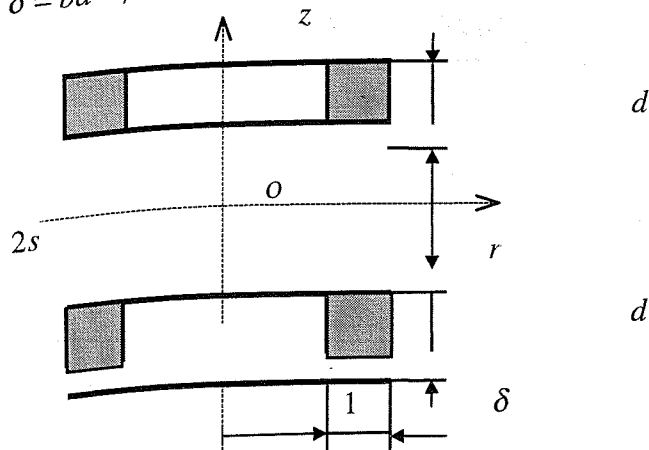
потпуни елиптички интеграл III реда. (15)

### 4. ПАР КАЛЕМОВА

Посматрајмо два једнака калема према Сл.3. Калемови су постављени симетрично у односу на раван  $z=0$ , у назначеном цилиндричном координатном систему. Координате и геометријске димензије калемова су нормализоване у односу на унутрашњи полупречник калемова за које су уведене нове ознаке:

$$r_n = ra^{-1}, z_n = za^{-1}, x = r'a^{-1}, q = z'a^{-1},$$

$$\delta = ba^{-1}, d = ha^{-1}, s = ca^{-1}$$



Sl. 3.

Када се ове нормализоване величине унесу у изразе (11) и (14) и ови примјене на пар калемова, Сл. 3 добије се

(16)

$$H_{nr}(r_n, z_n) = \frac{Ja}{2\pi r_n} \int_{-1}^{1+\delta} \sum_{i=1}^4 (-1)^{i+1} [(z_n - q_i)^2 + (r_n + x)^2]^{0.5} \cdot A(k_{in}) dx$$

$$H_{nz}(r_n, z_n) = \frac{Ja}{2\pi} \int_{-1}^{1+\delta} \sum_{i=1}^4 (-1)^i (z_n - q_i) \cdot$$

$$[(z_n - q_i)^2 + (r_n + x)^2]^{-0.5} \cdot B(p_n, k_{in}) dx, \quad (17)$$

гдје су

$$k_m^2 = 4r_n x [(z_n - q_i)^2 + (r_n + x)^2]^{-1},$$

$$(18) \quad p_n = 4r_n x (r_n + x)^{-2}, \quad (19)$$

$$q_1 = s + d, \quad q_2 = s, \quad q_3 = -s, \quad q_4 = -(s + d) \quad (20)$$

$$A(k_{in}) = (1 - 0,5k^2) \cdot K(k_{in}) - E(k_{in}) \quad (21)$$

$$B(p_n, k_{in}) = K(k_{in}) + \frac{x - r_n}{x + r_n} F(p_n, k_{in}) \quad (22)$$

Јачина поља у исходишту координатног система  $O(0,0)$  може се одредити елементарним путем из (16) и (17). За  $r_n = 0$  и  $z_n = 0$ , из (18) и (19) слиједи  $k_{in} = 0$  и  $p_n = 0$ , а потом  $B(0,0) = \pi$  па се аксијална компонента  $H_z$  у тој тачки одређена изразом (23)

$$H(0,0) = Ja \sum_{i=1}^2 (-1)^{i+1} q_i \cdot \ln \frac{1 + \delta + [q_i^2 + (1 + \delta)^2]^{0.5}}{1 + (1 + q_i^2)^{0.5}}$$

Овај израз се може сматрати као полазна основа за прорачун оваког система побуде, пошто се формулишу конкретни захтјеви. Пошто је  $H_z(0,0)$  изражено у функцији густине струје ( $J$ ), унутрашњег

полупречника калемова ( $a$ ) те нормализованих вриједности полурастојања калемова ( $s$ ), аксијалне димензије ( $d$ ) и радијалне димензије калемова ( $\delta$ ), из (23) се може израчунати једна величина, ако су остале познате.

У сваком случају неке од тих величина су прописане захтјевима конкретне намјене, неке се, на бази слободе, коју дозвољавају захтјеви, усвајају, а једна се израчунава. Ако је задатак да се постигне што боља хомогеност, са одређеном тачношћу, као што је циљ овог рада, онда је погодно да се  $H_r$  и  $H_z$  из (16) и (17) нормализују у односу на  $H_z(0,0)$ . Тако се може писати

$$H_{nr}(r_n, z_n) = \frac{H_r(r_n, z_n)}{H_z(0,0)} = \frac{N}{2\pi r_n} f_1(\delta, d, s) \quad (24)$$

$$H_{nz}(r_n, z_n) = \frac{H_z(r_n, z_n)}{H_z(0,0)} = \frac{N}{2\pi} f_2(\delta, d, s) \quad (25)$$

гдје су  $f_1$  и  $f_2$  интегрални из (16) и (17), а са  $N$  је означен количник  $Ja / H_z(0,0)$ , што претставља, димензијски, неименован број.

Усвајањем вриједности за  $H_z(0,0)$ ,  $J$  и  $a$ , одређује се  $N$  па се једначина (23) своди на облик

$$\sum_{i=1}^2 (-1)^{i+1} q_i \ln \frac{1 + \delta + [q_i^2 + (1 + \delta)^2]^{0.5}}{1 + (1 + q_i^2)^{0.5}} = \frac{1}{N} \quad (26)$$

Ово је једначина облика :

$$f(\delta, d, s) = \frac{1}{N} \quad (27)$$

У зависности од намјене задаје се слободан простор између калемова изражен њиховим растојањем  $2s$ . Дајући једном од два преостала параметра ( $\delta$  и  $d$ ) одређену вриједност може се, из (27), израчунати онај други. Ако се има слобода избора једног и другог онда се може усвојити њихов однос  $Q = \delta / d$  па опет остаје једна непозната, која се одређује из једначине (27). Након тога се из једначина (24) и (25) одређују  $H_{nr}(r_n, z_n)$  и  $H_{nz}(r_n, z_n)$ .

Направљен је општи нумерички програм за рјешавање нелинеарне једначине (26) те нумеричко рјешавање интеграла у (16) и (17). Програм, креиран у фортрану, омогућује да се одреди, како аксијална, тако и радијална компонента јачине магнетног поља у било којој тачки посматраног простора.

## 5. РЕЗУЛТАТИ И ЗАКЉУЧАК

За илустрацију, овај поступак је примјенен на конкретан случај за који су задане вриједности  $H_z(0,0) = 3000 \text{ A/m}$ ,  $J = 1.5 \cdot 10^6 \text{ A} \cdot \text{m}^{-2}$  и



унутрашњи полупречник калемова  $a = 5 \cdot 10^{-2} m$ . То даје  $N = 25$ .

Резултати израчунавања су приказани у табели, Табела 1. У првом реду је осам типичних вриједности односа радијалне и аксијалне димензије намотаја калемова, ( $b$  и  $h$ ) према Сл 2. За такве геометријске димензије намотаја, у другом реду табеле, наведене су израчунате оптималне вриједности аксијалног растојања калемова ( $2c$ ), нормализоване у односу на полупречник калемова. У првој колони, последња четири реда, наведене су, релативне, аксијалне удаљености тачака, ( $z/c_{opt}$ , према Сл. 2.), мјерене од симетралне равни калемова ( $z = 0$ ), у којима су одређене максималне, нормализоване, вриједности полупречника цилиндра унутар којег степен хомогености поља није мањи од 99 процена. Ти полупречници ( $r_{n(max)}$ ), за које је  $(H_{zn} - 1) \leq 0.01$ , су приказани у преосталом дијелу приказане табеле.

На основу тих вриједности лако је претставити запремину, у простору између калемова, у којој се има магнетно поље наведеног степена хомогености.

. На основу израчунатих вриједности за радијалну компоненту јачине магнетног поља, закључује се

да у тако одређеној или њој веома блиској запремини, нормализована вриједност радијалне компоненте,

$H_m$  не прелази 0,01.

На крају можемо рећи да овај поступак претставља сигурну основу за пројектовање система у којима се постиже магнетно поље високог степена хомогености, са заданом тачношћу.

### ЛИТЕРАТУРА

[1] Edwin L. Bronaugh, " Helmholtz Coils for Calibration of Magnetic Field Accuracy and Uniformity" IEEE 1995 International symposium on ELECTROMAGNETIC COMPATIBILITY, pp 72-76, Atlanta Marriott Marquis.

[2] М. Г. Александрова и др., Расчет электрических цепей и электромагнитных полей на ЕВМ, Москва "Радио и свјаз", 1983.

[3] Van Bladel, Elektromagnetic Fields, McGraw-Hill, Inc, NY 1964.

Abstract- The paper explains possibility of magnetic field generation of high degree unifotmity. Procedure is given so that the user may determine the field uniformity versus volume around the axis of the set of coils along with neded accuracy.

Табела 1.

$\rightarrow$ $b/h$	0.25	0.50	0.75	1.00	1.25	1.50	1.75	2.00
$2s_{opt} \rightarrow$	0.6	0.70	0.80	0.80	0.80	0.80	0.90	0.90
$\downarrow$ $z/c_{opt}$	$r_{n(max)} \rightarrow$ максимално, нормализовано, растојање од осе калемаова за које је $(H_{zn} - 1) \leq 0,01$							
0.00	0.45	0.50	0.45	0.50	0.55	0.60	0.50	0.50
0.25	0.50	0.55	0.50	0.55	0.60	0.65	0.55	0.60
0.50	0.60	0.40	0.40	0.35	0.35	0.35	0.35	0.35
0.75	0.35	0.30	0.30	0.20-	0.25-	0.25-	0.20-	0.25-
				0.35	0.35	0.35	0.35	0.35

### THEORETICAL BASE AND NUMERICAL PROCEDURE FOR HIGH DEGREE UNIFORMITY MAGNETIC FIELD REALIZATION

Jelenko Vljajic, Milorad Bajic

## ФОРМИРАЊЕ ОБРТНОГ МАГНЕТНОГ ПОЉА

Драшко Јагодић, Д.Д. Медицинска електроника  
Александар Илишковић, Електротехнички факултет Бањалука

### САДРЖАЈ

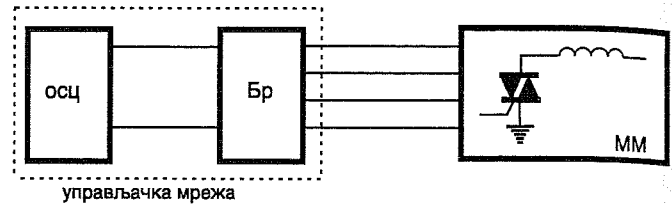
У раду су представљена два неконвенционална начина реализације обртних магнетних поља. Описана обртна магнетна поља су неконвенционална по томе што се за њихово добијање користи монофазна наизмјенична струја, односно у другом случају истосмјерна струја. Теоријски принцип добијања обртног магнетног поља описан је у првом, док је у другом дијелу рада приказана конкретна примјена обртног магнетног поља. Овим сани начин добијања обртног магнетног поља искористио је за реализацију магнетне мјешалице (са и без могућности загријавања испитиваних узорака) која се налази у производном програму д.д. Медицинска електроника. У трећем дијелу приказани су детаљније најважнији подсклопови магнетне мјешалице и начин њиховог функционисања.

### 1. УВОД

Специфичности појединих лабораторијских испитивања довеле су до потребе за конструисањем уређаја који ће бити у могућности да изврши безосовинско мијешање испитиваних узорака. Полазећи од разматрања бесколекторског мотора дошло се до закључка да се за рјешење проблема може искористити обртно магнетно поље па су разматрана два могућа начина његове реализације. Код првог начина користи се монофазна наизмјенична струја а код другог рјешења за добијање обртног магнетног поља користи се истосмјерна струја. Код рјешења описаних у овом раду обртно магнетно поље добијено је електронским путем и то на тај начин да се наизмјенично отварају прекидачке компоненте које се налазе у колу монофазне наизмјеничне струје, односно у колу истосмјерне струје. Отварањем тријака, односно транзистора омогућен је проток струје кроз завојнице што има за последицу обртно магнетно поље. Промјеном времена секвенцијалног протока струје кроз поједине завојнице може се мијешати и брзина обртног магнетног поља. Брзина обртног магнетног поља код рјешења са наизмјеничном струјом ограничена је фреквенцијом наизмјеничне струје. Код другог начина брзина је ограничена индуктивношћу завојница, број завојака се смије повећавати док импеданса завојнице не достигне критичну вриједност. Након те критичне вриједности, даље повећање индуктивности завојница довело би до прекида протока струје потребне за стварање поља. Које ће се рјешење користити зависи од врсте извора електричне енергије из кога се напаја уређај.

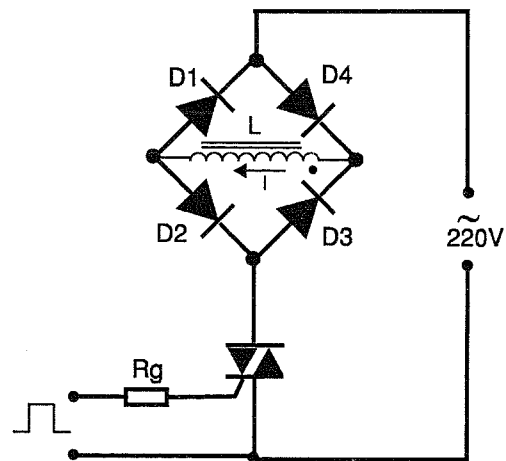
### 2. РЕАЛИЗАЦИЈА ОБРТНОГ МАГНЕТНОГ ПОЉА

Обртно магнетно поље добија се помоћу склопа чија је блок шема приказана на слици 1 и која се састоји из два основна подсклопа.



Сл.1. Блок шема склопа за добијање обртног магнетног поља.

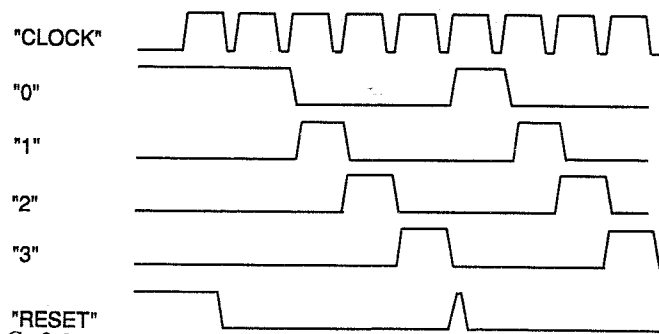
На слици 1, ММ представља подсклоп за добијање обртног магнетног поља и састоји се из четири или више тријака као прекидачких елемената, који се отварају и пропуштају струју кроз завојнице у којима се ствара магнетно поље. Слика 2 приказује један дио подсклопа ММ који се састоји од тријака и Грецовог споја у чијој се дијагонали налази завојница (или двије завојнице просторно распоређене тако да се магнетне силе завојница сабирају). Улога Грецовог споја је да обезбједи проток струје кроз завојнице стално у истом смијеру и да на тај начин спријечи могуће осциловање. За вријеме позитивне полупериоде струјно коло ће се затворити (слика 2) преко диоде D4, завојнице L, диоде D2 и тријака. За вријеме негативне полупериоде наизмјеничног напона струјно коло се затвара преко тријака, диоде D3, завојнице L и диоде D1. Може се уочити да струја има исти смијер кроз калем за вријеме обе полупериоде наизмјеничног напона, и на слици 2 је означен стрјелицом.



Сл.2. Дио мреже за добијање обртног магнетног поља

Постигнуто је да је оријентација поља увијек иста пошто га узрокује истосмјерна пулсирајућа струја. Други подсклоп чини управљачка мрежа која обезбјеђује генерисање таквих сигнала који ће омогућити наизмјенично отварање тријака а тиме и добијање обртног магнетног поља. Та мрежа састоји се из осцилатора и бројача. Потребно је да осцилатор задовољи следеће услове: стабилност фреквенције, велики однос сигнал-пауза и треба да има могућност промјене фреквенције генерисаних импулса. Улога осцилатора је да генерише правоугаоне импулсе којима ће побуђивати бројач. Користи се Џонсонов бројач чији модул зависи од броја тријака употријебљених за добијање поља. За ову намену подесан је Џонсонов бројач због особина да је за вријеме једног периода синхро-импулса само један излаз бројача на

високом нивоу као и особине да му је увијек један излаз на високом логичком нивоу, као што је приказано на слици 3.



Сл.3.Облици сигнала на излазима Џонсоновог бројача

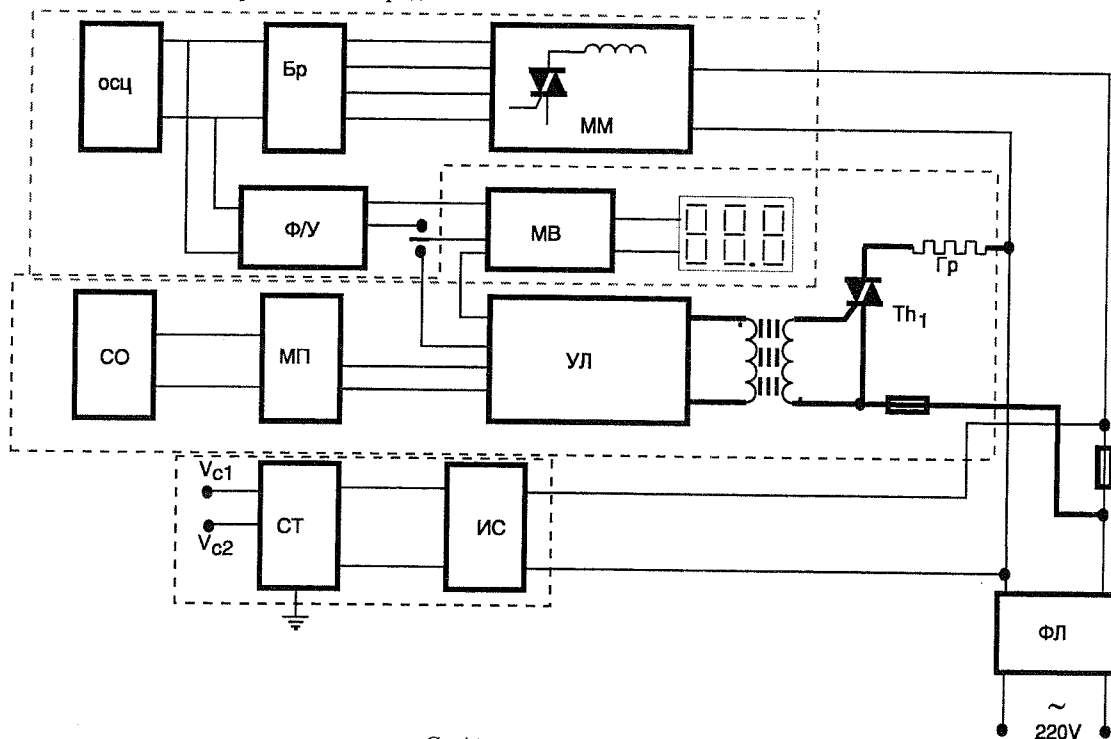
Други начин добијања обртног магнетног поља може се реализовати слично описаном начину с том разликом да се због напајања из извора истосмјерне струје, као прекидачки елемент користи транзистор.

Број прекидачких елемената (и завојница) одређује квалитет обртног магнетног поља, што нарочито долази до изражаја при мањим брзинама када је инерција мања па је потребан већи магнетни момент за извршење истог рада. Због тога

број преки- дачких елемената треба да буде најмање четири. Ако квалитет поља није довољно добар побољшање се може постићи повећањем броја прекидачких елемената.

### 3. ПРИМЈЕР РЕАЛИЗАЦИЈЕ И ПРИМЈЕНЕ ОБРТНОГ МАГНЕТНОГ ПОЉА

Користећи претходно објашњене принципе реализације обртног магнетног поља добијена је магнетна мјешалица која је нашла примјену у анализи течних супстанци различитих густина, како у хемијским тако и медицинским лабораторијама. Полазећи од постављених технолошких захтјева да уређај треба да посједује могућност подешавања температуре испитиване супстанце, блок шема која је приказана на слици 1 прилагођена је и приказана на слици 4. Рад уређаја се одвија на тај начин да се у чашу са испитиваном течносту стави стални магнет. Мрежни прекидач и потенциометар за регулацију броја обртаја сталног магнета су постављени на исту осовину, тако да је по укључивању уређаја фреквенција синхро-импулса, односно брзина магнетног поља најнижа. Овакав начин конструкције омогућио је да се изврши почетна синхронизација између поља и сталног магнета ( онемогућено је да се стални маг-



Сл.4.Блок шема магнетне мјешалице

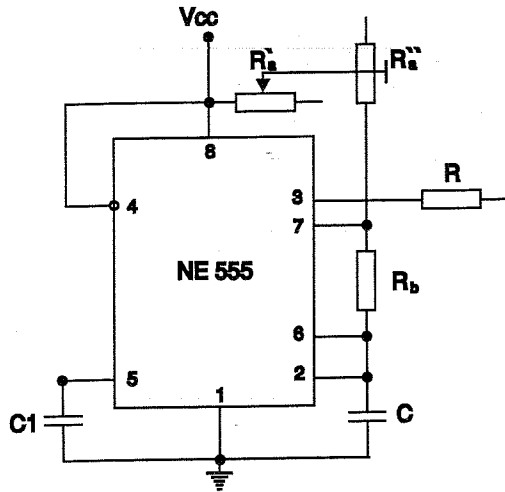
ОСЦ - осцилатор ; БР - бројач ; Ф/У - фреквентно напонски конвертор ; ММ - мрежа за добијање магнетног поља ; МВ - милливолтметар ; СО - сонда ; МП - мијерни појачавач ; УЛ - управљачка логика ; СТ - стабилизатори ; ИС - исправљач ; ФЛ - пасивни филтар

нет помјери из центра чаше ) а уједно је спријечено просипање испитиване течности. Чаша и магнет налазе се на грејној плочи, која мора бити од немагнетног материјала, изнад завојница.

У завојницама се на већ описани начин ствара обртно магнетно поље које својим силама дјелује на стални магнет који ротира и мјеша узорак. Температура грејне плоче је регулисана помоћу прецизног пропорционалног регулатора. Брзина окретања сталног магнета ( брзина мијешања ) односно температура течности се приказује на дисплеју пребацавањем прекидача.

### 4. ОСНОВНИ СКЛОПОВИ

За добијање синхро-импулса као осцилатор користи се тајмер NE555 који ради у астабилном режиму и коме је фреквенција осциловања одређена помоћу RC константе, слика 5. Помоћу потенциометра фреквенција осцилатора може се мијењати у опсегу од 1.5 kHz до 5.3 kHz. Избор отпорника је такав да је вријеме логичке јединице на излазу из осцилатора (T1) много веће од времена логичке нуле (T2) односно да је период синхро-импулса приближно једнак трајању високог логичког нивоа (  $T \approx T1$  ), [1].



Сл.5.Осцилатор.

$$T_1 = 0.693(R_a + R_b)C$$

$$T_2 = 0.693R_b C$$

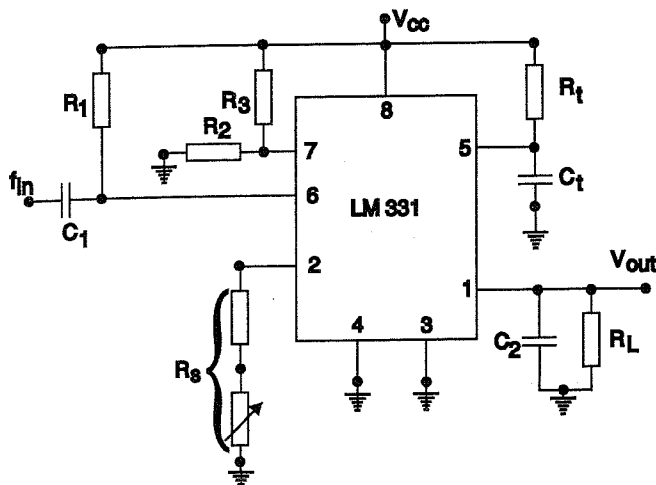
$$T = T_1 + T_2$$

$$R_a = R_{a \text{ жж}} + R_{a \text{ жж}}$$

Овај сигнал се даље преко отпорника води на бинарни бројач модула N=7 и на прецизни фреквентно-напонски конвертор који је реализован помоћу интегралног кола LM331, слика 6. На излазу фреквентно-напонског конвертора напон се мијења према следећој једначини

$$V_{out} = 2.09 f_{in} * \frac{R_L(R_f C_f)}{R_S}$$

слика 6, и према [2] захтијева се да се употребљавају компоненте са минималним температурним коефицијентом. На основу претходне једначине, напон на излазу фреквентно-напонског конвертора мијења се у опсегу од 1.5 V до 5.3 V. Овај напон се води на склоп за постизање пропорционалности.

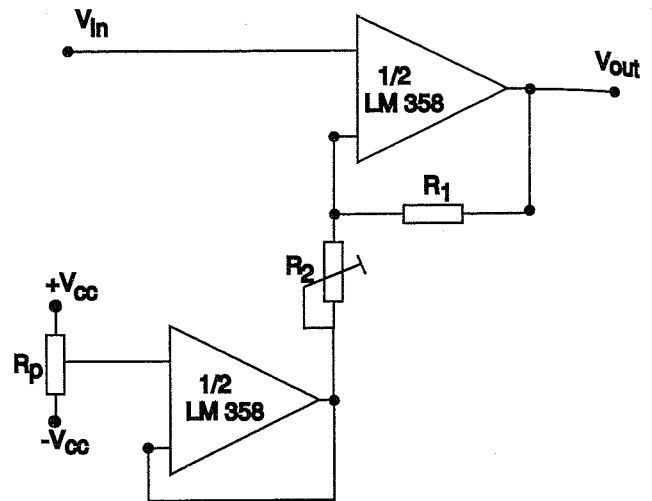


Сл.6. Фреквентно напонски конвертор, 10 kHz пуна скала, ± 0.06% нелинеарности.

Пропорционалност се постиже помоћу једног интегралног кола са два операциона појачавача (LM 358), слика 7, на чијем се излазу напон мијења према једначини

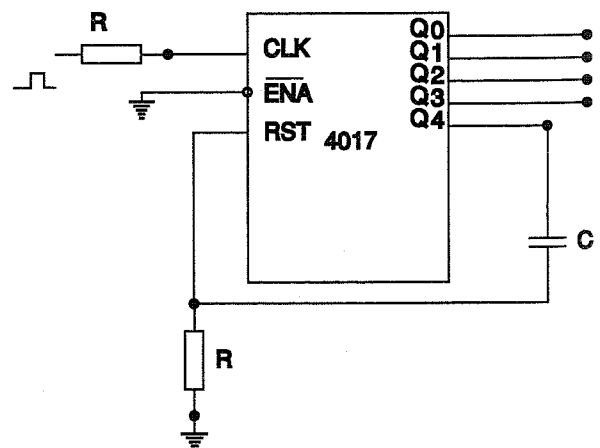
$$V_{out} = kV_{in} \pm k_1 V_{CC}$$

гдје је  $V_{CC}$  напон напајања а константе  $k$  и  $k_1$  су одређене односом отпорника.



Сл.7.Напонски помјерач.

Са излаза овог подскопа сигнал, који је пропорционалан брзини окретања сталног магнета, преноси се на улаз аналогно-дигиталног конвертора, који је саставни дио регулатора температуре, и даље на подскоп за приказивање. Пошто се у склопу температурног регулатора налази А/D конвертор и дисплеј а захтијевано је да је могуће приказати и брзину обртног магнетног поља на истом дисплеју, да би се то постигло фреквенција осцилатора је повећана за 128 ( $2^7$ ) пута да би се карактеристика фреквентно напонског конвертора поставила у средње подручје гдје је линеарност највећа и износи ±0.01%, односно ±0.06%, зависно од компромиса између захтијеване линеарности и сложености конвертора. Са друге стране синхро-сигнал се дијели у бинарном бројачу тако да се на излазу бројача добија сигнал фреквенције у опсегу од 12 Hz до 41 Hz. Тај сигнал се води на CLK улаз Џонсоновог бројач модула N=4. Џонсонов бројач генерише правоугаоне импулсе фреквенције од 3 Hz до 10.25 Hz.



Сл.8.Џонсонов бројач модула четири.

Као Џонсонов бројач употребљено је коло CD 4017A, слика 8, које се састоји од петостепеног Џонсоновог бројача и излазног декадног декодера који Џонсонов бинарни код претвара у декадни. Када се заврши генерисање једног циклуса од четири импулса пети импулс се преко диференцијатора води на RESET улаз Џонсоновог бројача. Тај

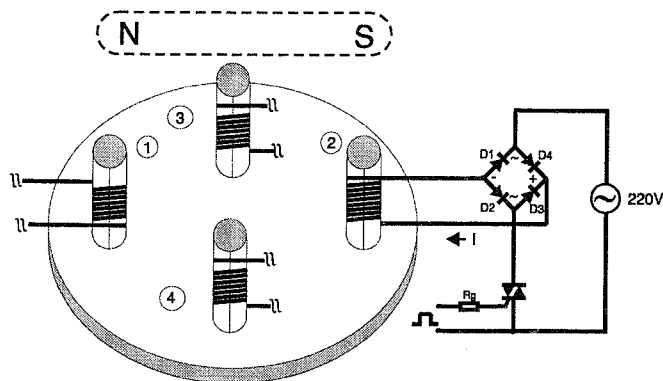
краткотрајни импулс чије је трајање  $220 \mu s$ , ресетује бројач, односно поставља га у почетно стање. Излази бројача ( $Q_0, \dots, Q_3$ ) преко отпорника побуђују гејтове тријака, односно вријеме за које су тријаци отворени зависи од фреквенције импулса на излазима Џонсоновог бројача.

Тријаци се отварају сваких  $0.3 s$ , односно минимално сваких  $0.1 s$  и при томе тријаци су отворени максимално  $0.075 s$ , односно минимално  $0.04 s$ , респективно.

За добијање обртног магнетног поља користе се четири тријака, који се побуђују са излаза Џонсоновог бројача, четири Грецова споја и четири завојнице које се састоје свака од двије мање завојнице спојене у опозицију и постављене на језгра од меког жељеза која се налазе на супротним странама магнетног кола (користи се укупно осам завојница).

Ако се усвоји да је положај сталног магнета такав да је његов N пол изнад стубића 1 (који је од меког жељеза) а S пол изнад стубића 2 до појаве ротације магнета долази на следећи начин:

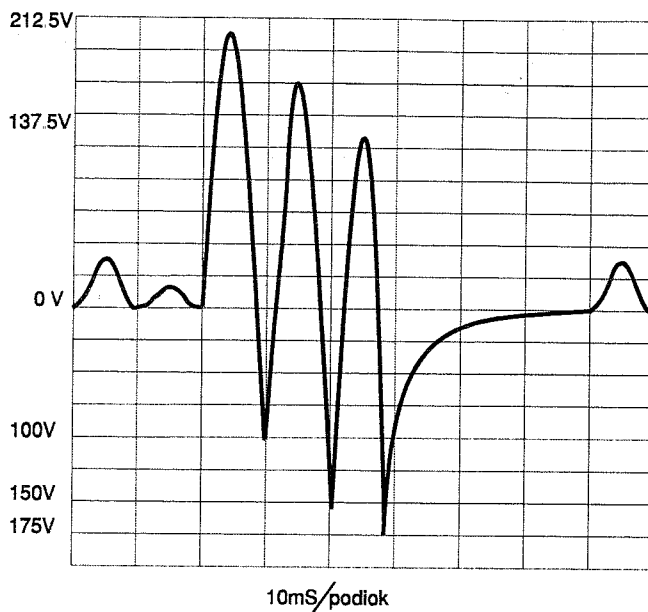
За вријеме позитивне полупериоде струјно коло ће се затворити (слика 9) преко диоде D4, завојница L, диоде D2 и тријака. За вријеме негативне полупериоде наизмјеничног напона струјни круг се затвара преко тријака, диоде D3, завојница и диоде D1. Струја I се дијели на струје кроз завојнице које се налазе на супротним стубићима.



Сл.9. Механички распоред језгара и завојница магнетне мјешалице.

Те струје узрокују таква магнетна поља која дјелују на стални магнет одбојним силама таквог смијера да је укупни моменат двоструко већи. Смијер силе која дјелује на магнет је такав да ће помјерити магнет према стубићу 3, односно после завршетка једног циклуса магнет ће се наћи у почетном положају. Уколико је положај сталног магнета такав да се његови полови налазе између два стубића у току неколико првих синхро-импулса доћи ће до синхронизације, па се рад наставља на већ претходно описани начин. Улога стубића који су од меког жељеза је да се преко њих затвори магнетно коло, односно да изврше уобличавање магнетног поља. Пошто су стубићи направљени од пуног материјала, због вртложних струја које се у њима јављају долази до значајних Џулових губитака. Утицај ових губитака на остале електро-нске компоненте може се смањити правилном механичком конструкцијом.

На слици 10 приказана је промјена напона на једној од завојница електромагнета након тренутка отварања одговарајућег тријака.



Сл.10. Напон на једној од завојница при максималној брзини обртног магнетног поља.

Напајање електронских компоненти врши се из стабилног извора реализованог помоћу интегрисаних стабилизатора серије 78XX.

За елиминисање сметњи које настају као посљедица импулсног начина рада прекидачких елемената користе се блокирајући кондензатори, односно пасивни филтар.

Као температурни регулатор употребљен је прецизни пропорционални терморегулатор, који се налази у производном програму д-д Медицина електроника Бањалука, [3].

## 5. ЗАКЉУЧАК

Обртно магнетно поље које се добија помоћу полифазних струја је континуирано и има стално исту јачину. Описани начин реализације обртног магнетног поља није идеалан из разлога што постоје скокови изазвани наизмјеничним отварањем прекидачких елемената (није континуирано) и није стално исте јачине. Овим рјешењем настојало се реализовати што једноставније обртно магнетно поље које задовољава постављене захтјеве а да се при томе избјегне кориштење полифазних претварача.

Добре стране овог рјешења су једноставност, прецизност и модуларност. Модуларност овог рјешења омогућује једноставну доградњу ако се захтијева квалитетније поље.

У случају реализације мјешалица са јачим пољима неопходно је пуна језгра замијенити пакетима изолованих лимова ради смањења губитака у њима.

Уређај се показао као веома поуздан и у отежаним условима. Испитивања су показала да је тачност

температурне регулације у границама  $\pm 0,2 \%$ , док тачност показивања броја окретаја практично зависи од стабилности фреквенције осцилатора.

## ЛИТЕРАТУРА

- [1] "Linear Application Specific IC's Databook", Special Functions, pp 64-71, National Semiconductor, 1993.
- [2] "National Data Acquisition Databook", Analog-to-Digital Converters, pp 690-701, National Semiconductor 1995.

[3] A. Ilišković , M. Sulejmanpašić, "PRECIZNI REGULATOR TEMPERATURE" , Zbornik radova JUREMA 35 (1990), 1. Svezak str. 131 do 134 , Zagreb 1990.

**Abstract** - This paper describes two uncommon ways in making of rotary magnetic fields. Since this magnetic field can be caused by either single phase alternative current or direct current the way of making them is uncommon. The first part of the paper describes theoretical principle of magnetic field making, however, in the another part an applying of rotary magnetic field is described. The known way of

magnetic field making was used to make magnetic mixer ( either with or without heating of tested samples ) according to Medical electronics production programme. The last part describes in details the basic part of device as its mode of function.

#### FORMING OF ROTARY MAGNETIC FIELD

DRAŠKO JAGODIĆ  
ALEKSANDAR ILIŠKOVIĆ

## SISTEM UPRAVLJANJA KOMORNOM PEĆI

Milorad Božić, Petar Marić, Jasmin Igić, *Elektrotehnički fakultet u Banjoj Luci*  
 Dragoja Mijić, *Elker Ljubija*

**Sadržaj-** Sistem automatskog upravljanja procesom pečenja keramičkih proizvoda u komornoj peći, opisan u ovom radu je realizovan na bazi personalnog računara (PC). Date su neke specifičnosti ugrađenog ulazno/izlaznog interfejsa za računar i izvršenih modifikacija u postojećoj realizaciji. Izložen je algoritam upravljanja prema definisanom tehnološkom postupku pečenja za određenu grupu keramičkih proizvoda, a bez učešća operatora. Ilustrovane su mogućnosti vizualizacije stanja procesa pečenja na monitoru PC-a.

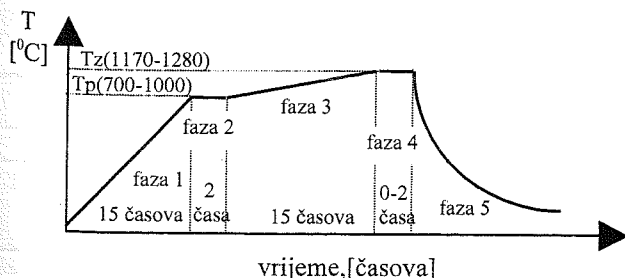
### 1. UVOD

Prilikom projektovanja novih sistema potrebno je, osim o procesu (objektu upravljanja), istovremeno voditi računa i o upravljanju istim [1]. Kod već postojećih procesa zbog povećanja efikasnosti uvode se novi sistemi upravljanja. Takođe, promjene kapaciteta proizvodnje iziskuje prilagođenje ili uvođenje novih upravljačkih sistema. U svakom slučaju ti novi sistemi trebaju biti zasnovani na rješenjima koja omogućavaju potrebnu fleksibilnost i/ili prilagodljivost novim zahtjevima. U današnje vrijeme primjene računarskih upravljačkih sistema u najvećem broju slučajeva obezbjeđuje najbolji odnos performanse/cijena kod upravljanja tehnološkim procesima [2]. Takvi sistemi omogućavaju i bolju identifikaciju procesa na bazi obrade mjernih podataka [3], a što je uslov za iznalaženje boljih upravljačkih strategija.

U ovom radu se izlaže implementacija sistema za upravljanje pečenjem keramičkih proizvoda u komornoj peći, koja je zbog smanjenog obima proizvodnje dobijena jednostavnim pregrađivanjem postojeće tunelske peći [4]. Data je struktura sistema, algoritam upravljanja i neke karakteristike interfejsa za upravljački računarski sistem.

### 2. KOMORNA PEĆ I TEHNIČKI ZAHTJEVI

Komorna peć je, zbog tehnološko-ekonomskih razloga korisnika "ELKER" Ljubija, realizovana pregrađivanjem postojeće tunelske peći "PRPak 65/50-4500ck(III)"-R. Končar. Peć ima oblik tunela zazidanog sa jedne strane, a sa druge se komora zatvara vratima. Na dnu peći nalaze se kolica koja su njezin sastavni dio. Kolica sa šaržom se na ulaznoj strani ručno uguravaju u peć. Pri ovom je temperatura peći na nivou spoljašnje vrijednosti. Zatvaranjem vrata počinje i proces zagrijavanja. Sl.1. ilustruje zahtjevani režim pečenja keramike. On se sastoji iz nekoliko faza.

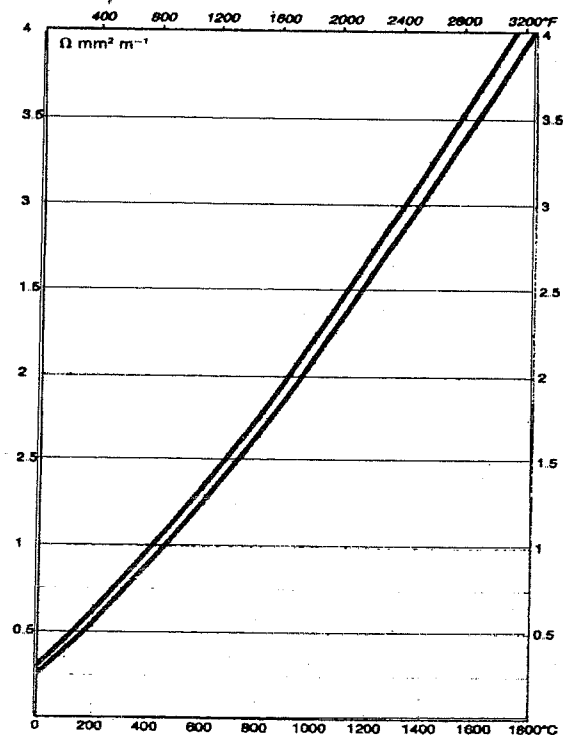


Sl.1. Zavisnost temperatura-vrijeme

U prvoj fazi neophodno je zagrijati šaržu peći do temperature predgrijavanja. Uzimajući u obzir da se proces zagrijavanja odvija od temperature okoline i da je vremenska konstanta peći velika, za dostizanje željene vrijednosti predgrijavanja je potrebno relativno dugo vrijeme (cca 15 časova). Zato je potrebno u ovoj fazi grijače opteretiti maksimalnom snagom (faza 1). Kada se dostigne željena temperatura predgrijavanja (700-1000°C) potrebno je ovu vrijednost održavati konstantnom izvjesno vrijeme (cca 2 časa). Održavanje konstantne vrijednosti se mora izvoditi automatski tako da temperatura bude u tehnološki zadatim granicama (odstupanje max.  $\pm 10^{\circ}\text{C}$ ) čitavo vrijeme predgrijavanja (faza 2). Nakon faze 2 potrebno je da temperatura poraste do vrijednosti koja odgovara žarenju (faza 3). Nakon dostizanja temperature žarenja (1170-1280°C) završava se faza 3, a počinje faza 4 - faza žarenja. Kao i u fazi 2 i u fazi žarenja je potrebno obezbijediti automatsko održavanje temperature na zadanom nivou ( $\pm 2^{\circ}\text{C}$ ). Trajanje ove faze može biti promjenljivo u zavisnosti od tipa šarže i treba da se nalazi u granicama do 2 časa. Faza 5 je faza hlađenja i ona se odvija bez prinudne cirkulacije vazduha, sa otvaranjem šibera nakon 2 časa prirodnog hlađenja.

Zbog promijenjenog režima rada peći, za grijanje komorne peći se koriste samo otporni grijači izrađeni od KANTHAL SUPER ST otporne žice (koji su predviđeni za zonu žarenja prolazne peći). Konstrukcije i električne karakteristike grijača date su u [4].

Sa stanovišta upravljanja snagom grijača posebno je značajno da njegova specifična otpornost naglo raste sa porastom temperature. Ovo je prikazano na sl.2.



Sl.2. Dijagram specifične otpornosti grijača

Za promjenu temperature od 0°C do 1700°C specifična otpornost se poveća približno osam puta. Iz tog razloga bi se pri konstantnom naponu napajanja grijača u toku rada struja grijača značajno smanjila. Zato bi grijač dalje radio sa smanjenom snagom pa bi dalji porast temperature bio nedopustivo spor. Iz tih razloga se za napajanje grijača mora koristiti izvor sa više naponskih nivoa. U procesu grijanja peći, u zavisnosti od efektivne vrijednosti struje grijača se vrši prebacivanje na sljedeći viši naponski nivo.

Napajanje grijača se obavlja pomoću primarno prespojivog transformatora koji omogućava regulaciju temperature (odnosno snage) grijača promjenom napona na grijaču. Promjena napona se vrši samo u beznaponskom stanju, što znači da prije promjene izlaznog napona treba isključiti odgovarajući transformator. Regulacija se prethodno vršila ručno i to na svakoj fazi mrežnog napona posebno. Svaka faza ima sedam izvoda. Prespajanje se vršilo pomoću plošnatog bakra, priključenog na odgovarajuće izvode primara.

Transformator ima sljedeće karakteristike:

- Nominalna snaga 80kVA
- Nominalni primarni napon 380V
- Nominalni sekundarni naponi (transformator je primarno prespojiv): 21V;33V;45V;57V;69V;74V;81V;93V;105V

Kod postojećeg rješenja mjerenja struja po fazama se vrše pomoću strujnih mjernih transformatora prenosnog odnosa 300/5 i odgovarajućih ampermetara mjernog opsega 0-300A.

Senzori za mjerenje temperature peći su termoparovi tipa PtRh-Pt.

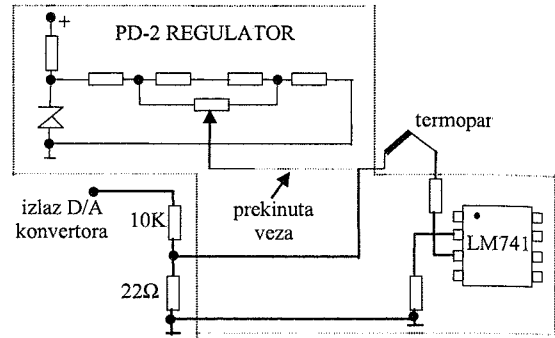
Regulacija temperature je izvedena pomoću ISKATERM 2K dvopoložajnog regulatora sa proporcionalno-diferencijalnim (u daljem tekstu PD-2) zakonom upravljanja. Regulator ima ugrađenu signalizaciju uključivanja sa indikatorom odstupanja temperature od željene vrijednosti. Željena temperatura se zadaje pomoću potenciometra na prednjoj ploči regulatora. Stvarna vrijednost temperature se mjeri pomoću termoelementa. Područje regulacije temperature je od 0°C do 1600°C, a maksimalno dozvoljeno odstupanje je 1,5%. Napon napajanja regulatora je 220V ±10%, 50Hz. U skladu sa zahtijevanom i stvarnom temperaturom, a prema naprijed pomenutom zakonu regulacije regulator uključuje i isključuje izvor za napajanje grijača preko kontaktera.

### 3. STRUKTURA SISTEMA I ALGORITAM UPRAVLJANJA

Zbog promjene načina rada peći bile su neophodne promjene u pristupu regulacije temperature. Za svaki ciklus pečenja temperatura peći treba da se povećava od nivoa koji odgovara okolini do vrijednosti koje su adekvatne fazama predgrijavanja i žarenja. Zato je od interesa da se ovaj proces vodi automatski. Kod sistema za automatsko upravljanje promjenom temperature po željenom (zadatom) zakonu, treba prije svega da se vodi računa o maksimalnoj struji grijača. Potrebno je stalno registrovati struju grijača i tek kad ona padne ispod zadatog praga (270A) automatski uključivati sljedeći viši izvod transformatora. Ovaj postupak se provodi sve do trenutka dok temperatura peći ne dostigne vrijednost koja odgovara fazi predgrijavanja. Tada se upravljanje prenosi na regulator temperature PD-2 i u ovoj fazi (faza 2) se ostaje na zatečenom izvodu transformatora bez obzira na

struju grijača. Odgovarajućim naponskim signalom se regulatoru zadaje željena temperatura predgrijavnja.

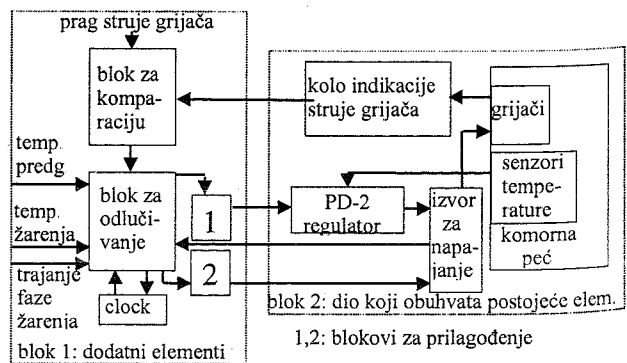
U cilju potpune automatizacije rada komorne peći izvršena je jednostavna modifikacija PD-2 regulatora, tako da se željena vrijednost temperature koju je potrebno održavati zadaje pomoću računara preko D/A konvertora, a ne ručno pomoću potenciometra sl.3. Pored automatizacije na ovaj način je povećana tačnost zadavanja željene temperature. U ovom slučaju dobijena je mogućnost zadavanja temperature sa tačnošću od 0.22°C.



Sl.3. Zadavanje temperature regulatoru

Trajanje procesa predgrijavanja (faza 2 sa sl.1.) je dva časa, pa je neophodno imati generator vremenskih impulsa koji će po isteku tog vremena signalizovati završetak ove faze. Nakon generisanja ovog impulsa upravljanje temperaturom se izvodi slično kao u fazi 1. Ovdje se ponovo mjeri struja grijača i kada ona padne ispod 270A, uključuje se sljedeći viši izvod transformatora. Ovo se provodi sve dok temperatura ne dostigne zahtjevanu vrijednost koja odgovara fazi žarenja, koja se zadaje odgovarajućim naponskim signalom. U tom trenutku se upravljanje prenosi na PD-2 regulator. Potrebno je da se u zavisnosti od vrste šarže, može mijenjati zadata temperatura žarenja, kao i da se po potrebi može mijenjati trajanje ciklusa žarenja. Zato se od sklopa za mjerenje vremena zahtijeva da se po potrebi može mijenjati vrijeme potrebno za generisanje signala koji signalizira završetak faze žarenja. Nakon generisanja ovog signala počinje faza hlađenja, pa je u tom trenutku potrebno automatski isključiti sve grijače. Predviđeno je da nema prinudnog hlađenja šarže, pa je ovim proces automatskog upravljanja temperaturom komorne peći završen.

Napred navedeni postupak automatskog upravljanja temperaturom je realizovan sistemom čija je blok šema upravljanja prikazana na sl.4.

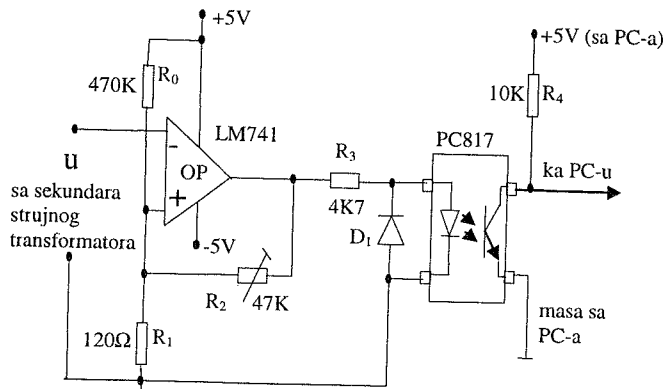


Sl.4. Principijelna blok šema upravljanja



Ona se globalno može podijeliti u dva bloka. Blok 1 obuhvata dodatne elemente koji su neophodni za realizaciju novog rješenja automatskog upravljanja temperaturom peći koje zadovoljava promijenjene tehničke zahtjeve. Blok 2 obuhvata elemente koji su sadržani u postojećem rješenju i mogu se uključiti u modifikovani sistem upravljanja. Neki elementi iz bloka 2 su iskorišteni bez ikakvih modifikacija, a za druge je bilo potrebno izvršiti određene modifikacije.

Pošto je u hladnom stanju otpornost grijača mala, napon grijača je potrebno postepeno povećavati u zavisnosti od vrijednosti struje kroz grijač. To znači da je potrebno detektovati nivo amplitude struje grijača kada je dozvoljeno povećati napon na grijaču, tj. kada se smije uključiti naredni izvod transformatora. U tu svrhu je predložen sklop prikazan na sl.5 :

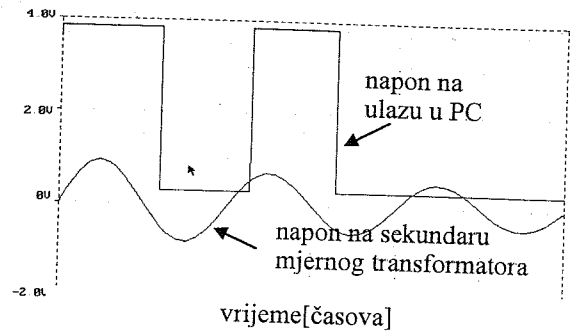


Sl.5. Blok za detekciju nivoa amplitude struje grijača

Pošto je otpornost sekundarnog kola strujnog mjernog transformatora mala pad napona na ovom dijelu je takodje mali, te je u svrhu detekcije nivo tako maloga napona upotrebljen Šmitov triger (ŠT) realizovan pomoću operacionog pojačavača LM741. Dok je napon na sek. transformatora (tj. struja kroz grijač) iznad određene granice dolazi do stalnih promjena stanja izlaza ŠT., te računar očitava povremeno i logičke jedinice što ukazuje da se još ne smije uključiti naredni izvod transformatora. Kod ŠT. je moguće mijenjati pragove promjenom vrijednosti trimera otpornika  $R_2$ . Otpornikom  $R_0$  se pomijera centar histerezisa ŠT. u desno, tako da je njegov izlaz sigurno na visokom nivou kada je nivo napona sekundara mjernog transformatora ispod usvojene granice. To znači da će računar u tom slučaju stalno očitavati na svom ulazu logičku nulu, te je tada dozvoljeno uključiti naredni izvod transformatora. Otpornikom  $R_3$  se ograničava struju kroz svijetleću diodu optoelektričnog veznog elementa PC817 kada je u provodnom stanju, a dioda  $D_1$  ograničava inverzni napon na svijetlećoj diodi kada je izlaz ŠT. nizak. PC817 se koristi za galvansko razdvajanje ulaznog kola računara i kola sekundara strujnog mjernog transformatora.

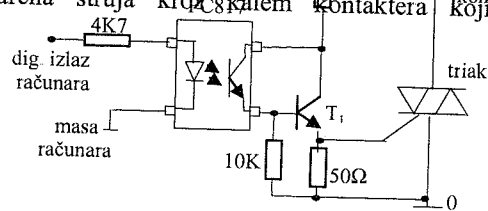
Na sl.6. su prikazani ulazni napon (napon na sekundaru strujnog mjernog transformatora) i napon koji se vodi na ulazno kolo računara sa koje je vidljiv način funkcionisanja predloženog kola.

Uključivanje pojedinih izvoda transformatora se vrši preko odgovarajućih kontaktera. Jedan kanal interfejsa između digitalnih izlaza računara i kontaktera prikazan je na sl.7.



Sl.6. Ulaz i izlaz bloka za detekciju nivoa amplitude struje grijača

Kada je digitalni izlaz računara za određeni kontakt na visokom logičkom nivou u izlazu  $T_1$  je u provodnom stanju i trijak je stalno uključuje. Na taj način je ostvarena struja kroz skalem kontaktera koji uključuje



Sl.7. Kanal interfejsa za uključenje kontaktera preko dig. izl. računara

odgovarajući izvod transformatora.

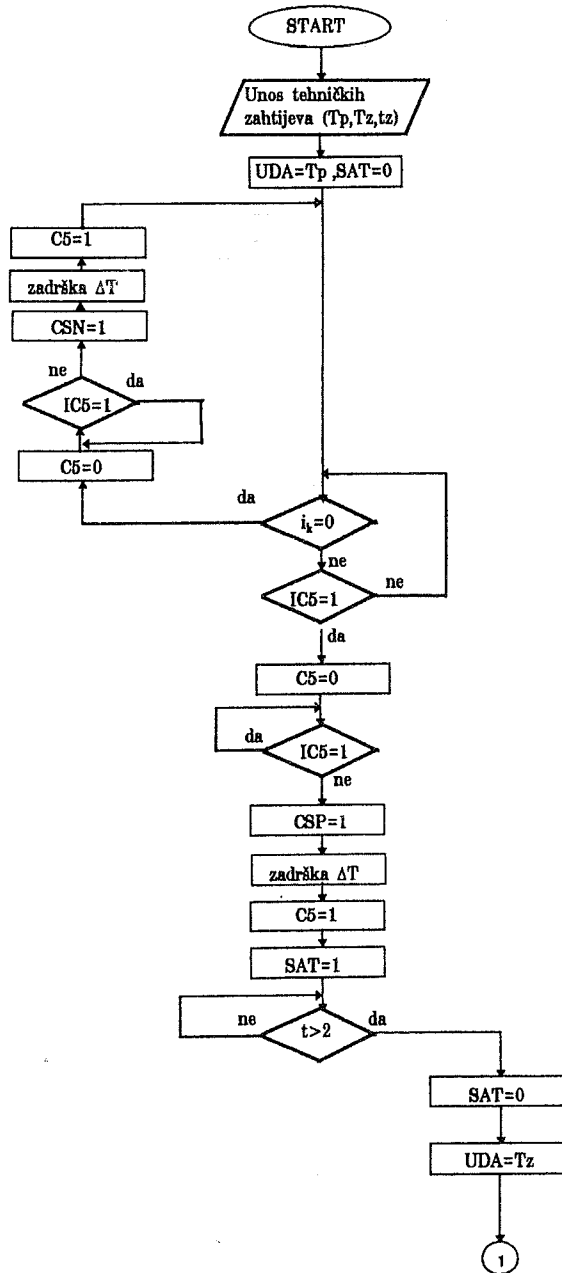
Sat realnog vremena na osnovu kojeg se određuje kraj faze predgrijavanja i faze žarenja je ostvaren programski u okviru upravljačkog algoritma.

Algoritam upravljanja je dat blok šemom na sl. 8. Šema je dovoljno detaljna da se na osnovu nje može direktno izvršiti programiranje bloka za odlučivanje. Pri svakom startovanju upravljanja mora se izvršiti unos osnovnih tehničkih zahtjeva. Predko D/A konvertora se na ulazu PD2 regulatora postavlja zahtijevana temperatura predgrijavanja. U fazi 1 se stalno prati izlaz kola za detekciju nivoa amplitude struje grijača i PD2 regulatora. Kada amplituda struje grijača padne ispod 270A, automatski se uključuje sljedeći izvod transformatora koji odgovara višem naponskom nivou na sekundaru. U trenutku kada PD2 regulator isključi grijač to znači da je temperatura peći dostigla zadanu temperaturu predgrijavanja i prelazi se u fazu 2. U mjerac vremena se upisuje zadanu vrijeme predgrijavanja i startuje mjerac vremena. Pošto PD2 regulator na osnovu signala sa D/A konvertora (zadana temperatura predgrijavanja) i sa termopara (trenutna temperatura) automatski održava temperaturu na zadanom nivou, upravljački blok samo testira da li su protekla 2 časa od startovanja mjereča vremena. Ako je ovaj uslov ispunjen prelazi se u fazu 3. Isključuje se mjerac vremena i predko D/A konvertora na ulazu PD2 regulatora postavlja zahtijevana temperatura žarenja. Ponovo se prati izlaz kola za detekciju nivoa amplitude struje grijača i PD2 regulatora. Kada amplituda struje grijača padne ispod 270A, automatski se uključuje sljedeći izvod transformatora koji odgovara višem naponskom nivou na sekundaru. Kada PD2 regulator isključi grijač to znači da je temperatura peći dostigla zadanu temperaturu žarenja i prelazi se u fazu žarenja. U mjerac

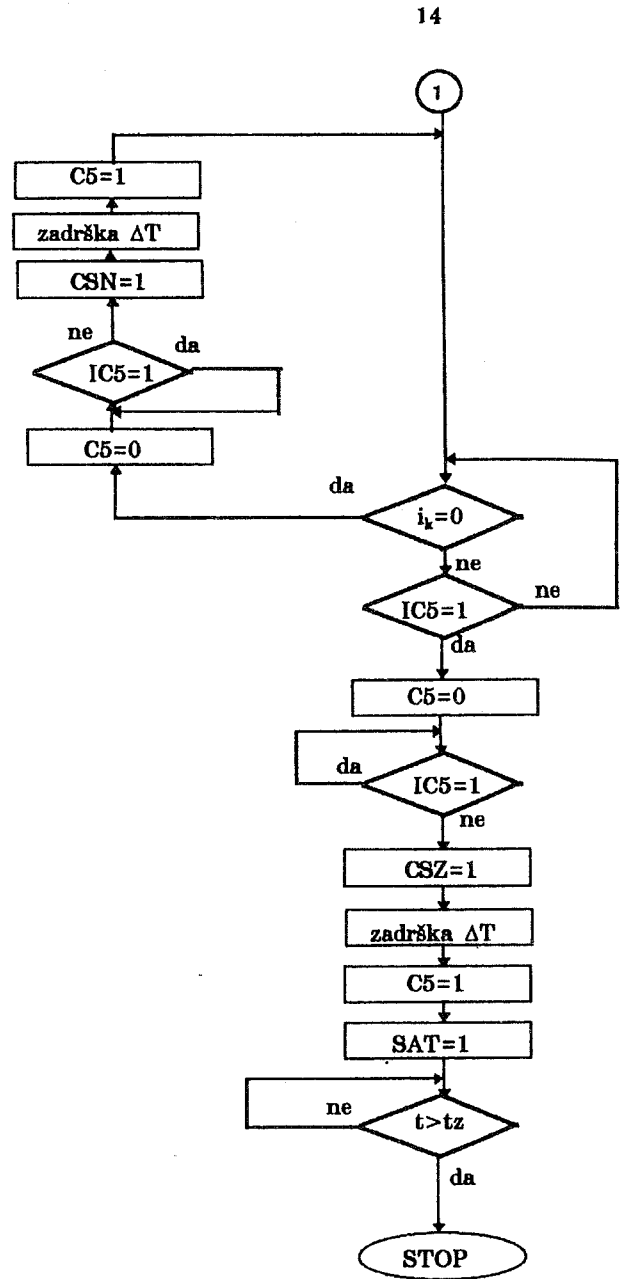
vremena se upisuje zadano vrijeme žarenja i startuje mjerac vremena od nule. Dalje PD2 regulator održava temperaturu na zadanom nivou. Nakon isteka vremena žarenja se isključuju grijači i time je jedan ciklus pečenja završen.

Dati algoritam daje samo osnovnu koncepciju upravljanja. Detalji vezani za realizaciju algoritma na

konkretnom PC-u (uz vizuelno prikazivanje stanja procesa na monitoru i automatsko nastavljavanje procesa u slučaju prekida napajanja električnom energije) se neće posebno navoditi. Na sl.9. je dat prikaz stanja procesa na monitoru u fazi predgrijavanja i uključivanjem izvodu transformatora.

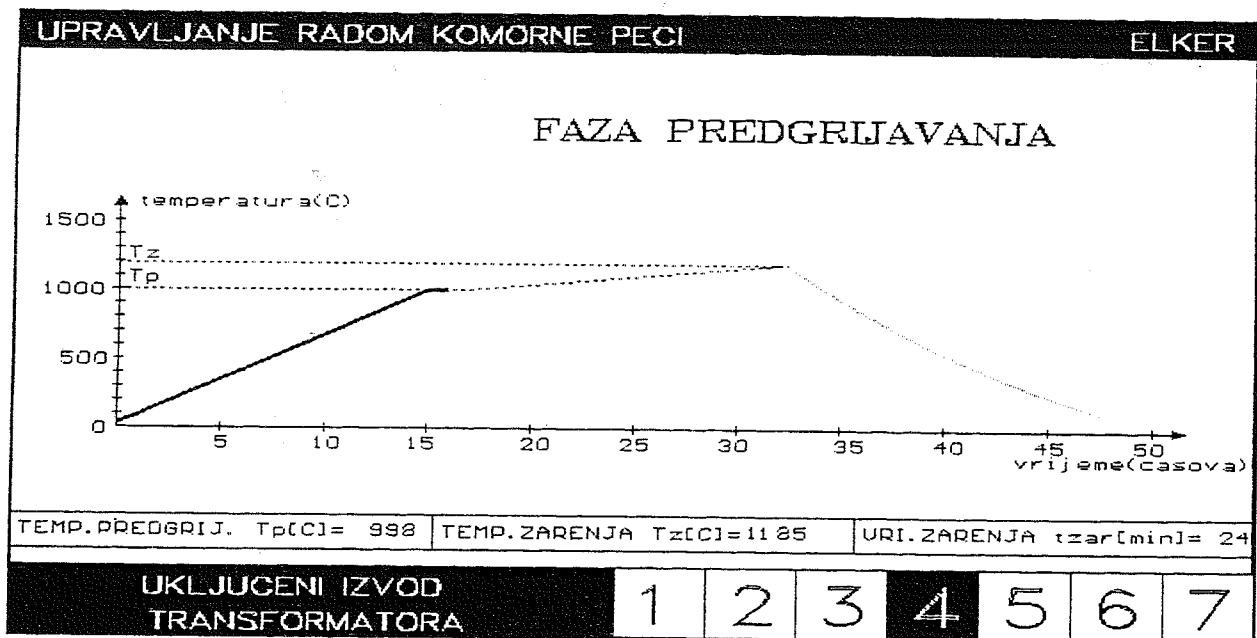


$T_p$ -temperatura predgrijavanja,  
 $T_z$ -temperatura žarenja,  
 $t_z$ -vrijeme žarenja,  
 $IC5$ -indikator uključivanja transformatora na mrežu,  
 $C5=1$  uključuje pobudni namotaj kontaktera  $C5$ ,  
 $C5=0$  isključuje pobudni namotaj kontaktera  $C5$ ,  
 $SAT=1$  startovan mjerac vremena,  
 $SAT=0$  isključen mjerac vremena,  
 $t$ -stanje mjerača vremena,  
 $\Delta T$ -vrijeme zadržke potrebno za isključenje kontaktera,



$CSN=1$  uključuje kontaktera narednog izvoda,  
 $CSP=1$  uključuje odgovarajućeg kontaktera faze predgrijavanja,  
 $CSZ=1$  uključuje odgovarajućeg kontaktera faze žarenja,  
 $UDA$ -izlaz D/A konvertora postavi na naznačenu vrijednost,  
 $i_k$ -izlazni signal bloka za komparaciju ( $i_k=0$  struja grijača ispod zadatog nivoa).

Sl.8. Princip rada bloka za odlučivanje i popis oznaka



Sl.9. Prikaz stanja procesa u fazi predgrijavanja na monitoru računara

Na donjem dijelu monitora je vidno istaknuto preko kojeg izvoda transformatora se vrši napajanje grijača. Takođe su ispisane zadane vrijednosti temperature predgrijavanja, temperature žarenja i trajanje faze žarenja. U centralnom dijelu monitora je prikazan dijagram zavisnosti temperatura-vrijeme. Punom podebljanom linijom su označene faze procesa koje su izvršene, a isprekidanom faze koje tek predstoje.

#### 4. ZAKLJUČAK

U radu je opisan sistem automatskog upravljanja procesom pečenja keramičkih proizvoda u peći koja je sa tunelske prerađena na komornu strukturu. Svi tehnički zahtjevi definisani za postupak pečenja se održavaju automatski. Ovo je značajno sa stanovišta obezbeđivanja konstantnog kvaliteta dobijenih proizvoda. Takođe, pošto se radi o kontinualnom procesu koji traje više od 30 časova, vrlo je važno da operator ne mora neprekidno pratiti proces. Postižu se uštede u potrošnji električne energije jer se sa na svaki naredni korak prelazi automatski. Vizuelno prikazivanje stanja procesa na monitoru PC-a omogućava da se pečenje uskladi sa svim ostalim fazama proizvodnje.

#### LITERATURA

[1] K.J. Åström, B. Wittemark, *Computer-Controlled System*, Prentice-Hall, 1990.

[2] A.S. Hauksdóttir, T. Söderström, Y.P. Thorfinnsson, A. Gestsson, "System Identification of A Three-Phase Submerged-Arc Ferrosilicon Furnace", *IEEE Trans. on Control System Technology*, vol. 3, No 4, pp.377-387, 1995.

[3] S.S. Stanković, R. Tomović, *Nelinearni sistemi automatskog upravljanja*, Zavod za udbenike i nastavna sredstva, Beograd, 1983.

[4] M.Božić, P. Marić, S. Krunic, D. Mijić, *Idejno rješenje automatske regulacije temperature komorne peći*, ETF Banjaluka, 1996.

**Abstract-** An automatic control system for the baking process of the ceramic products in the chamber furnace, described in this paper, is realized using personal computer (PC). Some characteristics of the built in input/output interface to the computer and performed modification in the existing implementation are given. A control algorithm, without operator intervention, corresponding to defined ceramic products baking technological procedure is exposed. The process baking state visualization possibilities on the PC monitor are depicted.

#### CHAMBER FURNACE CONTROL SYSTEM

M. Božić, P. Marić, J. Igić, D. Mijić

## MAŠINA ZA PAKOVANJE UPRAVLJANA PREKO MIKROKONTROLERA

Simo Zeljković, Miloš Živanov i Laslo Nadj, *Fakultet tehničkih nauka, Novi Sad, Jugoslavija*

Sadržaj - U radu je prikazan sistem upravljanja sa automatskom mašinom za pakovanje zrnastih materijala u kese. Mašina rešava složene mehaničke i električne probleme pakovanja zrnastih materijala. Izvršni organi su električne prirode. Upravljanje je ostvareno sa mikrokontrolerom. Prikazana su određena tehnička rešenja napravljena radi efikasnog upravljanja.

### 1. UVOD

Tokom 1994. i 1995. godine preduzeće "UNIPAK" je razvijalo automatsku mašinu za pakovanje zrnastih i sitnozrnastih proizvoda težine od 150g do 1kg u PVC vrećice. Inicijalni zahtev za projektovanje i izradu uređaja za upravljanje mašinom koji je opisan u okviru ovog rada potekao je od strane glavnog projektanta preduzeća "UNIPAK".

Polazni kriterijumi na osnovu kojih je obavljena detaljna specifikacija funkcija mašine, kao i postupak projektovanja i realizacije uređaja za upravljanje mašinom su:

jednostavan način rukovanja mašinom, pouzdanost u radu uređaja za upravljanje, prilagođenost rešenja potrebama održavanja i podešavanja mašine i minimalna cena uređaja za upravljanje.

Mašina je prvenstveno namenjena za pakovanje zrnastih, sitnozrnastih, nepraškastih i netekućih proizvoda u plastične vrećice. To mogu biti namirnice kao što su pasulj, pirinač, soja, kikiriki, šećer, razne semenke i dr. Minimalna težina pakovanja iznosi 150g, maksimalna 1kg, a broj pakovanja u minuti je od 10 do 15, u zavisnosti od vrste proizvoda i veličine pakovanja.

Na mašini možemo uočiti više funkcionalnih delova koji zajedno čine jednu celinu, pa tako razlikujemo: mehanizam za doziranje - dozator, mehanizam za izvlačenje folije i mehanizam za zavarivanje i odsecanje - makaze.

Detaljan opis rada mašine za pakovanje dat je u radu 1. U ovom radu biće posvećena pažnja električnim problemima rada ove mašine, upravljanju mašinom i posebnim rešenjima koja su primenjena.

### 2. PROJEKTOVANJE MAŠINE

Za efikasno projektovanje uređaja za upravljanje mašinom za pakovanje potrebno je sagledati sve zadatke kao što su: pogon radnih delova mašine, način zavarivanja PVC folije, senzore koji će biti upotrebljeni, sve potrebne komande, sve parametre koje treba podešavati da bi mašina ispravno radila i način podešavanja tih parametara. Osim toga pri projektovanju treba voditi računa o servisiranju i održavanju uređaja.

Usvojeno je da se pogon realizuje elektromotorima i to decentralizovano primenom posebnog motora za pogon svakog radnog dela pojedinačno. Izabrana su tri identična jednosmerna motora tipa Engel GNM 3150 sledećih karakteristika: radni napon 24V, nazivna snaga 70W, 4000 obrtaja u minuti, početni obrtni momenat 120Ncm, nazivni

obrotni momenat 16,70Ncm. Motori su proizvedeni i atestirani za neprekidan način rada. Uz motore se isporučuje pužni reduktor broja obrtaja čiji je odnos deljenja 30:1. Sa dodatim pužnim reduktorom motori imaju: početni obrtni momenat 700Ncm, nazivni obrtni momenat 300Ncm i 133 obrtaja u minuti.

Prenos obrtaja sa osovine reduktora motora na cilindar dozatora ostvaruje se kulisnim mehanizmom. Na ovaj način nema potrebe menjati smer obrtanja motora. Promena smera obrtanja dozatora je rešena primenom kulisnog mehanizma. Prenosni odnos sa osovine motora na cilindar dozatora je takav da za dva obrtaja osovine reduktora motora dozator napravi ceo ciklus. Ciklus rada dozatora je kad dozator iz referentnog položaja (otvor posude za doziranje okrenut prema košu) dođe u krajnji položaj (otvor posude za doziranje okrenut prema levku) i vrati se u referentni položaj. Dozator ima hod od 120° - lučno (poluciklus). Znači da je za obavljanje jednog celog ciklusa dozatora sa primenjenim motorom i reduktorom potrebno manje od jedne sekunde. U praksi je ovo vreme duže od dve sekunde zbog opterećenja dozatora.

Prenos sa osovine reduktora motora na radni deo makaza ostvaren je primenom ekscentra, pa je i u ovom slučaju nepotrebno menjati smer obrtanja motora. Motor se okreće u jednom smeru, a makaze se otvaraju i zatvaraju. Za jedan ciklus rada makaza osovinu reduktora motora napravi jedan ceo krug. Ciklus rada makaza je kad makaze iz referentnog položaja (otvorene makaze) dođu u krajnji položaj (zatvorene makaze) i vrate se u referentni položaj. Što znači da je vreme potrebno za obavljanje celog ciklusa rada makaza manje od pola sekunde. Međutim u praksi ono se kreće oko jedne sekunde ovisno o opterećenju.

Za konstruisani sistem zavarivanja PVC folije utvrđeno je eksperimentalno i na osnovu postojećih tehničkih rešenja da je potrebno dovesti 25W po centimetru dužine kantale trake u trajanju do 1 sekunde (u zavisnosti od debljine upotrebljene PVC folije) da bi se folija optimalno zavarila. Radni otpor primenjene kantale trake je oko 40 mΩ/cm, tako da je potreban strujni impuls od 25A. Za dužinu trake od 24cm potreban je naponski izvor od 24V. Pošto su ove veličine eksperimentalno određene (vreme i potrebna snaga), treba ostaviti operateru mogućnost podešavanja dužine zavarivanja da bi se dobilo optimalno zavarivanje PVC folije.

Predviđeno je da se detektuju krajnji položaji dozatora i mehanizma za zavarivanje i odsecanje folije. Informacije o položaju navedenih delova mašine dovoljne su za upravljanje. Za detekciju položaja dozatora (krajnjih položaja) koriste se rid releji tipa Hamlin59125-010.

Mehanizam za zavarivanje i odsecanje folije (makaze) ima takođe dva krajnja položaja. Referentni položaj u kome su makaze otvorene i položaj zatvorenih makaza. Za detekciju ovih položaja koriste se dva rid releja tipa Hamlin 59125-010.

Za izvlačenje folije neophodno je odrediti dužinu izvučene folije, pri čemu razlikujemo dva slučaja: ako

koristimo foliju na kojoj postoje markeri na fiksnim udaljenostima i ako koristimo foliju bez markera

U prvom slučaju za detekciju markera koristi se foto ćelija tipa Omron E3JM-DS70R4. Foto ćelija registruje marker na foliji.

U drugom slučaju predviđeno je da se za merenje dužine izvučene folije koristi ista foto ćelija i zupčanik koji obrće po jedan zubac za centimetar izvučene folije. Zupčanik je mehanički vezan sa gumenim valjcima. Foto ćelija registruje zupce. Tačnost detekcije je +/- 1cm.

### 2.1. Komande za upravljanje mašinom

Operater treba da ima mogućnost zadavanja komandi. Potrebne su sledeće komande: START-STOP, TESTIRANJE DOZIRANJA, TESTIRANJE DUŽINE FOLIJE, IZBOR FOLIJE, SVE-STOP.

START-STOP komanda treba da pokreće celu mašinu i da je zaustavlja uvek u referentnom položaju. Ova komanda se zadaje pomoću jednog tastera.

Zadavanjem komande za TESTIRANJE DOZIRANJA dozator treba da napravi jedan ceo ciklus i da se zaustavi u referentnom položaju. Predviđeno je da se ova komanda upotrebljava prilikom podešavanja težine pakovanja.

Slično komandi za testiranje dozatora, komanda za TESTIRANJE DUŽINE FOLIJE se upotrebljava prilikom podešavanja i testiranja dužine izvučene folije.

IZBOR FOLIJE je predviđen pomoću preklopnika. Ova komanda je neophodna jer postoje folije sa i bez markera na fiksnim udaljenostima.

Svaka mašina ili postrojenje poseduje SVE-STOP komandu. Pomoću ove komande se vrši zaustavljanje mašine ili postrojenja u slučaju opasnosti. SVE-STOP komanda zaustavlja mašinu u bilo kom položaju. SVE-STOP je jedna od najvažnijih komandi, jer može da spase ljudski život. U svakom trenutku mora postojati mogućnost da se aktivira ova komanda. Iz pomenutih razloga se uobičajenim elektronskim upravljačkim uređajima ne treba prepustiti SVE-STOP komanda.

### 2.2 Parametri i njihovo podešavanje

Postoji nekoliko parametara koje treba podešavati: trajanje strujnog impulsa za uzdužno zavarivanje, trajanje strujnog impulsa za poprečno zavarivanje i dužina vrećice. Ovi parametri treba da se jednostavno podešavaju pomoću tastature, a njihova vrednost da se očitava na displeju.

Obimi i koraci podešavanja trajanja strujnih impulsa za uzdužno i poprečno zavarivanje su: 10 do 99% maksimalnog trajanja strujnog impulsa, maksimalno trajanje strujnog impulsa je 1s, podešavanje se vrši u koracima od 1%.

Podešavanja trajanja strujnih impulsa za uzdužno i poprečno zavarivanje su nezavisna. Ova podešavanja mogu da se vrše pre pokretanja mašine i u toku njenog rada.

Dužina vrećice se podešava u obimu od 10cm do 40cm sa korakom od 1cm. Podešavanje dužine vrećice vrši se pre pokretanja mašine. U toku rada mašine ne sme se dozvoliti promena ovog parametra. Za promenu dužine potrebno je zaustaviti mašinu.

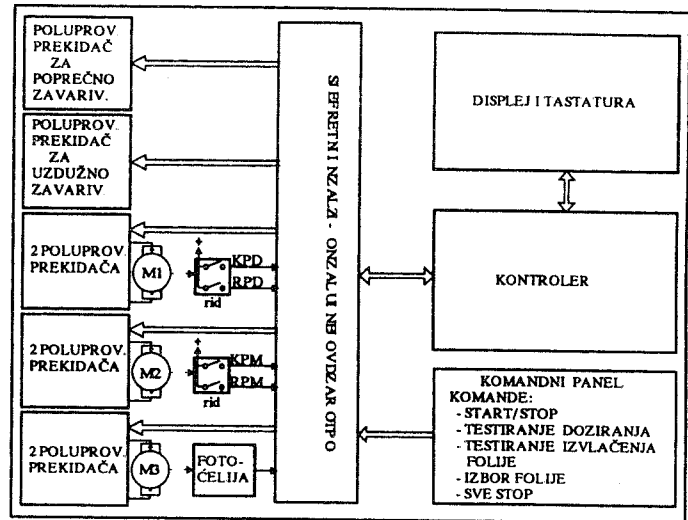
Predviđena su dva brojača koji broje pakovanja. Prvi služi za kontrolu broja pakovanja u jednoj smeni rada mašine i treba da ima mogućnost resetovanja. Kapacitet ovog brojača je 9999. Drugi brojač je kumulativni (broji ukupan

broj pakovanja zapakovanih na toj mašini od trenutka puštanja mašine u rad) i ne sme da ima mogućnost resetovanja. Kapacitet drugog brojača je 99999999. Nijedan od ova dva brojača ne sme da izgubi sadržaj pri nestanku napajanja, odnosno sadržaj brojača treba da bude trajan.

Mašina se nalazi u referentnom položaju kada je mehanizam za zavarivanje i odsecanje (makaze) otvoren i kada je otvor posude dozatora poklopljen sa otvorom koša za istresanje proizvoda. Da bi se mašina mogla pokrenuti makaze se moraju nalaziti u referentnom položaju, a dozator ne moramo.

### 3. ELEKTRIČNA I ELEKTRONSKA OPREMA

Blokshema uređaja za upravljanje mašinom prikazana je na slici 1. Centralni deo uređaja je kontroler. On preko optorazdvojenog ulazno-izlaznog interfejsa komunicira sa periferijama. Uređaj sadrži sledeće periferije: poluprovodnički prekidač za poprečno zavarivanje, poluprovodnički prekidač za uzdužno zavarivanje, šest identičnih poluprovodničkih prekidača za motore, komandni panel, dva rid releja za detekciju krajnjih položaja dozatora, dva rid releja za detekciju krajnjih položaja mehanizma za zavarivanje i odsecanje, fotoćeliju i displej i tastaturu.



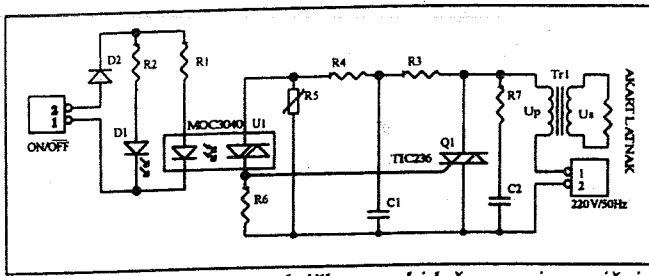
Sl. 1. Blok shema uređaja za upravljanje mašinom za pakovanje.

Na blok shemi možemo uočiti rid releje koji se koriste za detekciju krajnjih položaja dozatora i mehanizama za zavarivanje i odsecanje. Fotoćelija koja je prikazana na blok shemi koristi se za merenje dužine vrećice. Na komandnom panelu nalaze se tasteri i prekidači pomoću kojih operater zadaje komande. Svi tasteri i prekidači sa komandnog panela vezani su sa kontrolerom preko optorazdvojenog ulazno-izlaznog interfejsa.

#### 3.1 Poluprovodnički prekidači za kantal trake

Poluprovodnički prekidači za poprečno i uzdužno zavarivanje su identični, a konstruisani su za prekidanje naizmeničnog napona. Oni prekidaju napajanje kantal trakama. Shema prekidača za kantal trake prikazan je na slici 2. Poluprovodnički prekidač prekida napajanje primara transformatora, a na sekundar transformatora je vezana kantal traka. Kontrola prekidača vrši se pomoću ON/OFF ulaza jednosmernim naponom 0 ili 15V. Pri čemu napon 0V

isključuje prekidač, a napon 15V ga uključuje. Princip rada ovog prekidača detaljno je objašnjen u radu 1.



Sl.2 Shema poluprovodničkog prekidača za naizmenični napon.

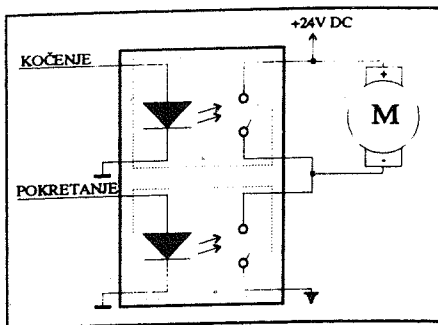
### 3.2 Jednosmerni elektronski prekidači za kantal trake

Na mašini postoje tri motora: M1 koji pokreće dozator, M2 koji pokreće mehanizam za izvlačenje folije i M3 koji pokreće mehanizam za zavarivanje i odsecanje. Za pokretanje i kočenje motora koristi se šest identičnih poluprovodničkih prekidača za jednosmerni napon, za svaki motor po dva. Jedan od ova dva prekidača prekida pobudni napon, a drugi kratko spaja namotaje rotora.

Upravljanje radom motora ostvaruje se dovođenjem ili ukidanjem jednosmernog pobudnog napona od 24V na namotaje rotora motora. Kočenje motora realizuje se ukidanjem pobudnog napona, a potom kratkim spajanjem namotaja rotora. Kočenje motora je potrebno zbog preciznosti zaustavljanja pokretnih delova mašine koje pokreću motori, naročito mehanizma za izvlačenje folije i mehanizma za doziranje. Pokazalo se da je za kočenje motora dovoljno kratko spojiti krajeve motora, što je i urađeno.

Spoj ova dva prekidača sa motorom prikazan je na slici 3. Gornji prekidač služi za kočenje motora i on je paralelno vezan sa motorom. Signalom KOČENJE kontroliše se ovaj prekidač. Donji prekidač je vezan redno sa motorom i služi za pogon istog. Signalom POKRETANJE kontroliše se ovaj prekidač.

Prekidači imaju sledeće karakteristike: maksimalni napon prekidanja 40VDC, maksimalna struja prekidanja 30 ADC, maksimalno opterećenje 75W, maksimalni otpor prekidača u uključenom stanju 0,04 Ω, upravljački napon 3,5 do 40VDC ili 3 do 30VAC, inimalna upravljačka struja 10mA



Sl.3 Način vezivanja motora i jednosmernih elektronskih prekidača.

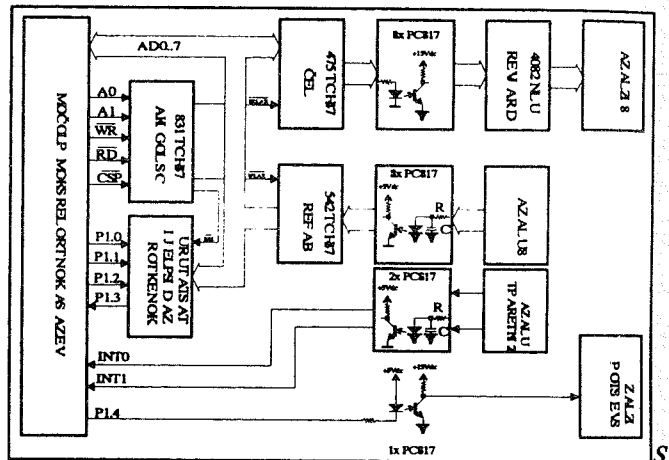
Umesto ovih prekidača mogli su biti upotrebljeni releji. Nisu upotrebljeni zbog velikog varničenja na njihovom kontaktima prilikom uključivanja i isključivanja vrlo čestih, a što bi u uslovima dugotrajnog rada mašine dovelo do uništenja releja i stvaralo smetnje ostaloj elektronici. Na tržištu postoje gotovi jednosmerni elektronski releji čija je cena visoka, te zbog toga nisu upotrebljeni. Prekidač je

mogao biti konstruisan i pomoću bipolarnih tranzistora, ali pošto je u tom slučaju disipacija snage veća, bili bi potrebni hladnjaci za tranzistore, a samim tim i dimenzije prekidača bile veće.

Detaljna šema i opis rada prekidača data je u radu 1. Kao prekidački element jednosmernog elektronskog prekidača sa slike 3 koristi se N-kanalni MOSFET BUZ11. Treba istaći da su primenjena interesantna rešenja ovog prekidača, koja su doprinela njegovoj jednostavnosti i ekonomičnosti.

### 3.3. Oporazdvojni ulazno-izlazni interfejs

Uloga oporazdvojenog ulazno-izlaznog interfejsa (u daljnjem tekstu UI interfejs) je galvansko razdvajanje svih periferija od kontrolera, od displeja i od tastature (sl.4). Kao element za razdvajanje upotrebljen je optokapler firme SHARP tipa PC817. Optokapleri se primenjuju za zaštitu upravljačkog uređaja od smetnji koje nastaju na vodovima za povezivanje senzora i izvršnih organa sa upravljačkim uređajem. Ove smetnje mogu da



l. 4. Blok shema oporazdvojenog ulazno-izlaznog interfejsa.

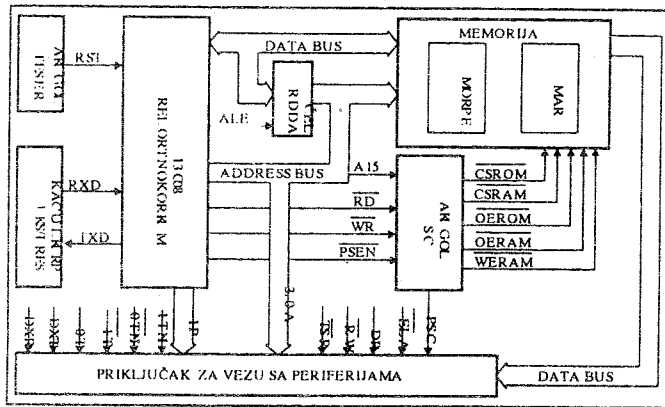
dovedu do pojave signala logičke jedinice ili nule na nekom od ulaza upravljačkog uređaja koje ne potiču od senzora. Optokapler štiti upravljački uređaj od naponskih špicova do 5000V. Osim optokaplera u svrhu eliminacije smetnji na ulazima su postavljene RC konstante čija je vremenska konstanta  $\tau = 5 \text{ ms}$ .

Veza UI interfejsa i kontrolerskog modula ostvarena je priključkom za vezu sa kontrolerskim modulom. Na UI interfejsu se nalazi i priključak za vezu sa displejom i tastaturom. Ovaj priključak nije optokaplerski razdvojen od kontrolera, već se signali sa kontrolera samo prosleđuju preko UI interfejsa. UI interfejs poseduje: osam univerzalnih izlaza, SVE-STOP izlaz, osam univerzalnih ulaza i dva interapt ulaza.

### 3.4. Kontrolerski modul

Centralni deo uređaja je kontrolerski modul. Ovaj modul je zasnovan na Intelovom mikrokontroleru 8031 i urađen je kao univerzalan, tako da ima primenu i u raznim drugim uređajima. Kontrolerski modul preko UI interfejsa upravlja radom mašine i ujedno vrši kontrolu njene ispravnosti. Osim toga on omogućava vezu operatera i mašine.

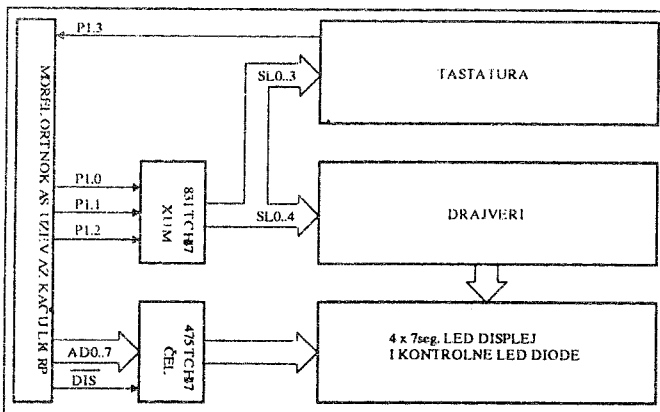
Osnovni blokovi kontrolerskog modula prikazani su na blok shemi na slici 5, a detaljne električne sheme date su u dodatku D [1]. Osnovni blokovi kontrolerskog modula su: mikrokontroler 80C31, adresni leč, CS logika, memorija, reset logika, serijski priključak i priključak za vezu sa periferijama.



Sl. 5. Blok shema kontrolerskog modula.

### 3.5 DISPLAY I TASTATURA

Funkcionalni blok dijagram prikazan je na slici 6, a detaljne električne sheme data su u dodatku D u radu 1..



Sl. 6. Funkcionalna blok shema displeja i tastature.

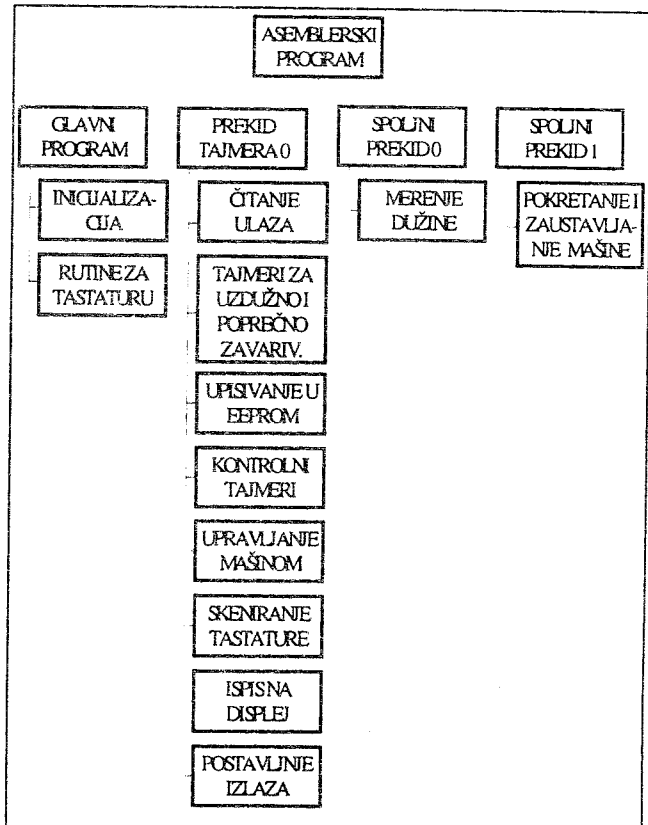
Displej se sastoji od četiri sedam-segmentna LED displeja i od osam kontrolnih LED dioda. Kao sedam-segmentni LED displej koristi se HDSP5551. Displej HDSP5551 je displej sa zajedničkom anodom koji pri struji segmenata od 2mA daje dovoljno svetlosti, pa se signali sa izlaza leča 74HCT574 ne moraju dodatno pojačavati već se dovode direktno na segmente.

Ispisivanje na displej vrši se multipleksno. Podatak za ispis lečuje se pomoću leča 74HCT574 (U2), a skeniranje cifara vrši preko drajvera i demultipleksera 74HCT138 (U1). Radom displeja upravlja kontrolerski modul preko linija P1.0, P1.1 i P1.2 (koje služe za multipleksiranje) i magistrale podataka na koju kontroler postavlja podatak koji segmenti treba da svetle. Pomoću signala DIS podatak se lečuje na izlaze čipa 74HCT574.

Tastatura je organizovana kao matrica redova i kolona (matrica 4x1). Za skeniranje tastera koriste se iste linije kao i za displej, sa razlikom što se u linijama za skeniranje tastera nalaze diode 1N4148 (D9 ...12). Dioda u linijama za skeniranje služe za zaštitu izlaza čipa 74HCT138 (U1) u slučaju da su pritisnuta dva ili više tastera.

### 4. PROGRAMSKA PODRŠKA

Programska podrška se može podeliti u više celina kao na slici 7. Programi su pisani u assembleru mikrokontrolera 8031 i upisani su u EPROM mikrokontrolerskog modula. Korišćen je paket programa firme 2500 A.D. Software, Inc., koji obuhvata: prevodioca za makroasemblerki jezik, program za povezivanje i grupu programa za emulaciju familije mikrokontrolera na PC-u.



Sl. 7. Karakteristični blokovi assembly program.

Za unos teksta assembly program, kao i za prevođenje i povezivanje korišćen je PC. Značajno olakšanje pri testiranju programa u toku razvoja omogućeno je primenom tzv. monitoring programa za 8031 napisanog ranije (koji ovom prilikom neće biti posebno opisan) i jednog interfejsa za serijsku komunikaciju između PC-a i kontrolerskog modula.

Da bi se izvršilo testiranje u toku razvoja programa, uradi se sledeće: na mesto za EPROM kontrolerskog modula postavi se EPROM u kojem se nalazi monitoring program, pomoću serijskog interfejsa poveže se PC i serijski ulaz kontrolerskog modula. Ovo omogućava veoma efikasno uključivanje programske podrške direktno sa razvojnog sistema (PC, prevodilac, linker, program za serijsku komunikaciju) u fizičku arhitekturu (RAM kontrolerskog modula). Kad je program prebačen u RAM kontrolerskog modula, zadavanjem jednostavnih komandi pomoću tastature PC-a razvojni program može da se pokrene sa određene lokacije RAM-a, može da se čita i modifikuje RAM, može da se čita i modifikuje interni RAM mikrokontrolera i dr. Kad je program završen i testiran njime se puni EPROM koji se postavi u kontrolerski modul.

Listing programa mikrokontrolera dat je u dodatku C[1]. U daljem tekstu je dat kraći opis celina - blokova od kojih je sastavljen assembly program.

#### 4.1 Glavni program

Glavni program se sastoji od dela programa u kojem se vrši inicijalizacija i dela programa koji predstavlja rutine za tastaturu.

U ovom delu programa vrši se inicijalizacija: mikrokontrolera, promenljivih koje se koriste u drugim delovima programa i displeja.

Osim inicijalizacije vrši se i testiranje displeja (tako što se na displej ispisuju redom cifre od nule do devetke) kao i dovođenje mašine u referentni položaj ako je to moguće. U slučaju da se mašina ne može dovesti u referentni položaj obustavlja se daljnje izvršenje programa, svi izlazi se postavljaju u neaktivno stanje.

Program za inicijalizaciju se izvršava po uključanju napajanja i u slučaju resetovanja mikrokontrolera. Resetovanje se može desiti u slučaju da je napajanje mikrokontrolera loše, odnosno ako se u napajanju pojave smetnje ili pritiskom na taster za resetovanje, koji inače nije dostupan korisniku (operateru na mašini).

Rutine za tastaturu: Ove rutine omogućavaju podešavanje i pregled parametara (od strane operatera na mašini) neophodnih za ispravan rad mašine, pregled sadržaja brojača pakovanja i resetovanje sadržaja trenutnog brojača pakovanja. Detaljan opis rutine je dat u radu 1. Način na koji operater podešava i kontroliše parametre mašine pomoću tastature i displeja opisan je u dodatku u radu 1..

#### 4.2 Prekid tajmera 0

Tajmer 0 je inicijalizovan da radi kao šesnaestobitni tajmer, a njegova vremenska baza je podešena na 2,5 ms. Svake 2,5 ms izvršava se prekidna rutina za tajmer 0. U ovoj rutini je obuhvaćeno više blokova programa što se vidi na slici 8. Kratak opis ovih blokova dat je u tekstu koji sledi.

Svaki put kad se desi tajmerski prekid (svake 2,5 ms) čitaju se stanja ulaza sa UI interfejsa, odnosno stanja senzora i tastera spojenih na te ulaze. Ova stanja ulaza se koriste u delu programa za upravljanje mašinom.

Tajmeri za uzdužno i poprečno zavarivanje mere vreme predviđeno za zagrevanje uzdužne odnosno poprečne kantal trake. Po isteku predviđenog vremena tajmeri dovode izlaze za kantal trake u neaktivno stanje. Tajmerske konstante postavlja operater, a startovanje tajmera vrši program za upravljanje mašinom.

U EEPROM-u se čuvaju sadržaji svih promenljivih parametara mašine, sadržaj trenutnog brojača pakovanja i sadržaj ukupnog brojača pakovanja. Kao što je poznato od ranije vreme između dva uzastopna upisivanja mora biti minimalno 20ms. Iz tog razloga se u ovom delu programa upisivanje u EEPROM vrši svakih 30ms. Prvo se upiše jedan podatak, pa nakon 30ms sledeći, itd. - sve do poslednjeg podatka.

Kontrolni tajmeri kontrolišu rad motora mašine (motor za dozator, motor za izvlačenje folije, motor mehanizma za zavarivanje i odsecanje). Naime svi mehanizmi na mašini imaju određeni hod tj. potrebno im je određeno vreme da pređu put između dve krajnje tačke. Ova vremena se kreću od 1s do 4s za motor za izvlačenje folije (u zavisnosti od potrebne dužine folije), 3s za motor dozatora i 1,5s za motor mehanizma za zavarivanje i odsecanje. Ako neki od motora ne pređe put za predviđeno vreme, zaustavlja se rad mašine dok se ne otkloni uzrok. Uzrok zašto motori nisu stigli za predviđeno vreme da dovedu mehanizam iz jednog u drugi krajnji položaj mogu biti mehaničke i

električne prirode. Mehaničke prirode su razna zaglavljivanja usled nepravilnog korišćenja mašine i dr., a električne prirode je npr. pregaranje zaštitnog osigurača za napajanje motora usled preopterećenja motora.

Upravljanje mašinom je deo programa od najvećeg značaja. U ovom delu programa se na osnovu informacija o stanju (ulaznih senzora, prekidača i tastera sa kontrolnog panela, tajmera i izlaza) upravlja radom mašine.

Program je realizovan kao automat sa šesnaest stanja, računajući i nulto stanje. Iz jednog stanja automata prelazi se u neko drugo stanje automata kada su ispunjeni određeni uslovi.

U listingu programa za upravljanje mašinom koji je dat u dodatku C, opisane su i date skraćene oznake svih ulaza, svih izlaza, tajmera i brojača koji se koriste u realizaciji ovog automata. Osim toga, u istom listingu programa, objašnjen je i dat shematski prikaz uslova za prelaze iz jednog stanja automata u neko drugo stanje automata.

Na samom početku programa za upravljanje mašinom proverava se da li je prisutan napon za napajanje izvršnih organa (24 V jednosmernog napona). Ako ovaj napon ne postoji automat prelazi u stanje\_15. U ovom stanju se zaustavlja mašina, tj. blokiraju se svi njeni izvršni organi. Blokiranje svih izlaza se vrši pomoću SVE-STOP izlaza. Napon od 24 V može da nedostaje u slučaju neke greške ili u slučaju da se aktivira SVE-STOP komanda pomoću SVE-STOP prekidača. Iz stanja\_15 automat se ne može dovesti ni u jedno drugo stanje tj. ne postoji mogućnost ponovnog pokretanja mašine. Uređaj za upravljanje mašinom se mora resetovati da bi se mašina mogla ponovo pokrenuti. Resetovanje se vrši ukidanjem i ponovnim dovođenjem napajanja na uređaj, odnosno ukidanjem napajanja za celu mašinu.

Skeniranje tastature se obavlja svake 2,5 ms, tj. kad dođe do tajmerskog prekida.

Linije za skeniranje tastature koriste se i za multipleksni ispis na displej. Da ne bi došlo do preslikavanja cifara displeja, displej se ugasi za vreme skeniranja tastature.

Skeniranje se obavlja tako što se prvo postavi jedna linija za skeniranje, a potom se stanje povratne linije smesti u bafer. Ovo se ponavlja redom dok se ne skeniraju svi tasteri. Ako se posle trideset kompletnih uzastopnih skeniranja u baferu nađe isti podatak, taj podatak postaje merodavan i on predstavlja sliku stisnutih tastera. Na ovaj način je eliminisan neželjeni efekat treperenja kontakata tastera.

U delu programa ispis na displej vrši se ispisivanje podataka na četverocifarski sedmosegmentni LED displej. Ispisivanje se vrši multipleksno sa učestanošću multipleksiranja od 400 Hz, što odgovara tajmerskom prekidu od 2,5 ms. Ispisivanje započinje gašenjem svih segmenata displeja (da ne dođe do preslikavanja cifara), a zatim se postavi linija za multipleksiranje. Iz internog RAM-a mikrokontrolera (displej RAM-a) uzme se podatak za cifru i ispiše na displej.

Svaki put na kraju prekidne rutine za tajmer 0 poziva se potprogram za postavljanje svih izlaza. Izlazi se postavljaju upisivanjem u izlazni leč UI interfejsa, a stanje SVE-STOP izlaza se upisuje u port leč mikrokontrolera.

#### 4.3 Spoljni prekid 0

Spoljni prekid 0 je inicijalizovan da radi na opadajuću ivicu signala koji se dovodi na njegov ulaz. Na



ulaz za spoljni prekid 0 dovode se impulsi za brojanje sa fotoćelije. Ovi impulsi određuju dužinu folije koja se izvlači. Kada se koristi folija sa markerima razmak između dva impulsa jednak je potrebnoj dužini folije. U tom slučaju se isključuje motor za izvalčenje folije svaki put kad se registruje opadajuća ivica impulsa. U slučaju kad je broj impulsa proporcionalan dužini folije, motor za izvalčenje folije se zaustavlja kada se odbroji potreban broj opadajućih ivica impulsa. Ovaj broj zadaje operater pre pokretanja mašine. Pomoću preklopnika na komandnom panelu operater inicira način merenja dužine folije.

#### 4.4 Spoljni prekid 1

Na ulaz za spoljni prekid 1 dovodi se signal sa tastera START-STOP. Pomoću ovog tastera se pokreće i zaustavlja mašina. Spoljni prekid 1 je inicijalizovan da radi na opadajuću ivicu signala.

Spoljni prekid 1 postavlja jednu zastavicu koja signalizira automatu da je detektovana opadajuća ivica signala sa tastera START-STOP. Automat tada pokreće mašinu ako je ona ugašena i ako se nalazi u referentnom položaju. U suprotnom, ako je mašina u radu, on je zaustavlja u trenutku kada dođe u referentni položaj. To znači da je komanda START-STOP me+morisana od strane spoljnog prekida 1 sve do izvršenja komande. Kad se izvrši komanda START-STOP automat očisti zastavicu za prihvatanje nove komande.

#### 4.5 Podprogrami

Od korišćenih potprograma treba navesti neke najvažnije[1]: potprogram za uvećavanje BCD (binarno kodovani decimalni broj) broja - bcd\_gore, potprogram za uvećavanje BCD (binarno kodovani decimalni broj) broja - bcd\_dole, i potprogram za umanjanje BCD broja - bcd\_dole., potprogram za uređivanje cifara za ispis na displej - uredi\_displej i potprogram za konverziju HEX-a (heksadecimalnog broja) broja u sedam-segmentni format za displej - hex7seg

Potprogram bcd\_gore uvećava BCD broj za jedan od minimalnog do maksimalnog zadatog broja.

Potprogram bcd\_dole smanjuje BCD broj od maksimalnog do minimalnog zadatog broja.

Pomoću potprograma uredi\_displej uređuju se podaci za ispis na displej i gase se nevažne nule na displeju.

Potprogram hex7seg konvertuje heksadecimalni broj u sedamsegmentni format pogodan za ispis na displej. U EPROMU se nalazi tabela hex\_7seg\_tab na osnovu koje se vrši konverzija. Pošto se u displeju koriste sedamsegmentni LED displeji sa zajedničkom anodom, paljenje segmenta vrši se logičkom nulom. Na osnovu ovoga može se napisati sledeća tabela:

#### 5. ZAKLJUČAK

Uređaj za upravljanje mašinom za pakovanje je isprojektovan i realizovan. On radi pouzdano na mašini za koju je i projektovan, i u toku dosadašnjeg rada nije bilo većih problema. Svi problemi koji su se pojavljivali sastojali su se u pregaranju topljivih osigurača za zaštitu izlaza prekidača za napajanje motora. Ovo se dešavalo usled mehaničkih zaglavlivanja na mašini, a samim tim i preopterećenja motora.

Rukovanje uređajem je jednostavno, komande za upravljanje mašinom se jednostavno zadaju, a i samo podešavanje parametara je jednostavno.

Prilikom projektovanja uređaja vodilo se računa o postavljenim kriterijumima. Međutim, kriterijumi su često suprotstavljeni u praksi i nije jednostavno naći optimum. Po kriterijumu minimalnosti cene je postignuto zadovoljavajuće rešenje sa datim performansama na našem tržištu. Po preostalim kriterijumima nisu postignuti maksimalni rezultati. Ali kombinovano hardversko-softversko rešenje, bazirano na primeni mikrokontrolera iz familije Intel 8051 obezbeđuje zadovoljavajuće rezultate.

#### 6. LITERATURA

1. S.Zeljковиć, Uređaj za upravljanje mašinom za pakovanje, *Diplomski rad*, FTN, Novi Sad, 1997
2. S. Tešić, *Digitalna elektronika*, Naučna knjiga Beograd, 1981.
3. Intel, *8-bit Embadded Controller Handbook*, Intel, 1989.
4. O. Feger: *Die 8051-Mikrocontroller-Familie*, Markt&technik Verlag AG, 1987.
5. Philips: *High-speed CMOS PC74/HCT/HCU Logic family*, Philips, Export B.V., 1988.
6. F. Didactic KG, *Essligen*, 1988, prevod na srpski, Petar Malešev
7. D.Ackeman, J.Franz, T.Hartman, A.Hopt, M.Kantel, B. Plagemann, *Speicherprogrammierbare Steuerungen Aufbaustufe*

Abstract - *The control system for packing engine for grain materials was sown. Packing engine solves complex problems for packing grain materials. The actuators are of electric nature. Control was done by microcontroller. Some interesting technical solutions are shown.*

#### THE PACKING ENGINE CONTROLLED BY MICROCONTROLLER

Simo Zeljković, Miloš Živanov and Laslo Nadj

## MIKROPROCESORSKA KOMANDNA TABLA ZA LIFTOVE

Равлић Мирослав, Виша техничка школа у Крагујевцу

Варјачић Саша, Војнотехничка академија ВЈ, Београд

Лугоња Весна, El-Conic, Београд

Арнаутовић Младен, Војнотехничка академија ВЈ, Београд

Садржај - У раду је приказан програмабилни логички контролер (PLC) развијен и намењен за управљање кретањем лифтова на електрични и хидраулични погон. Описано је склоповско решење PLC-а и командне табле, као и програмско окружење за развој управљачког програма PLC-а и симулацију рада лифта.

### 1. УВОД

Лифтови на електрични или хидраулични погон имају веома широку примену код транспорта људи и терета. У СРЈ постоји више фирми које производе лифтове и за њихово управљање користе застареле релејне, микрорелејне или увозне микропроцесорске управљачке табле. Зато је постављен задатак да се самостално развије PLC који би на економичан, флексибилан и ефикасан начин задовољио потребе израде командних табли за управљање новим и ремонтваним лифтовима различите конфигурације.

### 2. ОПИС СКЛОПА МИКРОПРОЦЕСОРСКЕ КОМАНДНЕ ТАБЛЕ

Командна табла грубо може да се подели на две целине: програмабилни логички контролер (PLC) и енергетски извршни део. PLC чита стања свих сензора и на основу њих генерише управљачке сигнале енергетском делу. У енергетском извршном делу се налазе контактори и релеји који управљају вучним електричним мотором или хидрауличном

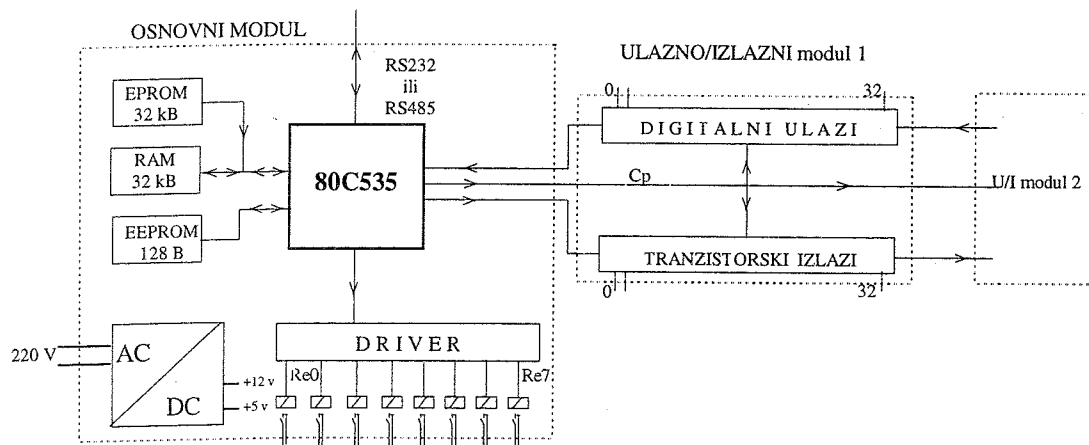
пумпом и електроventилима, откочним уређајем, и другим извршним компонентама.

Сигурност у раду лифта је задовољена према законским одредбама коришћењем постојећих сензора. Сигурносни контакти су подељени у две групе. Прва група сигурносних контаката (контакти крајњих искључивача, контакт фазне заштите, ...) врши искључивање напајања PLC-а и контактора енергетског извршног дела управљачке табле. Друга група сигурносних контаката (контакти забраве прилазних врата контакт крила кабинских врата, ...) врши активирање релеја преко кога се напајају контактори енергетског извршног дела, а такође активира одговарајући улаз PLC-а, тако да он не дозвољава покретање лифта или врши његово заустављање у случају прекида сигурносног круга. На овај начин је постигнута заштита покретања лифта у случају квара PLC-а.

PLC је модуларно конструисан. У основном модулу се налази 8-мо битни микроконтролер SAB80C535/12MHz, 32 kB EPROM-а, 32 kB RAM-а, 128 B EEPROM-а, серијска комуникација по RS232 или RS485 стандарду, исправљач за напајање целог PLC-а и осам релејних излаза за управљање елементима енергетског извршног дела. Серијска комуникација се користи у фази тестирања програма и за формирање мреже PLC-а у случају дуплекс или триплекс конфигурација лифтова. У овај модул су уграђени релејни излази зато што се у енергетском извршном делу могу наћи елементи који раде на

напонима од 24 V до 380 V. Они се налазе само у основном модулу зато што се број извршних елемената у енергетском делу не мења у зависности од броја станица.

На основни модул се преко посебне серијске



Сл.1. Блок-дијаграм PLC-а

сабирнице каскадно спајају улазно/излазни

модули са по 32 дигитална улаза и 32 транзисторска излаза или са по 16 улаза и 16 излаза. Број улазно/излазних модула зависи од броја сензора и елемената сигнализације лифта. На улазно/излазне модуле се спајају спољњи и кабински позивни тастери, спратни прекидачи, термички сензори, контакти за детектовање положаја врата кабине, сигнализација потврде позива, спратна сигнализација, итд. Сви улази и излази имају светлосну индикацију стања.

Један 32-о битни улазно/излазни модул је довољан за лифт са осам станица.

Индуктивне сметње које се генеришу приликом укључења и искључења електромотора и контактора елиминисане су коришћењем RC филтера.

### 3. ПРОГРАМСКО РАЗВОЈНО ОКРУЖЕЊЕ МИКРОПРОЦЕСОРКЕ КОМАНДНЕ ТАБЛЕ

Развијени PLC је намењен да омогући израду командних табли за различите конструкције и конфигурације лифтова: са електричним или хидрауличним погоном; полуаутоматским или аутоматским вратима; са симплекс, дуплекс или триплекс управљањем; итд. Велики проблем при пројектовању командних табли је и велика шароликост лифтова код нас. Срећу се лифтови различитих произвођача, различите конструкције и веома различите старости. Тако је доста чест случај да се ради уникатни програм за одређени лифт, а расположиво време за израду програма је углавном ограничено. Због свега овог је наметнута потреба за израдом развојног окружења које ће омогућити лак и ефикасан развој програма за PLC.

Набројани захтеви су одмах елиминасали асемблер као могући алат за развој апликација. Због позитивних дугогодишњих искустава у коришћењу TURBO PASCAL компајлера у проблемима аутоматике, направили смо PASCAL компајлер за 8051 фамилију микроконтролера. Релизовани компајлер подржава скаларне и локалне вишедимензионалне типове података, све PASCAL контролне структуре и петље, локалне променљиве, процедуре, функције, целобројну и реалну аритметику. Овај PASCAL има и могућност рада са 32 тајмера.

Део проширења PASCAL-а је и мрежна пакетна комуникација која омогућава повезивање 16 PLC-а или РС рачунара. Она се користи у току развоја програма за PLC, а у случају дуплекс или триплекс конфигурација лифтова користи се за синхронизацију рада лифтова.

Поред PASCAL компајлера развијен је и комуникациони програм који омогућује смештање преведеног PASCAL програма у RAM контролера, његово покретање, надгледање и измену садржаја RAM-а у току извођења програма и форсирање дигиталних улаза и излаза PLC-а.

### 4. ПРОГРАМСКО ОКРУЖЕЊЕ ЗА ДИЈАГНОСТИКУ РАДА

Приликом монтаже лифта и његовог пуштања у рад проблем представљају грешке које се јављају због неподешености механичких елемената и сензора. Такође у току експлоатације лифта долази до кварова који се спорадично јављају, што отежава њихово отклањање. Зато је у програм PLC-а уграђен део за дијагностику и аквизицију стања улаза и излаза.

Део за дијагностику омогућује дојављивање кода типичних грешака. Грешке су подељене на некритичне и критичне. Код појаве некритичне грешке PLC је региструје, али не прекида трајно рад лифта. По успостављању потребних услова лифт наставља са радом. Пример овакве грешке је заустављање лифта ван станице. У случају критичне грешке лифт се зауставља и не може се покренути без ресета PLC-а. Предвиђено је меморисање 32 последње грешке.

Да би се олакшало откривање грешака у програм PLC-а је уграђен и део за аквизицију стања улаза и излаза и њихово смештање у RAM PLC-а. Простор у RAM-у је толики да је могуће спремити низ секвенци стања улаза и излаза пре појављивања грешке. Аквизиција је организована тако што се подаци улаза смештају у циркуларни бафер. Упис у бафер престаје када PLC детектује неку грешку. Аквизиција се даље наставља у следећем циркуларном баферу. Подацима у циркуларним баферима може се приступи серијском комуникацијом, а њихов садржај може да се пренесе у РС и графички прикаже.

### 5. ПРОГРАМСКО ОКРУЖЕЊЕ ЗА СИМУЛАЦИЈУ РАДА ЛИФТА

У току механичке монтаже лифта није могуће пробати рад PLC-а. Да би се ефикасно искористило ово време направљен је програмски модул који симулира механички рад лифта. Програм за симулацију се извршава на РС-у који је преко серијске комуникације спојен са PLC-ом. У PLC-у се извршава управљачки програм лифта. Сваких 50 милисекунди РС шаље ка PLC-у податке за форсирање стања дигиталних улаза PLC-а и преузима од PLC-а стања свих дигиталних излаза. На основу стања излаза PLC-а се управља програмским моделом лифта. Програм у РС-у се одвија у реланом времену омогућује прелиминарно тестирање управљачког програма за PLC и анализу појава као што су прецизност пристајања кабине у станицу, капацитет лифта и сл.

### 6. ЗАКЉУЧАК

Произведени PLC и програмско окружење омогућује развој и израду командних табли за лифтове према конкретним захтевима на економичан начин у кратком временском периоду. Развијено програмско окружење даје могућност израде

комплетног програма рада лифта према специфичним захтевима, али и могућност тестирања рада командне табле како у фази развоја, тако и у фази израде и монтаже.

Треба напоменути да се ово развојно окружење може искористити и за решавање проблема управљања другим процесима. Створена је основа за даље усавршавање и развој.

#### ЛИТЕРАТУРА

[1] Бранко Шелендић, *Vertikalni, kosi i horizontalni transport*, Савез инжењера и техничара Југославије, Београд, 1996.

**Abstract** - In this paper, Programmable Logic Controller (PLC) for control of both electric and hydraulic lifts moving is described. Hardware solution for both PLC and control panel is given. Software for development of PLC control program is presented.

#### MICROPROCESOR CONTROL PANEL FOR LIFTS

Ravlić Miroslav, Varjačić Saša, Lugonja Vesna,  
Arnautović Mladen

## INDUSTRIJSKI MIKRORAČUNAR

Z. Babić, P. Hinić, *Elektrotehnički fakultet Banja Luka* ;  
M. Baroš, Lj. Grbić, B. Ivanović, *MDP Čajavec-Holding Banja Luka*

*Sadržaj - U radu je prikazana realizacija mikroracunara čija je osnovna namjena praćenje i kontrola procesa. Na ploči dimenzija 210x205mm objedinjen je analogni i digitalni dio za obradu signala. Analogni dio mikroracunara ima 4 multipleksirana diferencijalna analogna ulaza i jedan analogni izlaz, pojačavače i filtre, te A/D i D/A konverziju. Arhitektura digitalnog dijela zasnovana je na procesoru 80286 i ima 32-bitni paralelni, te serijski interfejs i RS232. Digitalni filtri i 16-bitna floating-point aritmetika omogućavaju precizno mjerenje i analizu signala. Komunikacija sa mikroracunarom se odvija preko tastature sa 24 tipke, dvorednog alfanumeričkog displeja i mini-štampanja. Zbog svojih osobina ovaj mikroracunar je veoma pogodan za mjerenja i analizu u laboratorijskim i industrijskim uslovima, kao i za praćenje i kontrolu procesa u raznim oblastima.*

### 1. UVOD

Primjena mikroracunara u industriji znatno pojednostavljuje praćenje i kontrolu procesa, te sve vrste mjerenja. Mnogi poslovi se automatizuju, a mjerenja postaju tačnija i pouzdanija. Mikroracunari opšte namjene, kao što je ovaj industrijski mikroracunar, se lako prilagođavaju raznim primjenama. Promjenom programa moguće je istu arhitekturu koristiti u različite svrhe, što znatno pojednostavljuje i ubrzava razvoj novih uređaja.

### 2. REALIZACIJA MIKRORAČUNARA

Industrijski mikroracunar je izveden na ploči dimenzija 210x205 mm, u četveroslojnoj štampi. Na istoj ploči objedinjen je analogni i digitalni dio.

Analogni dio ima 4 multipleksirana diferencijalna ulaza, filtre i programabilna pojačala, A/D i D/A konverziju i jedan analogni izlaz.

Arhitektura digitalnog dijela bazirana je na procesoru 80286, sa 64K EPROM-a i 256K RAM-a, programabilnim brojačem, programabilnim kolima za paralelni (32 bita) i serijski interfejs, te RS232. Komunikacija između mikroracunara i operatera se odvija preko tastature sa 24 tipke (promjenljivih funkcija), dvorednog alfanumeričkog (ili 7-segmentnog) displeja i mini štampača. Postoji mogućnost povezivanja u paralelnu višeprocorsku stukturu i kombinovanja sa signal procesorom.

Blok šema mikroracunara prikazana je na slici 1. Ulazni analogni dio sastoji se od multipleksera sa 4 diferencijalna ulaza, pojačala i aktivnih filtera. Nakon prolaska kroz ovaj

blok, signal se dovodi na programabilno pojačalo, čime je omogućeno da se signali različitih nivoa pojačaju tako da se optimalno iskoristi opseg A/D konvertora i postigne maksimalan stepen tačnosti mjerenja. Na ovaj način moguće je istovremeno pratiti do 4 signala veoma različitih nivoa. Nakon podešavanja nivoa, signal se dovodi na kolo za uzorkovanje, a zatim se vrši njegov A/D konverzija.

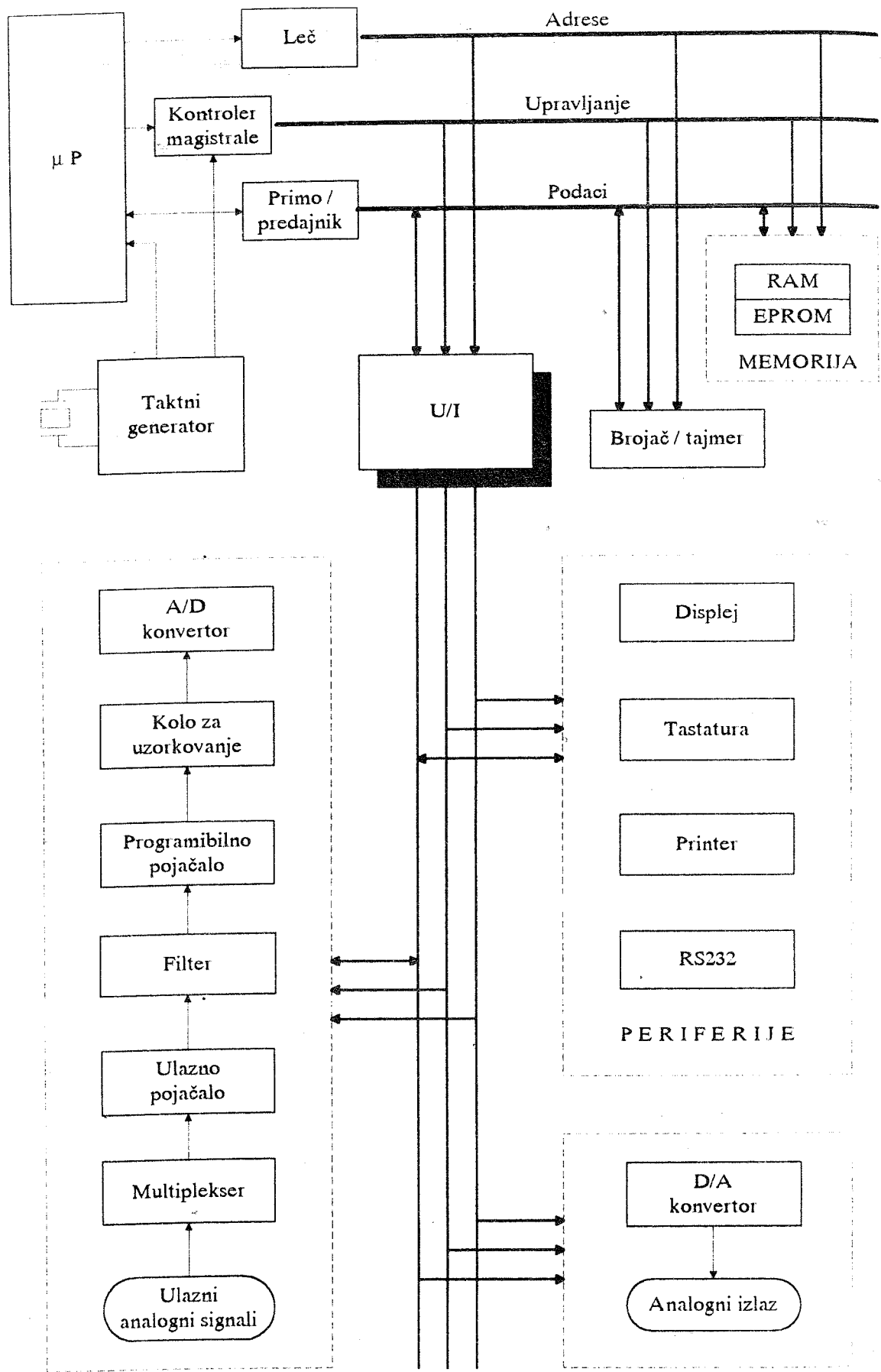
U računarskom dijelu se vrši digitalna obrada ovako dobivenog signala. Digitalni blok je realizovan sa procesorom 80286. 64K EPROM-a i 256K RAM-a daju dovoljno memorijskog prostora za složene obrade velikog broja podataka. Sa 32 paralelne programabilne ulazno/izlazne linije jednostavno se ostvaruje komunikacija sa vanjskim uređajima. Postoji mogućnost i serijske komunikacije (takođe programabilne) i RS232 interfejs. Programabilnim brojačem, sa izlazima izvedenim na konektor, je moguće generisati impulse različite širine i učestanosti i koristiti ih i van mikroracunara.

Svi važniji signali, kao što su adresni i bus podataka, kontrolni signali i slobodni izlazi adresnog dekodera izvedeni su na konektor, što omogućuje jednostavna proširenja, dodavanje memorije ili perifernih jedinica, povezivanja u višeprocorsku paralelnu arhitekturu ili kombinovanje sa kontrolerima i signal procesorima. Ovakva fleksibilna arhitektura pruža široke mogućnosti primjene ovog mikroracunara u različitim uređajima za mjerenja, analizu, praćenje i kontrolu procesa u laboratorijskim i industrijskim uslovima.

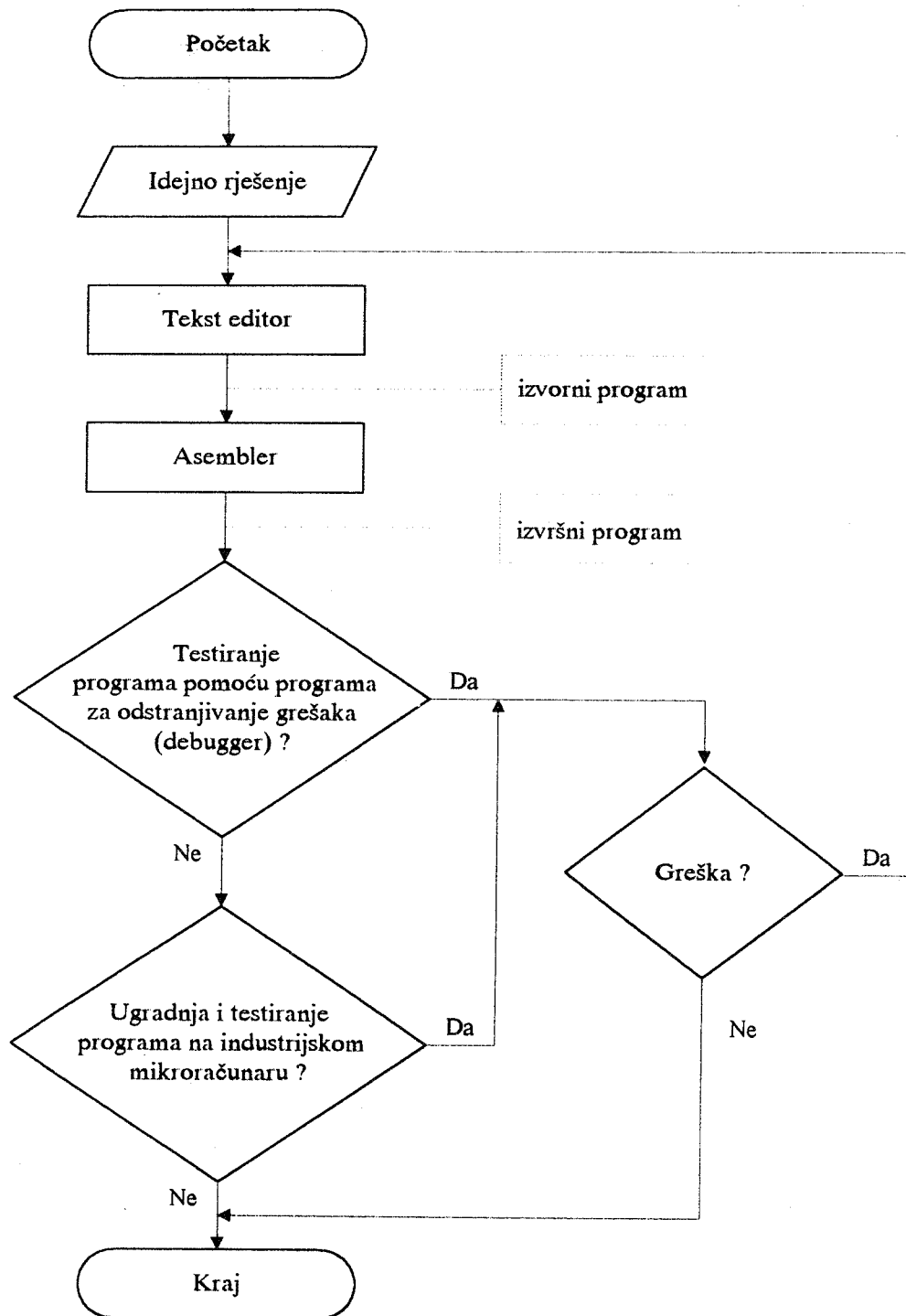
### 3. PROGRAMSKA PODRŠKA

Programiranje mikroracunara izvodi se u jezicima niskog nivoa, što omogućava postizanje veće brzine izvršavanja programa. Razvoj i testiranje novog softvera izvodi se na personalnom računaru (PC). Nakon toga se izvršni kod upisuje u EPROM a završna testiranja obavljaju na samom mikroracunaru. Postupak izgradnje softvera za uređaje specifične namjene, čiju osnovu čini ovaj industrijski mikroracunar, prikazan je dijagramom toka na slici 2.

Paralalno sa razvojem hardvera razvijeni su softverski moduli koji su opšti za sve aplikacije. Kao prvo, to su programi za kontrolu tastature i displeja. Omogućen je prikaz rezultata mjerenja u različitim formatima, zavisno od namjene mikroracunara. Zatim su tu programi za upravljanje štampačem i moduli koji pojednostavljaju štampanje izvještaja. Razvijeni su opšti programi za paralelni i serijski interfejs koji se lako prilagođavaju specifičnim primjenama pri povezivanju sa vanjskim uređajima. Generator impulsa različite širine i učestanosti realizuje se programabilnim



Sl.1 Blok šema industrijskog mikroračunara



Sl.2. Razvoj programa za specifične namjene mikroracunara

brojačem. Svi ovi signali izvedeni su na konektor i mogu se koristiti u vanjskim uređajima koji se povezuju i kontrolišu mikroračunaru. Softver za digitalnu obradu signala obuhvata kontrolu multipleksera, i programabilnog pojačala, tako da je istovremeno moguće pratiti do 4 signala različitih nivoa, zatim A/D i D/A konverziju i digitalne filtre. Posebno treba napomenuti brzo i veoma tačno izračunavanje logaritamske funkcije, koja je neophodna pri prikazu rezultata nekih mjerenja. Ovo računanje se izvodi bez korištenja velikih tabela i zauzimanja memorije.

Svi proračuni su rađeni u floating-point aritmetici sa 16-bitnom mantisom i 8-bitnim eksponentom, što omogućava veoma precizna mjerenja i analizu u širokom opsegu, u laboratorijskim i industrijskim uslovima. Tačnost mjerenja je svakako ograničena tačnošću raspoloživih A/D konvertora, tako da povećanjem tačnosti aritmetičkih operacija upotrebom novijih procesora ne bi povećali tačnost konačnih rezultata. Zbog toga odabrani hardver sasvim zadovoljava kad se ovaj mikroračunar primjenjuje za mjerenje, analizu, praćenje i kontrolu procesa.

#### 4. ZAKLJUČAK

U radu je dat pregled mogućnosti industrijskog mikroračunara čija je osnovna namjena mjerenje, analiza, praćenje i kontrola procesa. Upotrebom mikroprocesora i metoda digitalne obrade signala znatno je povećana pouzdanost i tačnost mjerenja. Fleksibilna arhitektura i mogućnost reprogramiranja olakšavaju i ubrzavaju razvoj i modernizaciju uređaja koji se koriste u laboratorijama i raznim oblastima industrije. Male dimenzije i kompaktna struktura, sa objedinjenim analognim i digitalnim dijelom na

istoj ploči, sigurno daju prednost ovom mikroračunaru nad velikim sistemima.

#### LITERATURA

- [1] C. William Gear, *Computer Organisation and Programming*, McGraw Hill Book Company, 1980
- [2] Samuel C. Lee, *Microcomputer Design and Applications*, Academic Press, New York, 1977
- [3] M. K. Stojčev, *Savremeni 16-bitni mikroprocesori*, Naučna knjiga, Niš, 1988
- [4] M. Tešević, *PC/XT Hardware*, Tehnička knjiga, Beograd, 1989
- [5] J. Đorđević, *Priručnik iz arhitekture računara*, Elektrotehnički fakultet, Beograd, 1996

Abstract - This paper presents a new industrial microcomputer for measurement, analyses and process observing and controlling. Microprocessor and methods of digital signal processing make measurement with more reliability and precision. The flexible architecture, small dimensions, with both analog and digital hardware on the same board, and ability of reprogramming make it usable for most of instruments in laboratories and industry.

#### INDUSTRIJSKI MIKRORAČUNAR

Z. Babić, P. Hinić, M. Baroš, Lj. Grbić, B. Ivanović



## UPRAVLJAĐKE CNC JEDINICE ZA HSC I HSR

Miroslav Rogić, Damjan Davidović, *Mašinski fakultet Univerziteta u Banjaluci*

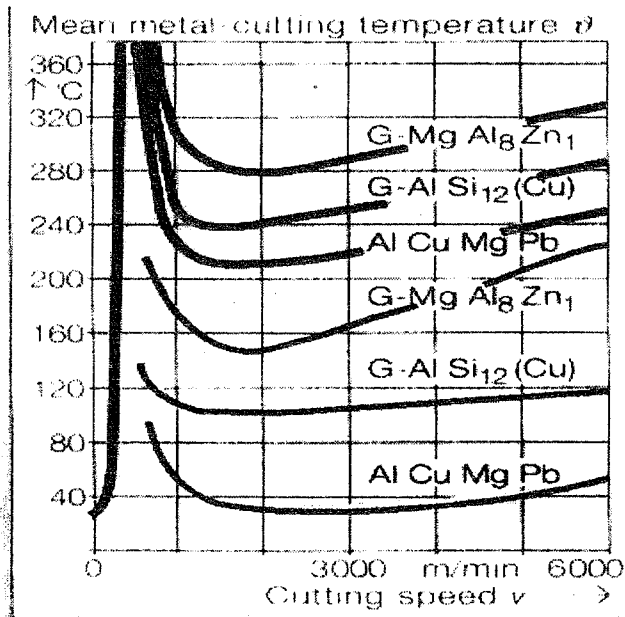
**Sadržaj** - U radu se daje pregled najnovijih tehnoloških rješenja u oblasti razvoja upravljačkih CNC jedinica za obradu metala velikim brzinama rezanja (HSC) i upravljački jedinica robota za velike brzine kretanja (HSR)

### 1. UVOD

NC tehnika pripada danas u standardni segment proizvodne tehnike. Bez NC mašina ne samo da nije moguće realizovati "Just-in-time" koncept, po ekonomski prihvatljivim cijenama, već je i sama proizvodnja egzistencijalno ugrožena. NC mašine i roboti su u posljednjih nekoliko godina postali mnogo komforniji, transformišući se pri tome u kompleksne, ulančane, automatske CAD/CAM sisteme za obradu podataka. Sama NC upravljačka tehnika je postala snažnija i komplikovanija, a u okviru nje nastale su nove tehnologije, kao što je obrada laserskim zracima i stereolitografija.

### 2. PRIMJENA OBRADJE VELIKIM BRZINAMA REZANJA (HSC)

Jedan od ključnih faktora u povećanju proizvodnosti je uvođenje obrade velikim brzinama rezanja (*high-speed cutting* - HSC). Iz eksperimentalne faze, danas je već dostignut nivo standardnih industrijskih sistema, koji se sve više uvode u serijsku proizvodnju. Fundamentalni cilj obrade velikim brzinama rezanja je drastično redukovanje mašinskog vremena, ali se dobivaju i neki drugi, vrlo važni,



Slika 1 - Dijagram v-T rezanja različitih aluminijumskih legura

sekundarni efekti. Npr. sile rezanja se smanjuju za oko 30% u odnosu na konvencionalne postupke, kvalitet površine čak i komplikovanih dijelova je vrlo visok, otpada potreba brušenja, odvođenje toplote je vrlo dobro, pa obratci ostaju relativno hladni, a budući da su sile rezanja male, moguća je izrada tankostijenih obradaka.

Dijagram na sl. 1 pokazuje zavisnost temperature od brzine rezanja pri obradi legura aluminijuma. Za druge metale ovaj dijagram je manje ili više sličan. Kao što se vidi temperatura rapidno raste pri brzini rezanja između 600 i 1000 m/min, dok se povećanjem brzine između 1500 i cca. 5000 m/min. postiže minimum.

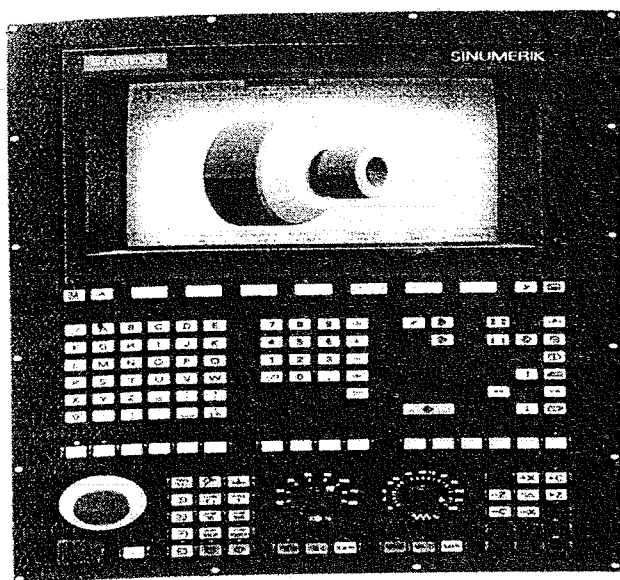
### 3. ZAHTJEVI U ODNOSU NA UPRAVLJAČKU TEHNOLOGIJU

Upravljanje mašine za obradu velikim brzinama rezanja mora da osigura informacije rezanja sa odgovarajućom brzinom, stabilnošću i tačnošću. Dok se kod upravljačkih sistema za konvencionalnu obradu period smplovanja (*sampling rate*) iznosi u prosjeku cca 4 ms, kod HSC taj period je do 1ms, pri pozicionoj rezoluciji od 1/100  $\mu\text{m}$  i obrtnoj brzini od 12000min<sup>-1</sup>. Ovi zahtjevi se mogu postići samo sa novim digitalnim servo AC motorima i novim konceptom numeričkih upravljanja koji pripadaju posljednjem *High Tech* nivou tehnologije.

### 4. TRENDOVI RAZVOJA CNC-a

Takav upravljački koncept je upravo realizovan u najnovijim CNC sistemima, koji se susreću kod vodećih svjetskih proizvođača Siemens (Sinumerik 840D/DE), Bosch (CC320,330), Num (CNC 1060), GE Fanuc i dr. i pokazan na posljednjim svjetskim sajmovima Metav u Dizeldorfu, IMTS u Čikagu, JIMTOF u Tokiju, EMO u Parizu itd.. Osnovni elementi tog novog upravljačkog koncepta su:

- otvorena arhitektura hardvera i softvera,
- integracija CNC, regulacije pogonskog sistema i frekventnih pretvarača,
- konsekventna primjena digitalne tehnike,
- primjena 64-bitne tehnike,
- FFT- analiza oscilatornog ponašanja mašine,
- implementacija neuronskih mreža u regulacionim krugovima i kompenzaciji kvadrantne greške,
- modularnost i minijaturizacija
- objektno programiranje i rad u realnom vremenu,
- korištenje CNC jezika visokog nivoa,
- korištenje moćnih funkcija NURBS i FRAME,
- upravljanje linearnim motorima i heksapodnim alatnim mašinama,
- upravljanje robotima i periferijama.



Slika 2 - Savremena CNC upravljačka jedinica

Trend, koji su prije nekoliko godina inicirali japanski proizvođači (serie 15CNC, GE Fanuc, EMO Paris, 1991.g.), i koji je vrlo brzo prihvaćen od svih vodećih svjetskih proizvođača: 64-bitna upravljanja, često u višeprocorskoj RISC tehnici, je u međuvremenu postao standard. Međutim, sve više se probija mišljenje, čiji nosioci su njemački proizvođači, da snažniji i brži procesori nisu ključ rješenja svih proizvodnih problema, već da sve komponente jedne mašine moraju međusobno biti optimalno prilagođene jedna na drugu, a upravljanje, kao cjelina, individualnim zahtjevima svakog proizvodnog zadatka. Ekstremno kratka vremena blok ciklusa su samo jedna od pretpostavki kod obrade velikim brzinama. Pogodne transformacije osa i vrste interpolacije, naročito algoritmi za regulaciju kod velikih brzina, inteligencija pozicionog reglera, najveća moguća sinhronizacija kod učitanja stvarne i izdavanje zadate vrijednosti, sposobnost pogona da komunicira sa upravljačkim sistemom u realnom vremenu, smatraju se ključem uspjeha, koji obećava realizaciju kretanja osa sa greškom 0.0.

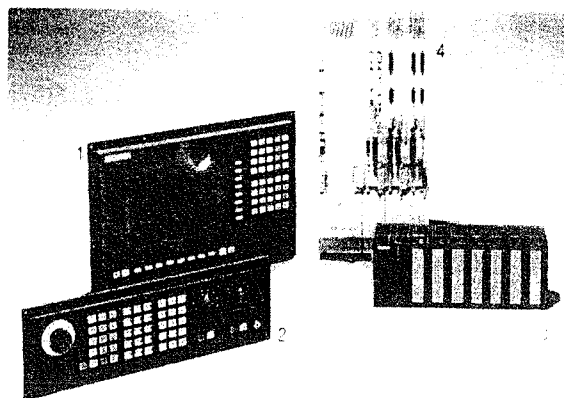
Tako npr. kod upravljanje **macro8000** (IBH - GmbH, SRNJ) pri brzini obrade od 1000 NC naredbi/min. (vrijeme blok ciklusa ispod 1 ms) postiže se maksimalna trajektorijska brzina od 240 m/min. Izrađeno je u multiprocorskoj 32-bitnoj tehnici (do sedam procesora). Raspolaze sa svim danas poznatim vrstama interpolacije, adaptivnim **Look Ahead** algoritmom regulacije u realnom vremenu, koji analizira unaprijed veliki broj NC naredbi i uočava promjene brzine i pravca. Uzimajući u obzir programirani posmak, programiranu tačnost i dinamičke granice mašine, proračunava se maksimalno moguća trajektorijska brzina. Nadalje, ubrzanje i usporenje na granicama naredbi, pri prelazima naredbi bez grešaka, funkcije za glačanje putanje, osiguravaju kontinualno ponašanje osa i povećavaju, kod iste tačnosti, trajektorijsku brzinu za faktor 3-5. Pri istoj trajektorijskoj brzini, tačnost obrade može, zahvaljujući tzv. **adaptivnom ART (Advanced Regulation Tehnology)** biti povećana za faktor 5-10. Kod puštanja u rad automatski se registruje ponašanje osa i podešavaju faktori regulacije za vrijeme

pogona, a greška vođenja se kompenzuje, ne samo pri konstantnoj brzini, nego i pri ubrzanju i usporenju, približno na nulu.

## 5. INTEGRACIJA CNC UPRAVLJANJA, POGONA I PRETVARAČA

Siemens je u svojoj seriji Sinumerik 840D integrisao, u jednom modularno struktuiranom bloku, CNC sa digitalnim pogonom Simodrive 611D, tj. pogon i upravljanje su stopljeni u jednu jedinicu, i pri tome optimalno prilagođeni jedno na drugo. Odbacivanjem sopstvene strukture, pojedinačno za upravljanje i pogon, dostignuta je kompaktna struktura Sinumerik-Simodrive. Komunikacija numeričkog upravljanja sa pogonskim modulom se realizuje pomoću moćnog 64-bitnog Paralelbus-a. U ovoj seriji na raspolaganju su tri tipa Sinumerik 840D sa različitim CPU:

- NCU 571 sa 32-bitnim RISC procesorom,
- NCU 572 sa 486DX procesorom,
- NCU 573 sa Pentium procesorom.



Slika 3 - Sinumerik 840D sa integrisanim Simodrive 611D

Ovakvo skaliranje procesorskih mogućnosti osigurava siguran hardverski koncept, održavanje koraka sa budućim razvojem u procesorskoj tehnici, kao i sposobnost multiprocorskog rada. Ovaj visokointegrisani CNC uključuje takode interni PLC, kompatibilan sa Simatic S7, koji omogućava upravljanje perifernim jedinicama ili robotima. Slična rješenja se nalaze i kod GM Fanuc (CNC serija 18).

Firma Heidenhain GmbH, SRNJ je otišla korak dalje integrišući u CNC blok, pored bloka za regulaciju motora, i sam frekventni pretvarač, koji su na taj način postali jedinstvena kompaktna jedinica. Model TNC41MA može upravljati sa maksimalno 4 ose alatne mašine i frekvencijom od 15000 min<sup>-1</sup>. Programska memorija omogućava smještaj do 64 programa sa ukupno 6000 NC naredbi.

## 6. KONCEPT OTVORENIH UPRAVLJAČKIH ARHITEKTURA

Otvorenost CNC upravljanja alatnih mašina počinje od prilagodljivosti korisničkog i programskog okruženja, otvorenosti samog NC jezgra, koje se može

proširiti do nivoa specijalnog rješenja, pa do otvorenosti hardverske arhitekture.

**Korisničko okruženje (shel)**, bazirano na AT kompatibilnom računaru sa MS-DOS-om i Windows-om, se može, uz pomoću razvojnih alata, koje isporučuju sami proizvođači, izmijeniti, tako da proizvođači mašina mogu standardnom rješenju (npr. , CNC Mitsubishi Electric Coprp, Sinumerik 840D) dati vlastito lice.

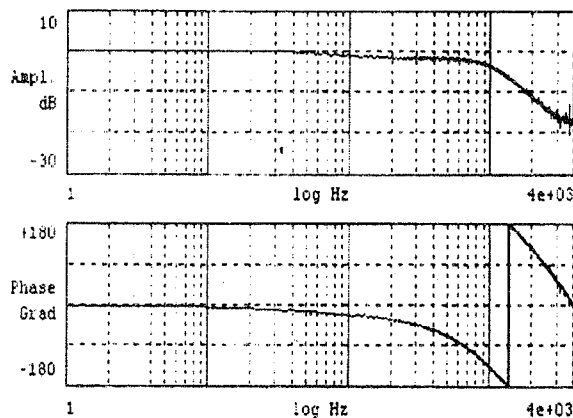
**Otvorenost NC jezgra** prvi put se susreće kod Siemens-ovih CNC-a, a omogućava uvođenje dodatnih OEM funkcija u vidu C ili C++ programa. Standardni sistem obezbjeđuje konsekventno interrupte, na koje je moguće zakačiti ove dodatne programe, a kojima se realizuju kompleksni zadaci (npr. transformacije sa vlastitim G-funkcijama).

**Hardverska otvorenost** novih sistema se ogleda u slobodnim uklopnim mjestima za dodatne AT-PC-blokovne (komunikacione, grafičke i sl.), što omogućava realizaciju mnogih dodatnih funkcija na osnovu vlastitog Know-how. Otvorenost CNC upravljanja omogućava korisnicima:

- razvoj specijalno prilagođenih rješenja na standardnoj platformi, što olakšava obradu obratka,
- primjenu jedinstvenih, umjesto više različitih tipova upravljanja za različite mašine,
- lakše opsluživanje i održavanje.

## 7. FFT-ANALIZA OSCILATORNOG PONAŠANJA

Sa ugrađenim FFT-funkcijom (*Fast Fourier Trasformation*) moguće je izraditi analizu realnog oscilatornog ponašanja mašine (slika 4). Parametri oscilatornog ponašanja se koriste za podešavanje regulacionih krugova, a što se realizuje pojasnim ili niskofrekventnim filtrima. Kod Siemensovih upravljanja se pri tome koristi neuronska



Slika 4- FFT prikaz na ekranu (Sa FFT funkcijom se može analizirati oscilatorno ponašanje mašine)

mreža upravljanja, a unošenje parametara se vrši putem tastature ili kursorom sa odgovarajućeg Bode-ovog dijagrama. FFT analiza predstavlja moćan alat, ne samo za podešavanje regulacionih krugova, nego i kompenzacije kvadrantne greške.

## 8. KOMPENZACIJA KVADRANTNE GREŠKE KORIŠTENJEM NEURONSKE MREŽE

Potreba za kompenzacijom kvadrantne greške javlja se kod promjene smjera kretanja jedne interpolirane ose sa kružnom interpolacijom. Usljed promjene smjera kretanja nastaju specifične pojave trenja koje dovode do konturne greške. Ova predvidljiva greška može se kompenzovati usmjerenim predupravljanjem. Međutim, to je vrlo složen problem, zavisano od niza rubnih uslova. Sinumerik 840D koristi za to mehanizam samoučenja neuronskih mreža, kojim se određuju i memorišu parametri kvadrantne kompenzacije. Neuronska mreža za određivanje parametara kompenzacije se aktivira svaki put kada se promijeni neki od rubnih uslova (npr. viskozitet sredstva za podmazivanje).

## 9. OBJEKTNO PROGRAMIRANJE I RAD U REALNOM VREMENU

Performanse centralnih i perifernih hardverskih jedinica su samo jedan aspekt. Tek sa odgovarajućim softverom kompletira se slika koncepta koji ima budućnost. Već danas susreću se objedinjene, nekad protivrječne kategorije: objektno orjentisano programiranje i rad u realnom vremenu, koji je kod alatnih mašina bezuslovno potreban. Pri tome je objektno orjentisano struktura programiranja odlučujući faktor, posebno za kvalitet i stabilnost softvera, ali takođe i za inovativnost i otvorenost. Otvorenost NC-jezgra omogućava proizvođaču mašina da korištenjem svog specifičnog tehnološkog znanja, u upravljanje unese vlastite dodatne funkcije, i ponudi korisniku alatne mašine optimalno rješenje prilagođeno njegovoj tehnologiji i njegovom procesu. Zato nisu potrebni zahvati u jezgro sistema, koji mogu dovesti do nepredvidivih problema. Rješenje koje nudi Sinumerik 840D je korištenje OEM-interfejsa sa egzaktno definisanim ponašanjem.

## 10. CNC JEZIK VISOKOG NIVOVA

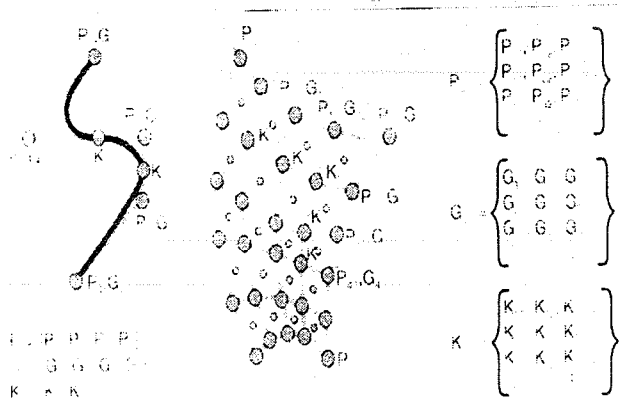
Osnova savremenog CNC jezika visokog nivoa je DIN 66025, ali njegovi dodatni elementi omogućavaju korisnicima izradu programa brzo, jednostavno, pregledno i optimalno. Svi elementi jezika visokog nivoa su detaljno objašnjeni (*help* funkcije). Koordinacija kanala ili interrupt-routine se takođe jednostavno opisuju putem CNC jezika visokog nivoa. U jezik su integrisane moćne NC funkcije (npr. NURBS ili FRAME) koje omogućavaju jednostavno ovladavanje komplikovanim dijelovima.

## 11. NURBS FUNKCIJE: UNIVERZALNA INTERPOLACIJA I POVEZIVANJE SA CAD-om

Slobodne spline interpolacije (A-,B-,C-), a posebno NURBS (*Non Uniform Rational B-Splines*) se primjenjuju već duže vremena u CAD sistemima za opisivanje složene geometrije. U domenu upravljanja oni su važili kao računarski vrlo zahtijevni i stoga neprimjenjivi. Tek je sa Sinumerik 840D po prvi put realizovan univerzalni interpolator na bazi NURBS-a. Na taj način korisnik može da koristi, ne samo poznate vrste interpolacije (pravolinijska, kružna, helikoidna ili

cilindrična), nego takde i Akima-, Bezier- i kubni spline, kao i polinomsku

Slika 5 - NURBS funkcije se pored CAD sistema sada



moгу koristiti i kod CNC-a (Sinumerik 840D)

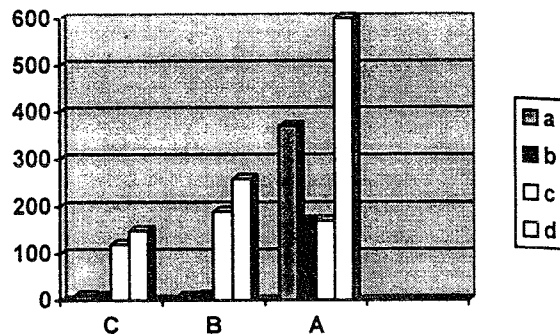
interpolaciju (slika 5). Pomoću njih je u NC programu moguće opisati i takvu geometriju, koja se do sada prikazivala vrlo teško i netačno. Danas je to, sa ovim novim vrstama interpolacije, moguće čak i kod znatno viših brzina obrade (HSC), kraćih NC programa, tj. redukcije dužine NC sloga za faktor 5-10, i bez ograničenja CNC funkcija, kao što su transformacije, korektura radijusa i *Look-ahead*.

Očekuje se da će primjena univerzalne interpolacije u budućnosti povećavati, jer novi koncept upravljanja proizvođaču mašine omogućava da uvodi dodatne vrste interpolacije za specijalne geometrije obratka. NURBS daje osnovu za revolucionarno optimiranje interfejsa između konstrukcije i proizvodnje. Standardni postupak prenosa generisanih krivih u CAD sistemima na NC upravljanje u formi aproksimiranih poligonih linija dovodio je do glomaznih NC programa, koji su se mogli izvršavati samo sa malom brzinom i velikom netačnošću. Upravljanje poput Sinumerik 840D omogućava da se krive generisane sa NURBS-om u CAD sistemima direktno obrađuju u upravljanju, bez gubitka informacija. Brzina rezanja može da raste i kod najviše tačnosti i kvaliteta površine do granice proizvodne tehnologije.

## 12. FRAME-KONCEPT: TRANSFORMACIJA KOORDINATNIH SISTEMA

Primjenom FRAME funkcija korisnik može da pojednostavi obradu uzimajući u obzir prostorni položaj i orijentaciju koordinatnog sistema obratka u odnosu na koji se izvodi obrada. Pomoću odgovarajućih naredbi (TRANS, ROT, SCALE, MIRROR) pravougaoni koordinatni sistemi se mogu slobodno i višestruko translirati, rotorati, skalirati i simetrično preslikavati. Ovo dovodi do pojednostavljenja programiranja, što dolazi do izražaja naročito kod višestranne obrade obradaka putem obrtanja i zakretanja obradne ravnine (petoosna obrada u jednom stezanju obratka), obrade kosih površina, obrade

koso stegnutih obradaka i više obradaka stegnutih na istoj paleti, obrade kosih površina sa korekturom radijusa i dužine alata i sl.



Slika 6 - Vrijeme obrade u min. za tri različite mašine

Slika 6 pokazuje poređenje vremena obrade između tri različite mašine, pri čemu je mašina C upravljana sa opisanim upravljanjem (CNC sa digitalnim pogonskim sistemom, HSC). Dozvoljena netačnost oblika  $< \pm 20\mu\text{m}$  i neravnina  $< \pm 0.8\mu\text{m}$  su znatno smanjene, te na taj način otpada potreba za dugotrajnom naknadnom obradom.

## 13. UPRAVLJANJE LINEARNIM MOTORIMA I HEKSAPODNIM ALATNIM MAŠINAMA

Prednost novog koncepta upravljanja dolazi i kroz sposobnost upravljanja linearnim digitalnim motorima. Linearna pogonska tehnika donosi u osnovi sljedeće prednosti: visoka preciznost zbog jednostavne mehaničke strukture bez prenosnih elemenata (kao što su spojnice ili vretena sa recirkulirajućim kuglicama), nepostojanje zazora, elastičnosti i efekata trenja, velika ubrzanja i brzine kretanja, tačnost pozicioniranja u nanometarskom području. Linearni motori se primjenjuju na različitim alatnim mašinama i robotima, kao npr. kod brusilice za neokruglo brušenje, mašine za ultrapreciznu obradu, mašine za obradu velikim brzinama, mašine za lasersko sječenje i brušenje.

Heksapodi, ili zglobno-štapni model alatnih mašina i robota, koji se posljednjih godina nametnuli japanci, brže su prihvaćeni od strane korisnika, nego što se to svojevremeno mislilo. Sa stanovišta upravljanja heksapodi predstavljaju najzahtjevnije sisteme. Jedna od vodećih proizvođača heksapoda, japanska firma *Geodetic*, je prikazala na JIMTOF-u u Tokiju svoj najnoviji model heksapoda, koji je upravljani Siemens-ovim upravljanjem Sinumerik 840 D. Ova demonstracija evropske High Tech tehnologije pred očima neosporno najvećeg svjetskog proizvođača Fanuc Ltd., je bila šokantna, ali se pokazalo da je Sinumerik 840D, zbog svoje otvorene arhitekture, za sada jedini sistem koji može ne samo izvršavati složene heksapod-transformacije u sistemski imanentnom vremenu kompajliranja, već se i sve mogućnosti heksapoda mogu koristiti bez ograničenja.

LITERATURA

1. R.Meier, H.May, " CNC-Standardausrustung zur HSC-Bearbeitung", Werkstatt und Betrieb 129, S. 29-31, 9/96.
2. C.Dinges, K.Krause, "Neue Loesungen bei Steuerungen fuer Werkzeugmaschinen", Engineering&automation,S. 3-7, 3-4/95.
3. D.Koch, H.P.Eiden, "Alles an Board und Display", NC Fertigung S. 44-47, 7/96.
4. Rabeneck, "Spurgenau mit RISC und CISC", KEM, S. 14-16, 2/96.
5. D.Langhammer, "Wie offen ist CNC-Steuerung SINUMERIK?", Engineering&automation,S. 56, 3-4/95.
6. H.Becker, K.Goettmann, "Ob mit 16, 32 oder 64 bit: neue Tehnologien fordern leistungsstarke

Steuerungen", Werkstatt und Betrieb 124 , S. 729-734, 9/91.

7. P.Mueller, " High-Speed Mashining with SINUMERIK 880", Energy&automation, S. 29-31, 9/89.

*Abstract - The experimental stage is over for control and drive equipment manufactures for the HSC technology. High requirements are already now met by standard products and are inovatively enhancend by new ideas, sach as holistic consideration of the process chain.*

**CNC STANDARD EQUIPMENT FOR HIGH-SPEED MASHINING AND HIGH-SPEED ROBOTS**

**Miroslav Rogić**

## INDUSTRIJSKE KOMUNIKACIJE NA NIVOU *FIELD*BUS-A

Miroslav Rogić, *Mašinski fakultet Banjaluka*

**Sadržaj** – U radu se daje prikaz trenutnog razvoja na području industrijskih komunikacija i specijalno u proizvodnoćelijskoj ravni. Razrađeni su posebno PROFIBUS i AS- interfejsi

### 1. UVOD

Upravljanje modernih industrijskih procesa zahtijeva obimno Know-how. Kreativna rješenja upravljanja na bazi najnovijih tehnologija uključuju iskustva i znanja upakovana u standardne proizvode. Danas se prevashodno nude otvoreni i moćni sistemi, čiji se hardverski i softverski interfejsi orijentišu na najnovije standarde koji obećavaju da će se zadaci automatizacije i u budućnosti sa njima moći uspješno rješavati. Jednostavno umrežavanje i rješavanje zadataka u području upravljanja, mjerenja, regulisanja, pozicioniranja i komuniciranja u istom modularnom konceptu su stoga od vitalnog značaja. Novi sistemi automatizacije predstavljaju moćne i višenamjenske platforme za različita područja primjene. Sistemi se dijele na centralizovane i decentralizovane podgrupe. Pri tome hardver čine inteligentne procesorske jedinice, periferni moduli za digitalne ili analogne ulaze i izlaze, kao i brze osne jedinice. Povezivanje podataka u okviru i izvan sistema se realizuje standardiziranim bus sistemima. Za programiranje su na raspolaganju moderni razvojni alati pod Windows operativni sistemom. Korišteni programski jezici, tipovi podataka i sredstva za struktuiranje odgovaraju standardu IEC 1131-3.

### 2. HIJERARHIJA INDUSTRIJSKIH KOMUNIKACIJA

Industrijske komunikacije na fabričkom nivou se hijerarhijski dijele na tri ravni- nivoa (slika 1):

#### Ravan vođenja (upravljanja) proizvodnjom

Sistem informacija rukovođenja  
Planiranje i upravljanje proizvodnjom  
Kontrola

#### Ravan vođenja procesa (ćelijska ravan)

Vizualizacija procesa  
Opsluživanje i nadgledanje

#### Proizvodna ravan (*Field, Feld*)

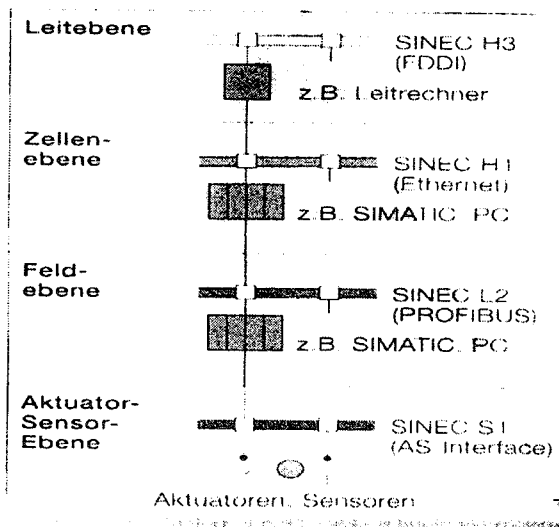
Upravljanje  
Mjerenje  
Regulisanje  
Pozicioniranje

#### Ravan senzora i aktuatora

### 3. EFIKASNA RJEŠENJA AUTOMATIZACIJE SA BUS SISTEMOM PRILAGOĐENIM ZADATKU

Korisnicima se danas nudi mnoštvo bus sistema. Budući da je bus sistem samo "sredstvo do cilja", mnogi korisnici bi najradije za sve zadatke automatizacije

primijenili isti bus sistem, što zbog različitih zahtjeva svakako nije moguće i ekonomski nije opravdano. Zbog toga je od odlučujućeg značaja, da se različiti bus sistemi međusobno dopunjuju i prekrivaju cijeli spektar komunikacionih zadataka od nivo vođenja proizvodnje, preko ćelijske i fieldbus ravni, pa do aktuator-senzorske ravni.



Slika 1 - Hijerarhija industrijskih komunikacija

### 4. *FIELD*BUS INOVIRA AUTOMATIZACIJU PROIZVODNIH PROCESA

Uvođenje fieldbus-a u automatizaciju proizvodnih procesa doveo je do inovativnog skoka, koji se ogleda u novoj generaciji raspodjeljenih sistema. Ovdje treba pomenuti dvije činjenice. Prvo, mikroprocesor u svakom field-uređaju je sada u stanju da izvršava funkcije koje su ranije bile moguće isključivo u domenu nadređenog upravljačkog sistema. Drugo, proširenje komunikacija nudi nove funkcije, koje se realizuju na osnovu proširenih informacija dobivenih od field-uređaja. Sve ovo omogućava da povećanje produktivnosti pogona.

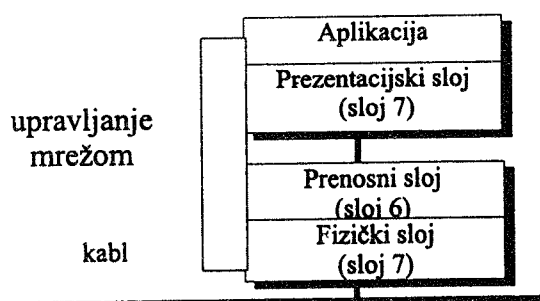
Novi elementi su:

- dijagnostika: proširene informacije o stanju mikroprocesorskih field-uređaja, kao i automatska i kontinualna dijagnoza automatskih i procesnih postrojenja.
- uvođenje novih inteligentnih field-uređaja (višestruki mjerni pretvarači, kombinovani mjerni i upravljački uređaji i dr.) koji preuzimaju ranije funkcije nadređenih sistema (linearizaciju, pretvaranje jedinica, alarmne funkcije, proračune kompenzacije protoka i dr).
- funkcije regulacije u field-uređajima. Mogućnost međusobne komunikacije field-uređaja dozvoljava da se funkcije regulacije sa nadređenih sistema prebce na field-uređaje (izvršni servo uređaji), a blokovi

standardnih funkcija, kojima se implementiraju sve uobičajene strategije regulacije u field-uređajima, definišu u specifikaciji fieldbus-a.

Prednosti uvođenja fieldbus-a su:

- jednostavno planiranje,
- smanjenje problema sa kabliranjem,
- smanjenje raznolikosti aparata,
- višestruka primjena parametriziranih uređaja,
- smanjenje kompleksnosti i cijene uređaja,
- lakše puštanje u rad,
- lako praćenje, kontrola i održavanje u radu (samokontrola, dojava grešaka),
- smanjenje zastoja,
- predupređivanje zastoja kroz dijagnostičke metode (informacije o broju ciklusa ventila, starosti mjernog davača, informacije o curenju itd.),
- fleksibilno i cjenovno povoljno proširenje postrojenja i izmjena proizvoda,



Slika 2 - Fieldbus -komunikacioni model primjenjuje samo slojeve 1, 2 i 7 ISO-OSI sedmoslojnog modela. Slojevi 3 do 6 se ne koriste.

Saglasno studiji „Fieldbusstudie 1994“ (Topfer Planing und Beratung GmbH) tržište Fieldbus sistema će jako rasti. Ovi procenti porasta dokazuju da su korisnici uvidjeli prednost decentralizovanog koncepta automatizacije (npr. sa Profibus-om).

## 5. STANDARDIZACIJA NA PODRUČJU FIELDBUS

Na polju fieldbus-komunikacija nudi se CAN, FIP, Interbus/S, Profibus, SERCOS ili TCP/IP, da pomenemo samo nekoliko, tj. veliki broj proizvoda i standarda, specijalno za područje field baseva i pogona. Činjenica da se ne može predvidjeti koji sistem će biti pobjednik, dovodi do mnogo problema, kao i svagdje gdje ne postoje standardi

Standardizacija u okviru Fieldbus-a je doduše počela još 1984. god. u okviru International Commission (IEC) i Instrument Society of America i Practices Group 50 (ISA SP 50). Fieldbus specifikacija je strukturirana prema ISO-OSI sedmoslojnom modelu. Fieldbus primjenjuje redukovanu formu ISO-OSI modela, tj. samo slojeve 1,2 i 7. Slojevi 3 do 6 se ne primjenjuju.

Kao internacionalni standard postoji za sada jedino sloj 1, koji opisuje fizička svojstva prenosa. Očekuje se da će kompletno normiranje tek uslijediti u narednim godinama. Ova situacija je nezadovoljavajuća za korisnike i proizvođače.

Može se međutim konstatovati da je u primjeni Interbus/S dominantan bus u svjetskim okvirima (sa više od 60 %

primjena), ali da je u Evropi preovlađuje Profibus i CAN bus, o kojima će biti više riječi u narednom izlaganju.

## 6. PROFIBUS

Statistike pokazuju da je PROFIBUS vodeći bus u Evropi. On je zastupljen na tržištu sa prednošću od oko 30% više udjela od svog sljedećeg konkurenta. Samo 300.000 Profibus-ASIC (korisnički specifičnih integrisanih kola, Siemens) su u primjeni širom svijeta u PLC, PC, pogonima, decentralizovanim periferiskim sistemima i field uređajima različitih proizvođača. Za instalaciju 70.000 PLC i PC sistema sa Profibus-om položeno je do oktobra 1995.godine 3 miliona metara kabla.

PROFIBUS je normiran u njemačkom standardu DIN 19245, kao i evropskim standardom EN 50170 (CENELEC) Od svog nastanka 1989.godine našao je široku primjenu u industriji. Težište primjene je danas u automatizaciji proizvodnje. Do sada je realizovano više stotina hiljada instalacija sa PROFIBUS-om. Tako npr. Siemens nudi pod imenom SINEC L2 širok spektar PROFIBUS produkata, npr. sistemski priključci, decentralizovane ulazno-izlazne grupe, električni aktuatori, upravljanja za motore, nisko-naponski uklopni uređaji.

Standard	EN 50170, DIN 19245
Acces Mode	Token Passing with underlying master/slave
Brzina	9.6-1500 kbit/s (po izb.), max 12Mbit/s
Medij	dvožični TP kabl (od 1995.g) ili optički kabl (od 1990.g)
Broj čvorova	127
Dužina	9.6 km električ. ili 23.8 optički kabl
Topologija	linija, krug, zvijezda, razgranati
Protokoli	PROFIBUS FMS PROFIBUS DP PROFIBUS PA
Primjena	male mreže na ćelijskom nivou do 10-tak čvorova

Tabela 1 - Karakteristike PROFIBUS-a

Kao što se vidi iz tabele Profibus obezbjeđuje tri protokola:

**PROFIBUS FMS** se koristi za strukturirane korisničke servise u otvorenim ćelijskim komunikacijama (10-15 kontrolera PLC ili PC) gdje je potrebna intenzivna razmjena podataka, a ne kratko vrijeme reakcije;

**PROFIBUS DP** se koristi kao protokol profile zapovezivanje distribuiranih I/O jedinica sa ekstremno kratkom vremenom odziva;

**PROFIBUS PA** se koristi za automatizaciju u procesnoj industriji, zasnovan je na FMS protokolu i može da se koristi u agresivnim sredinama.

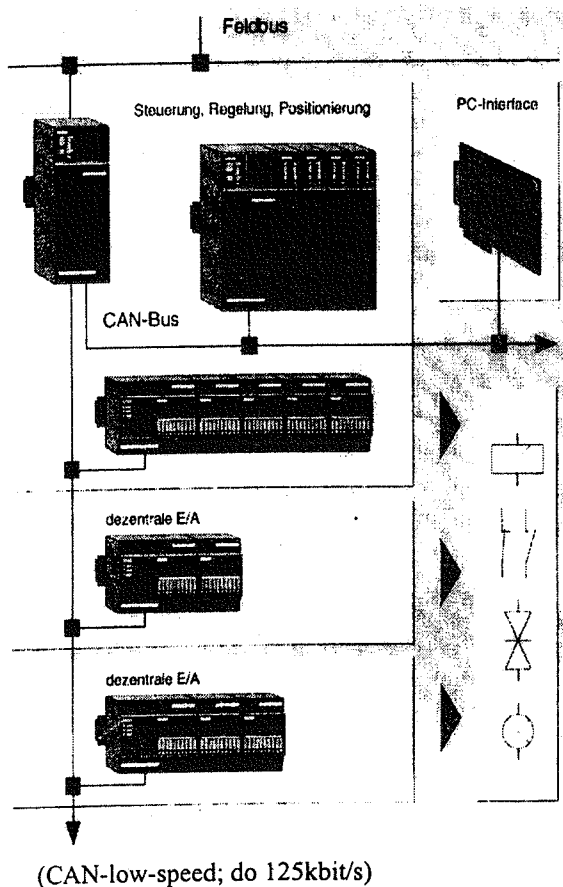
Profibus je otvoren i interoperabilan. Jedan fieldbus je samo tada uspješan ako obezbjeđuje pravu i punu interoperabilnost. Ovo znači, prije svega, da uređaji i sistemi različitih proizvođača mogu zajedno raditi. Pri tome mora biti moguća izmjena sličnih uređaja od različitih proizvođača, pri čemu nadređeni sistem mora potpuno da podržava specifične mogućnosti pojedinih

uređaja. Osim toga fieldbus-protokol mora dati bazu za daljnji razvoj i inovaciju field uređaja. Korisniku mora biti omogućeno da na jednostavan način proširuje svoj postojeći sistem i koristi nove mogućnosti, koje su vezane za fieldbus. Ove zahtjeve ispunjava Siemensov PROFIBUS (SINEC L2).

### 7. CAN-Bus (CAN = Controller Area Network)

CAN bus je Fieldbus, prvobitno namijenjen za umrežavanje elektronskih komponenti u automobilima. U međuvremenu našao je primjenu u mašinstvu i tehničkoj automatizaciji. CAN bus je serijski dvožični bus sa specijalnim protokolom za prenos i definisan je u ISO sa dvije različite klase brzina:

- ISO 11898  
CAN-high-speed; 125kbit/s to 1Mbit/s)
- ISO 11519  
CAN-low-speed; do 125kbit/s)



Slika 2 – Decentralizovane komunikacije sa CAN-basom

Najčešće se primjenjuje brzina od 50 Kbit/s. Ova brzina je najčešće zadovoljavajuća, budući da je protok informacija na basu srazmjerno nizak, a brzina prenosa još uvijek vrlo velika u poređenju sa vremenom reakcije servomotora. Osim toga pri ovoj brzini prenosa izbor vrste vodova nije bitan.

Može se primijeniti neuvrnutе parice bez krajnjih otpora (terminatora). CAN normira 1 i 2 sloj prema ISO/OSI modelu.

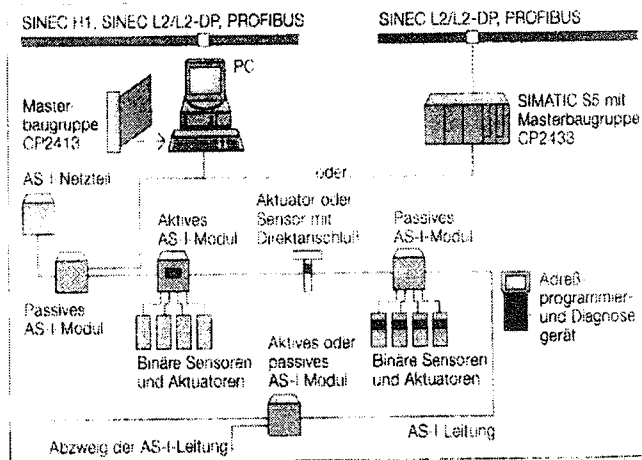
### 8. OTVORENE KOMUNIKACIJE NA AKTUATOR-SENZORSKOM NIVOU: AS-I BUS

Fieldbus sistemi, koji su se do sada etablirali na tržištu, mogu doduše tehnički da izmjenjuju podatke sa jednostavnim (binarnim) aktuatorima i senzorima, ali ove zadatke oni sa ekonomskog aspekta ispunjavaju nezadovoljavajuće, jer su koncipirani za kompleksne komunikacione zadatke, tj. visoka funkcionalnost ovih sistema ne može se široko iskoristavati kod jednostavnih aktuatora i senzora. Ekonomična rješenja za ovo područje primjene sada nudi novorazvijeni Aktuator-Senzor interfejs (AS-i).

Binarni aktuatori i senzori su uređaji, koji pokazuju samo dva stanja (on, off; uključen, isključen), npr. kontakti prekidači, pozicioni prekidači, zaštite, ventili i optički dojavljivači. Upravo ovi uređaji daju većinu signala u jednom automatiziranom sistemu. Između takvih senzora i aktuatora moguća je sada efikasna i zadatku prilagođena komunikacija sa nadređenim upravljanjem, na ekonomičan i komforan način, putem novog AS-I interfejsa.

### 9. OTVORENE KOMUNIKACIJE UZ ŠIROKU PODRŠKU PROIZVOĐAČA

Budući da je danas ponuda bus-konceptata u field-području za korisnike skoro nepregledna, tema "otvorenost komunikacija" dobiva posebno na značenju. Novi komunikacioni koncepti se mogu probiti samo ako su podržani od što je moguće više proizvođača. Ovo je kod AS-I interfejsa osigurano od samog početka, budući da je on razvijen od strane konzorcijuma koga čine jedanaest njemačkih i švajcarskih firmi. U međuvremenu su više od 40 firmi u Evropi, Americi i Japanu, koji reprezentuju svjetsko tržište aktuatora i senzora (kod senzora 90%, a kod aktuatora 45% udjela u svjetskom tržištu), postali članovi novoosnovane AS-I mrežne organizacije, tj. AS-I udruženja. Ova otvorenost znači da je korisnicima obezbijedena sigurnost investicija u budućnosti.



Slika 3 – Komunikacija Master/Slave na nivou AS-i interfejsa

### 10. NOVE MOGUĆNOSTI INTILIGENTNIH AKTUATORA I SENZORA

AS-I interfejs je optimiran za umrežavanje binarnih aktuatora i senzora. Komunikacija se izvodi postupkom Master-Slave, pri čemu su Master grupe



riješene sa programibilnim logičkim kontrolerima (PLC) i AT kompatibilnim PC računarima. (Slika 3).

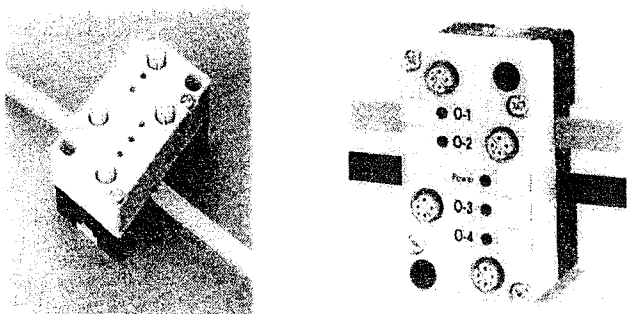
Kod aktuatora i senzora razlikuju se aktivni i pasivni učesnici. Aktivni uređaji imaju integrisani bus interfejs (sa Slave-ASIC) i mogu se direktno vezati na bus. Pasivni uređaji su konvencionalni aktuatori i senzori, koji nemaju vlastite komunikacione interfejse. Ovi uređaji se vezuju na AS-I mrežu preko odgovarajućih AS-I modula. Moduli, dakle, predstavljaju decentralizovani ulazo-izlazni interfejs za priključak konvencionalnih uređaja i podesni su za direktnu primjenu u procesu (stepen zaštite IP67).

Ukoliko se umjesto konvencionalnih binarnih aktuatora i senzora u AS-I mrežu uvežu "inteligentni" (bus-vezivi) aktuatori i senzori, tada se dodatno, uz elegantnu tehniku priključenja, dobivaju sasvim nove prednosti:

- pored vlastitih procesnih signala mogu se prenositi i drugi signali, kao što je dojava ispada špule kod induktivnih kontaktnih prekidača,
- inteligentni aktuatori i senzori se mogu preko AS-I interfejsa parametrizirati, tj. uređaj za automatizaciju može preko AS-I interfejsa podešavati radna područja. Tako npr. kod ultrazvučnog senzora za mjerenje daljine Sonar-BERO mogu se podesiti razna područja rada (uklapanja).

## 10. JEDNOSTAVNA MONTAŽA I KABLIRANJE

Danas se koncepti automatizacije ocjenjuju sa aspekta "troškovi-efekti", koji su usko povezani sa održavanjem, montažom i kabliranjem. Sa AS-I konceptom može se znatno uštedjeti na troškovima, jer se kako kod montaže tako i kabliranja smanjuju troškovi.



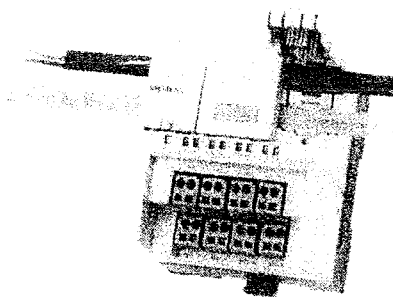
Slika 4 – AS-i moduli sa komunikacionim kablom (žuti); (a) bez i (b) sa kablom za napajanje

Kao AS-I komunikacioni vodovi primjenjuju se pored standardnih okruglih kablova i specijalni gumirani plosnati AS-I kablovi. Ovi neoklopljeni dvožični vodovi su izuzetno pogodni za polaganje, a zbog svog profila isključuju zamjenu polova u modulu (mehaničko kodiranje).

Da bi se AS-I modul umrežio (slika 4) jednostavno se AS-I vod utisne u vodicu voda u donjem dijelu modula za spajanje. Gornji dio modula se jednostavno pričvrsti vijcima za donji dio modula, pri čemu kontaktne igle probijaju omotač voda i uspostavljaju siguran kontakt, tj. da bi se jedan modul priključio, ne mora se više prekidati plosnati kabl, skidati izolacija sa pojedinačnih žica i priključivati: jednostavno montirati donji dio modula, položiti kabl i gornji dio pričvrstiti vijcima - gotovo. Izmjenu u kabliranju nisu nikakav problem. Modul na AS-I

kablu se može jednostavno pomjeriti: izolacija se sama zatvara zaptivajući, te ostaje visok nivo zaštite.

Sljedeća prednost AS-I sistema je da se preko AS-I voda prenose kako pomoćna energija za senzore, tako i informacije (podaci).



Slika 5 – Povezivanje AS-i modula na bus (kabl)

## 11. FLEKSIBILNA KREIRANJE I JEDNOSTAVNA STRUKTURA MREŽE

U poređenju sa postojećim fieldbus sistemima, AS-I interfejs je vrlo slobodan u raspoređivanju učesnika (Slaves). Inteligentni senzor ili AS-I modul se može s jedne strane priključiti na svako proizvoljno mjesto AS-I kabla, a s druge strane moguće je AS-I kabl od svakog modula nadalje razgranati struktura stabla (slika 3).

## 12. NEMA DODATNIH INŽENJERSKIH POSLOVA

AS-I interfejs je u svom konceptu orijentisan *user friendly*, takođe i u odnosu na projektovanje. Od korisnika AS-I se ne traže specijalna komunikaciona znanja. AS-I radi na jednom programibilnom logičkom upravljanju kao jednostavna perifernska grupa (slika 3). Aktuatori i senzori povezani sa AS-I se mogu od strane aplikativnog programa tretirati upravo kao da su priključeni na standardnu perifernsku grupu. Korisnik se stoga ne mora brinuti o komunikacionim mehanizmima, kao što su "send" i "recieve". Sve ovo preuzima Master grupa, koja ciklički testira sve AS-I-učesnike. Ciklus aktualizacije iznosi maksimalno 5 ms. Na taj način AS-I vlada i brzim procesima u automatskim postrojenjima.

Time da se za korisnike skoro ništa ne mijenja u odnosu na konvencionalnu tehniku, ulaz u AS-I tehniku je relativno jednostavan. Korisnici mogu da koriste prednosti ove inovativne tehnike, bez da moraju mijenjati uobičajeni koncepti automatizacije.

## 13. DECENTRALIZACIJA

Tred automatizaciju ide u pravcu decentralizacije. To znači da su procesni interfejsi (ulazi,izlazi) jednog automatskog sistema postavljeni tamo, gdje nastaju signali, dakle direktno u procesu. Kompleksni uklopni uređaji su uvezani putem PROFIBUS - DP, jednostavni binarni senzori preko AS- interfejsa.

Usprkos očiglednih prednosti komunikacija preko bus-a, decentralizirani koncept je do sada bio zastupljen samo kod velikih i srednjih aplikacija. Razlog tome je da su mogućnosti dosadašnjih komunikacionih sistema i troškovi, koji odatle rezultiraju, za jednostavne i jeftine

aktuatori i senzore u donjoj feld ravni, previsoki, tako da su postojeće komunikacije iz ekonomskih razloga dostizale svoju granicu.

No komunikacije nude pored ušteda u kabliranju i mogućnost parametrizacije (podešavanje radnih parametara) i dijagnosticiranja.

#### 14. PROFIBUS I AS-INTERFEJS

Kao jeftin sistem umrežavanja za binarne senzore i aktuatori moguće je AS-I vrlo fleksibilno uvezati u strukturu automatizacije. Primjer za to su Siemensovi sistemi, koji pored već postojećih veza preko Master-grupe, za SIMATIC-S5 - mala upravljanja i nove Master-grupe za velike automatske uređaje SIMATIC S5-115U, -135U i -155U, omogućuju takođe uključivanje AS-I na PROFIBUS-DP preko:

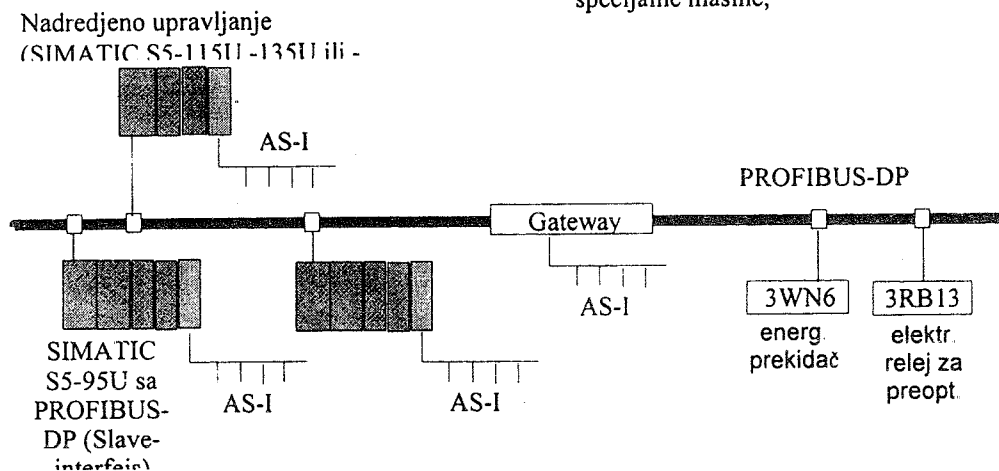
- malog upravljanja SIMATIC S5-95 DP sa integrisanim PROFIBUS-DP-interfejsom i AS-I Master-grupom,
- decentralizovane periferije ET 200U (sa AS-I Master-grupom), i
- direktno preko Gateway (bez dodatne Master-grupe).

Korisnik PROFIBUS-a, koji radi sa AS-I interfejsom, ima utisak da radi samo sa jednim bus sistemom.

#### 15. DECENTRALIZOVANA AUTOMATIZACIJA SE ISPLATI I KOD RELATIVNO MALIH POSTROJENJA

Decentralizovana struktura ulaza i izlaza je bila isplata do sada samo kod srednjih i velikih postrojenja. Kalkulacija izvedenih postrojenja pokazuju sada kod uračunavanja dodatnih troškova (kabliranje, ožičavanje, ispitivanje itd.) takođe i za manje primjene predstavlja ekonomično rješenje.

Da bi se troškovi po ulazu i izlazu na Masteru smanjili, realizovan je protok informacija bidirekcionalno. Na taj način je moguće po jednom učesniku opslužiti četiri ulaza i izlaza.



Slika 6 - Povezivanje AS-interfejsa sa PROFIBUS-om

Maksimalni broj ulaza i izlaza u jednom AS-I mreži se time povećava 248. Ova nova funkcionalnost je zastupljena kod Siemens-a sa 4E/4A modula sa stepenom zaštite IP20.

#### 16. MULTIDIMENZIONALNI ASPEKT UMREŽAVANJA

Danas se u savremenim industrijskim komunikacijama govori o pojmu njihove multidimenzionalnosti. Multidimenzionalni aspekt umrežavanja se zasniva na tri elementa: decentralizaciji, fleksibilnosti i sigurnoj budućnosti.

Decentralizovani koncept sa umrežavanjem preko fieldbasa redukuje troškove umrežavanja za preko 50%.

Modularni i fleksibilni sistem omogućava realizaciju funkcija upravljanja, mjerenja, regulisanja, optimiranja, pozicioniranja, komuniciranja i umrežavanja. Kompatibilnost sa internacopnalnim interfejs standardima obezbjeđuje otvorene komunikacije kao i proširenje sistema bez problema u slučaju novih potreba za tržišta.

Važne pretpostavke pri realizaciji mreže su

za planera:

- modularnost sistema
- velika fleksibilnost primjenom moćnih blokova za centralizovanu i decentralizovanu primjenu
- jednostavno programiranje prema IEC 1131-3 ili u jezicima visokog nivoa

za izvođača:

- smanjenje troškova ožičavanja,
- kraće vrijeme puštanja u rad i uhodavanja,
- brže otkrivanje grešaka,

za korisnika

- konformno vođenje korisnika,
- najviša pouzdanost,
- rješenja koja imaju budućnost

Fleksibilnost omogućava, uz primjenu moderne elektronike, proizvodnju inovativnih i korsnički ugodnih mašina kao što su :

- automati za montažu, manipulativni uređaji i roboti, skladišni i transportni uređaji, mašine za pakovanje, specijalne mašine,

- uređaji za ispitivanje i testiranje, automati za pića, automati za pranje i bojenje, automati za igre, automati za kafu,

- postrojenja za prečišćavanje vode, svjetlosni i sigurnosni sistemi, postrojenja za snabdijevanje energijom i vodom, upravljanje vratima i kapijama,
- automati za procesnu tehniku, mjerni-, upravljački i regulacioni uređaji, laboratorijski, testni i ispitni uređaji, uređaji za registovanje podataka mašine i procesa, uređaji za daljinsko djelovanje.

## 17. OSACA

U cilju stvaranja hardverski nezavisnih sistema i odgovarajućih otvorenih mrežnih arhitektura, posljednjih godina vrše se intenzivna istraživanja. Jedno od takvih je i projekt OSACA (Open System Architecture for Controls within Automation Systems) koji se realizuje u okviru projekta Evropske Zajednice ESPRIT III (Project 6379). Glavni cilj OSACA I je definisanje hardverski nezavisnih referentnih arhitektura za opremu numeričkih alatnih mašina uključujući funkcionalnost numeričkih upravljanja (NC), robotskih kontrolera (RC), programibilnih logičkih kontrolera (PLC) i ćelijskih kontrolera (CC). On će formirati zajedničku bazu za standardne numeričke i robotske kontrolere sve do sofisticiranih ćelijskih kontrolera, uključujući sisteme za manipulisanje alatima i obratcima i bit će otvoren za integraciju novih funkcija i korištenje nove računarske opreme. Arhitektura je građena po hijerarhiskom modelu klasa objekata, servisa koje nude i njihovih interfejsa za upravljačku platformu. Platforma se sastoji od sistemskog softvera, kao što su operativni, komunikacioni i konfiguracioni sistem, grafičkog servera i sistema baze podataka.

Sažeto rečeno OSACA ima za cilj da razvije otvorenu mrežnu arhitekturu koja će :

- omogućavati nezavisan razvoj komponenta,
- omogućavati precizan opis interakcija između komponenta,

- omogućavati komponentama da primaju kompletnu podršku,
- omogućava proširenje same referentne arhitekture,
- omogućava dobru i postepenu migraciju postojećih upravljanja.

OSACA komunikacioni sistem je proizvođački neutralan link između korisnički specifičnih aplikacija ka nadređenim sistemima kao što su ćelijski kontroleri i velike fabričke mreže.

## LITERATURA

1. G.Strauss, "Industrielle Kommunikation fuer alle Aufgaben der Automatisierungstechnik", Engineering&automation, Siemens 5/95
2. E.Flatschka, "Offene Kommunikation mit dem Aktuator-Sensor-Bereich", Engineering&automation, Siemens 1/95
3. H.J.Wamser, "Kommunikation nach Mass bei Niederspannungs-Schaltgeraeten", Engineering&automation, Siemens 2/95
4. P.Kobes, "Offener Feldbus auch fuer die Prozessautomatisierung:PROFIBUS", Engineering&automation, Siemens 3-4/95
5. J.Mueller, "OSACA-Interduction", OSACA - home page, 1/95

**Abstract:** PROFIBUS is the bus system for communication in small cell networks and with field devices based on the European EN 50170 standard for PROFIBUS. The AS-Interface is a networking system for binary sensors and actuators at the lowest field level. Process signals originating on site are usually transmitted to the controller using extensive parallel wiring and input/output modules

## INDUSTRIAL COMMUNICATIONS AT THE FIELD LEVEL

Miroslav Rogić

## PROGRAMIRANJE PROGRAMABILNOG LOGIĐKOG KONTROLERA

Igor RaĐeta, ČAJAVEC Holding – P PT, Banja Luka

*Sadržaj – U radu je dat kratak osvrt na hronologiju razvoja programiranja programabilnog logiĐkog kontrolera (PLC). Definisani su zahtjevi koje bi trebalo da ispunjava alat za programiranje savremenog PLC-a. Predstavljen je programabilni logiĐki kontroler PLC 8000, koji je praktiĐno realizovan. Detaljnije je opisan rad sa alatom za programiranje sistema PLC 8000 i ukazano je na njegove prednosti.*

### 1. UVOD

Prvi programabilni logiĐki kontroleri (PLC) su bili dosta komplikovani za programiranje. ObiĐno su imali jedan akumulatorski registar koji je sluĐio kako za smjeĐtaj implicitno adresiranog operanda, tako i za smjeĐtaj rezultata. Programiranje je, u velikoj mjeri, podsjeĐalo na programiranje u assembleru i nazvano je programiranje preko liste instrukcija. Ovakvi programi su bili dosta komplikovani, pogotovo ako se trebao rijeĐiti neki kompleksniji problem.

Obzirom da je PLC zamjenio upravljaĐku logiku realizovanu pomoću releja, broj instrukcija, koji je simulirao rad releja, bio je veoma skroman. Međutim, poĐto su te instrukcije potpuno obezbjeđivale Źeljena upravljanja, one su se u najvećoj mjeri, odrĐzale i do danas. Relativno mali broj instrukcija omogućio je da se programiranje izvodi na ruĐnim konzolama. To su uređaji sliĐni kalkulatoru, koji posjeduju displej i po jedan taster za svaku instrukciju. Na displeju se, u jednom trenutku, moĐe nalaziti samo jedna instrukcija sa adresom pridruĐenom u programu. Ovakve konzole, pored ostalog, i danas koriste neki programabilni logiĐki kontroleri [1].

Već prvi PC raĐunari iskoriĐteni su za programiranje PLC-a. PoĐto je najjednostavniji viĐi programski jezik bio BASIC, to su ga pokuĐali implementirati kao programski jezik za PLC [2]. Međutim, PC raĐunari su tada joĐ bili dosta skupi i nezgrapni za duĐe koriĐtenje u industrijskim halama.

Zbog mogućnosti dvodimenzionalnog prikaza, PC raĐunari su i dalje aktuelni. Mada je grafika, u poĐetku, bila dosta skromna, ona je omogućavala prikazivanje simbola releja, kontaktora, kontakata i tokova struja. Ovo je obezbjeđivalo da se jednostavnija upravljanja realizuju u grafiĐkom modu (prekidaĐki plan). Djelovi programa, koji se nisu mogli predstaviti nekim od simbola, predstavljani su kvadratima sa vezanim adresama na liste instrukcija koje bi odradiĐivale Źeljeni posao. Ovakav naĐin programiranja posjeduju gotovo svi danaĐnji programabilni logiĐki kontroleri [1], [2], [3] i [4].

Sa poboljĐanjem grafiĐkih mogućnosti PC raĐunara, razvijena je ideja funkcionalnog programiranja [1] i [3]. Kod ovakvog naĐina programiranja, funkcija upravljanja definiĐe se

logiĐkom Źemom upravljanja. Finim grafiĐkim simbolima i njihovim međusobnim povezivanjem moguće je predstaviti bilo kakvu logiku upravljanja.

### 2. PROGRAMIRANJE SAVREMENOG PLC-a

Savremeni programabilni logiĐki kontroleri moraju Źto viĐe pojednostaviti izradu ciljne aplikacije. Da bi se to ostvarilo, razvijaju se kompleksna programska okruĐenja koja omogućuju slikovito predstavljanje korisniĐkog programa, a sve to u cilju Źto veće razumljivosti i Źitljivosti samog programa. Takođe se, preko sistema menija i 'toolbar'-ova obezbjeđuje jednostavan odabir instrukcija, njihovo postavljanje i povezivanje u cjeline. PraktiĐno, programiranje PLC-a se svodi na crtanje programa koji ima izgled mjeĐavine dijagrama toka i elektriĐne Źeme.

Prednost ovakvog naĐina programiranja se ogleda u sljedećem:

- Velika Źitljivost i razumljivost korisniĐkog programa proizilazi iz Źinjenice da je grafiĐka prezentacija neuporedivo jasnija i oĉiglednija od bilo kakve tekstualne prezentacije
- Modularnost programiranja koja proizilazi iz same prirode procesa upravljanja koji se Źeli implementirati pomoću PLC-a. Naime, u praksi je gotovo redovan sluĐaj da je proces kojim se Źeli upravljati, sastavljen iz većeg broja slabo povezanih ili ĉak nepovezanih cjelina. Ove cjeline se, u procesu programiranja, mogu prostorno razdvojiti, tako da ih je moguće posmatrati kao nezavisne programe, koji sada, zbog svojih manjih dimenzija, postaju joĐ Źitljiviji i razumljiviji.

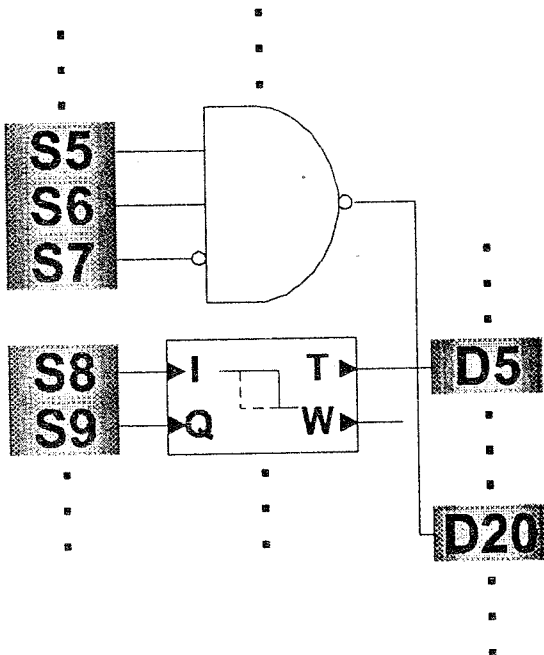
Ovdje treba napomenuti da je ovakav pristup postao opravdan zahvaljujući tehnoloĐkom napretku raĐunara koji je omogućio da se, danas veoma moćni PC raĐunari, u obliku NOTEBOOK raĐunara, unesu u industrijske hale. Na ovaj naĐin se korisniĐki program mogao testirati i doradiĐivati sa veoma sofisticiranim alatima, a uz relativno nisku cijenu.

### 3. PRAKTIĐNA REALIZACIJA – PLC 8000

U razvojnim laboratorijama ČAJAVEC Holdinga, Preduzeće Prostorna tehnika, razvijen je programabilni logiĐki kontroler pod nazivom PLC 8000. Osnovna verzija ovog PLC-a posjeduje diskretne ulaze, diskretne signalne i snaĐne izlaze i brojaĐke ulaze, te je kao takav namjenjen prvenstveno za maĐinsku industriju.

Procesorski modul je realizovan tako da posjeduje 256 izvornih registara i 256 odrediĐnih registara. Instrukcije imaju proizvoljan broj operanada, ĉija se adresa ne specificira, nego se uzimaju redom iz izvornih registara. Rezultat je, obiĐno, jedna vrijednost i adresa odrediĐnog registra se specificira u samoj instrukciji. Na ovaj naĐin su

sve instrukcije svedene na fiksnu dužinu od četiri bajta. Primjer dvije uzastopne instrukcije, instrukcija NAND sa tri operanda (treći je invertovan) i instrukcija kašnjenja isključenja za vrijednost Q, zajedno sa pridruženim operandima i smještanjem rezultata, prikazan je na slici 1.



Sl. 1. Primjer adresiranja operandi i rezultata

Program je organizovan po kolonama. Procesorski modul izvršava instrukcije redom od početka do kraja kolone, zatim prebacije sve vrijednosti iz odredišnih registara u izvorne registre, te onda započinje izvršenje prve instrukcije iz sljedeće kolone. Ovaj postupak se ponavlja sve dok se ne izvrše sve instrukcije iz zadnje kolone, a onda se ponovo započinje izvršenje prve instrukcije iz prve kolone. Procedura rada procesorskog modula data je na slici 2.

```

Procedure main_loop
var kolona: integer;
    n: integer;
begin
  repeat
    prenesi_izlazne_varijable_na_izlaze;
    kolona:=0;
    repeat
      n:=0;
      repeat
        instrukcija(kolona,n);
        n:=n+1;
      until kraj_kolone or kraj_programa;
      prenesi_odredišne_varijable_u_izvorišne;
      kolona:=kolona+1;
    until kraj_programa;
    prenesi_ulaze_na_ulazne_varijable;
  forever
end
    
```

Sl. 2. Neformalni PASCAL kod glavne programske petlje procesorskog modula

Na ovaj način, korisnički program je prebačen iz jedne u dvije dimenzije. Ovo je veoma značajna pogodnost za prezentaciju korisničkog programa na PC računaru. U konkretnom slučaju, broj instrukcija u pojedinim kolonama ograničen je sa 256 operanada (izvornih registara), a broj kolona sa veličinom programske memorije (4000 instrukcija).

Procesorski modul podržava sljedeće instrukcije:

- Logičke instrukcije AND, OR i XOR koje mogu imati od 2 do 8 operandi. Svaki operand pojedinačno, kao i rezultat, mogu se prosljediti direktno ili invertovano.
- Aritmetičke instrukcije: sabiranje, oduzimanje, množenje i djeljenje cjelobrojnih veličina (16 bita).
- Instrukcije poređenja: veće, manje i jednako.
- Tajmerske instrukcije: generisanje impulsa, kašnjenje uključanja i isključenja, te oscilator.
- Brojačke instrukcije: inkrementiranje, dekrementiranje i inkrement/dekrement.
- 'Load/Store' instrukcije čitanja ulaza, postavljanja izlaza, te upis i čitanje markera.
- Kontrolne instrukcije: kraj kolone, kraj programa, te grananje rezultata u druge odredišne registre.

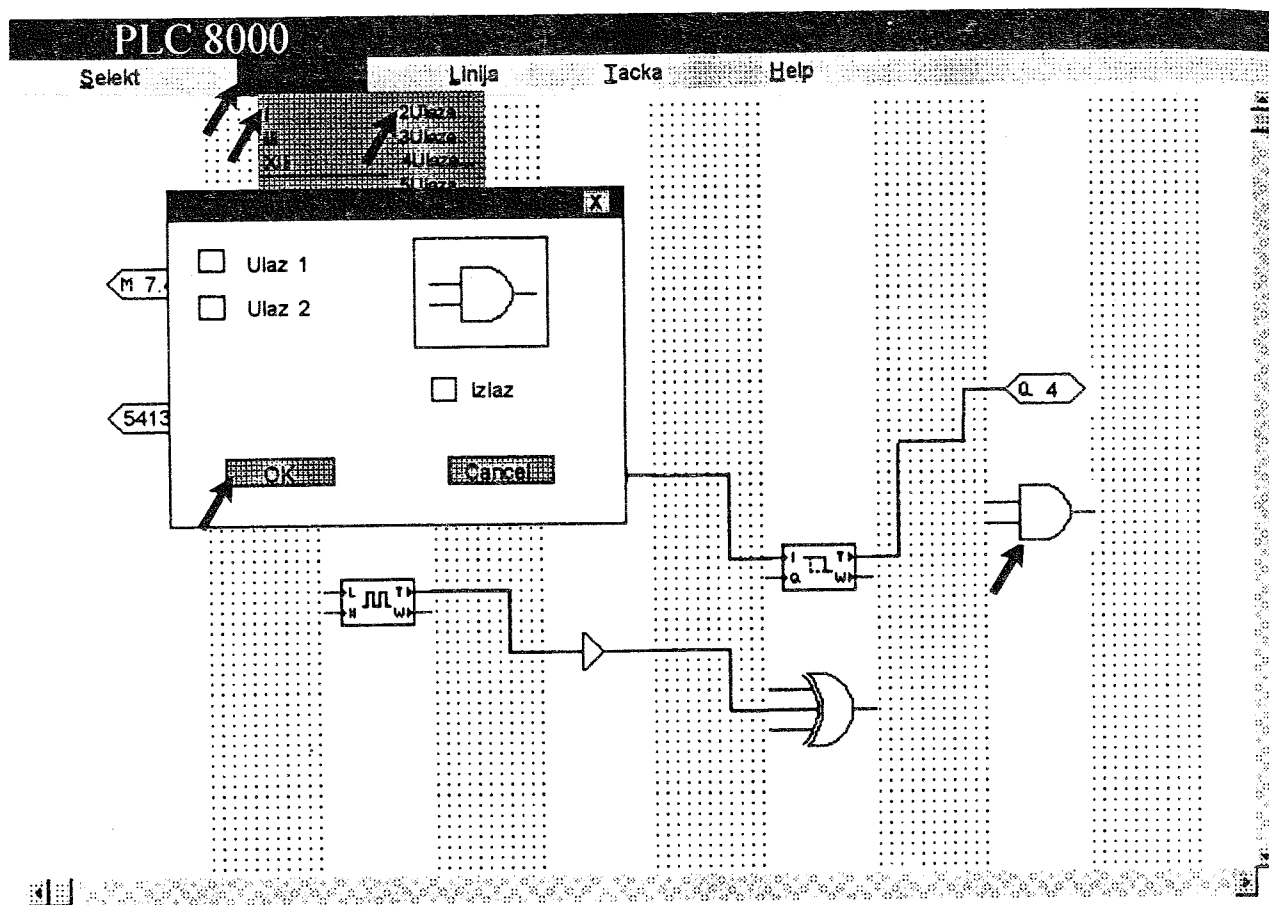
Ovaj set instrukcija u potpunosti zadovoljava sve potrebe logičkog upravljanja, za koje su ranije korištene različite kombinacije relejnih formi, a brojačke i aritmetičke instrukcije pružaju dodatni komfor kod kreiranja upravljačke logike industrijskih mašina.

#### 4. ALAT ZA PROGRAMIRANJE PLC 8000

Na PC računaru je razvijen grafički alat za programiranje sistema PLC 8000. Ovaj alat je razvijen u C++ programskom jeziku i instalira se pod WINDOWS 95 operativnim sistemom. Izgled alata za programiranje prikazan je na slici 3.

Postupak pisanja korisničkog programa svodi se na crtanje logičke šeme upravljanja procesom. Iz menija se odabiru željene instrukcije (njihovi grafički prikazi) i raspoređuju po površini radne stranice. Zatim se vrši njihovo povezivanje izlomljenim linijama koje predstavljaju tokove podataka.

Postupak postavljanja određene instrukcije je sljedeći: Mišem (ili kombinacijom tastera) aktiviramo podmeni *Instrukcija*, gdje se prikaže spisak instrukcija po grupama. Odatle selektujemo željenu instrukciju i otvori se novi prozor u kome se nalazi grafički prikaz selektovane instrukcije, iz koga možemo podesiti sve potrebne parametre (npr. Da li tajmerska instrukcija ima operand reset ili ne, koliko operandi ima logička instrukcija i koji su od njih invertovani, da li je rezultat instrukcije invertovan itd.). Zatvaranjem ovog prozora na radnoj stranici ostaje nacrtana željena instrukcija, ali je ona označena i povezana sa cursorom (pomjeranjem miša, pomjera se označena instrukcija po radnoj stranici). Sada označenu instrukciju pomjerimo na željenu poziciju i tu je ostavimo. Crtanje linija je, takođe, veoma jednostavno, a dodatno je olakšano postavljenim



Sl. 3. Crtanje instrukcije AND pomoću alata za programiranje sistema PLC 8000

vidljivim rasterom u prostoru između kolona za smještaj instrukcija.

Program (crtež logičke šeme) je prostorno ograničen jedino brojem operanada po koloni i brojem instrukcija (vidi prethodno poglavlje), međutim, o tome vodi računa sam računar. Prema tome, izgled programa zavisi isključivo od kreativnosti samog programera (konstruktora upravljačke logike).

Prilikom prevođenja programa, ignorišu se prazne kolone i prazni prostor između instrukcija, a automatski se generišu instrukcije kraj kolone i kraj programa. Grananje rezultata se ostvaruje tako što se započinje crtanje nove linije negdje na već nacrtanoj liniji. Na tom mjestu se automatski dodaje tačka koja predstavlja čvor i koja će biti prevedena u instrukciju grananje rezultata u drugi odredišni registar. Na slici 4. je prikazan primjer dijela programa, jedna nezavisna cjelina, nacrtan pomoću grafičkog alata za programiranje PLC 8000.

U meniju je moguće pronaći još neke pogodnosti kao što su dupliciranje ili pomjeranje označenog djela logičke šeme, kao i brisanje označenog bloka ili instrukcija i linija pojedinačno. Unutar grafičkog alata je integrisan i 'on-line help' u okviru koga su, pored opisa rada samog grafičkog alata, do detalja opisane i same instrukcije i dati odgovarajući primjeri upotrebe pojedinih instrukcija, kao što je to prikazano na slici 5.

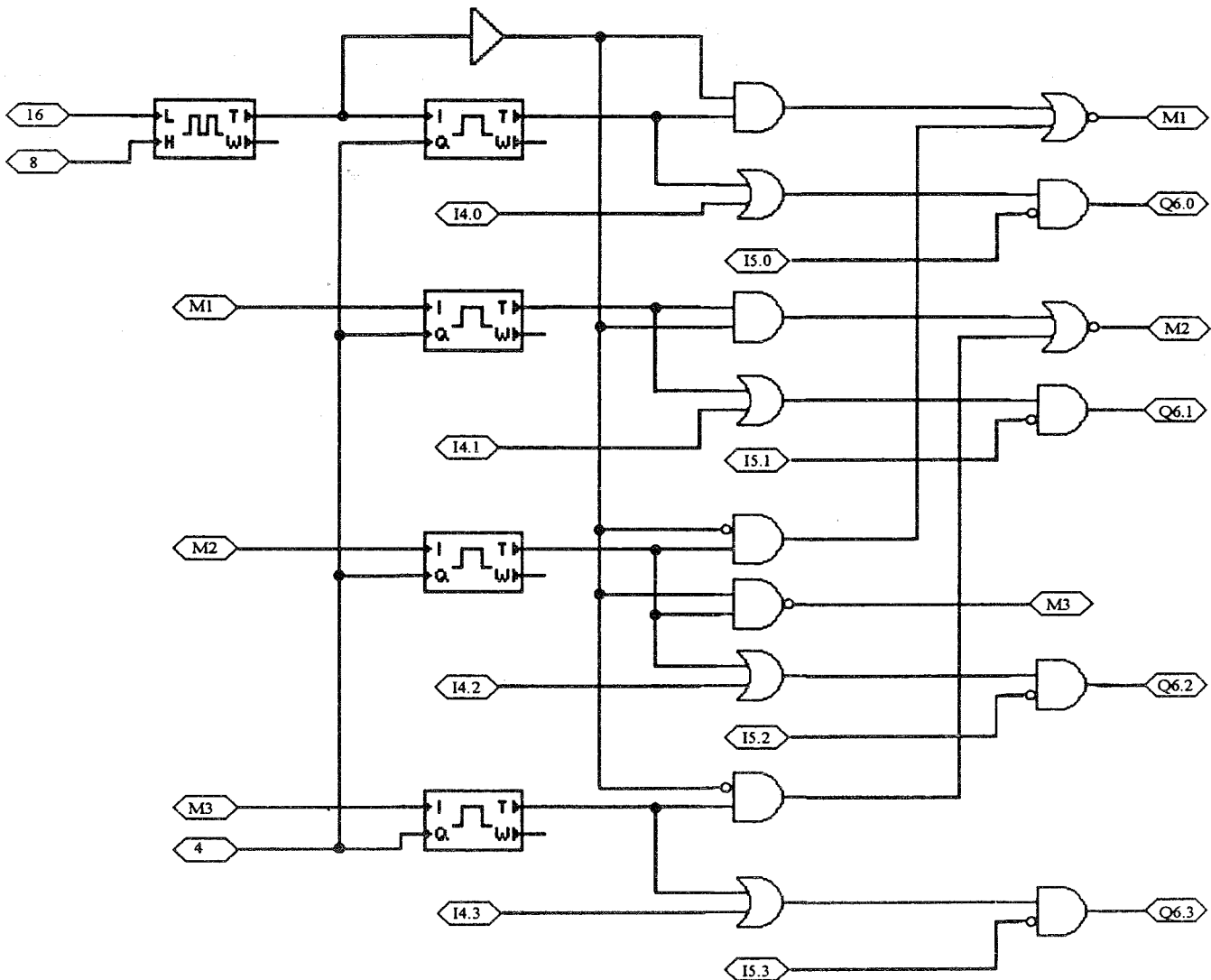
Nakon crtanja logičke šeme starta se prevodilac (takođe iz menija) koji crtež sa radne

stranice prevodi u niz instrukcija prilagođenih procesorskom modulu sistema PLC 8000. Prevodilac će prijaviti eventualne greške i nelogičnosti. PC računar se, pomoću serijskog RS232 interfejsa i konvertora na RS485 interfejs, direktno povezuje na PLC 8000. Procesorski modul posjeduje ugrađen RS485 interfejs, čija je osnovna uloga povezivanje većeg broja PLC 8000 u jedinstven sistem. Zatim se, ponovo iz menija, starta programiranje PLC-a, u okviru koga se, preko serijskog interfejsa, prevedeni program prenosi u programsku memoriju procesorskog modula. Ovim je, praktično, programiranje sistema PLC 8000 završeno. Naravno, eventualne izmjene korisničkog programa su uvijek moguće i veoma ih je jednostavno sprovesti.

## 6. ZAKLJUČAK

Iz priloženog se vidi da je PLC 8000 podržan sa alatom za programiranje koji je u skladu sa trenutnim tendencijama u svijetu. Alat je jednostavan za upotrebu, tako da ga može koristiti svaki konstruktor upravljanja koji je prošao osnovnu obuku na PC računaru (operativni sistem WINDOWS 95).

Sistem PLC 8000 je otvoren za daljnju nadgradnju. Veoma jednostavno se mogu dograditi analogni ulazni i izlazni moduli, te set instrukcija koji bi ih podržavao (npr. PI, PID ili adaptivni regulatori). Takođe je potrebno razviti dio alata koji bi omogućio 'realtime' praćenje izvršenja korisničkog programa, što bi u velikoj mjeri olakšalo otkrivanje grešaka u logici upravljanja.



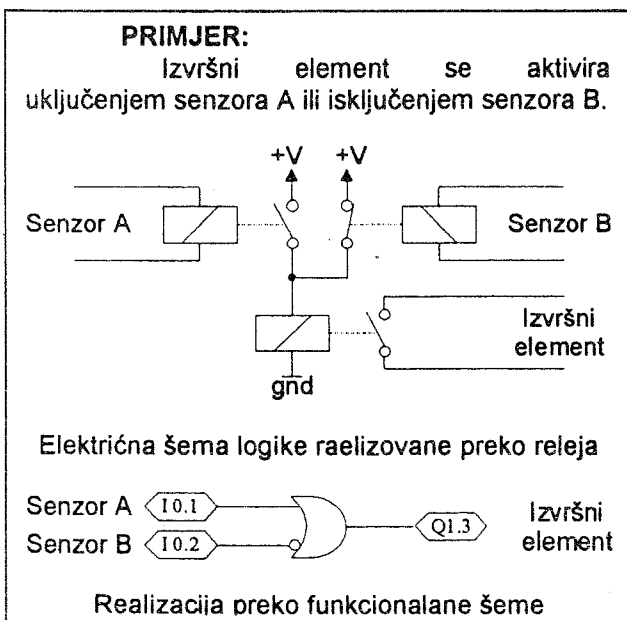
Sl. 4. Primjer programiranja sistema PLC 8000

LITERATURA

- [1] SIEMENS AG, "SIMATIC S5-100U Die erste wirklich modulare Kleinsteuerung", 1990.god.
- [2] FESTO electronic, "Festo FPC 404 Product Range", 1991.god.
- [3] Selectron Lyss AG, "Systeme und gerate fur die industrielle Elektronik und Automation", 1996.god.
- [4] Koyo Inc., "PLC Direct by Koyo", 1997.god.

**Abstract** – In this paper it is given short review of programmable logic controller (PLC) programming development chronology. Demands are being set on tools for modern PLC programming. It is introduced programmable logic controller PLC 8000, and it was practicly realized. It is described work with programming tool for PLC 8000 system and its advantages are noted.

PROGRAMMABLE LOGIC CONTROLLER  
PROGRAMMING  
Igor Rašeta



Sl. 5. Primjer upotrebe OR instrukcije

## SISTEM ZA KONTROLU TROFAZNOG MREŽNOG NAPAJANJA I AUTOMATSKO ODRŽAVANJE BATERIJSKOG NAPAJANJA

Branko L. Đokić, \*Ljubomir Matavulj, Branko Blanuša, Milan Jokić,  
Elektrotehnički fakultet u Banjoj Luci, \*\*"Čajavec" Holding Banja Luka

**Sadržaj:** U radu je predstavljen mikroprocesorski sistem za kontrolu trofaznog mrežnog napona i automatsko održavanje pomoćnog (baterijskog) napajanja. U slučaju ispada glavnog napajanja automatski se prelazi na pomoćno. Na ovaj način obezbjeđuje se neprekidnost napajanja DC potrošača. Sistem obezbjeđuje praćenje parametara akubaterija, kapaciteta i napona. Na osnovu toga automatski se bira mod rada, kojim se one održavaju u normalnom radnom režimu.

### 1. UVOD

Mnogi sistemi u energetici treba da obezbjede pouzdano i besprekidno napajanje potrošača. Upravo iz tog razloga veoma je značajno, održavanje i praćenje stanja pomoćnog napajanja (akubaterija), te u slučaju neispravnosti preduzeti odgovarajuće korake. U ocjeni stanja posebno su značajna dva parametra, napon i kapacitet baterija. Napon baterija relativno je jednostavno mjeriti, dok je kapacitet praktično nemoguće mjeriti bez savremenih tehničkih sredstava kao što su procesori i računari. Budući da je promjena kapaciteta u funkciji promjene napona nelinearna funkcija čiji je analitički oblik praktično nemoguće odrediti, ostaju aproksimativne metode. Jedna od metoda vezana za konkretan uređaj, opisana je u ovom radu.

### 2. OPIS RADA SISTEMA

Sistem za kontrolu trofaznog mrežnog napajanja i održavanje pomoćnog baterijskog napajanja baziran je na korišćenju mikroprocesorskog upravljačkog modula. Kontrola sve tri faze mrežnog napajanja vrši se u fiksnim vremenskim intervalima mjerenih satom kontrolera. U slučaju ispada jedne, ili više faza prelazi se sa osnovnog na pomoćno (baterijsko) napajanje. Sistem obezbjeđuje i automatsko održavanje akubaterija. To se ostvaruje izborom jednog od modova rada: punjenje, dopunjavanje, pražnjenje i pražnjenje u dopunjavanju. Izbor moda određuje se na osnovu stanja mreže i izmjerenih parametara akumulatora. Osnovni parametri akumulatora na osnovu kojih se određuje mod rada su napon na akumulatoru ( $U_{ak}$ ) i kapacitet akubaterija ( $C_{ak}$ ).

Ovaj uređaj ima dvije osnovne funkcije. To su:

1. Kontrola trofaznog mrežnog napajanja,
2. Automatsko održavanje pomoćnog (baterijskog) napajanja

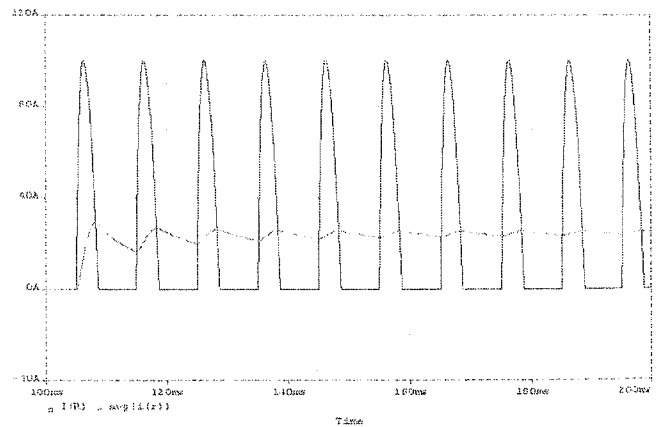
Kontrola efektivnog napona svake faze  $U_s$ ,  $U_r$  i  $U_t$  periodično se ponavlja u fiksnim vremenskim intervalima određenim tajmerom mikrokontrolera. U slučaju da je efektivna vrijednost nekog od faznih napona manja od 165V, vrši se provjera stanja pomoćnog napajanja. Ako su vrijednosti  $U_{ak} > 24V$ ,  $C_{ak} \geq 10\% C_{nom}$ , uključuje se kontaktor i prelazi se na pomoćno napajanje. U suprotnom sistem mijenja režim rada. Ako je ispala faza  $U_r$  prelazi se u mod mirovanja (isključen tiristor, sat resetovan i isključen kontaktor) do ponovnog uspostavljanja odgovarajućeg faznog napona  $U_r$ . U slučaju ispada faza  $U_s$ , ili  $U_t$  nastavlja se sa punjenjem baterija.

Održavanje pomoćnog napajanja ostvaruje se praćenjem parametara akubaterija. U zavisnosti od vrijednosti napona  $U_{ak}$ , kapaciteta akubaterija i efektivnih vrijednosti mrežnih napona, određuje se stanje sistema.

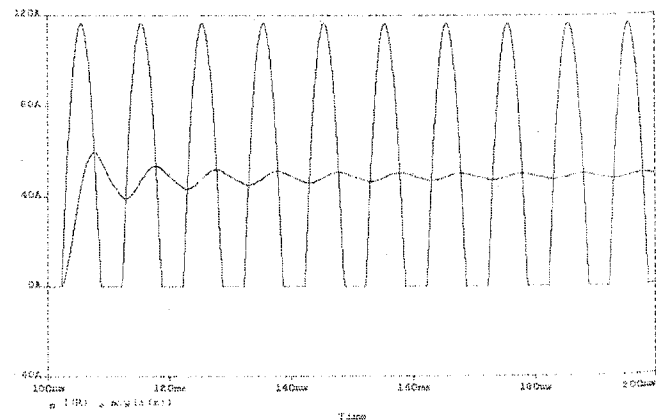
Stanja sistema su sljedeća:

- a) stanje 0:  $U_{ak} < 20V$
- b) stanje 1:  $U_{ak} \geq 24V$ ,  $C_{ak} \geq 10\% C_{nom}$
- c) stanje 2:  $U_{ak} \geq 27V$ ,  $C_{ak} \geq 90\% C_{nom}$
- d) stanje 3:  $U_{ak} \geq 35V$
- e) stanje 4:  $U_t$  ili  $U_s \leq 165V$
- f) stanje 5:  $U_r \leq 165V$

Startovanjem uređaj se postavlja u mod predpražnjenja do ulaska u stanje 0. Ukoliko nije došlo do ispada neke od mrežnih faza sistem iz stanja 0 prelazi u mod punjenja i u tom modu zadržava se sve do ulaska u stanje 2. Akubaterije se pune srednjom strujom punjenja ( $I_p$ ), čija je vrijednost  $I_p = C_{nom}/5$  (za baterije 240Ah,  $I_p = 48A$ ). Vremenski dijagrami punjenja akubaterija (za  $C_{nom} = 240Ah$ ), za ugao od  $90^\circ$  i pun ugao vođenja, dobijeni simulacijom na simulacionom paketu PSPICE 6.0 prikazani su na slikama 2.1.1 i 2.1.2.



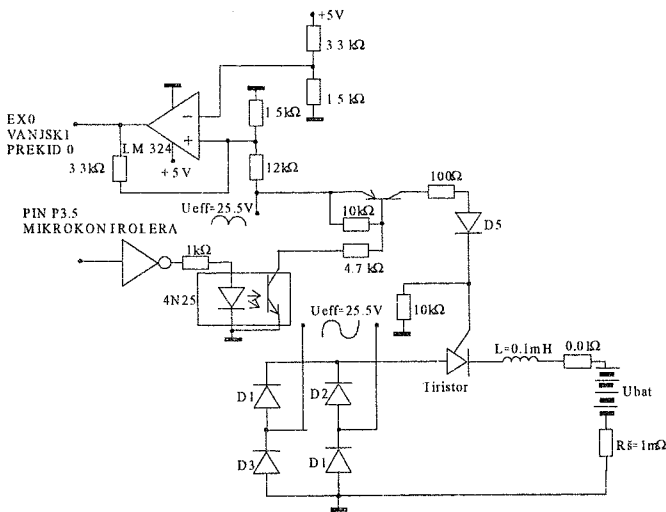
Slika 2.1.1. Strujni dijagram dobijen za ugao vođenja od  $90^\circ$



Slika 2.1.2. Strujni dijagram dobijen za pun ugao vođenja

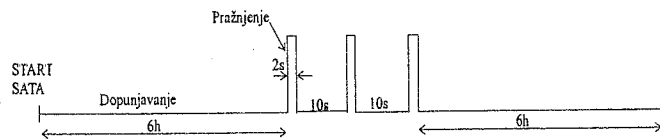


Kolo za punjenje baterija i prateća upravljačka logika prikazani su na slici 2.2. Vođenje tiristora za punjenje ostvareno je preko odgovarajućeg pina mikrokontrolera. Vremenska regulacija realizovana je korištenjem tajmera i prekidnih rutina procesorskog sistema. Kao prekidački element koristi se optokapler 4N25, pomoću kojeg se obezbjeđuje i galvansko odvajanje kola za punjenje od kontrolera. Generisanje prekida kontrolisano je naponskim signalom sa ispravljača. Ovaj signal generiše prekid kontrolera preko Šmitovog trigera realizovanog sa operacionim pojačavačem LM 324.



Slika 2.2. Kolo za punjenje baterija i prateća upravljačka logika

Poslije ulaska u stanje 2 sistem iz moda punjenja prelazi se u mod dopunjavanja ili održavanja baterija. Veza između struje punjenja ( $I_p$ ) i struje dopunjavanja ( $I_d$ ) data je sa:  $I_d = I_p / 100$ . Vremenski dijagram održavanja akubaterija prikazan je na slici 2.3.



Slika 2.3. Vremenski dijagram održavanja akubaterija

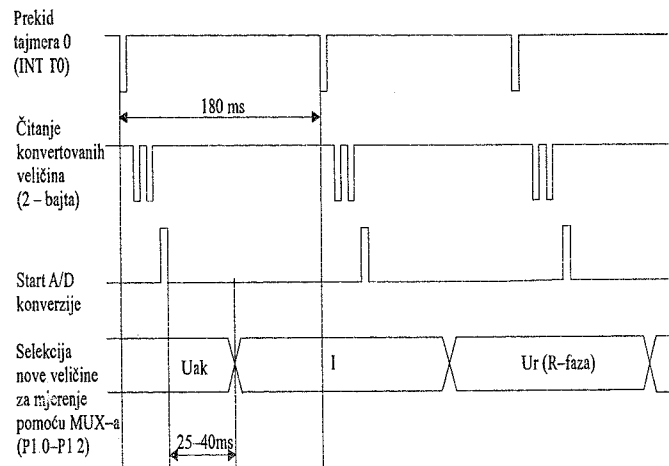
Stanje sata kojim se vremenski reguliše održavanje baterija kodovano je sa 3 bita:

- 000 (0) – 6 sati dopunjavanja
- 001 (1) – 1. impuls pražnjenja (2s)
- 010 (2) – 1. pauza (10s)
- 011 (3) – 2. impuls pražnjenja (2s)
- 100 (4) – 2. pauza (10s)
- 101 (5) – 3. impuls pražnjenja (2s).

Ovaj sistem obezbjeđuje i sigurnosne mehanizme kojima se sprečava havarija, ili oštećenje baterija. To su zaštita od pregrijavanja, sprečavanje prepunjenja i kontrola maksimalnih vrijednosti struja punjenja i pražnjenja. Uređaj može koristiti različite tipove akubaterija napona  $U_{ak} = 24V$  i nazivnog kapaciteta od 34Ah do 240Ah. U zavisnosti od izabranih baterija sistem može besprekidno napajati DC potrošače maksimalne snage do 1.1kW.

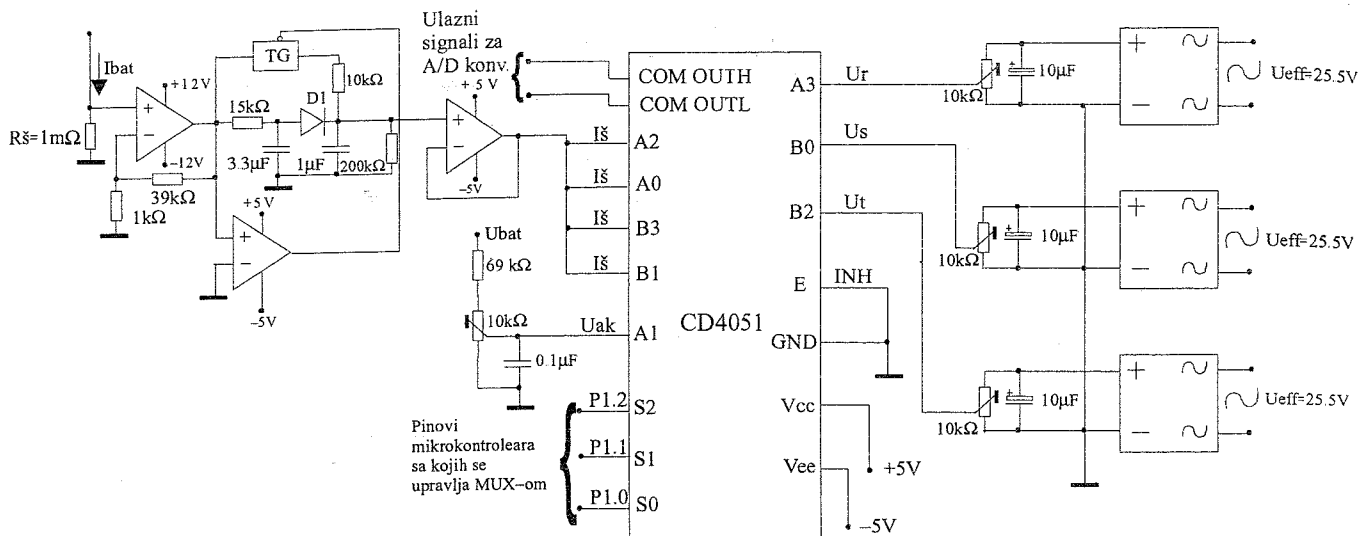
### 3. MJERENJE FAZNIH NAPONA I PARAMETARA AKUBATERIJA

Mjerenje veličina u sistemu ostvaruje se periodično u vremenskim intervalima od  $8 \cdot 180ms$  (za napon  $U_{ak}$ ,  $U_r$ ,  $U_s$  i  $U_t$ ) i  $2 \cdot 180ms$  (za struju akumulatora). Poslije svakog mjerenja jednog od napona, mjeri se struja akumulatora. To je struja punjenja, dopunjavanja, ili struja pražnjenja ( $I_{pr}$ ), zavisno od moda rada. Interval od 180s odabran je zbog karakteristika A/D konvertora i veze sa satom realnog vremena. Vremenski dijagram mjerenja veličina prikazan je na slici 3.1.



Slika 3.1. Vremenski dijagram mjerenja parametara sistema

Mjerene veličine se preko MUX-a prosljeđuju na ulaz A/D konvertora u kome se vrši kodovanje ulaznih analognih naponskih signala. Selekcija informacionih ulaza sa MUX-a ostvaruje se direktno sa mikrokontrolera (slika 3.2).



Slika 4.1. Sklop za prijem mjernih informacija

A0–A4 i B0–B4 su informacijski ulazi multipleksera, a S0–S2 su selekcijski ulazi koji se selektuju direktno sa mikrokontrolera, a COM OUTH i COM OUTL su izlazi multipleksera, koji se vode na ulaze A/D konvertora. Mjerenje srednje vrijednosti struje vrši se preko otpora šenta, vrijednosti 1mΩ. Pri punjenju akumulatora struja kroz otpor šenta je pulsirajuća i stvara pozitivan pad napona u odnosu na masu sistema. Napon sa otpora šenta se pojačava, a zatim se vodi na kolo za stabilizaciju. Na izlazu kola za stabilizaciju se dobije konstantan napon proporcionalan srednjoj vrijednosti struje punjenja akumulatora. U slučaju pražnjenja akumulatora, pad napona na otporu šenta je negativan pa se pomoću komparatora aktivira transmisioni gejt. Pojačani negativni napon, proporcionalan vrijednosti struje pražnjenja se zatim preko transmisionog gejta vodi na izlaz. U modovima punjenja i dopunjavanja napon je pozitivan, a u modu pražnjenja negativan. Upravo iz ovog razloga upotrebljen je A/D konvertor sa mogućnošću konverzije pozitivnih i negativnih napona (ICL 7109).

Mjerenje kapaciteta ostvaruje se u zavisnosti od moda rada. Za modove punjenja i dopunjavanja priraštaj kapaciteta ( $\Delta C$ ) je pozitivan, a za mod pražnjenja  $\Delta C$  je negativan. Izračunavanje promjene kapaciteta realizuje se po sljedećim formulama:

$$\Delta C = \frac{I \cdot \Delta t}{1.2} \quad (\text{za punjenje}) \quad (1)$$

$$\Delta C = I \cdot \Delta t \quad (\text{za pražnjenje}) \quad (2)$$

Izraz (1) odabran je na osnovu praktičnih iskustava. Koeficijent 1.2 u formuli (1) prije svega predstavlja termičke gubitke, koji se javljaju u akubaterijama.

#### 4. MEHANIZMI ZAŠTITE BATERIJSKOG NAPAJANJA

Sistem za kontrolu trofaznog mrežnog napajanja i održavanje akubaterija posjeduje odgovarajuće zaštitne mehanizme.

To su zaštita od pregrijavanja, ograničenje struje punjenja i pražnjenja i zaštita od preopterećenja. U zavisnosti od pojave nekog od alarmnih stanja definisana su tri tipa alarma:

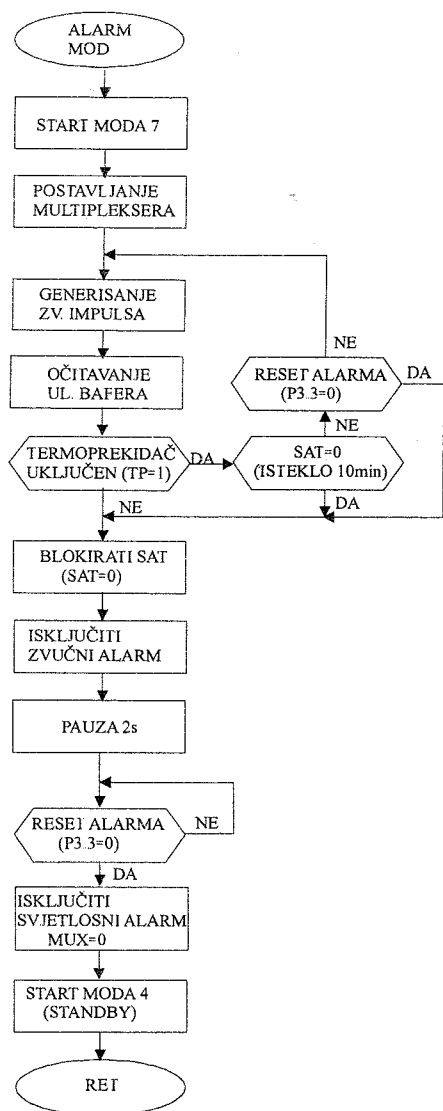
1. alarm 0 – aktivira se u slučaju pregrijavanja akumulatora,
2. alarm 1 – javlja se ako je struja punjenja, odnosno pražnjenja veća od  $C_{nom}/2$ ,
3. alarm 2 – aktivira se u slučaju prepunjenja akumulatora ( $U_{ak} \geq 35V$ ).

Alarm 0 nastupa ukoliko je došlo do pregrijavanja akumulatora. U svakom ciklusu konverzije (ponavlja se svakih 180 ms), očitava se i stanje ulaznog bafera. Ulazni bafer sadrži informacije o tipu akumulatora, informacije sa vanjskih prekidača i stanje termoprekidača. Ako je termoprekidač uključen generiše se alarm 0.

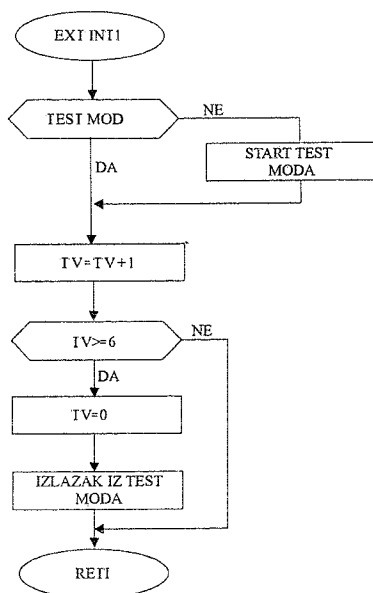
U svakom ciklusu mjerenja struje, ako se radi o modovima punjenja i pražnjenja kontroliše se maksimalna vrijednost izmjerene struje. Ako je ta vrijednost veća od  $C_{nom}/2$  u minimalno 5 mjerenja generiše se alarm 1.

Alarm 2 nastupa, ako je izmjereni napon akubaterija veći od 35V.

U slučaju detekcije nekog od alarmnih stanja aktivira se zvučna signalizacija, isključuje kontaktor, isključuje tiristor i aktivira svjetlosna signalizacija (MOD 7). Izlazak iz alarma 0, ili alarma 1 sistem ulazi u mod mirovanja. Izlaskom iz alarma 2 vrši se reset sistema. Algoritam realizacije alarma 2 za slučaj uključivanja termoprekidača prikazan je na slici 4.1. Sistem posjeduje i test mod. U ovom modu moguć je pregled svih parametara sistema, faznih napona ( $U_s$ ,  $U_r$  i  $U_t$ ), struje akubaterija ( $I_p$ ,  $I_d$ , ili  $I_{pr}$ ) u zavisnosti od moda rada i napona baterija ( $U_{ak}$ ). U test modu na displeju prikazuje se vrsta test veličine i njena vrijednost. Izbor nove test veličine ostvaruje se pomoću odgovarajućeg tastera. Test mod nema nikakav uticaj na rad sistema već samo na prikaz veličina na displeju. Nakon pregleda svih test veličina automatski se izlazi iz test moda. Algoritam ostvarivanja test moda prikazan je na slici 4.2.



Slika 4.1. Algoritam programske obrade alarma 0



Slika 4.2. Algoritam programske realizacije test moda

## 5. ZAKLJUČAK

U radu je predstavljena praktična realizacija sistema za besprekidno napajanje DC potrošača. Uređaj je realizovan sa mikroprocesorskim upravljanjem na bazi mikrokontrolera. U zavisnosti od izabranog baterijskog napajanja, može se koristiti za potrošače maksimalne snage do 1.kW. Kontrola faznih napona i prelazak sa glavnog na pomoćno napajanje ostvaruje se automatski. U fiksnim vremenskim intervalima mjere se svi značajni parametri sistema, na osnovu kojih se automatski određuje mod rada. Na ovaj način obezbjeđuje se i automatsko održavanje akubaterija. U uređaj su ugrađeni i odgovarajući sigurnosni mehanizmi. Sve ovo osigurava pre svega pouzdan rad i dosta dobro održavanje akubaterija. Sistem nije zatvoren za različita poboljšanja. To se pre svega ogleda u boljem iskorištenju mrežnog napajanja, smanjenju gabarita i sl. Takođe računanje kapaciteta baterija nije dovoljno egzaktno, budući da ne uključuje neke parametre, ali za određen skup aplikacija daje dovoljno dobre rezultate.

## LITERATURA:

- [1] O. Feger, *Die 8051 Microcontroller Familie Teil 1, Siemens Aktiengesellschaft Berlin und Munchen*, 1991.
- [2] MCS-51, *Macro assembler user's guide*, Intel Corporation.
- [3] *MCS Tools Handbook*, Intel Corporation, 1995.
- [4] V. Vučković, *Energetska elektronika kod nas*, Zbornik radova VIII Simpozijuma energetske elektronike Novi Sad, sept. 1995, str. 1-4
- [5] J. Marcos Alonso, Pedro J. Villegas, Juan Diaz, Cecilio Blanco, and Manuel Rico, "A Microcontroller- Based Emergency Ballast for Fluorescent Lamps", *IEEE Industrial Electronics*, Vol. 44, No. 2, April 1997: 207-216

**Abstract:** *In this paper is presented a microprocessor based system for controlling of three-phase power supply network voltage and automatic maintaining of accumulator battery (auxiliary power DC supply unit). If main power supply is out of order, switching to auxiliary supply is automatically established. In this way, continuous supply of consumer is obtained. System also obtain following of battery parameters, capacitance and voltage. In the dependance of capacitance and voltage measured values, working mode is chosen automatically and auxiliary power supply unit is maintained in normal working state.*

## SYSTEM FOR THREE-PHASE POWER SUPPLY CONTROL AND MAINTAINING OF ACCUMULATOR BATTERY SUPPLY

B. Dokić, Lj. Matavulj, B. Blanuša, M. Jokić

**IBM PC BASED STATISTICAL DATA AQUISATION SYSTEM.**

Fouriaev T.A. , Salamatin A.V. *Laboratory of Nuclear Problems,  
Joint Institute for Nuclear Research.*

**1. Abstract**

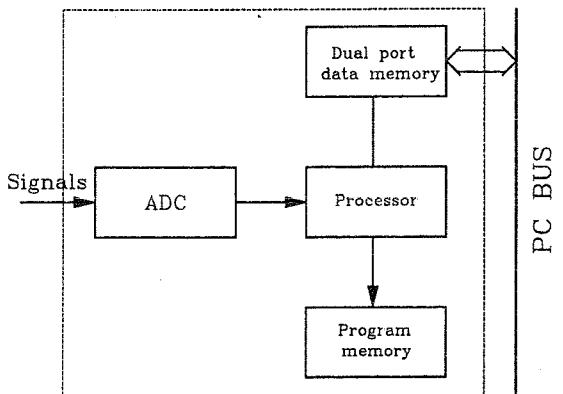
At present very often it is necessary to organize the acquisition of statistically distributed data. For instance we can take the task of registration of the events from radiation detectors in nuclear physics. Such streams has the intensity that may reach the values up to  $10^5$  events per second. The question is how to do such acquisition with minimized time and expenses.

There are several ways to solve this problem. One of those is to use the standard stock-produced equipment, for instance - IBM PC. Implementing PC causes the significant transformation of the structure of many devices for nuclear spectroscopy. As a result the price of multichannel analyzer decreases much more.

In our institute we had constructed one of such devices. The statistical data collecting tasks require to use the real-time processing. The possibilities of IBM PC for such tasks are limited. Hardware interrupt is one of the chances to implement the task of the real time on PC.

**2. Traditional MCA**

The leaders in production of devices for nuclear spectroscopy offer the following structure of the multichannel analyzer:

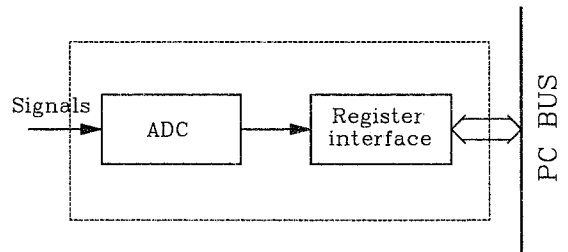


In addition to ADC the analyzer card contains:

- processor;
- program memory;
- dual port memory, which shades the block of conventional memory of PC.

**3. Our IBM PC based MCA**

We propose another configuration:



- processor and memory excluded;
- events are handling by IRQ;

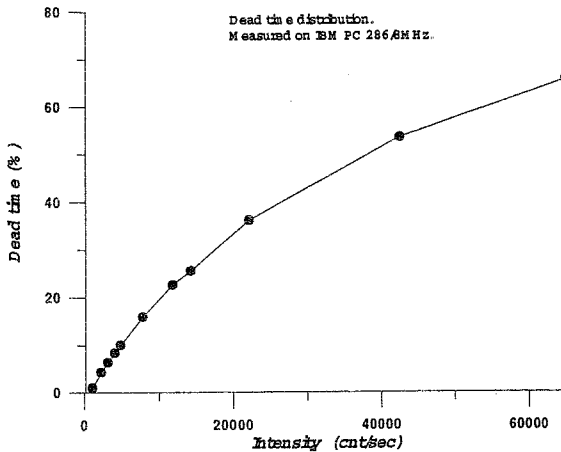
Let me note the advantages of this system:

- the less hardware components;
- less power requirements;
- reliability - due to decreasing of hardware components number;
- flexibility - MCA emulation program is easy to modify;
- in the time when MCA not work, it releases the memory of computer;
- it is simple to organize the on-line visualisation of acquisition;

The price of MCA cards of such manufacturers as ORTEC and CANBERRA exceeds 4000\$ that is twice or more expensive that IBM PC. The price of our analyzer printed card is ten times cheaper that other analogues offered by other manufacturers. That's why the proposed system proves its value.

Now about speed. According to the information of ORTEC catalogues ADC conversion takes over than 25  $\mu$ s. We carried out the measurements that shows that on the IBM PC AT486 time of handling of one event is 6-10  $\mu$ s. This fact also say about good efficiency of our system.

Also it is necessary to say about dead time. In this system it is possible to calculate dead time with good precision. Following figure shows the results of our test which we made on IBM PC AT286 / 8MHz CPU to estimate the dead time values. We took this slowest machine to show that resources of almost all PCs good enough to build this MCA system with.



The disadvantage is following:

- the process take the part of main processor time.

As I say above we use the software control on the acquisition process. And besides, for more optimal use of IBM PC resources we propose to use the TSR program as a kernel of MCA and a shell program for all manipulations with the process of data storing and handling.

Resident program retrieves and releases the memory buffers for data storage, does the interrupt request handling and measures the exposition time.

#### 4. Conclusion

As a result I want to say that the details of IBM PC based Multichannel Analyzer, such as:

- very low price;
- high reliability;
- flexibility;

make this system attractive for statistical data acquisition.

#### REFERENCES:

- [1] EG&G ORTEC, Modular Pulse-Processingg Electronics and Semiconductor Radiation Detectors, 1995.
- [2] I. Stekl, A. Kreipe, A. Salamatin, Application Of Resident Programs Hardware Interrupts and Expanded Memory In Phisical Experiments. JINR, Dubna, 1993.

## ИНДЕКС АУТОРА

- Арнаутовић М. 13,170  
 Бабић З. 58,79,83,87,92,173  
 Бајић М. 150  
 Бајић Н. 141  
 Бановић Н. 101  
 Барош М. 58,173  
 Башчаревић Н. 33,36  
 Блануша Б. 192  
 Божич М. 159  
 Болдан М. 22,25,28,31  
 Бундало З. 107  
 Варјачић С. 170  
 Веиновић М. 69  
 Влајић Ј. 150  
 Враговић И. 18  
 Гаврић Г. 65  
 Гарабандић Ђ. 135  
 Гангал М. 22,25,28,31  
 Голубовић Љ. 49  
 Грбић Љ. 58,173  
 Давидовић Д. 177  
 Докић Б. 101,113,141,192  
 Богатовић Д. 65  
 Борђевић Б. 45  
 Борђевић С. 73  
 Букић В. 33,36  
 Живанов М. 1,129,135,164  
 Живанов Љ. 1,13  
 Живковић В. 118,124  
 Зељковић С. 164  
 Ивановић Б. 58,173  
 Игић Ј. 159  
 Илишковић А. 7,154  
 Јагодић Д. 154  
 Јанковић Н. 118  
 Јанковић С. 124  
 Јаћимовски С. 18  
 Јевремовић Р. 61  
 Јевтић М. 45  
 Јовић Р. 61  
 Јокић М. 192  
 Јухас Л. 135  
 Калаба С. 79  
 Катић В. 61  
 Кнежевић Д. 39  
 Ковачевић Б. 69  
 Коши Ш. 33  
 Лековић Б. 45  
 Литовски В. 96,118,124  
 Литовски И. 118  
 Лугоња В. 170  
 Максимовић Д. 124  
 Манчић Д. 146  
 Марић П. 159  
 Марјанац Н. 83,87,92  
 Марковић М. 69  
 Матавуљ Љ. 192  
 Мијић Д. 159  
 Миленковић С. 118  
 Миловановић Д. 96,118  
 Милосављевић М. 69  
 Минић Д. 33,36  
 Мирјанић Д. 18  
 Нађ Ј. 13,164  
 Нинковић Г. 107,113  
 Петковић П. 124  
 Попов Д. 22,25,28,31  
 Равлић М. 170  
 Радмановић М. 146  
 Рашета И. 188  
 Ристић С. 53  
 Рогић М. 39,177,182  
 Саламантин А. В. 196  
 Софтић Ф. 7,65  
 Стојановић В. 73  
 Стојковић С. 18  
 Стојчев М. 53  
 Фурјајев Т. А. 196  
 Хинић П. 58,83,87,92,173  
 Хуђик К. 129  
 Шетрајчић Ј. 18

## ОРГАНИЗАЦИЈУ СИМПОЗИЈУМА ПОМОГЛИ СУ:

Министарство за просвету Републике Српске, Пале

Министарство за науку Републике Српске, Пале

Универзитет у Бањој Луци

ЈОДП Електропривреда Републике Српске, Бања Лука

“Чајавец Холдинг”, Бања Лука

Р. З. “Космос”, Бања Лука

РЈ “Телеком Републике Српске”, Бања Лука

“Медицинска електроника”, Бања Лука

“Електрокрајина”, Бања Лука

“Електропренос”, Бања Лука

“Микроелектроника”, “Чајавец холдинг”, Бања Лука

Кристал банка, Бања Лука

Бањалучка банка, Бања Лука

Бањалучка пивара, Бања Лука

Хотел “Босна”, Бања Лука

“Свила”, Челинац

“Матићграф”, Бања Лука

“Тонрад”, Бања Лука

“Трансфер”, Бања Лука

“Кала”, Бања Лука

