



**ЕЛЕКТРОТЕХНИЧКИ ФАКУЛТЕТ
БАЊА ЛУКА**

**VI симпозијум
ИНДУСТРИЈСКА ЕЛЕКТРОНИКА
ИНДЕЛ – 2006**

ЗБОРНИК РАДОВА

**Бања Лука
Република Српска
10-11. новембар 2006.**

VI симпозијум
ИНДУСТРИЈСКА ЕЛЕКТРОНИКА
ИНДЕЛ – 2006

Бања Лука
10-11. новембар 2006.

Организатор



ЕЛЕКТРОТЕХНИЧКИ ФАКУЛТЕТ
БАЊА ЛУКА

Патре 5
78 000 Бања Лука
Република Српска
Босна и Херцеговина

централа: +387 (0)51 - 221 - 820
деканат: +387 (0)51 - 221 - 824
факс: +387 (0)51 - 211 - 408
web: www.etfbl.net
e-mail: office@etfbl.net

Покровитељ



ВЛАДА РЕПУБЛИКЕ СРПСКЕ

Спонзори

ГРАД БАЊА ЛУКА
ТЕЛЕКОМ СРПСКЕ
ЕЛЕКТРОПРИВРЕДА РЕПУБЛИКЕ СРПСКЕ
SIEMENS д.о.о Бања Лука
ЕЛЕКТРОКРАЈИНА Бања Лука
ЕЛЕКТРОПРЕНОС Бања Лука

Предсједник Симпозијума

Проф. др Бранко Докић, Електротехнички факултет Бања Лука

Програмски одбор

Проф. др Бранко Докић, Електротехнички факултет Бања Лука
Проф. др Александар Илишковић, Електротехнички факултет Бања Лука
Проф. др Слободан Вукосавић, Електротехнички факултет Београд
Проф. др Владимир Катић, Факултет техничких наука Нови Сад
Проф. др Бранко Ковачевић, Електротехнички факултет Београд
Проф. др Милић Стојић, Електротехнички факултет Београд
Проф. др Ванчо Литовски, Електронски факултет Ниш
Проф. др Милан Радмановић, Електронски факултет Ниш
Проф. др Предраг Пејовић, Електротехнички факултет Београд
Проф. др Зоран Јовановић, Електротехнички факултет Београд
Проф. др Милорад Божић, Електротехнички факултет Бања Лука
Проф. др Ђемал Колонић, Електротехнички факултет Бања Лука
Проф. др Зденка Бабић, Електротехнички факултет Бања Лука
Проф. др Петар Марић, Електротехнички факултет Бања Лука

Организациони одбор

Проф. др Бранко Докић, Електротехнички факултет Бања Лука
Проф. др Милорад Божић, Електротехнички факултет Бања Лука
Проф. др Славко Марић, Електротехнички факултет Бања Лука
др Пантелија Дакић, Електропривреда Републике Српске, Требиње
др Славиша Крунић, Телеком Српске, Бања Лука
Драгољуб Давидовић, градоначелник града Бања Лука
Душко Мијатовић, Електропренос БиХ, Бања Лука
Жељко Ковачевић, Електрокрајина Бања Лука
мр Винко Богдан, Министарство науке и технологије Републике Српске
мр Горан Нинковић, Siemens d.o.o, Бања Лука
мр Игор Крчмар, Siemens d.o.o, Бања Лука
мр Петар Матић, Електротехнички факултет Бања Лука
мр Бранко Блануша, Електротехнички факултет Бања Лука
мр Дражен Брђанин, Електротехнички факултет Бања Лука

Секретаријат

Огњен Чалић
Милосава Радоњић
Лепа Шушњар

Адреса Симпозијума

Електротехнички факултет Бања Лука
Патре 5
78 000 Бања Лука
Република Српска

Контакт тел/фах

+387 (0)51 - 221 - 824

web

www.indel.etfbl.net

e-mail

indel@etfbl.net

ПРЕДГОВОР

Десет година је прошло од првог симпозијума «Индустријска електроника – ИНДЕЛ 1996». Тада смо на Електротехничком факултету у Бањалуци окупили пријатеље - професоре и њихове сараднике из Ниша, Београда и Новог Сада. Овај VI симпозијум, који је одржан 10. и 11. новембра 2006. године, окупио је научнике и експерте не само из Србије и Републике Српске, већ и из Европске уније. Симпозијум је дефинитивно добио међународни карактер, а Електротехнички факултет у Бањалуци постаје препознатљив широј научној и стручној јавности управо по ИНДЕЛ-у.

Пленарна сједница у поводу 150 година од рођења Николе Тесле обиљежена је веома интересантним предавањем проф. др Милића Стојића. Занимљива прича проф. Стојића о животу и раду свјетског научника и иноватора или, још прецизније, генија, је завршна манифестација обиљежавања свјетског јубилеја – 150 година од рођења Николе Тесле.

ИНДЕЛ – 2006 ће остати запамћен још по једној активности. У оквиру симпозијума, по први пут смо организовали студентско такмичење «Хардвер & Софтвер – Бања Лука 2006». Такмичило се пет екипа са факултета из Београда, Новог Сада, Ниша, Бањалуке и Тузле.

Презентовани радови су подијељени у 10 тематских области: Материјали и компоненте, Енергетска електроника, Аналогна и дигитална кола, Електричне машине и погони, Мјерне методе и системи, Обрада и пренос сигнала, Моделовање, идентификација и управљање процесима, Процесни рачунари, Информационе технологије (ГРИД) и Телекомуникационе технологије.

Своје радове је изложило 70 аутора или коаутора. Од тога четири рада су по позиву: проф. др Милић Стојић - „150 Birth Anniversary of Nikola Tesla“, проф. др Слободан Вукосавић - „Contemporary Motion Control Systems“, проф. др Предраг Пејовић - „Трофазни исправљачи са малим изобличењем улазне струје засновани на убризгавању струје у дисконтинуалном режиму провођења диодног моста“, и проф. др Владимир Катић - „Примена савремених технологија енергетске електронике у ветроелектранама“.

Од укупно пристиглих 75 радова рецензенти нису прихватили пет, док је 15 радова враћено на дораду. Позивни радови и шест најбољих радова биће одштампани у часопису *Electronics* у издању Електротехничког факултета у Бањалуци.

Покриватељ Симпозијума је Влада Републике Српске, а организацију су помогли: Град Бањалука, Телеком Српске, Електропривреда Републике Српске, Сименс д.о.о. Бањалука, Електропренос БиХ Бањалука и Електрокрајина Бањалука, којима искрено захваљујем на подршци.

Користим се овом приликом да захвалим ауторима на учешћу и презентацији радова, члановима Програмског одбора на уложеном труду при рецензији радова и током рада Симпозијума, а члановима Организационог одбора на уложеном труду по свим организационим и техничким питањима.

Предсједник Симпозијума

Проф. др Бранко Л. Докић



ТЕМАТСКЕ ОБЛАСТИ И СЕКЦИЈЕ СИМПОЗИЈУМА

Пленарна сесија: "Јубилеј: 150 година од рођења Николе Тесле"

ТО-1 Материјали и компоненте

Председавајући: Проф. др Александар Илишковић

ТО-2 Енергетска електроника

Председавајући: Проф. др Бранко Докић

ТО-3 Аналогна и дигитална кола

Председавајући: Проф. др Ванчо Литовски

ТО-4 Електричне машине и погони

Председавајући: Проф. др Владимир Катић

ТО-5 Мјерне методе и системи

Председавајући: Проф. др Милорад Божић

ТО-6 Обрада и пренос сигнала

Председавајући: Проф. др Зденка Бабић

ТО-7 Моделовање, идентификација и управљање процесима

Председавајући: Проф. др Милић Стојић

ТО-8 Процесни рачунари

Председавајући: Проф. др Слободан Вукосавић

ТО-9 Информационе технологије (ГРИД)

Председавајући: Проф. др Зоран Јовановић

ТО-10 Телекомуникационе технологије

Председавајући: Проф. др Ђемал Колонић

САДРЖАЈ

Пленарна сесија: "Јубилеј: 150 година од рођења Николе Тесле"	11
Milić Stojić 150 BIRTH ANNIVERSARY OF NIKOLA TESLA (invited paper)	12
Секција ТО-1: Материјали и компоненте	19
M. Slankamenac, S. Lukić ELECTRICAL CONDUCTIVITY OF CHALCOGENIDE GLASSY SEMICONDUCTORS OF THE Cu-As-Se-I SYSTEM	20
LJ. Vračar, V. Paunović, LJ. Živković, M. Miljković UTICAJ Dy ₂ O ₃ I Sm ₂ O ₃ NA MIKROSTRUKTURNE I ELEKTRIČNE KARAKTERISTIKE BARIJUM TITANATNE KERAMIKE	23
M. Savić, Ž. Mrčarica, V. Litovski IMPLEMENTATION OF NONLINEAR IDEAL SWITCH MODEL IN SPICE	27
B. Anđelković, V. Litovski PARALLEL TRANSISTOR LEVEL SIMULATION OF ELECTRONIC CIRCUITS ON A BEOWULF CLUSTER	32
D. Mančić, M. Radmanović, Z. Petrušić UTICAJ DIMENZIJA PIEZOKERAMIČKOG PRSTENA NA NJEGOV REZONANTNI FREKVENTNI SPEKTAR	36
Г. Стојановић, М. Радовановић, Т. Љикар, Р. Шорђан ФАБРИКАЦИЈА ИНДУКТОРА НАНО ДИМЕНЗИЈА ТЕХНОЛОШКИМ ПРОЦЕСОМ ЛИТОГРАФИЈЕ ЕЛЕКТРОНСКИМ СНОПОМ	42
A. Prijic, B. Pešić, Z. Prijic, D. Pantić, S. Ristić ANALIZA KARAKTERISTIKA TERMIČKIH PREKIDAČA 3D NUMERIČKOM SIMULACIJOM	48
M. Бајић, З. Цветковић, Ј. Влајић ЕКСПОНЕНЦИЈАЛНИ ВОД СА НЕСАВРШЕНИМ ПРОВОДНИЦИМА	53
A. Ilišković, F. Softić UPROŠĆENI MODEL MAGNETOREZISTORA	57
Секција ТО-2: Енергетска електроника	61
П. Пејовић, П. Божовић ТРОФАЗНИ ИСПРАВЉАЧИ СА МАЛИМ ИЗОБЛИЧЕЊЕМ УЛАЗНЕ СТРУЈЕ ЗАСНОВАНИ НА УБРИЗГАВАЊУ СТРУЈЕ У ДИСКОНТИНУАЛНОМ РЕЖИМУ ПРОВОЂЕЊА ДИОДНОГ МОСТА (рад по позиву)	62
V. Katić PRIMENA SAVREMENIH TEHNOLOGIJA ENERGETSKE ELEKTRONIKE U VETROELEKTRANAMA (rad po pozivu)	67
I. Rakić, S. Grabić, V. Katić PRAKTIČNA REALIZACIJA INDIRECTNOG PRETVARAČA U NASTAVNE SVRHE	73
Секција ТО-3: Аналогна и дигитална кола	79
M. Damjanović, B. Jovanović FAST ADDERS IN VLSI	80
M. Marinković, B. Anđelković, P. Petković KOMPAKтна АРХИТЕКТУРА DIGITALNIH DECIMACIONIH FILTERA ZA INTEGRISANI MERAČ POTROŠNJE ELEKTRIČNE ENERGIJE	84
D. Bundalo, B. Djordjević, Z. Bundalo REGENERATIVNA TERNARNA BICMOS LOGIČKA KOLA	90

M. Dimitrijević, M. Andjelković, M. Savić, V. Litovski GRIDIFICATION AND PARALLELIZATION OF ELECTRONIC CIRCUIT SIMULATOR	95
M. Sokolović, V. Litovski, M. Zwolinski FAN-OUT BASED DELAY ESTIMATION IN DIGITAL CIRCUITS	101
M. Nikolić, P. Petković TOP-DOWN DESIGN METHODOLOGY FOR $\Delta\Sigma$ MODULATORS IN A/D APPLICATIONS	105
D. Topisirović VLSI TESTING AT MULTI GBPS RATES	111
M. Andrejević, V. Litovski FAULT DIAGNOSIS IN ANALOG PART OF MIXED-MODE CIRCUIT	117
J. Milojković, V. Litovski PROGRAM USPOSTAVLJANJA SISTEMA RECIKLAŽE OTPADNE ELEKTRONSKE OPREME OD KOMPJUTERA	121
Секција ТО-4: Електричне машине и погони	127
S. Vukosavić CONTEMPORARY MOTION CONTROL SYSTEMS (invited paper)	128
Г. Вукман, П. Матић, М. Миланковић РЕАЛИЗАЦИЈА СТРОБОСКОПА ЗА МЈЕРЕЊЕ БРЗИНЕ ЕЛЕКТРИЧНИХ МАШИНА	136
M.Šargač, D. Milićević, V. Vasić REALIZACIJA ELEKTROMOTORNOG POGONA PRIMENOM PROFIBUS KOMUNIKACIJE	141
D. Pavković, S. Grabić, V. Katić PRIGUŠENJE MEHANIČКИH OSCILACIJA U SISTEMU PUNOUPRAVLJANOG VETROGENERATORA	146
M. Шоја, С. Лубура ПОЈАЧАВАЧКИ МОДУЛ ЗА УПРАВЉАЊЕ ЈЕДНОСМЈЕРНИМ МОТОРОМ	150
П. Матић, Ж. Ивановић, М. Кнежић, С. Зубић ЈЕДНА РЕАЛИЗАЦИЈА ТЕСЛИНОГ ТРАНСФОРМАТОРА	155
S. Nikolić, V. Katić, S. Grabić MINIMIZACIJA OSCILACIJA MOMENTA KOD DIREKTNE KONTROLE MOMENTA ASINHRONOG MOTORA SA KONSTANTNOM FREKVENCIJOM PREKIDANJA	161
Секција ТО-5: Мјерне методе и системи	167
M. Dimitrijević, M. Savić, V. Litovski SISTEM ZA MERENJE FAKTORA SNAGE I IZOBLIČENJA	168
M. Brkić, L. Nađ MODIFIKACIJA KARAKTERISTIKE ZRAČENJA ULTRAZVUČNIH SENZORA RADI PRIMENE U SISTEMU ZA MERENJE POZICIJE ROBOTA	172
Z. Petrušić, D. Mančić, Č. Vasić TERMOVIZIJA KAO POUZDANI KONTROLNO-MERNI SISTEM ENERGETSKE EFIKASNOSTI U INDUSTRIJI	175
V. Milosavljević, M. Slankamenac, M. Živanov, M. Brkić HARDVERSKA REALIZACIJA UPRAVLJAČKE ELEKTRONIKE ELEKTROLOG SONDE ZA MERENJE U VODENIM BUŠOTINAMA	180
V. Balović, S. Marinković, D. Stojković, I. Vasić, M. Dimitrijević PORTABILNI SISTEM ZA PRAĆENJE RESPIRACIJE I PULSA	184
M. Kalabrić, G. Stojanović, T. Garovnikov METODE ZA NEINVAZIVNO MERENJE NIVOVA GLUKOZE U KRVI	187
S. Buha, M. Živanov, D. Mihajlović NADGLEDANJE NIVOVA VODE U BUNARIMA	192

Секција ТО-6: Обрада и пренос сигнала	197
Č. Vasić, D. Mančić, D. Mitić ENKAPSULACIJA TERMOVIZIJSKE SLIKE U DICOM STANDARD	198
Б. Бонцулић ЈЕДАН ПРИСТУП ДЕТЕКЦИЈИ И ПРЕПОЗНАВАЊУ ЗНАКОВА MRZ-а ПУТНИХ И ИДЕНТИФИКАЦИОНИХ ДОКУМЕНАТА	203
Б. Зрнић, Б. Бонцулић ЈЕДАН ПРИСТУП КОРЕКЦИЈИ БАРЕЛ ДИСТОРЗИЈЕ И ЕЛИМИНАЦИЈИ ИСКОШЕЊА ПУТНИХ И ИДЕНТИФИКАЦИОНИХ ДОКУМЕНАТА	209
С. Симић, Б. Зрнић АНАЛИЗА КОНТИНУАЛНИХ ФРЕКВЕНЦИЈСКИ МОДУЛИСАНИХ РАДАРСКИХ СИГНАЛА ПРЕПОЗНАВАЊЕМ ОБЛИКА У ЊИХОВИМ Т-Ф ТРАНСФОРМАЦИЈАМА	214
Н. Милошевић, Ј. Спасић, З. Николић АНАЛИЗА КООПЕРАТИВНОГ ДИВЕРЗИТА СА КОДИРАЊЕМ	220
Д. Ивковић МОГУЋНОСТ МОДИФИКАЦИЈЕ КОНВЕНЦИОНАЛНИХ РАДАРА НА БАЗИ СОФТВЕРСКОГ РАДАРА	225
М. Стефановић, Д. Драча, Д. Миловић, А. Панајотовић, М. Петровић УТИЦАЈ ДРУГОГ РЕДА ДИСПЕРЗИЈЕ И ИНТЕРФЕРЕНЦИЈЕ НА ПРОПАГАЦИЈУ ОПТИЧКОГ СИГНАЛА	231
Р. Стефановић, А. Жиберт, Б. Тодоровић УТИЦАЈ БРЗИНЕ СКАКАЊА НА УСПЕШНОСТ КАНАЛСКЕ ЕНЕРГЕТСКЕ ДЕТЕКЦИЈЕ СИГНАЛА СА ФРЕКВЕНЦИЈСКИМ СКАКАЊЕМ	235
М. Стефановић, Д. Крстић, Р. Бојовић, С. Богословић НЕКОХЕРЕНТНИ ДИВЕРЗИТНИ СИСТЕМ СА ДВЕ ГРАНЕ ЗА ДЕМОДУЛАЦИЈУ M-FSK СИГНАЛА У ДВА ТРЕНУТКА ВРЕМЕНА	237
Ј. Спасић, Б. Димитријевић, З. Николић ПЕРФОРМАНСЕ КООПЕРАТИВНОГ ДИВЕРЗИТНОГ СИСТЕМА КОЈИ КОРИСТИ ПРОТОКОЛ СЕЛЕКТИВНОГ РЕЛЕЈА	242
Секција ТО-7: Моделовање, идентификација и управљање процесима	247
М. Rogić NOVI KONCEPTI I KOMPONENTE U INTEGRALNOJ AUTOMATIZACIJI KRANOVA	248
В. Јовановић, М. Дамњановић, М. Павловић PC-BASED 12-CHANNEL ELECTROCARDIOGRAPH FOR RESTING AND EXERCISE TEST	253
Д. Митић, Č. Milosavljević, В. Veselić SINTEZA SISTEMA PRAĆENJA ZASNOVANA NA DIGITALNOM UPRAVLJANJU MINIMALNE VARIJANSE S KVAZI-KLIZNIM REŽIMOM	258
М. Naumović, В. Veselić PRIMENA DIGITALNOG PI² OPSERVERA U SERVO POGONU SA MOTOROM JEDNOSMERNE STRUJE	264
А. Rakić, Т. Petrović, Д. Dujković SYSTEMATIC APPROACH TO ROBUST FUZZY CONTROL DESIGN FOR MASTER-SLAVE CURRENT-SHARING DC/DC CONVERTERS	269
S. Igić, М. Milanković, V. Vulić METODE ISTRAŽIVANJA PARAMETARA SAGOREVANJA PŠENIČNE I SOJINE SLAME NA KOTLOVSKOM POSTROJENJU PRIMENOM PLC	275
Z. Milić, P. Nikolić POVEZIVANJE RAZLIČITIH TIPOVA INDUSTRIJSKIH MREŽA ZA POTREBE AKVIZICIJE PODATAKA U ROBUSNIM USLOVIMA	279
P. Jerkan, D. Milićević, Z. Čorba, V. Vasić PRIMENA PROGRAMABILNOG LOGIČKOG KONTROLERA U UPRAVLJANJU MAŠINOM ZA JEDNOSMERNU STRUJU	283

Секција ТО-9: Информационе технологије (Грид)	287
Д. Окиљевић, Б. Маровић WEB PORTAL ЗА УПРАВЉАЊЕ ДАТОТЕКАМА НА GRID-У	288
Н. Švraka, А. Balaž, А. Belić, А. Bogojević GLITE WORKLOAD MANAGEMENT SYSTEM PERFORMANCE MEASUREMENT	294
Д. Stojiljković, А. Balaž, А. Bogojević, А. Belić GRID APPROACH TO PATH INTEGRAL MONTE CARLO CALCULATIONS	298
Н. Filipović, М. Ivanović, М. Krstić, М. Kojić KOMPJUTERSKO MODELIRANJE STRUJANJA KRVI U KARDIOVASKULARNOM SISTEMU KORIŠĆENJEM GRID INFRASTRUKTURE	302
Секција ТО-10: Телекомуникационе технологије	307
М. Jevtović PARALELNO UMREŽAVANJE RAČUNARA	308
В. Milović, Д. Krsmanović KOMUNIKACIJE PUTEM ENERGETSKIH VODOVA	312
С. Vujčić, З. Bundalo, Ž. Šević SOFTVERSKI BAZIRANI INDIKATOR PERFORMANSI SAOBRAĆAJA U MOBILNOJ GSM MREŽI	316
Б. Павловић, М. Јевтовић ПЕРФОРМАНСЕ МУЛТИМЕДИЈАЛНИХ ТЕЛЕКОМУНИКАЦИОНИХ ТЕРМИНАЛА	321
М. Mitrović, М. Jevtović SIMULACIONO ISPITIVANJE KARAKTERISTIKA MANET U USLOVIMA PROMJENLJIVE MOBILNOSTI ČVOROVA	325
Д. Илић СИМУЛАЦИЈА РАДА ОПТИЧКЕ МРЕЖЕ КОРИШЋЕЊЕМ NS-2 МРЕЖНОГ СИМУЛАТОРА	329
М. Cvijanović PRIJEDLOG RJEŠENJA INICIJALNOG KOMERCIJALNOG UMTS SISTEMA U MOBILNOJ MREŽI TELEKOMA SRPSKE	332



Пленарна сесија
ЈУБИЛЕЈ:
150 ГОДИНА ОД РОЂЕЊА НИКОЛЕ ТЕСЛЕ

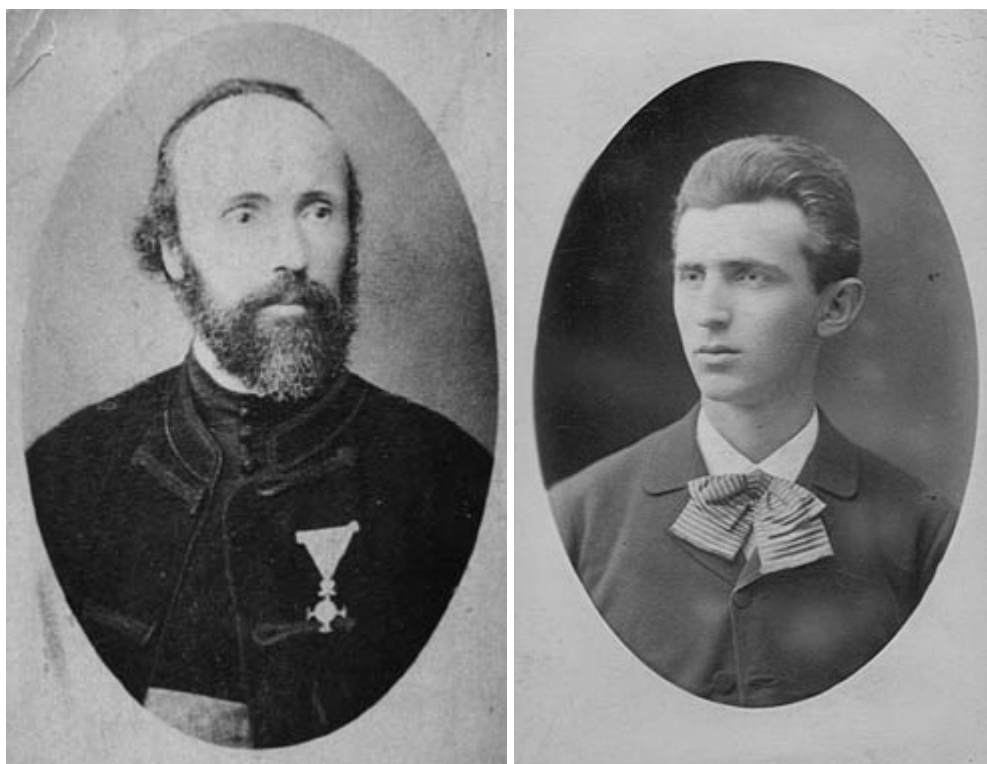
Milić Stojić
150 BIRTH ANNIVERSARY OF NIKOLA TESLA (invited paper) 12

150 Birth Anniversary of Nikola Tesla

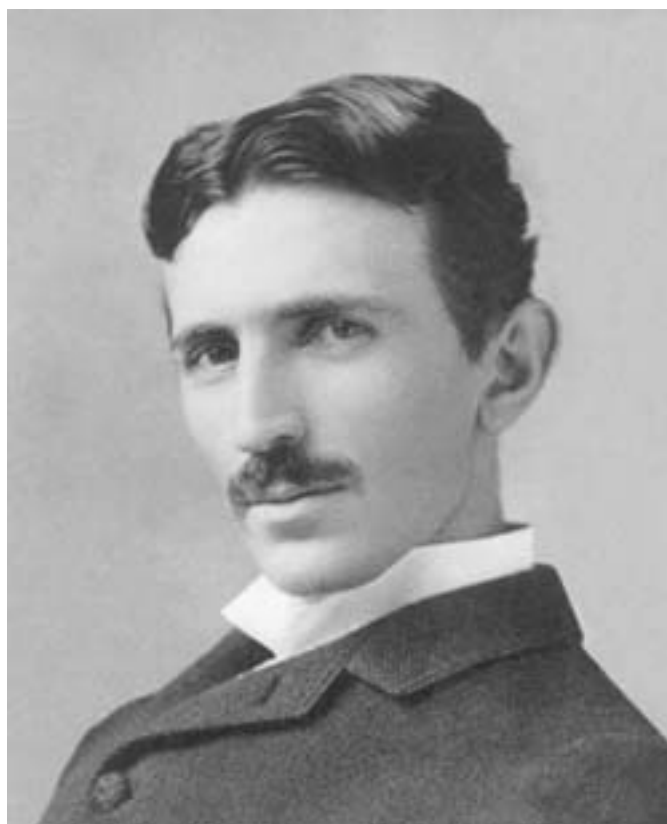
Milić Stojić

Nikola Tesla (1856-1943) significantly influenced technological development with his polyphase system inventions. The system is in cornerstone of modern electrical energy production, long-distance transmission, and use of electrical currents. Beside inventing the induction motor, he invented the Tesla coil - a high frequency transformer, which is an essential part of all contemporary high frequency devices. Tesla also pioneered research into other effects produced by his currents, such as the possibility of induction heating, ozone production, and effects on the human organism. His inventions have been crucial to the development of many of today's technologies including the radio, radar, television, motors of all kinds, and computers. He is also credited with predicting the emerging energy problem as early as 1900. After death of Nikola Tesla in 1943, all his belongings have been inherited by his nephew and transferred to Belgrade where in 1955 the Nikola Tesla Museum has been opened. His ashes are also in the Museum. After his death, the name „Tesla“ was given to the unit of magnetic induction.

The Nikola Tesla Archive in Belgrade (Serbia) constitutes a unique collection of over 160,000 pages of the patents documentations, scientific correspondence, scientific papers, manuscripts, technical drawings, scientific measuring data, personal documents, and legal papers as well as over 1,000 original photographs of Tesla's experiments and inventions, all of which are indispensable to the study of the history of electrification. Nikola Tesla's Archive in Belgrade joins Memory of the World register.

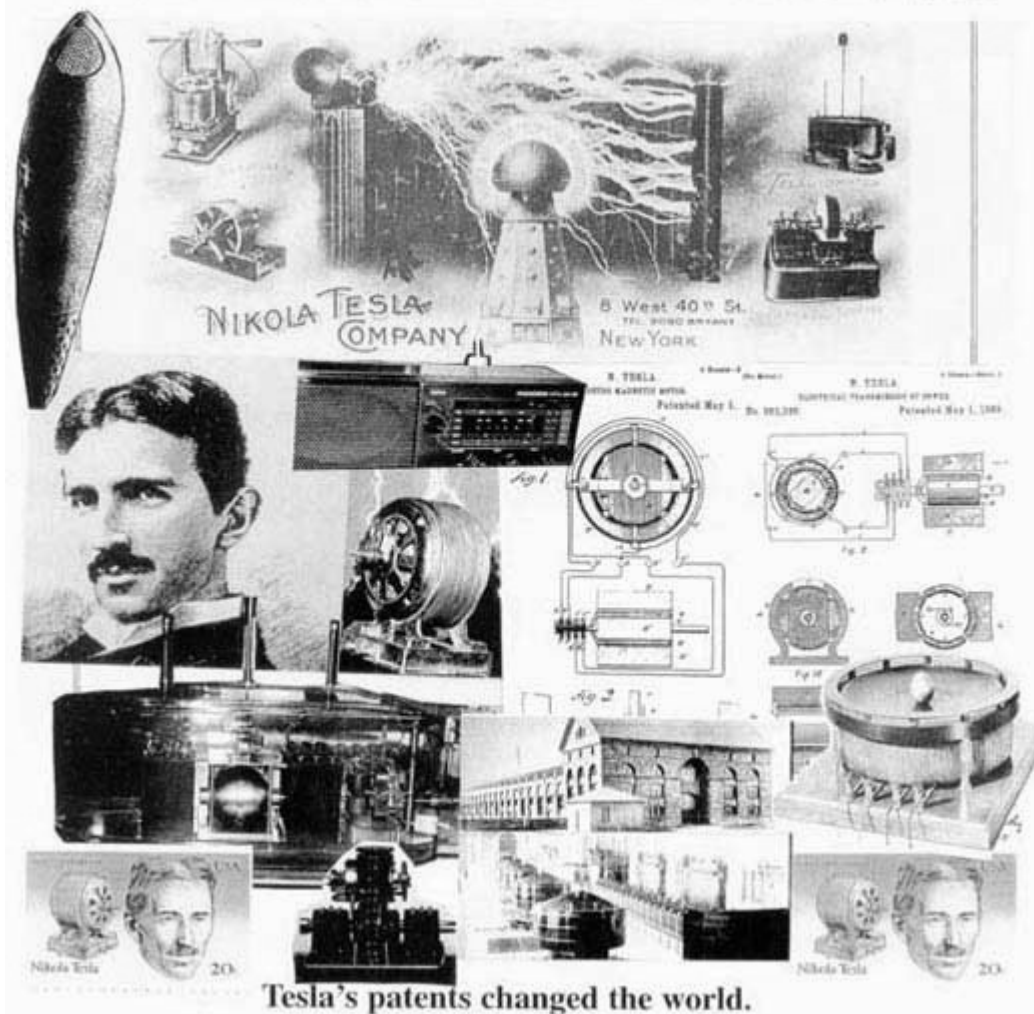


Nikola Tesla's father Milutin, the priest of Serbian Orthodox Church



Above: Nikola Tesla (1856-1943) at the age of 38.

Nikola Tesla's Patents and Inventions



Tesla's patents changed the world.

In 1882 Tesla discovered the Rotating Magnetic Field -- a fundamental principal in physics and one of the greatest discoveries of all time.

In 1887 Tesla registered his patent for electro-magnetic motors; subsequently 40 patents followed. These patents were related to polyphase systems, motors, generators, distribution and transmission of electricity.

In 1888 George Westinghouse bought the 40 Tesla patents. Those 40 patents were applied in 1891 at the Hydro-electric power plant at Niagara Falls.

In 1896 Niagara Falls power plant began to operate. It was immediately recognized as the electrical wonder of the world.

Tesla's polyphase alternating system electrified the world and sprung the industrial revolution world-wide at the turn of the century.

In 1891 Tesla invented a transformer for the production of high frequency and high voltage electricity known as the Tesla coil. Today the Tesla coil is used in every television and radio produced, as well as in many other applications.

In 1898 he took out a patent dealing with the remote control by radio of moving vessels and vehicles. By this invention he laid the basis for wireless telemechanics, robotics and satellite communications. Tesla patented this invention in 10 countries.

Nikola Tesla patented the basic system of radio in 1896 (the four tuned circuits system). His published schematic diagrams described all the basic elements of the radio transmitter which was later used by Marconi.

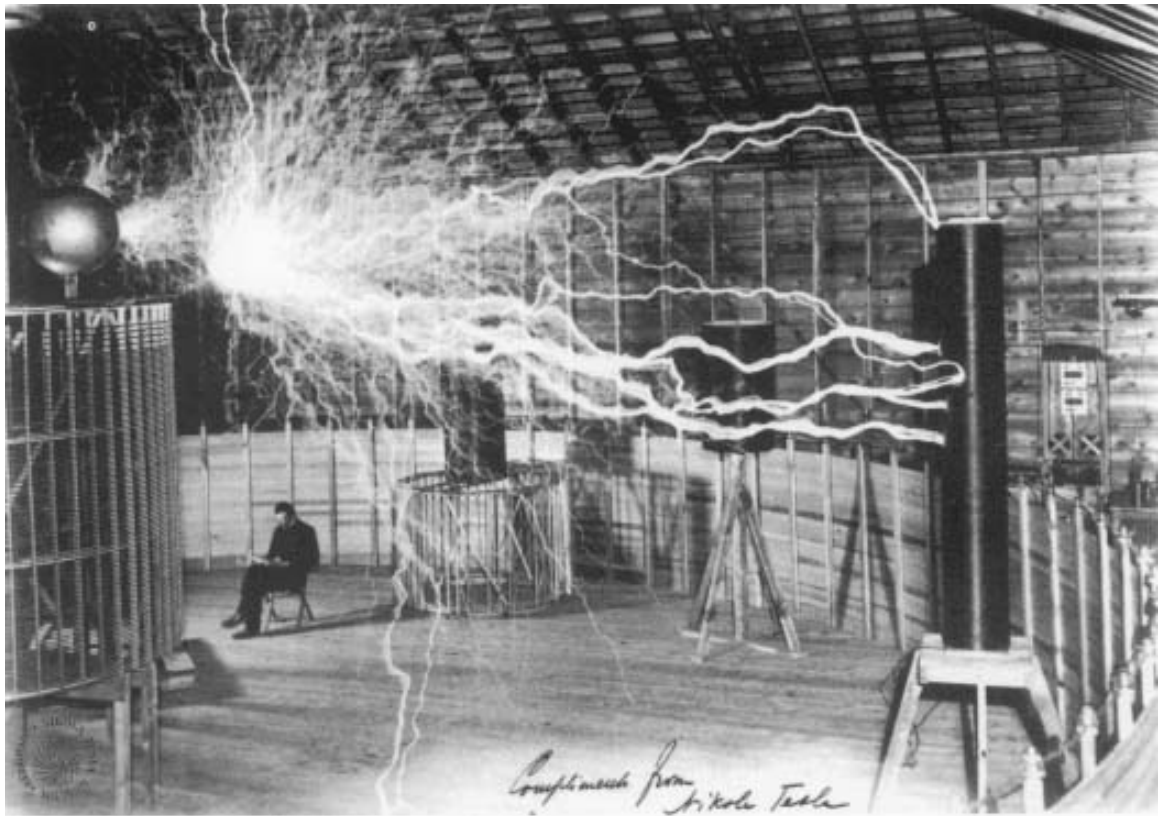
The United States Supreme Court in June 1943 held Marconi's most important patents invalid, recognizing Tesla's more significant contributions as the inventor of radio.

The patents followed in the field of turbines, pumps, fluids, lightning protectors, flow-meters, speed indicators, etc.

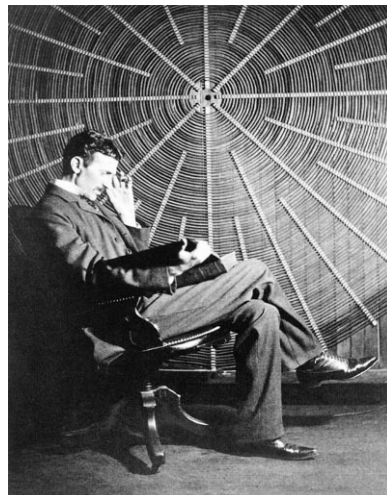
The last 2 patents for which Tesla applied in 1921 and 1927 were in the domain of avionics.

Tesla's patents were registered in 25 countries, mostly in the US and England.

Over 700 patents were issued to Tesla worldwide. By: Dr. Ljubo Vujovic



Above: Tesla sits below the Tesla Coil in his Colorado Spring Laboratory. The coil creates millions of volts of electricity with a frequency rate of 100,000 alterations per second.



Above: Nikola Tesla, with Roger Boskovich's book "Theoria Philosophiae Naturalis", in front of the spiral coil of his high-frequency transformer at East Houston St., New York



Above: The letterhead of Tesla's business stationery recalls some of his more important inventions.



Above: Tesla Monument at Niagara Falls unveiled on July 9, 2006. Tesla is standing atop an AC motor, one of the 700 inventions he patented. In the background is Niagara Falls, Canadian side.



Nikola Tesla's Museum in Belgrade



секција TO-1

МАТЕРИЈАЛИ И КОМПОНЕНТЕ

M. Slankamenac, S. Lukić ELECTRICAL CONDUCTIVITY OF CHALCOGENIDE GLASSY SEMICONDUCTORS OF THE Cu-As-Se-I SYSTEM	20
LJ. Vračar, V. Paunović, LJ. Živković, M. Miljković UTICAJ Dy₂O₃ I Sm₂O₃ NA MIKROSTRUKTURNE I ELEKTRIČNE KARAKTERISTIKE BARIJUM TITANATNE KERAMIKE	23
M. Savić, Ž. Mrčarica, V. Litovski IMPLEMENTATION OF NONLINEAR IDEAL SWITCH MODEL IN SPICE	27
B. Anđelković, V. Litovski PARALLEL TRANSISTOR LEVEL SIMULATION OF ELECTRONIC CIRCUITS ON A BEOWULF CLUSTER	32
D. Mančić, M. Radmanović, Z. Petrušić UTICAJ DIMENZIJA PIEZOKERAMIČKOG PRSTENA NA NJEGOV REZONANTNI FREKVENTNI SPEKTAR	36
Г. Стојановић, М. Радовановић, Т. Љикар, Р. Шорђан ФАБРИКАЦИЈА ИНДУКТОРА НАНО ДИМЕНЗИЈА ТЕХНОЛОШКИМ ПРОЦЕСОМ ЛИТОГРАФИЈЕ ЕЛЕКТРОНСКИМ СНОПОМ	42
A. Prijic, B. Pešic, Z. Prijic, D. Pantic, S. Ristic ANALIZA KARAKTERISTIKA TERMIČKIH PREKIDAČA 3D NUMERIČKOM SIMULACIJOM	48
М. Бајић, З. Цветковић, Ј. Влајић ЕКСПОНЕНЦИЈАЛНИ ВОД СА НЕСАВРШЕНИМ ПРОВОДНИЦИМА	53
A. Ilišković, F. Softić UPROŠĆENI MODEL MAGNETOREZISTORA	57

ELECTRICAL CONDUCTIVITY OF CHALCOGENIDE GLASSY SEMICONDUCTORS OF THE Cu-As-Se-I SYSTEM

Miloš P. Slankamenac, *University of Novi Sad, Faculty of Technical Sciences, Novi Sad*
Svetlana R. Lukić, *University of Novi Sad, Faculty of Sciences, Novi Sad*

Abstract - *The electrical conductivity of Cu-As-Se-I amorphous semiconductor glasses have been investigated by impedance spectroscopy in the frequency range from 100 Hz to 20 MHz at room temperature. The paper describes results of a study of AC electrical conductivity glasses of the type $Cu_x(AsSe_{1.4}I_{0.2})_{100-x}$ for $x=0, 1, 5, 15, 20$ and 25 at% Cu.*

1. INTRODUCTION

In the group of non-crystalline semiconducting materials a special place is occupied by chalcogenide amorphous semiconductors, i.e. the materials that contain one or more chalcogen elements: sulphur, selenium and tellurium [1].

They can be obtained in the form of glasses either as bulk amorphous samples, or in the form of thin films. The possibility of obtaining a large number of amorphous semiconductors of different composition, including also non-stoichiometric compounds and mixtures, have opened wide perspectives for the application of these materials.

Scientists have discovered a lot of new chalcogenide materials, phenomena and applications. Following the development of the glassy chalcogenide field, new optoelectronic materials based on halides have been discovered. Complex oxide and non-oxide glasses have been prepared and investigated in the last several decades, thus widening the groups of materials used in various optical, electronic and optoelectronic semiconductor glasses. The great advantages of the disordered materials are: simple preparation procedures, low sensitivity to impurities, high stability to the action of ionizing radiation, chemical stability towards the majority of aggressive chemical substances, low cost, and, the possibility to produce large area films of various thickness in classical systems for deposition: systems for evaporation in vacuum, magnetron systems, flash, spin-coating systems, sol-gel systems etc [2].

Chalcogenide glassy semiconductors have a number of properties important for device application. They show continuous change of physical properties with change in chemical composition. A lot of work has been done on impurity effect on conductivity and optical properties.

Electrical conductivity of semiconductor chalcogenide glasses has dominant electron nature and depends on composition. It varies in huge interval from 10^{-3} to $10^{-17} \Omega^{-1} \text{cm}^{-1}$ in normal conditions. Glasses have electrical conductivity some orders of magnitude less than these crystals analogue. Optical energy gap has values in interval from 0.8 to 3 eV and refractive index 1.8 – 3.5 (for $\lambda=1.06 \mu\text{m}$) [3]. Very important feature of semiconductor chalcogenide glasses is specific influence of dopants on values and a type of electrical conductivity.

According to the change of amorphous materials electrical conductivity can be affected by the presence of defects in the structural mesh of semiconductor chalcogenide glasses and inserted transition metals, it is very interesting to

investigate chalcogenide glassy semiconductors with Cu and Fe. It has been shown that obtaining homogenous glassy semiconductors with transition metals is limited to relatively low density of metals [1]. Increasing the density of metals, thermal and mechanical properties do not change significantly, whereas electrical conductivity evinces high transition from semiconducting to metal type.

Based on numerous analysis and experimental data, it is concluded that chalcogenide glasses have intrinsic electrical conductivity and Fermi level is located near the middle of energy gap [3].

Electrical conductivity of amorphous semiconductors depends on synthesis, melt cooling rate, purity of the starting components, thermal treatment and other factors [4]. With the chalcogenide amorphous semiconductors, chemical bond energy between glass component atoms is relatively small (1.5 - 2.0 eV) [5], implying electron-hole character conductivity.

Copper belongs to a small group of metals (Tl, K, Cu, Ag) [5, 6] which can enter the chalcogenide amorphous semiconductors to a significant ratio (20-30 at.%). It is known [5, 7, 8] that copper chalcogenide glasses possess dominant hole conductivity; although, in some copper-rich glass compositions, ionic conductivity was also detected [9]. In order to investigate the effect of copper on conductivity of $AsSe_yI_z$ glasses, measurements were made on $Cu_x(AsSe_{1.4}I_{0.2})_{100-x}$, for $x=0, 1, 5, 15, 20$ and 25 at.%.

2. EXPERIMENTAL

Samples used for electrical conductivity measurements were prepared in sandwich structure of electrodes (copper sample holder) in order to establish that possible contact effects do not influence the frequency dependence of AC conductivity. Polished plates samples with thickness of 2.01 - 3.36 mm and area of 12-30 mm² (Table 1) have contacts of Ag paste (ohmic contacts). Ohmic contacts were confirmed through continual impedance characteristics in the whole range of frequency.

A sophisticated computer controlled AC-impedance system (HP 4194A Impedance/Gain-Phase Analyzer, HP Japan, Ltd.) was used for the measurements (Fig. 1). All electrical measurements of real and imaginary components of impedance parameters (R and X) and real and imaginary component of admittance parameters (G and B) were made at room temperature on frequencies (100 Hz – 20 MHz). The resolution of measurement has 400 values at this frequency interval. The AC-impedance system has the ability to measure electrical parameters up to 40 MHz, but there are a lot of parasitic effects from contact wires on high frequencies.

Table 1. Dimensions of samples.

Sample	Dimensions a*b*1 (mm)
AsSe _{1.4} I _{0.2}	4.15*3.68*2.02
Cu ₁ (AsSe _{1.4} I _{0.2}) ₉₉	4.48*4.39*3.00
Cu ₅ (AsSe _{1.4} I _{0.2}) ₉₅	4.52*4.77*2.77
Cu ₁₅ (AsSe _{1.4} I _{0.2}) ₈₅	6.11*5.55*3.2
Cu ₂₀ (AsSe _{1.4} I _{0.2}) ₈₀	3.14*3.27*2.01
Cu ₂₅ (AsSe _{1.4} I _{0.2}) ₇₅	3.5*3.5*3.36



Fig. 1. A sophisticated computer controlled AC-impedance system.

3. RESULTS AND DISCUSSION

Figure 2 shows measured characteristics of frequency dependence of the specific electrical conductivity for some glasses of Cu_x(AsSe_{1.4}I_{0.2})_{100-x} series x = 0, 1, and 5 at% Cu. These samples have low percent of copper and high resistance. Logarithm values of specific electrical conductivity at low frequency, between 100 Hz and 1 kHz, are almost constant. On higher frequencies, between 1 kHz and 5 MHz, the specific electrical conductivity increases nearly linearly with increasing the frequency of applied voltage. Logarithm values of specific electrical conductivity at the highest measurement frequencies, between 5 MHz and 20 MHz, are almost constant and even slightly drop because of the influence of parasitic effects on high frequencies (mainly parasitic inductance of contact wires).

Figure 3 shows measured characteristics of frequency dependence of specific electrical conductivity for glasses with x = 15, 20, and 25 at% Cu. These samples have high percent of copper and lower resistance. It can be seen from the figure that logarithm values of specific electrical conductivity have almost the same values for samples with x = 15 and 20 at% Cu between 100 Hz and 500 kHz. In this interval of frequencies the sample with x = 25 at% Cu has about two order of magnitude higher electrical conductivity. Logarithm values of specific electrical conductivity are almost constant at frequencies between 100 Hz and 10 kHz for samples with x = 15 and 20 at% Cu, while for the sample with x = 25 at% Cu this interval is much larger (up to 1 MHz). On higher frequencies the specific electrical conductivity increases nearly linearly with increasing the frequency of applied voltage. Logarithm values of specific electrical conductivity at the highest measurement frequencies are not influenced by parasitic effects like samples with low amount of copper.

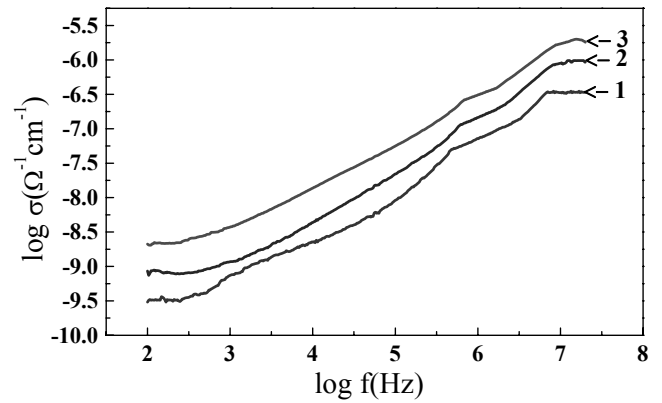


Fig. 2. Measured frequency dependence of specific electrical conductivity glasses of the type Cu_x(AsSe_{1.4}I_{0.2})_{100-x} for: (1) x=0; (2) x=1; (3) x=5.

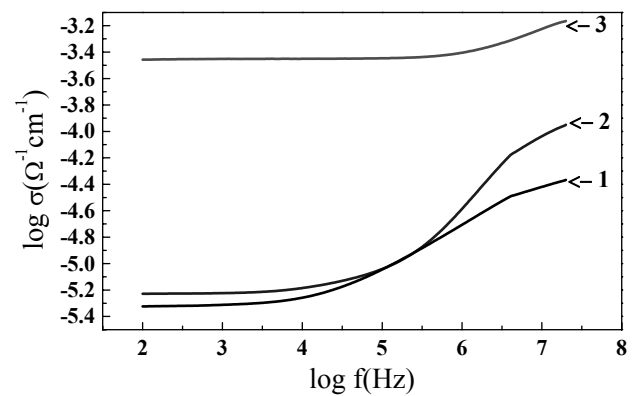


Fig. 3. Measured frequency dependence of specific electrical conductivity glasses of the type Cu_x(AsSe_{1.4}I_{0.2})_{100-x} for: (1) x=15; (2) x=20; (3) x=25.

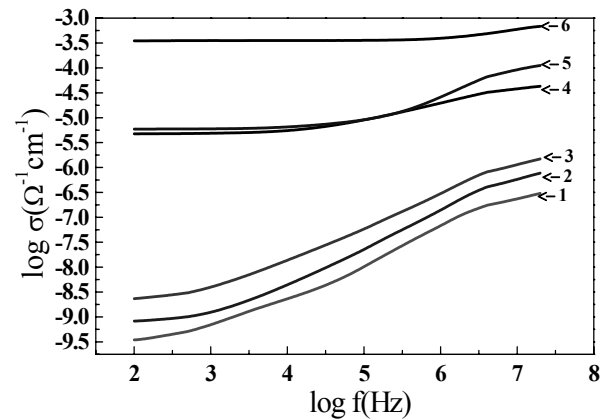


Fig. 4 Frequency dependence (fitted characteristics) of specific electrical conductivity glasses of the type Cu_x(AsSe_{1.4}I_{0.2})_{100-x} for: (1) x=0; (2) x=1; (3) x=5; (4) x=15; (5) x=20; (6) x=25.

Figure 4 depicts fitted frequency dependence of specific electrical conductivity for all measured samples. It can be seen from the figure that the logarithm values of specific electrical conductivity for the sample with x=15 is more than three order of the magnitude higher than the sample with x=5. There is a high probability for transition from semiconducting to metal character of electric conductivity when samples have content of copper more than 15%.

A frequency-dependent AC conductivity $\sigma(\omega)$ observed in many amorphous semi-conductors and insulators has the well-known form

$$\sigma_{AC}(\omega) = \sigma(\omega) - \sigma_{DC} = A\omega^s, \quad (1)$$

where $\sigma_{AC}(\omega)$ is the AC conductivity, $\sigma(\omega)$ the total conductivity, σ_{DC} is the DC part of the total conductivity, A is a constant dependent on the temperature, ω is the (circular) frequency and s is the exponent, generally less than or equal to unity. A frequency-dependent conductivity has been ascribed to various relaxations caused by the motion of electrons or atoms and the hopping or tunneling between the equilibrium sites. Frequency-dependent conductivity of amorphous semiconductors can be approximate with an equation [9]:

$$\sigma(\omega) \approx \text{const} \cdot \omega^s. \quad (2)$$

The frequency exponent s was computed from the slope of the straight lines from fig. 4 by equation:

$$s = d(\ln \sigma)/d(\ln \omega) \quad (3)$$

In the investigated frequency range, dependence of s on the concentration of copper is shown in Table 2. Semiconductor glasses have exponent s in the interval (0.7 - 1), which is only satisfied for first three samples. These results indicate the transition from semiconducting to metal character of electric conductivity in samples which contain more than 15% of copper.

Table 2.

Cu %	0	1	5	15	20	25
s	0.83	0.77	0.72	0.33	0.4	0.2

4. CONCLUSIONS

In this paper electrical conductivity of $\text{Cu}_x(\text{AsSe}_{1.4}\text{I}_{0.2})_{100-x}$ for $x=0, 1, 5, 15, 20$ and 25 at% Cu amorphous semiconductor glasses have been investigated in the frequency range from 100 Hz to 20 MHz at room temperature. Samples with low percent of copper ($x=0, 1$ and 5) have high resistance and expected small specific electrical conductivity ($10^{-9.5}$ - 10^{-6}) $\Omega^{-1}\text{cm}^{-1}$. The logarithm values of specific electrical conductivity nearly linearly increase with increasing the amount of copper in the $\text{AsSe}_{1.4}\text{I}_{0.2}$ composition and linearly increase with frequency. Samples with higher percent of copper ($x=15, 20$ and 25) have relatively low resistance and electrical conductivity in an interval of ($10^{-5.3}$ - $10^{-3.2}$) $\Omega^{-1}\text{cm}^{-1}$. Logarithm values of specific electrical conductivity are almost constant on low frequencies and have very slow progress on high frequencies. The samples with this amount of copper in the $\text{AsSe}_{1.4}\text{I}_{0.2}$ composition manifest transition from semiconducting to metal character of electric conductivity.

5. ACKNOWLEDGEMENTS

This work was supported by the Provincial Secretariat for Science and Technological Development of the Autonomous Province of Vojvodina, Project "Technology of obtaining and characterization of disordered semiconductors", No. 114-451-01397/2006-01.

6. REFERENCES

- [1] S. Lukić, D. Petrović, "Complex noncrystalline chalcogenides", University of Novi Sad, Faculty of Sciences, Novi Sad, 2002.
- [2] M. Popescu, "Disordered chalcogenide optoelectronic materials: phenomena and applications", J. Optoelectron. Adv. Mater., 2005, 7(4), pp. 2189-2210.
- [3] N. F. Mott, E. A. Davis, "Electronic processes in Noncrystalline materials", Clarendon press, Oxford, 1971.
- [4] S.R. Lukić, D.M. Petrović, A.F. Petrović, J. Non-Cryst. Solids 241 (1998) 75.
- [5] Z.U. Borisova, E.A. Bychkov, Yu.S. Tver'yanovich, Vzaimodeistvie Metallov s Khal'kogenidnymi Steklami, Interaction of Metals and Chalcogenide Glasses, Leningr. Gos. Univ., Leningrad, 1991.
- [6] Z.U. Borisova, Khal'kogenidnye poluprovodnikovye stekla, Chalcogenide Semiconducting Glasses, Leningr. Gos. Univ., Leningrad, 1983.
- [7] I.A. Sokolov, Z.U. Borisova, Fiz. Khim. Stekla 10 (1) (1984) 80.
- [8] I.A. Sokolov, Z.U. Borisova, Fiz. Khim. Stekla 11 (3) (1985) 304.
- [9] A. Feltz, "Amorphe und Glassartige Anorganische Festkorper", Akademi - Verlag - Berlin, 1983.

Садржај – Проучавана је електрична проводност полупроводничких стакала система Cu-As-Se-I у фреквенцијском опсегу од 100 Hz до 20 MHz на собној температури. Овај рад приказује резултате истражувања AC проводности стакала следећег састава $\text{Cu}_x(\text{AsSe}_{1.4}\text{I}_{0.2})_{100-x}$, за $x=0, 1, 5, 15, 20$ и 25 .

ЕЛЕКТРИЧНА ПРОВодНОСТ ПОЛУПРОВодНИЧКИХ СТАКАЛА ТИПА Cu-As-Se-I

Милош П. Сланкаменац, Светлана Р. Лукић

UTICAJ Dy_2O_3 I Sm_2O_3 NA MIKROSTRUKTURNE I ELEKTRIČNE KARAKTERISTIKE BARIJUM TITANATNE KERAMIKE

Ljubomir Vračar, Vesna Paunović, Ljiljana Živković, *Elektronski fakultet u Nišu, Aleksandra Medvedeva 14, 1800 Niš*
Miroslav Miljković, *Centar za elektronsku mikroskopiju Univerziteta u Nišu, Srbija*

Sadržaj -U ovom radu ispitivane su mikrostrukturne i dielektrične karakteristike $BaTiO_3$ keramike dopirane oksidima retkih zemalja i to Dy_2O_3 (disporzijum oksid) i Sm_2O_3 (samarijum oksid) u koncentracijama od 0.1-2.0 at.% aditiva/dopanata. Uzorci modifikovane $BaTiO_3$ keramike dobijeni su konvencionalnom metodom sinterovanja u čvrstoj fazi polazeći od čistih prahova. Uzorci su sinterovani na temperaturi od 1290, 1320 i 1350 °C. Dopiranu keramiku karakteriše homogena i sitno-zrnasta struktura, sa srednjom veličinom zrna od 0.3-5.0 μm za $Dy/BaTiO_3$ i od 0.3-1.0 μm za $Sm/BaTiO_3$. Prema EDS spektrima, u uzorcima sa Dy_2O_3 dolazi do formiranja oblasti obogaćenih disporzijumom što nije primećeno u uzorcima dopiranim samarijum oksidom. Za $Dy/BaTiO_3$ uzorke, sa veličinom zrna iznad 3.0 μm , karakteristično je formiranje domenske strukture kao i stvaranje karakteristične "jezgro-omotač" strukture. Uzorci sa niskom koncentracijom aditiva pokazuju veću dielektričnu konstantu i slede Kiri-Vajsov zakon. Dielektrična konstanta $Dy/BaTiO_3$ sa 0.1 at.% aditiva iznosi 5000 a za $Sm/BaTiO_3$ iznosi 6750 na sobnoj temperaturi. U visoko dopiranim uzorcima dielektrična konstanta se skoro ne menja sa temperaturom tako da se odnos između $\epsilon_{rmax}/\epsilon_{rmin}$ kreće od 1.10 do 1.16. Kirijeve temperature dopiranih uzoraka su neznatno niže u odnosu na Kirijevu temperaturu nedopirane keramike i iznose 127-129 °C.

1. UVOD

Oksidi retkih zemalja kao što su Dy_2O_3 i Sm_2O_3 predstavljaju veoma značajne aditive/dopante koji se koriste za dobijanje barijum titanatne keramika za proizvodnju višeslojnih keramičkih kondenzatora, PTC termistora, piezoelektričnih senzora, komponenata za konverziju energije i drugih elektrokeramičkih komponenata [1-3]. Od vrste, koncentracije i raspodele dopanata kao i od dobijene mikrostrukture zavise dielektrična svojstva kao i specifična električna otpornost polikristalne $BaTiO_3$. Za primenu dopirane $BaTiO_3$ keramike kao kondenzatorskog materijala potrebno je ostvariti dobru gustinu, visoku dielektričnu konstantu i nizak faktor gubitaka.

Trovalentni katjoni retkih zemalja, u zavisnosti od njihovih radijusa, zauzimaju A ili B položaje u perovskitoj strukturi ABO_3 kakvu ima $BaTiO_3$. Pri niskim koncentracijama Dy i Sm dolazi do supstitucije Ba^{2+} jona i do formiranja čvrstih rastvora opšte formule $Ba_{(1-x)}Dy(Sm)_xTiO_3$. Pri većim koncentracijama Dy iznad 1.0 at.% može doći do supstitucije Ba^{2+} ili Ti^{4+} jona pri čemu je specifična električna otpornost uzorka veoma visoka reda veličine $10^{10} \Omega cm$ [4]. Supstitucija Dy^{3+} i Sm^{3+} na mesto Ba^{2+} jona zahteva formiranje negativno naelektrisanih defekata radi očuvanja elektroneutralnosti. Postoje tri

osnovna mehanizma kompenzacije: stvaranje barijumovih vakancija (V_{Ba}''), titanijum vakancija (V_{Ti}'''') i elektrona (e'). Za uzorke sinterovane u atmosferi vazduha, glavni mehanizam kompenzacije je jonski kompenzacioni mehanizam, iako postoji neslaganje da li se ovaj mehanizam odvija preko formiranja Ba ili Ti vakancija.

Delimična zamena Ba^{2+} jona Dy^{3+} i Sm^{3+} jonima omogućava uniformnost mikrostrukture, sprečava abnormalni rast zrna i povećava temperaturnu oblast u kojoj je stabilna tetragonalna faza i koju karakteriše mala promena dielektrične konstante sa temperaturom.

U ovom radu ispitivan je uticaj Dy_2O_3 i Sm_2O_3 kao aditiva na mikrostrukturna i dielektrična svojstva $BaTiO_3$ keramike dobijene na različitim temperaturama sinterovanja. Mikrostrukturne karakteristike ispitivane su skenirajućim elektronskim mikroskopom a dielektrična konstanta uzoraka određivana je u temperaturni intervalu od 20 °C do 180 °C.

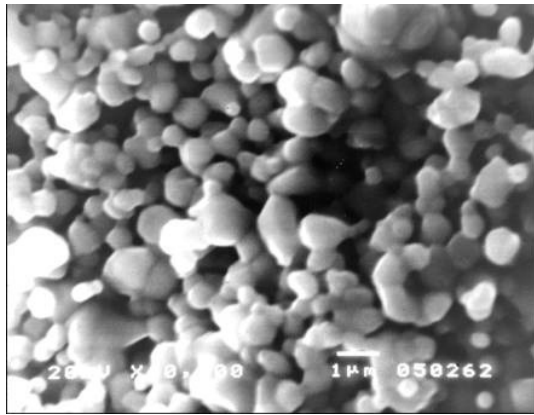
2. EKSPERIMENTALNI DEO

U ovom radu korišćeni su uzorci modifikovane $BaTiO_3$ keramike dopirane sa 0.1, 0.5, 1.0 i 2.0 at.% Dy_2O_3 i Sm_2O_3 . Uzorci su dobijeni procesom sinterovanja polazeći od čistih oksidnih prahova. Prahovi su mešani u izopropil alkoholu, sušeni i presovani u pelete pri pritisku od 120 MPa. Posle presovanja prahova uzorci su sinterovani u atmosferi vazduha na temperaturi 1290 °C, 1320 °C i 1350 °C u vremenu od dva sata. Mikrostrukturna ispitivanja i kompozicioni sastav keramike analizirani su pomoću skenirajućeg elektronskog mikroskopa JEOL, SEM-5300 koji je opremljen i energijsko disperzivnim spektrometrom (EDS). Pre merenja dielektričnih karakteristika na uzorke je naneta srebrna pasta. Dielektrične karakteristike uzoraka su izračunate na osnovu merenja kapacitivnosti na uređaju HP 4276A, LCZ-metru. Promena dielektrične konstante sa temperaturom je merena u temperaturnom opsegu od 20 °C do 200 °C.

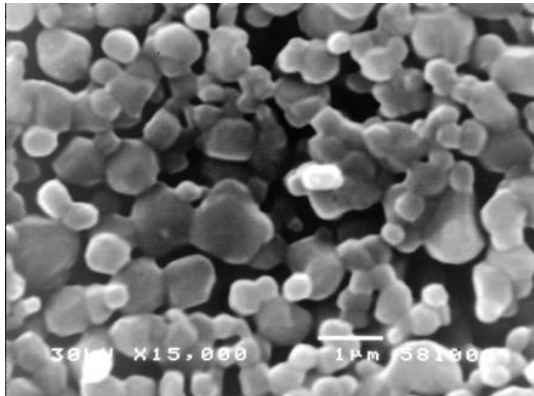
3. REZULTATI I DISKUSIJA

3.1 Mikrostrukturna ispitivanja

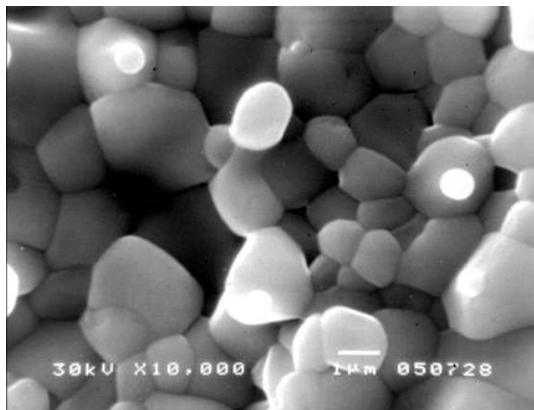
Relativna gustina dopirane keramike kretala se od 80-90 % teorijske gustine (TG), i veća je kod uzoraka sinterovanih na višim temperaturama. Za $Dy/BaTiO_3$ keramiku karakteristična je homogena i fino zrnasta mikrostruktura sa srednjom veličinom zrna od 0.3-5.0 μm . SEM analiza $Dy/BaTiO_3$ keramike sinterovane na 1320 °C pokazana je na sl.1.



a)



b)



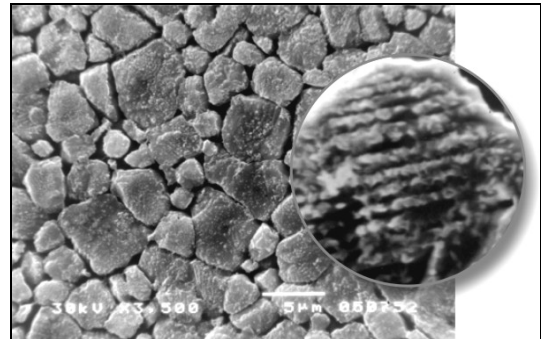
c)

Sl.1. SEM mikrostruktura Dy/BaTiO₃ keramike sinterovane na 1320^oC. a) 0.1, b) 0.5 i c) 1.0 at% Dy.

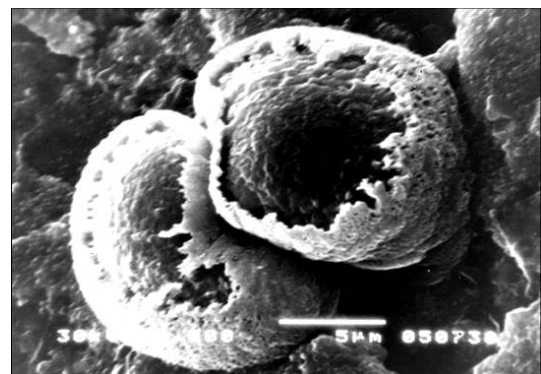
Efekat dopanta na veličinu zrna je naročito izražen u uzorcima sinterovanim na višim temperaturama (1350^oC) kao što je prikazano na sl.2. Za Dy/BaTiO₃ uzorke karakteristično je formiranje domenske strukture u zrnima čija je veličina iznad 3 µm. Radi se o 90^o domenskim granicama koje se protežu kroz celo zrno kao što se može videti sa sl.2a.

Na osnovu kvalitativne EDS/SEM analize moguće je utvrditi raspodelu aditiva ukoliko je sadržaj aditiva iznad 1.0 at%. Pri malim sadržajima aditiva nije moguće odrediti prisustvo datog aditiva ukoliko nije došlo do segregacije aditiva i do njihovog povećanog sadržaja u pojedinim oblastima.

EDS analiza je pokazala da kod uzoraka dopiranih sa 0.5 i 1.0 at% Dy₂O₃ postoje oblasti obogaćene disperzijumom kao što je pokazano na sl.3. Do segregacije Dy dolazi u sitnozrnastim oblastima, odnosno u oblastima u kojima nije došlo do formiranja domenske strukture [5, 6]. Za razliku od Dy, EDS analizom nije utvrđeno postojanje oblasti bogatih Sm koje bi bitno uticale na uniformnost mikrostrukture.

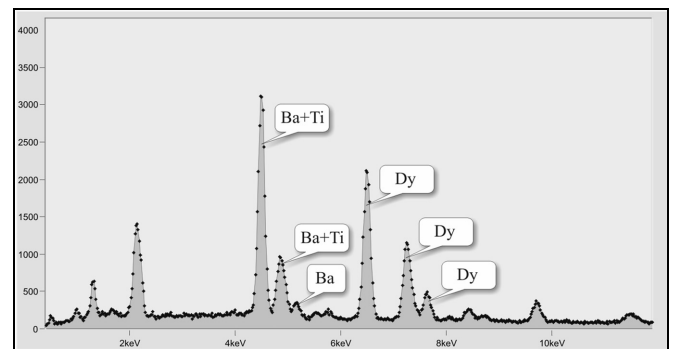


a)



b)

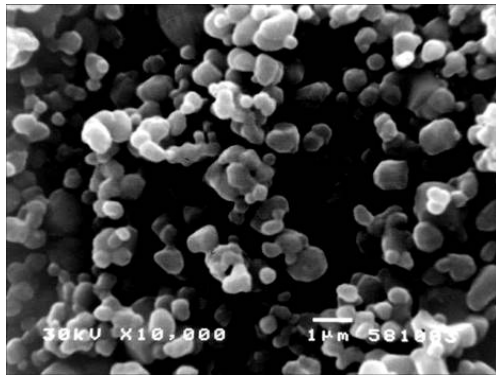
Sl.2. SEM mikrostruktura 1.0 Dy/BaTiO₃ sinterovane na 1350^oC. a) ecovana površina sa domenskom strukturom i b) mikrostruktura zrna sa "jezgro-omotač strukturom".



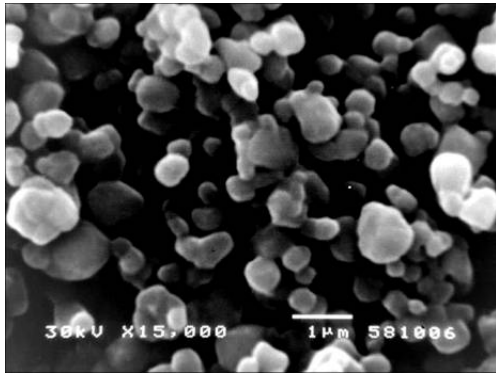
Sl.3.EDS spektar 0.5 at.% Dy-dopirane BaTiO₃ keramike.

Upravo zbog nehomogene raspodele aditiva dielektrična konstanta Dy/BaTiO₃ ima nižu vrednost u odnosu na istu izmerenu u Sm/BaTiO₃ uzorcima.

Sm/BaTiO₃ keramiku karakteriše takode, uniformna i sitnozrnasta mikrostruktura, međutim, srednja veličina zrna je manja i kretala se od 0.3 do 1.0 µm (sl.4.). S obzirom na izuzetno malu veličinu zrna nije bilo moguće otkriti domensku strukturu u ovim uzorcima.



a)

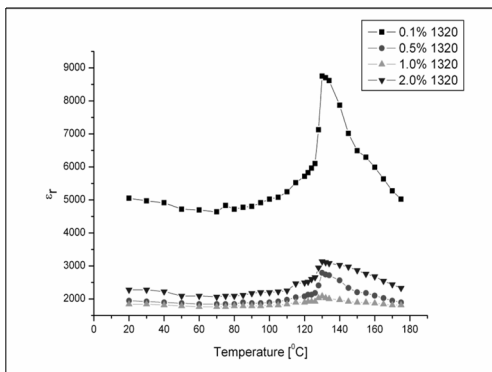


b)

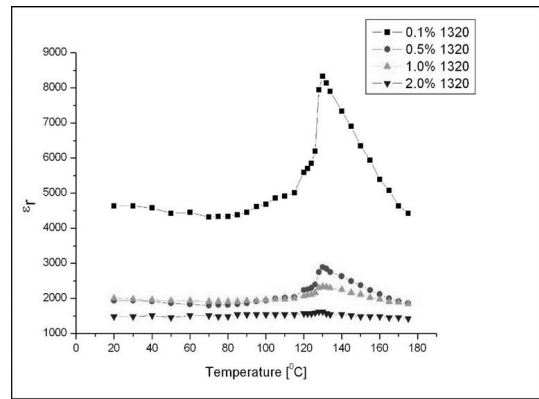
Sl.4. SEM slike Sm/BaTiO₃ uzoraka sinterovanih na 1320^oC. a) 0.5 i b) 1.0 at.% Sm

3.2. Električne karakteristike

Izmerena specifična električna otpornost dopirane Dy i Sm/BaTiO₃ keramike je bila reda veličine 10¹⁰ Ωcm. S obzirom na izuzetno visoke vrednosti električne otpornosti, može se pretpostaviti da je u pitanju jonski kompenzacioni mehanizam i da zbog slabe pokretljivosti katjonskih vakancija na sobnoj temperaturi uzorci pokazuju izolatorska svojstva. Takođe, u sitnozrnastoj keramici debljina izolatorskoj sloja granice zrna je uporediva sa veličinom zrna što dodatno doprinosi visokim vrednostima električne otpornosti. Uticaj aditiva i mikrostrukture na dielektričnu konstantu dopirane BaTiO₃ keramike se najbolje može proučavati prateći promene dielektrične konstante sa temperaturom (sl.5 i sl.6.). Zavisnost dielektrične konstante od temperature pokazuje da dielektrična konstanta iznad Kirijeve temperature (T_c), odnosno u paraelektričnoj oblasti, sledi Kiri-Vajsov zakon.



Sl.5. Dielektrična konstanta Dy/BaTiO₃ keramike u funkciji temperature.



Sl.6. Dielektrična konstanta Sm/BaTiO₃ keramike u funkciji temperature.

Najveću dielektričnu konstantu na sobnoj temperaturi kao i najveću promenu dielektrične konstante sa temperaturom pokazuju uzorci sa 0.1 at% dopanata. Sa povećanjem koncentracije dopanata dielektrična konstanta se smanjuje a njena promena u širokom temperaturnom intervalu, od sobne do Kirijeve temperature, je skoro konstantna. Odnos između dielektrične konstante na Kirijevoj temperaturi (ϵ_{rmax}) i na sobnoj temperaturi (ϵ_{rmin}), odnosno $\epsilon_{rmax}/\epsilon_{rmin}$ je 1.10 za Dy/BaTiO₃ i 1.16 za Sm/BaTiO₃ keramiku. Niže vrednosti dielektrične konstante u Dy/BaTiO₃ uzorcima su u direktnoj korelaciji sa povećanjem nehomogenosti mikrostrukture, odnosno segregacijom aditiva u pojedinim oblastima kao i povećanom srednjom veličinom zrna u odnosu na uzorke dopirane Sm₂O₃. Dielektrična konstanta sa 0.1 at% aditiva iznosi 5000 za Dy/BaTiO₃ i 6750 za Sm/BaTiO₃ na sobnoj temperaturi.

Kod svih ispitivanih uzoraka došlo je do veoma malog pomeranja Kirijeve temperature ka nižim vrednostima u odnosu na Kirijevu temperaturu nedopirane keramike koja iznosi 131^oC. Izmerene Kirijeve temperature za obe vrste uzoraka iznosile su 127-129^oC

Za oblast iznad Kirijeve temperature može se primeniti Kiri-Vajsov zakon

$$\epsilon_r = C / (T - T_0) \quad (1)$$

gde je C - Kirijeva konstanta, T - temperatura a T_0 - Kiri-Vajsova temperatura. Fitovanjem krivih zavisnosti recipročne vrednosti dielektrične konstante od temperature, izračunata je Kirijeva konstanta i Kiri-vajsova temperatura za dopirane uzorke i njihove vrednosti date su u Tabelama 1 i 2.

Tabela 1. Dielektrični parametri za Dy/BaTiO₃ uzorke.

Dy u at%	ϵ_r na 300K	ϵ_r na T_c	T_c [°C]	T_0 [°C]	Kirijeva konstanta C [K]
0.1-1320 ^o C	4800	8800	127	73	6.73·10 ⁵
0.5-1320 ^o C	2000	2800	128	40	5.16·10 ⁵
1.0-1320 ^o C	1900	2100	128	-200	2.52·10 ⁵
0.1-1350 ^o C	5000	9120	126	82	6.59·10 ⁵
0.5-1350 ^o C	2200	2500	127	-140	4.60·10 ⁵
1.0-1350 ^o C	2150	2400	128	-60	4.52·10 ⁵

Tabela 2. Dielektrični parametri za Sm/BaTiO₃ uzorke.

Sm u at%	ϵ_r na 300K	ϵ_r na T_c	T_c [°C]	T_0 [°C]	Kirijeva konstanta C [K]
0.1-1320°C	4644	8400	129	82	$4.20 \cdot 10^5$
0.5-1320°C	1935	2900	129	52	$2.27 \cdot 10^5$
1.0-1320°C	1992	2315	129	-28	$3.73 \cdot 10^5$
0.1-1350°C	6750	12347	128	82	$5.68 \cdot 10^5$
0.5-1350°C	2862	3880	128	4.69	$4.75 \cdot 10^5$
1.0-1350°C	1870	2137	128	-123	$5.34 \cdot 10^5$

Za oba tipa uzoraka karakteristično je znatno povećanje dielektrične konstante sa temperaturom sinterovanja, što je ilustrovano u Tabeli 3. Uzorci sa najmanjom koncentracijom aditiva (0.1 at%) pokazivali su najveću dielektričnu konstantu.

Tabela 3. Dielektrična konstanta dopirane BaTiO₃ keramike

T_{sint} \ ϵ_r	0.1at% Dy	0.1at% Sm
1290 °C	1500	3700
1320 °C	4800	4640
1350 °C	5000	6750

4. ZAKLJUČAK

U radu su data uporedna ispitivanja mikrostrukturnih i dielektričnih karakteristika Dy₂O₃ i Sm₂O₃ dopirane BaTiO₃ keramike. Obe keramike karakteriše uniformna i sitnozrnasta struktura sa veličinom zrna od 0.3-5.0 µm i 0.3-1.0 µm za Dy/BaTiO₃ i Sm/BaTiO₃ keramiku respektivno. U Dy/BaTiO₃ dopiranoj keramici, dolazi do formiranja oblasti obogaćenih disperzijumom što dovodi do smanjenja dielektrične konstante u odnosu na istu izračunatu za Sm/BaTiO₃ keramiku. Najveću dielektričnu konstantu na sobnoj temperaturi i najveću promenu dielektrične konstante sa temperaturom pokazuju uzorci sa najnižom koncentracijom aditiva. Dielektrična konstanta Dy/BaTiO₃ sa 0.1 at.% aditiva iznosi 5000 a za Sm/BaTiO₃ iznosi 6750 na sobnoj temperaturi. U visoko dopiranim uzorcima dielektrična konstanta se skoro ne menja sa temperaturom tako da je odnos između $\epsilon_{rmax}/\epsilon_{rmin}$ neznatno veći od jedinice. Kirijeva temperatura dopiranih uzoraka je 127-129 °C nezavisno od temperature sinterovanja i koncentracije aditiva.

ZAHVALNOST

Istraživanja su deo projekta "Proučavanje medjuzavisnosti u trijadi Sinteza- Struktura- Svojstva za funkcionalne materijale" (Br.142011). Autori se zahvaljuju Ministarstvu nauke i zaštite životne sredine Republike Srbije na finansijskoj pomoći za ovaj rad.

5. LITERATURA

- [1] W.Heywang, H.Thomann, "Positive Temperature coefficient resistors", in *Electronic ceramics*, London and New York, 1991.
- [2] G.Arlt, D.Hennings, G.de With, "Dielectric properties of fine grained barium titanate ceramics", *J.Appl. Phys.* 58 [4] 1985, pp.1619-1625.
- [3] H.Kishi, N.Kohzu, J.Sugino, M.Kato, H.Ohasato, Y.Iguchi, T.Okuda, "The effect of Rare-earth (La, Sm, Dy, Ho and Er) and Mg on the microstructure in BaTiO₃", *J.E.Ceram.Soc.* Vol.19, pp.1043-1046, (1999).
- [4] Y.Pu, W. Chen, S. Chen, Hans T. Langhammer, "Microstructure and dielectric properties of dysprosium-doped barium titanate ceramics", *Ceramica* 51 (2005), pp.214-218
- [5] T.R.Armstrong, R.C.Ruchanan, "Influence of Core-Shell grains on the internal stress state and permittivity response of zirconia modified barium titanate", *J.Am.Ceram.Soc.* 73, [5] 1990, pp.1268-1273.
- [6] Lj Živković, V Paunović, M Miljković and M.M. Ristić, "Microstructure Evolution and Dielectric Properties of Nb/Mn and Dy/Mn Doped Barium Titanate Ceramics", in *Recent Developments in Advanced Materials and Processes*, Materials Science Forum, Vol. 518, pp.229-234, 2006.

Abstract - In this paper a comparative investigations of Dy₂O₃ and Sm₂O₃ doped ceramics have been done regarding the influence of dopant concentration and sintering temperature on the microstructure and dielectric properties of ceramics. Doped BaTiO₃ were prepared using conventional method of solid state sintering at 1290-1350 °C for two hours. In Dy₂O₃ and Sm₂O₃ doped ceramics the uniform microstructure is formed with average grain size ranged from 0.3-1.0 µm and 0.3-5.0 µm for Sm and Dy doped BaTiO₃ respectively. The highest value of dielectric permittivity at room temperature and the greatest change of permittivity in function of temperature was observed in low doped samples. The dielectric constant at room temperature of 6750 was recorded for 0.1 at% Sm/BaTiO₃ and 5000 for 0.1 at% Dy/BaTiO₃. For heavily doped samples a nearly flat permittivity temperature response was observed, pointed out a stable dielectric constant in a very large temperature region up to Curie temperature.

EFFECTS OF Dy₂O₃ AND Sm₂O₃ ON THE MICROSTRUCTURAL AND ELECTRICAL PROPERTIES OF BARIUM TITANATE CERAMICS

Ljubomir Vračar, Vesna Paunović, Ljiljana Živković, Miroslav Miljković

IMPLEMENTATION OF NONLINEAR IDEAL SWITCH MODEL IN SPICE

Milan Savić, Željko Mrćarica, Vančo Litovski, *Faculty of Electronic Engineering, Niš*

Abstract - Implementation of a recent model of an ideal switch in simulator SPICE [1] is described. Model provides general nonperiodical switching. No limitations regarding the circuit structure and complexity are imposed when using the model. Simulation example demonstrates model accuracy.

1. INTRODUCTION

Electronic components (transistors, thyristors, and diodes) for convenience are often modeled as switches. Instances of such models may be found in switched capacitor (communication filters) or switched-current networks, switched power supplies, mixed signal circuits such as A/D converters [2] etc. The advantage of using ideal switches in circuit simulation is explained in [3]. To simplify, if nonideal models are used in a SPICE-like program, simulation of the resulting stiff system demands long simulation times. When switches are modeled as ideal, simulation for the switch transition is performed in one time instant, rather than as a step transition of voltages and currents. It saves simulation time without significant error in the simulation results. That will be demonstrated by an example in this paper.

Several approaches have been used for analysis of switched networks, but such methods cannot be used for the circuits with internally controlled switches or are suffering, deficiencies related to both possibility of implementation in general purpose simulation program, and restriction to the set of circuit elements. Details can be found in [4].

We started our research in this field by recognizing the fact that circuits with switches, no matter how many of them are present in the circuit, and no matter what is the structure of the circuit and the nature of the rest of the elements, are nonlinear per se. Or, putting that in other words: there are no linear circuits if ideal switches are present. Nonlinear circuits are, in general, described by nonlinear equations that are unavoidably solved by iterative procedures. The switch is nonlinear as it can be, so that, the ideal switch model proposed recently [5, 6] is suitable for the time-domain simulation of networks containing externally and internally controlled switches. Our switch model is intended for use with standard SPICE-like simulator. Namely, the switch is considered as a circuit element and managed either during circuit description, or simulator's code writing, as any other element (resistor, diode etc.)

The main motivation for this research was the fact that the current versions of the switch model implemented in SPICE are nonideal, with low R_{on} resistance and high R_{off} resistance [7]. When finite values of switched resistances are used, however, the eigenvalues in the system are extreme, and the simulation demands very long CPU times. The efficiency and versatility of the model are exemplified in [4, 7, 8, 9] based on implementation of nonlinear switch model (NSM) in Alecsis [10, 11] simulator.

Since SPICE simulator presents an industry standard in domain of electronic circuit simulation, efforts have been made in order to implement nonlinear switch model in

SPICE. Ideal switch was implemented as a built-in element in SPICE 3f4 source code. This implementation is the main topic of this paper.

The paper is organized as follows. Nonlinear ideal switch model is presented in Section 2. Section 3 gives the details concerning SPICE implementation of the model. The paper is concluded with a simulation example demonstrating computational efficiency of the presented ideal switch model in comparison to commonly used SPICE nonideal switch model.

2. NONLINEAR IDEAL SWITCH MODEL

2.1 Limitations of the Usual Ideal Switch Model

A closed switch, connected between nodes j and k is modeled as a zero-valued voltage source

$$v_j - v_k = 0 \quad (1)$$

If the switch is open, the model is equivalent to a zero-valued current source:

$$i = 0 \quad (2)$$

where i is the current through the switch flowing from the node j to the node k , as depicted in Fig. 1. Having in mind the graphical representation of (1) and (2) one readily concludes that the ideal switch is a nonlinear circuit element as it can be. Accordingly, independent of the algorithm applied for solution of the network equations related to circuits containing ideal switches, the response evaluation is performed iteratively. We here adopt the Newton/Raphson procedure that is applied in most circuit analysis programs, and our model is expressed in such a way to be easily applicable in this kind of programs. The rest of the discussion is related to equation formulation.

Modified nodal analysis (MNA) [12, 13], is well suited for automated formulation of the system of equations. For each component, a model stamp is developed. Since (1) is a voltage equation, and (2) is a current equation, two different stamps should be defined for the switch [18].

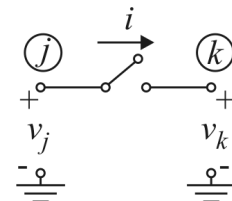


Fig. 1: Ideal switch

It would seem that one could replace one stamp by another when the switch transition occurs. Unfortunately, this leads to numerical problems in a SPICE-type program, since the switch transition changes the network topology, and this is reflected in the change of the structure of the nonzero entries in the system matrix. If such models were implemented, a new reordering and pivoting in the matrix would be necessary after every switch transition.

2.2 Nonlinear Model of a Closed Switch

Our first concern is to define the switch model that would have the same structure of nonzero entries for both states [5,6]. Let us first consider a closed switch. The problem here is that the zero entry appears on the main diagonal of the matrix. However, for circuit simulation (1) can be replaced by

$$(v_j - v_k) - r \cdot i = -r \cdot i^m \quad (3)$$

where r is a new model parameter with dimension of resistance. Superscript m denotes iteration number, and i^m denotes the value of the current obtained in the previous iteration. When convergence is reached, the current in $(m+1)$ th iteration equals that from m th iteration:

$$i = i^m \quad (4)$$

and one obtains the equation for the closed switch (1). We will use the simple circuit of Fig. 2(a) to illustrate this procedure. The iterative process of switch closing is depicted in Fig. 2(b) in i - v coordinate system. At the beginning the switch is open - that is at the point B in Fig. 2(b). When convergence is reached, the switch should be closed (point A). If the model given by (3) is used, transition from B to A is defined by iterative procedure through the intermediate solutions B', B'', B''' . These points are determined by the line A - B and another line, representing the switch model equation. Convergence is faster when lower values of r are used. Nevertheless, too low value of parameter r could lead to numerical problems. We have found the value of $10^{-5} \Omega$ enables fast convergence and is high enough to avoid numerical problems.

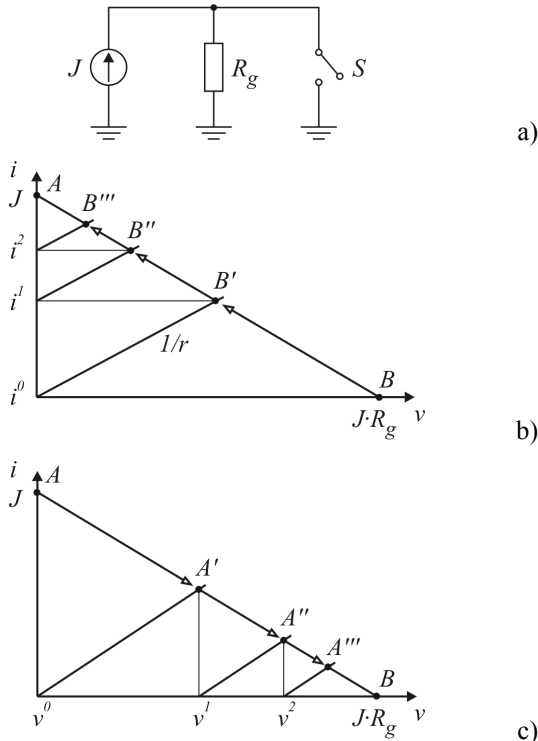


Fig. 2: a) Simple circuit with a switch; b) Iterative procedure of switch closing. The switch current in the m th iteration is i^m and $1/r$ is the slope of the line representing the switch model; c) Iterative procedure of switch opening. The switch voltage in the m th iteration is v^m and $1/R$ is the slope for the open switch.

2.3 Nonlinear Model of an Open Switch

For the open switch we introduce a new model

$$v_j - v_k - R \cdot i = v_j^m - v_k^m \quad (6)$$

where R is a model parameter with the dimension of resistance. When the convergence is reached, the voltages from $(m+1)$ th and m th iteration are equal

$$v_j = v_j^m, \quad v_k = v_k^m \quad (7)$$

and from (6) one obtains (2) which models the open switch.

The iterative procedure of switch opening is again illustrated using the circuit in Fig. 2(a). At the beginning the switch is closed, and the circuit solution is in position A . The transition from A to B goes through the points A', A'', A''' in Fig. 2(c). The convergence will be reached in smaller number of iterations if R is higher, but too high value could lead to numerical problems. We found the value of $10^9 \Omega$ convenient.

With our choice of r and R , the number of iterations necessary for convergence of nonlinear switched networks is not affected by our switch model being determined by other nonlinear devices in the network.

The stamps corresponding to the open and closed ideal switch model can be found in [5, 6]. No zero main diagonal entries are generated and the structure of the nonzero entries in the stamp is the same for both switch states.

With the described model we have obtained switch transitions that change the network topology but not the structure of nonzero entries in the sparse matrix. Reordering of the matrix after switch transition is not necessary. The use of nonlinear switch model requires iteration even if the rest of the network is linear, but the convergence is reached quickly, while the algorithms for iterative solutions of nonlinear networks are built into any SPICE type program. When analyzing networks with other nonlinearities, our nonlinear switch model does not noticeably increase the number of iterations.

3. SPICE SIMULATOR

SPICE is the electronic circuit simulation program developed originally at the EECS Department at the University of California, Berkeley. SPICE was announced to the world in 1973 [14]. Within few years SPICE had achieved acceptance at almost all electrical engineering schools, scientific as well as the industrial community. Up to day, it presents an industry standard in the domain of electronic circuit simulation. The most important reasons for SPICE to become so widely used are: it was developed at a public university and was public domain from the beginning, and it was the latest of numerous simulation programs developed in Berkeley, which resulted in implementation of algorithms [1], which became standard, and were used, with some modifications in all standard electronic circuit simulation programs since. The availability of the source code resulted in numerous SPICE clones, which kept it up-to-date with new trends and demands in the domain of electronic circuit simulation. The latest version of SPICE developed at Berkeley was SPICE 3f5, and is available at [15].

Nonlinear ideal switch model was implemented in SPICE 3f5 as a voltage controlled ideal switch built-in element. Next section describes the usage of this element in the form used in [16].

4. VOLTAGE CONTROLLED IDEAL SWITCH

General form:

YXXXXXXX N+ N- NC+ NC-

Example:

Yswitch1 n1 n2 ncont 0 switchmod

Nodes 1 and 2 are the nodes between which the switch terminals are connected. The model name is mandatory while the initial conditions are optional. Nodes 3 and 4 are the positive and negative controlling nodes respectively.

Ideal Switch Model (NSW)

The ideal switch model allows an ideal switch to be described in SPICE. Namely, switch resistance is zero when it is closed (*on* state) and infinite when it is open (*off* state). This model does not pose any limits on circuit topology. Even loops and cutsets of switches are allowed, providing that the switching is regular. It can be used in both linear and nonlinear circuits. Switch itself is modeled as nonlinear. The parameters available are:

name	parameter	units	default
VAL_ON	on voltage	Volts	0.0
VAL_OFF	off voltage	Volts	0.0
HYST	hysteresis		1

The first two parameters are the thresholds, which are compared to the controlling voltage V_c . In most of the applications, these two thresholds are equal. If $V_c > \text{VAL_ON}$, the switch is closed. If $V_c < \text{VAL_OFF}$, the switch is open.

If V_c is between thresholds, the behavior of the switch is determined by the parameter HYST. This parameter can take values 0 and 1.

If parameter HYST is 0 (which is the default value), the switch has no hysteresis. In this case, VAL_ON must be greater or equal to VAL_OFF. Between VAL_ON and VAL_OFF, the switch has continuous change of resistance between zero and infinity [6].

If parameter HYST is 1, the switch has hysteresis. The switch state if V_c is between VAL_ON and VAL_OFF depends on switch history. In this case both VAL_ON > VAL_OFF and VAL_ON < VAL_OFF are allowed.

If HYST = 1 and VAL_ON > VAL_OFF, the control of the switch is the following:

- when V_c is increasing and passes the VAL_ON, the switch is turned *on* (closed)
- when V_c is decreasing and passes VAL_OFF, the switch is turned *off* (open)

If HYST = 1 and VAL_ON < VAL_OFF, the control of the switch is the following:

- when V_c is increasing and passes any threshold, the switch is turned *on* (closed)
- when V_c is decreasing and passes any threshold, the switch is turned *off* (open)

Note: The current through the switch is introduced as a new quantity in the system of equations (as was the case with ideal voltage generators)

5. ADDING IDEAL SWITCH DEVICE TO SPICE

When adding a new device, there are three types of changes that must be made: new routines which must be written specifically to support the device, modifications to existing routines to give them some detailed knowledge of device for parsing, and changes necessary to integrate the device into the main loops of the simulation algorithms [17].

For any device, it is necessary to define the internal data structures. There are two such structures for each device, one for the device model, and one for the instance. The model structure has a standard header which describes the first four entries in the model structure which must be present in exactly the given order, but everything after that is up to the implementer. The model structure for nonlinear ideal switch is:

```
typedef struct sNSWmodel { /* model structure for a nswitch */
    int NSWmodType; /* type index of this device type */
    struct sNSWmodel *NSWnextModel; /* pointer to next
    possible model in linked list */
    NSWinstance *NSWinstances; /* pointer to list of
    instances that have this model */
    IFuid NSWmodelName; /* pointer to character string naming
    this model */

    double NSWonVoltage; /* nswitch "on" voltage */
    double NSWoffVoltage; /* nswitch "off" voltage */
    int NSWhysteresis; /* nswitch hysteresis */

    unsigned NSWonGiven : 1; /* flag to indicate on-voltage
    was specified */
    unsigned NSWoffGiven : 1; /* flag to indicate off-voltage
    was specified */
    unsigned NSWhystGiven : 1; /* flag to indicate hysteresis
    was given */
} NSWmodel;
```

For an instance, the standard header contains three entries which must be present, and additional entries which, if present, must be in specific positions. The instance structure for NSM is:

```
typedef struct sNSWinstance {
    struct sNSWmodel *NSWmodPtr; /* backpointer to model */
    struct sNSWinstance *NSWnextInstance; /* pointer to next
    instance of current model*/
    IFuid NSWname; /* pointer to character string naming
    this instance */
    int NSWstate; /* pointer to start of nswitch's section
    of state vector */

    int NSWposNode; /* number of positive node of nswitch */
    int NSWnegNode; /* number of negative node of nswitch */
    int NSWposCtrlNode; /* number of positive controlling
    node of nswitch */
    int NSWnegCtrlNode; /* number of negative controlling
    node of nswitch */
    double *NSWposIbrptr; /* pointer to sparse matrix element
    at (positive node, branch equation) */
    double *NSWnegIbrptr; /* pointer to sparse matrix element
    at (negative node, branch equation) */
    double *NSWiBrPosptr; /* pointer to sparse matrix element
    at (branch equation, positive node) */
    double *NSWiBrNegptr; /* pointer to sparse matrix element
    at (branch equation, negative node) */
    double *NSWiBrIbrptr; /* pointer to sparse matrix element
    at (branch equation, branch equation) */
    int NSWbranch; /* equation number of branch equation
    added for ideal switch */
} NSWinstance ;
```

The next pair of structures that must be created are the parameter descriptor arrays. Each device has an array of parameter descriptors for the device and an array for the model. These arrays list all the parameters which are legal for the device and model, along with information needed by routines which will need to handle these parameters.

The device structure, of type SPICEdev for ideal switch model is:

```

SPICEdev NSWinfo = {
{
  "NSwitch", /* name of this type of device */
  "Nonlinear Ideal voltage controlled switch",
  /* description of this type of device */
  &NSWnSize, /* number of terminals on this device */
  &NSWnSize, /* number of names in termNames */
  NSWnames, /* pointer to array of pointers to names */

  &NSWpTSize, /* number of inst. parameter descriptors */
  NSWpTable, /* array of inst. parameter descriptors */

  &NSWmPTSize, /* number of model parameter descriptors */
  NSWmPTTable, /* array of model parameter descriptors */
  0
},
...
NSWmParam, /* routine to input a parameter to a model */
NSWload, /* routine to load the device into the matrix*/
NSWsetup, /* setup routine to preprocess devices once
           before solution begins */
...
&NSWiSize, /* size of an instance */
&NSWmSize /* size of a model */
};

```

The structure is divided up into two major sections. The first part is designed to comply with the requirements for the front end interface, and provides the information it needs to parse the input. The remainder of the structure is for SPICE to identify the specific subroutines to call for each operation that needs to be performed on the specific device. Most of those subroutines are omitted here, but they handle the tasks of inputting parameter to an instance, setup and loading of the device for ac, pole-zero or sensitivity analysis, deleting and destroying the device, temperature dependent setup processing, testing convergence etc.

The NSWload function is the most important function in the device implementation. This function is responsible for evaluating all instances at each iteration in dc and transient analyses and for loading the sparse matrix and right hand side vector with the appropriate values.

```

int NSWload(GENmodel *inModel, register CKTcircuit *ckt)
/* actually load the current values into the
 * sparse matrix previously provided */
{
  register NSWmodel *model = (NSWmodel *) inModel;
  register NSWinstance *here;
  double v_ctrl;
  double previous_state;
  double current_state;
  double citer = 0.0;
  double viter = 0.0;
  double temporary;
  double von, voff;

  /* loop through all the nswitch models */
  for( ; model != NULL; model = model->NSWnextModel ) {
    /* loop through all the instances of the model */
    for (here = model->NSWinstances; here != NULL ;
         here=here->NSWnextInstance) {
      * (here->NSWposIbrptr) += 1.0 ;
      * (here->NSWnegIbrptr) -= 1.0 ;
      * (here->NSWiwrIbrptr) += 1.0 ;
      * (here->NSWiwrNegptr) -= 1.0 ;
      von = model->NSWonVoltage;
      voff = model->NSWoffVoltage;

      previous_state = *(ckt->CKTstate0 + here->NSWstate);
      v_ctrl = *(ckt->CKTrhsOld + here->NSWposCntrlNode) -
               *(ckt->CKTrhsOld + here->NSWnegCntrlNode);
      if(!model->NSWhysteresis){
        /* switch with continuous transition */
        if(v_ctrl > von){
          /* Switch on */
          current_state = 0.0;
          citer = 0.0;
          citer = *(ckt->CKTrhsOld + here->NSWbranch);
          *(here->NSWiwrIbrptr) -= RCLOSE;
          *(ckt->CKTrhs + (here->NSWbranch)) +=
            (-RCLOSE)*citer;
        } else {

```

```

          viter = 0.0;
          viter = *(ckt->CKTrhsOld + here->NSWposNode) -
                 *(ckt->CKTrhsOld + here->NSWnegNode);
          if(v_ctrl < voff){
            /* switch off */
            current_state = 1.0;
            *(here->NSWiwrIbrptr) -= ROPEN;
            *(ckt->CKTrhs + (here->NSWbranch)) += viter;
          } else {
            /* between off and on */
            temporary = (v_ctrl - (von+voff)/2.0)/(von-voff);
            current_state =
              0.5+temporary*(2.0*temporary-1.5);
            citer = *(ckt->CKTrhsOld + here->NSWbranch);
            *(here->NSWiwrIbrptr) +=
              ((-RCLOSE)*current_state +
              (-RCLOSE)*(1.0-current_state));
            *(ckt->CKTrhs + (here->NSWbranch)) +=
              (viter*current_state +
              (-RCLOSE)*(1.0-current_state)*citer);
          }
          previous_state = current_state; /* might be useful
                                          in the next iteration */
        }
      } else {
        /* switch with hysteresis */
        if(previous_state){ /* switch was off */
          if(v_ctrl >= von){
            current_state = 0; /* on */
            if(v_ctrl >= voff) previous_state = 0; /* on */
            else previous_state = 1; /* off */
          } else { /* switch stays off */
            current_state = 1; /* off */
            previous_state = 1; /* off */
          }
        } else {
          if(v_ctrl < voff){ /* switch off */
            current_state = 1; // off
            if(v_ctrl < von) previous_state = 1; /* off */
            else previous_state = 0; // on
          } else {
            current_state = 0; /* on */
            previous_state = 0; /* on */
          }
        }
      }
      if(current_state){
        viter = 0.0;
        viter = *(ckt->CKTrhsOld + here->NSWposNode) -
               *(ckt->CKTrhsOld + here->NSWnegNode);
        current_state = 1.0;
        *(here->NSWiwrIbrptr) -= ROPEN;
        *(ckt->CKTrhs + (here->NSWbranch)) += viter;
      } else {
        citer = 0.0;
        citer = *(ckt->CKTrhsOld + here->NSWbranch);
        *(here->NSWiwrIbrptr) -= RCLOSE;
      }
      *(ckt->CKTstate0 + here->NSWstate) = previous_state;
    }
  }
  return(OK);
}

```

6. SIMULATION EXAMPLE

In order to exemplify the SPICE simulation using nonlinear ideal switch model, the circuit presented in Fig. 3 was simulated. This circuit presents the switched capacitor (SC) realization of the elliptic filter C05, $\theta = 42^\circ$, $p = 10\%$ [18]. Simulation results for 1 kHz sinusoidal input signal are presented in Fig. 4. Operational amplifiers were modeled with input resistance of $10^6 \Omega$, output resistance of 10Ω and gain of 10^5 . Switches were controlled by the 500 kHz ± 1 V clocks with 1 μ s edges.

Note that no loss in the accuracy of the simulation results occurred. That was checked by comparison of the simulated response of the circuit presented in Fig. 3 with the original frequency domain response of the C05, $\theta = 42^\circ$, $p = 10\%$ Cauer filter, shown in Fig. 5. Unfortunately, the 'chirp' signal available in Alecsis simulator [19, 8], wasn't available in SPICE.

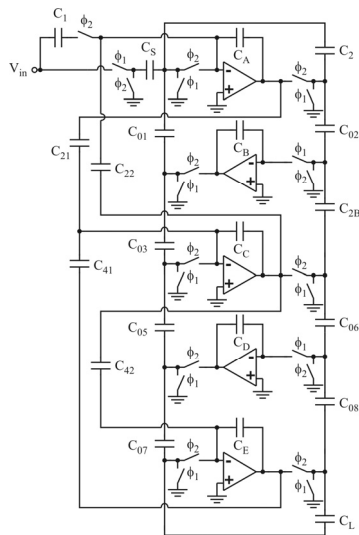


Fig. 3: Switched capacitor bilinear ladder realization of a fifth-order elliptic filter

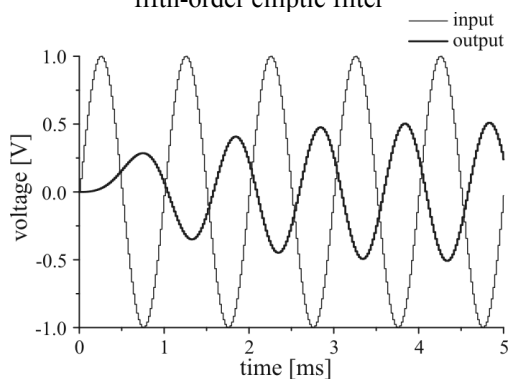


Fig. 4: Time domain simulation results for SC filter depicted in Fig. 3.

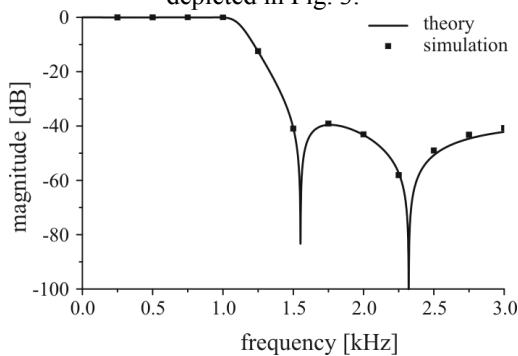


Fig. 5: Comparison of extracted simulated response of SC filter presented in Fig. 3. with the original frequency domain response of the C05, $\theta = 42^\circ$, $p = 10\%$ Cauer filter

7. REFERENCES

- [1] L. W. Nagel, "SPICE2 A Computer Program to Simulate Semiconductor Circuits", Electronics Research Laboratory Rep. No. ERL-M520, University of California, Berkeley, 1975.
- [2] S. Moore, Design with Analog Switches, Marcel Dekker, N.Y., 1991.
- [3] A. Opal and J. Vlach, "Consistent initial conditions of nonlinear networks with switches", IEEE Trans. on Circuits and Systems, Vol. 38, pp. 698-710, July 1991.
- [4] V. Litovski, M. Savić, Ž. Mrčarica, „Electronic Circuit Simulation With Ideal Switches“, HAIT Journal of Science and Engineering B, vol 2, iss. 3-4, 2005, pp. 476-495.
- [5] Ž. Mrčarica, and V.B. Litovski, "A new ideal switch model for time domain circuit analysis", Int. J. Electronics, Vol. 74, pp. 241-250, 1993.
- [6] Ž. Mrčarica, T. Ilić, and V.B. Litovski, "Time domain analysis of nonlinear switched networks with internally controlled switches", IEEE Trans. on Circuits and Systems - I Fundamental Theory and Applications, Vol. 46, pp. 373-378, 1999.
- [7] M. Savić, V. Litovski, „Comparison of Ideal and SPICE Switches for Electronic Circuit Simulation“, Simulation News Europe, July, 2005, pp. 17-19.
- [8] M. Savić, Ž. Mrčarica, V. Litovski, „Ideal Switch Model Speeds Up the Switched Circuits Simulation“, WSEAS Transactions on Circuits and Systems, Issue 11, November, 2005, Vol. 4, pp. 1657-1663.
- [9] V. Litovski, M. Savić, and Ž. Mrčarica, "Implementation of ideal switch model reduces significantly simulation time", IEEE Circuits and Devices Magazine, July 2006, accepted.
- [10] D. Glozić, "Alecsis 2.1: An object oriented hybrid simulator", Ph.D. Thesis, Pub. Faculty of Electronic Engineering, University of Niš, Serbia, 1994.
- [11] Ž. Mrčarica, et. all., "Alecsis 2.3 the simulator for circuits and systems, Users manual", Pub. Faculty of Electronic Engineering, University of Niš, Serbia, 1998. venus.elfak.ni.ac.yu/projects/Alecsis/alecsis.htm
- [12] C.W. Ho, A.E. Ruehli, and P.A. Brennan, "The modified nodal approach to network analysis", IEEE Trans. on Circuits and Systems, Vol. CAS-22, pp. 504-509, 1975.
- [13] V.B. Litovski, and M. Zwolinski, VLSI circuit simulation and optimization, Chapman and Hall, London, 1997.
- [14] L.W. Nagel, and D.O. Pederson, "Simulation Program with Integrated Circuit Emphasis", Proc. Sixteenth Midwest Symposium on Circuit Theory, Waterloo, Canada, April 12, 1973.
- [15] <http://embedded.eecs.berkeley.edu/pubs/downloads/spice/spice3f5.tar.gz>
- [16] T. Quarles, A.R. Newton, D.O. Pederson, and A. Sangiovanni-Vincentelli, "SPICE3 Version 3f3 User's Manual", EECS Department, University. of California, Berkeley". May 1993.
- [17] T.L. Quarles, "Adding Devices to SPICE3." Memorandum No. UCB/ERL M89/45. Berkeley: University of California, 1989.
- [18] R. Gregorian and G.C. Temes, Analog MOS integrated circuits for signal processing, Wiley, 1986.
- [19] M. Andrejević, D. Milovanović, P. Petković, V. Litovski, "Extraction of Frequency Characteristics of Switched-Capacitor Circuits Using Time-Domain Analysis", Proc. of MIEL'02, Niš, 2002 pp. 635-638.

Садржај – У раду је описана имплементација нелинеарног модела идеалног прекидача у симулатор SPICE. Модел омогућава симулацију опитних кола са прекидачима са неперидичном комутацијом. Овај модел не поставља никакве захтеве везане за структуру или сложеност кола. Пример симулације демонстрира тачност модела.

**ИМПЛЕМЕНТАЦИЈА НЕЛИНЕАРНОГ МОДЕЛА
ИДЕАЛНОГ ПРЕКИДАЧА У SPICE-У**
Милан Савић, Жељко Мрчарица, Ванчо Литовски

PARALLEL TRANSISTOR LEVEL SIMULATION OF ELECTRONIC CIRCUITS ON A BEOWULF CLUSTER

Bojan Anđelković, Vančo Litovski, *Faculty of Electronic Engineering Niš*

Abstract – *Since complexity and size of modern integrated circuits increase, there is a demand for powerful simulators to analyze and validate such circuits. An efficient way to decrease long simulation runtimes is to use parallel simulation on a Beowulf cluster of PCs. This paper presents one algorithm for parallelization of simulation flow for transistor level simulations. The algorithm parallelizes equation formulation phase and uses multiple workstations to simultaneously calculate contributions for different circuit elements. In that way simulation speedup can be achieved.*

1. INTRODUCTION

Rapid growth of complexity in modern integrated circuit (IC) and system-on-a-chip designs demands powerful simulators capable to quickly analyze and validate the whole system functionality on different abstraction levels. The simulation of such systems implies unique difficulties both for the designers and simulation developers [1].

The simulation process of modern ICs may be characterized as memory intensive, computationally intensive and algorithmically complex. Potentially, a huge amount of data may be created in a single simulation run, which needs to be processed and interpreted. Because of all these reasons simulation runtimes are very long. Having in mind that every design needs many simulation runs of the same system in order to get optimal solutions and satisfy various requirements, it is obvious that long simulation runtimes lead to delay in the design process. One possibility to reduce these runtimes is to parallelize the algorithm of simulation for complex nonlinear circuits and use parallel computers to execute simulations. In this approach complex calculations necessary during the simulation process can be distributed over different workstations/processors and performed simultaneously.

Over last decade parallel computers have evolved from experimental contraptions in laboratories to become the everyday tools of scientists who need the ultimate in computer resources in order to solve their complex problems. Most recently, as personal computers performance has increased and prices have fallen steeply, both for the PCs themselves and the network hardware necessary to connect them, dedicated clusters of PC workstations have provided significant computing power on a budget. One particular implementation of this approach, involving open source system software and dedicated networks, has acquired the name "Beowulf" [2].

The biggest obstacle to the widespread use of parallelism is inadequate software. Compilers that automatically parallelize sequential algorithms remain limited in their applicability. Best performance is still obtained when programmer himself implements the parallel algorithm that is the most appropriate for the specific problem.

There are several parallel computational models that define the types of operations available to the program. In our implementation of parallel simulation we decided to use

message passing model of parallel computation, and in particular the Message Passing Interface (MPI) implementation of that model [3][4]. The message-passing model posits a set of processes that have only local memory but are able to communicate with each other by sending and receiving messages. It is a defining feature of the message-passing model that data transfer from the local memory of one process to the local memory of another requires operations to be performed by both processes. MPI is being widely used and is expected to be around for a long time due to its advantages over other models, which are: universality (it matches the hardware of most today's parallel supercomputers), expressivity (it is a useful and complete model in which to express parallel algorithms), ease of debugging, and performance. Message passing has become a standard for portability, in both syntax and semantic. The MPI standard [5][6] was completed in 1997. This model is widely used in the development of parallel programs executing on Beowulf clusters.

There are several parallel simulators of electronic circuits that have been developed recently, such as Xyce [7], TITAN [8] and SEAMS [9]. TITAN and Xyce are parallel transistor level simulators that use SPICE as modeling language. Both simulators implement complex partitioning algorithms to split the circuit description and distribute generated partitions to different workstations/processors. These partitions are then simulated in parallel. Appropriate synchronization protocols should be applied to exchange necessary simulation data between the circuit partitions. The main goal of these parallel algorithms is to minimize communication between the workstations/processors and achieve their equal load. SEAMS is a VHDL-AMS simulator that implements parallel digital simulation, while parallel mixed-signal simulation is under the development. A survey of various parallel simulator implementations and algorithms can be found in [10].

This paper presents the concept of development a parallel simulator of electronic circuits that executes on a Beowulf type cluster. The simulator uses MPI routines for communication between cluster nodes (PC workstations). Parallel simulation algorithm that does not require complex partitioning and synchronization protocols is implemented. The parallel simulator is based on the simulator Aleccis [11], a mixed-domain and mixed-signal simulator.

2. PARALLELIZATION OF SIMULATION FLOW

In order to simulate a complex mixed-signal and mixed-mode system, it has to be described i.e. modeled. Mixed-mode systems are described using:

1. algebraic equations
2. ordinary differential equations (ODE)
3. partial differential equations (PDE)
4. algorithms
5. logic states

Algebraic equations describe resistive portion, whereas ODEs describe dynamic portion of the system. ODEs are discretized in order to create sets of nonlinear algebraic equations. This generates a potentially large system of equations to be solved at a large number of time instants depending on the properties of the system under simulation and the stimulus signals.

Thus, one comes down to the problem of formulation and solution of systems of nonlinear equations that are to be solved iteratively – with the help of linearization i.e. by application of Newton methods. Evaluation of all derivatives that are necessary for the linearization is most time consuming part of the simulation process. The number of iterations per time instant depends on the properties of the system to be simulated, on the effectiveness of the so called predictor algorithm that creates initial solutions for the iterative process at every time instant, and on the equation formulation/solution algorithm that is implemented at the linear level. Even for small systems there are at least five iterations per time instant.

Therefore, implementation of parallel algorithms can be helpful to speed up the following phases of the simulation: equation formulation in the analogue part and solution of large systems of linear equations.

The algorithm for simulation of nonlinear reactive circuits in time domain is shown in Fig. 1 [1].

```

generate node voltages and
specified branch currents  $x^0 = [(v^0)^T (i^0)^T]^T$ ;
choose h;
n = 0;
/* time loop */
while (t < T) {
    m = 0;
    predict  $x^{n+1,0}$ ;
    /* iterative loop */
    until convergence {
        generate discretized models;
        generate linearized models;
        formulate system of linear equations;
        solve the system and find  $x^{n+1,m+1}$ ;
        m++;
    }
    t = t+h;
    n++;
}

```

Fig. 1 The simulation algorithm for nonlinear reactive circuits in time domain

As it can be seen, at each iteration and at every time instant, the matrix entries of the system of linear equations have to be recalculated. These entries are derivatives of the nonlinear equations and are computed within separate subroutines. Having in mind the number of matrix entries (the system of 1000 variables has the matrix of up to 1 million entries – that may be reduced thanks to sparsity, but it is still very large), the number of iterations and the number of time instants, it is necessary to provide an immense computational effort.

It has been shown in the literature that even for small systems, equation formulation takes more computational time than equation solution. Therefore, we propose to parallelize this task. In such kind of parallelization calculation of matrix entries for various elements is distributed to different cluster

nodes and they are calculated simultaneously. When matrix entries for various elements are calculated on different cluster nodes, they are sent to the master node where the simulation is performed. Such parallelization requires neither a sophisticated task and circuit partitioning algorithm nor synchronization protocols, so it is easy to implement using MPI and Beowulf cluster.

3. PARALLEL SIMULATOR IMPLEMENTATION

Presented parallelization of equation formulation process is implemented in the simulator Alecsis. It is a mixed-signal and mixed-domain simulator with proprietary hardware description language AleC++ capable for modeling and simulation of complex systems containing different kinds of devices and subsystems [12]. It is used not only for analog and digital electronic circuit simulation, but also for verification of systems with non-electrical quantities, such as pressure, light, etc. AleC++ is an object oriented HDL developed as a superset of the programming language C++. It integrates the power of C++, the ability to model concurrent processes and VHDL-like typed signals, and compatibility with SPICE device models. AleC++ also has some features that can be very useful in modeling and simulation, but not found in other standard HDLs [13]. It uses processes for both discrete and continuous parts of the model. There are seven types of processes:

- structural* – executed during the hierarchical design tree building;
- post_structural* – after defining the topology of the system, but before solving the system of equations;
- initial* – active only once when the simulation starts;
- per_moment* – active once in every time-instant, before solving the system of equations;
- post_moment* – active once in every time-instant, after solving the equation set;
- per_iteration* – active once in every iteration, before solving the system of equations;
- final* – active once at the end of the simulation.

Component definition, called *module* in AleC++, can contain any number of processes.

Processes give full control over the execution of the model. For example, the simulation can be significantly speeded up if constant contributions to the system of equations (such as resistors) are defined in process *initial*, linear time-dependent contributions in process *per_moment*, and non-linear elements in process *per_iteration*. As it will be explained later, such definition and use of processes in AleC++ enables to achieve good parallel simulation performances and minimize communication.

Organization of the simulator Alecsis is shown in Fig. 2. As it can be seen, it consists of three functional units: compiler, linker/loader and simulation engine. Compiler accepts the source code written in AleC++ and translates it to AleC++ object code, i.e., into internal binary format of the simulator.

That code can be either saved as a library file and invoked later by the simulator, or distributed directly to linker for further processing. The role of linker/loader is to resolve all global symbols and generate all data needed to begin the simulation. The simulation engine has three components: routines for electrical analyses, routines for discrete event handling and virtual microprocessor which controls their

work. It is responsible for the concurrent process synchronization, signal propagation, time flow resolving, etc.

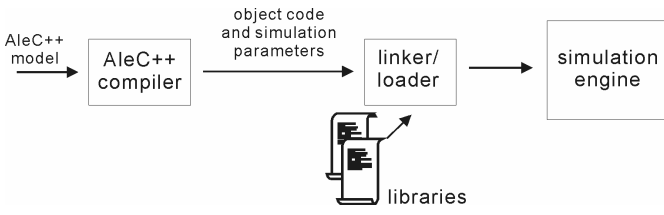


Fig. 2 Organization of AleC++ simulator

As it was explained in the previous section, parallelization of the simulation flow is implemented during equation formulation phase. The way in which the simulation process in the AleC++ simulator is parallelized is shown in Fig. 3.

Parallel equation formulation during the simulation is implemented using one of the most common of parallel algorithm prototypes, master-slave algorithm [3]. The main idea is that one process, called the master process, is responsible for coordinating the work of the others (the slave processes). This mechanism is particularly suitable when the slave processes do not have to communicate with one another, which is the case in parallel matrix contribution calculations.

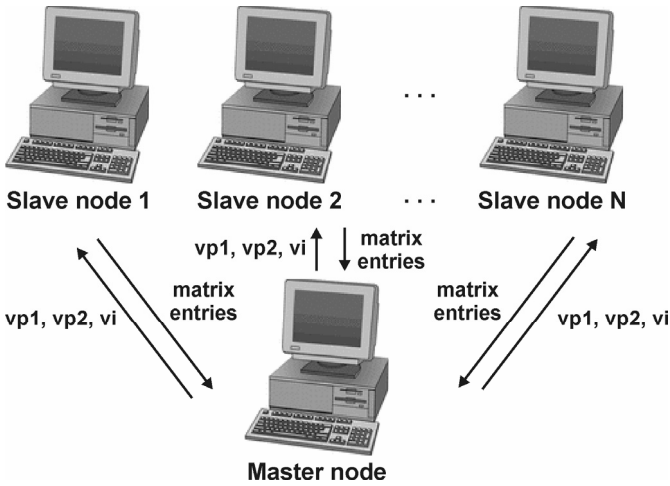


Fig. 3 Parallelization of the simulation in AleC++ on the Beowulf cluster

The calculation of matrix entries for the circuit elements is distributed across master node and slave nodes of the cluster and performs in parallel. Since multiple cluster nodes calculate contributions for different elements simultaneously, the time necessary for equation formulation decreases. In order to minimize communication between cluster nodes, appropriate data structures for all elements of the circuit are generated on all nodes simultaneously during compiling of the AleC++ model. In that way all slave nodes have the information necessary to generate matrix contributions for all elements. Each node of the cluster performs equation formulation and calculation of matrix entries for specific number of circuit elements. All nodes calculate matrix contributions for equal number of elements in order to achieve equal load. The generated matrix entries are saved as a linked list of structures. The structure for one matrix entry contains the value of the contribution and its indexes in the

system matrix. When entries for all elements on slaves are generated, the appropriate structures are sent to the master node using appropriate MPI routines (Fig. 3). When the master node receives matrix entries from all slaves, it flushes them to the system matrix and performs one simulation step.

Slaves calculate and send matrix entries once for constant contributions to the system of equations (e.g. resistors), at every time instant inside time loop for linear time-dependent contributions, and at every iteration inside iteration loop for nonlinear elements (e.g. transistors). In that way the communication between the master and slave nodes is minimal. In order to enable calculation of matrix entries for linear elements on slave nodes, the master node should send vectors of solutions of the system of equations for the two past time instants to each slave node. In Fig. 3 these vectors are denoted with $vp1$ and $vp2$. Also, for nonlinear elements the master node should send slaves the vector of solutions of the system for previous iteration (denoted with vi in Fig. 3). Appropriate MPI routines for transferring data are used to send and receive these vectors.

4. EXPERIMENTAL RESULTS

Sequential simulation algorithms executing on a single workstation are tested for correctness usually by only seeing whether they give the right result. For parallel programs, that is not enough, but one wishes to decrease the simulation time. Therefore, measuring speed of simulation is part of testing the parallel simulator to see whether it performs as intended. Usually performances of the parallel simulator are specified as speedup. If parallel simulation executes on N single processor cluster nodes, speedup is normally defined as:

$$\text{Speedup} = \frac{\text{Simulation time on 1 node}}{\text{Simulation time on } N \text{ nodes}} \quad (1)$$

Implemented parallel simulation algorithm gives good results only for bigger circuits when time necessary to calculate matrix entries for all elements at every time instant and every iteration exceeds time necessary to send generated matrix entries from slave nodes to master node over the interconnecting network. For such circuits the parallel simulation on the cluster is faster than the simulation on a single processor workstation.

In order to determine the size of circuits in number of transistors for which there is speedup in simulation on a cluster with two nodes, parallel simulations using the presented algorithm were performed on circuits consisting of various number of MOSFETs. Then speedup is calculated as simulation time on 1 node divided by simulation time on 2 nodes. The generated results are given in Table 1. When number of MOSFETs increases parallel simulation time increases slower than simulation time on 1 node, so parallel simulation time equals sequential simulation time for circuits containing 740 MOSFETs. For such and bigger circuits simulation time on 1 node is bigger than simulation time on 2 nodes, so the parallel simulator gives speedup in simulation.

If number of nodes in the cluster that calculate matrix contributions increases, smaller circuits can also be simulated faster using the implemented parallel simulator.

Table 1: Performances of parallel simulation in Alecsis

Number of MOSFETs	Simulation time Time(1 node) / Time(2 nodes)
20	0.031
160	0.358
420	0.758
740	1
1140	1.5

5. CONCLUSION

This paper presents an efficient algorithm for parallelization of transistor level simulation flow. The algorithm introduces parallelization during equation formulation phase. It enables to distribute calculation of contributions to the system matrix for different circuit elements across different nodes of the cluster. In that way, the time necessary for equation formulation phase decreases, which reduces the overall simulation time. The presented algorithm is easy to implement because it does not require complex circuit partitioning algorithms and synchronization protocols. Performances of the implemented parallel simulator can be further improved by using one of methods for parallel solving of the system of equations. These methods are well known in the literature and can be easily integrated with the existing simulator.

6. REFERENCES

- [1] V. Litovski., and M. Zwolinski, "VLSI Circuit Simulation and Optimization", Chapman and Hall, London, 1997.
- [2] T. Sterling, "Beowulf Cluster Computing with Linux", MIT Press, 2001.
- [3] W. Gropp, E. Lusk, and A. Skjellum, "Using MPI: Portable Parallel programming with the Message-Passing Interface", second edition, MIT Press, 1999.
- [4] W. Gropp, E. Lusk, and R. Thakur, "Using MPI-2: Advanced Features of the Message-Passing Interface", MIT Press, 1999.
- [5] Message Passing Interface Forum, "MPI: A Message-Passing Interface Standard", International Journal of Supercomputer Applications, 8(3/4): 165-414, 1994.
- [6] Message Passing Interface Forum, "MPI-2: A Message-Passing Interface Standard", International Journal of Supercomputer Applications, 12(1-2): 1-299, 1998.
- [7] <http://www.cs.sandia.gov/xyce/>
- [8] N. Fröhlich, B.M. Riess, U. Wever, Q. Zheng, "A New Approach for Parallel Simulation of VLSI-Circuits on a Transistor Level", IEEE Transactions on Circuits and Systems, Part I, Proceedings of the International Conference on Parallel and Distributed Processing Techniques and Applications, pp. 601-613, Vol. 45, No. 6, June 1998.
- [9] D.E. Martin, R. Radhakrishnan, D. Rao, M. Chetlur, K. Subramani, P. Wilsey, "Analysis and Simulation of Mixed-Technology VLSI Systems", Journal of parallel and distributed computing, vol. 62, No 3, pp. 468-493, 2002.
- [10] M. Savić, B. Anđelković, V. Litovski, "Parallel Mixed-Mode Simulation – Preliminary Study", Proc. of INDEL 2004, Banja Luka, pp. 76-79, 2004.
- [11] Ž. Mrčarica et al., "Alecsis 2.3, the simulator for circuits and systems. User's Manual", Laboratory for Electronic Design Automation, Faculty of Electronic Engineering, University of Niš, Yugoslavia, LEDA – 1/1998.
- [12] Ž. Mrčarica, T. Ilić, D. Glozić, V. Litovski, and H. Deter, "Mechatronic Simulation Using Alecsis: Anatomy of the Simulator", Proc. of the Eurosim'95, Vienna, Austria, pp. 651-656, 1995.
- [13] V. Litovski, D. Maksimović, and Ž. Mrčarica, Mixed-Signal Modeling with AleC++: Specific Features of the HDL, Simulation Practice and Theory 8, pp. 433-449, 2001.

Садржај – С обзиром да сложеност и величина савремених интегрисаних кола расту, јавља се потреба за моћним симулаторима који су способни да анализирају и верификују таква кола. Један ефикасан начин да се скрати дуго време симулације је да се користе паралелни симулатори на Beowulf кластеру персоналних рачунара. У овом раду представљен је један алгоритам за паралелизацију тока симулације кола на транзисторском нивоу. Алгоритам паралелизује фазу формулације једначина и користи више радних станица да истовремено израчуна доприносе за раличите елементе кола. На тај начин постиже се убрзање симулације.

ПАРАЛЕЛНА СИМУЛАЦИЈА ЕЛЕКТРОНСКИХ КОЛА НА BEOWULF КЛАСТЕРУ

Бојан Анђелковић, Ванчо Литовски

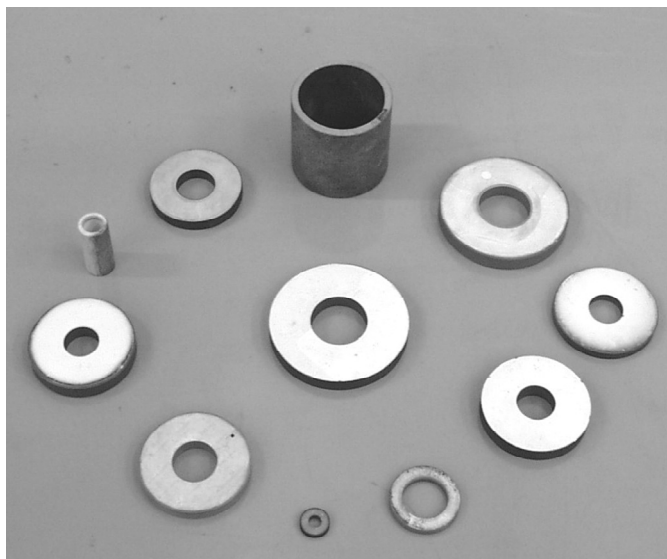
UTICAJ DIMENZIJA PIEZOKERAMIČKOG PRSTENA NA NJEGOV REZONANTNI FREKVENTNI SPEKTAR

Dragan Mančić, Milan Radmanović, Zoran Petrušić, *Elektronski fakultet u Nišu*

Sadržaj - U ovom radu analiziran je rezonantni frekventni spektar PZT piezokeramičkih prstenova primenom trodimenzionalnog matičnog modela piezokeramičkih prstenova i diskova, koji su autori ranije predložili. Zavisnost rezonantnog frekventnog spektra dobijena je u funkciji debljine i odnosa unutrašnjeg i spoljašnjeg poluprečnika prstena. Diskutovan je uticaj ovih dimenzija na njegove frekventne karakteristike.

1. UVOD

Piezokeramički prstenovi su najčešći pobudni elementi, odnosno izvori ultrazvučnih oscilacija, u brojnim primenama snažnog ultrazvuka, među kojima su najrasprostranjenije ultrazvučno čišćenje i zavarivanje. Najčešći oblici PZT piezokeramičkih prstenova koji se koriste u različitim oblastima primene ultrazvuka, posebno u tehnici snažnog ultrazvuka, prikazani su na slici 1.



Sl. 1. Najčešći oblici PZT piezokeramičkih prstenova

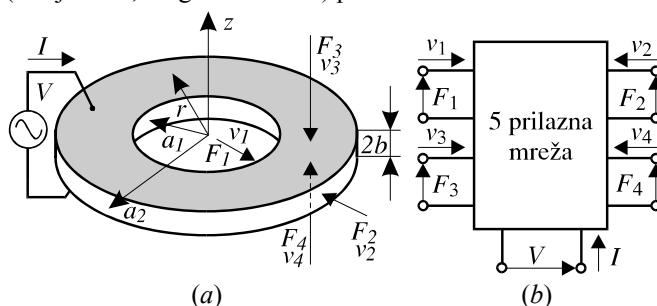
Modeliranje ovakvih struktura nije jednostavan problem, zbog piezoelektričnih svojstava i anizotropnosti ovakvih keramičkih prstenova, kao i zbog komplikovanih izračunavanja trodimenzionalnih problema linearne elastičnosti. Detaljan pregled svih postojećih modela piezokeramičkih prstenova, zajedno sa njihovim prednostima, nedostacima, mogućnostima i ograničenjima, prikazan je u literaturi [1]. Trodimenzionalni model piezokeramičkog prstena je poželjan zbog potrebe za modeliranjem kompleksnijih struktura koje sadrže ovakve pobudne prstenove, kao što su Langevinovi ultrazvučni sendvič pretvarači. Kod njih je potrebno i električno i mehanički povezati sve sastavne delove pretvarača na osnovu realno postojećih električnih veza i mehaničkih kontakata u pretvaraču. Model koji na zadovoljavajući način rešava probleme modeliranja piezokeramičkih prstenova u kompozitnom ultrazvučnom sendvič pretvaraču prikazan je u

radu [2]. Pomoću ovako realizovanog modela, lako se mogu odrediti rezonantni frekventni spektar, mehanički pomeraji u debljinskom (aksijalnom ili longitudinalnom) i radijalnom pravcu, elektromehanički faktor sprege, kao i ulazna električna impedansa piezokeramičkog prstena, odnosno bilo koja prenosna funkcija između električnog i mehaničkih pristupa u ovom matičnom modelu. Pored toga, moguće je odrediti iste karakteristike i kod već pomenutih znatno složenijih rezonantnih struktura, odnosno Langevinovih ultrazvučnih sendvič pretvarača, čiji su najvažniji (pobudni) deo upravo ovakvi piezokeramički prstenovi [3, 4].

U ovom radu primenom pomenutog modela izvršena je analiza uticaja pojedinih dimenzija neopterećenog piezokeramičkog prstena na njegov rezonantni frekventni spektar. Razmatrani su prstenovi od olovo-cirkonijum-titanatne keramike, koji se najčešće koriste u tehnici snažnog ultrazvuka, a to su piezokeramički prstenovi od PZT4 i PZT8 keramike [5].

2. TRODIMENZIONALNI MODEL PIEZOKERAMIČKIH PRSTENOVA

Dimenzije prstenova i cilindrični koordinatni sistem sa početkom u centru prstena, mogu se u opštem slučaju za piezokeramičke prstenove sa slike 1 definisati kao na slici 2a. Svaka od četiri granične površine prstena je opterećena akustičkom impedansom Z_i , dok su v_i i F_i brzine i sile na tim površinama S_i ($i=1, 2, 3, 4$), pri čemu važi da je $F_i = -Z_i v_i$. Ovakvi debljinski polarisani prstenovi, sa unutrašnjim poluprečnikom a_1 , spoljašnjim poluprečnikom a_2 i debljinom $2b$, i sa potpuno metalizovanim ravnim kružno-prstenastim površinama na koje se dovodi naizmjenični pobudni napon V , najčešće služe kao izvori oscilacija u debljinskom (aksijalnom, longitudinalnom) pravcu.



Sl. 2. Opterećeni piezokeramički prsten: (a) geometrija i dimenzije, (b) prsten kao mreža sa 5 pristupa

Na osnovu trodimenzionalnog modela [2], relacija koja opisuje piezokeramički prsten u frekventnom domenu je sledeća:

$$\mathbf{F} = \mathbf{z} \mathbf{v}, \quad (1)$$

gde je \mathbf{F} vektor sastavljen od sila na četiri spoljašnje površine prstena i primenjenog napona V , a \mathbf{v} je vektor koji čine brzine na tim površinama i struja kroz elektrode I (slika 2b). \mathbf{z} je matrica impedansi, tako da se može napisati da je:

$$\begin{bmatrix} F_1 \\ F_2 \\ F_3 \\ F_4 \\ V \end{bmatrix} = \begin{bmatrix} z_{11} & z_{12} & z_{13} & z_{13} & z_{15} \\ z_{21} & z_{22} & z_{23} & z_{23} & z_{25} \\ z_{13} & z_{23} & z_{33} & z_{34} & z_{35} \\ z_{13} & z_{23} & z_{34} & z_{33} & z_{35} \\ z_{15} & z_{25} & z_{35} & z_{35} & z_{55} \end{bmatrix} \begin{bmatrix} v_1 \\ v_2 \\ v_3 \\ v_4 \\ I \end{bmatrix} \quad (2)$$

Elementi matrice z su sledeći:

$$\begin{aligned} z_{11} &= \frac{-4\pi b}{j\omega} \left\{ c_{12}^D - c_{11}^D [1 - k_r a_1 (A_1 J_0(k_r a_1) + B_1 Y_0(k_r a_1))] \right\}, \\ z_{22} &= \frac{4\pi b}{j\omega} \left\{ c_{12}^D - c_{11}^D [1 + k_r a_2 (A_2 J_0(k_r a_2) + B_2 Y_0(k_r a_2))] \right\}, \\ z_{12} &= \frac{-4\pi k_r a_1 b c_{11}^D}{j\omega} [A_2 J_0(k_r a_1) + B_2 Y_0(k_r a_1)], \\ z_{21} &= \frac{-4\pi k_r a_2 b c_{11}^D}{j\omega} [A_1 J_0(k_r a_2) + B_1 Y_0(k_r a_2)], \\ z_{13} &= \frac{2\pi a_1 c_{13}^D}{j\omega}, \quad z_{15} = \frac{4\pi a_1 b h_{31}}{j\omega S}, \\ z_{23} &= \frac{2\pi a_2 c_{13}^D}{j\omega}, \quad z_{25} = \frac{4\pi a_2 b h_{31}}{j\omega S}, \\ z_{33} &= \frac{c_{33}^D k_z S}{j\omega \tan(2k_z b)}, \quad z_{34} = \frac{c_{33}^D k_z S}{j\omega \sin(2k_z b)}, \\ z_{35} &= \frac{h_{33}}{j\omega}, \quad z_{55} = \frac{1}{j\omega C_0}, \end{aligned} \quad (3)$$

pri čemu je $S = \pi(a_2^2 - a_1^2)$ površina prstena, a $C_0 = (\varepsilon_{33}^S S)/(2b)$ je tzv. kapacitivnost pritisnute keramike. c_{ij}^D su konstante elastične deformacije, ε_{33}^S je dielektrična konstanta u pritisnutom stanju, h_{ij} su elementi piezoelektričnog tenzora ($i, j=1,2,3$). $k_r = \omega / v_r$, $k_z = \omega / v_z$, $v_r = \sqrt{c_{11}^D / \rho}$ i $v_z = \sqrt{c_{33}^D / \rho}$ predstavljaju talasne brojeve i fazne brzine dva nespregnuta talasa u r i z pravcima, respektivno, ω je kružna frekvencija, a ρ je gustina piezokeramike. J_1 i Y_1 su Besselove funkcije prvog reda, prve i druge vrste, respektivno.

Koeficijenti A_1, A_2, B_1 i B_2 određeni su izrazima:

$$\begin{aligned} A_1 &= \frac{Y_1(k_r a_2)}{j\omega [J_1(k_r a_1) Y_1(k_r a_2) - J_1(k_r a_2) Y_1(k_r a_1)]}, \\ A_2 &= \frac{Y_1(k_r a_1)}{j\omega [J_1(k_r a_1) Y_1(k_r a_2) - J_1(k_r a_2) Y_1(k_r a_1)]}, \\ B_1 &= \frac{J_1(k_r a_2)}{j\omega [J_1(k_r a_2) Y_1(k_r a_1) - J_1(k_r a_1) Y_1(k_r a_2)]}, \\ B_2 &= \frac{J_1(k_r a_1)}{j\omega [J_1(k_r a_2) Y_1(k_r a_1) - J_1(k_r a_1) Y_1(k_r a_2)]}. \end{aligned} \quad (4)$$

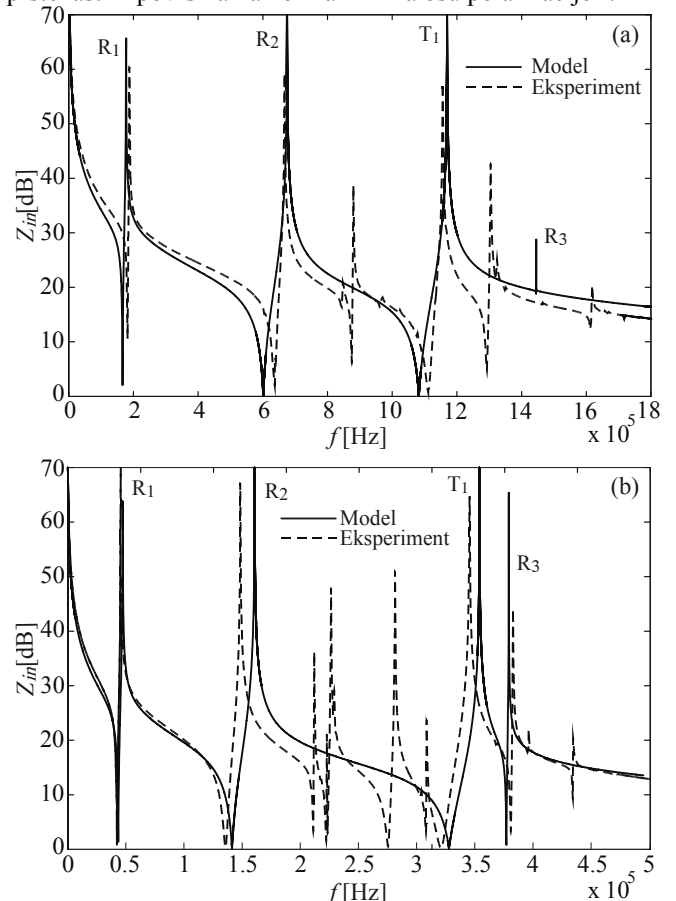
Sistem jednačina (2) opisuje spoljašnje ponašanje prstena, pri čemu je pomoću ovakvog pristupa moguće uzeti u obzir interakciju svih spoljašnjih površina prstena sa okruženjem povezivanjem akustičkih impedansi sredine Z_i na mehaničke pristupe, pri čemu je već napomenuto da važi da je $F_i = Z_i v_i$. Na kraju, priključivanjem naizmeničnog napona V na električni pristup, može biti prikazano spoljašnje ponašanje piezokeramičkog prstena kao pretvarača. Pri tome se za proizvoljne akustičke potrošače, za različite odnose unutrašnjeg i spoljašnjeg poluprečnika prstena (a_1/a_2), kao i

za različite odnose debljine i spoljašnjeg prečnika (b/a_2), najčešće određuju ulazna električna impedansa (V/I), predajna prenosna funkcija (F_i/V) i prijemna prenosna funkcija (V/F_i) (gde indeks i označava posmatrani mehanički pristup). U nastavku izlaganja izvršeno je određivanje ulazne električne impedanse piezokeramičkog prstena $z_{ul} = V/I$, kako bi se prikazale mogućnosti primenjenog modela. Zbog velikog opsega promene impedanse pogodnije je odrediti ulaznu impedansu u takvom obliku, na osnovu kojeg bi se lako moglo izvršiti poređenje sa eksperimentalnim rezultatima. Eksperimentalni rezultati se dobijaju pomoću analizatora mreža ili impedansnih analizatora, kod kojih se ulazna impedansa najčešće dobija u sledećem obliku:

$$Z_{ul} = 20 \log \left(\frac{z_{ul}}{50} + 1 \right). \quad (5)$$

3. EKSPERIMENTALNI REZULTATI

Izračunati i eksperimentalni rezultati su dobijeni korišćenjem PZT4 piezoelektrične keramike [5]. Najpre je određena ulazna električna impedansa PZT4 prstenova u funkciji frekvencije. Slika 3 prikazuje eksperimentalne i modelirane ulazne električne impedanse ($z_{in} = V/I$) u funkciji frekvencije za dva različita prstena koji osciluju u vazduhu. U oba slučaja piezokeramički element je pobuđen dovođenjem naizmeničnog napona na elektrode koje se nalaze na glavnim prstenastim površinama normalnim na osu polarizacije z .



Sl. 3. Ulazna električna impedansa u funkciji frekvencije za PZT4 piezokeramičke prstenove: $Z_{in} = 20 \log(z_{in}[\Omega]/50 + 1)$,

R_i ($i=1,2,3$) su radijalni modovi, a T_1 je debljinski mod:

- a) $2a_2=10\text{mm}$, $2a_1=4\text{mm}$, $2b=2\text{mm}$,
- b) $2a_2=38\text{mm}$, $2a_1=13\text{mm}$, $2b=6.35\text{mm}$

Eksperimentalne krive ulazne električne impedanse piezokeramičkih uzoraka su merene pomoću automatskog analizatora mreža HP3042A. Oblik impedansnih krivih i izračunate rezonantne frekvencije su veoma bliski odgovarajućim eksperimentalno dobijenim rezultatima.

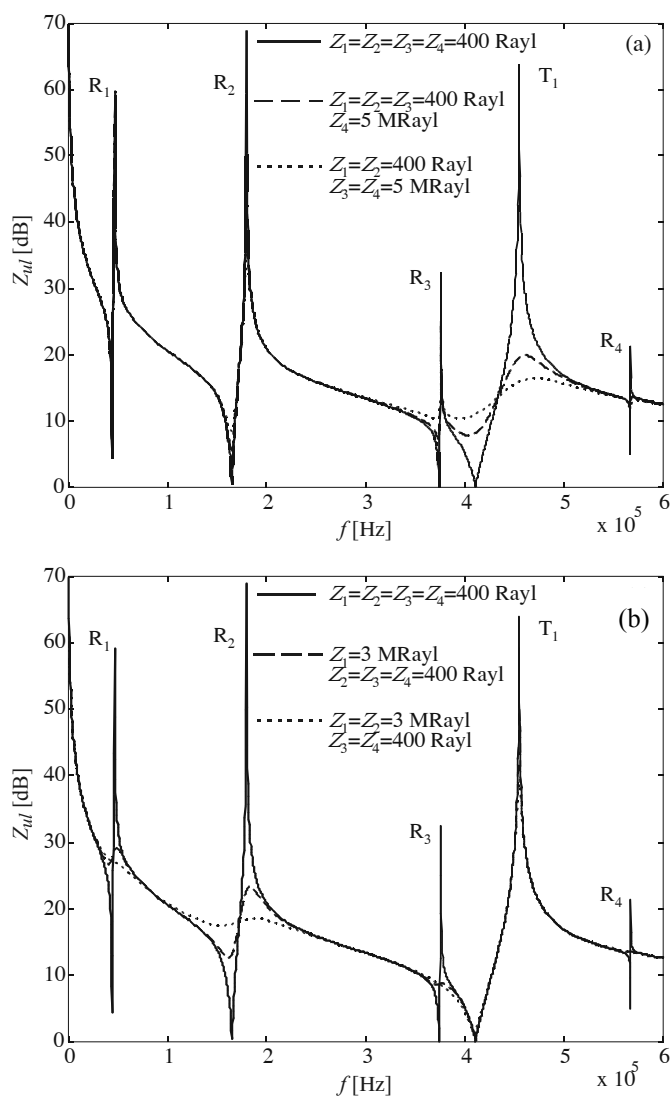
Prvi radijalni mod R_1 i debljinski mod T_1 su najčešće korišćeni modovi u praktičnim primenama. Predloženi model sa dovoljnom tačnošću predviđa ove modove. Debljinski mod oscilovanja T_1 se najčešće koristi u visokofrekventnim primenama. Međutim, u primenama koje su bitne u npr. ultrazvučnom čišćenju, moraju se koristiti niže frekvencije. U tim slučajevima su moguća dva rešenja: primena Langevinevog sendvič pretvarača ili primena prostog piezokeramičkog prstena (ili diska), koji osciluje na svom prvom radijalnom modu R_1 . U stvari, kod ovog vibracionog moda značajno naprezanje postoji u debljinskom pravcu zbog elastične sprege. Analiza takvog oscilovanja prstena ili diska omogućena je novim trodimenzionalnim modelom [2], koji razmatra spregu debljinskih i radijalnih pomeraja, čime je moguće optimizovati geometriju prstena ili diska u cilju povećanja debljinskog pomeraja kod prvog radijalnog moda oscilovanja.

Rezultati prikazani na slici 3 u određenim opsezima frekvencija pokazuju odstupanja merenih i teorijskih rezultata zbog ograničene tačnosti merenja, kao i zbog toga što su korišćene samo tipične vrednosti za konstante PZT4 materijala [5]. Međutim, generalni trend krivih se može uočiti.

4. ANALIZA ULAZNE ELEKTRIČNE IMPEDANSE

Na osnovu aproksimativnog trodimenzionalnog matričnog modela piezokeramičkog prstena opterećenog na svim konturnim površinama, koji je ukratko opisan u prethodnom poglavlju, u radu [6] je analiziran uticaj različitih dimenzija na ulaznu električnu impedansu neopterećenih piezokeramičkih prstenova od PZT4 i PZT8 keramike ($Z \approx 0$).

U ovom radu su razmatranja iz rada [6] proširena analizom promene ulazne električne impedanse pri uticaju različitih opterećenja na spoljašnjim površinama piezokeramičkih prstenova istih dimenzija. Na slici 4a prikazana je karakteristika zavisnosti impedanse od frekvencije za PZT8 piezokeramički prsten iz prethodne analize [6], koji se najčešće koristi u tehnici snažnog ultrazvuka, pri čemu su površine prstena opterećene različitim akustičkim impedansama. Najpre piezokeramički prsten slobodno osciluje u vazduhu (puna linija), zatim je prsten opterećen na jednoj metalizovanoj površini, dok su ostale površine slobodne (isprekidana linija) i na kraju je prsten opterećen istim velikim impedansama na obe metalizovane površine (tačkasta linija). Očigledno je da akustičko opterećenje u debljinskom pravcu utiče najviše na debljinski mod oscilovanja prstena, a neznatan je njegov uticaj na radijalne modove, za usvojene dimenzije prstena. Sa druge strane, kao što se i očekivalo, povećanje akustičkog opterećenja u radijalnom pravcu utiče značajno na radijalne rezonantne modove (slika 4b), a skoro nema uticaja na debljinski mod oscilovanja prstena u ovom konkretnom slučaju. I ovde je posmatran neopterećeni prsten koji osciluje u vazduhu (puna linija), prsten opterećen na unutrašnjoj cilindričnoj površini (isprekidana linija) i prsten opterećen na obe cilindrične bočne površine (tačkasta linija).

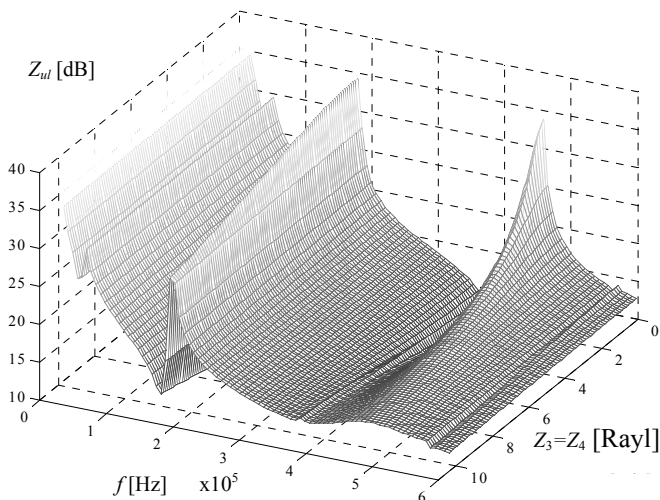


Sli. 4. Ulazna impedansa PZT8 prstena dimenzija $2a_2=38\text{mm}$, $2a_1=15\text{mm}$, $2b=5\text{mm}$, za pazličita akustička opterećenja u debljinskom pravcu (a) i radijalnom pravcu (b)

Prethodni zaključci mogu još jasnije biti prikazani preko trodimenzionalnih grafika ulazne impedanse ovog PZT8 piezokeramičkog prstena u funkciji frekvencije i primenjene akustičke impedanse. Ulaznoj impedansi sa slike 4a odgovara grafik sa slike 5, dok ulaznoj impedansi sa slike 4b odgovara grafik prikazan na slici 6. Na ovim slikama se jasno uočavaju vrednosti akustičkih opterećenja pri kojima nestaju pojedini rezonantni modovi: debljinski pri opterećenju u pravcu ose polarizacije (slika 5) ili radijalni pri bočnom opterećenju prstena (slika 6). Naravno, pošto su modovi spregnuti, ovi uticaji nisu izolovani, kao što se može videti na slici 5, gde promene debljinskog moda utiču i na promene trećeg i četvrtog radijalnog moda, koji su najbliži debljinskom modu, a pri velikim opterećenjima i na promene dosta udaljenog drugog radijalnog moda.

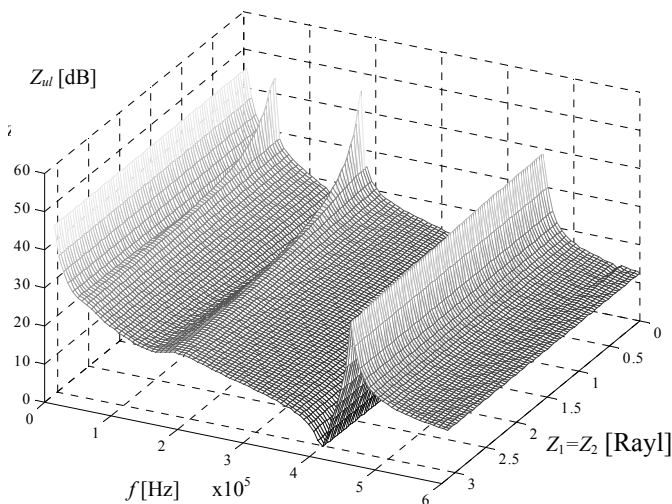
Međusobni položaj radijalnih i debljinskih rezonantnih modova zavisi od odnosa unutrašnjeg i spoljašnjeg poluprečnika, kao i od debljine piezokeramičkog prstena, što se može videti u radu [6], kao i na eksperimentalno snimljenim graficima ulazne impedanse. Za pojedine vrednosti ovih dimenzija rezonantni modovi mogu biti veoma bliski, i prethodno analizirano opterećivanje prstena akustičkim impedansama može izazvati ne

samo smanjivanje (slika 4), već i frekventno pomeranje rezonantnih modova.



Sl. 5. Promena ulazne impedanse PZT8 prstena dimenzija $2a_2=38\text{mm}$, $2a_1=15\text{mm}$, $2b=5\text{mm}$, sa frekvencijom i akustičkim opterećenjem na metalizovanim kružno-prstenastim površinama

Na primer, kod prstena malog spoljašnjeg prečnika, a velike dužine, velike su i cilindrične bočne površine prstena, pa je veliki i uticaj bočnih akustičkih impedansi na radijalne modove. U tim slučajevima nestajanje radijalnih modova usled bočnih opterećenja može da izazove frekventna pomeranja debljinskog moda, zbog njihove jake sprege. I ovakve detaljne analize su moguće primenom realizovanog modela piezokeramičkih prstenova, ali one zbog glomaznosti u ovom radu neće biti razmatrane.

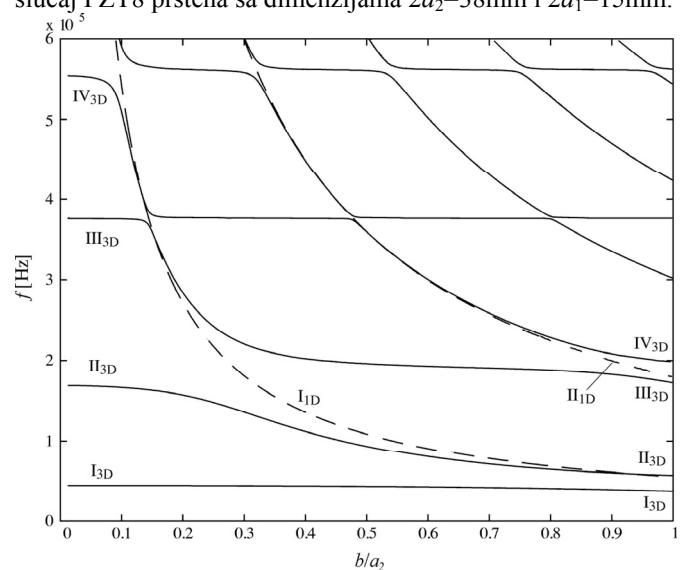


Sl. 6. Promena ulazne impedanse PZT8 prstena dimenzija $2a_2=38\text{mm}$, $2a_1=15\text{mm}$, $2b=5\text{mm}$, sa frekvencijom i akustičkim opterećenjem na bočnim cilindričnim površinama

5. ANALIZA REZONANTNOG FREKVENTNOG SPEKTRA

U cilju kompletiranja frekventnog ponašanja realizovanog modela piezokeramičkih prstenova i diskova, kao i da bi se prikazale mogućnosti modela za opisivanje osnovnih rezonantnih modova i njihovih harmonika, određen je frekventni spektar neopterećenog piezokeramičkog prstena

u funkciji odnosa njegove debljine i spoljašnjeg prečnika. Pri tome su uzete u obzir rezonantne frekvencije na kojima se javlja minimum ulazne električne impedanse. Na slici 7 prikazan je dobijeni rezonantni frekventni spektar za odnos debljine i spoljašnjeg prečnika prstena iz opsega $0 \div 1$, za slučaj PZT8 prstena sa dimenzijama $2a_2=38\text{mm}$ i $2a_1=15\text{mm}$.



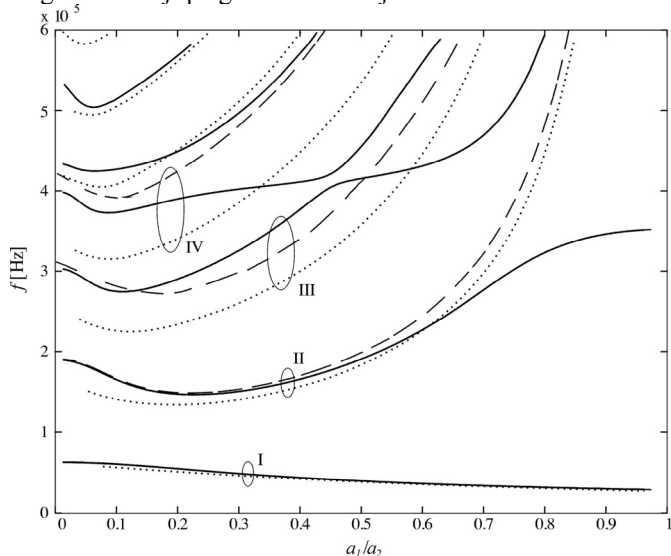
Sl. 7. Frekventni spektar PZT8 piezokeramičkog prstena sa odnosom $a_1/a_2=15/38$ u funkciji njegove debljine: predloženi model (—) i Masonov model (---)

Za posmatrani piezokeramički materijal i za datu debljinu prstena, u spektru je lako uočiti da frekvencije pojedinih modova ne zavise od debljine i da su to radijalni rezonantni modovi, dok su frekvencije debljinskih modova opadajuće funkcije debljine. Sprega između debljinskih i radijalnih modova se jasno uočava u oblastima nižih frekvencija, gde postoji značajno pomeranje rezonantnih frekvencija, odnosno krive nisu ni konstantne linije, niti imaju čisto hiperbolički oblik. Rezultati dobijeni pomoću predloženog modela upoređeni su sa dva najniža rezonantna moda dobijena pomoću tradicionalnog jednodimenzionalnog debljinskog Masonovog modela za isti piezokeramički prsten [1]. Masonov model je u većini radova iz modeliranja ultrazvučnih sendvič pretvarača smatran dobrom reprezentacijom fizičkog ponašanja ovakvog prstena. Frekvencije debljinskih modova dobijene pomoću Masonovog modela poklapaju se sa frekvencijama prikazanih modova samo u slučaju piezokeramičkih prstenova velike dužine (piezokeramičkih cevi sa odnosom $b/a_2 \gg 1$).

Da bi se dalje analizirale frekventne karakteristike neopterećenog piezokeramičkog prstena, ponovo je određen frekventni spektar prstena na osnovu minimuma ulazne impedanse, ali sada u funkciji odnosa spoljašnjeg i unutrašnjeg poluprečnika a_1/a_2 iz opsega $0 \div 1$. Slika 8 prikazuje ovakav frekventni spektar PZT8 prstena debljine $2b=5\text{mm}$ i spoljašnjeg prečnika $2a_2=38\text{mm}$.

Za razliku od prethodne zavisnosti sa sl. 7, gde su neki delovi spektra nezavisni od debljine prstena, treba primetiti da ovde ne postoje oblasti spektra koje uopšte ne zavise od dimenzija u radijalnom pravcu. Neki interesantni zaključci, uočeni u radu [6], sada mogu biti detaljnije analizirani na osnovu oblika frekventnih krivih u spektru: kada odnos a_1/a_2 raste od 0 do 1, rezonantna frekvencija prvog moda opada, dok rezonantne frekvencije viših modova imaju drugačiji trend: prvo dostižu

minimum, a onda naglo rastu ka višim frekvencijama, uz očigledan uticaj sprege modova na njihov oblik.

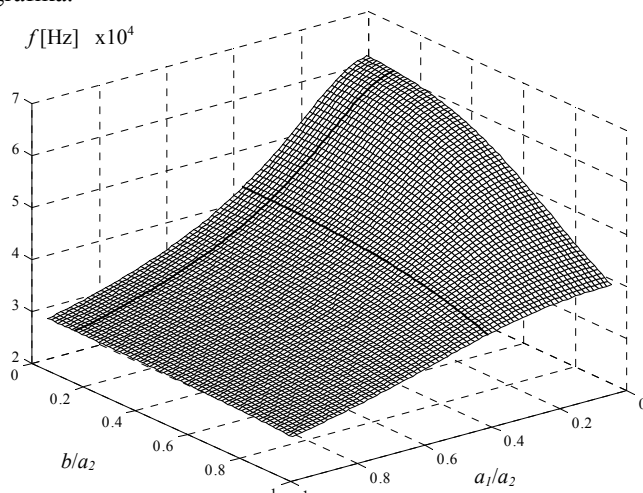


Sl. 8. Frekventni spektar PZT8 piezokeramičkog prstena u funkciji dimenzija otvora dobijen predloženim modelom za slučajeve: $b/a_2=5/38$ (————) i $b/a_2=0$ (---) i primenom tradicionalne jednodimenzionalne teorije radijalnih oscilacija piezokeramičkih prstenova (.....)

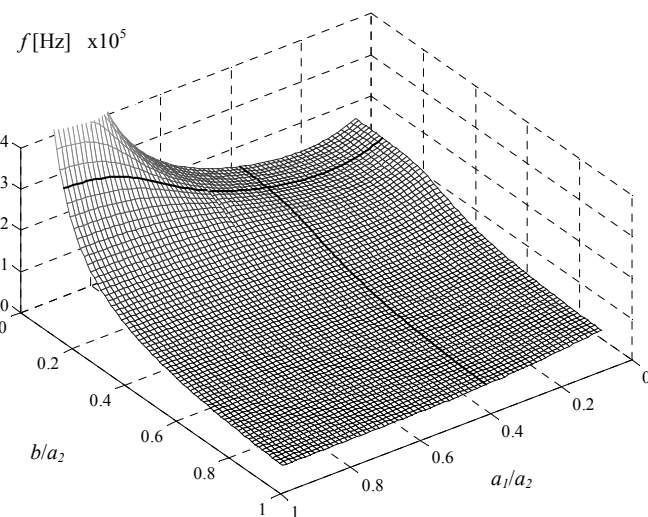
Zbog toga je logično ove modove povezati sa različitim fizičkim dimenzijama u radijalnom pravcu: prvi mod, koji nema više harmonike, treba povezati sa srednjim prečnikom prstena, koji raste sa porastom odnosa a_1/a_2 , dok su frekvencije ostalih modova (drugi i njegovi harmonici) određene debljinom prstena u radijalnom pravcu (a_2-a_1), koja opada sa porastom a_1/a_2 . Kada odnos $a_1/a_2 \rightarrow 0$, rezonantne frekvencije različitih modova aproksimiraju rezonantne frekvencije piezokeramičkog diska istog prečnika i debljine. Očigledno je da, zavisno od veličine otvora prstena, njegove rezonantne frekvencije mogu biti ili veće ili manje od rezonantnih frekvencija odgovarajućih modova kod diska. Uticaj debljine prstena, odnosno debljinskih rezonantnih modova koji zavise od debljine prstena, na oblik viših rezonantnih modova može se takođe videti na slici 8, gde je pored navedenog slučaja prikazan i radijalni frekventni spektar dobijen za prsten zanemarljive debljine ($2b \approx 0$). Rezultati koji su ovde dobijeni za slučaj tankog prstena analogni su sa rezultatima koji se mogu dobiti pomoću matričnog jednodimenzionalnog radijalnog modela piezokeramičkog prstena [1], tako da je predloženi model opštiji i proširuje pomenuti matrični model. Očigledno je da, ukoliko se smanjuje debljina prstena $2b$, frekvencije viših rezonantnih modova mnogo brže rastu ka beskonačnim frekvencijama. U tom slučaju, kada $a_1/a_2 \rightarrow 1$, lako se može odrediti osnovna rezonantna frekvencija, dok su ostale rezonantne frekvencije veoma visoke i mogu se smatrati beskonačnim, tako da je prvi rezonantni mod u tom slučaju izolovan od ostalih modova i lako se modelira kolom sa koncentrisanim parametrima [1]. Rezultati modeliranja sa slike 8, poklapaju se sa rezultatima dobijenim ovim Berlincourtovim modelom. Pored navedenih zavisnosti frekvencija od dimenzija prstena, na slici 8 prikazan je i analogni frekventni spektar dobijen primenom tradicionalne jednodimenzionalne teorije radijalnog oscilovanja piezokeramičkih prstenova [1], gde su vidljiva odstupanja frekvencija rezonantnih modova u odnosu na predloženi

model čak i u slučaju najnižeg (I) rezonantnog moda. Zavisnosti dobijene ovim 1D modelom imaju isti trend kao zavisnosti dobijene matričnim 1D radijalnim modelom [1] i, kao i taj matrični model, ne predviđaju sprezanje rezonantnih modova.

Prethodni zaključci o mogućnostima predloženog modela za određivanje rezonantnih frekvencija mogu se istovremeno potvrditi na trodimenzionalnim zavisnostima za frekventne spektre prvog (slika 9) i drugog (slika 10) rezonantnog moda u funkciji debljine i veličine unutrašnjeg otvora prstena, za slučaj PZT8 piezokeramičkog prstena. Debljim linijama na slici 9 prikazani su najniži (I) rezonantni modovi sa slika 7 i 8, a na slici 10 drugi po redu (II) rezonantni modovi sa istih grafika.



Sl. 9. Frekvencije prvog rezonantnog moda PZT8 piezokeramičkog prstena u funkciji normalizovane debljine i normalizovanog unutrašnjeg prečnika



Sl. 10. Frekvencije drugog rezonantnog moda PZT8 piezokeramičkog prstena u funkciji normalizovane debljine i normalizovanog unutrašnjeg prečnika

6. ZAKLJUČAK

Većina modela piezokeramičkih prstenova ne uzima u obzir uticaj veličine unutrašnjeg otvora prstena na njegove rezonantne frekventne karakteristike, ili ukoliko se razmatra ovaj uticaj ne posvećuje mu se dovoljno pažnje. U ovom radu pokazano je da taj uticaj nije zanemarljiv. Izvršena je analiza uticaja dimenzija piezokeramičkih prstenova u radijalnom i

debljinskom pravcu na njihov rezonantni frekventni spektar, za slučaj osnosimetričnog oscilovanja prstena.

Najvažniji zaključak u prethodnoj analizi predstavlja činjenica da veličina unutrašnjeg prečnika prstena značajno i nejednoznačno (složeno) utiče na sve frekvencije rezonantnih modova prstena. Zbog toga u analizi i projektovanju ultrazvučnih sendvič pretvarača ne može biti svejedno da li se kao pobuda primenjuju piezokeramički diskovi ili prstenovi. Ova činjenica je zanemarivana u skoro svim postojećim modelima ultrazvučnih sendvič pretvarača.

Pored prethodnih razmatranja, moguće je izvršiti analizu uticaja pojedinih piezoelektričnih koeficijenata na oblik frekventnog spektra piezokeramičkog prstena. Pri tome, do značajnijeg uticaja posmatranog koeficijenta na frekvencije debljinskog ili radijalnog moda oscilovanja dolazi zavisno od njegove definicije, odnosno presudan je uticaj na onaj rezonantni mod za koji je parametar vezan svojom definicijom. Zbog glomaznosti i ova analiza je izostavljena, a treba napomenuti da su sve prethodne analize veoma osetljive na promene vrednosti korišćenih parametara piezokeramičkih materijala. Uticaj ovih parametara, posebno validnost i vrednosti koeficijenata koji su dostupni od različitih proizvođača piezokeramika, biće razmatrani u nekom od narednih radova autora.

7. LITERATURA

- [1] M.Radmanović, D.Mančić, "Projektovanje i modeliranje snažnih ultrazvučnih pretvarača", Niš: Elektronski fakultet, 2004.
- [2] D.Mančić, M.Radmanović, "Piezoceramic ring loaded on each face: a three-dimensional approach", Journal of Technical Acoustics, vol. 2, pp. 1.1-1.7, 2002.
- [3] D.Mančić, M.Radmanović, "3D matrični model simetričnog ultrazvučnog sendvič pretvarača", Zbornik XII simpozijuma Energetska elektronika, pp. 1-5, 2003.
- [4] D.Mančić, M.Radmanović, "3D model nesimetričnog ultrazvučnog sendvič pretvarača", Zbornik XIII simpozijuma Energetska elektronika, T1-2.3, pp. 1-5, 2005.
- [5] Five piezoelectric ceramics, Bulletin 66011/F, Vernitron Ltd., 1976.
- [6] M.Radmanović, D.Mančić, "Uticaj dimenzija piezokeramičkog prstena na njegovu ulaznu električnu impedansu", XIX konferencija Buka i vibracije, Niš, ID: 19-41, oktobar 2004.

Abstract - In this paper the resonant frequency spectrum of the PZT piezoceramic rings is analysed by using the three-dimensional matrix model of piezoceramic rings and discs, recently proposed by the authors. The dependence on the resonant frequency spectrum is obtained as the function of the ring thickness and the internal-external radius ratio. The influence of the ring dimensions on its frequency characteristics is discussed.

ON INFLUENCE OF PZT RING DIMENSIONS ON ITS RESONANT FREQUENCY SPECTRUM

Dragan Mančić, Milan Radmanović, Zoran Petrušić

ФАБРИКАЦИЈА ИНДУКТОРА НАНО ДИМЕНЗИЈА ТЕХНОЛОШКИМ ПРОЦЕСОМ ЛИТОГРАФИЈЕ ЕЛЕКТРОНСКИМ СНОПОМ

Горан Стојановић, Милан Радовановић, Тамара Љикар, *Факултет техничких наука, Нови Сад, Србија*
Роман Шорђан, *Interuniversity Center Como, Como, Italy*

Садржај - Минијатуризација је најважнији циљ у савременој електроници и у савременој технологији производње електронских компоненти. Због тога је веома важно испитати и тестирати фабрикационе могућности за реализацију пасивних компоненти нано димензија нарочито индуктора. Процес литографије електронским снопом је кључ технолошке реализације нано-компоненти. У овом раду су представљени сви технолошки поступци који се користе при изради наноелектронских компоненти методом литографије електронским снопом. Метода је демонстрирана израдом индуктора облика меандра нанометарских димензија. По први пут су представљени успешно фабриковани индуктори облика меандра чија је ширина проводних сегмената реда десетак нанометара.

1. УВОД

Сталан захтев за повећање интеграције дигиталне електронике је подстакнуо потрагу за новим компонентама и фабрикационим техникама у нанометарској скали. Оптичком литографијом од 65 nm, (Интел, 2005) може се реализовати транзистор са дужином гејта око 35 nm. Литографија електронским снопом (EBL – *electron beam lithography*) је неопходна техника за реализацију наноелектронских компоненти и у мањој скали од наведене.

У овој техници, високо фокусиран електронски снап пролази по површини која је прекривена резистом, који је осетљив на електронско зрачења. Изложене области постају више (позитивни резист) или мање (негативни резист) растворљиви у органском растварачу, који се употребљава за развијање изложених области. Жељени облици се преносе на супстрат ецовањем (тј. реагују на јонско ецовање) или *lift-off*-ом (тј. метализацијом).

Док је резолуција оптичке литографије углавном ограничена таласном дужином излажућег ласера, дифракција није ограничавајући фактор у EBL зато што је таласна дужина електрона веома мала (мања од 0.01 nm на 20 keV). Резолуција у EBL је углавном ограничена несавршеношћу електронске оптике (сферна и хроматска аберација ограничава минимум тачке електронског зрака на ~ 3 nm) и расејањем електрона од супстрата. Ови ефекти ограничавају најмању ширину на око 10 nm.

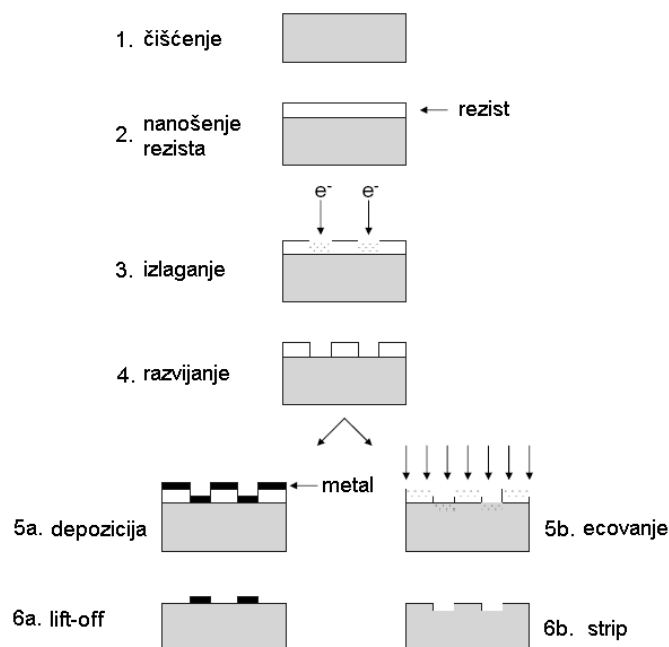
EBL није погодан за производњу уређаја у већој скали зато што је излагање електронском снопу серијски процес (тј. много је спорији од оптичке литографије). Са друге стране, EBL је први и прави избор у фабрикацији наноелектронских и физичких елемената малих димензија [1]. Ова техника омогућава истраживачима да фабрикују и истражују веома мале уређаје који ће бити у значајној мери примењивани у будућности. EBL се користи у индустрији за прављење маске за оптичку литографију и литографију X-зраком и за прављење прототипова интегрисаних кола [2].

Фабрикација индуктивних компоненти представљених у овом раду је урађена у лабораторији *Interuniversity Center Como of the Milan Polytechnic, Italy*. Лабораторија је опремљена са *Philips XL30 S-FEG* скенирајућим електронским микроскопом са додатком *Raith Elphy Quantum* [3] за литографију.

2. ТЕХНОЛОШКИ ПРОЦЕС EBL

EBL процес се састоји из неколико корака [4] који су приказани на слици 1. Тип супстрата зависи од конкретне примене. Силицијум (Si), силицијум-германијум (SiGe) или галијум арсенид (GaAs) се углавном употребљавају.

Пошто се супстрат очисти (корак 1), слој осетљивог резиста се превлачи преко супстрата (корак 2). Током излагања, означене области резиста се излажу високо фокусираном снопу електрона (корак 3) што мења растворљивост изложених делова резиста у односу на неизложене делове. Резист је позитиван ако изложене области постају више растворљиве у органским растварачима, а негативан у супротном случају. Кроз фазу развијања узорак се потапа у растварач који комплетно скида растворљиве делове након одређеног времена (корак 4).



Сл. 1. Технолошки кораци у процесу литографије електронским снопом.

Након развијања шаблона од резиста, постоје две могућности за преношење жељене геометрије на супстрат. У првом случају (кораци 5a и 6a) материјал (обично метал) се наноси на горњу површину процесом

напаравања (*evaporation*) или спатеровања (*sputtering*). Растварање резиста у јаком органском растварачу скида материјал који је нанесен на резист. Као последица, само материјал који је нанесен на супстрат остаје. Метални контакти се обично праве на овај начин.

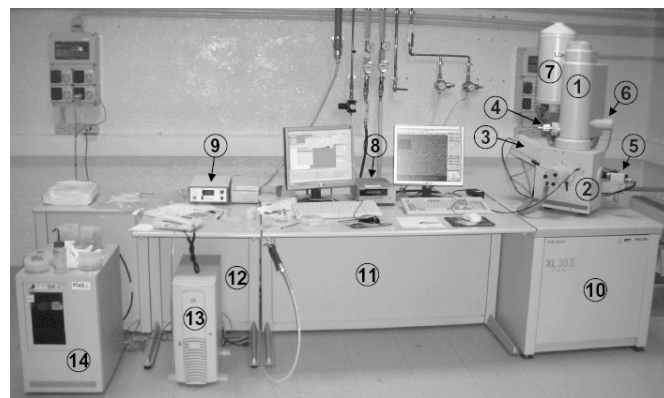
У другом случају (кораци 5б и 6б, слика 1), резист са одговарајућим шаблоном (чија геометрија зависи од *layout*-а компоненте која се фабрикује) се користи као маска за ецовање. Резист и супстрат се ецују сувим или влажним ецовањем. Ако се ецовање заустави пре него што се резист комплетно уклони, на делове супстрата који су заштићени резистом неће се утицати и само би изложени делови супстрата били ецовани. Резист се обично раствара у истом растварачу који се употребљава за *lift-off*.

Супстрати који се процесирају помоћу EBL морају бити веома чисти зато што је EBL веома осетљива на нечистоће. Највећи извор нечистоћа је прашина на супстратима који се налазе у нечистом окружењу. Супстрати могу да буду контаминирани и току сечења, које је неопходно ако су супстрати сувише велики за процесирање EBL. Када се супстрат реже, он постаје загађен мањим деловима са самог супстрата. Течност која се користи за расхлађивање дијамантске тестере приликом резања је још један извор нечистоћа. Пошто ова расхладна течност може значајно да загади супстрат, супстрати се обично прекривају фоторезистом приликом резања. У овом случају, сврха чишћења је да уклони делове фоторезиста и расхлађивача са површине супстрата.

Резисти електронског снопа се могу класификовати у две групе: позитивни и негативни. Позитивни резист је обично полимер чије молекуларне везе могу бити прекинуте приликом излагања електронском снопу. Као резултат, изложени делови постају ужи (тј. више растворљиви) полимери у односу на неизложене делове. Код негативних резиста, енергија електронског снопа се апсорбује у мономере који почињу да се ланчају и постају мање растворљиви. Резисти електронског снопа могу такође да имају ниску или високу осетљивост на електронско зрачење. Резисти са ниском осетљивошћу се користе за пројектовање у високој резолуцији, али имају малу брзину писања. Зато се они углавном користе у истраживањима у којима је најмања могућа величина крајњи циљ. Полиметил-метакрилат (PMMA) је први резист развијен специјално за EBL и даље се нашироко користи због својих супериорних особина. Он је позитивни резист, ултра високе резолуције (све до граничне резолуције EBL). PMMA се наноси на супстрат у виду танког филма технологијом кружног наношења и накнадним сушењем.

Изглед *Philips/FEI XL30 S-FEG SEM* са означеним и објашњеним свим појединачним деловима је приказан на слици 2.

Интеракција између електронског снопа и узорка је пресудна за схватање ефекта излагања резиста и описана је у више детаља у трећем делу. Разлика између дизајниране и развијене (добијене) геометрије компоненте у већини случајева је последица споредних ефеката који су описани у четвртом делу овог рада.



Сл. 2. Скенирајући електронски микроскоп *Philips/FEI XL30 S-FEG SEM* са *Raith Elphy Quantum* додатком за литографију. Делови: 1.Стуб 2.Комора узорка 3.Секундарни електронски детектор 4.Финална апаратура са интегрисаним колом за нестајање снопа 5.CCD камера (да би се видела унутрашњост коморе узорка) 6.Горњи изолујући вентил 7.Резервоар за течни N_2 (за детекцију X-зрака) 8.Пикоамперметар (да би се мерила струја снопа) 9.Напајање кола за нестајање снопа 10. Вакуумска пумпа и коло високог напона 11. Електроника (штампане плоче) 12. Напајање 13.РС за литографију 14.SEM PC са интегрисаним анализатором X-зрака.

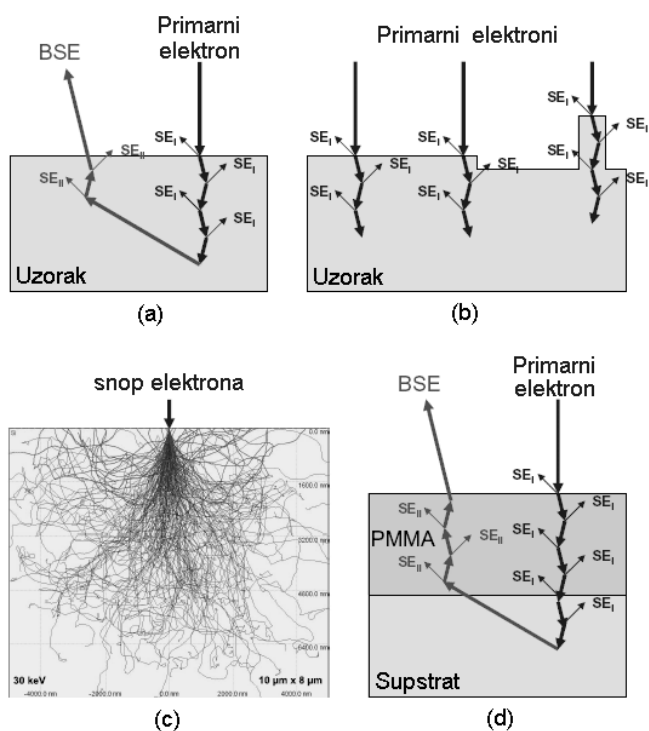
3. ЕЛЕКТРОН-УЗОРАК ИНТЕРАКЦИЈА

Стуб једног SEM-а (SEM – *scanning electron microscope*) је постављен у вакууму у циљу спречавања било какве интеракције између снопа електрона и окружења. Интеракција између електрона и узорка се дешава када електронски снап погоди узорак (слика 3). Постоје два типа расејања – расејање ка напред и повратно расејање.

Често се један електрон нееластично расејава о атом. Мали део енергије електрона ће бити пренет на атом, због овога атом ће отпустити један од електрона из спољашње љуске. Упадни електрон ће наставити кретање по мало измењеној трајекторији и један додатни електрон ће бити формиран. Овај секундарни електрон (SE – *secondary electron*) има малу енергију и неће моћи да се креће дуже од неколико нанометара од места где је настао. Из ових разлога само секундарни електрони генерисани унутар мале запремине близу површине могу да напусте узорак и могу бити сакупљени помоћу детектора секундарних електрона (SED – *SE detector*). Број секундарних електрона способних да напусте узорак јако зависи од топологије површине узорка (Слика 3(б)). Више електрона је генерисано на ивицима што чини да се ивице појављују светлије него равни делови на SE слици. Због тога, SED скупља информацију високе резолуције о топологији површине узорка.

Повремено, електрон ће се еластично расејати од атома мењајући значајно угао путање. Након дешавања једног или више еластичног расејања електрон ће бити евентуално расејан у супротном смеру. Рефлектовани електрон (BSE – *back scattered electron*) задржава висок ниво енергије доживљавајући честа директна сударања, и може доћи до већих дубина узорка него SE. BSE детектор сакупља електроне много веће јачине него SE детектор, према томе резолуција BSE слика је много лошија

(најмање величине $\sim 1 \mu\text{m}$). Интензитет догађања повратних расејања јако зависи од атомске масе атома унутар узорка, нпр. електрон ће се еластично расејати са већом вероватноћом на тежим атомима. Због тога BSE слике приказују контраст материјала узорка.



Сл. 3. Интеракција електрон-узорак. (а) Нееластично расејање спреда не мења значајно путању електрона (плава), наспрот појави еластичног рефлектовања таласа (црвена), након ког правац (црвена) рефлектованог електрона (BSE) може бити измењен до 180° . (б) Број секундарних електрона способних да избегну површину узорка зависи од облика површине, нпр. више секундарних електрона може се одбити од ивица него од равних области. (ц) Попречни пресек Si узорка погођен електронским снопом ширине 3 nm. Путање унапред су приказане плавом бојом, а путање одбијеног таласа црвеном бојом. Путање су симулиране помоћу програма CASINO [5]. (д) Одбијени електрони су одговорни за појаву нежељеног резиста у близини озрачене области.

Слика 3(ц) показује начин и дубину продирања 3nm електронског снопа унутар Si узорка. Електрони доживљавају интензивна директна расејања која проширују сноп при продирању у узорак. Електрони ће евентуално бити заустављени губитком енергије формирајући продорну запремину облика сијалице. Дубина продирања јако зависи од енергије електрона (биће већа при већим енергијама електрона). Премда су секундарни електрони (SE) генерисани по запремини узорка, једино они који су створени близу површине могу изаћи из узорка и могу бити прикупљени помоћу детектора секундарних електрона (SED). Насупрот томе, рефлектовани електрони (BSE) из области у пречнику скоро $10 \mu\text{m}$ су у могућности да изађу из узорка.

Иста међудејства се одвијају у случају када је супстрат прекривен резистом (слика 3(д)). Мада је енергија секундарних електрона доста нижа од енергије примарних електрона она је још увек довољна да покида

молекуларне везе у PMMA. Стога су и примарни и секундарни електрони одговорни за процес излагања резиста. Пошто један примарни електрон може створити неколико секундарних електрона највећи део резиста у ствари настаје од секундарних електрона. Остатак резиста који се појавио је последица BSE-а. Они такође стварају секундарне електроне и излажу зрачењу области које су у близини намерно озрачених области (ефекат близине). Ово зрачење је нежељено и представља главни проблем у EBL-у.

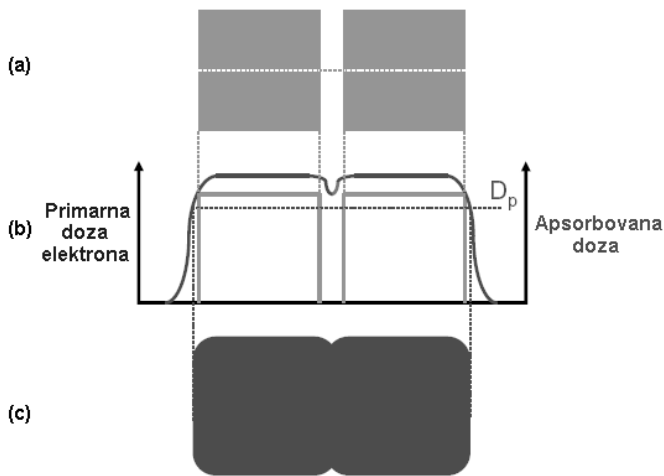
Дозирање електрона је критичан параметар у EBL-у који одређује број креираних молекуларних веза у озраченом делу позитивног (негативног) дела.

За сваку комбинацију резист/супстрат неопходно је одредити оптималну дозу која је довољно велика да у потпуности озрачи резист али, истовремено, да буде довољно мала да се оствари жељена карактеристика. Ако се користи доза већа од потребне, генерисаће се више BSE-ова тј. озрачене структуре ће бити веће од пројектованих због ефекта близине. Поред тога, веће дозе захтевају дуже време писања тј. то успорава процес озрачивања. Основна дефиниција електронског дозирања је пуњење површине концентрацијом коју има електронски сноп. Укупна доза апсорбована од стране резиста је различита од примарне дозе. Примарни електрони стварају секундарне електроне који су одговорни за већину излагања резиста. Износ при ком се генеришу секундарни електрони и износ покиданих (или створених) молекуларних веза у резисту зависи од типа резиста. Као последица, два различита резиста ће захтевати две различите дозе за чишћење. Доза чишћења такође зависи од материјала супстрата. Супстрати који садрже теже атоме (нпр. GaAs) стварају више BSE-а тако да је захтевана доза чишћења нижа.

4. ЕФЕКАТ БЛИЗИНЕ

Електрони расејани уназад су одговорни за нежељено излагање резиста у близини намерно изложених области [6]. Уколико је изложена област веома мала далеко од осталих изложених делова електрони расејани уназад зраче веома малу дозу која неће бити довољна за развијање околине изложене области до значајне границе. Уколико је изложена област велика укупно излагање од стране уназад ресејаних електрона који воде порекло од свих тачака излагања ће значајно увећати растојање од изложених делова на којима ће доза уназад расејаних електрона бити већа од дозе чишћења. Веће окружујуће области ће такође бити развијене стварајући путању значајно већу од оне која је оригинално пројектована.

Ефекат близине је илустрован на слици 4. Као илустрацију размотримо области у облику два квадрата које се налазе једна поред друге. Ова два квадрата су била изложена константној дози примарних електрона. Доза апсорбована окружујућим резистом је значајно већа захваљујући додатном излагању од стране уназад ресејаних електрона. Област између квадрата прима дозу већу од дозе чишћења иако уопште није била изложена примарним електронима. Након развијања један заобљени објект се појављује уместо два различита квадрата са оштрим ивицама.



Сл. 4. Ефекат близине. (а) Области у облику два квадрата су изложене константној дози примарних електрона. (б) Расподела дозе преко хоризонталне линије приказане под (а). Апсорбована доза је већа од примарне дозе захваљујући ефекту близине. (ц) Иста путања након развијања. Квадрати су не само већи, већ и повезани међусобно.

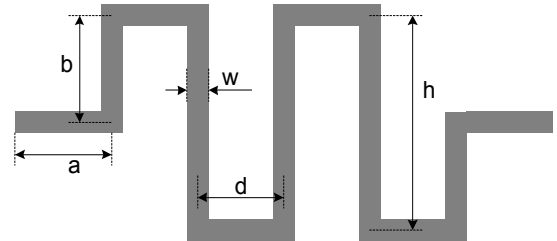
Ефекат близине је обично компензован преко модулације дозе. Оригинални облик (жељена геометрија) је подељена у мале полигоне помоћу софтвера за поправљање ефекта близине (као што је *Raith GmbH* [3] или *PROXECO* од *Aiss* [7]). Софтвер прорачунава путање уназад расејаних електрона који долазе од свих тачака излагања. Након што су путање пронађене додатна доза која долази од уназад расејаних електрона је прорачуната. Доза примарних електрона за сваки полигон је тада поправљена методом деконволуције која је таква да сви полигони апсорбују исту дозу. Као резултат ових прорачуна сваки полигон ће бити додељен различитој примарној дози али ће сви полигони апсорбовати исту дозу током излагања.

5. ФАБРИКАЦИОНА ТЕХНИКА И РЕЗУЛТАТИ

Индуктори играју веома битну улогу међу пасивним компонентама које се користе у бежичним комуникационим системима [8]. Индуктори утичу на квалитет основних електронских кола, као што су филтри, појачавачи ниског шума и напонски контролисани осцилатори. Величина и перформансе индуктора имају велики утицај на целокупну величину и перформансе бежичних преносних електронских потрошачких уређаја. Последњих година, развој индуктора није ишао у корак са минијатуризацијом и побољшањем перформанси активних компоненти, као што су транзистори на пример. Четири различита индуктора облика меандра у микро размерама са максималним Q -фактором и жељеном индуктивношћу (између 1 и 2 nH) на радној фреквенцији $f = 2.5\text{GHz}$ су дизајнирани користећи *in-house* развијени програмски пакет *INDOPT* [9] (*Inductor Optimization*). Овај софтвер нам омогућава брзу оптимизацију геометрије планарних индуктора фабрикованих на силицијумском супстрату са максималним Q -фактором за жељену индуктивност и радну фреквенцију. Након тога су ове микро димензије

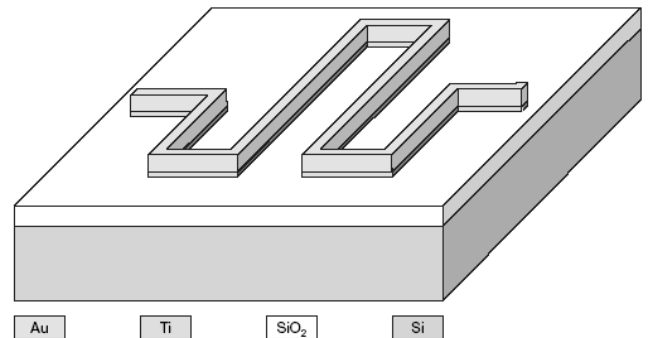
скалиране до нано димензија и ти наноиндуктори су фабриковани поступком EBL.

Layout типичног индуктора облика меандра је приказан на слици 5. Меандер индуктори се често користе зато што имају једноставну геометрију (сегменти под правим углом) и јер је само један метални слој потребан за њихову реализацију [10].



Сл. 5. *Layout* индуктора облика меандра са карактеристичним димензијама. Број вертикалних сегмената дужине h је означен са n . У овом случају $n=3$.

Индуктори су произведени на $500\mu\text{m}$ танком, p -типу Si супстрата (специфичне отпорности у опсегу између 1 и $10\ \Omega\text{cm}$) са термалним растом од $1\mu\text{m}$ танким изолаторским слојем SiO_2 на врху слоја, као што је приказано на слици 6. Узорак је пресвучен са два слоја PMMA (доњи слој: 200K, 3.5%, 150 nm; горњи слој 950K, 1.5%, 50 nm). Узорци су изложени на 30 keV и развијени у стандардном развијачу (MIBK: исопропанол 1:3) за 90 секунди. Напаривање електрона у високом вакууму ($\sim 3 \cdot 10^{-6}$ mbar) се користи за напаривање два метална слоја. Прво се 20 nm адхезиони слој од Ti напарава, а затим 80 nm слој од Au се напарава на врху. *Lift-off* се врши око два сата при температури од 55°C . Димензије *layout*-а фабрикованих наноиндуктора су приказане у табели 1, а попречни пресек на слици 6.

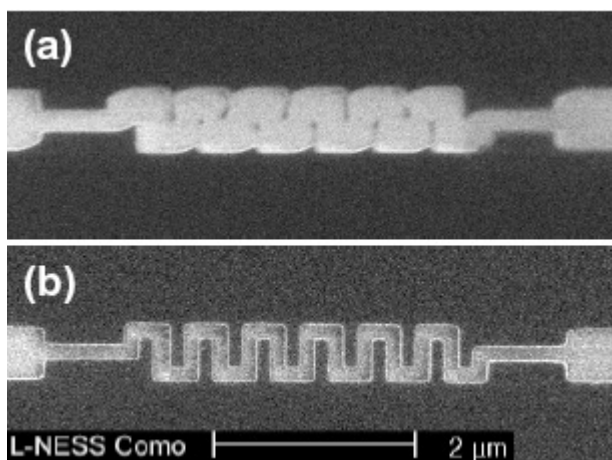


Сл. 6. Шематски приказ попречног пресека фабрикованих наноиндуктора. Слојеви су: 80nm проводни слој Au, 20nm адхезиони слој Ti, 1μm изолационог слоја SiO_2 , и 500μm полупроводног слоја Si супстрата.

Табела 1. Димензије *layout*-а меандер наноиндуктора. За све фабриковане индукторе $b = h/2$ и $a = 1\ \mu\text{m}$.

Индуктор	$w[\mu\text{m}]$	$d[\mu\text{m}]$	$h[\mu\text{m}]$	n
1	0.034	0.098	0.160	6
2	0.100	0.288	0.468	6
3	0.048	0.091	0.124	5
4	0.100	0.189	0.258	5

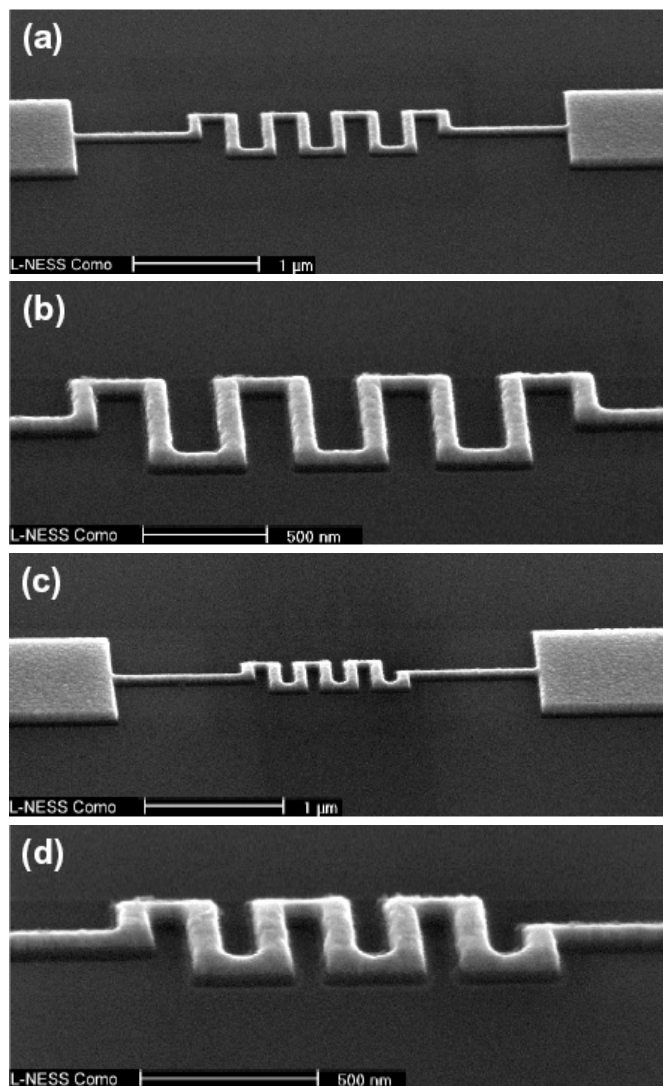
Први фабриковани узорци индуктора били су изложени константној дози примарних електрона $D=330\text{mC/cm}^2$, што је оптимална доза за мале узорке. Близина великих сегмената значајно се повећава апсорпцијом дозе у простор меандра, због изобличења шаблона после развијања (сл. 7(a)). После неколико тестова, пронађено је да се овај ефекат може компензовати смањењем дозе само у простору меандара. Меандар приказан на сл. 7(б) је био изложен са 50% дозе која је употребљена на остатак структуре (тј. био је изложен са $D=165\mu\text{C/cm}^2$). Да би се смањио утицај суседних проводних сегмената, требало би да се смањи њихова ширина, што је и урађено зато што то такође смањује паразитну отпорност и капацитивност индуктора. Дакле на сл. 7 је представљен начин како се корекцијом дозе може утицати на елиминисање (односно значајно смањење) ефекта близине.



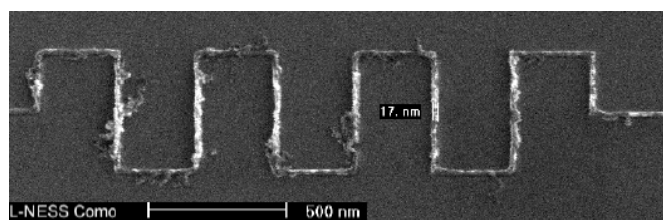
Сл. 7. Развијени наноиндуктор типа меандра изложен са две различите примарне дозе. (a) $D=330\mu\text{C/cm}^2$ (б) $D=165\mu\text{C/cm}^2$.

SEM слике фабрикованих наноиндуктора облика меандра 2 и 4 из табеле 1, су приказане на слици 8. Једина димензија наноиндуктора код које може доћи ефекат близине до изражаја је ширина проводних сегмената w . Меандри су били изложени различитим примарним дозама (између 50% и 90% од дозе која се употребљавала на остатак структуре – заједно са педовима) и пронађено је да доза од 80% даје жељену ширину. Ширина w индуктора на сл. 8 је тачно 100 nm. На зумираној слици 8(б), (д) је могуће разликовати Au (горњи светли) и Ti (доњи таман) слој.

Неколико тестова је такође извршено да би се фабриковали наноиндуктори облика меандра чија је резолуција у границама EBL (сл. 9). На крају индуктори су изложени моду једног пиксела линије, тј. линија меандра је широка само један пиксел. Сви параметри излагања су исти као и претходном случају осим што је употребљена доза $D_{\text{SPL}}=1000\text{pC/cm}$ у простор меандара. Иста доза је претходно употребљена за пројектовање ултра уске линије приликом теста лимита резолуције. Ширина проводне линије таквих наноиндуктора је само $w = 17 \text{ nm}$, тј. два пута мања од ширине индуктора 1 из табеле 1. Индуктор приказан на сл. 9 је окружен додатним материјалом зато што се није обратила додатна пажња приликом развијања и *lift-off*-а. Резултат нам показује да ултра мали наноиндуктори могу бити фабриковани помоћу EBL-а.



Сл. 8. SEM слике фабрикованих наноиндуктора типа меандра (a) индуктор 2. Простор меандра је изложен са 80% пуне дозе (тј., са $D = 264 \text{ mC/cm}^2$). (б) Зумиран индуктор 2. (ц) Индуктор 4. Простор меандра је изложен истој дози као у претходном примеру (д) Зумиран индуктор 4.



Сл. 9. Наноиндуктор облика меандра у ширини линије од једног пиксела. Ширина линије је 17nm.

6. ЗАКЉУЧАК

Литографија електронским снопом је техника фабрикации за прављење структура у наноскали. Ова технологија је била успешна у фундаменталним истраживањима и развоју наноелектронике или микроелектро механичких система (MEMS) у последњих пар деценија. Ово је и даље једина техника фабрикации којом се могу добити критичне димензије испод 10nm

какве се захтевају у *Semiconductor Industry Association* (SIA). Иако је велика разлика између критичних димензија фабрикованих индуктора оптичком литографијом и литографијом електронским снопом, оптичка литографија ће бити присутни и у блиској будућности због веће цене EBL система. EBL је финална техника за прављење маске од оптичке литографије такође је и напреднија.

У овом раду су представљени технолошки кораци који се користе за фабрикацију наноиндуктора поступком литографије електронским снопом. Ова техника је демонстрирана фабрикацијом меандер индуктора у наноскали. Једноставан метод за корекцију електронском дозом је предложен да би се елиминисао проблем који се односи на ефекат близине при фабрикацији наноиндуктора. Показано је да наноиндуктори са критичним димензијама реда величина 17 nm могу успешно бити фабриковани литографијом електронским снопом.

Минијатуризација је резултат развоја нових радио фреквентних (РФ) интегрисаних кола. Величина таквих кола је углавном ограничена величином пасивних кола, углавном интегрисаним индукторима. Наноиндуктори типа меандра, презентирани у овом раду, се могу употребљавати у РФ интегрисаним колима наноскале. Наноиндуктори потенцијално могу да се користе за рад на много већим фреквенцијама у односу на микроиндукторе због њиховог фактора добротности који има максимум на вишим фреквенцијама (утврђено симулацијама у 3D електромагнетском симулатору *Microwave Office*-у). Зато, се мора пронаћи компромис између величине индуктора и вредности његових електричних параметара.

7. ЛИТЕРАТУРА

- [1] T. J. Thornton, "Mesoscopic devices," *Rep. Prog. Phys.*, vol. 58, pp. 311-364, 1995.
- [2] M. G. Rosenfield, M. G. R. Thomson, P. J. Coane, K. T. Kwietniak, J. Keller, D. P. Klaus, R. P. Volant, C. R. Blair, K. S. Tremaine, T. H. Newman, and F. J. Hohn, "Electron-beam lithography for advanced device prototyping: Process tool metrology," *J. Vac. Sci. Technol. B*, vol. 11, no. 6, pp. 2615-2620, 1993.
- [3] [Online]. Available: <http://www.raith.com>
- [4] P. Rai-Choudhury, Ed., *Handbook of Microlithography, Micromachining and Microfabrication*. SPIE - The Int. Society for Optical Engineering and The Institution of Electrical Engineers, 1997, vol. 1: Microlithography. [Online]. Available: <http://www.cnf.cornell.edu/cnf/spietoc.html>
- [5] [Online]. Available: <http://www.gel.usherbrooke.ca/casino>
- [6] T. H. P. Chang, "Proximity effect in electron beam lithography," *J. Vac. Sci. Technol.*, vol. 12, pp. 1271-1275, 1975.
- [7] [Online]. Available: <http://www.aiss.com>
- [8] G. J. Carchon and W. D. Raedt, "Integrated inductors," in *Integrated Passive Component Technology*, R. K. Ulrich and L. W. Schaper, Eds. Wiley-IEEE Press, 2003, ch. 10.
- [9] G. Stojanović and Lj. Živanov, "Comparison of optimal design of different spiral inductors," in *Proc. 24th Int. Conf. on Microelectronics (MIEL 2004)*, vol. 17-19, Niš, Serbia, 2004.
- [10] G. W. Dahlmann and E. M. Yeatman, "Microwave characteristics of meander inductors fabricated by 3D self-assembly," in *Proc. IEEE Int. Symp. on High Performance Electron Devices for Microwave and Optoelectronics Applications*, 2000, pp. 128-133.

Abstract - Miniaturization is the most important goal in modern electronics and in contemporary technological production of electronics components. Because of that is very important to investigate and test fabrication possibilities for realization of passive components especially inductors with nano dimensions. Electron beam lithography process is a key of technological realization of nano-components. In this paper, all technological steps used to fabricate nanoelectronic devices by electron beam lithography are presented. This technique is demonstrated by fabrication of nanoscaled meander inductors. For the first time, meander nanoinductors with the width of conductive segment around ten nanometers are successfully fabricated by electron beam lithography and shown in the paper.

FABRICATION OF NANO-INDUCTORS USING ELECTRON BEAM LITHOGRAPHY PROCESS

Г. Стојановић, М. Радовановић, Т. Љикар, Р. Шорђан

ANALIZA KARAKTERISTIKA TERMIČKIH PREKIDAČA 3D NUMERIČKOM SIMULACIJOM

Aneta Prijčić, Biljana Pešić, Zoran Prijčić, Dragan Pantić, Stojan Ristić, *Elektronski fakultet u Nišu.*

Sadržaj - U ovom radu su dati rezultati 3D numeričke simulacije električnih i termičkih karakteristika termičkih prekidača. Analizirani su prekidači definisane konstrukcije u stacionarnom režimu rada pri različitim opterećenjima i temperaturama radne sredine. Specificirane su vrednosti osnovnih parametara termoprekidača koje određuju njihove eksploatacione uslove. U cilju optimizacije sa aspekta utroška materijala i pouzdanosti razmatran je uticaj geometrije i dimenzija konstrukcionih elemenata termoprekidača na njihove termičke karakteristike.

1. UVOD

Za pouzdan rad električnih uređaja poput elektro-motora i raznovrsnih aparata bele tehnike, kao i mnogih elektronskih uređaja često je neophodna zaštita od pregrevanja ili samozapaljivanja. U tu svrhu se kao ekonomski najisplativiji koriste termički prekidači (osigurači) koji detektuju toplotu koja se oslobađa u uređajima usled protoka struja vrednosti viših od nazivnih ili zbog nekih drugih uzroka, i nepovratno prekidaju strujna kola.

Izgled termoprekidača određen je mestom njihove primene i vrednostima struje koju prekidaju. Stoga je osnovna podela termičkih prekidača prema konstrukciji, nazivnoj radnoj temperaturi i nazivnoj struji i naponu [1]-[3]. Na osnovu konstrukcije termički prekidači se razlikuju po načinu prekidanja (sa samoskupljajućim materijalom ili sa oprugom), po obliku i dimenzijama izvoda (radijalni ili aksijalni) kao i tipu kućišta (keramičko ili plastično). Bez obzira na konstrukciju, funkcionisanje termičkih prekidača se zasniva na osobini niskotopivih legura koje spajaju provodne delove prekidača da se tope na specificiranoj temperaturi (*temperatura prekidanja*) i time raskidaju vezu između ovih delova. Ponovno uspostavljanje veze unutar prekidača nije moguće tako da su ovo komponente neresetujućeg tipa. *Nazivna radna temperatura* je ona na kojoj termički prekidač prelazi u neprovodno stanje pri čemu je jedino opterećenje struja detektovanja provodnosti. Standardi obično propisuju toleranciju ove vrednosti sa $+0/-10^{\circ}\text{C}$ i ona je za konstantnu vrednost, koja zavisi od realizacije kućišta termoprekidača, niža od temperature prekidanja. *Temperatura držanja* je maksimalna temperatura okoline na kojoj termoprekidač može biti držan dok provodi nazivnu vrednost struje tokom 168 sati, a da pri tom ne dođe do prekida strujnog kola. Analogno tome, *nazivna struja* je maksimalna struja koju prekidač može da provodi određeno vreme na temperaturi držanja a da radna temperatura ne promeni vrednost.

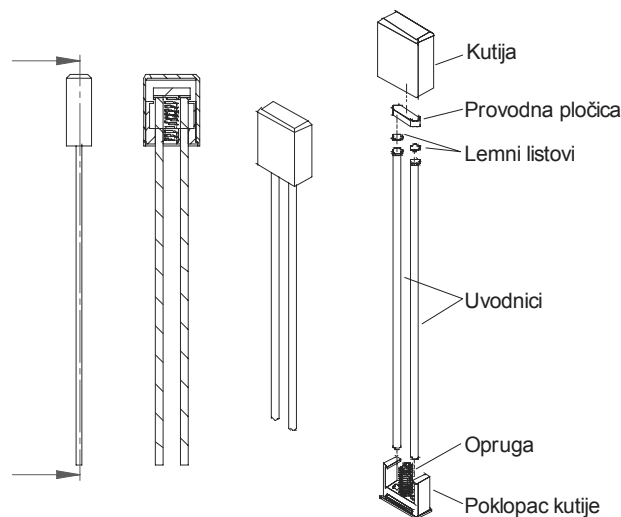
Uslovi eksploatacije termičkih prekidača su prvenstveno određeni nazivnim vrednostima struja i napona kao i temperaturom i vlažnošću sredine u kojoj rade. Pri tome osnovne parametre termoprekidača definisane konstrukcije predstavljaju temperatura prekidanja, nazivna radna temperatura i temperatura držanja, kao i njihove tolerancije. Navedene temperature se razmatraju u postupcima

projektovanja i optimizacije, a dalje i pri definisanju kvaliteta i pouzdanosti termoprekidača. Simulacija termoprekidača u električnom i termičkom domenu u mnogome olakšava i ubrzava ove postupke.

U ovom radu su prikazani rezultati 3D numeričke simulacije električnih i termičkih karakteristika termičkih prekidača sa oprugom. Razmatrane su raspodele temperatura i gustina električne struje unutar provodnog mosta, pri čemu je samo kućište smatrano neprovodnim za toplotu generisanu unutar termoprekidača. Određene su vrednosti radnih temperatura termoprekidača za set vrednosti nazivnih struja i temperatura okoline, a za provodne elemente različite geometrije, dimenzija i izrade. Na osnovu dobijenih podataka određene su karakteristične temperature termoprekidača i dat predlog optimizacije konstrukcije provodnog mosta sa aspekta utroška materijala uz zadržavanje tolerancija karakterističnih temperatura i parametara pouzdanosti definisanih određenim standardima.

2. KONSTRUKCIJA I DIMENZIJE TERMIČKIH PREKIDAČA

Razmatrani termički prekidači su radijalnog tipa, konstrukciono izvedeni sa oprugom (S tipa) i zatvoreni u plastično kućište. Osnovni sastavni elementi ovog prekidača su prikazani na Sl 1.



Sl. 1. Osnovna konstrukcija termoprekidača

Aktivni deo komponente predstavljaju lemovi od niskotopive legure koja spaja kontaktne glave uvodnika sa provodnom pločicom unutar kutije. Opruga smeštena unutar poklopca kutije naleže na pločicu, i u sabijenom je stanju. Pri normalnim radnim temperaturama postoji provodni put između uvodnika prekidača. Kada se dostigne temperatura prekidanja na lemovima, legura se topi i opruga potiskuje pločicu u prostor iznad kontaktnih glava uvodnika. Ovaj prostor je ispunjen izolacionim fluidom (ovde je vazduh) tako

da se trajno prekida strujno kolo. Vrednosti karakterističnih dimenzija elemenata provodnog mosta (uvodnici, provodna pločica i lemnii listovi) kao i materijali od kojih su izrađeni su navedeni u Tabeli 1. Kutija termoprekidača se izrađuje od samogasive plastike, dok je opruga standardno čelična.

Tabela 1. Karakteristične dimenzije i materijali elemenata provodnog mosta

Element	Materijal	Karakteristična dimenzija	Vrednost (mm)
Uvodnik	Bakar	Dužina izvoda	57
		Prečnik izvoda	1,2
		Prečnik kontaktne glave	1,6
		Debljina kontaktne glave	0,25
Provodna pločica	Bakar	Dužina	5,6
		Širina	1,6
		Debljina	0,6; 0,9; 1,2
Lemni listovi	Niskotopiva legura	Prečnik	1,2; 1,6
		Debljina	0,15

Vrednost nazivnog napona za razmatrane prekidače je 250V, pri čemu su analizirane karakteristike prekidača za vrednosti struja do 15 A. U uslovima eksploatacije termoprekidač ovakve konstrukcije je namenjen radu pri nazivnoj struji od 12 A. Mehanička veza sa odgovarajućim uređajem se ostvaruje na slobodnim krajevima uvodnika postupkom klasičnog lemljenja. Kao materijal za lemne listove su razmatrane dve niskotopive legure. Jedna legura je 42%Sn-58%Bi čija je temperatura topljenja 138°C (411K). Ovo je eutektička legura koja predstavlja ekološki podobnu zamenu za lemne materijale na bazi olova i primenjuje se kod termoprekidača za zaštitu snažnih elektromotora [4]. Druga je trojna eutektička legura sastava 52.5%Bi-15,5%Sn-32%Pb sa temperaturom topljenja od 95°C (368K) [5] namenjena termoprekidačima za zaštitu uređaja za zagrevanje vode. Mikrostruktura lemnih listova izrađenih od ovih legura je takva da se na površini nalazi u većem procentu kalaj koji obezbeđuje efikasniji postupak lemljenja u procesu izrade termoprekidača [6]. Osnovni fizički, termički i električni parametri ovih legura, kao i bakra od kog su izrađeni ostali delovi provodnog mosta su dati u Tabeli 2.

3. POSTUPAK SIMULACIJE

Za 3D simulaciju električnih i termičkih karakteristika termičkih prekidača korišćen je računarski program koji složene fizičke fenomene tretira numerički - ANSYS. Program rešava kompletan set Maxwell-ovih jednačina simultano sa jednačinama provođenja i odvođenja toplote i jednačinama elastičnosti materijala. Kroz odgovarajući korisnički interfejs zadaju se oblik i dimenzije prekidača, unose fizički, električni i termički parametri materijala i uslovi opterećenja prekidača. Pri tome se uslovima opterećenja definišu granični uslovi simetrije, stepeni slobode kretanja prekidača, vrednosti struje kroz uvodnike, kao i način odvođenja toplote i površine sa kojih se ona odvodi.

U radu je izvršena simulacija provodnog mosta termoprekidača za slučaj ustaljenog režima rada. Kutija termoprekidača je posmatrana kao termo-izolacioni element

Tabela 2. Fizički, termički i električni parametri razmatranih materijala [5]-[7]

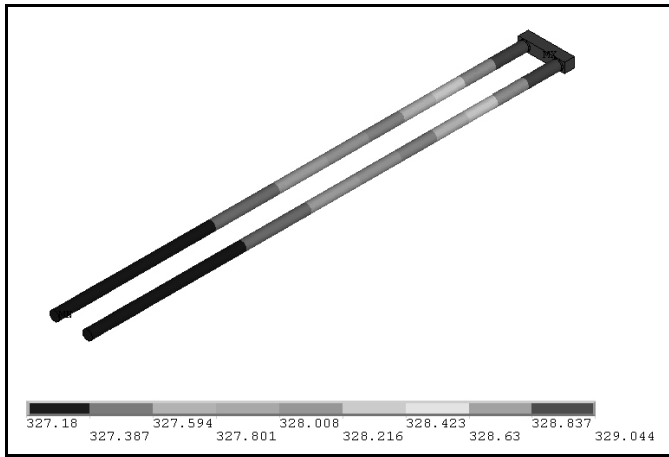
Materijal	Cu	Legura 42%Sn-58%Bi	Legura 52.5%Bi-15.5%Sn-32%Pb
Tačka topljenja (K)/(°C)	1356/1083	411/138	368/95
Specifična električna otpornost (Ωm)	$1.69 \cdot 10^{-8}$	$3.87 \cdot 10^{-7}$	$7.48 \cdot 10^{-7}$
Temp. koef. spec. električne otpornosti (K^{-1})	$4.29 \cdot 10^{-3}$	-	-
Koeficijent linearnog termičkog širenja (K^{-1})	$16.5 \cdot 10^{-6}$	$15 \cdot 10^{-6}$	$24 \cdot 10^{-6}$
Termička provodnost (W/mK)	401	18.4	15

koji onemogućava oslobađanje toplote iz sredine unutar nje. Razmatrana su dva karakteristična oblika kontaktne površine uvodnika i provodne pločice: ravna – bez kontaktne glave i zakovičasta – sa cilindričnom kontaktnom glavom. Za debljinu provodne pločice su izabrane tri vrednosti navedene u Tabeli 1. Stepni slobode kretanja prekidača su definisani fiksiranim (zalemljenim) površinama na krajevima uvodnika. Smatrano je da se fiksirana površina jednog uvodnika nalazi na nultom potencijalu, a da kroz površinu drugog uvodnika protiče struja čija se vrednost kreće do 15 A. Kao način odvođenja toplote sa slobodnih površina prekidača (delovi uvodnika van kutije) usvojena je konvekcija. Izabrana vrednost koeficijenta konvekcije je $28.4 \text{ W/m}^2\text{K}$ (što odgovara sistemu metal-vazduh), dok su vrednosti temperature okoline zadavane u širem opsegu. Smatrano je da nema odvođenja toplote sa ostalih površina termoprekidača.

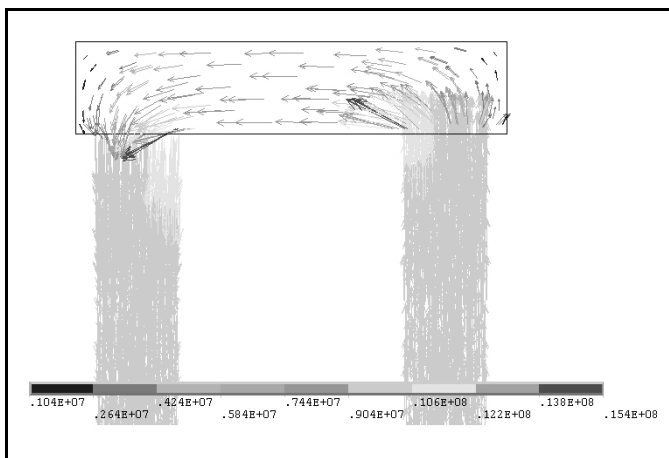
4. REZULTATI I DISKUSIJA

Temperatura u lemnim listovima ima veliki značaj pri projektovanju termičkih prekidača s obzirom da za pravilan rad njena vrednost pri zadatim eksploatacionim uslovima ne sme da prelazi temperaturu prekidanja odnosno temperaturu topljenja legure. Raspodela temperature u termičkom prekidaču sa ravnom strukturom i lemnom legurom 42%Sn-58%Bi, pri nazivnoj struji od 12 A i temperaturi okoline od 300K je data na Sl. 2, dok je raspodela gustine struje pri istim uslovima prikazana na Sl. 3.

Sa ovih slika se uočava da je maksimalna vrednost temperature i gustine struje, a time i generisane *Joul*-ove toplote, na spoju provodne pločice i lemnih listova. Ovi elementi se nalaze unutar kutije termoprekidača. Međutim, usled visoke termičke provodnosti bakra i primenjene legure, generisana toplota u elementima termoprekidača se raspodeljuje i oslobađa sa slobodnih površina, tako da raspon temperatura nije širok – oko 2K.



Sl. 2. Raspodela temperature u provodnom mostu pri nazivnoj struji od 12 A i temperaturi okoline od 300K za lemnu leguru 42%Sn-58%Bi

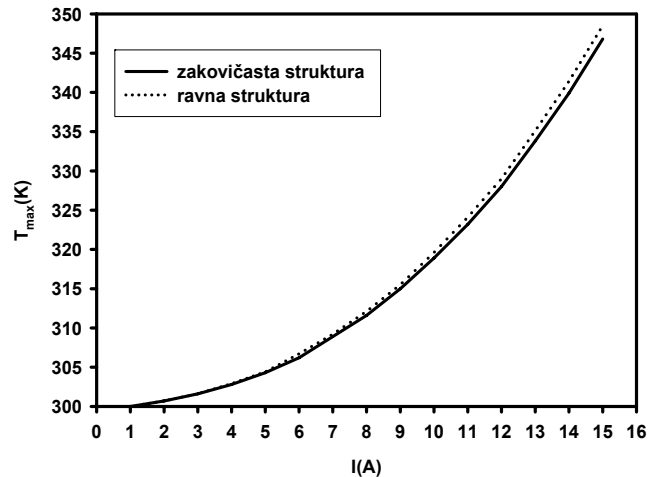


Sl. 3. Raspodela gustine struje u provodnom mostu pri nazivnoj struji od 12 A i temperaturi okoline od 300K za lemnu leguru 42%Sn-58%Bi

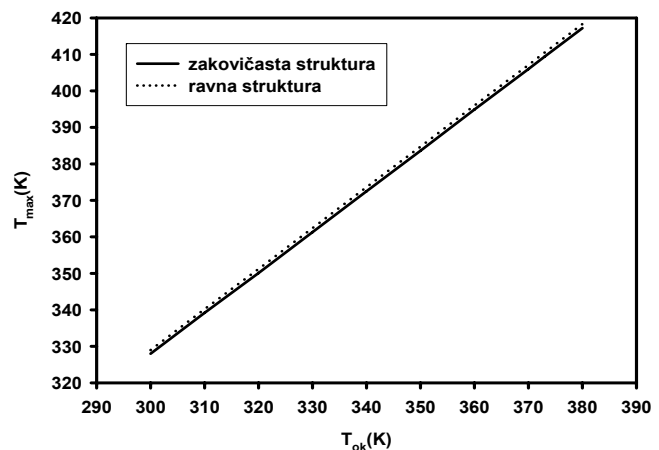
Vrednost maksimalne temperature unutar provodnog mosta je istovremeno funkcija vrednosti struje koja protiče kroz njega i temperature okoline. Za okolinu na sobnoj temperaturi (300K) zavisnost ove temperature od vrednosti struje kroz termoprekidač je prikazana na Sl. 4. Takođe, zavisnost od temperature okoline a za vrednost nazivne struje od 12 A je prikazana na Sl. 5.

Sa Sl. 4 se uočava da je porast maksimalne temperature provodnog mosta izraženiji pri višim vrednostima struja što je i očekivano, imajući u vidu efekat zagrevanja usled porasta vrednosti specifične električne otpornosti materijala. Pri radnim uslovima vezanim za sobnu temperaturu maksimalna temperatura ne prelazi vrednost temperature prekidanja čak i za vrednosti struje 20% iznad nazivnih 12 A. Sa druge strane, sa Sl. 5 je očigledna skoro linearna zavisnost između maksimalne temperature provodnog mosta i temperature okoline pri nazivnoj vrednosti struje. Ovakva zavisnost je posledica linearne veze između disipirane toplote sa slobodnih površina uvodnika i temperaturne razlike između uvodnika i okoline. Na osnovu zavisnosti sa Sl. 5 određuje se kao parametar prekidača, temperatura držanja. U razmatranom slučaju za vrednost nazivne struje od 12 A ta temperatura odgovara maksimalnoj temperaturi od 411 K i iznosi 373K (100°C).

U cilju optimizacije termoprekidača sa aspekta utroška materijala simulirane su strukture sa izmenjenim debljinama



Sl. 4. Zavisnost maksimalne temperature provodnog mosta od vrednosti struje pri temperaturi okoline od 300K za lemnu leguru 42%Sn-58%Bi



Sl. 5. Zavisnost maksimalne temperature provodnog mosta od temperature okoline pri struji od 12A za lemnu leguru 42%Sn-58%Bi

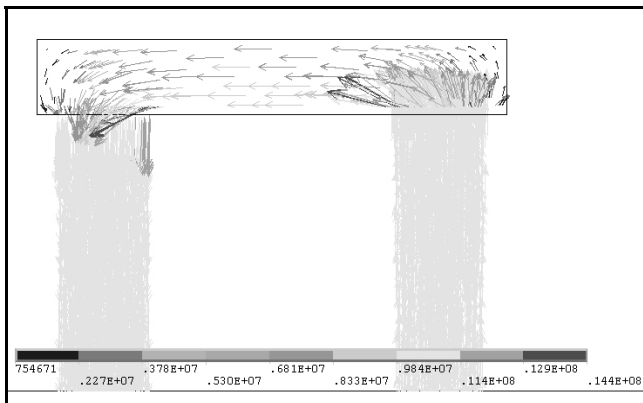
provodne pločice. Prvobitno usvojena vrednost debljine od 1,2 mm je smanjena na 0,9 mm, a zatim na 0,6 mm i pri tom su posmatrane raspodele gustine struje i vrednost maksimalne temperature unutar provodnog mosta. Ove raspodele pri nazivnoj struji i temperaturi okoline od 300K za lemnu leguru 42%Sn-58%Bi su prikazane na Sl. 6 dok su odgovarajuće maksimalne vrednosti navedene u Tabeli 3.

Tabela 3. Maksimalne vrednosti temperature i gustine struje u provodnom mostu pri nazivnoj struji i temperaturi okoline od 300K za lemnu leguru 42%Sn-58%Bi

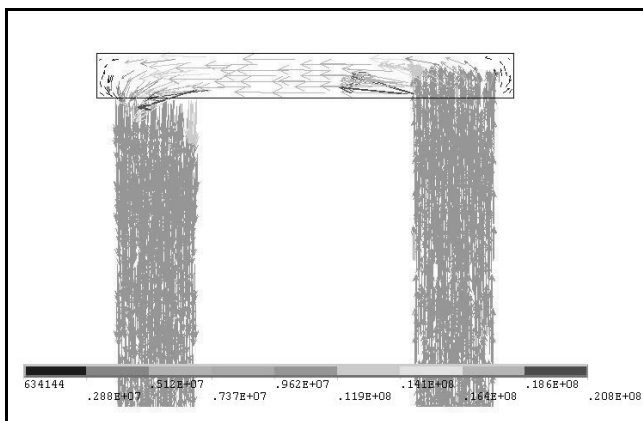
Debljina pločice (mm)	Maksimalna temperatura (K)	Maksimalna gustina struje (A/m ²)
1,2	329	1,54·10 ⁷
0,9	329	1,44·10 ⁷
0,6	329,9	2,08·10 ⁷

Poređenjem Sl. 2 i Sl. 6, kao i na osnovu vrednosti iz Tabele 3, dolazi se do zaključka da smanjenje debljine provodne pločice na 0,9 mm ne utiče značajno na raspodelu struje kao i na vrednost maksimalne temperature. Sa druge strane sa debljinom pločice od 0,6 mm ove promene su i

kvalitativno i kvantitativno uočljive ($\Delta T=0,9K$ i $\delta J>30\%$). Ovi podaci ukazuju na mogućnost optimizacije projektovanog prekidača smanjenjem debljine provodne pločice na 0,9 mm.



a)

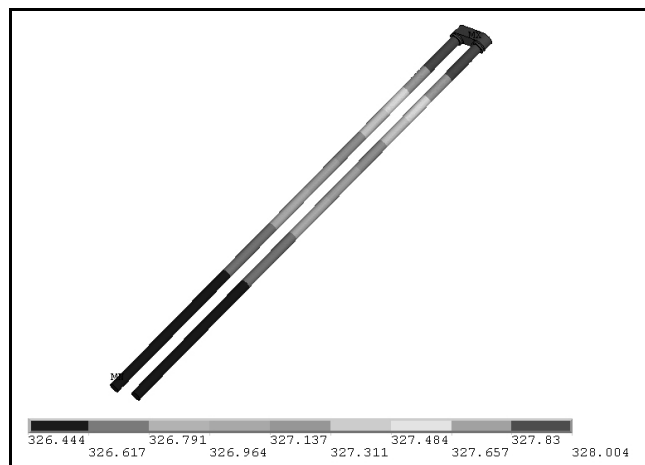


b)

Sl. 6. Raspodela gustine struje u provodnom mostu pri struji od 12A, temperaturi okoline od 300K i debljini provodne pločice od a) 0,9 mm i b) 0,6 mm.

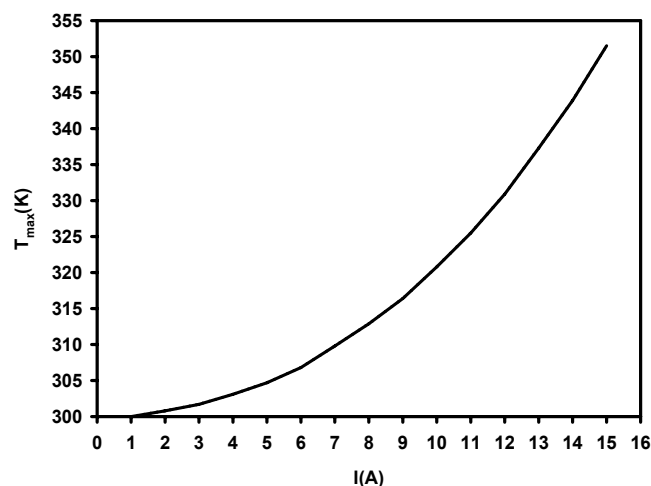
Ispitivanje mogućnosti optimizacije geometrije provodnog mosta sa ciljem postizanja nižih maksimalnih temperatura provodnog mosta je urađeno simulacijom modifikovane kontaktne glave uvodnika i provodne pločice. Posmatrana zakovičasta struktura ima na krajevima uvodnika cilindrične kontaktne glave dimenzija navedenih u Tabeli 1 i zaobljene bočne strane provodne pločice. Sami lemnii listovi su prilagođeni prečniku kontaktne glave. Raspodela temperature u ovakvoj strukturi pri nazivnoj struji i temperaturi okoline od 300K za lemnii leguru 42%Sn-58%Bi je prikazana na Sl. 7.

Poređenjem Sl. 2 i Sl. 7 uočava se istovetna kvalitativna raspodela temperature uz smanjenu maksimalnu vrednost za 1K kod zakovičastog dizajna. Ovakav uticaj izmenjene geometrije je opšti, što se zaključuje na osnovu Sl. 4 i Sl. 5. Naime, pri sobnoj temperaturi, za sve vrednosti primenjene struje bliske nazivnoj postoji smanjenje maksimalne temperature provodnog mosta za oko 1K kod zakovičastog dizajna (Sl. 4). Takođe, pri nazivnoj vrednosti struje, za širi opseg temperature okoline maksimalna temperatura je za 1,1K niža (Sl. 5). Optimizacija dizajna na ovaj način unosi minimalna temperaturna poboljšanja usled toga što su termički procesi prvenstveno određeni površinama sa kojih se disipira toplota, a one su ovom modifikacijom neizmenjene.



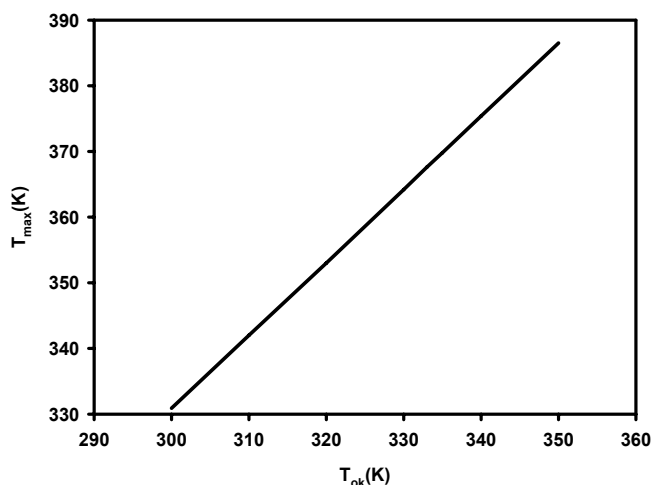
Sl. 7. Raspodela temperature u provodnom mostu sa zakovičastom strukturom pri struji od 12 A i temperaturi okoline od 300K za lemnii leguru 42%Sn-58%Bi

Kao što je napred navedeno, parametri termoprekidača su određeni karakteristikama legure koja je iskorišćena za lemnii listove. Rezultati simulacije provodnog mosta sa ravnom strukturom i optimizovanom debljinom provodne pločice od 0,9 mm, kada se za lemnii listove koristi leguru 52,5%Bi-15,5%Sn-32%Pb (temperatura topljenja 368K) su prikazani na Sl. 8 i Sl. 9.



Sl. 8. Zavisnost maksimalne temperature provodnog mosta od vrednosti struje pri temperaturi okoline od 300K za lemnii leguru 52,5%Bi-15,5%Sn-32%Pb

Sa Sl. 8 je uočljiva istovetna zavisnost maksimalne temperature provodnog mosta od vrednosti struje kao i za leguru 42%Sn-58%Bi (Sl. 4). Međutim, usled više vrednosti specifične električne otpornosti i niže termičke provodnosti trojne legure vrednosti maksimalne temperature su kod nje za oko 3K više. Na osnovu zavisnosti sa Sl. 9 koja je takođe skoro linearna određujemo temperaturu držanja ovakvog termoprekidača koja iznosi 333K (60°C). Naime, pri ovoj vrednosti temperature okoline za nazivnu struju od 12 A maksimalna temperatura provodnog mosta je 368K (95°C) što odgovara temperaturi prekidanja.



Sl. 9. Zavisnost maksimalne temperature provodnog mosta od temperature okoline pri struji od 12 A za lemlu leguru 52,5%Bi-15,5%Sn-32%Pb

5. ZAKLJUČAK

Analizom rezultata 3D numeričke simulacije električnih i termičkih karakteristika termoprekidača dve različite realizacije, a istovetnog konstrukcionog izgleda određene su njihove temperature držanja kao jedan od osnovnih parametara pri eksploataciji uz zadatu nazivnu struju. Kao rezultat optimizacije u cilju smanjenja utroška materijala predložena je izmena dimenzija provodnog mosta smanjenjem debljine provodne pločice. Sa druge strane, utvrđeno je da izmena geometrije delova provodnog mosta unosi neznatna poboljšanja u termičke karakteristike termoprekidača imajući u vidu standardima specificirane tolerancije odnosno parametre pouzdanosti. S obzirom da zakovičasta struktura zahteva dodatne operacije pri realizaciji provodnog mosta, njeno usvajanje kao osnovne konstrukcije nije opravdano.

6. LITERATURA

- [1] „Thermal cutoffs“, World Thermo Corp., Taiwan, 1995.
- [2] <http://www.us-electronics.com/files/Thermalcutofffuses.pdf>
- [3] <http://www.thermtrol.com/ThermtrolPDF/Under7AmpT COs.pdf>
- [4] F. Hua, Z. Mei, and J. Glazer, „Eutectic Sn-Bi as an Alternative to Pb-Free Solders“, in *Proc. of Electronic Component and Technology Conference*, pp. 277-283, 1998.
- [5] <http://www.metallurgy.nist.gov/phase/solder/bipbsn.html>
- [6] A. Prijić, B. Pešić, Z. Prijić, „Karakterizacija niskotopivih legura za primenu u termičkim prekidačima“, 50. Konferencija ETRAN-a, Beograd, Jun 2006.
- [7] <http://www.indium.com/products/tableofalloys.xls>

Napomena - Ovaj rad je realizovan u okviru projekta br. TR-6140 koji je finansiran sredstvima Ministarstva za nauku i zaštitu životne sredine Republike Srbije

Abstract – In this paper, the results of 3D numerical simulation of electrical and thermal characteristics of thermal cutoffs are presented. The steady state operation of the cutoffs is analyzed for different loading currents and ambient temperatures. The values of the basic parameters determining exploitation conditions of cutoffs are specified. The geometry of cutoff constitutive elements is optimized from material cost and reliability points of view.

ANALYSIS OF THERMAL CUTOFFS CHARACTERISTICS BY 3D NUMERICAL SIMULATION

Aneta Prijić, Biljana Pešić, Zoran Prijić, Dragan Pantić, Stojan Ristić

ЕКСПОНЕНЦИЈАЛНИ ВОД СА НЕСАВРШЕНИМ ПРОВОДНИЦИМА

Милорад Бајић, *Електротехнички факултет у Бањој Луци*
Злата Ж. Цветковић, *Електронски факултет у Нишу*
Јеленко Влајић, *Електротехнички факултет у Бањој Луци*

Садржај – У раду је извршена анализа експоненцијалног вода. Посматра се вод чији проводници нису савршени. Узима се у обзир фреквенцна зависност површинске отпорности проводника вода. Прорачун је извршен кориштењем двију метода – аналитичке и нумеричке и упоређени су резултати прорачуна. Резултати су дати за неколико примјера експоненцијалног вода.

1. УВОД

Под нехомогеним водовима подразумјевамо оне водове чији се параметри мијењају континуално дуж осе вода. Експоненцијални вод припада категорији нехомогених водова.

Кориштење и проучавање нехомогених водова произашло је првенствено из потребе повезивања и прилагођења два хомогена вода различитих карактеристичних импеданси. У том случају се нехомогени вод понаша као трансформатор импедансе једне вриједности у импедансу друге вриједности. ([1], [2]).

Проучавањем нехомогених водова је установљено да се они могу користити и у изради резонатора, филтара, спрежника, циркулатора итд. ([3] - [6]). Користе се, такође, у многим VLSI структурама за везу између IC чипова велике густине и њихових носача ([7]).

У већини радова, који се односе на нехомогене водове, разматрани су случајеви савршених водова, код којих се занемарују Џулови губици и у проводницима и у диелектрику. Разлог томе је у чињеници да у случају несавршених водова рјешавање једначина телеграфичара постаје знатно компликованије, чак и у случају хомогених водова.

У радовима [8], [9] и [10] диференцијална једначина за напон и струју експоненцијалног вода са несавршеним проводницима рјешавана је пертурбационим поступком, аналитички и нумерички, респективно. За случај експоненцијалног вода са несавршеним диелектриком рјешење је тражено методом раздвајања [11] и нумеричким поступком [12].

У овом раду разматран је експоненцијални вод са губицима услед несавршености проводника. По први пут се у прорачуну узима у обзир да површинска отпорност проводника зависи од фреквенције. За прорачун вода се користе нумеричка метода, базирана на рјешавању интегралне једначине на начин предложен у [13] и аналитичка метода дата у [9].

2. ФОРМИРАЊЕ ЈЕДНАЧИНА

На слици 1 шематски је приказан експоненцијални вод дужине d . На почетку вода, у равни $z = 0$ прикључен

је простопериодични генератор емс E и кружне учестаности ω , док је на крају, у равни $z = d$, вод оптерећен импедансом Z_p .

Претпостављајући да се водом простире талас приближан типу TEM таласа, напон између проводника $U(z)$ и струја која тече проводницима $I(z)$ у произвољном пресеку вода z , задовољавају једначине телеграфичара

$$dU(z)/dz = -Z' I(z) \quad (1a)$$

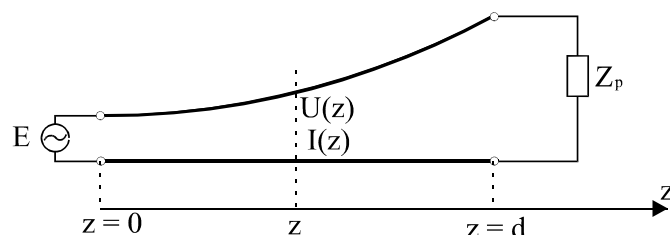
$$dI(z)/dz = -Y' U(z). \quad (1b)$$

У овим једначинама су

$$Z' = Z'(z) = R' + j\omega L' \quad (2a)$$

$$Y' = Y'(z) = G' + j\omega C' \quad (2b)$$

гдје су R' , L' , G' и C' познате вриједности подужних примарних параметара вода у пресеку z .



Сл. 1 Експоненцијални вод

Гранични услови који треба да задовоље рјешења једначина телеграфичара на почетку и крају вода дата су са

$$U(z=0) = E \text{ и } U(z=d)/I(z=d) = Z_p. \quad (3)$$

Елиминацијом струје из једначина (1a) и (1b) добија се диференцијална једначина за напон у облику

$$\frac{d^2U}{dz^2} - \frac{1}{Z'} \frac{dZ'}{dz} \frac{dU}{dz} - \chi^2 U = 0, \quad (4)$$

гдје су константа простирања χ и карактеристична импеданса Z секундарни параметри вода дата са

$$\chi = \chi(z) = (Z' Y')^{\frac{1}{2}} \text{ и } Z = Z(z) = \left(\frac{Z'}{Y'} \right)^{\frac{1}{2}}. \quad (5)$$

У овом раду је ријеч о експоненцијалном воду чији се параметри L' и C' мијењају дуж осе z по експоненцијалном закону

$$L' = L_0' \exp(2az), \quad C' = C_0' \exp(2az), \quad (6)$$

гдје су L_0' и C_0' познате вриједности ових параметара на почетку вода, док је a позната константа.

Посматраћемо случај када су губици у диелектрику занемарљиви ($G_0' = 0$), док су губици у проводницима мали и стални ($R' \neq 0$). У том случају секундарни параметри вода могу да се изразе у облику

$$Z = Z_0 \exp(2az) \sqrt{1 - jD \exp(-2az)} \quad (7a)$$

и

$$\chi^2 = -k^2 [1 - jD \exp(-2az)], \quad (7b)$$

гдје су

$$D = R' / \omega L_0',$$

$$k = \omega \sqrt{L_0' C_0'},$$

и

$$Z_0 = \sqrt{\frac{L_0'}{C_0'}}.$$

Диференцијална једначина за напон на воду (4) сада добија облик

$$(1 - jDe^{-2az}) \frac{d^2 U}{dz^2} - 2a \frac{dU}{dz} + k^2 (1 - jDe^{-2az})^2 U = 0. \quad (8)$$

3. НУМУРИЧКО РЈЕШАВАЊЕ

Користећи процедуру предложену у [13] једначина (8) се може написати у облику интегралне једначине за напон

$$U(z)(1 - jDe^{-2az}) = e^{k_1 z} \left[K_1 + \int_0^z (DT_1 e^{-L_1 s} + TD^2 e^{-M_1 s}) U(s) ds \right] + e^{k_2 z} \left[K_2 - \int_0^z (DT_2 e^{-L_2 s} + TD^2 e^{-M_2 s}) U(s) ds \right], \quad (9)$$

гдје је

$$L_1 = k_1 + 2a, \quad L_2 = k_2 + 2a, \quad M_1 = k_1 + 4a, \quad M_2 = k_2 + 4a,$$

$$T_1 = 0,5(L_1^2 + 2k^2)/p, \quad T_2 = 0,5(L_2^2 + 2k^2)/p, \quad T = k^2/(j2p),$$

$$k_1 = a + jp, \quad k_2 = a - jp, \quad p = \sqrt{k^2 - a^2}.$$

Рјешавање интегралне једначине (9) вршићемо методом подешавања у тачкама, тако што ћемо напон на воду представити помоћу тригонометријских редова

$$U(z) = e^{-jk_s z} \sum_{n=0}^{N_1} A_n z^n + e^{jk_s z} \sum_{n=0}^{N_2} B_n z^n. \quad (10)$$

Овдје су A_n и B_n непознате константе које треба одредити, а k_s је еквивалентна фазна константа, тј. вриједност фазне константе у произвољном пресеку вода.

Непознате константе A_n , B_n , K_1 и K_2 одређујемо из услова да рјешење (10) задовољава једначину (9) у тачкама

$$z_n = d(n-1)/(N-3), \quad n = 1, 2, \dots, N-2 \quad (11)$$

и да задовољава граничне услове (3).

Овдје је $N = N_1 + N_2 + 4$.

4. АНАЛИТИЧКО РЈЕШАВАЊЕ

Иако се у литератури наглашава да једначина (9) нема рјешење у затвореном облику, аутор је у [9] дошао до аналитичког рјешења, које се добија дугим и компликованим поступком рачунања.

$$U(z) = C_1(z) e^{r_1 z} + C_2(z) e^{r_2 z}, \quad (12)$$

гдје су

$$r_1 = a_1 + jb_1, \quad r_2 = a_2 + jb_2, \quad (13)$$

$$a_1 = b + De^{-az} / 2q, \quad (14a)$$

$$b_1 = be^{-az} + q, \quad (14b)$$

$$a_2 = b - De^{-az} (2b^2 + k_0^2) / 2q, \quad (14c)$$

$$b_2 = be^{-az} - q, \quad (14d)$$

$$q = \sqrt{-\frac{1}{2}(q_1 + q_2)}, \quad (15a)$$

$$q_1 = b^2 (1 - D^2 e^{-2az}) - k_0^2, \quad (15b)$$

$$q_2 = \sqrt{q_1^2 + D^2 e^{-2az} (2b^2 + k_0^2)^2}, \quad (15c)$$

$$b = \frac{a}{22(1 + D^2 e^{-2az})}. \quad (16)$$

Константе C_1 и C_2 одређују се из граничних услова. Израз за јачину струје се може наћи из једначине телеграфичара (1a) када се у њу уврсти рјешење (12).

5. НУМЕРИЧКИ РЕЗУЛТАТИ

Ради поређења резултата добијених аналитичком и нумеричком методом посматран је експоненцијални вод дужине $d = 0,5m$, који на фреквенцији $f = 300 MHz$, односно таласној дужини $\lambda = 1m$, треба да изврши трансформацију импедансе $Z_p = Z_d = 300\Omega$ на $Z_0 = 400\Omega$. У овом случају је одређен коефицијент трансформације $a = 0,5 \ln(Z_d / Z_0)$.

Након одређивања напона и струје на воду овим методама одређује се улазна импеданса на мјесту $z = 0$.

$$Z_{ul} = U_{(z=0)} / I_{(z=0)} \quad (16)$$

Модуо коефицијента рефлексије, који представља однос амплитуда рефлектованог и директног напонског таласа, на почетку вода рачуна се према

$$|R| = \left| \frac{Z_{ul} - Z_0}{Z_{ul} + Z_0} \right|, \quad (17)$$

па се на основу овога може одредити коефицијент стојећих таласа напона

$$KST = (1 + |R|) / (1 - |R|). \quad (18)$$

Подужна отпорност R' је пропорционална површинској отпорности проводника

$$R_s = \sqrt{\frac{\pi \mu f}{\sigma}}, \quad (19)$$

гдје је μ пермеабилност материјала проводника, σ његова специфична проводност, а f фреквенција таласа. За бакар је $R_s = 2,63 \cdot 10^{-7} \sqrt{f}$. На некој фреквенцији $f [Hz]$ подужна отпорност може да се рачуна као

$$R' = R'_{300} \sqrt{(f / 3 \cdot 10^8)} \quad (20)$$

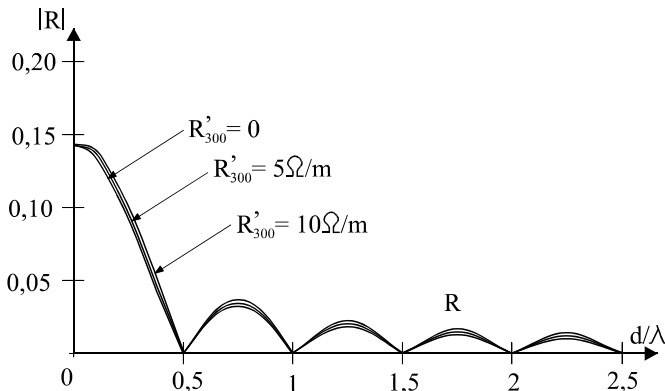
гдје је R'_{300} подужна отпорност на фреквенцији $300MHz$.

У табели 1. дате су вриједности улазне импедансе и коефицијента стојећих таласа за неколико вриједности подужне отпорности R'_{300} , рачунати нумерички (I) и аналитички (II).

Зависност модула коефицијента рефлексије од фреквенције (таласне дужине) за неколико вриједности подужне отпорности, за претходни примјер, приказана је на слици 2. У овом случају се узима у обзир фреквентна зависност подужне отпорности проводника вода R' .

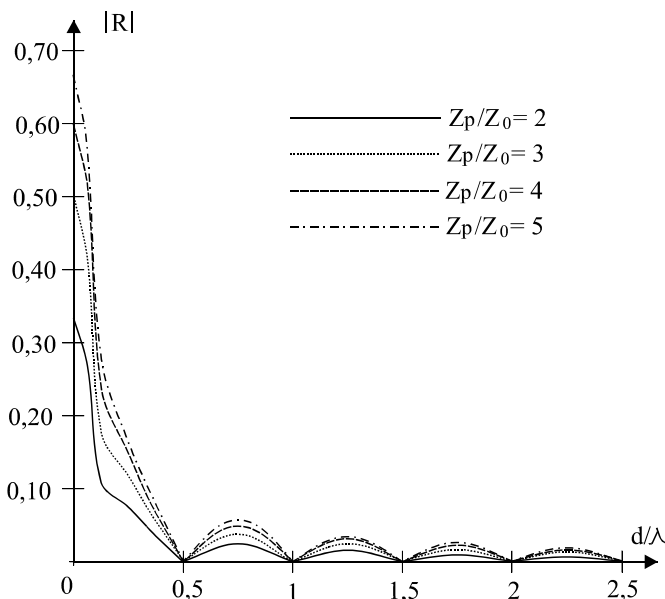
Табела 1: Зависност Z_{ul} и KST од подужне отпорности

$R'_{300} \left[\frac{\Omega}{m} \right]$	$Z_{ul} [\Omega]$		KST	
	I	II	I	II
1	400,119 + j 0,053	400,000 - j 0,080	1,000326	1,000199
3	400,116 + j 0,161	400,000 - j 0,239	1,000495	1,000597
5	400,112 + j 0,270	400,000 - j 0,398	1,000730	1,000995
10	400,102 + j 0,548	400,000 - j 0,796	1,001394	1,001991



Сл. 2. Зависност модула коефицијента рефлексије од фреквенције ($Z_0 = 400\Omega$, $Z_p = 300\Omega$, $d = 0,5m$)

У следећем примјеру разматрају се случајеви када се водом дужине $d = 0,5m$ врши трансформација импеданси $Z_{p1} = 200\Omega$, $Z_{p2} = 300\Omega$, $Z_{p3} = 400\Omega$ и $Z_{p4} = 400\Omega$ на улазну импедансу $Z_0 = 100\Omega$, тј. за случајеве када се однос трансформације креће од 2 до 5, што се у пракси најчешће среће. За подужну отпорност је узето $R'_{300} = 1\Omega/m$. Фреквентна зависност модула коефицијента рефлексије за ове случајеве приказана је на слици 3.



Сл. 3. Зависност модула коефицијента рефлексије од фреквенције за различите односе трансформације

6. ЗАКЉУЧАК

У раду је разматран експоненцијални вод са губицима услед несавршености проводника. Вођено је рачуна да подужна отпорност вода расте са порастом фреквенције.

За анализу вода кориштене су нумеричка и аналитичка метода, и из резултата приказаних у табели 1. види се њихова добра подударност. Ови резултати се добро слажу и са резултатима добијеним у [8] пертубационим поступком.

У раду је испитано како коначни термогени губици у воду утичу на широкопојасна трансформаторска својства експоненцијалног вода. Резултати су приказани на слици 2., из којих се уочава да је утицај термогених губитака на коефицијент рефлексије на вишим фреквенцијама (мањим таласним дужинама) практично занемарљив.

Разматран је, такође, утицај односа трансформације на широкопојасне особине експоненцијалног вода. Из резултата са слике 3. може се закључити да је тај утицај веома мали при мањим таласним дужинама, док је при већим знатан, за одређену дужину вода.

Види се да се проблем трансформације може јавити само за велике таласне дужине (ниске фреквенције), или за мале дужине вода, при високим односима трансформације. У осталим случајевима, када је дужина вода задовољавајућа, или када су фреквенције високе, показује се да је експоненцијални вод одличан трансформатор импедансе у широком фреквентном опсегу.

6. ЛИТЕРАТУРА

- [1] C.R. Burrows: "The exponential transmission line", Bell Syst. Techn. Journal, Vol. 17, pp. 555 – 573, 1938.
- [2] R.W. Klopfenstein: "A transmission line taper of improved design", Proc. IRE, Vol.44, pp. 31-35, 1956.
- [3] R.N. Ghose: "Exponential transmission lines as resonators and transformers", IRE Trans. Microwave Theory Techn., Vol. MTT-5, pp1 213-217, 1957.
- [4] C.W. Womack: "The use of exponential lines as microwave components", IRE Trans. Microwave Theory Techn., Vol. MTT-10, pp. 124-132, 1962.
- [5] S.C. Burkhart, R.B. Wilcoh: "Arbitrary pulse in shape synthesis via nonuniform transmission lines", IEEE Trans. Microwave Theory and Techn., Vol.38, pp. 1514-1518, 1990.
- [6] L.A. Hayden V.K. Tripathi: "Nonuniform coupled microstrip transversal filters for analog signal processing", IEEE Trans. Microwave Theory and Techn. Vol.39, pp. 47-53, 1991.
- [7] T. Dhaene, L. Martens, D.D. Zutter: "Transient simulation of arbitrary nonuniform interconnection structures characterized by scattering parameters" IEEE Trans. Circuits Syst. I, Vol.39, pp. 928-937, 1992.
- [8] Д.М. Величковић, Д. Тодоровић, "Један поступак за решавање нехомогених водова", YUTEL 1981, до В1/7-1 В2/7-8, Љубљана, 1981.
- [9] З.Ж. Цветковић, „Експоненцијални вод као широкопојасни трансформатор импедансе“, ТЕЛФОР 1994. Зборник радова стр. 183-186, Београд 1994.
- [10] М. Бајић, Ј. Влајић, "Једно рјешење проблема експоненцијалног вода са губицима, XL

Конференција за ЕТРАН, Зборник радова стр. 423-425, Будва 1996.

- [11] S.He, "Closed – form solution for lossy exponential transmission line problem in frequency and time domains", Journal of Electromagnetic Waves and Applications, Vol.9, pp. 521-540, 1995.
- [12] M. Bajić, "A numerical solution for lossy exponential transmission line problem", 7th International Conference on Applied Electromagnetics ПЕC2005, pp.127-128, Niš, 2005.
- [13] D.M. Veličković, P.D. Rančić, "Integral Equations Analysis of Propagation on Inhomogeneous Transmission Lines", Proceeding of Fifth International

Symposium on Network Theory, pp. 292-297, Sarajevo 1984.

Abstract - In this work the problem of an exponential transmission line with conductor loss is analyzed. The resistance per unit length depends on the frequency. The calculation has been performed by two methods – the analytical and a numerical. Several examples have been given to demonstrate these methods.

THE EXPONENTIAL LINE WITH CONDUCTOR LOSS

Milorad Bajić, Zlata Ž. Cvetković, Jelenko Vlajić

UPROŠĆENI MODEL MAGNETOREZISTORA

A. Ilišković, F. Softić, *Elektrotehnički fakultet Banjaluka*

Sadržaj - U radu je opisan uprošćeni model magnetorezistora i izvršena njegova matematička analiza. Dobijeni rezultati odgovaraju ponašanje magnetorezistora u praktičnim primjenama. Dokazano je da je osnovni uzrok ponašanja magnetorezistora cikloidno kretanje elektrona.

1. UVOD

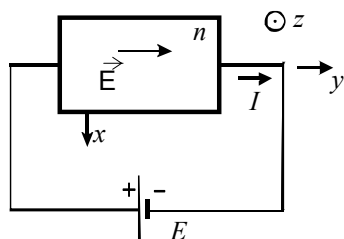
U literaturi do sada trajektorija putanje u magnetorezistorima nije obrađivana na način koji je ovdje usvojen. Tako, naprimjer, većina autora pretpostavlja da je kretanje elektrona između dva sudara u čvrstom tijelu oblika kružnice [1]. Takođe se naglašava da je zbog uticaja kristalne rešetke poluprovodnika trajektorija kretanja elektrona različita u odnosu na kretanje elektrona u vakuumu. Kao što je poznato elektroni se kreću po cikloidnim putanjama ako se nalaze pod dejstvom električnog i magnetnog polja.

U ovom radu se uzima da se uticaj kristalne rešetke na kretanje elektrona može uzeti u obzir uvođenjem efektivne mase elektrona umjesto mase mirovanja.

Kada se provodnik ili poluprovodnik, kroz koji protiče struja, unese u magnetno polje mijenja se njegova otpornost. Ovaj efekat povezan je sa djelovanjem Lorencove sile i naziva se Gausovim efektom. Uticaj Gausovog efekta na promjenu otpornosti poluprovodnika (provodnika) može se objasniti na osnovu kretanja elektrona u čvrstom tijelu kada se nalazi pod dejstvom električnog i magnetnog polja.

2. OPIS MODELA

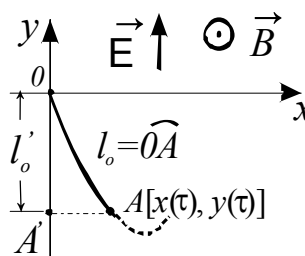
Kada se poluprovodnik, kroz koji protiče struja [1] [2], nalazi van dejstva magnetnog polja (slika 1), njegovi elektroni za vrijeme slobodnog proleta τ prelaze nasuprot smjeru struje pravolinijski odrezak put u prosjeku dužine l_0 .



Sl.1. Poluprovodnički paralelopiped sa priključenim vanjskim naponom E .

Kada počne da djeluje i magnetno polje normalno u odnosu na vektor električnog polja, dijelovi trajektorije naelektrisanih čestica (elektrona), koje oni pređu za vrijeme slobodnog proleta τ , predstavljaju dijelove cikloide iste dužine l_0 (slika 2).

U ovom slučaju elektroni prelaze nasuprot smjeru protoka struje rastojanje $l'_0 < l_0$. Rastojanje l'_0 predstavlja projekciju l_0 na pravac protoka struje.



Sl. 2. Kretanje elektrona pod dejstvom magnetnog i električnog polja između dva sudara.

Prilikom kretanja elektrona u poluprovodniku oni se nalaze pod dejstvom periodičnog potencijala atoma rešetke. Zbog toga elektroni u poluprovodniku drugačije reaguju na djelovanje vanjskog električnog polja u odnosu na slučaj kada se kreću u vakuumu [2]. Ova razlika uzima se u obzir uvođenjem efektivne mase elektrona m_n . Kod poluprovodnika sa velikom elektronskom pokretljivošću vrijednost m_n iznosi samo nekoliko procenata mase mirovanja elektrona m_0 .

Gausov efekat dolazi do izražaja kada se, predhodno opisani, poluprovodnički paralelopiped nađe pod dejstvom magnetnog polja [4, 5]. U ovom slučaju na elektron pored električnog polja djeluje i Lorencova sila, pa se brzina elektrona \vec{v} između dva sudara može odrediti na osnovu:

$$m_n \frac{d\vec{v}}{dt} = -q(\vec{E} + [\vec{v}\vec{B}]) \quad (1)$$

gdje su:

$$\vec{B} = \mu_0 \vec{H} \quad (2)$$

magnetna indukcija polja \vec{H} , μ_0 magnetna pro-pustljivost vakuuma, l_j apsolutna vrijednost električnog naboja elektrona.

Da bi se vektorska jednačina (1) prilagodila predloženom modelu magnetorezistora treba usvojiti da vanjsko električno polje E djeluje u pravcu y ose, magnetno polje u pravcu z ose i da je početna brzina elektrona

$$v_0 = 0, (v_{x0} = v_{y0} = v_{z0} = 0).$$

Pod ovim uslovima, prelaskom sa vektorske jednačine (1) na tri skalare diferencijalne jednačine i njihovim rješavanjem dobijaju se izrazi za proračun brzine i trajektorije kretanja elektrona u poluprovodniku:

$$v_x(t) = \frac{E}{B}(1 - \cos \omega t) \quad (3)$$

$$v_y(t) = -\frac{E}{B} \sin \omega t \quad (4)$$

$$x(t) = \frac{E}{\omega B}(\omega t - \sin \omega t) \quad (5)$$

$$y(t) = -\frac{E}{\omega B}(1 - \cos \omega t) \quad (6)$$

gdje je: $\omega = \frac{qB}{m_n}$. (7)

Trajektorija kretanja elektrona (slika 2) data jednačinama (5) i (6) u parametarskom obliku, je cikloida koju generiše krug poluprečnika a :

$$a = \frac{E}{\omega B}. \quad (8)$$

Centar kruga nalazi se na y osi u tački $(0, -a)$. Polazna tačka cikloide je u koordinatnom početku i kružnica rotira u pravcu x ose suprotno od smjera kretanja kazaljke na satu.

Smjenom $u = \omega t$ (9)

jednačina cikloide u parametarskom obliku glasi:

$$x = a(u - \sin u), \quad (10)$$

$$y = -a(1 - \cos u). \quad (11)$$

Dužina luka l_o dobija se na osnovu prelacije:

$$l_o = \int_{u_1}^{u_2} \sqrt{x'(u)^2 + y'(u)^2} du, \quad (12)$$

pri čemu su granice integriranja:

$$u_1 = 0 \text{ za tačku } (0, 0)$$

$$u_1 = \omega \tau \text{ za tačku A.}$$

Smjenom prvih izvoda u relaciju (12), dobija se:

$$l_o = 4a(1 - \cos \frac{\omega \tau}{2}). \quad (13)$$

Na osnovu relacije (11) izlazi:

$$l'_o = a(1 - \cos \omega \tau). \quad (14)$$

Specifična provodnost poluprovodnika n - tipa

$$\sigma = q n \mu_n \quad (15)$$

može se izraziti pomoću dužine srednje vrijednosti pređenog puta l između dva sudara elektrona sa atomom kristalne rešetke. Naime, pokretljivost

$$\mu_n = \frac{q \tau}{2 m_n}, \quad (16)$$

na osnovu relacije $l = \bar{v} \cdot \tau$, gdje je \bar{v} srednja statistička brzina kretanja elektrona, može se pisati u obliku:

$$\mu_n = \frac{q l}{2 m_n \bar{v}}. \quad (17)$$

Smjenom vrijednosti (17) u relaciju (16), dobija se:

$$\sigma = \frac{q^2 n l}{2 m_n \bar{v}}. \quad (18)$$

Promjena specifične provodnosti direktno zavisi od promjene dužine slobodnog proleta l_o u kristalnoj rešetki kada na poluprovodnik ne djeluje magnetno polje. Ako je l'_o dužina proleta u pravcu protoka struje kada na poluprovodnik djeluje i magnetsko polje, dobija se na osnovu relacije (18) promjena specifične provodnosti u obliku:

$$\Delta \sigma = \frac{q^2 n}{2 m_n \bar{v}} (l'_o - l_o), \quad (19)$$

tako da relativna promjena iznosi:

$$\frac{\Delta \sigma}{\sigma} = \frac{l'_o - l_o}{l_o}. \quad (20)$$

Smjenom vrijednosti (13) i (14) u relaciju (20) dobija se:

$$\frac{\Delta \sigma}{\sigma} = \frac{1 - \cos \omega \tau - 4(1 - \cos \frac{\omega \tau}{2})}{4(1 - \cos \frac{\omega \tau}{2})}. \quad (21)$$

Razvojem funkcija $\cos \omega \tau$ i $\cos(\omega \tau / 2)$ u Maklorenov red i uzimanjem u obzir prva tri člana, relacija (21) može da se piše u obliku:

$$\frac{\Delta \sigma}{\sigma} = -3 \frac{(\omega \tau)^2}{48 - (\omega \tau)^2}. \quad (22)$$

Poređenje izraza (21) i (22), pri promjeni vrijednosti $\omega \tau$ u granicama $[0,1]$, dobija se da odstupanje njihovih vrijednosti ne prelazi 4%. S obzirom da se kod magnetorezistora $\omega \tau$ u praksi kreće u tim granicama, pri daljoj analizi može se koristiti zavisnost $\Delta \sigma / \sigma$ data relacijom (22).

Relacije (7) i (16) daju vezu:

$$\omega \tau = 2 \mu_n B = 2 \operatorname{tg} \vartheta, \quad (23)$$

gdje je ϑ Holov ugao.

Na osnovu veze (23) relacija (22) može se pisati i kao:

$$\frac{\Delta \sigma}{\sigma} = -3 \frac{(\mu_n B)^2}{12 - (\mu_n B)^2} = -3 \frac{\operatorname{tg}^2 \vartheta}{12 - \operatorname{tg}^2 \vartheta}. \quad (24)$$

Kako je relativna promjena specifične provodnosti negativna, može se zaključiti da se u magnetnom polju otpornost poluprovodnika mijenja proporcionalno kvadratu magnetne indukcije.

Izvedni obrazac (24) predstavlja približno rješenje sa relativno malom greškom u odnosu na rješenje dato relacijom (21), kada je $\mu_n B < 1$, što je u praksi najčešći slučaj korištenja magnetorezistora.

Relacija (24) može se napisati, kada se koriste slaba magnetna polja $\mu_n B \ll 1$ u obliku

$$\frac{\Delta \sigma}{\sigma} = -\frac{1}{4} \operatorname{tg}^2 \vartheta = -\frac{1}{4} (\mu_n B)^2. \quad (25)$$

Dobijene relacije izvedene su na osnovu modela koji se bazira isključivo na cikloidnom kretanju elektrona kroz kristalnu rešetku poluprovodnika, koji se nalazi u termodinamičkoj ravnoteži. Dokazivanjem da funkcija ima kvadratnu promjenu sa magnetnom indukcijom sa greškom ne većom od 4% potvrđena je pretpostavka da se može usvojiti da je kretanje elektrona u magnetorezistoru između dva sudara cikloidnog oblika.

Ako se uzme u obzir rasturanje statističkih brzina nosilaca elektriciteta, relativna promjena specifične provodnosti daje se u obliku:

$$\frac{\Delta \sigma}{\sigma} = -K (\mu_n B)^2 = -K \left(\frac{q l_o B}{2 m_n \bar{v}} \right)^2 \quad (26)$$

gdje je: K koeficijent koji zavisi od funkcije raspodjele nosilaca elektriciteta i od mehanizma njihovog rasturanja.

Relativna promjena specifične otpornosti poluprovodnika, kada se unese u prostor gdje djeluje magnetno polje, iznosi:

$$\frac{\Delta \rho}{\rho} = -\frac{\Delta \sigma}{\sigma} = K (\mu_n B)^2 = K \left(\frac{q l_o B}{2 m_n \bar{v}} \right)^2. \quad (27)$$

U praktičnim proračunima često se koristi empirijski dobijeni obrazac:

$$\frac{\Delta \rho}{\rho} = A(\mu_n B)^n \quad (28)$$

gdje su:

$n = 1 \div 2$ eksponent koji zavisi od veličine magnetne indukcije, A koeficijent forme magnetorezistora.

Kod slabih magnetnih polja, kada je $\mu_n B \ll 1$, relacija (28) ima kvadratni karakter promjena $\frac{\Delta \rho}{\rho}$, a kod jakih polja, kada je $\mu_n B \gg 1$, te promjene su linearne ($n = 1$).

3. ZAKLJUČAK

Relativna promjena otpornosti magnetorezistora zavisi od indukcije B i pokretljivosti μ_n . S obzirom da pokretljivost nosilaca elektriciteta u najvećoj mjeri zavisi od vrste materijala, očigledno je da i ponašanje magnetorezistora takođe zavisi od toga. Ovo ni u kom slučaju ne umanjuje tvrdnju da je osnovni uzorak ponašanja magnetorezistora cikloidno kretanja elektrona. Potvrđeno je da se elektroni i u čvrstom tijelu između dva sudara kreću po cikloidnim putanjama. Pri tome je dovoljno uzeti efektivnu masu m_n umjesto mase mirovanja m_0 .

Razvojem robotike magnetorezistori sve više se koriste kao magnetni senzori [3], [4] pa im se u zadnje vrijeme posvećuje sve veća pažnja.

LITERATURA

- [1] G. I. Kotenko: *Magnitorezistorы*, Энергия, Leningrad, 1972.
- [2] G.Вайсс, *Fizika gal]vanomagnitnyh poluprovodnikovыh priborov i ih primenenie*, Энергия, Moskva, 1974.
- [3] Differential Magnetoresistive Sensor, FP 210D 250-22, Siemens Semiconductor Group 96.
- [4] *Magnetic Sensors, GaAs Hall Sensors, Magneto Resistors*, Siemens Product/Information 98.

Abstract - This paper presents simplified magnetoresistor model and it's mathematical analysis. Results are in accordance njith practial usage. It has proven that magnetoresistors behaviour is caused by electrons cyclic movement.

SIMPLE MODEL OF MAGNETORESISTOR

Aleksandar Ilišković, Ferid Softić



секција ТО-2

ЕНЕРГЕТСКА ЕЛЕКТРОНИКА

П. Пејовић, П. Божовић ТРОФАЗНИ ИСПРАВЉАЧИ СА МАЛИМ ИЗОБЛИЧЕЊЕМ УЛАЗНЕ СТРУЈЕ ЗАСНОВАНИ НА УБРИЗГАВАЊУ СТРУЈЕ У ДИСКОНТИНУАЛНОМ РЕЖИМУ ПРОВОЂЕЊА ДИОДНОГ МОСТА (рад по позиву)	62
V. Katić PRIMENA SAVREMENIH TEHNOLOGIJA ENERGETSKE ELEKTRONIKE U VETROELEKTRANAMA (rad po pozivu)	67
I. Rakić, S. Grabić, V. Katić PRAKTIČNA REALIZACIJA INDIREKTOG PRETVARAČA U NASTAVNE SVRHE	73

ТРОФАЗНИ ИСПРАВЉАЧИ СА МАЛИМ ИЗОБЛИЧЕЊЕМ УЛАЗНЕ СТРУЈЕ ЗАСНОВАНИ НА УБРИЗГАВАЊУ СТРУЈЕ У ДИСКОНТИНУАЛНОМ РЕЖИМУ ПРОВОЂЕЊА ДИОДНОГ МОСТА

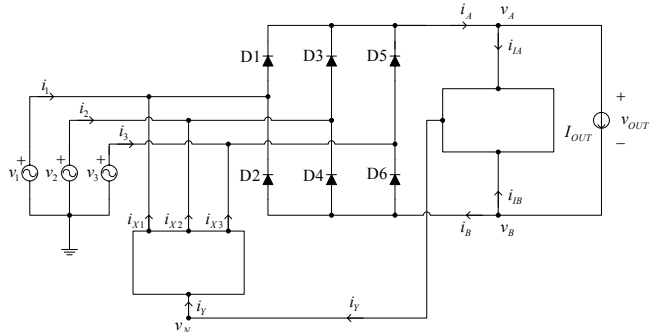
- Рад по позиву -

Предраг Пејовић, *Електротехнички факултет у Београду*
Предраг Божовић, *Пупин Телеком ДКТС, Београд*

Садржај – У овом раду је дат приказ три верзије трофазних исправљача са малим изобличењем улазне струје који користе принцип убризгавања струје при дисконтинуалном режиму провођења у главном трофазном диодном мосту. Три предложене структуре исправљача су упоређене према укупном хармонијском изобличењу улазне струје и према сложености реализације. Показано је да све три реализације могу наћи своју област примене, пошто свака од њих има специфичне особине које је фаворизују за једну групу примена, а дисквалификују за другу групу. Наведена је литература где се може наћи детаљан приказ за сваку од три наведене структуре исправљача који садржи анализу рада, начин пројектовања и експерименталне резултате.

1. УВОД

Убризгавање струје је један од метода за смањење укупног хармонијског изобличења (THD) улазне струје напонски напајаних трофазних исправљача који користе трофазни диодни мост. Општа структура ове групе исправљача приказана је на слици 1, где су означена и два подсистема који обезбеђују убризгавање струје: коло за убризгавање струје и уређај за убризгавање струје. Детаљна анализа ове класе исправљача се може наћи приказана у [1], па ће због смањења листе референци ова референца бити најчешће цитирана, чак и у случајевима када оригинални извор одређене идеје није [1], већ се у [1] само налази приказ идеје и позиви на оригиналне и изворне референце.



Сл. 1. Структура исправљача са убризгавањем струје

У анализи овде разматраних исправљача претпоставићемо да су напајани системом симетричних неизобличених трофазних напона, специфицираним са

$$v_k = V_m \cos(\omega_0 t - (k-1)\frac{2\pi}{3}). \quad (1)$$

Уређај за убризгавање струје представљен блоком на слици 1, је магнетска направа која задовољава следеће три једначине по електричној карактеристици елемента

$$i_{x1} = i_{x2} = i_{x3} = \frac{1}{3} i_Y \quad (2)$$

и

$$v_N = \frac{1}{3}(v_1 + v_2 + v_3). \quad (3)$$

Карактеристика елемента специфицирана са (2) и (3) се може задовољити са више реализација, од којих је један број описан у поглављу 4 референце [1]. Досадашња пракса фаворизује две реализације: реализацију са применом аутотрансформатора са сломљеном звездом (zigzag autotransformer) и реализацију у форми трансформатора са примаром спреднутим у троугао, а секундаром спрегнутим у звезду, где се убризгавање струје врши у неутралну тачку секундара. Ова друга реализација је погоднија у случајевима када се исправљач напаја из високонапонске мреже и на улазу има трансформатор за прилагођење напона на жељени ниво. За даљи ток анализе приказане у овом раду начин реализације уређаја за убризгавање струје неће бити од значаја, већ ће бити довољно да тај уређај задовољава (2) и (3).

Коло за убризгавање струје ће бити „степен слободе“ који ће бити анализиран у раду, уз ограничење да главни трофазни диодни мост исправљача проводи у дисконтинуалном режиму.

Прве анализе исправљача који користе метод убризгавања струје су вршене под претпоставком континуалног режима провођења у главном диодном мосту, када је $i_A > 0$ и $i_B > 0$ током целе периоде. У том случају је излазни напон трофазног диодног моста дат са

$$V_{OUT} = \frac{3\sqrt{3}}{\pi} V_m \approx 1.65 V_m \quad (4)$$

и не зависи од излазне струје. Укупно хармонијско изобличење улазне струје зависи од начина реализације кола за убризгавање струје и теоријски може бити једнако нули у случају оптималног убризгавања струје, како је описано у [1], поглавље 7, око 5% у случају оптималног убризгавања трећег хармоника, како је приказано у поглављу 5 од [1], или око 15% у случају убризгавања струје правоугаоног облика, о чему ће овде бити речи. Све ове реализације се разликују по сложености, као и по још неким особинама, попут осетљивости на промену фреквенције улазног напона.

Може се показати [1] да у континуалном режиму провођења коло за убризгавање струје са излазних терминала трофазног диодног моста узима око 8% улазне снаге исправљача како би омогућило смањење укупног хармонијског изобличења улазне струје. Снага коју коло за убризгавање струје узима у малој мери зависи од типа убризгавања струје, а у знатно већој мери зависи од губитака у самом колу за убризгавање струје. Податак од 8% улазне снаге се односи на кола за убризгавање струје

без губитака. Снага коју узима коло за убризгавање струје може бити дисипирана на отпорницима или враћена потрошачу применом емулятора отпорности.

У овом раду ће бити анализирана само кола за убризгавање струје која доводе до дисконтинуалног режима провођења трофазног диодног моста. Овај режим рада је карактерисан постојањем интервала времена у оквиру периоде током којих је $i_A = 0$ или $i_B = 0$.

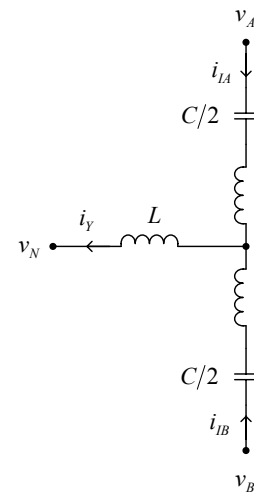
Анализа рада оваквих кола је углавном веома сложена, пошто су тренуци времена у којима диоде мењају стање провођења одређени трансцендентним једначинама које немају решење у затвореној форми. Стога је главни метод анализе кола примена симулације нормализованог модела стања део по део линеарног модела исправљача. Развој метода за анализу исправљача у дисконтинуалном режиму је био прилично сложен задатак, те је од уочавања могућности примене дисконтинуалног режима до појаве првих радова у којима је метод анализиран протекло око пет година, како се може видети из прегледа датог у [1]. Предност дисконтинуалног режима у односу на континуални је у једноставности враћања снаге коју узима коло за убризгавање струје са излазних прикључака главног трофазног диодног моста. Овај важан процес се код исправљача који користе дисконтинуални режим провођења остварује кроз повећање излазног напона исправљача током интервала дисконтинуалног провођења. Нажалост, ово може довести до зависности излазног напона од излазне струје, али како ће бити приказано ова зависност није јако изражена и очекивана варијација излазног напона се налази у области напона који је до 13% виши од излазног напона диодног моста у континуалном режиму провођења.

Коло за убризгавање струје ће бити „степен слободе“ који ће бити анализиран. Прво коло за убризгавање струје се састоји само од два кондензатора, једног калема и једног трансформатора. Преостале две конфигурације садрже и пасиван емулятор отпорности са напонским излазом помоћу кога се постиже мања варијација излазног напона и смањује укупно хармонијско изобличење улазне струје. Прва два анализирана кола за убризгавање струје користе осцилаторна кола чија је резонанса подешена на трећи хармоник улазног напона. Стога, ова два кола нису погодна за примену у системима са значајно променљивом фреквенцијом. Треће коло за убризгавање струје не користи резонансу и облик улазне струје не зависи од фреквенције улазног напона, али је зато укупно хармонијско изобличење улазне струје веће него у случају примене претходна два резонантна кола за убризгавање струје.

2. ОСНОВНА СТРУКТУРА ИСПРАВЉАЧА ЗА РАД У ДИСКОНТИНУАЛНОМ РЕЖИМУ

Најједноставнија структура кола за убризгавање струје која омогућава рад у дисконтинуалном режиму је приказана на слици 2. Анализа рада исправљача који користи овакво коло за убризгавање струје је приказана у [2], а још детаљнији приказ се може наћи у [1]. Коло за убризгавање струје са слике 2 је изведено из кола за убризгавање трећег хармоника струје код исправљача који користе провођење у континуалном режиму тако што је отпорник за дисипацију снаге коју узима коло за

убризгавање струје изостављен из кола. Ова измена доводи до дисконтинуалног режима провођења трофазног диодног моста и враћања енергије коју узима коло за убризгавање струје кроз повишен излазни напон током интервала дисконтинуалног провођења у диодном мосту.



Сл. 2. Основно коло за убризгавање струје

Како би се извршило потребно убризгавање струје у циљу смањења укупног хармонијског изобличења улазне струје, елементи кола за убризгавање струје морају да задовоље услов резонансе на трећем хармонику улазног напона,

$$LC = \frac{1}{9\omega_0^2}. \quad (5)$$

Овај услов резонансе доводи до осетљивости кола на промену параметара елемената кола за убризгавање струје, као и осетљивости на промену фреквенције улазног напона. Детаљна анализа ових утицаја се може наћи у [1] и [2]. Резултат анализе се може квалитативно свести на закључак да је осетљивост утолико већа уколико је Q-фактор кола за убризгавање струје већи. Са друге стране, велики Q-фактор је неопходан како би се смањило укупно хармонијско изобличење улазних струја.

У случају да је Q-фактор кола за убризгавање струје довољно велики, убризгана струја i_Y се може сматрати синусоидалном, са једином спектралном компонентом на трострукој мрежној учестаности. У том случају је средња вредност излазног напона

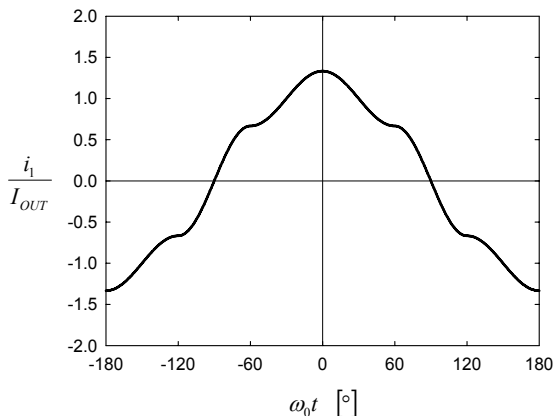
$$V_{OUT} = \frac{27\sqrt{3}}{8\pi} V_m \approx 1.86 V_m. \quad (6)$$

Временски дијаграм улазне струје прве фазе исправљача је у овом случају приказан на слици 3, а укупно хармонијско изобличење које се не овај начин постиже износи

$$THD = \frac{\sqrt{224\pi^2 - 2187}}{27\sqrt{3}} \approx 10.43\%. \quad (7)$$

У случају да мрежа за убризгавање струје има коначну вредност Q-фактора, што је у пракси увек случај, тада је укупно хармонијско изобличење нешто веће од вредности дате са (7), а излазни напон зависи од излазне струје и креће се од вредности дате са (6) до вредности дате са (5). Ова варијација излазног напона износи 13%

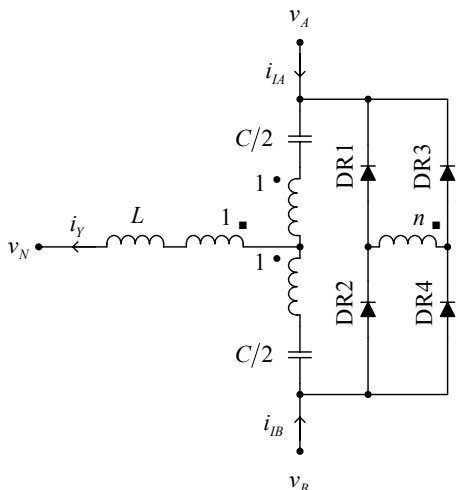
вредности (5) и за низ примена се може сматрати прихватљивом.



Сл. 3. Улазна струја исправљача, основно коло за убрзгавање струје

3. ИСПРАВЉАЧ КОЈИ КОРИСТИ ЕМУЛАТОР ОТПОРНОСТИ

У циљу смањења укупног хармонијског изобличења улазне струје и варијација излазног напона, коло за убрзгавање струје са слике 2 је допуњено напонем оптерећеним емулатором отпорности (емулатор отпорности са струјним улазом и напонским излазом). Емулатор отпорности се састоји из трансформатора са преносним односом $1:n$ и четири диоде, DR1 до DR4. Елементи кола за убрзгавање струје и у овом случају треба да задовоље услов резонансе (5). Детаљнији приказ рада исправљача са оваквим колом за убрзгавање струје се може наћи у [3] и [4], а најпотпунији приказ је дат у [1]. Овде ваља нагласити да је исправљач који користи коло за убрзгавање струје са слике 4 први пут публикован у [4].



Сл. 4. Коло за убрзгавање струје са емулатором отпорности

Уведени емулатор отпорности даје додатни степен слободе који се огледа у избору преносног односа трансформатора. Неколико различитих критеријума оптимизације је примењено у [1]. У случају да се губици у колу за убрзгавање струје могу занемарити, исправљач ради у дисконтинуалном режиму рада, а оптимална вредност преносног односа трансформатора

која минимизује укупно хармонијско изобличење улазне струје је

$$n_{DCM} = 6 \frac{7\pi - 20}{36 - 11\pi} \approx 8.28. \quad (8)$$

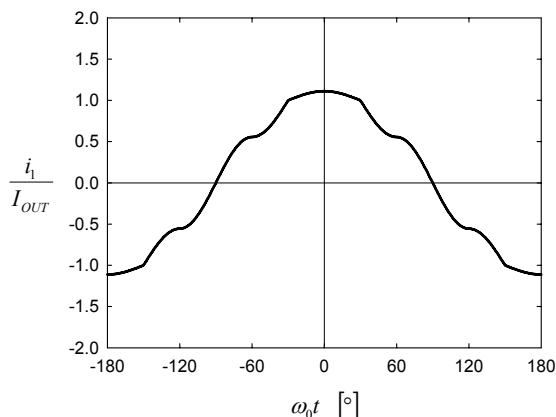
Укупно хармонијско изобличење улазне струје је у овом случају дато са

$$THD = \frac{\sqrt{936\pi^4 - 3424\pi^3 - 16377\pi^2 + 89640\pi - 104976}}{9(13\pi - 36)} \quad (9)$$

што износи приближно

$$THD \approx 7.71\%. \quad (10)$$

Временски дијаграм улазне струје исправљача у овом случају је приказан на слици 5.



Сл. 5. Улазна струја исправљача, резонантно коло за убрзгавање струје са емулатором отпорности

Међутим, примена емулатора отпорности у колу за убрзгавање струје са трансформатором преносног односа који је дат са (8) већ при малим губицима доводи до преласка исправљача у континуални режим рада. Оптимизација рада исправљача у континуалном режиму рада даје нешто другачију оптималну вредност преносног односа трансформатора који се користи у емулатору отпорности,

$$n = 10. \quad (11)$$

У овом случају, при оптималној амплитуди убрзане струје укупно хармонијско изобличење улазне струје износи свега

$$THD = \frac{1}{3} \sqrt{\pi^2 - \frac{69}{7}} \approx 3.72\%. \quad (12)$$

Исправљач који са трансформатором преносног односа $n = 10$ ради у дисконтинуалном режиму има нешто веће укупно хармонијско изобличење улазне струје од вредности дате са (10),

$$THD = \frac{1}{9} \sqrt{\frac{61\pi^2 - 36\pi - 486}{6}} \approx 7.79\%. \quad (13)$$

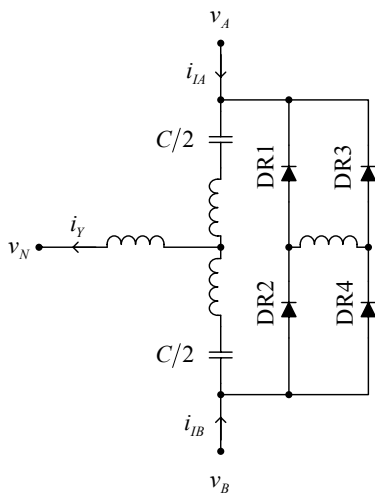
Срећом, минимум изобличења улазне струје по преносном односу трансформатора није оштар, тако да мала одступања од оптималних вредности незнатно утичу на перформансе исправљача. У пракси, исправљач обезбеђује укупно хармонијско изобличење улазне струје у распону од 3% до 8%, са излазним напонем који јако мало зависи од излазне струје и веома приближно је једнак вредности датој са (4).

Исправљач који користи резонантно коло за убрзгавање струје са емулатором отпорности има

најбоље перформансе од сва три исправљача приказана у овом раду. Међутим, перформансе су постигнуте по цену најсложеније реализације и услова резонансе који коло за убризгавање струје треба да испуни, што условљава осетљивост на варијације параметара кола и промене фреквенције извора за напајање.

4. ДВАНАЕСТОИМПУЛСНИ ИСПРАВЉАЧ КОЈИ КОРИСТИ УБРИЗГАВАЊЕ СТРУЈЕ

Треће коло за убризгавање струје је приказано на слици 6 и оно се у односу на коло са слике 4 структурно разликује само по томе што је калем L изостављен. У том случају није могуће задовољити услов резонансе (5), па се коло за убризгавање струје пројектује као нерезонантно, тако што се кондензатори капацитивности $C/2$ бирају тако да се наизменична компонента њиховог напона може занемарити у односу на таласност излазног напона. На тај начин се коло за убризгавање струје, а тиме и цео исправљач, у устаљеном сложено периодичном режиму понаша као резистивно коло, па његов одзив није фреквенцијски зависан. Ова особина је од великог значаја за примену у системима код којих се очекује релативно велика промена фреквенције извора за напајање, попут примена у возилима и аутономним системима напајања. Са друге стране, потребно је да капацитивност кондензатора у колу за убризгавање струје буде довољно велика, а тачна вредност капацитивности тада није од значаја, па је систем веома мало осетљив на варијације овог параметра. Детаљна анализа исправљача који користе коло за убризгавање струје са слике 6 се може наћи у [5] и [7], а овде ће бити наведени само основни резултати и основне особине неопходне за поређење.



Сл. 6. Нерезонантно коло за убризгавање струје са емулятором отпорности

Коло за убризгавање струје приказано на слици 6 је инспирисано исправљачем [6] код кога је такође примењено убризгавање струје правоугаоног таласног облика, али је реализација изведена применом струјом оптерећеног емулятора отпорности, што доводи до умерено различитих особина исправљача.

Применом исте методологије као и код оптимизације преносног односа трансформатора за резонантно коло за убризгавање струје са емулятором отпорности, за коло са слике 6 је извршена оптимизација преносног односа

трансформатора са циљем да се минимизује укупно хармонијско изобличење улазне струје. Резултат оптимизације, која је детаљно описана у [7], а нешто сажетичје у [5], је да је оптимални преносни однос трансформатора

$$n_{OPT} = 6 + 4\sqrt{3} \approx 12.93. \quad (14)$$

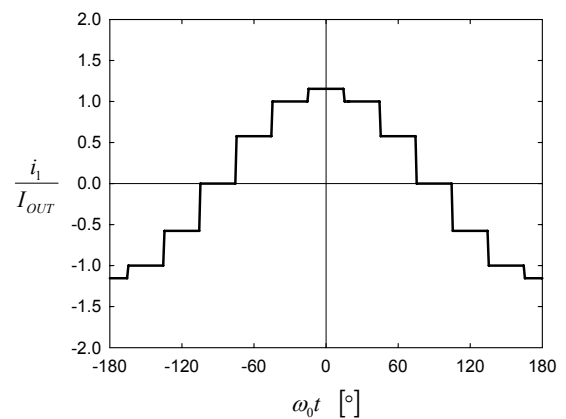
Таласни облици улазних струја су у овом случају исти као и у случају класичног дванаестоимпулсног исправљача. Временски дијаграм струје прве фазе је приказан на слици 7. Укупно хармонијско изобличење оваквих улазних струја износи

$$THD = \frac{1}{6} \sqrt{(2 + \sqrt{3})\pi^2 - 36} \approx 15.22\%. \quad (15)$$

Повећано хармонијско изобличење је цена која је плаћена да би се смањило утицај варијације параметара елемената кола за убризгавање струје и промена фреквенције извора за напајање. Осим ове две предности, нерезонантно коло за убризгавање струје нуди још једну: у одсуству губитака излазни напон је константан, независан од струје потрошача, и износи

$$V_{OUT} = \frac{9\sqrt{2} - 3\sqrt{6}}{\pi} V_m \approx 1.71 V_m. \quad (16)$$

Експериментални резултати, приказани у [5] и [7], указују да је укупно хармонијско изобличење улазних струја у реалном случају када коло за убризгавање струје има губитке знатно мање, реда 10%, док излазни напон у малој мери зависи од излазне струје, али знатно мање него у случају кола за убризгавање струје са слике 2.



Сл. 7. Улазна струја исправљача, нерезонантно коло за убризгавање струје са емулятором отпорности

5. ПОРЕЂЕЊЕ РАЗМАТРАНИХ РЕАЛИЗАЦИЈА

Предложене три реализације мреже за убризгавање струје се могу поредити по многим критеријумима. Све три су пасивне у смислу да не захтевају примену контролисаних прекидача. Прва два од анализираних кола за убризгавање струје су резонантна, са резонансом подешеном на трећи хармоник извора за напајање. Стога су осетљива на варијације параметара кола као и на варијације фреквенције извора за напајање. Друга реализација, која користи емулятор отпорности, је сложенија, али обезбеђује значајно мање укупно хармонијско изобличење улазних струја од реализације без емулятора отпорности. Осим тога, варијација излазног напона је знатно мања, као и зависност укупног хармонијског изобличења улазне струје од излазне

струје, што је приказано у [1]. Треће од анализираних кола за убризгавање струје није резонантно и најмање је осетљиво на варијације параметара елемената употребљених за реализацију кола. Такође, није осетљиво ни на промене фреквенције извора за напајање. У односу на резонантно коло за убризгавање струје које користи емулатор отпорности, један калем је изостављен из кола, што доприноси једноставности реализације. Нажалост, повећана робустност кола је плаћена нешто већим укупним хармонијским изобличењем улазне струје, реда 15%, истим као и у случају класичних дванаесто-импулсних исправљача.

Остала поређења исправљача који користе наведена кола за убризгавање струје, укључујући поређења утицаја губитака и поређења типских снага примењених компонената, могу се наћи у [7].

На основу приказане анализе могу се назрети могуће области примене исправљача који користе наведена кола за убризгавање струје. Прво од анализираних кола је погодно у применама где је цена пресудан фактор, мада и у тим случајевима има смисла размотрити треће анализирано коло као алтернативу. Укупно хармонијско изобличење улазне струје је око 10%, уз значајну зависност од излазне струје. Такође, излазни напон је прилично зависан од излазне струје. У ситуацијама где се захтевају најбоље перформансе, друга реализација је супериорна. Укупно хармонијско изобличење улазне струје се креће у распону од 3% до 8%, уз малу варијацију излазног напона. Нажалост, ово коло је осетљиво на варијације параметара и фреквенције извора за напајање. Најробустнија је трећа од предложених реализација кола за убризгавање струје и она је најпогоднији избор за све примене које толеришу укупно хармонијско изобличење улазних струја до 15%. Код овог решења укупно хармонијско изобличење улазних струја и излазни напон мало зависе од излазне струје. Сложеност кола је средња.

6. ЗАКЉУЧАК

У овом раду су приказане три реализације кола за убризгавање струје намењене за примену у исправљачима са малим изобличењем улазне струје који користе дисконтинуални режим провођења главног трофазног диодног моста. Приказане су главне карактеристике предложених кола и услови које треба да испуне. Дати су подаци о очекиваним укупним хармонијским изобличењима улазних струја и излазном напону. Предложене реализације су упоређене према сложености, укупном хармонијском изобличењу улазних струја, варијацији излазног напона и осетљивости на варијације параметара и промену фреквенције извора за напајање. Дате су сугестије за избор типа мреже за убризгавање струје у зависности од захтева које примена исправљача намеће. Детаљна анализа представљених мрежа за убризгавање струје се може наћи у [1] и [7].

7. ЛИТЕРАТУРА

- [1] P. Pejović, "Low-harmonic three-phase diode bridge rectifiers based on the current injection principle," Academic Mind, Belgrade, 2005.
- [2] P. Božović, P. Pejović, "Current injection based low harmonic three-phase diode bridge rectifier operating in discontinuous conduction mode," IEE Proceedings-Electric Power Applications, vol. 152, no. 2, pp. 199-208, April 2005.
- [3] P. Pejović, P. Božović, D. Shmilovitz, "Low-harmonic, three-phase rectifier that applies current injection and a passive resistance emulator", IEEE Power Electronics Letters, vol. 3, no. 3, pp. 96-100, September 2005
- [4] П. Пејовић, П. Божовић, „Трофазни исправљач са малим изобличењем улазне струје који користи убризгавање струје и пасивни емулатор отпорности“, V Симпозијум Индустијска електроника ИНДЕЛ-2004, Бања Лука, стр. 48-51, Новембар 2004.
- [5] P. Božović, P. Pejović, "Current injection based twelve-pulse rectifier that applies single three-phase diode bridge," IEE Proceedings-Electric Power Applications, accepted for publication, to appear.
- [6] S. Masukawa, S. Iida, "An improved three-phase diode rectifier for reducing ac line current harmonics," 7th European Conference on Power Electronics and Applications, Trondheim, Norway, September 1997, pp. 4.227-4.232
- [7] П. Божовић, „Нове структуре трофазних диодних исправљача заснованих на убризгавању виших хармоника струје и дисконтинуалном режиму рада“, докторска дисертација предата комисији за преглед и оцену, Електротехнички факултет Универзитета у Београду, 2006.

Abstract – This paper presents a review of three versions of low-harmonic rectifiers that apply current injection and discontinuous conduction mode of the main three-phase diode bridge. All three of the proposed rectifier topologies are compared according to the total harmonic distortion of the input currents and to the circuit complexity. It is shown that all three of the topologies have their own application area, since each of them provides specific properties favoring the rectifier for one application, and discrediting it for another. References where detailed analyses for each of the topologies could be found are provided, containing the rectifier analysis, design considerations and experimental results.

THREE-PHASE LOW-HARMONIC RECTIFIERS IN THE DISCONTINUOUS CONDUCTION MODE

P. Pejović, P. Božović

PRIMENA SAVREMENIH TEHNOLOGIJA ENERGETSKE ELEKTRONIKE U VETROELEKTRANAMA

- Rad po pozivu -

Vladimir Katić, *Univerzitet u Novom Sadu – Fakultet tehničkih nauka, Novi Sad, Srbija*

Sadržaj - U radu je razmatrana primena energetskih elektronskih pretvarača u savremenim obnovljivim izvorima električne energije, odnosno kod vetro-elektrana. Cilj je da se predstavi mesto, uloga i značaj njihove primene. Pokazano je da oni imaju ključnu ulogu u novijim rešenjima, gde pored funkcionalnosti, jedan od glavnih kriterijuma je i visoka efikasnost rada ovih vetroelektrana. Posebno je prikazano rešenje punog upravljanja jedinice sa sinhronim generatorom sa stalnim magnetima. Problem povezivanja više vetroelektana u parkove (farme) posebno je objašnjen sa stanovišta uloge energetskih elektronskih pretvarača. Pokazano je da su oni i tu oni nezamenjivi, te da svojim radom omogućavaju optimalno rešenje u različitim uslovima rada.

1. UVOD

Početak XXI veka obeležen je naglim porastom potrošnje svih vidova energije u svetu, a naročito fosilnih goriva, nagoveštavajući da bi ona uskoro mogla biti potpuno iscrpena. To je dovelo do nastavka rasta cena nafte, gasa i drugih energenata, koji je započeo u zadnjoj deceniji XX veka, ali i do globalne zabrinutosti za buduće izvore energije i razvoj čovečanstva.

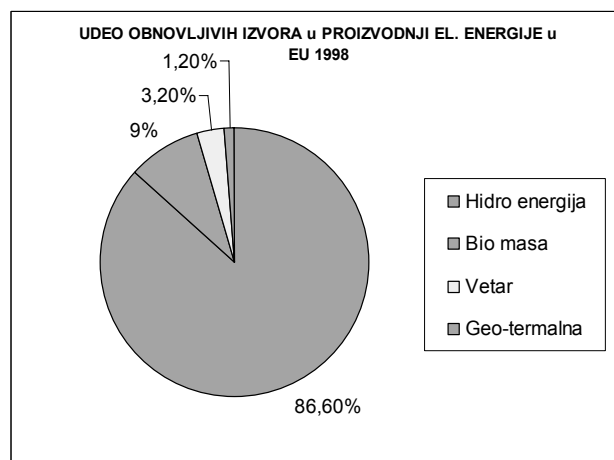
Druga karakteristika ovog perioda je nastavak povećanja koncentracije štetnih gasova u atmosferi, koji se manifestuje klimatskim promenama usled efekata staklene bašte, uprkos opšte prihvaćenom sporazumu o smanjenju emisije – Kjoto protokolu iz 1997. god.

Istovremeno, narasla ekološka svest čovečanstva (pokret zelenih) uticala je da se u mnogim zemljama napusti ili limitira korišćenje snažnih, energetski efikasnih i jeftinih, ali za životnu okolinu veoma riskantnih i opasnih tehnologija nuklearne energetike.

Ova trendovi naveli su razvijene zemlje, a pre svega zemlje Evropske unije, da se na samom kraju XX veka okrenu širem korišćenju obnovljivih izvora energije. U tom periodu Evropska Unija je koristila tek 6% energije dobijene iz obnovljivih izvora (uglavnom hidro energija i bio masa), dok je čak 79% bilo iz fosilnih izvora (nafta i derivati 41%, gas 22 % i ugalj 16%), a ostatak iz nuklearnih. Kao rezultat ove strateške odluke, donešena je direktiva Evropske Unije 2001/77/EC [2], koja je polazeći od stanja 1998. god. zacrtala da se do 2010. god. udeo „zelenih“ energije u ukupnoj potrošnji energije poveća sa 6% na 12%. Ova odluka bila je od ključnog značaja za nagli razvoj korišćenja svih vidova obnovljivih izvora.

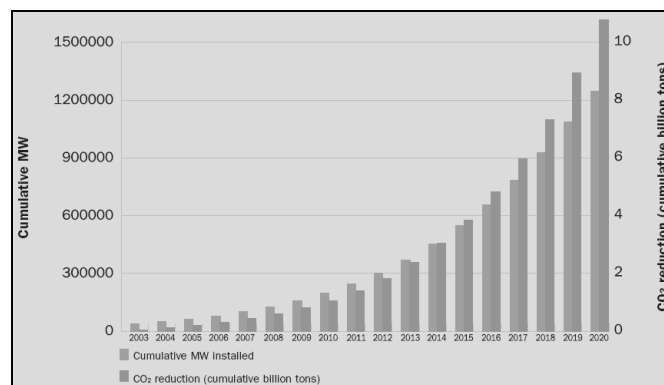
Upotreba obnovljivih izvora za proizvodnju električne energije od posebnog je interesa, s obzirom da je ona najpogodniji i najkvalitetniji oblik za korišćenje. U vreme donošenja pomenute direktive EU (1998), učešće obnovljivih izvora u proizvodnji električne energije u 15 zemalja EU bio

je između 1,1% (Belgija) i 70% (Austrija), s tim da je prosečno učešće bilo 14%. Direktiva je propisala da se ovaj udeo poveća na 22% do 2010. god. Sa slike 1 vidi se da je najveći deo proizvedene električne energije poticao od hidro energije, odnosno od velikih hidro-elektrana. Drugi oblici su učestvovali u manjem procentu, a vetar tek sa 3,2%.



Sl. 1. Udeo obnovljivih izvora u proizvodnji elek. energije.

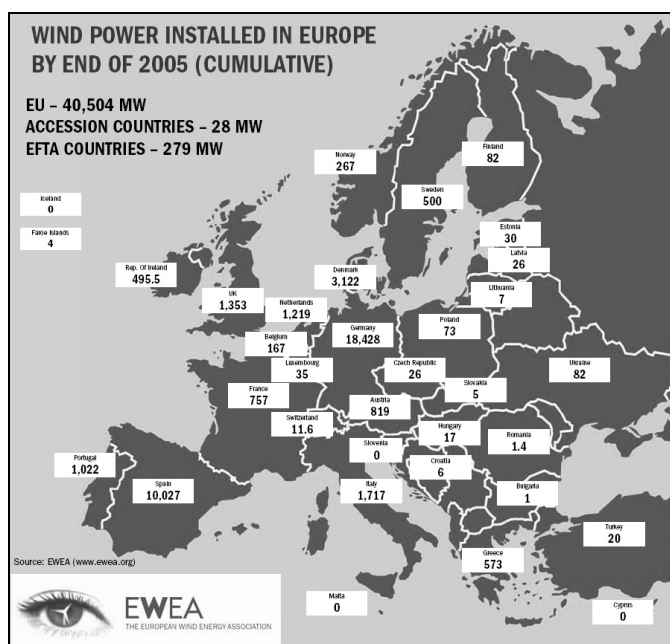
Međutim, mogućnosti za povećanje korišćenja hidro energije su bile veoma ograničene iz prostog razloga što su svi značajniji rečni tokovi već bili iskorišćeni ili njihovo korišćenje nije bilo isplativo, zbog ekonomskih, ekoloških ili drugih razloga. To je bio razlog zašto se pažnja istraživača, konstruktora, industrijalaca, investitora i drugih okrenula ka energiji vetra i sunca, kao oblika kod kojih efikasnost pretvaranja i razvijena tehnologija pružaju najpovoljnije uslove. Kao rezultat te orijentacije došlo je do intenzivnog razvoja tehnologije vetroelektrana, po stepenu, koji je jedino poredljiv sa progresom u računarskoj industriji. Na slici 2 vidi se trend porasta instalisane snage u poslednjih par godina sa projekcijom do 2020. i uticajem na smanjenje emisije CO₂.



Sl.2. Instalirana snaga vetroelektrana u EU sa projekcijom rasta do 2020. god. i uticaj na smanjenje emisije CO₂ [3].

Sa slike je očigledno da vetroelektrane značajno utiču na smanjenje emisije štetnih gasova (CO₂), pa je njihova primena sve rešenija.

Na slici 3 je dat pregled postojeće instalisane snage vetroelektrana u Evropi na kraju 2005. godine prema podacima Evropskog udruženja za energiju vetra (European Wind Energy Association – EWEA) [3]. Može se uočiti da Nemačka, Španija, Danska, Velika Britanija, Holandija i Portugalija imaju najveću instalisanu snagu. Istovremeno, u regionu zapadnog Balkana (Albanija, BIH, Crna Gora, Makedonija i Srbija) nema ni jedne operativne vetroelektrane. Ipak, radi potpunosti prikaza, treba napomenuti da u Crnoj Gori postoji jedna vetroelektrana snage 0,5 MW (Vilusi), ali da ona nije operativna, jer je uništena udarom munje u february 2005. godine [4].



Sl.3. Instalisani kapaciteti vetroelektrana (kraj 2005) [3].

Uključivanje vetroelektrana i drugih obnovljivih izvora električne energije u elektroenergetski sistem otvara nove mogućnosti strukturisanja ovog sistema. Koristeći prednosti deregulacije i postojanja tržišta električne energije, vetroelektrane se povezuju na mrežu kao distribuirani generatori. Često formiraju i mikro mreže (MicroGrids), koje su mnogo fleksibilnije, otpornije na poremećaje u sistemu, ali znatno složenije za upravljanje.

U radu je predstavljena najnovija tehnologija vetroelektrana velikih snaga, kao i mogućnosti formiranja složenih farmi (parkova) vetroelektrana. Pri tome je istaknuta uloga savremenih uređaja energetske elektronike u obezbeđivanju maksimalne efikasnosti rada elektrana, korišćenjem narednih upravljačkih algoritama i FACTS tehnologije.

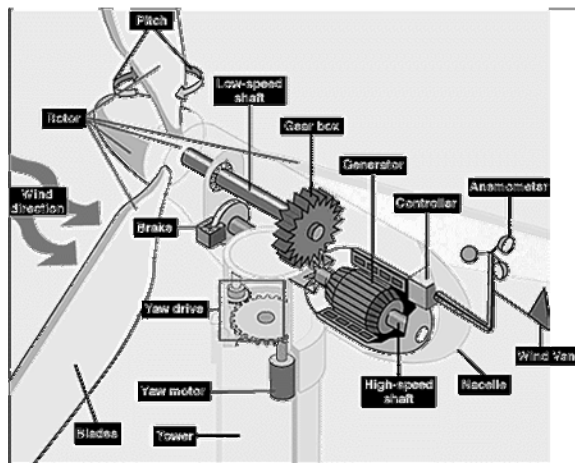
2. VETROELEKTRANA

Današnje vetroelektrane se prave za snage reda MW i sastoje se od vtreo-turbine, generatora povezanog preko energetske elektronike na mrežu i odgovarajućeg transformatora i SN voda do najbliže sabirnice distributivne mreže. Vetro-turbine se sastoje od tro-krake elise, čija krilca su povezana u zajedničku glavčinu i

smeštena na vrhu visokog stuba (slika 4). Kinetička energija vetra pretvara se u kinetičku energiju obrtnih masa vetro-turbine, koja se dalje preko reduktora dovodi do električnog generatora (slika 5). Mehanička energija se u generatoru ponovo pretvara, ali sad u električnu energiju nestacionarnih parametara. Energetski elektronski pretvarači obezbeđuju konverziju parametara izlazne snage generatora prema strogim zahtevima električne mreže. Oni imaju ulogu u povezivanju dva veoma različita sistema – mehaničkog, pokretanog veoma promenljivom i teško predvidljivom energijom vetra i elektroenergetskog, strogo definisanog, sa malim tolerancijama varijacija parametara (»kruta mreža«). Transformator i SN vod omogućuju da se proizvedena energija prenese do distributivnih sabirnica i isporuči sistemu [1,5].



Sl. 4. Spoljni izgled vetroelektrane od 4,5 MW.



Sl. 5. Unutrašnja konstrukcija vetroelektrane.

3. ULOGA ENERGETSKIH ELEKTRONSKIH PRETVARAČA U VETROELEKTRANI

Na slici 6 predstavljeno je mesto i uloga energetskih elektronskih pretvarača u vetroelektrani. Oni imaju zadatak da povežu dva električna sistema - električni sistem vetroelektrane, koja daje električnu energiju sa promenljivim parametrima, sa elektroenergetskim sistemom, koji radi sa konstantnim parametrima. Pri tome je potrebno obezbediti maksimalnu efikasnost. Ova uloga je u većoj ili manjoj meri ostvarena različitim rešenjima u zavisnosti od vrste generatora, snage jedinica, te načina rada i upravljanja energetskog elektronskog pretvarača.

Danas se u vetroelektranama koriste asinhroni ili sinhroni generatori, tako da ima više varijanti povezivanja sa mrežom. U tabeli 1 je dat pregled raznih rešenja, a u tabeli 2 prikaz klasifikacije po brzini i tipu upravljanja snagom [6].

Asinhroni generatori se uglavnom koriste kod jedinica čija je snaga ispod 1 MW, dok se sinhroni generatori više koriste kod novijih rešenja, odnosno kod snaga iznad 500 kW.

U prvim rešenjima korišćeni su asinhroni generatori sa kaveznim rotorom, koji rade sa fiksnom brzinom (tip A), gde

Tabela 1 – Pregled rešenja vetrogeneratora

	Mašina	Rotor	Multipl.	Energ. Pretvarač		Tip
				Rotorsko kolo	Statorsko kolo	
1.	AG	Kavezni	+	/	/	A
2.	AG	Kavezni	+	/	AC/AC (Soft-start)	A
3.	AG	Kavezni	+	/	AC/DC/AC	C
4.	AG	Namotani	+	Regulator otpornosti	AC/AC (Soft-start)	B
5.	AG	Namotani	+	AC/DC/AC + Transf.	/	C
6.	SG	Pob. namot	+	AC/DC	/	A
7.	SG	Pob. namot	+	AC/DC	AC/DC/AC	D
8.	SG	Pob. namot	-	AC/DC	AC/DC/AC	D
9.	SG	Perm. magneti	-	/	AC/DC/AC	D

Legenda: AG – asinhroni generator, SG – sinhroni generator.

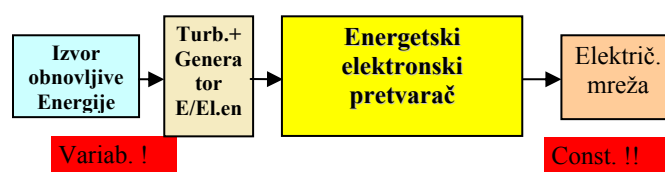
Tabela 2 Koncepti vetrogeneratora [6]

Brzina \ Upravljanje		Upravljanje		
		Stall	Pitch	Aktivni Stall
Fiksna brzina	Tip A	Tip A0	Tip A1	Tip A2
Promenljiva brzina	Tip B	Tip B1	Tip B1	Tip B2
	Tip C	Tip C1	Tip C1	Tip C2
	Tip D	Tip D1	Tip D1	Tip D2

Od konstrukcija vetroelektrana sa promenljivom brzinom izdvajaju se dva tipa: asinhroni generator sa dvostrukim pretvaračem u rotorskom kolu i sinhroni generator sa permanentnim magnetima.

Prvo rešenje je veoma popularno u novijim realizacijama i poznato je kao koncept sa dvostrano napajanim asinhronim generatorom (DFIG - Doubly Fed Induction Generator). Ono se klasifikuje kao poseban tip (tip C), jer je energetski

se kontrola snage obezbeđuje na principima Stall (tip A0), Pitch (tip A1) ili Aktivnog stall upravljanja (tip A2).



Sl. 6. Uloga energetskih elektronskih pretvarača u vetroelektrani

Današnja realizacije koriste princip promenljive brzine, koji daje fleksibilniji i efikasniji pogon. Moguće je nekoliko konstrukcija: asinhroni generator sa kaveznim rotorom i pretvaračem u statorskom kolu (tip C), asinhroni generator sa namotanim rotorom i regulacijom u statorskom (tip B) ili rotorskom kolu – Doubly Fed Induction Generator-DFIG (tip C), odnosno sinhroni generator sa regulisanom pobudom ili permanentnim magnetima u rotoru (tip D).

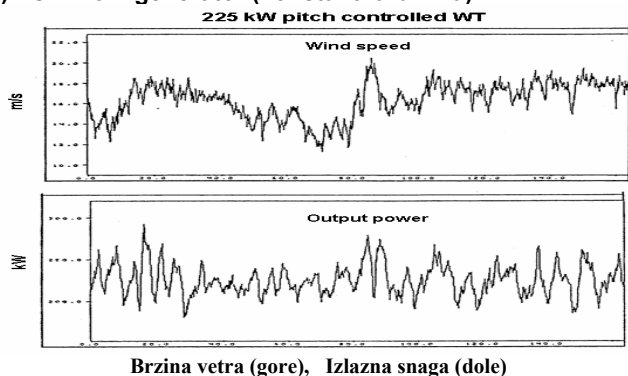
Na slici 7 je dato poređenje karakteristika za obe vrste pogona – vidi se da su rešenja sa promenljivom brzinom superiornija, tj. da daju ujednačenu snagu na izlazu, čak i pri značajnijim varijacijama brzine vetra.

pretvarač u rotorskom kolu i iznosi oko 30% snage generatora. To ga čini ekonomski atraktivnim, a mogućnosti regulacije su značajno bolje nego kod rešenja tipa B.

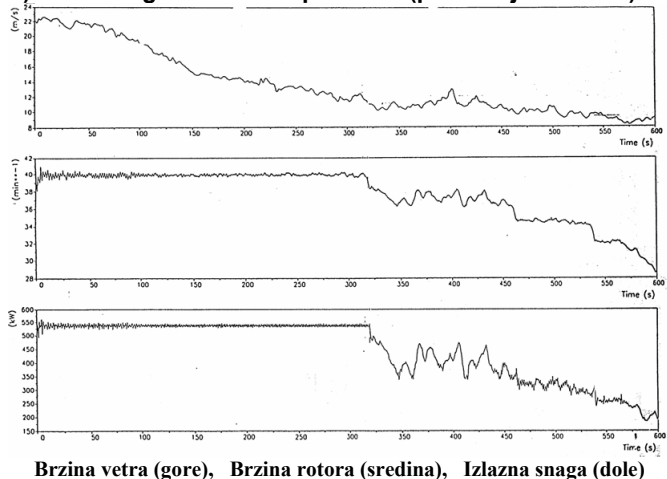
Ipak, izraženi su problemi održavanje kliznih kolutova i zaštita od kvarova u mreži. Takođe, asinhrona mašina ima još nekoliko nedostataka (rotorski gubici, složenost regulacije u smislu potrebe za estimacijom klizanja i kompenzacijom promenljivih rotorskih parametara, i velike nominalne brzine obrtanja, koje zahtevaju primenu mehaničkih reduktora), koje ograničavaju primenu za pogone visokih performansi.

Sa stanovišta upravljanja daleko je pogodnija konstrukcija sa sinhronom mašinom sa stalnim magnetima na rotoru (Surface Mounted Synchronous Machine - SMPM). Za izradu stalnih magneta koriste se tzv. retke zemlje (npr. Samarijum-Kobalt). Jedna od osobina ovih retkih zemalja je da čine rotorsku struju zanemarljivom, pa sem preko trenutne vrednosti svoje ugaone pozicije, rotor nema uticaja na dinamičko ponašanje pogona.

a) Asinhroni generator (konstantna brzina)

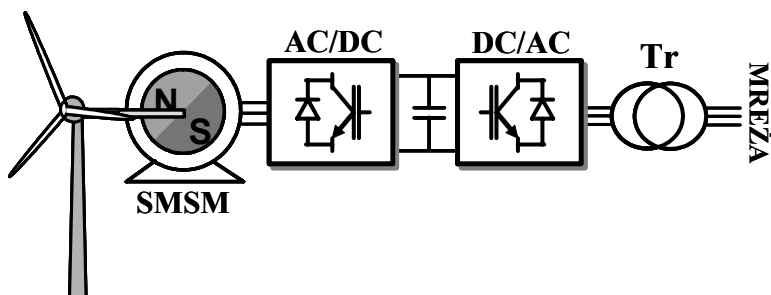


b) Sinhroni gen. bez multiplikatora (promenljiva brzina)



Sl. 7. Poređenje karakteristika vetroelektrana sa konstantnom (a) i sa regulisanom brzinom (b).

Ovakav punouprtljivi vetrogenerator, predstavljen na slici 8, čine sistem vetro-turbine direktno povezane na sinhroni generator sa stalnim magnetima. Statorski namot generatora je preko punouprtljivog frekventnog pretvarača (AC/DC/AC) povezan na mrežu, što mu omogućuje rad sa promenljivom brzinom. Regulacija ovakvog vetrogeneratora ima zadatak da se u svakom trenutku i pri svakoj brzini vetra izvuče maksimalna moguća snaga. Da bi se to obezbedilo, razvijaju se složeni algoritmi vektorskog upravljanja, koji se kombinuju sa mehaničkom kontrolom zakrenutosti ugla krilaca (pitch upravljanje). Ovakva konfiguracija je klasifikovana kao tip D i danas predstavlja osnovu za jedinice velikih snaga, preko 1 MW. Prema podacima iz 2002. god. [6], ova rešenja zauzimaju 20,3% tržišta, odnosno imaju 1471,3 MW instalisane snage.



Sl. 8 Vetrogenerator sa SMSG upravljani punouprtljivim pretvaračem.

4. UPRAVLJANJE VETROGENERATOROM

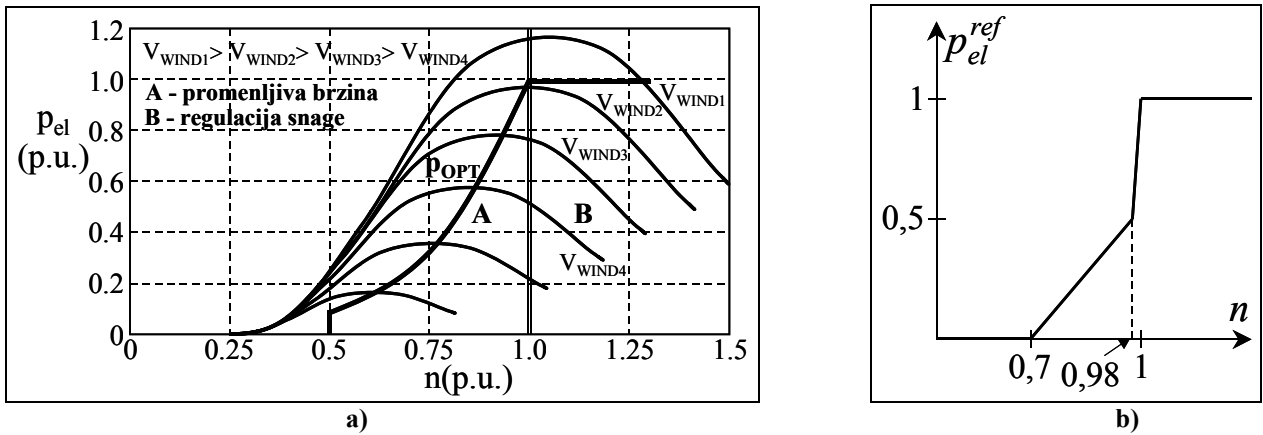
Rad i upravljanje energetskim pretvaračem, koji se sastoji iz puno-uprtljivog ispravljača, DC linka i IGBT invertora, definisani su složenim zakonima pretvaranja energije vetra, obezbedjenja maksimalne snage, kao i principima vektorskog upravljanja i prilagođenja izlaznih karakteristika napona zahtevima mreže.

Na slici 9.a prikazana je zavisnost prinosa snage na turbini p_{el} u funkciji brzine obrtanja turbine n kao familija krivih, od kojih svaka odgovara jednoj brzini vetra v_{WIND} . Da bi se za bilo koju brzinu v_{WIND} omogućio maksimalan priliv snage, potrebno je tako upravljati vetrogeneratorom da on prati krivu $p_{OPT}=f(n)$ [1,5]. Takođe, mogu se uočiti dve oblasti regulacije vetrogeneratora, oblast promenljive brzine (A deo krive), gde se u zavisnosti od brzine vetra reguliše brzina obrtanja, i oblast regulacije snage (B deo krive), koja odgovara brzinama vetra većim od nominalne i gde se izlazna snaga vetrogeneratora održava na nominalnoj vrednosti. Na slici 9.b data je aproksimativna karakteristika vetrogeneratora, koji je modelovan u radu. Kriva zapravo aproksimira p_{OPT} krivu. Na osnovu nje moguće je odrediti referentnu vrednost izlazne snage p_{el}^{ref} prema trenutnoj vrednosti brzine obrtanja rotora n , a na osnovu koje je dalje moguće odrediti i referentnu vrednost elektromagnetnog momenta.

Sa druge strane, snaga vetra se može modelovati sa $p_{WIND} = v_{WIND}^3$. Za brzine vetra manje od nominalne ulazna mehanička snaga p_m je jednaka snazi vetra. Međutim, pri brzinama vetra većim od nominalne, potrebno je p_m svesti u granice nominalne. Ovo se ostvaruje kontrolom zakrenutosti ugla krilaca.

5. MODEL CELOKUPNOG POGONA

Model celokupnog pogona vetro-elektrane sa sinhronim generatorom sa permanentnim magnetima i puno-uprtljivim frekventnim pretvaračem prikazan je na slici 10. Data je upravljačka šema pretvarača povezanog na generator, koji algoritmom opisanim u [7,8] obezbeđuje raspregnutu kontrolu momenta i fluksa generatora. U regulacionoj strukturi regulatora momenta, referenca se očitava iz karakteristike vetrogeneratora $p_{el}^{ref} = f(n)$ sa slike 9.b, pošto se p_{el}^{ref} podeli sa trenutnom brzinom n .



Sl. 9 a) Karakteristika turbine i oblasti regulacije brzine (A) i snage (B) vetrogeneratora.
b) Aproximativna optimalna radna karakteristika vetrogeneratora.

Prikazani model omogućava računarske simulacije različitih radnih režima vetroelektrane u uslovima varjabilne ulazne snage vetra, kao i različitih operativnih situacija na izlazu, odnosno u elektro-energetskom sistemu. Deo ovih rezultata je dat u [8].

6. PARKOVI VETRO-ELEKTRANA

Povezivanjem više vetro-elektrana na zajedničku sabirnicu otklanja se problem nestabilnosti, odnosno promenljivosti izlazne snage, a istovremeno se dobija veća snaga. To je razlog što se danas retko postavljaju pojedinačne vetro-elektrane, već se one grupišu u parkove ili farme vetro-elektrana. Uloga energetskih elektronskih pretvarača je i u ovom slučaju od velike važnosti u povezivanju, koordinaciji i upravljanju radom ovih jedinica [9].

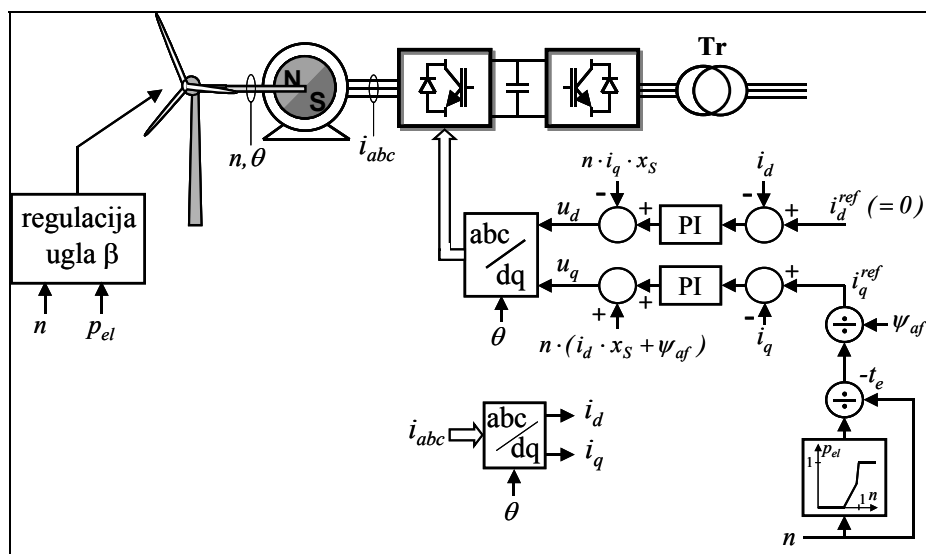
Najčešće se javljaju redna i radijalna struktura povezivanja vetro-elektrana. Energetski elektronski pretvarači omogućuju povezivanje na DC nivou, na AC nivou ili sa dva DC nivoa. U prvom slučaju broj pretvarača je veliki, ali su manjih snaga, dakle jeftiniji. U drugom, broj pretvarača je mnogo manji, ali po snazi odgovaraju snazi jedne radijalne ili redne grane, pa su značajno skuplji u inicijalnoj investiciji. U trećem slučaju, struktura pretvarača

je slična kao u drugom, ali je uvođenjem dodatnog DC nivoa omogućeno jednostavnije i efikasnije podmorskim kablom ili u nekim drugim prilikama. Na slikama 11, 12 i 13 su prikazani gornji slučajevi za rednu i radijalnu strukturu povezivanja vetro-elektrana u parku.

7. ZAKLJUČAK

U radu je razmatrana primena energetskih elektronskih pretvarača u savremenim obnovljivim izvorima električne energije, odnosno kod vetro-elektrana. Nije se ulazilo u samu konstrukciju svakog pojedinačnog pretvarača, pošto je to uglavnom poznato i konceptijski ranije rešeno, nego je cilj bio da se predstavi mesto, uloga i značaj njihove primene.

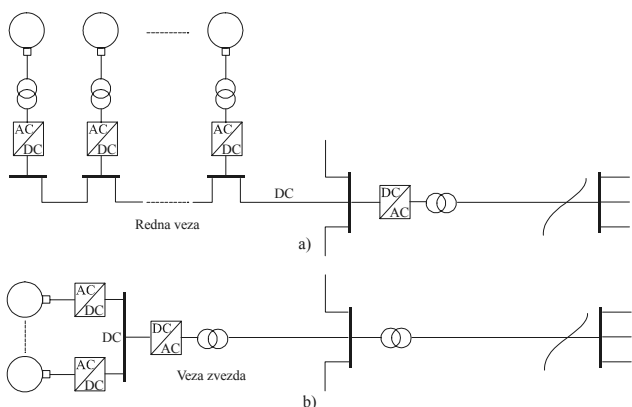
Pokazuje se da oni imaju ključnu ulogu u novijim rešenjima, gde pored funkcionalnosti, jedan od glavnih kriterijuma je i visoka efikasnost rada ovih vetroelektrana. To je rezultat otvaranja novih mogućnosti kod savremenih energetskih elektronskih pretvarača, gde primenom najnovijih algoritama vektorskog upravljanja se dobija kvalitetna regulacija brzine kompletnog pogona vetroelektrane, kao i mogućnost brzog prilagođavanja rada potrebama i stanjima u mreži.



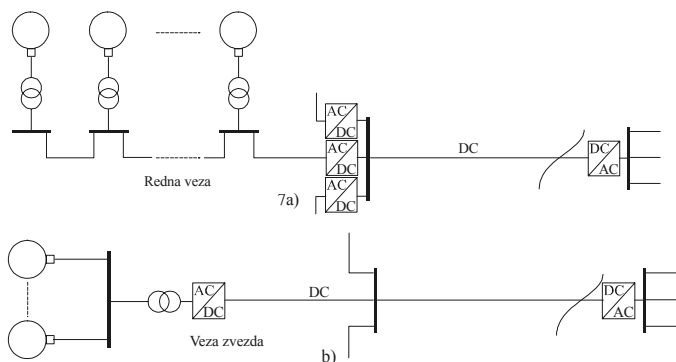
Sl. 10 Šema upravljanja vetrogeneratorom sa SSM

Posebno je prikazano rešenje punog upravljanja jedinice sa sinhronim generatorom sa stalnim magnetima. Punoupravljivi pretvarač omogućuje raspregnuto upravljanje po fluksu i momentu generatora. Model mehaničkog podsistema, sa modelom vetra i regulatora zakrenutosti krilaca, koji je ukratko opisan u radu, omogućava razvoj algoritma upravljanja vetrogeneratorom visokih performansi.

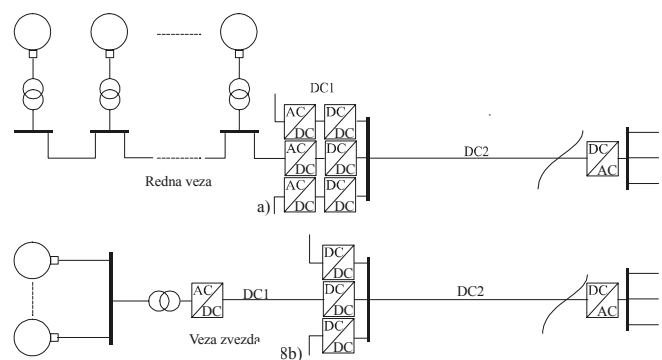
Problem povezivanja više vetroelektana u parkove (farme) posebno je objašnjen sa stanovišta uloge energetskih elektronskih pretvarača. I tu su oni nezamenjivi, te svojim radom omogućavaju da se u svakoj pojedinačnoj situaciji mesta i primene vetroelektrana nađe optimalno rešenje.



Sl. 11 Veza sa zajedničkim DC linkom: a) redna, b) radijalna.



Sl. 12 Veza sa zajedničkim AC linkom: a) redna, b) radijalna.



Sl. 13 Veza sa dva DC linkom: a) redna, b) radijalna.

8. LITERATURA

- [1] Hau E., "Wind-turbines", Springer-Verlag, New York, 2000.
- [2] ***, "Directive 2001/77/EC of the European Parliament and the Council of 27 September 2001 on the promotion of electricity produced from renewable energy sources in the internal electricity market", Official Journal of the European Communities, 27.10.2001, pp. L283/33-40.
- [3] EWEA, European Wind Energy Association, www.ewea.org
- [4] M.Savić, S.Škuletić, N.Jablan, D.Peruničić, V.Vučić, N.Nikitović, "Zaštita vetrogeneratora od atmosferskih prenapona", 2. Regionalno savetovanje o elektro-distributivnim mrežama (JUKO-CIRED), Zlatibor, Okt.2006, Referat R-2.16, CD-ROM
- [5] Dubois M.R., "Review of Electromechanical Conversion in Wind Turbines, Final Literature Review", April 2000, TU Delft, Nederland.
- [6] Thomas Ackermann, "Wind Power in Power Systems", John Wiley & Sons, Chichester, England, UK, 2005.
- [7] S.Grabić, N.Čelanović, V.Katić: "Series Converter Stabilized Wind Turbine with Permanent Magnet Synchronous Generator", 2004 IEEE 35th Annual Power Electronics Specialists Conference (PESC), Aachen (Germany), June 20-25, 2004, pp.464-468.
- [8] S.Grabić, V.Katić, M.Sakić: "Vetrogenerator sa sinhronom mašinom sa stalnim magnetima upravljani punoupravljivim pretvaračem", 27. Savetovanje JUKO-CIGRE, Zlatibor, Maj/Jun 2005, Knjiga II, R B4-06.
- [9] V.Katić, S.Grabić: "Mogućnosti primene energetskih elektronskih pretvarača za obnovljive izvore električne energije", 50. Konferencija ETRAN-a, Beograd, jun 2006, CD-ROM.

Abstract: The paper presents an overview of application of modern technologies in renewable energy sources, i.e. in conversion of wind to electric power. The focus is on power electronics converters and their complex control algorithms. The aim of the paper is to present place, role and significance of their application. Different solutions are presented, but all showing that power electronics converters have key role in connecting very variable wind power to very stable electric power parameters. All schemes are presented with their mathematical and computer models. Some simulation results are also presented. Design of special control circuits with vector oriented control is described. Several models of connecting wind turbines into wind park are presented. The role of power electronics converters in such connections are discussed. It is shown that without application of modern power electronics converters high efficiency and cost effectiveness of wind plants is not possible.

MODERN POWER ELECTRONICS TECHNOLOGIES IN WIND TURBINES

Vladimir Katić

PRAKTIČNA REALIZACIJA INDIREKTOG PRETVARAČA U NASTAVNE SVRHE

Igor Rakić, Stevan Grabić, Vladimir Katić, *Fakultet tehničkih nauka, Novi Sad, Srbija*

Sadržaj – Cilj rada je analiza, primena najoptimalnijeg integrisanog rešenja, kao i realizacija indirektnog (flyback) pretvarača. Izvedeni su svi potrebni izrazi, dat je osnovni algoritam proračuna parametara zajedno sa karakterističnim dijagramima. Prikazan je softverski alat koji je upotrebljen u svrhu potvrde matematičkog proračuna. Izvršena su potrebna merenja. Dobijeni rezultati su prikazani i analizirani.

1. UVOD

Prednost indirektnog (flyback) pretvarača u odnosu na ostale topologije ogleda se u njegovoj jednostavnosti, nižoj ceni izrade i lakšem dodavanju većeg broja izlaza. Pogodan je za napajanje ostalih električnih sklopova u okviru uređaja energetske elektronike i slično. Postoji veliki broj integrisanih rešenja za realizaciju indirektnog pretvarača. U radu je izabrano i praktično realizovano jedno od njih sa velikim stepenom integracije, bez obzira na broj izlaza pretvarača i na potrebne zahteve po pitanju snage, a na bazi TopSwitch integrisanog kola. Rad je organizovan na sledeći način:

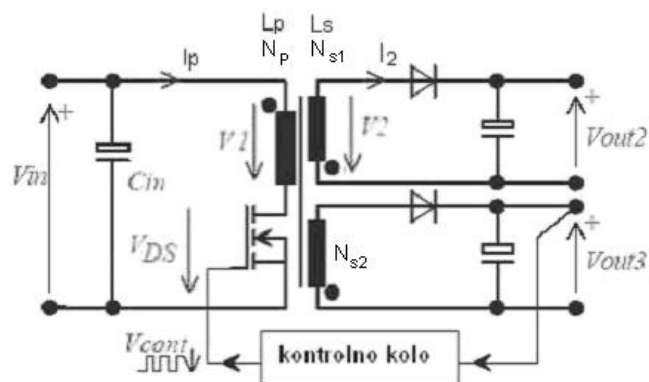
U *drugoj glavi* opisan je indirektni (flyback) pretvarač, dati su karakteristični dijagrami i osnovni izrazi za dimenzionisanje komponenti. U *trećoj glavi* prikazan je indirektni pretvarač realizovan sa TOPSwitch kolom, kao i mogući načini konfiguracije kola povratne sprege. U *četvrtoj glavi* dat je pojednostavljen algoritam toka proračuna parametara indirektnog pretvarača. U *petoj glavi* pažnja je posvećena realizaciji prenaponskog klempa. U *šestoj glavi* prikazani su rezultati testiranja uređaja, a zaključak je dat u *sedmoj glavi*.

2. INDIREKTNI PRETVARAČ

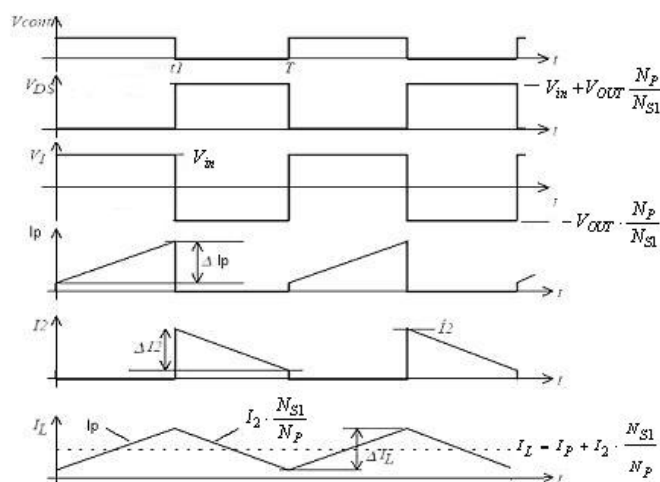
Posmatrajući slike Sl.1 i Sl.2 vidi se da se ulazni napon V_{in} preko N-kanalnog mosfet-a dovodi na primar transformatora. Pri uključenom stanju mosfet-a, tokom t_1 , napon V_1 jednak je ulaznom naponu V_{in} što prouzrokuje porast struje primara transformatora. Tada je struja sekundarnog namotaja jednaka nuli jer je ispravljačka dioda zakočena. Energija se akumulira u induktivnosti primara, a zatim se prenosi na izlaznu kapacitivnost tokom isključenog stanja, tj. $T - t_1$. Odnos struje talasnosti primara I_R i maksimalne struje primara I_P , definiše faktor talasnosti K_{RP} , čija se vrednost kreće u granicama od 0 do 1 za kontinualan režim rada, a jednak je jedinici u diskontinualnom režimu, kao što je ilustrovano na slici Sl.3 Pored električne izolacije transformator omogućava podešavanje nivoa izlaznog napona. U odnosu na tipičan transformator, kod indirektnog pretvarača on mora imati vazdušni procep kako bi mogao akumulirati energiju.

U poređenju sa ostalim topologijama ovde je transformator jedina magnetska komponenta pored koje je potreban mali broj delova za njegovu izradu, čime se postiže manja cena uređaja u odnosu na ostale topologije. Ovu prednost zadržava za opseg snaga do približno 100W i

intenziteta izlazne struje do reda 10A. Za veće snage, nisko iskorišćenje transformatora, koji ovde radi samo u prvom kvadrantu B-H karakteristike, daje drugim rešenjima (npr. push-pull, mostni itd.) prednost u odnosu na ovo. Mogu se jednostavno ostvariti višestruki izlazi (Sl.1), dodavanjem dodatnih sekundarnih namotaja, sa odličnom unakrsnom (cross) regulacijom što je još jedna prednost indirektnog pretvarača.



Sl.1. Kolo indirektnog pretvarača



Sl.2. Karakteristični vremenski dijagrami pretvarača

Posmatrajući sliku Sl.2. mogu se izvesti izrazi za naponsku prenosnu funkciju, probojni napon tranzistora i maksimalan potreban inverzni napon ispravljačke diode:

$$V_{OUTx} = V_{in} \times \frac{N_{Sx}}{N_P} \times \frac{t_1}{T - t_1} \quad (1)$$

$$V_{DS} = V_{in} + V_{OUTx} \times \frac{N_P}{N_{Sx}} \quad (2)$$

$$PIV_{Sx} = V_{Sx} + (V_{MAX} \times \frac{N_{Sx}}{N_P}) \quad (3)$$

gde su: PIV_{Sx} maksimalni inverzni napon diode, V_{Sx} napon nekog od izlaza, N_{Sx} broj namotaja na sekundaru, N_P broj namotaja na primaru, V_{MAX} je maksimalan ulazni jednosmerni

napon (tipično 375VDC pri napajanju iz ispravljenog mrežnog napona).

Izbor ispravljačkih dioda u velikoj meri određuje ukupan stepen iskorištenja pretvarača i kvalitet talasnih oblika veličina u kolu (pojavu prenapona i oscilacija). Iz tog razloga se preporučuje primena ultra brzih Šotki dioda.

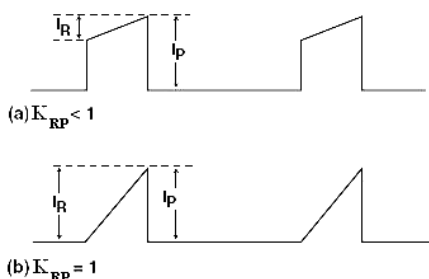
Maksimum struje primara računa se kao:

$$I_P = \frac{I_{AVG}}{\left(1 - \frac{K_{RP}}{2}\right) \times \frac{t_{1MAX}}{T}} \quad (4)$$

gde je I_{AVG} srednja struja diodnog mosta koja se može odrediti iz potrebne izlazne snage.

Efektivna vrednost struje primara I_{RMS} može se izraziti preko maksimuma struje primara I_P i faktora K_{RP} :

$$I_{RMS} = I_P \times \sqrt{\frac{t_{1MAX}}{T} \times \left(\frac{K_{RP}^2}{3} - K_{RP} + 1\right)} \quad (5)$$



Sl.3. Odnos struje talasnosti i struje pika K_{RP}

3. INDIRECTNI PRETVARAČ REALIZOVAN „TOP SWITCH“ KOLOM

TOPSwitch kolo je integrisana komponenta posebno namenjena upravljanju indirektnim pretvaračem. Bazira se na naponskom upravljanju. Kolo integriše i glavni prekidački visokonaponski mosfet, tako da je ostvarena potpuna usaglašenost kontrolnog i izlaznog stepena, i to prema frekvenciji prekidanja, koja iznosi 132kHz, putem mekog starta, strujne zaštite prekidača, zaštite od promene u naponu napajanja van određenih granica, termalne zaštite i posebnim režimom rada pri niskom opterećenju. Tako pri konstrukciji uređaja, kolo kontrolnog dela ostaje nepromenjeno bez obzira na parametre izlaza. Jedino, izborom tipa povratne sprege može se uticati na ostvarenu stabilnost izlaznih napona pri promeni opterećenja. Karakteristično za TOPSwitch jeste da se povratna informacija ostvaruje preko posebnog sekundarnog polarišućeg (*bias - B*) namotaja. Proizvođač preporučuje tri topologije povratne sprege koje su date na slikama Sl. 5, Sl. 6 i Sl. 7. Na slikama je osim polarišućeg sekundarnog namotaja N_{SB} prikazan glavni izlazni namotaj N_{SI} čiji izlazni napon se direktno reguliše. Dodatni sekundarni namotaji nisu prikazani. Oni se obično ne povezuju u kolo povratne sprege [2].

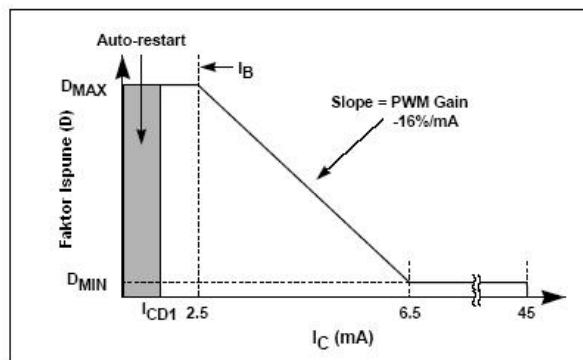
Slika 5 prikazuje osnovnu topologiju povratne sprege. Dioda i kondenzator su ispravljačko kolo koje obezbeđuje napon polarizacije V_B . Kontrolni deo regulišući period vođenja t_1 , dovodi V_B na nivo od 5,7V. Prema tome prenosni odnos između jednog izlaznog sekundarnog namotaja i polarišućeg namotaja određen je sa:

$$V_{OUTx} = \frac{N_{Sx}}{N_{SB}} \cdot 5,7V \quad (7)$$

Za razliku od osnovne topologije, kod druge, prikazane na Sl. 6, polarišući napon obezbeđuje sada polarizaciju optokapleru. Uloga optokaplera je da prenese strujni nivo srazmeran izlaznom naponu a određen naponom zener diode i otpornošću R_B tako da se dobije struja kontrolnog ulaza I_C kao:

$$I_C = \frac{V_{OUTx} - V_{OC} - V_{ZD}}{R_B} \cdot CTR \quad (8)$$

gde je V_{OC} pad napona na optokapleru (tipično 1.2V), V_{ZD} napon zener diode i CTR faktor strujnog prenosna optokaplera. Faktor ispune ($D=t_1/T$) u stacionarnom stanju je parametar koji se može podesiti na vrednost u opsegu od 0,02 do 0,7. Za odabranu vrednost D (npr. $D=0,35$), iz prenosne karakteristike kontrolnog kola unutar *TopSwitch*-a prikazane na slici Sl.4., može se očitati odgovarajuća vrednost struje kontrolnog ulaza I_C u stacionarnom stanju, a zatim proračunati potrebna vrednost za R_B iz (8) [3].



Sl.4. Prenosna statička karakteristika kontrolnog dela

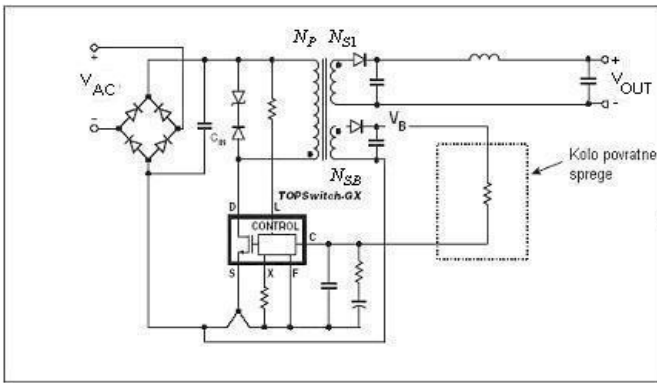
Kod treće topologije sa preciznim regulatorom *TL431* izlazni napon je određen otpornošću R_I povezanoj na regulacioni ulaz regulatora (9). Naime, ovde se celokupno kolo pretvarača ponaša kao deo povratne sprege regulatora tako da ono dinamički podešava radnu tačku optokaplera i određuje pojačanje u konturi regulacije.

$$V_{OUTx} = \frac{2,5V \cdot R_I}{10k} + 2,5V \quad (9)$$

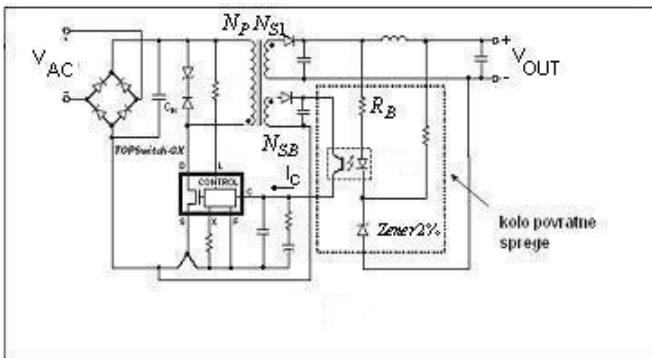
Tabela 1: Tipovi vrednosti odstupanja izlaznih napona pri promeni opterećenja

Tipovi povratne sprege	Regulacija Izlaza	
	Izlaz (glavni)	Ostali izlazi
Osnovna topol.	$\pm 10\%$	Više od $\pm 10\%$
Opto/Zener	$\pm 5\%$	Više od $\pm 10\%$
Opto/TL431	$\pm 5\%$	Manje od $\pm 10\%$

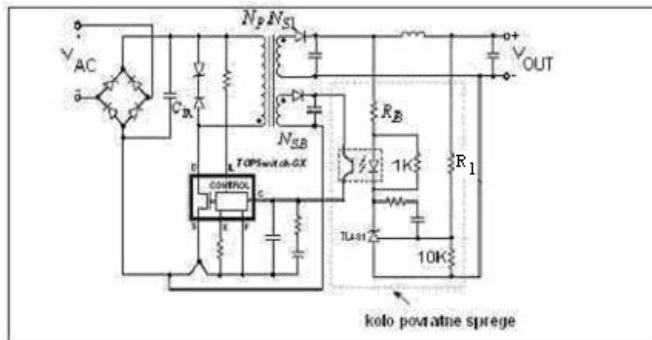
Kao što je ranije pomenuto, izborom tipa povratne sprege može se uticati na stabilnost izlaznog napona pri promeni opterećenja. Tabela 1 [1] prikazuje tipične vrednosti odstupanja napona glavnog izlaza pretvarača, preko kojeg je ostvarena povratna sprega i vrednosti odstupanja napona ostalih izlaza, koji se direktno ne regulišu. Vidi se da topologija sa preciznim regulatorom napona obezbeđuje najveću stabilnost napona glavnog izlaza, kao i ostalih izlaza, tj. najbolju unakrsnu *cross* regulaciju. U nastavku rada ovi podaci biće upoređeni sa onim dobijenim merenjem na realizovanom prototipu.



Sl.5. Osnovni (primarni) tip povratne sprege



Sl.6. Opto/Zener povratna sprege



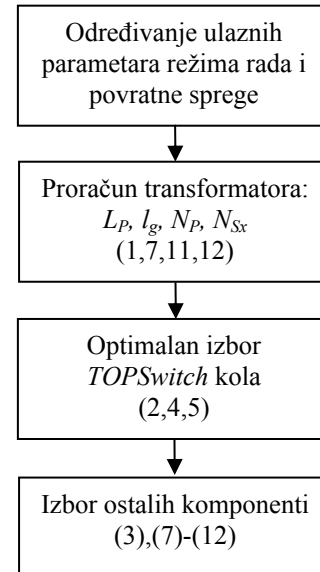
Sl.7. Opto/TL431 povratna sprege

4. PRORAČUN PARAMETARA PRETVARAČA

Projektovanje izolovanog DC/DC pretvarača je više korakni proces koji se može prikazati u obliku algoritma kao na slici Sl.8. Prvi korak je određivanje ulaznih parametara algoritma u koje spadaju vrednosti ulaznog napona, potrebni nivoi izlaznih napona sa podacima o opterećenju, režim rada pretvarača definisan faktorom talasnosti struje K_{RP} , i, na osnovu željene stabilnosti izlaza, topologija povratne sprege.

Transformator indirektnog pretvarača akumulira energiju iz izvora tokom uključenog stanja prekidača u svojoj induktivnosti L_P čime određuje oblik struje sa primarne i sekundarne strane, tj. I_P i K_{RP} (10). I_P se može odrediti iz podatka o srednjoj izlaznoj snazi P_O , a K_{RP} se odabira kao ulazni parametar u algoritmu.

$$L_P = \frac{10^6 \times P_O}{I_P^2 \times K_{RP} \times \left(1 - \frac{K_{RP}}{2}\right) \times f_S} \quad (10)$$



Sl.8. Algoritam proračuna indirektnog pretvarača

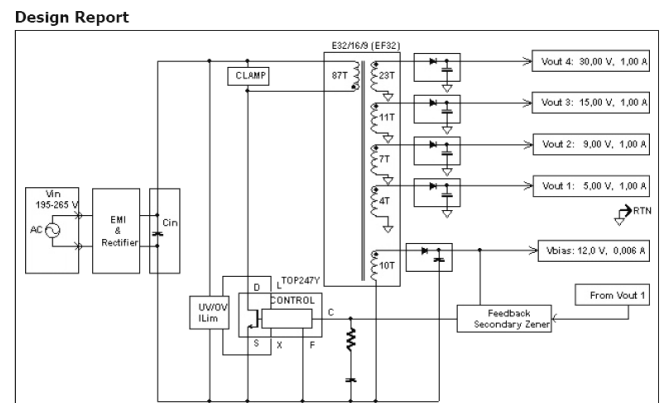
Broj namotaja na primaru može se odrediti iz izraza (11) gde je B_{MAX} maksimalna vrednost magnetne indukcije jezgra B , koja za feritne materijale iznosi oko $0,3T$, a A_e je efektivna površina jezgra.

$$N_P = \frac{L_P \cdot I_P}{B_{MAX} \cdot A_e} \quad (11)$$

Pošto se definiše vrednost trajanja uključenog stanja mosfet-a t_l u nominalnoj radnoj tački, broj namotaja sekundara svakog od izlaza N_{Sx} sledi iz jednačine (1). Dužina vazdušnog procepa l_g može se odrediti iz gde je A_L faktor induktivnosti.

$$l_g = 4\pi \times 10^{-7} \times A_e \times \left(\frac{N_P^2}{L_P} - \frac{I}{A_L} \right) \quad (12)$$

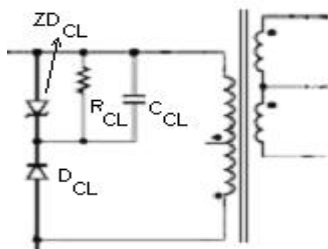
Izbor TOPSwitch kola određen je nivoom maksimalnog napona glavnog mosfet-a (2), i strujnog opterećenja (4) i (5). Preostaje izbor ispravljačkih dioda, gde je osnovni parametar maksimalan inverzni napon diode PIV , koristeći (3), i odabrati elemente povratne sprege u zavisnosti od odabrane topologije (7)-(12). Proizvođač TOPSwitch kola, firma *Power Integrations*, razvila je softverski alat *PIExpert* koji automatski primenjuje prethodno objašnjenu proceduru i kao rezultat pruža sve neophodne podatke za realizaciju indirektnog pretvarača (Sl. 9).



Sl.9. Izlaz PIExpert, alata za projektovanje pretvarača

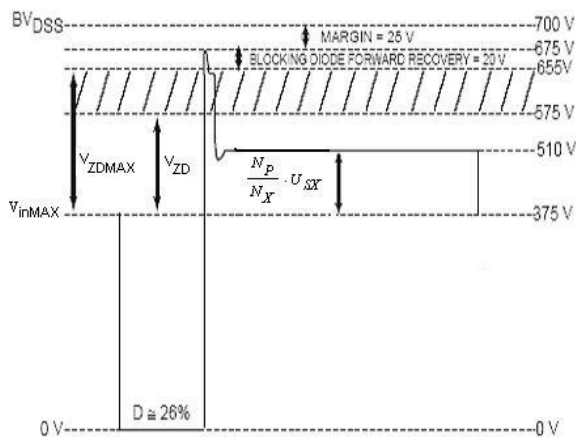
5. PRENAPONSKI KLEMP

Problem rasipne induktivnosti transformatora, koja dovodi do pojave preskoka u naponu V_{DS} , može se rešiti dodavanjem prenaponskog klempa paralelno primaru transformatora. Jedno od rešenja, prikazano na slici Sl. 10, koje predstavlja kombinaciju RCD klempa i zener diode ZD_{CL} . Vrednosti otpornosti R_{CL} i kapacitivnosti C_{CL} diktirane su prekidačkom frekvencijom rada, pri čemu je preporučljivo slediti preporuke proizvođača kontrolnog kola [4].



Sl.10. Prenaponski klemp

Sa druge strane, izbor zener diode potrebno je pažljivo prilagoditi naponskim nivoima u kolu. Na slici Sl.11 dat je primer izbora zener diode V_{ZD} za maksimalan ulazni napon $V_{inMAX}=375V$ i izlazni napon preslikan na primar $(N_P \cdot V_{OUTx})/N_{SX}=135V$. Potrebno je uračunati povećanje napona usled zagrevanja V_{ZDMAX} , zatim napon regeneracije diode D_{CL} tako da se osigura odgovarajuća margina do probojnog napona mosfet-a BV_{DSS} .



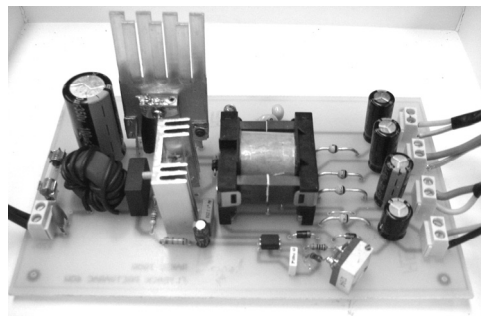
Sl.11. Nivoi reflektovanog i zener klemp napona

6. REZULTATI TESTIRANJA UREĐAJA

U svrhu testiranja rada indirektnog pretvarača, ali i sa ciljem da isti bude prilagođen za nastavne svrhe, realizovan je prototip na bazi TOPSwitch kola (Sl.12). Uređaj se napaja iz ispravljenog mrežnog napona, a na četiri izlaza daje naponske nivoe: $V_{OUT1}=5V$, $V_{OUT2}=9V$, $V_{OUT3}=15V$ i $V_{OUT4}=30V$ sa maksimalnim opterećenjem po izlazu od 1A. Glavni izlaz je V_{OUT1} sa koga se vodi povratna sprega. Primenom algoritma za proračun parametara kola došlo se do izbora: TOPSwitch 247Y i jezgra transformatora E32/16/9(EF32) [5].

Rezultati ispitivanja stabilnosti izlaznih napona, tj. maksimalnog relativnog odstupanja napona svakog od kanala od zadate vrednosti, pri promeni opterećenja prikazani su u tabeli 2. Iz razloga poređenja karakteristika uporedno su dati mereni podaci za topologiju povratne sprege sa zener diodom i preciznim regulatorom TL431. Pri tome se u prvom

eksperimentu opterećenje na V_{OUT1} menja od minimalnog (0,4A) do maksimalnog (1A), dok se ostali izlazi drže na minimalnom opterećenju (0,4A). U drugom eksperimentu V_{OUT1} se drži na 1A, opterećenje na V_{OUT2} se menja, a V_{OUT3} i V_{OUT4} su minimalno opterećeni. Zatim se, u trećem, V_{OUT1} i V_{OUT2} maksimalno opterećeni, opterećenje na V_{OUT3} se menja, a V_{OUT4} je minimalno opterećen. Konačno, V_{OUT1} , V_{OUT2} i V_{OUT3} su maksimalno opterećeni i V_{OUT4} se menja do maksimalnog. Vidi se da su dobijeni rezultati u tipičnim granicama odstupanja. Takođe, može se uočiti da topologija sa zener diodom pokazuje bolju stabilnost pri manjim opterećenjima, dok primena TL431 pruža bolju unakrsnu regulaciju za veća opterećenja.



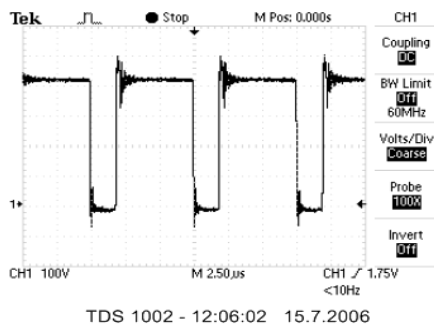
Sl.12. Prototip indirektnog pretvarača

Tabela 2. Stabilnost izlaznih napona za promenu opterećenja

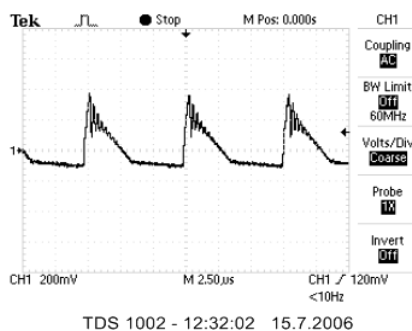
promena opterećenja na $V_{OUT1}(5V)$		
Tip p.s.	<u>OPTO/ZENER</u>	<u>OPTO/TL431</u>
V_{OUT1}	0,8%	0,2%
V_{OUT2}	0,1%	0,1%
V_{OUT3}	0,1%	1,34%
V_{OUT4}	0,33%	0,67%
promena opterećenja na $V_{OUT2}(9V)$		
Tip p.s.	<u>OPTO/ZENER</u>	<u>OPTO/TL431</u>
V_{OUT1}	0,15%	0,2%
V_{OUT2}	1,12%	2,22%
V_{OUT3}	0,2%	0,2%
V_{OUT4}	0,3%	0,3%
promena opterećenja na $V_{OUT3}(15V)$		
Tip p.s.	<u>OPTO/ZENER</u>	<u>OPTO/TL431</u>
V_{OUT1}	0,3%	0,35%
V_{OUT2}	0,3%	0,4%
V_{OUT3}	0,66%	1,33%
V_{OUT4}	0,7%	0,33%
promena opterećenja na $V_{OUT4}(30V)$		
Tip p.s.	<u>OPTO/ZENER</u>	<u>OPTO/TL431</u>
V_{OUT1}	1%	2%
V_{OUT2}	1,11%	0,5%
V_{OUT3}	0,67%	0,8%
V_{OUT4}	4,99%	1,34%

Vremenski dijagrami napona V_{DS} na mosfet-u i talasnosti izlaznih napona prikazani su na slikama Sl.13 i Sl.14 i Sl.15. Na dijagramu V_{DS} može se primetiti da prenaponski klemp uspešno ograničava preskok napona kao posledice rasipne induktivnosti transformatora. Dijagrami talasnosti izlaznih napona V_{OUT1} i V_{OUT4} ukazuju na pojavu naglašenih oscilacija u trenucima prekidanja, u cilju čijeg smanjenja bi trebalo

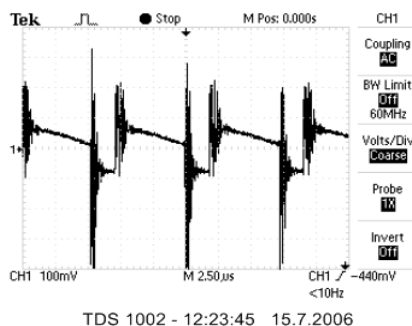
upotrebiti brže ispravljačke diode. Slike Sl.16 i Sl.17 prikazuju promene napona pri startu uređaja (*soft-start*) gde se vidi da je početni prebačaj u izlaznim naponima prihvatljiv.



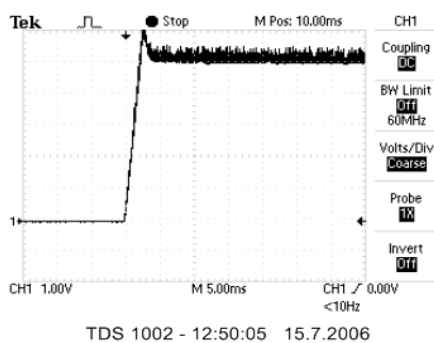
Sl.13. Napon V_{DS} pri maksimalnom opterećenju svih kanala



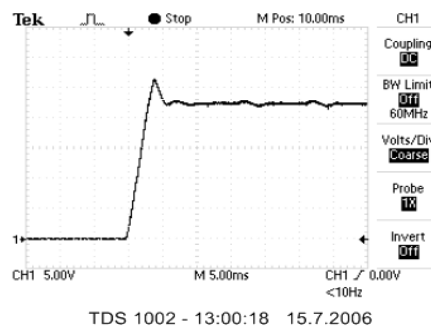
Sl.14. Talasnost izlaznog napona V_{OUTI} pri maksimalnom opterećenju, ostali izlazi su minimalno opterećeni



Sl.15. Talasnost izlaznog napona V_{OUT4} pri maksimalnom opterećenju svih izlaza



Sl.16. Start-up izlaza V_{OUTI} pri maksimalnom opterećenju, ostali izlazi su minimalno opterećeni



Sl.17. Start-up izlaza V_{OUT4} pri maksimalnom opterećenju svih kanala.

7. ZAKLJUČAK

Srž uređaja čini integrisano kolo *TOPSwitch 247Y*, čiji veliki stepen integracije i velik broj dodatnih funkcija, pojednostavljuje uređaj, smanjuje broj eksternih komponenti, a time i njegovu cenu. Najveća nepoznanica je bila konstruisanje samog transformatora, ali je njegovo projektovanje olakšano korišćenjem softverskog alata *PIExpert*. Uređaj je realizovan u skladu sa preporukama koje je dao sam proizvođač *TOPSwitcha*. Prevažodno se misli na izbor komponenti, njihov položaj i raspored na štampanoj pločici, koji je vrlo bitan za pravilan rad uređaja.

8. LITERATURA

- [1] Power Integrations Inc, "TOPSwitch Flyback Design Methodology", Application Note AN-32, USA, 1994. <http://www.powerint.com/PDFfiles/an32.pdf>
- [2] Power Integrations Inc, "TOPSwitch Flyback Design Methodology", Application Note AN-32, USA, 1994. <http://www.powerint.com/PDFfiles/an32.pdf>
- [3] Power Integrations Inc, "Three-terminal Off-line PWM Switch", USA, 1994. <http://www.powerint.com/PDFfiles/top100.pdf>
- [4] Power Integrations Inc, "TOPSwitch Flyback Design Methodology", Application Note AN-16, USA, 1994. <http://www.powerint.com/PDFfiles/an16.pdf>
- [5] Power Integrations Inc, "TOPSwitch Flyback Design Methodology", Application Note AN-16, USA, 1994. <http://www.powerint.com/PDFfiles/an16.pdf>

Abstract – Purpose of this project was its analysis, and the application of the best integrated solution, also, the realisation of the flyback converter. All needed terms are given, also with the basic algorithm of the parameter's estimate, and the characteristic diagram. There are shown the software tools, which are used in purpose to affirm mathematical estimate. Needed measures are performed. Obtained results are represented and analysed.

FLYBACK CONVERTER - PRACTICAL REALISATION IN THE TUITION PURPOSE

Igor Rakić, Stevan Grabić, Vladimir Katić



секција ТО-3

АНАЛОГНА И ДИГИТАЛНА КОЛА

M. Damjanović, B. Jovanović FAST ADDERS IN VLSI	80
M. Marinković, B. Anđelković, P. Petković КОМПАКТНА АРХИТЕКТУРА ДИГИТАЛНИХ ДЕЦИМАЦИОНИХ ФИЛТАРА ЗА ИНТЕГРИСАНИ МЕРАЧ ПОТРОШЊЕ ЕЛЕКТРИЧНЕ ЕНЕРГИЈЕ	84
D. Bundalo, B. Djordjević, Z. Bundalo REGENERATIVNA TERNARNA BICMOS LOGIČKA KOLA	90
M. Dimitrijević, M. Anđelković, M. Savić, V. Litovski GRIDIFICATION AND PARALLELIZATION OF ELECTRONIC CIRCUIT SIMULATOR	95
M. Sokolović, V. Litovski, M. Zwolinski FAN-OUT BASED DELAY ESTIMATION IN DIGITAL CIRCUITS	101
M. Nikolić, P. Petković TOP-DOWN DESIGN METHODOLOGY FOR $\Delta\Sigma$ MODULATORS IN A/D APPLICATIONS	105
D. Topisirović VLSI TESTING AT MULTI GBPS RATES	111
M. Andrejević, V. Litovski FAULT DIAGNOSIS IN ANALOG PART OF MIXED-MODE CIRCUIT	117
J. Milojković, V. Litovski PROGRAM USPOSTAVLJANJA SISTEMA RECIKLAŽE OTPADNE ELEKTRONSKE OPREME OD KOMPJUTERA	121

FAST ADDERS IN VLSI

Milunka Damnjanović, Borisav Jovanović, Faculty of Electronics Engineering Niš

Abstract – The binary addition is the most important arithmetic operation and also used in more complex arithmetic operations. The different adder architectures are described and compared in the paper. The occupied area and gate unit delay are used as a measure of adder's efficiency.

1. INTRODUCTION

Addition is a fundamental arithmetic operation and also a building block for the other operations.

A carry-propagate-adder (CPA) adds two n -bit operands $A=(a_{n-1}a_{n-2}...a_0)$ and $B=(b_{n-1}b_{n-2}...b_0)$ and an optional carry-in c_{in} by performing a carry propagation. The result is an irredundant $(n+1)$ -bit number consisting of the n -bit sum $S=(s_{n-1}s_{n-2}...s_0)$ and carry-out c_{out} .

Ripple-carry adders (RCA) are the simplest type of CPA. They consist of array of full-adders blocks. Ripple-carry adders occupy the minimal area of the chip but the latency of ripple-carry architecture is unacceptable for fast addition. If speed is required, the other adder architectures have to be used. The structure of n -bit RCA is shown in Fig.1. The worst case carry propagation chain within n -bit RCA has length of n .

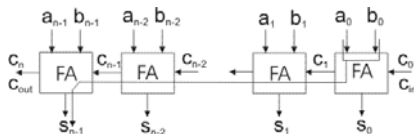


Fig. 1. Propagation of carry signal through the ripple carry adder

Computing the carries is the main problem in addition optimizing. For operation speed up, actual operand digits are not important. What matters is whether in a given position a carry signal is generated, propagated or absorbed.

2. PREFIX ALGORITHMS

To decouple the problem of carry propagation through CPA two internal signals of full-adder have to be introduced: carry propagation signal - p_i and carry generation signal - g_i . The carry generation signal g_i indicates whether a carry is generated within the full-adder. The propagation signal p_i indicates whether a carry at input is propagated unchanged through full-adder to the carry output. The signals p_i and g_i are defined by following formulas:

$$g_i = x_i y_i \quad (1)$$

$$p_i = x_i \oplus y_i = \overline{x_i} y_i + x_i \overline{y_i} \quad (2)$$

The output signals of full-adder s_i and c_{i+1} can be expressed in terms of g_i , p_i and c_i as follows:

$$c_{i+1} = g_i + c_i p_i \quad (3)$$

$$s_i = p_i \oplus c_i \quad (4)$$

The main part of designing the CPA is designing the carry signal network. The rest of adder structure is set of combinatorial gates producing g and p signals (according to formulas 1, 2) and sum bits (according to 4).

The problem of carry determination can be formulated as follows:

At the beginning, signal pairs (p_i, g_i) are known ($i=0, \dots, n-1$). Pairs (p_i, g_i) are generated according to the formulas 1, 2. The task is to find the signal pairs $(g_{[0,k]}, p_{[0,k]})$ evaluated by formula :

$$(g_{[0,k]}, p_{[0,k]}) = (g_k, p_k) \bullet (g_{k-1}, p_{k-1}) \bullet \dots \bullet (g_0, p_0) \bullet (g_{-1}, p_{-1}) \quad (5)$$

Carry-in can be viewed as an extra (-1) position:

$$(g_{-1}, p_{-1}) = (c_{in}, 1) \quad (6)$$

The operator \bullet is defined with:

$$(g, p) = (g_1, p_1) \bullet (g_0, p_0) \quad (7)$$

$$p = p_1 p_0$$

$$g = g_1 + g_0 p_0$$

The sum bits and carry-out of n -bit CPA can be found:

$$s_i = p_{[0,i]} \oplus c_i \quad (8)$$

$$c_{out} = g_{[0,n-1]} \quad (9)$$

Carry determination can be formulated as prefix problem well-known in theory of mathematics.

In a prefix problem, n outputs $(y_{n-1}, y_{n-2}, \dots, y_0)$ are computed from n inputs $x_{n-1}, x_{n-2}, \dots, x_0$ using the arbitrary associative operator \bullet according the recursive equation as follows:

$$y_0 = x_0 \quad (10)$$

$$y_i = x_i \bullet y_{i-1} \quad (11)$$

In other words, every output depends of all inputs of lower or equal bit position, and every input x_i has influence on all outputs of equal or higher bit position.

The same problem stands for carry propagation. The generate (and propagate) signal at position i $g_i(p_i)$ has influence on all signals $g_j(p_j)$ where bit position j is greater or equal then i .

Due to the associative property of the operator \bullet (defined by equation 7) the individual operations can be carried out in any order (parallel or serial). When executed in parallel, number of operators \bullet is increased but the total computation delay time is reduced.

The goal is to find the optimal arrangement of individual operations with minimal number of \bullet operators and also the minimal delay.

Prefix algorithms can be described visually using the graphs. The operation \bullet is represented by black node in the graph, while the white node represents feed-through nodes with no logic. In the graph, parallel operations are arranged in the same row and serial in consecutive rows.

Serial prefix algorithm (Fig.2) is used in ripple carry addition. The \bullet operators are placed on the diagonal of prefix structure. The number of operators (the hardware cost) is minimal but the algorithm is the slowest. The area that the n -bit RCA occupies and gate-unit delays are:

$$A_{RCA} = 7n + 2 \quad (12)$$

$$T_{RCA} = 2n$$

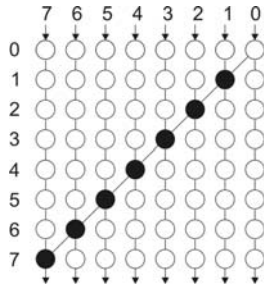


Fig. 2. Serial prefix algorithm

The Sklansky algorithm (Fig.3) is the tree-prefix algorithm where the intermediate signals are computed by the minimal tree structure. Also, intermediate signals are distributed in parallel to all higher bit positions which require the signal. This results to a high fan-out of some black nodes, but results in minimal possible number of node delays.

$$A_{SKL} = \frac{3}{2}n \log n + 4n + 5 \quad (13)$$

$$T_{SKL} = 2 \log n + 4$$

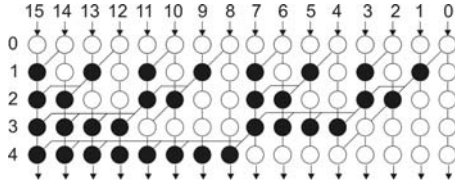


Fig. 3. Sklansky prefix algorithm

Brent-Kung tree prefix algorithm (Fig.4.) has a similar structure as Sklansky. The parallel distribution of intermediate signals from the Sklansky algorithm is replaced by a tree-like carry propagation. This almost doubles the number of node delays but reduces the number of • operators and decreases the number of maximum fan-out required.

$$A_{BK} = 10n - 3 \log n - 1 \quad (14)$$

$$T_{BK} = 4 \log n$$

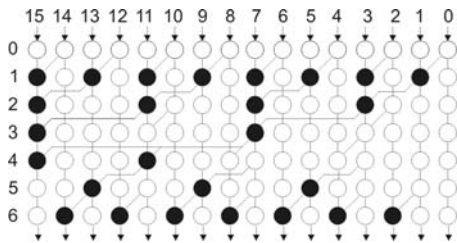


Fig. 4. Brent-Kung prefix algorithm

The algorithm proposed by Kogge and Stone (Fig. 5) has minimal depth at the cost of massively increased number of • operators. This is achieved by using the large number of independent tree structures in parallel.

$$A_{KS} = 3n \log n + n + 8 \quad (15)$$

$$T_{KS} = 2 \log n + 4$$

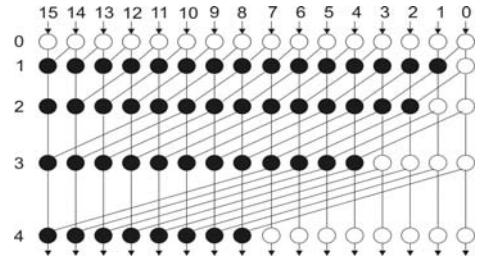


Fig. 5. Kogge-Stone prefix algorithm

3. CARRY-LOOKAHEAD SCHEME

The parallel prefix algorithm or carry-look-ahead algorithm can be used for fast carry computation. All carries are pre-calculated for final determination of the result bits.

The carry-look-ahead method can be explained using the carry signal expression given in equation (3). Iterative equation is recursively unrolled 4 times. The result is given by the equation 16.

$$c_{i+1} = g_i + c_i P_i$$

$$= g_i + g_{i-1} P_i + c_{i-1} P_i P_{i-1} \quad (16)$$

$$= g_i + g_{i-1} P_i + g_{i-2} P_i P_{i-1} + c_{i-2} P_i P_{i-1} P_{i-2}$$

$$= g_i + g_{i-1} P_i + g_{i-2} P_i P_{i-1} + g_{i-3} P_i P_{i-1} P_{i-2}$$

$$+ c_{i-3} P_i P_{i-1} P_{i-2} P_{i-3} = \dots$$

Iterative equation can be recursively unrolled as far as we want but the number of terms in the expression for c_{i+1} (and s_{i+1}) and also the number of literals in each term increase to the point of being impractical for hardware realization. Fully unrolled carry equation for carry signal of 32-bit adder consists of 32 summing terms the largest of which has 32 literals. The combinatorial circuit implementing c_{31} is realized as tree network consisting of a large number of AND and OR gates that increase latency and cost. Therefore, only for small numbers carry-look-ahead method is practical.

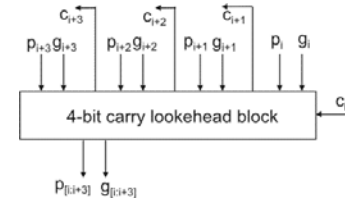


Fig. 6. The schematic of 4-bit Carry-lookahead block

$$c_{i+1} = g_i + c_i P_i \quad (17)$$

$$c_{i+2} = g_{i+1} + g_i P_{i+1} + c_i P_{i+1} P_i$$

$$c_{i+3} = g_{i+2} + g_{i+1} P_{i+2} + g_i P_{i+2} P_{i+1} + c_i P_{i+2} P_{i+1} P_i$$

$$g_{[i,i+3]} = c_{i+4} = g_{i+3} + c_{i+3} P_{i+3}$$

$$P_{[i,i+3]} = P_{i+3} P_{i+2} P_{i+1} P_i$$

The schematic of 4-bit carry-lookahead block is given in Fig.6 and internal structure in Fig.7. The block has input signals p_{i+k} and g_{i+k} ($k = 0,1,2,3$). On its output the block produces the carry signals c_{i+k} ($k = 0,1,2,3$). Beside, circuit gives the result carry propagation $p_{[i,i+3]}$ and generation signals $g_{[i,i+3]}$ (Fig. 2) that are used as inputs to the other carry-look-ahead blocks.

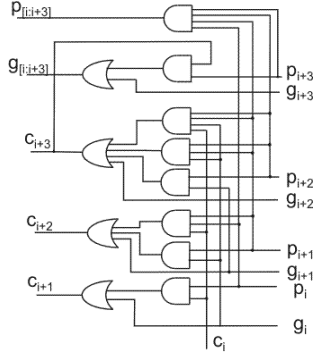


Fig. 7. The internal structure of 4-bit Carry-lookahead block

Logic equations defining the carry-lookahead block are given by (17). 4-bit carry-lookahead blocks can be arranged linearly or hierarchically in order to realize the carry-lookahead structures for larger word length.

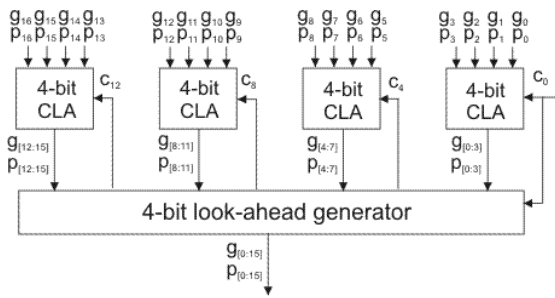


Fig. 8. Building a 16-bit carry-lookahead adder

The structure of 16-bit adder formed of five 4-bit CLA generators and it is given in Fig. 8. The latency through the 16-bit CLA adder consists of:

- 1 gate delay for generating g and p signals in individual bit positions
- 2 gate delays for calculation of internal carries (c_{i+1} , c_{i+2} , c_{i+3}) within 4-bit blocks from the first adder level
- 2 gate delays for block carry signals c_4 , c_8 , and c_{12} within 4-bit blocks from the first adder level
- 2 gate delays for internal carries within 4-bit block from the second level
- 2 gate levels for sum bits generation

The total latency for the 16-bit adder is 9 gate levels that is much less comparing to 32 gate levels, that represents the latency of 16-bit ripple-carry adder.

Latency and area for k -bit CLA adder is:

$$A_{CLA} = 14n - 20 \quad (18)$$

$$T_{CLA} = 4 \log n$$

The main characteristics of carry-lookahead are increased hardware cost and speed up on all signal paths.

4. CARRY SKIP ADDER

The carry skip addition block can be used for fast carry propagation.

The carry skip addition method can be explained starting with the carry signal expression given in equation (3):

$$\begin{aligned} c_{i+1} &= \overline{p_i} + c_i p_i = g_i (\overline{p_i} + p_i) + c_i p_i = \\ &= g_i p_i + c_i p_i \end{aligned} \quad (19)$$

The last equation can be extended to the whole CPA (consisting of group of bits):

$$c_{i+1} = c_{i+1}' \overline{P_{i:k}} + c_i P_{i:k} \quad (20)$$

The carry skip adders schematic is shown in Fig.9. Signal $P_{i:k}$ from the last equation represents the group propagate signal of the whole CPA and acts as select signal of the multiplexer. When $P_{i:k}=0$, carry-out c_{i+1}' is calculated within the CPA and passed to the multiplexer's output. Else, when $P_{i:k}=1$, the input carry signal c_k is directly selected through the multiplexer to the carry-out signal c_{i+1} (Fig.9).

Logic equations defining the carry-skip adder structure are given in Table 1. The architecture of the 1-level carry skip adder (CSKA-1L) consists of several skipping groups and the initial full-adder at LSB bit position (**ifa** from Table 1). Each of the groups connected serially consists of series of full-adders (**bfa**) with additional group propagate signal generation (P_i), initial full-adder (**bifa**) at the group LSB and the final carry-generator block (**bcg**) at the group MSB. The signals c_{pb} and c_{tp} from logical expressions given in Table 1 denote the carry-out signal of the previous and the current block.

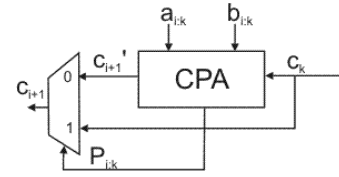


Fig. 9. Carry skip adder scheme

Table 1.

ifa	$c_{ib} = a_0 b_0 + a_0 c_0 + b_0 c_0$ $s_0 = a_0 \oplus b_0 \oplus c_0$
bifa	$P_i = a_i \oplus b_i$ $P_i = p_i$ $c_{i+1} = a_i b_i + a_i c_{pb} + b_i c_{pb}$ $c_{i+1} = a_i b_i$ $s_i = p_i \oplus c_{pb}$
bfa	$g_i = a_i b_i$ $p_i = a_i \oplus b_i$ $P_i = p_i P_{i-1}$ $c_{i+1} = g_i + p_i c_i$ $c_{i+1}' = g_i + p_i c_i'$ $s_i = p_i \oplus c_i$
bcg	$c_{ib} = P_i c_{i+1}' + P_i c_{pb}$

The groups are not with the same length. At the adder ends groups have fewer bits than in the middle. Since the delay of the full adder has the same number of gates as multiplexer, neighboring groups differ in size by one bit. The area that the n -bit carry skip-adder occupies and gate-unit delays are:

$$A_{CSKA-1L} = 8n + 6k - 6 \quad (21)$$

$$T_{CSKA-1L} = 4k$$

$$k = \lceil \sqrt{n-1} \rceil$$

The number k is the size of the largest block.

5. CARRY SELECT ADDER

Carry select scheme is based on the idea that the carry can have only two possible values (0 and 1) and therefore adder can have two possible results ($s_{i:k}^0, c_{i+1}^0$ and $s_{i:k}^1, c_{i+1}^1$). The possible results can be pre-calculated and after, one solution is chosen. The carry select addition method can be explained with:

$$s_{i:k} = \overline{c_k} s_{i:k}^0 + c_k s_{i:k}^1 \quad (22)$$

$$c_{i+1} = \overline{c_k} c_{i+1}^0 + c_k c_{i+1}^1$$

Carry select adder block requires 2 CPA (one for calculation of $s_{i:k}^0, c_{i+1}^0$ and the other - for $s_{i:k}^1, c_{i+1}^1$) and one 2-to-1 multiplexer.

The architecture of the carry select adder (CSLA) consists of several groups connected serially and the initial full-adder at LSB bit position (**ifa** from Table 2). Each of the groups consists of series of full-adders (**bfa**), initial half-adder (**biha**) at the group LSB and the final carry-generator block (**bcg**) at the group MSB.

The groups differ in the length. The groups are larger at adder's MSB. The area that the n-bit carry select adder occupies and gate-unit delays are:

$$\begin{aligned} A_{CSLA} &= 14n - 5k - 6 \\ T_{CSLA} &= 2k + 2 \\ k &= \left\lceil \frac{1}{2} \sqrt{8n - 7} - \frac{1}{2} \right\rceil \end{aligned} \quad (23)$$

The number k is the size of the largest block.

Table 2.

ifa	$c_{ib} = a_0 b_0 + a_0 c_0 + b_0 c_0$ $s_0 = a_0 \oplus b_0 \oplus c_0$
biha	$g_i = a_i b_i$ $p_i = a_i \oplus b_i$ $c_{i+1}^0 = g_i$ $c_{i+1}^1 = g_i + p_i$ $s_i^0 = p_i$ $s_i^1 = \overline{p_i}$ $s_i = c_{pb} s_i^0 + c_{pb} s_i^1$
bfa	$g_i = a_i b_i$ $p_i = a_i \oplus b_i$ $c_{i+1}^0 = g_i + p_i c_i^0$ $c_{i+1}^1 = g_i + p_i c_i^1$ $s_i^0 = p_i \oplus c_{i+1}^0$ $s_i^1 = \overline{p_i} \oplus c_{i+1}^1$ $s_i = c_{pb} s_i^0 + c_{pb} s_i^1$
bcg	$c_{ib} = c_{i+1}^0 + c_{pb} c_{i+1}^1$

6. CARRY INCREMENT ADDER

In the carry increment adder architecture the result s_i is pre-calculated for carry in signal $c_{in}=0$. After, when the input signal c_{in} is determined and if $c_{in}=1$, the result is incremented. The following equations describe the principle of carry incrementing:

$$\begin{aligned} s_{i:k} &= s_{i:k}^1 + c_k \\ c_{i+1} &= c_{i+1}^1 + P_{i:k} c_k \end{aligned} \quad (24)$$

The signal c_{i+1} is the carry-out calculated within the CPA when $c_k=0$. The required incrementer circuit provides constant time propagation and is much cheaper than the additional CPA and selection circuit used in the carry select scheme.

Logic equations describing the internal structure of the carry increment block are given in Table 3. The entire adder consists of several carry increment blocks. Each block counts one bit more than its predecessor and each additional block adds 2 gate delays. The area that the n-bit carry increment adder occupies and gate-unit delays are:

$$\begin{aligned} A_{CIA-1L} &= 10n - k + 2 \\ T_{CIA-1L} &= 2k + 2 \\ k &= \left\lceil \frac{1}{2} \sqrt{8n - 7} - \frac{1}{2} \right\rceil \end{aligned} \quad (25)$$

Table 3.

ifa	$c_{ib} = a_0 b_0 + a_0 c_0 + b_0 c_0$ $s_0 = a_0 \oplus b_0 \oplus c_0$
biha	$g_i = a_i b_i$ $p_i = a_i \oplus b_i$ $P_i = p_i$ $c_{i+1}^0 = g_i$ $c_{i+1} = c_{i+1}^0 + P_i c_{pb}$ $s_i = p_i \oplus c_{pb}$
bfa	$g_i = a_i b_i$ $p_i = a_i \oplus b_i$ $P_i = p_i P_{i-1}$ $c_{i+1}^0 = g_i + p_i c_i^0$ $c_{i+1} = c_{i+1}^0 + P_i c_{pb}$ $s_i = p_i \oplus c_{pb}$
bcg	$c_{ib} = c_{i+1}$

7. CONCLUSION

When area occupation is considered, the ripple-carry adder and the skip-carry adders are most efficient ones. They are followed by the increment carry adders that require only a few additional logic. Brent-Kung parallel prefix adder is area efficient too, nearly as increment carry adder. Kogge-Stone parallel prefix algorithm results in very large area.

From circuit delay point of view, tree prefix algorithms Sklansky and Kogge-Stone are the most efficient ones. The other algorithms are considerably slower. The slowest is, of course, the ripple-carry algorithm.

When product of area and time is considered as the measure of efficiency, increment skip adder is on the first place for all words larger than 8 bits.

8. LITERATURE

- [1] R.Zimmerman, Binary Adder Architectures for Cell-Based VLSI and their Synthesis, The doctor dissertation, Swiss Federal Institute of Technology, Zurich, 1997.
- [2] R.P.Brent, H.T.Kung, "A regular layout for parallel adders", IEEE Trans. Comput., 31(3):260-264, March 1982.
- [3] P.M.Kogge, H.S.Stone, "A parallel algorithm for the efficient solution of a general class of recurrence equations" IEEE Trans. Comput., 22(8): 783-791, August 1971.
- [4] J.M.Dobson, G.M.Blair, "Fast two's complement VLSI adder design" Electronic Letters 31(20), 1721-1722 September, 1995.
- [5] J. Sklansky "Conditional sum addition" IRE Trans. on Electron. Comput., EC-9(6):226-231, June 1960.
- [6] K. Suzuki, "A 500MHz, 32-bit, 0.4um CMOS RISC processor" IEEE Solis-State Circuits, 29(12):1464-1473, December 1994.

Sadržaj – Operacija sabiranja je jedna od najznačajnijih aritmetičkih operacija. U radu su razmotrene različite arhitekture sabirača i izvršeno je njihovo poređenje sa stanovišta brzine i površine.

BRZI SABIRAČI U VLSI KOLIMA

M.Damnjanović, B.Jovanović

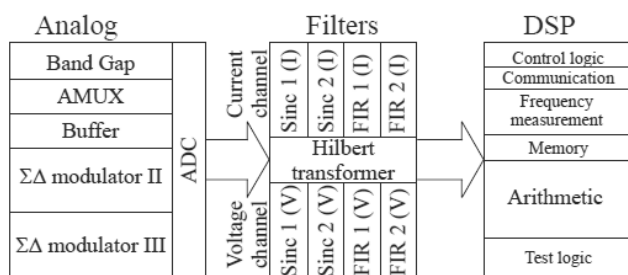
KOMPAKTNA ARHITEKTURA DIGITALNIH DECIMACIONIH FILTERA ZA INTEGRISANI MERAČ POTROŠNJE ELEKTRIČNE ENERGIJE

Miroslav Marinković, Bojan Anđelković, Predrag Petković, *Elektronski fakultet u Nišu*

Sadržaj – U radu je predstavljena arhitektura filtera za redukovanje frekvencije na izlazu A/D konvertora namenjenom za primenu u integrisanom meraču potrošnje električne energije u trofaznim sistemima. Arhitektura se zasniva na primeni tehnike vremenskog multipleksiranja (TDM - Time Division Multiplexing) i kompaktne MAC (Multiplier and Accumulator) arhitekture. Oba koncepta doprinose znatnoj uštedi u površini čipa a ne remete osnovnu funkciju filtera. Projektovane arhitekture filtera su verifikovane simulacijama i sintetizovane upotrebom standardnih digitalnih ćelija iz biblioteke elemenata AMI Semiconductor CMOS035 tehnologije. U cilju poređenja i analize ukratko je opisana i arhitektura filtera u postojećem prototipu čipa za primenu u monofaznim sistemima.

1. UVOD

Integrirani merač potrošnje električne energije (IMPEG) namenjen za bidirektno merenje aktivne i reaktivne energije [1]. Radi se o integrisanom kolu u kome se utrošena energija izračunava na osnovu informacija o trenutnim vrednostima napona i struje. Analogne ulazne signale čine napon i struja, odnosno njen naponski ekvivalent. Blok šema čipa prikazana je na slici 1. Sa slike se uočavaju tri velike celine. To su: analogni blok u kome se nalaze $\Sigma\Delta$ modulatori i A/D konvertor, zatim filterski deo koji obavlja decimaciju i digitalni deo u kome se vrši digitalna obrada signala i sva potrebna izračunavanja. Konverzija analognih u digitalne signale obavlja se paralelno u dvema signalnim linijama: naponskoj i strujnoj.

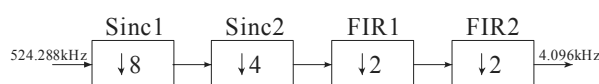


Sl. 1 Blok šema čipa

U analognom delu smešteni su band-gap kolo koje služi kao izvor konstantnog napona, $\Sigma\Delta$ modulatori i to modulator trećeg reda u strujnom kanalu i modulator drugog reda u naponskom kanalu. U realizaciji $\Sigma\Delta$ modulatora primenjena je over-sampling tehnika, sa frekvencijom odabiranja od 524.288 kHz koja je 128 puta veća od frekvencije sa kojom podatke obrađuje DSP blok. Na taj način omogućena je realizacija jednobitnog ADC u naponskom kanalu dok je modulator u strujnom kanalu realizovan je kao MASH struktura na čijem se izlazu dobija trobitni signal.

Filterski deo je takođe podeljen u dva kanala i to naponski i strujni. Osim filtriranja šuma iz VF spektra ovi filtri imaju zadatak da redukuju frekvenciju odabiranja sa 524.288 kHz,

na 4.096kHz. Istovremeno, broj bitova treba da se prilagodi zahtevanoj rezoluciji od po 21 bita u strujnom i 16 bita naponskom kanalu. Redukcija frekvencije (decimacija) od 128 puta, obavlja se u četiri sekcije sa odnosima decimacije 8-4-2-2. Prve dve sekcije realizuju se kao Sinc filtri, dok su poslednje dve sekcije realizovane kao FIR filtri half band tipa (slika 2), [2]. Da bi bilo moguće iskoristiti isti hardver za izračunavanje aktivne i reaktivne snage koristi se Hilbertov transformator za pomeranje faze naponskog signala za 90° . On je realizovan, takođe, kao FIR struktura, [3].



Sl.2 Arhitektura decimatorske linije

Digitalni signali sa izlaza FIR filtera i Hilbertovog transformatora se obrađuju u DSP bloku koji u sebi sadrži kompletnu hardversku podršku za izračunavanje svih veličina definisanih projektom specifikacijom IMPEG-a [1]. Pored toga, DSP sadrži module za upravljanje tokom podataka unutar čipa, komunikaciju sa spoljašnjim okruženjem, memoriju za skladištenje izmerenih i izračunatih vrednosti i testnu logiku.

U narednom odeljku ukratko je opisana arhitektura filterskog dela u postojećem prototipu čipa IMPEG razvijenog za merenje potrošnje električne energije u monofaznim sistemima. Zatim je ukratko opisana kompaktna MAC arhitektura i rezultati njene primene na FIR filtre i Hilbertovog transformator u monofaznom čipu IMPEG. U četvrtom poglavlju predstavljena je arhitektura filterskog bloka za trofazni čip IMPEG zasnovana na tehnici vremenskog multipleksiranja signala. Izlaganje se završava prikazom rezultata sinteze i simulacije projektovanih filtera.

2. ARHITEKTURA FILTERSKOG BLOKA ZA MONOFAZNI ČIP IMPEG

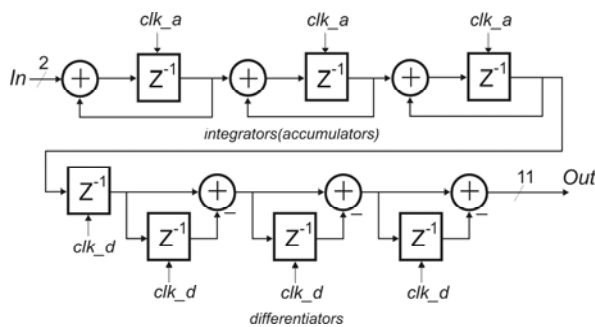
Kao što je već rečeno, prve dve sekcije decimacionog filtera predstavljaju Sinc filtri sa faktorima decimacije 8 i 4. Ovi filtri dobili su ime prema funkciji koju zadovoljava njihova amplitudska karakteristika $Sinc(x)=(\sin x)/x$. Sinc filter sa odnosom redukcije frekvencije N predstavlja linearni sistem koji računa srednju vrednost od najmanje N ulaznih odmeraka. Njihova prednost ogleda se u jednostavnoj implementaciji uprkos činjenici da ih karakteriše monotono opadajuća amplitudska karakteristika u propusnom opsegu. U konkretnom slučaju, odnos propusnog opsega i frekvencije odabiranja dovoljno je mali, tako da se neznatno degradira amplitudska karakteristika koju unosi Sinc funkcija. U svakom slučaju, unešeno slabljenje može da se koriguje na nižim frekvencijama odabiranja odgovarajućim FIR filtrom.

Najjednostavniju realizaciju Sinc funkcije omogućava comb arhitektura u kojoj su vrednosti svih koeficijenata jednake jedinici te ne zahtevaju množače. To je naročito poželjno u prvom stepenu decimacionog filtera gde je brzina

protoka podataka najveća. U našem slučaju, Sinc filter podeljen je u dva stepena sa faktorima decimacije 8 i 4.

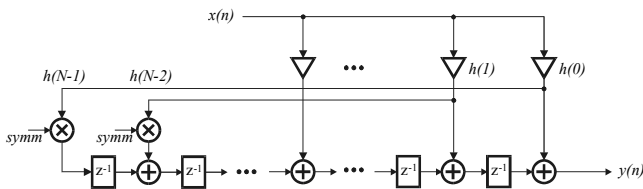
Red Sinc filtra, k , ($\text{Sinc}^k x = (\text{Sinc } x)^k$) treba da bude bar za jedan veći od reda $\Delta\Sigma$ modulatora. Zato je potrebno realizovati Sinc^4 u strujnom i Sinc^3 u naponskom kanalu.

Na slici 3 prikazana je arhitektura Sinc^3 filtra realizovanog kaskadnim vezivanjem tri akumulatorska sabirača sa tri diferencijatora [2]. Akumulatorski blokovi taktuju se sa višom, a diferencijatorski N puta nižom frekvencijom. Na taj način, na izlazu se dobija srednja vrednost N odbiraka. Minimalna dužina izlazne reči određuje se na osnovu dužine ulazne reči, reda filtra i odnosa decimacije. Taktne frekvencije akumulatorskih i diferencijatorskih blokova Sinc filtra prikazanog na slici 3 su $\text{clk}_a = 524.288 \text{ kHz}$ i $\text{clk}_d = 65.536 \text{ kHz}$, respektivno.



Sl. 3 Arhitektura prvog Sinc^3 filtra u naponskom kanalu

Drugi deo decimatora čine po dva FIR filtra. Faktor decimacije svakog FIR filtra u naponskom i u strujnom kanalu iznosi 2. Oba filtra projektovana su kao half-band filtri, kako bi se pojednostavila njihova realizacija. Na taj način dobijeni su filtri sa simetričnim koeficijentima, $h(i)$ ($i=1, \dots, N$), od kojih je svaki drugi jednak nuli. Struktura ovih filtara prikazana je na slici 4.



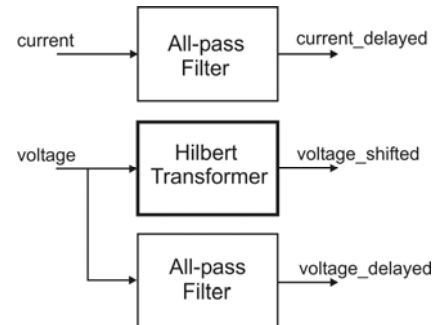
Sl. 4 Struktura FIR filtra

Prvi FIR stepen koristi se za korekciju izobličenja amplitudske karakteristike nastalu u Sinc filtru. Pored toga, ovaj filtar mora da obezbedi dovoljno slabljenje van propusnog opsega. Odnos propusnog opsega i frekvencije odabiranja kod ovog filtra iznosi 4,096 što ukazuje na relaksirane zahteve u odnosu na strminu prelazne oblasti filtra. Drugi NF FIR filtar ima znatno strožiji zahtev što se tiče selektivnosti, tako da je red ovog filtra veći od prethodnog.

Hardverska realizacija koeficijenata FIR filtara zasnovana je na CSD (Canonical Signed Digit) reprezentaciji. Takva arhitektura omogućava da se ne koriste množači već je funkcija množenja realizovana skupom sabirača, oduzimača i pomerača bitova. Zahvaljujući CSD reprezentaciji, broj operacija sabiranja i oduzimanja je minimiziran. Arhitekturu karakteriše mala potrošnja, velika brzina rada i jednostavna implementacija [2].

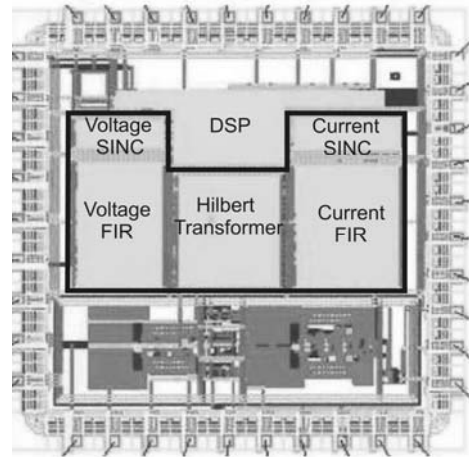
Hilbertov transformator je realizovan, takođe, kao FIR struktura sa CSD reprezentacijom koeficijenata [3]. Da bi se

kompensovalo kašnjenje koje on unosi, naponski i strujni signal sa izlaza FIR filtara treba propustiti kroz all-pass filtre (slika 5). Može se pokazati da all-pass filtri treba da budu realizovani kao niz od $(N-1)/2 = 15$ registara, gde je N broj tapova Hilbertovog transformatora ($N=31$). Na taj način dobijamo sinhronizovane rezultate koji se odnose na izračunavanje aktivne i reaktivne snage, odnosno energije.



Sl. 5 Hilbertov transformator i All-pass filtri.

Na slici 6 prikazan je fizički layout čipa IMPEG. Uokvireni deo je filterski blok: Sinc filtri, FIR filtri i Hilbertov transformator.



Sl. 6 Layout čipa

U tabeli 1. date su površine pojedinih blokova digitalnog dela čipa izražene u broju NAND kola. Ove vrednosti su dobijene nakon sinteze VHDL opisa programom *Ambit Build Gates* koji je deo *Cadence* paketa za projektovanje kola, [8].

Kao što se može videti sa slike 6, najveći deo površine čipa zauzima filterski blok. Na osnovu tabele 1 može se izračunati da ceo filterski blok sadrži 68% ukupnog broja NAND gejtova digitalnog dela čipa. Pri tome, FIR filtri i Hilbertov transformator kao najveći blokovi zajedno sadrže 58 % ukupnog broja NAND gejtova digitalnog dela čipa.

Imajući u vidu da veličina površine čipa direktno utiče na cenu njegove fabrikacije, veoma je važno projektovati čip sa što manjom površinom. U slučaju čipa IMPEG, treba pokušati sa smanjenjem površine filterskog bloka jer on, kao što je pokazano, zauzima najveću površinu.

Kao dobro rešenje za FIR sisteme u kojima se ne zahtevaju visoke frekvencije odabiranja pokazala se MAC (Multiplier and Accumulator) arhitektura [4] i njena modifikacija nazvana *kompaktna* MAC arhitektura [5,6]. Kompaktna MAC arhitektura sadrži brojna poboljšanja kako sa stanovišta površine, tako i disipacije i efikasnosti. Omogućava velike uštede u površini, naročito ako se ima u vidu projektovanje filtara za trofaznu verziju čipa IMPEG.

Tabela 1: Površine digitalnih blokova čipa nakon sinteze

Blok	Površina u broju NAND kola
Voltage SINC	2296
Current SINC	3265
Voltage FIR	10006
Current FIR	11704
Hilbert Transformer	10286
DSP	17673
Total	55230

3. KOMPAKTNA MAC ARHITEKTURA

FIR sistemi sa MAC arhitekturom za izračunavanje izlaznog odbirka koriste sledeći postupak.

Na ulaze množača dovode se sekvencijalno parovi koeficijent/odgovarajući odbirak. Proizvod množenja upisuje se u akumulator, tj. sabira se sa rezultatom množenja prethodnih parova. Izračunavanje se završava kada se u akumulator upiše proizvod množenja poslednjeg para. Tada se rezultat iz akumulatora upisuje u izlazni registar, akumulator se resetuje, i ceo ciklus izračunavanja se ponavlja.

Za čuvanje ulaznih odbiraka filtera mogu se koristiti registri realizovani na bazi standardnih flipflopova. Međutim, takvo rešenje dovodi do osetnih gubitaka u površini čipa.

U cilju poboljšanja odnosa površina-brzina-disipacija kompaktna MAC arhitektura implementira sledeće tehnike :

- RAM makroćelije umesto registara,
- Primenjeni su gejtovani takti signali da bi se smanjila disipacija,
- Implementiran je modifikovan Butov algoritam da bi se smanjio broj taktova neophodnih za operaciju množenja.
- Uvedena je tehnika preklapanja (*overlapping*) kako bi se ubrzalo izračunavanje izlaznog odbirka.

Ove metode doprinose smanjenju površine, smanjenju disipacije i povećanju brzine rada.

U radovima [5] i [6] opisana je realizacija Hilbertovog transformatora i FIR filtera primenom kompaktne MAC arhitekture za monofazni čip IMPEG. Za čuvanje odbiraka naponskog i strujnog signala korišćene su RAM makroćelije kapaciteta 64x24 bita, tj. veće nego što je potrebno. Podaci o površinama gore pomenutih filtera sa CSD reprezentacijom koeficijenta i kompaktnom MAC arhitekturom sumirani su u tabeli 2. Poređenjem vrednosti površina jasno je da je kompaktna MAC arhitektura znatno efikasnija.

Tabela 2: Površine CSD i kompaktne MAC arhitekture nakon sinteze

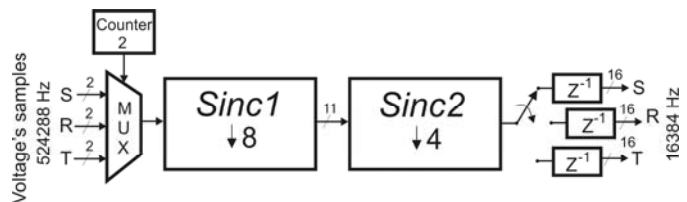
Arhitektura	Površina u broju NAND kola		
	Voltage FIR	Current FIR	HT
CSD	10006	11704	10286
Kompaktna MAC	4285	4784	5690

4. ARHITEKTURA FILTERSKOG BLOKA ZA TROFAZNI ČIP IMPEG

Prototip testnog čipa IMPEG razvijen je za merenje potrošnje električne energije u monofaznim sistemima. Za primenu u trofaznim sistemima potrebno je izvršiti modifikaciju testnog čipa. Najjednostavnije rešenje koje se odnosi na digitalne filtre jeste trostruko repliciranje, za svaku fazu posebno. Međutim, ako se uzme u obzir da površina trofazne verzije čipa treba da bude što manja, navedeno rešenje je veoma nepovoljno.

Tehnika vremenskog multipleksiranja (*Time Division Multiplexing – TDM*) primenjena na digitalne filtre za trofazni čip nudi značajnu uštedu u njegovoj površini. Ova tehnika pruža mogućnost višestrukog korišćenja pojedinih resursa filtera. Sada će biti prikazana njena implementacija prvo za Sinc filtre a zatim za FIR filtre i Hilbertov transformator sa kompaktnom MAC arhitekturom.

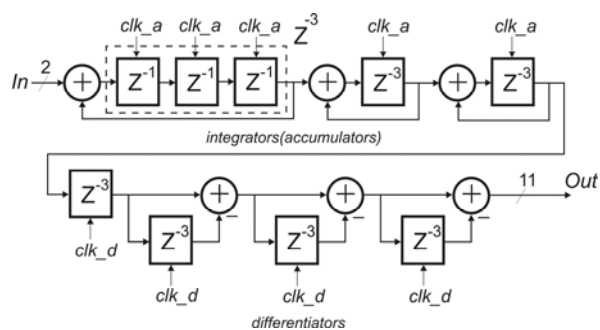
Na slici 7 je prikazana Sink-linija naponskog kanala za trofazni IMPEG čip. Brojač generiše selektorski ulaz za multiplekser kojim se sukcesivno propuštaju ulazni naponski odbirci faza S, R i T frekvencije 524.288 kHz.. Posle obrade u Sink filterima (filtriranje šuma, povećanje broja bitova i redukovanje brzine odabiranja), odbirci se upisuju u izlazne registre frekvencijom 16384 Hz (slika 7).



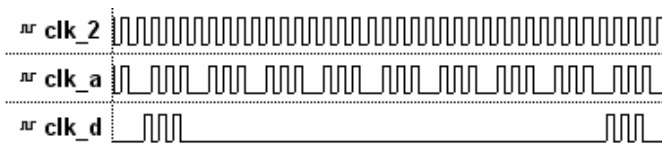
Sl.7 Trofazni Sinc filteri naponskog kanala

Na slici 8 prikazana je arhitektura prvog Sinc³ filtera u naponskom kanalu. Akumulatorski i diferencijatorski sadrže po tri registara za čuvanje odbiraka faza S, R i T. Broj aritmetičkih blokova (sabirača i oduzimača) ostao je isti kao u slučaju filtera za monofazni čip (slika 3). Ovo konstatacija važi i za ostale Sinc filtre. Prema tome, jasno je da smo postigli značajnu uštedu u površini u odnosu na rešenje sa trostrukim repliciranjem svih blokova, ali po ceni nešto složenijeg taktovanja o čemu će u nastavku biti reči.

Da bi se postigla ista brzina obrade kao u slučaju monofaznog filtera taktne frekvencije akumulatorskih i diferencijatorskih blokova moraju da budu najmanje tri puta veće. Na slici 9 prikazan je talasni oblik taktnih signala akumulatorskih (*clk_a*) i diferencijatorskih (*clk_d*) blokova.



Sl. 8. Arhitektura prvog Sinc³ filtera u naponskom kanalu



Sl. 9 Talasni oblik signala taktnih signala clk_2 , clk_a , clk_d

Taktni signali clk_a i clk_d dobijaju se gejtovanjem takta clk_2 čija je frekvencija $4 \times 524.288 \text{ kHz} = 2.097.512 \text{ MHz}$. Izabrana je, dakle, četiri puta veća frekvencija od frekvencije ulaznih odbiraka 524.288 kHz . Pošto je osnovna frekvencija na čipu $4096 \times 1024 = 4.194.304 \text{ MHz}$, taktni signal clk_2 se jednostavno generiše deliteljem frekvencije sa 2.

Kompaktna MAC arhitektura implementirana za trofazne FIR filtre i Hilbertov transformator se zasniva na *controller/datapath* podeli. Ovdje će ona biti razmotrena na primeru realizacije FIR filtera iz naponskog kanala. Odzivi tih filtera mogu se opisati sledećim jednačinama koje važe za sve tri faze S, R i T:

$$y_{v1}(n) = \sum_{k=0}^2 h_{v1}(2k) [x_{v1}(n-2k) + x_{v1}(n-10+2k)] + h_{v1}(5) x_{v1}(n-5) \quad (1)$$

$$y_{v2}(n) = \sum_{k=0}^7 h_{v2}(2k+1) [x_{v2}(n-(2k+1)) + x_{v2}(n-32+(2k+1))] + h_{v2}(16) x_{v2}(n-16) \quad (2)$$

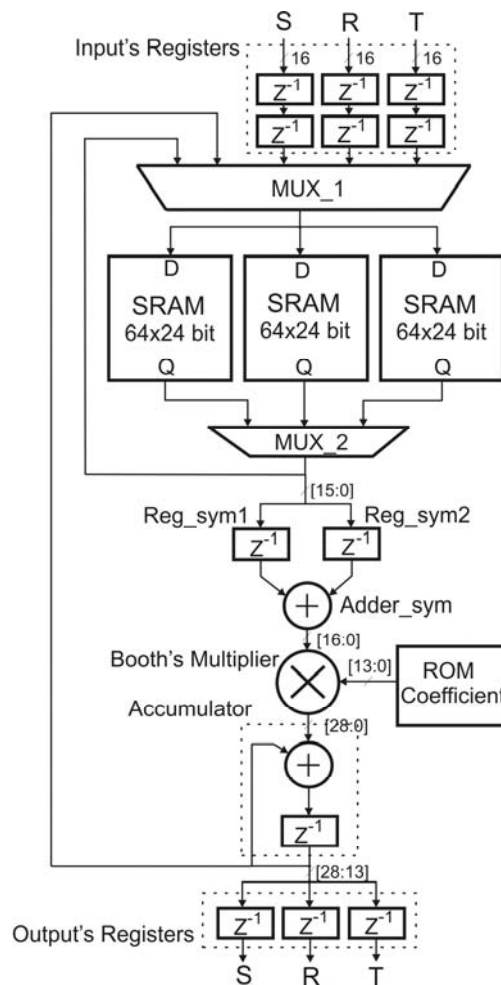
Na slici 10. data je blok šema staze podataka (*datapath*) podsistema. Mogu se izdvojiti sledeće celine :

- Grupa ulaznih registara u kojima se smeštaju odbirci sa izlaza Sinc filtera,
- Tri 64×24 SRAM memorijske ćelije u kojima se čuvaju ulazni odbirci filtera x_{v1} i x_{v2} faza S, R i T,
- Registri Reg_sym1 i Reg_sym2 u kojima se upisuju odbirci sa simetričnim koeficijentima i sabiraju sabiračem $Adder_sym$,
- ROM memorija u kojoj su smešteni koeficijenti filtera,
- Butov mnozač sa akumulatorom (MAC jedinica),
- Multiplexeri MUX_1 i MUX_2 za usmeravanje toka podataka,
- Grupa izlaznih registara u koje se upisuju izlazni odbirci y_{v2} faza S, R i T.

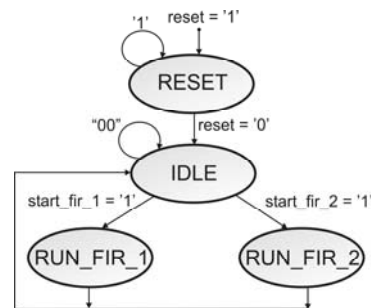
Rad staze podataka kontroliše upravljačka jedinica (UJ), koja je realizovana kao konačni automat (*Finite State Machine*) Murovog tipa. U okviru UJ nalazi se brojač osnove 4 koji pokazuje njen mod rada, tj. odbirci koje faze se trenutno filtriraju. Stanja brojača su : “00” (*IDLE* stanje), “01” (S faza), “10” (R faza) i “11” (T faza). Na slici 11 prikazan je uprošćeni dijagram stanja UJ.

Takt upravljačke jedinice iznosi $4096 \times 1024 \text{ Hz}$. Na početku rada sistema neophodno je prvo asinhrono resetovati upravljačku jedinicu ($reset = '1'$). Iz stanja *RESET* ona prelazi u stanje *IDLE* kada reset signal postane neaktivan. U neaktivnom stanju *IDLE* UJ čeka aktiviranje signala $start_fir_1$ ili $start_fir_2$ čije su frekvencije 8192 Hz i 4096 Hz respektivno. Kada je $start_fir_1 = '1'$, UJ prelazi u složeno stanje *RUN_FIR_1* u kome generiše upravljačke signale neophodne za implementaciju ponašanja prvog FIR filtera (tj. jednačine (1)). Slično, kada je $start_fir_2 =$

'1' upravljačka jedinica prelazi u složeno stanje *Run_FIR_2* u kome generiše upravljačke signale neophodne za implementaciju ponašanja drugog FIR filtera (tj. jednačine (2)).



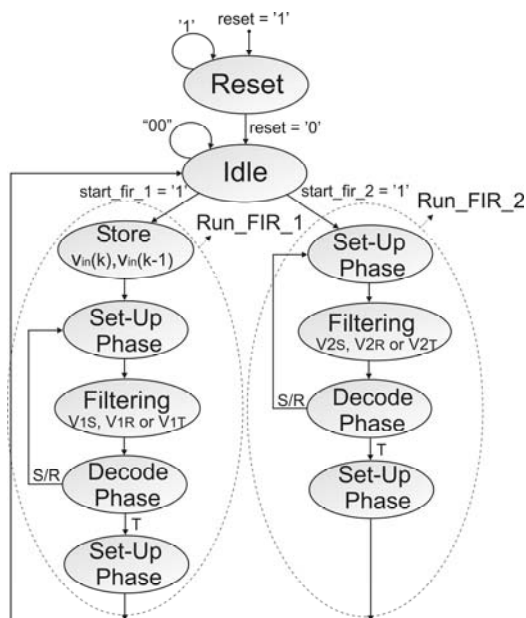
Sl. 10 Blok šema staze podataka naponskih FIR filtera



Sl. 11 Uprošćeni dijagram stanja upravljačke jedinice

Na slici 12 prikazan je detaljniji dijagram stanja UJ. Na početku stanja *RUN_FIR_1* treba ulazne odbirke faza S, R i T iz ulaznih registara (slika 10) smestiti u memorijske ćelije na adresama '0' i '1' (stanje *Store*). U stanju *Set-Up Phase* brojač osnove 4 se inkrementira (“00” → “01”) čime je UJ naznačeno da u sledecem stanju *Filtering* treba da filtrira odbirke S faze. U stanju *Filtering* izračunava se izlazni odbirak prema jednačini (1), i istovremeno (tehnika preklapanja) se pomeraju sadržaji memorijskih lokacija čime se implementira operator kašnjenja (koji odgovara množenju sa z^{-1}). Na kraju stanja *Filtering* izračunati odbirci se

smeštaju u odgovarajuće memorijske ćelije. Kada se ove operacije završe, UJ prelazi u stanje *Decode Phase* u kome UJ donosi odluku (zavisno od faze koja je filtrirana) da li prelazi na filtriranje sledeće (R ili T) faze, ili u stanje *IDLE* (ako je završeno filtriranje svih faza). Tada UJ prolazi kroz stanje *Set-Up Phase* u kome se inkrementira brojač. Iste operacije se obavljaju i u stanju *RUN_FIR_2*, sa razlikom da ne postoji stanje *Store*, jer su odgovarajući odbirci već smešteni u memoriji.



Sl. 12 Detaljniji dijagram stanja upravljačke jedinice

Modifikovan Butov algoritam za množenje, gejtovani taktni signali i tehnika preklapanja su implementirani kao što je objašnjeno u [6].

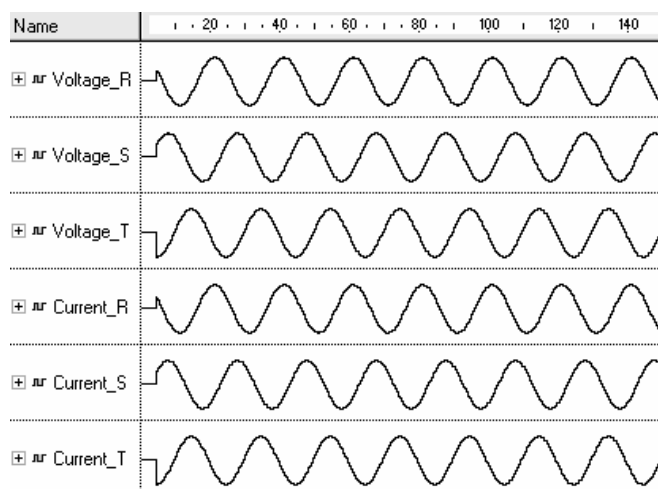
5. REZULTATI SIMULACIJE I SINTEZE

Funkcionalnost VHDL opisa digitalnih filtera najpre je verifikovana *Active HDL* simulatorom [7]. Za svaki digitalni filter napisan je odgovarajući program za testiranje (test bench) sa pobudnim i taktnim signalima. Na slici 13 prikazani su talasni oblici signala *Voltage_S*, *Voltage_R*, *Voltage_T*, *Current_S*, *Current_R* i *Current_T* dobijeni simulacijom. Ovi signali u vremenskom domenu dobijaju oblik sinusoide kao "analogni" signali, iako predstavljaju zapravo vrednosti 16-bitnog (*Voltage*) odnosno 21-bitnog (*Current*) izlaznih signala. Fazni pomak između signala je 120° .

Nakon ovoga, VHDL opisi filtera importovani su u program za logičku sintezu *Build Gates*, koji je deo Cadence sistema za projektovanje kola. Kao rezultat dobijena je net-lista u kojoj se koriste standardne ćelije iz biblioteke AMI Semiconductor 0.35μ , [9]. Podaci o površini za trofazne i monofazne Sinc i FIR filtre sumirani su u tabeli 3.

Kao što se može videti iz tabele 3. površine trofaznih FIR filtera su manje od površine monofaznih koji su ugrađeni u postojeći prototip čipa IMPEG. To je posledica primene tehnike vremenskog multipleksiranja signala i kompaktne MAC arhitekture. Površine trofaznih Sinc filtera su veće od monofaznih, ali ipak manje u odnosu na one koje bi se dobile trostrukim repliciranjem monofaznih filtera. Ovo je, takođe,

posledica primenjenije tehnike vremenskog multipleksiranja signala.



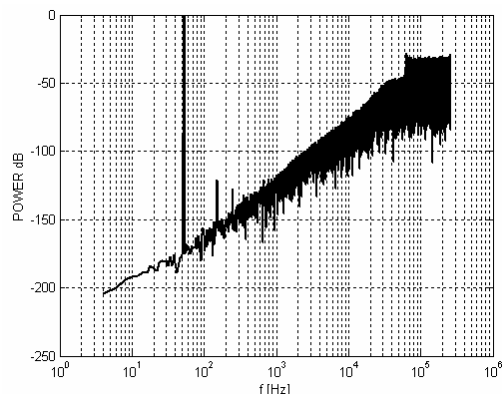
Sl. 13 Rezultati simulacije

Tabela 3: Površine monofaznih i trofaznih digitalnih filtera

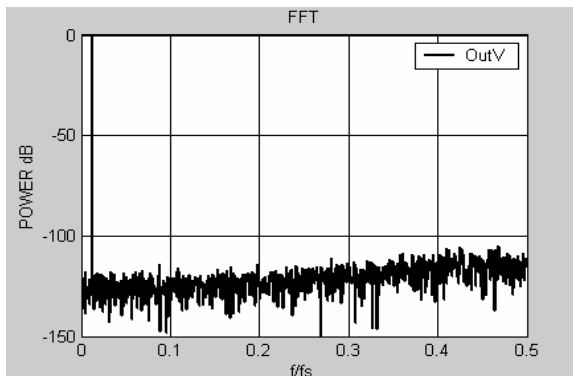
Arhitektura	Površina u broju NAND kola					Total
	FIR_V	FIR_C	SINC_V	SINC_C	HT	
CSD (jedna faza)	10006	11704	2296	3265	10286	37557
CMAC (tri faze)	7977	8531	4295	7243	9984	38030

Ako se uporede vrednosti dobijene za ukupne površine (Sinc + FIR filtri) možemo videti da je ukupna površina trofaznih filtera svega 3% veća od monofaznih.

Nakon sinteze, izvršena je simulacija dobijene VHDL netliste u cilju verifikovanja rezultata sinteze. Rezultati dobijenih simulacija (digitalna reč na izlazu FIR filtera importovani su u MATLAB programski paket [10], kako bi se izračunala FFT (*Fast Fourier Transform*). Spektri snage signala na ulazu i izlazu iz decimatorske linije filtera u naponskom kanalu transformatora, prikazani na slikama 14 i 15 pokazuju da se nije izgubilo na osnovnim performansama (SFDR > 100dBc).



Sl.14 Spektar ulaznog signala u naponski decimator



Sl.15 Spektar izlaznog signala iz naponskog decimatora

6. ZAKLJUČAK

Opisana je arhitektura digitalnih decimacionih filtera za integrisani merač potrošnje električne energije u trofaznim sistemima. Implementirana je i tehnika vremenskog multipleksiranja signala i kompaktna MAC arhitektura koja rešava problem velike površine digitalnih filtera u postojećem prototipu monofaznog čipa. Filtri su sintetizovani na bazi standardnih ćelija iz biblioteke AMI Semiconductors CMOS 0,35 μ m C035M-D. Dobijena površina uvećana je za svega 3 % u odnosu na površinu filtera u korišćenih u monofaznom čipu. Simulacije nakon sinteze potvrdile su ispunjenje specificiranih zahteva.

7. LITERATURA

- [1] P.Petković, “Projekat IT.01.01.0076B - Razvoj uređaja i sistema za merenje i upravljanje potrošnjom električne energije u industriji – Završni izveštaj“, Niš, januar 2005, <http://venus.elfak.ni.ac.yu>.
- [2] P. Petković, M. Sokolović, “Decimacioni filtri integrisanog merača potrošnje električne energije”, Zbornik radova XLVIII Konferencije ETRAN, Čačak, 7.-10. jun 2004, pp. 87-90.
- [3] B.Andelković, M.Damnjanović, “Design Of Hilbert Transformer For Solid-State Energy Meter”, Zbornik radova XLVIII Konferencije ETRAN, Čačak, 7.-10. jun 2004, pp. 83-86.

- [4] DSP: Designing for Optimal Results, Xilinx Inc., 2005.
- [5] M. Marinković, B. Andelković, P. Petković, “Kompaktna MAC arhitektura Hilbertovog transformatora u integrisanom meraču potrošnje električne energije”, Zbornik radova V simpozijum industrijska elektronika, INDEL 2004, Banja Luka, 11-12. novembar 2004, pp. 114-119
- [6] M. Marinkovic, B. Andjelković, P. Petković, “Compact MAC Architecture of FIR Filters in Solid-State Energy Meter” Proceedings of IEEE Region 8 EUROCON 2005 Conference, Belgrade, 22-24 November 2005, IEEE 1-4244-0050-3, pp. 547-550.
- [7] “Active-HDL, ver.5.1. User's Manual“, ALDEC Inc., 2002.
- [8] Cadence 2003 Documentation, <http://www.cadence.com>.
- [9] AMI Semiconductor CMOS 0.35 μ m Technology Documentation.
- [10] “MATLAB and SIMULINK Users Guide”, The MathWorks, Inc., Natick, MA, 1997.

ZAHVALNOST

Ovaj rad je finansiran sredstvima Ministarstva nauke i zaštite životne sredine Republike Srbije u okviru projekta TR 6108B.

Abstract - This paper describes architecture of digital decimation filters within a three-phase solid - state energy meter. The filters' architectures are based on time-division-multiplexing technique and compact MAC architecture. The both concepts contribute significant savings in the chip area. The filters' architectures are described in VHDL, verified by simulations and synthesized using AMI Semiconductor CMOS 0.35 μ m technology library.

COMPACT ARCHITECTURE OF DECIMATION FILTERS IN SOLID - STATE ENERGY METER

Miroslav Marinković, Bojan Andelković, Predrag Petković

REGENERATIVNA TERNARNA BiCMOS LOGIČKA KOLA

Duřanka Bundalo, *Nova banja lučka banka, Banja Luka*
 Branimir Djordjević, *Elektronski fakultet, Niř*
 Zlatko Bundalo, *Elektrotehnički fakultet, Banja Luka*

Sadržaj – U radu se razmatraju, predlažu i opisuju mogućnosti i načini sinteze i realizovanja regenerativnih ternarnih BiCMOS logičkih kola. Prvo se predlaže i opisuje opšti princip sinteze električne šeme regenerativnog ternarnog BiCMOS logičkog kola koje može imati bilo koju logičku funkciju. Zatim se navedeni princip praktično razmatra i ilustruje na primjeru konkretnih tipova ternarnih regenerativnih BiCMOS logičkih kola. Prvo se predlaže i opisuje način realizovanja osnovnog regenerativnog ternarnog BiCMOS logičkog kola tipa identitet. Potom se predlažu i prikazuju mogućnosti realizovanja takvih BiCMOS ternarnih logičkih kola koja realizuju logičke funkcije I i ILI tipa. Analiziraju se najznačajnije karakteristike razmatranih kola i daju neki rezultati dobiveni kompjuterskom simulacijom.

1. UVOD

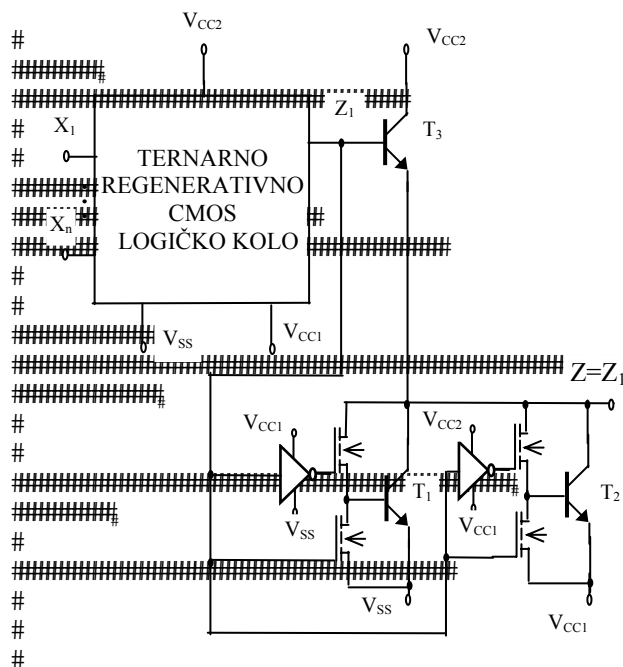
Praktično se još uvijek uglavnom koriste digitalni binarni sistemi. U mnogim primjenama bi bilo pogodno koristiti digitalne sisteme sa osnovom većom od 2, tzv. MV sisteme [1,2,3]. Prva istraživana i realizovana MV digitalna kola i sistemi su bili ternarna kola i sistemi. Takođe, potreba da se zadrže prednosti i CMOS i TTL logike, dovode do toga da se sve više primjenjuje BiCMOS tehnologija. Potreba da se smanji uticaj smetnji stvara i povećava interes za korištenje regenerativnih digitalnih MV kola (tzv. Šmitovih kola). Prema tome, postoji praktična potreba i interes za sintezu i primjenu ternarnih regenerativnih BiCMOS logičkih kola.

U ovom radu se razmatraju, predlažu i opisuju mogućnosti i načini sinteze, projektovanja i realizovanja regenerativnih ternarnih BiCMOS logičkih kola (tzv. Šmitova BiCMOS ternarna logička kola). Prvo je opisan opšti princip sinteze regenerativnog ternarnog BiCMOS logičkog kola sa bilo kojom logičkom funkcijom. Opšti princip sinteze je potom ilustrovan na primjerima konkretnih regenerativnih ternarnih BiCMOS logičkih kola sa konkretnim logičkim funkcijama. Prvo je predloženo, prikazano i opisano osnovno regenerativno ternarno BiCMOS kolo sa jednim ulazom, regenerativno ternarno kolo sa funkcijom identiteta. Zatim su predložena i opisana ternarna regenerativna BiCMOS I i ILI logička kola koja mogu imati bilo koji broj ulaza. Sva predložena i opisana logička kola su detaljno analizirana korištenjem PSPICE simulacije i jednog konkretnog BiCMOS tehnološkog procesa. U radu se daju neki rezultati dobiveni simulacijom koji potvrđuju iznesene opise i zaključke.

2. OPŠTI PRINCIP SINTEZE

Ovdje se predlaže i opisuje opšti princip sinteze električne šeme regenerativnih ternarnih BiCMOS logičkih kola koja mogu imati bilo koju logičku funkciju. Predloženi

opšti princip sinteze električne šeme regenerativnog ternarnog BiCMOS logičkog kola je prikazan na sl.1. Zasniva se na korištenju regenerativnog ternarnog CMOS logičkog kola na ulazu i odgovarajućeg predloženog BiCMOS izlaznog stepena. Predloženi izlazni BiCMOS stepen obezbjeđuje potreban broj od tri BiCMOS izlazna logička nivoa. Na ulazu kola se nalazi odgovarajuće standardno ternarno regenerativno CMOS logičko kolo. Ono obezbjeđuje povećanu imunost na smetnje kompletnog BiCMOS ternarnog logičkog kola. Izlazni BiCMOS stepen daje potrebne ternarne izlazne nivoe i povećanu brzinu rad. Taj stepen ima neinvertujuću logičku funkciju. To znači da logička funkcija regenerativnog ternarnog CMOS logičkog kola koje se nalazi na ulazu ujedno definiše i logičku funkciju ukupnog BiCMOS ternarnog kola. Prema tome, potrebna logička funkcija cjelokupnog BiCMOS kola se može dobiti tako da se na ulaz postavi regenerativno ternarno CMOS logičko kolo sa odgovarajućom logičkom funkcijom. Bipolarni tranzistori u izlaznom stepenu obezbjeđuju velike izlazne struje i potrebne izlazne nivoe u pojedinim ternarnim statičkim stanjima cjelokupnog logičkog kola.



Sl.1. Opšti princip sinteze šeme ternarnih regenerativnih BiCMOS logičkih kola.

Regenerativno ternarno CMOS logičko kolo koje se nalazi na ulazu obezbjeđuje postojanje histerezisa u naponskoj prenosnoj karakteristici i smanjenu osjetljivost na smetnje čitavog BiCMOS logičkog kola. Naponski pragovi i naponski histerezis cjelokupnog ternarnog regenerativnog BiCMOS kola sa sl.1, pri promjeni ulaznog napona između

pojedinih logičkih stanja, jednaki su naponima pragova i naponskom histerezi su odgovarajućeg regenerativnog ternarnog CMOS logičkog kola koje se nalazi na ulazu. Oni se mogu izračunati na isti način kao i za odgovarajuće ternarno CMOS regenerativno kolo koje se nalazi na ulazu. Pri tome se uzimaju u obzir konkretni naponi napajanja. Parametri i način projektovanja ulaznog ternarnog CMOS regenerativnog logičkog kola utiču na odgovarajuće napone pragova i naponski histerezis cjelokupnog ternarnog BiCMOS regenerativnog kola na isti način kao što utiču na napone pragova i naponski histerezis kod ternarnog CMOS regenerativnog logičkog kola koje se koriste na ulazu.

Na ulazu ternarnog regenerativnog BiCMOS logičkog kola (sl.1) u principu se može koristiti bilo koja poznata električna šema ternarnog CMOS regenerativnog logičkog kola. Neka od rješenja ternarnih i MV CMOS regenerativnih logičkih kola opisana su u radovima [4,5,6]. Najpogodnija rješenja MV CMOS regenerativnih kola opisana su u radu [6]. U ovom radu se predlažu, razmatraju i opisuju konkretna rješenja ternarnih BiCMOS regenerativnih logičkih kola koja su bazirana na korištenju principa opisanih u radu [6].

Predloženi opšti princip sinteze regenerativnih ternarnih BiCMOS logičkih kola daje mogućnost jednostavnog dobivanja i realizovanja takvih kola sa potrebnom logičkom funkcijom. Potrebno je samo na izlaz regenerativnog ternarnog CMOS logičkog kola sa odgovarajućom logičkom funkcijom dodati BiCMOS ternarni izlazni stepen prikazan na sl.1. Tako dobivena regenerativna ternarna BiCMOS logička kola su složenija i sa lošijim karakteristikama u odnosu na kola koja se mogu dobiti korištenjem opisanog opšteg principa i njegovim kombinovanjem sa konkretnim realizacijama pojedinih regenerativnih ternarnih CMOS logičkih kola. Na taj način se dobivaju rješenja konkretnih kompaktnih regenerativnih ternarnih BiCMOS logičkih kola sa manjim brojem tranzistora, manjom ukupnom površinom i manjim logičkim kašnjenjima. Konkretni principi i realizacije takvih kola se predlažu, razmatraju i opisuju u nastavku ovog rada.

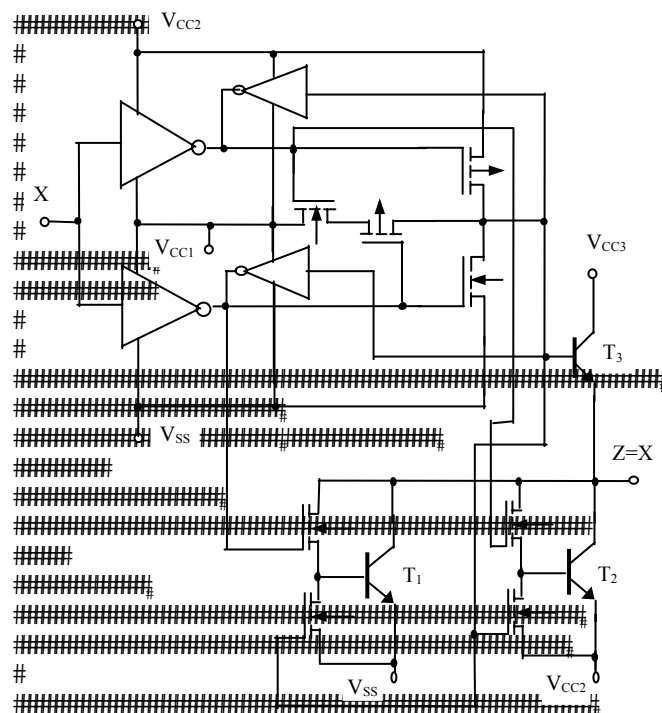
3. KOLO IDENTITETA

Predložena električna šema osnovnog ternarnog regenerativnog BiCMOS kola, kola identiteta, prikazana je na sl.2. Na ulazu i u povratnoj spregi ovog kola se nalaze standardni binarni CMOS invertori od kojih je svaki vezan između dva pola izvora za napajanje. Zajedno sa ostalim CMOS tranzistorima, oni upravljaju izlaznim bipolarnim tranzistorima i obezbjeđuju tri BiCMOS logička stanja na izlazu kompletnog kola. CMOS invertori koji se nalaze u povratnoj spregi obezbjeđuju postojanje histerezi sa statičkoj prenosnoj karakteristici i povećanu imunost na smetnje. Ni u jednom od tri statička stanja ne postoji struja iz izvora za napajanje.

Kod osnovnog kola na sl. 2 postoji histerezis pri svim promjenama ulaznog signala između nivoa logičkih stanja. Smanjena osjetljivost na smetnje i histerezis u prenosnoj karakteristici postoje zahvaljujući tranzistorima u CMOS invertorima u povratnoj vezi. Ti tranzistori obezbjeđuju regenerativni proces pri promjeni ulaznog napona.

Približno određivanje naponskih pragova i naponskog histerezi za kolo sa sl.2 je moguće na osnovu principa opisanih u radovima [4,6]. Pri određivanju odgovarajućih pragova i histerezi ulazni dio kola se praktično može svesti

na oblik binarnih CMOS regenerativnih kola. Kada je cjelokupno kolo simetrično onda ono ima najmanju osjetljivost na smetnje i najbolje karakteristike. Takođe će se smatrati da je $V_{SS}=0$, $V_{CC1}=V_{CC}$, $V_{CC2}=2V_{CC}$, što je najpogodnije i najčešće slučaj u praksi.



Sl.2. Šema ternarnog regenerativnog BiCMOS kola identiteta.

Na osnovu prethodnih razmatranja i pretpostavki moguće je odrediti približne izraze za napone pragova i naponski histerezis osnovnog kola sa sl.2. Ako se ulazni signal mijenja između logičkih stanja $(m-1)$ i m , gdje m može biti bilo koja logička vrijednost (ovdje kod ternarnih kola od 1 do 3), može se pokazati da su približni izrazi za odgovarajuće napone pragova pri takvim promjenama ulaznih signala dati sa

$$V_{thm} = \frac{1}{2} [(2m-1)V_{CC} + V_h], \quad (1)$$

$$V_{tlm} = \frac{1}{2} [(2m-1)V_{CC} - V_h]. \quad (2)$$

Naponski histerezis za bilo koju od mogućih promjena ulaznog napona je približno isti i može se pokazati da je dat približno sa

$$V_h = V_{h1} = V_{h2} = \dots = \frac{V_{CC} (3V_{CC} - 4V_{tn})}{4k(V_{CC} - 2V_{tn})}. \quad (3)$$

U navedenim izrazima koeficijent k predstavlja odnos transkonduktansi (konstanti β) MOS tranzistora u ulaznim CMOS invertorima i CMOS invertorima u povratnoj spregi. Koeficijent k je ovdje dat sa $k = \beta_1/\beta_0$, gdje je β_1 konstanta β ulaznih MOS tranzistora, a β_0 je konstanta β MOS tranzistora u povratnoj spregi. Sa V_{tn} su označeni naponi pragova MOS tranzistora.

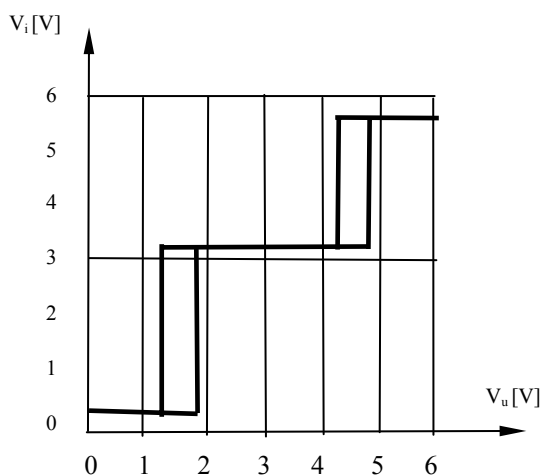
Na osnovu prethodnih izraza se može vidjeti da naponi pragova i naponski histerezis zavise od napona napajanja i koeficijenta k . Naponi pragova i naponski histerezis se

mijenjaju linearno i povećavaju se sa porastom napona napajanja. Zavisnost napona pragova i naponskog histereza od koeficijenta k je nelinearna. Naponski histerezis se smanjuje sa porastom k . U vezi uslova ispravnog rada osnovnog kola sa sl. 2, slično kao kod kola opisanih u radovima [4,6], pod uslovom da je kompletno kolo simetrično, može se pokazati da je uslov normalnog funkcionisanja kola približno dat sa

$$k > 1. \quad (4)$$

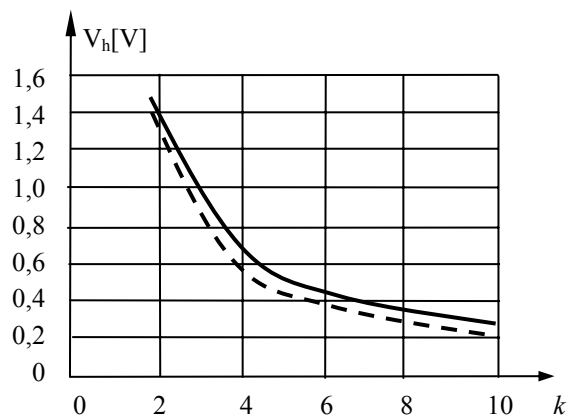
Korištenjem PSPICE simulacije detaljno su analizirani statičke i dinamičke karakteristike ternarnog BiCMOS kola identiteta sa sl.2. Ovdje se daju neki od rezultata dobivenih simulacijama.

Na statičku naponsku prenosnu karakteristiku najviše utiču binarni CMOS invertori na ulazu i u povratnoj spregi. Statička naponska prenosna karakteristika ternarnog regenerativnog BiCMOS kola sa sl.2 prikazana je na sl.3. Dobivena je PSPICE simulacijom za napone napajanja $V_{SS} = 0V$, $V_{CC1} = 3V$ i $V_{CC2} = 6V$ i za konkretne parametre CMOS i BiCMOS tehnološkog procesa date u radu [7]. Pri simulaciji je uzeto da je kolo simetrično i da svi MOS tranzistori imaju jednake napone pragova. Na prenosnoj karakteristici se uočava postojanje naponskog histereza pri svim promjenama ulaznog signala.



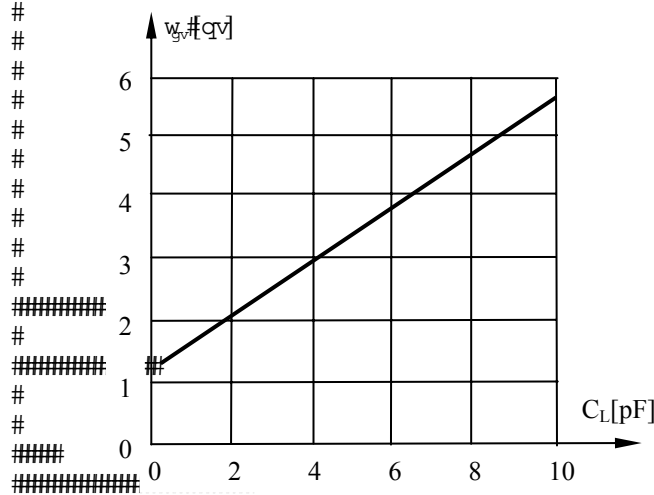
Sl.3. Statička naponska prenosna karakteristika ternarnog regenerativnog BiCMOS kola identiteta.

Iz prethodno navedenih izraza (1), (2) i (3) se može vidjeti da naponi pragova i naponski histerezis zavise od vrijednosti napona napajanja i koeficijenta k . Očigledno je da se naponi pragova i naponski histerezis mijenjaju linearno i proporcionalno sa promjenom napona napajanja, a da se naponski histerezis povećava sa porastom vrijednosti napona napajanja. Zavisnost napona pragova i naponskog histereza od promjene koeficijenta k je nelinearna, a naponski histerezis se smanjuje sa porastom vrijednosti koeficijenta k . Na sl.4 je prikazana zavisnost naponskog histereza od promjene koeficijenta k za osnovno kolo identiteta sa sl.2. Dobivena je PSPICE simulacijom (prikazano punom linijom) i na osnovu prethodno datih približnih izraza (prikazano isprekidanom linijom), a za iste uslove kao i pri određivanju naponske prenosne karakteristike sa sl.3. Očigledno je da se teoretski dobiveni približni izrazi mogu praktično koristiti sa malom greškom jer su dosta tačni.



Sl.4. Zavisnost naponskog histereza regenerativnog ternarnog BiCMOS kola identiteta od koeficijenta k .

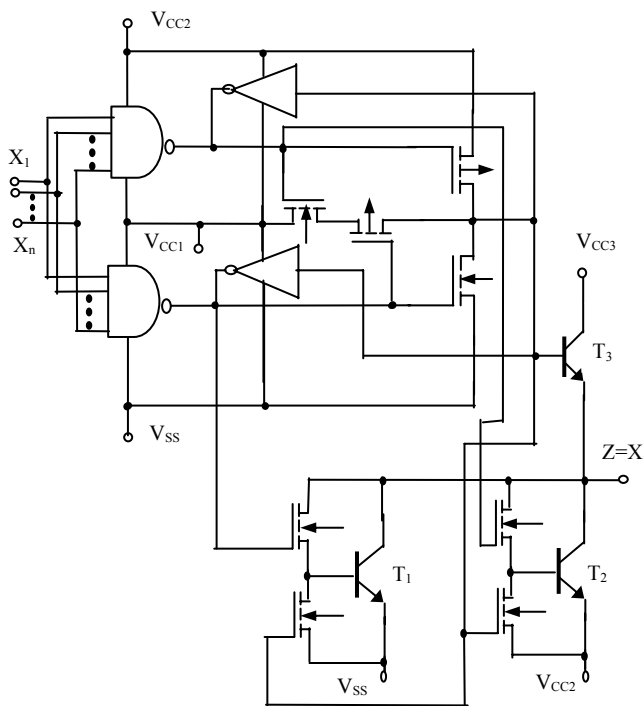
Dinamičke karakteristike regenerativnog ternarnog BiCMOS kola identiteta sa sl.2 prvenstveno zavise od veličine napona napajanja, snage izlaznih bipolarnih tranzistora i kapacitivnog opterećenja kola. Najznačajniji dinamički parametar je srednje vrijeme kašnjenja kola t_{ds} . To vrijeme se smanjuje sa povećanjem napona napajanja, sa porastom snage izlaznih tranzistora i sa smanjenjem kapacitivnog opterećenja kola. Zavisnost srednjeg vremena kašnjenja od vrijednosti napona napajanja i veličine kapacitivnog opterećenja je približno linearna. Zavisnost od snage izlaznih tranzistora nije linearna. Srednje vrijeme kašnjenja osnovnog ternarnog BiCMOS kola identiteta u funkciji kapacitivnog opterećenja C_L je prikazano na sl.5. Rezultati su dobiveni PSPICE simulacijom za iste uslove za koje je dobivena i statička naponska prenosna karakteristika sa sl. 3.



Sl.5. Srednje vrijeme kašnjenja regenerativnog ternarnog BiCMOS kola identiteta u funkciji C_L .

4. I LOGIČKA KOLA

Na osnovu prethodno predloženih i opisanih principa vrlo jednostavno se mogu realizovati I regenerativna ternarna BiCMOS logička kola sa proizvoljnim brojem ulaza. Da bi se to postiglo dovoljno je da se binarni CMOS invertori na ulazu kola sa sl.2 zamijene binarnim CMOS NI logičkim kolima sa potrebnim brojem ulaza. Na sl.6 je prikazan taj princip sinteze i električna šema regenerativnog ternarnog BiCMOS I logičkog kola sa n ulaza.



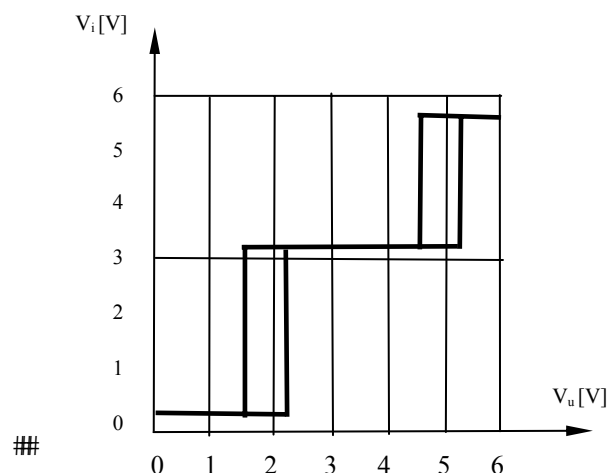
Sl.6. Šema BiCMOS regenerativnog ternarnog I logičkog kola.

Kod kola prikazanog na sl.6 binarna standardna CMOS NI logička kola na ulazu, od kojih je svako vezano između dva pola izvora za napajanje, upravljaju mrežom ostalih MOS tranzistora i izlaznim bipolarnim tranzistorima. Tako se dobivaju tri logička stanja na izlazu, a ukupno kolo realizuje ternarnu I logičku funkciju. CMOS invertori koji se nalaze u povratnoj spregi obezbjeđuju postojanje histerezisa u statičkoj prenosnoj karakteristici i povećanu imunost na smetnje čitavog kola. Histerezis i povećana neosjetljivost na smetnje postoje pri promjeni ulaznog napona između svaka dva logička stanja.

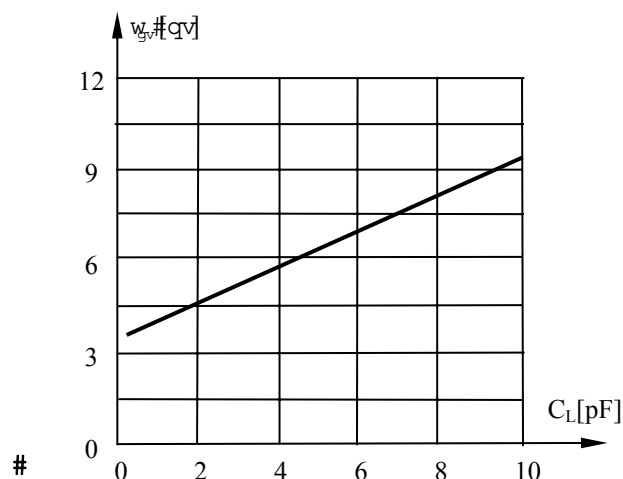
Naponska statička prenosna karakteristika I BiCMOS regenerativnog ternarnog logičkog kola sa dva ulaza je data na sl.7. Dobivena je PSPICE simulacijom za iste uslove kao i pri određivanju karakteristike za regenerativno BiCMOS kolo identiteta. Napone pragova pri prelazu između pojedinih statičkih stanja definišu binarna CMOS NI logička kola koja se nalaze na ulazu i binarni CMOS invertori koji su u povratnoj spregi. Ti naponi se mogu odrediti na isti način kako se računaju za NI binarna regenerativna CMOS kola. Za određivanje tih napona pragova mogu se koristiti i prethodno navedene jednačine (1), (2) i (3). Pri tom se moraju koristiti ekvivalentne vrijednosti konstanti β ulaznih MOS tranzistora u ulaznim binarnim NI CMOS logičkim kolima. Kao i kod binarnih regenerativnih CMOS NI kola, naponi pragova ovog kola zavise od broja i kombinacije aktivnih ulaza. Na sl.7 je prikazana karakteristika za slučaj kad su oba ulaza aktivna.

Dinamičke karakteristike ternarnog regenerativnog I BiCMOS logičkog kola sa sl.6 zavise prvenstveno od vrijednosti napona napajanja, snage bipolarnih tranzistora i kapacitivnog opterećenja kola. Ta zavisnost je istog oblika kao i kod ternarnog regenerativnog BiCMOS kola identiteta sa sl.2. Na sl.8 je prikazano srednje vrijeme kašnjenja za dvoulazno regenerativno I BiCMOS ternarno kolo u funkciji od kapacitivnog opterećenja C_L . Ti rezultati su dobiveni PSPICE simulacijom za iste napone napajanja i iste

tehnološke parametre kao i pri simulaciji kola identiteta. Ovdje dati rezultati se odnose na slučaj kad su oba ulaza I kola aktivna.



Sl.7. Statička naponska prenosna karakteristika ternarnog regenerativnog BiCMOS dvoulaznog I logičkog kola.



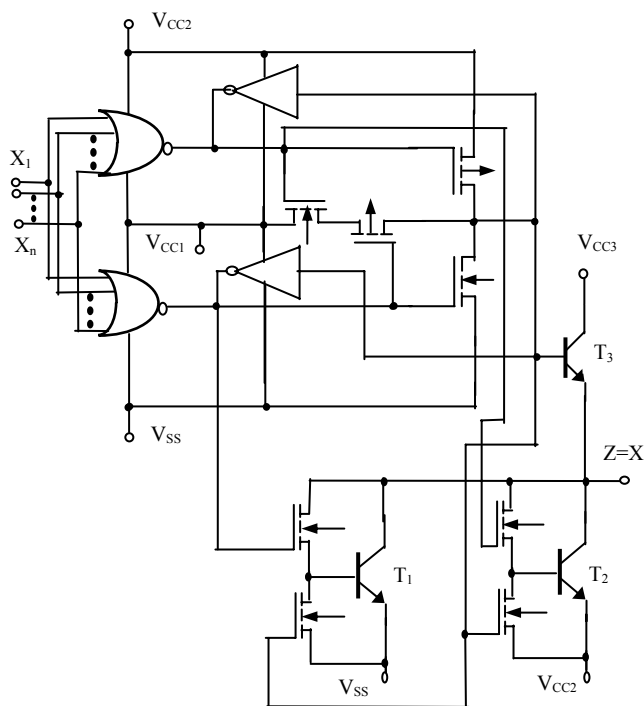
Sl.8. Srednje vrijeme kašnjenja regenerativnog ternarnog BiCMOS dvoulaznog I logičkog kola u funkciji C_L .

5. ILI LOGIČKA KOLA

Na osnovu istih principa kao i pri formiranju kola I tipa mogu se jednostavno dobiti šeme ternarnih BiCMOS ILI regenerativnih logičkih kola sa bilo kojim brojem ulaza. Na ulazu je dovoljno postaviti standardna binarna CMOS NILI logička kola sa potrebnim brojem ulaza. Na sl.9 je prikazana šema ILI BiCMOS regenerativnog ternarnog logičkog kola sa n ulaza. Adekvatno upravljanje izlaznim tranzistorima i ternarna ILI logička funkcija na izlazu se dobivaju korištenjem CMOS NILI binarnih kola. Histerezis u naponskoj statičkoj prenosnoj karakteristici i povećana imunost na smetnje postoje zahvaljujući uticaju binarnih CMOS invertora koji se nalaze u povratnoj spregi.

Kod predloženih ternarnih regenerativnih ILI BiCMOS logičkih kola naponi pragova zavise od karakteristika binarnih CMOS NILI kola na ulazu i karakteristika binarnih CMOS invertora koji se nalaze u povratnoj spregi. Naponi pragova i naponski histerezis se mogu odrediti na isti način kao i za regenerativna CMOS NILI binarna kola sa odgovarajućim naponima napajanja. Za određivanje tih

napona pragova i histeresisa mogu se takodje koristiti prethodno dati izrazi (1), (2) i (3). Pri tom se moraju koristiti ekvivalentne vrijednosti konstanti β ulaznih MOS tranzistora u ulaznim binarnim NILI CMOS logičkim kolima. U vezi sa ostalim karakteristikama ovih kola vrijedi slično što i za BiCMOS ternarna regenerativna I kola.



Sl.9. Šema BiCMOS regenerativnog ternarnog ILI logičkog kola.

6. ZAKLJUČAK

Ovdje predloženi i opisani principi i konkretni načini sinteze i realizovanja regenerativnih (Šmitovih) ternarnih BiCMOS logičkih kola su jednostavni. Bazirani su na korištenju odgovarajućeg regenerativnog ternarnog CMOS kola na ulazu i predloženog BiCMOS izlaznog stepena. U suštini, na ulazu se nalaze standardna binarna CMOS logička kola. Tip i logička funkcija binarnih standardnih CMOS logičkih kola koja se koriste na ulazu definiše logičku funkciju cijelog dobivenog regenerativnog ternarnog BiCMOS kola. Zahvaljujući standardnim CMOS invertorima koji obezbjeđuju povratnu spregu postoji histerezis u prenosnoj karakteristici i smanjena osjetljivost na smetnje čitavog kola. Bipolarni tranzistori koji se nalaze u izlaznom dijelu čitavog kola povećavaju izlaznu snagu i smanjuju srednje vrijeme kašnjenja pri velikim kapacitivnim opterećenjima.

Sinteza regenerativnih ternarnih BiCMOS logičkih kola sa konkretnom logičkom funkcijom je takodje jednostavna. Na ulazu se nalaze po dva standardna binarna CMOS logička kola. Tip i logička funkcija tih binarnih standardnih CMOS logičkih kola definiše logičku funkciju cijelog dobivenog regenerativnog ternarnog BiCMOS kola. Dva standardna binarna CMOS invertora obezbjeđuju povratnu spregu, histerezis u prenosnoj karakteristici i smanjenu osjetljivost na smetnje. Osnovno predloženo kolo je regenerativno ternarno BiCMOS kolo identiteta. Ono na ulazu koristi dva standardna binarna CMOS invertora. Modifikacijom šeme tog osnovnog

kola vrlo jednostavno se mogu dobiti regenerativna ternarna BiCMOS logička kola I i ILI tipa. Kod njih se na ulazu koriste po dva standardna binarna CMOS NI ili NILI logička kola. Jednostavno se dobivaju regenerativna ternarna BiCMOS logička kola I i ILI tipa sa bilo kojim brojem ulaza, tako što se na ulaz postavljaju standardna binarna CMOS NI ili NILI logička kola sa potrebnim brojem ulaza.

Sva predložena i opisana kola su detaljno analizirana korištenjem PSPICE simulacije. Pri tom su korišteni modeli i parametri MOS tranzistora jednog starijeg $2\mu\text{m}$ tehnološkog procesa. To je razlog što su simulacijom dobivene relativno velike vrijednosti srednjeg vremena kašnjenja. Pri simulaciji je korišten navedeni tehnološki proces da bi se dobiveni rezultati mogli uporediti sa rezultatima analiza nekih drugih ternarnih i MV logičkih kola koja su ranije razmatrana i opisana u nekim ranijim radovima.

LITERATURA

- [1] K. C. Smith, "Multiple-valued logic: a tutorial and appreciation", *Computer*, april 1988, pp. 17-27.
- [2] A. K. Jain et all., "CMOS Multiple-Valued Logic Design-Part I, Part II", *IEEE Transactions on CAS-I: Fundamental theory and applications*, august 1993, pp.505-522.
- [3] N. R. Shanbhag et all., "Quaternary logic circuits in $2\mu\text{m}$ CMOS technology", *IEEE Journal of Solid State Circuits*, june 1990, pp.790-799.
- [4] Z. Bundalo, D. Bundalo, "Ternary CMOS Schmitt triggers", *Proceedings of International Conference MIOPEL 93, Niš, 1993*, pp. 403-407.
- [5] D. Bundalo, Z. Bundalo, "Ternarna regenerativna CMOS logička kola", *Zbornik radova 42. konferencije ETRAN, Vrnjačka Banja, 1998*, str. 53-56.
- [6] D. Bundalo, Z. Bundalo, A. Ilišković, "Regenerativna CMOS logička kola koja koriste više logičkih nivoa", *Zbornik radova 47. konferencije ETRAN, Herceg Novi, 2003*, tom 1, str. 136-139.
- [7] C. H. Diaz et all., "An accurate analytical delay model for BiCMOS driver circuits", *IEEE Transaction on Computer-Aided Design*, no. 5, 1991, pp.577-588.

Abstract – *The possibilities and methods for synthesis and realization of regenerative ternary BiCMOS logic circuits are considered, proposed and described in the paper. The general principle for synthesis of electrical scheme of regenerative ternary BiCMOS logic circuit that can have any logic function is proposed and described first. Then the given principle is practically considered and illustrated on example of concrete types of ternary regenerative BiCMOS logic circuits. The method for realization of basic regenerative ternary BiCMOS logic circuit of identity type is proposed and described first. Then the possibilities for realization of such BiCMOS ternary circuits that realize AND and OR logic functions are proposed and shown. The most important characteristics of considered circuits are analyzed and some results obtained by computer simulation are given.*

REGENERATIVE TERNARY BiCMOS LOGIC CIRCUITS

D. Bundalo, B. Djordjević, Z. Bundalo

GRIDIFICATION AND PARALLELIZATION OF ELECTRONIC CIRCUIT SIMULATOR

Marko Dimitrijević, Bojan Anđelković, Milan Savić, Vančo Litovski, *Faculty of Electronic Engineering Niš*

Abstract – This paper presents the concept of gridification and parallelization of an electronic circuit mixed-mode simulator. Basic information regarding modern simulation, leading to the need for parallel simulation is presented. An overview of parallel simulation algorithms and implementations is given. Implementation of a new algorithm for parallel equation formulation in *pAlecsis* simulator is presented.

1. INTRODUCTION

The development of low-cost personal computers with high computing power and gigabit LAN network connections in past decade, provided possibility for implementation of inexpensive distributed multiprocessor systems such as clusters (Fig. 1).

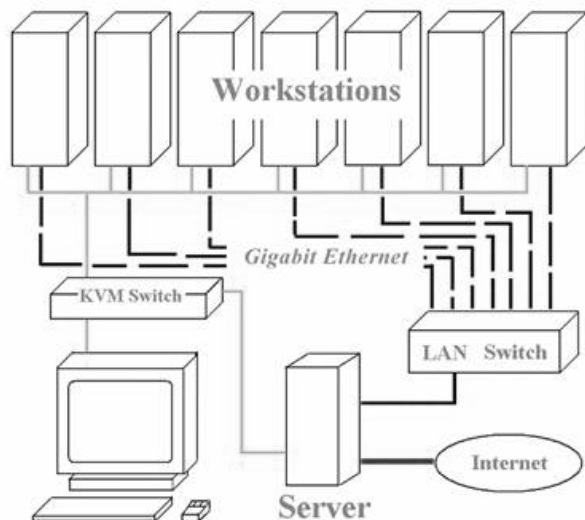


Fig. 1 Organization of the computer cluster

A cluster has many advantages over classic supercomputer: it is inexpensive, flexible, easy to use, easy for maintenance and highly stackable. The total price of computer cluster is more than ten times lower than dedicated supercomputer with similar computing power, and after amortization cluster nodes can be used as single personal computers. It usually uses open-source operating system, well documented and well known to programmers and system administrators. A cluster is also highly stackable: it can be easily extended by adding additional node or demoted by subtracting one. One particular version of this approach, involving open source system software and dedicated networks, has acquired the name “Beowulf” [1].

The development of Internet and WAN links of great capacity led to a new paradigm: the computational grid. The intention was to associate to the electrical power grid. In the same way electrical power could be obtained from power grid, computational power should be obtained *on demand* from a network of *providers*, potentially belonging to the en-

tire Internet [2]. In the beginning, this paradigm has been strictly scientific and academic; but as the Internet, it became widely accepted and popular. One of the most common definitions says that a computational grid is a hardware and software infrastructure that provides dependable, consistent, pervasive, and inexpensive access to high-end computational capabilities providing on-demand access to computing, data, and services [3]. Basically, grid computing intends to provide access to resources using wide area connections; it can be determined as cooperation of geographically distributed computer systems (clusters) where user jobs can be executed.

The hardware part of computational grid infrastructure can be extremely heterogeneous. It consists of a number of clusters containing various number and types of processors, amounts of memory, LAN and WAN connectivity and mass-storage capacity.

The role of the software components is to provide distributed services for job submission and management, file transfer, database access, data management and monitoring. They also ensure security in multi-user environment using certificates. The software part consists of two layers: operating system and middleware.

Grid computing is suitable for intensive calculations that require significant processing power, large operating memory and throughput, as well as storage capacity. The simulations of integrated electronic circuits are paradigmatic example of these calculations.

This paper presents the concept of gridification and parallelization of an electronic circuit simulator.

With the rapid growth of electronic systems complexity, the simulation became a crucial step in design flow. Circuit simulation has proven to be one of the most important computer aided design (CAD) methods for the analysis and validation of integrated circuit design.

Today’s high end integrated circuits contain both analog and digital components. In addition, non-electric elements are implemented within the electric integrated circuits, e.g. in microelectromechanical systems (MEMS). Complexity of modern electronic circuits has imposed the requirement for enabling the hardware designer to model a design at different levels of abstraction. All these trends have resulted in the development of the *mixed-mode simulation* domain. This paradigm includes mixed-signal (analog and digital), mixed domain (electrical and non-electrical) and mixed-level simulation. Obviously, this introduces unique difficulties for the modeler and simulation developer [3].

In order to simulate a system, it has to be described i.e. modeled. Mixed-mode systems are described using:

1. algebraic equations
2. ordinary differential equations (ODE)
3. partial differential equations (PDE)
4. algorithms
5. logic states

Algebraic equations describe resistive portion, whereas ODE describe dynamic portion of the system. ODEs are

discretized in order to create sets of nonlinear algebraic equations.

Let us assume that PDEs describe mechanical part of the system. In order to obtain set of ordinary differential equations, space discretization of PDEs is performed, where the system unknowns are the spatial displacements as functions of time. Thus, PDEs introduce new sets of ODEs, whose number is large, depending on a discretization grid. [5]

Thus, one comes down to the problem of formulation and solution of systems of nonlinear algebraic equations, that are to be solved iteratively – with the help of linearization i.e. by application of Newton methods. Evaluation of all derivatives that are necessary for the linearization is the most time consuming part of the simulation process.

So far we have considered analog/continuous models. Algorithmic description may define behavior of continuous (analog, pulse...) as well as for discrete (logic expressions, tables, programs) models. This kind of model's behavior description needs to be translated into other kinds of description.

Discrete-event processes define the behavior of the discrete-event model described by the logic states. The simulation mechanism for discrete-event simulation differs from continuous time simulation. It involves the use of future event tables, containing the information of events to be processed.

In mixed-signal systems, a specific time advancement algorithm has to be implemented in order to synchronize events between analog and logic part. In addition, specific algorithms are to be implemented in order to convert signals at the digital – analog meeting points.

To conclude this brief overview of modern simulation techniques, we would like to emphasize that, according to the presented facts, simulation process may be characterized as memory intensive, computationally intensive and algorithmically complex. This leads to long simulation runtimes. Having in mind that every design needs many simulation runs of the same system in order to get optimal solutions with respect to many different requirements, it is obvious that long simulation runtimes lead to delay in design process. One possibility to reduce these runtimes is to divide the circuit into several partitions and to simulate the partitions in parallel.

Barriers to the widespread use of parallelism are in all three of the usual large subdivisions of computing: hardware, algorithms and software. As for the hardware, intercommunication networks that keep up with speed of advanced single processors are still not available. The biggest obstacle is inadequate software. Compilers that automatically parallelize sequential algorithms remain limited in their applicability. Best performance is still obtained when programmer himself supplies the parallel algorithm.

There are number of parallel computational models in use today, such as: data parallelism, shared memory, message-passing, remote memory operations, threads and various combined models.

In our research we focus on message passing model of parallel computation, and in particular the Message Passing Interface (MPI) instantiation of that model [6][7]. The message-passing model uses a set of processes that have only local memory but are able to communicate with other processes by sending and receiving messages. It is a defining feature of the message-passing model that data transfer from the local memory of one process to the local memory of another requires operations to be performed by both processes. MPI is

being widely used and is expected to be around for a long time due to its advantages over other models, which are: universality (it matches the hardware of most today's parallel supercomputers), expressivity (it is a useful and complete model in which to express parallel algorithms), ease of debugging, and performance. Message passing has become a standard for portability, in both syntax and semantic. The MPI standard [8, 9] was completed in 1997.

During the first phase of the simulator parallelization, we parallelized equation formulation for analog circuits described by nonlinear ODEs. Also, the appropriate algorithm for parallel solution of the system of linear equations will be included in the parallel simulator as the first next step in further development.

Improvements in parallel simulation of systems modeled by partial differential equations, parallel discrete-event as well as parallel mixed-signal simulation will be implemented in the future versions of the parallel simulator. Also, it will be enabled to perform parallel simulations on the computational grid.

2. CONTINUOUS-DOMAIN SIMULATION

As mentioned before, nowadays, more and more parallel programs run on workstation clusters. But there is still problem of low transmission performance in terms of bandwidth and latency of the network that connects the workstations.

Thus, only algorithms that guarantee a minimum communication overhead may be able to provide good speed-up on workstation cluster. Automatically parallelized code generally cannot achieve good speed-up.

Therefore, new algorithms have to be devised. *Domain decomposition* methods split the problem in the physical domain. Each of the obtained domains may be analyzed by a separate process, enabling parallelization. The boundaries of the domain are synchronized by a serial master process.

Process of splitting the electrical circuit into several pieces in order to simulate one piece per processor is referred to as *partitioning*.

The main objective of partitioning for parallel simulation is to reduce the simulation runtime. For low simulation runtimes it is crucial to achieve a low number of signals that connect the partitions. The reason for this is time consuming communication caused by the connecting signals. Parallel simulation is synchronized by a master process, which calculates the connection network serially and thus increases the runtime. Electronic circuits have natural clustering. This clustering can be used to achieve a good partitioning of the circuit.

Apart from low number of interconnecting signals, partitioning should provide equal workload for each slave processor, which would enable optimal distribution of simulation effort. In order to estimate the workload, each element is assigned a weight according to simulation complexity.

One of the first published methods for partitioning on a transistor level is *node tearing* [10]. Among other approaches are clustering algorithms such as building *DC connected components* and *strongly connected components*, or *diagonal dominance Norton partitioning* [11]. Some of these methods are combined with *Fiduccia-Mattheyses method* [12] and *hierarchical methods* [13]. Another approach simply splits the

ASCII file containing the circuit description and improves this initial partitioning by shifting components [14].

One of the modern partitioning methods is COPART [15], implemented in TITAN [16] parallel transistor level simulator. Other parallel circuit simulator Xyce [17] has number of partitioning algorithms implemented. One is ParMETIS [18], an MPI-based parallel library that implements a variety of algorithms for partitioning unstructured graphs, meshes, and for computing fill-reducing orderings of sparse matrices.

Once the circuit is partitioned, a parallel simulation should be performed.

Techniques for allowing each subcircuit to determine its own time steps and hence to optimize the simulation for each partition have been proposed [19], but most of the simulators use same time step for all the partitions.

The domain decomposition technique is often used for the parallelization of parallel differential equation solvers and obtains high performance. Set of nonlinear differential equations is discretized producing a set of nonlinear equations. Common parallel linear solver algorithm is *Schur Complement Technique*. It can be generalized using Newton's method to *Parallel Newton's Method* [16]. Using this algorithm each domain can be solved independently by performing the following steps in parallel without communication:

- model evaluation
- discretization
- calculation of the Jacobian matrix
- LU decomposition
- forward substitution
- calculation of outer derivative and right-hand side
- inner variables computation

Equation system representing the interconnections between the domains can't be solved in parallel, and are solved by master. As for the communication, coupling variables are sent to the slaves, and the local derivatives and the right-hand side are sent to the master.

This algorithm can be improved, as in *parallel multilevel Newton method with latency* [16], where nonlinearity is shifted to the slaves and iteration latency is exploited.

3. DISCRETE-EVENT SIMULATION

Exploiting parallelism in discrete-event simulations is particularly convenient because VHDL-like languages explicitly support descriptions consisting of concurrent processes.

In parallel discrete-event simulation (PDES), the system under simulation is modeled as a collection of concurrently executing logical processes (LPs) that communicate via message passing. LPs may be assigned to different processors, thus distributing the simulation across the network of workstations. Each message carries an event and a time stamp for the time when the corresponding event occurs in the simulated system. In order to perform the distributed simulation correctly each LP should process its input events in chronological order of their timestamps. There are two synchronization protocols used to ensure that: conservative and optimistic.

In conservative synchronization LPs process only "safe" events. Processes containing no safe events are blocked. An event is "safe" if it is impossible for the LP to receive another event with lower timestamp. Blocking may cause deadlock that can be avoided or detected and recovered by global synchronization.

In optimistic synchronization it is assumed that all the events are safe. Unlike conservative synchronization, an optimistically synchronized simulator is not restricted to simulate serially through the time. Different LPs can execute events at different simulation times simultaneously. In this type of synchronization each LP operates as a distinct discrete event simulator, maintaining input and output event lists, a state queue and a local simulation time. If an LP receives an event with a lower timestamp than its local simulation time (straggler), it must rollback to undo some work that has been done. During the rollback the LP restores the state previous to the straggler and cancels all the events sent during the wrong simulation by sending anti-messages. These anti-messages cause rollback at their destination LPs. Optimistically synchronized simulators can use either aggressive cancellation, in which all incorrect messages are discarded via anti-messages, or lazy cancellation, in which messages are only discarded when they are known to be incorrect. Lazy cancellation can improve simulation performance by decreasing the number of required rollbacks. However, if all messages are not canceled immediately, significant work may need to be discarded once the messages are eventually determined to be incorrect. After rollback, the events are re-executed in the correct chronological order. This requires that each process stores information about its previous states, inputs and outputs that can be used in case of a rollback. Therefore, optimistic protocols can cause memory overflow and global synchronization should be used to determine if a memory cell is old enough that can be freed. One such optimistic synchronization protocol is Time Warp used in implementation of mixed-signal VHDL-AMS simulator SEAMS [20]. In this simulator events are sent between LPs using MPI message passing standard.

Global synchronization between circuit partitions in the discrete-event simulation may be achieved using null-messages or global virtual time (GVT). A null message contains only timestamp without event and LPs use such messages to inform each other about their current simulation times. Global virtual time is the smallest timestamp of an unprocessed event in the whole system. It is monotonically increasing over the simulation. All history items with timestamps lower than GVT can be erased from memory.

Dynamic synchronization protocol that combines advantages of both conservative and optimistic synchronization methods, allowing processes to self-adapt for maximal utilization of concurrency is presented in [21, 22].

However, the PDES techniques applied so far has a number of drawbacks. This is due to the fact that each event that is processed will generate one or more events that must be communicated to other parallel processes resulting in high communication overhead. Some optimizations for improving the parallel logic simulation performance are given in [20]. These optimizations include circuit partitioning, roll-back relaxation and fine-grained communication optimizations. Circuit partitioning algorithms are used to divide the circuit to be simulated across LPs. The partitioning methods are based on either parallelism in the simulation algorithm or in the circuit being simulated. Partitioning based on simulation algorithm is limited by the characteristics of specific algorithm used for simulation. The second method exploits the concurrency and parallelism in the circuit structure in order to minimize communication between LPs and balance the processor workloads. Many of the partitioning algorithms are based on a directed graph representation of the input circuit. In such

representation the vertices of the circuit graph denote logic gates while edges represent signals. In ideal partitioning of a circuit graph LP workloads are ideally balanced and an equal number of gates are active at each simulation instance. Since each circuit has its own structure and pattern communication a specific partitioning algorithm cannot provide ideal partitioning. The multilevel approach to partitioning proposed in [23] optimizes all factors for improving parallel logic simulation by decoupling them into separate phases.

4. MIXED-MODE SIMULATION

A parallel simulation environment is very convenient for mixed-mode simulation, since a mixed-mode design is by default partitioned into analog and digital portions of the system.

In order to achieve distributed mixed-mode simulation a synchronization interface between analog and digital simulation kernels is required. Synchronization protocols supporting mixed-mode simulation in a distributed environment are presented in [24]. Discrete-event models are described using discrete-event processes whereas analog/continuous models are defined by differential equations. There are distinct points in simulation time where the communication between these models takes place. Appropriate interface functions are necessary to handle this communication and different notions of time should be addressed by the simulator. Discrete-event processes execute instantaneously as time is not advanced during execution. State changes occur at specific time points. Differential equation processes may advance the simulation time during execution. Such processes are called self-advancing processes. A mixed-mode simulator must enable an appropriate interaction between these different simulation processes. In [24] the process synchronization approach used to synchronize a Time Warp based parallel kernel with a continuous time differential equation simulation kernel is described. In this approach state saving is only required at synchronization points that decreases memory requirements. Two process based synchronization protocols are introduced: First Event Synchronization (FES) and Second Event Synchronization (SES). In the First Event Synchronization Protocol, the self-advancing process is handled as a discrete event process. That process is activated by the first event arriving at the start of the simulation interval (t_n). The process then executes to the time of the next scheduled event (t_{n+1}). If no event is generated, the self-advancing process calculates all intermediate values, stops execution at t_{n+1} and stores its state. At that moment, a new synchronization point is reached. In case an event is generated during computation of the internal values of the self-advancing process, the FES protocol requires state saving and an artificial event should be generated to force another synchronization point.

In the Second Event Synchronization protocol, synchronization is attempted on the receive time of the event determining the end of the self-advancing simulation interval. The self-advancing process is simulated to the time t_{n-1} representing the previous synchronization point. Then it is activated by the event at time t_n and continues to simulate from t_{n-1} to t_n . If no new events are generated by self-advancing process the simulation stops at time t_n and new synchronization point is automatically generated. If an event is generated during the self-advancing simulation at time t'_n , the

self-advancing process must be interrupted. The generated event at that time should be sent to discrete-event process and the discrete-event simulator should be notified that the self-advancing process did not complete the simulations up to time t_n . This problem can be solved by inserting a dummy event at time t'_n and make the system believe that the self-advancing process was activated by this event.

5. SIMULATOR PARALLELIZATION

In order to simulate complex mixed-signal electronic circuits at transistor level, they have to be modeled using algebraic equations and Ordinary Differential Equations (ODE).

At each iteration and at every time instant, the matrix entries of the system of linear equations have to be recalculated. These entries are derivatives of the nonlinear equations and are computed within separate subroutines. Having in mind the number of matrix entries (the system of 1000 variables has a matrix of up to 1 million entries – that may be reduced thanks to sparsity, but it is still very large), the number of iterations and the number of time instants, it is necessary to provide an immense computational effort. It has been shown in the literature that even for small systems, equation formulation takes more computational time than equation solution. Therefore, we propose to parallelize this task. In such kind of parallelization calculation of matrix contributions for nonlinear circuit elements is distributed to different cluster nodes and they are calculated simultaneously. At the same time master node calculates matrix entries for constant and linear time dependent elements. When generation of matrix entries for various nonlinear elements on different cluster nodes is finished, they are sent to the master node and the complete circuit matrix is formed. Then the master node should solve generated system of linear equations. That task can also be parallelized which leads to further reduction in simulation time.

Such parallelization requires neither a sophisticated task and circuit partitioning algorithm nor synchronization protocols, so it is easy to implement on a Beowulf cluster using MPI routines.

The presented parallelization of equation formulation process is implemented in the simulator Alecsis. It is a mixed-signal and mixed-domain simulator with proprietary hardware description language AleC++ capable for modeling and simulation of complex systems containing different kinds of devices and subsystems [25, 26]. The developed simulator with parallel simulation capability is called pAlecsis (*Parallel Analog and Logic Electronic Simulation System*).

The way of parallelization in the pAlecsis simulator is shown in Fig. 2. Parallel equation formulation during the simulation is implemented using one of the most common of parallel algorithm prototypes, master-slave algorithm [6]. The main idea is that one process, called the master process, is responsible for coordinating the work of the others (the slave processes). This mechanism is particularly suitable when the slave processes do not have to communicate with one another, which is the case in parallel matrix contribution calculations.

The calculation of matrix entries for nonlinear circuit elements (e.g. transistors) is distributed across master node and slave nodes of the cluster and performed in parallel. Since multiple cluster nodes calculate contributions for diffe-

rent elements simultaneously, the time necessary for equation formulation decreases. In order to minimize communication between cluster nodes, appropriate data structures for all elements of the circuit are generated on all nodes simultaneously during compilation of the AleC++ model. In that way all cluster nodes have the information necessary to generate matrix contributions for all elements. Each node of the cluster performs equation formulation and calculation of matrix entries for specific number of circuit elements. When entries for all elements on one slave are generated, they are sent to the master node using appropriate MPI routines (Fig. 2). The master node also calculates matrix entries for constant and linear time dependent elements. When the master node receives matrix entries from all slaves, it flushes them to the system matrix and performs one simulation step. In order to enable calculation of matrix entries on slave nodes, the master node should send vectors of solutions of the system of equations for the two past time instants and previous iteration. In Fig. 2 these vectors are denoted with $vp1$, $vp2$ and vi . Appropriate MPI routines for transferring data are used to send and receive these vectors.

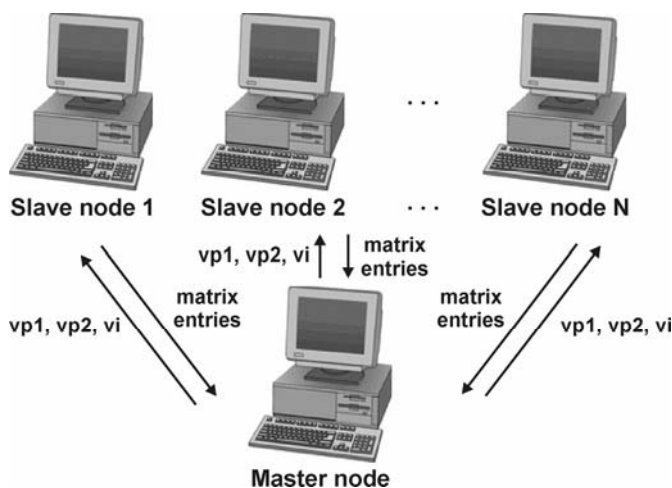


Fig. 2 Parallelization in the pAlecsis simulator on a Beowulf cluster

It is worth to mention here that the very solution of the system of simultaneous linear equations, that is generated in the way described above, is not parallelized yet. We intend to use SuperLU [27], [28] for this purpose in the first next step of improvement of pAlecsis.

Sequential simulation algorithms executing on a single workstation are tested for correctness usually by only seeing whether they give the right result. For parallel programs, that is not enough, but one wishes to reduce the simulation time. Therefore, measuring of simulation time is part of testing the parallel simulator to see whether it performs as intended. Usually performances of the parallel simulator are specified as speedup. If parallel simulation executes on N single processor cluster nodes, speedup is normally defined as:

$$\text{Speedup} = \frac{\text{Simulation time on 1 node}}{\text{Simulation time on } N \text{ nodes}} \quad (1)$$

Implemented parallel simulation algorithm reduces simulation time for bigger circuits when time necessary to calculate matrix entries for all elements at every time instant and every iteration exceeds time necessary to calculate matrix entries on slave nodes and send them to master node over the interconnecting network. For such circuits the parallel

simulation on the cluster is faster than the simulation on a single processor workstation.

In order to determine the size of circuits in number of transistors for which there is speedup in simulation on a cluster with two nodes, parallel simulations using the presented algorithm were performed on circuits consisting of various number of MOSFETs. These circuits are generated by successive replication of bilinear SC filter circuit with MOSFET operational amplifiers. Then speedup is calculated as simulation time on 1 node divided by simulation time on 2 nodes. The generated results are given in Table 1. When number of MOSFETs increases parallel simulation time increases slower than simulation time on 1 node, so parallel simulation time almost equals sequential simulation time for circuits containing 420 MOSFETs. For such and bigger circuits simulation time on 1 node is bigger than simulation time on 2 nodes, so the parallel simulator gives speedup in simulation (see Table 1).

Table 1: Speedup of parallel simulation in pAlecsis

Number of MOSFETs	Simulation Speedup Time(1 node) / Time(2 nodes)
420	0.96
740	1.1
1480	1.5

6. CONCLUSION

This paper presents the concept of gridification and parallelization of an electronic circuit mixed-mode simulator. Basic information regarding modern simulation, leading to the need for parallel simulation is presented. A survey of circuit partitioning techniques as well as equation solvers for parallel continuous domain simulation is given. Also, methods for logic circuit partitioning and parallel discrete-event synchronization protocols are considered. The problem of synchronizing parallel continuous-domain and discrete-event simulation kernels is addressed.

Implementation of a new algorithm that parallelizes equation formulation in pAlecsis simulator is presented. Simulation examples illustrate the speedup in simulation process using the presented algorithm. Further reduction in simulation time can be achieved by implementation of parallel solution of linear equations system. Such algorithms are well known in literature [27] and will be implemented in pAlecsis simulator.

In order to exploit advantages of grid computing, parallelization concepts implemented in pAlecsis simulator will be extended to gridification.

7. REFERENCES

- [1] T. Sterling, "Beowulf Cluster Computing with Linux", MIT Press, 2001.
- [2] I. Foster, C. Kesselmann, S. Tuecke, "The Anatomy of the Grid, Enabling Scalable Virtual Organizations", International J. Supercomputer Applications, 2001
- [3] I. Foster, C. Kesselmann, "The Grid: Blueprint for a New Computing Infrastructure", 1998
- [4] V. Litovski., and M. Zwolinski, "VLSI Circuit Simulation and Optimization", Chapman and Hall, London, 1997.

- [5] Ž. Mrčarica, "Modelling of microelectromechanical devices and simulation of systems using hardware description language", PhD Thesis, TU Vienna, 1995.
- [6] W. Gropp, E. Lusk, and A. Skjellum, "Using MPI: Portable Parallel programming with the Message-Passing Interface", second edition, MIT Press, 1999.
- [7] W. Gropp, E. Lusk, and R. Thakur, "Using MPI-2: Advanced Features of the Message-Passing Interface", MIT Press, 1999.
- [8] Message Passing Interface Forum, "MPI: A Message-Passing Interface Standard", International Journal of Supercomputer Applications, 8(3/4): 165-414, 1994.
- [9] Message Passing Interface Forum, "MPI-2: A Message-Passing Interface Standard", International Journal of Supercomputer Applications, 12(1-2): 1-299, 1998.
- [10] A. Sangiovanni-Vincentelli, L.-K. Chen, and L. O. Chua, "An efficient heuristic cluster algorithm for tearing large-scale networks", IEEE Transactions on Circuits and Systems CAS, CAS-24(12): 709-717, Dec. 1977.
- [11] P. Debeffe, F. Odeh, and A. E. Ruehli, "Waveform techniques", in Circuit Analysis, Simulation and Design, Part 2, Advances in CAD for VLSI, Vol. 3. A. E. Ruehli, Ed. Amsterdam, The Netherlands: Elsevier Science Publishers B. V., 1985, pp. 41-127.
- [12] C. M. Fiduccia and R. M. Mattheyses, "A linear-time heuristic for improving network partitions", in Proc. ACM/ IEEE Design Automation Conf. (DAC), Vol. 19, 1982, pp. 175-181.
- [13] P. Cox, R. Burch, and B. Epler, "Circuit partitioning for parallel processing", in Proc. IEEE/ACM Int. Conf. Computer-Aided Design (ICCAD), 1986, pp. 186-189.
- [14] T. Kage, F. Kawafuji, and J. Niitsuma, "A circuit partitioning approach for parallel circuit simulation", IEICE Transactions on Fundamentals, E77-A(3): 461-466, 1994.
- [15] N. Fröhlich, V. Glöckel, J. Fleischmann, "A New Partitioning Method for Parallel Simulation of VLSI Circuits on Transistor Level", Proceedings of Design, Automation and Test in Europe 2000, pp. 679-684, Paris.
- [16] N. Fröhlich, B.M. Riess, U. Wever, Q. Zheng, "A New Approach for Parallel Simulation of VLSI-Circuits on a Transistor Level", IEEE Transactions on Circuits and Systems, Part I, Proceedings of the International Conference on Parallel and Distributed Processing Techniques and Applications, pp. 601-613, Vol. 45, No. 6, June 1998.
- [17] <http://www.cs.sandia.gov/xyce/>
- [18] <http://www-users.cs.umn.edu/~karypis/metis/parmetis>
- [19] M. Zwolinski, "The System Design of a Hierarchical VLSI Circuit Simulator", PhD Thesis, University of Southampton, 1986.
- [20] D.E. Martin, R. Radhakrishnan, D. Rao, M. Chetlur, K. Subramani, P. Wilsey, "Analysis and Simulation of Mixed-Technology VLSI Systems", Journal of parallel and distributed computing, vol. 62, No 3, pp. 468-493, 2002.
- [21] D. Lungeanu, C.J.R. Shi, "Parallel and Distributed VHDL Simulation", Proc. of the conference on design, automation and test in Europe, pp. 658-662, 2000.
- [22] D. Lungeanu, C.J.R. Shi, "Distributed Simulation of VLSI Systems via Lookahead-Free Self-Adaptive Optimistic and Conservative Synchronization", Proc. of the 1999 IEEE/ACM international conference on computer-aided design, pp. 500-504, 1999.
- [23] S. Subramanian, D. Rao, P. Wilsey, "Study of a Multi-level Approach to Partitioning for Parallel Logic Simulation", 14th International Parallel and Distributed Processing Symposium, pp. 833-836, May 2000.
- [24] P. Frey, R. Radhakrishnan, "Parallel Mixed-Technology Simulation", Proc. of the 14th workshop on parallel and distributed simulation PADS'00, pp. 7-14, May 2000.
- [25] Ž. Mrčarica et al., "Alecsis 2.3, the simulator for circuits and systems. User's Manual", Laboratory for Electronic Design Automation, Faculty of Electronic Engineering, University of Niš, Yugoslavia, LEDA – 1/1998.
- [26] Ž. Mrčarica, T. Ilić, D. Glozić, V. Litovski, and H. Detter, "Mechatronic Simulation Using Alecsis: Anatomy of the Simulator", Proc. of the Eurosims'95, Vienna, Austria, pp. 651-656, 1995.
- [27] X.S. Li, and J.W. Demmel, "A Scalable Distributed-Memory Sparse Direct Solver for Unsymmetric Linear Systems", ACM Trans. Mathematical Software, vol. 29, no. 2, pp. 110-140, June 2003.
- [28] SuperLU, <http://crd.lbl.gov/~xiaoye/SuperLU/>

Садржај – У овом раду представљен је концепт гридификације и паралелизације симулатора електронских кола са мешовитим сигнаlima. У раду су дате основне информације о модерној симулацији које доводе до потребе за паралелном симулацијом. Дат је преглед алгоритама за паралелну симулацију и постојеће имплементације. Описана је и имплементација новог алгорита за паралелну формулацију једначина у симулатору *pAlecsis*.

ГРИДИФИКАЦИЈА И ПАРАЛЕЛИЗАЦИЈА СИМУЛАТОРА ЕЛЕКТРОНСКИХ КОЛА

Марко Димитријевић, Бојан Анђелковић, Милан Савић,
Ванчо Литовски

FAN-OUT BASED DELAY ESTIMATION IN DIGITAL CIRCUITS

Miljana Sokolović, Vančo Litovski, *Faculty of Electronic Engineering, University of Niš*
 Mark Zwoliński, *University of Southampton*

Abstract – *An efficient method for worst-case delay path estimation, based on fan-out information for each gate in the circuit, is presented in this paper. The method uses a small extension to the gate model and a modification of the circuit netlist (by a custom C program) according to the circuit structure. It is implemented using the VHDL language and simulator and is verified on a set of ISCAS benchmark combinational circuits.*

1. INTRODUCTION

Parameter values, such as the circuit delay in components of an electronic circuit, are prone to variations for many different reasons. These variations may affect the behavior of a mass produced circuit so that it crosses the line of acceptable responses. As a result, it cannot be expected that the responses of all manufactured circuits satisfy the prescribed requirements, nor that a yield of 100% can be achieved, even without the presence of defects in the circuits [1].

When designing digital integrated circuits with rigorous timing requirements, it is very important to determine the delays of the critical paths, since these delays affect the maximum operating frequency of the circuit as well as the minimal pulse width. The simplest way to determine the circuit delay is simulation. Simulation at the transistor level using SPICE or some other simulator becomes impossible for complex circuits. In order to determine the longest and shortest possible delays of a combinational circuit, it has to be simulated for 2^n possible input vectors, where n is the number of circuit inputs. This method becomes inefficient for most circuits with a large number of inputs.

In order to simulate complex digital circuits, timing simulators that use simplified timing models of the gates were introduced. For modern integrated circuit design techniques, the precise delay model can be implemented in the final steps of the design, only. Namely, the delay is extracted from the final layout of the circuit using special post-synthesis programs. At that point, some critical paths can be identified using static timing analysis. If the extracted delays do not satisfy the required speed of the circuit, the circuit then has to be redesigned [1].

During the design of digital electronic circuits, logic simulators are used for logic function verification and timing specifications of the circuit. The use of these simulators ensures detection of the incorrect design solutions and their removal in one of the early phases of the design. Doing the delay estimation in the early phases of the circuit design using a logic simulator can shorten the design time and decreases the price of the final product. This is the strongest reason for embedding the methods for worst-case parameter analysis into the logic simulator, since it ensures an early detection of incorrect design solutions. The early detection of the minimal and maximal delays, enables the designer to recognize the wrong solutions in time and to redesign the circuit at an early stage, and thus significantly shorten the

design time. If one can recognize paths in the circuits that are too long and have delays larger than acceptable, it is far easier and cheaper to remove and redesign those paths in the early stages of the design instead of doing it after the layout design process is completed. Some undesired paths can occur even then, but their number is reduced, which gives a big saving in time and money.

It is important to mention that it is also possible that no input pattern may exist that can sensitize those critical paths. Topological longest paths do not have to be logical longest paths. Nevertheless, designers always want to be sure that those paths are not sensitized for some non-input pattern based reason. The only way to be sure about that is to remove those paths.

A similar story may be told for the smallest path delays in the circuit. The largest delays affect the maximum operating frequency of the circuit, while the smallest path delays affect the minimal pulse width. It is important to have the pulse width wide enough for the system to be in a valid state when a clock event occurs.

This paper describes some new possibilities for a standard logic simulator in the analysis of the delay in a digital circuit. A new method of delay estimation based on fan-out information about each gate in the netlist will be presented after that. The method requires adoption of a new model for each logical gate that can deal with its fan-out. The gate modeling is also described here. The method also needs a small modification to the circuit netlist. These extensions can now be implemented into a standard logic simulator. The VHDL implementation of the method follows. At the end, the results of the worst case delay estimation that are obtained using non-fan-out-based and fan-out-based information will be shown and compared. The digital circuits used to verify our method are ISCAS 85 benchmark circuits [2]. The presented results demonstrate the excellent performance of the method.

2. WORST CASE DELAY ESTIMATION

The method estimates the propagation delays of the longest and the shortest structural paths for all signals in the circuit with only one run of the logic simulator. The method also assumes the simultaneous propagation of all input vectors through the circuit, while accumulating the delay information until the particular node of the circuit is reached. At the end of this very fast process, *all maximal delays of both rising and falling edges for all output signals* are available. The efficiency of the method makes it extremely simple, fast, and useful for the first design steps. The unique gate model can be used for both logic simulation and timing analysis. An illustrative description of this method is presented in Fig. 1. Here, both rising and falling transitions are applied to all inputs of the circuit. Information on both the rising and falling transition delays are updated with the scope of each gate.

It should be mentioned that this method also estimates the minimal delay path. Many researchers, however, neglect this issue in their calculation, but this information is useful for determining minimal pulse width. This is performed by introducing one additional process into the gate model that calculates the minimal gate delays. To allow the signal to carry several pieces of information (such as minimal and maximal delay), a record type of signal must be used [3], [4]. To speed up the estimation additionally, logic functions can be excluded from the gate model. The method eliminates some of the false paths in this way, but some of them can still remain. Since this is a very early stage of the design, their presence is not so critical. Gate models now consist only of processes that deal with the delay information. The method itself and all its innovations were implemented into the VHDL language.

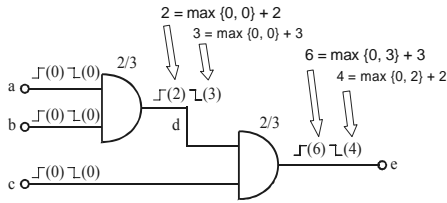


Fig.1. Illustration of the maximal delay estimation method

The algorithm and its implementation implemented in this way, are simple, precise, and efficient and may also be used for statistical analysis of the delay, and for other circuit characteristics, such as power consumption.

3. MODIFICATIONS OF THE ALGORITHM

In order to increase the accuracy of the delay estimation algorithm, the fan-out information of each gate in the circuit netlist must be included in the delay calculations. To do this two major modifications must be introduced. One modification affects the logical gate descriptions. The second must be performed on the digital circuit netlist. Each of these will now be explained in more detail.

It is well known that the delay of the output signal for a single gate depends on the number of gates that are driven by that particular gate. If a gate has to drive two gates, the delay is approximately double that of driving a single gate.

The section of the gate model that deals with delays consists of two major parts. One part calculates maximal and minimal circuit delays for both rising and falling signal transition by accumulating delays through the circuit from the primary inputs to the primary outputs. The other part assigns delays according to the fan-out of each gate. If a fan-out for one gate is N , then, by our approximation, its nominal delay t_d , is increased N times and makes the delay $t_d * N$. This rough approximation of the total, fan-out dependent delay is prone to changes and it can be represented as a function of the integer fan-out number if necessary.

The netlist also has to be analyzed in detail and modified to include fan-out information for each particular gate. When a gate is instantiated in a netlist, the first thing that should be noted is the name of the signal to which the gate's output is connected. Then that name is searched within the netlist. All gates and signals in a circuit are unilateral, and two different gates cannot have the same signal name on their outputs. It is clear that that signal can be only connected to the inputs of other gates in the netlist. After finding the output signal for a gate, the total number of its occurrences in the entire netlist

must be found, N_o . The fan-out of the particular gate is obtained as $f_o = N_o - 1$. The (-1) stands for the gate whose output is connected to the observed signal. When the fan-out information is calculated for each gate, that number is assigned to the gate instance. In our particular case, using the VHDL language, this information is assigned to a special gate generic parameter. The fan-out information can very easily be implemented into the logic function process as well as into processes that estimate path delays in the circuit.

All these modifications are simply implemented into the VHDL language. This implementation will be given in the next section.

4. IMPLEMENTATION

The whole idea of this method is to perform a static timing analysis of the circuit in the early phases of digital circuit design. The tool used in these phases is a logic simulator. One of the most used modeling languages today is VHDL. That was the major reason why we have chosen to implement our method using VHDL.

The first issue in the implementation of the delay estimation algorithm is signals. Signals should not just carry the information about the logic state in the circuit node. They must now carry the information about the total delay of the signal in the observed circuit node. VHDL supports signals of record types and this approach was used here. This kind of signal is referred to as a DCSM signal. It consists of the following information for signal S:

- d1mn(S) - the shortest path delay of the rising transition at S,
- d0mn(S) - the shortest path delay of the falling transition at S,
- arr1mn(S) - rising transition of the shortest path arrival flag,
- arr0mn(S) - falling transition of the shortest path arrival flag,
- d1mx(S) - the longest path delay of the rising transition at S,
- d0mx(S) - the longest path delay of the falling transition at S,
- arr1mx(S) - rising transition of the longest path arrival flag,
- arr0mx(S) - falling transition of the longest path arrival flag.

It is assumed that the circuit is described at structural level of abstraction and that the delay ranges (minimal and maximal delays) of all gates for both rising and falling edge are known.

The part of the VHDL gate's description that depicts the fan-out delay dependence is shown in figure 2. The figure describes a two-input NAND logic gate. As can be seen, the generic description of the gate consists of `ifo_izl`, and the delay ranges. The `ifo_izl` represents the fan-out of the gate. Its default value is set to one, but after modification of the netlist in the instantiation of this gate, this number will be replaced with its actual value in the circuit.

Process p3 calculates the minimal delays of both rising and falling edges in the gate, while process p4 similarly calculates the maximal delays. For this particular gate, each falling transition at the input of the gate results in a rising transition at its output, but a rising transition at an input is capable of producing falling transitions at the output only if arising transition has previously arrived at the other gate input [5], [6].

To modify the circuit netlist so that each gate generic description contains the information about the actual gate fan-out, a specific C program was written. In our particular case, this program was run on a set of ISCAS benchmark circuits. This C program considers the circuit netlist as a text file, and performs just simple text processing. The good thing about the chosen benchmark circuits is that they consist of gates that have very regular generic and port mapping. It

means that when such a gate is instantiated, the first signal that occurs in the port map is the output of the gate. It further means that we know the exact position of the output signal whose number of occurrences is to be determined from the netlist. When the fan-out of the gate is determined in this way, the obtained number is then written in the gate description of the same gate instance, in the first position of the gate generic map.

```

entity nandg is
  generic (ifo_izl: integer:= 1;
          tpd_hlmn : time := 0.9 ns;
          tpd_lhmn : time := 1 ns;
          tpd_hlmx : time := 0.95 ns;
          tpd_lhmx : time := 1.05 ns);
  port (out1: out DCSM_std_logic);
  in1, in2: in DCSM_std_logic);
end nandg;
architecture only of nandg is
begin
  ...      logic function process

p3:  process  (in1.d0mn,   in1.d1mn,   in1.arr0mn,
             in1.ar1mn,   in2.d0mn,   in2.d1mn,   in2.arr0mn,
             in2.ar1mn)
  variable multipl : real;
  begin
    multipl := real(ifo_izl);
    if (in1.arr0mn or in2.arr0mn) then
      out1.d1mn <= (min(in1.d0mn, in2.d0mn)) +
        (multipl*tpd_hlmn);
      out1.ar1mn <= true;
    end if;
    if (in1.ar1mn and in2.ar1mn) then
      out1.d0mn <= (min(in1.d1mn,   in2.d1mn))
        + (multipl*tpd_lhmn);
      out1.arr0mn <= true;
    end if;
  end process p3;

p4:  process  (in1.d0mx,   in1.d1mx,   in1.arr0mx,
             in1.ar1mx,   in2.d0mx,   in2.d1mx,   in2.arr0mx,
             in2.ar1mx)
  variable multipl : real;
  begin
    multipl := real(ifo_izl);
    if (in1.arr0mx or in2.arr0mx) then
      out1.d1mx <= (max(in1.d0mx, in2.d0mx)) +
        (multipl*tpd_hlmx);
      out1.ar1mx <= true;
    end if;
    if (in1.ar1mx and in2.ar1mx) then
      out1.d0mx <= (max(in1.d1mx,in2.d1mx)) +
        (multipl*tpd_lhmx);
      out1.arr0mx <= true;
    end if;
  end process p4;

```

Fig.2. Gate modeling using VHDL language

The netlist before modification consists of gate instances, which are organized in a regular manner. One gate instance looks as follows:

```

label: gate_type
generic map (tpd_hlmn, tpd_lhmn, tpd_hlmx, tpd_lhmx)
port map (output_name, input1_name, input2_name, ...);

```

After the modification, one more generic named `ifo_izl` is added. The initial value of this generic in the gate description is set to one, but after the netlist modification, in the gates' instantiation, a real value is assigned to it. Figure 3 gives the part of the C code that performs the netlist modification.

Figure 4a illustrates part of the circuit netlist before modification and figure 4b gives the results that are obtained after running this C program. The bold characters are added into the original netlist.

After the modification of the circuit netlist, it was noticed that some fan-outs have the zero value. This applies only to those gates whose outputs are the primary outputs of the entire circuit. In order to obtain the most probable result, these fan-out values are corrected to be one. This now means that the load of each primary output of the circuit is set to be equal to the load of one gate. This number can be modified if necessary. When we have completely modified the netlists of ISCAS benchmark circuits, the delay estimation simulation

can be performed using a VHDL simulator. The results of these simulations will be given next.

```

int      ResolveFanOut(char*   imeFajla,      char*
signalToBeFound)
{ FILE* f = fopen(imeFajla,"r");
  if ( !f )
  { printf("\nFajl nije pronadjen!\n");
    return -1; }
  char red_buffer[1024];
  char signal[1024];
  strcpy(signal,signalToBeFound);

  int nFanOut = 0;
  while ( !feof(f) )
  { fgets(red_buffer,1024,f);
    nFanOut += FindInRow(red_buffer, signal); }
  fclose(f);
  return nFanOut - 1; }

```

Fig3. Part of the C code that modifies the circuit netlist

```

-- Circuit structure:
g10gat: nandg
generic map (0.9ns, 1.0ns, 0.95ns, 1.05ns)
port map (s10, s1, s3);
g11gat: nandg
generic map (0.9ns, 1.0ns, 0.95ns, 1.05ns)
port map (s11, s3, s6);
g16gat: nandg
generic map (0.9ns, 1.0ns, 0.95ns, 1.05ns)
port map (s16, s2, s11);
g19gat: nandg
generic map (0.9ns, 1.0ns, 0.95ns, 1.05ns)
port map (s19, s11, s7);
g22gat: nandg
generic map (0.9ns, 1.0ns, 0.95ns, 1.05ns)
port map (s22, s10, s16);      -- global output
g23gat: nandg
generic map (0.9ns, 1.0ns, 0.95ns, 1.05ns)
port map (s23, s16, s19);      -- global output

```

a)

```

-- Circuit structure:
g10gat: nandg
generic map ( 1, 0.9ns, 1.0ns, 0.95ns, 1.05ns)
port map (s10, s1, s3);
g11gat: nandg
generic map ( 2, 0.9ns, 1.0ns, 0.95ns, 1.05ns)
port map (s11, s3, s6);
g16gat: nandg
generic map ( 3, 0.9ns, 1.0ns, 0.95ns, 1.05ns)
port map (s16, s2, s11);
g19gat: nandg
generic map ( 2, 0.9ns, 1.0ns, 0.95ns, 1.05ns)
port map (s19, s11, s7);
g22gat: nandg
generic map ( 1, 0.9ns, 1.0ns, 0.95ns, 1.05ns)
port map (s22, s10, s16);      -- global output
g23gat: nandg
generic map ( 1, 0.9ns, 1.0ns, 0.95ns, 1.05ns)
port map (s23, s16, s19);      -- global output

```

b)

Fig.4. Netlist before a) and after the modification b)

5. RESULTS

The described method was verified for a set of 10 ISCAS benchmark circuits. Tables 1a to 10a present the results of the delay estimation without considering fan-out. Tables 1b to 10b present the results of the same algorithm, but when gate models are modified to take into account the fan-out information.

Table 3 gives the comparison of the obtained delay ranges for one single ISCAS benchmark circuit C432. The delay data are same for all gates in the circuit and they are initially set to be: $t_{fmin}=0.9ns$ – for minimal delay of the falling edge, $t_{rmin}=1ns$ – for minimal delay of the rising edge, $t_{fmx}=0.95ns$ - for maximal delay of the falling edge, $t_{rmx}=1.05ns$ – for the maximal delay of the rising edge. The results are shown for the delay estimation before and after the fan-out modification. The delays after modifications are denoted with a prime (').

It is important to mention that the simulation of each of the benchmark lasts less than a second. This proves the efficiency of proposed method.

We are aware that the approximation we made while including the fan-out information in the gate delay model is not fully accurate. But, when dealing with a library of gates for one given particular IC technology, these approximations can be made far more accurate, since the real delay function can be extracted from the delay data given in the datasheets.

Table 1: Estimated worst-case delays without considering fan-out

Circuit name	Nr. of signals	Nr. of inputs output	Nr. of gates	Nr. of signals	D_{fmn} [ns]	D_{fmx} [ns]	D_{fnn} [ns]	D_{fmx} [ns]
c17	11	5/2	6	3	1.9	2.9	1.9	3
c432	196	36/7	160	17	1.9	16.9	1.9	17
c499	243	41/32	202	11	0.9	11.3	1	11.4
c880	443	60/26	383	24	1.8	24	2	24.2
c1355	587	41/32	546	24	2.8	24.1	2.9	23.9
c2670	1426	233/140	1193	32	0	32.3	0	32.4
c3540	1719	50/22	1669	47	1.8	47.5	1.9	47.7
c5315	2485	178/123	2307	49	0.9	49.3	1	48.6
c6288	2448	32/32	2416	124	0.9	124	1	124
c7552	3719	207/108	3512	43	0	42.9	0	43

Table 2: Estimated worst-case delays when considering fan-out information and errors

Circuit name	D_{fmn} [ns]	ϵ_{fmx} %	D_{fmx} [ns]	ϵ_{fnn} %	D_{fnn} [ns]	ϵ_{fmx} %	D_{fmx} [ns]	ϵ_{fnn} %
c17	1.9	0	6	500	1.9	0	6	200
c432	4.6	142	53	214	2.8	47	53	212
c499	0.9	0	29.3	159	1	0	29.4	158
c880	1.8	0	50.1	109	2	0	50.3	108
c1355	2.8	0	53.9	120	2.9	0	54.1	126
c2670	0	0	80.5	149	0	0	80.6	149
c3540	1.8	0	93.8	97	1.9	0	94.8	99
c5315	1.8	100	89.9	82.3	1	0	88.2	81.5
c6288	5.5	511	262	261	6.8	580	262.7	112
c7552	0	0	101.1	136	0	0	102	137

Table 3: Estimated worst-case delay ranges without and with considering fan-out information for C432

Output	D_{fmn} [ns]	D_{fnn} [ns]	D_{fmx} [ns]	D_{fnn} [ns]	D_{fmn} [ns]	D_{fnn} [ns]	D_{fmx} [ns]	D_{fnn} [ns]
1	2.9	5.9	4	7.15	2.8	5.5	4	4.95
2	3.8	6.8	8	22.8	3.8	6.5	8	20.7
3	5.7	6.7	12	35.5	5.7	6.6	12	34.4
4	2.8	2.8	16	52.1	2.8	2.8	16	51.8
5	1.9	4.9	16.95	53	1.9	4.6	17.05	53
6	1.9	4.9	16.95	52.9	1.9	4.6	17.05	53
7	1.9	4.6	16.95	53	1.9	4.6	17.05	53

For example, figure 5 gives the data necessary for modeling the fan-out dependent delay function for a 3 input NAND gate taken from the MTC45000 technology. From the given data, it can be concluded that loads for each gate are not purely capacitive, since the delay function is not linearly dependent on the number of fan-outs. The loads probably have a resistive part due to the interconnect.

TIMINGS nS @typical P, 3.30v, 25.0C, 7.89pF SL (output load), 0.50nS SS (input slope)

Timing/Load		1.0xSL	5.0xSL	10.0xSL	25.0xSL	@maxLoad
A to Z	Fall delay	0.12	0.21	0.30	0.53	0.62
A to Z	Rise delay	0.15	0.24	0.33	0.61	0.72
B to Z	Fall delay	0.12	0.19	0.28	0.52	0.60
B to Z	Rise delay	0.17	0.25	0.34	0.61	0.71
C to Z	Fall delay	0.10	0.18	0.26	0.50	0.58
C to Z	Rise delay	0.19	0.26	0.35	0.61	0.71

Fig.5. List of data necessary for modeling fan-out dependent delay function for a MTC45000 technology

The aim of this discussion and work is to include at least the fan-out information in the delay calculation. This information should be one of the key issues in every timing analysis. Our further research will be oriented to increasing the accuracy of the delay estimation by shifting the area of the research into the statistical analysis of digital circuit timing.

6. CONCLUSION

In this paper a new approach to timing analysis was investigated. Firstly, the timing analysis of the digital circuit is performed in the early stages of the design, while still describing the design. Secondly, some new issues are implemented into the delay estimation algorithm that take into account the digital circuit netlist, that is, the actual fan-out information of each particular gate in the netlist. The method was implemented in the VHDL language, while its efficiency and effectiveness have been demonstrated on a set of ISCAS benchmark circuits.

7. REFERENCES

- [1] V.B. Litovski and M. Zwolinski, VLSI Circuit Simulation and Optimization, UK: Chapman and Hall, 1997.
- [2] D. Maksimović, "Logic Simulation – Estimation of the worst-case characteristics of the designed digital circuit," PhD thesis, Faculty of Electronic Engineering, University of Niš, June 2006.
- [3] M. Sokolović, and V. Litovski, "Efficient Calculation of the Statistical Worst – Case Delay in Complex Digital Circuits," XLX Conf. of ETRAN, Belgrade, June 2006. (proceedings will be printed).
- [4] M. Sokolović, and D. Maksimović, "Estimation of path delay using VHDL logic simulator," XLIX Conf. of ETRAN, Budva, vol. 1. pp 99-102, June 2005.
- [5] D. M. Maksimović and V. B. Litovski, "Logic Simulation Methods For Longest Path Delay Estimation", IEE Proc.-Comput. Digit. Tech., Vol. 149, No. 2, March 2002.
- [6] D. M. Maksimović and V. B. Litovski, "Logic Simulation Methods For Longest Path Delay Estimation", IEE Proc.-Comput. Digit. Tech., Vol. 149, No. 2, March 2002.

Садржај - У овом раду описан је ефикасан метод за процену најгорег случаја кашњења у дигиталним колима који је заснован на информацији о fan-out-у гејта. Метод је могуће спровести наоко мање допуне модела логичких кола уз модификације у нетлисти кола (коју аутоматски обавља C програм), а у зависности од структуре целог кола. Метод је имплементиран коришћењем VHDL језика и симулатора, а верификован је на скупу ISCAS benchmark комбинационих кола.

ПРОЦЕНА КАШЊЕЊА ДИГИТАЛНИХ КОЛА ЗАСНОВАНА НА ИНФОРМАЦИЈИ О FAN-OUT -У

Миљана Соколовић, Ванчо Литовски, Марк Зволињски

TOP-DOWN DESIGN METHODOLOGY FOR $\Delta\Sigma$ MODULATORS IN A/D APPLICATIONS

Miljan Nikolić and Predrag Petković, Faculty of Electronic Engineering Niš

Abstract - This paper presents top-down design methodology of ADC based on $\Delta\Sigma$ modulators (DSM). The described flow starts from behavioral level and accomplishes with layout and prototyping. As an example the second-order DSM ADC is designed using Alcatel AMIS CMOS 0.35 μm technology. In order to verify design methodology, to measure performance and to detect and correct errors, a fabricated prototype is tested. Measured results are in good agreement with behavioral simulation.

1. INTRODUCTION

The main advantage of using oversampling delta-sigma modulators in integrated high-resolution analog-to-digital converters (ADC) is great relaxation for the analog component limitations. Delta-sigma modulators (DSM) employ coarse quantization enclosed in one or more feedback loops. By sampling at a frequency that is much greater than the signal bandwidth, it is easy to shape the quantization noise with filters within the feedback loops and to shift most of the noise power out of the signal band. The out of band noise can then be attenuated with a digital filter. The degree to which the quantization noise can be attenuated depends on the order of the noise shaping and the oversampling ratio.

Oversampling delta-sigma converters are tolerant to imprecision in analog components but require increased complexity of digital part. Another advantage of delta-sigma converters is that they simplify the requirements for analog anti-aliasing filters in ADCs and smoothing filters in DACs. Furthermore, a sample-and-hold predecessor is usually not required at the input of the oversampling ADC. Therefore, they have become popular in recent years especially for medium to low speed applications such as high fidelity digital audio, digital telephony, and instrumentation. Future applications in digital video and digital radar systems are imminent as faster technologies become available.

This paper is organized as follows: the following section describes oversampling and noise-shaping technique. Section 3 describes architectures of the $\Delta\Sigma$ modulators. A method for behavioral simulation of architecture implementation is presented in section 4. Section 5 describes the design of the proposed second-order modulator. Finally, testing of the implemented second-order $\Delta\Sigma$ modulator is presented in Section 6.

2. OVERSAMPLING

Digital modulators rely on amplitude quantization and sampling in time. Periodic sampling at rates more than twice higher of signal bandwidth need not introduce distortion, but quantization does. A quantizer can be modeled with adding the quantization error $e(n)$ to the input signal $x(n)$ in order to generate output signal $y(n)$, i.e., $y(n) = x(n) + e(n)$, where n refers to the n -th sample [1]. The quantization error is the difference between the input and output values, which is bounded by $\pm\Delta/2$, where Δ equals the difference between two adjacent quantization levels, i.e., 1 LSB. The error $e(n)$ is

completely defined by the input $x(n)$, but if $x(n)$ is very active, $e(n)$ can be approximated as an independent random number uniformly distributed between $\pm\Delta/2$. Thus one can treat the quantization error as white noise e with power defined by:

$$P_e = \frac{1}{\Delta} \int_{-\Delta/2}^{+\Delta/2} e^2 \mathbf{d}e = \frac{\Delta^2}{12} \quad (1)$$

and it is independent on the sampling frequency, f_s . Assuming, the spectral density of e as a constant over frequency and that all of its power folds into the frequency band $\pm f_s/2$, then the spectral density of the sampled noise is given by (2).

$$E(f) = \sqrt{\frac{P_e}{f_s}} = \left(\frac{\Delta}{\sqrt{12}} \right) \sqrt{\frac{1}{f_s}} \quad (2)$$

Oversampling occurs when the sampling rate f_s of the signal band limited to f_0 , is larger than Nyquist frequency of $f_N = 2f_0$. The oversampling ratio is defined as

$$OSR \equiv \frac{f_s}{2f_0}$$

After quantization the signals of interest are distributed below f_0 while the noise is spread over the entire spectrum. Therefore it is useful to filter the output signal according to (3).

$$H(f) = \begin{cases} 1 & |f| \leq f_0 \\ 0 & f_0 < |f| < f_s \end{cases} \quad (3)$$

This filter eliminates quantization noise (together with undesired signal images) greater than f_0 . Simultaneously the in-band signal power remains as the original, while the quantization noise power is reduced to

$$P'_e = \int_{-f_s/2}^{f_s/2} E^2(f) |H(f)|^2 \mathbf{d}f = \quad (4)$$

$$\int_{-f_0}^{f_0} E^2(f) \mathbf{d}f = \frac{2f_0}{f_s} P_e = \frac{P_e}{OSR}$$

Therefore, each doubling of OSR (i.e., sampling at twice the rate) decreases the in-band noise power by one-half or, equivalently, 3 dB. Simultaneously, according to Eq. 1, it increases the resolution by only 0.5 bits.

2.1. Noise-Shaping Oversampling $\Delta\Sigma$ Modulation

A more efficient oversampling quantizer is the noise-shaped DSM shown in Fig. 1 [1]. Although most $\Delta\Sigma$ converters utilize 1-bit quantizers (i.e., only two output levels) due to the inherent linearity between two levels, a general discussion may be addressed on multilevel quantizers. Analysis based on the linear model shown in Fig. 2, gives signal transfer function, STF(z), and noise transfer function, NTF(z), as follows:

$$S_{TF}(z) = \frac{Y(z)}{X(z)} = \frac{H(z)}{1 + H(z)}, \quad (5)$$

$$N_{TF}(z) = \frac{Y(z)}{E(z)} = \frac{1}{1 + H(z)}, \quad (6)$$

where $Y(z)$, $X(z)$ and $E(z)$ represent z-domain equivalents of discrete signals $y(n)$, $x(n)$ and $e(n)$, respectively.

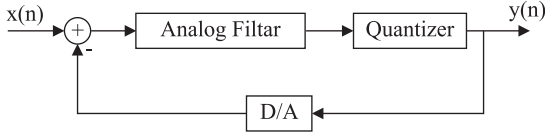


Fig. 1 $\Delta\Sigma$ Modulator

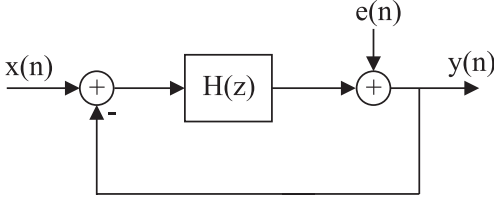


Fig. 2. Linear model of $\Delta\Sigma$ modulator

Note that the zeros of $N_{TF}(z)$ will be equal to the poles of $H(z)$. In other words, when $H(z)$ goes to infinity, $N_{TF}(z)$ will go to zero.

According to Eq. 5 and Eq. 6 it is obvious that the output signal can be written as combination of the input signal and the noise as:

$$Y(z) = S_{TF}(z)X(z) + N_{TF}(z)E(z). \quad (7)$$

Useful noise-shaping requires to diminish $N_{TF}(z)$ and set $S_{TF}(z)$ near unity within the bandwidth. Thus, the quantization noise is reduced over the signal bandwidth while the signal stays largely unaffected. Eventually, additional low-pass digital filters can remove the out-of-band noise.

3. ARCHITECTURES OF THE $\Delta\Sigma$ MODULATORS

The world of DSM can be roughly divided into the following groups:

- single-bit single-stage low-order designs,
- single-bit single-stage high-order designs,
- multi-stage cascaded designs with feedforward error cancellation, and
- multibit noise shapers.

The first and second order DSMs belongs to the first category as long as 1-bit quantizers are used. They have guaranteed stability [1], small restriction on input range and simple circuit design. However, they cannot achieve high SNR with low-to-medium oversampling ratios.

3.1. Higher-Order Single-Stage $\Delta\Sigma$ Converters

Generally, any arbitrary higher-order loop filter can be realized using cascade structure like the one in Fig. 3.

When a modulator has L loops and N -bit quantizer and is not overloaded, linear analysis [2] shows that the dynamic range of the modulator is:

$$DR(dB) = 10 \log \left(\frac{3}{2} \frac{2L+1}{\pi^{2L}} OSR^{2L+1} (2^N - 1)^2 \right). \quad (8)$$

Dynamic range increases by $3(2L-1)$ dB for every doubling of OSR when 1-bit quantizer is used, providing $(L-1/2)$ extra bits of resolution. However, modulator becomes unstable for loop filters of order greater than two. It is revealed in [1] that

higher equivalent quantizer gain improves stability. To ensure finite output signal, the maximum input must be restricted to low values. In practice, the loop filter has to be carefully designed and the stability may be signal dependent.

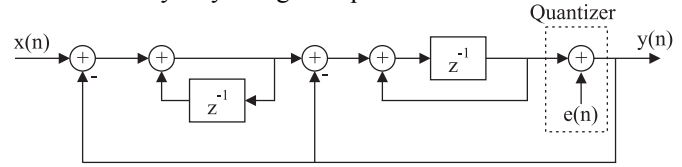


Fig. 3. Second order $\Delta\Sigma$ modulator

3.2. Multi-stage (Cascade) $\Delta\Sigma$ Converters

An alternative structure to realize higher-order noise-shaping converters, which is free of the stability problems associated with the higher-order single-stage converters described above, is the multi-stage or cascade architecture shown in Fig. 4 [1].

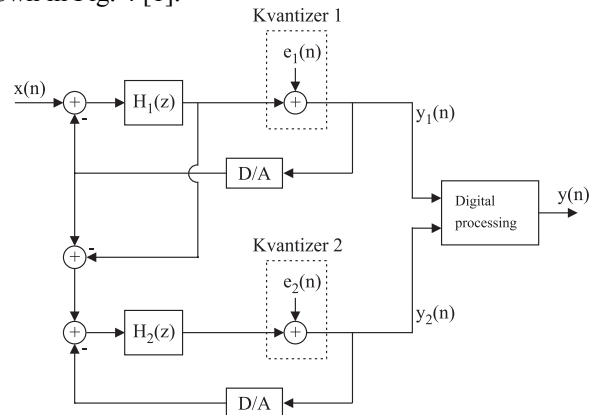


Fig. 4. Model of cascaded modulator

The overall $\Delta\Sigma$ modulator consists of a cascade of several lower order single-loop modulators, each with its own quantizer. Each single-loop modulator in the cascade converts the quantization error from the preceding modulator. The errors of all but the last single-loop modulator are then digitally canceled. The guaranteed stability is achieved by using first- and/or second-order loops in a feedforward (as opposed to feedback) configuration. It should be mentioned here that a major disadvantage of the cascaded structure is that the exact cancellation of the error $e_1(n)$ (ref. to Fig. 4) requires accurate matching of transfer functions $H_1(z)$ and $H_2(z)$. If these conditions are not exactly satisfied, then unfiltered or poorly filtered noise due to $e_1(n)$ will leak into the output data $y(n)$, and the SNR rolls-off.

3.3. Multi-bit $\Delta\Sigma$ Converters

As mentioned before, one-bit DSM employ a 1-bit internal DAC with inherent linearity that does not require precision component matching. This relaxes requirement for analog components and increases attractiveness for modern VLSI technologies. According to Eq. 8 one can easily realize that employing multibit quantizers in the modulators can significantly increase SNR. This increase does not depend on OSR and the order of modulator. Equivalently, the multibit $\Delta\Sigma$ coder can achieve resolution comparable to that of a single-bit modulator at a lower sample rate, which is a considerable advantage in applications requiring high bandwidth (like digital video). Simultaneously, it implies the lower clock rate and, therefore, decreased power consumption of digital circuitry.

Finally, the multibit quantizer is a better approximation to a linear amplifier than a single-bit one. Consequently, the stability properties are better as well as the agreement between the behavior predicted by linear theory and the actual performance.

The multibit internal ADC must be a parallel (flash) type circuit, since stability and noise cancellation allow only one clock period for conversion. On the other hand, the ADC nonlinearity merely increases the quantization noise, and should be suppressed by the noise shaping process. In contrary, any nonlinearity of the internal feedback DAC will directly affect the output signal. This can be seen from the analysis of the linear model [1] shown in Fig. 5, where $a(n)$ represents the errors caused by the deviation of the quantizer thresholds from their ideal values (i.e., ADC nonlinearity) and $d(n)$ represents the errors caused by internal DAC nonlinearity.

Proper noise shaping requires large $H(z)$ gain at low frequencies. Therefore, both $a(n)$ and $e(n)$ are reduced by it when referred back to the input $x(n)$. However, $d(n)$ still resides in the feedback path, so that the ultimate linearity of $y(n)$ is not better than the linearity of the N -bit internal DAC.

Table I summarize advantages and disadvantages of presented topologies.

Effectiveness of increasing the order of noise shaping is significantly diminished as the oversampling ratio decrease. Oppositely, the effectiveness of increasing the quantizer resolution is independent on the oversampling ratio. Every additional bit of quantizer, increases the dynamic range typically by 6 dB. Due to DAC linearity requirements number of bits at quantizer output is limited to 3-5. The full dynamic range predicted by Eq. 8 can be achieved for $L > 2$ by cascading several first-order or second-order modulator stages. In practice, the

dependence on achieving precise noise shaping, limits the number of cascaded stages to 3. One should choose the proper value for OSR considering the bandwidth, maximum clock frequency and power consumption. The choices for NTF are n^{th} -order pure differentiator, Butterworth high-pass, inverse Chebyshev etc.

Depending of imposed requirements (bandwidth, SNR, dynamic range, maximum clock frequency) the architecture should be chosen. According to Eq. 8, the dynamic range of a DSM operating at a given oversampling ratio may be extended by increasing the order of noise shaping loop L or by increasing the quantizer resolution N .

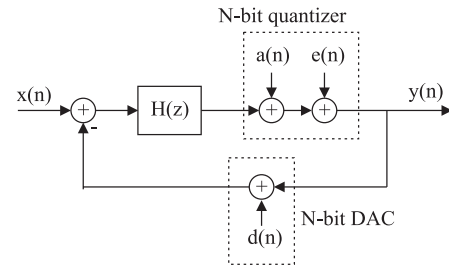


Fig. 5. Simplified linear model of multibit $\Delta\Sigma$ modulator with included nonlinearity errors

After architecture is chosen, the next step is to made choice between a switched-capacitor (SC) and a conventional active-RC (continuous-time) design. In general, most integrated circuit (IC) implementations of $\Delta\Sigma$ ADCs use SC circuits, whereas most system-level or hybrid implementations use active-RC circuits. The comparison between these types given in Table II explains reasons for such choice.

Table I Comparison of modulator architectures [1]

Modulator type	Advantages	Disadvantages
Low-order single-loop single-bit	Guaranteed stability. Simple loop filter design. Input range may use almost the full range of 1's densities.	Low SNR (except for high OSR). More prone to idling tones (dither may help).
High-order single-loop single-bit	High SNR for modest OSR. Less prone to idling tones. Simple circuit design.	Difficult loop filter design. Stability is signal dependent. Maximum input range must be restricted to ensure stability.
Multiloop cascade	High SNR for modest OSR. Stability guaranteed. Maximum input range almost equal to the full range of 1's densities.	Requires near-perfect matching between analog and digital differentiator.
Multibit	High SNR for fairly low OSR. Stability much easier to achieve for high-order loops.	Imperfect matching of levels (in D/A half of quantizer) results in imperfect dc transfer function (integral nonlinearity errors). Decimation filter must allow for multibit input. More complex circuit design.

Table II Comparison of SC and RC modulator realizations, [1]

Circuit style	Advantages	Disadvantages
Switched capacitor	Easily simulated. Compatible with VLSI CMOS process. Insensitive to clock jitter as long as full settling occurs. Insensitive to exact shape of op-amp settling waveform as long as full settling occurs. Pole-zero locations are set by capacitor ratios, which are highly accurate.	Large capacitor required for high SNR (KT/C noise limit). SC circuits are true samplers, potentially causing aliasing of out-of-band noise. They are thus more prone to picking up digital noise. Large spike currents drawn by capacitors are hard to drive from external sources (RC isolation circuits required).
Continuous time	Easy to breadboard. Less prone to pick up digital noise (no true input samplers are used). Easy to drive from external sources; no SC current pulses. SNR is not limited by capacitor size.	Not compatible with a simple CMOS process. Needs large capacitors, linear high-values resistors, low-noise op-amps. Accurate RC time constants not possible for monolithic designs without laser trimming. SNR degraded by nonideal comparator feedback signal. Sensitive to jitter, noise, and switching characteristic of 1-bit feedback waveform. Loop filter does not scale with clock frequency. Op-amp must always remain linear. It is not just the settled value that counts. Discrete-time simulations more difficult.

4. EXAMPLE OF ADC DESIGN

The entire design methodology will be illustrated on an example of ADC with the following specifications.

- Signal bandwidth is from DC to 2048 Hz,
- maximum input signal is 500 mVpp,
- maximum clock frequency is 4194304Hz
- required SNR is 60 dB
- standard CMOS 0,35 μ m is available.

Considering signal bandwidth and possible sampling rates it is easy to conclude that the maximum *OSR* value is 1024. However, this would imply high degree decimation filter and, therefore, *OSR* = 128 look as reasonable choice. It is quite logical to start considerations with the simplest i.e. 1-bit quantizer.

Initial calculations based on Eq. 8 show that first-order modulator gives dynamic range of 59 dB. It is good practice to have same margin during design and therefore the second-order modulator imposes as the proper choice.

For implementation in CMOS technology, SC configuration is natural [3].

4.1. Behavioral simulation

Simulation at behavioral level is the following design step. Writing the code for simulating $\Delta\Sigma$ modulators is a fairly simple task, particularly for discrete-time implementations. There are several software programs available for simulating DSM.

Verification of the chosen architecture is done using *Matlab Simulink* environment [4]. Ideal modulator output spectrum for a sinusoidal input signal of 97 Hz and amplitude of 125mV is shown in Fig. 6.

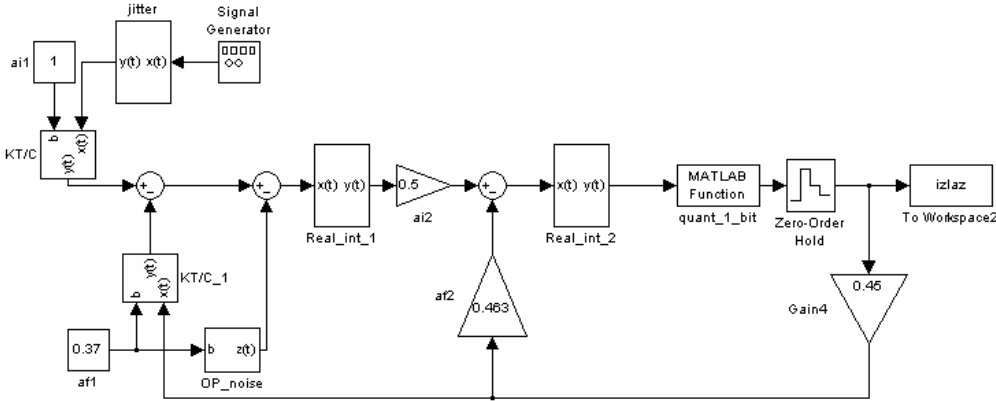


Fig. 7. Simulink model of the second-order modulator

4.2. Circuit design

After verification at behavioral level, the design is ready for transistor level implementation.

The operational amplifier used in integrators is the most critical element of the modulator. Behavioral simulation with nonidealities indicates that a slew rate of 4 V/ μ s, GBW of 2.5 MHz is sufficient to meet performance objectives. Since the comparator can be designed to be quite fast, the settling speed of the integrator ultimately limits the achievable sampling rate of the modulator, even if complete settling is not required. The need for high speed, together with a relatively modest gain requirement of 60 dB to suppress harmonic distortion, encouraged the use of the folded-cascode operational amplifier [7].

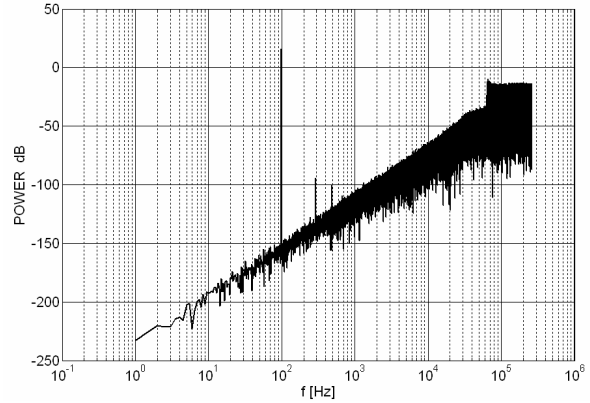


Fig. 6 Output PSD of ideal modulator

The analog circuit block cannot precisely perform their ideal function, so most of modulator nonidealities must be taken into account. Such are sampling jitter, *kT/C* noise, and operational amplifier parameters (white noise, finite dc gain, finite bandwidth, slew rate and saturation voltages). Only the first integrator needs to be simulated with nonidealities, since noise shaping does not attenuate their effects.

Simulink model used to simulate nonidealities is shown in Fig. 7 [5]. Table III gives values for modulator parameters used during the simulation. Only white noise is considered, while flicker noise and dc offset are neglected, because the first integrator has correlated double sampling [6]. Output spectrum obtained from simulation data for the sinusoidal input signal of 97 Hz and amplitude of 125mV of the modulator with modeled nonidealities is shown in Fig. 8.

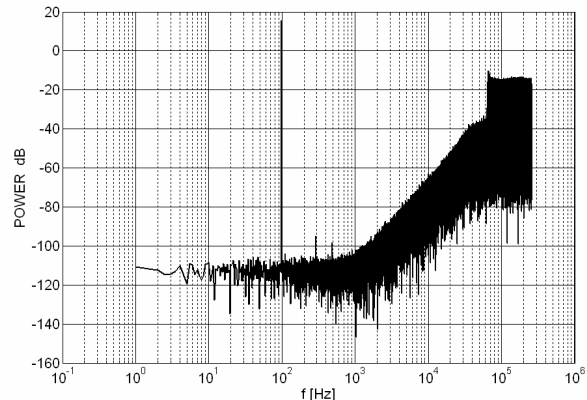


Fig. 8. Output PSD of DSM from Fig. 7 with nonidealities

The common-mode levels in the fully differentially amplifier are set by the common-mode feedback (CMFB) circuit.

A wide-swing cascode current mirror bias circuit provides the bias voltages [8].

The second major component of the modulator is the comparator. The performance of the modulator is relatively insensitive to the comparator offset and hysteresis since the second order noise shaping attenuates the effects of those impairments. The regenerative latch has been used to implement the comparator [9].

During layout implementation a special attention was paid to the component matching and noise reduction.

After all required analog blocks (operational amplifiers, bandgap reference, switches, capacitors and quantizer) were designed and verified by circuit analysis the design is prepared for layout implementation.

The delta-sigma modulator was designed for fabrication in 0.35- μm CMOS technology. Modulator occupies the area of 0.57 mm^2 .

4.3. Measurement

In order to verify design methodology and measure performance of fabricated ADC, a dedicated test set-up is developed. The set-up is shown in Fig. 9.

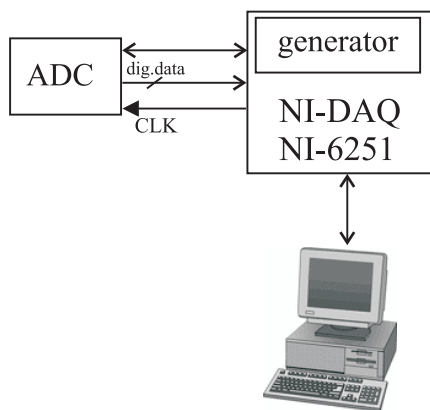


Fig. 9. ADC test-up

It consists of PCB with circuit under test, acquisition card NI-6251 [10] which is responsible for analog stimulus generation and digital data acquisition. The card is controlled by *Lab View* software [11]. After acquisition analysis is performed in frequency domain using FFT.

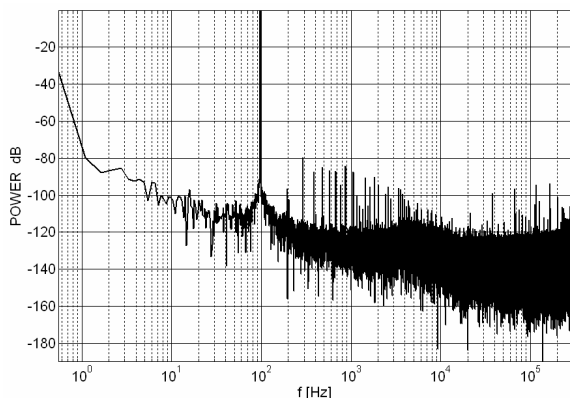


Fig. 10. Input PSD of acquired data

Spectrum obtained after stimulus with amplitude of 500 mVpp differential sine-wave signal and frequency of 97 Hz, applied to ADC input is shown in Fig. 10. Fig. 11 presents

the power spectrum of output signal acquired from the second order delta-sigma modulator. In order to verify design methodology the same input signal is used as stimuli for behavioral simulation of the delta-sigma modulator. Fig. 12 illustrates the corresponding power spectrum. Obviously, behavioral model matches well to measured results.

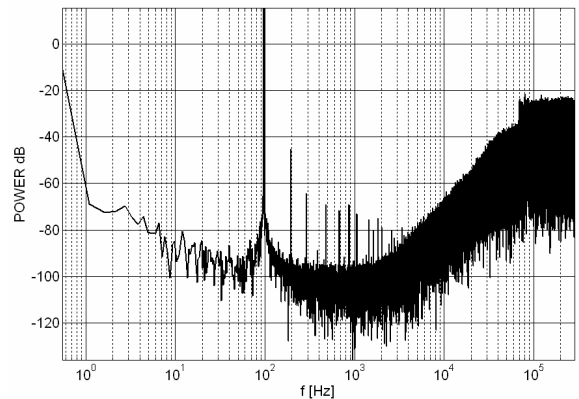


Fig. 11. Output PSD of measured signal

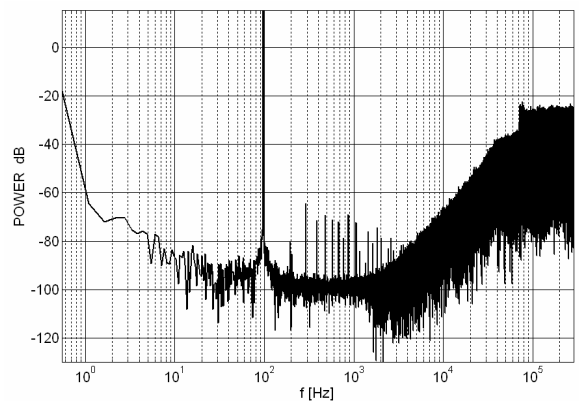


Fig. 12. Output PSD from behavioral simulation

5. CONCLUSION

This paper presented methodology for design of ADC based on DSM. Second-order $\Delta\Sigma$ is realized in SC technique. Circuit is implemented in Alcatel AMIS 0.35 μm technology. ADC occupies 0.57 mm^2 . To verify design methodology, prototyped ADC is tested and results shows good matching between behavioral and measured results.

6. REFERENCES

- [1] S. R. Norsworthy, R. Schreier, and G. C. Temes, editors. "Delta-Sigma Data Converters: theory, design, and simulation". New York: IEEE Press, 1996.
- [2] J. C. Candy. "A use of double integration in sigma-delta modulation". IEEE Trans. Commun., COM-33: pp. 249-258, Mar. 1985.
- [3] Miljan Nikolić, Milan Savić and Dragiša Milovanović "Second-order sigma-delta modulator in standard CMOS technology", Proc. of Etran, vol. 1, pp 17-20, Jun 2004.
- [4] SIMULINK and MATLAB Users Guides, The MathWorks, Inc., Natick, MA, 1997.
- [5] Piero Malcovati Simona Brigati, Fabrizio Francesconi, Franco Maloberti, Paolo Cusinato, and Andrea

- Baschiroto "Behavioral Modeling of Switched-Capacitor Sigma-Delta Modulators" IEEE Trans. Circuits Syst., vol. 50, , pp. 352-364, March 2003.
- [6] K. Nagaraj, J. Vlach, T. Viswanathan, and K. Singhal, "Switched-capacitor integrator with reduced sensitivity to amplifier gain", Electron Lett., vol. 22, pp. 1103-1105, Oct. 1986.
- [7] B. Razavi "Design of Analog CMOS Inegrated Circuit", McGraw-Hill, Inc., 2000.
- [8] D. Johns, and K. Martin, "Analog Integrated Circuit Design", John Wiley & Sons, New York, 1997.
- [9] B. Brandt, D. Wingard, and B. Wolley "Second-Order Sigma-Delta Modulator for Digital-Audio Signal Acquisition", IEEE J. Solid-State Circuits, vol. SC-26, pp. 618-627, April 1991.
- [10] www.ni.com/dataacquisition/mseries.htm
- [11] LabVIEW™ 7 Express User Manual, <http://ni.com>.

ACKNOWLEDGE

The design described in this paper was founded by Serbian Ministry of Science and Environmental Protection within the project TR6108.B

Садржај – У раду је презентована методологија пројектовања $\Delta\Sigma$ модулатора од функционалног до нивоа лејаута. $\Delta\Sigma$ модулатор другог реда је реализован у Alkatel AMIS CMOS 0,35 μm технологији. Фабриковани прототип је тестиран како би се верификовала методологија пројектовања, измериле перформансе, утврдиле и отклониле евентуалне грешке пре наредне фабрикације.

МЕТОДОЛОГИЈА ПРОЈЕКТОВАЊА $\Delta\Sigma$ МОДУЛАТОРА НАМЕЊЕНИХ ЗА АДС

Миљан Николић и Предраг Петковић

VLSI TESTING AT MULTIGBPS RATES

Dragan Topisirović, *Regional Centre for Talents, Niš*

Abstract - *Testing at Gbps needs high transfer rates among channels and functional units, and requires readdressing of data format and communication within a serial mode. This implies that a physical phenomenon-jitter, is becoming very essential to tester operation. This establishes functional and design shift, which in turn dictates a corresponding shift in test and DFT methods. We, here, review various approaches and discuss the tradeoffs in testing actual devices. Today's high performance manufacturing of digital systems requires VLSI testing at speeds of multigigabits per second (multiGbps).*

For industry, volume-production stage and testing of multigigahertz has economic challenges. A particular solution based on the conventional ATE resources, that bring up to discussion, allows for accurate testing of ICs with many channels and this systems can test ICs at 2.5 Gbps over 144 channels, with extensions planned that will have test rates exceeding 5 Gbps. With this approach, the cost of materials to correspond to the driver and receiver modules is only hundreds of dollars per channel and even with amortized development costs, the cost per channel is still a few thousand dollars, where so that is commercial systems cost more than \$10,000 per channel for multigigahertz capability.

1. INTRODUCTION

Most leading ATE manufacturer and suppliers today supply a new solution with options for adding multigigahertz test power to their systems for testing. Currently produced digital system's being of exceptionally high performance demand a testing of VLSI circuit at rates of Gb per second. In recent years, we are witnessing significantly fast growth of new techniques for testing of VLSI circuits and systems, that give high quality and fast testing times. High density, core-based ICs have significant popularity, although complexity of these chips can slow down development and increase cost rather than enable high performance and profit margins in manufacturing. Today's economy and the rising role of new technologies, and expending costs for development of new products, are forcing the electronic industry to reexamine the existing approaches to design and test. For new product, the development of new technological environments promises to provide productivity increases and fastest time to market, while keeping costs under control. Although, testing and debugging these devices represents very difficult problems, the new economy and modern industry recognizes that testing costs are escalating faster than other costs related to the development phase. Future designs targeting 5 Gbps and 10 Gbps will require even tighter control of timing and jitter.

Testing at Gbps rates, is necessary to overcome between traditional techniques, which rely extensively on ATE, and the technology improvements in ICs and their high clock rate. This requires radical changes in the organization of the test as well as innovative and practical solutions to the support

equipment. These changes have a profound impact on many aspects of existing test techniques. For example, allowing high transfer rates among channels and functional units, such as in the I/O definition of a SoC, requires readdressing the implication of data format and communication within a serial mode. This contains feature into a shell, that physical phenomenon, such a jitter, are becoming very relevant to tester operation. It is today focus of all of these issues that makes multigigahertz testing a challenging problem in today's test technology.

1.1 Specifications of testing

We pay attention into two aspects of testing:

The first part, "Multiplexing ATE Channels for Production testing at 2.5 Gbps", analyze testing at multigigahertz using a different technique, namely to multiplex ATE channels for production testing. Several features of current-generation ATE-timing calibration, modularity, temperature effects for sampling logic, and the large number of high channels - all shows the need for multiplexing. There are two variants for testing using new multiplexer circuit to accelerate the speed up to 2.5 Gbps. First variant uses differential pair signals in an arrangement with embedded ATE circuitry to support accurate timing calibration albeit jitter makes it prone to timing errors. The second variant reducing the negative influence of jitter on test operations. This type of design is expected to ensure high Gbps rates in future systems.

The second part, which includes "Testing Gbps Interfaces without a Gigahertz tester" and this relations represent new approaches and frameworks that enable testing of multigigahertz digital devices with or without a modified ATE. There are novel testing problems - called the source synchronous interface. The proposed technique relies heavily on DFT (Design for Testability) and in particular use a new methodology called AC I/O loopback. This technique represents a significant improvement over a simple I/O loopback arrangement. This technique allows the measurements of multiple functional parameters inclusive of AC timing specifications. Own example represents application of AC I/O loopback and supporting DFT circuitry for the Processor Intel Pentium 4, showing that their technique can efficiently correlate different stress measurements at the physical layer within a self-test framework. A combination of timing stress and voltage stress generate diagrams with no need for a high-speed tester.

1.2 Automated test equipment, economics of test

The economics of test, especially in a case of need test equipment in particular, has received significant attention from many vendors and ATE manufacturers, customers of ATE and the research community at large. ATE is shown on Figure 1. Increasing cost of ATE, increases the price of the product. Features, such as multisite organization, architecture

modularization, and the increased presence of inexpensive testers such as those included in BIST techniques (BIST - *Built In Self Test*), are some of the significant developments of recent years. As a possible alternative to speeding up test application time represent a combination of BIST and ATE.

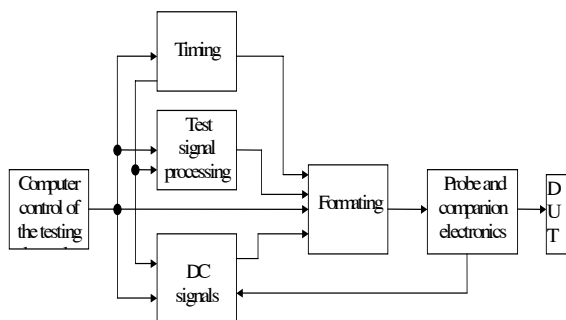


Figure 1. Architecture of an electronic tester, ATE

1.3 Equipment for testing

General block scheme of *Automated Test Equipment*, ATE, represented on Fig.1, [1], [2]. The tester contains the following components:

- the computer system used for "testing programming", the electronic subsystem enabling the synchronization, waveform generation, timing, formatting,
- probe and companion electronics and
- computer control of testing.

Today exist many producer of such testing devices. Depending on configuration one tester of high performance may cost a pair millions dollar and more [3]. High quality probe and catcher, costs up to half million dollar [3], [4]. If we include and costs working premises, electrical installation and working staff, it is easy to come to a conclusion why testing is expensive business.

All of ATE must provide for the following:

Condition and impulse: power supply and ground; output, incoming signals; to adapt signal on site of reset inputs and consumer.

Measurements: impedance on input pin; threshold of logical level input digital signal; generation voltage on input pins; time of establishment on front and back edge of signals; propagation of delay; speed working; output signals.

Extraction: adequate DC features; adequate AC features; functioning properly logical function; Exact speed of work; Correct characteristic of signals.

Corresponding electronics, that is board for interface with DUT, (*Device Interface Board*, DIB), represents electrical interface between ATE and DUT. There are various form and size DIB, but their common function are to provide reliable and uncomplicated separable electrical interface between DUT and electrical instrument of the testers.

2. AUTOMATED TEST SYSTEM CONFIGURATION

A system for testing multi-gigahertz digital devices uses conventional automated test equipment (ATE), supplemented with multiplexing and sampling logic. The approach is similar to earlier work [1] that demonstrated feasibility. However, this current paper solves many of the practical problems that limited application in production environments. Specifically, embedded

logic is used for fast/reliable auto-calibration of critical timing signals to achieve improved accuracy (typically ± 25 ps). Variable output-level buffers are included in the multiplexing logic to provide a range of input levels to the device under test. Coaxial relays selectively switch between high-speed and DC modes of testing. Air- and liquid-cooling is used to maintain the electronics temperature, and thereby stabilize time delays. The production version of the system is scalable up to 144 high speed differential pairs, each operating at 2.5 Gbps. Overall timing accuracy (OTA) is about ± 100 ps, and is typically much better. Timing errors are found to be dominated by the ATE timing uncertainty, which is nevertheless improved through the use of the embedded calibration logic [patent pending]. The OTA includes peak-to-peak jitter (at a bit error rate of 10-12). The system is demonstrated by applying it to an 17x17 AMCC S2018 cross point switch that supports data rates as high as 3.2 Gbps. Additional electronic modules are under development that will further extend the maximum data rate (initially to 3.2 Gbps, then to 5 Gbps and above), while tightening the OTA [5].

2.1 Automated test system configuration

Figure 2., depicts a top-level view of the multiplexing test system. This approach uses multiplexing-driver modules mounted on the application load board to produce high speed stimuli signals. In this solution use sampling or demultiplexing-receiver modules to capture the high speed DUT output response. This modular approach lets us separately develop the driver and receiver electronics and fully characterize them before assembling them on the load board.

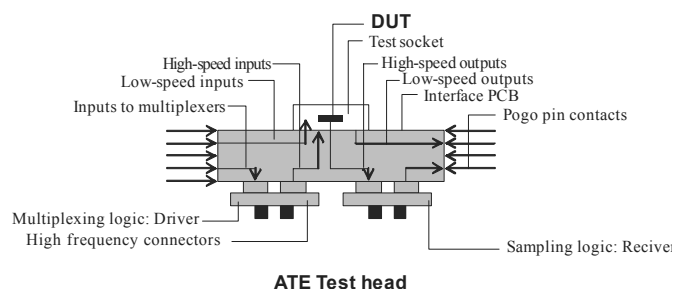


Figure 2. Multiplexing test configuration, including multiplexing and sampling modules mounted to the bottom of the load board

Using high pin count, high-bandwidth, 50-ohm-impedance connectors between the modules and the load board gives us replaceable, reusable modules. The same connectors form a convenient electrical calibration interface. We use time domain reflectometry techniques to calibrate transmission line time delays between the ATE electronics and connector pins. Signals from the ATE contact the load board on the bottom side, via pogo pins, and they go through the multilayer PCB to the DUT test socket. This normal routing is used for lower-speed signals (below the ATE frequency limits), but the multigigahertz signals connect between the test socket and the driver and receiver modules.

2.2 Timing subsystem

One of the most important aspects of the tester's work is the synchronization. Duration of signal's edge is measured by hundred pico-seconds (or less) and discrepancy exception (deviation) in this domain will probably be treated as wrong

logic conditions. The term timing will be used not only to express synchronization, but express control of logic conditions too, for the tester should not always work with the fastest clock.

A typical shared-resource architecture includes a master clock generator, a number of timing generators (generally fewer than 20) followed by a complex switching matrix to distribute timing signals to waveform formatters, and a pin-electronics drivers and comparators.

A straightforward arrangement is to provide every pin of the chip to be tested with its own testing resources, or test-per-pin architecture. Thus each pin is supplied with a programmable high-speed timing generator, waveform formatter, DC parametric unit, pin driver, pin comparator, and programmable current load. Since there is no longer a need to switch signal routing, greater accuracy is possible. Also, software is simpler and faster to develop.

On-chip testing has surfaced as a viable way of testing VLSI ICs more effectively and will have to be taken into account by new generations of test gear. Called by various names, including scan-path, serial-scan, and level-sensitive-scan-design (LSSD), the technique structures the logic so that its response is independent both of the order in which inputs change and circuit delays between logic elements.

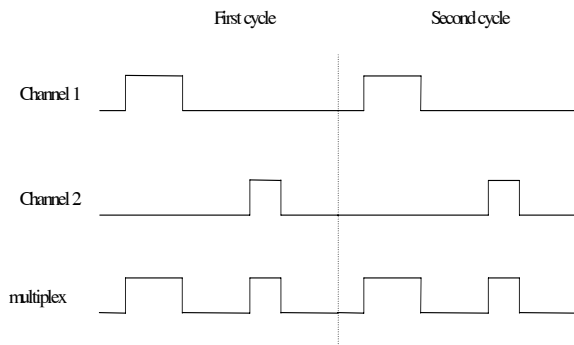


Figure 3. Multiplexed signals to avoid interference

Test signal processing and format subsystem generation of electrical signals are performed under the computer control. For every input pin impulse column are formed with exact distribution of zero's and unities. Pulse amplitude (in volts) which is generated must be programmable too. Forming of signals means in fact determination of possible state of system work for every pin. This subsystem may also perform some specific functions that enable effective work of the tester with lower complexity of the electronic circuits which would be used later on. For bringing the signal on two neighboring pins multiplexing signal electronics could be used. On the Fig. 3. example of this effect is shown.

2.3 Techniques for increasing the accuracy and precision of logic diagnosis

Two techniques are used to increase the accuracy and precision of logic diagnosis as well as ability of the diagnostic tool to analyze complex and multiple defects using stuck-at and transition fault simulation for fault list pruning.

The first technique correlates the behavior of some pre-defined defect types, or *basic types*. The basic types are:

- stuck-at (S),
- transition (T),
- bridging (B) and
- net (N).

To classify a fault candidate as a stuck-at or transition fault, the original stuck-at or transition fault should explain some failing patterns and pass all passing patterns. Transition faults require a certain transition on the fault site for all failing patterns. Classifying a fault as a bridging fault requires that the representative stuck-at fault explain a subset of the failing patterns and be a path tracing is used to distinguish unrelated failing measures. Classifying a fault candidate as a net fault requires that the final diagnosis report include at least one additional stuck-at fault candidate as a different fan-out branch of the same stem.

The second technique is based on the iterative nature of diagnosis and focuses on increasing accuracy for multiple defects. The diagnostic algorithm is a multiphase procedure that's used to derive the high confidence defects during the first pass. After this pass, the diagnostic algorithm updates the failing measures for all unexplained failing patterns based on the already-extracted defects. All passes after the first one use less-restrictive constraints for faultslist pruning. The goals to extract additional information from the unexplained failing patterns, which might explain some multiple defects or complex defects that don't behave as stuck-at faults. An analysis based on cones of logic within the circuit and backward path tracing is used to distinguish unrelated failing measures.

3. AC I/O LOOPBACK TEST

3.1 Implementation source-synchronous (SS) Interfaces

The example of I/O performance changes include Intel's changing its processors' front-side bus from common-clock to source-synchronous (SS) signaling and increasing their bus transfer rate from less than 100 MHz to 800 megatransfers/second (1 MT/s = 1 Mbyte/s/pin). On the chipset side, Intel has upgraded its universal serial bus from 48 Mbps to 400 Mbps and has transitioned to the Serial Advanced Technology Attachment (SATA) standard at a 1.25-Gbps data rate. Also, we show how we have solved the testing problem of the SS interface and how this self-test scheme is extendable to other high-speed I/O circuits, including high-speed serial (HSS) signaling.

Intel designed the Pentium 4 so that has two strobes associated with each data signal. Strobe 1 captures even data bits; strobe 2 captures odd ones.

The specific elements of the Pentium 4 AC I/O loopback implementation are:

- per-pad, two-bit pattern generation, programmable through a TAP (*Test Access Port*), controlled scan chain;
- a timing stress mechanism that can shift the position of the strobe generation consisting of a delay chain programmable through a TAP-controlled test configuration chain;
- a comparator that compares expected values with results stored using a sticky bit mechanism accessible through boundary scan as the pass/fail detection; and
- the ability to exercise this circuitry over thousands of cycles.

Because it implemented a unidirectional stress mechanism on the Pentium 4 (it consider delay the strobe generation only with respect to its nominal position), it measured the following two points for each SS signal group:

1. First fail (FF). These are the first signals within a signal group that fail at least one cycle.
2. All fail (AF). All signals within a signal group fail for all cycles.

In an SS interface, the receiving agent captures data based on a strobe or clock provided by the driving agent along with the data. Front side bus of Intel's Pentium 4 is an example of an SS interface. The critical timing parameters in an SS interface are all skews between the output or input signal and an associated strobe. In the data bus, they are characteristics parameters: T_{vbd} -data output valid before strobe; T_{vad} -data output valid after strobe; T_{suss} -input setup time to strobe; and T_{hss} -input hold time after strobe..

One advantage of this signaling architecture is that *common-mode jitter* (variations that occur simultaneously in both the signal and the strobe) doesn't impact the interface's performance; only *differential jitter* (variations that affect the data or strobe differently in a given cycle) does.

The advent of serial communication links in chip-to-chip and system-to-system applications has resulted in intense focus on jitter and BER testing techniques, including jitter generation and measurement methodologies.

Long-term jitter measures the maximum change in a clock's output transition from its ideal over a large number of cycles. The actual number of cycles depends on the application and the clock frequency. For PC motherboards and graphics applications, this is usually 10-20 microseconds. For other applications, this number will be different.

Jitter is generally divided into three components: random jitter (RJ), data-dependent jitter (DDJ), and periodic jitter (PJ) [8]. Each of these components is correlated with physical sources and impact bit error rate (BER) differently.

The continued market demand for GHz processors and high-capacity communication systems has resulted in an increasing number of low-cost high volume ICs clocked at GHz rates and beyond and/or equipped with multi-Gb/s serial interfaces, e.g., PCIExpress, Infiniband, HyperTransport, Serial ATA, etc.

3.2 AC I/O loopback test

The developing plans about reducing tester capital spending and move to lower-capability structural testers. It is developing an I/O test methodology that required only an accurate clock source; it did not require probing individual signals [6]. Because the method relies on a loop in the I/O buffer and because the producer guarantee the AC timing parameters, it call this method AC I/O loopback. AC I/O loopback is a significant enhancement over a simple I/O loopback scheme targeted primarily at screening stuck-at (hard) failures.

Figure 4., is a simplified representation of an oscilloscope measurement showing an eye diagram for two consecutive data bits on three separate signals, synchronized in absolute time. The multiple waveforms forming the valid data eye represent across multiple cycles in the relative position of the data with respect to the strobe. These variations are due to various sources of differential jitter, such as noise on the local V_{DD} grid, pattern dependencies, and even defects. The dotted vertical lines represent the strobe positions (nominal, shifted to FF, and shifted to AF).

First fail is the minimum delay of the strobe (from its nominal position) that causes the input latch to capture

incorrect data for at least one signal of the signal group. This corresponds to the worst-case T_{vad} and T_{hss} the signal group. For a centered strobe interface like that in Pentium 4 we calculate expected delay D as

$$D1 = (0.5)T - (T_{vad} - T_{hss}),$$

where T is the period.

All fail is the maximum delay of the strobe, from its nominal position, that causes all cycles in all data signals in the signal group to fail. This corresponds to the worst-case T_{vbd} and T_{suss} of the next cycle:

$$D2 = T - (T_{vbd} - T_{suss}).$$

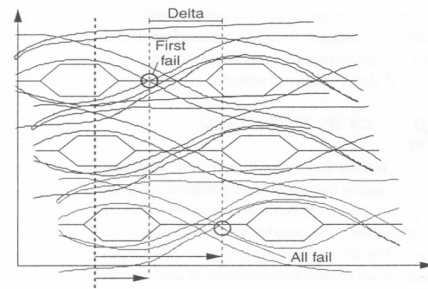


Figure 4. AC I/O loopback measurements

Because the product specifications for T_{suss} and T_{hss} account for some amount of shift in the position of the (T_{suss} and T_{hss}) window corresponding to variations in the individual devices' proces skew, it further improved the screen's accuracy by using the delta between FF and AF for the individual devices. This delta corresponds to the maximum width of the (T_{suss} and T_{hss}) window across the specific signal group being tested.

With these two formulas we come close to relating this AC I/O loopback measurement to the actual SS timing parameters. Some aliasing is possible because a faster T_{suss} could compensate for a slower T_{vbd} . However, because the latch T_{suss} and T_{hss} can vary only within a small range, the possibility of T_{suss} and T_{hss} covering up delays with T_{vad} or T_{vbd} (for any particular pin) is unlikely.

Test engineers have extended the AC I/O loopback methodology for other areas, such as DC tests, and for advanced signaling technologies. A possibility exist that conduct DC tests using the same loopback configuration. AC I/O loopback technique extendede for other I/O circuit types- for example, simultaneous bidirectional (SBD) I/O circuits. These interfaces can transmit and receive signals at both ends of the signal line. Thus, both transmitters, at either end od the interface pairs, are driving at the same time. Even though normal I/O pins are supposedly I/O, in reality they either drive or receive, not both at the same time.

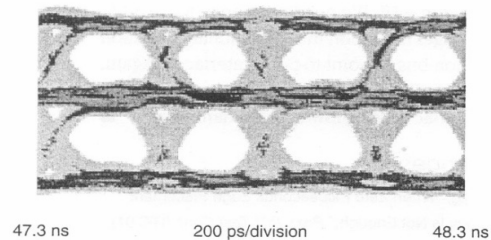


Figure 5. Simultaneous bidirectional (SBD) waveform eye diagram (from oscilloscope) at 2.5 Gbps per wire

When the signals collide midway or at any point along the transmission line, it creates a tertiary level, as the oscilloscope waveform in Figure 5. shows. To extract the polarity of the data received from the threshold so that we can sample the proper logic level. By controlling the receiver's threshold voltage while changing the delay elements in the AC I/O loopback mechanism, we extract the true dual-loop data eye.

4. USING DIAGNOSIS RESULTS

The first effort involves finding a tradeoff between the equipment test time and the diagnostic tool's accuracy and precision. For each defect, the typical diagnosis report highlights a list of fault candidates (pins), the corresponding cell types, and the associated behavior explaining a set of test patterns. This approach for extracting a list of the potential cells responsible for the failures has two main goals.[7] :

- * Identification of the existing sources of design marginality;
- * The critical process steps for the design.

The existence of an essential defect in each lot can cause a small yield loss. The key is to unscramble the the essential process defect from the repetitive failure mechanisms caused by design or layout marginalities that are not easily detectable otherwise.

Finally, the power supply subsystem is measuring the supply current, the so called I_{DDQ} which in some testing techniques has a decisive role. We also use I_{DDQ} measurement to help classify defects. I_{DDQ} is used often in diagnostical purpose too. This test flow uses ATPG vectors to take I_{DDQ} measurements on qualified strobe points. The digital test of I_{DDQ} is the DFT method is intended to uncovering an elegant (catastrophic, more exactly parametrics) defects in digital circuits. It observes behaviour of CMOS circuits to stationary discipline and measurements very small current between power supply and grounding, Figure 6., [1], [8]. Any change of I_{DDQ} value from the expected one shows at defect.

I_{DDQ} testing is a very sensitive technique, able to detect such problems in an early stage, even before they really harm the circuit. As such it also offers a window to the future behavior of a device. It is also a proper alternative to replace other, more expensive or more time-consuming test approaches, needed to guarantee the quality and reliability of the tested chip. In combination with emission spectroscopy and spectral analysis I_{DDQ} is also a very powerful technique for defect location and defect diagnosis, obviating the need for fibbing.[9], [10].

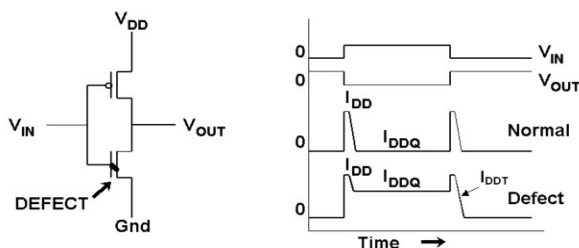


Figure 6.: Leakage of I_{DDQ}

The I_{DDQ} test technique can be applied at wafer level, at packed device level, during incoming inspection, during life

tests or even during on-line testing. Making use of an I_{DDQ} test approach supported by the use of proper measurement instrumentation offers the following advantages: increased product quality, replacement (or reduction) of burn-in tests, elimination of early lifetime failures, increased product reliability, reduction of the overall test cost, increase of engineering and failure analysis productivity.

I_{DDQ} Cov	#of I_{DDQ} tests	Test Time	
		PMU	Q-Star
50%	1	100 ms	100 μ s
80%	10-20	1 s	1-2 ms
98%	\pm 500	50 s	50 ms

Figure 7. Compared to the Q-Star Test solution, requiring only 100 μ s per (off-chip) measurement, a standard PMU is slow

Can to serve as a next example: manufacturer A is doing 10 I_{DDQ} measurements as part of his test program. To carry out this measurement he makes use of the available PMU on his test machine. This solution requires typically about 100ms per measurement. Compared to the Q-Star Test solution, requiring only 100 μ s per (off-chip) measurement, a standard PMU solution is slow [11]. The Q-Star monitor allows this user to complete his I_{DDQ} measurements (if he sticks to 10 measurements) 100 times faster than the time he needs for only 1 measurement or 1000 times faster in comparison to the described situation. (Q-Star monitor: 1ms for 10 measurements).

Using a Q-Star Test monitor offers you the possibility to apply a complete I_{DDQ} vector set of about 500 vectors in 50ms. Taking into consideration the overlapping test coverage of a functional/scan test and a full I_{DDQ} test, and the fact that an I_{DDQ} test is as well a good screen to detect quality and reliability problems, you can replace approximately 90% of your functional/scan vectors by running a full I_{DDQ} test set and using a Q-Star Test monitor, Figure 7. That brings you to an overall test time of 50ms, plus the time needed to run the remaining 10% of your functional/scan vectors [12].

4.1 Understanding test-mode functional marginalities

Yield improvement requires understanding failures and identifying potential sources of yield loss. We discuss yield losses determined by marginalities in the functionality of the chip under test. These types of factors often influence yield in various ways and typically, we associated yield variation with process variation. If there are presence parametars outside an acceptable range, that affects yield.

Catching these types of marginalities requires the ability to test chips under different conditions, exploring the operating margins. With different conditions, we changed the operating conditions (supply voltage, timing, and temperature) of the DUT. We then examined test data coming from *corner lots*, batches of chips manufactured with process parameters that we intentionally varied from what is typical.

The key of this analysis is to understed systematic marginalities that might unpredictably affect the yield. The well-known techniques such as SHMOO plots can be used to assert the behavior of a chip with respect to a given test pattern set when test condition such as power supply voltage,

temperature and timing are varied. Usually, shmoo plots are represented using 2D or 3D charts. Each test result is reported with green and red boxes to identify passes and failures of the given pattern set [13]. This methodology uses DFT, (DFT, *Design For Testability*), in which we vary parameters determining test conditions according to the DFT solutions in place.

The goal is to check the diagnostic tool's ability to locate the basic defect types and to minimize the number of initial fault candidates (potential locations) for consideration during diagnosis. The advantages of simulation over silicon-base experiments are numerous. Simulation's quickness and lower cost let us conduct many experiments to tuner the algorithms. It used 10 full-scan industrial circuits and ran 1.000 experiments for each defect type. The diagnosis algorithm is accuracy for simple defect types (single and multiple stuck-at faults and single transition faults) was in the 98%. For more complex defect types such as bridge faults the accuracy was in the 90%. Thus, the algorithm initially satisfied the necessary conditions of having high accuracy for real physical defects when a good correlation existed between the selected fault model and the behavior of real physical defects.

5. CONCLUSION

Research results are shown related to the problem of testing and diagnosis of digitale electronic circuits operated at very high frequencies. It is today focus of all of these issues that makes multigigahertz testing a challenging problem in today's test technology. Then impact on testing technology was considered including the ATE performance. Accordingly, new design architectures were discussed developing an I/O test methodology that required only an accurate clock source and enabling design for testability at GHz. Finally specific problems related to diagnosys of digital circuits were discussed and experience presented.

6. REFERENCES

- [1] V. B. Litovski, "CAD of electronic circuits", DIGP "Nova Jugoslavija", Vranje, 2000 (in Serbian).
- [2] M. Baker, "Demystifying Mixed-Signal Test Methods", An imprint of Elsevier Science, USA, 2003.
- [3] M. Burns, and G. W. Roberts, "An Introduction to Mixed-Signal IC Test and Measurement", Oxford University Press, New York, 2001.
- [4] B. Davis, "The Economics of Automatic Testings", McGraw-Hill Book Company, London, 1982.

- [5] D.C. Keezer, D. Minier, M.C. Caron, "A Production-Oriented Multiplexing System for Testing above 2.5 Gbps", *etc*, p. 191, International Test Conference 2003, 2003.
- [6] T.M. Mak, Mike Tripp, and Anne Meixner, "Testing Gbps Interfaces without a Gigahertz Tester", IEEE Design and Test of Computers, 2004, pp. 278-286.
- [7] C. Hora et al., "An Effective Diagnosis Method to Support Yield Improvement", Proc. int'l Test Conf. (ITC 03), IEEE, Press, 2002, pp. 260-269.
- [8] E. Isern, J. Figueras, "IDDQ Test and Diagnosis of CMOS Circuits", IEEE Design and Test of Computers, Vol. 12, No. 4, Winter 1995, pp. 60-67.
- [9] www.QStar.be, Last Update 02/28/2006
- [10] http://www.qstar.be/html/your_benefits.html
- [11] Test & Measurement World, 05/10/2006
- [12] http://www.qstar.be/html/your_benefits.html
- [13] K. Baker and J. van Beers, "Shmoo Plotting: The Black Art of IC testing", IEEE Design & test, vol. 14, no. 3, July-Sept. 1997, pp. 90-97.

Sadržaj-Testiranje na brzinama Gb po sekundi zahteva velike brzine prenosa između kanala i funkcionalnih jedinica i zahteva ponovno adresiranje podataka i komunikacija u serijskom modu rada. Ova aktivnost sadrži u sebi fizički fenomen džiter, koji postaje suštinski element u procesu testiranja i uspostavlja funkcionalni i projektantski zaokret koji predstavlja zaokret u testiranju i DFT metodu. Ovde smo razmotrili različite pristupe u testiranju elemenata. Proizvođači digitalnih sistema, danas zahtevaju testiranje VLSI na brzinama multigigabajta po sekundi.

Za današnju industriju, zahtevi za testiranjima komponenta na nivou multigigahertza predstavlja i izazov sa ekonomskog stanovišta. Pojedinačna rešenja, bazirana na konvencionalnim uređajima za testiranje, usmeravaju razvoj u pravcu postizanja što veće tačnosti, dozvoljavajući testiranje integrisanih kola na nivou 2.5 Gbps sa 144 kanala, sa planiranjem uvećanja brzine testiranja do 5 Gbps. Sa ovim pristupom, cene materijala i odgovarajućih drajvera i risivera iznose približno sto dolara po modulu, cena sistema po kanalu je još nekoliko hiljada dolara, tako da komercijalna cena sistema za testiranje ne prelazi 10.000 dolara po kanalu za kapacitet testiranja nivoa multigigahertza.

TESTIRANJE VLSI KOLA NA BRZINAMA MULTI GBPS

Dragan Topisirović

FAULT DIAGNOSIS IN ANALOG PART OF MIXED-MODE CIRCUIT

Miona Andrejević, Vančo Litovski, *Elektronski fakultet u Nišu*

Abstract - In this paper artificial neural networks (ANNs) are applied to diagnosis of both parametric and catastrophic defects in the analog part of a nonlinear mixed-mode circuit. The approach is demonstrated on the example of a relatively complex sigma-delta modulator. A set of faults is selected first. Then, fault dictionary is created, by simulation, using the response of the circuit to an input ramp signal. It is represented in a form of a look-up table. Artificial neural network is then trained for modeling (memorizing) the look-up table. The diagnosis is performed so that the ANN is excited by faulty responses in order to present the fault codes at its output. There were no errors in identifying the faults during diagnosis.

1. INTRODUCTION

Every complex system is liable to faults or failures. In most general terms a fault is any change in a system that prevents it from operating in the proper manner. We define diagnosis as the task of identifying the cause of a fault that is manifested by some observed behavior. Then some method of determining what fault has occurred is required. This is most often considered to be a two-stage process: firstly the fact that fault has occurred must be recognized – what is referred to as fault detection. Secondly, the nature should be determined such that appropriate remedial action may be initiated.

The explosion of integrated circuit technology has brought with it some difficult testing problems. The recent growth of mixed analogue and digital circuits complicates the testing problem even further. It becomes more complicated to determine a set of input test signals and output measurements that will provide a high degree of fault coverage. There is also a timing problem of testing the circuits even on the fastest automated equipment.

In this paper we will show that feed-forward ANN may be applied to the diagnosis of non-linear dynamic electronic circuits that are mixed with digital ones. Only a reduced set of faults will be used i.e. defects in the analog part of the converter. Only single faults are considered.

The simulation before test concept was adopted. This means that after choosing the set of faults of interest (say the most probable ones), repetitive simulation is performed in order to create the system response for every fault. Codes are associated to the responses and used as part of the fault dictionary that, in addition, contains the faulty responses themselves. Of course, the responses are represented in a form that is easy to manipulate.

The ANN is first trained for modeling the look-up table. This means that faulty responses are repeatedly brought to the input, while the ANN is forced to present the fault codes at its output. Then, the ANN running with the given vector of stimuli (measured output signals of a faulty or, possibly, fault free system) may be viewed as search of the look-up table. The ANN response, if the network properly trained, will immediately find the fault and produce the fault code at its output.

The procedure applied is reminiscent to the one implemented to analog circuits in [1]. To our knowledge this is the first application of ANNs to diagnosis of mixed signal circuit.

2. CONCEPTS OF DIAGNOSIS

Besides the human expert that is usually performing the diagnostic project, one needs tools that will help, and what is most desired, will perform diagnosis automatically. Such tools are a great challenge to design engineers that pertains to the fact that generally the diagnostic problem is indeterminate. In addition, it is a deductive process with one set of data creating, in general, unlimited number of hypotheses among which one should try to find the solution. This is why permanent attention of the research community is attracted by this problem [2].

During the life-cycle of a product, testing is implemented in both the production phase and the implementation phase. We claim, however, that the sustainability of a product is strongly influenced by the design phase. So, to make a sustainable product, one should design the test procedure and synthesize test signals early in the design phase.

It is frequently possible to perform functional verification of the system. That, most frequently, happens when a small number of input/output terminals is present. In the majority of cases however, full functional testing becomes time consuming and is not acceptable. So, one applies defect-oriented (structural) testing, as will be discussed in more detail as follows.

We consider testing to be: the selection of a set of defects regarded as the most probable, the description of a set of measurements, the selection of a set testing points (or output signals) and most importantly, the synthesis of optimal testing signals that will be applied at the system inputs allowing for detectability and observability of the listed fault effects. Here, optimality means that one test signal covers as many faults as possible.

Selection of the type of measurements and testing points is specific to the circuit. One should stick to those measurements that are prescribed for functional verification. Specific measurements such as supply current monitoring are frequently adopted, too. Separate test points may be added in order to improve detectability or observability. Specific design for testability concepts can be applied.

After selection of test signals, the fault coverage has to be evaluated. To do that, as many replicas of the original circuit as the number of predicted faults have to be created. For large complex systems containing mechanical, analogue and digital parts, the number of replicas becomes huge. Each replica has one fault inserted. The fault coverage is evaluated after simulation of the faulty systems by comparing the results thus obtained with the response of the fault-free system. If these two differ, the fault is covered and the corresponding entry in the fault list can be removed. To reduce the computational effort, algorithms have been proposed to simulate multiple faulty circuits concurrently in both the analogue and the digital domains but not in mixed signal, and mixed description systems.

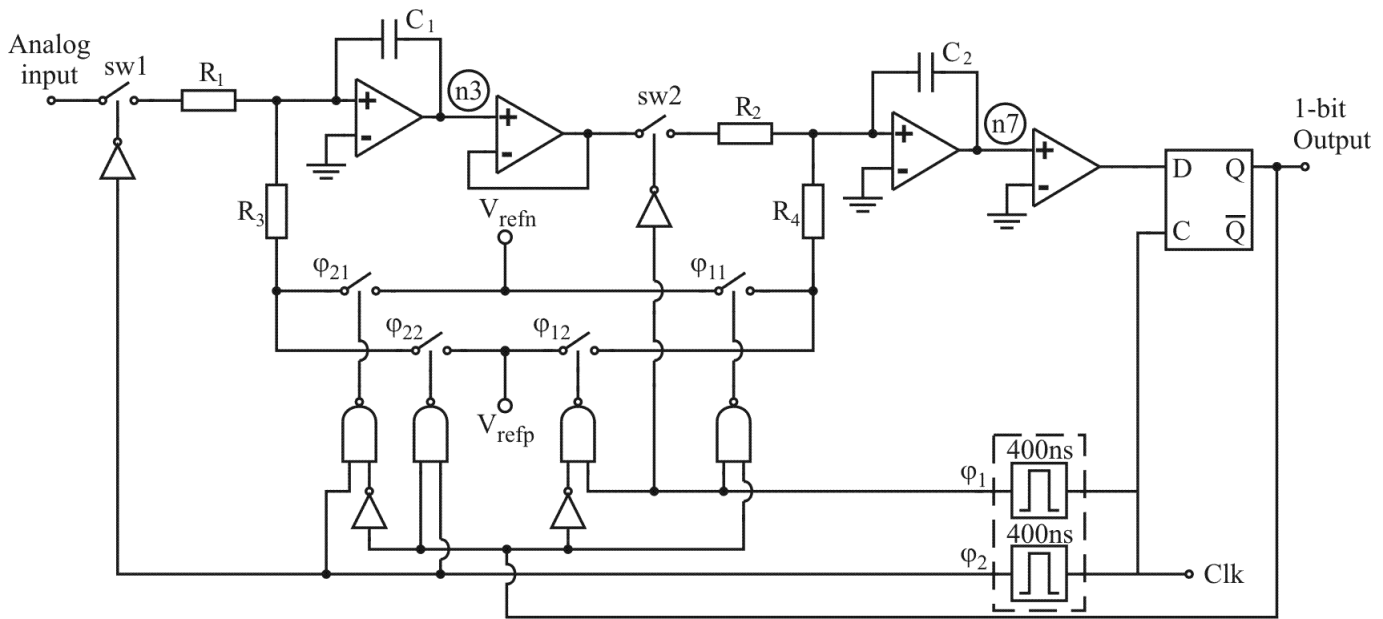


Fig.1 Sigma-delta modulator architecture

3. SIGMA-DELTA MODULATOR ARCHITECTURE

As an example of a complex non-linear dynamic electronic circuit with mixed signals, the architecture of sigma-delta modulator is chosen.

Sigma-delta modulators are very attractive for design low frequency high-resolution analog-to-digital converters. Sigma-delta modulators trade speed for resolution. They employ coarse quantization in one or more feedback loops. By sampling at a frequency that is much greater than the signal bandwidth, it is possible for the feedback loops to shape the quantization noise so that most of the noise power is shifted out of the signal band. The out of band noise can then be attenuated with a digital filter. The degree to which the quantization noise can be attenuated depends on the order of the noise shaping and the oversampling ratio [3].

In addition to their tolerance for circuit nonidealities, oversampled A/D converters simplify system integration by reducing the burden on the supporting analog circuitry. Because they sample the analog input signal at well above the Nyquist rate, precision sample-and-hold circuitry is unnecessary. Also, the burden of analog antialiasing filter is considerably reduced. Much of its function is transferred to the digital decimation filter, which can be designed and manufactured to precise specifications, including a linear phase characteristic.

4. FAULTS IN THE SPECIFIC MODULATOR DESIGN

As an example of a complex circuit, the sigma-delta modulator in Fig. 1 is chosen [2]. This is a mixed-signal circuit, having both analogue and digital elements. Switches in the circuit are modeled as truly ideal switches, with zero resistance for closed switch and infinite resistance for open switch [4].

The integrator charging time is invariable with respect to clock rate in order to keep the gain constant. This means that the analog switch must be turned on for fixed time duration regardless of clock rate. This is achieved by using monostable multivibrator as a fixed-width pulse generator in

the circuit. The monostable multivibrator between the clock input and switch control block functions as a pulse generator to produce control signals of fixed time duration. Fig. 2 shows reaction of the system when the input is excited by an input ramp signal.

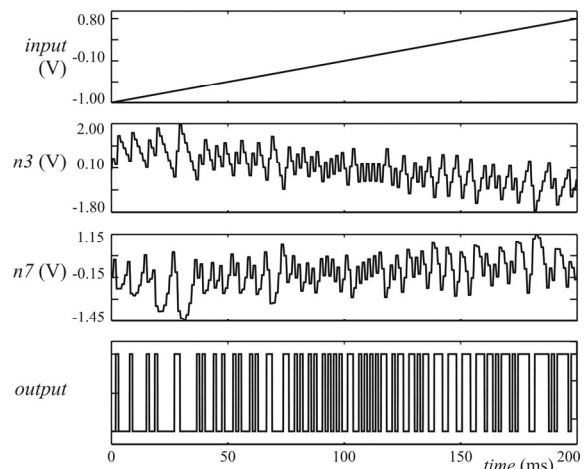


Fig. 2. Simulation results for ramp excitation

In this paper we considered both parametric and catastrophic defects, but only in the analog part of the circuit. Diagnosis in the digital part of the circuit is performed in [5], [6], [7].

Soft (parametric) faults occur in the circuit when the value of some parameter is changed. Sigma-delta modulator is a very robust circuit, inherently tolerant to variations in circuit parameters, so fault effects are more difficult to be recognized.

We considered variations of resistor and capacitor values. In this paper, the values of both capacitors are changed. First stage is more sensitive to parameter variations, while the changes in the second stage have minimum effect on the performance, due to noise shaping. This is validated because we notice fault effects when capacitance in the first stage is changed (faults 3 and 4 from the Table 1). Despite, changes

of capacitance in the second stage cause exactly the same effect as the fault free circuit. This introduces the ambiguity groups, or the groups of equivalent faults. These groups are presented in Table 2. We also examined effects of resistor values variations, and these signatures are also given in the Table 1.

Catastrophic (hard) faults refer to an analogue circuit, and they change the circuit topology. We observed situation when the feed-back capacitor of the operational amplifier is disconnected. These effects are presented in the Table 1, faults 1 and 2.

Table 1: Fault dictionary

Fault code	Type of fault	Signature
0	FF	20440480A
1	C1 disconnected	E38E38E38
2	C2 disconnected	482084108
3	0.8*C1	102204210
4	1.2*C1	804410421
5	0.8*R1	008010080
6	1.2*R1	822211110
7	0.8*R2	050050110
8	0.8*R3	424180C12
9	1.2*R3	100084008
10	0.8*R4	804809011
11	1.2*R4	104108210

Fault dictionary is created using the response of the circuit to an input ramp signal. We published one approach to fault dictionary creation, where output signals of the fault-free and of the faulty circuits are transformed using the Fast Fourier Transformation, in [8].

Table 2: Ambiguity groups

Ambiguity group	Type of fault	Signature
1	FF	20440480A
	0.8*C2	
	1.2*C2	
2	1.2*C1	804410421
	1.2*R2	

In the alternative approach given here, the circuit output value is registered after every clock period, so these output digital values form the output signature. These are then represented in more compact hexadecimal presentation. Accordingly, fault dictionary is created and shown in Table 1. In the second column of Table 1, eleven selected faults are named. FF stands for the fault free circuit. The third column contains the signature seen at the output. The signature is then coded as shown in the first column. In the coding procedure we had in mind that similar responses must not have similar fault codes.

Artificial neural network was trained for modeling the look-up table. It is a feed-forward neural network with one hidden layer. The structure of the network is shown in Figure 3. The signatures are inputs to the network, and the fault code is network output to be learned. It means that the neural network has nine input (one input per hexadecimal digit) and one output neuron. Hexadecimal values are presented as decimal when they are inputs to the network.

Table 3: ANN weights and thresholds

weight (1,1)(2,1)	-0.355714
weight (1,2)(2,1)	-1.71251
weight (1,3)(2,1)	-0.53941
weight (1,4)(2,1)	-0.581488
weight (1,5)(2,1)	0.111686
weight (1,6)(2,1)	1.61354
weight (1,7)(2,1)	-2.38835
weight (1,8)(2,1)	-0.0611561
weight (1,9)(2,1)	-3.34187
weight (1,1)(2,2)	1.38386
weight (1,2)(2,2)	-2.00024
weight (1,3)(2,2)	0.635061
weight (1,4)(2,2)	-0.853493
weight (1,5)(2,2)	2.57701
weight (1,6)(2,2)	2.21199
weight (1,7)(2,2)	-1.69635
weight (1,8)(2,2)	-0.259156
weight (1,9)(2,2)	-3.99579
weight (1,1)(2,3)	0.695657
weight (1,2)(2,3)	-2.14693
weight (1,3)(2,3)	0.272145
weight (1,4)(2,3)	-2.18878
weight (1,5)(2,3)	3.40502
weight (1,6)(2,3)	2.10863
weight (1,7)(2,3)	-2.77076
weight (1,8)(2,3)	-0.648762
weight (1,9)(2,3)	-5.03446
weight (2,1)(3,1)	-1.92935
weight (2,2)(3,1)	1.62464
weight (2,3)(3,1)	2.46771
threshold (2,1)	-0.39243
threshold (2,2)	-1.16389
threshold (2,3)	-1.83765
threshold (3,1)	0.00148938

After learning was completed, the number of hidden neurons in the resulting ANN was three, what was found by trial and error after several iterations starting with an estimation based on [9], and [10]. Parameters of the obtained network, its weights and thresholds, are presented in Table 3.

The structure and the parameters of the obtained ANN are verified by exciting the ANN with faulty inputs. Responses of the ANN show that there were no errors in identifying the faults what is presented in Table 4. Negligible discrepancies may be observed. The diagnosis was successful. Accordingly, we may conclude that ANNs are convenient and powerful means for diagnosis, and, what is important, realisable as a hardware that may be as fast as necessary to follow the changes of the system's response in real time.

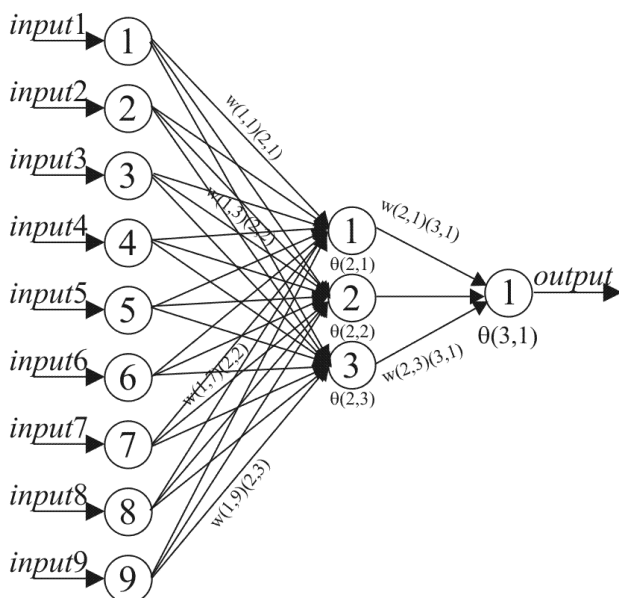


Fig. 3. The structure of the ANN used for diagnosis of analog faults in the circuit in Fig.1.

Table 4: ANN output results

Fault code	Type of fault	ANN output
0	FF	5.29432e-07
1	C1 disconnected	1
2	C2 disconnected	2.00001
3	0.8*C1	2.99999
4	1.2*C1	4.00001
5	0.8*R1	5
6	1.2*R1	6
7	0.8*R2	7
8	0.8*R3	8.00002
9	1.2*R3	9.00001
10	0.8*R4	9.99995
11	1.2*R4	11

5. CONCLUSIONS

ANN approach is applied here to diagnosis of both parametric and catastrophic defects in analog part of nonlinear mixed-mode circuit. We consider this result as a full success. Although only the defects in analog part of the circuit were diagnosed in this example, faults in digital part can be easily introduced. Accordingly, we may conclude that ANNs are convenient and powerful means for diagnosis, and, what is important, realisable as a hardware that may be as fast as necessary to follow the changes of the system's response in real time.

6. REFERENCES

- [1] Vančo Litovski, Miona Andrejević, Mark Zwolinski, "Analogue Electronic Circuit Diagnosis Based on ANNs", *Microelectronics Reliability*, August 2006, pp. 1382-1391.
- [2] Xu, X., and Lucas, M. S. P., "Variable-Sampling-Rate Sigma-Delta Modulator for Instrumentation and Measurement", *IEEE Transactions on Instrumentation and Measurement*, Vol. 44, No. 5, October 1995, pp. 929-932.
- [3] Candy, J., Temes, G., "Oversampling methods for A/D and D/A conversion", in *Oversampling Delta-Sigma Data Converters*. New York: IEEE Press, 1992, pp. 1-29.
- [4] Mrčarica, Ž., Ilić, T., and Litovski, V.B., "Time domain analysis of nonlinear switched networks with internally controlled switches", *IEEE Trans. on Circuits and Systems – I Fundamental Theory and Applications*, Vol. 46, 1999, pp. 373-378.
- [5] Miona Andrejević, Vančo Litovski, Mark Zwolinski, "Fault Diagnosis in Digital Part of Mixed-Mode Circuit", *Proc. of IEEE 24th Int. Conference on Microelectronics (MIEL2006)*, Belgrade, May 2006, pp. 437-440.
- [6] Miona Andrejević, Vladimir Petrović, Dejan Mirković, Vančo Litovski, "Delay Defects Diagnosis Using ANNs", *Etran 2006*, Belgrade, June 2006.
- [7] Miona Andrejević, Vančo Litovski, "Fault Diagnosis in Digital Part of Sigma-Delta Converter", *Neurel 2006*, Belgrade, September 2006, accepted.
- [8] Miona Andrejević, Milan Savić, Miljan Nikolić, "Fault effects in sigma-delta modulator", *Proceedings of the ETRAN, Budva, Montenegro, June, 2005*, pp. 86-89.
- [9] Masters, T., "Practical Neural Network Recipes in C++", Academic Press, San Diego, 1993.
- [10] Baum, E. B., and Haussler, D., "What size net gives valid generalization", *Neural Computing*, Vol. 1, 1989, pp. 151-160.

Sadržaj – U ovom radu veštačke neuronske mreže (VNM) primenjene su na dijagnostiku parametarskih i katastrofalnih defekata u analognom delu nelinearnog hibridnog kola. Pristup je pokazan na primeru relativno složenog kola sigma-delta modulatora. Najpre je izabran skup defekata. Zatim je, na osnovu rezultata simulacije, kreiran rečnik defekata korišćenjem odziva kola na ulazni linearno rastući signal. Rečnik defekata predstavljen je u formi tabele pretraživanja. VNM se zatim obučava za modelovanje tabele pretraživanja. Defekti se dijagnostičiraju tako što se VNM pobuđuje odzivima kola sa defektom i od nje se očekuje da na svom izlazu generiše kod defekta. Nije bilo grešaka u identifikovanju defekata u procesu dijagnostike.

DIJAGNOSTIKA DEFEKATA U ANALOGNOM DELU HIBRIDNOG KOLA

Miona Andrejević, Vančo Litovski

PROGRAM USPOSTAVLJANJA SISTEMA RECIKLAŽE OTPADNE ELEKTRONSKE OPREME OD KOMPJUTERA

Jelena Milojković, Vančo Litovski, *Elektronski fakultet u Nišu*

Sadržaj – Početkom 2006. godine, Agencija za reciklažu Republike Srbije, pokrenula je izradu studije pod nazivom «PROGRAM USPOSTAVLJANJA SISTEMA RECIKLAŽE OTPADNE ELEKTRONSKE OPREME OD KOMPJUTERA». Saglasno sadržaju koji je propisala Agencija, data su sagledavanja, ideje, metodi i preporuke do kojih smo došli u okviru istraživanja vezanih za ovu studiju. Mi se nadamo da smo uspjeli da damo odgovore na sva postavljena pitanja i da će ova Studija da predstavlja dobru osnovu za pokretanje organizovane aktivnosti u oblasti reciklaže tvrdog otpada od zastarelih računara.

1. UVOD

Prema podacima Američkog saveta za bezbednost, preko 20 miliona računara je zastarelo do kraja 1998. godine. Takođe, u istom periodu, 16 miliona monitora, 11 miliona štampača i skenera je došlo do kraja životnog veka. Brzina kojom se usavršavaju tehnologije u oblasti razvoja industrije softvera i hardvera, doprinosi da se broj zastarelih računara ekstremno povećava, tako da se pretpostavlja da je do kraja 2005. taj broj prevazišao cifru od 60 miliona odbačenih računara godišnje. Taj broj, kumulativno, za period 1992-2007, iznosi oko 500 miliona. To je, u stvari, oko 9 milijardi kilograma računara ili 7,5 miliona tona potencijalnog otpada koji proizvede industrija i stanovništvo u Americi. Tako, velika količina odbačene električne i elektronske opreme predstavlja problem kada bi se cela situacija posmatrala iz ugla upravljanja otpadom, ali i pravi izazov kada je u pitanju recikliranje takvog otpada, kako sa stanovišta zaštite prirodne sredine, tako i sa stanovišta očuvanja energije i sirovina.

Prema rezultatima naših istraživanja očekuje se da krajem 2006. god. u Srbiji bude preko pola miliona računara na kraju životnog veka. Saglasno tome problem reciklaže je i značajan i akutan.

2. PREGLED DOMAĆE I STRANE ZAKONSKE REGULATIVE

Trenutno su u Srbiji na snazi sledeći zakoni koji se tiču zaštite životne sredine (sa sajta [1]):

- 1) Zakon o zaštiti životne sredine
- 2) Zakon o integrisanom sprečavanju i kontroli zagađivanja životne sredine
- 3) Zakon o strateškoj proceni uticaja na životnu sredinu
- 4) Zakon o proceni uticaja na životnu sredinu

Za razliku od prethodno pomenutih zakona koji su izglasnjeni u našoj zemlji i koji su na taj način jedini pravosnažni dokumenti koji se odnose na ovu problematiku, postoji dokument koji je za sada samo u obliku Nacrta, tj, Predloga, koji se mnogo detaljnije, sistematičnije i sa mnogo više konkretnih propisa bavi ovim problemom. Naime na sednici Vlade Republike Srbije, održanoj 4. jula 2003. godine, usvojena je Nacionalna strategija upravljanja otpadom sa programom pri-

bližavanja EU [2]. Polazeći od ustavnih opredeljenja i usvojene Nacionalne strategije, utvrđen je koncept i sadržaj Zakona o upravljanju otpadom. On obuhvata sadržajno sve najznačajnije aspekte problema upravljanja elektronskim otpadom. Problem je, međutim, u merama i (finansijskim) sredstvima za stvaranje uslova za realizaciju Zakona kao i u metodologijama praćenja realizacije Zakona odnosno kaznenoj politici. Detaljnije regulisanje ovih pitanja treba Zakon da učini održivim i time da postigne svoj suštinski, a ne samo formalni cilj.

Što se Evrope tiče, Evropski Parlament je na predlog Evropske Komisije 2002. godine, usvojio dve direktive, 2002/95/EC i 2002/96/EC koje su poznatije kao **WEEE** i **RoHS** direktive.

WEEE (“Waste from Electrical and Electronic Equipment” – “Otpad iz električne i elektronske opreme”) **Direktive**, imaju za cilj da podignu nivo recikliranja električne i elektronske opreme, kao i da ohrabre projektante da pri stvaranju novog proizvoda imaju na umu ceo njegov životni vek.

RoHS (“A Directive on the Restrictions on the Use of Certain Hazardous Substances in Electrical and Electronics Equipment” – “Direktiva kojom se ograničava upotreba određenih štetnih supstanci u električnim i elektronskim opremama”) **Direktive** odnose se na redukciju količine štetnih hemikalija koje se koriste u proizvodnji. Na taj način se smanjuje rizik kome se izlažu radnici koji rade na reciklaži, pa se, naravno, smanjuju i zahtevi za specijalnim rukovanjem pri demontaži.

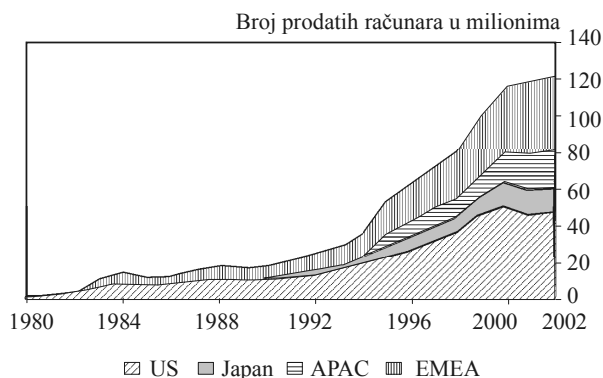
Proizvođači će prihvatanjem RoHS i WEEE Direktiva prihvatiti velike obaveze u budućnosti. Oni će biti odgovorni za svoje proizvode “od kolenka pa do groba”. Takođe i svaki distributer, koji bude prodavao elektronske proizvode kao svoje, smatraće se proizvođačem i snosiće istu odgovornost kao i sam proizvođač: odgovornost za povraćaj, recikliranje i odlaganje samog uređaja.

3. KOLIČINE ZASTARELIH RAČUNARA I FAKTORI KOJI UTIČU NA RECIKLAŽU

Ovde se u najvećoj meri razmatraju podaci koji se odnose na američko tržište. Iako Evropa prednjači u zakonskoj regulativi kada su u pitanju zastareli računari i njihovo zbrinjavanje ipak su u SAD sprovedene brojnije studije koje analiziraju tržište računarima kako novim tako i onim koji su na kraju životnog veka [3].

Na Sl. 1 prikazan je rast prodaje računara u svetu do 2002. god. Iz ovog dijagrama se uočava da posle 2002. dolazi do smirenja rasta prodaje. Tako, analitičari tržišta u novije vreme očekuju rast od 8-10% godišnje. Smatra se da se u 2004. god. ukupna prodaja računara u svetu kretala oko 130 miliona.

Kada se sve to prevede u kilograme i metričke tone dobijaju se ogromne cifre. Međutim, količina, sama po sebi, nije najveći problem. Elektronski proizvodi sadrže veliku količinu opasnih materija koje mogu da ugroze okolinu ako se deponuju na neodgovarajući način.



Sl. 1 Broj prodatih personalnih računara u periodu od 1980. do 2002. god. (APAC = Asia and Pacific, EMEA = Europe, Middle East and Africa)

Ustanovljeno je da mada elektronski otpad čini samo 1% - 3% deponovanog otpada, on donosi između 50% i 70% teških metala na deponiji. Na primer, jedan monitor sa katodnom cevi ili televizor sadrži između 1,3 i 4 kilograma olova. Dalje, procenjuje se da 22% godišnje potrošnje žive (koja se vezuje sa oštećenjima mozga) ide na proizvodnju električnih aparata. Živa se nalazi u ravnim monitorima sa tečnim kristalima i u štampanim pločama. Plastika (PVC), na primer, koja se koristila za izolaciju kablova sadrži veoma otrovni dioksin i furane koji se oslobađaju prilikom inseneracije.

3.1 Strana iskustva u oblasti reciklaže otpadne elektronske opreme od kompjutera

Enorman broj računara koji je dostigao kraj životnog veka u razvijenim zemljama, primorao je njihove vlade da pospešuju reciklažu.

Tabela 1: Pregled uspešnosti prerade starih računara u nekim razvijenim industrijskim zemljama

Država	Reciklirano	Poželjno recikliranje
Švajcarska	52% u 1998	
Holandija	46% u 1998	60% do 2000
Austrija	48% u 1996	
Nemačka	48% u 1996	
Norveška	38% u 1999	
Švedska	34% u 1997	
SAD	31.5% u 1998	35% do 2005
Finska	30% u 1997	
Kanada	29% u 1997	
Danska	31% u 1996	40-50% do 2000
Francuska	12% u 1993	
Španija	20% u 1997	
Velika Britanija	9% u 1998/9	30% do 2010
Škotska	5,7%	

Kao što se vidi iz Tabele 1 uspeh je različit. Dok se u Švajcarskoj, na primer, prerađuje čak 52% zastarelih računara, u Škotskoj (koja je deo bivše kolonijalne sile Velike Britanije) taj je procenat samo 5,7%. Ipak, očigledno je da se evropske zemlje mnogo više angažuju u ovoj sferi od američkih. Ovde treba prikazane podatke primati sa izvesnom rezervom s obzirom da, ponekad, alternativni izvori vode ka drugim zaključcima [4]. Na primer, u nekim drugim izvorima,

tvrdi se da je reciklaža računara u Velikoj Britaniji u 2005. god. već dostigla 26%.

3.2 Domaća iskustva u oblasti reciklaže otpadne elektronske opreme od kompjutera

O sudbini računara koji dostižu kraj životnog veka u Srbiji, prema našim istraživanjima, možemo kazati, da ne postoje pouzdani podaci niti o onima koji se recikliraju niti o onima koji se deponuju.

Jedina firma koja je registrovana za reciklažu elektronskog otpada je EKO-Metal iz Vrdnika i ima kapacitet od 1000 računarskih jedinica mesečno. Ako se proceni da EKO-Metal radi sa polovinom kapaciteta, (jer zbog nedostatka marketinga dolazak materijala je sporadičan i aperiodičan) možemo da zaključimo da se u Srbiji rastavlja, i delimično privodi reciklaži saglasno evropskim standardima, samo oko 6.000 zastarelih računara što je ispod 3% od ukupnog broja uvezenih računara za 2005. god. Time se stanje reciklaže računara u Srbiji u 2005. god. svodi na stanje koje je u SAD važilo početkom devedesetih godina.

4. NAČIN POSTUPANJA SA RECIKLABILNIM KOMPONENTAMA

Kada se ustanovi da je računar ili druga elektronska oprema na kraju životnog veka, potrebno je pristupiti reciklaži. Ovde ćemo pod reciklažom podrazumevati sve aktivnosti koje omogućavaju izdvajanje bilo koje vrednosti iz neupotrebljivog računara, a to su ili komponente ili materijali.

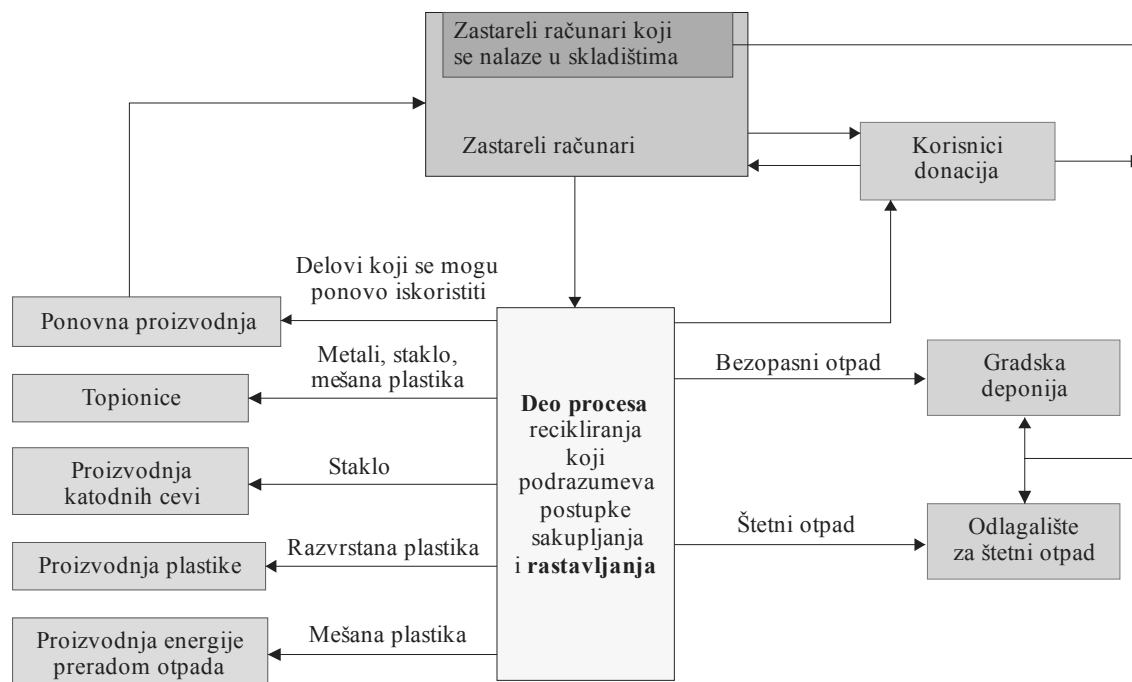
4.1 Rastavljanje

Rastavljanje može da se vizuelizuje kao proces koji se odvija u više koraka. U svakom koraku se izdvaja jedan ili više delova koji imaju nešto zajedničko. Pri tome, neki od delova, za sebe, mogu da predstavljaju složenu celinu koja podleže daljem rastavljanju. Na Sl. 2a prikazano je mesto procesa rastavljanja računara u okviru sistema reciklaže računarske i druge elektronske opreme.

Kada bolje sagledamo proces rastavljanja električnih i elektronskih aparata možemo da izdvojimo tri faze: u *prvoj fazi*, onaj koji rastavlja uređaj pokušava da omogući pristup različitim delovima proizvoda. Rezultat rastavljanja u ovoj fazi su metalna kućišta, šasije, štampane ploče, plastična kućišta i okviri, monitori, diskovi, izvori za napajanje, drajvovi, konektori, veze i sl. U *drugoj fazi* se odvajaju podkomponente i vredni delovi. Kod štampanih ploča to bi bili čipovi, kondenzatori i sl. Na kraju, u *trećoj fazi*, vrši se odvajanje sa ciljem da se olakšaju procesi recikliranja materijala iz kojih se sastoje podkomponente. Ovakav pristup omogućuje da se na kraju procesa recikliranja dobije visok stepen čistoće materijala koji se sada može ponovo iskoristiti u proizvodnji.

U isto vreme, s obzirom na količinu računarskog otpada, u velikom broju slučajeva, njegova prerada postala je ekonomski isplativa. Tako, prerada zastarele računarske opreme je već uveliko industrijska aktivnost što je ilustrovano Tabelom 1.

Kao što se vidi sa Sl. 2a rezultat rastavljanja, dobijene komponente i podsklopovi, predmet su dalje prerade različitim tehnologijama što uključuje i krajnosti od ponovne upotrebe do konačnog odlaganja na smetlištima [5]. Na Sl. 2b u obliku tabele prikazan je sadržaj jednog računara (po vrsti materijala) posle rastavljanja. Lako je uočiti da dominiraju četiri kategorije: metal, plastika, katodna cev (staklo) i štampana ploča (zajedno sa montiranim komponentama).



a)

Materijal/komponenta	Otpadni metal	čelik/aluminijum	CRT	PCB	Plastika	transformatori	žice	izvori za napajanje	Ostalo
Procenat	26	8	19	15	14	3	4	5	6

b)

Sl. 2 a) Proces rastavljanja u okviru koncepta prerade zastarelih računara i b) struktura dobijenih rezultata

Od **dobrog** reciklera se očekuje da u reciklažnom centru poseduje kontejnere za svaku od ovih vrsta materijala i komponenti (čak i za još neke specifičnije) kako bi omogućio efikasnije i jeftinije odvajanje korisnih materijala posle reciklaže.

4.2 Obrada monitora i CRT stakla

U televizorima, katodna cev iznosi 55 % težine, a kod monitora računara ona iznosi 32 %. Oni sadrže toksične fluorescentne materijale i zbog toga ih treba smatrati štetnim otpadom. Zbog toga je bitno da se upotrebe odgovarajuće metode za postupanje sa katodnim cevima. Izvestan broj različitih mehaničkih, termalnih i hemijskih procesa recikliranja CRTa su dostupni na tržištu.

Tabela 2: Broj proizvedenih CRT (monitora i TV aparata) u milionima

Lokacija/godina	1997	1998	2000
Evropa	4,80	5,3	6,00
Severna Amerika	1,50	1 800	2,40
Azija	60,0	65,0	75,0
Japan	8,00	9,00	10,0
Centralna Amerika	1,90	2,50	3,20
Ukupno	76,2	83,6	96,6

Upotreba recikliranog stakla kao sirovog materijala podrazumeva određene uslove [6]:

- ❖ svako staklo koje sadrži olovo ili drugu potencijalno štetnu materiju mora biti efikasno uklonjeno.
- ❖ materijal mora biti samleven do veličine zrna manje od 1 do 2 milimetara kako bi mogao da se pomeša sa

drugim obrađenim sastojcima i da omogući pouzdanu analizu materijala.

- ❖ materijal mora biti dobro sortirani i analiziran i mora da sadrži stabilnu boju, da ima isti režim rada i gustinu stakla koje treba da se proizvede.

Tabela 2 daje sliku o ukupnom broju monitora proizvedenih u svetu po regionima, a Tabela 3 iskazuje količinu olova koja se nalazi u monitorima različitih veličina.

Tabela 3: Sadržaj olova u računarskom monitoru sa katodnom cevju

Velicina monitora u inčima	Sadržaj olova (kg)
13	0.453
17	0.680
27	1.812
32	2.945

4.3 Obrada štampanih ploča

Štampane ploče (Printed Circuit Board (PCB) ili Printed Wired Board (PWB)) su primarne komponente u većini elektronskih uređaja i kao takve mogu da imaju značajan uticaj na prirodnu okolinu ukoliko se ne tretiraju pravilno. Reciklaža otpadnih PCBa predstavlja izazov i za samog proizvođača PCBa ali i za reciklera. Naravno i jedan i drugi će težiti da prilikom reciklaže primene ekološki podobne metode u svoju ali i u korist celog društva.

Mada može da se kaže da moderna proizvodnja štampanih ploča obuhvata veliki broj naprednih tehnologija, kada je reč o preradi PCBa na kraju životnog veka to ne važi u potpunosti. Prilikom prerade štampanih ploča danas, prolazi se kroz sledeće faze:

1. Reciklaža komponenata posle rastavljanja
2. Reciklaža materijala pomoću postupaka kao što su
 - a. mehanička obrada
 - b. pirometalurgija
 - c. hidrometalurgija ili
 - d. kombinacija oslednjih dveju.

Efikasnost reciklaže je relativno niska i često ne može argumentovano da se kaže da su procesi reciklaže ekološki benigni. Iz toga proizilazi činjenica da se razvoju novih postupaka reciklaže PCBa danas u svetu posvećuje stalna pažnja.

4.4 Obrada hard-diskova i CD rom-ova

Proces fizičkog uništavanja diska i podataka na njemu uključuje nekoliko različitih tehnika, kao što su: topljenje, drobljenje, peskarenje, mrvljenje ili korišćenje kiselog kupatila. Slede kratki opisi ovih postupaka.

Topljenje: Hard disk se topi do stanja tečnog metala, pri čemu se veoma efikasno uništavaju svi podaci

Seckanje (drobljenje): Hard disk se secka, drobi, na male praćice koji se ne mogu ponovo sastaviti.

Peskarenje: Hard disk se obrađuje jednom vrstom šmirgle ili brusnom pločom pri čemu se površina na koju se snimaju podaci potpuno uklanja.

Kiselo kupatilo: Koristi se za uništavanje ploče na kojoj je hard disk. Koristi se 55% do 58% jodovodonična kiselina kojom se uklanja površina na koju se snimaju podaci. Ovaj postupak zahteva potpuno praćenje uputstava pri radu i dodatnu ventilaciju.

4.5 Obrada monitora sa tečnim kristalima

Popularnost monitora sa tečnim kristalima (LCD od Liquid crystal display) je u stalnom porastu i neki analitičari veruju da će već u 2007. god. broj isporučenih LCD monitora premašiti broj isporučenih CRT monitora. Jedan od glavnih razloga za prihvatanje LCD tehnologije jesu znatno manje dimenzije LCD monitora. Sama tehnologija proizvodnje LCD monitora napreduje brzo pri čemu se poboljšavaju performanse monitora, povećavaju njihove dimenzije i smanjuje cena.

S obzirom na kasnije uvođenje LCD monitora i televizora u masovnu upotrebu, problem kraja životnog veka LCD monitora ne smatra se akutnim.

4.6 Obrada metala i plastike

Odvajanje metalnih delova obavlja se putem konvencionalnih tehnika odvajanja:

- ❖ vibraciona tehnika odvajanja,
- ❖ postupak odvajanja ciklonom,
- ❖ naizmenično potapanje i ispiranje delova da bi se izdvojili vredni metali,
- ❖ korišćenje metoda koji podrazumevaju princip turbulencije,
- ❖ magnetni separator,
- ❖ tehnika odvajanja vazдушnim tokom pod velikim pritiskom,
- ❖ mašine koje vrše prosejavanje, itd.

Kada se radi o plastici, pored uobičajenog spaljivanja, neophodne su dalje studije radi uspostavljanja:

- 1) najboljeg načina rada sa svakim tipom plastike (recikliranje, obnavljanje ili spaljivanje),
- 2) efikasne i ekonomski izvodljive identifikacione tehnike,

- 3) efikasnije tehnologije odvajanja i
- 4) efikasnog pristupa mešanju originalne i reciklirane plastike.

Kada se radi o mešanoj plastici, troškovi obrade nisu veliki, ali se postavlja pitanje postojanja tržišta za takav reciklirani materijal. Troškovi obrade bi mogli da se smanje možda potpuno ukoliko bi se proizvodne aplikacije za mešanu plastiku mogle dalje razvijati i usavršavati.

4.7 Problemi koji se javljaju prilikom recikliranja

Recikliranje metala. Metali čine 57 % od ukupne količine elektronskog otpada. Metali koji se uglavnom koriste su: gvožđe, liveno gvožđe, nehrđajući čelik i druge legure čelika, aluminijum i legure aluminijuma, legure bakra, olova i cinka. Olovo je najčešće korišćeno u proizvodnji CRTa i pri lemljenju. Još uvek ne postoji isplativa alternativa za olovo. Istraživanja se izvode u nekoliko velikih kompanija kako bi se razvio postupak lemljena bez olova [7].

Recikliranje štampanih ploča. Postoji veliki broj pitanja vezanih za okolinu koja uključuju proizvodnju štampanih ploča i recikliranje istih. Sama proizvodnja štampanih ploča ne samo da pravi otpad već i mnogo problema za okolinu, kao što je odlaganje opasnih materija, stvaranje zagađenja i potrošnja energije i vode.

Recikliranje plastike. Plastični materijali predstavljaju 14 % celokupnog elektronskog otpada. Jedan od problema recikliranja plastike je poteškoća da se dobije materijal visokog kvaliteta. Dok su termoplastični materijali mogući za recikliranje, složena plastika predstavlja problem već pri razvrstavanju jer je nemoguće razdvojiti različite vrste plastike. Zbog nekompatibilnosti različitih plastika, delovi skinuti sa starih proizvoda mogu biti identifikovani i sortirani kao različiti tipovi plastike.

5. NAČIN POSTUPANJA SA NERECIKLABILNIM KOMPONENTAMA

Kao rezultat reciklaže računara, kao što smo videli, dobijaju se komponente i materijali koji mogu naći svoju ponovnu upotrebu bilo da se radi o plastici, običnom metalu, elektronskim komponentama ili o skupocenim metalima i retkim elementima. Ostaje, međutim, veliki procenat materijala koji, bar za sada, ne može da nađe adekvatnu upotrebu. Deo tog materijala je otrovan. Saglasno tome potrebno je ustanoviti kriterijume za klasifikaciju ostatka recikliranog računara (čitaj otpad) u dve kategorije neotrovan i otrovan otpad.

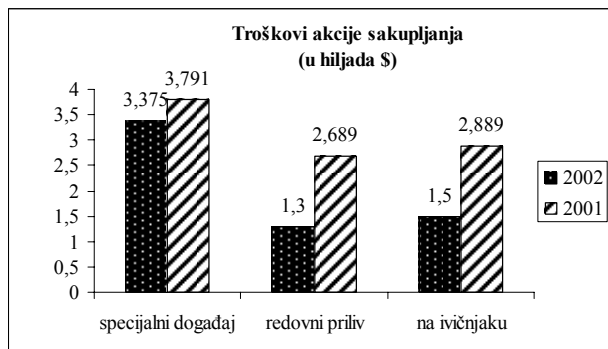
Neotrovni otpad se može direktno deponovati i jedini problem sa njim je zapremina koju on zauzima na deponiji.

Otrovni elektronski otpad nikako ne sme da se deponuje bez prethodne zaštite. Naime, neophodno je razviti tehnologiju pakovanja ovakvog otpada, a zatim i skladištenja u uslovima koji ni u dalekoj budućnosti neće dovesti do kontaminacije tla i podzemnih voda. Na žalost, po našim saznanjima, ovakve tehnologije još nisu raspoložive, mada se mora priznati i činjenica da količina otrovnog otpada od računara koja ostaje posle reciklaže nije tako velika.

6. TEHNO - EKONOMSKA ANALIZA

I pored porasta broja programa (jedna reciklažna privredna jedinka u jednom vremenskom intervalu) koji naplaćuju preuzimanje zastarele elektronske opreme, pored

rasta naplaćenog iznosa kao i suženja opsega materijala koji se prihvataju, celokupni troškovi programa su smanjeni. Pri tome razlikujemo više vrsta troškova od kojih ćemo ovde najpre da razmotrimo dva: troškovi pokretanja posla i troškovi rada reciklažnog centra.

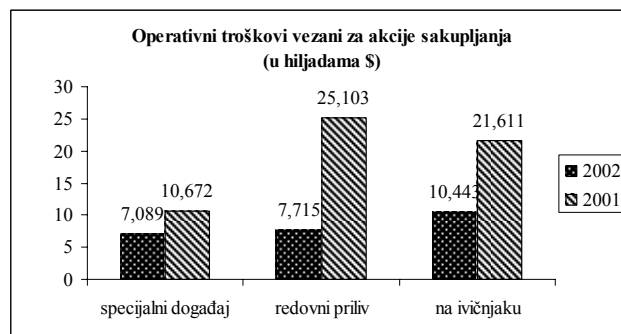


Sl. 3 Troškovi akcije sakupljanja jednog centra za dve godine

Troškovi pokretanja programa za reciklažu uglavnom obuhvataju cenu projektovanja i realizacije sakupljanja. Prosečni troškovi pokretanja se značajno smanjuju u toku vremena. Razlog tome traži se u porastu broja uspešnih primera, boljoj obuci i boljoj opštoj podršci uspostavljanja programa.

Na Sl. 3 prikazan je histogram troškova akcija jednog programa za reciklažu na pojedinim postupcima kampanje sakupljanja za 2001. i 2002. god. Obuhvaćene su tri vrste akcija. Najpre sagledana je akcija nazvana *specijalni događaj* što znači da se posebno sprovede jednodnevno sakupljanje uz odgovarajući marketing i prateće manifestacije. Zatim je posmatran *redovni priliv* zastarele opreme na vremenskom intervalu. Najzad, posmatran je slučaj kada se kampanja sakupljanja odvija tako što se datog dana zastarela oprema ostavlja "na ivičnjaku" ulice. U svakom od ovih postupaka uočava se pad prihoda reciklera.

Operativni troškovi su se takođe smanjili. Oni se sastoje iz cene radne snage, redovne reklame i obaveštavanja potencijalnih dobavljača, transportnih troškova, isplata za dobijeni materijal za recikliranje, kao i drugih tekućih troškova. Na Sl. 4 dat je pregled operativnih troškova.



Sl. 4 Operativni troškovi vezani za akcije sakupljanja

Faktori koje treba uzeti u obzir kada se razmatra tržište obuhvataju:

- ✓ Za realizaciju jednog programa za reciklažu potrebno je da postoji infrastruktura odgovarajuće razvijenosti.
- ✓ Zakonodavna nesigurnost rezultuje u nesigurnost tržišta
- ✓ Prihodi koji se generišu od ponovne upotrebe i reciklaže zastarelih računara stalno opadaju, a da pri tome odgovarajući troškovi, uključujući radnu snagu, prevoz i preradu, stalno rastu
- ✓ Najveći troškovi vezani za sakupljanje i preradu elektronskog otpada vezani su za radnu snagu i za pogon za preradu.
- ✓ Troškovi transporta, deponovanja uključujući i radnu snagu kao i gorivo, osiguranje i sl. čine značajan deo ukupnog budžeta i faktor koji određuje deo konačne cene materijala koji se dobijaju reciklažom.

U daljem tekstu je data tabela (Tabela 4) koja predstavlja prosečne vrednosti prihoda ostvarenih za različite materijale dobijene od računara u 2000. god. upoređeno sa istim vrednostima za prvi kvartal 2002. god. Pored toga, uzimajući kao osnovu 15 tona ukupnog ulaza materijala, prikazan je pregled prihoda. Ako se izuzmu tastature i miševi, pojedinačne cene koje su plaćene smanjile su se za 19% do čak 57%. Ukupni prihod od 15 tona recikliranog otpada pao je za dve godine za približno 43%, sa USD3.781,00 u 2000. god, an USD2.169,00 u 2002. god. Naravno, svi podaci se odnose na američko tržište.

Tabela 4: Poređenje prihoda generisanih iz 15 tona materijala

Materijali	Cene u 2000. god. (\$)	Cene u 2002. god. (\$)	Razlika (%)	Količina po tipu (kg)	Dobitak u 2000. god. (\$)	Dobitak u 2002. god. (\$)
Elektronski otpad	0,07	0,04	43	3620	559	320
Centralne jedinice	0,10	0,06	40	4827,2	1 066	639
Štampači	0,05	0,00	100	4223,7	466	0
Tastature/Miševi	0,02	0,00	100	316,64	14	0
Kopir aparati	0,04	0,00	100	558,1	49	0
Hard diskovi	0,19	0,14	26	407,2	171	126
Telefoni	0,14	0,06	57	135,9	42	18
Izvori za napajanje	0,04	0,02	50	271,3	24	12
Izolacione žice	0,17	0,10	41	181,2	68	40
Mešovite štampane ploče	0,74	0,60	19	135,9	222	180
Štampane ploče male gustine	0,33	0,20	39	135,9	99	60
Štampane ploče srednje gustine	0,78	0,60	23	113,3	195	150
Štampane ploče visoke gustine	1,90	1,25	34	90,6	380	250
Super guste štampane ploče	2,85	2,50	12	67,9	427	375
Ukupno:				14768,2	3 781	2 169

7. ZAKLJUČAK

Ovaj rad predstavlja skraćeni pregled projekta uspostavljanja sistema reciklaže računara na kraju životnog veka koji je urađen na Elektronskom fakultetu a saglasno zahtevima koje je postavila Agencija za reciklažu Republike Srbije. Nadamo se da će dobijeni rezultati istraživanja pomoći uspostavljanju uspešnog sistema recikliranja zastarele računarske opreme u Srbiji.

8. LITERATURA

- [1] www.ekoserb.sr.gov.yu
- [2] Vlada Republike Srbije, «Nacionalna strategija upravljanja otpadom – sa programom približavanja EU», Beograd 2003.
- [3] US Environmental Protection Agency, "San Jose Computer Collection and Recycling Pilot: Draft", prepared by Vista Environmental for the Common Sense Initiative – Computer and Electronics Sector, Region IX, San Francisco, CA, February 1998.
- [4] Billet, E., and Harrison, D., "The management of end of Life Disassembly of Products", Proc. of Eco-Design for Competitive Advantage, London, June 2001, pp. 9.1-9.4.

- [5] Kuehr, R., and Williams, E., «Computer and the environment», Kluwer Academic Publishers, New York, 2003.
- [6] Hermans, J. M. et al., "Recycling of TV glass: Profit or doom", Philips display components- glass development, American Ceramic Society Bulletin, 2001.
- [7] Chelsea Center for Recycling and Economic Development, "Scrap electronics processing", technical report, University of Massachusetts Amherst, 1998.

Abstract - Research results are reported that were obtained by the research related to the end of life of electronic computers in Serbia. The research programme was established and financed by the Serbian Recycling Agency. We sincerely hope that these results will help while establishing a comprehensive system of recycling of computers in Serbia.

PROGRAMME OF ESTABLISHING A RECYCLING SYSTEM OF ELECTRONIC COMPUTER EQUIPMENT

Jelena Milojković, Vančo Litovski,



секција ТО-4

ЕЛЕКТРИЧНЕ МАШИНЕ И ПОГОНИ

S. Vukosavić CONTEMPORARY MOTION CONTROL SYSTEMS (invited paper)	128
Г. Вукман, П. Матић, М. Миланковић РЕАЛИЗАЦИЈА СТРОБОСКОПА ЗА МЈЕРЕЊЕ БРЗИНЕ ЕЛЕКТРИЧНИХ МАШИНА	136
М.Šargač, D. Milićević, V. Vasić REALIZACIJA ELEKTROMOTORNOG POGONA PRIMENOM PROFIBUS KOMUNIKACIJE ...	141
D. Pavković, S. Grabić, V. Katić PRIGUŠENJE MEHANIČКИH OSCILACIJA U SISTEMU PUNOUPRAVLJANOG VETROGENERATORA	146
М. Шоја, С. Лубура ПОЈАЧАВАЧКИ МОДУЛ ЗА УПРАВЉАЊЕ ЈЕДНОСМЈЕРНИМ МОТОРОМ	150
П. Матић, Ж. Ивановић, М. Кнежић, С. Зубић ЈЕДНА РЕАЛИЗАЦИЈА ТЕСЛИНОГ ТРАНСФОРМАТОРА	155
S. Nikolić, V. Katić, S. Grabić MINIMIZACIJA OSCILACIJA MOMENTA KOD DIREKTNE KONTROLE MOMENTA ASINHRONOG MOTORA SA KONSTANTNOM FREKVENCIJOM PREKIDANJA	161

CONTEMPORARY MOTION CONTROL SYSTEMS

- Invited paper -

Slobodan N. Vukosavic, *Electrical Engineering Faculty, University of Belgrade*

Abstract: *This paper outlines the state of the art and current trends in the field of motion control systems, focusing on the power converter topologies and sensors. Contradictory motion control requirements of reducing the cycle time and increasing accuracy are pointed out and related to mechanical problems, finite resolution of the sensors and the quantization noise. Sample numerical methods for the resolution enhancement and the noise reduction are derived and presented, along with the implementation guidelines and test results. Power converters in motion control systems are accountable for converting the electric energy obtained from the primary source and adjusting the frequency and the amplitude of the output voltages and currents. The output quantities are suited according to the needs of the electric servo motor. At present, electric drives in general absorb two thirds of all the electric energy produced in an industrial country. Recent progress in motion control systems requires new power electronics technologies, solutions and components. The growth of high performance drives depends on the investments in new production sites. Recent trends of replacing production sites to countries where the labour cost is lower calls for a more advanced motion control systems, requiring less maintenance and skilled workers. The elements of motion control systems, and in particular the power electronic units became commodity products, their cost becoming one of the main issues. At the same time, the energy efficiency, a higher peak-to-rated power ratio, the energy quality and the regenerative braking imposed new standards to power converter topologies and solutions. This article outlines the impact of recent trends in motion control systems on the power converter topologies used in electric drives. Both high volume, low performance applications and the cutting edge applications are pointed out, including as well the insight into most recent power electronics products and solutions, offered by leading PE manufacturers.*

1. INTRODUCTION

Contemporary motion control systems employ DSP controlled AC drives. The growth of electric drives is determined by the current level of technology. High reliability, long lifetime, relatively low maintenance and short startup times of electric drives are in consort with their ecological compatibility: low emission of pollutants. The quality of electric drives is extended by a high efficiency, low no-load losses, high overload capability, fast dynamic response, the possibility of recuperation, and immediate readiness for the full-featured operation after the drive startup. Electric drives are available in a wide range of rated speeds, torques and power, they allow for a continuous speed regulation, reversal capability, and they easily adapt to different environment conditions such as the explosive atmosphere or clean room requirements. Unlike the IC engines, electric motors provide for a ripple-free, continuous torque and secure a smooth drive operation.

During the past two decades, the evolution of powerful digital microcontrollers allowed for a full-digital control of the electromechanical conversion processes taking place in an electrical drives. The process automation made significant progress in the fifties, thanks to the introduction of numerical control (NC). Although not flexible and fully programmable, NC systems replaced relays and mechanical timers common on the factory floor in the first half of the century. As the first reliable and commercially available microcontrollers were made in the sixties, they were advantageously used for the purpose of a flexible control of electric drives in production machines. As from then, the hydraulic and pneumatic actuators gradually disappear and give space to DC and AC electric motors. Among the first applications of variable speed frequency controlled AC drives were pumps, fans and compressors, where the speed regulation feature eliminated mechanical damping of the fluid flow and reduced the associated power losses and turbulence. For their increased reliability, low maintenance, and better characteristics, the frequency controlled induction motors gradually replaced DC drives in many of their traditional fields of application. Further technological improvements made the frequency controlled AC drives the cheapest actuators ever. Compact digital controllers emulate the functions traditionally implemented in the analog form and allow also the execution of nonlinear and complex functions that could not have been completed by analog circuitry (ANN, nonlinear estimators, spectrum estimation and others). Highly evolved observers of the drive states allow reduction of the number of sensors. The drives with minimum number of sensors and the shaft sensorless drives are more robust and reliable than their sensed counterparts. The lack of sensors and associated cables makes the drive cheaper and the installation simpler and faster. In the development phase are the advanced parallel control structures such as the direct and incremental torque control that make the use of a large numerical throughput to implement a non-cascade control concept thereupon augmenting the response speed and overall drive dynamic performance.

The growth of high performance drives depends on the investments in new production sites. Recent trends of replacing production sites to countries where the labour cost is lower calls for more advanced motion control systems, requiring less maintenance and skilled workers. The elements of motion control systems, and in particular the power electronic units became commodity products, their cost becoming one of the main issues. At the same time, the energy efficiency, a higher peak-to-rated power ratio, the energy quality and the regenerative braking imposed new standards to power converter topologies and solutions.

The article discusses the problems and future trends in each group of electric drives. Particular attention is paid to the motion control algorithms and to the developments in the power conversion control. Specific influence of an ever increased number crunching capability of modern digital

controllers on the drive controller structures is probed deeply. Performance enhancements of semiconductor power switches are outlined and their influence on the drive converter topology and characteristics is briefly analyzed. Finally, the needs and the possibilities are outlined for a digitally controlled drive to assume versatile adaptation and self-commissioning features, reducing in such a way the need for the operators intervention in both the installation and regular operation phases.

2. DESIGN APPROACH

Traditional approach in designing production automata, used during most of the 20th century, included following steps:

- Decision on basic motion needs, based upon the set of desired operations, tools, materials and production technology
- Decision on the transmission technology and couplings
- Preliminary estimates on the tooling and electric actuators
- Design and prototyping of the robot mechanics
- Preliminary testing with provisional electric actuators (in most cases, parallel runs are made with several competitive drive&controls suppliers).
- Detecting the most critical compliance problem, the problems of mismatched motor-load-controls, insufficient bandwidth and precision, and similar).
- Correcting the design, in general, by adding components and modules, and specifying the key elements having a higher grade and cost than planned.
- Considering power electronic devices, the robot performance problems are often resolved by specifying higher peak and RMS currents than planned.

In brief, mechanical, electric and control designs did not overlap. As a consequence, the total weight of the production machine moving parts was higher, increasing the cost, reducing the energy efficiency and impairing the overall performance. Due to reasons well known, contemporary production machines are expected to have a competitive cost, and to achieve as short as possible cycle time. The later implies an elevated bandwidth and precision, bringing up the issue of transmission elements to a critical level. In many cases, the usage of linear motors is a must. All of the performance criteria listed is highly dependent on the total weight of the moving parts. Therefore, there is a pressing need to reduce the weight of the moving parts, and this is possible through the contemporaneous design, organized through a synergic link between mechanic, electric and information technologies.

The structure of an intelligent motion control system applied in industry includes:

- Communication link of the production cell with the production site host computer.
- Hardware and software resources for the high-level interpretation and optimization.
- Diagnostic and supervision on the technology level.
- Diagnostic, protection and supervision on the motion control level
- Coordination, profiling, cinematic calculations, interpolation.
- Single-axis micro-interpolation, torque, speed and position control

Traditional design approach is illustrated in Fig. 1:

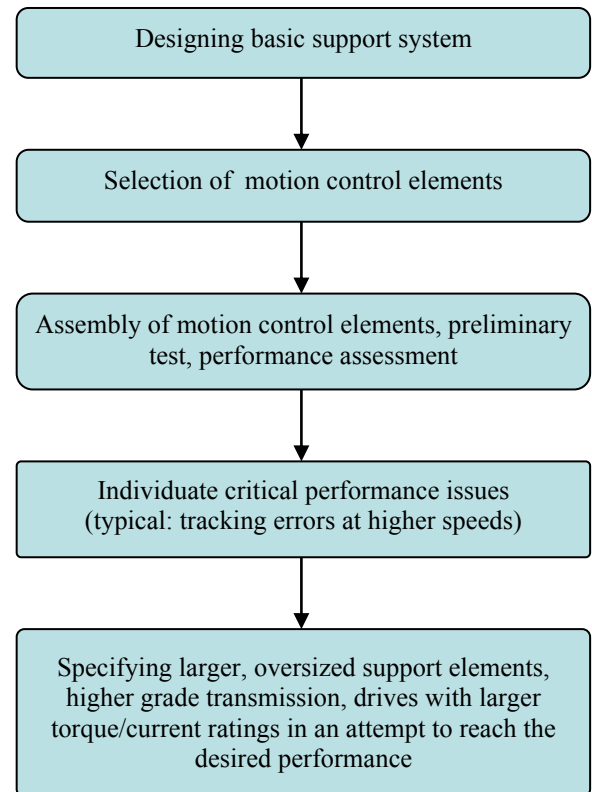


Fig. 1: Traditional design approach

As a consequence, the peak and RMS current ratings of servo motors is generally above the essential minimum. This in turn leads to an increased cost and size of power converter active components. At the same time, the power conversion losses are increased, and the problem of thermal management adds to the system size and cost. In Fig. 2, recently adopted design procedure is given, organized through a synergic link between mechanic, electric and information technologies.

Concurrent design of electrical, mechanical and control subsystems requires an extensive use of computer simulations. In particular, mechanical supports, transmission and transducers have to be simulated by using real-time finite-element packages, taking into account the form and the grade of materials. At the same time, standard transducers and transmission elements, normally obtained from third parties, have to be accompanied with the necessary models, facilitating such simulation. In a way, the procedure of simulating the dynamic behavior of the prototype robot resembles simulation of electric circuits in Pspice, with Pspice models of individual components being supplied from the supplier in a standardized form.

Real-time simulation of industrial robots is not fully automated yet, and it requires a great deal of on-site programming, relating to the current needs to relate, interface and integrate the available software packages, focused on narrower application fields such as the electrical (power electronics, motors), mechanical and control domains. On an average, proper simulation allows an accurate performance prediction (Comau). In subsequent drive selection, a saving of up to 50% is possible in terms of the peak/RMS current and torque ratings.

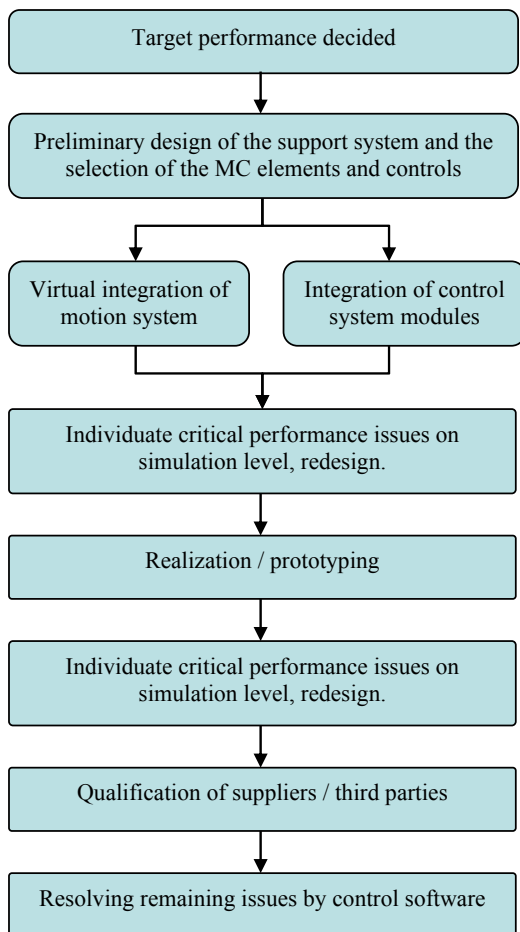


Fig. 2: Contemporary design of the MCS

Further reduction of the drive ratings is obtained by scrutinizing the load torque prediction. The available computer tools allow for a more precise calculation of several load torque components for each individual motor, based on the motion profile, the ambient conditions and the temperature range, the cycle times, production processes, the quality of materials involved and characteristics of the MCS elements used. It is possible to identify and sum the following torque components:

- Load torque related to gravity
- Viscous friction
- Resistive torques related to tools and work materials, including cutting resistance, drilling, punching, and similar
- Static/dry friction forces and torques
- Torque disturbances coming from transmission and other elements.
- Inter-axis coupling related to the MCS dynamics.
- Inertial torques (acceleration, deceleration)

Finally, in a cost optimized design, the rated torques and currents of servo motors involved are reduced to a necessary minimum. On the other hand, the needs to increase the productivity and reduce the cycle times lead to elevated acceleration torques. As a consequence, the peak torque/current values tend to increase, while preserving or reducing the rated RMS values. Therefore, the power converters are required to withstand higher short-term overloads, while their passive components and cooling systems can be designed to much lower average values. Considering the cost and weight structure of power

converters, the power semiconductors and sensors are going to prevail while the passive components tend to shrink. When specifying thermal management elements and heatsinks, their thermal capacity becomes more important than the thermal resistance.

3. LIFETIME REQUIREMENTS

Reduced availability of trained servicemen at overseas production sites requires an extended operating life of all the power electronics components and systems. Besides, considering the use and practice related to spare parts, the average storage life has to be extended as well. Major issue in this regard is related to power electrolytic capacitors. Their lifetime is limited essentially by the process of losing the electrolyte and drying out. Their aging is highly accelerated at elevated temperatures and an increased RMS current ratings. While other passive and active components tend to shrink, the electrolytic capacitors increase their relative part in the converters size and cost. A strenuous effort is made to achieve power converter designs free from electrolytic capacitors, relying on next generation metalized polypropylene and other capacitor technologies.

Electrolytic capacitors do limit the storage life as well. In cases where a new part has never been connected to power for years, and used to be stored instead, it would have to be re-formed before use. Otherwise, in cases when the unit comprising such a capacitor is directly connected to the rated voltage, the electrolytic capacitor would exhibit a very low resistance (i.e. a short), causing a fatal failure. An effort is made to prolong the storage life of power capacitors (Panasonic, Nichicon).

In some cases, it is necessary to provide a backup power supply for auxiliary circuits, capable of keeping the control circuitry and processors active during the powerdown intervals. Lead-acid or nickel-cadmium batteries are frequently used to suit such needs. Whenever an extended lifetime is needed, super-capacitors are used. Still immature in technology, the super-capacitors are available for low rated voltages only (2-3V).

4. DYNAMIC BRAKING

Multiple servo drives have their acceleration/ deceleration phases spaced in time, according to the multiaxis motion profile. The intermediate circuit of relevant power converters (i.e. the DC-bus) are in most cases paralleled, to allow for the exchange of the energy between the accelerating and braking motors. Though, as the acceleration/braking phases may not overlap, the system occasionally has an excess of energy in the intermediate circuit. Traditionally, Dynamic Braking Resistor (DBR) circuit is used, equipped with an active power switch. Whenever an excessive voltage in the intermediate circuit is detected, the active power switch (T7 in Fig. 3) is turned on and the energy is dissipated in resistor R, eventually turning into heat.

In some applications, thermal management is critical, and the additional heat cannot be handled. In other cases, safety issues prevent the use of a braking resistor. Namely, due to elevated surface temperatures of the resistors, dust deposits in textile and similar industries can be set to fire. Therefore, it is of interest to manufacture and deploy regenerative front-end converters (see Fig. 4).

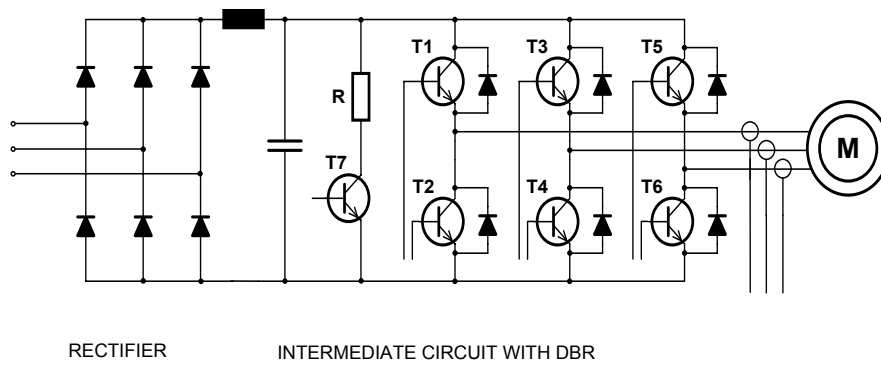


Fig. 3. Dynamic braking resistor (R) and an active power switch ($T7$) in DC-link circuit

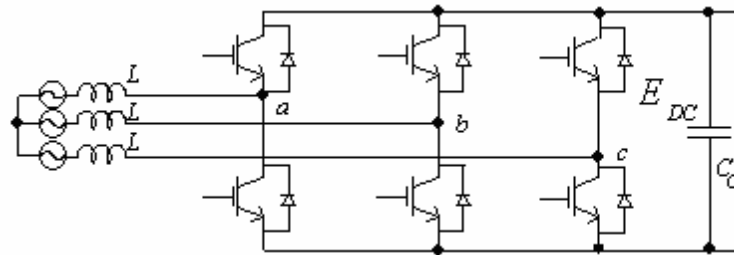


Fig. 4: Regenerative front-end converter

5. BROWN OUT AND POWER DOWN PROTECTION

Complex mechanical structure of a production machine can be damaged in case of collisions or the lack of control. In case of an interruption of the main power supply, the accelerated masses may proceed moving by inertia, and eventually crash, damaging the tools, moulds, or make other damage. As a precaution, the servo motors are frequently equipped with brakes. The motor brakes can be used as a safety measure. Though, their braking action is not controllable, and they cannot make the system stop along a predefined trajectory. Rather abrupt, the use of mechanical brakes should be avoided whenever possible.

When the powerdown event happens with the system masses running, their kinetic energy can be used as the energy source. Controlled braking is possible with the servo motors operating as generators, and with the kinetic energy being fed back into the intermediate circuit through the power converter / inverter. As long as the control section is properly supplied, the system can be driven down to a full stop, running along any predefined trajectory, hence avoiding any collision or other mechanical threat. In order to provide continued auxiliary power supply, the SMPS module should have the possibility to use the DC-bus (intermediate) voltage in all cases when the mains voltage is too low.

6. TEXTILE INDUSTRY

Textile machines generally feed or use hundreds of threads (500-1000). Traditional textile machines make use of a single controllable electric drive, with hundreds of thread-feeders coupled to the main drive by means of belts or frictional couplings. This prevented tension control of individual threads. Nowadays, there is a pressing need to use low power (50-100W) controlled induction motor drives for each of the thread-feeders. With a total power of 50 – 100 kW, textile machines power management require novel power electronics solutions. Due to an extraordinary high number of individual drives, the textile machine require low cost, robust and reliable electric drives with slow, but reliable communication channels. Having the cost

reduction as the primary goal, significant research resources are assigned to development of simple converter topologies, new types of electric motors and algorithms for the sensorless speed control.

Among other requirements, electric drives in textile machines are expected to be environmentally friendly; low thermal, acoustic and electromagnetic emissions are forced by government regulations and international standards. The level of the electromagnetic interference strongly depends on the power section layout and might be improved by the introduction of newly developed power switches with spatially distributed lifetime control (CAL). At the same time, the cost reduction of the power switches would give a strong incentive to a more frequent use of electronic controlled drives in textile machine applications.

Power semiconductors are used within the drive converter for accurate control of the energy flow between the power source (i.e. the mains) and the motor. They have extremely short response times and low dissipation. The dramatic developments in IC technology, particularly during the last ten years, have made possible the design of modern, self-protected components, with simple, “low loss” drive characteristics, wide dynamic control range, switching power levels up to the megawatt range, and a direct interface to microelectronic systems.



Fig. 5: The Intelligent Power Module with integrated power devices and control electronics. IRAMS device interfaces directly to 3.3V and 5V processors.

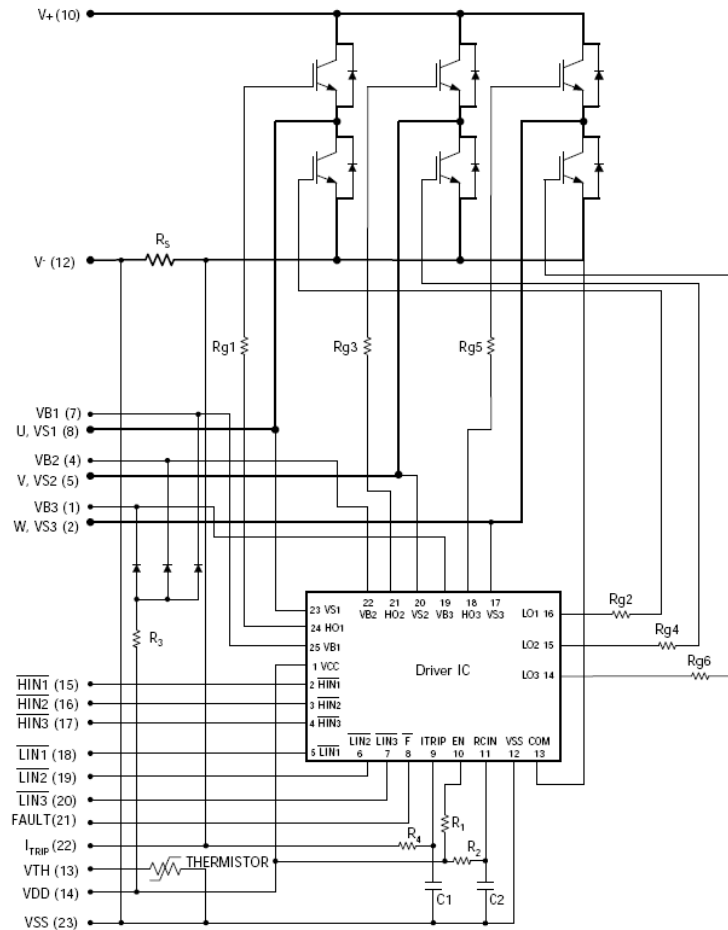


Fig. 6: Internal schematics of IRAMS Intelligent Power Module.

In Figs. 5 and 6, IRAMS intelligent power module is presented. It houses almost all of the power electronics and control electronics required to supply and control an induction motor. Device is made by IR, and it interfaces directly to most DSP and RISC controllers. It is of interest to compare the component cost of an inverter made with the IPM and the cost of the equivalent inverter build by using traditional components. The rated power of 1HP was taken as the design example. The intelligent 3-phase module comprises 6 IGBT power switches with associated power diodes, the internal gate drivers and the thermistor. Using the data of Table I, one calculates the total component price as equal to USD 15.095. Traditional bridge converter requires six IGBTs, six fast diodes, one thermistor and three IGBT drivers (one per leg). From Table I the total component cost is USD 14.6313. The comparison shows that the converter

with the IPM is, in terms of the component cost, insignificantly more expensive (USD 0.4637 or 3.17%). However, it is obvious that the reduction in the manufacturing cost is more than likely to offset this component price difference. Discrete design requires individual handling, assembly, cooling, fixing and soldering for each of the semiconductor power switches.

Commonly adopted way of supplying 500-1000 inverters within a textile machine is the use of a 3-phase transformer with 3x400V 50Hz delta-connected primary winding, and with star-connected secondary winding having 3 x 220V 50 Hz between the terminals. The inverters are having topology given in Fig. 7. Being single-phase load, the inverters are wired to 3x220V 50Hz supply alternatively, in an attempt to equalize average loading of individual phases

Table I. Component prices for 1hp inverter (reference: www.Digikey.com).

Description	Code	Quantity	Unit price (USD)
3-phase IGBT VSI 6-pack module; integrated drivers & thermistor	IRAMS06UP60A-ND	1,000	10.625
IGBT with anti-parallel diode	IRG4BC10UD	10,000	1.2
Thermistor	KTY135, SOT-23	1,000	0.417
IGBT (no diode)	IRG4BC10U, IRG4BC10U-ND	10,000	0.98305
Fast diode	RS3JB-13	3,000	0.351
Driver, one IGBT pair	IR210STR	2,500	2.07

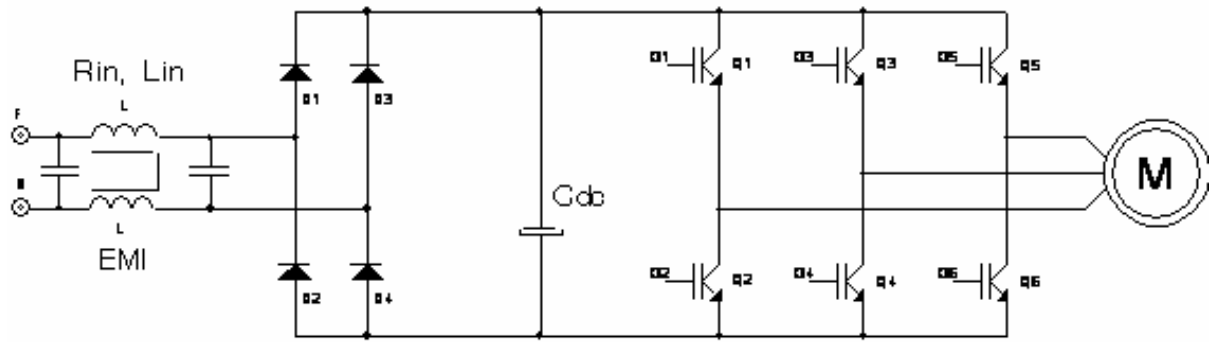


Fig. 7: Single-phase supplied inverter with the 3-phase output.

With a diode rectifier at the front end, the converter in Fig. 7 draws a non-sinusoidal, distorted current from the 50Hz mains. The input current waveform is given in Fig. 8. Considering a low rated power of the drive (50-100W in textile machines), the line current distortion caused by a single inverter is not significant. The problem arises from the fact that there are 500-1000 units within each textile machine, having a total rated power of roughly 100 kVA. At this point, low frequency harmonics produced by a passive front-end converter cannot be tolerated. Harmonic limits for Class A and Class D equipment, according to EN 61000-3-2 is given in Fig. 9. These cannot be met with a passive front-end and $P_{nom} > 1$ HP. Therefore, the power converters such as the one in Fig. 7 should be equipped with active power factor corrector.

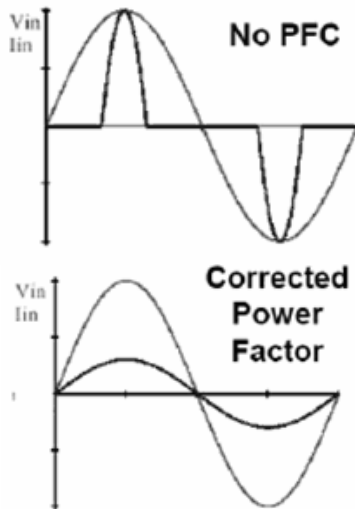


Fig. 8: Power factor correction

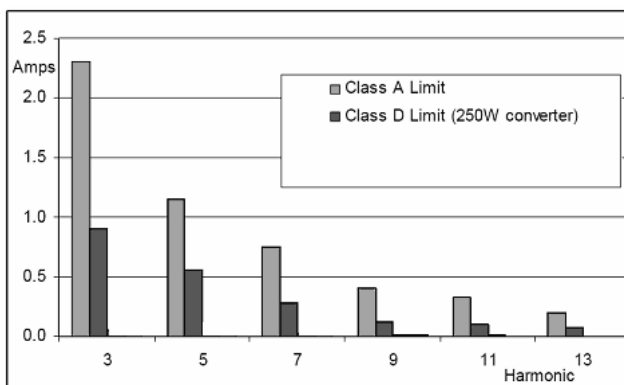


Fig. 9: Harmonic limits for Class A and Class D equipment

In low cost, textile-application induction motor drives, the current sensing becomes a cost sensitive issue. Traditional Hall-effect current sensors, used in high performance drives are too bulky and too costly for a 50W-100W converter that should stay within the cost boundaries of 20-30 EUR. In Fig. 10, the usage of PCB-mount magnetic resistive bridge is illustrated. The stator current flows through the PCB traces below the bridge. Magnetic field caused by the stator current circulation causes a variation of the resistance within the bridge. Subsequently, desired analog signal, proportional to the stator current is derived. Allegro Microsystems manufactured first commercial PCB-mount current sensor for cost-sensitive applications (Fig. 11). It is an open-loop Hall-effect device with the performance quite compatible with the requirements imposed by 50-100W textile drives.

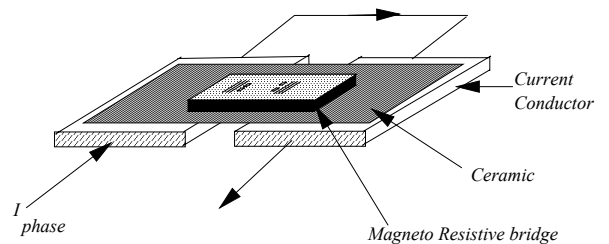


Fig. 10: Usage of mageto-resistive bridge in current sensing

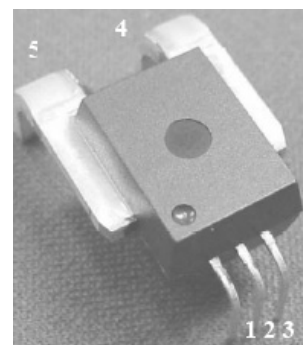


Fig. 11: Allegro Microsystem ACS750 current sensor for PCB mounting

7. LARGE POWER

Large power AC drives are found in rolling mills, petroleum industry, water supply and many other applications where the rated power exceeds 300 kW and the nominal stator voltage falling into the medium voltage range (2300, 4160 or 6600 V). The main problem in this class of electric drives is the design of controlled three phase variable frequency source in the megawatt range. Until recently, the variable frequency, medium voltage

drives were not available due to the absence of high voltage semiconductor power switches. The need for the economic use of energy, miniaturization of electrical systems, and reactive - power compensation have been the motives for the revolutionary development of high voltage, high current power semiconductors. For their high power rating, Gate turn off thyristors (GTO) are considered the main switching device for the construction of multi-level high power three phase inverters. The power losses occurring in the GTO at turnoff limit the GTO's normal operating voltage to the range from 30 to 40% of the breakdown voltage, thus limiting the dc-link voltage of a conventional GTO inverter to 1500-2500 V. High-power inverters with dc-link voltage up to 4000 V and existing GTO's cannot be made with conventional six-switch topology. Several converter configurations for the realization of a large capacity inverter with more than 4000 V dc-link voltage are possible. One of them is the six-switch configuration with each of the switching elements being made out of several series connected GTO's. However, the direct series connection method of GTO's has the problem of blocking voltage unbalance during turn-off transient, due to the different turn-off characteristics of each device. Whenever additional equipment is used to overcome this problem, the overall system becomes more complex and expensive. Besides the circuit complexity, a limited switching frequency of GTO's causes large harmonic components of the output voltage and current. Split DC-link voltage three-level converter topologies configurations are being developed for the large capacity inverters, capable of solving the above mentioned problems. Appreciable research effort is devoted to switching rules for a multilevel inverter capable of reducing the commutation stress while maintaining at the same time an acceptable ripple amplitude and the spectral content of the output current.

8. LINEAR ELECTRIC SERVO MOTORS

The power converters for linear AC drives do not differ in topology with respect to their counterparts supplying rotary servo actuators. Though, the reactive power of linear AC motors is higher, and their N/A ratio is less favorable when compared to conventional servo motors.

Most of the operations of an automated production machine involve linear translation of machine parts, work pieces and tools. On the other hand, common electric motors are rotary electromechanical converters producing the torque at the output shaft. Transmission mechanisms such as the rack and pinion, ball screw and gear systems convert the rotary into linear motion. Dry friction, backlash, elastic coupling and the torsional resonance intrinsic to all the rotary - to - linear transducers severely limit the servo loop bandwidth.

Relatively large rotational masses constrain the peak acceleration of the system. On the other hand, large equivalent inertia filters out the torque ripple and the quantization excited +/- 1 LSB torque chatter, alleviating in such a way the tracking error. Imperfection of the transmission mechanism may be eliminated by the application of direct drive concept with linear electric motors. As the tolls are coupled directly to the motor moving parts, the problems of mechanical resonance exist no more. The absence of rotational masses results in a much larger peak acceleration of the overall system, while the ratio between the peak driving force and the friction increases several times when compared to a servo axis with a rotational actuator.

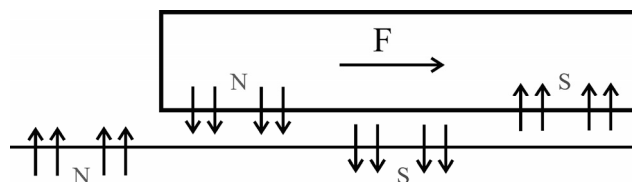


Fig. 12: Linear electrical actuator – principles of operation.

Contemporary linear motors exhibit the top speed of 3-5 m/s and offer the positioning accuracy down to 1 μ m. Exceptionally low inertia stresses the torque ripple and the chatter related problems. Due to the motor imperfection and the finite resolution of the sensors, the driving force exhibits (the same way as the driving torque of a rotational servo motor) high frequency oscillations – the chatter – with an amplitude of 1-3 LSB. The smaller the inertia, the larger the speed and position fluctuations caused by the jitter in the driving force. Dissipativity based approaches to the servo loop synthesis permit significant reduction of the chattering problems, but do not solve completely the torque/force ripple problems. For this reason, the force ripple minimization is one of the main design requirements for linear electric servo actuators.

Modern linear motors are mostly asynchronous or synchronous permanent magnet motors. They have magnetic, hydrostatic or the air bearings. The stiffness coefficient of linear motors (200 N/m) is much better than the stiffness of the fluid power actuators (50 N/m). It is possible to move the weights above 50 kg and attain the driving forces up to 2000 N. Low equivalent inertia of motion control systems employing linear motors results in a speed loop bandwidth of 130-200 Hz and the peak acceleration well above 100 m/s^2 .

When designing the power converters for linear AC drives, similar design rules apply, and the only difference is an elevated reactive power and higher stator currents.

9. CONCLUSION

Power converters in motion control systems are accountable for converting the electric energy obtained from the primary source and adjusting the frequency and the amplitude of the output voltages and currents. The output quantities are suited according to the needs of the electric servo motor. The elements of motion control systems, and in particular the power electronic units became commodity products, their cost becoming one of the main issues. At the same time, the energy efficiency, a higher peak-to-rated power ratio, the energy quality and the regenerative braking imposed new standards to power converter topologies and solutions.

This article outlines the impact of recent trends in motion control systems on the power converter topologies used in electric drives. Both high volume, low performance applications and the cutting edge applications are pointed out, including as well the insight into most recent power electronics products and solutions, offered by leading PE manufacturers. It is found that the recent trends in motion control system and introduction of low power, electronic controlled drives in textile machines and similar applications deeply affect the topology of power electronic devices and create the need for new PE solutions. New drive applications require the drive power converters with a higher peak-to-RMS ratio, much longer life time and storage time, and built-

in safety features such as the anti-free-wheeling. Power factor correction and regenerative braking becomes common requirement, while the proper thermal management becomes main competitive feature. Although with a mature technology and the basic problems already solved, power converters for electrical drives are still in the intense development phase. Numerous control problems and the problems of energy conversion yet need to be solved. The said problems will attract the attention of many young engineers world-wide at Universities, research laboratories and companies involved in controlled electrical drives development and production.

10. LITERATURE

- [1] B.K. Bose, (Editor) "Adjustable AC Drives", IEEE Press.
- [2] I. Boldea and S.A. Nasar, "Vector control of AC Drives", CRC Press.
- [3] "FASK permanent magnet servo motors data sheets", Vickers Polymotor.
- [4] Lipo, T.A.: "Recent progress in the Development of Solid State AC Motor Drives", IEEE Trans. on Power Electronics, vol. PE3, No 2, April 1988, pp. 105-117
- [5] B.K. Bose "Power electronics and AC drives", Prentice Hall 1986.
- [6] Asymmetrical 6/2 SR drive, ACORN - European Washer Project, Emerson Electric Co, Electronic Speed Control Division, St. Louis U.S.A. 1988.
- [7] S. N. Vukosavić: "Third harmonic comutation control system and method", USA Patent 4912378, March 27, 1990.
- [8] V. Stefanović, D. Borojević, *Current Problems in Industrial Drives*, in Proc. VIII Conference Energetska elektronika - Ee'95, Novi Sad, Serbia, Yugoslavia, 1995.
- [9] A. Nabae, I. Takahashi, H. Akagi, "A New Neutral-Point-Clamped PWM Inverter," IEEE Trans. Ind. Applications, vol. IA-17, No. 5, pp. 518-523, Sep./Oct. 1981
- [10] R. Joetten, Chr. Kehl, "A fast space-vector control for a three level voltage source inverter," Conf. Proc. EPE '91 (Firenze), vol. 2, pp. 70-75, 1991.
- [11] "DBM041 application in Verrerie Cristalerie d'Arc (F)", VESTAR 003/1998, publication of Vickers Electric, Casella (GE), Italy.

Абстракт: У раду је описано тренутно стање и истакнути су трендови у области система за контролу кретања. Контрадикторни захтјеви за повећаном тачношћу и великом прецизношћу су објашњени, и дата је њихова веза са проблемима коначне резолуције давача шумом квантизације и механичким проблемима. Наглашени су проблеми при трансферу технологије у треће земље и посебно је објашњен значај интелигентних погона код којих су потребе за подешавањем на мјесту уградње минималне. Апликације врло високих као и ниских перформанси и најновија рјешења су описана, заједно са новим топологијама енергетских претварача и колама за њихово управљање.

SAVREMENI SISTEMI ZA KONTROLU KRETANJA
Slobodan N. Vukosavić

ЈЕДНА РЕАЛИЗАЦИЈА СТРОБОСКОПА ЗА МЈЕРЕЊЕ БРЗИНЕ ЕЛЕКТРИЧНИХ МАШИНА

Градимиr Вукман, Петар Матић, Милош Миланковић, *Електротехнички факултет у Бањој Луци*

Садржај – У раду је описана једна практична реализација стробоскопа за мјерење брзине обртања вратила електричних машина. Стробоскоп је реализован помоћу микроконтролера, и намијењен је Лабораторији за електричне машине Електротехничког факултета у Бањој Луци.

1. УВОД

Једна од основних особина сваке ротационе електричне машине је њена брзина обртања. У мноштву различитих начина мјерења брзине обртања, стробоскопска метода се не истиче великом тачношћу, али може једноставно да се примјени за све електричне машине независно од снаге, односно све механичке елементе који се крећу транслаторно или вибрирају.

Градња још једног мјерног стробоскопа не представља посебан изазов, осим ако се јефтиним и лако доступним компонентама настоји изградити уређај употребљив за погонско мјерење. У тексту који слиједи, биће описан ток градње, примјена и процјена тачности једног уређаја намијењеног Лабораторији за испитивање машина Електротехничког факултета у Бањој Луци.

2. МЈЕРЕЊЕ БРЗИНЕ ОБРТАЊА СТРОБОСКОПОМ

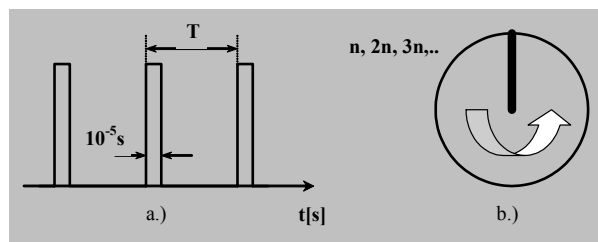
Стробоскопски тахометар служи за мјерење брзине обртања и посматрање вибрационих, транслаторних и обртних предмета. Принцип рада стробоскопског тахометра заснива се на освјетљавању обртног предмета оштрим импулсима свјетлости чија се учестаност може по вољи континуално мјењати. Када дође до изједначења периоде свјетлосних импулса T и периоде обртања (или осциловања) освјетљеног објекта, има се привид да освјетљени објекат мирује. Извор стробоскопског свјетла може бити лампа испуњена неинертним гасом под притиском (ксенон, неон), који омогућава брзо и оштро освјетљавање. Трајање једног бљеска је реда 10^{-5} s, а свјетлосна јачина 50000-100000cd. Захваљујући осцилаторном колу или генератору импулса, учестаност свјетлосних импулса може се кретати од дијела Hz до неколико стотина Hz [1-3]. Мјерење се врши без механичког контакта, што омогућава испитивање микромотора као и мотора чија су вратила недоступна.

Брзина обртања се практично мјери тако што се на вратило постави стробоскопски круг, или се на вратилу бојом нанесе једноставна ознака (црта). Када се континуалном промјеном учестаности свјетлосних импулса f , стекне утисак да црта на освјетљеном вратилу стоји у мјесту, тада је брзина обртања

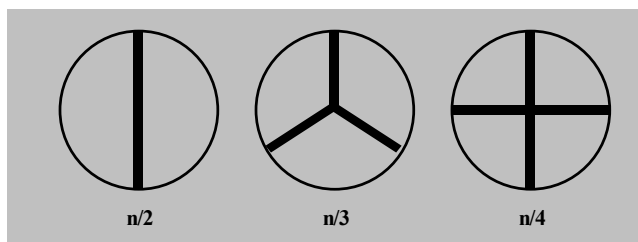
$$n = 60 \cdot f = \frac{60}{T} [\text{min}^{-1}], \quad (1)$$

што значи да је између два бљеска вратило направило бар један пуни обртај. Исти се утисак стиче и ако је вратило направило 2,3 или више пуних обртаја (слика 1). Уколико

је брзина обртања 2,3,4,.. пута мања од оне коју показује стробоскоп, стиче се утисак да постоје 2,3,4,..непомичне симетричне црте (слика 2.). Захваљујући овој чињеници увијек се може одредити тачна брзина обртања.



Слика 1. а.) Импулси стробоскопског свјетла, б.) Црта на вратилу привидно мирује.



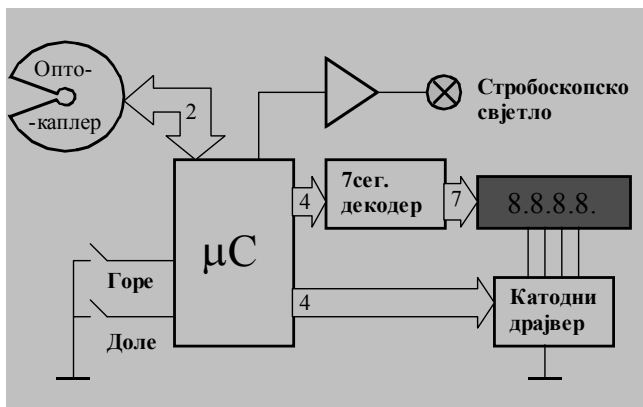
Слика 2. Брзина обртања мања од n .

Стробоскопски ефекат се користи за посматрање ротора електричних машина и других обртних предмета у циљу инспекције, затим вентила експлозивних мотора, за контролу ротационе штампе итд. Према [3] стробоскопска метода је једина метода којом се може мјерити клизање ремена на ременици. Стробоскопи се граде у различитим класама од 0.5 до 3.5 [1].

3. РАЗВОЈ СТРОБОСКОПА ПОМОЋУ МИКРОКОНТРОЛЕРА

Приликом градње овог електричног уређаја, ограничења су била везана за доступни материјал, алат и прибор, као и опште услове рада. Након што је уређај дјелимично завршен, јавила су се нова ограничења везана за недостатак апаратуре за мјерење и испитивање. У наредном тексту биће описане појединачне етапе развоја стробоскопа на бази микроконтролера: развој хардвера и софтвера, те испитивања готовог уређаја.

Мјерни стробоскоп је замишљен као преносни уређај малих димензија, са батеријским напајањем. Уређај мора да има два тастера за промјену учестаности, те 4-цифрени дисплеј који то приказује (слика 3). Умјесто бљескалице са припадајућим рефлекторским сјенилом, користиће се LED диоде јер је технологија њихове израде напредовала тако да се могу користити и за локално освјетљење. LED диоде не дају бљескове свјетлости високог интензитета, али њихова свјетлост је монохроматска, чиме се разликује од природног освјетљења. Осим тога, имају малу потрошњу и високи степен искориштења, што је врло битно, будући да је напајање уређаја батеријско.



Слика 3. Блок дијаграм хардвера.

Микроконтролер који ће да управља уређајем мора да има следеће особине:

- довољну брзину, да би његови бројачи генерисали што прецизније управљачке сигнале,
- отпорност на варијације напона,
- мале димензије,
- ниску цијену,
- доступност одговарајућег програмера.

Микроконтролер такође мора да има довољно слободних пинова да би се на њих спојио и оптокаплер. Оптокаплер се не користи при стробоскопском раду уређаја, него је предвиђен за импулсно мјерење брзине обртања.

Изабрани микроконтролер је АТМЕЛ-ов АТ89С2051 [4]. При томе су испоштовани горе наведени захтјеви, додуше обрнутим редосљедом. АТ89С2051 је 8-битни CMOS микроконтролер са 2КВ флеш меморије (PEROM). Његов инструкцијски сет је компатибилан са MCS-51 индустријским стандардом. Осим флеш меморије садржи и 128В RAM-а, 15 I/O линија, 2 16-битна бројача, 6 извора прекида са 5 прекидних вектора за 2 нивоа приоритета, аналогни компаратор, дуплексни програмабилни серијски порт и могућност рада у празном ходу (idle mod). Оперативан је на напону између 2.7V до 6V и фреквенцији кристала од 0Hz до 24MHz. Сваки од 15 излаза може да поднесе струју LED диоде према маси. АТ89С2051 је развијен на изворној INTEL 8051 архитектури. Разлика је у томе што су изостављени портови P0 и P2, а програмска меморија износи само 2КВ. Умјесто тога интегрисан је операциони појачивач између пинова P1.0 и P1.1. Пинови P1.0 и P1.1, немају унутрашње pull-up отпорности (због операционог појачавача), па је потребно користити вањске pull-up отпорнике (нпр. 10k). Употребљен је кристал са називном фреквенцијом осциловања $f_0=22.1184\text{MHz}$ [4].

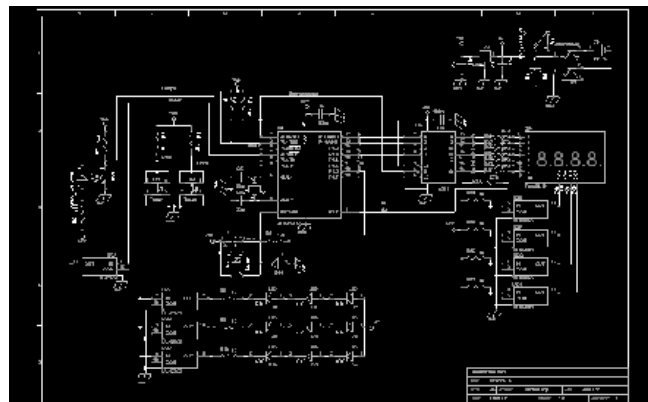
Номинални напон микроконтролера је 5V, па је напајање од 6V (4x1.5V) довољно за напајање цијелог уређаја. Поред батерија, постоји и конектор преко кога се спаја вањско напајање (стабилизовано 6-8V). Антипаралелно са конектором спојена је диода, чији је задатак да штити уређај од случајног, инверзног спајања на напон. Као стабилизатор је изабран 78L05 и преко њега се напајају микроконтролер, 7-сегментни декодер и оптокаплер. LED диоде се напајају директно са батерија.

Избор дисплеја није био велики, а изабран је EVERLIGHT-ов ELF-511SURWA/S530-A2 (црвени), чије су димензије можда превелике за преносни уређај, али

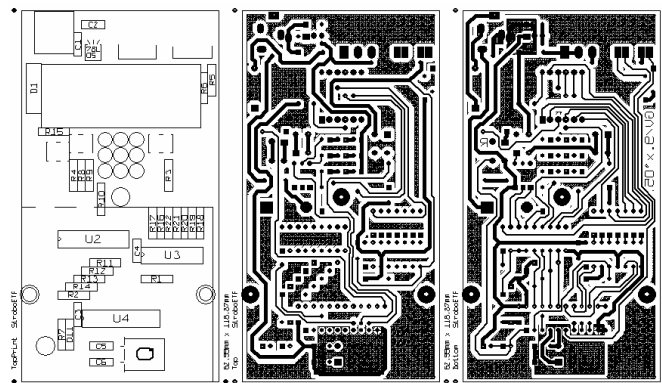
има следеће потребне особине: малу струју напајања, 4 цифре и заједничке катодне на појединим цифрама [8]. Ова посљедња особина значи да су аноде истоимених сегмената на различитим цифрама спојене паралелно и да се могу једноставно напајати помоћу 7-сегментног декодера CD4511. Као оптокаплер користи се Vishay Telefunken-ов TCST2103 [7]. На њему је жљеб између IR LED диоде и фототранзистора, кроз који треба да пролази одговарајући зазор (перо или отвор) постављен на вратило.

Пинови микроконтролера могу да подносе струју LED диоде, али при томе се мисли на континуално напајање струјом од максимално 20mA. Ова струја напајања ни изблиза није довољна ако се LED диода укључује кратким импулсима, што је потребно за стробоскопско свјетло. Зато се користи транзисторски прекидач, како би се струја импулса дигла неколико пута изнад номиналне вриједности LED диоде. Катодне дисплеја и IR LED диода оптокаплера се такође укључују преко транзисторских прекидача. Да би се избјегли појединачни транзистори по цијелој штампаној плочи, уводи се ST-ов драјвер ULN2803. У њему се налази 8 транзисторских прекидача са заједничким емитером.

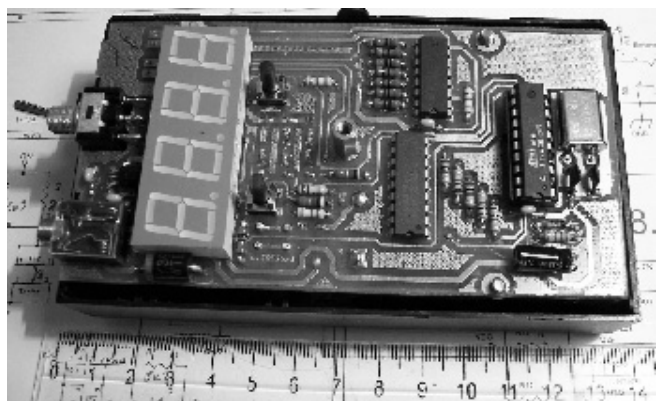
За цртање електронске шеме, распоређивање компоненти на штампаној плочици и цртање штампаних веза користиштена је демо верзија програма WinQcad. На слици 4. приказана је електрична шема стробоскопа, на слици 5. штампана плочица, а на слици 6 готов уређај.



Слика 4. Стробо-ЕТФ, електрична шема



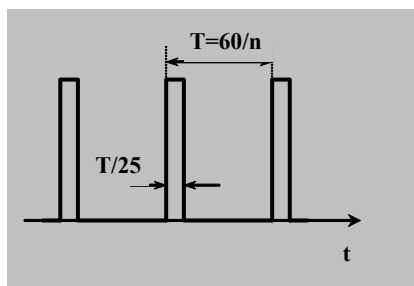
Слика 5. Са лијева на десно: распоред елемената, горњи и доњи слој штампане плочице



Слика 6. Завршена монтажа елемената

Укупни скуп компоненти пружа могућност да уређај мјери брзину обртања на два начина: стробоскопски и импулсно помоћу оптокаплера, па ће уређај радити у два различита мода рада. Због штедње батерије предвиђен је нулти мод рада, у коме се гасе сви знатнији потрошачи: LED диоде, IR LED диода и дисплеј.

Када уређај ради у стробоскопском моду импулси за укључење LED диода трају само $1/25$ периода T (Слика 7.). Такође период T може да се мјења само у дискретним временским корацима од $13.563\mu\text{s}$ и то у границама од приближно 6ms (при 9999min^{-1}) до 600ms (при 100min^{-1}).



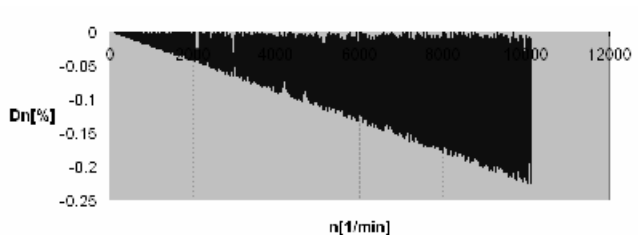
Слика 7. Трајање свјетлосног импулса у односу на период трептања.

Периода стробоскопске учестаности састоји од 25 једнаких циклуса, при чему је свјетло упањено само током једног. Да би се одредио број машинских циклуса микроконтролера N_c које бројач мора да изброји током споменутог циклуса, користи се формула:

$$N_c = \text{int}\left[\frac{f_q}{5 \cdot n_d}\right] \quad (2)$$

гдје је f_q учестаност кристала, а n_d брзина коју показује дисплеј. Јасно да је N_c цијели број па долази до грешке усљед дискретизације по времену:

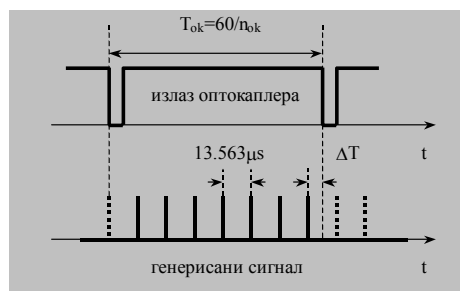
$$\Delta n_{\%} = \frac{n_d - f_q / 5N_c}{f_q / 5N_c} \cdot 100[\%] \quad (3)$$



Слика 8. Очекивана грешка усљед дискретизације

Претпостављајући да је фреквенција кристала ($f_q=22.1184\text{MHz}$) тачна и непромјенљива, очекивана грешка учестаности усљед дискретизације приказана је на слици 8. Види се да грешка осцилује од тачке до тачке, али се енvelopa линеарно повећава са учестаношћу и не очекује се да ће прећи вриједност 0.25%.

Током импулсног мјерења брзине обртања, бројач броји прекиде који се генеришу сваких $13.563\mu\text{s}$. Та вриједност представља највећу могућу грешку ($\Delta T < 13.563\mu\text{s}$) у мјерењу времена између два прекида оптокаплера (слика 9).



Слика 9. Импулсно мјерење времена.

Из тог измјереног времена рачуна се учестаност. Уколико се приликом мјерења времена, између два прекида оптокаплера, појави апсолутна грешка $\Delta T_{ок}$, тада је њена релативна вриједност:

$$\Delta T_{\%} = \frac{\Delta T_{ок}}{T_{ок}} \cdot 100[\%]. \quad (4)$$

Сада је релативна грешка израчунате учестаности:

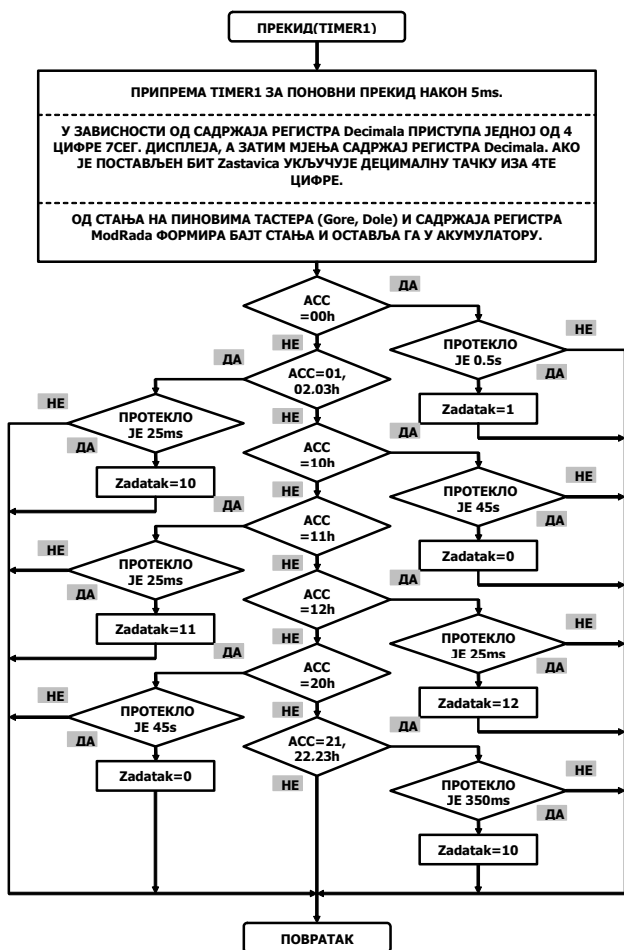
$$\Delta n_{\%} = -\frac{\Delta T_{ок}}{\Delta T_{ок} + T_{ок}} \cdot 100 \approx -\Delta T_{ок} [\%] \quad (5)$$

Очигледно да се се модуо релативне грешке повећава са учестаношћу, али и осцилује због рачунског заокруживања приликом рачунања.

Главни програм StroboX, који се извршава након ресета и сваког другог прекида, извршава задатке које му дају прекидне рутине преко регистра Zadatak. StroboX извршава следеће задатке:

- пребацивање у нове модове рада (мод рада 0,1,2),
- промјену учестаности n (мод 1), и прорачун одговарајућег периода T ,
- прорачун учестаности n из мјереног периода T (мод 2),
- комплементирање децималне тачке (мод рада 0).

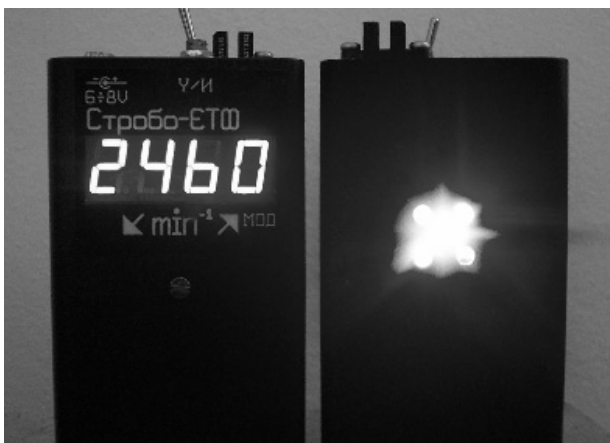
Након извршења задатка, StroboX поставља микроконтролер у празан ход, чиме се додатно смањује потрошња. Блок-дијаграм StroboX-а приказан је на слици 10. DiTa је прекидна рутина прекида TIMER1, чији је посао да освјежава дисплеј и испитује стање тастера. На основу стања тастера и информације о тренутном моду рада, DiTa поставља регистар Zadatak. Ова рутина се позива сваких 5ms од стране TIMER1 (који ради у моду 1). Generator је прекидна рутина прекида TIMER0, чији посао зависи од мода рада. У стробоскопском моду рада генерише сигнале за укључење и искључење стробоскопског свјетла. Када уређај ради у оптокаплерском моду Generator мјери вријеме између два прекида која долазе од оптокаплера. OptoPar је прекидна рутина вањског прекида INT0, а има задатак да покрене и заустави мјерење времена, након чега поставља регистар Zadatak.



Слика 10. Блок-дијаграм главног програма StrobeX

4. НАЧИН УПОТРЕБЕ

Стробо-ЕТФ може да мјери брзину на два различита начина: помоћу стробоскопског свјетла (стробоскопски мод рада) и импулсно (оптокаплерски мод рада) [9].



Слика 11. Стробо-ЕТФ, предња и задња страна уређаја.

Одмах након укључења уређаја, укључено је стробоскопско свјетло, а дисплеј показује брзину бљескања (3000min^{-1}). Децимална тачка иза 4-те децимале је угашена чиме се симболизира стробоскопски мод рада. Помоћу тастера *Gore* и *Dole*, који су симболизирани стрелицама мјења се брзина бљескања у границама од 100 до 9999min^{-1} . Када се тастер притисне

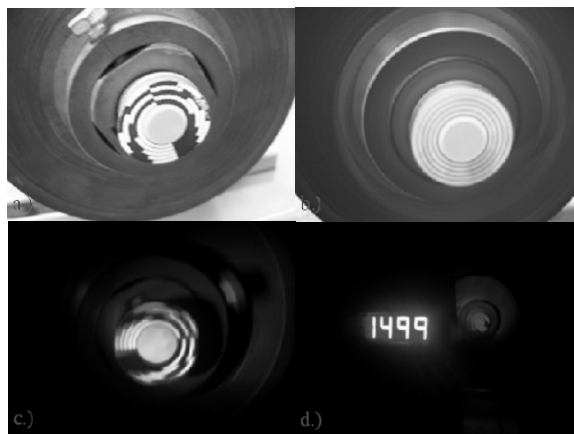
краткотрајно, врши се промјена брзине за 1min^{-1} , а ако се тастер задржи неко вријеме, промјена износи 60min^{-1} .

Када се мјери брзина обртања вратила, довољно је на обод вратила наћети видљиву ознаку и осветлити је стробоскопским свјетлом са удаљености 10 до 15cm. На слици 12. приказано је мјерење брзине обртања помоћу стробоскопског круга.

У оптокаплерски мод рада се прелази тако што се обје типке притисну истовремено. Стробоскопско свјетло се гаси, дисплеј показује 0000min^{-1} , а мод се симболизира упаљеном децималном тачком иза 4-те децимале.

Да би се извршило импулсно мјерење брзине, потребно је радијално на вратило мотора, поставити неку врсту свјетлосног зазора, који ће приликом ротације пресецају IR свјетло унутар оптокаплера (слика 13).

У случају да током 45s није дошло до оптокаплерског прекида или стискања једног од тастера, гаси се дисплеј, оптокаплер и стробоскопско свјетло (штедња батерија). Овај мод рада сигнализира се трептањем децималне тачке. Ако се уређај налази у овом или оптокаплерском моду рада, притискањем било којег тастера прелази се на стробоскопски начин рада.



Слика 12. а.) Заустављено вратило мотора са наћепљеним стробоскопским кругом. б.) Ротирајуће вратило мотора. с.) Ротирајуће вратило мотора осветљено стробоскопским свјетлом. д.) Стробоскопско свјетло је синхронно са ротирајућим вратилом.



Слика 13. Импулсно мјерење брзине обртања.

5. ЗАКЉУЧАК

Циљеви наведени у пројектном задатку остварени су током реализације Стробо-ЕТФ. Направљен је мали, преносни уређај за мјерење брзине обртања помоћу двије

различите методе. Уређај је мале масе и једноставан за коришћење. Осим батеријског напајања, постоји и могућност напајања из вањског извора, чиме се може повећати интезитет свјетла које емитују LED диоде.

Мјерења која су извршена показују да управљачки сигнали за паљење стробоскопског свјетла имају релативну грешку мању од 0.25%. Та грешка пада испод 0.1% за брзине мање од 3000min^{-1} , па је уређај употребљив и за индиректно мјерење клизања код асинхроних машина. За бољу процјену тачности стробоскопског свјетла потребно је дуготрајније праћење прецизним инструментима, што у описаним радним условима није било могуће.

Будући да је искориштено мање од 50% програмске меморије, остало је довољно мјеста за програмске преправке и доградње. На конектор на који се спаја оптокаплер могуће је довести синхронизацијски сигнал са мреже. Тако се отвара могућност за директно мјерење клизања, за шта је потребно написати додатни софтвер, што би био трећи мод рада. У стробоскопском моду рада софтвер се може побољшати тако да се распон мјерења подјели на мјерна подручја, у којима се може вршити посебна софтверска корекција, као и приказивање брзине обртања. у Hz, са помичном децималном тачком и слично.

Претпостави ли се да уређај даје свјетлосне бљескове тачно оне брзине које показује дисплеј, јавља се проблем дискретне промјене брзине која се може одвијати само у корацима од 1min^{-1} , па је практично немогуће одредити тачну брзину вратила мотора. Осим тога, велика је могућност прављења субјективне грешке, нарочито ако постоји вјештачко освјетљење (живине сијалице, екран рачунара), што је иначе генерални проблем стробоскопске методе.

Без обзира на споменуте недостатке, Стробо-ЕТФ задовољава за погонска мјерења брзине обртања вратила, те демонстрацију стробоскопске методе у настави.

6. ЛИТЕРАТУРА

- [1] Милош Петровић: *Испитивање електричних машина*, Академска мисао, Београд 2000.
- [2] Бранко Митраковић: *Испитивање електричних машина*, Научна књига, Београд 2000.
- [3] France Avčin, Peter Jareb: *Ispitivanje električnih strojeva*, TZS, Ljubljana 1968.
- [4] Atmel datasheet: *AT89C2051, 8-bit Microcontroller with 2K Bytes Flash*, Atmel Corporation 2005.
- [5] Data sheet acquired from Harris Semiconductor SCHS072: *CD4511B Types*, Texas Instruments Incorporated 1998.
- [6] ST Microelectronics datasheet: *ULN2803A EIGHT DARLINGTON ARRAYS*, 1997 SGS-THOMSON.
- [7] Vishay Telefunken data sheet: *TCST2103 Transmissive Optical Sensor with Phototransistor Output*, Document Number 83764, Rev. A5 08-jun-99.
- [8] EVERLIGHT ELRTRONICS CO., LTD: *14.22mm Quadruple Digit Displays ELF-511SURWA/S530-A2*, Taipei.
- [9] Вукман Градимир: „Реализација стробоскопа помоћу микроконтролера за мјерење брзине обртања на вратилима машина“, *дипломски рад*, Електротехнички факултет у Бањој Луци, новембар 2005.

Abstract - *In this paper one portable stroboscope for measuring machine shaft speed is presented. Stroboscope is based on AT89C2051 8-bit Microcontroller. Hardware and software realisation done on the Faculty of Electrical Engineering in Banjaluka is described.*

AN REALIZATION OF STROBOSCOPE FOR ELECTRICAL MACHINES SPEED MEASURING

Gradimir Vukman, Petar Matić, Miloš Milanković

REALIZACIJA ELEKTROMOTORNOG POGONA PRIMENOM PROFIBUS KOMUNIKACIJE

Milan Šargač, Dragan Milićević, Veran Vasić, *Fakultet tehničkih nauka u Novom Sadu*

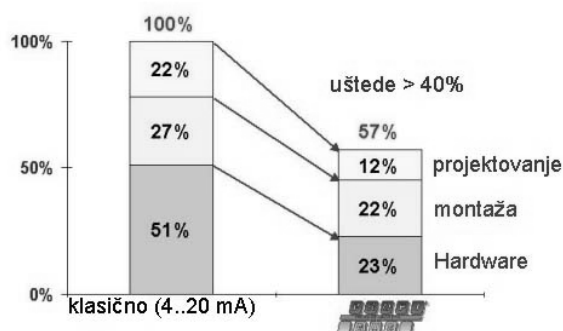
Sadržaj - U ovom radu će biti objašnjena jedna od mogućih primena PROFIBUS komunikacije u elektromotornom pogonu. Za cilj je postavljeno realizovanje zadavanja referentnih i očitavanja stvarnih brzina dva elektromotora preko touch-panela. U ovaj rad je takođe implementirana i MPI komunikacija kao neophodna za komuniciranje između pojedinih uređaja unutar razmatrane mreže.

1. UVOD

U poslednjoj dekadi ubrzan razvoj decentralizovane arhitekture automatizovanih industrijskih mreža je učinio sisteme industrijske komunikacije (**fieldbus systems**) popularnim. Razlog za ovaj razvoj je očigledan: vrše se instalacije I/O kanala tamo gde su oni stvarno potrebni –u blizini mašina- što redukuje posao u instalaciji i ožičavanju. Posledica ovoga je sigurna ušteda u koštanju celog postrojenja. Procenjuje se da je danas PROFIBUS protokol zastupljen na oko 20% svetskog tržišta i da je primenjen u blizu 500.000 postrojenja, sa preko 5 miliona čvorova, što ga čini vodećim u oblasti industrijske komunikacije [1].

PROFIBUS (**PRO**cess **FI**eld **BUS**) kao standard industrijske komunikacije je razvijen i registrovan u Nemačkoj 1987. godine, pod oznakom DIN E 19 245. Ovaj, slobodno možemo reći, nacionalni standard 1996. godine proglašen je međunarodnim standardom pod oznakom EN 50170, poznatim kao PROFIBUS standard. Standardizovani fieldbus sistemi sa "otvorenim" komunikacionim interfejsom omogućuju upotrebu distribuiranih ulazno/izlaznih modula kao i inteligentnih procesno-signalnih uređaja proizvedenih od strane različitih proizvođača [2].

Upotrebom PROFIBUS mrežnog protokola značajno se smanjuju troškovi instaliranja i održavanja mreže, u odnosu na industrijske mreže klasičnog tipa. Na slici 1. je dat uporedni prikaz troškova klasične i PROFIBUS mreže [3].



Slika 1. Uporedni prikaz cena koštanja klasične i PROFIBUS mreže

2. OSNOVE PROFIBUS-a

U upotrebi je više različitih protokola u zavisnosti od uslova rada PROFIBUS mreže[2]:

- PROFIBUS-DP (**Decentralized Periphery**) protokol
Ovaj protokol je projektovan za komunikaciju između programabilnih kontrolera (kao na primer PLC-a) i I/O uređaja distribuiranih u polju. Karakteriše ga velika brzina prenosa podataka.

- PROFIBUS-PA (**Process Automation**) protokol
Ovaj protokol je projektovan da pored prenosa podataka, takođe putem komunikacije, obezbedi sigurno napajanje uređaja u polju, kao što su na primer razni senzori, aktuatori itd. Treba naglasiti da se ovaj protokol može primeniti i u potencijalno eksplozivnim sredinama.

PROFIBUS-PA uređaji se lako mogu integrisati u PROFIBUS-DP mrežu korišćenjem tkz. 'segment couplers', ili u prevodu na srpski jezik, segmentnih povezivača.

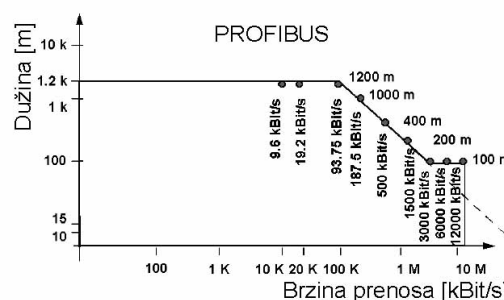
- PROFIBUS-FMS (**Fieldbus Message Specification**) protokol

Protokol FMS, koristi se za komunikaciju između kontrolnog i nadzornog dela sistema (kao na primer PLC i PC). Ovim protokolom se prenose poruke koje su značajne za operatere sistema upravljanja, kao što je na primer status komunikacione mreže itd.

Zbog korišćenja istog sistema prenosa i pristupa mreži, protokoli FMS i DP mogu raditi simultano na istom kablju.

Treba naglasiti, da ovaj protokol danas više nema veliki značaj pri radu sa uređajima u polju, pa se retko i primenjuje u procesnoj automatiki.

Brzina prenosa podataka, između dva elementa na liniji (jedan segment), je u indirektnoj zavisnosti od dužine korišćenog kabla pri ožičavanju [2], što je ilustrovano na slici 2.

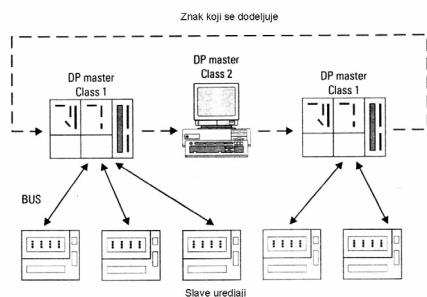


Slika 2. Zavisnost brzine prenosa podataka od dužine kabla

2.1 Podela profibus mreža

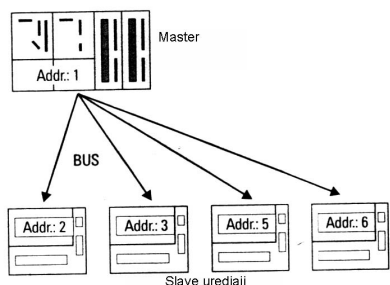
PROFIBUS mrežu možemo podeliti u dve konfiguracije [2]:

- Master - Master – Slave sistem (Multi –Master sistem)



Slika 3. Ilustracija Multi-Master sistema

- Master- Slave sistem (Mono –Master sistem)



Slika 4. Ilustracija Master-Slave sistema

2.2 PPO tipovi

PROFIBUS standard u frekventnom regulatoru i ostalim uređajima definiše nekoliko objekata za prenos (**Parameter Process data Object, PPO**) koji su pogodni za razmenu podataka između procesnih kontrolera, kao što su PLC i frekventni regulator. Svi PPO tipovi su definisani za ciklični prenos podataka (DP V0) tako da podaci o procesu (**process data, PCD**) i parametri (**PCA**) mogu biti razmenjivani između master-a i slave-a, i obrnuto [4]. To ilustruje slika 5.

Skraćenice na slici imaju sledeće značenje (za DANFOSS i za SIEMENS frekventni regulator, respektivno):

- **PCV** ili **PKW: Parameter Characteristics Value** (karakteristične vrednosti parametara)
- **PCD** ili **PZD: Process data** (podaci o procesu)
- **PCA** ili **PKE: Parameter Characteristics** (karakteristike parametara- bajtovi 1 i 2)
- **IND** ili **IND: Sub Index** (indeks parametra - bajt 3, bajt 4 se ne koristi)
- **PVA** ili **PWE: Parameter Value** (vrednost parametra- bajtovi 5 do 8)
- **CTW** ili **STW: Control Word** (kontrolna reč)
- **STW** ili **ZSW: Status Word** (statusna reč)
- **MRV** ili **HSW: Main Reference Value** (vrednost glavne reference)
- **MAV** ili **HIW: Main Actual Value** (stvarna izlazna frekvencija).

PPO tipovi 3,4,6,7 i 8 su samo podaci o procesu. PLC pošalje kontrolnu reč a zatim FC 300 odgovori sa istim PPO tipom koji sadrži status zahtevanog podatka.

Prva dva bajta iz oblasti o procesnim podacima (PCD1) su fiksna i prisutna u svim PPO tipovima. Sledeća dva bajta (PCD2) su po fabričkom podešenju postavljeni na MRV i MAV ali se mogu drugačije konfigurisati u parametru 9-15 (PCD Write) i 9-16 (PCD Read). U ostalim bajtovima (PCD3

i dalje) procesni podaci se mogu podesiti na određene vrednosti odabrane iz liste u par. 9-23 (Parameters For Signal).

PPO tipovi 1,2 i 5 se sastoje iz dela za vrednosti parametara (PCV) i procesnih podataka (PCD). PCV deo se može iskoristiti za čitanje i/ili update parametara (sukcesivno). Podešeni PPO se može pročitati u parametru 9-22 (Telegram Selection).

Byte no.	PCD								PCV							
	Type 1:	Type 2:	Type 3:	Type 4:	Type 5:	Type 6:	Type 7:	Type 8:	PCA	IND	PVA	CTW	STW	MRV	MAV	
1																
2																
3																
4																
5																
6																
7																
8																
9																
10																
11																
12																
13																
14																
15																
16																
17																
18																
19																
20																
21																
22																
23																
24																
25																
26																
27																
28																

Slika 5. Objašnjenje PPO tipova

Svi PPO tipovi se mogu podesiti kao **word consistent** ili **module consistent**. Za FC 300, procesni podaci mogu biti word ili module consistent, dok deo sa vrednostima parametara (PCV) mora biti module consistent.

Sve ovo isto važi i za Simensov MICROMASTER 440, samo su skraćenice drugačije. Budući da je isti raspored bajtova kao i ovde, neće biti detaljnijeg objašnjenja PPO tipova za MICROMASTER 440.

U ovom radu je upotrebljen PPO tip 2.

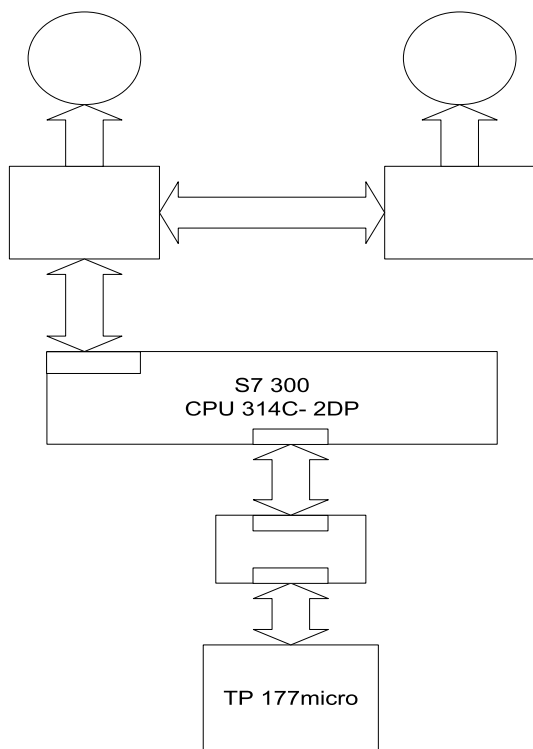
Pomoću DIP prekidača koji se nalaze ispod panela neophodno je podesiti personalnu identifikacionu adresu, koja je za svaki uređaj drugačija, jer bi u suprotnom došlo do konflikta i ne mogućnosti izvršenja pravilnog konfigurisanja PROFIBUS mreže.

3. REALIZACIJA ELEKTROMOTORNOG POGONA

Zadatak rada je pravljenje jednog oglednog automatizovanog elektromotornog pogona u kojem su uređaji (PLC kao master uređaj, frekventni regulatori kao slave uređaji, TOUCH PALNEL kao HMI Human Mashine Interface uređaj) povezani korišćenjem PROFIBUS mreže. Komunikacija između frekventnih regulatora i S7 300 PLC-a ostvorena je preko PROFIBUS komunikacije, dok je veza touch-panela i S7 200 PLC-a ostvorena primenom MPI komunikacije. Takođe, veza između mastera tj. S7 300 i slejva tj. S7 200 ostvorena je pomoću MPI komunikacije.

3.1 Kratak opis komponenti eksperimentalnog automatizovanog elektromotornog pogona

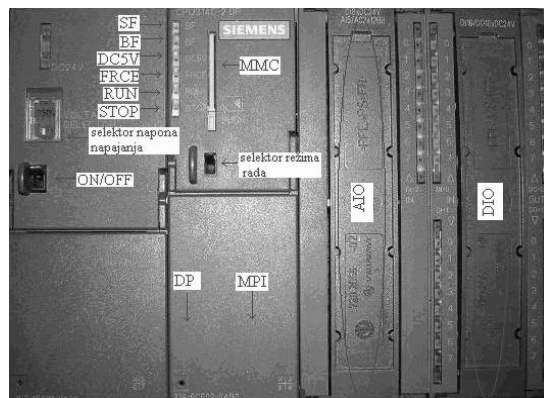
Blok dijagram prikazan na slici 6. šematski ilustruje pomenuti elektromotorni pogon. Sa te slike se vide upotrebene komponente kao i način njihovog povezivanja radi ostvarivanja komunikacije (vide se upotrebjeni portovi kao i njihova međusobna veza).



Slika 6. Blok dijagram realizovanog elektromotornog pogona

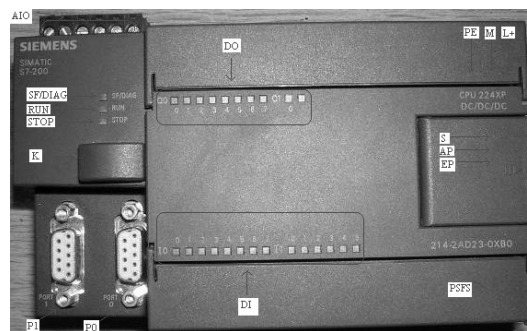
Na slici 7. prikazan je izgled S7-300 PLC-a sa naznakom na njegove delove [5]. Za realizaciju pomenutog elektromotornog pogona potrebni su samo portovi označeni sa DP i MPI.

Ovaj PLC je upotrebljen u ulozu mastera tj. on izvršava sav program i upravlja realizovanim elektromotornim pogonom. Portovi DP i MPI služe za PROFIBUS i MPI komunikaciju, respektivno. Oni se takođe, zavisno od njihove konfiguracije mogu i moraju koristiti za komunikaciju sa računarom.



Slika 7. Izgled S7-300 PLC-a

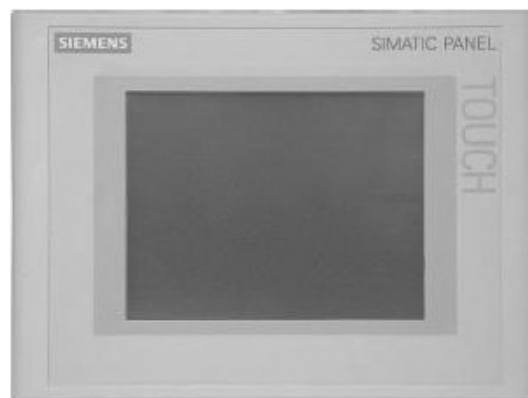
Na slici 8. prikazan je S7-200 PLC i označeni su njegovi delovi [6]. Ovaj uređaj je upotrebljen samo kao međustepen između S7-300 PLC-a i TP 177micro panela jer pomenuti panel ne podržava PROFIBUS komunikaciju (već MPI) i može da radi samo ako je povezan na S7-200 PLC.



Slika 8. Izgled S7-200 PLC-a

I ovde će biti takođe, korišćeni samo P0 i P1 portovi konfigurisani za MPI komunikaciju (iako uređaj podržava još nekoliko komunikacija, ali ne i PROFIBUS). U njega će biti samo upisivane i iz njega iščitavane određene informacije, tj. on neće izvršavati nikakav programski kod.

Izgled touch-panela dat je na slici 9.



Slika 9. Izgled TP 177micro

Ovaj panel će biti korišćen kao jedini interfejs prema operateru (kao što je već rečeno, sa njega će se zadavati reference i očitavati stvarne brzine).

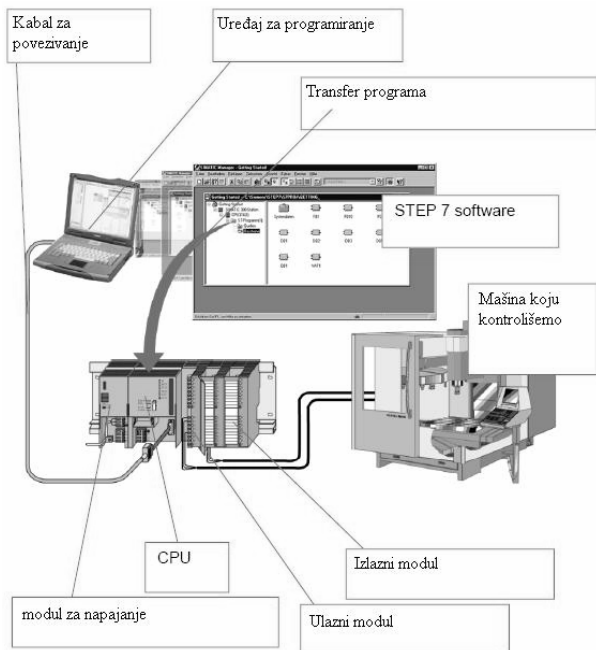
Izgled frekventnih regulatora upotrebljenih u ovom radu (DANFOSS FC 300 i SIEMENS MICROMASTER 440) dat je na slici 10 [7], [8]. Ovi frekventni regulatori su adaptirani prema motorima i podešeni na U/f (skalarno) upravljanje.



Slika 10. Izgled frekventnih regulatora

4. SIMATIC MANAGER

SIMATIC manager je program koji omogućuje detaljno konfigurisanje mreže (sa osnovnom mrežom kao i sa podmrežama), posmatranje varijabli, njihovo „forsiranje“ kao i unošenje programskog koda u jednom od ponuđenih jezika (STL- assembler tj. jezik nižeg nivoa, SCL- jezik višeg nivoa sličan npr. Pascal-u, LADDER- program grafički orjentisan i sličan relejnim šemama, FBD- takođe grafički jezik vrlo pogodan za praćenje toka signala, S7-GRAF- jezik koji se zasniva na crtanju grafa toka procesa, pogodan za tehnološke inženjere). Ovaj program nudi i mogućnost simulacije napisanog koda u S7-PLCSIM-u, kao i debugovanje koda (otklanjanje grešaka) [9]. Ilustracija integracije jednog automatizovanog sistema korišćenjem SIMATIC manager-a data je na slici 11.

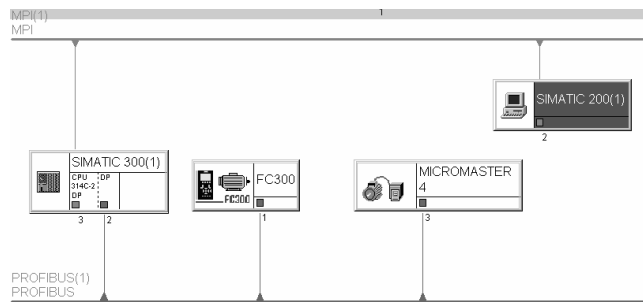


Slika 11. Ilustracija primene SIMATIC manager-a

U okviru ovog programskog paketa vrši se podešavanje parametara PROFIBUS i MPI komunikacionog protokola. Potrebno je konfigurisati frekventne regulatore tj. postaviti na određene memorijske lokacije veličine koje posmatramo, odnosno zadajemo. Od mogućih npr. Struje motora, napona motora, napona DC kola, temperature hladnjaka invertora itd. U ovom radu se posmatra brzina motora i to u [RPM]. Zatim se vrši "kačenje" uređaja na prethodno definisanu PROFIBUS

mrežu. Nakon toga postavljamo i MPI mrežu na koju dodajemo S7-200 PLC kao interfejs S7-300 PLC-a prema TP 177micro panelu i obrnuto. U ovom projektu S7-200 PLC koristimo samo kao među memoriju u koju pomoću funkcija upisujemo i čitamo vrednosti na određene memorijske lokacije.

Ako je potrebno zadati referencu brzine motora 1 tada se radi sledeće: na touch-panelu unesemo vrednost brzine koja se automatski upisuje u memorijsku lokaciju S7-200 PLC-a i pomoću funkcije X_GET preuzimamo tu vrednost i upisujemo je u neku izlaznu memorijsku lokaciju S7-300 PLC-a (npr. PQW264, koja je prethodno definisana kao Main Reference Value, bajt 11 i 12) i odatle ona biva upisana u frekventni regulator. Ukoliko je potrebno pročitati vrednost trenutne brzine motora tada se radi sledeće: pomoću funkcije X_PUT kopiramo vrednost brzine u (heksadecimalnom obliku) na neku memorijsku lokaciju S7-200 PLC-a (npr. MW10) i odatle je touch-panel sam preuzima i ispisuje u kreiranom prozoru (uz neophodno prethodno skaliranje te vrednosti u samom panelu). Sve vrednosti i veličine koje koristimo se definišu u tabelama varijabli, posebno za S7-300 PLC, a posebno za touch-panel. Formirana mreža može se predstaviti slikom 12.

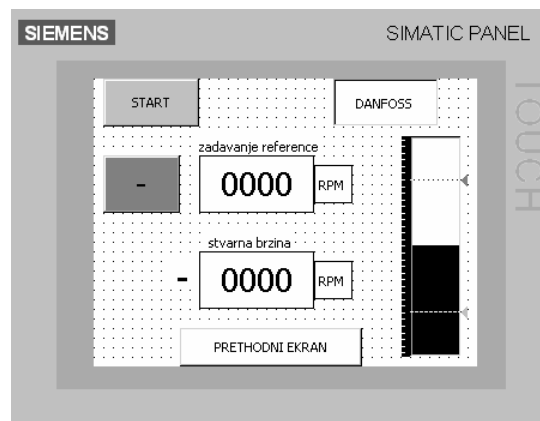


Slika 12. Izgled mreže u prozoru SIMATIC manager-a razmatranog eksperimentalnog elektromotornog pogona

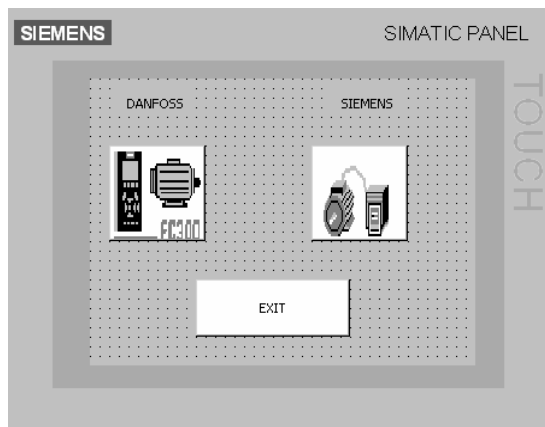
5. REZULTAT

Prozor touch-panela ima izgled prikazan na slici 13. i sa njega je moguće vršiti sledeće operacije:

- START i STOP motora
- Promenu smera obrtanja motora
- Zadavati vrednost reference brzine motora
- Posmatrati stvarnu vrednost brzine motora (brojno i pomoću brzinskog bar-a)
- Izaći u prethodni ekran (prikazan na slici 14) i odatle birati drugi motor ili izaći iz radnog režima



Slika 13. Izgled komandnog prozora



Slika 14. Izgled početnog prozora

6. ZAKLJUČAK

U ovom radu je ukratko objašnjeno kreiranje i konfigurisanje mreže u okviru **SIMATIC manager**-a kao i mali deo mogućnosti SIMATIC S7 tehnologije. Pokazano je takođe i kako izgleda interfejs za upravljanje malim elektromotornim pogonom. Važno je napomenuti da zbog upotrebe MPI komunikacije (čiji je maksimalni baud rate 187.5 kBps) dolazi do kašnjenja u odzivu na komandu približno za 1 sekundu.

7. LITERATURA

- [1] Hans Berger "Automating with STEP7 in STL and SCL, programmable Controllers SIMATIC S7-300/400", Ed. 2003.

- [2] Josef Weigmann, Gerhard Kilian "Decentralization with Profibus DP/DP1", 2nd revised and enlarged edition, 2003
- [3] SIMATIC "Communication with SIMATIC", Edition 12/2005
- [4] DANFOSS "FC 300 Profibus"
- [5] SIEMENS "Automation System S7-300 Getting Started Collection", Edition 01/2006
- [6] SIEMENS "SIMATIC S7-200 Programmable Controller System Manual", Edition 06/2004
- [7] DANFOSS "FC 300 Operating Instructions"
- [8] SIEMENS "MICROMASTER 440, 0.12 kW – 250 kW, Operating Instructions (Compact)", Issue 07/05,
- [9] SIEMENS "SIMATIC Programming with STEP 7 V5.3 Manual"

***Abstract** - In this paper will be explained one of many eventually application of PROFIBUS communication in electromotive plant. Purpose is to realize propounding referent and monitoring of real speed of two electro-motors via touch-panel. In this paper is also introduced a MPI communication as needed between several devices in considered network.*

REALIZATION OF ELECTROMOTIVE PLANT WITH APPLICATION OF PROFIBUS KOMUNIKACION

Šargač Milan, Dragan Milićević, Veran Vasić

PRIGUŠENJE MEHANIČKIH OSCILACIJA U SISTEMU PUNOUPRAVLJANOG VETROGENERATORA

Dalibor Pavković, Stevan Grabić, Vladimir Katić, *Fakultet tehničkih nauka u Novom Sadu*

Sadržaj - Rad se bavi problemom mehaničkih oscilacija punoupravljanog vetrogeneratora. Na osnovu analitičkih izraza modelovan je mehanički podsistem predstavljen sa dve mase. Primenom metode linearizacije i analize položaja polova omogućen je uvid u uticaj parametara mehaničkog podsistema na rad vetrogeneratora. Dat je predlog rešenja za prigušenje mehaničkih oscilacija dodavanjem komponente momenta prigušenja u algoritam upravljanja.

1. UVOD

Vetrogeneratori velikih snaga, iznad 1MW, zahtevaju pretvarač energetske elektronike kao prilagodni stepen između generatora, na čijem mestu može biti asinhrona mašina, sinhrona mašina sa stalnim magnetima ili sinhrona mašina sa regulisanom pobudom, i krute električne mreže [1]. Kako je jedan od osnovnih ciljeva sistema maksimalni priliv snage, AC/DC/AC pretvarač podešava brzinu obrtanja generatora spram brzine vetra. Osim toga on obezbeđuje bolji kvalitet isporučene električne energije i nastavak rada i pri poremećajima u mreži [2].

Rešenje sa asinhronom mašinom, prikazano na slici 1, ima prednost u odnosu na druga rešenja u manjim dimenzijama i većoj pouzdanosti. Međutim, mali broj pari polova mašine zahteva primenu multiplikatora kao veze prema sporotirajućoj turbini. Multiplikator kao mehanički prenosnik izuzetno velikih vrednosti momenta ovde predstavlja kritični element koji u mnogome određuje pouzdanost sistema. Konačna krutost osovine i prazan hod u zupcima multiplikatora takođe dovode do pojave mehaničke rezonancije, koja sa svoje strane može značajno smanjiti njegov vek trajanja.

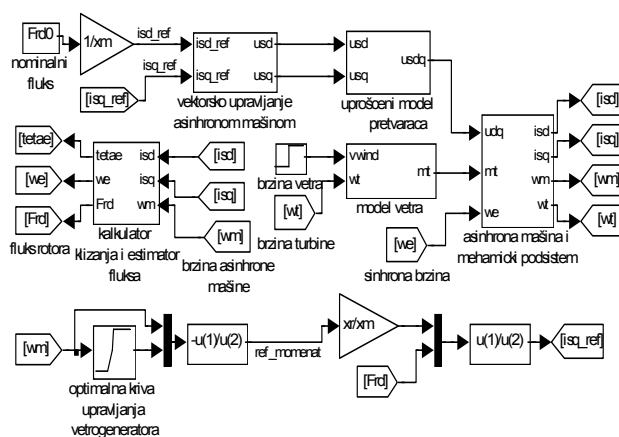
U radu je, u drugom poglavlju, razvijen model vetrogeneratora sa optimalno upravljanim asinhronom mašinom u koji je uvršten model mehaničkog podsistema, koji modeluje elastičnu spregu između vratila turbine i generatora. Zatim, u trećem poglavlju, primena metode linearizacije i analize položaja polova omogućuje uvid u uticaj parametara mehaničkog podsistema, krutosti i prigušenja, na ponašanje sistema. Konačno, na osnovu dobijenih rezultata iz prethodnog poglavlja, u četvrtom je predloženo rešenje koje proširuje algoritam upravljanja generatorom, komponentom prigušenja mehaničkih oscilacija.



Sl. 1. Pogon puno-upravljanog vetrogeneratora sa asinhronom mašinom

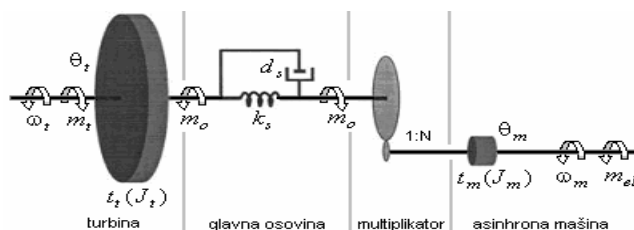
2. MODEL PUNO-UPRAVLJANOG VETROGENERATORA

Model vetrogeneratora sa asinhronom mašinom upravljano po momentu prikazan je na slici 2. Obuhvata model asinhronne mašine sa mehaničkim podsistemom, uprošteni model pretvarača koji primenom vektorskog upravljanja zadaje referentnu vrednost elektromagnetnog momenta mašine na osnovu optimalne krive upravljanja vetrogeneratora. Svaki od elemenata modela biće u nastavku ukratko opisan, uz napomenu da su sve veličine normalizovane a parametri dati u prilogu rada.



Sl. 2. Model puno-upravljanog vetrogeneratora sa asinhronom mašinom

Asinhrona mašina modelovana je u sinhrono rotirajućem koordinatnom sistemu vezanom za fluks rotora ψ_r (na slici *Frd*) koji se obrće sinhronom brzinom ω_e [3]. Mehanički podsistem je modelovan kao dva tela, jedno koje predstavlja turbinu momenta inercije J_t , koje se obrće brzinom ω_t i ima poziciju θ_t , drugo generator momenta inercije J_m koje se obrće brzinom ω_m i ima poziciju θ_m , elastično spregnuta osovinom konačne krutosti k_s i prigušenja d_s [4]. U normalizovanom obliku momenti inercije prelaze u vremenske konstante t_t i t_m (pogledati u prilogu). Vetar na strani turbine razvija moment turbine m_t kome se suprostavlja torzioni moment m_o . Sa druge strane, električna mašina regulisana pretvaračem razvija elektromagnetni moment m_{el} koji u generatorskom režimu postaje negativan. Sve veličine na strani turbine, m_t , t_t , ω_t , θ_t , m_o i parametri k_s i d_s , svedeni su na stranu generatora preko prenosnog odnosa multiplikatora $1:N$.



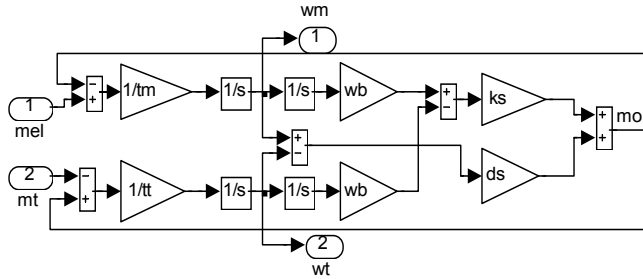
Sl. 3. Dvomaseni ekvivalent mehaničkog podsistema

Na osnovu slike 3 mogu se napisati jednačine modela mehaničkog podsistema koje su u obliku blok dijagrama prikazane slikom 4.

$$m_{el} - m_o = t_m \cdot \frac{d\omega_m}{dt} \quad (1)$$

$$m_o - m_t = t_t \cdot \frac{d\omega_t}{dt} \quad (2)$$

$$m_o = (\omega_m - \omega_t) \cdot d_s + (\theta_m - \theta_t) \cdot k_s \quad (3)$$



Sl. 4. Blok dijagram modela mehaničkog podsistem

Iako su dinamičke promene u sistemu vetrogeneratora, nastale promenama brzine vetra, relativno spore, uobičajeno se kod punoupravljivih rešenja primenjuje regulacija generatora po momentu. Pre svega razlog je bolja regulacija protoka energije, tj. njenog boljeg kvaliteta na izlazu. Pored toga, širok dinamički opseg regulacije momenta pruža mogućnost prigušenja mehaničkih oscilacija u sistemu [4].

Vektorska kontrola momenta i fluksa asinhronne mašine u koordinatnom sistemu veznom za rotorski fluks zahteva proračun pozicije rotorskog fluksa θ_e i njegove amplitude ψ_r ($\psi_r = \psi_{rd}$, $\psi_{rq} = 0$). Ovaj deo algoritma upravljanja ostvaruje blok kalkulatora klizanja i estimatora fluksa. Amplituda fluksa ψ_r reguliše se podužnom komponentom struje statora i_{sd} primenom PI regulatora na čiji ulaz se dovodi razlika referentnog signala i_{sd_ref} srazmernog amplitudi fluksa (I/x_m) i stvarne vrednosti i_{sd} . Na sličan način regulacija elektromagnetnog momenta mašine m_{el} vrši se poprečnom komponentom i_{sq} čija je referentna vrednost srazmerna ($x_m \cdot \psi_{rd}/x_r$) željenoj vrednosti momenta. Uz primenu dekoplovanja, odgovarajuće komponente napona pretvarača, u_{sd} i u_{sq} , iznose:

$$u_{sd} = PI\{i_{sd_ref} - i_{sd}\} - \omega_e \cdot i_{sq} \cdot (x_s - \frac{x_m^2}{x_r}) \quad (4)$$

$$u_{sq} = PI\{i_{sq_ref} - i_{sq}\} + \omega_e \cdot i_{sd} \cdot (x_s - \frac{x_m^2}{x_r}) + \omega_e \cdot \psi_{rd} \cdot \frac{x_m}{x_r} \quad (5)$$

Parametri PI regulatora u modelu određeni su metodom simetričnog optimuma [5] i dati su u prilogu.

Kako je tokom simulacija odziva na razvijenom modelu sistema cilj bio posmatranje relativno sporih mehaničkih pojava, pretvarač je modelovan na uprošćen način,

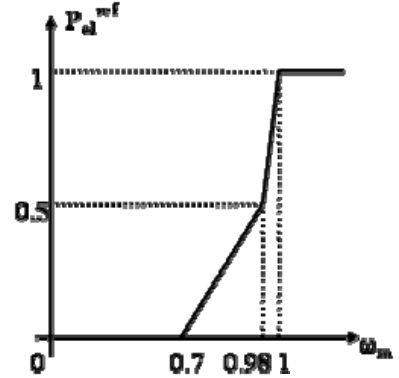
$$\text{prenosnom funkcijom 1. reda } G_{inv} = \frac{1}{1 + s \cdot \frac{T_s}{2}}, \text{ gde } T_s$$

predstavlja vreme odabiranja strujnih regulacionih petlji.

Referentna vrednost elektromagnetnog momenta (*ref_momenat na slici 2*) može se dobiti primenom optimalne krive upravljanja vetrogeneratorom $P_{el}^{ref} = f(\omega_m)$ [2]. Kriva, čiji je primer dat na slici 5, je jedna od snovnih karakteristika

određenog tipa turbine i dostavlja je proizvođač. Referentna vrednost elektromagnetnog momenta se potom dobija kao:

$$m_{el}^{ref} = \frac{P_{el}^{ref}}{\omega_m}; P_{el}^{ref} = f(\omega_m) \quad (6)$$



Sl. 5. Optimalna kriva upravljanja vetrogeneratora

Konačno mehanički ulaz modelovan na uprošćen način u normalizovanom obliku dat je jednačinom (7) gde je v_{wind} brzina vetra normalizovana njegovom nominalnom vrednošću.

$$m_t = -\frac{v_{wind}^3}{\omega_t} \quad (7)$$

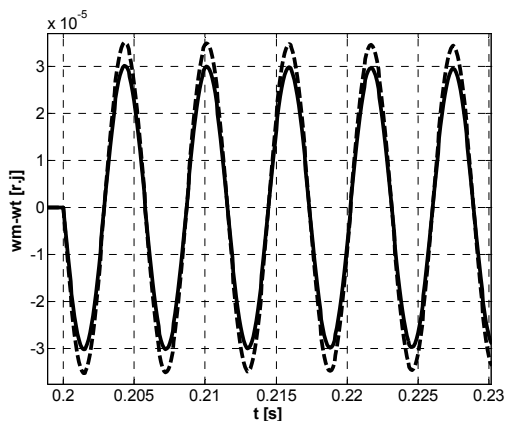
3. ANALIZA MEHANIČKOG PODSISTEMA

Dinamičko ponašanje sistema u opsegu u kom se javljaju mehaničke oscilacije pre svega uslovljeno je parametrima mehaničkog podsistema, koeficientom krutosti k_s i koeficientom prigušenja d_s . Njihov uticaj ogleda se u učestanosti ovih oscilacija ω_n , koja se kreće od nekoliko stotina Hz do 1kHz, i stepenom njihovog prigušenja ξ , koji može biti relativno nizak, niži od 0,5.

Jedan od načina koji pruža mogućnost određivanja uticaja pojedinačnih parametara na dinamičke karakteristike sistema je primena metode linearizacije. U nastavku je opisan postupak primenjen na sistem punoupravljanog vetrogeneratora, a sastoji se iz tri koraka.

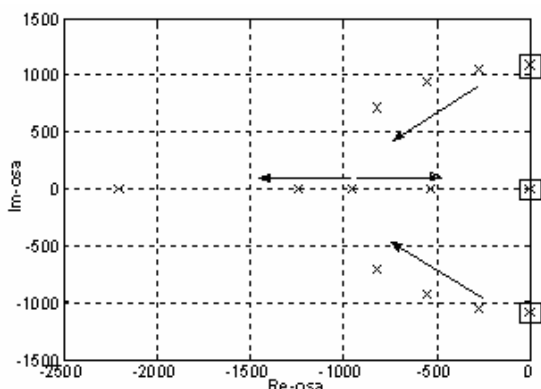
U prvom koraku, uzimajući da je dinamika električnog podsistema za red veličine brža od iste mehaničkog podsistema, može se smatrati da je odziv regulacione petlje po momentu trenutna, odnosno da se ova celokupna petlja može aproksimirati jediničnim pojačanjem. Zatim, u drugom koraku, deo u kojem se izdvaja referenca elektromagnetnog momenta m_{el} primenom optimalne krive upravljanja, izraz (6), potrebno je linearizovati u okolini radne tačke ω_m , tako da je ulaz u dobijeni blok promena brzine obrtanja generatora $\Delta\omega_m$, a izlaz dobijena promena momenta Δm_{el} . Slično sledi i u trećem koraku, gde se u okolini radne tačke linearizuje deo mehaničkog ulaza u sistem, jednačina (7), tako da se za promene brzine vetra Δv_{wind} i brzine obrtanja turbine $\Delta\omega_t$ dobija odziv Δm_t .

Ispravnost primenjenog pristupa proverena je poređenjem odziva punog modela sistema (isprekidana linija) i linearizovanog modela (puna linija), a rezultati razlike brzina $\omega_m - \omega_t$ prikazani na slici 6, za $k_s = 3.4 \cdot 10^3 r.j$ i $d_s = 0.28 r.j$ i skokovitu promenu vetra od $\Delta v_{wind} = 0,1$, pokazuju vrlo dobro slaganje i opravdavaju dalju analizu sistema posmatranjem njegove linearne forme.



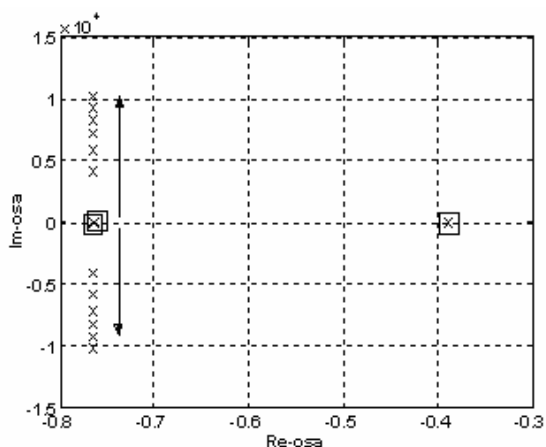
Sl. 6. Poređenje odziva $(\omega_m - \omega_t)$ punog i linearizovanog modela vetroturbine

Primenom operatorske metode na linearan model [6], tj. prelaskom u s -domen [4], dobija se prenosna funkcija trećeg reda. Slika 7 pokazuje položaj polova sistema, ukvirenih na slici, pri koeficientu krutosti jednakom $k_s = 3.4 \cdot 10^3 r.j.$, a za promenu koeficienta prigušenja d_s od 0.28 do $28 \cdot 10^3 r.j.$. Pri tome jedan realan pol sistema ostaje nepromenjen, dok strelice ukazuju smer promene položaja konjugovano kompleksnog para polova pri povećanju d_s . Kao što se može očekivati povećanje d_s utiče i na povećanje faktora prigušenja sistema ξ .



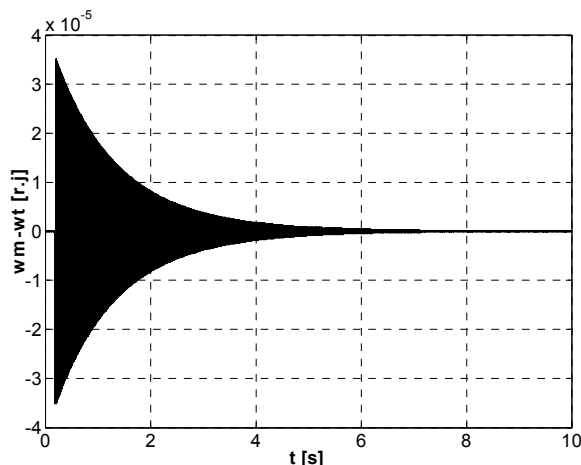
Sl. 7. Kretanje polova sistema pri $v_{wind} = 0.63 r.j$, $k_s = 3.4 \cdot 10^3 r.j$ i pri promeni d_s od 0.28 do $28 \cdot 10^3 r.j$

Promena faktora k_s utiče na promenu imaginarnog dela konjugovano kompleksnog para polova, a time i na učestanost mehaničkih oscilacija ω_n (slika 8). Povećanje k_s odgovara krućoj mehaničkoj sprezi, pa time i većoj frekvenciji oscilacija.



Sl. 8. Kretanje polova sistema pri $v_{wind} = 0.63 r.j$, $d_s = 0.28 r.j$ i pri promeni k_s od 3.43 do $3.4 \cdot 10^5 r.j$

Za odabrane vrednosti koeficijenta, $k_s = 3.4 \cdot 10^3 r.j.$ i $d_s = 0.28 r.j.$, frekvencija oscilacija iznosi $175 Hz$, a odziv sistema $(\omega_m - \omega_t)$ je prikazan na slici 9 pri skokovitoj promeni brzine vetra Δv_{wind} .



Sl. 9. Odziv sistema $(\omega_m - \omega_t)$ pri $k_s = 3.4 \cdot 10^3 r.j$, $d_s = 0.28 r.j$ i pri promeni v_{wind} sa 0.63 na $0.73 r.j$

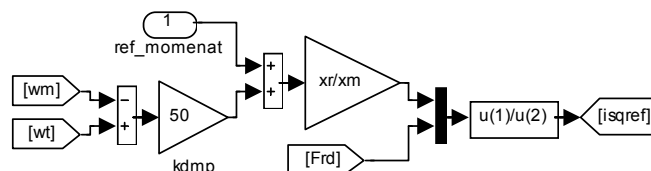
4. PREDLOG REŠENJA ZA PRIGUŠENJE OSCILACIJA MEHANIČKOG PODSISTEMA

Sada kada je, na osnovu prethodne analize, poznat uticaj parametara sistema na pojavu i prirodu mehaničkih oscilacija, postavlja se pitanje na koji je način potrebno upravljati sistemom da se postigne njihovo odgovarajuće prigušenje. Odgovarajuća rešenja postoje u pogonima sa elastičnom spregom između električne mašine i alata koja se baziraju na upravljanju po elektromagnetnom momentu u dinamičkom opsegu u kojem se pojavljuju mehaničke oscilacije [4].

Međutim posmatrajući prirodu prigušenja u nekom sistemu može se doći do zaključka da je moment prigušenja m_{dmp} koji je potrebno obezbediti, srazmeran sa razlikom brzina elastično spregnutih tela:

$$m_{dmp} = k_{dmp} \cdot (\omega_t - \omega_m) \quad (8)$$

gde je k_{dmp} koeficijent prigušenja [7]. Za veće vrednosti k_{dmp} dobija se i veći ukupni faktor prigušenja ξ . Prema tome, pod uslovom da je propusni opseg regulacione petlje po momentu mašine dovoljno širok, potrebno je komandi momenta (ref_moment na slici 2) dobijenoj pomoću krive optimalnog uravljanja dodati komponentu m_{dmp} , kao što je prikazano slikom 10.

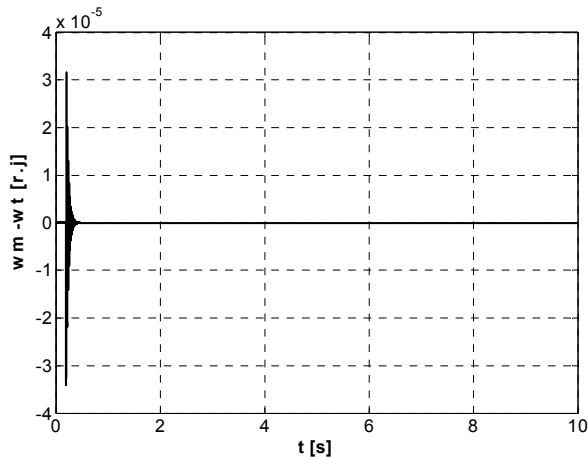


Sl. 10. Proširenje algoritma upravljanja komponentom momenta prigušenja

Slika 11 prikazuje odziv sistema $(\omega_m - \omega_t)$ za odabrane vrednosti parametara kao na slici 9, sa dodatom komponentom momenta prigušenja. Očigledno je značajno povećanje prigušenja oscilacija u mehaničkom podsistemu.

Naravno, prethodni prilaz zahteva poznavanje obe brzine, i one na strani generatora ω_m i one na strani turbine ω_t . Međutim, primenom opserversa brzine turbine, moguće je

svesti broj senzora brzine na jedan. Ovo će biti predmet daljeg rada u ovoj oblasti.



Sl. 11. Odziv sistema ($\omega_m - \omega_t$) za $k_s = 3.4 \cdot 10^3 r.j$, $d_s = 0.28 r.j$ sa koeficijentom prigušenja $k_{dmp} = 50$ u komponenti m_{dmp}

5. ZAKLJUČAK

U radu je proučavana pojava mehaničkih oscilacija u sistemu vetrogeneratora i načina na koji se odgovarajućom regulacijom generatora one mogu prigušiti, a sa ciljem smanjenja opterećenja multiplikatora i ostalih elemenata mehaničkog podsistema. Primena metode linearizacije omogućila je uvid u uticaj parametara sistema na prirodu ovih pojava, pri čemu su zadržane sve bitne osobine punog sistema. Konačno, predloženo je rešenje kojim se u komandu elektromagnetnog momenta dodaje komponenta momenta prigušenja. U ovom obliku algoritam upravljanja zahtevao bi poznavanje, odnosno merenje, dve brzine, brzine generatora i brzine turbine, međutim primenom opserversa brzine turbine broj senzora brzine sveo bi se na uobičajenih jedan. Ovo će biti predmet daljeg rada u ovoj oblasti.

6. PRILOG

Bazne vrednosti:

$$U_b = \sqrt{3} \cdot U_{nf} = 6000 [V] \quad \text{bazna vrednost napona;}$$

$$I_b = \sqrt{3} \cdot I_{nf} = 381.5708 [A] \quad \text{bazna vrednost struje;}$$

$$\omega_b = 2 \cdot \pi \cdot f_n = 314 [\text{rad/s}] \quad \text{bazna vrednost učestanosti;}$$

$$M_b = \frac{P \cdot U_b \cdot I_b}{\omega_b} = 29150 [Nm] \quad \text{bazna vrednost momenta}$$

$$t_m = \frac{J_m \cdot \omega_b}{M_b \cdot P} \quad \text{meh. vremenska konstanta mašine;}$$

$$t_t = \frac{J_t \cdot \omega_b}{M_b \cdot P \cdot N^2} \quad \text{meh. vremenska konstanta turbine.}$$

Normalizovane vrednosti:

$$d_s = \frac{D_s \cdot \omega_b}{M_b \cdot P \cdot N^2} \quad \text{normalizovana vrednost}$$

koeficijenta prigušenja D_s

$$k_s = \frac{K_s}{M_b \cdot P \cdot N^2} \quad \text{normalizovana vrednost}$$

koeficijenta krutosti K_s

$$\theta_m = \omega_b \cdot \int \omega_m \cdot dt \quad \text{električni ugao osovine mašine}$$

$$\theta_t = \omega_b \cdot \int \omega_t \cdot dt \quad \text{električni ugao osovine turbine}$$

sveden na stranu mašine

Parametri električnog podsistema		
r_s	$7.691e-3 r.j$	otpornost namotaja statora
r_r	$8.953e-3 r.j$	otpornost namotaja rotora
x_s	$3.556 r.j$	induktivnost statora
x_m	$3.533 r.j$	medjuinduktivnost
t_m	$1.158 s$	meh. vremenska konstanta mašine
Parametri mehaničkog podsistema		
t_t	$4.3110 s$	meh. vremenska konstanta turbine
Parametri PI regulatora poprečne i podužne komponente struje statora		
K_p	1.8	koeficijent proporcionalnog dejstva
K_i	3599.7	koeficijent integralnog dejstva

7. LITERATURA

- [1] Dubios M.R., Review of Electromechanical Conversion in Wind Turbines, Final Literature Review, April 2000, TU Delft, Nederland
- [2] S.Grabić, V.Katić, M.Sakić, "Vetrogenerator sa sinhronom mašinom sa stalnim magnetima upravljani punoupravljenim pretvaračem", XXVII Savetovanje JUKO-CIGRE, Zlatibor, 29.05-03.06.2005, ISBN 86-82317-56-7, CD ROM i knjiga, Knjiga II Grupe B1-B5, R B4-06.
- [3] Vladan Vučković, Opšta teorija električnih mašina, Nauka, Beograd, 1992.
- [4] Slobodan N.Vukosavić, Digitalno upravljanje električnim pogonima, Akademska misao, Beograd, 2003.
- [5] Borislav Jeftenić, Veran Vasić, Đura Oros, Regulisani elektromotorni pogoni, Akademska misao, Beograd, 2004.
- [6] Vladan Vučković, Električni pogoni, Akademska misao, Beograd, 2002.
- [7] S.Grabic, N.Celanovic, V.Katic, "Series Converter Stabilized Wind Turbine with Permanent Magnet Synchronous Generator", 2004 IEEE 35th Annual Power Electronics Specialists Conference, Aachen, Germany, 2004, pp. 464-468

Abstract – This paper deals with the problem of the mechanical oscillations of full-controlled wind generator system. There the mechanical subsystem was represented as a two-mass model. Using linearization method and root locus analyses it is possible to inspect the influence of the mechanical subsystem parameters on the wind generator performance. Finally, proposal of the solution for the damping of the mechanical oscillation was made in form of inserted damping torque component in the control algorithm.

DAMPING MECHANICAL OSCILLATION OF THE FULL CONTROLLED WIND GENERATOR SYSTEM

Dalibor Pavković, Stevan Grabić, Vladimir Katić

ПОЈАЧАВАЧКИ МОДУЛ ЗА УПРАВЉАЊЕ ЈЕДНОСМЈЕРНИМ МОТОРОМ

Миломир Шоја, Слободан Лубура, ЕТФ Источно Сарајево, К-ИНЕЛ Источно Сарајево

Садржај - Овај рад описује реализацију четворо-квадрантног појачавача снаге за управљање DC моторима, који се користе за погон различитих индустријских манипулатора и робота. Једноставност реализованог уређаја и лако доступне компоненте обезбеђују ниску цијену у односу на сличне производе на тржишту.

1. УВОД

Саставни дио затворене структуре за управљање DC моторима, било да је она позициона или брзинска, је појачавач снаге (*servo amplifier*), чији је задатак да управљачке сигнале, добијене од регулационе структуре, прилагоди захтјевима DC мотора.

Управљачки сигнали могу бити континуални (стандардни напонски или струјни сигнали) или дискретни (ширинско модулисани, *PWM-a*).

У случају континуалног управљачког сигнала и мотора мањих снага (до 100W), за прилагођење сигнала захтјевима мотора користе се аналогни појачавачи (нпр. LM12) [7], чији је основни недостатак велика дисипација снаге.

За управљање DC моторима са *PWM-om* као управљачким сигналом, за прилагођење управљачког сигнала користе се посебно израђени интегрисани модули (нпр. LM 18200) [6], који се лако могу наћи на тржишту.

За погон већих мотора употребљавају се појачавачи специјализованих произвођача (Maxon, Parvex, Faulhaber, Galil-mc) [14] који нису лако доступни на нашем тржишту и чија је цијена релативно висока (350-400 EUR). Ниска цијена развоја, употреба стандардних индустријских компоненти као и могућност сервисирање били су пресудни фактори у одлуци да се развије властити појачавач снаге, са карактеристикама које имају појачавачи поменутих произвођача и са неким функцијама које стандардни појачавачи не посједују. Развијени појачавач намјењен је првенствено за употребу у лабораторији за роботiku и аутоматiku ЕТФ-а у И. Сарајево.

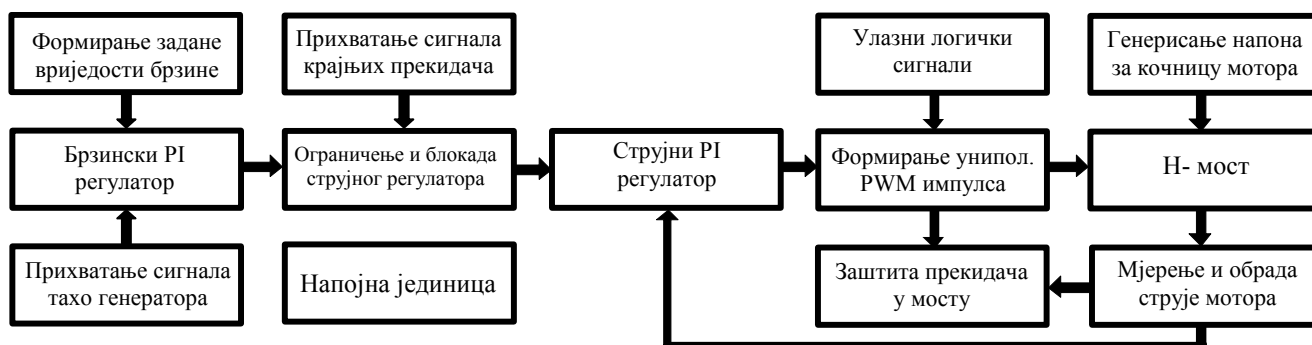
2. ОПИС ПОЈАЧАВАЧКОГ МОДУЛА

Полазни захтјеви за развој појачавачког модула били су:

- напон напајања: 24-80VDC
- максимална излазна струја: $\pm 10A$
- прекидачка фреквенција: $\approx 30kHz$
- струјна заштита прекидача у мосту
- прихватање сигнала крајњих прекидача погона
- прихватање сигнала са тахо-генератора
- реализација брзинске и/или струјне управљачке петље
- могућност повезивања са PCI/ISA PC картицама и интеграција са MATLAB- SIMULINK окружењем
- компатибилност са постојећим модулима на тржишту
- ниска цијена
- задовољење EMC/EMI захтјева

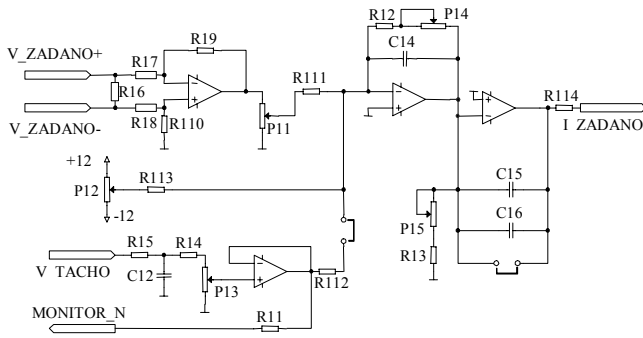
На слици 1. приказана је блок шема појачавачког модула, а улога појединих блокова је сљедећа:

- **Напојна јединица** од улазног DC напона, који се креће у границама од 24-80VDC, формира напоне $\pm 12VDC$ потребне за напајање свих осталих блокова појачавачког модула. Реализована је као "flyback" претварач са интегрисаним прекидачем VIPer50 [8], који ради у DCM (*discontinuous current mode*). Употребом интегрисаних прекидача смањује се број екстерних компоненти потребних за реализацију напојне јединице чиме се повећава поузданост и смањују димензије уређаја.
- Блок за **формирање задане вриједности брзине** састоји се од диференцијалног појачавача и потенциометра за поништавање офсета, тј. подешавање нулте брзине/момента мотора при нултој заданој вриједности. Диференцијални појачавач прихвата задану вриједност брзине са D/A конвертора I/O картице као излаза екстерног позиционог регулатора реализованог на PC рачунару (MATLAB SIMULINK) или са потенциометра којим се ручно задаје жељена брзина мотора. Максимална вриједност улазног сигнала је $\pm 10VDC$.
- Блок за **прихватање сигнала тахо-генератора** једноставном RC мрежом филтрира сигнал тахо-генератора, скалира га по амплитуди и преко импедантног раздјелника прослеђује на улаз PI регулатора брзине.



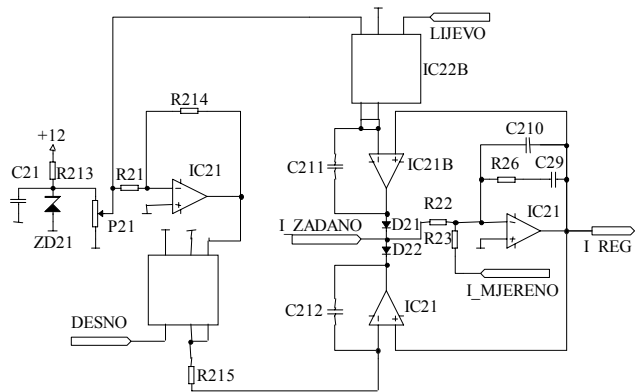
Слика 1. Блок шема појачавачког модула

- **PI регулатор брзине** сатављен је од два дијела, Р члана којим се подешава појачање у серво петљи и I члана којим се подешава “крутост” петље, односно прескок при скоковитој заданој вриједности брзине. Излаз из PI регулатора брзине представља задану вриједност струје у каскадној серво петљи.



Слика 2. PI регулатор брзине са блоковима за формирање задане вриједности и прихватање сигнала тахогенератора

- Да би се спрјечило неконтролисано кретање манипулатора често се у крајње положаје погона постављају крајњи прекидачи. **Блок за прихватање сигнала крајњих прекидача** шаље струјни сигнал ка крајњим прекидачима, детектује њихово стање и прослеђује га блоку за ограничење и блокаду струјног регулатора.
- **Блок за ограничење и блокаду струјног регулатора** обавља двије функције: ограничава струју мотора на вриједност постављењу потенциометром “I_{max}”, и у зависности од стања крајњих прекидача поставља задану вриједност струје на нулу за онај смијер обртања који није физички могућ.
- **PI регулатор струје** представља “најбржи” дио у каскадној регулационој серво петљи. Он пореди задану вриједност струје добијену од PI регулатора брзине са стварном струјом мотора и на излазу даје сигнал грешке на основу кога се формирају *PWM* импулси.



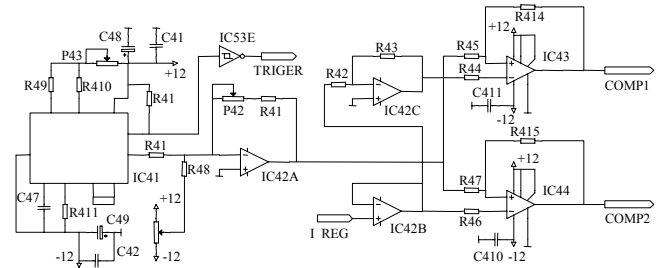
Слика 3. Шема PI регулатора струје са блоком за ограничење и блокаду

- Због једноставности реализације појачавачки модул прихвата само два **улазна логичка сигнала**: *ENABLE_* и *BREAK_*. Оба сигнала су типа отворени колектор. Сигнал *ENABLE_* допушта/блокира пролазак *PWM* импулса на H- мост, а сигнал *BREAK_* прво активира електромеханичку кочницу мотора, а затим дозвољава његов рад.
- Блок за **формирање *PWM* импулса** састоји се од:

а. Склопа за генерисање носећег тестерастог сигнала (реализован са интегрисаним генератором функција ICL 8038), елемената за његово симетрирање и напонских компаратора који га пореде са сигналом грешке PI регулатора струје са и на чијим излазима се добију *PWM* импулси.

б. Склопа за додатну обраду генерисаних *PWM* импулса који уметањем “мртвог” времена спрјечавају истовремено провођење прекидача у H мосту и блокирају *PWM* импулсе у зависности од стања улазних сигнала *ENABLE_*, *BREAK_*, као и од сигнала струјне заштите прекидача у мосту.

с. Интегрисаних MOSFET/IGBT драјвера (IR2110) [9] за управљање прекидачима у мосту.



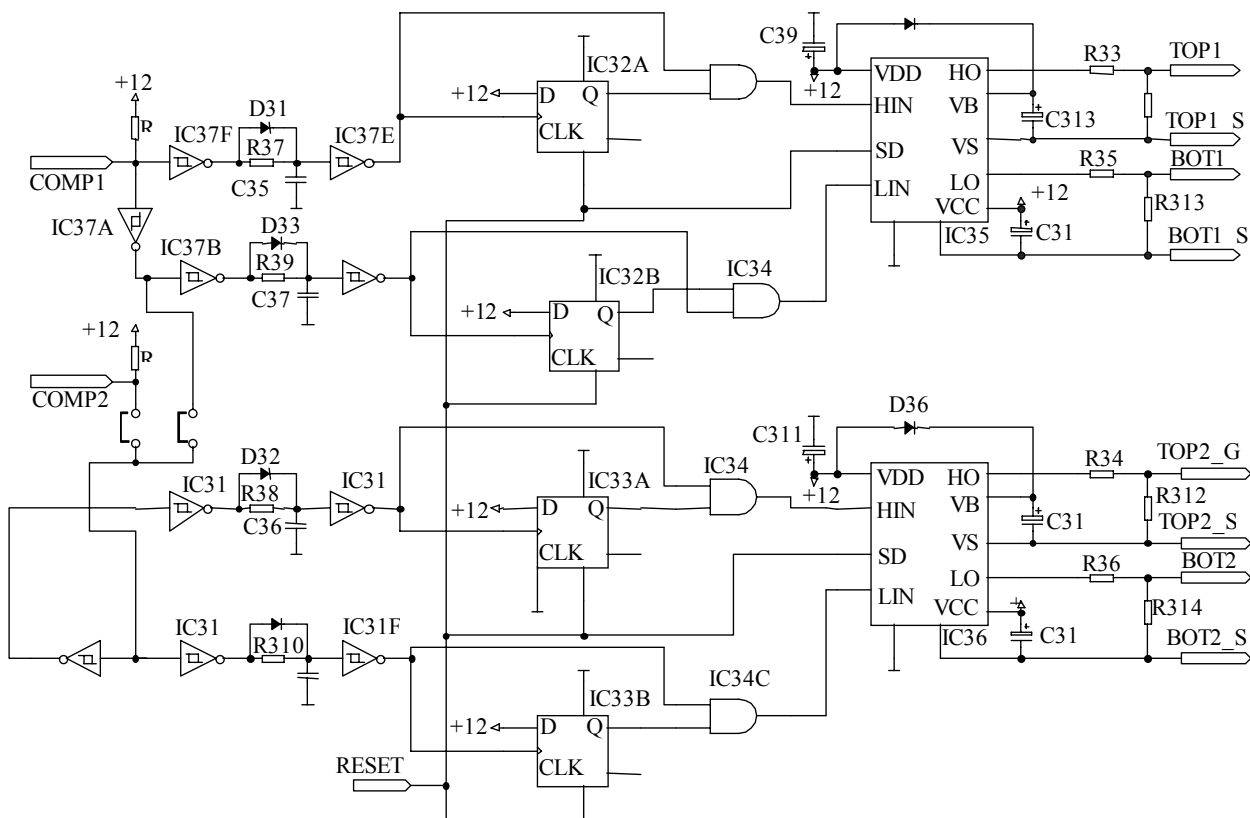
Слика 4. Склоп за генерисање носећег тестерастог сигнала са компараторима за генерисање *PWM* импулса

За формирање *PWM* импулса кориштена је униполарна модулација [1], због чега је ефективна фреквенција на излазу моста (на мотору) два пута већа од фреквенције носећег сигнала. То има за последицу два пута мањи рипл струје мотора и елиминисање додатних пригушница.

- У блоку за **мјерење струје** добија се информација о струји мотора помоћу LEM-сонде LA-50P [10], чији се излаз води на I/U претварач и коло за филтрирање. Обрађена информација о струји мотора доступна је као излазни сигнал *I_MONITOR*, што се може користити у комплекснијим управљачким алгоритмима.
- Јединствена особина реализованог појачавача је **блок за побуду кочница мотора**. У роботизици, мотори су по правилу опремљени електромагнетним кочницама за које је потребна посебна побуда. У овом случају нема потребе за додатним напонским извором јер је побуда интегрисана на самом модулу чиме је знатно поједностављено ожичење. Напон побуде синхронизован је са *PWM* импулсима, а његова амплитуда подешава се моностабилним мултивибратором у зависности од типа кочница.

3. КОНСТРУКЦИЈА ПОЈАЧАВАЧКОГ МОДУЛА

Приликом конструкције управљачког модула посебна пажња посвећена је захтјевима које овакав производ треба испунити да би могао носити CE знак. (EMC директива, LVD директива, Директива о сигурности машина, Директива о општој сигурности производа) [2][3]. Овдје је најинтересантнија EMC - Директива о електромагнетној компатибилности. Уређај је електромагнетно компатибилан ако сигурно ради при дозвољеном нивоу сметњи које се јављају у његовом окружењу, а да истовремено не утиче негативно на то окружење (низак ниво ЕМИ – електромагнетна интерференција). Први аспект испуњења ових захтјева односи се на сам појачавачки модул, а други на систем у коме он ради.



Слика 5. Склоп за додатну обраду *PWM* импулса са MOSFET/IGBT драјверима

Главни извори електромагнетних шума (сметњи) у уређајима енергетске електронике су брзе промјене напона и струја (dv/dt и dI/dt) и њихове посљедице (пренапони, напонски шпигеви и сл.). Сметње (шумови) се ка околини и од околине ка уређају преносе провођењем и зрачењем. Први и најважнији корак у борби за постизање електромагнетне компатибилности је спрјечавање генерисања шума (сметњи), а тек други њихово филтрирање. Овдје су у ту сврху предузети следећи кораци. Комплетан модул (и енергетски и управљачки дио) урађен је на једној штампаној плочи уз максимално вођење рачуна о штампаним везама са аспекта испуњења поменутих захтјева. Посебна пажња посвећена је (успјешном) елиминисању паразитних индуктивитета у кругу комутације струје, односно пренапона на прекидачима [4]. Све везе са окружењем изведене су тако да се минимизира осјетљивост на сметње (диференцијални појачавачи, струјни сигнали, отворени колектори, омогућавање вођења сигнала упреденим жицама, оптимално везивање уземљења, GND потенцијала и ширмова, раздвојени сигнални и енергетски каблови, интегрисана побуа кочница).

Што се тиче испуњења наведених захтјева у систему у коме се појачавачки модул користи (извор, управљање, појачавачки модул, мотор) ту је пуна одговорност на кориснику који се мора придржавати наведених препорука везаних за правилно ожичење, коректно уземљење, правилно вођење сигналних веза, правилан избор прекидача за одспајање модула од напајања и компоненти за прекострујну заштиту[11][12]. Сам модул је изведен тако да да максимално олакшава испуњење захтјева у систему у коме се користи.

Још један важан момент за испуњење EMC захтјева, а који битно утиче и на готово све остале карактеристике уређаја, је избор прекидачке фреквенције. Ту је, потребно задовољити одређене опречне захтјеве, тј. постићи компромис. Прекидачка фреквенција треба бити: (1) $\geq 20\text{kHz}$ (нечујан рад уређаја); (2) $< 150\text{kHz}$ (фреквенција од које почињу ограничења EMI стандарда) (3) довољно велика да се избјегне употреба додатних пригушница за смањење рипла струје мотора (зависи и од карактеристика мотора); (4) довољно мала да прекидачки губици и величина хладњака (димензије уређаја) не пређу прихватљиве границе; (5) мало испод граничне фреквенције при којој цијена неизбјежног EMI филтра скоковито расте. Наиме, стандарди (FCC Part 15 Subpart B, CISPR 22 (A), CISPR 16-2, VDE0875, БС EN55011) ограничавају величину генерисаних електромагнетних сметњи у опсегу од 150kHz - 30MHz . Интересантно је подручје 150kHz - 500kHz . Ограничења су највећа на 150kHz и опадају до 500kHz са нагибом $20\text{dB}/\text{dec}$. Величина (цијена) EMI филтра на граничним фреквенцијама ($150\text{kHz}/n$) скоковито расте јер нови хармоници нижег реда са повећаним амплитудама упадају у опсег у коме важе ограничења. Граничне фреквенције су: 150, 75, 50, 37.5, 30, 25, 21.43 kHz. На пр., све до фреквенције 21.43kHz ограничење седмог хармоника није потребно, а на тој фреквенцији се захтјева максимално ограничење. Прекидачке фреквенције које треба стандардно користити су 21, 24, 29, 37kHz Узимајући у обзир и остале захтјеве, као и чињеницу да се у претварачу користи униполарна модулација изабрана је радна фреквенција од 29 kHz.

4. РЕЗУЛТАТИ ИСПИТИВАЊА

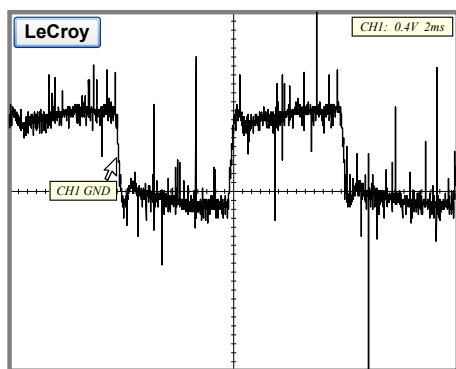
Реализовани четвороквадратни појачавач за управљање DC моторима тестиран је у лабораторијским условима са сљедећом опремом:

- лабораторијски извор промјењивог DC напона, SG 65/30
- осцилоскоп LeCroy 9410,
- генератор функција HP3314A,
- струјна клијешта 0-300A MASTECH M9912,
- мјерач брзине обртања HASLER Ag BERN,
- DC мотор PARVEX MC13S (65V, 8.5A),
- DC мотор MAXON RE 35 (42V, 3A),
- универзални инструмент METEX M3650.

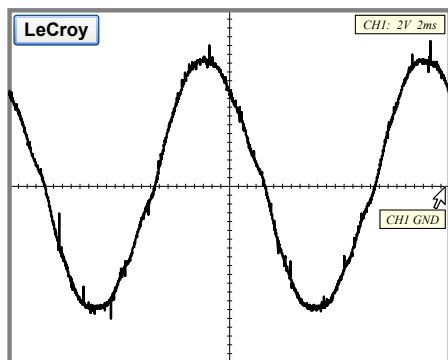
Прво су тестиране перформансе појачавачког модула у струјном режиму (*torque control mode*), када је преспоеана брзинска регулациона контура. Као референтни струјни сигнал кориштена је поворка правоугаоних импулса амплитуде 0.5V 100Hz [14], извршено је подешавање струјног регулатора са укоченим мотором (PARVEX MC13S). На слици 6. приказана је струја мотора при подешеним параметрима регулатора.

Након подешавања струјног регулатора као тестни сигнали доведени су синусни, троугаони и правоугаони сигнал, чија амплитуда одговара максималној струји мотора. На сликама 7., 8. и 9. приказани су одзиви струје мотора за дате тестне сигнале.

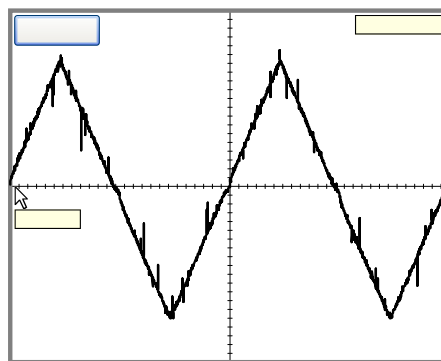
Након тестирања у струјном режиму и подешавања параметара струјног регулатора извршено је подешавање PI регулатора брзине. Као референтни сигнал коришћен је правоугаони сигнал фреквенције 1Hz и амплитуде која одговара максималној брзини мотора (за PARVEX MC13S 1500o/min)[15].



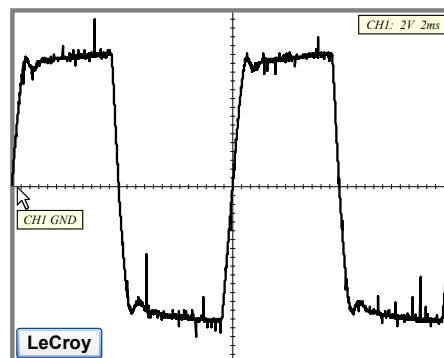
Слика 6. Струја мотора при подешеном струјном регулатору



Слика 7. Струја мотора при синусној заданој вриједности



Слика 8. Струја мотора при троугаоној заданој вриједности



Слика 9. Струја мотора при правоугаоној заданој вриједности

5. ЗАКЉУЧАК

Резултати испитивања (због ограниченог простора овдје су приказани само неки) показали су да реализовани четвороквадратни појачавач снаге задовољава постављене захтјеве и да има карактеристике као и слични модули на тржишту. Један од захтјева, постављених при реализацији модула, био је и повезивање DC мотора преко I/O картице (MF 604) [16] са MATLAB/SIMULINK окружењем у циљу тестирања разних алгоритама управљања, што је успјешно рјешено. Основни недостатак описаног рјешење је аналогна реализација модула, (мада је на тржишту велики број модула реализованих у аналогној техници), и нешто веће димензије (нису коришћене SMD компоненте). Дигитална реализација управљачких структура биће ауторима изазов у будућности.

ЛИТЕРАТУРА

- [1] N. Mohan, T. Underland, W. Robbins, "Power Electronics: Converters, Applications and design", John Wiley&Sons, 1995.
- [2] Tim Williams : "EMC for Product Designers", Newnes, 2001.
- [3] "CE marking Conference", Sarajevo, 2005.
- [4] M. Šoja, S. Lubura, P. Kovač: "Konstrukcija izvršnih organa energetskih pretvarača i minimiziranje parazitne induktivnosti L_{σ} ", INDEL, Banja Luka, 2002.
- [5] Herbert Sax: "LOAD CURRENT SENSING IN SWITCHMODE BRIDGE MOTOR DRIVING CIRCUITS", Application manual SGS'THOMPSON, 2000.

- [6] Tim Regan: “*A DMOS 3A, 55V, H-Bridge: The MD18200*” Application Note 694, National Semiconductor, 1999.
- [7] “*LM12CL 80W Operational amplifier*”, National Semiconductor, 1999.
- [8] STMicroelectronic: “*VIPer50*”, Applic. Note 1513, 2003.
- [9] Internat. Rectifier: “*IR2110*”, Datasheet No.PD60147-N
- [10] LEM Instruments: “*Current Transducer LA-50P*”, 2004.
- [11] ADVANCED MOTION CONTROLS: “*Power Supply for Advanced Motion Controls Amplifiers and Drives*”, 2003.
- [12] ADVANCED MOTION CONTROLS: “*Engineering Reference, Part 2- Installation Notes*”, 2003.
- [13] MAXON MOTOR CONTROL: “*4-Q-DC Servo-amplifier ADS 50/5, Operation Instructions*”, 2004.
- [14] MAXON MOTOR CONTROL: “*Summary 4-Q-DC Servoamplifier, Application Guidelines*”, 2005.
- [15] Parvex : “*AXEM Disc servomotor*”, 2001.
- [16] Humusoft: “*User Manual Multifunctional I/O Card MF 604*”, 2003.

Abstract - This paper presents practical realization of low-cost and simple servoamplifier for DC motor ($\leq 600W$) control, in applications with high performance position-controller drives in robotics.

SERVOAMPLIFIER FOR DC MOTOR CONTROL

Milomir Šoja, Slobodan Lubura

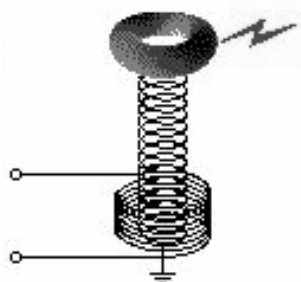
ЈЕДНА РЕАЛИЗАЦИЈА ТЕСЛИНОГ ТРАНСФОРМАТОРА

Петар Матић, Жељко Ивановић, Младен Кнежић, Сениша Зубић, *Електротехнички факултет у Бањој Луци*

Садржај – Поводом јубилеја „150 година од рођења Николе Тесле“, на Електротехничком факултету у Бањој Луци направљен је један модел Теслиног трансформатора који се побуђује из претварача енергетске електронике. У раду је прво описан класични, те након тога Теслин трансформатор напајан из посебно пројектованог претварача енергетске електронике. Описан је поступак реализације и нека искуства стечена при подешавању модела.

1. УВОД

Од 1891. до 1897. године Никола Тесла је обавио своја најзначајнија истраживања из области струја високе фреквенције, те направио низ уређаја за њихово генерисање [1,2]. Од свих таквих високофреквентних уређаја (електромеханичких и резонантних), свакако је најзначајнији и најпознатији његов трансформатор, помоћу кога је поставио темеље бежичном преносу информација [1,2]. Теслин трансформатор састоји се од два слабо спрегнута намотаја без језгра (у ваздуху). Примарни намотај може бити у облику соленоида, конуса или спирале у равни и обично има неколико десетина навојака жице већег пресека, док се на секундару који је редовно у облику соленоида налази преко хиљаду навојака жице малог пресека. Оба намотаја су најчешће изведена у облику два усправна соленоида тако да је секундар смјештен унутар примара са међусобним великим ваздушним процјепом. У сваком случају је конфигурација таква да је мањи дио примарног флукса обухваћен секундаром, па је коефицијент спреге између намотаја увијек знатно мањи од један [3-5]. Један крај секундара редовно је уземљен, а на други крај се ставља кондензатор направљен у облику металне кугле или торуса (Сл. 1).

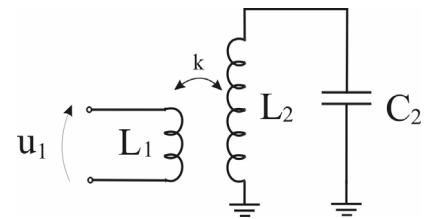


Сл. 1. Теслин трансформатор

Индуктивност секундара и паразитне капацитивности између његових навојака заједно са капацитивношћу кугле или торуса на врху формирају LC коло чија је сопствена учестаност

$$f_2 = \frac{1}{2\pi\sqrt{L_2 C_2}}, \quad (1)$$

гдје је L_2 сопствена индуктивност секундара, а C_2 еквивалентна капацитивност секундара (збир паразитних капацитивности појединих навојака и капацитивности кугле према земљи). На Сл. 2. приказана је еквивалентна шема Теслиног трансформатора.

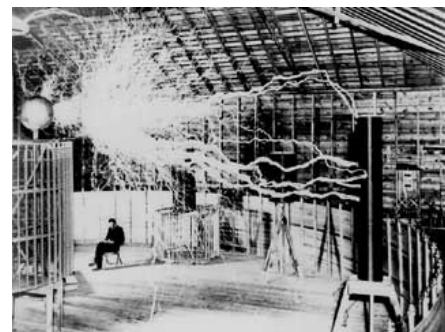


Сл. 2. Еквивалентна шема Теслиног трансформатора

Када се намотај примара напаја наизмјеничним напоном чија је основна учестаност f_1 таква да је

$$f_1 = f_2, \quad (2)$$

а коефицијент спреге одговарајући, коло ступа у резонанцију и напон на секундару достиже веома високу вриједност (теоријски бесконачну). Потенцијал кугле на врху секундара расте те када достигне пробојни напон ваздуха долази до прескока варнице са кугле ка околним предметима (земљи) и накупљено наелектрисање у еквивалентној капацитивности се празни. Пошто је трансформатор напајан у резонанцији, процес пуњења еквивалентног кондензатора и прескакања варнице се непрестано понавља, те се ствара познати ефектни приказ Теслиног трансформатора, приказан на Сл. 3.



Сл. 3. Теслин трансформатор у раду

Напон секундара у пракси достиже неку коначну вриједност која зависи од омског отпора намотаја секундара, короне која настаје због присуства врло високог потенцијала, те геометрије трансформатора (коефицијента спреге) и напона напајања примара. Излазни напон може да има амплитуду од неколико десетина до чак стотина киловолти, при чему је учестаност резонанције у распону од стотину до више стотина килохерца зависно од величине трансформатора (мањи трансформатори имају већу резонантну учестаност и обрнуто). Теслин трансформатор се зато данас најчешће користи као генератор ударног високог напона у испитним станицама и као високонапонски извор у електронским уређајима.

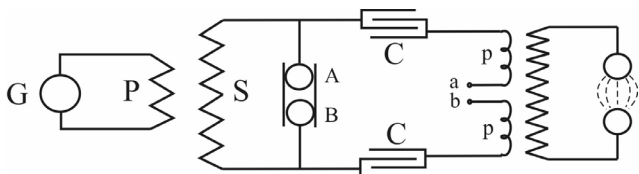
Иако је принцип рада Теслиног трансформатора једноставан и добро познат, његово конструисање је велики изазов. У прорачуну се мора разматрати низ секундарних ефеката као што су паразитне капацитивности намотаја, утицај околних металних

предмета на индуктивности, те низ нелинеарних појава које се јављају у присуству високих напона. Тачни математички модели којима се описује рад Теслиног трансформатора уз уважавање свих ових феномена су изузетно сложени и у пракси тешко употребљиви, тако да се резултати таквих прорачуна узимају само као полазна основа. Завршна подешавања Теслиног трансформатора, од којих је свакако најбитније ступање у резонанцију, морају се обавити тек на готовом уређају, често у више итеративних корака и уз промјену параметара кола. Посебан проблем при практичној реализацији представља пројектовање побудног извора (напона u_1 на Сл. 2) значајне снаге, чија је учестаност реда величине стотина килохерца, а амплитуда више стотина волти [3-5].

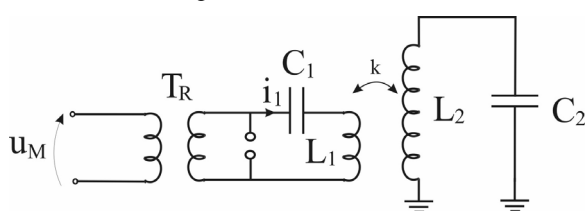
Напони високе учестаности којима се побуђује Теслин трансформатор могу се обезбиједити на више начина, помоћу варничара или претварача енергетске електронике. У наставку су описани различити поступци побуђивања, те пројектовање претварача енергетске електронике којим се обезбеђује потребна побуда.

2. ТЕСЛИН ТРАНСФОРМАТОР СА ВАРНИЧАРЕМ

Тесла је за побуђивање свог трансформатора користио варницу [2-5] јер она теоријски представља побуду чија је енергија равномјерно распоређена по цијелом фреквенцијском спектру. Тако побуђен трансформатор понаша се као двоструко усклађено спрегнуто коло [6]. На Сл. 4. приказана је оригинална шема Теслиног трансформатора побуђиваног варничарем, а на Сл. 5. ова шема у модерној нотацији.



Сл. 4. Оригинална Теслина шема



Сл. 5. Теслин трансформатор са варничарем

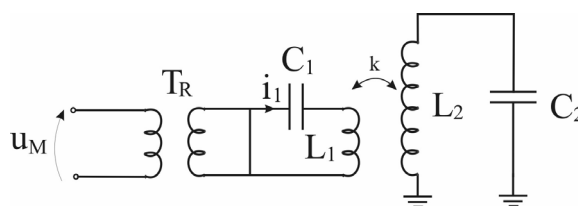
Напајање побудног кола је из наизмјеничног извора уобичајене мрежне учестаности (Сл. 5). На улазу се налази прилагодни енергетски трансформатор T_r стандардне конструкције али велике импедансе (реактансе) кратког споја тако да може трајно радити у пуном краткој споју. Трансформатор подиже улазни мрежни напон на вриједност реда величине киловолта, чиме се олакшава рад варничара те повећава расположиви излазни напон Теслиног трансформатора. Варничар са подесивим размаком између електрода везан је паралелно са улазним трансформатором, а даље је на ред преко кондензатора велике капацитивности везан Теслин трансформатор идентичан оном на Сл. 2. Од пресудне важности приликом избора кондензатора C_1 је

да учестаност дефинисана параметрима секундар (f_2) мора бити иста као учестаност дефинисана LC колом примара $f_1 = 1/(2\pi\sqrt{L_1C_1})$, односно да сопствене учестаности LC кола и примара и секундар буду једнаке (услов (2)) како би могла да наступи резонанција. При томе је неопходно да коефицијент спреге k буде одговарајући, како би се максимуми напона секундар налазили на резонантној учестаности.

Рад овог кола одвија се у два циклуса:

У првом кораку се кондензатор C_1 пуни преко прилагодног трансформатора. Због малог броја навојака индуктивности L_1 примара струја i_1 првенствено је одређена вриједношћу кондензатора C_1 и импедансом кратког споја прилагодног трансформатора. Напон на кондензатору C_1 расте и због индуктивности прилагодног трансформатора прелази вриједност дефинисану његовим преносним односом. Индуковани напон на секундару Теслиног трансформатора у овом режиму одређен је односом броја навојака примара и секундар и може бити веома висок, поготово ако је излазни напон прилагодног трансформатора реда киловолта, а секундар има преко хиљаду навојака. Први циклус траје све док напон на кондензатору C_1 не пређе вриједност пробојног напона варничара.

Када напон у примарном кругу Теслиног трансформатора пређе преко вриједности пробојног напона варничара долази до његовог пробоја и топологија кола са Сл. 5. мијења се у топологију приказану Сл. 6.



Сл. 6. Еквивалентна шема при пробоју варничара

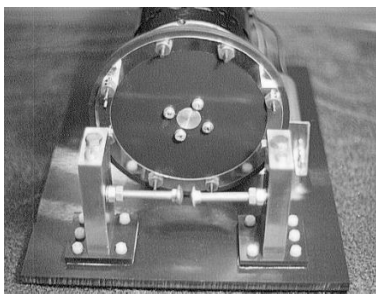
Кондензатор C_1 празни се кроз намотај примара Теслиног трансформатора на учестаности $f_1 = f_2$, те коло ступа у резонанцију и на секундар се добија врло висок напон, знатно виши од оног дефинисаног преносним односом. Прилагодни трансформатор у овом режиму је у директном краткој споју преко варничара. Накупљена енергија примара прелази у секундар, а напон на кондензатору C_1 и варничару пада. Варничар се гаси, коло прелази у топологију са Сл. 5, и поступак се понавља јер се цијело коло поново самопобуђује.

Енергија која се са примара пренесе на секундар може се једноставно процијенити уз занемарење енергије индуктивности примара L_1 и свих губитака у колу. Она је практично разлика енергије кондензатора C_1 када је пун и испражњен, па је пропорционална квадрату разлике напона кондензатора на почетку и крају циклуса.

Снага која се пренесе са примара на секундар је количник енергије и брзине пуњења и пражњења кондензатора, па расте са повећавањем броја укључења/искључења варничара у јединици времена. За пренос што веће снаге на секундар потребно је да варничар што брже мијења своја стања.

Варничар са непокретним искриштем са Сл. 5. посматран је као идеални напоном контролисани прекидач код кога је промјена стања дефинисана наметнутим напоном и унапријед подешеним размаком између електрода. Код реалног варничара пробојни напон зависи и од низа других фактора, првенствено температуре и задрљаности електрода, те влажности ваздуха. Поред тога, посебан проблем представља прекидање лука због успостављеног проводног канала кроз јонизовани ваздух. Горење потпомаже и улазни трансформатор, јер се и његова струја кратког споја затвара кроз лук, а поновно паљење лука може да подржи и секундар јер се дио његове енергије може вратити на примар прије него што се проводни канал потпуно прекине. Поновно паљење лука битно смањује пренесену снагу. Због тога је веома важно да се што ефикасније угаси успостављени лук, и самим тим повећа брзина укључивања и искључивања и пренесена снага на секундар. Тесла је предложио више различитих рјешења за побољшавање процеса прекида лука, од којих су најзначајнија форсирање струје ваздуха преко лука ради бржег хлађења, уметање различитих материјала између електрода, те везивање више одвојених варничара на ред који формирају еквивалентни зазор за одговарајући пробојни напон, а много се лакше гасе [2-5].

У циљу ефикаснијег прекидања лука користи се и варничар са ротирајућим електродама. Он се конструише тако што се наспрам електроде од издрљивог материјала постави ротирајући диск на чијем ободу је аксијално постављен већи број истих таквих електрода (Сл. 7).



Сл. 7. Варничар са ротирајућим електродама

Код оваквог варничара проводно стање наступа када су испуњена два услова: да је напон између електрода довољно висок и да је тренутни размак између њих довољно мали (покретна електрода је наспрам непокретне). Прекид лука наступа чим се електроде размакну, те се помоћу овог уређаја може постићи и више стотина прекида у секунди што је знатно више него код статичког варничара. Диск се погони помоћу електричног мотора чија брзина обртања може бити асинхрона или синхрона у односу на периоду наизмјеничног напона прилагођеног трансформатора. У литератури постоји већи број упоредних анализа ове двије врсте варничара [3-5], те је закључак да су асинхрони варничари знатно једноставнији, могу генерисати веће напоне (и варнице) на излазу Теслиног трансформатора због стохастичке природе прекидања синусоиде улазног напона, док су синхрони сложенији, али пружају могућност одређивања оптималног тренутка прекидања синусоиде, дају уједначен напон на излазу трансформатора, те омогућују напајање трансформатора

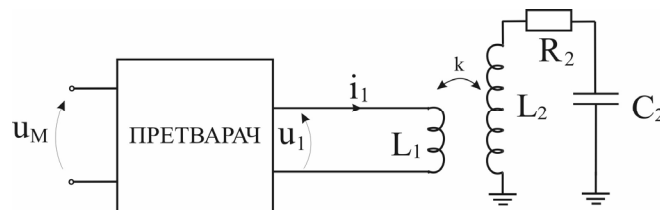
и из извора високог једносмјерног напона. Основни недостаци ротирајућих варничара су механичке природе јер су потребне велике брзине обртања и велики пречници диска да би се добила довољна брзина прекидања за пренос велике снаге, што је тешко остварити уз мали зазор између електрода. Такође, постоји и проблем довођења напона на електроде које су на ротирајућем диску.

Генерални недостаци побудних кола са статичким и ротирајућим варничарима су: природа прекидања електричног лука увијек је мање или више стохастичка, постоје велики губици снаге, контакти се троше, производе буку, а емитована свјетлост варнице је штетна по људски вид. Предност побудних кола са варничарем је изузетна робусност, те се и данас највећи Теслини трансформатори граде са ротирајућим варничарима. Поред тога, побудна кола са варничарем представљају вјерну реплику оригиналног Теслиног рјешења. Код Теслиних трансформатора веома мале снаге, као прекидачи могу се користити и електромеханички контактори са самопрекидањем.

3. ПОБУЂИВАЊЕ ТЕСЛИНОГ ТРАНСФОРМАТОРА ПОМОЋУ ПОЛУПРОВОДНИКА

Промјенљиви напон и учестаност за побуду Теслиног трансформатора могу се реализовати помоћу претварача енергетске електронике који данас представљају стандардне уређаје за обезбјеђивање напајања у широком опсегу снага, напона и учестаности.

На Сл. 8. приказан је Теслин трансформатор напајан из претварача енергетске електронике.



Сл. 8. Теслин трансформатор побуђиван из претварача енергетске електронике

На Сл. 8. L_1 и L_2 су индуктивности примарног и секундарног намотаја, k је коефицијент спреге, C_2 и R_2 еквивалентна капацитивност и отпор секундара. Коло секундара састоји се од изузетно сложене RLC мреже коју чине индуктивност секундара, паразитне капацитивности намотаја према земљи, те капацитивност кугле на врху секундара. У циљу упрошћења, намотај секундара на Сл. 8. моделован је редним RLC колом са константним параметрима, односно занемарена је промјена отпорности са појавом варнице и короне.

Пошто претварач енергетске електронике на свом излазу даје промјенљиву учестаност, овдје није неопходно да кола примара и секундара буду двоструко усклађена. Код Теслиног трансформатора побуђиваног варницом примарно коло је служило као извор напона резонантне учестаности. Овдје услов

$$f_1 = \frac{1}{2\pi\sqrt{L_1 C_1}} = f_2 = \frac{1}{2\pi\sqrt{L_2 C_2}}, \quad (3)$$

не мора бити испуњен [6]. Улога кондензатора C_1 који би се евентуално налазио у примарном колу је да спречи пролазак једносмјерне компоненте из претварача енергетске електронике настале због неусклађености прекидача у претварачу. Омска отпорност намотаја примара је занемарљива, пошто примар трансформатора уобичајено има мало навојака жице врло великог пресека.

Код напајања из претварача енергетске електронике, довољно је да напон u_1 има основни хармоник f_0 на резонантној учестаности:

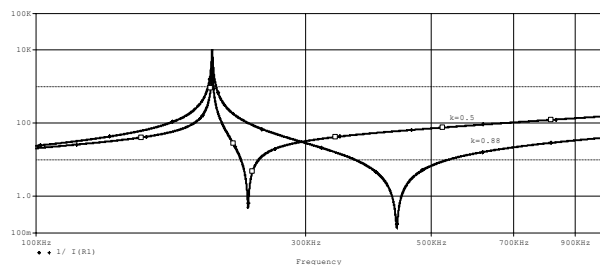
$$f_0 = f_{rez}, \quad (4)$$

гдје је f_{rez} резонантна учестаност еквивалентне Тевененове импедансе трансформатора гледано са стране претварача енергетске електронике. Овај услов се лако испуњава једноставним мијењањем излазне учестаности претварача све док не наступи резонанција, што се једноставно детектује мјерењем струје претварача која нагло расте због пада еквивалентне импедансе у резонанцији.

Писањем елементарних Кирхових закона за коло са Сл. 8, добија се израз за улазну импедансу Теслиног трансформатора:

$$|Z_T| = \frac{\sqrt{(\omega^2 C_2 L_1 R)^2 + [\omega L_1 (1 - \omega^2 L_2 C_2) + \omega^3 C_2 L_2^2]^2}}{\sqrt{(1 - \omega^2 L_2 C_2)^2 + \omega^2 C_2^2 R^2}}. \quad (5)$$

На Сл. 9. приказана је зависност улазне импедансе трансформатора, односно импеданса коју „види“ претварач енергетске електронике за двије вриједности коефицијента спреге, $k_1 = 0,88$ и $k_2 = 0,5$. Сл. 9. добијена је на основу програмског пакета *OrCAD*.

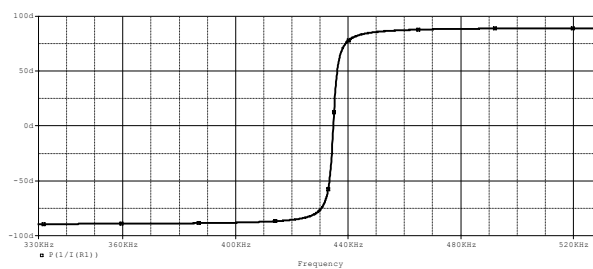


Сл. 9. Улазна импеданса Теслиног трансформатора у функцији учестаности за два коефицијента спреге

Минимална вриједност улазне импедансе има се при резонантној учестаности. Што је коефицијент спреге већи, резонантна учестаност је већа, а при томе је улазна импеданса мања. Самим тим је, као и код енергетских трансформатора, пренесена снага са примара на секундар већа како је коефицијент спреге већи. Када се коло налази у резонанцији, тада је улазна струја у фази са улазним напонем, односно импеданса је чисто активна [6,7].

На Сл. 10. приказана је фазна карактеристика импедансе Теслиног трансформатора при $k_1 = 0,88$.

Као што се види са Сл. 10, у околини резонантне учестаности импеданса мијења своју природу: од претежно капацитивне постаје претежно индуктивна. У околини резонантне учестаности, ова промјена је изузетно стрма.



Сл. 10. Фазна карактеристика импедансе Теслиног трансформатора при $k_1 = 0,88$

Код Теслиног трансформатора напајањем из претварача енергетске електронике комплетно подешавање остварује само промјеном учестаности. Иако је овај поступак знатно лакши него подешавање варничара, постоје тешкоће при пројектовању претварача:

- Учестаност побудног напона Теслиног трансформатора је реда величине неколико стотина килохерца и знатно је већа него код стандардних напонских извора. Самим тим је комутациона учестаност полупроводничких компоненти најмање за ред величине већа него у уобичајеним примјенама, те је потребно одабрати компоненте које уопште могу да раде на таквим учестаностима. Комутациони губици могу бити и стотину пута већи при истој излазној снази него иначе јер зависе од квадрата учестаности прекидања. Због тога је потребно пажљиво одабрати енергетске компоненте и пројектовати њихово хлађење.
 - Фактор снаге Теслиног трансформатора зависи од учестаности (Сл. 10) те мијења природу, од капацитивног постаје индуктиван. Овакво оптерећење обично се не среће у примјени енергетских претварача јер они најчешће напајају претежно индуктивна кола, те се рад претварача у режимима када струја предњачи напону сматра специјалним случајем, односно транзијентом [7]. Међутим, излазна учестаност се не може подесити тако да буде увијек тачно једнака резонантној, него јој је врло блиска, па се може десити да претварач ради са капацитивним фактором снаге и у трајном раду. Капацитивни фактор снаге узрокује неуобичајено велико оптерећење замајних диода, те се и оне морају другачије димензионисати у односу на класичну примјену [7].
 - Претварач ради у присуству веома високих напона, јаким електромагнетних зрачења, короне и варница, те је полупроводничке компоненте потребно заштитити ојачаним оклопљавањем.
- Ови захтјеви при пројектовању Теслиног трансформатора рјешавају се одговарајућим избором полупроводничких компоненти и хладњака (односно предимензионисањем).

4. ПРАКТИЧНА РЕАЛИЗАЦИЈА

Претварач енергетске електронике базиран је на интегралном колу TL494, којим се обезбјеђује правоугаони напон чија је основна учестаност промјенљива у опсегу од 100–800kHz. Напајање је из градске мреже, тако што се мрежни напон диодним мостом исправља, а затим претвара у правоугаони напон помоћу MOSFET прекидачких транзистора IRFP450 који су повезани у мостну конфигурацију. Између претварача и Теслиног трансформатора постављен је

кондензатор капацитета $C_1 = 840 \mu F$ чији је задатак да прекида једносмјерну компоненту насталу због неидеалног прекидања полупроводника.

При конструисању трансформатора кориштене су препоруке из [4-5], уз поштовање ограничења везаних за расположиви материјал. У Табели 1 дат је преглед параметара реализованог трансформатора (број навојака, пресјек жице, пречник и висина, те измјерена вриједност индуктивности за примарни (П) и секундарни (С) намотај.

Табела 1: Параметри реализованог трансформатора

	N	Δ [mm]	D [mm]	h [mm]	L_m [H]
П	18	3	95	60	$33,14 \cdot 10^{-6}$
С	1120	0,25	85	330	$24,22 \cdot 10^{-3}$

Приликом прорачуна кориштена је формула из [3] за рачунање индуктивности соленаида, док су стварне вриједности измјерене помоћу дигиталног LCR метра типа SRS SR71P. Индуктивност је мјерена при максималној расположивој учестаности од 10kHz. Истим инструментом измјерена је и међусобна индуктивност између примара и секундара на начин описан у [6]. Намотаји примара и секундара су при мјерењу везани на ред, и то прво тако да се смјерови намотавања поклапају, а затим да буду супротни, те је на основу разлике индуктивности одређена међусобна индуктивност $L_{12} = 0,79mH$. Коефицијент спреге је

$$k = \frac{L_{12}}{\sqrt{L_1 L_2}} = 0,88.$$

Релативно велики коефицијент спреге последица је малог зазора између примара и секундара. Предност великог коефицијента спреге је велика пренесена снага на секундар, док је недостатак могућност прескакања варнице између примара и секундара, што може оштетити изолацију секундара [4-5].

На врх секундара монтирана је кугла пречника 60mm чија капацитивност износи:

$$C = 2\pi\epsilon_0 D \approx 3,3pF.$$

Након прикључења трансформатора на претварач енергетске електронике у складу са Сл. 8, детектована је резонантна учестаност $f_{rez} = 430kHz$ захваљујући наглomu порасту улазне струје. У Табели 2 дате су ефективне вриједности улазног и излазног напона трансформатора када трансформатор није у резонанцији.

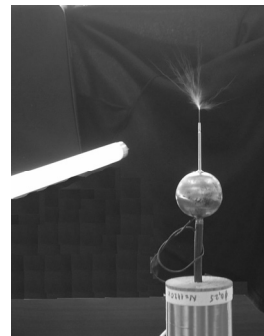
Табела 2: Напни примара и секундара

U_{1eff} [V]	50	70	100	120	150
U_{2eff} [kV]	3	4.4	7.1	8.9	10.8

Мјерења су обављена високонапонском сондом Iskra VN ZA MA3033 и осцилоскопом HITACHI V223. Приликом мјерења улазни напон је одржаван тако да се на секундару не појави варница, како би се избјегао утицај короне. Када трансформатор није у резонанцији, тада је напон на секундару превентивно одређен преносним односом, који износи

$$\frac{N_2}{N_1} \approx 62.$$

Када је трансформатор у резонанцији, тада већ при ефективној вриједности улазног напона од 25V на секундару је напон 21,3kV ефективне вриједности, односно достигнута је максимална вриједност коју расположива опрема може да мјери. Детектован је и пробој у ваздуху који се постиже већ при улазном напону од око 30V. На Сл. 11 приказан је реализовани трансформатор у раду.



Сл. 11. Реализовани Теслин трансформатор

5. ЗАКЉУЧАК

У част Николе Тесле, на Електротехничком факултету у Бањој Луци направљен је један модел Теслиног трансформатора који се побуђује помоћу инвертора реализованог помоћу компоненти енергетске електронике. Приступ је био такав да се подешавање рада Теслиног трансформатора обавља на што једноставнији начин, промјеном учестаности претварача. Примјеном приказаног поступка веома једноставно се детектује када је коло ступило у резонанцију.

Класични Теслин трансформатор представља двоструко усклађено спрегнуто осцилаторно коло. Улога LC кола примара је да помоћу варничара генерише побудне осцилације на својој сопственој учестаности. За улазак у резонанцију неопходно је да ова учестаност буде једнака сопственој учестаности секундара (испуњен услов (2)), те се тада енергија са примара преноси на секундар на резонантној учестаности. Међутим, максималне вриједности напона на секундару зависе и од коефицијента спреге, те се може десити да не наступају на резонантној учестаности. Тада и поред резонанције трансформатор не генерише врло високе напоне на секундару, односно не ради исправно [4-5].

Приликом проучавања ове појаве, потребно је посматрати степен спреге a дефинисан као

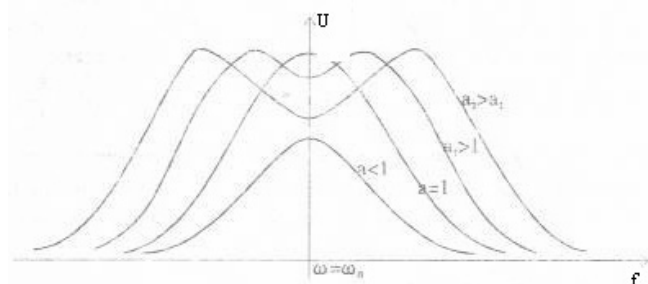
$$a = \frac{k}{k_c}, \quad (6)$$

гдје је k стварни степен спреге између примарног и секундарног намотаја, а k_c критични коефицијент спреге:

$$k_c = \frac{1}{2\pi f_{rez}} \sqrt{\frac{R_1 R_2}{L_1 L_2}}. \quad (7)$$

Када је коефицијент спреге превелики, односно степен спреге a већи од један, преносна адмитанса кола има минимум на резонантној учестаности [6, 7]. Да би се максимални напон имао баш на резонантној учестаности,

потребно је да спрега буде мања или једнака критичној. На Сл. 12. приказан је напон секундара на резонантној учестаности $\omega_0 = 2\pi f_{rez}$ при различитим степенима спреге.



Сл. 12. Напон секундара на резонантној учестаности

Када је степен спреге мањи или једнак критичном ($a \leq 1$) тада се максимуми напона секундара налазе на резонантној учестаности. Највећи напон на секундару добија се када је коефицијент спреге намотаја једнак критичном, односно $a = 1$. Овај услов се врло тешко постиже у пракси, јер коефицијент критичне спреге (7) зависи од еквивалентног отпора секундара R_2 који се мијења у врло широком опсегу јер у њему доминантно фигурише нелинеарни ефекат короне и варнице. Због тога је код пројектовања класичног Теслиног трансформатора пожељно да коефицијент спреге између примара и секундара буде мали, како би и при најмањој вриједности отпора секундара (прије појаве варнице) максимум секундарног напона био на резонантној учестаности [3-5]. Мали коефицијент спреге постиже се изразом примарног намотаја у виду спирале у равни, или повећавањем зазора између примара и секундара. Недостатак овог приступа је мала пренесена снага на секундар због слабе спреге, као и што је напон секундара мањи него онај који би се имао ако би коефицијент спреге био једнак критичном.

Посебан значај класичног Теслиног трансформатора представља његова топологија и начин рада: то су два слабо спрегнута намотаја која се налазе у резонанцији, при чему је један крај једног намотаја уземљен, а други се налази у ваздуху. Ово је основи принцип рада сваког радио уређаја, те Николи Тесли, захваљујући његовом трансформатору, припадају заслуге за откриће радија [1].

Када се Теслин трансформатор напаја из претвараача енергетске електронике, тада није непоходно да он буде реализован као двоструко усклађено осцилаторно коло. Довољно је да се трансформатор посматра преко еквивалентне импедансе (5) која има минималну вриједност на својој резонантној учестаности (Сл. 9). Ова резонантна учестаност зависи од коефицијента спреге, те што је спрега боља, резонантна учестаност је већа, а еквивалентна импеданса мања. Мијењањем учестаности

напајања тако да струја буде максимална лако се постиже и детектује резонанција. Предност овако реализованог побудног кола је што се добијају врло високи излазни напони уз велику пренесену снагу због јаке спреге између примара и секундара, те што се коло веома лако подешава. Недостатак овог приступа је првенствено у томе што он не подражава у потпуности оригиналну Теслину идеју са варничарем приказану на Сл. 4. и тако не пружа низ изазова при усклађивању параметара. Међутим, иако је подешавање упроштено захваљујући енергетској електроници, и даље постоји велики број детаља који се морају експериментално подесити како би реализовани модел исправно радио.

Основни циљ који је био постављен приликом конструисања је испуњен: реализован је модел који на свом излазу даје врло високе напоне, и највећим дијелом подражава рад оригиналног Теслиног рјешења са Сл. 3.

6. ЛИТЕРАТУРА

- [1] Михајло Трифковић: „Тесла (хронологија, записи, коментари)“, СПКД *Просвјета*, Бијељина, 2006.
- [2] Н. Тесла: „Експерименти са наизменичним струјама високог напона и високе фреквенције“, *Изабрана дела Николе Тесле, први том*, Завод за уџбенике и наставна средства, Београд 1995. (превод оригинала из *Journal of the IEEE*, London 1892).
- [3] G. Johnson: „Tesla Coil Impedance“, *The First Tesla Museum and Science Center International Conference on Nikola Tesla*, Farmingville, New York, October 6-8, 2006.
- [4] <http://www.richieburnett.co.uk> (22.09.2006.)
- [5] <http://www.amasci.com/tesla/tesla.html> (22.09.2006.)
- [6] Петар Хинић, „Теорија електричних кола 1“, Глас Српски, Бања Лука, 1996.
- [7] M. Kazimierczuk, D. Czarkowski, „Resonant Power Converters“, J. Wiley & Sons, 1995.

7. ЗАХВАЛНОСТ

Посебно захваљујемо дипл. инж. Гојку Кондићу, власнику *ПП КОНЕЛ* из Бања Луке на помоћи приликом намотавања трансформатора, те господину Предрагу Родићу са Електротехничког факултета у Бањој Луци на помоћи приликом монтаже дијелова.

Abstract - One model of Tesla's transformer is described in this paper. This model is driven by MOSFET based inverter. Some experiences about tuning the transformer are presented.

ONE REALIZATION OF TESLA'S TRANSFORMER

Petar Matić, Željko Ivanović, Mladen Knežić, Siniša Zubić

MINIMIZACIJA OSCILACIJA MOMENTA KOD DIREKTNE KONTROLE MOMENTA ASINHRONOG ELEKTROMOTORA SA KONSTANTNOM FREKVENCIJOM PREKIDANJA

Saša Nikolić, *Termoelektrana Gacko, Gacko, BiH*
 Vladimir Katić, *Fakultet Tehničkih Nauka, Novi Sad, Serbia*
 Stevan Grabić, *Fakultet Tehničkih Nauka, Novi Sad, Serbia*

Sadržaj – U ovom radu opisana je jedna metoda minimizacije oscilacija momenta kod Direktne kontrole momenta (DTC) asinhronog elektromotora. Opisan je princip metode i izvršena je simulacija algoritma. Prikazani su dobijeni rezultati i izvršeno je poređenje sa klasičnim DTC algoritmom.

1. UVOD

Direktna Kontrola Momenta (Direct Torque Control - DTC) je metoda upravljanja koja se odlikuje jednostavnim algoritmom i ima mogućnost nezavisnog i direktnog upravljanja fluksom i momentom mašine. Klasični algoritam zasniva se na primeni histerezisnih komparatora koji definišu dozvoljeno odstupanje fluksa i momenta od zadate vrednosti. Za male snage elektromotora postižu se zadovoljavajući rezultati upravljanja, jer se povećanjem učestanosti invertora fluks i moment mogu držati u željenim granicama. Problemi se javljaju kod elektromotora velike snage. Snažni poluprovodnički prekidači imaju ograničenu učestanost. Na nižim prekidačkim učestanostima dolazi do pojave oscilacija momenta, koje degradiraju kvalitet upravljanja.

U cilju otklanjanja nedostataka Direktne Kontrole Momenta, radi se na modifikaciji osnovnog algoritma. Osnovna karakteristika većine pristupa je postizanje konstantne frekvencije prekidanja. Jedan od najznačajnijih pristupa je metoda modulacije prostornog vektora.

U ovom radu prikazana je metoda koja se donekle razlikuje od metode modulacija prostornog vektora, ali daje zadovoljavajuće rezultate čak i pri nižim prekidačkim učestanostima. To ovu metodu čini pogodnom za primjene kod upravljanja elektromotorima veće snage.

2. TEORIJSKA OSNOVA

Posmatra se trofazni asinhroni motor u stacionarnom $\alpha\beta$ koordinatnom sistemu. Gubici u željezu i saturacioni efekti se zanemaruju.

Naponske jednačine statora date su izrazima (1) i (2), a rotora izrazima (3) i (4):

$$v_{s\alpha} = R_s I_{s\alpha} + \frac{d\phi_{s\alpha}}{dt} \quad (1)$$

$$v_{s\beta} = R_s I_{s\beta} + \frac{d\phi_{s\beta}}{dt} \quad (2)$$

$$0 = R_r I_{r\alpha} + \frac{d\phi_{r\alpha}}{dt} + \omega\phi_{r\beta} \quad (3)$$

$$0 = R_r I_{r\beta} + \frac{d\phi_{r\beta}}{dt} - \omega\phi_{r\alpha} \quad (4)$$

Elektromagnetni moment koji razvija mašina može se prikazati izrazom (5):

$$T_{em} = p(\Phi_{s\alpha} i_{s\beta} - \Phi_{s\beta} i_{s\alpha}) \quad (5)$$

Fluks statora se može prikazati izrazom (6):

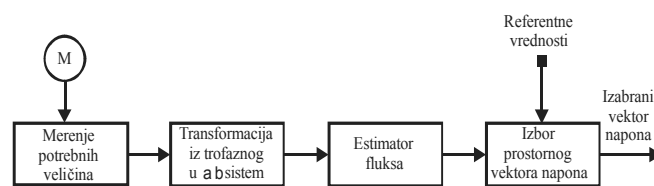
$$\Phi_s = \sqrt{\Phi_{s\alpha}^2 + \Phi_{s\beta}^2} \quad (6)$$

Prilikom transformacije iz trofaznog u dvofazni $\alpha\beta$ koordinatni sistem primenjuje se invarijantnost po amplitudi.

3. OSNOVNI PRINCIP METODE

Predstavljena metoda se zasniva na primeni *look-up* tabele. Značajna prednost ove metode je da je izbegnuto korišćenje histerezisnih komparatora, koji stvaraju dodatne probleme.

Na slici 1. je prikazan blok dijagram algoritma za izbor vektora napona.



Slika 1. Blok dijagram algoritma za izbor naponskog vektora

Za izvršenje ovog algoritma potrebne su samo primarne veličine statora, koje se mogu jednostavno izmeriti. To su struje statora i napona jednosmernog međukola (DC-link).

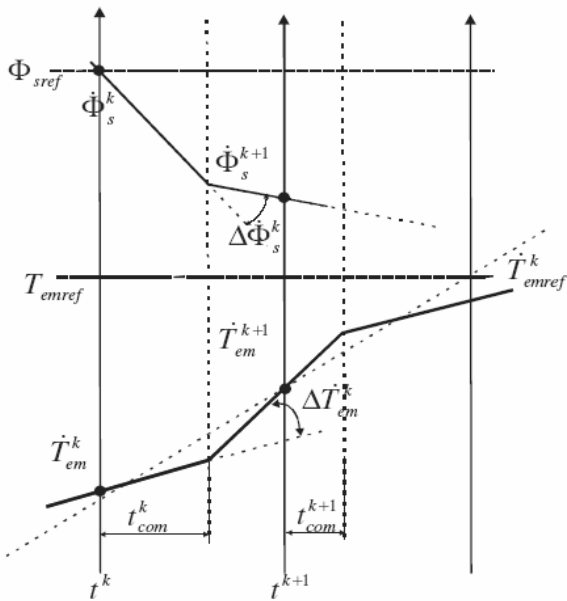
Mehanička brzina rotora može se meriti ili proceniti. Predpostavlja se, za sada, da se brzina obrtanja meri odgovarajućim senzorom. Naponi statora se ne moraju meriti. Ako se zna vrednost napona jednosmernog međukola tada se lako izračunavaju naponi statora na osnovu poznatih vremena trajanja vektora napona na izlazu invertora.

Osnovna karakteristika ove metode je da je srednja prekidačka učestanost konvertora konstantna, gde se u jednakim vremenskim intervalima vrši se uzorkovanje primarnih veličina statora, a zatim primenjuje algoritam koji je opisan u nastavku.

Predstavljeni algoritam zasniva se na izračunavanju prvog izvoda elektromagnetnog momenta i fluksa. Vrednost ovih veličina se poredi sa referentnim vrednostima i na osnovu toga se bira novi naponski vektor iz *look-up* tabele, tako da se u konačnom broju perioda odabiranja postigne zadata vrednost fluksa i momenta.

Na slici 2. je prikazan vremenski dijagram promene fluksa statora i elektromagnetnog momenta između dva trenutka odabiranja.

Vremenski interval između dva trenutka odabiranja predstavlja period odabiranja T_s .



Slika 2. Dijagrami fluksa i momenta između dva trenutka odabiranja

Vrednost momenta u trenutku t^{k+1} može se izračunati iz sledećeg izraza:

$$T_{em}^{k+1} = \dot{T}_{emref}^k \cdot T_s + T_{em}^k \quad (6)$$

Da bi se u periodu T_s ostvarila željena vrednost prvog izvoda momenta \dot{T}_{emref}^k (nagib isprekidane linija na slici) potrebno je odrediti trenutak t_{com}^k u kojem će se dovesti novo izabrani vektor napona na izlazu invertora koji doprinosi promeni momenta sa ΔT_{em}^k :

$$T_{em}^{k+1} = T_{em}^k + t_{com}^k \cdot \dot{T}_{em}^k + (\dot{T}_{em}^k + \Delta T_{em}^k)(T_s - t_{com}^k) \quad (7)$$

Potrebno je da se zadaju referentne vrednosti elektromagnetnog momenta i fluksa statora. Neka su njihove oznake respektivno T_{emref} i Φ_{sref} . Trenuci u kojima se događa prekidanje invertora označeni su sa $t^k + t_{com}^k$. Pri tome je sa t_{com}^k označeno vreme kašnjenja komutacije.

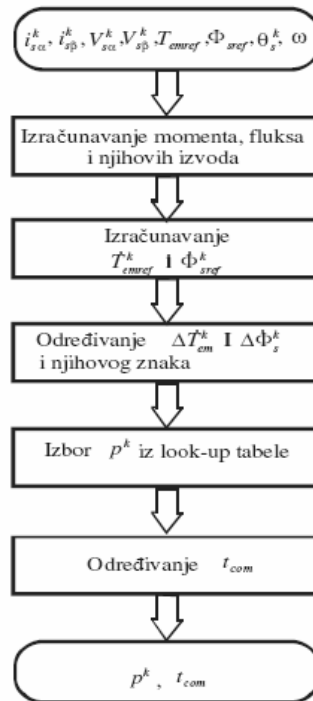
Na slici 3. dat je algoritam za izbor vektora napona. Iz algoritma se vidi da su potrebne sledeće ulazne veličine:

- otpor statora;
- otpor rotora;
- induktivnost statora;
- induktivnost rotora;
- međuinduktivnost;
- broj pari polova;
- napon DC bus-a invertora;

Sve ulazne veličine su ili poznate ili se mogu lako meriti, odnosno predstavljaju primarne parametre motora.

Kao izlazne veličine iz algoritma, dobijaju se vrednosti pomaka vektora napona statora od prethodne vrednosti do one koju treba dovesti na stator u sledećem trenutku odabiranja.

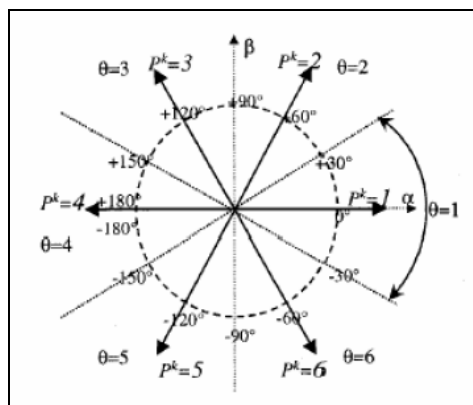
Dakle, cilj je da se nakon izvršavanja algoritma dobije jednoznačno rešenje, koji prostorni vektor napona treba dovesti na stator i tačan trenutak u kome se to treba desiti.



Slika 3. Algoritam za izbor novog prostornog vektora

4. IZBOR VEKTORA NAPONA

Za izbor novog vektora napona, koji će elektromagnetni moment i fluks statora dovesti do željene vrednosti, u svakom periodu odabiranja izračunava se trenutna vrednost momenta i fluksa i njihovih izvoda po vremenu. Poput klasičnih DTC metoda, potrebno je odrediti poziciju vektora fluksa u $\alpha\beta$ ravni, tj. jedan od šest sektora (slika 4) u kome se fluks nalazi.



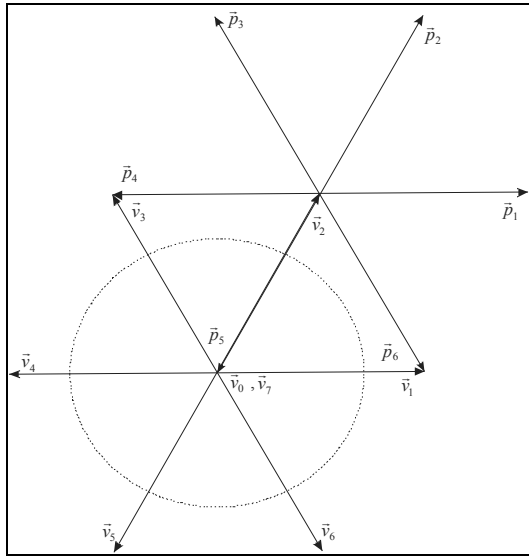
Slika 4. Podela $\alpha\beta$ ravni na sektore

Pri ovoj podeli, za izbor novog prostornog vektora koristi se sledeća look-up tabela:

Tabela 1. Look-up tabela za izbor p^k

$sign(\Delta\Phi_s^k)$	+	+	-	-
$sign(\Delta T_{em}^k)$	+	-	+	-
$\theta=1$	$p^2=2$	$p^2=6$	$p^2=3$	$p^2=5$
$\theta=2$	$p^2=3$	$p^2=1$	$p^2=4$	$p^2=6$
$\theta=3$	$p^2=4$	$p^2=2$	$p^2=5$	$p^2=1$
$\theta=4$	$p^2=5$	$p^2=3$	$p^2=6$	$p^2=2$
$\theta=5$	$p^2=6$	$p^2=4$	$p^2=1$	$p^2=3$
$\theta=6$	$p^2=1$	$p^2=5$	$p^2=2$	$p^2=4$

Vektor p^k predstavlja razliku, odnosno pomak od prethodnog vektora napona, dovedenog na stator motora, do vektora, koji treba dovesti na stator u t_{com}^k .



Slika 5. Prikaz odnosa vektora p^k prema vektoru napona statora.

Na slici 5. prikazan je slučaj kada je prethodni vektor napona statora bio \vec{v}_2 . Postoji šest mogućnosti za vektor p^k . Sa slike se vidi da u slučaju da se kao rezultat iz algoritma dobije pomak \vec{p}_1 , \vec{p}_2 ili \vec{p}_3 , za novi vektor, koji je potrebno dovesti na stator motora, dobijaju se nedostižne vrednosti. U ovom slučaju potrebno je izvršiti korekciju i od šest postojećih vrednosti za p^k izabrati onu koja je ostvariva, a koja će dati rezultat približan željenom. Sa slike 5. se vidi da je novi naponski vektor ostvariv samo za \vec{p}_4 , \vec{p}_5 i \vec{p}_6 . Za slučaj \vec{p}_1 , \vec{p}_2 ili \vec{p}_3 , može se izabrati susedna ostvariva vrednost ili izabrati da u tom periodu ne dođe do komutacije invertora, odnosno, zadržati stari vektor napona statora. U tabeli 2. prikazana je jedna varijanta izbora novog prostornog vektora napona, za invertor sa dva nivoa.

5. IZRAČUNAVANJE TRENUTKA KOMUTACIJE INVERTORA

Trenutak t_{com} u kome se novi naponski vektor dovodi na stator (*switching delay*), može se izračunati pomoću izraza:

Tabela 2. Korekcija pri izboru novog fizički ostvarivog vektora napona

	Izračunato p^k						
		1	2	3	4	5	6
Izabrani novi fizički ostvariv vektor	0	1	2	3	4	5	6
	1	1	2	2	0	6	6
	2	1	2	3	3	0	1
	3	2	2	3	4	4	0
	4	0	3	3	4	5	5
	5	6	0	4	4	5	6
	6	1	1	0	5	5	6

$$t_{com}^k = T_s \left[1 - \frac{\dot{T}_{emref}^k - \dot{T}_{em}^k}{\Delta \dot{T}_{em}^k} \right] \quad (18)$$

pri čemu je

$$\Delta \dot{T}_{em}^k = \dot{T}_{em}^{k+1} - \dot{T}_{em}^k \quad (19)$$

i predstavlja pravu vrednost promene nagiba momenta da bi u trenutku t^{k+1} kriva momenta prošla kroz unapred izračunatu tačku T_{em}^{k+1} .

Problem, koji se može javiti kod izračunavanja t_{com} je da se za rezultat dobije negativna vrednost. To se javlja najčešće u slučaju kada se u algoritmu želi postići suviše brza dinamika momenta i fluksa. Naime, algoritam dozvoljava zadavanje broja perioda odabiranja u kojem treba postići zadate vrednosti momenta i fluksa. Da bi se izbegli problemi sa t_{com} , potrebno je pri zadavanju dinamike momenta i fluksa voditi računa da to budu realne vrednosti. Takođe, minimalnu vrednost t_{com} treba ograničiti na neku malu vrednost reda mikrosekundi.

Dakle, algoritam se zasniva na izboru prostornog vektora napona, koji je potrebno dovesti na stator elektromotora, da bi elektromagnetni moment postigao željeni nagib i određivanju trenutka u kom taj vektor napona treba dovesti na stator.

6. SIMULACIJA ALGORITMA I POREĐENJE SA KLASIČNOM METODOM DTC

Simulacija predloženog algoritma izvršena je pomoću programskog paketa MATLAB/SIMULINK.

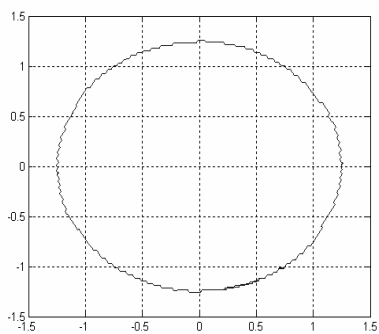
Za simulaciju klasičnog koncepta DTC korišten je model zasnovan na konceptu, koji je predložio Takahashi [1]. Dakle radi se o modelu sa histerezisnim komparatorima momenta i fluksa.

Provera rada predloženog algoritma izvršena je simulacijom kompletnog pogona. Za simulaciju su korišteni podaci za trofazni četvoropolni asinhroni motor snage 2,2 kW. Simulacija je urađena pri forsiranoj srednjoj prekidačkoj frekvenciji invertora od 3 kHz. U oba slučaja korišćen je isti motor.

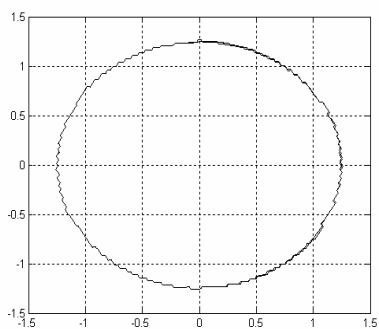
Rezultati dobijeni simulacijom prikazani su na slikama 6. - 8. Na slikama 6. i 7. prikazani su dijagrami fluksa statora i to na slici 6. fluks statora u stacionarnom $\alpha\beta$ koordinatnom sistemu, a na slici 7. vremenski dijagram modula fluksa.

Sa slika se vidi da je u oba slučaja simulacije dinamika fluksa ista. Oscilacije fluksa u oba slučaja i pri klasičnoj metodi DTC i pri simulaciji predloženog algoritma, su približno jednake i kreću se u zadovoljavajućim granicama. Međutim, primenom predloženog algoritma izbegava se korišćenje histerezisnih komparatora i promenljive frekvencije prekidanja.

Na slici 8. prikazan je odziv momenta kada je u trenutku $t=0,4s$ dovedeno opterećenje. Simulacija odziva momenta izvršena je pri srednjoj prekidačkoj učestanosti invertora od 5 kHz. Za manje vrednosti prekidačke učestanosti, moment ima veću amplitudu oscilacija, ali se može konstatovati da se ne dobijaju lošiji rezultati u odnosu na klasičnu metodu DTC.

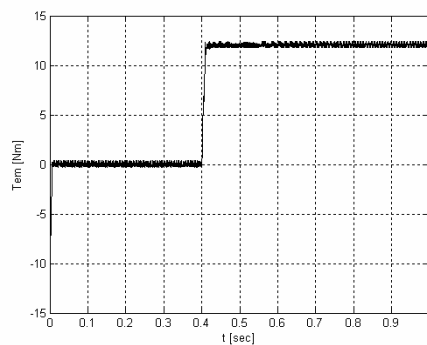


a)

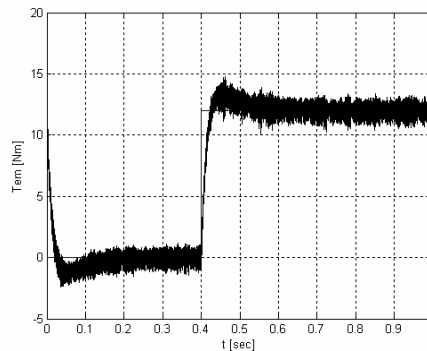


b)

Slika 6. Fluks statora u $\alpha\beta$ ravni: a) predloženi algoritam b) klasična DTC

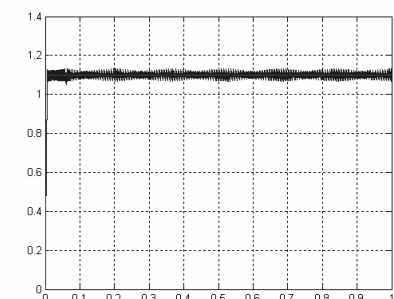


a)

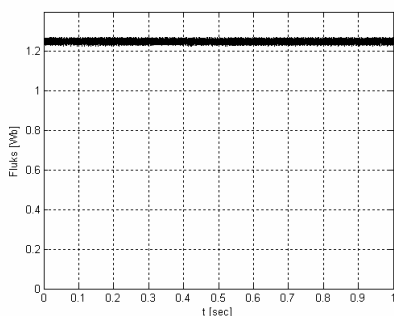


b)

Slika 8. Odziv momenta na skokovitu promenu opterećenja a) predloženi algoritam b) klasična DTC



a)



b)

Slika 7. Fluks statora a) predloženi algoritam b) klasična DTC

Na osnovu rezultata simulacije može se zaključiti da predloženi algoritam daje zadovoljavajuće rezultate. Oscilacije fluksa nisu značajno veće nego kod klasične metode DTC sa histerezisnim komparatorima. S druge strane, odziv momenta na skokovitu promenu opterećenja je brži i moment ima manju ili približno istu amplitudu oscilacija, što zavisi od forsirane srednje prekidačke učestanosti invertora.

7. ZAKLJUČAK

Predstavljeni algoritam za izbor naponskog vektora kod direktne kontrole momenta pokazao je prednost u odnosu na klasičnu DTC sa histerezisnim komparatorima. Pri poređenju simulacionih rezultata ove dve metode, zaključeno je da se predložena metoda ne daje lošije rezultate, nego se poboljšava dinamika momenta. Prilikom primene invertora sa dva nivoa, ograničavajući faktor je mali broj nivoa, odnosno raspoloživih naponskih vektora, što onemogućava preciznu kontrolu momenta i fluksa. Ipak, dobijeni rezultati su pokazali da ovaj algoritam ima prednosti, s obzirom da se za znatno niže prekidačke učestanosti invertora nego kod klasične metode DTC, dobijaju zadovoljavajući rezultati. Takođe, prednost je što se postiže konstantna srednja prekidačka učestanost invertora. Ako se uporede rezultati simulacije klasičnog koncepta DTC i predloženog algoritma pri istoj prekidačkoj učestanosti može se zaključiti da predloženi algoritam dozvoljava kvalitetnije upravljanje.

Teorijska analiza je pokazala da bi se značajno poboljšanje upravljanja dobilo ako bi se predloženi algoritam za selekciju naponskog vektora primenio na inverter sa više nivoa. Veći izbor raspoloživih vektora napona obezbeđuje kvalitetnije upravljanje. Zbog značajnog smanjenja prekidačke frekvencije invertora, predloženi algoritam primenjen na invertere sa više nivoa, bio bi pogodan za primenu kod pogona velike snage.

Dalji razvoj algoritma ide u pravcu primene invertora sa više nivoa, uz optimizaciju fluksa, u cilju smanjenja oscilacija momenta

8. LITERATURA

- [1] I.Takahashi, T.Noguchi, "A new quick-response and high-efficiency control strategy of an induction motor", IEEE Trans. Ind. Applic., Vol. IA-22, pp. 820-827, Sept./Oct. 1986.
- [2] D.Casadei, F.Profumo, G.Serra, A.Tani, "FOC and DTC: Two Viable Schemes for Induction Motors Torque Control", IEEE Trans. Power Electronics, Vol. 17. No. 5, Sep. 2002.
- [3] C.A.Martins, X.Roboam, T.A.Meynard, A.S.Carvalho, "Switching frequency imposition and ripple reduction in DTC drives by using a multilevel converter", IEEE Trans. Power Electronics, Vol. 17. No. 2, March 2002.
- [4] J.N.Nash, "Direct torque control, Induction motor vector control without an encoder", IEEE Trans. Ind. Appl., Vol. 33, No. 2, pp. 333-341, March/April 1997.
- [5] S.Kaboli, M.R.Zolghadri, S.Haghbin, A.Emadi, "Torque ripple minimization in DTC of induction motor based on optimized flux value determination", IEEE, 2003.
- [6] K.B.Lee, J.H.Song, I.Choy, J.Y.Yoo, "Torque ripple reduction in DTC of induction motor driven by three-level inverter with low switching frequency", IEEE Trans. Power Electronics vol. 17, No. 2, March 2002.
- [7] M.E.Romero, J.H.Braslavsky, M.I.Valla, "A ripple minimization strategy for Direct Torque and Flux control of induction motors using Sliding Modes", 15th IFAC World Congress, Barcelona, June 2002.
- [8] N.Mohan, "Advanced electric drives , analysis, control and modeling using Simulink", MNPERE, Minneapolis, 2001.
- [9] S.Kaboli, M.R.Zolghadri, A. Homaifar, "Effects of sampling time on the performance of Direct Torque Controlled induction motor drive", IEEE-ISIE, Rio de Janeiro, June 2003.
- [10] F.Aubepart, P.Poure, C.Girerd, Y.A.Chapuis, F.Braun, "Design and simulation of ASIC-based system control: Application to Direct Torque Control of Induction Machine, IEEE-ISIE, Bled, July 1999.
- [11] J.Rodriguez, J.Pontt, C.Silva, S.Kouro, H.Miranda, "A Novel Direct Torque Control Scheme for Induction Machines With Space Vector Modulation", 35th Annual IEEE PESC, Aachen, 2004.
- [12] E.Delaleau, J.P.Louis, R.Ortega,"Modeling and control of induction motors", Int. J. Appl. Math. Comput. Sci., vol. 11, No. 1, pp. 105-129, 2001.
- [13] J.Rodriguez, J.Pontt, S.Kouro, P.Correa, "Direct Torque Control With Imposed Switching Frequency in an 11-Level Cascaded Inverter" IEEE Trans. Ind. Electronics, Vol. 51, No. 4, pp. 827-833, Aug. 2004.
- [14] D.Casadei, G.Serra, A.Tani, "Implementation of a Direct Torque Control Algorithm for Induction Motors Based on Discrete Space Vector Modulation", IEEE Trans. Power Electronics, Vol. 15, No. 4, pp. 769-777, July 2000.
- [15] M.Žalman, I.Kuric, "Direct Torque and Flux Control of Induction Machine and Fuzzy Controller", Journal of Electrical Engineering, Vol. 1, No. 5, 2005.
- [16] S.Ferreira, F.Haffner, L.F.Pereira, F.Moraes, "Design and Prototyping of Direct Torque Control of Induction Motors in FPGAs", 16th Symposium on Integrated Circuits and Systems Design, SBCCI'03, 2003.
- [17] J.Rodriguez, J.Pontt, C.Silva, R.Huerta, H.Miranda, "Simple Direct Torque Control of Induction Machine Using Space Vector Modulation", Electronics Letters, Vol. 40, No. 7, April 2004.
- [18] C.A.Martins, T.A.Meynard, X.Roboab, A.S.Carvalho, "A predictive sampling scale model for direct torque control of the induction machine fed by multilevel voltage source inverters", The European Physical Journal Applied Physics, EDP Sciences, 1999.
- [19] A.B.Proca, A.Keyhani, J.M.Miller, "Sensorless Sliding-Mode Control of Induction Motors Using Operating Condition Dependent Models", IEEE Trans. Energy Conversion, Vol. 18, No. 2, June 2003.
- [20] P.Vas, "Sensorless Vector and Direct Torque Control", Oxford University Press, 1998.

Abstract – The paper describes method for the reduction of torque ripple for the Direct Torque Control algorithm of an induction motor. Principles of method are presented. Simulation and comparison with classical DTC strategy was carried out.

REDUCTION OF TORQUE RIPPLE IN INDUCTION MOTOR DIRECT TORQUE CONTROL WITH CONSTANT SWITCHING FREQUENCY

Saša Nikolić, Vladimir Katić, Stevan Grabić



секција TO-5

МЈЕРНЕ МЕТОДЕ И СИСТЕМИ

M. Dimitrijević, M.Savić, V. Litovski SISTEM ZA MERENJE FAKTORA SNAGE I IZOBLIČENJA	168
M. Brkić, L. Nađ MODIFIKACIJA KARAKTERISTIKE ZRAČENJA ULTRAZVUČNIH SENZORA RADI PRIMENE U SISTEMU ZA MERENJE POZICIJE ROBOTA	172
Z. Petrušić, D. Mančić, Č. Vasić TERMOVIZIJA KAO POUZDANI KONTROLNO-MERNI SISTEM ENERGETSKE EFIKASNOSTI U INDUSTRIJI	175
V. Milosavljević, M. Slankamenac, M. Živanov, M. Brkić HARDVERSKA REALIZACIJA UPRAVLJAČKE ELEKTRONIKE ELEKTROLOG SONDE ZA MERENJE U VODENIM BUŠOTINAMA	180
V. Balović, S. Marinković, D. Stojković, I. Vasić, M. Dimitrijević PORTABILNI SISTEM ZA PRAĆENJE RESPIRACIJE I PULSA	184
M. Kalabrić, G. Stojanović, T. Garovnikov METODE ZA NEINVAZIVNO MERENJE NIVOVA GLUKOZE U KRVI	187
S. Buha, M. Živanov, D. Mihajlović NADGLEDANJE NIVOVA VODE U BUNARIMA	192

SISTEM ZA MERENJE FAKTORA SNAGE I IZOBLIČENJA

Marko Dimitrijević, Milan Savić, Vančo Litovski, *Elektronski fakultet u Nišu*

Sadržaj – Merenje faktora snage i izobličenja zahteva posebne uređaje i metode merenja. Akvizicioni moduli za PC računare podržani odgovarajućim softverom pružaju mogućnosti realizacije jednostavnih i jeftinih metoda i instrumenata za merenje faktora snage i izobličenja malih potrošača, donoseći sve prednosti virtuelne instrumentacije. Jedna realizacija merača faktora snage i izobličenja za male potrošače (do 0,5kW) će biti predstavljena u ovom radu.

1. UVOD

Razvoj industrije integrisanih kola bi bio nemoguć bez razvoja alata za projektovanje, simulaciju i testiranje. Može se primetiti da je uticaj dvosmeran: razvoj integrisanih kola je doveo do pojave jeftinih personalnih računara, pratećeg hardvera i softvera za sve oblasti istraživanja i razvoja. Integracija hardvera i softvera obuhvata i procese merenja, akvizicije, obrade i prezentacije dobijenih podataka. Usvojeni termin koji obuhvata pomenute procese je virtuelna instrumentacija.

Virtuelna instrumentacija je trend u tehnici i nauci zbog rastuće kompleksnosti inženjerskih poslova, potrebe za velikim brojem specijalizovanih i skupih instrumenata i softvera, potrebe za visokokvalifikovanim ljudima za rad sa tim instrumentima kao i organizovanja podele rada sa instrumentima i softverom.

U linearnim kolima, koja se sastoje od linearnih opterećenja, struje i naponi su sinusoidalnog oblika tako da faktor snage zavisi samo od fazne razlike između struje i napona. Pojam faktora snage može biti generalizovan, tako da se govori o totalnom, faktoru snage izobličenja ili pravom faktoru snage u kome prividna snaga zavisi od svih harmonika. Ovakva definicija faktora snage je neophodna u analizi realnih sistema napajanja koja koriste nelinearna opterećenja, kao što su usmerači, a posebno prekidačka napajanja (*Switched-Mode Power Supplies, SMPS*).

Industrijski standardi regulišu dozvoljene granice (minimum) faktora snage. Paradigmatični primer je personalni računar koji se napaja preko prekidačkog napajanja snage od 150W do 500W. Prekidačko napajanje sa pasivnom korekcijom faktora snage može dostići faktor snage od 0,7 do 0,75, napajanja sa aktivnom korekcijom do 0,99, dok napajanja bez korekcije faktora snage imaju faktor snage od 0,55 do 0,65 u najboljem slučaju. Trenutno važeći standard u zemljama članicama Evropske Unije, EN61000-3-2, propisuje da svako prekidačko napajanje snage veće od 75W mora da ima najmanje pasivnu korekciju faktora snage.

Merenje faktora snage i izobličenja zahteva specijalnu opremu i instrumente. Na primer, klasičan ampermetar će pokazati pogrešnu vrednost prilikom merenja naizmenične struje kroz nelinearno opterećenje, tako da će i faktor snage biti pogrešno izračunat. U ovakvom slučaju mora biti korišten RMS instrument za merenje struje i napona. Takođe za merenje aktivne i prividne snage mora biti korišten vatmetar koji meri nesinusoidalne struje.

Akvizicioni moduli sa računarskim interfejsom omogućuju realizaciju jednostavnih i jeftinih metoda i instrumenata za merenje faktora snage i izobličenja do 40 harmonika za male snage (slika 1). Ovakva realizacija donosi sve prednosti virtuelne instrumentacije.

2. IZRAČUNAVANJE IZOBLIČENJA I FAKTORA SNAGE

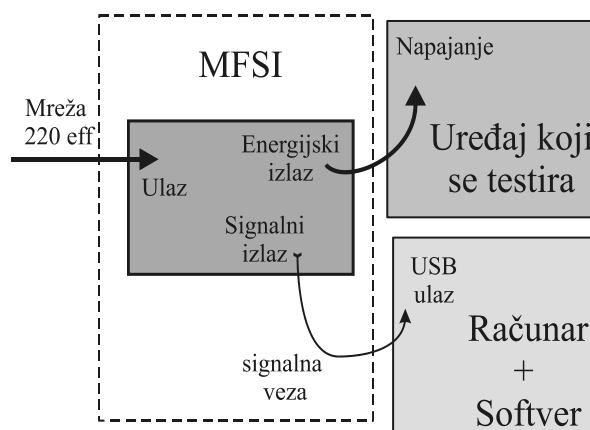
Prividna snaga, aktivna snaga, faktor snage i ukupno harmonijsko izobličenje (*THD*) se izračunavaju na osnovu smplovanih vrednosti napona i struje. Ukupno harmonijsko izobličenje se izračunava prema jednačini:

$$THD [\%] = \frac{\sum_{n=2}^{40} P_n}{P_1} \times 100 \quad (1)$$

gde P_n predstavlja snagu n -tog harmonika, a P_1 je snaga osnovnog harmonika (50Hz). Ukupno harmonijsko izobličenje se može naći i na osnovu harmonijskih komponenti struje, imajući u vidu činjenicu da je kod nelinearnih opterećenja struja izobličena, tj. ima nesinusoidalni oblik:

$$THD [\%] = \frac{\sqrt{\sum_{n=2}^{40} I_n^2}}{I_1} \times 100 \quad (2).$$

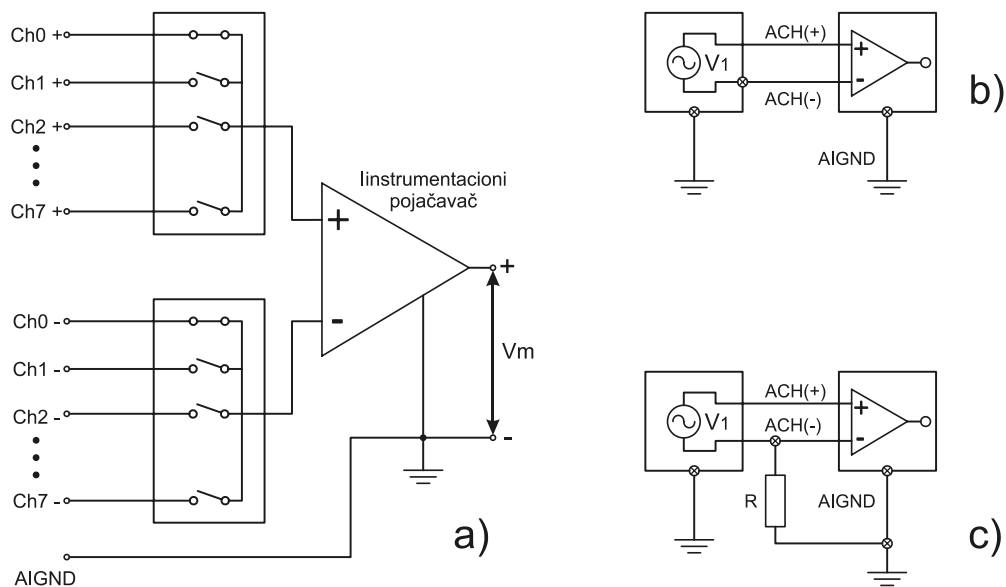
U prethodnoj jednačini I_n predstavlja struju n -tog harmonika, a I_1 je struja osnovnog harmonika. Vrednosti I_n se dobijaju Furijeovom transformacijom trenutne vrednosti struje, $i(t)$.



Sl. 1. Sistem za merenje faktora snage i izobličenja (MFSI)

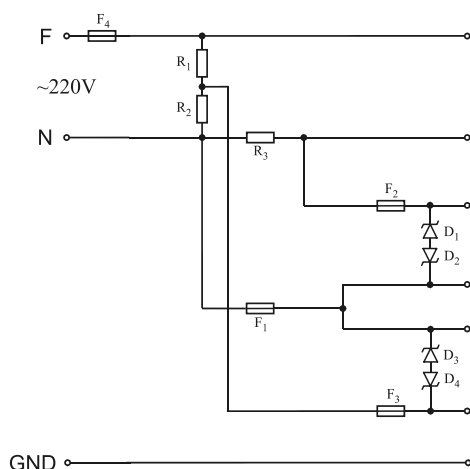
Faktor snage izobličenja (*DPF*) se može izračunati na osnovu vrednosti *THD* prema jednačini:

$$DPF = \frac{1}{\sqrt{1 + THD^2}} \quad (3).$$



Sl. 2. Instrumentacioni pojačavač (a), diferencijalni način povezivanja (b), povezivanje sa otpornikom između kanala i mase (c)

Sistem za merenje faktora snage se sastoji od kola za prilagođenje, akvizicionog modula, personalnog računara i softvera (slika 1). Kolo za prilagođenje (na slici MFSI) služi za redukciju napona, pretvaranje strujnog signala u naponski i zaštitu od preopterećenja. Akvizicioni modul vrši semplovanje napona i struje i numeričke vrednosti šalje preko USB porta računaru.



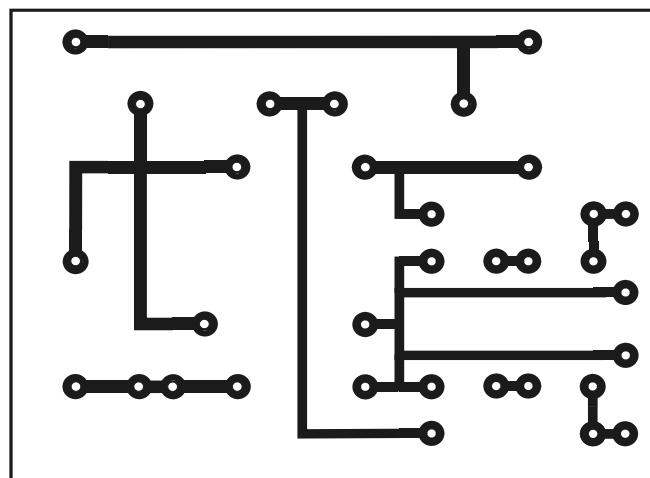
Sl. 3. Električna šema kolo za prilagođenje

Uloga akvizicionog modula je i galvansko razdvajanje mernog dela i računara. Računar ima ulogu interfejsa prema korisniku koji vrši merenje. Na računaru se izvršava softver – virtualni instrument – koji vrši potrebna numerička izračunavanja: Furijeovu transformaciju, izračunavanje faktora snage i ukupnog harmonijskog izobličenja. Softverska komponenta sistema sadrži grafički interfejs koji omogućuje jednostavnu kontrolu procesa merenja.

3. FIZIČKA REALIZACIJA SISTEMA

Akvizionni modul vrši akviziciju podataka. Sistem je baziran na *National Instruments NI USB-9215A* akvizicionom modulu (DAQ). Akvizicioni modul ima četiri

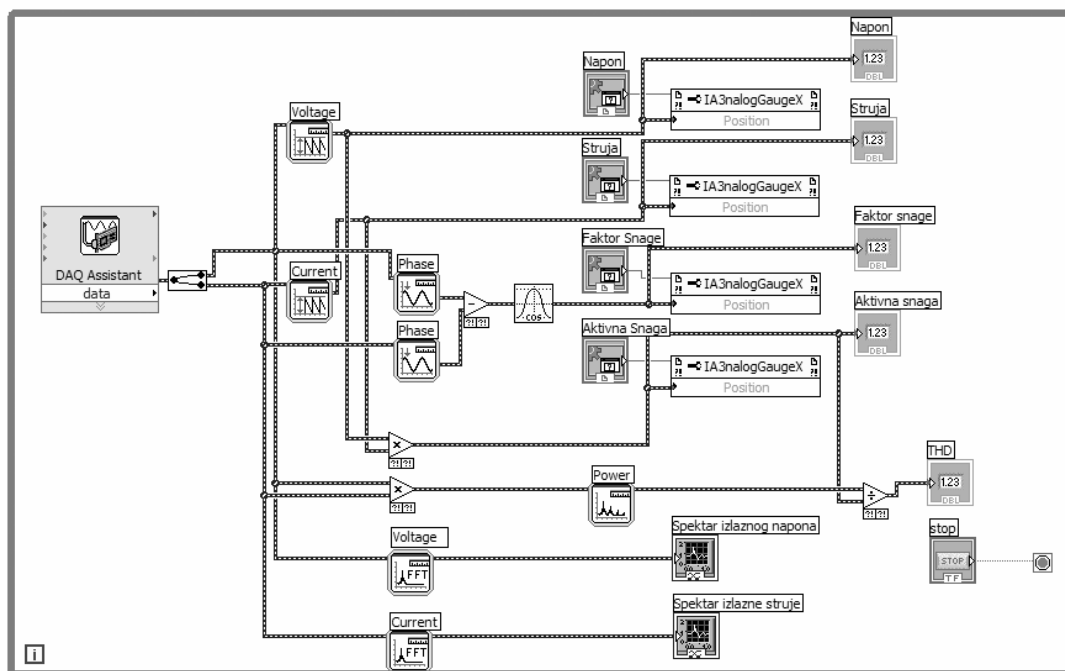
ulazna kanala za simultano semplovanje napona sa 16-bitnom tačnošću, 100kS brzinom i 250V_{RMS} izolacijom između akvizicionog kanala i mase (slika 2a). Akvizicioni modul omogućuje lako povezivanje preko USB interfejsa.



Sl. 4. Štampana ploča kolo za prilagođenje

Za merenje faktora snage upotrebljena su dva akviziciona kanala: za merenje struje i merenje napona. Kanali su povezani diferencijalnom metodom zbog boljeg potiskivanja srednje vrednosti signala (šuma) i galvanske izolacije (slika 2a i 2b).

Šum utiče na preciznost merenja malih vrednosti, kao što su vrednosti struja i napona viših harmonika. Kod diferencijalnog načina vezivanja, obe tačke su vezane za instrumentacioni pojačavač. U cilju povećavanja faktora potiskivanja srednje vrednosti (CMRR), može se povezati otpornik između invertujućeg kraja i mase (slika 2c). Otpornost otpornika ima vrednost stotinu puta veću od instrumentacionog pojačavača. Moguće je povezati i drugi otpornik između neinvertujućeg terminala i mase, čime se postiže neznatno bolji faktor potiskivanja srednje vrednosti, ali se unosi sistematska greška u merenje usled rednog vezivanja otpornika.



Sl. 5. Izgled aplikacije u LabVIEW

Kako je opseg merenog napona ulaznih akvizicionih kanala ograničen na $\pm 10V$, neophodno je smanjiti napon sa $220V_{RMS}$ na odgovarajući. Napon se smanjuje u kolu za prilagođenje, razdelnikom napona R_1/R_2 koji je vezan za naponski kanal. Naponski i strujni kanal su zaštićeni od naponskog preopterećenja zener diodama (D_1, D_2, D_3, D_4) i osiguračima (F_1, F_2, F_3) (slika 3). Prema tome, maksimalni napon na mernom kanalu je ograničen na $V_Z + V_D$, što je u konkretnoj realizaciji $11V$, dok je struja ograničena osiguračem na $100mA$. Preporučuje se upotreba regulacionog trafoa za galvansko izolovanje celog sistema od električne mreže.

Struja se može meriti indirektno, pretvaranjem u napon pomoću otpornika R_3 . U ovoj implementaciji je korišten otpornik 2Ω , 1% tolerancije, radi veće tačnosti merenja. Sistem je predviđen za merenje karakteristika uređaja snage do $0,5kW$, tako da je potrebno izabrati otpornik odgovarajuće snage. Izračunavanje struje iz napona je realizovano kao softverska funkcija. Merenje struje pomoću holovog senzora je takođe razmatrano.

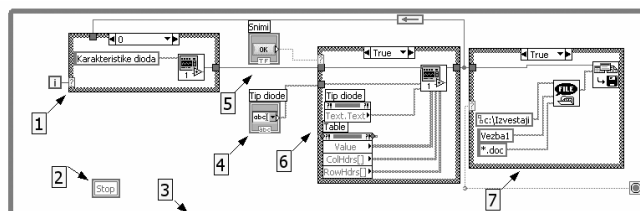
4. SOFTVERSKA KOMPONENTA SISTEMA

Softverska komponenta sistema za merenje faktora snage i harmonijskih izobličenja je realizovana pomoću *National Instruments LabVIEW* razvojnog paketa (slika 5), koji pruža mogućnost jednostavne realizacije virtuelnih instrumenata. Virtuelni instrument se sastoji od interfejsa ka akvizicionom modulu, procedura za izračunavanje numeričkih vrednosti i korisničkog interfejsa.

Interfejs ka akvizicionom modulu je implementiran kao drajver. USB-9215A modul je podržan NIDAQmx drajverima. Sva merenja se izvršavaju preko viruelnih kanala. Virtuelni kanal je skup osobina koja se dodeljuju konkretnom merenju i uključuje ime kanala, fizički kanal preko koga se merenje vrši, ulazni terminali veze, tip merenja i informacije o skaliranju veličina. Fizički kanal određuje terminal na akvizicionom modulu na koji se dovodi signal koji se

sempluje. Virtuelni kanal može biti konfigurisani globalno na nivou sistema, ili lokalno u samoj aplikaciji preko aplikacionog interfejsa. Svaki fizički kanal ima jedinstveno ime.

Moguće je izvršiti agregaciju više virtuelnih kanala koji definišu iste tipove merenja u jedan merni proces. Procesi se, slično virtuelnim kanalima, mogu definisati lokalno na nivou aplikacije i globalno na nivou sistema.

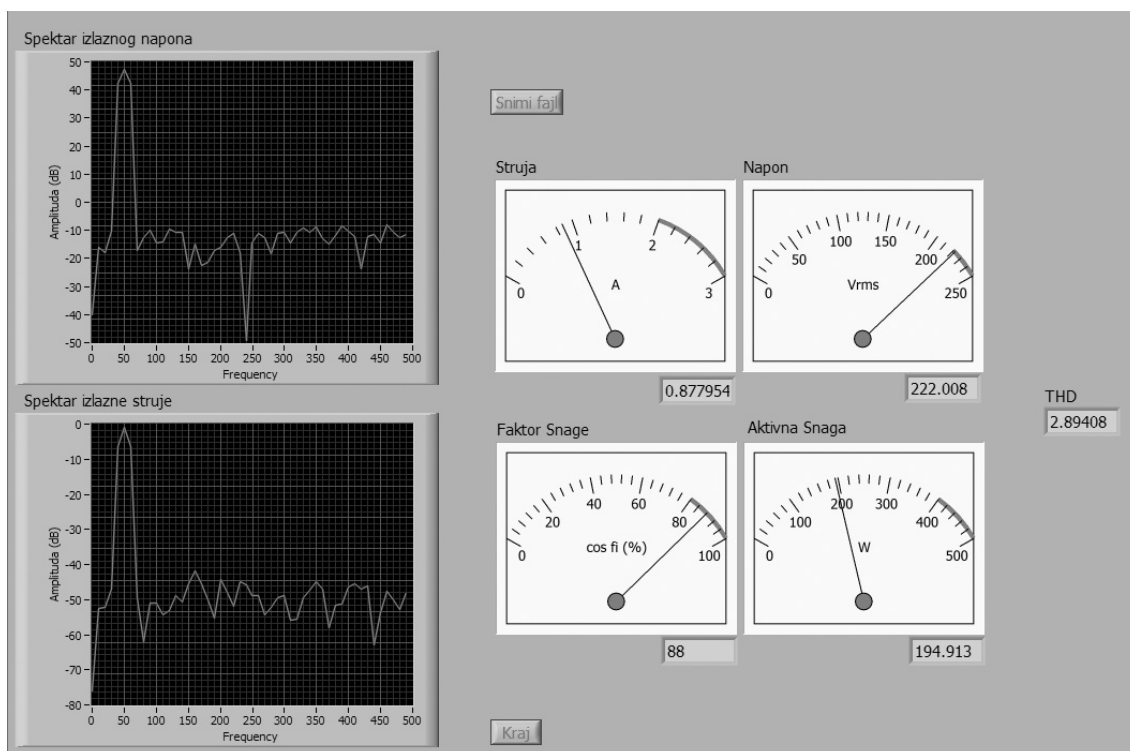


Sl. 6. Thread za snimanje podataka

Softverska komponenta sistema sadrži procedure za numeričku obradu podataka dobijenih akvizicijom. Implementirane su procedure za izračunavanje trenutne struje na osnovu napona koji je dobijen akvizicijom, izračunavanje harmonijskih komponenti struje i napona, kao i funkcije za izračunavanje snage, faktora snage i ukupnog harmonijskog izobličenja (slika 5).

U cilju povećanja performansi virtuelnog instrumenta, aplikacija je podeljena u dva *thread*-a. Prvi sadrži navedene funkcije za akviziciju i obradu podataka, a u drugom su sadržane procedure za rad sa fajl sistemom i snimanje dobijenih vrednosti (slika 6). Sve merene i izračunate vrednosti se snimaju tabelarno u HTML formatu radi dalje analize.

Korisnički interfejs se sastoji od kontrola i indikatora (slika 7). Interfejs omogućuje kontrolu procesa merenja i praćenje vrednosti izmerenih veličina. Interfejs takođe sadrži kontrole za manipulaciju podacima i snimanje dobijenih vrednosti.



Sl. 7. Izgled grafičkog interfejsa virtuelnog instrumenta

5. ZAKLJUČAK

Sistem za merenje faktora snage i izobličenja je kompaktan i portabilan uređaj. USB interfejs pruža mogućnost jednostavnog hot-plug povezivanja sa računarom. Kolo za prilagođenje se povezuje preko DIN priključka. Sistem je razvijen u okviru projekta energetske efikasnosti EE-232014, Ministarstva za nauku i zaštitu životne sredine Republike Srbije.

6. LITERATURA

- [1] Dimitrijević M., Litovski V.: Computer Integrated Analogue Electronics Laboratory for Undergraduate Teaching, Proceedings of Remote Engineering Virtual Instrumentation Symposium, Brasov, Romania
- [2] Dimitrijević, M., Litovski V.: Implementation of the Component Characteristic Curve Tracer Using PC-based Acquisition Card, Proc. of Small System Simulation Symposium 2005, pp. 63-66
- [3] Dimitrijević, M., Litovski V.: Implementation of 1MHz Scalar Network Analyzer Using PC-based Acquisition Card, Proc. of 49th Conference of ETRAN, pp. 90-93
- [4] Dimitrijević M.: Computer Integrated Laboratory for Electronics, MSc thesis, 2005
- [5] National Instruments: PCI USB-9215 Product Data Sheet, <http://ni.com>
- [6] National Instruments: LabVIEW™ 7 Express Measurement Manual, <http://ni.com>
- [7] National Instruments: LabVIEW™ 7 Express User Manual, <http://ni.com>.

Abstract - Power factor and distortion measuring usually require special equipment. Computer-based acquisition modules and software provide possibility of creation of simple and non-expensive methods and instruments for power factor measurement and distortion characterization of small loads and bring all advantages of virtual instrumentation. One approach to power factor and distortion measurement for small electric loads (up to 0.5kW) will be described in this paper.

SYSTEM FOR POWERFACTOR AND DISTORTION MEASUREMENT

Marko Dimitrijević, Milan Savić, Vančo Litovski

MODIFIKACIJA KARAKTERISTIKE ZRAČENJA ULTRAZVUČNIH SENZORA RADI PRIMENE U SISTEMU ZA MERENJE POZICIJE ROBOTA

Brkić Miodrag, Nađ Laslo, *Fakultet tehničkih nauka, Novi Sad.*

Sadržaj – Ovaj rad prikazuje rešenje za modifikaciju ultrazvučnog senzora radi dobijanja kružne karakteristike zračenja, čime se omogućuje vrlo brzo izračunavanje pozicije robota. Opisan je sistem za pozicioniranje robota. Prikazana je izvedba modifikacije. Izvršena su merenja da bi se ustanovile karakteristike novonastalog senzora i proučeni su dobijeni rezultati.

1. UVOD

Potreba za preciznim sistemom za merenje pozicije robota javila se pri konstruisanju robota za međunarodno robotsko takmičenje "Eurobot", na kojem se autonomni roboti takmiče u što boljem ispunjavanju postavljenih zadataka, koji se menjaju svake godine. Takmičenje se odvija na terenu površine 2m sa 3m, na kojem dva suparnička robota istovremeno pokušavaju da u ograničenom vremenskom roku ispune postavljeni zadatak u što većoj meri. Pošto su roboti autonomni, poznavanje tačne pozicije robota u bilo kom trenutku meča u velikoj meri olakšava upravljanje robota i omogućava brži i efikasniji rad robota.

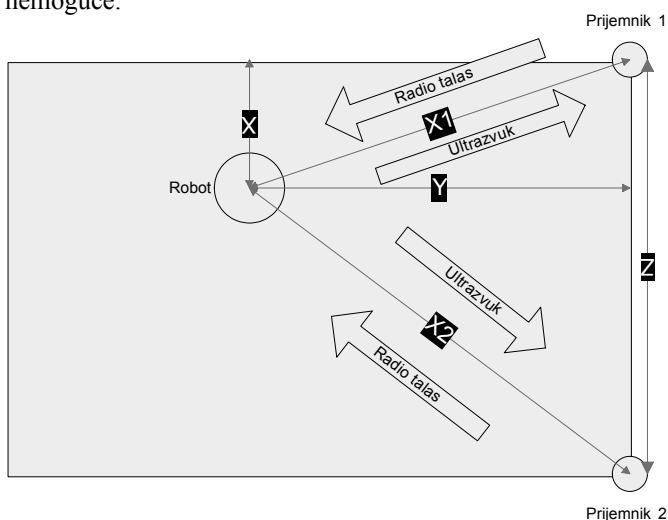
U prethodnim godinama konstruisano je više sistema za merenje pozicije robota, ali svi su se pokazali kao polovična rešenja, pošto u praksi ispoljili razne mane. Sistem za pozicioniranje pomoću enkodera za merenje pređenog puta točkova robota bi tokom trajanja meča povećavao grešku merenja, te bi u potpunosti gubio trenutnu poziciju pri sudaru sa protivničkim robotom. Sistem sa infracrvenim prijemnikom koji bi tražio infracrvene talase emitovane sa predajnika, postavljenih na fiksnim položajima na granici terena, pokazao se previše netačan zbog male usmerenosti infracrvenog senzora, i spor, pošto se pri svakom traženju pozicije robot morao okretati tražeći predajni signal. Kao jedino efikasno i ekonomski prihvatljivo rešenje pojavilo se pozicioniranje pomoću ultrazvuka.

Sistem za ultrazvučno pozicioniranje (vidi Sl.1) radi na sledećem principu- ultrazvučni predajnik nalazi se na robotu i emituje talase, dva prijemnika se nalaze na udaljenim postoljima na granici terena, pri prijemu ultrazvučnog talasa radio linkom o tome obavještavaju robota, mikrokontroler na robotu izračunava vreme od početka slanja ultrazvuka do primanja informacije o dospeću ultrazvuka do prijemnika. Poznavanjem vremena potrebnog ultrazvuku da dospe od robota do prijemnika mikrokontroler može izračunati udaljenost robota od oba prijemnika, te primenom odgovarajućih trigonometrijskih jednačina, (1) i (2), i trenutnu poziciju na terenu.

$$x = \frac{x_1^2 + x_2^2 - z^2}{2z} \quad (1)$$

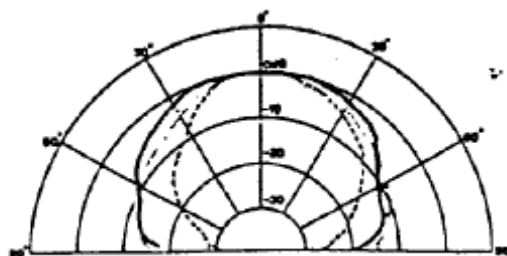
$$y = \sqrt{x_1^2 - x^2} \quad (2)$$

Ultrazvučni senzori su u suštini mikrofoni i zvučnici koji su sposobni da rade na ultrazvučnim frekvencijama i zbog načina konstrukcije imaju usmerenu karakteristiku zračenja (vidi Sl.2). Na ultrazvučnom prijemniku se javlja maksimalni signal samo ako su predajnik i prijemnik usmereni jedan prema drugom. Problem se pojavljuje ako postoji potreba da se jedan ili oba objekta, između kojih se vrši merenje, okreće oko svoje ose u toku merenja. Tada se gubi umerenost između senzora, signal na prijemniku slabi, domet merenja se smanjuje i pri prevelikoj razdešenosti merenje postaje nemoguće.



Sl.1. Prikaz sistema za pozicioniranje

Upravo ovaj problem se javlja pri kretanju robota po terenu, kod kojeg je vrhu konstrukcije fiksiran ultrazvučni predajnik. Merenje pozicije nije izvedivo za svaki položaj robota, on se mora okretati oko svoje ose sve dok predajni i prijemni senzor opet ne budu usmereni jedan prema drugom. Zbog ograničenog vremena trajanja meča gubitak vremena usled okretanja nije dopustiv, te se prišlo modifikaciji senzora. Ovaj rad prikazuje moguće rešenje za modifikaciju karakteristike zračenja ultrazvučnih senzora, tako da ona postane uniformne vrednosti za ceo dijagram zračenja. Na taj način omogućuje se da se, bez obzira na trenutni položaj robota na terenu, akustični signal prenese sa predajnika na prijemnik, tako da je izračunavanje pozicije moguće u svakom trenutku.



Sl.2. Dijagram zračenja .

2. KARAKTERISTIKE SENZORA

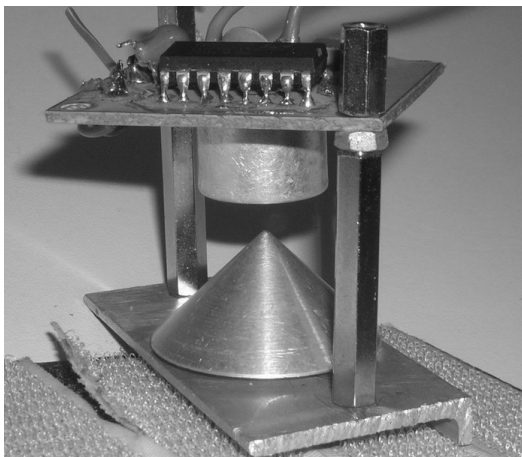
Na tržištu se mogu naći nekoliko tipova ultrazvučnih senzora, u praksi se najčešće upotrebljava piezoelektrični tip, koji je i korišćen u ovom radu. Senzor se sastoji od piezoelektričnog keramičkog elementa, monomorfog tipa, i konusnog metalnog rezonatora (Sl.3). Dovođenem napona na piezoelektrik dolazi do njegovog savijanja, i obrnuto, mehaničkim deformacijama na piezo elementu pojavljuje se napon na njemu, te se ovaj senzor može koristiti i kao predajnik i kao prijemnik. Konusni rezonator povećava osetljivost senzora i u sklopu sa piezo elementom određuje rezonantnu frekvenciju, koja je ujedno i preporučena radna frekvencija, posto se osetljivost senzora drastično smanjuje korišćenjem signala druge frekvencije, i na frekvencijama udaljenim nekoliko kiloherca od rezonantne senzor postaje neupotrebljiv. Postoji širok izbor komponenti različitih radnih frekvencija, za ovaj rad koristi se senzor 400ST(R)-40, koji radi na 40kHz. Između prijemnika i predajnika pratično ne postoji razlika u konstrukciji.



Sl.3. Ultrazvučni senzor

3. MODIFIKACIJA SENZORA

Uniformno zračenje senzora dobijeno je postavljanjem kupe ispred prednjeg, zračućeg dela senzora, tako da se vrh kupe nalazi u osi senzora, direktno ispred rezonatora (vidi Sl.4). Baza kupe je većeg prečnika od senzora, a pošto je ugao zračenja senzora oko 30 stepeni, skoro svi talasi iz predajnika padaju na kupu i ravnomerno se šire po okolnom prostoru, u ravni okomitoj na osu kupe, čime je postignuto dobro iskorišćenje raspoložive akustičke snage.



Sl.4. Modifikovani senzor.

Isto tako, u prijemniku svi talasi (iz ravni okomite na osu kupe) koji padaju na kupu odbijaju se ka senzoru, bez obzira na smer iz kojeg su došli.

4. SISTEM ZA MERENJE

Blok šema sistema za merenje prikazana je na slici 5. Sastoji se iz sledećih sklopova:

- Predajno kolo: ovaj blok ima funkciju da generiše signale frekvencije 40kHz, te da ih preko drajverskog kola šalje ka senzoru. Drajversko kolo je realizovano u mosfet push-pull konfiguraciji, koja omogućava maksimalnu predaju snage predajnom senzoru, koji predstavlja pretežno kapacitivno opterećenje.
- Predajni i prijemni senzor: zavisno od vrste merenja, senzori su sa ili bez kupe.
- Prijemnik: Ovo kolo služi za pojačanje signala koji dolaze sa prijemnog senzora, pošto su ti signali vrlo malog inteziteta, reda desetak milivolti. Kolo je realizovano kao selektivni tranzistorski pojačavač, sa rezonantnom frekvencijom jednakom radnoj frekvenciji senzora. Ovakav pojačavač ima malo pojačanje, u praktičnim primenama sistema za merenje razdaljine potrebno je dodati još pojačavačkih stepena, ali za potrebe merenja signala veće pojačanje bi bilo nepoželjno pošto bi zbog mogućeg prigušenog oscilatornog odziva prijemnika moglo doći do pogrešnih rezultata merenja.
- Digitalni osciloskop: omogućava direktno očitavanje rezultata merenja.



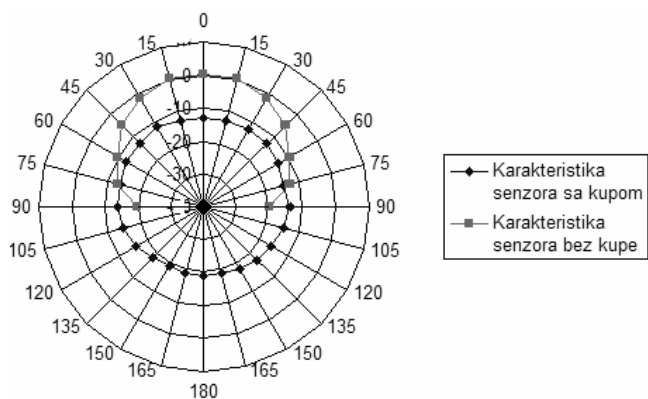
Sl.5. Blok šema sistema za merenje karakteristika akustičkog primopredajnika

5. IZVRŠENA MERENJA

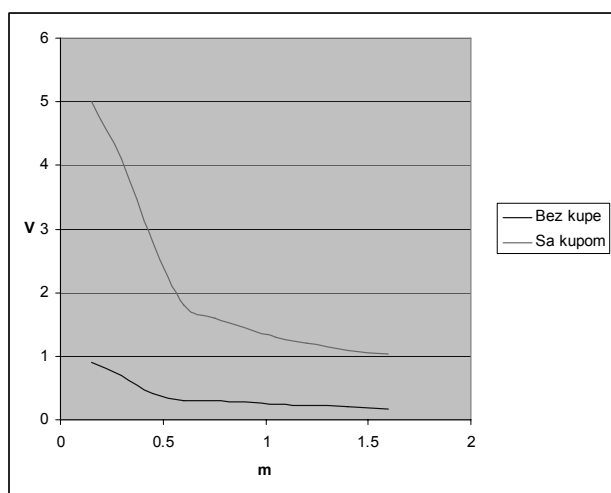
Da bi se utvrdile promjene na karakteristici zračenja izvršena su sledeća merenja:

- Merenje direktivnosti: pošto je osnovni cilj modifikacije dobijanje omnidirektivnog senzora, osnovno merenje je imalo za cilj dobijanje novog dijagrama zračenja. Merenje je izvršeno u sledećim uslovima: predajnik i prijemnik su se nalazili na istoj visini, na razdaljini od 50cm, predajniku je mao ugrađenu kupu, prijemniku nije. Prijemnik je pomeran oko predajnika u koracima od 10 stepeni. Dobijena karakteristika je prikazana na slici 6. Vidi da je senzor praktično postao omnidirekcioni. Zbog ravnomernog rasipanja talasa od kupe očekivana je kružna karakteristika, mala odstupanja koja su dobijena u stvarnosti vjerovatno potiču od tehničke nemogućnosti da se vrh kupe postavi tačno na sredinu senzora, tako da se talasi nisu u istoj količini odbili u svim pravcima, otuda i pomeranje sredine karakteristike iz koordinatnog početka.
- Merenje slabljenja signala: omnidirektivnosti senzora dobijeno je na uštrb manje akustičke energije koja se prenesu od predajnika ka prijemniku. Da bismo ustanovili koliko signal na prijemniku oslabi, izvršeno je merenje sa sensorima bez kupe koji su bili usmereni jedan prema drugom, i merenje

senzora sa kupom, postavljenih na istu visinu. Na slici 7 prikazani su rezultati, vidi se da signal na prijemniku senzora sa kupom u prosjeku pet do šest puta slabiji, što je i bilo očekivano. Na malim udaljenostima opadanje signala je znatno izraženije nego pri većim razdaljinama, ova pojava se može objasniti uticajem talasima koji do prijemnika dolaze odbijajući se od predmeta u okolini, njihov doprinos se učiće na podizanje na većim razdaljinama. Na malim udaljenostima ovi talasi imaju mali uticaj na signal, pošto je direktni signal sa predajnika mnogo jači.



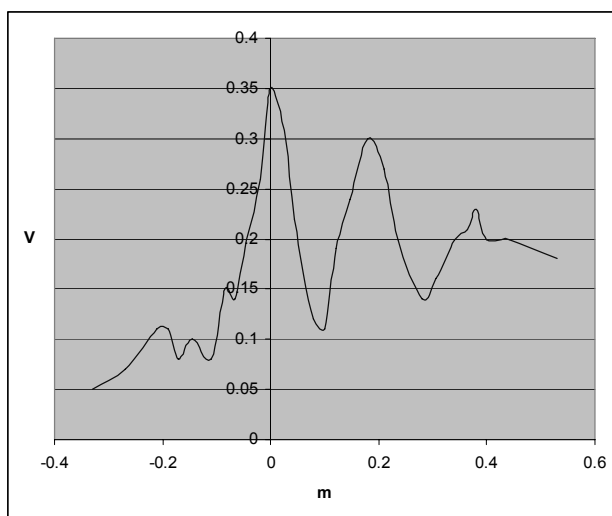
Sl.6. Slabljenje signala



Sl.7. Slabljenje signala

- Merenje direktivnosti po vertikali- ultrazvučni senzor bez kupe ima istu karakteristiku zračenja u svim osama, dok se kod modificiranog senzora sa kupom karakteristike po x i y ose značajno razlikuju. Merenje je izvršeno u sledećim uslovima: predajnik i prijemnik su postavljeni na razdaljinu od 50 cm, prijemnik je pomeran po y-osi i vršena u merenja signala, dok je predajnik ostao stacionaran. Rezultati su prikazani na slici 8, može se zaključiti da je senzor po y-osi postao znatno usmereniji. Maksimum signala na istim visinama senzora je najizraženiji, te se može zaključiti da se najveći broj talasa odbio od kupe po x-osi, što se i očekivalo. Drugi maksimum se dobio od bočnih talasa sa predajnika koji su pali na prijemnik direktno sa predajnog senzora, bez odbijanja od predajne kupe,

tačka u kojoj se ovaj maksimum pojavljuje zavisi od udaljenosti po x-osi između senzora, pri povećanju razdaljine on se približava osnovnom maksimumu i nestaje na većim rastojanjima. Sa dijagrama (Sl.8) vidi se da je najoptimalnije postaviti i predajni i prijemni senzor na istu visinu.



Sl.8. Slabljenje signala pri pomeranjima senzora po y-osi

7. ZAKLJUČAK

Iz izvršenih merenja može se zaključiti da je izvedenom modifikacijom dobijena željena karakteristika zračenja. Ovaj senzor je primjenjen u praksi i uspješno je korišćen na udaljenosti do 5m, tako da mu je primjenjivost ostala prihvatljiva uprkos smanjenju efikasnosti zbog gubitka usmerenosti. U svakoj tački terena za takmičenje omogućeno je trenutno merenje pozicije robota. Preciznost sistema je ispod 2 cm, što u potpunosti zadovoljava potrebe u praksi. U daljnjem razvoju senzora predviđeno je testiranje različitih vrsta kupe te upotreba drugih geometrijskih oblika za rasipanje talasa, u slučajevima kada je potrebno modifikovanje ultrazvučnog davača radi dobijanja različitih karakteristika zračenja.

LITERATURA

[1] Husnija Š. Kurtović, "Osnovi tehničke akustike", Naučna knjiga, Beograd 1982.

Abstract – This paper presents a solution for modification of ultrasonic sensor for acquiring circular radiation pattern, which enables very fast calculation of robot's position. System for positioning of robot is described. Modification is explained. Measurements of modified sensor are conducted, derived data is explained.

MODIFICATION OF ULTRASONIC SENSOR RADIATION DIAGRAM IN SYSTEM FOR MEASURING MOBILE ROBOT POSITION

Brkić Miodrag, Nad Laslo

TERMOVIZIJA KAO POUZDANI KONTROLNO-MERNI SISTEM ENERGETSKE EFIKASNOSTI U INDUSTRIJI

Zoran Petrušić, Dragan Mančić, *Elektronski fakultet u Nišu*
Čedomir Vasić, *ZUA Dona Farm Niš*

Sadržaj - U ovom radu razmatrana je mogućnost primene savremenog termovizijskog sistema u postupku izrade preliminarnog energetskog bilansa u industrijskom preduzeću. Korišćen je moderan, optički termovizijski sistem visoke rezolucije Varioscan. Verifikacija predloženog kontrolno-mernog metoda izvršena je na konkretnom primeru u fabrici unutrašnjih guma "Tigar"-M.H. Babušnica.

1. UVOD

Merenje temperature kod termovizijskih sistema zasnovano je na detekciji energije infracrvenog zračenja (sa talasnim dužinama od $0.7\mu\text{m}$ do $14\mu\text{m}$), koju emituju svi objekti u prirodi koji su na temperaturama iznad apsolutne nule. Infracrveno zračenje koje je proporcionalno temperaturi objekata, savremeni termovizijski sistemi pretvaraju u slike ili termografe, na kojima su relativne temperaturne razlike prikazane odgovarajućom paletom boja ili sivih tonova [1].

Način beskontaktnog merenja temperature, kao i nedovoljna osetljivost infracrvenih senzora koji se u ovim sistemima primenjuju, uticali su da se u praksi zbog specifičnosti spektralne transmisije zemljine atmosfere koriste samo dva izdvojena atmosferska prozora. Oni su u literaturi označeni kao područje srednje-talasnog zračenja (MWIR) od $2\mu\text{m}$ do $5\mu\text{m}$ sa odgovarajućom silicijumskom optikom, i područje dugotalasnog zračenja (LWIR) od $8\mu\text{m}$ do $14\mu\text{m}$ sa germanijumskom optikom. Za ova dva područja primene razvijene su i odgovarajuće familije infracrvenih senzora koji se koriste kao prijemni detektori zračenja u termovizijskim sistemima. Zbog niza prednosti i specifičnih primena u različitim granama privrede, kao pogodni za korišćenje pokazali su se termovizijski sistemi sa sensorima iz područja dugotalasnog infracrvenog zračenja.

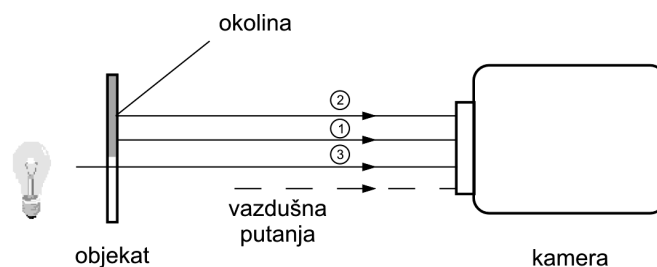
2. OSNOVNE KARAKTERISTIKE TERMOVIZIJSKIH SISTEMA

Pri izboru termovizijskog sistema za određenu primenu, kao bitna karakteristika se pojavljuje i koji tip detekcione tehnologije se koristi. U svim sistemima se trenutno primenjuju dva osnovna metoda detekcije: metod skeniranja (*scanning*) i metod rasporeda matrice detektora u žižnoj ravni (*FPA-focal plane array*) [1].

Termovizijski sistemi zasnovani na metodu skeniranja, koji je nešto stariji, koriste samo jedan detektor u kombinaciji sa dvodimenzionalnim optomehaničkim skenirajućim sistemom.

FPA je nova detektorska tehnologija, kod koje se veoma veliki broj minijaturnih senzora (piksela) u obliku matrice, smešta u žižnu ravan objektiva. Termovizijska slika nastaje sukcesivnim očitavanjem piksela primenom različitih metoda i kola digitalne elektronike. Termovizijski sistemi sa ovom tehnologijom skeniranja su znatno skuplji, ali su zato kompaktniji, fleksibilniji i sa povećanom tačnošću [2].

Temperaturna merenja koja se ostvaruju primenom termovizijskih sistema spadaju u grupu kompleksnih mernih metoda, jer se pored osnovnog karakterističnog infracrvenog zračenja (oznaka 1 na slici 1), koje emituje posmatrani objekat, pojavljuju i tri nepoželjna zračenja sa stanovišta merenja. Na slici 1 ova zračenja su prikazana kao zračenje koje se reflektuje sa površine mernog objekta, ili sa površina okolnih objekata koji se nalaze u vidnom polju objektiva mernog sistema (oznaka 2), kao zračenje koje emituju tela i objekti iza mernog sistema, koje je srazmerno transmitivnosti mernog objekta (oznaka 3), i kao karakteristično zračenje vazdušnog puta (označeno isprekidanom linijom) [3].

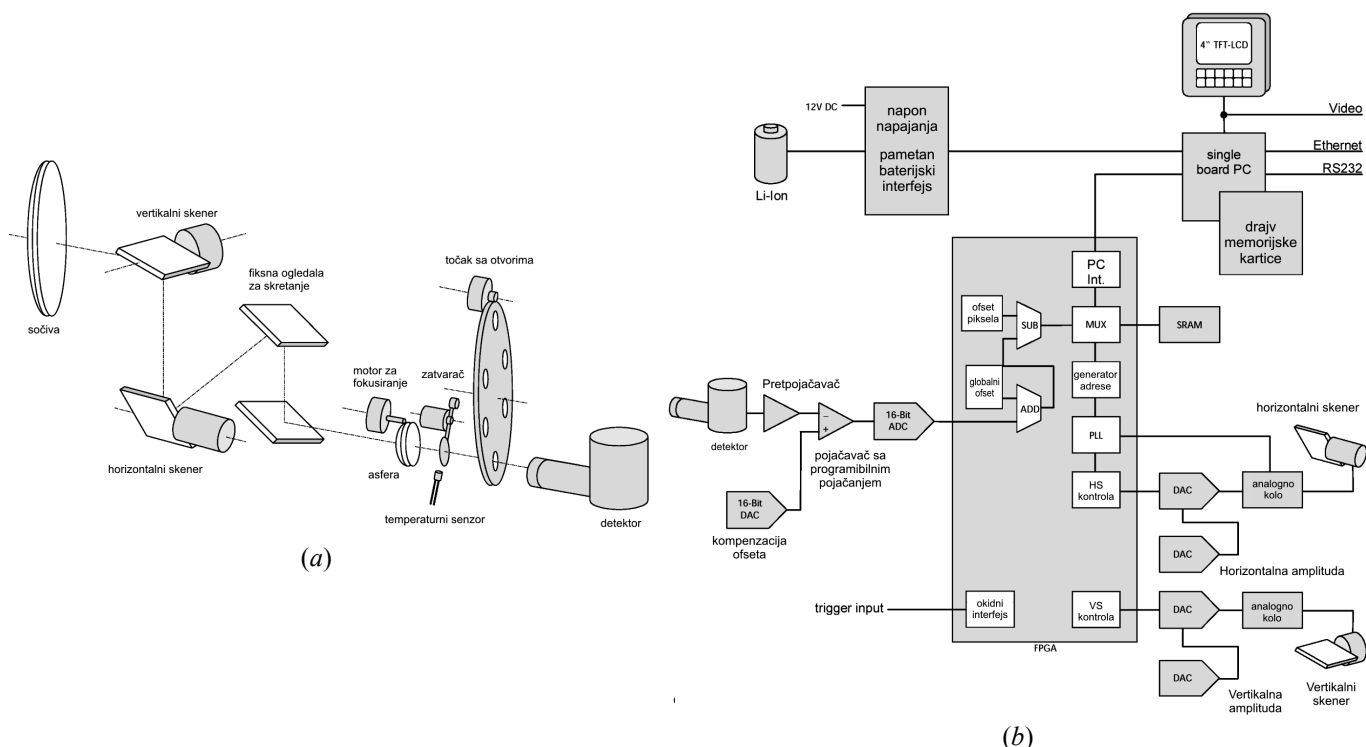


Sl. 1. Izvori greške pri beskontaktnom merenju temperature

Pošto je ukupno zračenje zbir osnovnog infracrvenog zračenja mernog objekta, reflektovanog i transmitivnog zračenja, kao i karakterističnog zračenja vazdušnog puta, kvalitet sistema za merenje temperature u velikoj meri zavisi od primenjenog softvera. Softver mora da omogući modifikaciju kalibracionih dijagrama ili primenjenih analitičkih formula za određivanje temperature. Poželjno je da merni sistem automatski određuje i unosi pojedine korekzione parametre, a u krajnjem slučaju da omogući modifikaciju pojedinih parametara u toku samog procesa merenja (udaljenost mernog objekta, faktor emisivnosti, temperatura ambijenta i sl.).

U realnim uslovima, preciznost termovizijskog merenja temperature znatno se pogoršava sa smanjenjem temperature ambijenta (naročito u opsegu ispod 0°C). To se posebno odnosi na slučajeve ako su merni objekti direktno izloženi uticaju sunčevih zraka, odnosno nekim drugim veštačkim svetlosnim izvorima, ili se merenja vrše pri ostalim neadekvatnim spoljašnjim uslovima, kao što su povećana vetrovitost, prisustvo dima i gasova, prisustvo različitih providnih barijera na mernom putu (prozori od stakla, polikarbonata, akrila i sličnih materijala).

Od svih tipova beskontaktnog merenja temperature termovizijski sistemi daju najveće mogućnosti, jer omogućavaju kreiranje dvodimenzionalne slike sa rezolucijom približnom televizijskoj slici. Rezultati merenja su predstavljeni u digitalnom zapisu, koji je veoma pogodan za memorisanje i dalju obradu podataka.



Sl. 2. (a) Princip skeniranja objekta termovizijskom kamerom, (b) Osnovna blok šema kamere Varioscans 3021ST

U osnovi, svi termovizijski sistemi se sastoje od istih blokova: optičkog sistema, detektorskog bloka, elektronskog sklopa, bloka za izračunavanje i vizualizacionog bloka. Na slici 2 prikazani su princip skeniranja i osnovna blok šema korišćene termovizijske kamere Varioscans.

Optički blok je najskuplji deo kamere, jer se sastoji od sistema sočiva na bazi Ge i Si, u zavisnosti od izabranog spektralnog opsega rada termovizijske kamere.

Nagli razvoj u tehnologiji izrade senzora poslednjih godina XX veka, potisnuo je kamere sa kvantnim detektorima i sistemom mehaničkog skeniranja, i u prvi plan postavio kamere čiji je detektorski princip zasnovan na matričnom detektoru koji se nalazi u žižnoj ravni termovizijskog objektiva (FPA).

Najnovije tehnologije izrade senzora omogućavaju da matrični detektori koriste kao sezorske elemente nehlađene mikrobolometre ili kvantne sezore gustine 640x480 piksela i veličine od 25 μ m.

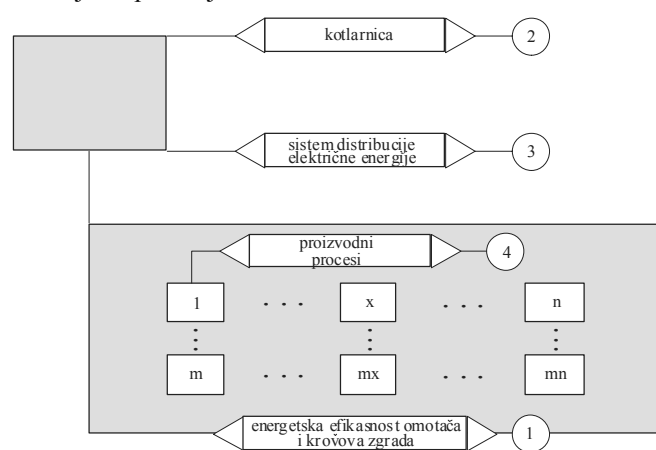
Svi ostali blokovi savremene termovizijske kamere su projektovani tako da koriste najsavremenije komponente i principe za rad u realnom vremenu, pri čemu kvalitet termovizijske slike u potpunosti odgovara kvalitetu standardne televizijske slike. Uvođenjem odgovarajućih višebitnih A/D i D/A konvertora postiže se i visoka temperaturna osetljivost.

3. EKSPERIMENTALNI DEO

Termovizijski sistemi omogućavaju široku primenu u privredi i raznim granama industrije [4, 5]. U ovom delu rada prikazani su rezultati do kojih se došlo primenom termovizijskog sistema Varioscans 3021ST firme Jenoptik iz Nemačke. Laboratorija za termoviziju Elektronskog fakulteta u Nišu, u saradnji sa Mašinskim fakultetom iz Niša, bila je realizator projekta utvrđivanja energetskih bilansa u industrijskim preduzećima. Na osnovu konkretne primene u preduzeću Tigar MH-program unutrašnjih guma iz Babušnice,

date su osnovne karakteristike primene termovizijskog sistema, koji se pojavljuje kao pogodni i pouzdani kontrolni, odnosno meri sistem [6].

Na slici 3 šematski su prikazane četiri funkcijske različite oblasti, gde je primena savremenih sistema za termovizijska merenja i ispitivanja dala izvanredne rezultate.



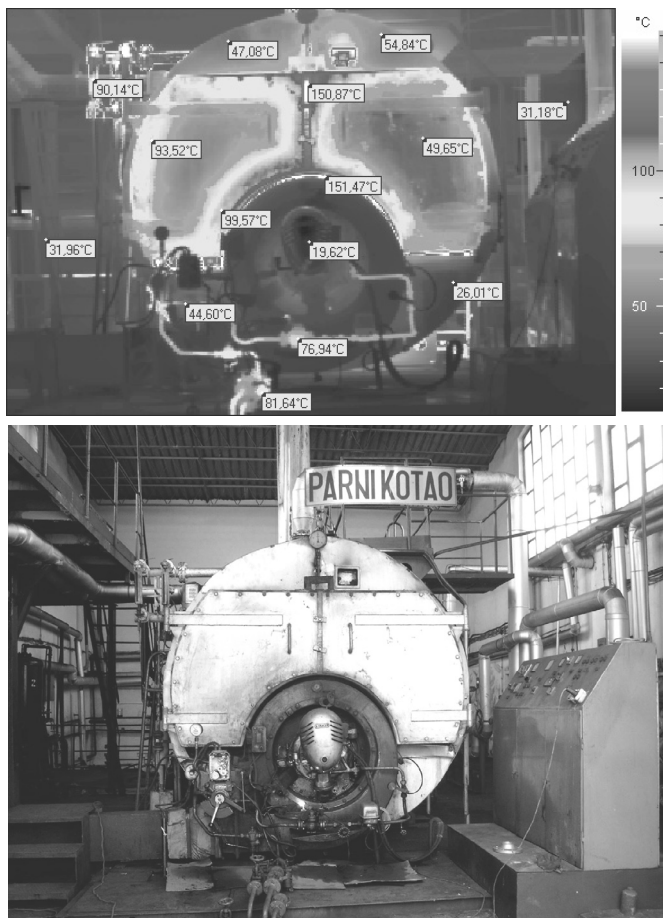
Sl. 3. Funkcijske oblasti primene termovizijskog sistema

U prvoj funkcijskoj oblasti (1) akcenat je stavljen na analizu toplotnih gubitaka preko zidova i spoljašnjih otvora, kao i krovne konstrukcije različitih industrijskih objekata i zgrada u okviru jednog preduzeća [7].

Termovizijskim snimanjem navedenih objekata ostvaruje se brzo i efikasno prikupljanje ulaznih podataka za kasniju laboratorijsku obradu, po nekom dostupnom računarskom programu kojim se izračunavaju toplotni gubici omotača zgrada i objekata, pri čemu korišćeni softver mora da bude usaglašen i da ispunjava osnovne tehničke zahteve iz Evropskog standarda SIST EN 832.

U drugoj funkcijskoj oblasti (2) termovizijski je ispitivan sistem za proizvodnju, distribuciju i korišćenje tople vode

(pare), sa posebnim akcentom na kotlarnicu. Na slici 4 prikazani su termovizijski snimak i izgled čelone površine kotla, čija se para koristi za tehnološki proces proizvodnje i grejanje objekata.



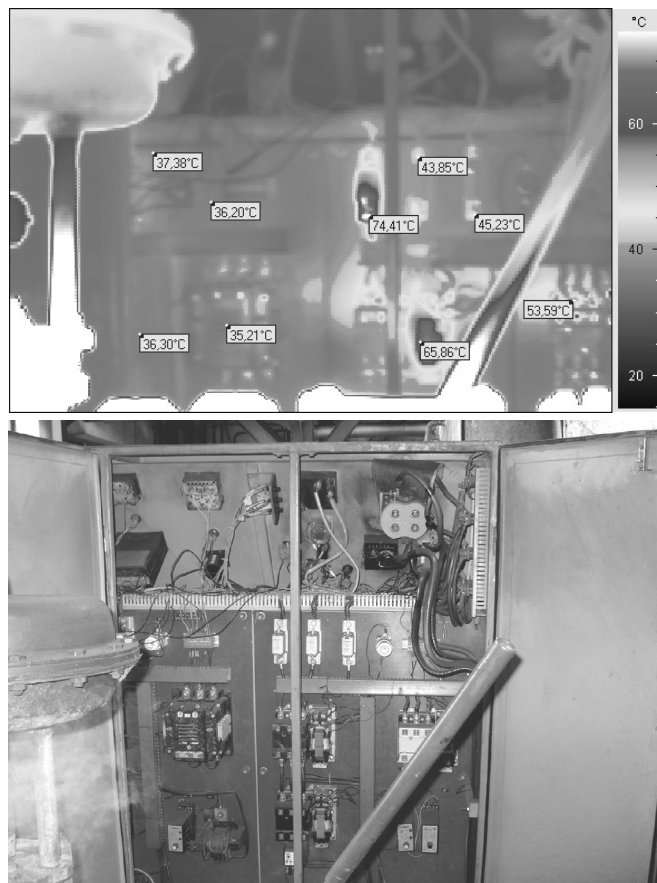
Sl. 4. Termovizijski snimak i izgled čelone strane parnog kotla

Termovizijskim snimanjem efikasno se detektuje stanje ventila, utvrđuje eventualna oštećenost izolacije na cevima, trenutno stanje izolacionih površina na samom kotlu i utvrđuje efikasnost kule za hlađenje vode.

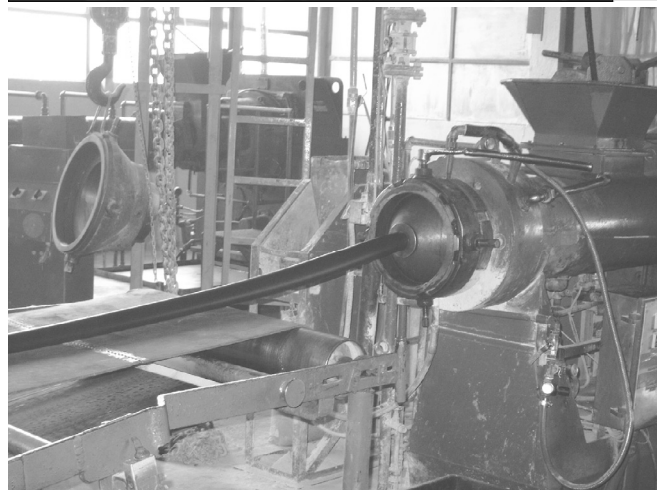
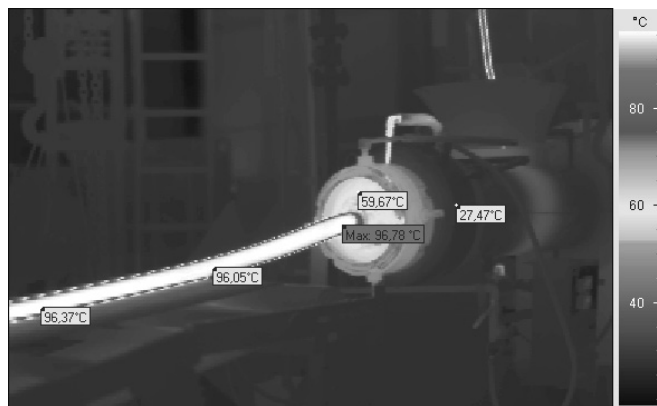
U trećoj funkcijskoj oblasti (3) izvršeno je termovizijsko ispitivanje sistema za distribuciju električne energije. Efikasnost termovizijskog ispitivanja najbolje se uočava na slici 5, gde je prikazan razvodno-komandni orman sa detektovanom anomalijom u jednoj fazi napajanja (pregrevanje osigurača - temperatura 74.41°C).

U četvrtoj funkcijskoj oblasti (4) termovizijsko snimanje se odnosi na konkretni proizvodni proces (slika 6). U dogovoru sa stručnom ekipom tehnologa i inženjera odgovarajućih profila definisani su pojedini segmenti proizvodnog procesa određene tehnološke linije. Termovizijskim snimanjem definisanih segmenata, i kasnijom analizom dobijenih temperaturnih profila, mogla bi se izvršiti optimizacija i znatno poboljšanje proizvodnog procesa.

Termovizijski sistem koji se koristi pri optimizaciji proizvodnih procesa mora pored odgovarajućih tehničkih karakteristika da poseduje i adekvatan prateći softver. U slučaju primenjene kamere Varioscans 3021ST, implementirani softver omogućava izbor i postavljanje velikog broja različitih funkcija.



Sl. 5. Termovizijski snimak i izgled razvodno-komandnog ormara



Sl. 6. Termovizijski snimak i izgled mašine za proizvodnju unutrašnje gume

Za analizu različitih temperaturno zavisnih procesa (hemijskih, proizvodnih, tehnoloških, itd.), gde se kao bitan parametar pojavljuje temperatura, neophodno je da korišćeni termovizijski sistem ima mogućnost automatskog rada. Funkcija automatskog rada omogućava memorisanje slika prema zadatom početnom vremenu i odgovarajućem vremenskom intervalu kada se vrši snimanje temperaturnog stanja posmatranog procesa. Ova funkcija omogućava praćenje stanja procesa u dužem vremenskom periodu, pri čemu se vremenski interval snimanja tako definiše da se dobijaju optimalni merni podaci, koji mogu da ukažu na prirodu i određene zakonitosti samog procesa.

4. PRELIMINARNI ENERGETSKI BILANS

U savremenim industrijskim preduzećima u razvijenim zemljama, a sada i u većini preduzeća zemalja u tranziciji, tendencija je da se ostvari kontrola potrošnje energije, odnosno da se primenom sistema različitih tehnika omogući preduzeću da identifikuje i primeni mere za smanjenje potrošnje energije.

Osnovni zadatak menadžmenta preduzeća je da realizuje sistem za kontrolu potrošnje energije definisanjem programa korišćenja energije, formiranjem stručnog tima, praćenjem karakterističnih parametara, usvajanjem odgovarajućih preporuka i izvođenjem finansijske analize.

Prvi nivo aktivnosti je izrada preliminarnog energetskog bilansa, koji predstavlja procenu nivoa tekuće potrošnje energije preduzeća ili nekog njegovog dela, korišćenjem prateće dokumentacije, kao i izvođenjem odgovarajućih merenja pojedinih parametara u relativno kratkom periodu na unapred određenim karakterističnim tačkama.

Preliminarni energetski bilans ukazuje na to kojim investicijama niskog i srednjeg nivoa može da se značajno smanji potrošnja energije po jedinici proizvoda, i ostvari smanjenje potrošnje energije sa precizno definisanim periodom isplativosti.

Realizacija programa uštede energije podrazumeva stvaranje stručnog tima koji se kontinuirano bavi pitanjima energetske efikasnosti, definisanjem stalnih i planiranih aktivnosti na racionalnom korišćenju energije, definisanjem praćenja karakterističnih parametara i dr.

Osnovni parametar koji predstavlja zavisnost potrošnje energije (ili pojedinih energenata) u funkciji fizičkog obima proizvodnje ukazuje na trenutno stanje, i on mora da se uporedi sa parametrima iz sličnih preduzeća u razvijenim zemljama. Na osnovu sveobuhvatne analize preduzimaju se mere za uštedu energije usvajanjem detaljnih istraživanja i ispitivanja, sprovođenjem odgovarajućih neophodnih merenja i poboljšanjem monitoringa korišćenja energije. Krajnji cilj je da se osnovni parametri potrošnje energije približe vrednostima parametara na svetskom nivou, i da se izvrši stabilizacija proizvodnog procesa.

5. OČEKIVANI REZULTATI

Osnovni cilj ovog rada je implementacija novog termovizijskog metoda u početnu i osnovnu fazu ispitivanja u toku izrade preliminarnih energetskih bilansa u industrijskim preduzećima. Preliminarni energetski bilans je trenutni presek potrošnje energije preduzeća ili određene njegove celine na osnovu dostupne dokumentacije i vrlo kratkog merenja i ispitivanja u preduzeću, tako da se termovizijski

sistem pojavljuje kao moćno sredstvo ispitivanja, koje ispitivačima-analitičarima omogućuje dobijanje adekvatnih rezultata. U zavisnosti od postavljenih ciljeva, dobri rezultati primene metode termovizijskog ispitivanja pokazali su se u sledećim oblastima:

- poboljšanju energetske efikasnosti industrijskih objekata i zgrada termovizijskom detekcijom i odgovarajućom građevinskom sanacijom toplotnih gubitaka, i izradom odgovarajućih energetskih kartica;
- pronalaženju nepravilnosti u sistemima sekundarne mreže daljinskog grejanja, ili u sistemima za distribuciju pare koja se koristi za tehnološke procese i formiranju početne baze podataka na osnovu termovizijskog ispitivanja (primer je dat na slici 7);
- efikasnom pronalaženju kritičnih elemenata u sistemima za snabdevanje električnom energijom i uvođenju termovizijske periodične kontrole kontrolnih i razvodnih energetskih ormana;
- optimizaciji tehnoloških procesa, sa ciljem stabilizacije proizvodnog procesa.



Sl. 7. Termovizijski snimak i izgled zgrade gde se uočavaju gubici u sistemu za distribuciju pare

6. ZAKLJUČAK

Preliminarni energetski bilans ukazuje na to kojim investicijama niskog i srednjeg nivoa može značajno da se smanji potrošnja energije u jednom industrijskom preduzeću. Primenom metoda termovizijskog ispitivanja u početnoj fazi izrade preliminarnog energetskog bilansa znatno se skraćuje period merenja i ispitivanja na odabranim karakterističnim mestima u industrijskom preduzeću. Na konkretnom primeru

izdvojene su funkcijski povezane četiri oblasti u kojima termovizijski sistem postaje dominantan činilac, koji omogućava savremeno praćenje tekućih mernih parametara, dok se kasnijom analizom dobijenih podataka i rezultata merenja vrlo brzo izdvajaju svi bitni činioci za izradu energetskog bilansa.

7. ZAHVALNICA

Istraživanja prezentovana u ovom radu su finansirana od strane Ministarstva nauke i zaštite životne sredine Republike Srbije u okviru projekta "Primena termovizije, razvoj novih metoda ispitivanja i softvera za obradu termovizijskih slika", pod brojem TR 6222.

8. LITERATURA

- [1] C.Meola, G.M.Carlomagno, "Recent advances in the use of infrared thermography", Measurement Science and Technology, Institute of Physics Publishing, Vol. 15, pp. R27–R58, 2004.
- [2] S.Schlesinger, "Infrared Technology Fundamentals", Dekker-Verlag, New York and Basel, 1989.
- [3] "Theoretical and practical aspects of Infrared-Thermography", Jenoptic L.O.S. GmbH, 2001.
- [4] P.A.Garland, R.W.Garland, "Research and Energy Efficiency: Selected Success Stories", U.S. Department of Energy, Washington, 1997.
- [5] C.Meola, G.Giorleo, L.Nele, A.Squillace, G.M.Carlomagno, "Infrared thermography in the quality

assurance of manufacturing systems", Nondestructive Testing And Evaluation, Taylor & Francis, Vol. 18, No. 2, pp. 83–90, 2002.

- [6] M.Stojiljković, D.Mitrović, G.Vučković, D.Tošić, "Preliminarni energetski bilans kotlovskeg postrojenja Fabrike unutrašnjih guma Tigar M.H. Babušnica", CD zbornik radova 12. Simpozijuma termičara SCG, Sokobanja, oktobar 2005.
- [7] P.W.Torcellini, R.Judkoff, D.B.Crawley, "High-Performance Buildings", ASHRAE Journal, pp. S4–S11, September 2004.

Abstract – *The possibility of implementation of modern thermovision system in the design process of preliminary energy audit in industrial environment is considered in this paper. The modern, optical thermovision system Varioscan with high resolution is used. The verification of the proposed control-acquisition method is performed on the concrete example in the rubber factory "Tigar"-M.H. Babušnica.*

THERMOVISION AS RELIABLE CONTROL-ACQUISITION SYSTEM OF ENERGY EFFICIENCY IN INDUSTRY

Zoran Petrušić, Dragan Mančić, Čedomir Vasić

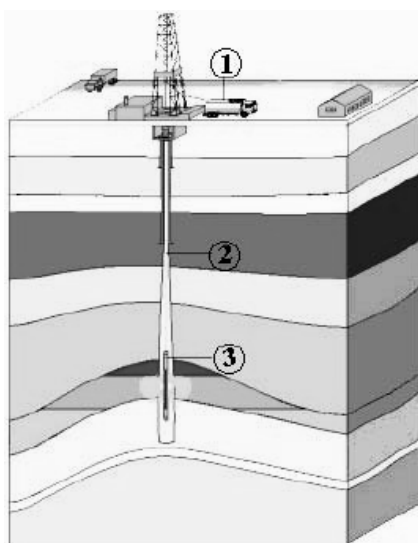
HARDVERSKA REALIZACIJA UPRAVLJAČKE ELEKTRONIKE ELEKTROLOG SONDE ZA MERENJE U VODENIM BUŠOTINAMA

Vladimir Milosavljević, Miloš Slankamenac, Miloš Živanov, Miodrag Brkić
 Fakultet tehničkih nauka, Univerzitet u Novom Sadu

Sadržaj – Geofizički karotažni sistemi se koriste za merenje različitih parametara od interesa u raznovrsnim tipovima bušotina. Ti parametri se određuju spuštanjem više tipova sonde u bušotinu. U ovom tekstu je predstavljen princip rada elektrolog sonde, za merenja u vodenim nezacevljenim bušotinama, realizacija njene upravljačke elektronike kao i komunikacija sa površinskom jedinicom.

1. UVOD

Ležišta nafte i gasa se ne nalaze svuda u svetu, niti je njihovo lociranje slučajan proces. Zato se ulažu velika sredstva i naponi radi otkrivanja lokacija ležišta i što preciznijih podataka o njihovoj strukturi. Geofizička karotažna (GFK) merenja se koriste za određivanje parametara od interesa u naftnim, vodenim i gasnim bušotinama [1]. Tipičan sistem za ispitivanje bušotina je prikazan na slici 1.



Slika 1. GFK sistem za ispitivanje bušotina

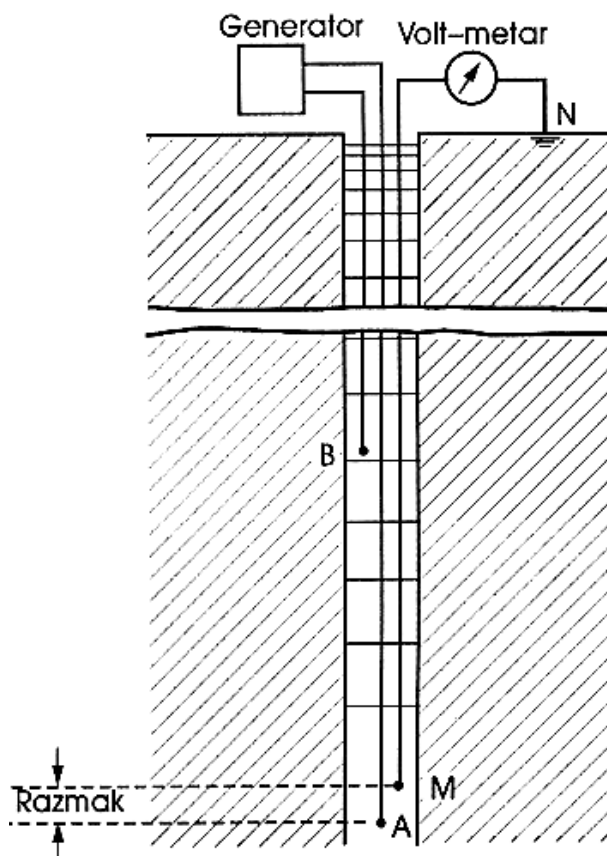
Osnovni delovi GFK sistema su [2]:

- 1 – površinska jedinica za analizu i nadgledanje merenih rezultata,
- 2 – kabel za spuštanje sonde kroz ispitivanu bušotinu i komunikacioni link između mernih instrumenata i površinske jedinice i
- 3 – merne sonde.

Kako trenutno ne postoji sonda koja može da odredi sve parametre od interesa, merenje u bušotinama zahteva spuštanjem različitih tipova sonde (ili lanca različitih sonde), da bi se došlo do željenih informacija [3,4]. U daljem tekstu je detaljnije opisana elektrolog sonda za merenje specifičnog električnog otpora (SEO) zemljišta.

2. MERENJE SPECIFIČNOG ELEKTRIČNOG OTPORA (SEO) ZEMLJIŠTA

Osnovni koncept elektrolog sonde prikazan je na slici 2. Struja niske frekvencije se emituje između dve elektrode u tačkama A i B, i to izazva promene potencijala u merenoj tački M. Potencijal se meri u odnosu na udaljenu tačku na površini zemlje, obično realizovanu zakopavanjem metalne šipke u zemlju nedaleko od površinske jedinice (odakle i potiče naziv "Mud pit"). U dalje opisanom sistemu koriste se dve merne tačke na rastojanju od 16" i 64" od tačke M.



Slika 2. Osnovni koncept elektrolog sonde [1]

Ovim postupkom se dobija samo prividni SEO dok se podatak o stvarnoj vrednosti može proceniti. To je složen postupak gde se mora uzeti u obzir prečnik bušotine, debljina isplačnog kolača, dubina invazije, debljina sloja, svojstva susjednih slojeva, kao i sama isplaka. Često je potrebno obaviti i druga merenja da bi se odredila stvarna vrednost SEO zemljišta. Strujno – povratna elektroda B (obično oklop kabla) se nalazi u bušotini, na rastojanju od oko 15 m iznad strujne elektrode A (koristi se i za merenje sopstvenog potencijala). To je dovoljno rastojanje da elektroda B nema uticaj na potencijal u tački M.

3. HARDVERSKA REALIZACIJA UREĐAJA

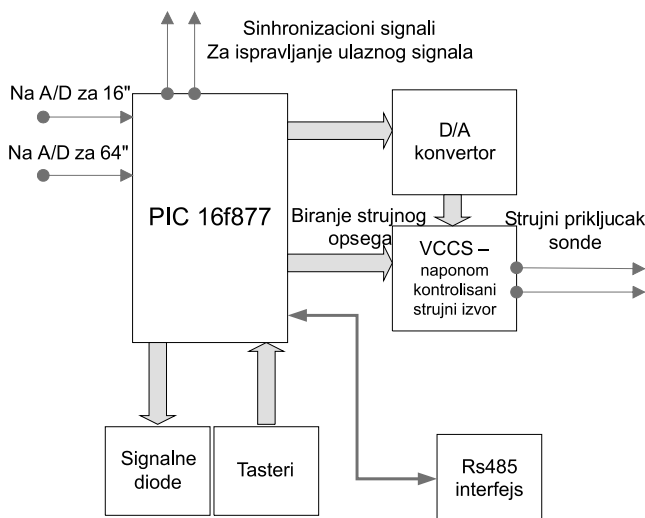
Pri projektovanju upravljačke elektronike posebna pažnja je usmerena da ceo sistem bude digitalno kontrolisan, kako bi se lako mogli implementirati algoritmi za automatsko prilagođenje i kalibrisanje sistema u procesu merenja.

Sa druge strane ostavljena je mogućnost ručnog menjanja strujnih opsega kako bi operater mogao sam da odabere mod rada uređaja. Na slici 3 dat je izgled celog površinskog mernog sistema baziranog na PC platformi.



Slika 3. Površinski merni sistem

Na slici 4 je dat blok dijagram glavne ploče elektrolog sonde. Srce celog uređaja je microchip-ov kontroler PIC 16f877. Izabran je zbog svoje dostupnosti, velikog broja ulazno/izlaznih pinova kao i integrisanih 10-bitnih A/D konvertora i serijskog interfejsa (USART).



Slika 4. Blok dijagram osnovne ploče elektrolog sonde

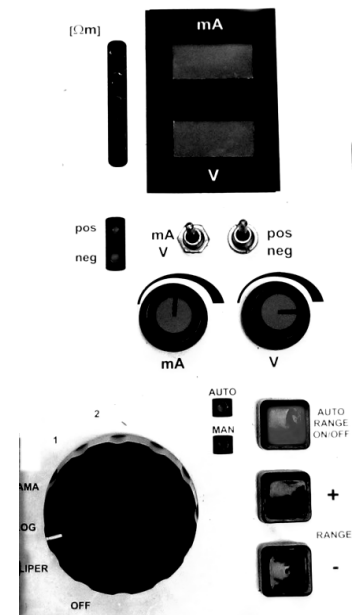
Generisanje sinusoidalnog signala vrši mikrokontroler preko D/A konvertora DAC08. To se pokazalo kao dobro rešenje, jer se dobija sinusoidalni signal sa vrlo malim

izobličenjima. Takođe, lako se može promeniti oblik signala menjanjem samog koda, bez potrebe za izmenama hardvera. Pošto uređaj ima mogućnost promene frekvencije generisanog signala u par diskretnih koraka, ta promena se zadaje komandom bez ikakvih mehaničkih preklopnika.

Generisani sinusoidalni signal vodi se na naponom kontrolisani strujni izvor, realizovan sa operacionim pojačavačem TLC082 i puš-pul (push-pull) izlazom sa komplementarnim tranzistorima, kako bi se povećale strujne mogućnosti izvora.

Izbor jačine struje koja se šalje kroz strujne priključke sonde se bira izborom različitih vrednosti otpora u kolu strujnog izvora putem releja. Rad ovih releja, pa samim tim i izbor strujnog opsega kontroliše mikrokontroler. Realizovani su strujni opsezi od 3, 6, 12, 25 i 50mA.

Na blok šemi se takođe vide i blokovi RS485 magistrale preko koje upravljačka elektronika elektrolog sonde prima komande i šalje zahtevane podatke na personalni računar radi njihovog snimanja (logovanja) i dalje obrade. Interfejs sa operaterom je maksimalno uprošćen kako bi korišćenje same sonde bilo što jednostavnije.

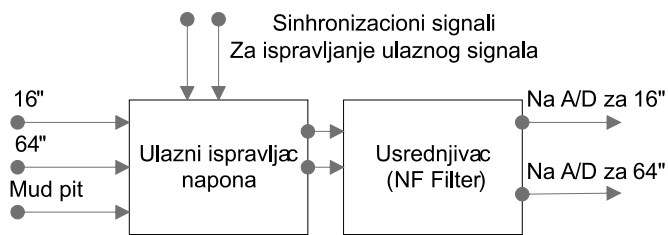


Slika 5. Prednji panel površinskog sistema

Na prednjem panelu se nalaze tasteri (slika 5) za promenu strujnog i mernog opsega: "RANGE +" i "RANGE -". Ukoliko je tasterom "AUTO/MANUAL RANGE" odabrano automatsko menjanje opsega, opseg će automatski menjati sam uređaj i tada tasteri "RANGE+", "RANGE -" nisu u funkciji. Prilikom ručnog ("MANUAL") menjanja opsega treba obratiti pažnju da prilikom dostizanja maksimuma trenutno korišćenog opsega (što se vidi i na SCADA software-u na PC-u), treba preći na veći opseg. Inače se neće dobiti tačna vrednost merene veličine pomoću sonde. Takođe, pri suviše malim vrednostima merenog signala, za trenutno korišćeni opseg smanjuje se preciznost očitavanja i to može dovesti do povećane greške merenja.

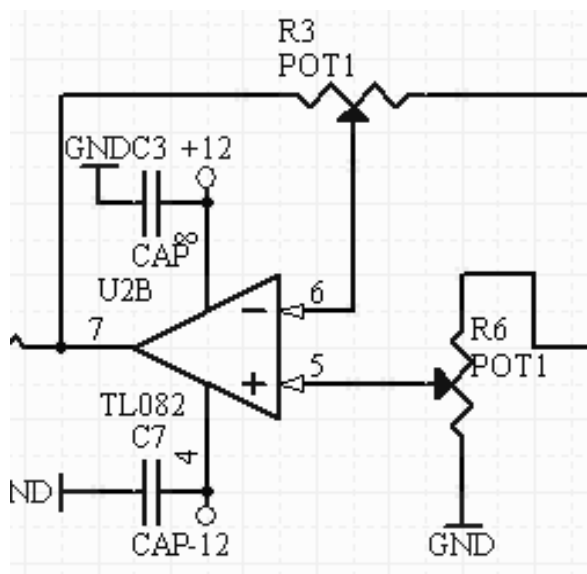
Merenje signala sa 16" i 64" zahvata sonde takođe vrši mikrokontroler, ali se ulazni signali prvo prilagođavaju mernom naponskom opsegu A/D konvertora.

Prilagođenje se vrši na posebnoj štampanoj ploči, čijim radom upravlja mikrokontroler, preko upravljačkih signala. Blok šema te pločice je data na slici 5.



Slika 5. Blok dijagram kola za prilagođenje mernog signala

Dolazni signali sa 16'' i 64'' zahvata se u bloku ulaznog ispravljača napona prilagođavaju na određeni naponski nivo i ispravljavu komutacijom. Prilagođenje naponskog nivoa se vrši putem diferencijalnog pojačavača (slika 6).

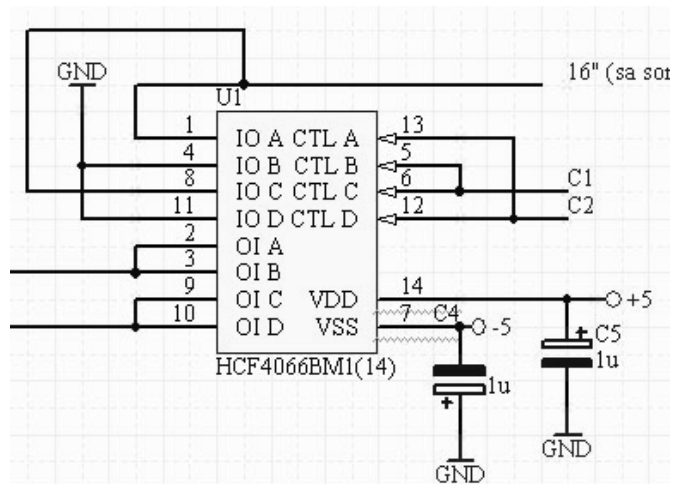


Slika 6. Prilagođenje naponskog nivoa sa diferencijalnim pojačavačem

Pojačavač je realizovan sa TLC082 operacionim pojačavačem, a za potencioetre u povratnoj sprezi (R3 i R6) su korišćeni helipot potencioetri. Tako se lako može finom regulacijom podesiti potrebno pojačanje. Za ispravljanje signala, zbog malih vrednosti napona, korišćenje grecovog spoja bi unelo nedopustivo veolika izobličenja. Zbog toga je za komutaciju korišćen analogni prekidač HCF4066, koji je kontrolisan od strane mikrokontrolera.

Pošto mikrokontroler generiše i sinusoidalni signal, kolo za detekciju prolaska signala kroz nulu nije bilo potrebno već su upotrebljene dve nožice mikrokontrolera za generisanje kontrolnih signala C1 i C2 (slika 6). Oni menjaju stanja na određenim semplovima generisane sinusoide, pri kojim ona prolazi kroz nulu. C1 i C2 kontrolišu HCF4066, tako da on vrši komutaciju ulaznog signala, poput grecovog spoja sa idealnim diodama.

Ispravljen i pojačan signal se vodi dalje na aktivan (low pass) filter sa vrlo niskom graničnom učestanošću. Tako se na izlazu dobija jednosmerni napon koji je proporcionalan efektivnoj vrednosti mernog signala. Taj napon se dalje vodi na A/D konvertor. Propuštanjem signala kroz filter pre A/D konverzije se dobijaju bolji rezultati. Time je izbegnuta skokovita promena očitanih napona uzrokovana mogućim trenutnim lošim kontaktom pristupa na sondi sa zemljištem.



Slika 6. Ispravljanje ulaznog signala

4. KOMUNIKACIONI PROTOKOL

Master modul upravlja preko PC-ja (SCADA softverom) mernim sondama i obrađuje rezultate merenja. Za komunikaciju sa master modulom korišćena je RS485 half-duplex magistrala [5]. Zbog half duplex magistrale nijedan modul u sistemu ne sme sam da inicira komunikaciju dok ne bude prozvan od strane master modula.

Takođe, kada slejv (slave) modul detektuje da je prozvan od strane master-a, treba da prođe dovoljno vremena da master oslobodi magistralu pre nego što je zauzme slejv da ne bi došlo do kolizije podataka na magistrali. Ovaj problem je rešen pravljem softverske pauze u kodu mikrokontrolera između trenutka detektovanja poruke prozivanja i zauzimanja magistrale u trajanju od 1.5 bitskog vremena prenosa. Za korišćenu brzinu prenosa (baud rate = 2400bps) ono iznosi $(1/2400) * 1.5 \approx 0.625ms$.

U daljem tekstu je detaljnije opisana sekvenca pri prozivanju elektrolog modula. Pri prozivanju korišćena je 9-bitna serijska komunikacija. Pri tome ukoliko je deveti bit 1, u pitanju je bajt adrese a ukoliko je deveti bit 0 radi se o bajtu podataka. To nam daje mogućnost od 255 slejv modula.

Radi pojednostavljenja samog protokola i da bi se izbeglo korišćenje bajta o dužini poruke (data length), usklađeno je da su sve poruke koje master šalje elektrolog slejvu jednake dužine, kao i da su svi odgovori koje elektrolog slejv šalje masteru iste dužine (slika 7).

'p'	'1'	x
'p'	'f'	x
'p'	'F'	

Slika 7. Format poruke koje master šalje elektrologu

Prvi bajt je adresa elektrologa 'p' (aski karakter) sa devetim bitom koji je 1. Drugi bajt je funkcijski kod koji govori o kakvom se zahtevu radi. Dozvoljeni funkcijski kodovi (zahtevi) su :

'1' - standardno očitavanje vrednosti sa 16" i 64" pristupa na sondi kao i trenutno izabranog strujnog opsega,

'f' - zahtev za očitavanje trenutne frekvencije sinusoidalne struje koja se šalje u zemlju i

'F' - komanda za promenu trenutne frekvencije sinusoidalne struje koja se šalje u zemlju.

Treći bajt u prva dva slučaja nije od interesa, dok pri komandi za promenu trenutne frekvencije (BRZ), sadrži vrednost za izbor jedne od predefinisanih frekvencija sinusoidalne struje koja se šalje u zemlju. BRZ ima vrednost između 1 i 4. Poruke koje elektrolog šalje master-u su prikazane na slici 8.

'p'	'1'						
'p'	'f'	x	x	x	x		
'p'	'e'	x	x	x	x		

Slika 8. Poruke koje elektrolog šalje master-u

Prvi bajt je adresa elektrolog modula i ima deveti bit 1, dok svi ostali bajtovi imaju deveti bit 0. Drugi bajt vraća funkcijski kod na koji elektrolog slejv odgovara. On može imati sledeće vrednosti:

- '1' – standardno očitavanje vrednosti sa 16" i 64" pristupa na sondi kao i trenutno izabranog strujnog opsega,
- 16/1 – prvi bajt očitavanja sa 16" pristupa (pošto je očitavanje tipa intedžer (integer) pri slanju je razdvojeno na 2 bajta),
- 16/2 – drugi bajt očitavanja sa 16" pristupa,
- 64/1 – prvi bajt očitavanja sa 64" pristupa,
- 64/2 – drugi bajt očitavanja sa 64" pristupa,
- opseg – trenutni opseg merenja koji može imati vrednosti aski '1' do '5',
- x – bajtovi koji nisu od interesa,
- BRZ – podatak o trenutnoj frekvenciji, sme imati vrednost između 1 i 4,
- Err – vraća funkcijski kod koji je primljen i prepoznat kao nepostojeći.

5. ZAKLJUČAK

U radu je rešavana problematika merenja specifičnog električnog otpora (SEO) u nezacevljenim vodenim bušotinama.

Projektovani hardver treba da obezbedi pouzdanu i efikasnu komunikaciju elektrolog sonde, sa površinskom jedinicom u veoma teškim uslovima merenja u bušotini. Osnovni problem je prisustvo električnih smetnji od motora koji spušta sonde i drugih elektromagnetnih smetnji u zemlji.

Realizovan je i komunikacioni sistem koji sakuplja i obrađuje podatke sa mernih senzora i po prikazanom protokolu ih šalje na površinsku jedinicu (PC). Napisan je program za komunikaciju i testiran je pomoću simulatora i test pločice. Realizovani upravljački sistem koji je testiran u radnim uslovima. Napravljena je jedna serija pločica i kompletan merni sistem je počeo da se primenjuje u praksi. Prvi rezultati su veoma dobri.

6. LITERATURA

- [1] G. Mančić, S. Martinović, M. Živanov (2002), Geofizički karotaž – osnovni principi, (in Serbian) DIT NIS-Naftagas, Novi Sad.
- [2] M. Slankamenac, Krešimir Knapp, M. Živanov (2004), "Protocol for communication between telemetry system and sensors in borehole measurement instruments", Advances in Electrical and Computer Engineering, Volume 4, Number 2, pp. 38-43, Romania, Suceava.
- [3] M. Slankamenac, Krešimir Knapp, M. Živanov (2004), "Testing of the Device for Communication in the Tool for Measurement of Pipe Diameter and Fluid Flow in the Borehole", Electronics, Vol. 8, No. 2, pp. 3-9, Bosnia and Hercegovina, Banjaluka.
- [4] I. Mezei, D. Mihajlović, M. Brkić, M. Živanov (2005), "A solution for monitoring of critical parameters in borehole measurement systems", PSU-UNS International Conference on Engineering and Environment, Serbia and Montenegro, Novi Sad.
- [5] <http://www.maxim-ic.com/> - Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers data sheet.

Abstract – Systems for borehole measuring are used for measurement a lot of various parameters in all types of boreholes. There are some types of tools for measurement, which is logged in boreholes. In this paper the principle of working the electrolog tool, which is used for measuring in open-hole boreholes, and its hardware and some software realisation are presented.

THE HARDWARE REALISATION OF THE ELECTROLOG BOREHOLE TOOL

Vladimir Milosavljević, Miloš Slankamenac
Miloš Živanov, Miodrag Brkić

PORTABILNI SISTEM ZA PRAĆENJE RESPIRACIJE I PULSA

Vladimir Balović, Stevan Marinković, Dušan Stojković, Ivan Vasić, Marko Dimitrijević, *Elektronski fakultet Niš*

Sadržaj – Portabilni sistem za praćenje respiracije i pulsa je hardversko-softverski sistem. Hardver je realizovan pomoću AVR Butterfly modula, a softverska komponenta sistema je MS Windows aplikacija. Osnovni zahtevi u realizaciji sistema su mali gabariti, portabilnost, mogućnost povezivanja sa PC računarom i velika autonomija u radu.

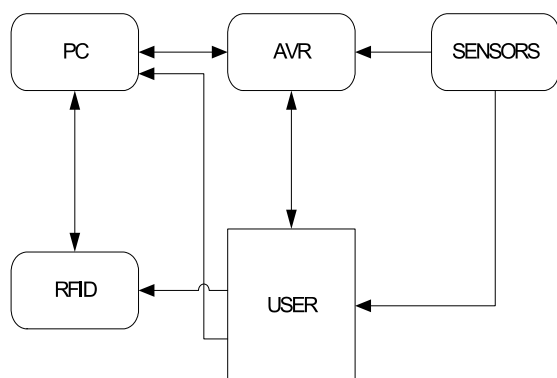
Opisani sistem je realizovao tim studenata Elektronskog fakulteta u Nišu kao projektni zadatak na takmičenju studenata elektronike i elektrotehnike „Hard & Soft“ 2006, Suceava, Rumunija.

1. UVOD

Intenzivni razvoj *low-power* integrisanih kola i *wireless* tehnologija omogućio je kreiranje portabilnih uređaja i nove koncepte njihovog umrežavanja. U klasičnoj terminologiji komunikacionih i računarskih mreža uvedeni su novi pojmovi za povezivanje portabilnih uređaja: PAN – *Personal Area Network* i BAN – *Body Area Network*. Prvi se odnosi na povezivanje uređaja za komunikaciju (celularni telefoni), daljinsko upravljanje drugim sistemima, zabavu, navigaciju u prostoru, itd.

Drugi pojam se odnosi na portabilne uređaje prvenstveno namenjene medicinskim potrebama, za praćenje bioloških parametara kao što je srčani rad, respiracija, telesna temperatura, krvni pritisak, EEG, fizička aktivnost i slično. Ovi uređaji su postali popularni ne samo u kliničkim aplikacijama, već i kod šireg kruga korisnika.

Osnovni zahtevi u projektovanju ovakvih uređaja – sistema su portabilnost, mali gabariti, visoka autonomija u radu, mogućnost jednostavnog povezivanja sa drugim uređajima i računarom (uglavnom bežična) i odgovarajuća softverska podrška. Sistem za praćenje respiracije i pulsa (srčanog rada) je razvijen sa namerom da se ispune prethodno definisani kriterijumi (slika 1).



Sl. 1. Blok šema sistema

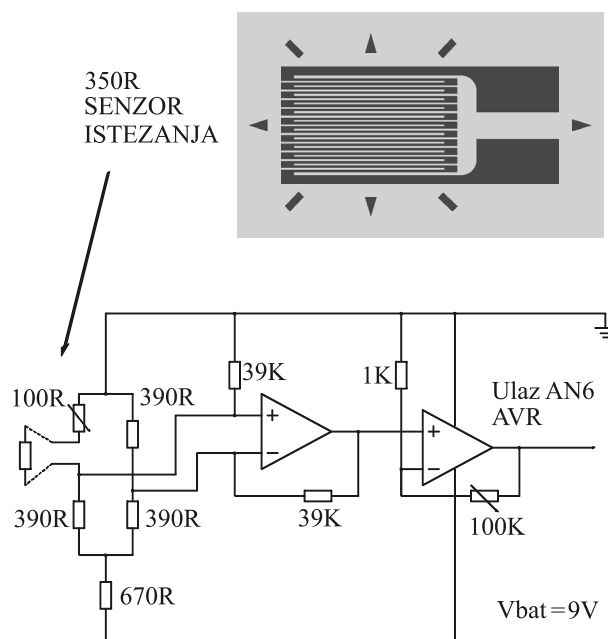
Hardver sistema je baziran na modulu AVR *Butterfly*, koji ima funkciju akvizicije analognih signala sa dva senzora za puls i respiraciju, njihovu obradu i memorisanje. Funkcija mikrokontrolera je i prezentacija podataka na ugrađenom displeju i komunikacija sa personalnim računarom.

Softverski deo sistema čini *Windows* aplikacija i SQL baza podataka. Aplikacija služi za sinhronizaciju podataka između portabilnog uređaja i baze podataka, njihovo skladištenje, pretraživanje i prikazivanje u grafičkom obliku.

2. MERENJE RESPIRACIJE

Broj udisaja u minuti (respiracija) se detektuje pomoću senzora naprezanja (*strain gauge sensor*). Senzor je pričvršćen atezivnim sredstvom na pločicu tankog pertinaksa fiksiranu na tekstilni neelastični remen, koji se pričvršćuje oko grudnog koša. Prilikom udisanja dolazi do deformacije pločice i naprezanja senzora.

Senzor istezanja menja otpornost prilikom deformacije. U realizaciji je upotrebljen HBM senzor naprezanja nominalne otpornosti 350Ω vezan u kolo *Wheatstone* mosta (slika 2). Na red sa senzorom je vezan potencijometar za uravnoteženje mosta.



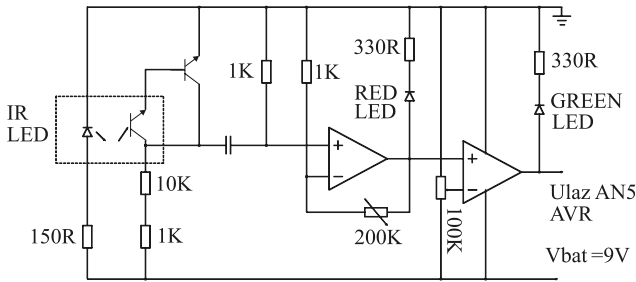
Sl. 2. Senzor istezanja i šema kola za merenje respiracije

Most je doveden u stanje ravnoteže pri relaksiranom stanju senzora naprezanja. Diagonala mosta je vezana za ulaz prvog operacionog pojačavača LM258, tako da se promena otpornosti senzora detektuje kao promena jednosmernog napona na izlazu kola. Izlaznim potencijetrom je podešen jednosmerni napon na izlazu, tako da je jednak nuli pri nenapregnutom senzoru i 5V pri mehaničkom opterećenju. Udisaji se registruju kao pozitivni naponski impulsi koji se dovode na analogni ulaz AN6 AVR *Butterfly* modula. Mikrokontroler registruje impulse i memoriše podatak o brzini respiracije.

3. PRAĆENJE SRČANOG RADA

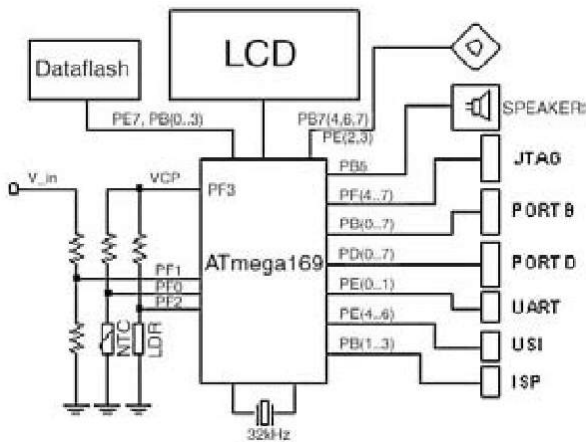
Merenje pulsa je realizovano pomoću infracrvene LED diode i fototranzistora. Princip rada je zasnovan na činjenici da koža reflektuje infracrvenu svetlost. Intenzitet reflektovane infracrvene svetlosti zavisi od količine krvi koja se nalazi u njoj, samim tim od krvnog pritiska i srčanog rada. Prilikom svakog otkucaja srca dolazi do promene intenziteta reflektovane svetlosti.

Intenzitet reflektovane svetlosti se detektuje fototranzistorom vezanim u Darlingtonov par sa NPN tranzistorom (slika 3). Dobijeni električni signal se dovodi na ulaz operacionog pojačavača LM258. Kondenzator za spregu ima funkciju filtriranja jednosmerne komponente.



Sl. 3. Električna šema kola za merenje pulsa

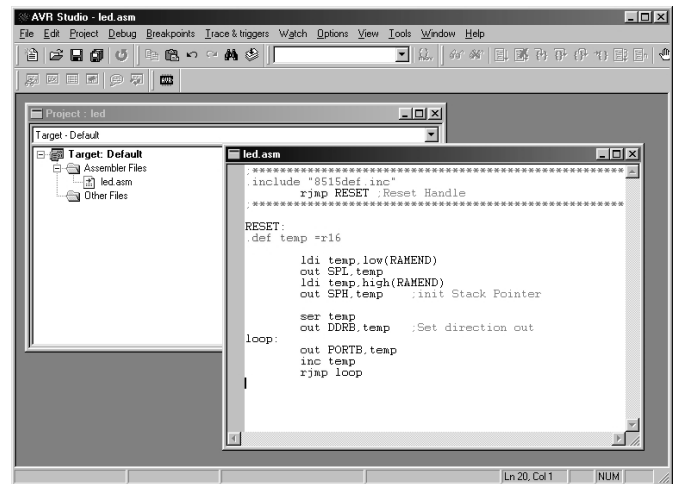
Rad srca se može vizuelno pratiti pomoću dve LED diode, koje su vezane za izlaze operacionih pojačavača. Crvena LED dioda je vezana za izlaz prvog stepena i njena svetlost označava sistolni impuls. Zelena dioda je vezana na izlaz drugog operacionog pojačavača i njena svetlost označava diastolni impuls. Izlaz drugog pojačavača je vezan za analogni ulaz AN5 AVR *Butterfly* modula. Mikrokontroler registruje impulse i memoriše podatak o brzini otkucaja srca.



Sl. 4. AVR Butterfly modul

4. AKVIZICIJA I OBRADA PODATAKA

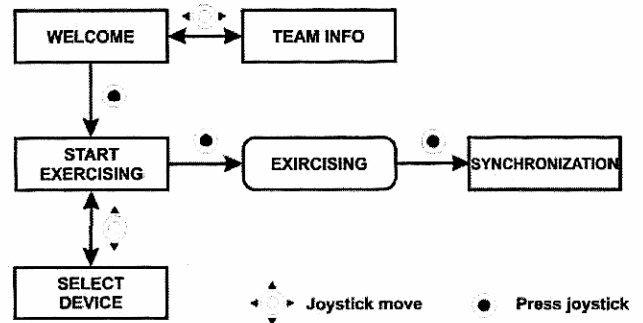
Akvizicija podataka se vrši pomoću AVR *Butterfly* modula. AVR *Butterfly* je baziran na 8-binom *low-power* Atmega169 procesoru. Modul ima 100-segmentni LCD displej, 4Mbit *flash* memorije, 32kHz oscilator za sat realnog vremena, džojstik sa četiri pravaca za manipulaciju uređajem, senzor za svetlost, NTC senzor za temperaturu, zvučnik, RS232 i JTAG interfejsa za povezivanje i dva kanala za merenje napona (slika 4).



Sl. 5. AVRStudio razvojno okruženje

Firmver mikrokontrolera je razvijen u *AVRStudio* razvojnom okruženju, koje omogućava programiranje mikrokontrolera u assembleru ili C programskom jeziku (slika 5). Njegova funkcija je kontrola akvizicije, interakcija sa korisnikom pomoću džojstika i displeja i komunikacija sa PC računom.

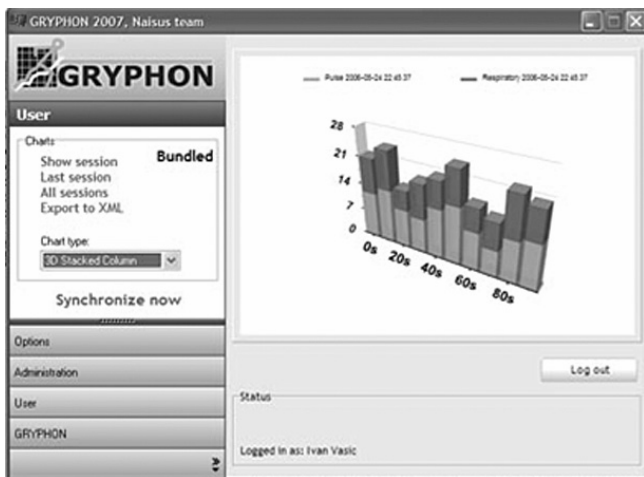
Signali sa senzora se dovode do kanala za merenje napona, gde se registruju kao otkucaji srca i udisaji. Merenja se vrše u intervalima od deset sekundi i vrši se ekstrapolacija vrednosti na jedan minut. Osim ovih parametara, prati se i ambijentalna temperatura pomoću ugrađenog NTC senzora.



Sl. 6. Sistem menija na displeju uređaja

Portabilni uređaj funkcioniše kao konačni automat. Interakcija sa korisnikom je moguća preko ugrađenog displeja i džojstika, kao i piezo zvučnika preko koga se signaliziraju određena stanja uređaja (slika 6). Najznačajniji su modovi EXERCISING, u kome se vrši akvizicija podataka i mod SYNCHRONIZATION, za sinhronizaciju sa PC računom. Podaci dobijeni u prvom modu se memorišu u internoj memoriji modula.

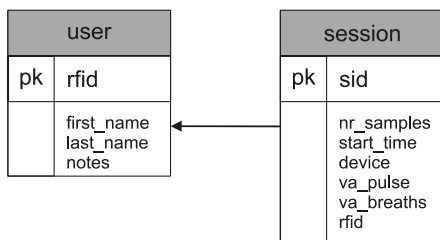
AVR *Butterfly* modul ima ugrađen RS232 intrefejs za komunikaciju. Veliki broj savremenih PC računara nema ovaj interfejs, tako da je u uređaj ugrađeno FT232 integrisano kolo, omogućivši jednostavnu USB komunikaciju. USB interfejs ima značajne prednosti, kao što je mogućnost bezbednog *hot-plug* povezivanja bez isključivanja uređaja i računara. Osim USB povezivanja, uređaj se može povezati preko bežičnog infracrvenog primopredajnika. Sistem se može jednostavno nadograditi i standardnim bežičnim interfejsima kao što su IrDA ili *Bluetooth*.



Sl. 7. Softver sistema

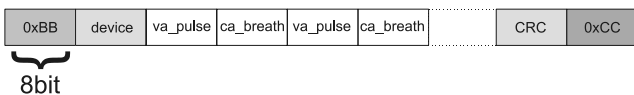
5. SOFTVER SISTEMA

Softverska komponenta sistema je *Microsoft Windows* aplikacija (slika 6) realizovana u *Borland C++ Builder 2006* okruženju, povezana sa SQL bazom podataka. Baza sadrži podatke o korisnicima sistema i dobijene vrednosti (slika 8). Funkcija aplikacije je identifikacija korisnika, preuzimanje podataka sa portabilnog uređaja, sinhronizacija baze podataka i grafičko prikazivanje podataka.



Sl. 8. Struktura baze podataka

Identifikacija korisnika se vrši na dva načina: prijavljivanjem u aplikaciji pomoću korisničkog imena i lozinke ili pomoću RFID kartice i čitača povezanog na računar na kome se aplikacija izvršava. Aplikacija ima dva radna režima: administratorski i korisnički. Administratorski režim služi za servisiranje baze podataka, dodavanje/brisanje korisnika i ostalih podataka. Korisnički režim omogućava učitavanje podataka sa portabilnog uređaja i njihovo smeštanje u bazu podataka, kao i pregled prethodnih sesija, odnosno iscrtavanje karakterističnih grafika.



Sl. 9. Komunikacioni protokol

Komunikacija je realizovana komunikacionim protokolom prikazanim na slici 9. Protokol je paketni, počinje sa 0xBB bajtom, zatim sledi identifikacija uređaja, vrednosti respiracije i pulsa koje se naizmenično menjaju, kod za proveru greške (CRC) i završni bajt 0xCC. CRC kod je izračunat na osnovu svih bajtova izuzev prvog i poslednjeg. Sva polja su osmobitna. Komunikacija počinje pokretanjem opcije u aplikaciji, čime se ona postavlja u stanje čekanja i pokretanjem SYNCHRONIZATION moda na portabilnom uređaju. Po obavljenoj komunikaciji, aplikacija šalje jedan potvrdni bajt oblika 0xDD portabilnom uređaju, čime signalizira uspešan transfer podataka.

```
<chart>
  <chart_type>Bar</chart_type>
  <chart_data>
    <row>
      <null/>
      <string>10sec</string>
      <string>20sec</string>
      <string>30sec</string>
    </row>
    <row>
      <chart_type>Pulse</chart_type>
      <string>10sec</string>
      <string>20sec</string>
      <string>30sec</string>
    </row>
  </chart_data>
</chart>
```

Sl. 10. Podaci u XML formatu

Prezentacija grafičkih podataka u aplikaciji je u XML formatu (slika 10). Aplikacija poseduje sopstveni XML parser. Podaci se mogu eksportovati u ovom formatu, ili prikazati u samoj aplikaciji. Kompleksni trodimenzionalni grafici su realizovani u *Macromedia Flash* tehnologiji, i mogu se koristiti nezavisno od glavne aplikacije, kao *.svf fajlovi.

6. ZAKLJUČAK

Portabilni sistem je realizovan kao projektni zadatak na takmičenju studenata „*Hard & Soft*“ 2006, u Suceavi, Rumunija. Ispunjeni su osnovni ciljevi – realizacija složenog hardversko-softverskog sistema koji će omogućiti praćenje pulsa i respiracije u realnom vremenu pomoću portabilnog uređaja. Podrazumevana je velika autonomija u radu uređaja, jednostavna komunikacija sa PC-jem, atraktivno grafičko predstavljanje podataka, *multiuser* okruženje, upotreba robustne baze podataka i mogućnost jednostavnog eksportovanja podataka. Zadatak je zahtevao poznavanje kako principa rada senzora i hardvera, tako i realizaciju složenog softvera. Softver je realizovan na niskom nivou kao firmver mikrokontrolera i na visokom nivou kao PC aplikacija.

7. LITERATURA

- [1] AVR Butterfly Quick Start User Guide, <http://www.atmel.com>
- [2] AVR Studio User Guide, <http://www.atmel.com>
- [3] HBM Strain Gauge sensors, <http://www.hbm.com>
- [4] FT232 USB Interface Datasheet, www.ftdichip.com
- [5] http://en.wikipedia.org/wiki/Strain_gauge
- [6] http://en.wikipedia.org/wiki/Wheatstone_bridge
- [7] SVF/XML Charts, http://www.maani.us/xml_charts/index.php

Abstract – Portable system for heartbeat and respiration measurement consists of hardware and software part. Hardware component is based on AVR Butterfly module, and software component is Microsoft Windows application. Basic demands in system implementation are small dimensions, portability, possibility for connection with PC and significant work autonomy. System described below is implemented by student team of Faculty of Electronic Engineering Nis, as a project task in “*Hard & Soft 2006*” contest in Suceava, Rumunija.

PORTABLE SYSTEM FOR HEARTBEAT AND RESPIRATION MEASUREMENT

Vladimir Balović, Stevan Marinković, Dušan Stojković, Ivan Vasić, Marko Dimitrijević

METODE ZA NEINVAZIVNO MERENJE NIVOVA GLUKOZE U KRVI

Milica Kalabrić, Goran Stojanović, Tanja Garovnikov, *Fakultet tehničkih nauka u Novom Sadu*

Sadržaj – U ovom radu je dat pregled različitih metoda za neinvazivno merenje nivoa glukoze. Objašnjen je pojam dijabetesa i predstavljeni su stariji načini detektovanja šećera u krvi. Ukratko je predstavljeno više različitih savremenih aparata za neinvazivno i minimalno invazivno merenje promena nivoa glukoze (glukometri) i ukazano je na njihove prednosti i mane. Kroz primer aparata američke kompanije Animas detaljnije je opisan princip rada neinvazivnog merača u obliku ručnog sata. Na kraju su predstavljeni budući načini ispitivanja glukoze u krvi.

1. UVOD

U svetu danas ima oko 120 miliona dijabetičara, sa tendencijom da se do 2025. godine ovaj broj udvostruči. Naročito će se broj dijabetičara uvećavati u zemljama u razvoju, zbog rasta populacije, starosti, neodgovarajuće ishrane ili gojaznosti, kao i teških uslova života. U razvijenim zemljama većina dijabetičara imaće oko 65 ili više godina života, a u 2025. godini u zemljama u razvoju starost dijabetičara kretaće se između 45 i 64 godina [1].

Slobodno možemo reći da je *Diabetes Mellitus* bolest savremenog čoveka. U Srbiji se pretpostavlja da obolelih od šećerne bolesti ima između 400.000 i 500.000, a u Beogradu se taj broj kreće preko 100.000. Dece do 18 godina obolele od dijabetesa u Srbiji ima oko 1.500, od kojih blizu 1000 u Beogradu [2].

Šećerna bolest (*Diabetes Mellitus*) nastaje usled poremećaja iskorišćavanja šećera (glukoze), odnosno ugljenih hidrata u organizmu.

Zbog ovih poremećaja dolazi do oštećenja strukture i funkcije krvnih sudova, koje se direktno odražava na rad važnih organa (srce, bubrezi, nervni sistem, oči i dr.).

Glavni razlog za pojavu bolesti je prestanak ili nedovoljno lučenje insulina, hormona koji se stvara u žlezdi gušterači (pankreasu).

Sklonost ka dijabetesu se prenosi direktno na potomke, a ispoljavanje same bolesti može da zavisi i od drugih činilaca u toku života, pa je to razlog da se šećerna bolest ne pojavljuje kod svakog potomka. Postoje mnogobrojni primeri o ovakvom ponašanju šećerne bolesti u svakodnevnom životu. Zna se da deca obolelih roditelja ne moraju da obole od dijabetesa. Isto tako, ni sami dijabetičari nemaju uvek u najbližem srodstvu pojavu ovog oboljenja, ili ne znaju od čega su im prethodnici umrli.

Pored naslednog, postoje i drugi faktori, kao što su sklonost ka unošenju veće količine slatkiša, preobilna ishrana i gojaznost, smanjena fizička aktivnost, prelazni period kod muškaraca i žena (klimakterijum), sklonost čestim infekcijama, nazezima i zapaljenjima.

Danas se zna da su rizični faktori za pojavu šećerne bolesti savremeni tempo života, promena sredine, načina življenja i ishrane, obavljanje profesionalnih poslova usled kojih se često dolazi u stresne situacije, rađanje deteta krupnijeg od 4 kg i dr.

Provera nivoa glukoze u krvi praktično je neizbežan deo života mnogih dijabetičara i vrši se više puta tokom dana. I pored toga što su iglice sve manje, ponavljano "bockanje" da bi se izvadila krv za merenje znači neprijatnost, pa i bol. Ovakav život je naročito neprijatan za obolelu decu i njihove roditelje. Zato naučnici tragaju za manje invazivnim ili neinvazivnim metodama određivanja visine šećera u krvi.

2. METODE DETEKTOVANJA GLUKOZE

Danas se upotrebljavaju mali ručni aparati (glukometri) za merenje glukoze u kapilarnoj krvi. Potrebno je prisloniti prst na test traku i 3 mikrolitra krvi biva uvučeno od strane trake. Nakon, u proseku, 35 sekundi na LCD displeju se ispisuje nivo šećera u krvi u jedinicama mg/mmol. Merači poseduju memoriju i automatski beleže od 10-180 poslednjih rezultata merenja u zavisnosti od modela, kao i vreme kada je merenje vršeno. Postoji i mogućnost povezivanja sa PC-em kod pojedinih modela novije tehnologije.



Sl. 1. Jedan od aparata za merenje nivoa šećera invazivnom metodom

Ovi aparati su pre svega značajni za primenu u kućnim uslovima za tzv. samopraćenje od strane samih pacijenata-dijabetičara. Relativno su jeftini, jednostavni za korišćenje a rezultat se dobija u kratkom vremenskom intervalu. Nastankom Benedict-ovog reagensa u 19. veku počinje se sa ispitivanjem šećera u urinu. Nakon toga su korišćeni hemijski testovi sa suvim reagensom – *Clinitest* reagens tableta i *Clinistix* štapići za uranjanje.



Sl. 2. Štapići za uranjanje

Tek nakon otkrića *Dextrostix* test traka 1964. godine uvodi se semikvantitativno merenje glukoze u krvi [3]. Boja koja se

formirala poredi se sa serijom boja na kolor blokovima. Zbog poteškoća koje nastaju usled subjektivnog vizuelnog procenjivanja boje, proizvođači su osmislili instrumente koji su u stanju da mere boju. Tako su nastali reflektometri i biosenzori. Reflektometri mere svetlost koja se reflektuje od obojene test trake i pretvara se u signal koji označava koncentraciju boje. Biosenzori su uvedeni kasnih sedamdesetih godina, a mere elektronske signale koji su stvoreni hemijskom reakcijom. Najnoviji biosenzori se sastoje iz aktivne, referentne i kompenzatorne elektrode. Kada se ovi glukometri koriste prema uputstvima proizvođača uglavnom daju pouzdane rezultate. Glavne karakteristike prilikom izbora merača su: veličina aparata i vizuelnog displeja, tip baterija i njegova lakoća zamene, nivo održavanja, kapacitet merenja, lakoća korišćenja i potpora proizvođača. Unapređenje hemije suvog reagensa, tehnologije biosenzora, minijaturizacije i mikročipova dovelo je do razvoja malih manuelnih sistema za merenje glukoze. Ovi sistemi zahtevaju sve manji uzorak krvi, daju rezultate za nekoliko sekundi i krajnje su jednostavni za upotrebu.

Brzi progres u razvoju sistema za praćenje je pomogao dijabetičarima da ovladaju praćenjem svoga stanja i lečenja i tako žive normalnijim životom [3].

3. APARATI ZA MINIMALNO INVAZIVNO KONTINUIRANO MERENJE NIVOA ŠEĆERA U KRVI

Godine 1970. u kliničkoj praksi je počela primena Biostatora, koji je kontinuirano merio nivo glukoze u krvi tokom 24 sata i u skladu sa dobijenim rezultatima ubrizgavala se potrebna količina insulina. Aparat je bio velik poput ormara, pa je bolesnik morao biti vezan uz krevet, što opet nije dočaravalo realnu sliku kretanja glukoze u krvi. Već su tada primećene velike oscilacije nivoa šećera u toku jednog sata. Naročito velike oscilacije primećene su nakon obroka ili u toku noći. Zato se počelo sa metodom kontinuiranog merenja glukoze kako bi se dobio bolji uvid u promene nivoa glukoze tokom 24 sata i terapija prilagodila tome. Aparat i senzor postali su prihvatljive veličine i lako prenosivi. Istraživanjem različitih metoda i mogućnosti dobijeni su zadovoljavajući rezultati merenjem potkožnog nivoa glukoze koja se podudara s oscilacijama glukoze u krvi s vremenskim razmakom od oko 15 minuta. Rezultati se mogu beležiti i više od 72 sata bez odbacivanja senzora, u slučaju postavljanja senzora u venu.

U svetu se danas u svakodnevnoj praksi koristi nekoliko metoda kontinuiranog merenja glukoze:

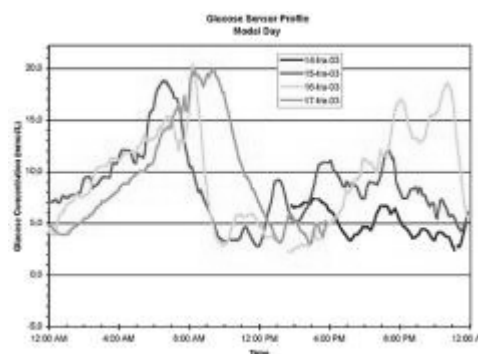
- minimalno invazivne metode - enzimatska transkutana elektroda i mikrodijaliza
- neinvazivna metoda - reverzna jontoforeza i dielektrična spektroskopija.

Pomoću enzimatske elektrode merenja se odvijaju preko potkožne platinaste elektrode u potkožnom tkivu koja meri napon koji nastaje oksidacijom glukoze. Merenje se odvijuje kontinuirano tokom 72 sata, a merni instrument beleži vrednosti glukoze svakih 10 sekundi, potom svakih pet minuta izračunava prosečnu vrednost glukoze za navedeno razdoblje i skladišti je u memoriju. Shodno tome, instrument zabeleži 288 merenja u 24 sata, s tim da trenutni rezultati nisu vidljivi na displeju aparata nego se iščitavaju nakon skidanja instrumenta. Postupak postavljanja senzora je jednostavan (kao primena potkožne injekcije), a već nakon sat vremena u aparat se upisuje kalibraciona vrednost glukoze, izmerena aparatom za

samokontrolu iz kapilarne krvi. Tankim optičkim kablom senzor je vezan za merni instrument koji se nosi oko struka ili na pojasu (slika 3). Nakon završetka merenja, instrument se preko adaptera povezuje s računarnom, a vrednosti glukoze iščitavaju se grafički i/ili numerički (slika 4).



Sl. 3. Kontinuirano merenje glukoze u potkožnom tkivu preko senzor-elektrode



Sl. 4. Nakon završetka merenja instrument se preko adaptera povezuje sa računarnom, a vrednosti glukoze iščitavaju se grafički i/ili numerički



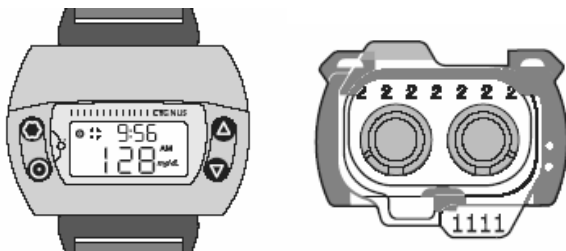
Sl. 5. Aparat koji koristi metodu mikrodijalize kojom se kontinuirano očitava glukoza na ekranu aparata

Metoda mikrodijalize upotrebljava biohemijsku komponentu potkožnog enzimatskog biosenzora u kombinaciji sa mikrodijalizom. Kako je reč o tehnici mikrodijalize, postavljanje je zahtevnije, ali zato se trenutni rezultati kontinuiranog merenja glukoze mogu očitati na displeju aparata koji bolesnik nosi oko struka (slika 5). Aparat očitava glukozu u potkožnom tkivu svake tri minute tokom 48 sati, a svi rezultati mogu se numerički ili grafički prikazati na računaru [4].

Neinvazivna metoda biće opisana kroz primer *Glucose Watch Biographer-a* u poglavlju koje sledi.

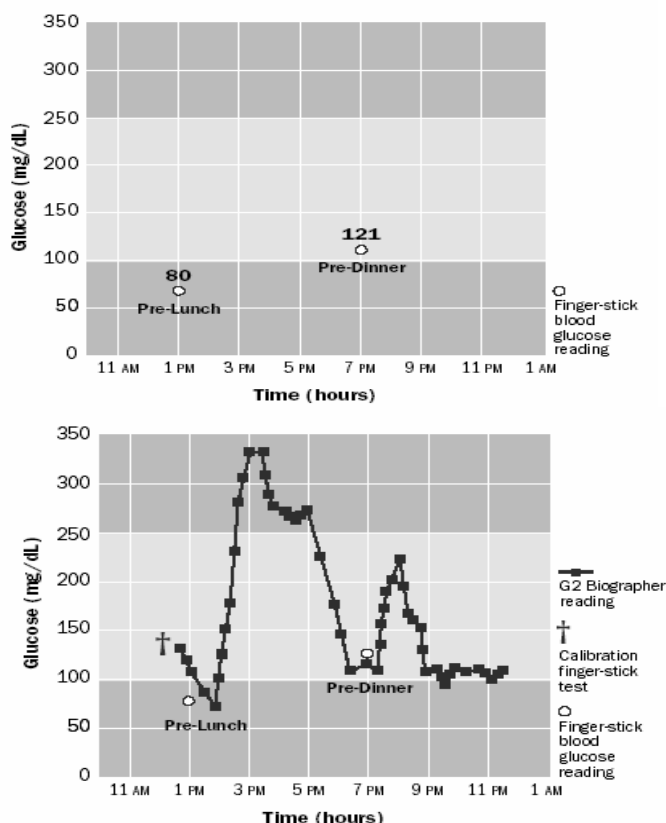
4. NEINVAZIVNO MERENJE: ANIMAS-ov GLUCOWATCH BIOGRAPHER

Kada je reč o bezbolnom, neinvazivnom merenju šećera u krvi najdalje su otišli stručnjaci Animas korporacije iz Pensilvanije, koji su izumeli aparat u obliku ručnog sata *Glucowatch Biographer*, koji je prikazan na slici 6. Ovaj samomerač podatke o stanju šećera u krvi prenosi putem dodira sa kožom. Senzori su smešteni na poleđini "sata".



Sl. 6. Prednja i zadnja strana GlucoWatch-a

Rezultati se neprekidno ispisuju na ekranu svakih 20 minuta tokom 12 sati (slika 7), koliko traje jedno pakovanje autosenzora, nakon čega je potrebno promeniti senzorelektrodu. *Glucowatch Biographer* je trenutno u upotrebi u SAD i Velikoj Britaniji, a očekuje se njegova dalja distribucija po zemljama EU.



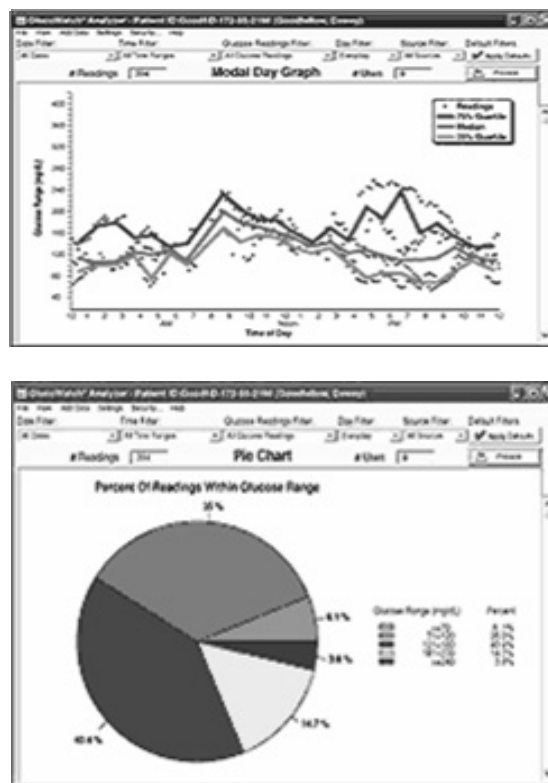
Sl. 7. Preciznost i učestanost merenja se povećava korišćenjem aparata za kontinualno merenje

U ograničenim, ali obećavajućim kliničkim ispitivanjima, *Glucowatch* je dao dosta dobru korelaciju s dosadašnjim načinima samokontrole glikemije. Na primer, kod 28 bolesnika s tipom 1 šećerne bolesti, *Glucowatch* vrednosti postigle su korelaciju od 0,90 (n=1554 para vrednosti) u uzorcima kapilarne krvi. Kod 12 bolesnika koji su glukozu određivali kod kuće, korelacija je u odnosu na uređaje za

samokontrolu glikemije iznosila je $r = 0,85$. Korelacija između dva uređaja *Glucowatch*-a, koji su nošeni istovremeno bila je $r=0,94$ [5].

Takođe treba naglasiti i to da nošenjem *Glucowatch*-a pacijent ima puno bolji i detaljniji uvid u promene nivoa glukoze u toku dana, čime mu njegov lekar može puno preciznije odrediti vrstu tretmana kog bi trebalo da se pridržava. Naročito je važno nositi ovaj aparat u toku noći kada je, bez ovog uređaja, teško detektovati promene glukoze. Kao i u toku onih dana kada pacijent menja svoju normalnu dnevnu rutinu. Na primer kada putuje ili kada je posebno zauzet. *Biographer* uključuje alarm ukoliko je nivo šećera iznad dozvoljenog, ispod dozvoljenog ili prevelikom brzinom varira. Dozvoljeni nivo se određuje od strane lekara za svakog pacijenta posebno i prema njemu se svaki pojedinačni aparat kalibriše.

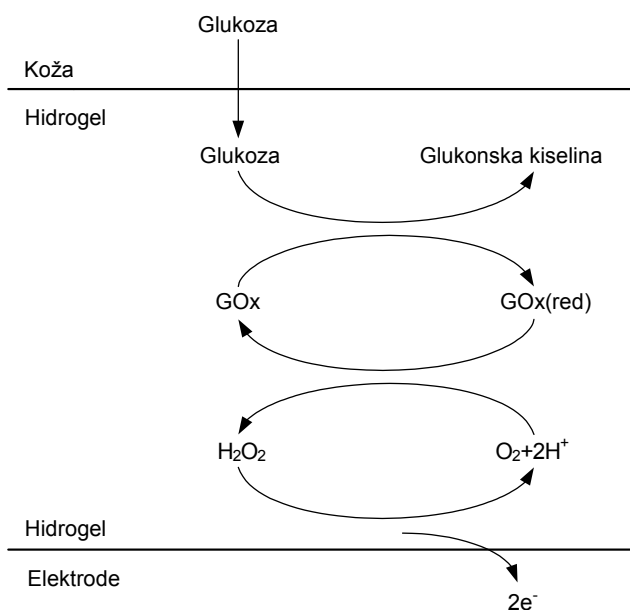
Podatke o očitanim vrednostima nivoa šećera se beleže u „elektronskom dnevniku“ koji aparat sam formira i koji može da pamti čak oko 8500 očitanih vrednosti. Takođe pacijent ima mogućnost korišćenja *Glucowatch Analyzer 3.1* softverskog paketa koji se dobija uz kupljeni aparat [5]. Uz pomoć ovog programa pacijent ima bolji uvid u promene glukoze koristeći razne tabele, diagrame, filtere. Ilustracije radi izgled grafika u ovom programu je predstavljen na slici 8.



Sl. 8. Praćenje očitanih vrednosti uz pomoć specijalizovanog softvera

5. PRINCIP RADA GLUCOWATCH-a

Glucowatch radi na principu **reverzne jontoforeze**, kojom se za razliku od jontoforeze, koja se koristi u slučajevima kada određenu supstancu želimo uneti u krvotok, određeni molekuli (u ovom slučaju molekuli glukoze), izvlače iz krvi kao što je to simbolički prikazano na slici 9.



Sl. 9. Enzimski put za konverziju glukoze u elektrone

Postupkom reverzne jontoforeze iz malog aparata u obliku sata na ruci odašilju se elektroni slabe struje ($0.3\text{mA}/\text{cm}^2$) pod kožu uzrokujući kretanje glukoznih elektrona prema katodi (slika 10). Na poleđini aparata nalazi se enzimska gel-elektroda koja je prilepljena na kožu bolesnika, a beleži napon koji se pretvara u numeričke vrednosti glukoze. Odnosno, glukoza u kontaktu sa glukozom oksidazom koja se nalazi na diskovima (gel elektrodama) stvara vodikov peroksid, na koji biosenzor reaguje tako što stvara električni signal.



Sl. 10. Izvlačenje molekula glukoze kroz kožu

Ova slaba struja može izazvati blagu iritaciju kože na mestu na kom se nalazio aparat. Zato se savetuje da se pri svakom nošenju aparat stavi na drugo mesto.

6. BUDUĆI NAČINI ISPITIVANJA

U ovom delu biće predstavljene neke od budućih tehnologija koje će u još većoj meri olakšati svakodnevni život diabetičara. Neki od tih izuma su bežični implant za diabetičare, kontaktna sočiva za merenje nivoa šećera u krvi, veštački pankreas za diabetičare, pa čak i tetovaža za kontrolu nivoa glukoze.

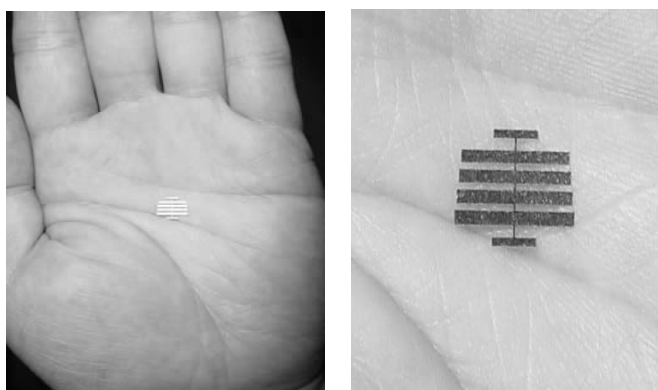
6.1. Bežični implantat za diabetičare

Američki inženjeri su izumeli potkožni senzor kojim se meri nivo šećera u krvi.

Senzor, koji je manji od metalnog novčića i tanak poput lista papira, radi na istom principu na kome rade i plastične etikete koje se koriste u prodavnicama da bi se sprečila krađa robe.

Reč je o jeftinom uređaju koji je dizajniran da konstantno prati nivo šećera u krvi osoba obolelih od dijabetesa. Uređaj ne zahteva unutrašnje napajanje niti povezivanje izvan tela. Kada pacijent želi da sazna nivo šećera u krvi dovoljno je da postavi ruku ispred čitača koji će automatski detektovati senzor i pokazati nivo šećera.

Senzor je obložen polimerom, koji reaguje na promenu kiselosti sredine, a zatim i glukozno-oksidazom, koja reaguje sa glukozom iz krvi i stvara kiselinu. Dolazi do bubrenja polimera i promene frekvencije senzora, što čitač interpretira kao nivo šećera u krvi. Jedan primer bežičnog implanta je predstavljen na slici 11.



Sl. 11. Bežični implant

6.2. Kontaktna sočiva za merenje nivoa šećera

Kontaktna sočiva bi se u budućnosti mogla koristiti za merenje količine šećera u krvi.

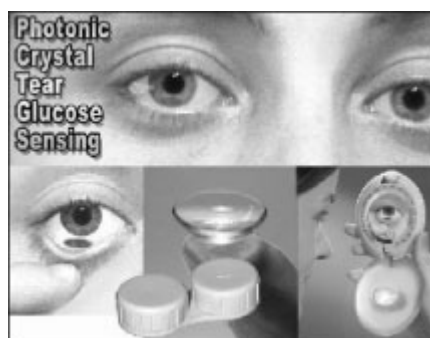
Naučnici su razvili poseban senzor koji menja boju u zavisnosti od koncentracije glukoze u suzama.

U budućnosti, korištenjem novog senzora ova neugodna procedura bi mogla postati suvišna.

Trenutno, naučnici ispituju kako povećati broj nijansi na gotovo prozirnrom materijalu i tako povećati tačnost rezultata merenja.

Još uvek nije postignuta tačnost rezultata brzog krvnog testa.

Prva ispitivanja na ljudima trebala bi uslediti za godinu dana, a senzor bi se mogao umetati u uobičajena kontaktna sočiva (slika 12), koja bi se menjala jednom nedeljno.



Sl. 12. Eksperimentalna sočiva: Bez glukoze sočiva su crvena; sa glukozom postaju roza.

6.3. Veštački pankreas za dijabetičare

Britanski naučnici sa Londonskog univerziteta su razvili veštački pankreas koji bi nivo šećera u krvi kod osoba obolelih od dijabetesa tipa 1, mogao svesti na zdravstveno podnošljiv.

Veštački pankreas se sastoji od tri dela: od senzora veličine kreditne kartice pričvršćenog na kožu koji meri vrednost šećera u krvi, malog ručnog kompjutera koji analizira dobijene vrednosti i procenjuje koliko je insulina potrebno pacijentu i insulinske pumpice.

I senzor i pljosnata pumpica koji se pričvršćuju na telo i povezani su kateterima koji su postavljeni samo ispod kože.

Senzor i pumpica sa računarom komuniciraju preko radio signala što znači da nisu potrebne žice.

Naučnici tvrde da je naprava tako mala, da bi je muškarci bez teškoća mogli nositi na pojasu, dok bi je žene mogle smestiti pod grudnjak.

Neke osobe obobile od dijabetesa već se služe insulinskim pumpicama, ali oni moraju četiri puta dnevno aktivirati pumpicu da bi dobili potrebnu dozu insulina.

Veštački pankreas mogao bi omogućiti stalnu automatsku proveru nivoa glukoze i doziranje insulina.

Naučnici ističu da bi zahvaljujući upotrebi veštačkog pankreasa i najteže posledice dijabetesa, kao što su hipoglikemija, amputacija i slepilo, nastupale znatno ređe.

Na žalost, uređaj neće biti dostupan svima, jer je tehnologija proizvodnje vrlo skupa.

6.4. Tetovaža za kontrolu šećera u krvi

Američki naučnici sa univerziteta *Texas A&M* i *Penn State* rade na projektu inteligentne tetovaže koja bi bila u stanju da dijabetičare upozori na opasno nizak nivo glukoze u krvi.

Kad projekt bude završen, tetovaža će imati sposobnost delovanja 24 sata na dan, a u hitnim slučajevima će moći aktivirati alarm koji će upozoriti na nivo šećera u krvi. Oavj izum će se sastojati od kuglica polietilen-glikola presvučenih sa fluoroscentnim molekulima koji zamenjuju glukozu kada je u krvi ima dovoljno.

Posledicu ovakvog sastava je jači sjaj tetovaže u trenucima kad je nivo šećera nizak.

Eksperimenti koji su vršeni na životinjama su imali obećavajuće rezultate. Najbolje mesto za ovakvu tetovažu bi bilo na abdomenu, zbog toga što je tamo najmanje izložena delovanju sunčevih zraka.

7. ZAKLJUČAK

Nesumnjivo je da postoji velika potreba za jednostavnim, bezbolnim i tačnim merenjem nivoa šećera u krvi za koje nije potrebna pomoć stručnog osoblja kao i posebni laboratorijski uslovi. Danas razvojem tehnologije i medicinske opreme aparati za merenje glukoze su dostigli različite oblike veličine i principe na kojima rade. U ovom radu su predstavljena neka od savremenih poboljšanja aparata za merenje nivoa šećera u krvi, kao i ideje za buduća rešenja. Akcenat je stavljen na minimalno invazivne i neinvazivne metode i aparate za merenje šećera u krvi. Realno je očekivati još veće doprinose i nova otkrića, u bliskoj budućnosti, u ovom izuzetno važnom segmentu ljudskog zdravlja.

8. LITERATURA

- [1] Nada Majkić – Singh, "Upustva i preporuke za primenu laboratorijskih određivanja za dijagnostikovanje i praćenje diabetes mellitus-a", Institut za medicinsku biohemiju, Farmaceutski fakultet i Klinički centar Srbije, Beograd, 2003
- [2] "Zanimljivosti i statistike" www.diabeta.net
- [3] Mirka Ilić, "Načini praćenja glukoze", Institut za medicinsku biohemiju, Klinički centar Srbije, Beograd
- [4] Manja Prašek, "Napredak u kontroli glikemije", Sveučilišna klinika za diabetes, endokrinologiju i bolesti metabolizma Vuk Vrhovec, Medicinski fakultet Sveučilišta u Zagrebu
- [5] David B. Sacks, David E. Bruns, David E. Goldstein, Noel K. Maclaren, Jay M. McDonald, Marian Parrot, "Guidelines and recommendations for laboratory analysis in the diagnosis and management of diabetes mellitus", *Clin Chem.*, 48(3), pp. 436-72, 2002.

Abstract – In this paper are presented several different means of non-invasive measurement of glucose level. There is an overview of diabetes and some of older methods of blood sugar measurement. Some of modern instruments for non-invasive and minimally invasive measurement are also represented, as well as their advantages and disadvantages. Using the example of Animas's GlucoWatch Biographer, which has a shape of real watch, it is shown how glucose monitors work. On the end, some of future glucose monitoring systems are presented.

METHODS FOR NON-INVASIVE GLUCOSE LEVEL MEASUREMENT

Milica Kalabrić, Goran Stojanović, Tanja Garovnikov

NADGLEDANJE NIVOVA VODE U BUNARIMA

Buha Slavenko, Živanov Miloš, Mihajlović Danijel, *Fakultet tehničkih nauka u Novom Sadu*

Sadržaj – U radu su analizirani različiti senzori za merenje nivoa vode u bunarima za vodu. Odabran je senzor pritiska kao najpogodniji. Sistem za nadgledanje nivoa vode je izgrađen od jedinica koje imaju zadatak da mjere nivo vode i sakupljaju izmjerene podatke, sistema za bežični prenos podataka i centralnog analizatora podataka koji konstruiše predstavu o količini vode na odabranom području.

1. UVOD

Voda je prirodni resurs koji ne možemo da zamijimo drugim. Ne možemo da optimizujemo količinu vode koja je potrebna živim organizmima, ali možemo da optimizujemo sisteme koji vrše distribuciju vode.

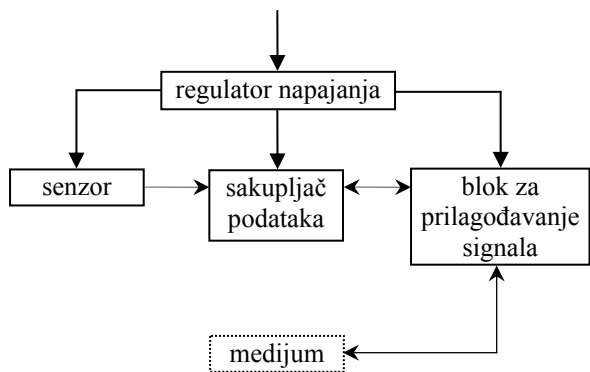
Ovim radom je obuhvaćena teorijska podloga jednog sistema za nadgledanje nivoa vode, bez ulaženja u način konstruisanja pojedinih elemenata sistema. Predloženi sistem se kod nas rijetko koristi. Jedino mjesto primjene sistema za mjerenje nivoa vode je dok se testiraju pumpni sistemi i u istraživačke svrhe, a njihov broj je mali.

Senzori nivoa vode zajedno sa sistemom za arhiviranje i sistemom za prenos podataka čine jednu cjelinu koja prvenstveno služi za analizu i optimizaciju kompletnog sistema za ispušavanje vode iz bunara.

2. OPIS SISTEMA

U nastavku teksta će se pod terminom bunar podrazumijevati podzemni cilindrični rezervoar sa jednim otvorom nad zemljom, visine ~100m i prečnika ~0.5m.

Na slici 1. je prikazana jedinica za mjerenje nivoa vode u bunaru. Na slici 2. je prikazan sistem za nadgledanje nivoa vode.



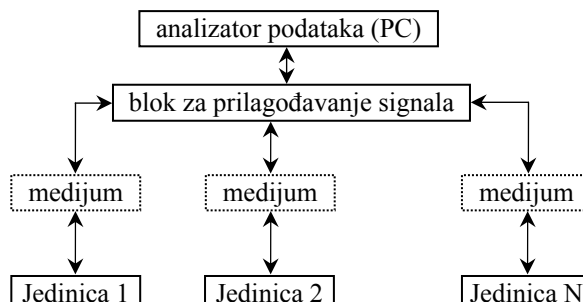
Slika 1. Jedinica za mjerenje nivoa vode u bunaru.

3. SENZOR

Zbog velike raznovrsnosti senzora nivoa vode, u razmatranje su uzeti samo neki: senzor pritiska, ultrazvučni senzor, kapacitivni senzor, diskretni senzor nivoa vode.

Ako je potrebno mjerenje nivoa vode u rezervoaru visine ~1m, onda su svi gore navedeni senzori podjednako dobri, pa odabir senzora zavisi od ostalih parametara sistema. Međutim, ako je potrebno mjerenje nivoa ~100m onda je teško postići

zadovoljavajuću rezoluciju (usvojimo da je zadovoljavajuća rezolucija $\Delta H = \pm 0.5m$) sa nekim sensorima. Kapacitivni senzori se za mjerenje nivoa ~100m proizvode samo za specijalne slučajeve, tj. skupi su i teško ih je pronaći na tržištu.



Slika 2. Sistem za nadgledanje nivoa vode u bunarima.

U ovakvim uslovima se ne koriste ultrazvučni senzori iz sljedećeg razloga: svaka tačka pogođena mehaničkim talasom i sama postaje izvor talasa. Naime, talasni fluks ima tendenciju da raste, tj. da se širi u obliku kupe sa vrhom u izvoru talasa. Korištenjem ma kakvih metoda za smanjenje povećanja talasnog fluksa, talasni snop mora da se širi. Iz navedenog razloga, za dati bunar, talasni front će prije udariti u zid bunara nego u graničnu površ voda-vazduh, pa će zid bunara izazvati novi talas koji će biti lažna predstava udaljenosti granične površi.

Da bi se pratio nivo vode u bunaru zadovoljavajućom rezolucijom potreban je ili kontinualni senzor ili diskretni senzor sa odgovarajućim brojem indikatora. Kada se mjeri nivo vode u pomenutom bunaru, broj indikatora diskretnog senzora bi bio veliki, tako da se ovakvi senzori za navedene uslove ne koriste.

Senzor pritiska može da ima ograničenje zbog netačnosti mjerenja (karakteristika senzora) koje bi prouzrokovalo dovoljnu grešku da očitana vrijednost ne bi bila u okvirima zadatog odstupanja od tačne vrijednosti. Senzor, koji zadovoljava zadata ograničenja, se može lako naći na tržištu. Sljedeći, mogući problemi su: da li se može senzor postaviti na odgovarajuće mjesto, da li se može dovesti dovoljno kvalitetno napajanje senzoru i da li se može prenijeti koristan signal od senzora do sakupljača podataka?

Jasno je da nije najbolji senzor po svakom kriterijumu posebno, ali kada se svi kriterijumi zajedno uzmu u obzir senzor pritiska predstavlja najbolji izbor.

4. TRANSFORMACIJA PRITISKA U VISINU VODENOG STUBA

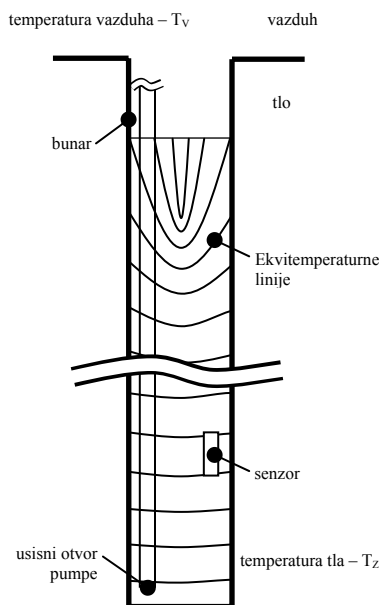
Senzor pritiska se može iskoristiti za mjerenje nivoa vode ako se koristi Paskalov zakon prilagođen za ovu namjenu:

$$P_{na_dnu_bunara} - P_{vazduh} = \int_0^H \rho_{voda}(T_{voda}(h)) \cdot g \cdot dh \quad (1)$$

tj. mjerenjem pritiska vodenog stuba na dnu rezervoara ($P_{na_dnu_bunara}$), mjerenjem atmosferskog pritiska (P_{vazduh}) i poznavanjem promjene gustine vode usljed promjene temperature okoline i visine vodenog stuba ($\rho_{voda}(T_{voda}(h))$), dobijaju se dovoljni podaci za proračun visine vodenog stuba u rezervoaru. Pomenuti zakon vrijedi u slučaju da je voda mirna.

Na slici 3. je prikazan jedan primjer promjene gustine vode u bunaru, odakle se vidi da postavljanjem senzora pritiska što bliže zidu bunara, dolazi do zanemarivo male promjene gustine vode, pa se neće napraviti velika greška ako se gustina smatra konstantnom vrijednošću.

Da bi se minimizovao uticaj turbulencije, koju stvara usisni otvor pumpe, senzor treba da bude udaljen najmanje 1.5m od usisnog otvora pumpe.



Slika 3. Primjer promjene gustine vode u bunaru.

5. NAPAJSANJE SENZORA I PRENOS INFORMACIJE

S obzirom na to da i pumpa i senzor moraju biti na dnu bunara, kablovi za napajanje i kabl za prenos informacionog signala moraju biti blizu jedan drugom (maksimalno rastojanje je prečnik bunara $\sim 0.5m$). Visina koju pumpa mora da savlada je $\sim 100m$, pa se koriste elektromotori za pokretanje $\sim 50kW$ a njegova polazna struja je $\sim 7 \times 150A$, što pri standardnom naponu napajanja predstavlja veliki izvor elektromagnetnog zračenja.

Senzor nivoa vode zahtijeva napajanje u opsegu $13-32V_{DC}$. Konvertor napona $220V_{AC}-22V_{DC}$ se može riješiti linearnim ili prekidačkim konvertorom. Kako se svaki sistem projektuje u cilju da bude što pouzdaniji, konvertor napona treba da bude linearnog tipa. Glavna karakteristika prekidačkog konvertora je velika energetska efikasnost. S obzirom da je senzor nivoa vode mali potrošač (u odnosu na pumpu), energetska efikasnost nije kritičan parametar, pa je linearni konvertor bolje rješenje zbog svoje jednostavnosti. Da bi napajanje senzora bilo što stabilnije, konvertor napona treba da bude uz senzor.

Informacioni signal senzora je najčešće naponski signal u opsegu $0-5V$ ili strujni signal u opsegu $4-20mA$. Naponski

signal je dovoljno mali da postane neupotrebljiv na kraju kabla dužine $\sim 100m$, zato se on mora transformisati u „drugi oblik” ili promijeniti medijum za prenos. Drugi oblik može biti proširenje opsega naponskog signala iz senzora. U ovom slučaju, gubici u vodu su ostali isti, ali je procentualno smanjena graška gubitaka. Drugi oblik može biti digitalizovani signal iz senzora. Proces digitalizacije unosi manju grešku nego proces proširenja opsega signala, pa je digitalizacija bolje rješenje nego proširenje naponskog signala. Strujni signal je dobar za prenos informacije, ali nije dobar iz razloga što zahtijeva dodatni kovertor u oblik prepoznatljiv sakupljaču podataka.

Prenos informacionog signala je moguće izvesti optičkim vlaknom, s tim što je potrebno transformisati električni signal senzora u optički i obrnuto – optički u električni signal koji će se dalje koristiti za obradu. Proces koverzije električnog signala u optički i obrnuto ne unosi veliku grešku tako da je ovo rješenje najbolje ako se uzmu u obzir greška pri prenosu, brzina prenosa, energetska efikasnost. Ovo rješenje nije masovno korišteno zbog visoke cijene i fizičke osjetljivosti optičke opreme.

Uređaj za sakupljanje i kalibraciju podataka sa senzora je sprežni stepen između senzora i uređaja za analizu visine vodenog stuba (najčešće računar, udaljen $\sim 1km$, koji sakuplja podatke sa svih mjernih stanica). Ovakav sklop se može realizovati standardnim elektronskim kolima koja zahtijevaju napajanje od $5V$. U tom slučaju, informacioni signal senzora će biti najbolje iskorišten ako je naponski signal u opsegu $0-5V$, a sakupljač podataka što bliže izvoru informacionog signala.

S obzirom na to da treba mjeriti visinu vodenog stuba $\sim 100m$, a električni ekvivalent visine je signal $0-5V$, jasno je da su potrebna osjetljiva elektronska kola da bi se dobila tačnost mjerenja $\pm 0.5m$. Kada je mjereni podatak smješten u sakupljač podataka, nije ga teško transformisati u oblik koji je imun na smetnje. Senzor pritiska zajedno sa sakupljačem podataka mora biti blizu podvodne pumpe, tj. do asinhronog motora, pa se mora izvršiti zaštita senzora i sakupljača od elektromagnetnog zračenja oklopljavanjem.

Temperatura vode na dnu bunara je jednaka temperaturi tla na toj visini. Kako zemlja ima veliki temperaturni kapacitet, promjene temperature zemlje tokom godine su male, pa je i promjena temperature vode na dnu bunara mala. Ova temperaturna stabilnost je pogodna jer se eliminišu greške mjerenja koje bi nastale zbog temperaturne zavisnosti karakteristika komponenti senzora i sakupljača podataka.

Komunikacija između sakupljača podataka i analizatora podataka može da se obavi korištenjem kablovske strukture ili bežičnim putem. Vrlo je praktično koristiti servise već postojećih mreža (npr. infrastrukturu fiksne telefonije, GSM).

6. UČESTANOST MJERENJA I SLANJA MJERENIH PODATAKA

Vremenski interval između mjerenja nivoa vode i vremenski interval između skladištenja izmjerenih podataka treba da je promjenljiv – da zavisi od brzine promjene nivoa vode. Na osnovu algoritma za određivanje pomenutih intervala, sakupljač podataka treba da dovoljno često očitava trenutnu vrijednost nivoa vode sa senzora i da po dovoljnoj promjeni nivoa skladišti očitane vrijednosti nivoa.

Slanje skladištenih podataka analizatoru podataka treba da se obavlja u unaprijed predviđenim vremenskim intervalima i, dodatno, po zahtjevu analizatora podataka.

7. JEDINICA ZA MJERENJE NIVOVA VODE U BUNARU

Gore predložena arhitektura sistema za nadgledanje nivoa vode, kao i mjesto postavljanja pojedinačnih komponenti, čini sistem optimalan po broju komponenti, brzini izvršavanja zadataka (sakupljanja podataka), pouzdanosti prenosa podataka i smanjenju greške mjerene vrijednosti.

Na slici 4. je predstavljen skup i raspored komponenti koje zadovoljavaju teorijsko razmatranje mjerne jedinice. (Dimenzije nacrtanih komponenti su proporcionalne realnim dimenzijama komponenti.)

AC-DC konvertor je standardno linearno napajanje – transformator, Grecov ispravljač i kolo za stabilizaciju izlaznog napona. Transformator je sljedećih karakteristika: snaga 30W, dva sekundara (2x15V). Naponi sa sekundara se vode na odvojene Grecove ispravljače. Jedan ispravljeni napon sekundara se vodi na senzor pritiska i na modem. Ispravljeni napon drugog sekundara se mora dodatno prilagoditi naponskim nivoima i kriterijumima stabilnosti napona koji zahtijevaju elektronske komponente, što se rješava odgovarajućim stabilizatorom napona serije LM78xx i niskopropusnim filterima.

Senzor pritiska (Honeywell, CIP-Ultra, CP100) je predviđen da radi u maksimalnom opsegu 0-600psi sa tačnošću od 0.1%. Na osnovu ovih podataka se dolazi do

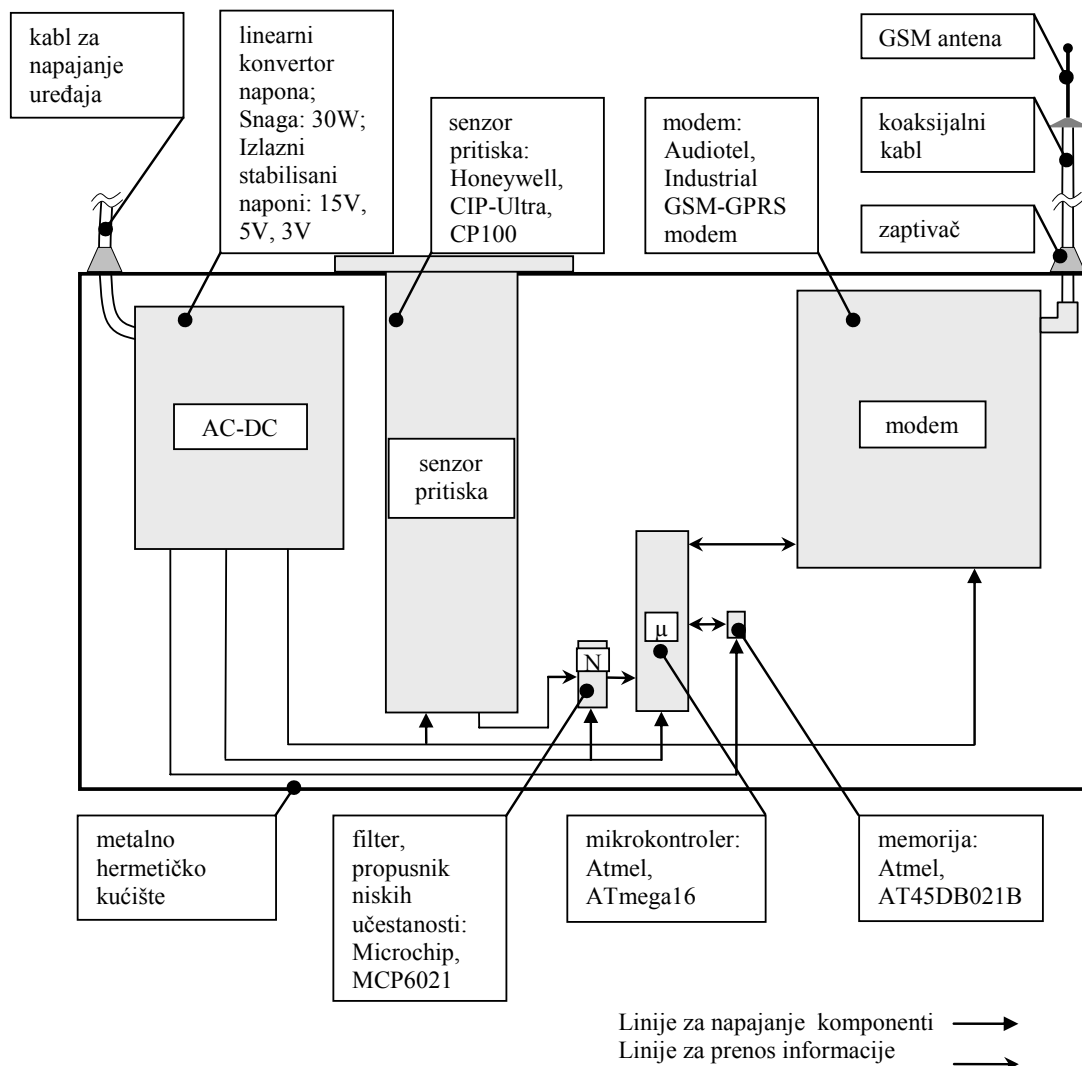
ograničenja primjene ovako projektovanog uređaja. Naime, ako se pretpostavi da je mjerena voda homogena i mirna, gustine $\rho=1000\text{kg/m}^3$, a gravitaciona konstanta $g=9.81\text{m/s}^2$, maksimalna visina koja se može izmjeriti je $H=421.58\text{m}$. Greška senzora pri mjerenju je 0.1% od maksimalne visine koju može da mjeri, tj. $\Delta H=0.42\text{m}$ što je manje od zadovoljavajuće tačnosti mjerenja.

Niskopropusni filter (Microchip, MCP6021, sa odgovarajući pasivnim komponentama) ima ulogu da potisne nepoželjne šumove na 50Hz i više. Kako je promjena nivoa vode spora a najveća energija šuma na učestanosti 50Hz, granica propusnosti filtera treba da je u granici 10-30Hz. U cilju tačnosti i pouzdanosti mjerenih podataka, potrebno je i digitalno filtriranje koje će obaviti mikrokontroler.

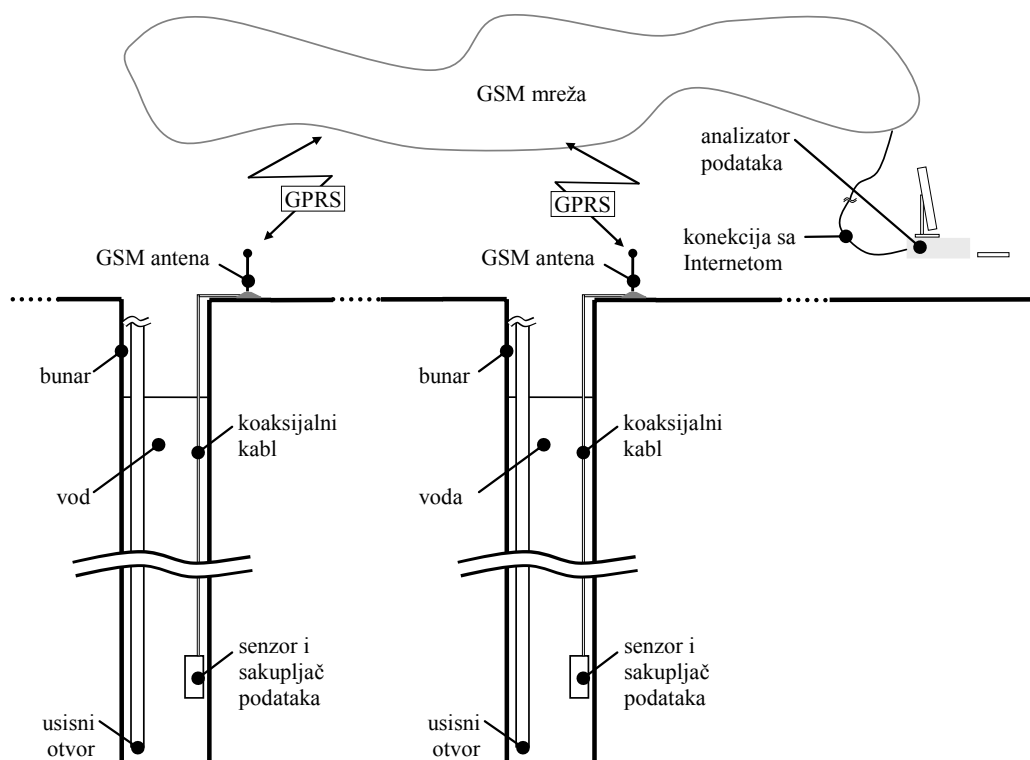
S obzirom da je brzina promjene nivoa vode mala, nije potrebno često slati izmjerene podatke na analizador podataka, već se ti podaci mogu čuvati u memorijskom bloku (Atmel, AT45DB021B) dok se ne desi dovoljno velika promjena nivoa vode ili dok analizador ne zatraži podatke.

Modem (Audiotel, Industrial GSM-GPRS modem) je modul koji na osnovu AT komandi komunicira sa mikrokontrolerom. Njegova uloga je da prilagodi signal, koji šalje mikrokontroler, signalu za prenos a informaciju protokolu za prenos podataka, i obrnuto.

Metalno hermetičko kućište je konstruisano tako da zaštiti komponente u njemu od vode i elektromagnetnih smetnji.



Slika 4. Jedinica za mjerenje nivoa vode u bunaru.



Slika 5. Primjer sistema za nadgledanje nivoa vode.

8. SISTEM ZA NADGLEDANJE NIVOA VODE

Na slici 5. je prikazan primjer realizacije sistema za nadgledanje vode. Kao primjer su uzeta samo dva bunara. Modem, koji je uz sakupljač podataka, šalje informaciju preko koaksijalnog kabl do GSM antene. Antena se postavlja na mjesto na kome ima najbolji signal GSM mreže. Predloženi modem ima mogućnost iskorištavanja GSM servisa – GPRS. Kako je potrebno slati podatke iz sakupljača podataka povremeno i u paketima od ~1KB, SMS servis je nepogodan. Iskorištavanje već postojeće mreže je pogodano zato što se time koristi već provjeren i pouzdan sistem za prenos podataka. Koristeći GPRS servis, moguće je koristiti TCP/IP pogodnosti – slanje paketa podataka iz sakupljača podataka na tačno određenu internet adresu (analizatora podataka).

9. ZAKLJUČAK

Analogni signal senzora, koji je ekvivalent nivoa vode se pomoću mikrokontrolera digitalizuje i smiješta u memorijski blok koji se nalazi neposredno uz mikrokontroler. Informacije u takvom obliku se preko GSM-GPRS modema šalju analizatoru podataka u predefinisanim vremenskim intervalima. Analizator podataka, na osnovu podataka koje je primio od jedinica za sakupljanje podataka, generiše arhivu nivoa vode u svakom nadgledanom bunaru posebno.

Svaki dio sistema je sklop koji ne zahtijeva nadgledanje i regulaciju od strane čovjeka, pa je i kompletan sistem u potpunosti automatizovan. Moguće je pratiti nivo vode u velikom broju bunara, tj. promjenu kapaciteta podzemnih voda velike površi. Redovnim praćenjem nivoa vode u bunarima, moguće je napraviti modele ponašanja nivoa vode u zavisnosti od prirodnih pojava, tj. moguće je predvidjeti raspoloživu količinu vode u zavisnosti od vremenskih prilika.

Poznavanjem raspoložive količine vode u svakom bunaru posebno i potrebe vode od svakog bunara posebno, moguće je

uskладiti sistem za ispušavanje vode tako da koristi najmanje energije. Predstava o količini raspoložive vode i propusnosti tla može pomoći u planiranju sprječavanja ekstremnih situacija – ekstremnih suša ili poplava u pojedinim dijelovima regiona.

10. LITERATURA

- [1] W. Richter, W. Lilich: „Ground water basic data and network design principles and problems”, Geological Survey of Niedersachsen-Federal Republic of Germany
- [2] Jerry T. Thornhill: „Accuracy of depth to water measurements”, Superfund ground water issue, March 1989.
- [3] W. D. Welsh, J. Doherty: „Great artesian basin groundwater modelling”, 29th Hydrology and Water Resources Symposium, February 2005.
- [4] K. Ubell: „Principles on network design and basic data to study groundwater balance”, Research Institute for Water Resources, Budapest, Hungary
- [5] „Strategic Plan for Groundwater Monitoring at the Waste Isolation Pilot Plant”, United States Department of Energy, February 2003.
- [6] S. Buha: „Ispumpavanje tečnosti iz bunara i mjerenje nivoa tečnosti”, Novi Sad 2006.

Abstract – Different kind of level sensors were analyzed for application in water wells. The pressure sensor was selected as most convenient. System for monitoring of water level have units for measuring level, collecting data, data communication and central analyzer of data for complete system for water monitoring in some particular region.

LEVEL MONITORING IN WATER WELLS

Buha Slavenko, Živanov Miloš, Mihajlović Danijel



секција ТО-6

ОБРАДА И ПРЕНОС СИГНАЛА

Č. Vasić, D. Mančić, D. Mitić ENKAPSULACIJA TERMOVIZIJSKE SLIKE U DICOM STANDARD	198
Б. Бонцулић ЈЕДАН ПРИСТУП ДЕТЕКЦИЈИ И ПРЕПОЗНАВАЊУ ЗНАКОВА MRZ-а ПУТНИХ И ИДЕНТИФИКАЦИОНИХ ДОКУМЕНАТА	203
Б. Зрнић, Б. Бонцулић ЈЕДАН ПРИСТУП КОРЕКЦИЈИ БАРЕЛ ДИСТОРЗИЈЕ И ЕЛИМИНАЦИЈИ ИСКОШЕЊА ПУТНИХ И ИДЕНТИФИКАЦИОНИХ ДОКУМЕНАТА	209
С. Симић, Б. Зрнић АНАЛИЗА КОНТИНУАЛНИХ ФРЕКВЕНЦИЈСКИ МОДУЛИСАНИХ РАДАРСКИХ СИГНАЛА ПРЕПОЗНАВАЊЕМ ОБЛИКА У ЊИХОВИМ Т-Ф ТРАНСФОРМАЦИЈАМА	214
Н. Милошевић, Ј. Спасић, З. Николић АНАЛИЗА КООПЕРАТИВНОГ ДИВЕРЗИТА СА КОДИРАЊЕМ	220
Д. Ивковић МОГУЋНОСТ МОДИФИКАЦИЈЕ КОНВЕНЦИОНАЛНИХ РАДАРА НА БАЗИ СОФТВЕРСКОГ РАДАРА	225
М. Стефановић, Д. Драча, Д. Миловић, А. Панајотовић, М. Петровић УТИЦАЈ ДРУГОГ РЕДА ДИСПЕРЗИЈЕ И ИНТЕРФЕРЕНЦИЈЕ НА ПРОПАГАЦИЈУ ОПТИЧКОГ СИГНАЛА	231
Р. Стефановић, А. Жиберт, Б. Тодоровић УТИЦАЈ БРЗИНЕ СКАКАЊА НА УСПЕШНОСТ КАНАЛСКЕ ЕНЕРГЕТСКЕ ДЕТЕКЦИЈЕ СИГНАЛА СА ФРЕКВЕНЦИЈСКИМ СКАКАЊЕМ	235
М. Стефановић, Д. Крстић, Р. Бојовић, С. Богословић НЕКОХЕРЕНТНИ ДИВЕРЗИТНИ СИСТЕМ СА ДВЕ ГРАНЕ ЗА ДЕМОДУЛАЦИЈУ M-FSK СИГНАЛА У ДВА ТРЕНУТКА ВРЕМЕНА	237
Ј. Спасић, Б. Димитријевић, З. Николић ПЕРФОРМАНСЕ КООПЕРАТИВНОГ ДИВЕРЗИТНОГ СИСТЕМА КОЈИ КОРИСТИ ПРОТОКОЛ СЕЛЕКТИВНОГ РЕЛЕЈА	242

ENKAPSULACIJA TERMOVIZIJSKE SLIKE U DICOM STANDARD

Čedomir Vasić, ZUA Dona Farm Niš
 Dragan Mančić, Darko Mitić, Elektronski fakultet u Nišu

Sadržaj – U ovom radu razmatrano je arhiviranje slike dobijene termovizijskom kamerom u skladu sa DICOM standardom koji se primenjuje u medicini. Realizovan je program IC2DCM kojim je omogućeno navedeno arhiviranje termovizijske slike dobijene tokom medicinskog pregleda.

1. UVOD

Termovizija, odnosno primena termovizijske slike u medicini, kao metoda koja se primenjuje u ranom otkrivanju raka dojke, predstavlja oblast koja je u stručnoj javnosti tokom poslednjih 20 godina često obrađivana i verifikovana kroz obimna istraživanja, tako da se danas više i ne postavlja pitanje opravdanosti njene primene [1]. DICOM standard (Digital Imaging and Communications in Medicine Standard) [2], kojim su od 1993 godine uvedena pravila koja definišu oblast razmene i arhiviranja slike u medicini, danas je imperativ koji mora da zadovolji svaka ozbiljnija implementacija opreme i softvera u medicini [3]. Laboratorija za termoviziju na Elektronskom fakultetu u Nišu pokrenula je projekat koji istražuje mogućnosti da termovizijske slike, koje su generisane termovizijskom kamerom, budu arhivirane u skladu sa DICOM standardom [4]. Da bi se ostvarila DICOM kompatibilnost potrebno je odgovarajuće podatke definisane poglavljima standarda objediniti u jedan zajednički fajl. Na taj način, rezultati i podaci dobijeni tokom termovizijskog pregleda postaju pogodni za upis u bazu podataka koja je operativna na DICOM-PACS serveru, čime postaju dostupni velikom broju korisnika preko standardizovanih viewera, browsera, kljenata i drugih korisnika koje povezuje jedan jedini zajednički imenitelj, a to je DICOM kompatibilnost.

2. TEORIJSKE OSNOVE

Osnovni koncept na kojem je uređen DICOM standard je definicija servisnih klasa (*Service Class*) preko kojih se eksplicitno uređuje razmena podataka između učesnika u razmeni, od kojih je jedan server - SCP (*Service Class Provider*), a drugi klijent - SCU (*Service Class User*) [5]. Servisna klasa je opisana preko informacija i odgovarajućih operacija koje su za nju vezane. Objektno orijentisana definicija servisne klase podrazumeva definiciju objekta – IOD (*Information Object Definition*) i pripadajućih operacija, koje se mogu realizovati nad objektom – servisa. Jedan precizno definisani informacioni objekat (IOD) i jedan servis čine par koji je osnovni bit standarda. *Service Object Pair Class* (SOP) je ključ sa kojim počinje svaka razmena podataka. Učesnici u razmeni najpre potvrđuju da podržavaju određenu SOP klasu i dogovaraju se o ulogama koje će imati tokom razmene.

Ovaj rad je posvećen samo praktičnoj realizaciji jednog IOD (*Information Object Definition*) objekta, dok će operacije nad objektom biti predmet analize u narednim radovima autora. Cilj ovog rada je da se slika koja se generiše

visokoosetljivom termovizijskom kamerom, i koja je dobijena kao rezultat medicinskog pregleda, pripremi za upis na PACS serveru. Priprema za upis podrazumava dodavanje svih potrebnih podataka i formatiranje u DICOM fajl format, koji je pogodan za upis u bazu podataka, preko koje će biti na raspolaganju svim DICOM klijentima. U radu će biti razmatrani načini i razlozi za izbor vrednosti koje može imati svaki atribut objekta, a koje na kraju dovode do formiranja DICOM kompatibilnog fajla.

Informacioni objekti mogu biti normalizovani ili kompozitni. Normalizovani objekat je informacioni entitet koji nije moguće dalje deliti na jednostavnije informacione celine, a atributi koji ga bliže određuju su suštinska svojstva koja pripadaju samo njemu. Normalizovani objekat je posledica rešenja koje sagledava složenu strukturu jedne relacione baze podataka, gde se kroz proces normalizacije isključuje mogućnost greške u održavanju i eksploataciji baze. Na primer, atribut pod nazivom «ime pacijenta» ne može biti atribut objekta slika ili studija. «Ime pacijenta» može biti atribut samo objekta pacijent. Slika i studija imaju neke druge attribute koji im pripadaju, kao što su «datum» ili «rezolucija», dok ime pacijenta nije suštinski osobina slike, i u složenoj relacionoj bazi podataka unosi se i održava na drugom mestu.

Kompozitni informacioni objekat sastoji se od više normalizovanih objekata, i u sebi nosi attribute više entiteta. Dobijena izlazna termovizijska slika biće kompozitni informacioni objekat, jer u sebi objedinjava attribute drugih objekata kroz podatke o pacijentu, studiji, seriji, opremi i ulaznoj termovizijskoj slici. Standard dopušta korišćenje vrlo složenih kompozitnih objekata, uz poštovanje definisanih pravila.

Atribut jednog informacionog objekta je osnovna nedeljiva informaciona celina, i standard je detaljno opisuje kroz sledeće karakteristike [6]:

1. *Attribute Name* – jedinstveno i razumljivo ime namenjeno korisniku;
2. *Attribute Tag* – jedinstvena oznaka namenjena informacionom sistemu;
3. *Attribute Description* – opis atributa – semantika;
4. *Value Representation* – tip podatka – sintaksa;
5. *Value Multiplicity* – eventualni broj ponavljanja podatka;
6. *Type classification* – definicija uloge atributa u servisnoj klasi kojoj pripada.

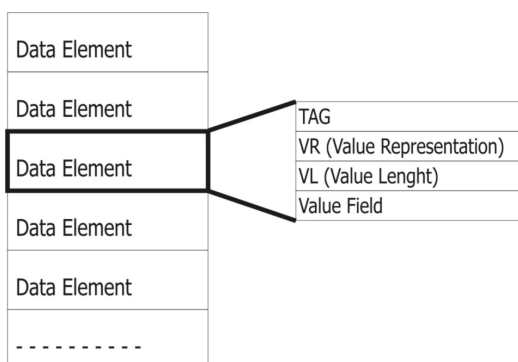
Attribute Name	Tag	Type	Attribute Description
Ime Pacijenta	(0010,0010)	2	Puno Ime Pacijenta
Šifra pacijenta	(0010,0020)	2	Identifikacioni broj
.....

Sl. 1. Definicija atributa klase u PS 3.3

Na slici 1 prikazana je tabela u kojoj su navedena prva dva (od većeg broja) atributa klase pacijent, u obliku koji je definisan u poglavlju 3 standarda PS 3.3.

Praktična implementacija jedne instance odabranih klasa, odnosno realizacija objektnog modela koji opisuje DICOM standard, je DICOM fajl koji generiše program IC2DCM realizovan u ovom radu. Fizička struktura fajla je vrlo jednostavna. Posle dva standardom propisana uvodna dela, sekvencijalno se upisuju «Data Elementi», pri čemu je svaki Data Element jedan atribut. Skup svih «Data Elemenata» koje sadrži jedan fajl naziva se skupom podataka.

Na slici 2 prikazana je struktura jednog skupa podataka. Data Elementi se ređaju jedan za drugim po rastućim vrednostima njihovih Tagova. Na slici 2 se može uočiti i raspored delova jednog Data Elementa, odnosno vrednosti jednog atributa određene klase.



Sl. 2. Struktura skupa podataka

Svi Data Elementi nabrojani su u rečniku koji predstavlja šesti deo standarda i označen je kao poglavlje PS 3.6. Za svaki Data Element definisani su Tag, ime, VR - Value Representation i VM - Value Multiplicity. Dva od velikog broja Data Elemenata, koji prate klasu pacijent, prikazani su na slici 3.

Tag	Attribute Name	VR	VM
(0010,0010)	Ime Pacijenta	PN	1
(0010,0020)	Šifra pacijenta	LO	1
-----	-----	--	--

Sl. 3. Definicija Data Elemenata u PS 3.6

DICOM definiše veliki broj SOP klasa vezanih za pojedine modalitete koji generišu sliku. Svaki modalitet ima svoj IOD i objektu slike dodaje specifične informacije koje su vezane sa njegovu prirodu. Pored karakterističnih atributa vezanih za pojedine modalitete, postoji jedan minimalni broj informacija koje su zajedničke za sve SOP klase, i koje se nalaze u svakoj implementaciji koja je DICOM kompatibilna.

Na osnovu osnovnog seta atributa, DICOM klijenti uvek mogu da prikažu sliku i dobiju osnovne informacije o pacijentu i studiji. Što se tiče osobina atributa Type clasification, ovi atributi su većinom tipa 2, što znači da moraju biti prisutni u instanci klase, ali njihova vrednost može biti nula, odnosno polje može biti prazno.

Generički tip klase slika može biti dopunjen velikim brojem podataka vezanih za pojedine modalitete, pa je standard definisao sledeće specijalizovane tipove slike: CR –

Computed Radiography IOD posvećen klasičnoj i digitalnoj rendgen slici, CT – *Computed Tomography IOD* namenjen CT skenerima, MR – *Magnetic Resonance IOD* namenjen MR aparatima, itd.

Svaki od ovih tipova slike je detaljno opisan u PS 3.3 delu standarda i njegovim aneksima. Pored generičkog tipa klase slika i prethodno navedenih specijalizovanih tipova slika, standard definiše još jedan tip slike koji je u ovom trenutku jedino od interesa za oblast termovizije, jer termovizijska kamera nije obuhvaćena ni jednim od specijalizovanih tipova. Za memorisanje slika, koje nisu direktno generisane u DICOM formatu, već su naknadno konvertovane u DICOM format, standard je propisao «Secondary Capture Image» tip slike. Tu spadaju slike koje generišu frejm-greberi, film-digitajzeri i druga oprema koja se danas masovno koristi u medicini, a nije obuhvaćena specijalizovanim tipovima. Posle konverzije u DICOM format i ove slike postaju ravnopravni član složenijih struktura, kao što su studije, i bivaju uključene u složeni sistem DICOM kompatibilnih klijenata i servera.

Secondary Capture SOP Class omogućava memorisanje i naknadnu obradu slike za koju nema definisanog specifičnog IOD objekta. Nema atributa vezanih za poziciju pacijenta, kondicije, kontrastna sredstva, izotope, niti atributa vezanih za modalitet i opremu. Tu su samo podaci o pacijentu, studiji, seriji i podaci o bitmapi slike. Izlazni DICOM fajl realizovan u ovom radu bice zasnovan na primeni kompozitnog objekta «Secondary Capture» klase.

3. ATRIBUTI KOMPOZITNOG OBJEKTA

Izlazna termovizijska slika je složeni objekat, koji je izveden iz četiri osnovne, hijerarhijski složene klase: pacijent, studija, serija i slika. Ceo model i odnosi između klasa odgovaraju realnom modelu.

Pacijent

Klasa pacijent je na vrhu piramide, i osnovni atributi klase pacijent su: ime, šifra, datum rođenja i pol. Kako jedan pacijent može da ima jednu ili više studija, prvi podatak koji se proverava ili unosi je ime pacijenta. U uredenom informacionom sistemu jedne zdravstvene ustanove podaci o pacijentu su već poznati i preuzimaju se iz nekog drugog odeljenja ili informacionog sistema. To su najčešće sistemi za zakazivanje pregleda, nalog lekara neke specijalističke službe i slično. Šifra pacijenta je ključ za jedinstvenu i nedvosmisleni identifikaciju pacijenta, i najčešće je u lokalni medicinski informacioni sistem preuzeta iz nekog spoljašnjeg informacionog sistema. Kao jedinstveni upotrebljivi podatak sa traženim osobinama pojavljuje se JMBG (jedinstveni matični broj građana), tako da će u ovom slučaju to biti šifra pacijenta. Iako razmatrana aplikacija attribute klase pacijent treba da dobije spolja, a kako ne bi trebalo da ih menja, razmatrana aplikacija u ovoj fazi predviđa unos ovih podataka, jer u ovom trenutku ne postoji veza sa spoljašnjim informacionim sistemom. Atributi ove klase spadaju u obavezne, jer su ključ za kasnije upite koji se ostvaruju u okviru formirane baze podataka.

Studija

Klasa studija je usko specijalizovani deo informacionog sistema, i ona obuhvata sve medicinske nalaze i dijagnoze za određeno oboljenje. Ukoliko se radi o pacijentu koji je i

ranije bio lečen od nekih oboljenja, na upit vezan za šifru pacijenta server baze podataka će ponuditi više studija. U okviru jedne studije postoji mogućnost da se izvrši više pregleda, pri čemu svaki može biti realizovan na različitom modalitetu. U konkretnom slučaju, pored termovizijskog pregleda, studija omogućava i druge preglede (ultrazvučni, mamografski pregled), koji takođe generišu DICOM kompatibilne rezultate. Korisnik sa najvišim prioriteto koji ima pravo da otvori novu studiju, praktično izdaje nalog za realizaciju jednog ili više pregleda, sa osnovnim ciljem da se postavi adekvatna dijagnoza oboljenja. Novostvoreno termovizijsko odeljenje, koje se pojavljuje kao jedan od modaliteta u nizu pregleda, prima zahtev odgovornog lekara u vidu oformljene studije. I u ovom slučaju, postojeći HIS sistem (*Hospital Information System*) ili RIS sistem (*Radiology Information System*) u okviru medicinske ustanove su odgovorni za šifriranje i održavanje podataka o studijama. Ukoliko jedna studija zahteva više pregleda, ne sme se dozvoliti generisanje nove šifre u okviru pregleda, kako bi se zadržala postojeća struktura i sprečila konfuzija. U praktičnoj realizaciji, šifri studije dodaje se atribut koji se naziva «pristupni broj», a koji čuva vezu sa eventualnim šiframa na višem nivou. Jasno je da šifra studije predstavlja ključni element na kojem počiva ceo koncept jedinstvenog medicinskog informacionog sistema jedne složene zdravstvene ustanove.

Ukoliko ne postoji precizno definisani sistem šifriranja i otvaranja studija na višem nivou, najčešće se izborom modaliteta, a samim tim i odgovarajuće šifre, automatski ostvaruje funkcija šifriranja. Tako interni broj pregleda postaje univerzalni identifikator koji jednoznačno određuje studiju i preuzima ulogu primarnog ključa u tabeli studija koju čuva PACS. Pored šifre, atributi klase studija su i datum, vreme i odgovorni lekar. U razmatranom slučaju šifra studije biće redni broj pregleda u termovizijskom kabinetu, a datum i vreme studije biće datum i vreme kada je pregled urađen.

Serijska

Klasa serija karakteriše izabrani modalitet, i u praksi ona mora da modelira aktivnosti pregleda. Atributi klase serija su šifra, broj slika u seriji, datum i vreme. U okviru podataka o seriji upisuju se i podaci o opremi koja je korišćena za dati modalitet, proizvođaču i ustanovi koja je vlasnik opreme. Serija ima mogućnost izbora jednog ili više snimaka. Ukoliko seriju čini više snimaka, svi snimci moraju biti dobijeni tokom jednog pregleda i snimanja istog dela tela ili organa. Ukoliko se krene sa pravljenjem snimaka drugog dela tela ili organa, to predstavlja novi «pregled», i otvara se nova serija u okviru iste studije. Tokom praktičnog rada u termovizijskom kabinetu moguće je realizovati više snimaka u istoj seriji, odnosno pregledu, jer kod termovizijskog pregleda za rano utvrđivanje raka dojke kamera se prilikom snimanja postavlja i sa strane, i ispred pacijenta, tako da seriju mogu da čine jedna, dve ili više slika. U praktičnoj realizaciji ovog rada seriju čini samo jedna slika.

Slika

Klasa slika i njeni atributi imaju zadatak da opišu način na koji se interpretiraju pikseli u DICOM fajlu. Širok dijapazon raznih formata slike, koji se koriste u medicini, zahteva preciznu definiciju parametara slike. Atributi klase slika su: šifra, broj slike, tip slike, ukupni broj bajtova, broj redova i kolona matrice, broj bajtova po pikselu, itd.

4. PROGRAM IC2DCM

U Laboratoriji za termoviziju na Elektronskom fakultetu u Nišu, kao deo projekta “Primena termovizije, razvoj novih metoda ispitivanja i softvera za obradu termovizijskih slika”, razvijen je program IC2DCM, čija je osnovna namena konverzija slike koju generiše termovizijska kamera u fajl usaglašen sa DICOM standardom. Posle konverzije i unosa dodatnih podataka, termovizijska slika dobija oblik pogodan za arhiviranje u bazu podataka instaliranu na PACS serveru, gde konačno nalazi svoje pravo mesto i postaje dostupna za dalju obradu i analizu. U program IC2DCM se unosi slika koja u ulazni folder stiže iz termovizijske kamere, a zatim se vrši vizuelna provera sadržaja. Preko maske za unos podataka unose se potrebni podaci i na kraju u izlazni folder upisuje se fajl u DICOM formatu sa elementima koji su definisani u prvom delu ovog rada. Struktura DICOM kompatibilnog fajla je propisana standardom, i u strukturi fajla se lako uočavaju četiri uvek prisutne celine:

1. Preambula koja nema praktičnu primenu, obično popunjena «0» karakterom;
2. Prefiks koji čine četiri slova: «DICM»;
3. Zaglavlje koje čini set podataka sastavljen od različitog broja data-elemenata;
4. Podaci o slici – pixeli.

Ključni deo u transformaciji ulazne slike predstavlja priprema zaglavlja i priprema data-elemenata. Kako je standardom obuhvaćen ogroman broj slika i podataka koji prate sliku, niko sa sigurnošću ne može unapred znati koje će sve podatke jedna implementacija morati da obuhvati. Zato veličina zaglavlja nije unapred definisana, već se u okviru zaglavlja jedan za drugim ređaju data-elementi prema potrebi. Jedan data-element je jedan atribut nekog od IOD objekata. Iz same činjenice da se unapred ne zna ni tip, ni ukupan broj data-elemenata, proizilazi potreba da se u okviru svakog data-elementa na početku uvek upiše precizno definisan identifikator. Pored UID oznake (*Unique Identifier*), kojom je data-element jednoznačno identifikovan, i ostali delovi data-elementa slede strogo definisana pravila. Opšta struktura data-elementa je prikazana na slici 2, a obavezni delovi su: Tag – identifikator, VR (Value Representation), VL (Value Length) i Value Field – sam podatak.

Tag (ili oznaka) je jedinstveni identifikator, i sastoji se iz dva 32-bitna neoznačena broja. Prvi broj označava grupu, a drugi broj elementa u okviru grupe. U tekstu standarda ova dva broja se odvajaju zarezom i obično pišu u zagradi, npr. (0002,0001), pri čemu je na ovaj način definisan Tag prvog elementa druge grupe. Elementi su podeljeni u grupe radi lakšeg snalaženja kroz zaglavlje, i strogo se poštuje pravilo da se elementi ređaju u rastućem nizu. Grupa «2» obuhvata informacije vezane za sam fajl, grupa «8» je vezana za studiju, a grupa «10» objedinjava elemente vezane za podatke o pacijentu, itd.

VR je veličine 2 bajta i nalazi se odmah iza Taga. U njemu je definisan tip podatka koji sledi na kraju data-elementa. Iako standard za svaki Tag propisuje i VR vrednost, odnosno unapred definiše format u kome mora da bude informacija koja sledi, po podrazumevanoj sintaksi transfera ovo je obavezan podatak. Ukoliko se u grupi «2» definiše Implicit VR sintaksa, ovaj podatak se izostavlja i u celom fajlu koristi se unapred propisana vrednost iz tabele date u PS 3.3 dokumentu standarda. U izlaznom fajlu u ovom radu primenjena je podrazumevana Explicit VR sintaksa i to je definisano u Tagu (0002,0010).

VL je podatak tipa celobrojnog intedžera, koji nosi informaciju o veličini podatka koji sledi. Veličina je izražena u bajtovima (2 bajta). Ukoliko je primenjena Implicit VR sintaksa ovaj podatak se izostavlja. U ovom radu, zbog primene Explicit VR sintakse, on je u upotrebi. Praktično se informacija o atributu u jedan data-element upisuje preko Taga u polje tipa koji definiše sadržaj VR podatka, a ima dužinu koju definiše sadržaj VL podatka.

Grupa elemenata «Pixel data» je deo DICOM-fajla u kome se nalazi sama slika. Standard dopušta da slika bude upisana na nekoliko načina, i to u nekomprimovanom ili komprimovanom obliku. Kako je slika koja se preuzima iz termovizijske kamere u JPEG formatu, pogodno je zadržati ovaj način čuvanja podataka o slici, jer zadovoljava dva najvažnija uslova: zadržati sve korisne informacije koje slika nosi i smanjiti memorijski prostor potreban za arhiviranje. Dekomprimovana slika je rezolucije 482x771 piksela, pri čemu su za svaki piksel odvojena 3 bajta, odnosno po jedan bajt za svaku od tri boje u RGB kolor modelu. Prema tome, dekomprimovana slika zauzima $482 \times 771 \times 3 = 1114866$ bajtova. Kompresija slike u JPEG format je izvršena još prilikom arhiviranja u internu memoriju termovizijske kamere i primenjen je tip «1» JPEG standarda, koji se zasniva na primeni diskretne kosinusne transformacije (DCT) nad bitmapom. Tip «1» JPEG kompresije podrazumeva kompresiju uz gubitke, sekvencijalni pristup, Haffmanovo kodiranje 8-bitnih uzoraka i odnos kompresije koji može da se podešava. Iako je komprimovana slika veličine od 200000 do 300000 bajtova, uz odnos kompresije u opsegu od 1:4 do 1:5, praktično ne dolazi do degradacije kvaliteta slike jer ovakav tip slike pogoduje algoritmu koji je primenjen kod tipa «1» JPEG standarda. Sadržaj, rezolucija, broj boja i primenjeni odnos kompresije, omogućavaju da nema gubitaka u korisnim informacijama koje termovizijska slika nosi, iako je primenjen algoritam kompresije koji po svojoj prirodi degradira kvalitet originalne slike. Gubitak korisnih informacija kod ovakvog tipa slike dolazi do izražaja tek pri većim stepenima kompresije, na primer pri odnosima od 1:10, i višim. DICOM Transfer Syntax UID, odnosno jedinstveni identifikator po kojem će svi DICOM kompatibilni klijenti znati o kakvom se formatu slike radi, je: 1.2.840.10008.1.2.4.50 ili «Baseline, coding process 1, transfer syntax for JPEG».

Većina DICOM viewer-a koji se mogu naći na Internet sajtovima kao besplatni, kao i open-sors ili shareware programi, prihvataju slike u JPEG formatu i dopuštaju unos pratećih podataka vezanih za pacijenta i studiju. Međutim, po pravilu generišu izlazni fajl sa slikom u nekomprimovanom obliku koji je u razmatranom slučaju preko 1,1 Mb, što je praktično neupotrebljivo sa stanovišta arhiviranja i praćenja pacijenata tokom dužeg niza godina.

Identifikator implementacije može biti registrovan kod organizacije nadležne da administrira DICOM standard, a to je NEMA, ili interno generisan u okviru aplikacije. U ovom radu identifikator implementacije čine oznaka «1.2.» za ISO i ANSI, posle kojih ide oznaka «891» za Srbiju prema standardu ISO-3166, a na kraju sledi niz brojeva interne prirode.

5. STRUKTURA IZLAZNOG DICOM FAJLA

U izlaznom fajlu se lako uočavaju delovi koje propisuje standard. Deo podataka se unosi preko tastature posle odabira slike i njenog unosa u program komandom «Import», a deo

podataka koji su identični za sve termovizijske slike i razmatranu aplikaciju dodaje sam program. Na slici 4 prikazan je prozor preko kojeg se vrši unos različite grupe podataka o pacijentu, a koji je dobijen primenom realizovanog programa IC2DCM.

U grupu podataka koja se označava kao meta-podaci o fajlu (File Meta Elements Group) upisuju se sledeći podaci:

- (0002,0001) *File meta Information Version* - Verzija fajla: "01";
- (0002,0010) *Transfer Syntax UID* - Transfer sintaksa: "1.2.840.10008.1.2.4.50";
- (0002,0012) *Implementation Class UID* - Identifikator implementacije: "1.2.891.018.1503961730045.1";
- (0002,0013) *Implementation Version Name* - Ime ove verzije implementacije: "IC2DCM".

Grupa podataka koja je vezana za studiju, seriju i pacijenta implementirana je preko sledećih elemenata:

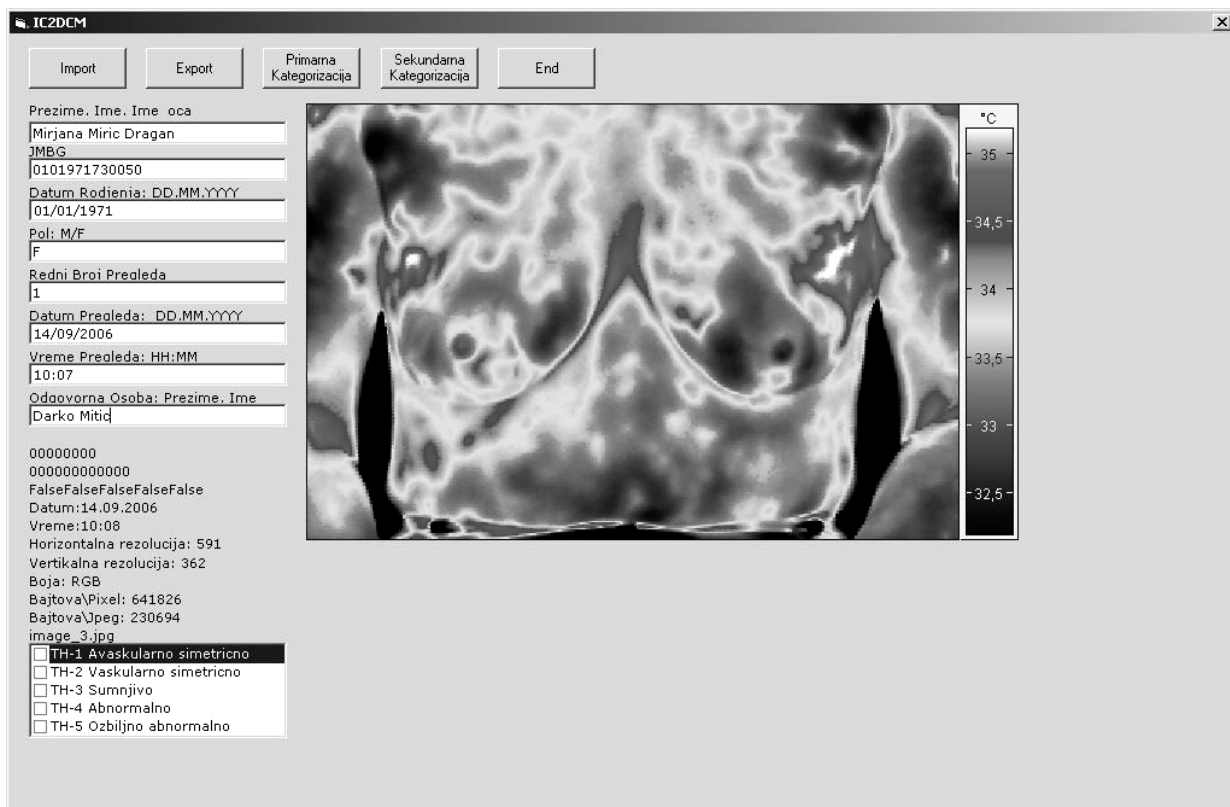
- (0008,0020) *Study Date* - Datum studije-pregleda;
- (0008,0030) *Study Time* - Vreme kada je studija-pregled realizovan;
- (0008,0060) *Modality* - Modalitet tipa OT;
- (0008,0070) *Manufacturer* - Proizvođač opreme «JenaOptic»;
- (0008,0080) *Institution Name* - Elektronski fakultet u Nišu;
- (0008,0090) *Referring Physicians Name* - Odgovorni lekar - unosi se tokom pregleda.
- (0010,0010) *Patients Name* - Ime pacijenta;
- (0010,0020) *Patient ID* - Jedinstveni matični broj građana;
- (0010,0030) *Patient date of Birth* - Datum rođenja pacijenta;
- (0010,0040) *Patient Sex* - Pol pacijenta.
- (0020,000D) *Study Instance UID* - Oznaka za tip studije "1.2.891.018.1.1";
- (0020,0010) *Study ID* - Šifra studije, odnosno redni broj studije istog tipa;
- (0020,0011) *Series Number* - Broj serija u studiji - "1";
- (0020,0013) *Instance (Image) Number* - Broj snimaka u seriji - "1".

Elementi koji će biti upisani u izlazni DICOM fajl iz grupe podataka koja je vezana za samu bitmapu, preuzimaju se kao parametri iz ulaznog JPEG fajla. Tokom rada sa programom IC2DCM operater na ove podatke nema uticaja. Iz ove grupe podataka u izlazni fajl se upisuju sledeći elementi:

- (0028,0002) *Samples per pixel* - Bajtova po pikselu "3";
- (0028,0004) *Photometric Interpolation* - Interpretacija sadržaja podataka o pikselu "RGB";
- (0028,0006) *Planar Configuration* - Broj dodatnih ravni sa podacima "0";
- (0028,0008) *Number of frames* - Broj slika u okviru jednog fajla "1";
- (0028,0010) *Rows* - Vertikalna rezolucija, odnosno broj redova;
- (0028,0011) *Columns* - Horizontalna rezolucija, odnosno broj kolona;
- (0028,0100) *Bits Allocated* - Broj bitova u bajtu vezanih za informaciju o pikselu "8";
- (0028,0101) *Bits Stored* - Broj bitova vezanih za informaciju o pikselu upisanih u fajl "8";
- (0028,0102) **High Bit** - Najviši bit "7".

Sama bitmapa slike upisuje se u grupu «Pixel Data» sledeći pravila koja propisuje standard:

- (7FE0,0010) Pixel Data.



Sl. 4. Primer primene programa IC2DCM

6. ZAKLJUČAK

U ovom radu prikazan je način realizacije programa IC2DCM, kojim je omogućena enkapsulacija podataka dobijenih termovizijskim pregledom u fajl koji zadovoljava uslove potpune DICOM kompatibilnosti. IC2DCM je praktičan alat, koji u oblast ranog otkrivanja raka dojke uvodi jedan novi kvalitet i otvara mogućnost jednog celovitog savremenog rešenja. Praktična iskustva u radu sa termovizijskom kamerom, praćena adekvatnim softverskim alatima, su osnova složenog projekta koji u krajnjoj liniji treba da omogući osavremenjavanje jedne veoma važne oblasti u zdravstvenoj zaštiti žena u Srbiji. IC2DCM je jedna od karika u nizu elemenata koji čine veoma kompaktnu i upotrebljivu liniju za realizaciju termovizijskog pregleda. Ovakav tip pregleda moguće je realizovati u svakoj ambulanti ili ginekološkoj ordinaciji, zahvaljujući prvenstveno kompatibilnosti sa savremenim zahtevima i jednostavnim postupcima u eksploataciji.

Kako integracija manjih informacionih sistema, dostupnost podataka, i ostali zadaci koje pred projektante postavlja praksa, u budućnosti neće biti mogući mimo DICOM kompatibilnosti, ovaj rad je korak napred u tom pravcu. IC2DCM je početni korak u formiranju termovizijskog sistema, koji će biti sastavni deo sveobuhvatnog medicinskog informacionog sistema u Srbiji.

7. ZAHVALNICA

Istraživanja prezentovana u ovom radu su finansirana od strane Ministarstva nauke i zaštite životne sredine Republike Srbije u okviru projekta "Primena termovizije, razvoj novih metoda ispitivanja i softvera za obradu termovizijskih slika", pod brojem TR 6222.

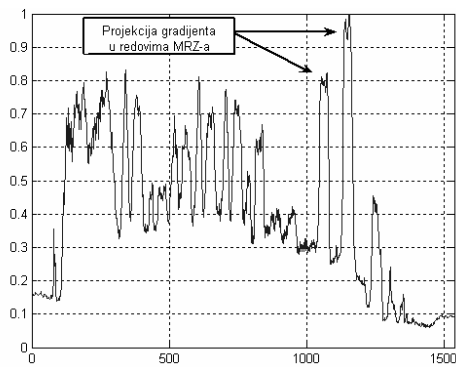
8. LITERATURA

- [1] W.B.Hobbins, Thermography of the Breast Revised – 1982, Modern Medicine, Toronto, 1983.
- [2] NEMA Standards Publications: PS 3.1-16, Digital Imaging and Communications in Medicine (DICOM), National Electrical Manufacturers Association, Rosslyn, VA, 1992-2003.
- [3] H.Nishitani, T.Murase, K.Yoneda, J.Ueno, Y.Yamamoto, "Seamless HIS-RIS-PACS-CIS Integration and Hospital-wide Distribution of 3D Image Data in a Film-less University Hospital", EuroPACS-MIR, pp. 1010-1220, 2004.
- [4] Č.Vasić, D.Mančić, Z.Petrušić, D.Mitić, "Analiza DICOM Standarda i mogućnost primene u našim uslovima", DQM-2006, Beograd, pp. 656-663, 2006.
- [5] C.Rorden, "DICOM component", <http://www.psychology.nottingham.ac.uk/staff/cr1/dicomcom.html>.
- [6] S.Raja, "DICOM Tutorial", <http://www.web-samba.com/dicom4india>.

Abstract – The conversion of image captured by thermographic camera in a file, matching the DICOM standard in medicine, is considered in this paper. The program IC2DCM is realized, which enables a thermovision image, obtained during the medicine examination, to be archived according to above-mentioned standard.

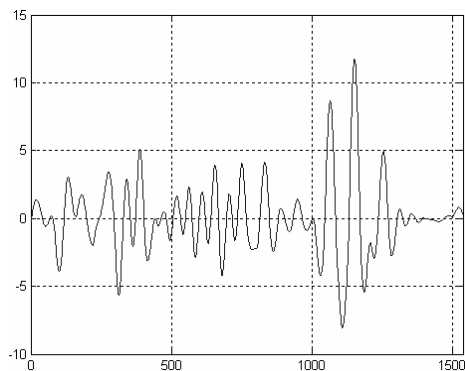
ENCAPSULATION OF THERMOGRAPHIC IMAGE IN DICOM STANDARD

Čedomir Vasić, Dragan Mančić, Darko Mitić



Сл. 3. Пројекција хоризонталног градијента

Са слике 3 види се да на местима где се налазе редови MRZ-a постоје максимуми пројекције (обележени су на слици 3). Поред ових максимума и у осталим деловима документа постоје максимуми. Да би се максимуми који потичу од редова MRZ-a истакли у односу на остале максимуме рађена је корелација хоризонталне пројекције са троугаоним импулсом. Како се у MRZ-у налази фонт OCR-B за који је дефинисана висина знакова, трајање троугаоног импулса зависи од висине знакова. Резултат корелације хоризонталне пројекције са слике 3 са троугаоним импулсом приказан је на слици 4.



Сл. 4. Резултат корелације пројекције хоризонталног градијента и троугаоног импулса

Са слике 4 види се да се издвајају максимуми који потичу од редова MRZ-a. Такође, осим ових максимума постоје и максимуми који одговарају редовима документа у којима постоје значајне промене нивоа сивог а чија ширина одговара висини знакова фонта OCR-B. Анализом различитих докумената дошло се до закључка да прва два или три максимума након корелације не одговарају увек редовима MRZ-a. Додатни проблем је што се унапред не познаје број редова MRZ-a.

Кроз анализу се видело да се максимуми редова MRZ-a налазе међу првих осам. Због тога се ишло на детекцију првих 10 максимума и издвајање редова који одговарају тим максимумима.

На слици 5 приказано је 10 редова документа са слике 2, а који су кандидати за редове MRZ-a. Редови су сортирани по опадајућој амплитуди корелације (са врха ка дну).

Редови MRZ-a карактеришу се познатим бројем знакова у линији, познатим размаком између централних оса знакова, висином и ширином знакова у линији и сл. Због тога су ова обележја коришћена у одређивању који од редова кандидата припадају редовима MRZ-a.



Сл. 5. Редови кандидати за редове MRZ-a

Да би се одредио број знакова у реду који задовољава услове за ширину и висину знакова фонта OCR-B, потребно је да се изврши бинаризација реда кандидата за ред MRZ-a. Праг сегментације T одређен је помоћу метода очувања момената. Одређивање прага помоћу очувања момената предложио је Tsai [5]. Пре одређивања прага рачунају се моменти нивоа сивог улазне слике. Праг се затим одређује тако да моменти излазне слике, која се добија применом прага на улазну слику, буду исти као моменти улазне слике. У раду су се користили локални прагови, тј. ред је подељен на непреклапајуће делове и за сваки део одређиване су вредности прагова. На слици 6 приказани су региони редова са слике 5, а који након бинаризације задовољавају дефинисане димензије по ширини и висини (одређене на основу димензија фонта OCR-B).



Сл. 6. Региони слике 5 који задовољавају задате димензије

У раду је анализирано 248 редова MRZ-a и 1362 реда ван MRZ-a. У табели 1 дате су минималне и максималне вредности броја региона који задовољавају задате димензије.

Табела 1: Минималне и максималне вредности броја региона који задовољавају задате димензије

	Редови MRZ-a	Редови ван MRZ-a
Минимум	28	0
Максимум	46	49

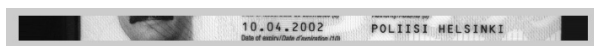
Из табеле 1 види се да број региона који задовољава задате димензије није поуздано обележје. На слици 7 приказани су неки од редова ван MRZ-a (и одговарајуће бинарне слике) у којима постоји велики број региона који задовољавају задате димензије.



Сл. 7. Редови ван MRZ-a у којима постоји велики број региона који задовољавају задате димензије

Како прво анализирано обележје није довољно, уведено је и друго обележје. Друго коришћено обележје је број региона који задовољава унапред дефинисане границе по ширини и висини, а који се налазе на хоризонталном растојању 2.54 mm (стандард) $\pm 15\%$. Као прагови за доношење одлуке да ли се ради о реду MRZ-a, узето је да у реду буде 25 региона који задовољавају границе по ширини и висини и 20 региона који се налазе на хоризонталном растојању 2.54 mm $\pm 15\%$.

На слици 8 приказан је једини од анализираних редова ван MRZ-a а који задовољава постављене услове. Вредност првог обележја овог реда је 34 а другог 21.



Сл. 8. Ред ван MRZ-a који је проглашен за ред MRZ-a

Додатно је при доношењу одлуке введен и размак између редова MRZ-a, који је такође дефинисан стандардима. Увођењем овог, трећег, обележја на анализираном скупу није било грешака при детекцији редова MRZ-a.

На слици 9 приказани су редови MRZ-a слике 2, детектовани коришћењем претходна три обележја.



Сл. 9. Редови MRZ-a слике 2

3. ОДРЕЂИВАЊЕ ПОЧЕТКА И КРАЈА ФОНТА OCR-B У РЕДУ MRZ-a

За одређивање почетка и краја фонта OCR-B у реду MRZ-a користила се нормализована дводимензионална крос-корелација реда MRZ-a са *template*-има. Крос-корелација се често користи код *template matching*-а и дата је изразом [6]:

$$\gamma(u, v) = \quad (2)$$

$$\frac{\sum_{x,y} [f(x, y) - \bar{f}_{u,v}] [t(x-u, y-v) - \bar{t}]}{\left\{ \sum_{x,y} [f(x, y) - \bar{f}_{u,v}]^2 \sum_{x,y} [t(x-u, y-v) - \bar{t}]^2 \right\}^{0.5}}$$

где је \bar{t} средња вредност нивоа сивог *template*-а а $\bar{f}_{u,v}$ средња вредност нивоа сивог региона MRZ-a са којим се врши корелација.

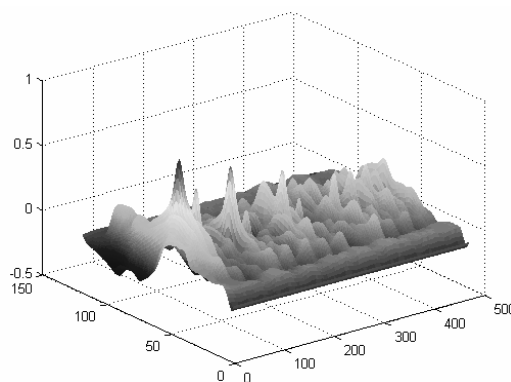
Template-и су добијени тако што је знацима фонта OCR-B додан бели регион ширине 2.5 mm, и то испред – за одређивање почетка фонта, односно иза – за одређивање краја фонта. Бела површина је додавана због постојања чисте површине која симетрично окружује површину за штампање [2]. На слици 10 приказани су

неки од *template*-а коришћени за одређивање почетка фонта OCR-B у реду MRZ-a.



Сл. 10. Изглед неких *template*-а који су се користили за одређивање почетка фонта OCR-B у реду MRZ-a

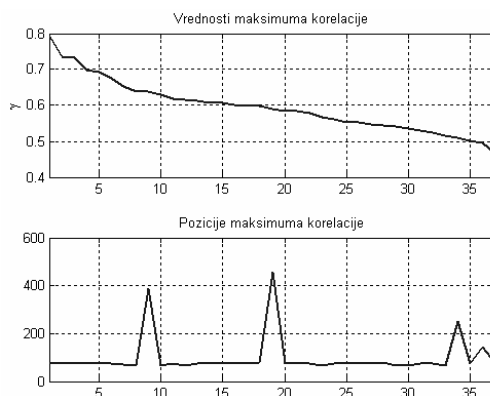
Крос-корелација је рађена са свим *template*-има а почетак и крај фонта OCR-B одређени су на основу максимума крос-корелације. Крос-корелација није рађена са читавим редом MRZ-a већ са почетком – за одређивање почетка фонта, односно крајем – за одређивање краја фонта OCR-B у реду MRZ-a. На слици 11 приказан је резултат крос-корелације почетка доњег реда MRZ-a документа са слике 2 са *template*-ом добијеним додавањем белог региона броју 0 (који се налази на почетку овог реда MRZ-a).



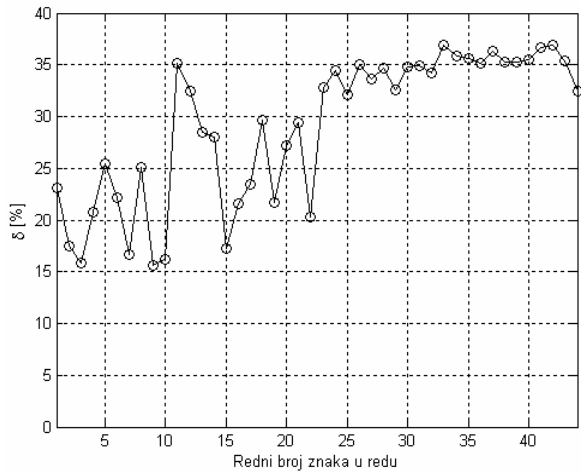
Сл. 11. Резултат крос-корелације доњег реда MRZ-a документа са слике 2 са *template*-ом добијеним од броја 0

Са слике 11 види се да се осим максимума који одговара почетку фонта OCR-B јављају и локални максимуми на којима се налази исти знак као на почетку реда (позиције 2 и 4). У тестираним редовима локални максимуми увек су били мањи од максимума који одговара почетку, односно крају фонта у реду.

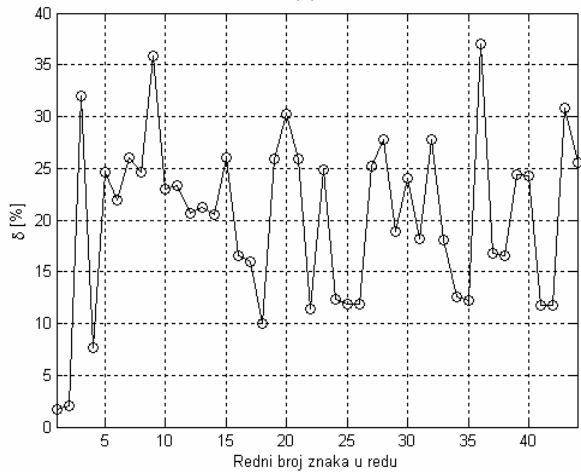
На слици 12 приказане су сортиране вредности максимума крос-корелације доњег реда MRZ-a документа са слике 2 са *template*-има (горе) и одговарајуће позиције максимума крос-корелације по хоризонтали (доле).



Сл. 12. Сортиране вредности максимума крос-корелације и одговарајуће позиције максимума по хоризонтали



(а)



(б)

Сл. 16. Релативне разлике вредности крос-корелације првог и другог кандидата: (а) горњи ред; (б) доњи ред

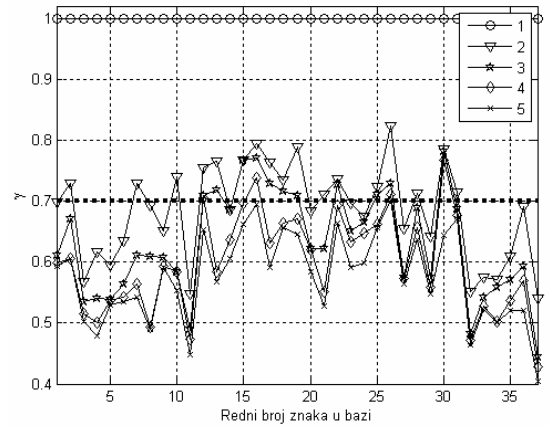
Са слике 16(а) види се да је релативна разлика већа од 15% на свим позицијама. Са слике 16(б) види се да је релативна разлика мања од 15% на позицијама 1, 2, 4, 18, 22, 24, 25, 26, 34, 35, 41 и 42. На овим позицијама налазе се број 0 и број 1. Најближи кандидат броју 0 је слово О а најближи кандидат броју 1 је слово Т. Такође, за исте знакове у реду MRZ-а релативна разлика није иста (релативне разлике на позицијама на којима се налази број 0).

Како релативне разлике вредности крос-корелације првог и другог кандидата нису исте од знака до знака, урађена је крос-корелација свих *template*-а базе – знак са свим осталим знацима (идеалан случај). Резултати препознавања приказани су на слици 17. За сваки знак приказано је првих 5 кандидата.

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	37	
0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	G	H	I	J	K	L	M	N	O	P	Q	R	S	T	U	V	W	X	Y	Z	<	
0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	G	H	I	J	K	L	M	N	O	P	Q	R	S	T	U	V	W	X	Y	Z	<	
U	T	-	-	-	-	-	-	9	-	-	-	-	-	-	6	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	
J	K	L	M	N	O	P	Q	R	S	T	U	V	W	X	Y	Z	<																				
-	l	I	-	-	G	F	-	P	-	I	0	-	-	-	-	-	-																				
		E			T	B	R			F	I																										

Сл. 17. Резултати препознавања знакова фонта OCR-B

На слици 18 приказане су вредности крос-корелације у идеалном случају. За сваки знак дате су вредности крос-корелације првих 5 кандидата.



Сл. 18. Вредности крос-корелације знакова фонта OCR-B

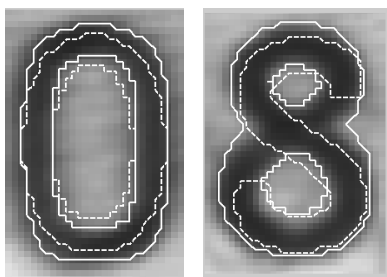
Са слике 18 види се да је максимална вредност крос-корелације другог кандидата на позицији 26. На овој позицији налази се слово Р (први кандидат) а најближи кандидат је слово F (други кандидат). Такође, максимална вредност крос-корелације петог кандидата за све знакове је 0.7. Због тога је узета вредност крос-корелације 0.7 (праг) и за све знакове базе одређени су знакови чији је коефицијент корелације већи од прага. Праг је на слици 18 приказан испрекиданом линијом. Парове знакова чије су вредности крос-корелације веће од прага прогласићемо проблематичним. Парови проблематичних парова знакова приказани су у табели 2.

Табела 2: Парови проблематичних парова знакова фонта OCR-B у идеалном случају

0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	G	H	I
U	T	-	-	-	-	9	-	-	6	-	E	G	-	B	P	C	l	T
J	K	L	M	N	O	P	Q	R	S	T	U	V	W	X	Y	Z	<	
-	l	I	-	-	G	F	-	P	-	I	0	-	-	-	-	-	-	
		E			T	B	R			F	I							

Препознавање применом крос-корелације тестирано је на 77 докумената. Од 6243 знака погрешно је препознато 147 знакова (2.37%). Од укупног броја грешака, у 145 случајева број 0 препознат је као слово О а у 2 случаја број 8 препознат је као слово S. Треба приметити да се парови 8-S и 0-O не налазе међу проблематичним паровима у табели 2, тј. маргина у идеалном случају је већа од 0.3. Такође, са слике 17 види се да је у погледу корелационе метрике броју 0 најближе слово U, а да се слово S и не јавља међу првих 5 кандидата броја 8.

На слици 19 приказани су “погледи кроз *template*-е” парова знакова 0-O и 8-S на случајно одабраним знаковима 0 и 8 редова MRZ-а. *Template* (први кандидат) који има већу корелациону метрику приказан је на слици 19 пуном линијом (0 и 8) а *template* који има мању корелациону метрику (други кандидат) приказан је испрекиданом линијом (O и S).

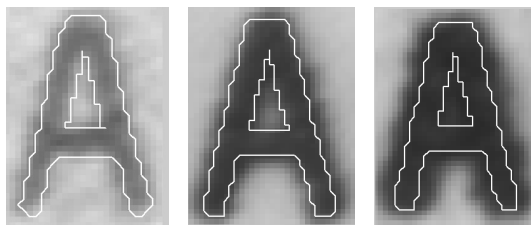


Сл. 19. Погледи кроз *template-e* парова знакова 0-0 и 8-S

Са слике 19 види се да није било грешака у препознавању.

Грешке у препознавању знака 8 могле би се елиминисати увођењем метрике засноване на ивицама (нпр. *shape context* [7]). Имајући у виду облик знакова 0 и О (слика 19) резултати препознавања знака 0 би се тешко побољшали увођењем нове метрике (*shape context*, моменти, Фуријеови дескриптори и сл.). Резултати препознавања знакова у редовима MRZ-а могли би се побољшати узимањем у обзир садржај редова MRZ-а.

У препознавању знакова су веома важна и својства штампаних знакова, тј. квалитет штампе. Знаци које треба да чита систем за оптичко препознавање морају бити бољег квалитета него знаци које треба да чита само човеково око. Да би се постигао овај бољи квалитет штампе, морају се користити боја, траке и машине за штампање одговарајућег квалитета [2]. Без обзира на ове захтеве, велики број грешака јавио се због лошег квалитета штампе. На слици 20 приказани су “погледи кроз *template-e*” знака А на три случајно одабрана знака А са три различита документа.



Сл. 20. Погледи кроз *template-e* знака А

Са слике 20 види се да квалитет штампе знака А (а самим тим и осталих знакова) није исти.

Грешке су се јављале и због лошег постављања документа на скенер (део документа издигнут изнад површине за скенирање) као и због дисторзије сочива која у значајној мери утиче на геометрију слике (*barrel* дисторзија).

5. ЗАКЉУЧАК

У раду је дат један приступ детекцији и препознавању знакова MRZ-а идентификационих и путних докумената.

Детекција редова MRZ-а заснована је на особинама фонта OCR-B и стандардима које је донела ICAO. У раду је посебно обрађен и проблем одређивања почетка и краја фонта OCR-B у редовима MRZ-а.

За препознавање знакова у редовима MRZ-а користила се нормализована дводимензионална крос-корелација.

Описани приступ детекције, одређивања почетка и краја фонта OCR-B у реду MRZ-а и препознавања, тестиран је на одређеном броју идентификационих и путних докумената. На 248 анализираних редова MRZ-а и 1362 реда ван MRZ-а није било грешака у доношењу одлуке о којим редовима се ради и у одређивању почетка и краја фонта OCR-B. Одређивање почетка и краја фонта OCR-B тестирано је и на сликама смањеним 9 пута (због смањења времена одређивања почетка и краја) и при томе такође није било грешака.

Препознавање применом крос-корелације тестирано је на 77 докумената. Од укупног броја знакова у редовима MRZ-а 2.37% знакова погрешно је препознато. При томе се посебно издваја проблематични пар знакова 0-0. Имајући у виду облик знакова 0 и О резултати препознавања ових знакова у редовима MRZ-а могли би се побољшати узимањем у обзир садржај редова.

Грешке у препознавању јавиле су се због лошег квалитета штампе, лошег постављања документа на скенер и дисторзије сочива.

У даљем раду предстоји увођење садржаја редова MRZ-а у процес препознавања, увођење логике за одређивање највероватнијег отиска у редовима MRZ-а, увођење новог начина корекције *barrel* дисторзије и тестирање описаног приступа на већем узорку идентификационих и путних докумената.

6. ЛИТЕРАТУРА

- [1] K. Jung, K.I. Kim, A.K. Jain, “Text Information Extraction in Images and Video: A Survey”, *Pattern Recognition*, Vol. 37 (2004), No.5, pp. 977-997
- [2] A. Smet, “Machine Readable Passport Zone”, www.highprogrammer.com
- [3] V. Wu, R. Manmatha, E. Riseman, “Finding Text In Images”, *Proc. of the 2nd Intl. Conf. on Digital Libraries*, Philadelphia, PA, pp. 1-10, July 1997.
- [4] T. Sato, T. Kanade, E. Hughes, M. Smith, “Video OCR for Digital News Archives”, *IEEE International Workshop on Content-Based Access of Image and Video Databases (CAIVD'98)*
- [5] W.H. Tsai, “Moment-Preserving Thresholding: A New Approach”, *CVGP* 29, pp. 377-393, 1985.
- [6] J.P. Lewis, “Fast Normalized Cross-Correlation”, *Industrial Light & Magic*, 1995.
- [7] S. Belongie, J. Malik, J. Puzicha, “Shape Matching and Object Recognition Using Shape Context”, *IEEE Trans. on PAMI*, Vol. 24, No. 24, April 2002

Abstract – In this paper one approach to the detection and recognition characters in MRZ of travel and ID documents is proposed. MRZ rows detection is based on OCR-B font properties and standards which established ICAO (International Civil Aviation Organization). We used 2-D normalized cross-correlation for MRZ characters recognition. We tested this approach on some travel and ID documents.

ONE APPROACH TO THE DETECTION AND RECOGNITION CHARACTERS IN MRZ OF TRAVEL AND ID DOCUMENTS

Boban Bondžulić

ЈЕДАН ПРИСТУП КОРЕКЦИЈИ БАРЕЛ ДИСТОРЗИЈЕ И ЕЛИМИНАЦИЈИ ИСКОШЕЊА ПУТНИХ И ИДЕНТИФИКАЦИОНИХ ДОКУМЕНАТА

Бојан Зрнић, Министарство одбране Републике Србије - Београд
Бобан Бонцулић, Војна академија - Београд

Садржај – У раду је дат један приступ корекцији барел дисторзије и елиминацији искошења путних и идентификационих докумената. Корекција барел дисторзије заснована је на употреби тест слике са познатим растојањем контролних тачака. Елиминација искошења заснована је на формирању мапе ивица и примени Радон трансформације. Наведени приступ тестиран је на одређеном броју путних и идентификационих докумената.

1. УВОД

Технологија оптичког препознавања знакова (*Optical Character Recognition - OCR*) примењује се за аутоматско препознавање слика бројева, слова или других симбола [1]. Обично се овакви знаци налазе на различитим мерним уређајима или на документима, као што су: рачуни, чекови, идентификационе и личне карте и слични документи.

Применом OCR техника могу се једноставно и брзо унети у рачунар велике количине писаних материјала, па и читаве књиге. Захваљујући програмима за препознавање знакова, тако унешен текст није обична “слика” која се може само гледати и читати, већ је то “живи” текст који се може, по потреби мењати, допуњавати и штампати.

На процес препознавања знакова, између осталог, утичу дисторзија сочива и искошење докумената за време скенирања.

Дисторзија сочива је познат феномен [2] који се јавља у неким применама дигиталне обраде слике. Овај феномен у значајној мери утиче на геометрију слике. Постоји неколико типова дисторзије, међутим радијална дисторзија најчешће има највећи утицај на укупну дисторзију, нарочито уколико се користе широко-угаона сочива [2].

У току скенирања може се десити да је документ погрешно постављен (искошен) на површину за скенирање. Самим тим, и слика документа биће искошена. Искошење у великој мери утиче на издвајање и препознавање знакова.

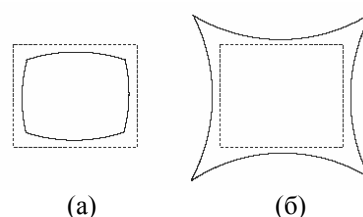
У раду је дат један приступ корекцији *barrel* дисторзије и елиминацији искошења путних и идентификационих докумената. За корекцију *barrel* дисторзије користила се тест слика која садржи одређен број тачака са познатим растојањем. Елиминација искошења заснована је на формирању мапе ивица и одређивању нагиба документа применом Радон трансформације.

2. КОРЕКЦИЈА БАРЕЛ ДИСТОРЗИЈЕ

Постоје два типа радијалне дисторзије [2]. Када се тачка слике помера са жељене позиције на позицију која је ближа оптичкој оси сочива (негативан померај), јавља се *barrel* дисторзија. Уколико се тачка слике помера са

жељене позиције на позицију која је даље од оптичке осе сочива (позитиван померај), јавља се *pincushion* дисторзија.

Утицај радијалне дисторзије на геометрију слике илустрован је на слици 1. На слици 1 испрекидане линије представљају ивице правоугаоног објекта уколико не би било радијалне дисторзије. Пуне линије на слици 1 представљају ивице објекта у случају постојања *barrel* (слика 1(а)) и *pincushion* дисторзије слика 1(б)).



Сл 1. Утицај радијалне дисторзије на геометрију слике: (а) *barrel* дисторзија; (б) *pincushion* дисторзија

При корекцији дисторзије сочива аутори најчешће полазе од следећег модела дисторзије [3]:

$$\begin{aligned}x_u &= x_d(1 + k_1 r_d^2), \\y_u &= y_d(1 + k_1 r_d^2)\end{aligned}\quad (1)$$

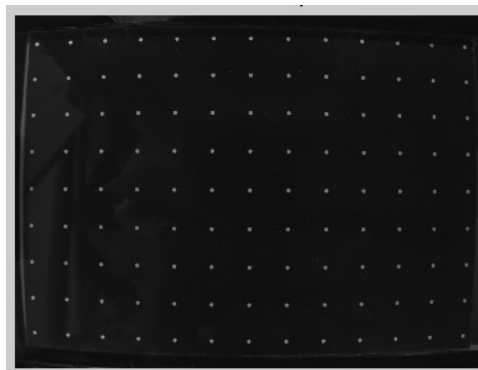
где је (x_u, y_u) позиција тачке на слици без дисторзије, (x_d, y_d) позиција тачке на слици са дисторзијом и:

$$r_d = \sqrt{x_d^2 + y_d^2}\quad (2)$$

радијус дисторзије.

Параметар дисторзије k_1 зависи од сочива и може се проценити применом биспектралне анализе или помоћу тест слика [3].

У раду се за корекцију *barrel* дисторзије користила тест слика која садржи одређен број тачака са познатим растојањем. У овом случају потребно је пронаћи трансформацију која пресликава тачке тест слике у тачке на слици са дисторзијом. Тест слика за корекцију приказана је на слици 2 (на слици није исправљена *barrel* дисторзија).



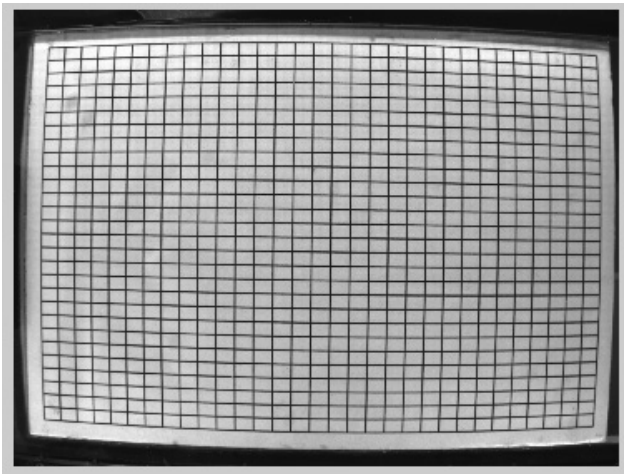
Сл. 2. Тест слика

Тест слика се састоји од 117 контролних тачака (9x13 тачака) на међусобном растојању од 1cm. Пречник контролних тачака је 1mm.

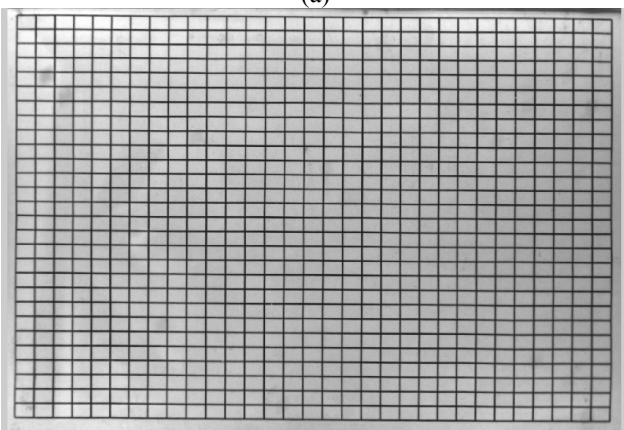
Поступак корекције *barrel* дисторзије детаљно је описан у [3] и састоји се од четири корака:

- 1) одређивање позиција контролних тачака на слици са дисторзијом (естимиране позиције контролних тачака),
- 2) одређивање позиција контролних тачака на слици без дисторзије (стварне позиције контролних тачака),
- 3) формирање матрице пресликавања слике без дисторзије у слику са дисторзијом (и обратно) а на основу естимираних и стварних позиција контролних тачака,
- 4) интерполација по нивоима сивога, у складу са матрицом пресликавања.

На слици 3 приказана је слика са дисторзијом и слика након корекције *barrel* дисторзије на описани начин. Због бољег уочавања резултата корекције, приказана је слика на којој постоји мрежа паралелних хоризонталних и вертикалних линија.



(a)



(б)

Сл. 3. (а) Слика са дисторзијом; (б) слика након корекције *barrel* дисторзије

Са слике 3 види се да је применом познате матрице пресликавања могућа корекција *barrel* дисторзије. Слични резултати су добијени и на реалним сликама.

Предложени начин може се користити код читача пасоша, виза и идентификационих докумената, односно у свим ситуацијама када је потребно извршити калибрацију уређаја код кога постоји дисторзија сочива.

3. ЕЛИМИНАЦИЈА ИСКОШЕЊА

Елиминација искошења заснована је на формирању мапе ивица и одређивању нагиба документа применом Радон трансформације.

На слици 4 приказан је документ који је искошен.



Сл. 4. Слика документа који је искошен

Издвајање ивица је један од најважнијих и најчешће коришћених поступака у анализи слике. Ивице представљају локалне дисконтинуитете осветљености (или) боје на слици и дају добру индикацију граница објеката на сцени. Због тога се у анализи слике ивице користе за сегментацију, регистрацију и идентификацију објеката на сцени. Детекција ивица у слици се најчешће врши откривањем пиксела у чијем суседству настаје нагла промена нивоа сивога. Откривање ивичних пиксела најчешће се врши методама диференцијалне детекције или поређењем са моделом ивице. У свим случајевима, пикселима који припадају ивицама додељује се бела боја, а преосталим црна боја, чиме се добија бинарна слика која се назива мапа ивица $E[m,n]$ [4].

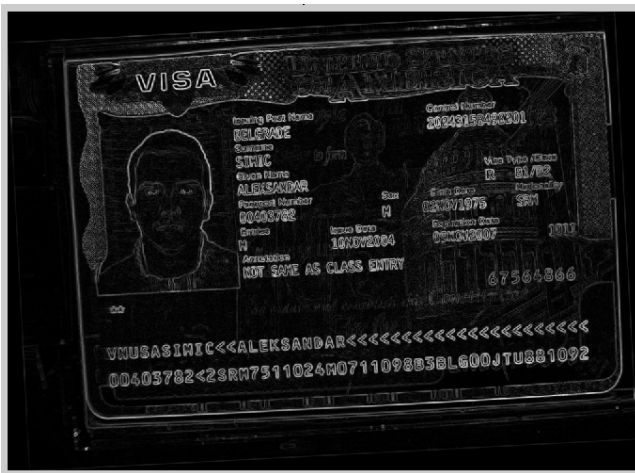
Градијентни оператори за издвајање ивица засновани су на дигиталним апроксимацијама првог извода дводимензионалне функције $f(x,y)$ [4]. У раду су се за одређивање градијента користиле четири просторне маске дате са [5]:

$$\begin{aligned}
 M1 &= \begin{bmatrix} -1 & -2 & -1 \\ 0 & 0 & 0 \\ 1 & 2 & 1 \end{bmatrix} & M2 &= \begin{bmatrix} 2 & 1 & 0 \\ 1 & 0 & -1 \\ 0 & -1 & -2 \end{bmatrix} \\
 M3 &= \begin{bmatrix} 1 & 0 & -1 \\ 2 & 0 & -2 \\ 1 & 0 & -1 \end{bmatrix} & M4 &= \begin{bmatrix} 0 & -1 & -2 \\ 1 & 0 & -1 \\ 2 & 1 & 0 \end{bmatrix} & (3)
 \end{aligned}$$

Наведене четири маске познате су као Собел оператори у четири смера [5]. Конволуцијом са четири просторне маске добијају се четири (градијентне) слике: $G_1[m,n]$, $G_2[m,n]$, $G_3[m,n]$ и $G_4[m,n]$. За апроксимацију модула градијента користила се формула:

$$G[m,n] = \sum_{i=1}^4 |G_i[m,n]| \quad (4)$$

На слици 5 приказан је модуло градијента слике 4, добијен на описани начин.



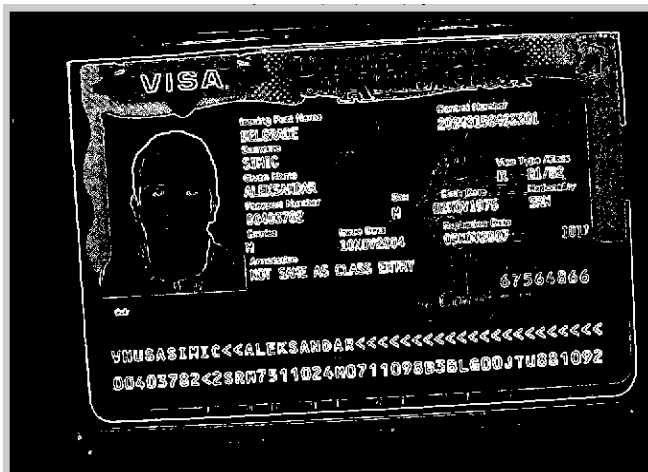
Сл. 5. Модуо градијента слике 4

Одређивањем градијента није завршен процес издвајања ивица. Да би пиксел на локацији $[m,n]$ припадао ивици потребно је да модуо градијента $G[m,n]$ буде већи од прага G_T . Тако се добија мапа ивица $E[m,n]$:

$$E[m,n] = \begin{cases} 1, & G[m,n] > G_T \\ 0, & G[m,n] \leq G_T \end{cases} \quad (5)$$

Праг G_T добија се по методу који је предложио Отсу [6]. Овај метод заснован је дискриминантној анализи и обезбеђује максималну сепарабилност региона који представљају објекат и позадину, а за одређивање прага користи само хистограм слике.

На слици 6 приказана је мапа ивица слике 4, која се добија применом прага добијеног по Отсуовом методу на слику 5.

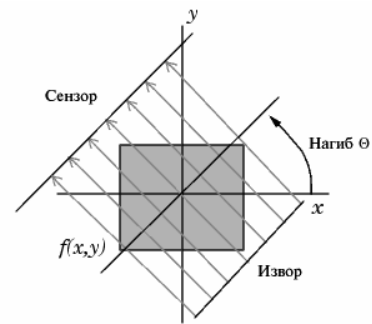


Сл. 6. Мапа ивица слике 4

Са слике 6 види се да су издвојени региони у којима постоје значајне промене нивоа сивог. Ови региони се јављају у деловима слике у којима се налази текст, на прелазу између позадине и документа и у деловима слике у којима постоје изражене промене нивоа сивог текстуре.

За одређивање нагиба документа користила се Радон трансформација. Ова трансформација представља пројекцију матрице (слике) дуж специфицираног угла.

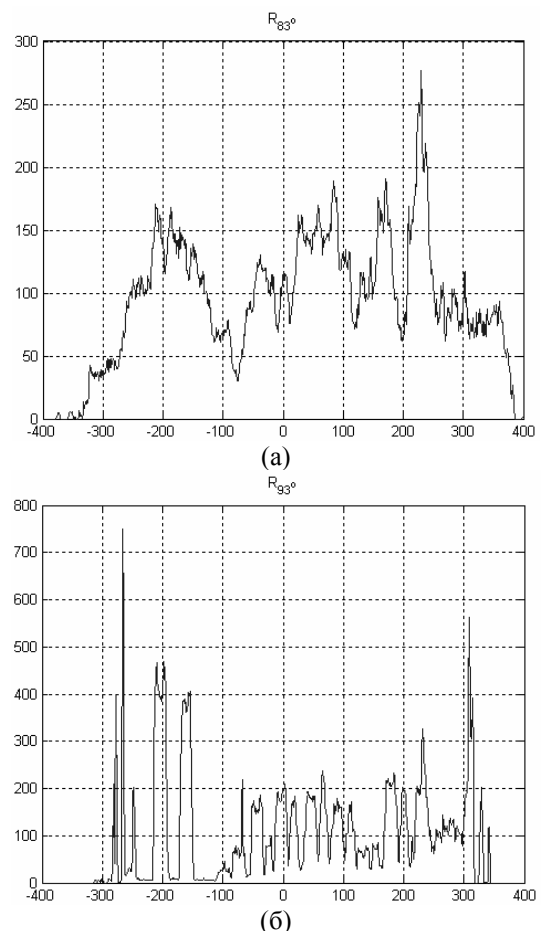
Координатни систем који се користи код рачунања Радон трансформације приказан је на слици 7.



Сл. 7. Координатни систем који се користи при рачунању Радон трансформације

Радон трансформација примењивана је на мапу ивица. У раду је претпостављено да искошење документа неће бити веће од $\pm 7^\circ$ па се Радон трансформација рачунала за углове од 83° до 97° (у складу са сликом 7). За корак рачунања трансформације узета је вредност од $0,2^\circ$.

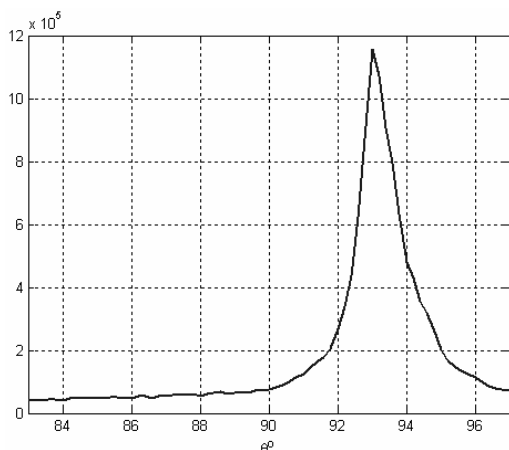
На слици 8 приказане су две пројекције слике 6, за углове 83° и 93° , респективно.



Сл. 8. Пројекције слике 6 за углове: (а) 83° и (б) 93°

Са слике 8 види се да су знатно веће флукуације пројекције за угао од 83° . Флукуације се јављају због пауза између знакова у редовима MRZ-а (површина за штампање путних и идентификационих докумената која садржи само машински читљиве знаке - Machine Readable Zone - MRZ). Због тога се нагиб документа одређивао тражењем пројекције код које постоји максимална вредност суме квадрата разлике суседних елемената у пројекцији (максимална флукуација пројекције) [7].

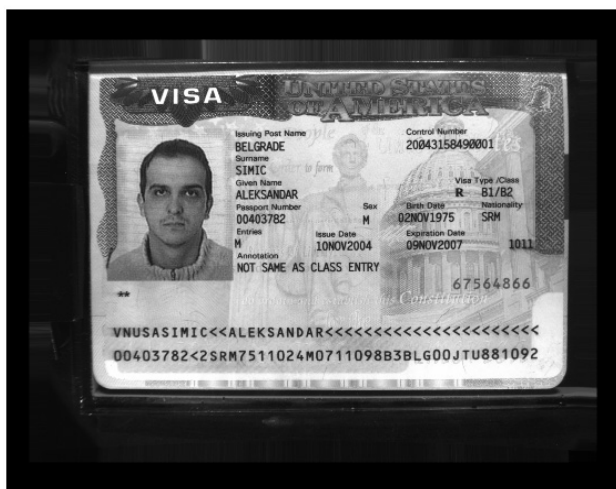
На слици 9 је за све рачунате пројекције слике 6 (од 83° до 93°) приказана сума квадрата разлике суседних елемената у пројекцији.



Сл. 9. Сума квадрата разлике суседних елемената у пројекцији

Са слике 9 види се да је максимална флукуација пројекције за 93° , односно процењени нагиб документа је $\alpha=3^\circ$. Ротацијом улазне слике за угао $\beta=-\alpha=-3^\circ$ добија се слика код које је елиминисано искошење.

Документ са слике 4, код кога је извршена елиминација искошења приказан је на слици 10.



Сл. 10. Документ са слике 4 код кога је извршена елиминација искошења

Са слике 10 види се да је на описани начин извршена елиминација искошења.

Описани начин елиминације искошења тестиран је на 176 слика путних и идентификационих докумената. У току рада нису примећени лоши резултати елиминације искошења, а резултати су процењени визуелном оценом посматрача. Описани начин је тестиран и на сликама које су додатно искошене пре елиминације (5°), на сликама које су смањене 4 или 16 пута и при томе, такође, нису примећени лоши резултати елиминације искошења. Коришћењем смањених слика смањује време потребно за одређивање нагиба.

Описани начин дао је добре резултате и у случајевима када је на документима текст одштампан вертикално, па и уколико не постоји MRZ зона. Уколико на документу

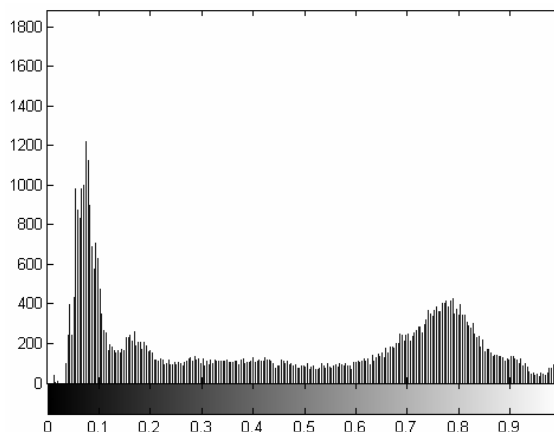
не постоји MRZ зона, за одређивање нагиба пресудне су ивице документа (граница са позадином).

4. ОИВИЧЕЊЕ СЛИКЕ ДОКУМЕНТА

Са слике 10 види се да око документа постоји тамни (црни) део који је пожељно елиминисати због лепшег приказа слике посматрачу, тј. потребно је извршити оивичење документа.

Како је позадина око документа тамна а документ увек светлији од позадине, оивичење је засновано на формирању бинарне слике.

На слици 11 приказан је хистограм слике 10.



Сл. 11. Хистограм слике 10

Са слике 11 види се да је хистограм бимодалан, са два максимума између којих постоји изражен минимум. Максимумима одговарају позадина и објекат (документ).

Поступак оивичења слике документа састоји се од следећих корака:

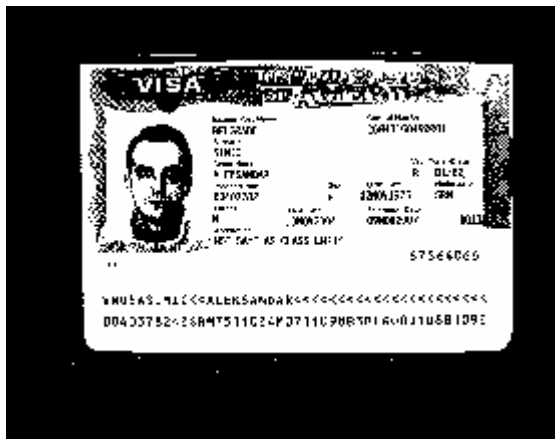
1. смањење улазне слике (у раду се користио коефицијент смањења 0.125),
2. формирање бинарне слике применом прага добијеног по Отсуовом методу [6],
3. примена операције *попуњавање унутрашњости* на бинарну слику,
4. одређивање региона који има максималну површину,
5. одређивање позиција крајњих тачака региона максималне површине (максималне и минималне вредности позиција по обе осе),
6. издвајање дела улазне слике у складу са позицијама одређеним у претходном кораку.

На слици 12 приказане су бинарна слика добијена применом прага на слику 10 и бинарна слика добијена након примене операције попуњавања.

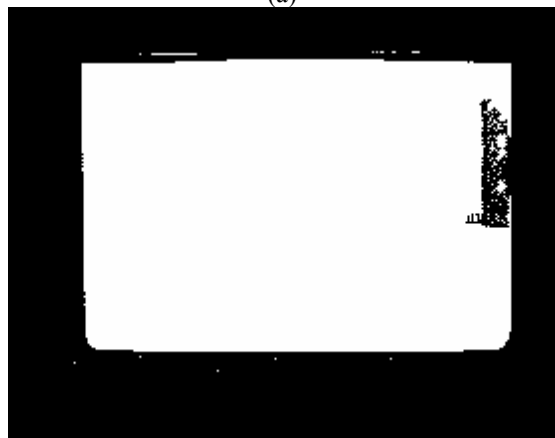
Одређивањем региона максималне површине са слике 12(б) и издвајањем дела улазне слике који одговара позицијама крајњих тачака овог региона, добија се оивичена слика документа приказана на слици 13.

Са слике 13 види се да је на описани начин могуће извршити оивичење документа.

Описани поступак оивичења је тестиран на 276 слика путних и идентификационих докумената. Проблем се појавио у неким ситуацијама када се рука оператера видела у току скенирања. Наиме, бинаризацијом је издвајана и рука оператера заједно са документом.

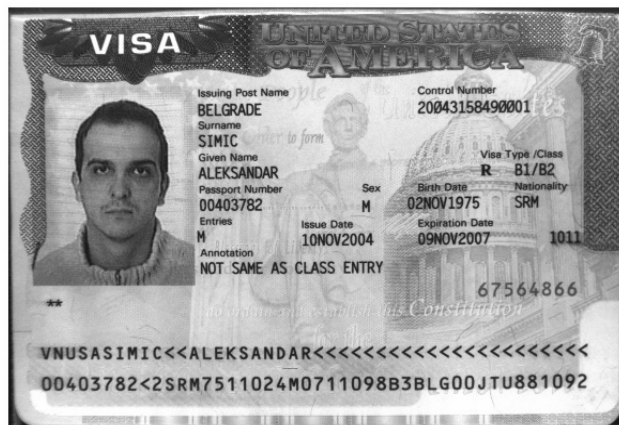


(a)



(б)

Сл. 12. (а) Бинарна слика добијена применом прага на слику 10; (б) Слика 12(а) након примене операције попуњавања



Сл. 13. Документ са слике 10 након оивичења

5. ЗАКЉУЧАК

У раду је дат један приступ корекцији барел дисторзије и елиминацији искошења путних и идентификационих докумената.

Корекција барел дисторзије заснована је на употреби тест слике са познатим растојањем контролних тачака.

Предложени начин корекције тестиран је на одређеном броју путних и идентификационих докумената и може се користити код читача пасоша, виза и идентификационих докумената, односно у свим ситуацијама када је потребно извршити калибрацију уређаја код кога постоји дисторзија сочива.

Елиминација искошења заснована је на формирању мапе ивица и примени Радон трансформације. Описани начин елиминације искошења тестиран је на 176 слика путних и идентификационих докумената и у току рада нису примећени лоши резултати елиминације искошења, а резултати су процењени визуелном оценом посматрача.

У раду је обрађен и проблем оивичења слике документа. Описани поступак оивичења је тестиран на 276 слика путних и идентификационих докумената. Проблем се појавио у неким ситуацијама када се рука оператера видела у току скенирања.

У даљем раду планира се побољшање поступка оивичења слике документа.

6. ЛИТЕРАТУРА

- [1] J.R. Parker, Algorithms for Image Processing and Computer Vision, John Wiley @ Sons, Inc., 1997.
- [2] J. Perš, S. Kovačić, "Nonparametric, Model-Based Radial Lens Distortion Correction Using Tilted Camera Assumption", Proc. of the Computer Vision Workshop 2002, Bad Aussee, Austria, pp.286-295, 2002.
- [3] Б. Бонцулић, Б. Зрнић, "Корекција барел дисторзије", XIII Телекомуникациони форум, Телфор 2005, Београд
- [4] М. Поповић, Дигитална обрада слике – рукопис за припремање испита, Београд, 1998.
- [5] Q. Ye, W. Gao, W. Wang, W. Zeng, "A Robust Text Detection Algorithm in Images and Video Frames", ICICS-PCM 2003, 15-18 December 2003, Singapore
- [6] N. Otsu, "A Threshold Selection Method from Gray-Level Histograms", IEEE Trans. on Systems, Man, and Cybernetics, Vol. SMC-9, No. 1, January 1979.
- [7] J.J. Hull, S.L. Taylor, "Document image skew detection: Survey and annotated bibliography", Document Analysis Systems II, World Scientific, pp. 40-64, 1998.

Abstract – In this paper one approach to the barrel distortion correction and skew correction of travel and ID documents is proposed. Proposed method to the barrel distortion correction is based on test picture which contains a set of landmarks whose positions are known. We used Radon transform of the edge image for skew correction. We tested this approach on some travel and ID documents.

ONE APPROACH TO THE BARREL DISTORTION CORRECTION AND SKEW CORRECTION OF TRAVEL AND ID DOCUMENTS

Zrnić Bojan, Bondžulić Boban

АНАЛИЗА КОНТИНУАЛНИХ ФРЕКВЕНЦИЈСКИ МОДУЛИСаниХ РАДАРСКИХ СИГНАЛА ПРЕПОЗНАВАЊЕМ ОБЛИКА У ЊИХОВИМ Т-Ф ТРАНСФОРМАЦИЈАМА

Слободан Симић, Војна академија, Београд
Бојан Зрнић, Министарство одбране Републике Србије, Београд

Садржај – У раду су прегледно дати основни правци развоја алгоритама за детекцију и процену параметара LPI (*Low Probability of Intercept*) радарских сигнала, при чему не постоји сарадња између пријемника и предајника (*non-cooperative context*). Тежиште је стављено на анализу сигнала помоћу временско-фреквенцијских трансформација заједно са техникама за препознавање облика. Конкретно, анализирају се континуални фреквенцијски модулисани радарски сигнали (FMCW), често примењивани у LPI радарима. Користи се тест сигнала добијени експерименталним путем. Реализован је експеримент с реалним предајником и пријемником FMCW сигнала. Однос сигнал/шум је врло низак (-12 dB), што је уобичајена вредност у сукобу LPI радар-пресретач.

1. УВОД

Већина конвенционалних радара ради на импулсном принципу, користећи краткотрајне импулсе, с релативно високом вршном снагом. За војне примене, неопходно је повећати робустност и отпорност радара у сложеном електромагнетном окружењу које карактерише постојање намерних и ненамерних сметњи које смањују пројектоване могућности радара. Пројектанти радара разматрају нове технике синтезе таласних облика које пружају исте могућности у погледу детекције циљева, али их је теже пресрести. У литератури се за овакве радаре усталио термин LPI (*Low Probability of Intercept*) радар.

LPI радар користе технике проширеног спектра које им обезбеђују довољно процесно појачање за употребу таласних облика отпорних на пресретање. За разлику од конвенционалних радара који раде с високим односом сигнал/шум на улазу у детектор, ниво LPI радарског сигнала на улазу у радарски детектор знатно је испод нивоа шума ($SNR_R \leq -40$ dB) [1]. Процесно појачање LPI радарског пријемника једнако је ТВ (*Time-Bandwidth*) производу употребљеног таласног облика. Оно омогућује овом радару да неутралише „ R^2 предност“ коју пресретачки пријемник има у сукобу с конвенционалним импулсним радаром. Према томе, конвенционални (енергетски) пресретачки пријемник може регистровати LPI радар само на врло кратким растојањима. Да би пресретачки пријемник могао детектовати овакав радар на истом растојању као што може детектовати конвенционални импулсни радар, он мора обезбедити процесно појачање једнако процесном појачању радарског пријемника. Овај процес додатно компликује чињеница да је LPI радарски сигнал помешан са импулсима конвенционалних радара чије су импулсне снаге много веће (до 60 dB изнад нивоа снаге LPI радарског сигнала).

Поред ниског нивоа снаге, неодређеност облика сигнала такође доприноси смањењу вероватноће његовог пресретања. Теоријски, радар с малом вероватноћом пресретања користе сигнале сличне шуму како би постигли „игличасту“ функцију неодређености. Међутим, такви

таласни облици генерално нису повољни за примене у радарима. Посебно нису погодни за детектовање циљева с клатером у позадини, јер је тешко постићи компатибилност са системом за селекцију покретних циљева, МТИ (*Moving Target Identification*). У пракси, LPI радар користе прилично одређене таласне облике који су поред погодности за радарске примене, погоднији и за пресретање. Континуални сигнал с линеарном фреквенцијском модулацијом усталио се као један од најпопуларнијих LPI таласних облика.

Из изложеног може се закључити следеће: нови EW (*Electronic Warfare*) пријемници морају имати побољшану осетљивост за 10-30 dB како би се успешно носили с новим LPI системима [2]. Један начин којим се то може постићи је употреба врло усмерених антена, с високим добитком. Том приликом јавља се проблем због тога што су неопходни бројни пријемни канали како би се покрио дати угловни сектор. Број пријемника и антена једнак је добитку антена, што значи 10-1000. Дигитална обрада сигнала је други начин побољшања осетљивости. Начелно, постоје две стратегије EW пријемника. Прва од њих је детектовање LPI радарских таласних облика при коме се користи само енергија примљеног сигнала (ускопојасни, вишеканални пријемник). Предност ове стратегије је чињеница да перформансе детектора углавном не зависе од таласног облика. Друга стратегија је детектовање базирано на специфичностима радарског сигнала чиме се постиже већа ефикасност. Међутим, увођење агилних параметара на страни предајника може смањити ефикасност ове стратегије. У складу с дефинисаним стратегијама, методе дигиталне обраде сигнала развијене за детекцију и процену параметара LPI сигнала деле се у три основне групе [2]:

Некохерентне методе (радиометарске, енергетске) користе средњу снагу примљеног сигнала, добијену усредњавањем на интервалу реда трајања интеграције у радарском пријемнику (реда милисекунди). Овим методама сигнал се не обрађује пре детектора овојнице, већ након њега (*post-detection processing*). На овај начин могуће је остварити процесно појачање 10-15 dB. Обрада сигнала је релативно једноставна, али је процена параметара сигнала овим методама знатно скромнија.

Кохерентне методе користе „скоро прилагођене“ филтере. Пример је Wigner-Hough трансформација за LFM (*Linear Frequency Modulation*) сигнале [3]. Термин „кохерентан“ говори да се сигнал обрађује пре детектора овојнице (*pre-detection processing*). Методе из ове класе обезбеђују процесно појачање 10-25 dB. Обрада сигнала је знатно сложенија него у претходном случају, али је скуп параметара сигнала, који се могу проценити овим методама, знатно шири.

Кроскорелационе методе (интерферометарске), као посебан облик кохерентних метода, захтевају најмање два канала с две антене (антенски низ).

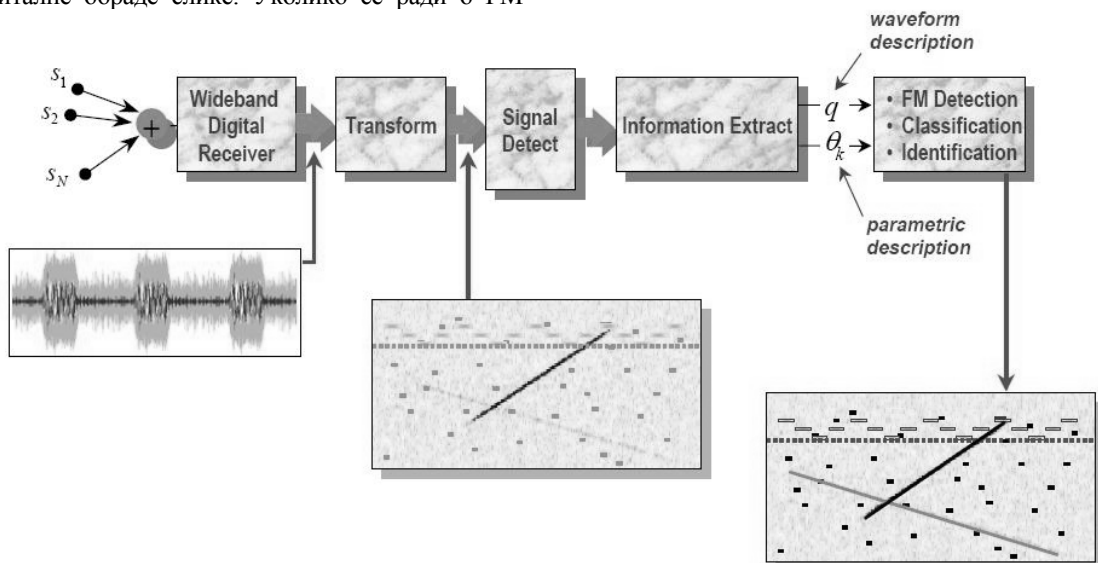
У овом раду дати су резултати примене временско-фреквенцијских трансформација, TFR (*Time Frequency Representation*), на сигнале из пресретачког пријемника. Овакви алгоритми су саставни део софтвера који савременим пресретачким пријемницима обезбеђује: веће процесно појачање приликом детекције LPI радарских сигнала; процену широког скупа параметара, довољног за квалитетну класификацију као и синтезу ефикасног ометачког сигнала. Како се у овом случају аквизиција и обрада сигнала врши пре детектора овојнице, то овакав начин обраде спада у групу кохерентних метода, па ће њима бити посвећена већа пажња у наредном одељку.

2. КОХЕРЕНТНЕ МЕТОДЕ

Као основна алатка за процену параметара сигнала из непознатог предајника, на почетку је коришћена Фуријеова анализа заснована на FFT-у (*Fast Fourier Transform*). Из ове основне алатке изведене су друге, комплексније технике обраде сигнала као што је краткотрајна Фуријеова трансформација, STFT (*Short Time Fourier Transform*), чији је циљ праћење параметара нестационарних сигнала током времена. С повећањем рачунских могућности дигиталних процесора у пријемницима, развијене су софистицираније технике које омогућују препознавање разноврсних модулационих техника које користе LPI радар. У ове технике спадају Wigner-ова дистрибуција и њене изравнате верзије [1,4], статистике вишег реда (HOS, *High Order Statistics*), QMF (*Quadrature Mirror Filter*) банке и циклостационарна анализа [1]. На сл.1. из [2], дата је општа шема широкопојасног ES пријемника (*Electronic Support*) који детектује и класификује LPI радарске сигнале помоћу временско-фреквенцијских трансформација. Сигнал се пресликава из временског домена (једнодимензионални) у временско-фреквенцијски домен (дводимензионални). На тај начин шум се „разлива“ у временско-фреквенцијску раван, док се сигнал концентрише око тачака које представљају временску локализацију његових спектралних компонената. Ове тачке биће истакнуте у односу на тачке које потичу од шума и при ниским односима сигнал/шум (реда -10 dB), па је за детекцију и процену параметара сигнала могуће ефикасно применити неки од алгоритама из области дигиталне обраде слике. Уколико се ради о FM

сигналу, тачке концентрације сигнала се групишу у линије, па алгоритми за детекцију правих линија у слици, *Hough*-ова или *Radon*-ова трансформација, дају добре резултате приликом детектовања оваквих сигнала и процене њихових параметара [3]. Реконструкција сигнала након детекције и процене његових параметара, односно пројектовање прилагођеног филтера, позната је у литератури као *deramping*. Да би синтетички сигнал могао да се употреби за ометање LPI радара, он мора бити добро корелисан са оригиналним таласним обликом. То значи да параметри сигнала треба да буду прецизно процењени. У алгоритмима заснованим на временско-фреквенцијским трансформацијама тачност процене параметара сигнала одређују резолуција (по времену и фреквенцији) и интерференција. Линеарне TFR (спектрограм који се рачуна као квадрат амплитуде STFT и скалограм који се рачуна као квадрат амплитуде WT, *Wavelet Transform*) се једноставно израчунавају, не садрже кроскомпоненте, али имају лошију резолуцију од квадратних TFR чије израчунавање је сложеније. С друге стране квадратне TFR садрже кроскомпоненте којих нема у оригиналном сигналу, дакле изгубиле су пожељну особину линеарности, али се чешће користе због знатно боље временско-фреквенцијске концентрације.

Пожељно је да TFR буде дводимензионална, временско-фреквенцијска функција густине расподеле вероватноће енергије сигнала (дистрибуција енергије). Због тога се квадратне TFR у литератури најчешће називају дистрибуцијама, TFD (*Time Frequency Distribution*). Назив потиче из теорије вероватноће, мада постоји суштинска разлика (TFD на пример, могу бити негативне). Једна од најважнијих TFD јесте Вигнерова дистрибуција, WD (*Wigner Distribution*). Она има знатно бољу резолуцију у односу на линеарну STFT. Показује се да WD представља горњи гранични случај по питању резолуције линеарних и квадратних TFR. Међутим висока резолуција је плаћена израженом интерференцијом која је основни недостатак. Због тога се примењују разне врсте „равнања“ WD применом прозорских функција, чиме се успоставља компромис између добре резолуције (WD) и мале интерференције (STFT). У раду је коришћен спектрограм, дефинисан као квадрат амплитуде STFT.

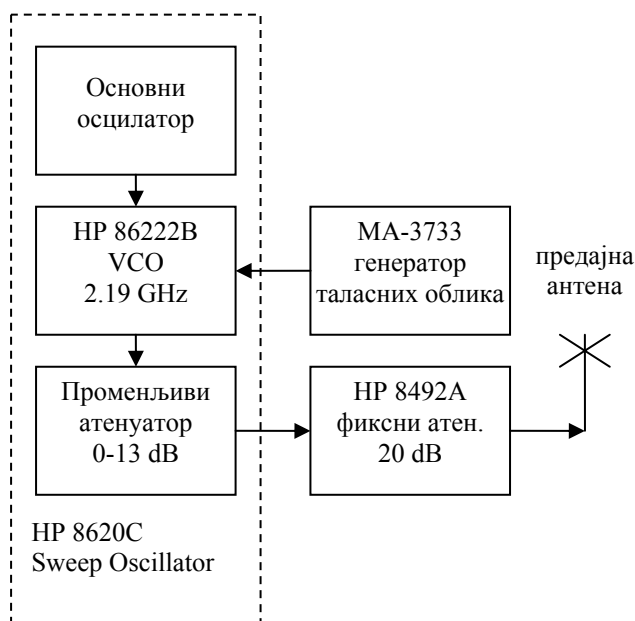


Сл. 1. Детекција и класификација LPI радарских сигнала помоћу TFR

3. ЕКСПЕРИМЕНТАЛНИ МОДЕЛ

Ради добијања тест сигнала истоветних са реалним LPI радарским сигнаlima, реализовани су функционални модели предајника FMCW сигнала и *софтверског пријемника* LPI сигнала. Поставка омогућује пријем континуалног, фреквенцијски модулисаног сигнала који се простире кроз слободни простор. Блок шеме предајника и пријемника дате су редом на сликама 2. и 3.

За генерисање FMCW сигнала употребљен је *HP 8620 Sweep Oscillator*. Фреквенција основног осцилатора овог уређаја подешена је на 2.19 GHz, али се аквизиција и обрада података обавља у основном опсегу, као и у реалним условима. Овај предајник садржи напонски контролисани осцилатор *HP 86222B (VCO-Voltage Controlled Oscillator)* којим се управља помоћу генератора таласних облика типа *MA 3733*.



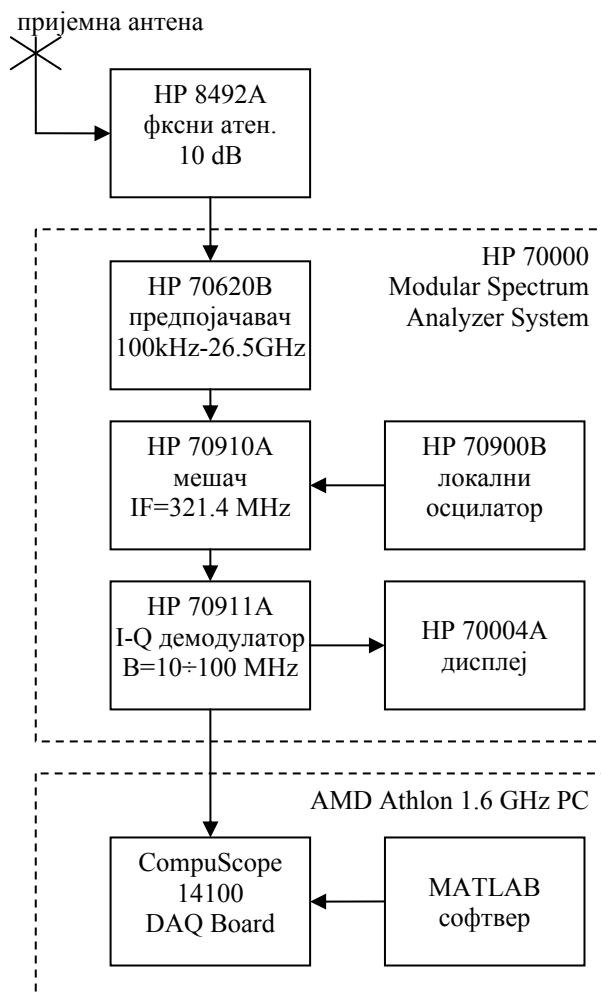
Сл.2. Блок шема предајника FMCW сигнала

Фреквенција сигнала на излазу из овог генератора подешена је на 2 kHz тако да период FMCW сигнала износи 0.5 ms (Pulse Repetition Interval, PRI=0.5 ms, што је реда величине PRI код LPI радара). Амплитуда сигнала на излазу из генератора *MA 3733* подешена је тако да FMCW сигнал заузима фреквенцијски опсег ширине 17 MHz, што резултује ТВ производом у износу од 8500 ($ТВ=0.5 \cdot 10^{-3} \cdot 17 \cdot 10^6=8500$, што је реда величине ТВ производа код LPI радара).

Пријемник је подешен тако да је централна фреквенција пропусног опсега 2.18 GHz, а његова ширина 26.1 MHz, што одговара једном каналу хипотетичког „channelized“ пријемника (на пример, опсег од 16 GHz је покривен са $8 \cdot 10^8=640$ канала по 25 MHz). Фиксно слабљење, које је последица пропагације у слободном простору, остварено је одговарајућим положајем антена, уз два фиксна атенуатора. Предајна снага мењана је помоћу атенуатора уграђеног у предајник, како би се постигли различити нивои снаге сигнала на улазу у пријемник. На овај начин су остварене различите вредности односа сигнал/шум на улазу у пријемник, при непромењеним осталим параметрима, што одговара различитим удаљеностима радар-

пресретач. Антене су постављене тако да, при изабраним вредностима фиксних атенуатора, опсег у коме се мења овај однос износи $[-13, 0 \text{ dB}]$, што је уобичајена вредност у сукобу LPI радар-пресретач. Употребљене су три врсте таласних облика на излазу из генератора *MA 3733* па су добијене три врсте FMCW сигнала. Када је примењен тестераста таласни облик, на излазу из предајника добијен је линеарни FMCW сигнал (LFM), док је после примене синусног таласног облика добијен синусни FMCW на излазу из предајника (SinFM). Оба сигнала заузимају фреквенцијски опсег ширине око 17 MHz.

Трећи таласни облик који је употребљен јесте правоугаони. Теоријски, применом оваког таласног облика добија се FMCW сигнал концентрисан наизменично око две фреквенције. Пошто употребљени VCO не може да испрати овако брзу дисконтинуалну промену фреквенције, то је резултујући FMCW сигнал неправилан (полиномног типа – PolyFM) и заузима фреквенцијски опсег ужи од 17 MHz.



Сл.3. Блок шема софтверског пријемника LPI сигнала

Примљени сигнали су дигитализовани помоћу PC рачунара са PCI аквизицијском картицом CompuScope 14100, с фреквенцијом одабирања 50 MHz односно периодом одабирања 20 ns.

4. РЕЗУЛТАТИ ЕКСПЕРИМЕНТА

Основни резултати експеримента су дигитализовани снимци сигнала са излаза I-Q демодулатора пријемника, који су послужили као тест сигнали на које су примењиване TFR. У табели 1 дате су средњеквадратне вредности (снаге) случајних процеса на улазу у дигитални део пријемника и одговарајући односи сигнал/шум. Снаге случајних процеса добијене су усредњавањем тренутних снага (по времену) и усредњавањем спектралних густина средње снаге (по фреквенцији). Усредњавање је извршено на основу 2^{21} одбирака, односно на интервалу од 42 ms (84 периода, што одговара реду величине времена обасјавања циља снопом LPI радара). Уз претпоставку да су сигнали некорелисани са шумом, однос сигнал/шум је:

$$SNR = 10 \cdot \log \left(\frac{\sigma_{sn}^2}{\sigma_n^2} - 1 \right) \quad (1)$$

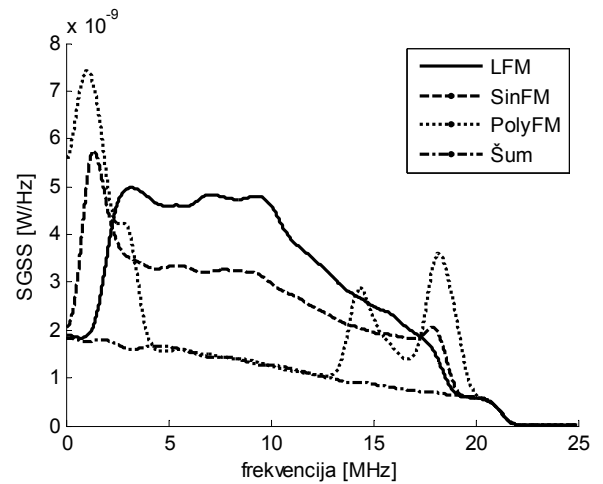
где је σ_n^2 снага шума, а σ_{sn}^2 снага случајног процеса који је смеша сигнала и шума.

Табела 1: Снаге случајних процеса на улазу у дигитални део пријемника и одговарајући SNR

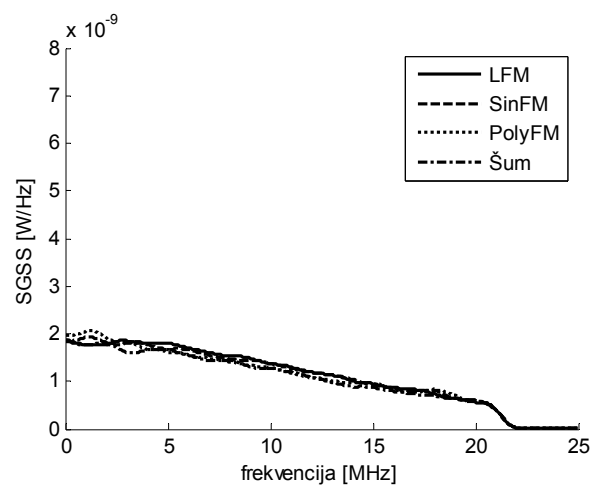
Tun сигнала	Tun I (LFM)		Tun II (SinFM)		Tun III (PolyFM)	
	P_s/P_i [dB]		P_s/P_i [dB]		P_s/P_i [dB]	
σ^2 [mW], (t)	66.5	27.5	55.8	27.2	48.5	26.5
σ^2 [mW], (f)	67.6	27.3	56.0	27.2	48.1	26.6
SNR [dB], σ^2 (t)	2.1	-10.6	0.8	-11.4	-0.4	-13.2
SNR [dB], σ^2 (f)	2.2	-11.1	0.8	-11.4	-0.5	-13.1

Из табеле се види да оба начина процене снаге ових процеса дају приближне резултате. Када је релативни ниво предајне снаге 0 dB нивои сигнала и шума су истог реда величине (SNR је од -0.5 до 2.2 dB). Када се овај ниво смањи за 13 dB, ниво сигнала се спушта далеко испод нивоа шума. Пошто је ниво сигнала смањен за 13 dB, а ниво шума је остао исти, то је очекивано да се и однос сигнал шум смањи за 13 dB, што је приближно и добијено применом (1) а конкретне вредности за поједине типове сигнала су дате у табели. На сликама 4. и 5. дате су спектралне густине средњих снага (СГСС) случајних процеса на улазу у дигитални део пријемника, процењене Welch-овим поступком на основу 2^{16} одбирака, односно на интервалу 1.3 ms.

На сл. 4. дате су СГСС када је релативни ниво предајног сигнала 0 dB. Види се да су СГСС процеса који су смеше сигнала и шума изнад СГСС шума, па је могуће детектовање оваквих сигнала на бази процене СГСС. Међутим, уколико се ниво снаге предајног сигнала смањи за 13 dB, за исти износ смањи се и ниво снаге сигнала на улазу у дигитални део пријемника. Тада се СГСС процеса који су смеше сигнала и шума спуштају до СГСС шума и немогуће их је разликовати. Графици ових СГСС приказани су на сл. 5.



Sl. 4. Спектрална густина средње снаге (SNR ≈ 0 dB)



Sl. 5. Спектрална густина средње снаге (SNR ≈ -12 dB)

5. РЕЗУЛТАТИ ОБРАДЕ ТЕСТ СИГНАЛА

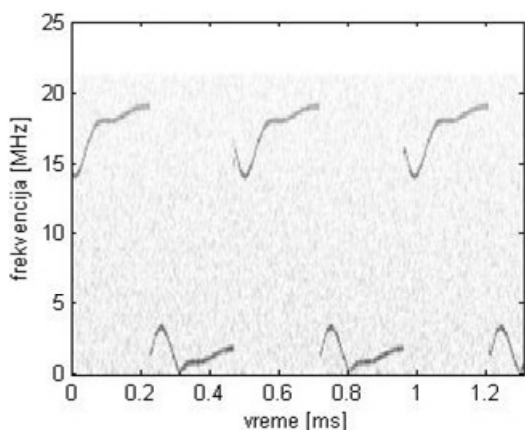
Спектрограм сигнала полиномног типа, при односу сигнал/шум реда 0 dB, приказан је на слици 6. Спектрограми сигнала сва три типа, при односима сигнал/шум реда -12 dB, приказани су на сл. 7-9. Посматрани су тест сигнали трајања 1.3 ms (2^{16} одбирака). Примењена је Ханингова прозорска функција дужине 512, уз преклапање између прозора од 25%, тако да су ови спектрограми у ствари дигиталне слике димензија 174×512. Са ових слика уочавамо да се у временско-фреквенцијским трансформацијама (у овом случају то су спектрограми) сигнал концентрише око тачака груписаних у линије које претстављају промену тренутне фреквенције током времена. Ове линије је могуће визуелно препознати и при врло ниским односима сигнал/шум реда -12 dB, мада не тако јасно као при вишим SNR реда 0 dB.

На добијене слике примењивана је Радонова трансформација (RT), која представља пројекцију матрице слике дуж одређеног угла. На сл. 10 приказана је RT [0°,180°], с кораком од 5°, примењена на спектрограм са сл. 7. Јасно се издваја 5 група пикова. У левом делу слике истичу се три групе пикова, све три при истом углу θ из интервала [20°,40°], а различитом броју пројекције, x (у пикселима). Ове три групе пикова потичу од три приближно праве линије, настале услед растуће промене

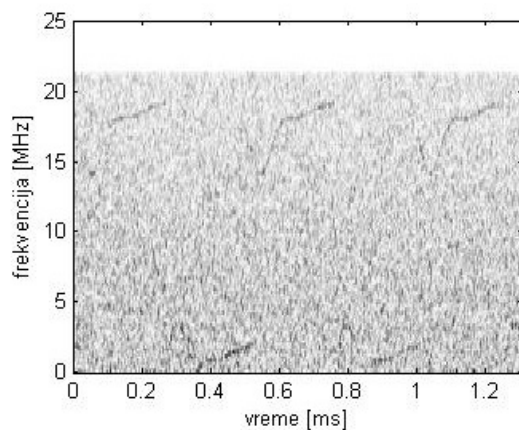
фреквенције (сл.7). Затим су у тако добијеној матрици издвајани региони с пиковима и рачуната је RT у околини пика. На сл.11 дата је RT $[20^\circ, 40^\circ]$, с кораком од 1° , примењена на спектрограм са сл.7. Јасно се издвајају 3 пика, што значи да је детекција оваквог сигнала могућа и при врло ниском SNR. Што се процене параметара тиче, на основу једног пика RT може се проценити стрмина промене тренутне фреквенције (θ) која одговара датом пику, затим почетна и крајња фреквенција, које се рачунају на основу процењеног угла θ и броја пројекције за тај пик. Узимајући сваки пик RT у обзир, може се део по део моделовати непознати сигнал.

Међутим, ови пикови нису оштри, већ заобљени, а то значи да тачност процене θ није боља, у овом случају, од 1° , што је за многе примене недовољно, нпр. за синтезу

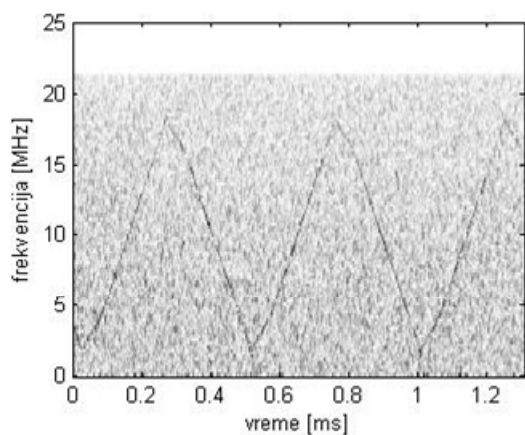
ометачког сигнала. У том случају се морају користити TFD. Међутим, њихово израчунавање је сложеније, између осталог и зато што се не може вршити преклапање као код спектрограма, па би димензије добијене слике у овом случају биле $2^{16} \times 512$, а RT такве слике је апсурдно рачунати. Стога се TFD примењују на много краћи део сигнала, реда 512 одбирака, па се добијају слике димензија 512×512 . Како би се смањио број операција, прво се рачуна RT с већим кораком, нпр $\theta=5^\circ$, од спектрограма сигнала дужег трајања, како би се одредили значајни региони, по времену и по углу. Затим се рачунају TFD од краћих узорака сигнала, а онда RT, али само унутар значајног опсега углова, с мањим кораком, нпр $\theta=0.1^\circ$.



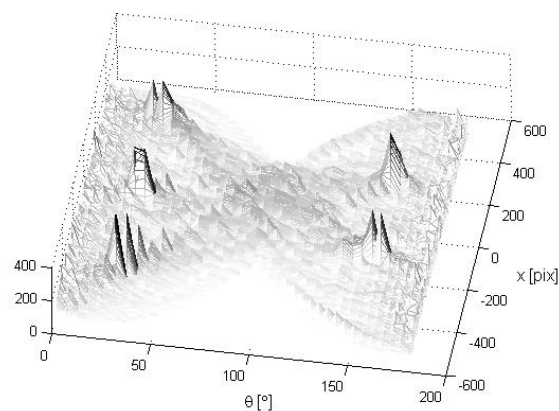
Сл.6. Спектрограм PolyFM CW сигнала, SNR= -0.5 dB



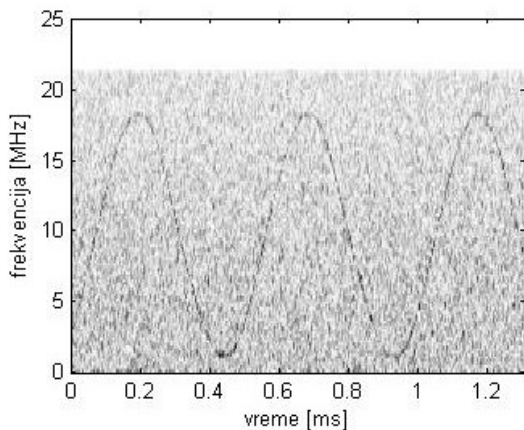
Сл.9. Спектрограм PolyFM CW сигнала, SNR= -13.2 dB



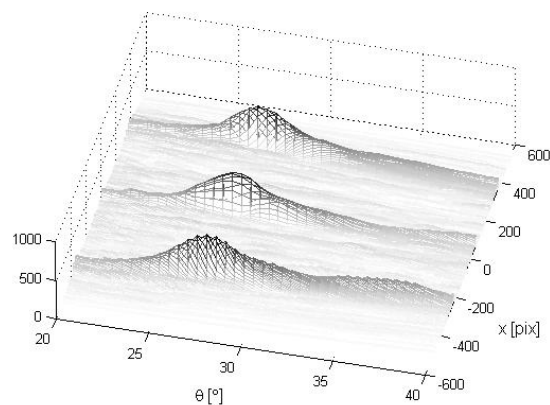
Сл.7. Спектрограм LFM CW сигнала, SNR= -10.6 dB



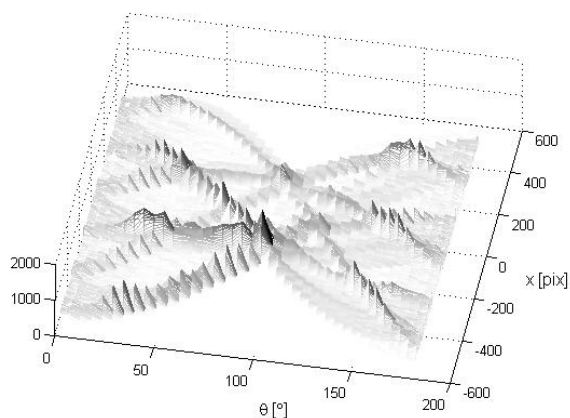
Сл.10. RT $[0^\circ, 180^\circ]$ спектрограма LFM сигнала



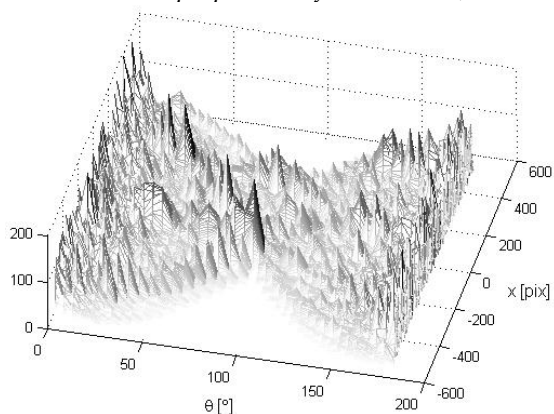
Сл.8. Спектрограм PolyFM CW сигнала, SNR= -11.4 dB



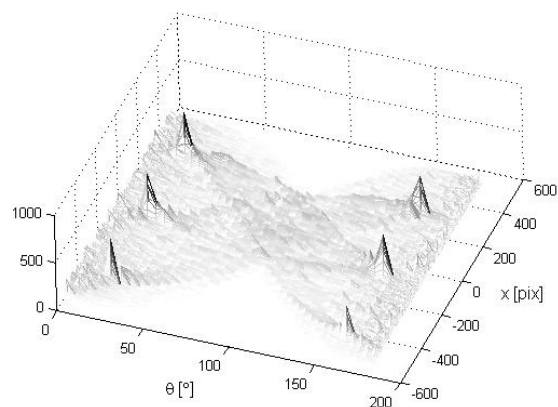
Сл.11. RT $[20^\circ, 40^\circ]$ спектрограма LFM сигнала



Сл.12. RT спектрограма PolyFM сигнала, SNR=0 dB



Сл.13. RT спектрограма PolyFM сигнала, SNR=-13 dB



Сл.14. RT [0°,180°] спектрограма SynFM сигнала

На сл.12 приказана је RT [0°,180°], с кораком од 5°, примењена на спектрограм са сл. 6. Пошто је реч о спектрограму нелинеарног FM сигнала, који садржи криве линије, то се у RT јавља мноштво пикова, који образују нове криве линије, тако да процена параметара и моделовање непознатог сигнала нису једноставни као у

претходном случају. Ситуација се погоршава при екстремно ниском односу сигнал/шум, што се види на сл.13, где је приказана RT [0°,180°], с кораком од 5°, примењена на спектрограм са сл. 9.

На сл.14 приказана је RT [0°,180°], с кораком од 5°, примењена на спектрограм са сл. 8. Резултат је сличан као на слици 14, с тим што су пикови сада израженији, иако је реч о нелинеарном, SinFM сигналу. Међутим, овај сигнал у појединим деловима испољава већу линеарност од експериментално добијеног LFM сигнала, па је овај резултат очекиван.

6. ЗАКЉУЧАК

Применом TFR и RT, FMCW сигнали се могу успешно детектовати и при врло ниским односима сигнал/шум, реда -12 dB. Детекција је боља уколико TFR садрже праве линије, односно уколико је промена фреквенције ближа линеарној. Анализа сигнала на бази спектрограма се брже спроводи од анализе на бази TFD. Тачност процене параметара у првом случају је довољна за грубу класификацију, по типу модулације, али углавном недовољна за прецизнију класификацију унутар истог типа модулације а самим тим ни за синтезу квалитетних ометачких сигнала. Стога се морају користити TFD. Њихово израчунавање је сложеније, па је врло битно имати грубу почетну процену параметара, како би се смањио број рачунских операција.

7. ЛИТЕРАТУРА

- [1] Phillip E. Pace, „Detecting and Classifying Low Probability of Intercept Radar“, Artech House, Norwood, MA, USA, 2004
- [2] R.G.Wiley, „The Future of EW and Modern Radar Signals“, *Proc. of IEEE AESS*, November, 2004
- [3] S.Krishnan and R.Rangayyan, „Detection of chirp and other components in time-frequency plane using the Hough and Radon transform“, *Proc. of ICCCS*, Aug. 1997
- [4] S. Simić, B. Zrnić, „Primena Vignerove distribucije u digitalnoj obradi radarskih signala“, *Naučnotehnički pregled*, vol LII br 2, 2002.

Abstract – There is a review of trends in LPI radar signals processing in non-cooperative context. Coherent methods, especially time-frequency analysis combined with pattern recognition techniques are put in the focus. Experimental FMCW signals are used in tests. SNR is extremely low (-12 dB) as well as in real situation.

ANALYSIS OF FMCW RADAR SIGNALS BY PATTERN RECOGNITION OF THEIR TFR

Slobodan Simić, Bojan Zrnić

АНАЛИЗА КООПЕРАТИВНОГ ДИВЕРЗИТА СА КОДИРАЊЕМ

Ненад Милошевић, *Електронски факултет у Нишу*
 Јасмина Спасић, *стипендиста Министарства науке и заштите животне средине*
 Зорица Николић, *Електронски факултет у Нишу*

Садржај – За кориснике са само једном антеном, као што су мобилни апарати, просторни диверзит се може реализовати кооперацијом. Кооперација се може остварити на више начина, а један од њих је са кооперирањем на нивоу кодирања канала. У раду је обављена анализа перформанси кодиране кооперације, уз анализирање вероватноће грешке по биту и блоку.

1. УВОД

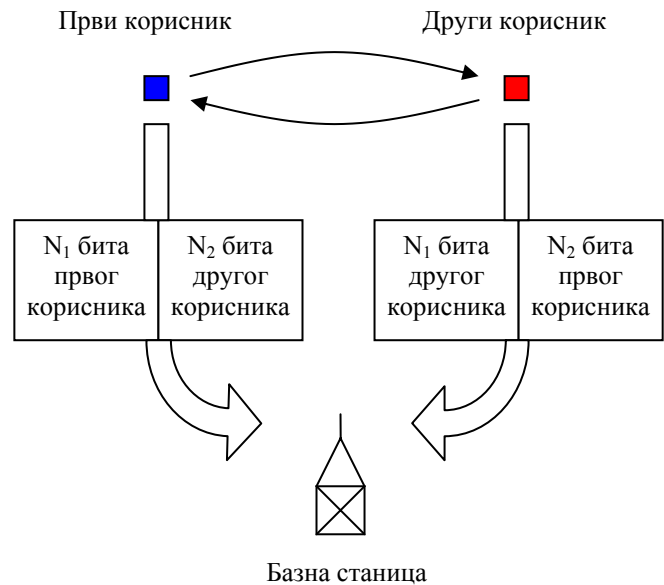
За класичну реализацију просторног диверзита, неопходно је више антена на предаји, што је за мобилне комуникације непрактично решење са становишта опреме, цене, фреквенција. Коришћењем кооперације корисник са једном антеном шаље поруку до одредишта и до свог партнера, који примљену поруку поново шаље. На тај начин на одредишту имамо две исте поруке са различитим слабљењем, тј. долазимо до диверзита. Опис кооперативног диверзита је дат у раду [1], док је у раду [2] уведен појам кодиране кооперације. У овом раду су анализирани вероватноће грешке по биту (BER) и блоку (BLER) у зависности од степена кооперације.

2. КОДИРАНА КООПЕРАЦИЈА

У посматраном систему је примењена BPSK модулација и сви корисници су са истом снагом на предаји. Канали између корисника (међу-кориснички) и између корисника и базне станице (uplink) су међусобно независни са равним Rayleigh-овим федингом и адитивним белим шумом нулте средње вредности (AWGN). Претпоставља се да сви корисници имају податке о стању канала и користе кохерентну детекцију. Такође се претпоставља да су међу-кориснички канали реципрочни, па су коефицијенти фединга исти за два кооперативна корисника.

Корисници своје изворне податке деле на блокове којима се додају CRC бити, тако да је величина блока K . Овакав блок се тада кодира, тако да за брзину кода R , имамо $N = K / R$ кодираних бита по изворном блоку. Два корисника кооперирају тако што деле N -битне кодне речи на два узастопна сегмента. У првом сегменту, сваки корисник шаље кодну реч од $N_1 = K / R_1$ бита брзином $R_1 > R$, који се може посматрати као подскуп скупа од N бита оригиналне информације. Сваки корисник прима и декодира партнерове податке. Уколико је декодирање партнерове кодне речи, која се преноси брзином R_1 , обављено успешно, корисник преноси у додатних N_2 бита, у другом сегменту, информације његовог партнера, при чему је $N_1 + N_2 = N$. Додатни бити се одређују тако да у комбинацији са првим сегментом дају кодну реч брзине R . Уколико се декодирање не обави успешно, у додатних N_2 бита се преносе информације самог корисника. Сваки корисник увек преноси укупно N бита по изворном блоку, подељених у два сегмента, а ниво кооперације се

дефинише као однос пренетих бита за партнера и свих бита (N_2 / N). На слици 1 је приказана илустрација начина рада овог метода.



Сл. 1. Диверзитни пренос са кодираном кооперацијом

Постоји више начина кодирања који могу да се примене, а у раду се размотрени RCPC (rate-compatible-punctured convolutional) кодови. Како су корисници независни у другом сегменту, и немају информацију да ли је њихов партнер правилно декодирао њихове податке, имамо четири различита случаја преноса у другом сегменту. Први случај је да оба корисника правилно декодирају партнерове информације, па оба у другом раму пошаљу информацију свога партнера, што је дато на слици 1. Други случај је да ни један корисник не декодира партнерову информацију исправно, чиме се систем враћа у некооперативни рад за тај блок. И на крају, уколико један корисник обави успешно декодирање, а један не, тада оба шаљу исте информације у другом сегменту. У базној станици се примљене две копије истих информација оптимално комбинују пре декодирања, чиме се постиже већа тачност.

3. ВЕРОВАТНОЋА ГРЕШКЕ ПО РАМУ

Вероватноћа грешке по раму (PER) при кодирању се дефинише као могућност детектовања кодне речи $e = [e_1, e_2, \dots, e_N]$ када је послата кодна реч $c = [c_1, c_2, \dots, c_N]$. За бинарни код са BPSK модулацијом, кохерентном детекцијом и максималном вероватноћом декодирања, PER зависи од скупа вредности коефицијената фединга $\alpha = [\alpha_1, \alpha_2, \dots, \alpha_N]$, и може се представити [2]:

$$P(c \rightarrow e / \alpha) = Q\left(\sqrt{2 \sum_{n \in \eta} \gamma_n}\right) \quad (1)$$

где је $Q(x)$ Gaussian-ova Q функција, а γ_n је однос сигнал-шум (SNR) примљеног n -тог бита:

$$\gamma_n = \frac{\alpha_n^2 E_n}{N_{0,n}} \quad (2)$$

Скуп η је скуп свих n -ова за које је $c_n \neq e_n$, тј. η је једнака Hamming-овом растојању d између кодних рачи c и e . За линеарне кодове, PER зависи само од d а не од одговарајућих кодних речи c и e , па се условна PER означава као $P(d / \alpha)$ или $P(d / \gamma)$.

3.1 Вероватноћа грешке у каналу са спорим федингом када се користи кооперација

При спором федингу, коефицијенти фединга uplink канала сваког корисника су непроменљиви за дату кодну реч, тј. $\alpha_n^{(i)} = \alpha^{(i)}$ и $\gamma_n^{(i)} = \gamma^{(i)}$ су константни за свако n у кодној речи, а i дефинише uplink канал i -тог корисника. Када оба корисника успешно декодирају међусобно прве рамове, кодирани бити сваког корисника се деле међу два корисничка канала. Па (1) постаје:

$$P(d / \gamma^{(1)}, \gamma^{(2)}) = Q\left(\sqrt{2d_1\gamma^{(1)} + 2d_2\gamma^{(2)}}\right) \quad (3)$$

где су d_1 и d_2 бити из Hamming-ове тежине d који се преносе преко канала првог и другог корисника, тако да је $d_1 + d_2 = d$. Безусловни PER добијамо усредњавањем израза (3) по расподелама којима се описује фединг:

$$P(d) = \int_0^\infty \int_0^\infty P(d / \gamma^{(1)}, \gamma^{(2)}) p(\gamma^{(1)}) p(\gamma^{(2)}) d\gamma^{(1)} d\gamma^{(2)} \quad (4)$$

$p(x)$ функција густине вероватноће случајне променљиве x . Помоћу презентације Gaussian-ove Q функције:

$$Q(x) = \frac{1}{\pi} \int_0^{\pi/2} \exp\left(-\frac{x^2}{2 \sin^2 \theta}\right) d\theta, \quad x \geq 0 \quad (5)$$

израз (4) постаје:

$$P(d) = \frac{1}{\pi} \int_0^{\pi/2} \left[\int_0^\infty \exp\left(-\frac{d_1 \gamma^{(1)}}{\sin^2 \theta}\right) p(\gamma^{(1)}) d\gamma^{(1)} \right] \left[\int_0^\infty \exp\left(-\frac{d_2 \gamma^{(2)}}{\sin^2 \theta}\right) p(\gamma^{(2)}) d\gamma^{(2)} \right] d\theta \quad (6)$$

За фединг канала са Rayleigh-овом расподелом добија се:

$$P(d) = \frac{1}{\pi} \int_0^{\pi/2} \left(1 + \frac{d_1 \bar{\gamma}^{(1)}}{\sin^2 \theta}\right)^{-1} \left(1 + \frac{d_2 \bar{\gamma}^{(2)}}{\sin^2 \theta}\right)^{-1} d\theta \quad (7)$$

где је $\bar{\gamma}^{(i)}$ средњи SNR uplink канала i -тог корисника.

Горња граница ове вероватноће добија се за $\sin^2 \theta = 1$, па је:

$$P(d) \leq \frac{1}{2} \left(\frac{1}{1 + d_1 \bar{\gamma}^{(1)}} \right) \left(\frac{1}{1 + d_2 \bar{\gamma}^{(2)}} \right) \quad (8)$$

Из (8) се види да је PER обрнуто пропорционална производу средњих вредности SNR-а корисничких uplink канала. Када оба партнера успешно примају међусобне

информације и кооперирају, d_1 и d_2 су различити од нуле, па се постиже диверзит другог реда. Без кооперације диверзит није реализован.

Када први корисник неуспешно декодира информације другог корисника, а други корисник успешно декодира информације првог, оба корисника шаљу информацију првог корисника у другом раму. Ови бити се оптимално комбинују на одредишту, па је условна PER првог корисника:

$$P(d / \gamma^{(1)}, \gamma^{(2)}) = Q\left(\sqrt{2d_1\gamma^{(1)} + 2d_2(\gamma^{(1)} + \gamma^{(2)})}\right) = Q\left(\sqrt{2d\gamma^{(1)} + 2d_2\gamma^{(2)}}\right) \quad (9)$$

па PER постаје:

$$P(d) = \frac{1}{\pi} \int_0^{\pi/2} \left(1 + \frac{d\bar{\gamma}^{(1)}}{\sin^2 \theta}\right)^{-1} \left(1 + \frac{d_2 \bar{\gamma}^{(2)}}{\sin^2 \theta}\right)^{-1} d\theta \leq \frac{1}{2} \left(\frac{1}{1 + d\bar{\gamma}^{(1)}} \right) \left(\frac{1}{1 + d_2 \bar{\gamma}^{(2)}} \right) \quad (10)$$

3.2 Вероватноћа грешке у каналу са брзим федингом када се користи кооперација

У случају брзог фединга када оба корисника успешно декодирају партнерове информације из првог сегмента, кодирани бити оба корисника се деле на два uplink канала. Фединг коефицијенти канала нису више константни током кодне речи, али су фиксни током бита. Израз (1) постаје:

$$P(d / \gamma^{(1)}, \gamma^{(2)}) = Q\left(\sqrt{2 \sum_{n \in \eta^{(1)}} \gamma_n^{(1)} + 2 \sum_{n \in \eta^{(2)}} \gamma_n^{(2)}}\right) \quad (11)$$

где је $\eta^{(i)}$ подскуп од n за које је $c_n \neq e_n$ у складу са пренетим битима кроз канал i -тог корисника.

Усредњавањем по случајним величинама које описују фединг добија се следећи израз за PER:

$$P(d) = \frac{1}{\pi} \int_0^{\pi/2} \prod_{n \in \eta^{(1)}} \left[\int_0^\infty \exp\left(-\frac{\gamma_n^{(1)}}{\sin^2 \theta}\right) p(\gamma_n^{(1)}) d\gamma_n^{(1)} \right] \times \prod_{n \in \eta^{(2)}} \left[\int_0^\infty \exp\left(-\frac{\gamma_n^{(2)}}{\sin^2 \theta}\right) p(\gamma_n^{(2)}) d\gamma_n^{(2)} \right] d\theta \quad (12)$$

Сређивањем се за фединг канал са Rayleigh-овом расподелом добија [2]:

$$P(d) = \frac{1}{\pi} \int_0^{\pi/2} \left(1 + \frac{\bar{\gamma}^{(1)}}{\sin^2 \theta}\right)^{-d_1} \left(1 + \frac{\bar{\gamma}^{(2)}}{\sin^2 \theta}\right)^{-d_2} d\theta \leq \frac{1}{2} \left(\frac{1}{1 + \bar{\gamma}^{(1)}} \right)^{d_1} \left(\frac{1}{1 + \bar{\gamma}^{(2)}} \right)^{d_2} \quad (13)$$

где се претпоставља да су $\bar{\gamma}^{(1)}$ и $\bar{\gamma}^{(2)}$ константни за n .

Као и код спорог фединга, када први корисник неуспешно декодира информације другог корисника, али други корисник успешно декодира информације првог, d_1 постаје d у (11) и (13), па је за првог корисника условни PER:

$$\begin{aligned}
P(d / \gamma^{(1)}, \gamma^{(2)}) &= \\
&= Q \left(\sqrt{2 \sum_{n \in \eta^{(1)}} \gamma_n^{(1)} + 2 \sum_{n \in \eta^{(2)}} \gamma_n^{(1)} + 2 \sum_{n \in \eta^{(2)}} \gamma_n^{(2)}} \right) \quad (14) \\
&= Q \left(\sqrt{2 \sum_{n \in \eta} \gamma_n^{(1)} + 2 \sum_{n \in \eta^{(2)}} \gamma_n^{(2)}} \right)
\end{aligned}$$

а за PER се добија:

$$\begin{aligned}
P(d) &= \frac{1}{\pi} \int_0^{\pi/2} \left(1 + \frac{\bar{\gamma}^{(1)}}{\sin^2 \theta} \right)^{-d} \left(1 + \frac{\bar{\gamma}^{(2)}}{\sin^2 \theta} \right)^{-d_2} d\theta \\
&\leq \frac{1}{2} \left(\frac{1}{1 + \bar{\gamma}^{(1)}} \right)^d \left(\frac{1}{1 + \bar{\gamma}^{(2)}} \right)^{d_2} \quad (15)
\end{aligned}$$

3.3 Вероватноћа грешке у случају преноса без кооперације

За пренос без кооперације у спором федингу, условни и безусловни PER се добија постављањем $d_1 = d$ и $d_2 = d$ у (3) и (7), чиме се долази до:

$$P(d / \gamma) = Q(\sqrt{2d\bar{\gamma}}) \quad (16)$$

$$P(d) = \frac{1}{\pi} \int_0^{\pi/2} \left(1 + \frac{d\bar{\gamma}}{\sin^2 \theta} \right)^{-1} d\theta \leq \frac{1}{2} \left(\frac{1}{1 + d\bar{\gamma}} \right) \quad (17)$$

Слично и за брзи фединг, за PER се има:

$$P(d) = \frac{1}{\pi} \int_0^{\pi/2} \left(1 + \frac{\bar{\gamma}}{\sin^2 \theta} \right)^{-d} d\theta \leq \frac{1}{2} \left(\frac{1}{1 + \bar{\gamma}} \right)^d \quad (18)$$

4. АНАЛИЗА ВЕРОВАТНОЋЕ ГРЕШКЕ ПО БИТУ И БЛОКУ

Анализа вероватноће грешке по биту и блоку и рачунање укупне грешке се обавља уз помоћ претходно дефинисане нумеричке апаратуре. Прво се рачунају вероватноће појединачних случајева кооперативног преноса.

Кооперација зависи од тренутног квалитета интеркорисничког канала, при чему корисник ради у кооперативном моду у другом раму сваки пут кад је партнеров први рам успешно декодиран. Постоји четри различита случаја.

Условна међукорисничка вероватноћа грешке по блоку се дефинише преко вероватноће грешке догађаја. Граница за BLER је [2]:

$$P_{block}(\gamma) \leq 1 - (1 - P_E(\gamma))^B \quad (19)$$

$$\leq B \cdot P_E(\gamma) \quad (20)$$

где је B број грана трелиса у кодној речи, а $P_E(\gamma)$ је вероватноћа грешке догађаја у функцији од γ , који је SNR канала. Горња граница за P_E је:

$$P_E(\gamma) \leq \sum_{d=d_f}^{\infty} a(d)P(d / \gamma) \quad (21)$$

где је d_f слободно растојање кода, а $a(d)$ је број догађаја грешке са Hamming-овом тежином d . Сада су вероватноће за четри могућа случаја:

- Случај $x=1$ - оба корисника тачно декодирају партерове информације. Оба корисника раде у кооперативном моду.

$$\begin{aligned}
P(x=1 / \gamma) &= (1 - P_{block}^{(1)}(\gamma))(1 - P_{block}^{(2)}(\gamma)) \\
&\leq (1 - P_E^{(1)}(\gamma))^B (1 - P_E^{(2)}(\gamma))^B \quad (22) \\
&\leq (1 - BP_E^{(1)}(\gamma))(1 - BP_E^{(2)}(\gamma))
\end{aligned}$$

- Случај $x=2$ - ни један корисник не декодира тачно партерове информације. Систем се враћа у некооперативни рад.

$$\begin{aligned}
P(x=2 / \gamma) &= P_{block}^{(1)}(\gamma) \cdot P_{block}^{(2)}(\gamma) \\
&\leq \left[1 - (1 - P_E^{(1)}(\gamma))^B \right] \cdot \left[1 - (1 - P_E^{(2)}(\gamma))^B \right] \quad (23) \\
&\leq B^2 \cdot P_E^{(1)}(\gamma) \cdot P_E^{(2)}(\gamma)
\end{aligned}$$

- Случај $x=3$ - други корисник тачно декодира информације првог, али не и обрнуто. Други корисник је у кооперативном моду, али први не.

$$\begin{aligned}
P(x=3 / \gamma) &= (1 - P_{block}^{(1)}(\gamma))P_{block}^{(2)}(\gamma) \\
&\leq (1 - P_E^{(1)}(\gamma))^B \left[1 - (1 - P_E^{(2)}(\gamma))^B \right] \quad (24) \\
&\leq B \cdot (1 - BP_E^{(1)}(\gamma)) \cdot P_E^{(2)}(\gamma)
\end{aligned}$$

- Случај $x=4$ - први корисник тачно декодира информације другог, али не и обрнуто. Први корисник кооперира, али други не. У том случају је:

$$\begin{aligned}
P(x=4 / \gamma) &= P_{block}^{(1)}(\gamma)(1 - P_{block}^{(2)}(\gamma)) \\
&\leq \left[1 - (1 - P_E^{(1)}(\gamma))^B \right] \cdot (1 - P_E^{(2)}(\gamma))^B \quad (25) \\
&\leq B \cdot P_E^{(1)}(\gamma) \cdot (1 - BP_E^{(2)}(\gamma))
\end{aligned}$$

За рачунање укупне вероватноће грешке потребна је $P(x)$ која је облика:

$$P(x) = \int_{\gamma} P(x / \gamma) \cdot p(\gamma) d\gamma \quad (25)$$

Укупан BER је једнак средњој вредности BER-а за ова четри могућа случаја преноса, која су поменута:

$$P_b = \sum_{i=1}^4 P_b(x)P(x=i) \quad (26)$$

Укупан BLER има исти облик.

Условни BLER је дат једначинама (19)-(21), а условни BER има границу:

$$P_b(\gamma, x) \leq \frac{1}{k_c} \sum_{d=d_f}^{\infty} c(d)P(d / \gamma, x) \quad (27)$$

где је $c(d)$ број погрешних бита у кодној речи или догађаја грешке са Хаминговом тежином d , а k_c је број бита по грани трелиса.

За спори фединг изрази за BER и BLER су:

$$P_b(x) \leq \int_{\gamma} \min \left[\frac{1}{2}, P_b(\gamma, x) \right] p(\gamma) d\gamma \quad (28)$$

$$P_{block}(x) \leq \int_{\gamma} \min [1, P_{block}(\gamma, x)] p(\gamma) d\gamma \quad (29)$$

За брзи фединг се користе директно изрази (21) и (27).

5. НУМЕРИЧКИ РЕЗУЛТАТИ

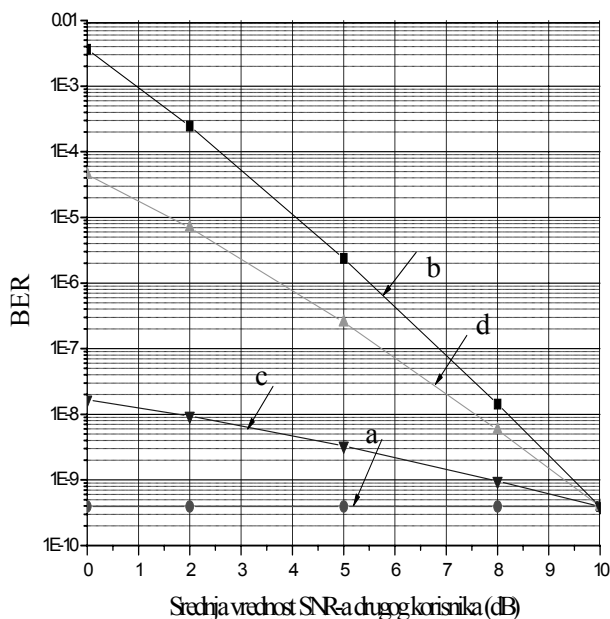
У овом делу су дате вредности BER-а и BLER-а при кодираној кооперацији са RCPC кодовима [3]. Користи се фамилија RCPC кодова меморије $M = 4$, периоде одмеравања $P = 8$, а изворни блок је величине $K = 128$. Посматра се случај брзог фединг код кога је $R = 2/5$. Вредности коефицијента $a(d)$ и $c(d)$ су $\{2, 14, 10, 20, 54, 78\}$ и $\{2, 34, 28, 66, 226, 354\}$, респективно, за $d = \{8, 9, 10, 11, 12, 13\}$, [3].

На сликама 2 и 3 су дати резултати за брзи Rayleigh фединг са средњим SNR-ом међукорисничког канала од 10 dB, уз различит квалитет uplink канала другог корисника. SNR uplink канала првог корисника је 10 dB, а SNR канала другог корисника варира од 0 dB до 10 dB. Посматрамо кооперацију од 25%.

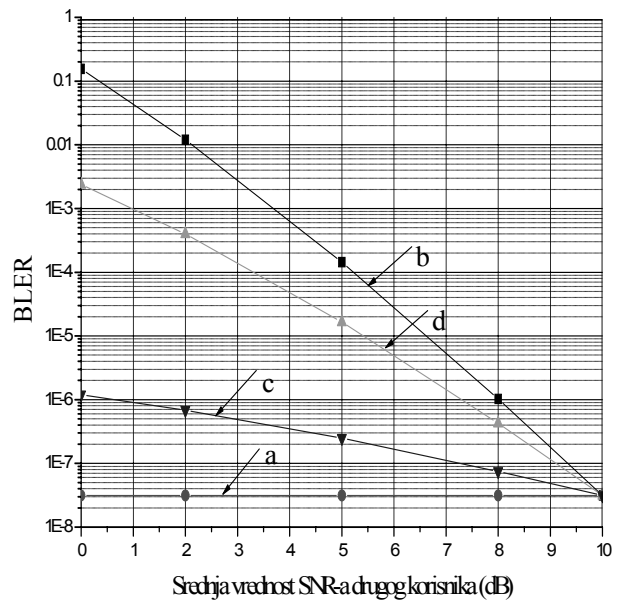
Поента употребе кодиране кооперације је да се корисницима са слабијим карактеристикама омогући бољи пренос података и бољи пријем.

Са слика се види да приликом кооперације долази до слабљења карактеристика првог корисника јер кооперира са корисником са доста слабијим карактеристикама, али се тиме карактеристике другог корисника подижу на прихватљиви ниво. За исте uplink канале корисника (10 dB) вероватноће грешке оба корисника су исте, јер сигнали који стижу до одредишта су исто ослабљени, било да се преносе директним каналом, било да их партнер после детекције прослеђује до базе станице.

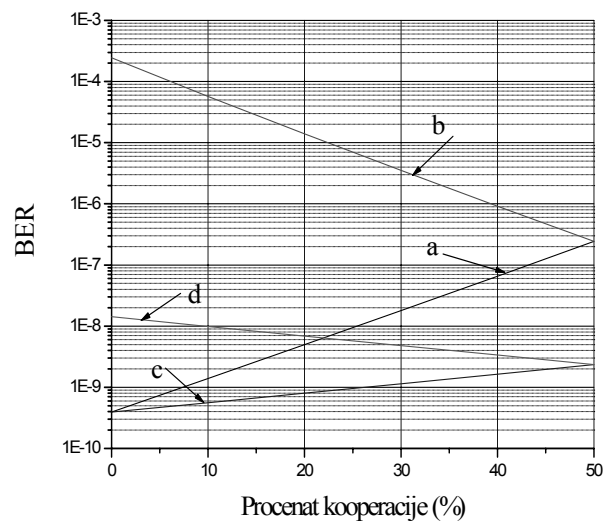
Слике 4 и 5 проказују понашање вероватноће грешке уколико се мења проценат кооперације у преносу првог и другог корисника.



Сл. 2. Зависност вероватноће грешке по биту од SNR-а другог корисника за брзи фединг: а) перформансе првог корисника без кооперације; б) перформансе другог корисника без кооперације; в) перформансе првог корисника са 25% кооперације; г) перформансе другог корисника са 25% кооперације;



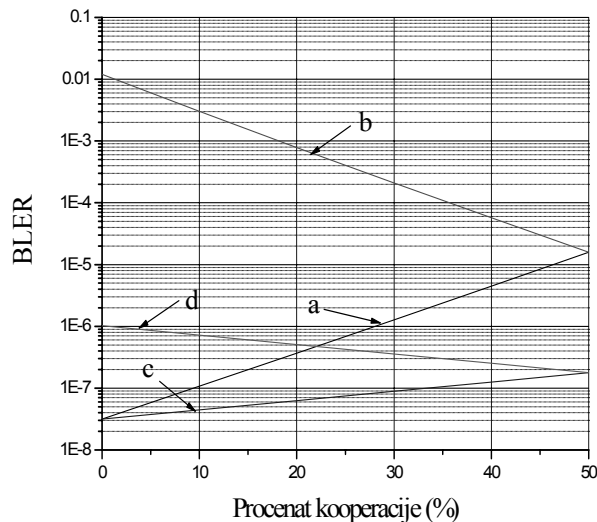
Сл. 3. Зависност вероватноће грешке по блоку од SNR-а другог корисника за брзи фединг: а) перформансе првог корисника без кооперације; б) перформансе другог корисника без кооперације; в) перформансе првог корисника са 25% кооперације; г) перформансе другог корисника са 25% кооперације;



Сл. 4. Зависност вероватноће грешке по биту у зависности од процента кооперације: а) први корисник ($\gamma_1 = 10$ dB, $\gamma_2 = 2$ dB); б) други корисник ($\gamma_1 = 10$ dB, $\gamma_2 = 2$ dB); в) први корисник ($\gamma_1 = 10$ dB, $\gamma_2 = 8$ dB); г) други корисник ($\gamma_1 = 10$ dB, $\gamma_2 = 8$ dB).

На слици 4 је приказано понашање вероватноће грешке по биту када је SNR uplink канала првог корисника 10 dB. Посматра се промена перформанси када је један корисник доста слабијих перформанси (а, б) када је SNR uplink канала другог корисника 2 dB, и када су корисници приближно блиских перформанси (в, г) када је SNR uplink канала другог корисника 8 dB. Види се да што је слабији квалитет перформанси једног корисника, то долази до драстичнијих побољшања његових перформанси када кооперира са корисником са бољим перформансама.

На слици 5 је приказано понашање вероватноће грешке по блоку када је SNR uplink канала првог корисника 10 dB. Посматра се промена перформанси када је један корисник доста слабијих перформанси (a, b) када је SNR uplink канала другог корисника 2 dB, и када су корисници приближно блиских перформанси (c, d) када је SNR uplink канала другог корисника 8 dB. Исти закључци се изводе и са ове слике.



Сл. 5. Зависност вероватноће грешке по блоку у зависности од процента кооперације: а) први корисник ($\gamma_1 = 10$ dB, $\gamma_2 = 2$ dB); б) други корисник ($\gamma_1 = 10$ dB, $\gamma_2 = 2$ dB); в) први корисник ($\gamma_1 = 10$ dB, $\gamma_2 = 8$ dB); д) други корисник ($\gamma_1 = 10$ dB, $\gamma_2 = 8$ dB).

6. ЗАКЉУЧАК

Корисници са једном антеном могу да остваре просторни диверзит међусобном кооперацијом, тако што поред својих информација прослеђују и информације других корисника. У раду је разматрана кодирана кооперација, и долази се до закључка да што је слабији квалитет перформанси једног корисника, то долази до драстичнијих побољшања његових перформанси када кооперира са корисником са бољим перформансама.

ЛИТЕРАТУРА

- [1] A. Sendonaris, E. Erkip, and B. Aazhang, "User cooperation diversity—Part I: System description," *IEEE Trans. Commun.*, vol. 51, pp. 1927-1938, Nov. 2003.
- [2] T. E. Hunter, A. Nosratinia, "Diversity through Coded Cooperation," submitted to *IEEE Trans. Wireless Commun.*, 2004.
- [3] J. Hagenauer, "Rate-Compatible Punctured Convolutional Codes (RCPC Codes) and Their Applications," *IEEE Trans. Commun.*, vol. 36, no. 4, April 1988, pp. 389-400.
- [4] T. E. Hunter and A. Nosratinia, "Cooperation diversity through coding," in *Proc. IEEE Int. Symp. Inf. Theory (ISIT)*, 2002, p. 220.

Abstract – Coded cooperation enables wireless mobiles to jointly transmit their signals, thus achieving a spatial diversity. Numerical results for bit and block error probabilities for different percent of cooperation show performance improvements when is used coded cooperation.

ANALYSIS OF COOPERATIVE DIVERSITY WITH CODING

Ненад Милошевић, Јасмина Спасић, Зорица Николић

МОГУЋНОСТ МОДИФИКАЦИЈЕ КОНВЕНЦИОНАЛНИХ РАДАРА НА БАЗИ СОФТВЕРСКОГ РАДАРА

Дејан Ивковић, Војна Академија Војске Србије

Садржај - У овом раду је описан модел софтверског пријемника конвенционалног радара. Да би се верификовао рад пројектованог модела извршена је компаративна анализа са једним постојећим конвенционалним радаром. Такође, приказани су резултати симулације.

1. УВОД

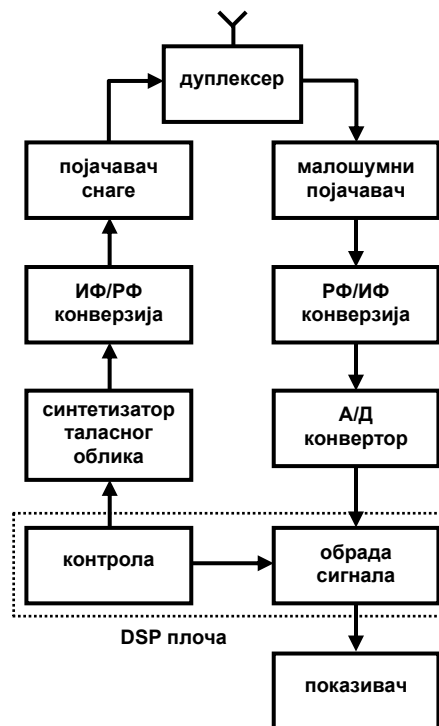
С напретком технике дигиталне обраде сигнала и сигнал-процесорских технологија, теоријски и практично је разрађен концепт софтверског радија. Термин софтверски радио први пут је поменуто почетком последње деценије прошлог века да би се дефинисао радио чија је функционалност обезбеђена преко софтверских и хардверских компонента. У таквој реализацији радија, удео софтверских компонента је око 80%, а хардверских око 20%. Заправо, реализација софтверског радија састоји се у томе да се део хардвера класичног радија замени сигнал-процесорском платформом, на којој се софтверски имплементира део функција радија. Концепт софтверског радара пред-ставља специфичну примену софтверског радија. Софтверски радар први пут се помиње крајем последње деценије двадесетог века, као радарски уређај чије су функције софтверски дефинисане.

Софтверски радар мора бити флексибилан и репрограмабилан, мора управљати различитим комуникационим протоколима и радити на различитим фреквенцијама, а да при томе користи исту хардверску платформу која је под софтверском контролом [1]. Према томе, пуко постојање DSP плоче (*Digital Signal Processor*) у саставу радара не значи да је тај радар софтверски радар.

Главна карактеристика софтверског радара је његова флексибилност. Једноставном модификацијом, допуном или заменом софтвера, могу се потпуно променити и унапредити функције и карактеристике радара. На овај начин радарски уређај је лако модернизовати, јер се примена најмодернијих техника обраде радарских сигнала може веома брзо имплементирати а да се не врше никакве хардверске промене.

Функције дигиталног радарског система које су најчешће имплементирани софтверски, јесу обрада сигнала, генерисање таласног облика предајног сигнала, контрола рада антенског система и синхронизација свих функционалних целина система. Такође, мора се обезбедити рад у реалном времену. Пошто се приликом обраде сигнала врше компликовани математички прорачуни, неопходна је обрада на брзим дигиталним сигнал-процесорским плочама.

Општа шема једног радарског система базираног на софтверском радару приказана је на слици 1.



Сл. 1. Софтверски радарски систем

Сваки блок састоји се из модуларних компоненти које су изабране у складу са наменом система. Део од интереса за овај рад везан је за три блока:

- аналогно-дигитални (А/Д) конвертор,
- блок за обраду сигнала и
- показивач.

Циљ овог рада је пројектовање софтверског модела појединих функционалних блокова радара чиме би се створила погодна платформа за побољшање перформанси постојећих конвенционалних радара. Верификација добијеног модела извршена је поређењем са постојећим пријемником, а на основу реално измерених радарских података. Као мотивација за рад послужила је чињеница да је одржавање постојећег радарског система веома скупо, а у последње време постоји проблем набавке оригиналних резервних делова на тржишту. Други, такође битан мотив је имплементација нових функција у постојећи радарски систем.



Сл. 2. Блок за обраду сигнала конвенционалног

2. РЕАЛИЗАЦИЈА БЛОКА ЗА ОБРАДУ СИГНАЛА У КОНВЕНЦИОНАЛНОМ РАДАРУ

Радар, чији је пријемник софтверски моделован, ради у Ц-опсегу фреквенција и намењен је за детекцију и праћење нисколетећих циљева. Наведени радар припада класи импулсних Доплерових радара са дигиталном обрадом сигнала реализованој у технологији која је за данашње услове застарела. Фреквенција понављања импулса је променљива, као и фреквенција сигнала носиоца. Брзина циљева се не мери већ се процењује преко кола за праћење. Приказивање детектованих циљева врши се на панорамском показивачу са катодном цеви.

У пријемној грани у блоку за обраду сигнала (слика 2.) поред осталих блокова налази се IQ демодулатор, а иза њега следе мултиплексер, један А/Д конвертор, Доплеров филтер, детектор анвелопе, CFAR (*Constant False Alarm Rate*) детектор и екстрактор података.

Једноканални А/Д конвертор је десетобитни и квадратурне сигнале из I и Q гране одабира наизменично фреквенцијом од 468 КHz. Доплеров филтер је високопропусни филтер шестог реда и састоји се од три филтера другог реда, од којих је први некурзиван са константним коефицијентима, а други и трећи су рекурзивни са променљивим коефицијентима који зависе од мода рада радара. Први Доплеров филтер је типичан двоћелијски антиклатерски филтер чији је одзив на побуду δ функцијом [2]:

$$h(t) = \delta(t) - 2\delta(t - T_i) + \delta(t - 2T_i), \quad (1)$$

где је T_i периода понављања импулса.

Други и трећи Доплеров филтер врше ограничавање апсолутне вредности улазних сигнала у одређеним границама. CFAR детектор је типа CA (*cell averaging*), што значи да се у њему упоређује вредност сигнала у тренутном бину даљине са средњом вредношћу сигнала у суседним биновима. У конкретном случају ради процене нивоа сигнала врши се усредњавање у осам суседних бинова даљине. Екстрактор података израчунава координате центра циља по даљини и азимуту и те координате прослеђује на панорамски показивач, где се циљ приказује као светла тачка са одређеним нивоом осветљаја који зависи од амплитуде рефлектованог сигнала.

3. РЕАЛИЗОВАНИ МОДЕЛ СОФТВЕРСКОГ РАДАРСКОГ ПРИЈЕМНИКА

Блок шема реализованог софтверског радарског пријемника [5] приказана је на слици 3. Називи блокова, као и њихов редослед углавном се слажу са оригиналном блок шемом употребљеног радара.

Улогу А/Д конвертора има картица PCI-9812/10, на којој се налази један четвороканални А/Д конвертор са максималном фреквенцијом одабирања од 20 MHz по каналу. Ова картица истовремено одабира сигнале из I и Q гране који долазе са IQ демодулатора, на трећем каналу врши се одабирање синхронизационих импулса на излазу из генератора импулсне фреквенције радара, а четврти канал одабира тзв. "импулс севера", који даје

информацију о тренутку проласка снопа антене преко нултог азимута.

Следи блок назван RANGE BIN меморија у коме се врши смештање података са А/Д конвертора и њихова припрема за обраду у наредним блоковима. Ова меморија садржи у себи пакете података из I и Q гране. Сваки ред представља I и Q одбирке истог бина даљине, а свака колона садржи I и Q одбирке једног предајног импулса. Оваква матрица података генерише се за сваки положај антене по азимуту.

Доплеров филтер је реализован као трансверзални филтер трећег реда [2] чији одзив на δ функцију одговара једначини (1). Тежински коефицијенти су 1, -2 и 1. Филтрирање се врши над векторима података из истог бина даљине.

Детектор анвелопе на свом излазу даје модуо сваког филтрираног комплексног пара (I,Q) по формули:

$$X(i, j) = \sqrt{I(i, j)^2 + Q(i, j)^2}. \quad (2)$$

CFAR обрађује сигнале које добија од детектора анвелопе, тако што врши усредњавање сигнала у $2n$ суседних бинова даљине (X_i), и тако добијену средњу вредност упоређује са сигналом у бину даљине који се тестира (Y) (слика 4.). Средња вредност сигнала у $2n$ суседних бинова даљине дата је једначином:

$$Z = \frac{\sum_{i=1}^n X_i + \sum_{i=n+1}^{2n} X_i}{2n} = \frac{Y_1 + Y_2}{2n}. \quad (3)$$

Ниво прага детекције S се рачуна за одређену вероватноћу лажног аларма P_{fa} . У ту сврху уводи се фактор скалирања за прорачун прага детекције T_h . Пошто је [5]:

$$P_{fa} = (1 + T_h)^{-2n}, \quad (4)$$

лако се може израчунати да је фактор скалирања T_h једнак:

$$T_h = \frac{1}{\sqrt[2n]{P_{fa}}} - 1. \quad (5)$$

Сада се праг детекције S добија као производ средње вредности сигнала у суседним биновима даљине Z и фактора скалирања T_h :

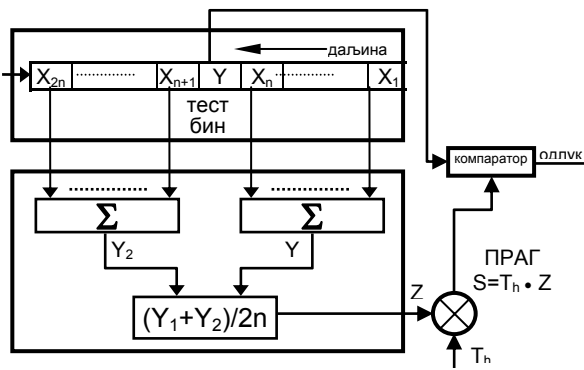
$$S = T_h \cdot Z. \quad (6)$$

Компаратор који следи заправо само упоређује вредност сигнала из тест бина (Y) са добијеним прагом детекције за тај бин (S). Ако је $Y > S$ доноси се одлука да је у датом тест бину детектован циљ са унапред утврђеном вероватноћом лажног аларма.

У блоку екстрактора на слици 3, врши се прорачун центра циља по азимуту и даљини, јер због димензија самог циља, а и ширине антенског снопа, постоји више узастопних детекција у суседним ћелијама RANGE BIN меморије. Под центром циља подразумева се онај бин даљине и азимута у коме је вредност сигнала на излазу CFAR-а суседних ћелија максимална. Показивач је панорамског типа и на њему се приказују детектовани циљеви као светле тачке, сукцесивно после сваког обртаја антене.



Сл. 3. Блок шема софтверског радарског пријемника



Сл. 4. Блок шема CFAR-a

Пред DSP плочу се поставља захтев да обезбеди обраду сигнала у реалном времену. У дигиталној обради сигнала у овом раду, најчешће операције биће Фуријеова трансформација (FFT), конволуција (корелација) и синтеза FIR филтера. У сва три случаја, функција коју треба да обави дигитално коло има облик:

$$y = \sum_{i=1}^n x_i \cdot c_i \quad (7)$$

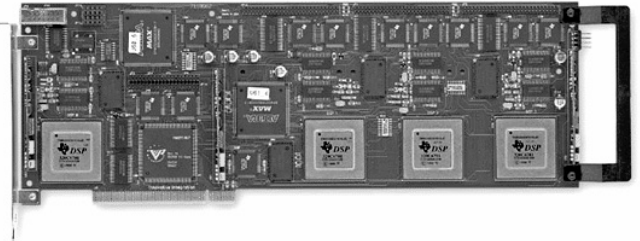
По својој архитектури, дигитални процесори сигнала (DSP) специјализовани су за израчунавање суме производа, као у једначини (7). Такође, омогућен је симултани приступ одвојеним блоковима меморије ради бржег приступа подацима. Извршавање инструкција је пажљиво планирано, тако да се више инструкција може извршавати у исто време (*pipelining*), чиме је рад процесора знатно убрзан. Најважнији задаци које DSP обавља у радарском пријемнику јесу Доплерова обрада и CFAR процесирање. Према [3] број наредби за симулацију FIR филтера који обавља Доплерову обраду једнак је броју рефлектованих импулса од циља у току једног пребрисавања антене. Томе треба додати још десетак помоћних наредби. Реализација CFAR процесора захтева две инструкције по свакој ћелији и као у претходном случају, још десетак помоћних наредби. Према томе, захтевана брзина процесора може се израчунати на основу следеће једначине [3]:

$$R_i = \frac{N+10+2 \cdot 2n+10}{\tau} = \frac{N+4n+20}{\tau} \quad (8)$$

где је $2n$ број ћелија CFAR процесора, а τ трајање предајног импулса. У конкретном случају, код употребљеног радара, број рефлектованих импулса од циља у току једног пребрисавања максимално износи $N = 20$, а број ћелија CFAR процесора је $2n = 8$. Када се прорачуна брзина процесора по једначини (8) добија се вредност око 10 MIPS (*Mega Instructions Per Second*). За постојеће дигиталне процесоре сигнала, ова брзина процесирања не представља проблем.

Фирма *Innovative Integration* је произвођач Quatroбх платформе. На овој платформи интегрисана су четири TMS320C6201 DSP процесора на 200 MHz (види слику 5). Ова DSP платформа је идеална за употребу код великог броја рачунски захтевних апликација. Сваки процесор има велики број периферија на чипу, укључујући два 32-битна бројача, 64 KB интерног PROGRAM RAM-а (IPRAM), 64 KB интерног RAM-а података (IDRAM), 16 MB екстерног RAM-а (SDRAM) и четири DMA канала. Сва четири процесора су међусобно повезана помоћу брзих FIFO линкова, који су

компатибилни са процесорским DMA контролерима, тако да је размена података између процесора одлична. Три DSP процесора могу да комуницирају са екстерним хардвером помоћу засебних 16-битних FIFOPort интерфејса. Серијски портови сваког DSP процесора Quatroбх платформе су изведени на конекторе за повезивање са екстерним хардвером.



Сл. 5. Quatroбх платформа са четири TMS320C6201 DSP процесора

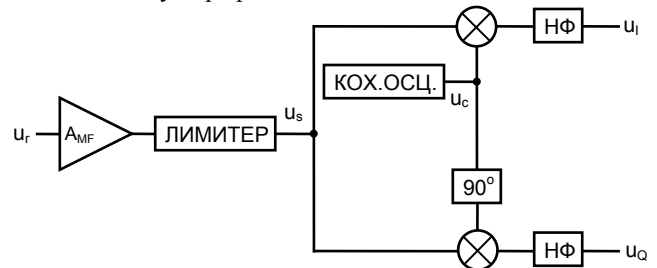
4. МАТЕМАТИЧКИ МОДЕЛ СИГНАЛА

На слици 6. приказана је блок шема IQ-демодулатора са МФ појачавачем. Сигнал на улазу МФ појачавача $u_r(t)$ на међуфреквенцији ϕ_o може се изразити на следећи начин:

$$u_r(t) = U_r \cos(\omega_o t + \Phi(t) + \phi_r), \quad (9)$$

где су:

- $\omega_o = 2\pi\phi_o$ кружна међуфреквенција,
- $\Phi(t) = 2\pi f_d t$ промена фазе рефлектованог сигнала услед кретања циља и постојања Доплерове фреквенције f_d ,
- ϕ_r почетна фаза рефлектованог сигнала и
- U_r амплитуда рефлектованог сигнала.



Сл. 6. Блок шема IQ-демодулатора

Овај сигнал се појачава и ограничава, тако да на улазу у IQ-демодулатор постоји сигнал облика:

$$u_s(t) = A_{MF} U_r \cos(\omega_o t + \Phi(t) + \phi_r), \quad (10)$$

где је A_{MF} вредност појачања МФ појачавача. Сигнал на излазу кохерентног осцилатора може се изразити на следећи начин:

$$u_c(t) = U_c \cos(\omega_o t + \phi_c), \quad (11)$$

где су: - U_c амплитуда сигнала кохерентног осцилатора и
- ϕ_c почетна фаза сигнала кохерентног осцилатора.

На излазу I и Q гране демодулатора добијају се сигнали у основном опсегу. Сигнала у I грани је [2]:

$$u_1(t) = U_s \cos(2\pi f_d t + \phi_1), \quad (12)$$

где је $\phi_1 = \phi_r - \phi_c$ фиксни фазни померај. U_s је амплитуда тог сигнала и износи:

$$U_s = \frac{A_{MF} U_r U_c}{2}. \quad (13)$$

Пошто Доплерова фреквенција зависи од радијалне компоненте брзине циља V_r и таласне дужине предајног сигнала λ излазни сигнал у I-грани представља синусоиду фреквенције $2V_r/\lambda$, односно периоде:

$$T_d = \frac{\lambda}{2V_r}. \quad (14)$$

Она је представљена на слици 9а).

У Q-грани на улаз њеног продуктног мешача доводе се сигнал $u_s(t)$ и сигнал $u_c(t)$ померен по фази за 90° , тако да је на њеном излазу сигнал облика:

$$u_Q(t) = U_s \sin(2\pi f_d t + \phi). \quad (15)$$

Сигнал на излазу IQ-демодулатора u_{DM} може се написати у аналитичком облику на следећи начин:

$$u_{DM}(t) = u_I + ju_Q = U_s e^{j(2\pi f_d t + \phi)}. \quad (16)$$

Синусоиде из једначина (12) и (15) нису континуалне, већ представљају низ од N узорака ширине τ узетих са периодом одабирања T_r . Са τ је означена ширина предајног импулса радара, а T_r је периода понављања импулса једнака:

$$T_r = \frac{1}{f_r}, \quad (17)$$

где је f_r фреквенција понављања предајних импулса. Број N представља број узорака сваке синусоиде у I и Q-грани и зависи од фреквенције понављања предајних импулса f_r , фреквенције обртања антене радара f_s и ширине дијаграма зрачења антене θ_{3dB} по формули:

$$N = \frac{f_r \theta_{3dB}}{2\pi f_s}. \quad (18)$$

На основу овога сигнал на излазу IQ-демодулатора може бити написан у дискретном облику на следећи начин:

$$u_{DM}(k) = U_s e^{j(2\pi k f_d + \phi)}, \quad (19)$$

где је k целобројни производ периоде понављања импулса T_r :

$$k = n \cdot T_r, \quad n \in \{0, 1, 2, \dots, N-1\}. \quad (20)$$

Дакле, стварни излазни сигнал IQ-демодулатора представља низ биполарних видео импулса променљиве амплитуде, чија је обвојница $u_{DM}(t)$. Уколико је радијална компонента брзине једнака нули (циљ је непокретан, или се креће по кружној путањи око радара), излазни сигнал IQ-демодулатора је облика [2]:

$$u_{DM}(k) = U_s e^{j\phi}, \quad (21)$$

па су видео импулси исте амплитуде.

5. ПРОЦЕНА ДОПЛЕРОВЕ ФРЕКВЕНЦИЈЕ

Из процењене фреквенције анвелопе сигнала $u_{DM}(t)$, може се одредити радијална компонента брзине V_r детектованог покретног циља на следећи начин:

$$V_r = \frac{f_d \lambda}{2}. \quad (22)$$

Блокови софтверског радарског пријемника који су коришћени за процену Доплерове фреквенције су осенчени на слици 7, а додат је блок естиматор радијалне брзине [5] који не постоји у реалном радару. Овај нови блок на основу процене Доплерове фреквенције даје на свом излазу информацију о радијалној брзини циља.

Естиматор радијалне брзине, преко одговарајућег алгоритма процењује Доплеров помак рефлектованог сигнала од циља, а онда на основу једначине (22) прорачунава радијалну брзину циља и ту информацију придружује просторним координатама циља, а затим је прослеђује до блока показивача. Дигитализовани сигнали из I и Q гране од импулса до импулса се доводе у банку Доплерових филтара која може бити реализована на различите начине. У овом раду анализирају се резултати процене Доплерове фреквенције на бази брзе Фуријеове трансформације (FFT) и помоћу познате високорезолуционе методе MUSIC (*M*U*S*I*C* (*M*U*S*I*C* *S*I*G*N*A*L *C*L*A*S*S*I*F*I*C*A*T*I*O*N)).

MUSIC алгоритам је развијен у просторном домену као алгоритам који омогућава процену параметара суперпонираних сигнала на антенском низу, при чему се суперпонирани сигнали делимично или потпуно преклапају временски и спектрално.

Иако је базично развијен у просторном домену, бројне су примене овог алгоритма за процену суперпонираних сигнала у временском домену (као што је процена временског кашњења познатих секвенци), спектралном домену (као што је спектрална анализа или процена параметара суперпонираних синусних сигнала у шуму) као и у здруженом просторно-временско-фреквенцијском домену. У овом раду примењен је за процену Доплеровог помака.

MUSIC алгоритам је високорезолуциона метода која се заснива на процени корелационе матрице сигнала и неким специфичним својствима те матрице.

У конкретном случају корелациона матрица се процењује на следећи начин [1]:

$$\mathbf{R} = \frac{1}{2(N-M)} \sum_{n=M+1}^N [\mathbf{u}(n)\mathbf{u}^H(n) + \mathbf{u}^{B*}(n)\mathbf{u}^{BT}(n)], \quad (23)$$

где је:

- $\mathbf{u}(n)$ улазни вектор димензија $(M+1) \times 1$ дефинисан као:

$$\mathbf{u}^T(n) = [u(n), u(n-1), \dots, u(n-M)], \quad (24)$$

- $\mathbf{u}^B(n)$ реверзни улазни вектор димензија $(M+1) \times 1$ дефинисан као:

$$\mathbf{u}^{BT}(n) = [u(n-M), u(n-M+1), \dots, u(n-1), u(n)], \quad (25)$$

- N укупан број узорака улазног сигнала и

- M ред FIR филтера који се користи у алгоритму.



Сл. 7. Блок шема софтверског радарског пријемника

Од $(M+1-K)$ најмањих сопствених вредности корелационе матрице формира се матрица \mathbf{X}_N димензија $(M+1) \times (M+1-K)$ чији елементи одређују матрицу подпростора шума.

Спектар улазног сигнала се израчунава према једначини која је дата у [4]:

$$S(\omega) = \frac{1}{\sum_{i=K+1}^{M+1} |s^H(\omega) \mathbf{x}_i|^2} = \frac{1}{\mathbf{s}^H(\omega) \mathbf{X}_N \mathbf{X}_N^H \mathbf{s}(\omega)}, \quad (26)$$

где је $\mathbf{s}(\omega)$ вектор сигнала дефинисан као:

$$\mathbf{s}^T(\omega) = [1, e^{-j\omega}, e^{-j2\omega}, \dots, e^{-jM\omega}] \quad (27)$$

Фреквенције синусоида су одређене као аргументи максимума функције $S(\omega)$. Ради лакше верификације рада блока естиматора радијалне брзине као и комплетног раније пројектованог модела софтверског радарског пријемника у реални сигнал клатера додат је сигнал циља из IQ-демодулатора по једначини (19), чији облик одговара реалној ситуацији са циљем који се креће одређеном брзином. Такође, извршена је и провера обрадом сигнала који потичу од реалних циљева.

6. РЕЗУЛТАТИ СИМУЛАЦИЈЕ

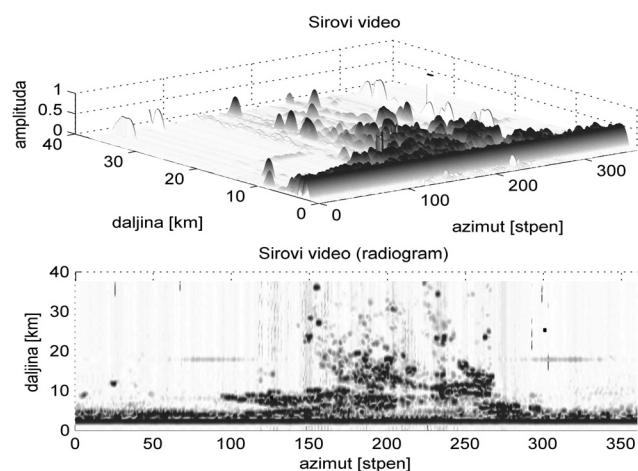
Целокупна имплементација претходно описаних функционалних блокова урађена је у програмском пакету МАТЛАБ. Фреквенција одабирања А/Д конвертора је била 2 MHz, јер су синхронизациони импулси из генератора импулсне фреквенције веома уски, па на нижим фреквенцијама одабирања долази до прескакања појединих синхронимпулса што ремети правилно формирање пакета података у RANGE BIN меморији. Пошто је фреквенција одабирања око осам пута већа од стварне фреквенције одабирања А/Д конвертора у постојећем радару, да би резултати обраде сигнала били релевантни CFAR је осам пута већег реда него оригинал. Значи испитују се 64 суседна бина даљине око тест бина. За вероватноћу лажног аларма узета је стандардна вредност од 10^{-6} , па је фактор скалирања T_h имао вредност од 4.623. Да би се извршила верификација рада пројектованог софтверског модела радарског пријемника симулирана су три циља са координатама датим у табели 1.

Табела 1.

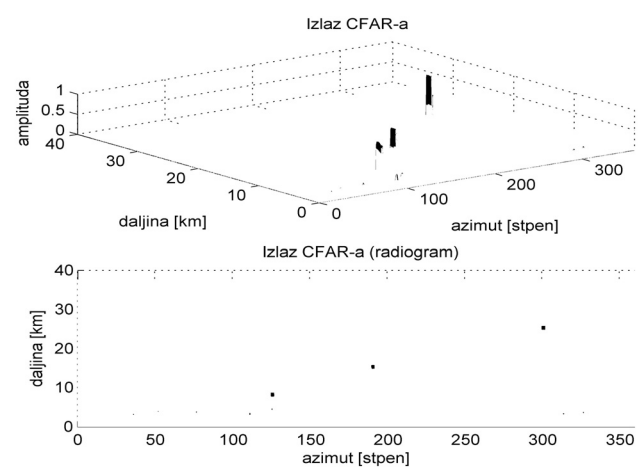
параметар	циљ 1.	циљ 2.	циљ 3.
амплитуда U_s	2	1.5	4
Доплерова фреквенција f_d	1500 Hz	6000 Hz	3000 Hz
даљина R	8 km	15 km	25 km
азимут θ	125°	190°	300°

На слици 8. приказан је реални сирови видео сигнал који поред одраза од симулираног циља садржи и реални клатер. Може се приметити да поред одраза од симулираних циљева постоји мноштво сталних одраза који би се такође приказали на показивачу и тиме маскирали поједине покретне циљеве. Поред тога појавило би се много лажних циљева. На слици 9. приказана је амплитуда сигнала на излазу CFAR-а. Примећује се да су стални одрази добро потиснути, а остали су само они који потичу од покретних (симулираних) циљева.

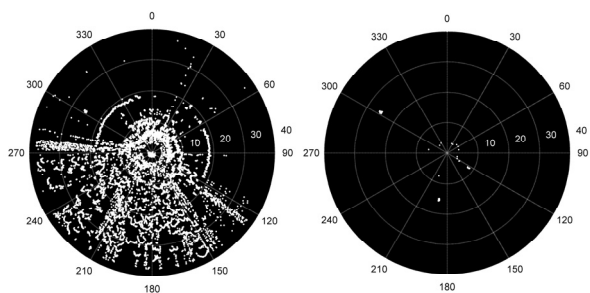
Овако обрађени сигнали се прослеђују у блок екстрактора, где се прво врши одређивање центара циљева. Детектовани покретни циљеве приказују се као светле тачке у поларном координатном систему на пројектованом панорамском показивачу (слика 10.). На слици 10а) приказан је изглед показивача када је присутан сирови видео сигнал, а на слици 10б) тзв. синтетички видео сигнал где су приказани само покретни циљеве које је детектовао CFAR процесор. Приказ на показивачу се мења сваке секунде, односно увек када симулирани сноп антене пролази кроз нулти азимут, као и на самом реалном радару.



Сл. 8. Сирови видео сигнал и његов радиограм са симулираним циљевима



Сл. 9. Излаз CFAR процесора и његов радиограм са симулираним циљевима



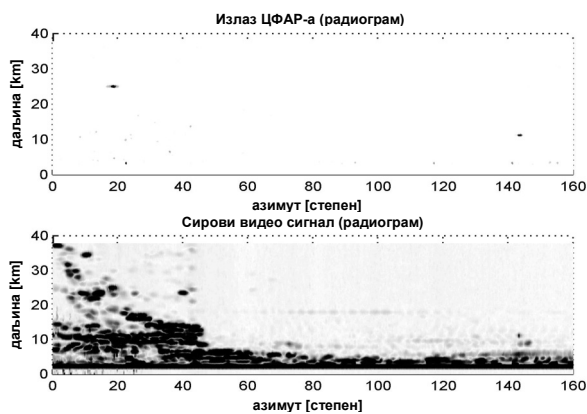
а) сирови видео сигнал б) синтетички видео сигнал

Сл 10. Изглед софтверски моделованог панорамског показивача

7. ПРИКАЗ ОБРАДЕ МЕРЕНИХ ПОДАТАКА

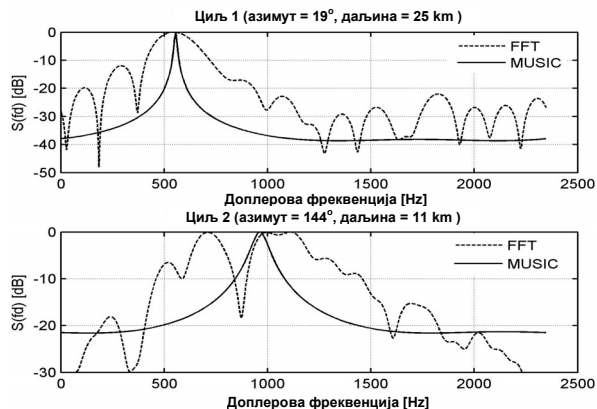
Извршена су додатна мерења у присуству реалних циљева да би се утврдило како такве сигнале обрађује пројектовани модел. Такође је извршена провера рада естиматора радијалне брзине са реалним циљевима.

Фреквенција понављања предајних импулса била је 2350 Hz, тако да се преко израза (18) добија $N = 13$ узорака Доплерове синусоиде. Фреквенција носиоца у импулсу предајног сигнала трајања $\tau = 6 \mu s$ била је 5.4 GHz. На основу ових 13 узорака се процењује Доплерова фреквенција сигнала рефлектованог од циља. Приликом мерења постојала су два реална циља. Сирови видео сигнал и излаз CFAR процесора за ову ситуацију приказани су на слици 11.



Сл. 11. Излаз CFAR процесора и његов радиограм са реалним циљевима

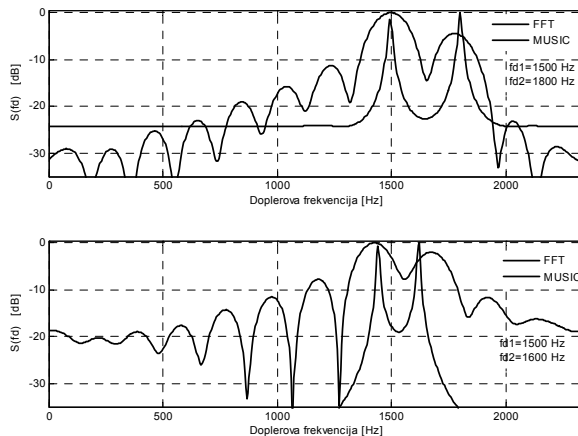
Два реална циља су јасно видљива на излазу CFAR процесора и то циљ 1 на азимуту 19° и даљини 25 km и циљ 2 на азимуту 144° и даљини 11 km. Спектри Доплерових синусоида за оба циља приказани су на слици 12.



Сл. 12. Спектри Доплерових синусоида

На слици 12. се може уочити да MUSIC алгоритам прецизније одређује Доплерову фреквенцију од FFT методе. Анализирана је ситуација да се два циља приближно истих брзина истовремено налазе у једној резолуционој ћелији радара. На радиограму овакви циљеви не би могли да се раздвоје, али се зато могу раздвојити по Доплеровом помаку. Овом приликом су симулирана таква два циља са блиским Доплеровим фреквенцијама у складу са (19). Резултат обраде у блоку естиматора радијалне брзине је приказан на слици 13. MUSIC алгоритам поново даје боље резултате и по прецизности и по способности раздвајања два циља по Доплеровој фреквенцији, што је потврдила

извршена анализа апсолутне и релативне грешке које се чине приликом процене Доплерове фреквенције.



Сл. 13. Спектри Доплерових синусоида симулираних циљева у истој резолуционој ћелији

8. ЗАКЉУЧАК

На основу приказаних квалитативних резултата може се закључити да реализовани блокови софтверског радарског пријемника добро емулирају рад реалног пријемника радара, што је био основни циљ овог рада. Помоћу пројектованог модела софтверског радарског пријемника може се доста прецизно естимирати Доплеров помак присутан у рефлектованом сигналу од покретног циља, а самим тим и прецизно одредити његова брзина. MUSIC метода је у свим анализама дала боље резултате од FFT методе и по питању прецизности естимације и по степену раздвајања две блиске Доплерове фреквенције.

Увођењем блока естиматора радијалне брзине у софтверски модел пријемника реалног радара побољшале би се његове карактеристике, јер употребљени радар нема функцију мерења радијалне брзине циља. Одржавање софтверског радарског пријемника би било неупоредиво јефтиније од одржавања постојећег система. Такође, био би решен проблем набавке резервних делова.

9. ЛИТЕРАТУРА

- [1] T. Grydeland, "Software radar signal processing", Annales Geophysicales, 2004.
- [2] J. Заткалик, "Радиолокација I део", ИП "Наука" Београд, 1995.
- [3] М. Поповић, "Дигитална обрада сигнала", ИП "Наука" Београд, 1996.
- [4] S. Haykin, "Adaptive Filter Theory", Prentice-hall, New Jersey, 1986.
- [5] Д. Ивковић, "Могућност примене концепта софтверског радара ради побољшања перформанси конвенционалних радара", магистарски рад, Електротехнички факултет, Београд, 2006.

Abstract - In this paper one approach to the modeling of the radar software receiver is proposed. In order to verify the proposed model, the comparison between existing the conventional radar receiver and proposed the software receiver, under same condition, is performed.

POSSIBILITY OF THE CONVENTIONAL RADARS MODIFICATION ON THE SOFTWARE RADAR BASIS

Dejan Ivković

УТИЦАЈ ДРУГОГ РЕДА ДИСПЕРЗИЈЕ И ИНТЕРФЕРЕНЦИЈЕ НА ПРОПАГАЦИЈУ ОПТИЧКОГ СИГНАЛА

Михајло Стефановић, Драган Драча, Даниела Миловић, Александра Панајотовић, *Електронски факултет у Нишу*
Миле Петровић, *Технички факултет у Косовској Митровици*

Садржај - Ред дисперзије који има највећи утицај на деформацију сигнала при његовом простирању кроз оптичко влакно је други ред дисперзије. Величина његовог утицаја на простирање сигнала у присуству интерференције је проучена у овом раду. Разматран је најгори могући случај, тј. случај када је фазни померај интерференције π . Облик резултујућег сигнала дуж дисперзивног оптичког влакна добијен је аналитичким путем за две различите вредности SIR-а (Signal-to-Interference Ratio).

1. УВОД

Хроматска дисперзија је један од главних ограничавајућих фактора када говоримо о повећању брзине преноса и дужине деонице између два регенератора оптичких телекомуникационих система. Њен утицај на пропацију импулса је био предмет истраживања великог броја радова [1, 2, 3].

Највећи утицај на деформацију импулса при његовом простирању кроз оптичко влакно има други ред дисперзије. У већини случајева се разматра утицај само овог реда дисперзије јер у његовом присуству утицаји осталих редова дисперзије су мали, тако да се могу занемарити. Постоје специфични услови под којима се разматра заједнички утицај овог и неког другог реда дисперзије, али се у том случају морају задовољити неки специфични услови везани за параметре корисног сигнала и оптичког влакна. Утицај другог реда дисперзије на простирање сигнала је добро познат у литератури [1]. Допринос овог рада се огледа у томе што се разматра утицај овог реда дисперзије на простирање корисног сигнала у присуству кохерентне интерференције. Ова интерференција је много проблематичнија у односу на некохерентну интерференцију јер се не може елиминисати процесом филтрирања.

До скоро смо овакве проблеме проучавали решавањем нелинеарне Schrödinger-ове једначине коришћењем нумеричког "split-step" Fourier-овог метода [4, 5, 6]. Овај метод као и сви нумерички методи има своје недостатке. Због тога је значај резултата овог рада утолико већи јер ће бити добијени аналитичким путем. Представљен аналитички модел омогућиће нам да одредимо облик резултујућег сигнала на месту пријема.

2. ОБЛИК РЕЗУЛТУЈУЋЕГ СИГНАЛА ПОД УТИЦАЈЕМ N-ТОГ РЕДА ДИСПЕРЗИЈЕ

Gauss-ов сигнал се у оптичким системима често среће као корисни сигнал [1, 3] и може се представити на следећи начин [7]:

$$s(t) = \sqrt{P_0} e^{-\left(\frac{t}{T_0}\right)^2 + j\omega_0 t} \quad (1)$$

при чему је P_0 вршна вредност снаге корисног, у овом случају Gauss-овог сигнала. ω_0 је кружна фреквенција корисног сигнала.

Кохерентна интерференција је фазно и временски померена у односу на корисни сигнал и може се записати као:

$$s_i(t) = \sqrt{P_i} e^{-\left(\frac{t}{T_0} - b'\right)^2 + j(\omega_0 t + \varphi)} \quad (2)$$

b ($b = b'T_0$) и φ су временски и фазни померај интерференције, редом. P_i је вршна вредност снаге интерференције.

Интерференција може да се појави било где дуж влакна. На месту њеног појављивања анvelopа и фаза резултујућег сигнала су [4]:

$$|s_r(t)| = \left[\left(\sqrt{P_0} e^{-\left(\frac{t}{T_0}\right)^2} \right)^2 + 2\sqrt{P_0} e^{-\left(\frac{t}{T_0}\right)^2} \sqrt{P_i} e^{-\left(\frac{t}{T_0} - b'\right)^2} \cos \varphi + \left(\sqrt{P_i} e^{-\left(\frac{t}{T_0} - b'\right)^2} \right)^2 \right]^{1/2} \quad (3)$$

$$\psi(t) = \arctg \frac{\sqrt{P_i} e^{-\left(\frac{t}{T_0} - b'\right)^2} \sin \varphi}{\sqrt{P_0} e^{-\left(\frac{t}{T_0}\right)^2} + \sqrt{P_i} e^{-\left(\frac{t}{T_0} - b'\right)^2} \cos \varphi} \quad (4)$$

Разлог за нашу претпоставку да се интерференција појављује на почетку влакна лежи у већ познатој чињеници да се она најчешће појављује на предаји. Такође смо претпоставили да је фазни померај интерференције π јер смо желели да проучимо најгори могући случај. У раду [8] смо извели израз за облик сигнала на крају влакна у присуству интерференције и n -тог реда дисперзије. Он има следећи облик:

$$r_n(t, L) = \frac{\sqrt{P_0 T_n}}{\sqrt{\pi}} e^{-\alpha L} e^{j(\omega_0 t - \beta_0 L + \theta(\tau))} \sqrt{I_1^2(\tau) + I_2^2(\tau)} \quad (5)$$

Интеграл и фаза сигнала у једначини (5) су редом дефинисани као:

$$I_1(\tau) = \int_{-\infty}^{\infty} e^{-u^2 T_n^2} \left[\left(1 - \sqrt{\frac{P_i}{P_0}} \cos(2b'T_n u) \right) \cos(u\tau - u^n) - \sqrt{\frac{P_i}{P_0}} \sin(2b'T_n u) \sin(u\tau - u^n) \right] du \quad (6)$$

$$I_2(\tau) = \int_{-\infty}^{\infty} e^{-u^2 T_n^2} \left[\left(1 - \sqrt{\frac{P_i}{P_0}} \cos(2b'T_n u) \right) \sin(u\tau - u^n) + \sqrt{\frac{P_i}{P_0}} \sin(2b'T_n u) \cos(u\tau - u^n) \right] du \quad (7)$$

$$\theta(\tau) = \arctg \frac{I_2(\tau)}{I_1(\tau)} \quad (8)$$

при чему је:

$$b_n = \left(\frac{\beta_n L}{n!} \right)^{-\frac{1}{n}}$$

$$\omega = b_n u$$

$$\tau = b_n t$$

$$T_n = \frac{b_n T_0}{2} \quad (9)$$

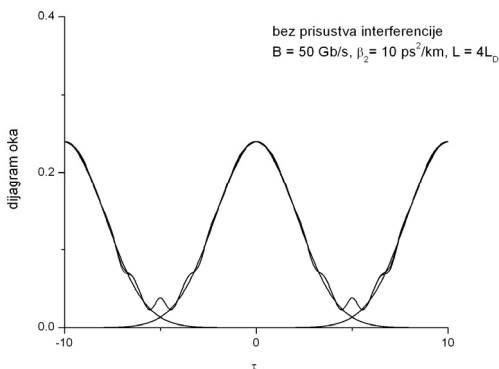
3. РЕЗУЛТАТИ АНАЛИТИЧКОГ МЕТОДА

У овом поглављу дискутоваћемо резултате добијене коришћењем аналитичког метода. Као што смо у уводу напоменули предмет проучавања овог рада је утицај другог реда дисперзије на простирање Gauss-овог сигнала у присуству кохерентне интерференције. Једначине (5) - (9) нам омогућавају да аналитичким путем добијемо облик резултујућег сигнала на пријему под утицајем овог реда дисперзије ($n = 2$). Међутим тај облик сигнала не даје верну слику о утицају дисперзије на пропацију сигнала дуж линеарног влакна. Зашто? Одговор на то морамо наћи у тежњи да се оствари што већа битска брзина при преносу. Већа битска брзина значи и мању удаљеност између два бита а самим тим и већу интерсимболну интерференцију. Да би добили вернију слику о проблему који овде разматрамо морамо узети у обзир и утицај интерсимболне интерференције. То је разлог за одређивање дијаграма ока као показатеља утицаја другог реда дисперзије на облик резултујућег сигнала на крају оптичког влакна.

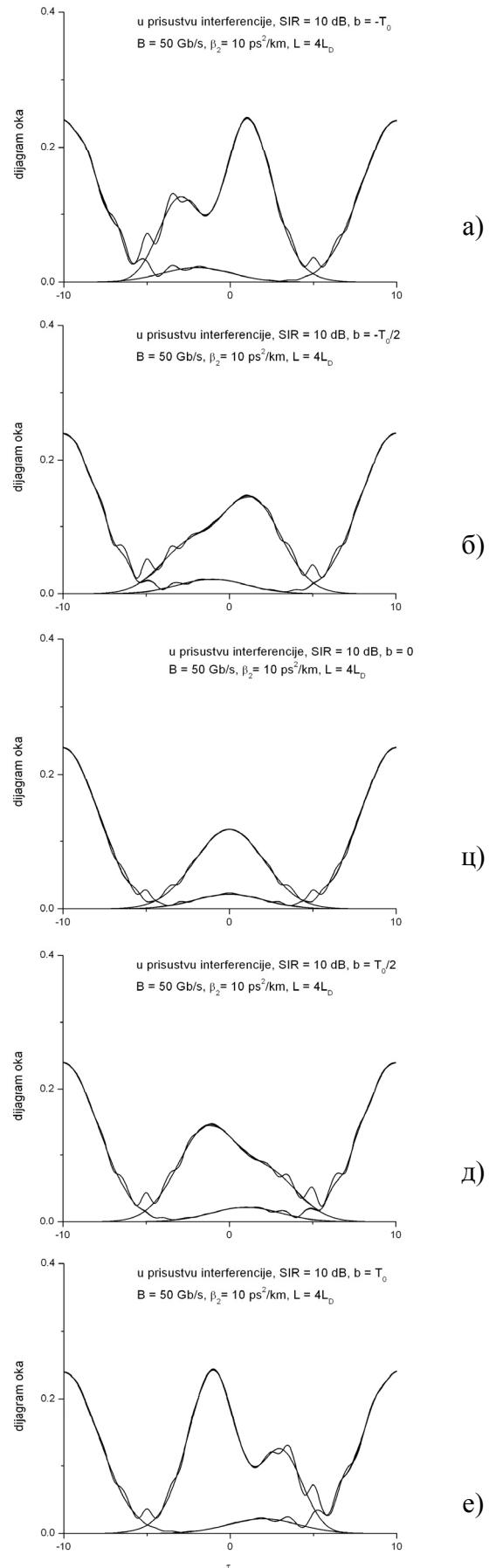
На сл. 1. је представљен дијаграм ока када се кроз оптичко влакно простира само Gauss-ов сигнал. Он потврђује већ добро познате чињенице да други ред дисперзије изазива јаке деформације импулса, тј. доводи до ширења импулса. Те деформације су симетричне што је у суштини одлика утицаја било ког парног реда дисперзије. Дужина влакна је изражена преко дисперзивне дужине L_D , која је за овај ред дисперзије дефинисана као:

$$L_D = \frac{(T_0')^2}{|\beta_2|} \quad (10)$$

при чему је $T_0' = T_0 / \sqrt{2}$ ширина импулса.

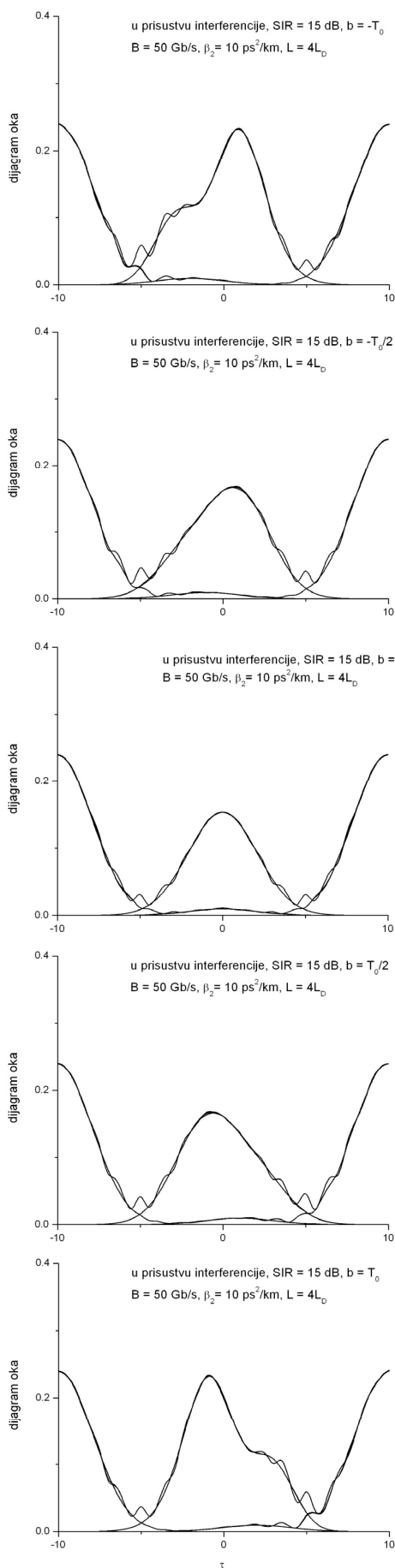


Сл. 1. Дијаграм ока за случај одсуства интерференције



Сл. 2. Дијаграм ока за случај присуства интерференције ($SIR = 10 \text{ dB}$):

a) $b = -T_0$; б) $b = -T_0/2$; у) $b = 0$; д) $b = T_0/2$; е) $b = T_0$



Сл. 3. Дијаграм ока за случај присуства интерференције (SIR = 15 dB):
 а) $b = -T_0$; б) $b = -T_0/2$; у) $b = 0$; д) $b = T_0/2$; е) $b = T_0$

а)

б)

ц)

д)

е)

Слика 2 је дијаграм ока за случај када се на почетку влакна осим корисног сигнала појављује и кохерентна интерференција (SIR = 10 dB). Интерференција је временски и фазно померена у односу на корисни сигнал и ти помераји су случајне величине. Због тога је јако битно проучити утицај временског помераја интерференције на облик сигнала, а самим тим и на процес детекције. Сл. 2. показује да знак временског помераја интерференције нема никакав утицај на грешку при процесу детекције и да је битна његова апсолутна вредност (поређење слика 2 (а) и 2 (е), тј. 2 (б) и 2 (д)). То се може појаснити природом парног реда дисперзије да изазива симетричне деформације импулса при његовој пропагацији. Са повећањем апсолутне вредности временског помераја интерференције деформација импулса се повећава али грешка при процесу детекције се смањује јер се отвор ока повећава. Већи временски померај интерференције може довести до веће грешке при процесу детекције једино у присуству цитера.

Слика 3 потврђује напред закључене чињенице. Она представља дијаграм ока за случај присуства интерференције када је SIR = 15 dB. Поређењем сл. 2 и сл. 3 уочавамо да са повећањем SIR-а се смањује утицај не само кохерентне интерференције већ и интерсимболне интерференције. То доводи до смањења грешке при процесу детекције.

4. ЗАКЉУЧАК

У литератури је већ добро познато да други ред дисперзије изазива симетричне деформације импулса при његовом простирању кроз оптичко влакно. Тачније, он изазива ширење импулса и самим тим доводи до интерсимболне интерференције. Предмет проучавања овог рада је утицај другог реда дисперзије на простирање Gauss-овог сигнала у присуству кохерентне интерференције на почетку влакна. Разматран је најгори могући случај, тј. случај када је фазни померај интерференције π . Облик сигнала дуж влакна је добијен коришћењем аналитичког метода. Симулирањем дијаграма ока за различите вредности SIR-а показано је да знак интерференције нема никакав утицај на процес детекције, али његова апсолутна вредност има. Са повећањем временског помераја интерференције смањује се грешка при процесу детекције али долази до веће деформације импулса. Утицај интерференције се смањује са повећањем вредности SIR-а.

5. ЛИТЕРАТУРА

- [1] P. Agrawal, *Nonlinear Fiber Optics*, Academic Press INC., Boston-San Diego-New York-London-Tokyo-Toronto, 1995.
- [2] J. Pina, B. Abueva, C.G.Goedde, "Periodically conjugated solitons in dispersion-managed optical fiber", *Optic Communications* 176, pp. 397-407, Apr. 2000.
- [3] T.Schäfer, E. W. Laedke, M. Gunkel, C. Karle, A. Posth, K. H. Spatschek, S. K. Turitsyn, "Optimization of dispersion-managed optical fiber lines", *J. Light. Tech.*, Vol. 20, no. 6, pp. 946-952, 2000.
- [4] M. Stefanovic, D. Draca, P. Spalevic, A. Panajotovic, "The influence of crosstalk signal interference to signal propagation along the nonlinear and dispersive Fiber"; *J. Opt. Commun.*, Vol. 26, no. 1, pp.9-12, 2005.

- [5] M. Stefanovic, D. Draca, P. Spalevic, A. Panajotovic, "Performance of IM-DD optical system in the presence of interference at the input of the fiber"; Nonlin. Phenom. Complex. Syst., Vol.6, no. 4, pp. 870-877, 2003.
- [6] M. Stefanovic, D. Draca, A. Panajotovic, "The common influence of time shift and appearing place of interference on signal propagation along optical fiber"; Electron. and Electric. Engin., Vol. 57, no. 1, pp. 14-19, 2005.
- [7] M. Stefanović, D. Drača, D. Milović, A. Panajotović, "Analytic solution of pulse shape along the fiber in the presence of interference and third order dispersion", J. Opt. Commun., to be published (JOC # 1095).
- [8] A. Panajotovic, D. Milovic, A. Mitic, "Boundary case of pulse propagation analytic solution in the presence of interference and higher order dispersion", IEEE Conf. TELSIXS 2005, Nis, Serbia and Montenegro, 2005, pp. 547-550.

***Abstract** – Second order dispersion has greater influence on the deformation of pulse propagating along the optical fiber than other order dispersion. The impact of second order dispersion on pulse propagation in the presence of interference is the research subject in this paper. We considered the worst case, i.e. case when phase shift of interference is π . The pulse shape along the optical fiber is obtained using analytical method. All results are done for both SIR = 10 dB and SIR = 15 dB.*

OPTICAL PULSE PROPAGATION UNDER THE INFLUENCE OF SECOND ORDER DISPERSION AND INTERFERENCE

Михајло Стефановић, Драган Драча, Даниела Миловић,
Александра Панајотовић, Миле Петровић

УТИЦАЈ БРЗИНЕ СКАКАЊА НА УСПЕШНОСТ КАНАЛСКЕ ЕНЕРГЕТСКЕ ДЕТЕКЦИЈЕ СИГНАЛА СА ФРЕКВЕНЦИЈСКИМ СКАКАЊЕМ

Радиша Стефановић, Алојз Жиберт, Војна Академија, Београд
Бранислав Тодоровић, Институт за микроталасну технику и електронику, Нови Београд

Садржај - У раду је анализиран утицај брзине скакања на успешност каналске енергетске детекције радио сигнала са фреквенцијским скакањем. За неке типичне вредности параметара радио уређаја са фреквенцијским скакањем извршена су нумеричка израчунавања.

1. УВОД

Постоје ситуације где корисници радио средстава хоће да информациони сигнали буду тајни и неоткривени. Сигнали са преносом у проширеном спектру представљају сигнале са малом вероватноћом пресретања (LPI - Low Probability of Intercept) и они се пројектују са циљем што теже детекције од стране неовлашћеног корисника. За фреквенцијско скакање је, као једне од техника за проширење спектра, свакако битна брзина скакања и број канала. При разматрању утицаја брзине скакања, претпоставићемо да је детектор савршено подешен временски и фреквенцијски у свим ћелијама које сигнал може заузети током сваког фреквенцијског скока. Ова подешеност је могућа уколико детекторски пријемник има највиши ниво претходне обавештености. Оно што му није познато, је који ће канал сигнал заузети у датом временском интервалу, ако је сигнал заиста присутан.

2. ИЗБОР МОДЕЛА ЗА КАНАЛНУ ЕНЕРГЕТСКУ ДЕТЕКЦИЈУ

У анализи ће се користити вишеканални енергетски детектор који се састоји од N_f филтара пропусника опсега. На основу вредности прага који треба премашити ако је сигнал заиста присутан и постигне жељена вероватноћа детекције измерена у једном каналу, долазимо до израза,

$$P_{d1} = Q \left[\frac{Q^{-1}(P_{fa1}) - \frac{E/N_0}{\sqrt{T_d B_d}}}{\sqrt{1 + \frac{2E/N_0}{T_d B_d}}} \right] \quad (1)$$

где су: P_{fa1} - вероватноћа лажног аларма по једном мерењу, E/N_0 - однос енергије сигнала и Гаусовог шума, $T_d B_d$ - производ временско - фреквенцијског опсега детекције, те $Q(x)$ - функција грешке.

Вероватноћа лажног аларма се такође одређује на основу премашене вредности прага на излазу енергетског детектора, али без присуства сигнала. Из укупно допустиве вероватноће лажног аларма у свим каналима те велики $N_h N_f$ производ, може се уз прихватљиву апроксимацију доћи до вредности,

$$P_{fa1} = P_{fa} / (N_h N_f) \quad (2)$$

С обзиром да ће се симулација провести у програмском пакету «МАТЛАБ», функцију грешке треба изразити преко комплементарне функције грешке, коју подржава наведени програм.

$$\text{erfc}(x) = \frac{2}{\sqrt{\pi}} \int_x^{\infty} e^{-u^2} du \quad (3)$$

Веза ових функција дата је са:

$$Q(x) = (1/2) \text{erfc}(x/\sqrt{2}) \quad (4)$$

Коначна вероватноћа детекције према [1] је:

$$P_d = 1 - (1 - P_{d1})^{N_h} (1 - P_{fa1})^{N_h (N_f - 1)} \quad (5)$$

3. ПОДЕЛА ПРЕМА БРЗИНИ СКАКАЊА

У зависности односа информационе брзине $R(1/T_m)$, и брзине скакања $N_h(1/T_h)$, фреквенцијско скакање се дели на:

- брзо и
- споро.

Анализираће се системи са фреквенцијским скакањем који имају непреклапајуће слотове фреквенција и који не избегавају ни један фреквенцијски подопсег унутар опсега B_{FS} .

$$T_d B_d = \frac{TB_{FS}}{N_f N_h} \quad (6)$$

У претходном изразу N_h представља број скокова или боље речено број преноса током сваког интервала T_h у времену трајања сигналног интервала T . Тада је $T = N_h T_h$. Ради анализе изабраћемо следеће параметре:

$$TB_{FS} = 30.000, E/N_0 = 26 \text{ dB}, P_{fa} = 10^{-2}.$$

Изабрани параметри се односе на брзину преноса од 1kb/s и ширину појаса скакања од 30 MHz.

3.1 Брзо фреквенцијско скакање

Код брзог фреквенцијског скакања је $T_h \leq T_m$, а ограничења која постоје су:

$$N_h \geq RT \text{ и } B_d = 4/T_h \quad (7)$$

У граничном случају $T_h = T_m$ добија се израз:

$$T_d B_d = 4, N_f N_h = TB_{FS}/4 \quad (8)$$

Дијаграм вероватноће детекције за брзине скакања од 10 до 320 скокова у секунди приказује слика 1.

3.2 Споро фреквенцијско скакање

Код спорог фреквенцијског скакања је $T_h > T_m$, па су ограничења:

$$N_h < RT \text{ и } B_s = 4/T_m. \quad (9)$$

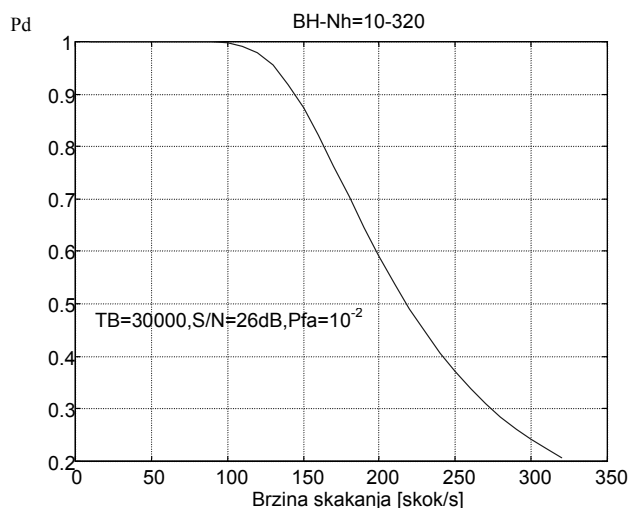
Зато сада имамо:

$$T_d B_d = 4 T_h / T_m, N_f N_h = (T_m / T_h) T B_{FS} / 4, \quad (10)$$

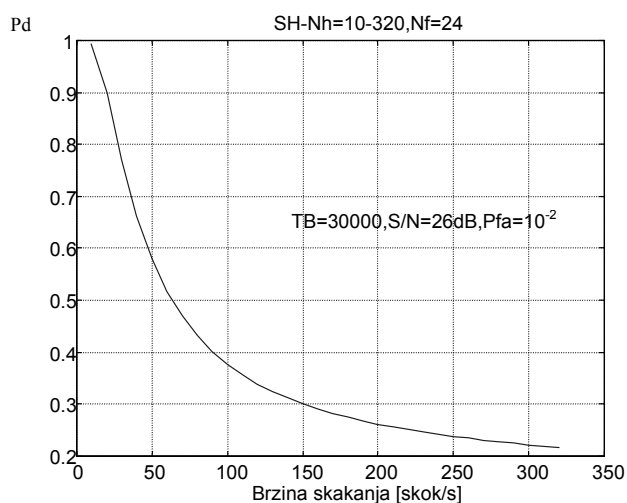
односно за прорачун $T_d B_d$ производа користимо израз (6).

Дијаграм вероватноће детекције за исту промену брзине скакања, али при фиксном броју филтара ($N_f=24$), приказан је на слици 2.

За изабрани број филтара, однос T_h / T_m ће се мењати од 1 до 25, ако су остали параметри исти као и при брзом скакању.



Сл.1. Вероватноћа детекције сигнала у функцији брзине скакања за брзо фреквенцијско скакање



Сл.2. Вероватноћа детекције сигнала у функцији брзине скакања за споро фреквенцијско скакање

4. ЗАКЉУЧАК И КОМЕНТАР РЕЗУЛТАТА

За потребе ове анализе одабран је **TB** производ од 30000, однос **S/N** од 26 dB и вероватноћа лажног аларма $P_{fa} = 0.01$. Са дијаграма на слици 1, јасно се уочава да код система са брзим фреквенцијским скакањем до 100 скокова не долази до смањења вероватноће пресретачеве

детекције, $P_d = 1$. Значајна промена, највећа стрмина, је од 150 до 250 скокова. Вероватноћи пресретачеве детекције за вредност $P_d = 0.5$, одговара 220 скокова.

За системе са спорим фреквенцијским скакањем, карактеристично је да се са повећањем брзине скакања до 50 скокова, скоро линеарно смањује вероватноћа пресретачеве детекције, што показује дијаграм на слици 2. Значајна промена, највећа стрмина, је управо до 100-ак скокова, до које брзине системи са брзим фреквенцијским скакањем не показују промену вероватноће пресретачеве детекције. Вероватноћи пресретачеве детекције од $P_d = 0.5$, одговара 65 скокова, при 24 филтара пропусника опсега каналског детектора, односно носећих фреквенција предајника система са фреквенцијским скакањем.

Код система са спорим фреквенцијским скакањем, повећање брзине изнад 150 скокова, има незнатан допринос на промену вероватноће пресретачеве детекције.

Ово указује да се за пренос у проширеном спектру техником фреквенцијског скакања, за споро скакање требају одабрати брзине до 100 скокова у секунди, а за брзо скакање брзине веће од 220 скокова у секунди.

5. ЛИТЕРАТУРА

- [1] Chandler, E. W. and Cooper, G. R. (1985), "Low Probability of Intercept Performance Bounds for Spread-Spectrum Systems", *IEEE Journal, SAC-3*:706-713.
- [2] Dillard, R.A. (1979), "Detectability of Spread-Spectrum Signals", *IEEE Journal, AES-15*:526-536.
- [3] *Matlab*, Reference Guide, High-Performance Numeric Computation and Visualisation Software, Math Works, September 1994.
- [4] Gilat, A. (2004), *Увод у МАТЛАБ 7 са примерима*, Микро књига, Београд.
- [5] Вучић, Д. (2000), "Пресретање и енергетска детекција сигнала са фреквенцијским скакањем", *Научнотехнички преглед, vol.L, бр.2, Београд*.
- [6] Стефановић, Р. (2006), "Прилог оптимизацији перформанси пресретања радио сигнала са директном секвенцом и фреквенцијским скакањем", *Докторска дисертација, Војна академија, Београд*.

Abstract - In this paper the impact of hopping rate on efficacy of channel energy detection in frequency hopping radios is analyzed. For some typical values of frequency hopping radio parameters, numerical calculations have been done.

HOPPING RATE INFLUENCE ON EFFICACY CHANNEL ENERGY DETECTION FOR FREQUENCY HOPPING SIGNAL

R. Stefanović, A. Žibert, B. Todorović

НЕКОХЕРЕНТНИ ДИВЕРЗИТИ СИСТЕМ СА ДВЕ ГРАНЕ ЗА ДЕМОДУЛАЦИЈУ M-FSK СИГНАЛА У ДВА ТРЕНУТКА ВРЕМЕНА

Михајло Стефановић, Драгана Крстић, *Електронски факултет у Нишу*
Ристо Бојовић, Слађан Богословић, *Факултет техничких наука у Косовској Митровици*

Садржај - У овом раду разматра се пријемник за некохерентну демодулацију дигиталног фреквентно модулисаног сигнала у присуству корелисаног Гаусовог шума. Израчунате су статистичке карактеристике сигнала на излазу из оваквог пријемника у два тренутка времена. Добијени резултати могу се применити за формирање и одређивање карактеристика оптималних пријемника.

1. УВОД

У раду [1] израчуната је вероватноћа грешке диверзити система за некохерентну демодулацију FSK сигнала са оптималним комбиновањем, а присутан је Гаусов шум и Rayleigh-јев фединг. У истом раду упоређени су резултати добијени за неке друге облике комбиновања. У раду [2] разматран је "rake"-демодулатор и израчунате су перформанце за неке бинарне ортогоналне сигнале. У раду [3] су перформансе SSC диверзити система који служи за демодулацију FSK сигнала. Неки модели диверзити система који се користе за демодулацију бинарног FSK сигнала разматрани су у раду [4]. У [5] Проакис даје изразе у затвореном облику за вероватноћу грешке бинарног ортогоналног квадратним детектором детектованог FSK сигнала и бинарног DPSK сигнала са вишеканалном рецепцијом по L независних идентично расподељених (i.i.d) канала са Rayleigh-јевим федингом. У [6] Lindsey одређује општи облик за вероватноћу грешке бинарног корелисаног FSK сигнала са вишеканалном рецепцијом по L независних канала са Rice-овим федингом где се претпоставља да је снага расејаних компоненти константна за све канале. У [7] Charash анализира перформансе вероватноће грешке бинарног ортогоналног FSK сигнала са вишеканалном рецепцијом по L независних i.i.d канала са Nakagami-m федингом.

У овом раду израчунате су статистичке карактеристике сигнала на излазу из пријемника који служи за демодулацију M-FSK сигнала. Одређена је здружена густина вероватноће сигнала на излазу у два тренутка времена и здружена густина вероватноће сигнала на излазу из M-FSK пријемника и њихових извода. Помоћу густине вероватноће сигнала на излазу може се израчунати вероватноћа грешке система и вероватноћа отказа система. Помоћу ове густине вероватноће може се одредити и интегрална вероватноћа сигнала, карактеристична функција сигнала, моменти сигнала, односно варијанса и средња вредност сигнала на излазу из M-FSK пријемника. Помоћу здружене густине вероватноће сигнала и извода сигнала може се израчунати средњи број осних пресека сигнала на излазу из M-FSK пријемника. Помоћу овог броја може се израчунати средње време трајања отказа система. Помоћу здружене густине вероватноће сигнала на излазу из M-FSK пријемника може се израчунати аутокорелациона функција сигнала у

два тренутка времена и применом Winer-Hinčinove теореме може се одредити и спектрална густина снаге сигнала. Такође, помоћу ове здружене густине вероватноће могу се израчунати функције веродостојности, однос веродостојности, вероватноћа грешке и области одлучивања за оптималне пријемнике када се одлучивање врши на основу два узорка. Због свега реченог резултати добијени у овом раду су веома значајни.

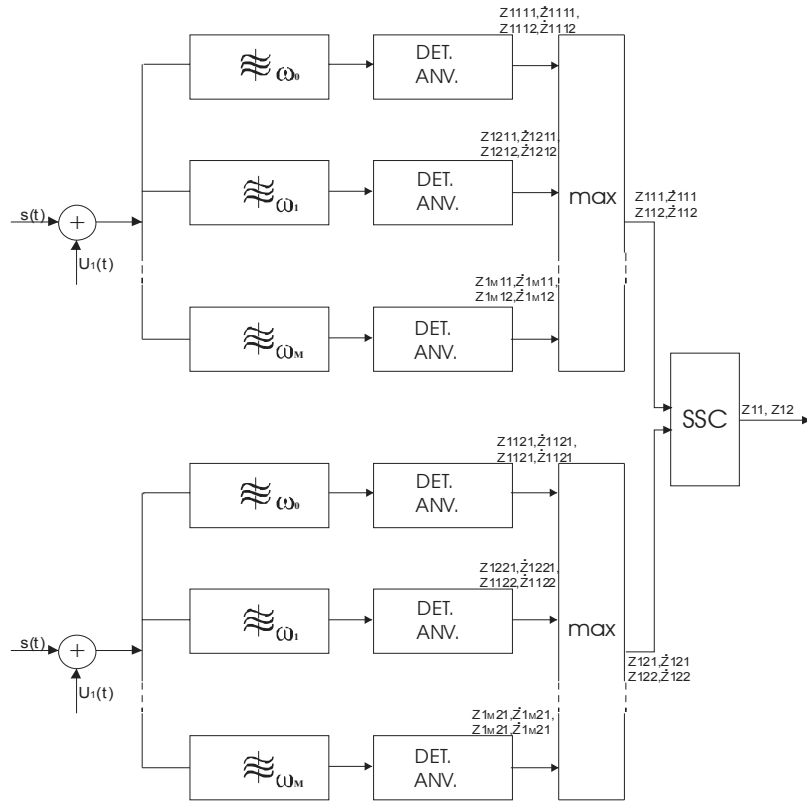
2. МОДЕЛ СИСТЕМА

У овом раду разматра се диверзити систем са две гране за некохерентну демодулацију дигитално фреквентно модулисаног сигнала. Разматра се M-FSK сигнал. Поред овог сигнала присутан је и адитивни Гаусов шум на улазу у пријемник. У свакој грани пријемника налази се и ускопојасни филтар и детектор анвелопе. Сваки од пријемника има M грана. Учестаности сваке гране одговарају хипотезама сигнала. На излазима из пријемника су сигнали који су једнаки максималним вредностима сигнала на излазним гранама пријемника. Ова два сигнала се појављују на улазу у SSC комбинер. Овај комбинер прво испитује један сигнал. Ако је овај сигнал већи од прага z_T , SSC комбинер прослеђује овај сигнал колу за одлучивање. Ако је овај сигнал мањи од прага z_T , онда SSC комбинер сигнале са другог улаза прослеђује колу за одлучивање. Вероватноћа да комбинер прво испитује сигнал са првог улаза је P_1 , а вероватноћа да комбинер прво испитује сигнал са другог улаза је P_2 . Ова вероватноћа се одређује помоћу Гилбертовог модела. За овако дефинисан диверзити систем биће израчуната здружена густина вероватноће сигнала на излазу из комбинера у два тренутка времена и здружена густина вероватноће сигнала и извода сигнала у два тренутка времена.

Посматрају се карактеристике сигнала у два тренутка времена. На Сл. 1. је приказан модел система.

3. СТАТИСТИЧКЕ КАРАКТЕРИСТИКЕ СИГНАЛА У ДВА ТРЕНУТКА ВРЕМЕНА

Нека важи хипотеза H_1 . Сигнали на излазу из прве гране првог диверзити система, када важи хипотеза H_1 , у два тренутка времена су z_{1111} и z_{1112} . Први симбол се односи на хипотезу која важи, други индекс односи се на грану пријемника, трећи индекс се односи на грану диверзити система, а четврти индекс се односи на временски тренутак. Сигнали на излазу из прве гране диверзити система су z_{111} и z_{112} , а из друге гране диверзити система су z_{121} и z_{122} . Сигнали на излазу из комбинера, када важи хипотеза H_1 , су z_{11} и z_{12} . У овом делу биће одређена здружена густина вероватноће сигнала на излазу из SSC комбинира у два тренутка времена.



Сл. 1. Некохерентни диверзити систем са две гране за демодулацију M -FSK сигнала у два тренутка времена

Здружена густина вероватноће сигнала z_{1111} и z_{1112} је:

$$p_{z_{1111}, z_{1112}}(z_{1111}, z_{1112}) = \frac{z_{1111} z_{1112}}{\sigma^4 (1-r^2)} e^{-\frac{z_{1111}^2 + z_{1112}^2 + 2A^2(1-r)}{2\sigma^2(1-r^2)}} \cdot \sum_{k=0}^{\infty} \varepsilon_k I_k \left(\frac{r z_{1111} z_{1112}}{\sigma^2 (1-r^2)} \right) I_k \left(\frac{z_{1111} A}{\sigma^2 (1+r)} \right) I_k \left(\frac{z_{1112} A}{\sigma^2 (1+r)} \right) \quad (1)$$

$$p_{z_{1211}, z_{1212}}(z_{1211}, z_{1212}) = \frac{z_{1211} z_{1212}}{\sigma^4 (1-r^2)} \cdot e^{-\frac{z_{1211}^2 + z_{1212}^2}{2\sigma^2(1-r^2)}} \cdot I_0 \left(\frac{r z_{1211} z_{1212}}{\sigma^2 (1-r^2)} \right) \quad (2)$$

$$p_{z_{1M11}, z_{1M12}}(z_{1M11}, z_{1M12}) = \frac{z_{1M11} z_{1M12}}{\sigma^4 (1-r^2)} \cdot e^{-\frac{z_{1M11}^2 + z_{1M12}^2}{2\sigma^2(1-r^2)}} \cdot I_0 \left(\frac{z_{1M11} z_{1M12}}{\sigma^2 (1-r^2)} \right) \quad (3)$$

$$p_{z_{1121}, z_{1122}}(z_{1121}, z_{1122}) = \frac{z_{1121} z_{1122}}{\sigma^4 (1-r^2)} e^{-\frac{z_{1121}^2 + z_{1122}^2 + 2A^2(1-r)}{2\sigma^2(1-r^2)}} \cdot \sum_{k=0}^{\infty} \varepsilon_k I_k \left(\frac{r z_{1121} z_{1122}}{\sigma^2 (1-r^2)} \right) I_k \left(\frac{z_{1121} A}{\sigma^2 (1+r)} \right) I_k \left(\frac{z_{1122} A}{\sigma^2 (1+r)} \right) \quad (4)$$

$$p_{z_{1221}, z_{1222}}(z_{1221}, z_{1222}) = \frac{z_{1221} z_{1222}}{\sigma^4 (1-r^2)} e^{-\frac{z_{1221}^2 + z_{1222}^2}{2\sigma^2(1-r^2)}} \cdot I_0 \left(\frac{r z_{1221} z_{1222}}{\sigma^2 (1-r^2)} \right) \quad (5)$$

$$p_{z_{1M21}, z_{1M22}}(z_{1M21}, z_{1M22}) = \frac{z_{1M21} z_{1M22}}{\sigma^4 (1-r^2)} \cdot e^{-\frac{z_{1M21}^2 + z_{1M22}^2}{2\sigma^2(1-r^2)}} \cdot I_0 \left(\frac{r z_{1M21} z_{1M22}}{\sigma^2 (1-r^2)} \right) \quad (6)$$

r је коефицијент корелације. Варијанса сигнала је једнака варијанса ускопојасног шума σ .

Сигнал z_{111} једнак је максималној вредности сигнала са излаза из грана пријемника прве диверзити гране, у првом тренутку времена, када важи хипотеза H_1 , а z_{112} једнак је максималној вредности сигнала са излаза из гране пријемника прве диверзити гране, у другом тренутку времена, када важи хипотеза H_1 . Сваки пар сигнала у првом и другом тренутку времена може бити максималан у неком тренутку времена са одређеном вероватноћом. У том тренутку времена сви остали сигнали су мањи од ова два сигнала, а ово је одређено кумулативним вероватноћама.

Сигнали z_{111} и z_{112} су једнаки:

$$z_{111} = \max\{z_{1111}, z_{1211}, \dots, z_{1M11}\} \quad (7)$$

$$z_{112} = \max\{z_{1112}, z_{1212}, \dots, z_{1M12}\} \quad (8)$$

Здружена густина вероватноће сигнала z_{111} и z_{112} је:

$$p_{z_{111}, z_{112}}(z_{111}, z_{112}) = \sum_{i=1}^M \sum_{j=1}^M p_{z_{i11}, z_{j12}}(z_{111}, z_{112}) \cdot \prod_{k=1}^M \prod_{l=1}^M F_{z_{k11}}(z_{111}) \cdot F_{z_{l12}}(z_{112}) \quad (9)$$

Сигнали z_{121} и z_{122} су једнаки:

$$z_{121} = \max\{z_{1121}, z_{1221}, \dots, z_{1M21}\} \quad (10)$$

$$z_{122} = \max\{z_{1122}, z_{1222}, \dots, z_{1M22}\} \quad (11)$$

Здружена густина вероватноће сигнала z_{121} и z_{122} је:

$$P_{z_{121}z_{122}}(z_{121}, z_{122}) = \sum_{i=1}^M \sum_{j=1}^M P_{z_{i21}z_{j22}}(z_{121}, z_{122}) \cdot \prod_{\substack{k=1 \\ k \neq i}}^M \prod_{\substack{l=1 \\ l \neq j}}^M F_{z_{ik21}}(z_{121}) \cdot F_{z_{jl12}}(z_{122}) \quad (12)$$

Здружена густина вероватноће сигнала z_{1111} и z_{1112} и њихових извода \dot{z}_{1111} и \dot{z}_{1112} је:

$$P_{z_{1111}z_{1112}\dot{z}_{1111}\dot{z}_{1112}}(z_{1111}, z_{1112}, \dot{z}_{1111}, \dot{z}_{1112}) = \frac{z_{1111}z_{1112}}{\sigma^2} e^{-\frac{z_{1111}^2+z_{1112}^2+2A^2(1-r)}{2\sigma^2(1-r^2)}} \cdot \sum_{k=0}^{\infty} \varepsilon_k I_k \left(\frac{rz_{1111}z_{1112}}{\sigma^2(1-r^2)} \right) \cdot I_k \left(\frac{z_{1111}A}{\sigma^2(1+r)} \right) \cdot I_k \left(\frac{z_{1112}A}{\sigma^2(1+r)} \right) \cdot \frac{1}{\sqrt{2\pi\zeta}} e^{-\frac{\dot{z}_{1111}^2+\dot{z}_{1112}^2}{2\zeta^2}} \quad (13)$$

$$P_{z_{1211}z_{1212}\dot{z}_{1211}\dot{z}_{1212}}(z_{1211}, z_{1212}, \dot{z}_{1211}, \dot{z}_{1212}) = \frac{z_{1211}z_{1212}}{\sigma^2} e^{-\frac{z_{1211}^2+z_{1212}^2}{2\sigma^2(1-r^2)}} \cdot I_0 \left(\frac{rz_{1211}z_{1212}}{\sigma^2(1-r^2)} \right) \cdot \frac{1}{\sqrt{2\pi\zeta}} e^{-\frac{\dot{z}_{1211}^2+\dot{z}_{1212}^2}{2\zeta^2}} \quad (14)$$

$$P_{z_{1M11}z_{1M12}\dot{z}_{1M11}\dot{z}_{1M12}}(z_{1M11}, z_{1M12}, \dot{z}_{1M11}, \dot{z}_{1M12}) = \frac{z_{1M11}z_{1M12}}{\sigma^2} e^{-\frac{z_{1M11}^2+z_{1M12}^2}{2\sigma^2(1-r^2)}} \cdot I_0 \left(\frac{rz_{1M11}z_{1M12}}{\sigma^2(1-r^2)} \right) \cdot \frac{1}{\sqrt{2\pi\zeta}} e^{-\frac{\dot{z}_{1M11}^2+\dot{z}_{1M12}^2}{2\zeta^2}} \quad (15)$$

$$P_{z_{1121}z_{1122}\dot{z}_{1121}\dot{z}_{1122}}(z_{1121}, z_{1122}, \dot{z}_{1121}, \dot{z}_{1122}) = \frac{z_{1121}z_{1122}}{\sigma^2} e^{-\frac{z_{1121}^2+z_{1122}^2+2A^2(1-r)}{2\sigma^2(1-r^2)}} \cdot \sum_{k=0}^{\infty} \varepsilon_k I_k \left(\frac{rz_{1121}z_{1122}}{\sigma^2(1-r^2)} \right) \cdot I_k \left(\frac{z_{1121}A}{\sigma^2(1+r)} \right) \cdot I_k \left(\frac{z_{1122}A}{\sigma^2(1+r)} \right) \cdot \frac{1}{\sqrt{2\pi\zeta}} e^{-\frac{\dot{z}_{1121}^2+\dot{z}_{1122}^2}{2\zeta^2}} \quad (16)$$

$$P_{z_{1221}z_{1222}\dot{z}_{1221}\dot{z}_{1222}}(z_{1221}, z_{1222}, \dot{z}_{1221}, \dot{z}_{1222}) = \frac{z_{1221}z_{1222}}{\sigma^2} e^{-\frac{z_{1221}^2+z_{1222}^2}{2\sigma^2(1-r^2)}} \cdot I_0 \left(\frac{rz_{1221}z_{1222}}{\sigma^2(1-r^2)} \right) \cdot \frac{1}{\sqrt{2\pi\zeta}} e^{-\frac{\dot{z}_{1221}^2+\dot{z}_{1222}^2}{2\zeta^2}} \quad (17)$$

$$\begin{aligned} & \vdots \\ P_{z_{1M21}z_{1M22}\dot{z}_{1M21}\dot{z}_{1M22}}(z_{1M21}, z_{1M22}, \dot{z}_{1M21}, \dot{z}_{1M22}) &= \frac{z_{1M21}z_{1M22}}{\sigma^2} e^{-\frac{z_{1M21}^2+z_{1M22}^2}{2\sigma^2(1-r^2)}} \cdot I_0 \left(\frac{rz_{1M21}z_{1M22}}{\sigma^2(1-r^2)} \right) \cdot \frac{1}{\sqrt{2\pi\zeta}} e^{-\frac{\dot{z}_{1M21}^2+\dot{z}_{1M22}^2}{2\zeta^2}} \quad (18) \end{aligned}$$

где је ζ варијанса извода сигнала.

Сигнал z_{111} се појављује на излазу из прве диверзити гране, у првом тренутку времена, када важи хипотеза H_1 , а z_{112} појављује се на излазу из прве диверзити гране, у другом тренутку времена, када важи хипотеза H_1 . Сигнал z_{111} једнак је максималној вредности од сигнала z_{1111} , z_{1211} , z_{1M11} , а сигнал z_{112} једнак је максималној вредности од сигнала z_{1112} , z_{1212} , ..., z_{1M12} . Здружене густине вероватноће сигнала z_{111} , z_{112} и њихових извода \dot{z}_{111} и \dot{z}_{112} добијају се на сличан начин као у предходном случају. На сличан начин добија се и здружена густина вероватноће сигнала z_{121} и z_{122} и њихових извода \dot{z}_{121} и \dot{z}_{122} .

Сигнали z_{111} и z_{112} су једнаки, изрази (7) и (8):

$$z_{111} = \max\{z_{1111}, z_{1211}, \dots, z_{1M11}\} \\ z_{112} = \max\{z_{1112}, z_{1212}, \dots, z_{1M12}\}$$

Здружена густина вероватноће сигнала z_{111} и z_{112} и њихових извода \dot{z}_{111} и \dot{z}_{112} је:

$$P_{z_{111}z_{112}\dot{z}_{111}\dot{z}_{112}}(z_{111}, z_{112}, \dot{z}_{111}, \dot{z}_{112}) = \sum_{i=1}^M \sum_{j=1}^M P_{z_{i11}z_{j12}\dot{z}_{i11}\dot{z}_{j12}}(z_{111}, z_{112}, \dot{z}_{111}, \dot{z}_{112}) \cdot \prod_{\substack{k=1 \\ k \neq i \neq j}}^M F_{z_{ik11}}(z_{111}) \cdot F_{z_{jl12}}(z_{112}) \quad (19)$$

Сигнали z_{121} и z_{122} су једнаки, изрази (10) и (11):

$$z_{121} = \max\{z_{1121}, z_{1221}, \dots, z_{1M21}\} \\ z_{122} = \max\{z_{1122}, z_{1222}, \dots, z_{1M22}\}$$

Здружена густина вероватноће сигнала z_{121} и z_{122} и извода \dot{z}_{121} и \dot{z}_{122} је:

$$P_{z_{121}z_{122}\dot{z}_{121}\dot{z}_{122}}(z_{121}, z_{122}, \dot{z}_{121}, \dot{z}_{122}) = \sum_{i=1}^M \sum_{j=1}^M P_{z_{i21}z_{j22}\dot{z}_{i21}\dot{z}_{j22}}(z_{121}, z_{122}, \dot{z}_{121}, \dot{z}_{122}) \cdot \prod_{\substack{k=1 \\ k \neq i \neq j}}^M F_{z_{ik21}}(z_{121}) \cdot F_{z_{jl22}}(z_{122}) \quad (20)$$

Када важи хипотеза H_1 сигнали на излазу из SSC комбинира су z_{11} и z_{12} у два тренутка времена. Нека је $z_{11} < z_T$ и $z_{12} < z_T$. У овом случају је здружена густина вероватноће система на излазу из SSC комбинира једнака збиру два сабирака. Први сабирак једнак је производу вероватноће P_I и здружене густине вероватноће сигнала z_{121} и z_{112} за вредности z_{11} и z_{12} , а други сабирак једнак је производу вероватноће P_2

и здружене густине вероватноће сигнала z_{111} и z_{122} за вредности сигнала z_{11} и z_{12} .

Нека је $z_{11} < z_T$ и $z_{12} > z_T$. У овом случају здружена густина вероватноће сигнала z_{11} и z_{12} има четири сабирка. Први сабирак једнак је производу вероватноће P_1 и здружене густине вероватноће симбола z_{121} и z_{122} за вредности z_{11} и z_{12} , други сабирак једнак је производу вероватноће P_1 и здружене густине вероватноће симбола z_{121} и z_{112} за вредности z_{11} и z_{12} и кумулативне вероватноће симбола z_{122} за вредности сигнала z_T , трећи члан једнак је производу вероватноће P_2 и здружене густине вероватноће сигнала z_{111} и z_{112} за вредности z_{11} и z_{12} и четврти сабирак једнак је производу вероватноће P_2 , здружене густине вероватноће симбола z_{111} и z_{122} за вредности z_{11} и z_{12} и кумулативне вероватноће симбола z_{112} за вредност z_T .

У следећем случају нека је $z_{11} > z_T$ и $z_{12} < z_T$. И у овом случају здружена густина вероватноће сигнала z_{11} и z_{12} има четири сабирка. Први сабирак једнак је производу вероватноће P_1 и здружене густине вероватноће симбола z_{111} и z_{122} за вредности z_{11} и z_{12} . Други сабирак једнак је производу вероватноће P_1 , здружене густине вероватноће симбола z_{121} и z_{112} за вредности z_{11} и z_{12} и кумулативне вероватноће симбола z_{111} за вредност z_T . Трећи сабирак једнак је производу вероватноће P_2 и здружене густине вероватноће симбола z_{121} и z_{112} за вредности z_{11} и z_{12} . Четврти сабирак једнак је производу вероватноће P_2 , здружене густине вероватноће симбола z_{111} и z_{122} за вредности z_{11} и z_{12} и кумулативне вероватноће симбола z_{121} за вредност z_T .

Последњи случај је када је $z_{11} > z_T$ и $z_{12} > z_T$. У овом случају здружена густина вероватноће сигнала z_{11} и z_{12} има осам сабирака. Први сабирак једнак је производу вероватноће P_1 и здружене густине вероватноће симбола z_{111} и z_{122} за вредности z_{11} и z_{12} и кумулативне вероватноће сигнала за вредност z_T . Трећи сабирак једнак је производу P_1 , здружене густине вероватноће сигнала z_{121} и z_{122} за вредности z_{11} и z_{12} и кумулативне вероватноће сигнала z_{111} за вредност z_T . Наредни, четврти сабирак, једнак је производу вероватноће P_1 , здружене густине вероватноће сигнала z_{121} и z_{112} за вредности z_{11} и z_{12} , кумулативне вероватноће сигнала z_{111} за вредност z_T и кумулативне вероватноће сигнала z_{122} за вредност z_T .

Пети сабирак једнак је производу вероватноће P_2 и здружене густине вероватноће сигнала z_{121} и z_{122} за вредности z_{11} и z_{12} . Шести члан састоји се од производа вероватноће P_2 , здружене густине вероватноће сигнала z_{121} и z_{112} за вредности z_{11} и z_{12} и кумулативне вероватноће сигнала z_{122} за вредност z_T . Седми члан једнак је производу вероватноће P_2 , здружене густине вероватноће сигнала z_{111} и z_{112} за вредности z_{11} и z_{12} и кумулативне вероватноће сигнала z_{121} за вредност z_T . Осми сабирак једнак је производу вероватноће P_2 , здружене вероватноће симбола z_{111} и z_{122} за вредности z_{11} и z_{12} , кумулативне вероватноће сигнала z_{121} за вредност z_T и кумулативне вероватноће сигнала z_{112} за вредност z_T .

Здружена густина вероватноће сигнала z_{11} и z_{12} је:

$$\begin{aligned} z_{11} < z_T \quad z_{12} < z_T \\ p_{z_{11}z_{12}}(z_{11}, z_{12}) = P_1 \cdot p_{z_{121}z_{122}}(z_{11}, z_{12}) + \\ + P_2 \cdot p_{z_{111}z_{122}}(z_{11}, z_{12}) \end{aligned} \quad (21)$$

$$\begin{aligned} z_{11} < z_T \quad z_{12} > z_T \\ p_{z_{11}z_{12}}(z_{11}, z_{12}) = P_1 \cdot p_{z_{121}z_{122}}(z_{11}, z_{12}) + \\ + P_1 \cdot p_{z_{121}z_{112}}(z_{11}, z_{12}) \cdot F_{z_{122}}(z_T) + \\ + P_2 \cdot p_{z_{111}z_{112}}(z_{11}, z_{12}) + \\ + P_2 \cdot p_{z_{111}z_{122}}(z_{11}, z_{12}) \cdot F_{z_{112}}(z_T) \end{aligned} \quad (22)$$

$$\begin{aligned} z_{11} > z_T \quad z_{12} < z_T \\ p_{z_{11}z_{12}}(z_{11}, z_{12}) = P_1 \cdot p_{z_{111}z_{122}}(z_{11}, z_{12}) + \\ + P_1 \cdot p_{z_{121}z_{112}}(z_{11}, z_{12}) \cdot F_{z_{111}}(z_T) + \\ + P_2 \cdot p_{z_{121}z_{112}}(z_{11}, z_{12}) + \\ + P_2 \cdot p_{z_{111}z_{122}}(z_{11}, z_{12}) \cdot F_{z_{121}}(z_T) \end{aligned} \quad (23)$$

$$\begin{aligned} z_{11} > z_T \quad z_{12} > z_T \\ p_{z_{11}z_{12}}(z_{11}, z_{12}) = P_1 \cdot p_{z_{111}z_{112}}(z_{11}, z_{12}) + \\ + P_1 \cdot p_{z_{111}z_{122}}(z_{11}, z_{12}) \cdot F_{z_{112}}(z_T) + \\ + P_1 \cdot p_{z_{121}z_{122}}(z_{11}, z_{12}) \cdot F_{z_{111}}(z_T) + \\ + P_1 \cdot p_{z_{121}z_{112}}(z_{11}, z_{12}) \cdot F_{z_{111}}(z_T) \cdot F_{z_{122}}(z_T) + \\ + P_2 \cdot p_{z_{121}z_{122}}(z_{11}, z_{12}) + \\ + P_2 \cdot p_{z_{121}z_{112}}(z_{11}, z_{12}) \cdot F_{z_{122}}(z_T) + \\ + P_2 \cdot p_{z_{111}z_{112}}(z_{11}, z_{12}) \cdot F_{z_{121}}(z_T) + \\ + P_2 \cdot p_{z_{111}z_{122}}(z_{11}, z_{12}) \cdot F_{z_{121}}(z_T) \cdot F_{z_{112}}(z_T) \end{aligned} \quad (24)$$

4. ЗАКЉУЧАК

У овом раду одређене су статистичке карактеристике сигнала на излазу из некохерентног пријемника за демодулацију М-арног дигиталног фреквентно модулисанога сигнала. На улазу у пријемник појављује се адитивни Гаусов шум. Врши се SSC комбиновање. У раду су израчунате здружена густина вероватноће сигнала на излазу из пријемника у два тренутка времена и здружена густина вероватноће сигнала на излазу из пријемника и њихових извода у два тренутка времена.

5. ЛИТЕРАТУРА

- [1] Marvin.K Simon, and Mohamed-Slim Alouini, "Average Bitt-Error Probability Performance for Optimum Diversity Combining of Noncoherent FSK Over Rayleigh chennels", ", IEEE Trans. on Commun., vol. 51, No 4, pp.566-569, April 2003.
- [2] D.Torrieri, "Simple formula for error probability of Rake demodulator for noncoherent binary orthogonal signals and Rayleigh fading", IEEE Trans. on Commun., vol. 50, pp.1734-1735, Nov. 2002.
- [3] H-C. Yang, M-S. Alouini, and M.K. Simon, "Average error rate of NCFSK with multi branch post-detection SSC diversity", in Proc. 5th Nordic Signal Processing Symp. (NORSIG'02), Oct. 2002, on CD-ROM.

- [4] Elisabeth A. Neasmith, Norman C. Beaulieu, "New Results on Selection Diversity", IEEE Trans. on Commun., vol. 46, No 5, May 1998.
- [5] J.Proakis, Digital Communications, 4th ed. New York: McGraw-Hill, 2001.
- [6] W.C. Lindsey, "Error probabilities for Rician fading multichannel reception of binary and N-ary signals", IEEE Trans. Inform. Theory, vol. IT-10, pp. 339-350, Oct. 1964.
- [7] U.Charash, "Reception through Nakagami fading multipath channels with random delays", IEEE Trans. on Commun., vol. COM-27, pp. 657-670, April 1979.
- [8] Marvin. K Simon, and Mohamed-Slim Alouini, "A unified Approach to the probability of error for noncoherent and differentially coherent modulations over generalized fading channels", IEEE Trans. on Commun., vol. 46, No. 12, pp.1625-1638, December 1998.
- [9] Mohamed-Slim Alouini, and Marvin. K Simon, "Postdetection Switched Combining - A simple Diversity Scheme With Improved BER Performance", IEEE Trans. on Commun., vol. 51, No. 9, pp.1591-1602, September 2003.
- [10] W.C.Lee, Mobile Communications: Design Fundamentals, 2nd ed. New York: Wiley, 1993, pp.202-211.
- [11] M. Abramowitz and I. A. Stegun, Handbook of Mathematical Functions. New York: Dover, 1972.

***Abstract** - In this paper the receiver for the noncoherent demodulation of the digital FSK signal in the presence of correlated Gaussian noise is considered. The statistical characteristics of the signal at this receiver output at two time instants are calculated. The results obtained can be applied for the optimal receiver design and for the determination of their characteristics.*

NONCOHERENT DIVERSITY SYSTEM WITH TWO BRANCHES FOR THE DEMODULATION OF M-FSK SIGNAL AT TWO TIME INSTANTS

Mihajlo Stefanović, Dragana Krstić, Risto Bojović,
Sladjan Bogoslović

ПЕРФОРМАНСЕ КООПЕРАТИВНОГ ДИВЕРЗИТНОГ СИСТЕМА КОЈИ КОРИСТИ ПРОТОКОЛ СЕЛЕКТИВНОГ РЕЛЕЈА

Јасмина Спасић, *стипендиста Министарства науке и заштите животне средине*
 Бојан Димитријевић, Зорица Николић, *Електронски факултет у Нишу*

Садржај — У раду су приказане перформансе кооперативног диверзитног система који користи селективни релеј (SR) протокол. За меру перформанси је узета вероватноћа грешке по биту (BER). Анализа перформанси је обављена за симетричне и асиметричне међукорисничке канале.

1. УВОД

Предности система са више улаза и више излаза (МИМО) су данас увелико познате. Диверзитни пренос у овим системима се реализује помоћу више антена на предаји и пријему. У мобилним комуникацијама овакав приступ није прихватљив због ограничења везаних за величину апарата, цене и фреквенције. Алтернативни начин за реализацију просторног диверзита са само једном антенном на мобилном апарату се остварује кооперативним приступом, тако што сваки корисник обавља релејни пренос информација другог корисника из датог система, чиме на одредишту поред сигнала из директног преноса корисник-одредиште постоји и релејни сигнал.

Принцип кооперативног диверзита је дат у раду [2]. У раду [3] су изведене вероватноће за протоколе декодирање-и-прослеђивање, појачање-и-прослеђивање, селективни релеј и инкрементални релеј, при чему је утврђено да сем протокола декодирање-и-прослеђивање, остали постижу потпуни диверзит. Поменути радови користе једноставне кодове и хард одлучивање, док се у раду [4] уводи појам кодиране кооперације. Касније је ова идеја проширена у раду [5], са увођењем просторно-временског кодирања и турбо кодирања.

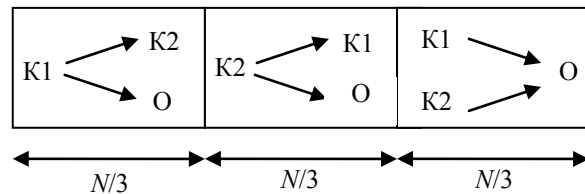
У поменутих радовима се полази од претпоставке да постоје потпуно прецизне информације о стању канала (CSI) и да се обавља кохерентна детекција на свим пријемницима. При реализацији у пракси неопходно је да се обави процена канала у пријемницима и на одредишту, чиме систем постаје доста сложен. Због тога се у пракси применује диференцијална модулација (DPSK) која не захтева процену стања канала.

У овом раду биће разматране перформансе кооперативних диверзитних система који користе протокол селективног релеја.

2. МОДЕЛ СИСТЕМА

Посматрани систем се састоји од два корисника са по једном антенном који користе кооперативни диверзит и базне станице (одредишта). Корисници деле фреквентни осег и не могу да шаљу и примају информације истовремено. Примењена TDMA шема је дата на Сл. 1. Рам за слање података је подељен на три дела, при чему је први део резервисан за информације првог корисника, други део за информације другог, а трећи је заједнички за оба корисника и у њему се преносе релејне информације до одредишта.

Међукориснички канали и директни канали су међусобно независни. Сви канали су квази статични (нема промена током једног рама, а промене у суседним рамовима су независне) и са равним федингом. У једном раму може да се обезбеди N симболских интервала, са $N_k = N/3 - 1$ информационих симбола сваког корисника.



Сл. 1. TDMA шема за два кооперативна корисника. $K1$ је први корисник, $K2$ је други корисник и O је одредиште.

У првом делу рама, први мобилни корисник шаље своју поруку коју прима пријемник на одредишту и други мобилни корисник. Примљени сигнал на одредишту из директног преноса $r_{1d}[n]$ је облика:

$$r_{1d}[n] = a_{1d}s_1[n] + w_d[n] \quad (1)$$

где је $s_1[n]$ симбол који је послао први корисник у n -том симболском интервалу, $n = 0, 1, \dots, (N/3) - 1$. Током овог рама сигнал који прима други корисник $r_{12}[n]$ је:

$$r_{12}[n] = a_{12}s_1[n] + w_2[n]. \quad (2)$$

У другом делу рама су замењене улоге првог и другог корисника. Тако да су примљени сигнали на одредишту $r_{2d}[n]$, и код првог корисника $r_{21}[n]$ облика:

$$\begin{aligned} r_{2d}[n] &= a_{2d}s_2[n] + w_d[n], \\ r_{21}[n] &= a_{21}s_2[n] + w_1[n]. \end{aligned} \quad (3)$$

где је $s_2[n]$ пренети симбол другог корисника у n -том симболском интервалу, $n = N/3, (N/3) + 1, \dots, (2N/3) - 1$.

У трећем делу рама се оба корисника понашају као релеји и преносе сигнале које су примили међусобно у исто време. Сигнал који долази на одредиште је линеарна комбинација сигнала са оба преносна пута:

$$r_d[n] = a_{1d}s_{1r}[n] + a_{2d}s_{2r}[n] + w_d[n] \quad (4)$$

где су $s_{1r}[n], s_{2r}[n]$ прослеђени симболи од првог и другог мобилног корисника у n -том симболском интервалу $n = 2N/3, (2N/3) + 1, \dots, N - 1$.

У једначинама (1)-(4) коефицијенти $a_{ij}, i, j \in \{1, 2, d\}$, се везују за преносне путеве од корисника i до j и представљају енергију сигнала која је ослабљена федингом и ефектом сенке. Коефицијенти се моделују као независне комплексне Гаусове случајне променљиве нулте средње вредности. Индекси "1" и "2" означавају првог и другог мобилног корисника, а "d" означава одредиште. Како се карактеристике канала не мењају током трајања рама, променљива n се изоставља код променљиве a_{ij} . $w_i[n], i \in \{1, 2, d\}$ је адитивни бели шум

и интерференција, а моделује се као независна комплексна Гаусова случајна променљива са вариансом N_i $i \in \{1, 2, d\}$.

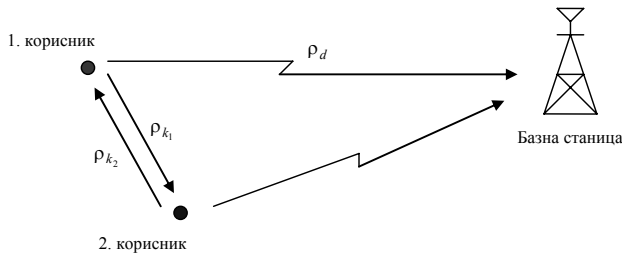
Односи сигнал-шум (SNR) за сваки линк са слике 2 су облика:

$$\rho_d = E[a_{1d}^2] / N_d = E[a_{2d}^2] / N_d, \quad (4a)$$

$$\rho_{k_1} = E[a_{12}^2] / N_2, \quad (4б)$$

$$\rho_{k_2} = E[a_{21}^2] / N_1. \quad (4ц)$$

ρ_{k_1} и ρ_{k_2} су SNR-и међукорисничких канала. SNR линкова корисник-одредиште су једнаки и са ознаком ρ_d .



Сл. 2. Кооперативни систем са дефинисаним SNR-ом сваке везе.

У раду ће бити разматран кооперативни пренос који користи протокол селективног прослеђивања.

Када канали међу кооперативним корисницима нису добрих карактеристика, релејни корисници уносе грешку приликом декодирања и поновног кодирања симбола. Уколико се не обавља контрола квалитета примљених информација, долази до слања погрешних релејних симбола и до деградације перформанси, чак и када је директан пренос без грешака. У оваквим ситуацијама, када су лоши међукориснички канали, најбоље је да се релејни сигнали не преносе. Ради провере тачности примљених информација се убацују CRC бити, пре диференцијалног кодирања у мобилном апарату који шаље податке. Релејни пријемник обавља проверу CRC бита после диференцијалног декодирања, како би се утврдило да ли је рам примљен исправно. Уколико је рам исправно примљен, релејни корисник поново обавља диференцијално кодирање и слање сигнала, а уколико постоји грешка корисник не ради ништа, јер би се нарушила операција диференцијалног декодирања. У раду је примењен 16-то битни CRC са идеалном детекцијом грешке.

Када један корисник обустави релејни пренос, на одредишту се прихвата шема декодирања којом се тежи да се елиминише шум из директног преноса. На пример, ако само други корисник преноси релејни сигнал од примљених информација првог корисника. При декодирању поруке првог корисника на одредишту се користи комбинација сигнала из директног преноса први корисник-одредиште и релејна информација, док се информација другог корисника добија класичним диференцијалним декодирањем. На овај начин је успостављен диверзитни пренос за првог корисника, без уношења сметњи у директни пренос другог корисника.

Информација која одредишту указује чију поруку корисник преноси се преноси посебним каналом. Када се рамови синхронизују ова порука се само једном шаље одредишту.

3. ПЕРФОРМАНСЕ СИСТЕМА

За меру перформанси се користи вероватноћа грешке по биту (BER). Биће посматрани симетрични и асиметрични међукориснички канали.

Када кооперативни корисници поседују прецизну информацију о међусобним секвенцама преноса, не долази до погрешних релејних информација. За идеални међукориснички случај, BER не зависи од међукорисничког канала, већ од начина на који одредиште декодира сигнале. За SR протокол може да се деси да један корисник престане са релејним преносом (један корисник нема добре информације другог корисника). Тиме се рачунање BER-а дели на два случаја.

1. *Потпуно прослеђивање*: Потпуно прослеђивање се обавља када оба корисника преносе релејне сигнале. За једну пријемну антену на пријему израз за BER је [1]:

$$P_{b, \text{пот. прослеђивање}} = \frac{1}{2} \left[1 - \sqrt{\frac{\rho_d}{\rho_d + 6}} \left(\frac{\rho_d + 9}{\rho_d + 6} \right) \right]. \quad (5)$$

где је ρ_d дефинисано у једначини (4a).

2. *Једностуко прослеђивање*: Када један од корисника прекине релејни пренос, па се на одредишту прима само релејни сигнал само од једног корисника. За једну антену на одредишту израз за BER је [1]:

$$P_{b, \text{јед. прослеђивање}} = \frac{1}{2} \left[1 - \sqrt{\frac{\rho_d}{\rho_d + 2}} \left(\frac{\rho_d + 3}{\rho_d + 2} \right) \right]. \quad (6)$$

где је ρ_d дефинисано у једначини (4a).

У SR протоколу корисници преносе релејни сигнал само када је цео рам тачно примљен. Што значи да се не преносе погрешни симболи у релејном сигналу, па је примењени BER изведен за идеални међукориснички случај. Вероватноћа да кориснички мобилни апарат преноси релејни сигнал је $(1 - P_{\text{DPSK}, k_i})$, где је P_{DPSK, k_i} вероватноћа грешке рама за DPSK i -тог мобилног корисника. Вероватноћа грешке рама за DPSK је [1]:

$$P_{\text{DPSK}, k_i} = 1 - \left(\frac{1}{2} \right)^N \left[1 + \sum_{k=1}^N \prod_{l=1}^k \frac{N+1-l}{l + \frac{l}{\rho_{k_i}}} \right]. \quad (7)$$

где је N број информационих симбола, а ρ_{k_i} је дефинисано у једначинама (4б-ц).

При разматрању BER-а првог корисника могућа су четири случаја.

а) *Корисници не преносе релејни сигнал*:

Вероватноћа у овом случају је $P_{\text{DPSK}, k_1} \cdot P_{\text{DPSK}, k_2}$.

Грешке на одредишту се јављају због DPSK декодирања сигнала из директног преноса првог корисника.

б) *Само други корисник преноси релејни сигнал*:

Вероватноћа у овом случају је $(1 - P_{\text{DPSK}, k_1}) \cdot P_{\text{DPSK}, k_2}$.

Погрешни бити на пријему се јављају при диференцијалном декодирању у случају једностуког прослеђивања.

в) Само први корисник преноси релејни сигнал:
 Вероватноћа у овом случају је $P_{\text{DPSK},k_1} \cdot (1 - P_{\text{DPSK},k_2})$.
 Погрешни бити на пријему се јављају због DPSK декодирања слично првом случају.

г) Оба корисника преносе релејни сигнал:
 Вероватноћа у овом случају је $(1 - P_{\text{DPSK},k_1}) \cdot (1 - P_{\text{DPSK},k_2})$.
 Погрешни бити на пријему се јављају при диференцијалном декодирању са потпуним прослеђивањем.

BER за SR протокол се добија усредњавањем BER-а ова четири случаја, чиме се добија:

$$\begin{aligned}
 P_{b,\text{SR}} = & P_{\text{DPSK},k_1} \cdot P_{\text{DPSK},k_2} \cdot P_{b,\text{DPSK}} \\
 & + (1 + P_{\text{DPSK},k_1}) \cdot P_{\text{DPSK},k_2} \cdot P_{b,\text{јед. прослеђивање}} \\
 & + P_{\text{DPSK},k_1} \cdot (1 + P_{\text{DPSK},k_2}) \cdot P_{b,\text{DPSK}} \\
 & + (1 - P_{\text{DPSK},k_1}) \cdot (1 - P_{\text{DPSK},k_2}) \\
 & \cdot P_{b,\text{пот. прослеђивање}}
 \end{aligned} \quad (8)$$

где је $P_{b,\text{DPSK}} = 1/(1 + 2\rho_d)$, [1], вероватноћа грешке по биту за DPSK, у каналима са Rayleigh-овим федингом. Када је $\rho_{k1} = \rho_{k2} = \rho_k$, (8) постаје:

$$\begin{aligned}
 P_{b,\text{SR}} = & P_{\text{DPSK},k} \cdot P_{b,\text{DPSK}} + (1 - P_{\text{DPSK},k}) \cdot P_{\text{DPSK},k} \\
 & \cdot P_{b,\text{јед. прослеђивање}} + (1 - P_{\text{DPSK},k})^2 \cdot P_{b,\text{пот. прослеђивање}}
 \end{aligned} \quad (9)$$

јер не постоје разлике међу корисницима.

4. АНАЛИЗА РЕЗУЛТАТА

На Сл. 3, 4 и 5 су дати нумерички резултати за SR протокол за симетричане и асиметричане међуко-рисничке канале. Како се поред корисних информација у SR протоколу преносе и CRC бити, врши се корекција SNR-а корисних информација на следећи начин [1]:

$$\text{SNR} = 10 \log \left(\frac{\rho_d \cdot N + 1}{R \cdot N + 1 - \gamma} \right) \text{ [dB]}$$

где је R брзина кодирања, N број информационих симбола, а $\gamma = 1 + \text{број CRC бита}$.

А. Симетричан међуко-риснички канал

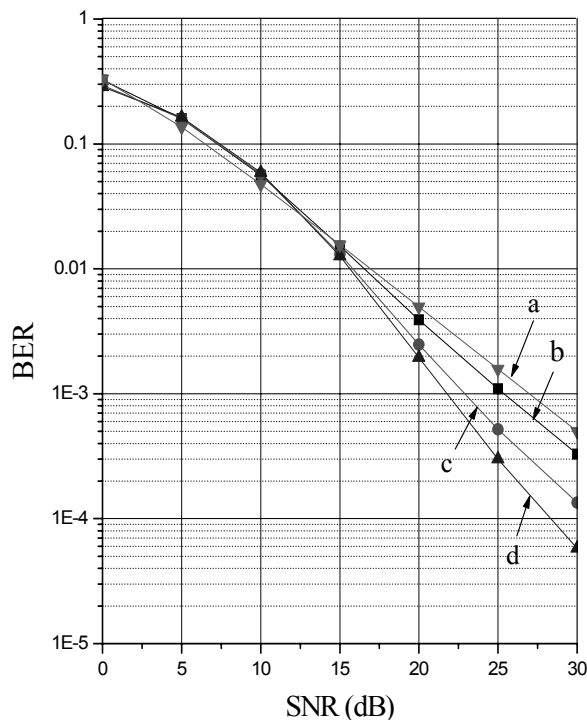
Када је међуко-риснички канал симетричан, перформансе оба корисника су идентичне. CRC бити уносе мањи пад у перформансама, али грешка не улази у zasiћење јер се не преносе погрешни релејни симболи. Нумерички резултати су добијени за вредности $R = 2/3$ и $N = 130$.

Са Сл. 3 се види да је за мање вредности ρ_d SR протокол показује мало слабије карактеристике него за случај без протокола, што је последица преношења CRC бита, али за веће вредности ρ_d остварује се значајније побољшање перформанси. Тако нпр. за $\text{SNR} = 27 \text{ dB}$ и $\rho_k = 20 \text{ dB}$ смањење вероватноће грешке је веће од једног реда величине.

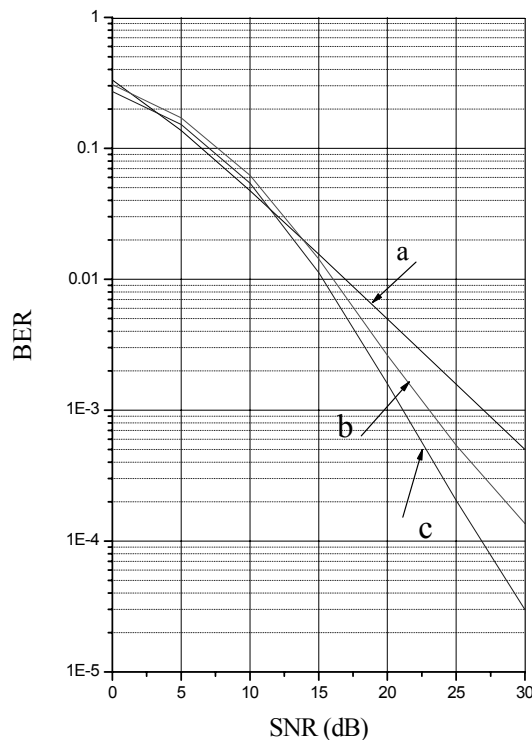
В. Асиметричан међуко-риснички канал

Када су међуко-риснички канали асиметрични, перформансе корисника се разликују, што се најчешће дешава када нпр. постоји нека локална интерференција око првог корисника, док је други корисник толико удаљен да на њега дати извор интерференције не делује.

На слици 4 су дате вредности BER-а за систем без SR протокола и за систем са примењеним протоколом у зависности од SNR-а директне везе, када су међуко-риснички канали $\rho_{k1} = 25 \text{ dB}$, $\rho_{k2} = 15 \text{ dB}$.



Сл. 3. Перформансе SR протокола за различите вредности SNR-а симетричних међуко-рисничких канала: а) није коришћен протокол; б) $\rho_k = 10 \text{ dB}$; в) $\rho_k = 15 \text{ dB}$; г) $\rho_k = 20 \text{ dB}$.

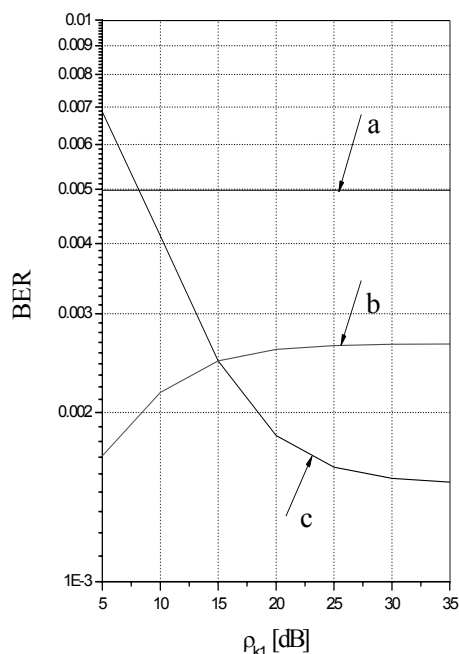


Сл. 4. Перформансе SR протокола за различите вредности SNR-а директног канала и асиметричне међуко-рисничке канале. а) без протокола; б) перформансе другог корисника; в) перформансе првог корисника.

И када су у питању асиметрични међукориснички канали систем са SR протоколом показује боље перформансе од система без протокола.

Како би се размотрило понашање вероватноће грешке за случај асиметричних међуканала ако квалитет преноса једног корисника варира, на слици 5 је дата зависност BER-а од ρ_{k1} , при фиксним вредностима ρ_{k2} и ρ_d . За случај $\rho_{k1} > \rho_{k2}$, долази до побољшања перформанси првог корисника, који услед слабијег односа SNR међукорисничког канала другог корисника ређе преноси релејни сигнал, па је на одредишту чешћи случај једноструког прослеђивања.

Грешка при једноструком прослеђивању је мања јер би додатни слабији релејни сигнал на одредишту уносио шум. Перформансе другог корисника се не нарушавају драстичније у овом случају.



Сл. 5. Поређење перформанси првог и другог корисника у систему са селективним прослеђивањем за $\rho_{k2} = 15$ dB и $\rho_d = 20$ dB. a) без SR протокола; b) други корисник; c) први корисник.

5. ЗАКЉУЧАК

Кооперативним комуникацијама се реализује просторни диверзит у системима у којима су корисници ограничени на једну антену, па није остварљива класична поставка просторног диверзита. У раду је анализиран селективни релеј протокол. Нумерички резултати за вероватноћу грешке показују предности система са SR протоколом у односу на систем који не користи релејни пренос за случај симетричних и асиметричних међуканала.

ЛИТЕРАТУРА

- [1] P. Tarasak, H. Minn, V. K. Bhargava, "Differential Modulation for Two-User Cooperative Diversity Systems", *IEEE Journal on Selected Areas in Communications*, vol.23, no.9, Sept. 2005.
- [2] A. Sendonaris, E. Erkip, and B. Aazhang, "User cooperation diversity—Part I: System description," *IEEE Trans. Commun.*, vol. 51, pp. 1927-1938, Nov. 2003.
- [3] J. N. Laneman, D. N. C. Tse, and G. W. Wornell, "Cooperative diversity in wireless networks: Efficient protocols and outage behavior," *IEEE Trans. Inf. Theory*, vol. 50, no. 12, pp. 3062-3080, Dec. 2004.
- [4] T. E. Hunter and A. Nosratinia, "Cooperation diversity through coding," in *Proc. IEEE Int. Symp. Inf. Theory (ISIT)*, 2002, p. 220.
- [5] M. Janani, A. Hedayat, T. E. Hunter, and A. Nosratinia, "Coded cooperation in wireless communications: Space-time transmission and iterative decoding," *IEEE Trans. Signal Process.*, vol. 52, no. 2, pp. 362-371, Feb. 2004.

Abstract – This paper presents selection relaying protocol in cooperative diversity system. The performance of protocol is evaluated in symmetric and asymmetric interuser channel cases, and numerical results shows a performance gain in both cases compared to system without relaying.

PERFORMANCE OF SR PROTOCOL IN COOPERATIVE DIVERSITY SYSTEM

Јасмина Спасић, Бојан Димитријевић, Зорица Николић



секција TO-7

**МОДЕЛОВАЊЕ, ИДЕНТИФИКАЦИЈА И
УПРАВЉАЊЕ ПРОЦЕСИМА**

M. Rogić NOVI KONCEPTI I KOMPONENTE U INTEGRALNOJ AUTOMATIZACIJI KRANOVA	248
B. Jovanović, M. Damnjanović, M. Pavlović PC-BASED 12-CHANNEL ELECTROCARDIOGRAPH FOR RESTING AND EXERCISE TEST	253
D. Mitić, Č. Milosavljević, B. Veselić SINTEZA SISTEMA PRAĆENJA ZASNOVANA NA DIGITALNOM UPRAVLJANJU MINIMALNE VARIJANSE S KVAZI-KLIZNIM REŽIMOM	258
M. Naumović, B. Veselić PRIMENA DIGITALNOG PI ² OPSERVERA U SERVO POGONU SA MOTOROM JEDNOSMERNE STRUJE	264
A. Rakić, T. Petrović, D. Dujković SYSTEMATIC APPROACH TO ROBUST FUZZY CONTROL DESIGN FOR MASTER-SLAVE CURRENT-SHARING DC/DC CONVERTERS	269
S. Igić, M. Milanković, V. Vulić METODE ISTRAŽIVANJA PARAMETARA SAGOREVANJA PŠENIČNE I SOJINE SLAME NA KOTLOVSKOM POSTROJENJU PRIMENOM PLC	275
Z. Milić, P. Nikolić POVEZIVANJE RAZLIČITIH TIPOVA INDUSTRIJSKIH MREŽA ZA POTREBE AKVIZICIJE PODATAKA U ROBUSNIM USLOVIMA	279
P. Jerkan, D. Milićević, Z. Čorba, V. Vasić PRIMENA PROGRAMABILNOG LOGIČKOG KONTROLERA U UPRAVLJANJU MAŠINOM ZA JEDNOSMERNU STRUJU	283

NOVI KONCEPTI I KOMPONENTE U INTEGRALNOJ AUTOMATIZACIJI KRANOVA

Miroslav Rogić, *Mašinski fakultet u Banjaluci*

Sadržaj - U radu su obrađeni novi trendovi u savremenoj automatizaciji kranova, tj. pogonski sistemi, automasko decentralizovano upravljanje korištenjem softverskih sistema, izmjena informacija između senzorskih i upravljačkih sistema primjenom bus tehnologije. Takođe je obrađeno korištenje SCADA sistema za nadzor kranskog postrojenja i transportnog procesa, kao i implementacija novih funkcija, kao što je amortizacija klaćenja tereta.

1. UVOD

Na svjetskom tržištu postoji rastuća potreba za modernizacijom starih i proizvodnjom novih kranova. Istovremeno rukovaoci kranova postavljaju sve veće tehničke zahtjeve, koji se mogu realizovati samo sa automatizacijom kranova. Automatizacija kranova podrazumijeva:

1. primjenu pogonskih sistema sa regulisanim brojem obrtaja i mrežnim interfejsima za podatke (informacije) saglasno VDI/VDE 3689,
2. senzorske sisteme za registrovanje unutrašnjeg i spoljašnjeg stanja postrojenja,
3. automaske pogona korištenjem programskih sistema,
4. izmjenu informacija između senzorskih sistema primjenom bus tehnologije,
5. korištenje SCADA sistema za kompletan nadzor sistema postrojenja i procesa,
6. implementaciju novih funkcija kao što je amortizacija klaćenja tereta.



Sl. 1 Mosni kran – automatizovani sistem

Današnja rješenja upravljanja kranovima baziraju se sve više na umreženim decentralizovanim pogonskim, senzorskim i upravljačkim sistemima. Kod softvera orjentišu se ka proizvođački nezavisnom programiranju prema standardu IEC 61131-3. Kod standardizacije ovih rješenja ideja vodilja je objektno struktuiranje, modularnost, transparentnost i nezavisnost od proizvođača. Rezultat toga je praktično orjentisani i ispitani softverski blokovi koji bitno skraćuju projektovanje i puštanje u rad kranskog softvera.

2. POGONSKA TEHNIKA

Umjesto klizno-kolutnih motora sa rotorskim upuštaićima sve više se primjenjuju AC pogoni sa frekventnom regulacijom broja obrtaja. Najčešće se koriste frekventni

naponski vektorski pretvarači sa strujnom regulacijom koji omogućavaju stepenasto regulisanje broja obrtaja asihronih naizmjeničnih motora snage od 0.37 kW pa do 90 kW. Kod jednofaznog regulisanja u području od 0.27 kW pa do 2.2 kW moguća je samo U/f regulacija. Trofazni izlazi su zaštićeni od kratkog spoja. Frekventni pretvarači velikih snaga (do 315 kW) se rade i u verziji potpuno klimatizovanih ormara.

Nezavisno od veličine frekventni regulatori se mogu modularno proširivati sa:

- komandnim panelom,
- komunikacionom grupom,
- kočionim modulom ili kočionim uređajem sa kočionim otporom,
- ulazno-izlaznim filterom.

Za brzu, cikličnu izmjenu podataka između pogona i PLC-a ovi frekventni pretvarači se mogu primijeniti u otvorenim standardizovanim fieldbus sistemima kao što su Suconet K, InterBus S i PROFIBUS DP itd..

Za regulaciju istosmjernih motora sa nazivnom strujom od 20 do 150 A (400V/500V) u četvorokvadrantnom pogonu koriste se digitalni strujni pretvarači u kompaktnoj verziji. Za veće struje (do 3000 A) realizuju se pogoni sa strujnim pretvaračima sa eksternim dijelom. Ovi uređaji se takođe mogu umrežiti preko fieldbus sistema Suconet K, InterBus S i PROFIBUS DP.

3. NISKONAPONSKA I SREDNJENAPONSKA RASKLOPNA TEHNIKA

Komponente za uklapanje, zaštite i upravljanja kranova pripadaju već godinama osnovnom sortimentu mnogih proizvođača. Bilo da su u pitanju motori, mašine ili postrojenja, proizvođači nude široki sortiment sa brojnim dodacima za fleksibilna i ekonomična rješenja. Tu ubrajamo:

- upravljačko-dojavni uređaje,
- pozicioni prekidače,
- motorne zaštite za uklapanje motora i omskih potrošača od 4 do 450 kW,
- vakumske zaštite (kontakti koji se uklapaju u vakumu) sa dužim vijekom trajanja postoje već od 180 A,
- elektronske zaštitne releje koji štite motore od ispada faze i preopterećenja,
- pomoćne zaštite i elektronski vremenski releji za fleksibilno rješavanje različitih upravljačkih zadataka,
- bregaste prekidače i razdvojni prekidače za snagu za uklapanje i upravljanje,
- zaštitne prekidači za motore, sigurne od varničnog zalepljivanja,
- transformatore i prigušivače (transformatori sa trostrukom funkcijom: upravljački, razdvojni i sigurnosni transformator).

4. NOVE TOPOLOGIJE UPRAVLJANJA

Još do prije nekoliko godina na kranovima je bio uobičajen centralizovani koncept automatizacije. Sada se probijaju decentralizovane topologije. Sve funkcije automatizacije obrađuju se od strane jednog upravljanja, koji podatke kрана od lokalnog sakupljača podataka izmjenjuje preko fieldbus-a. Slika 4 prikazuje kako se sa kompaktnim komponentama grupe Moeller mogu realizovati danas uobičajene, decentralizovane topologije. Ovim upravljanjima je zajedničko:

- fieldbus interfejsi,
- programski sistem,
- ukolopne memorijske kartice,
- dijagnostika i programiranje preko mreže,
- odlaganje programa na memorijskoj kartici,
- mogućnost istovremenog pozivanja više programa u PLC,
- konektori za lako ožičavanje i brzu izmjenu,
- proširivost u svakom trenutku, decentralizovano ili lokalno,
- iste dimenzije za kompaktne forme.

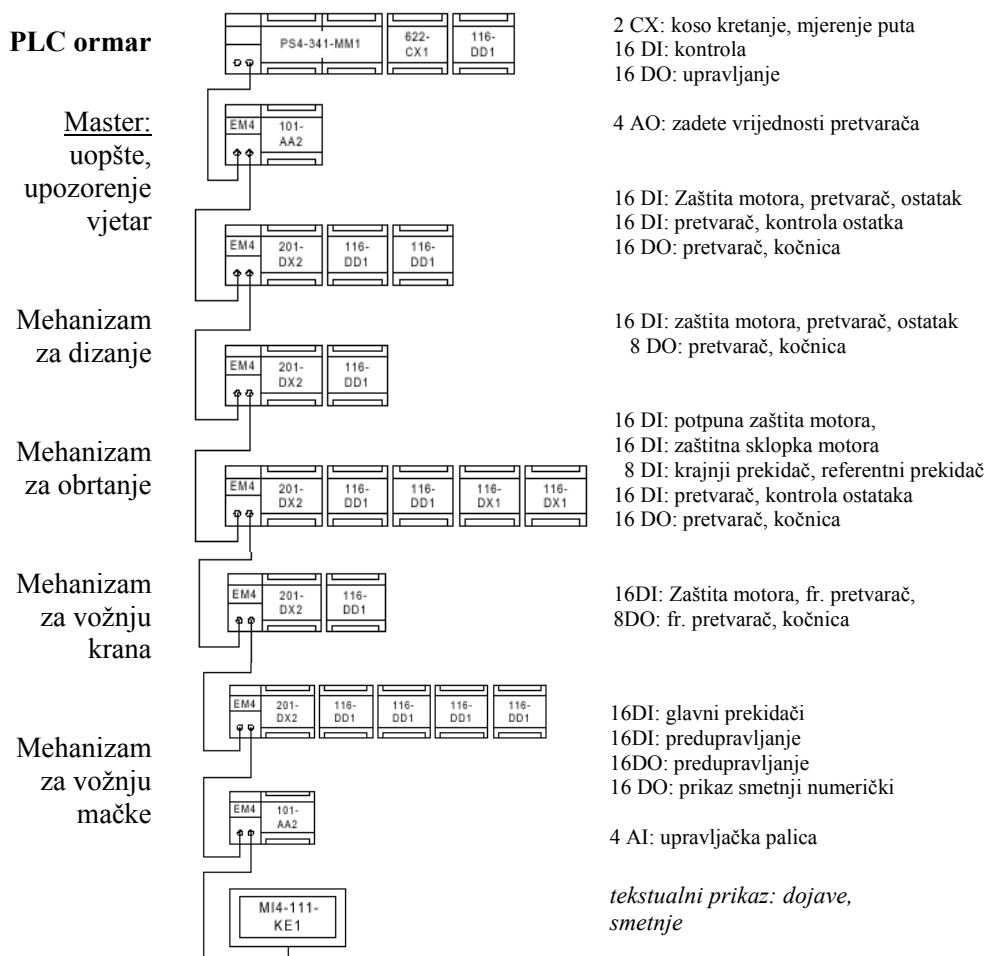
Ciklusno vrijeme je 0.5 ms za 1 kByte naredbi (bit-nih) i 512 kByte kombinovane programske i podatkovne memorije.

U budućnosti će se decentralizovane topologije dalje razvijati u strukture sa distribuiranom (raspodijeljenom) inteligencijom. Pri tome se zadržava umrežavanje putem fieldbus-a, kako bi se podaci mogli široko razmjenjivati. Parcijalne funkcije radi rasterećenja glavnog upravljanja se delegiraju inteligentnim učesnicima na basu. Ove funkcije mogu da se razvijaju kao samostalni programi, što povećava preglednost cijelog sistema. Nastaje jedna provjerena aplikacija, koja se gotova i ispitana učitava u memorijsku karticu PLC-a. Na taj način redukuje se inženjerski napor u projektovanju, a postrojenje čini jednostavnijim za održavanje.

5. OTVORENE KOMUNIKACIJE SA UMREŽAVANJEM

Bez obzira koji se bus sistem koristi, on korisniku donosi odlučujuće prednosti:

- smanjenje troškova zbog smanjenih napora u kabliranju, kod instalacije i puštanja u rad,
- olakšano proširenje kranskog postrojenja, odnosno koračna modernizacija kрана čak i sa uređajima (komponentama) različitih proizvođača.
- povećanje pogonske sigurnosti, jer se izbacuju dugački analogni vodovi i stezna mjesta.

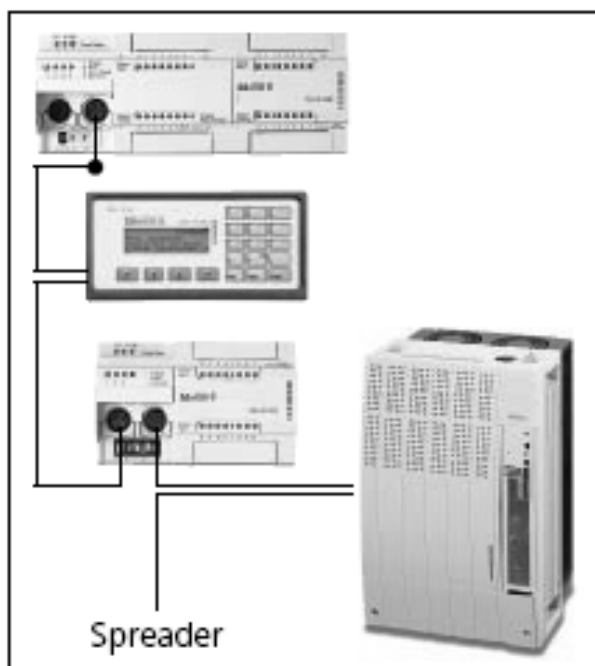


Sl. 2 Primjer decentralizovanog sistema upravljanja kranom

Za umrežavanje uređaja na kranu danas se nudi sljedeći fieldbus sistemi:

- Suconet K: dokazan, jeftin, RS-485 bus, pristup Master-Slave
- Profibus DP: normiran, RS 485-bus, multimaster, brzina prenosa od 9.6 kbaud do 12 Mbaud.
- Interbus S: normiran, brz, RS 422, ring-topologija, pristup Master-Slave
- Ethernet: univerzalan, magistrala topologija, pristup CSMA/CD

Za izmjenu podataka više kranova među sobom i za vizualizaciju na jednom PC-u primjenjuje se normirani procesni PROFIBUS FMS bus sa multimaster mogućnostima, a ukoliko je neophodno i sa optičkim vodovima.



Sl. 3 Povezivanje elemenata automatizacije kрана

6. INFORMACIJE NA TEKSTUALNIM I GRAFIČKIM PANELIMA

Vizualni i upravljački paneli služe da kranisti vizualiziraju različite vrste informacija na kranu. Nadalje ovi uređaji omogućavaju kranisti da kranom upravlja po specijalnim automatskim procedurama.

Tekstualni operatorski panel raspolaže sa različitim veličinama LCD displeja i brojnim funkcionalnim tasterima. Specijalno za automatizaciju kranova podesni su uređaji koji raspolažu sa:

- LCD displejem sa 4 reda po 20 znakova.
- folijskom tastaturom sa 19 znakova, zaštita IP 65
- 128 kB memorija (flash), sat,
- 1024 linija teksta za dojavu, memoriju za 256 dojava sa datumom i vremenom,
- interfejs za mrežu i štampač.

Grafički i operatorski panel proširuje ove karakteristike sa slobodnim, individualnim grafičkim oblicima korisničkog okruženja. Touch tehnika omogućava dodatno intuitivno posluživanje.

7. STANDARDIZACIJA

S druge strane trend u automatizaciji, podstaknut troškovima i poteškoćama korisnika, ide od specifičnih proizvođačkih sistema ka otvorenim, standardiziranim sistemima. Ovim se smanjenju preveliki kadrovski zahtjevi kod razvoja projekta. Pozitivni efekti se ogledaju u smanjenju napora kod uhodavanja, školovanja, projektovanja, puštanja u rad i dokumentaciji standardizovanih sistema.

Osnovna zamisao standardizacije je ponovljena primjena projektnih rješenja, u ovom slučaju za automatizaciju kranova. Najvažniji zadatak je definisati obim i interfejs standardizovanih rješenja i razviti ispitane projektne blokove.

Cilj je da se ubrza razvoj projekta i poveća kvalitet. Nasuprot uobičajenim konvencionalnim projektima, kod kojih je neophodno uložiti značajan inženjerski napor, kod standardizovanih projekata javlja se promijenjena struktura troškova. Moguće je putem uštede troškova - na osnovu smanjenog inženjeringa na bazi standarda - značajno smanjiti prodajnu cijenu i kran učiniti konkurentnijim.

Djelotvorna standardizacija je naravno povezana sa određenim naporima (troškovima). Ovi napori (troškovi) se višestruko isplate.

7. NOVI PRISTUP U RAZVOJU SOFTWARE

Poseban problem u izradi projekta predstavlja razvoj software za upravljanje kranom. Tek je standardizovani PLC jezik prema IEC 61131 omogućio da su softverske komponente tako oblikovane da se mogu realno ponovno upotrebljavati. U ovim, tzv. funkcionalnim blokovima, sa jednoznačnim ulaznim i izlaznim parametrima interni podaci su zaštićeni od značajnijih izmjena (npr. dvostruko označavanje merker) od strane drugih programskih dijelova. Korisnik treba sada još samo korektno da uveže funkcionalne blokove u glavni program.

Prednosti programiranja prema IEC 61131-3 u odgovarajućem razvojnom okruženju su sljedeće:

- internacionalno važenje,
- minimalni napori školovanja u budućnosti,
- više jezika: AWL, KOP, FBS (prevedivo),
- struktura podataka kao kod viših jezika,
- lokalne i globalne varijable, mnogo tipova podataka
- simboličko programiranje, neophodno manje komentara,
- moguće biblioteke funkcionalnih blokova.

Često se radi smanjenja troškova koriste već ranije, u drugim projektima, razvijeni softverski moduli. Time se vrijeme razvoja projekta znatno skraćuje i povećava sigurnost postrojenja, jer se koriste u praksi već ispitana rješenja. Da bi ova tehnika bila svrsishodna bilo je potrebno:

- izvršiti strukturiranje objekata i funkcija kranskog sistema,
- razviti softverske module primjenom standardizovanog PLC jezik prema IEC 61131.

Danas se za standardizaciju softvera konsekventno investira vrijeme i značajno podržava putem proizvođački nezavisnog programiranja na bazi IEC 61131-3.

8. DIJAGNOSTIČKE I SIGURNOSNE FUNKCIJE

Korisnik kрана očekuje danas od opreme svoga kрана da mu omogući još veću raspoloživost i duži vijek trajanja postrojenja. Automatizacija prije svega mora osigurati preciznu informaciju, detaljnu dijagnozu i brzo otklanjanje grešaka u slučaju kvara (ispada) kрана. Ova osobina naziva se «transparentnost». Od mnogo inovativnih ideja ovdje će biti pomenute samo neke:

Precizne informacije:

Svaki signal, koji stže od elektrotehnike kрана na priključke PLC-a, obrađuje se u polju podataka srazmjerno strukturi objekta. Ovi podaci se interpretiraju i prikazuju ili kao dojave ili kao smetnje. Zato se koriste cifarski ili tekstualni prikazi (vidi sliku 4). Smetnje dovode do «mehaničkog stopa» ili «električnog stopa» odgovarajućeg pogona. Sve aktuelne nastale dojave i smetnje se prikazuju.

Tekstualni prikaz ima prednost u odnosu na cifarski, jer se dojave dopunjavaju sa mnogo informacija (npr. 60 znakova). Ove informacije vode električara precizno do pokvarenog uređaja.



Sl. 4 Tekstualni i grafički monitor

Detaljna dijagnoza:

Dodatno zbirne informacije predmetnog objekta (motor, pogon, davač itd) se protokolišu i mogu biti pozvane u svakom trenutku na nekom displeju, na štampaču ili na nekom laptopu. Može se analizirati hronologija jednog kvara, kako bi se izkristalisala prava greška kao uzrok kvara i da bi se ista otklonila.

Brzo oklanjanje grešaka:

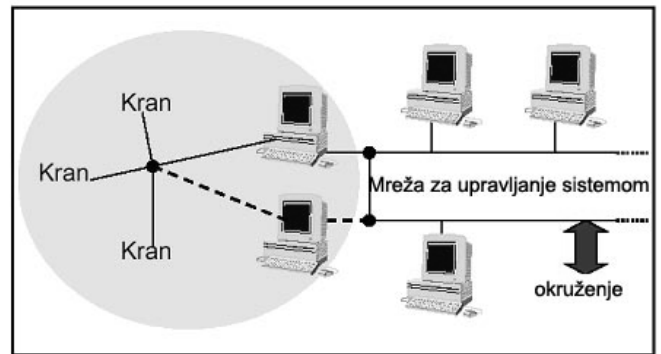
Kod izmjene programa ili za brzog prevazilaženje hardverskih grešaka ponekad je neophodno brzo pronaći u kranskom programu pogodno mjesto za «radno okruženje». Pri tome se štedi vrijeme i troškovi usljed zastoja, ako:

- je program modularno rasčlanjen,
- funkcionalni blokovi kрана imaju jasna imena: `krajnji_prekidač_za_vožnju_mačke`, `zaustavno_vreteno_pogona_za_dizanje`,
- varijable imaju samoobjašnjavajuća imena, imenuju značenje i tip podataka: `predkrajnji_prekidač_BOOL`, `komanda_zadata_vrijednost_INT` (slika 7).
- se npr. daljinskim programiranjem iz biroa program može online pokazati, analizirati i djelimično modificirati.

9. VIZUALIZACIJA RADNIH OPERACIJA

Primjena sistema za vizualizaciju za veliki pretovarni prostor osigurava visoku raspoloživost i dugačak vijek trajanja. Detaljna dijagnoza i preventivno održavanje omogućava da se kvarovi brzo otklone ili preduprije. Svi

relevantni podaci prenose se preko procesnog bus-a na PC za vizualizaciju, obrađuju, prikazuju i arhiviraju.



Sl. 5: Povezivanje kрана na upravljačku mrežu.

U suprotnom pravcu, od biroa do kрана, mogu se prenositi podaci iz uprave skladišta ka kranovođi i prikazati u kabini na displeju.

Takođe i kod ovih sistema automatizacije kрана objektni pristup dozvoljava brzo, efikasno projektovanje i puštanje u rad. Iz biblioteke simbola koriste se grafički simboli i funkcije, koji se prilagođavaju na već pomenute objekte kranskog postrojenja. Osnovne slike koje smetaju mogu se npr. putem povezivanja grafika i fotosa uprkos tome korisnički specifično oblikovati.

Interesantne mogućnosti ove vizualizacije su:

- alarmi i dojave poredani po prioritetima,
- prikaz mjernih vrijednosti, grafički prikaz u vremenu,
- komunikacija sa kranom preko Profibus FMS/DP,
- interfejs ka Office –Software: Excel, Access, itd.
- mrežna podrška za Client/Sever sisteme,
- SQL/ODBC interfejs,
- rad kao Internet-server.



Sl.6 Vizualni nadzor operacija transporta putem kamera i SCADA sistema

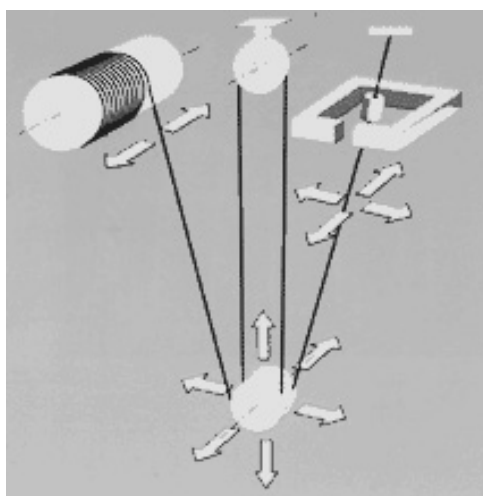
10. SISTEM PROTIV KLAĆENJA TERETA

Tamo gdje kranom potrebno transportovati terete sa sve kraćim vremenima, dolazi do neželjenog klaćenja tereta. Kranista se pri tome brine da odgovarajućim ručnim upravljanjem pogona ovo klaćenje brzo smiri, budući da dugo podizanje i spuštanje tereta izaziva utrošak vremena i novca. Osim toga ovakvo klaćenje, naročito kod teških tereta predstavlja opasnost za poslužioce i teret. Do sada su se koristili mehanički sistemi za smanjenje klaćenja kao što su zatezanje užeta ili sistem makaza sa velikim troškovima kod instalacije i tekućeg pogona.



Sl. 7 Senzorski sklop sistema protiv klaćenja tereta

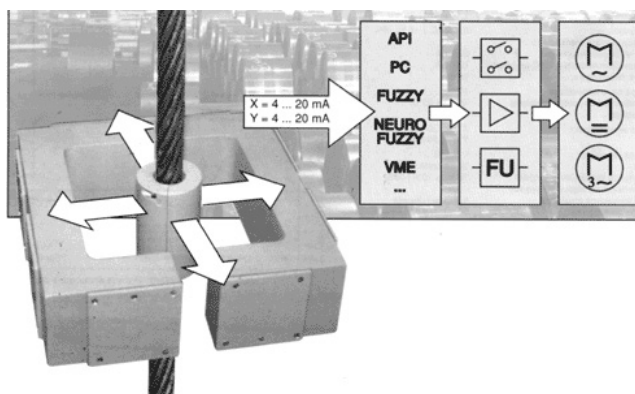
Novo rješenje je kontroler na bazi Fuzzy logike (*anti-sway control*) koji sadrži ekspertsko znanje obučenog kranista sa istim kvalitetom i djeluje putem vještog protuupravljanja pogona vožnje. Poznat je pod imenom Na taj način moguć je potpuno automatski pogon koji štedi vrijeme, npr. kod komisioniranja ili upravljanja skladišnim prostorom.



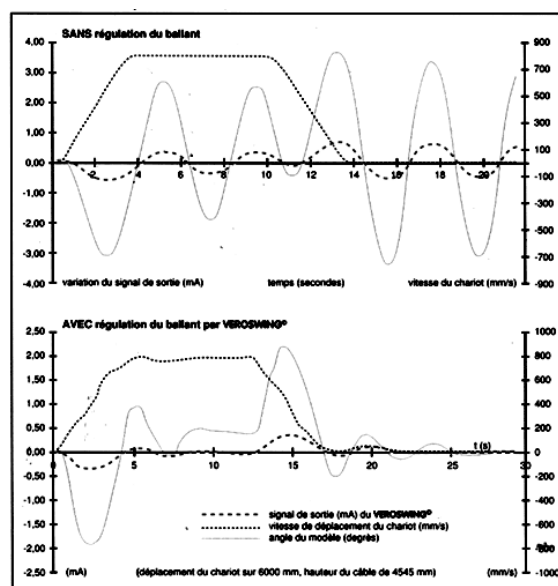
Sl. 8 Opšta šema vješanja tereta sa sistemom protiv klaćenja

Ova softverska aplikacija je za sve vrste pogona fiksirana i potpuno programirana i inkorporira se u standardni program jednog kompaktnog PLC-a. Preko mreže vrši se još samo parametrizacija, pri čemu se napor za projektovanje i puštanje u rad značajno redukuje.

Aktivno prigušenje klaćenja zasniva se između ostalog na registrovanju ugla klaćenja užeta. Za to se koriste trgovački uobičajeni, robusni senzori za ugao direktno na fiksatoru užeta. Sva uobičajena zahvatna sredstva, bez obzira da li je to kuka, spreader ili dvovijčana grabilica su podržana. Ova sensorika ne ograničava otklon noseće užeta. Obrtni mehanizmi za dizanje, kao oni koji se primjenjuju npr kod kontejnerskog pretovara, mogu se uzeti u obzir kod regulacije.



Sl. 9 Blok šema sistema protiv klaćenja



Sl. 10 Dijagrami brzine klaćenja, otklonskog ugla užeta i jačine struje signala senzora u ravni klaćenja a) bez sistema protiv klaćenja, b) sa sistemom protiv klaćenja

11. ЛИТЕРАТУРА

- [1] G. Oortveld, M. Huelke, "Zukunftsorientierte Automatisierung von Kranen - Konzepte und Komponenten", Moeller AG, pp. 1-12, 1999.g.
- [2] Y.S. Kim, K.S.Hong and S.K.Sul, "Anty-Sway Control of Container Cranes: Inclinometer, Observer, and State Feedback", International Journal of Control, Automation, and Systems, vol 2, no.4, pp. 435-449, 2004.g.
- [3] P.Maurer, "HIPAC – Die Antipendel-Regelung für mehrTempo, mehr Präzision, mehr Sicherheit", Siemens, 2002.g.

Abstract - In this paper new trends in modern automation of cranes are investigated: drive systems, automatic decentralized control with software systems, exchange information between sensor and control systems using bus technology. *SCADA systems for supervision of crane and transport process, also implemetation of new functions as anti-sway control are presented.*

NEW CONCEPTS AND COMPONENTS IN INTEGRAL AUTOMATION OF CRANES

Miroslav Rogić

PC-BASED 12-CHANNEL ELECTROCARDIOGRAPH FOR RESTING AND EXERCISE TEST

Borisav Jovanović, Milunka Damnjanović, Faculty of Electronics Engineering Niš
Milan Pavlović, Clinic for Cardiovascular Diseases Niš

Abstract – PC-based 12-channel electrocardiograph for the stress and resting test is considered in this paper. It consists of an external module connected to the PC over the USB port and the Scope software application that runs under Windows XP OS. First, ECG amplifier concept is described, then digital part performing analog-to-digital conversion and signal processing. After, the Scope software features are described.

1. INTRODUCTION

An electrocardiogram (ECG) is the recording of electrical activity generated by the heart on body surface. Pathological changes and events in heart activity are detectable in electrocardiogram in advance before they show some visual harmful effect [5].

ECG signal, in form of the voltage potentials, is collected by conductive skin electrodes placed at designated locations on human body [2]. The signal is characterized by a recurrent wave sequence labeled by successive letters of alphabet (P, Q, R, S, T and U), given in Fig.1.

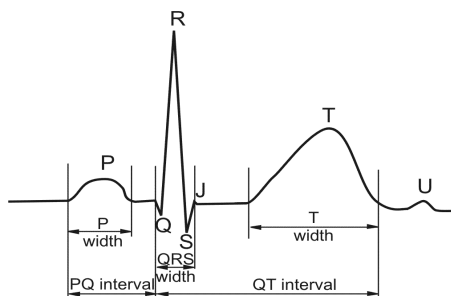


Fig. 1. Typical ECG wave with relevant features

The ECG signal shape and the time intervals (P width, PQ interval, QRS width, QT interval, ST segment level and slope etc. shown in Fig.1) are significant for electrocardiographic diagnosis. Disorders in electrocardiogram predict the fault heart functioning. But, these disorders often occur sporadically and cannot be seen in short term recording. They can appear in situations when patients are under some kind of physical or mental stress. Therefore, it is mandatory to perform ECG signals recording during the stress test.

2. ECG-PC 6/12B CONCEPT

ECG PC 6/12B is 12-channel electrocardiograph for resting and exercise testing. Interfaced to the PC, ECG-PC 6/12b can record, display, achieve, present and analyze ECG recordings. The ECG PC 6/12B system consists of external module connected to the PC over the USB port and the Scope software application that runs under Windows XP operating system.

The module collects the voltage potential signals from patients skin over conductive electrodes. The standard 12

ECG leads (D1, D2, D3, aVR, aVL, aVF, V1, V2, V3, V4, V5 and V6) require 10 electrodes placed at designated points on the human body. Four of them (named R, L, F and N shown in Fig.2) are placed on arms and legs and other six on the chest (Fig.3) [1].

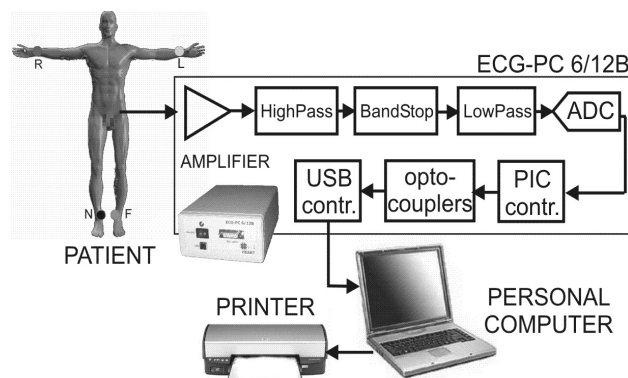


Fig. 2. Block diagram of ECG-PC 6/12B

The simplified block diagram of the ECG recording system is shown in Fig.2. The signals received from the electrodes are buffered and connected to the inputs of resistor network inside the module. Resistor network gives on outputs 12 ECG lead signals - D1, D2, D3, aVR, aVL, aVF, V1, V2, V3, V4, V5 and V6. Beside, the resistor network gives on one of its outputs the common-mode signal (the R, L, and F average signal) which is amplified by inverting amplifier and then connected to the neutral electrode N (shown in Fig.2). This applies an inverted version of common-mode interference to the patient's right leg, with the aim of cancelling the interference.

The module amplifies and filters the ECG leads signals. After analog-to-digital conversion, the microprocessor, the part of the module, further process the data in digital domain and then send the data to the USB controller.

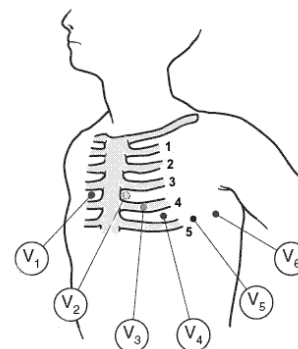


Fig. 3. Positions on chest for electrode placement

The Scope application receives the data sent over USB and displays the ECG signals on the PC monitor. Application

has many advanced features of recording and analyzing the ECG signals that will be further examined in detail.

In the paper, first, the overview of the amplifier circuit concept is presented. Then a digital circuit is proposed which performs the analog-to-digital conversion, digital filtering and data streaming to the PC over USB. After, the Scope software features are described.

3. ANALOG AMPLIFIER CIRCUIT CONCEPT

The analog part of a system must deal with extremely weak signals ranging from several μV up to 5mV . The useful bandwidth of ECG signals is from $0.05\text{Hz} - 100\text{Hz}$ [1].

The ECG signal is combined with significant DC component which is several hundred times greater than the amplitude of ECG signals [2]. The DC component is caused by the contact between the electrode and patients skin and have to be eliminated with high-pass filters[5].

Beside DC component, ECG signals can be corrupted by various kind of noise [5]:

- power-line interference: 50Hz pickup and harmonics from power mains that are several ten times greater than useful signal.
- patient's respiration, motion artifacts and electrode contact noise cause variable resistance between the electrode and the skin that generates the fault baseline drift of ECG signals.
- muscle contraction adds fault signals that are mixed with the ECG signals. Frequency band of muscle contraction signals is a subpart of a band of ECG signals.
- electromagnetic interference from other electronic devices

The main performance characteristics of ECG analog amplifiers can be summarized as follows:

- frequency band at 3dB from 0.05Hz to 100Hz with the first-order high pass filter [1],[3]
- tolerance of DC input voltages (the level depending on type of the electrode)
- overall gain in range 200-1000 (46dB-60dB) with the maximal input signal of $\pm 5\text{mV}$ without output stage saturation [1],[3]
- differential input impedance $>5\text{M}\Omega$ in the entire frequency band [3].
- Common mode rejection ratio CMMR $> 80\text{dB}$

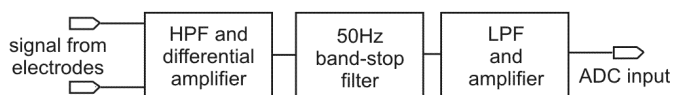


Fig. 4. Analog signal processing chain

The analog signal processing chain (Fig.4) for one ECG signal lead amplification consists of three analog signal processing stages: front-end amplifier circuit with embedded high-pass filter, analog 50Hz band-stop filter, and back-end non-inverting analog amplifier circuit with low-pass filter. The total signal gain of amplifier is chosen to be 500.

The simplified block diagram of the first stage amplifier circuit is shown in Fig. 5. The differential input signal is buffered and then filtered by the first order high-pass filter consisting of resistors R_1 and capacitor C_1 [3]. The high pass filter cut-off frequency is chosen to be 0.05Hz . The A_1 and

A_2 amplifiers take one half of the differential input AC signal each and form the first amplifier [3]. The A_3 and A_4 amplifiers take the other half of the differential input AC signal and form the second amplifier. The gain of two differential amplifiers is given by following equation:

$$A_d = 1 + \frac{R_3}{R_1 \parallel R_2} \quad (1)$$

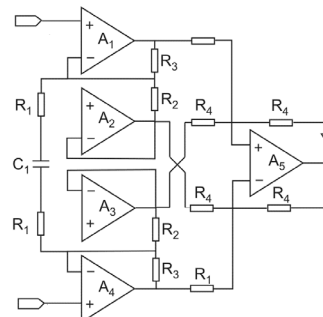


Fig. 5. The front-end amplifier circuit concept

The last stage of front-end amplifier circuit (consisting of A_5 operational amplifier and resistors R_4) is unity gain adder/ subtractor circuit [3].

The front-end circuit amplifies both the ECG signal and 50Hz signal which is several times greater than ECG signal. To avoid amplifier output saturation, signal gain of the front end circuit (A_d) is chosen to be only 200. The A_3 , A_4 and A_5 operational amplifiers are selected with low offset voltage and A_1 and A_2 with high gain-bandwidth product.

ECG derived from the skin surface bears frequency components up to a maximum frequency of 100Hz but the most of spectrum is concentrated below 40Hz . Therefore, 50Hz band-stop filter from the second stage (block given in Fig.4) has minimal influence on ECG signal shape. The second stage stop-band filter has unity gain.

The amplifier's third stage is non-inverting amplifier and low pass filter with cut-off frequency of 100Hz . The gain in the pass band of the third stage is set to 2.5.

The analog circuitry is made of operational amplifiers and passive components (resistors and capacitors). Operational amplifiers are low power with 5V single supply.

The measured common mode rejection of analog signal processing chain ratio is nearly 100dB .

4. DIGITAL SIGNAL PROCESSING

Analog signals are sampled with the frequency of 250Hz which is more than enough for ECG signal monitoring purpose [5]. AD conversion was performed by the converter with 12 analog inputs.

ADC provides 12-bit data resolution on its output. After AD conversion, digital samples are brought to the input the microcontroller. The serial communication block of the microcontroller transmits serial data.

Digital isolation is necessary for data transmission to the PC. The opto-coupler with enough high transmission rate is chosen as digital isolator. Optocoupler's high maximal isolation voltage of 5000V satisfies the patient safety standards. Over its output, microcontroller provides serial data that come to the optocoupler's input. After digital isolation, data is fed to the input of FT232 chip, an RS232 to USB converter IC. USB data is then sent to the PC.

The power supply the ECG PC 6/12B module is brought from PC over USB port. Not only the digital signals but also the power supply had to be isolated.

The patient safety standards demand that the allowed voltage difference between power mains (personal computer supply) and patient should be at least 4000V [1]. Therefore, DC-DC converter with the isolation voltage of 5200V is used for power supply isolation. It receives 5V input voltage from USB and provides 9V on its output. Isolated 5V supply, derived after the linear voltage regulator, is connected to the power supply inputs of analog and digital circuits of the ECG PC 6/12B module.

The total power dissipation of the analog and digital circuits inside the ECG PC 6/12B is 0.35W. The circuit consumes from USB port the current of approximately 70mA at 5V power supply voltage.

5. SCOPE APPLICATION

The software Scope is comprehensive high-end application for both resting and stress cardiac testing. It runs under Windows operating system and has user-friendly graphical interface.

The Scope application has been developed in Microsoft Visual C++.NET 2003 which provides the dynamic software development environment for creating Microsoft Windows-based and Microsoft .NET-based applications, dynamic Web applications, and XML Web services using the C++ object programming language [8].

Microsoft Visual C++.NET provides developers with a proven, object-oriented language for building powerful and performance-conscious applications [8]. With advanced template features, low-level platform access, and an optimizing compiler, Visual C++.NET delivers superior functionality for generating robust applications and components. The product enables developers to build a wide variety of solutions, including Web applications, smart-client Microsoft Windows-based applications, and solutions for thin-client and smart-client mobile devices [8]. C++ is the world's most popular systems-level language, and Visual C++.NET 2003 gives developers a world-class tool with which to build software.

Scope application provides plenty of useful features for recording and analyzing the ECG signals. The electrocardiogram is shown on PC monitor. The doctor, user of program, can print recordings and analysis results on printer that is connected to the PC. Also, the software provides database for ECG recordings storing. The complete resting and exercise test recordings and other useful information can be easily retrieved from database and shown on PC monitor. Also, the recordings can be sent over the internet in form of JPEG picture.

Scope application is designed to be simple and intuitive, and, because of this, ECG-PC 6/12B can be used immediately with minimal operator training. Main benefits of the Scope are:

- simple one key operation with dedicated icons and functions
- records 12-channel electrocardiogram during both resting and exercise test and display it on the PC monitor in real-time
- ECG reports are printed on the printer that uses A4 paper

- controls the whole exercise test process and sends commands over RS232 PC interface to digitally controlled bicycles and treadmills
- data management system gives the ability to store unlimited number of recordings with full analysis

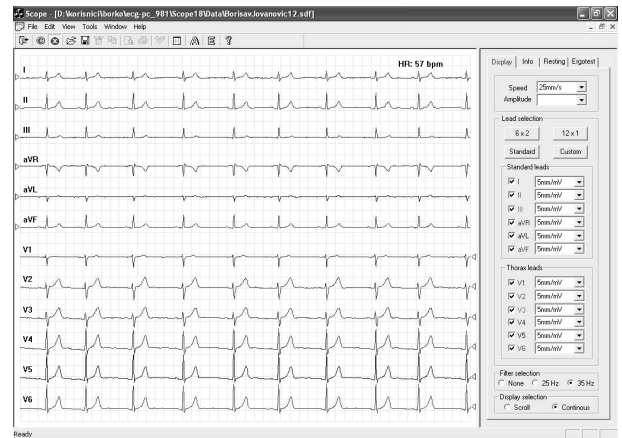


Fig. 6. User interface during the resting test

The user interface for resting test is shown in figures 6 and 7. ECG signals are displayed on the left side in the main window of the application. The amplitude of ECG waves in the main window can be determined by comparing with the grid made of horizontal and vertical lines. The distance between two consecutive grid lines corresponds to actual size of 5mm.

In the main window, ECG signals can be divided into one or two columns. When displayed in one column (Fig.6), the user of program can chose one of the three possible values for time-base sensitivity 25mm/s, 50mm/s or 100mm/s corresponding 10s, 5s or 2s time interval shown in one line on the screen. In the other option, shown on the figure 7, time-base sensitivity values 25mm/s, 50mm/s or 100mm/s corresponds to time intervals 5s, 2s and 1s. The time-base value of 25mm/s is most frequently used, the other two values are useful for detailed signal analysis.

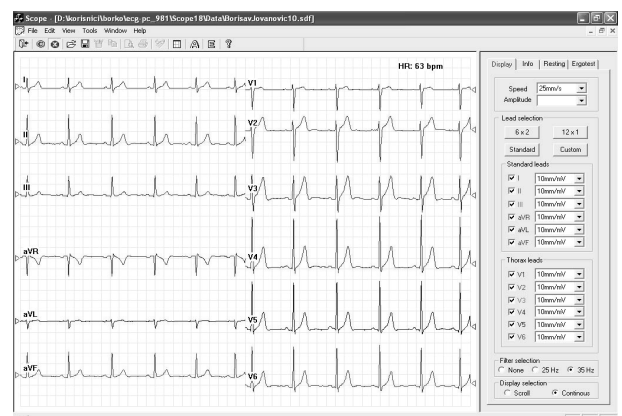


Fig. 7. User interface during the resting test

The size sensitivity of ECG signals can be set to one of three values 5mm/mV, 10mm/mV and 20mm/mV. The selected sensitivity can be applied to the all signals on the screen or to the only particular one specified by the user. Beside setting the sensitivities of time-base and size, the user can turn on and off particular leads and therefore setup the screen in his/her own manner.

During the exercise test the patient rides the ergo-meter bicycle or walks on the treadmill. In the same time, the doctor is watching and analyzing the ECG signals on PC monitor. Usually, the test doesn't last longer than 20 minutes. At the test beginning, patient is in resting state or runs the test under the minimal load (the ergo-meter bike is set to minimal load, or treadmill speed and elevation are set to minimal values). During the test load is gradually increased. The test protocol defines the load values for each stage and the time moments when load changes. At the end of the test, in the resting phase, patient stops riding the bike (or stops walking on treadmill) when the doctor analyzes the patient heart ability to rest.

Scope software supports standard cardiological test protocols for treadmill test: Bruce, Balke, Naughton, Ellestadt, Cooper, etc. Beside, the doctor can define his/her own protocols.

The user interface during the exercise test is shown on Fig.8. In the particular exercise test following ECG leads are chosen: D1, D2, D3, aVR, aVL, aVF and V5.

In the main window, above the ECG signals, the application provides three graphs (Fig.8) especially useful to the doctors:

- graphs of heart rate and load during the test with relation to time,
- trend graphs of amplitude and slope of ST segment (the part of the ECG signal relevant for detecting the ischaemic heart disease) for leads D2 or V5,
- bar graphs showing the instantaneous values of ST segment amplitude and slope for all selected leads.

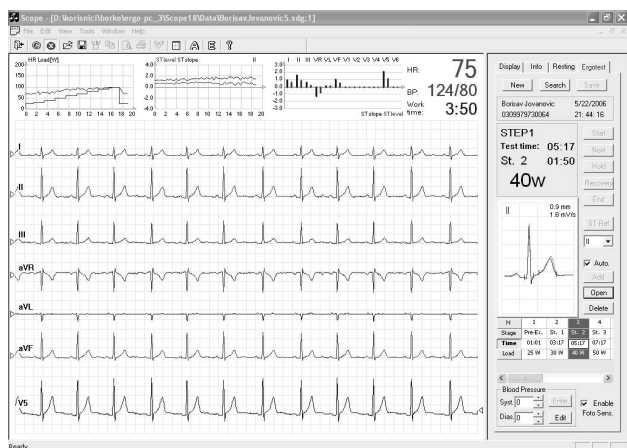


Fig. 8. The Scope application during the exercise test

Numerical values for current values of heart rate, blood pressure and time elapsed from the test beginning are showed on the right side, next to the graphs (Fig.8). During the test, blood pressure values are determined by external blood pressure meter and manually entered into application. Scope program automatically calculates heart rate values.

The control part of the window on the right side (Fig.8) provides control buttons for:

- searching the database for the desired record,
- storing the currently made record into database,
- test process control (starting, stopping, changing the load levels during the test),
- storing the current event into the exercise record (set of ECG signals currently shown in the main window),

During the exercise test, current signals (of lead D2 and V5) can be compared with the referent ones that are stored at the test beginning. After the test is completed, the program gives:

- trend graphs of heart frequency, load, ST amplitude and slope, table with important information gathered during the test,
- ST measurement results in a graphical format for every lead with the relation to time,
- comparison of average signals for all selected leads for all steps during the exercise test (Fig.9) with ST amplitude and slope values,
- complete ECG recording during the test for D2 and V5 leads.

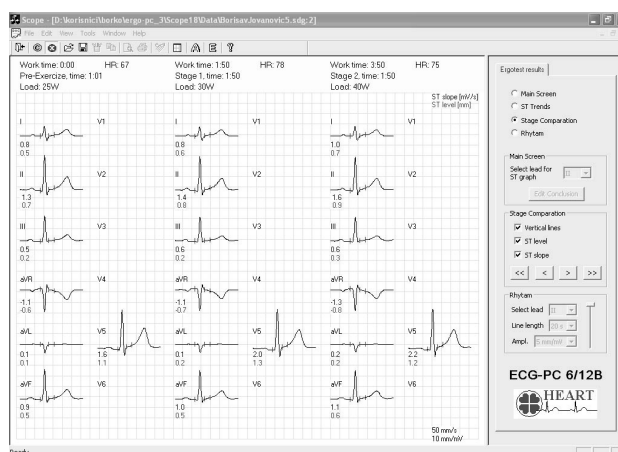


Fig. 9. Exercise test results - stage comparison

The window showing the analysis results for lead D2 is given in Fig. 10. The signal curve is given on the left side of window. The amplitude sensitivity is 40mm/mV and time base - 200mm/s.

The program automatically calculates the following ECG signal parameters:

- RR interval – the average time interval in milliseconds between two consecutive QRS complexes,
- P width – the average duration of P wave in milliseconds (Fig.1),
- PR interval – the average time interval between the beginning the P wave and the beginning the Q wave,
- T width – time interval between T wave beginning and end (Fig.1),
- QT interval – the average time interval between Q wave begin and T wave end (Fig.1),
- QTc interval – normalized QT interval if the heart rate is 60 bpm. As the QT interval depends on heart rate, it is often converted to the normalized QTc. The conversion is according to Bazetts' formula:

$$QT_c = QT \sqrt{\frac{1000}{RR}}$$

- amplitudes of waves and peaks of ECG signals: P, Q, R, S and T.

The wave onset and offset vertical lines (for P wave, QRS complex and T wave) and wave peak lines (P, Q, R, S, and T peaks) are placed on the signal curve. The program automatically sets the onset, offset and peak markers and calculates the time intervals and other parameters. Beside, it is possible to manually change the position of those markers. It can be done by moving the cursor line above the marker. All measured parameters are recalculated when cursor is released.

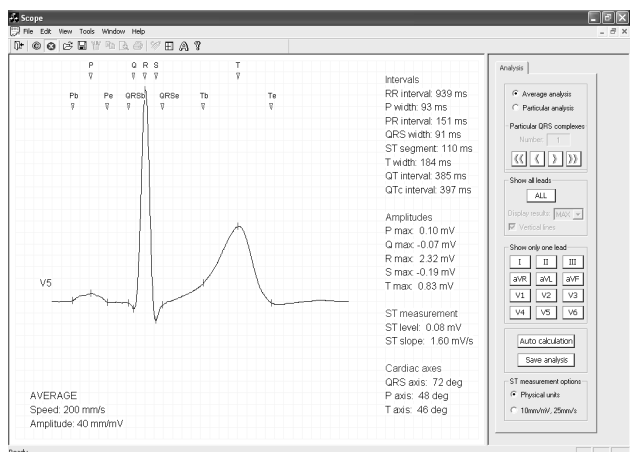


Fig. 10. ECG signal analysis for lead D2

6. CONCLUSION

ECG PC 6/12B is 12-channel PC-based electrocardiograph for resting and exercise testing. The ECG PC 6/12B system consists of external module connected to the PC over the USB port and the Scope software application that runs under Windows XP OS.

The communication between the ECG PC 6/12B module and the personal computer is achieved over USB port. The module doesn't need battery or external 220V power mains supply. Instead, it gets 5V DC power supply directly from PC over USB port. Beside, installed on notebook computers, ECG diagnosis system becomes portable.

The software Scope is comprehensive high-end application for both resting and stress testing. It has user-friendly graphical interface and many advanced features for recording and analyzing the ECG signals.

The electrocardiogram is shown on the PC monitor. The doctor, the user of program, can print recordings and analysis results on printer connected to the PC. Also, the software provides database for ECG recordings storing. The whole exercise test process is controlled by the Scope software. Ergo-meter bicycles and treadmills are digitally controlled over RS232 port of the PC.

The proposed electrocardiograph has been evaluated at the Clinic for Cardiovascular Diseases - Niš, and the Institute for Prevention, Treatment and Rehabilitation of Rheumatic and Cardiovascular Diseases – „Niška Banja“. The evaluation has been carried out in period from April to September 2006. The algorithms implemented in the Scope application were especially tested. The result of testing are obtained using several hundreds different ECG records.

The results show that the information about waveform shape is very accurate and useful for ECG classification and cardiac diagnosis. The measurements of clinically important intervals obtained using Scope program are comparable in accuracy with those obtained by human experts.

7. LITERATURE

- [1] ANSI/AAMIA EC11-1991, Diagnostic Electrocardiographic devices, AAMI Standards and Recommendation Practices, Vol.2.2, 1995.
- [2] J.G. Webster, Medical Instrumentation. Application and Design, Wiley, 1998.
- [3] D. Dobrev, "Two-Electrode Low Supply Voltage Electrocardiogram Signal Amplifier", Medical & Biological Engineering & Computing, Vol 42, 2004.
- [4] J. Firth, P. Errico, "Low-Power, Low-Voltage IC Choices for ECG System Requirements," Analog Dialogue, vol. 29, Number 3, 1995.
- [5] E. Hartmann, "ECG Front-End Design is Simplified with Micro Converter" Analog Dialogue, vol. 37, Number 11, 2003.
- [6] J. Pan, W. Tompkins "A Real-Time QRS Detection Algorithm," IEEE Transactions on Biomedical Engineering, vol. BME-32 No.3, Mart 1985.
- [7] S. Kishore, Sripriya, Microsoft Visual C++.NET Professional Projects, Premier Press, 2002.
- [8] Microsoft Developer Network Library, Microsoft Corporation, July – 2003.
- [9] M. Astrom, J. Garcia, P. Laguna, O. Pahlm L. Sornmo, "Detection of body position changes using the surface electrocardiogram," Medical & Biological Engineering & Computing, 1994.
- [10] P. Laguna, R. Jane, P. Caminal, "Automatic Detection of wave boundaries in multilead ECG signal: Validation with the CSE database," Biomedical Computing, Vol. 41, 2003.

Sadržaj – ECG PC 6/12B je 12-kanalni elektrokardiograf zasnovan na upotrebi personalnog računara. Uređaj se sastoji od modula koji se na PC priključuje preko USB porta i programa Scope koji radi pod Windows operativnim sistemom. U radu je objašnjen koncept implementiranog pojačavača ECG signala, zatim digitalni deo modula, kao i mogućnosti i odlike programa Scope.

12-KANALNI ELEKTROKARDIOGRAFI ZA MIRAN TEST I TEST OPTEREĆENJA

B. Jovanović, M. Damjanović, M. Pavlović

SINTEZA SISTEMA PRAĆENJA ZASNOVANA NA DIGITALNOM UPRAVLJANJU MINIMALNE VARIJANSE S KVAZI-KLIZNIM REŽIMOM

Darko Mitić, Čedomir Milosavljević, Boban Veselić, *Elektronski fakultet, Univerzitet u Nišu*

Sadržaj – U radu je predstavljeno digitalno upravljanje minimalne varijanse kome je pridodata komponenta upravljanja s kvazi-kliznim režimom i njegova primena u sintezi sistema praćenja. Ostvarena je $O(T^2)$ i $O(T^3)$ tačnost praćenja zadatih trajektorija, čije vrednosti nisu unapred poznate. Za realizaciju zakona upravljanja koristi se isključivo model ulaz-izlaz objekta upravljanja. Predloženi upravljački koncept verifikovan je simulacijom na digitalnom računaru.

1. UVOD

Da bi obezbedilo nultu grešku praćenja zadatih trajektorija, tradicionalno upravljanje minimalne varijanse (MV) [1] zahteva da su referentni ulazni signali unapred poznati, kao i da spoljašnji poremećaj ne deluje na sistem, odnosno da je u potpunosti kompenzovan. Kod sistema praćenja referentni ulazni signal nikada nije unapred poznat i teško možemo da garantujemo da nema parametarskih perturbacija, kao i da je moguća eliminacija spoljašnjeg poremećaja u potpunosti. Kombinacijom upravljanja MV sa digitalnim upravljanjem s kvazi-kliznim režimom [2] ovi nedostaci upravljanja MV se u znatnoj meri ublažavaju, dok se, s druge strane, omogućava primena metoda upravljanja s kliznim režimom korišćenjem isključivo modela ulaz-izlaz objekta upravljanja [3].

U radu je predložena kombinacija upravljanja MV i relejne komponente upravljanja s kvazi-kliznim režimom koja se filtrira kroz digitalni integrator i na taj način u znatnoj meri ublažava četering. Na taj način, ostvarena su upravljanja koja daju $O(T^2)$ i $O(T^3)$ tačnost sistema u stacionarnom stanju. Sinteza predloženih upravljanja razmatrana je za slučaj unapred poznatog referentnog ulaznog signala u [4]. U ovom radu akcentat je stavljen na projektovanje zakona upravljanja kada referentni ulazni signal nije unapred poznat

Rad je organizovan na sledeći način. U odeljku 2 data je postavka problema koji će biti analiziran. Odeljci 3 i 4 razmatraju upravljanje MV bez i sa estimatorom poremećaja u slučaju unapred nepoznatog referentnog signala, respektivno. U odeljcima 5 i 6 prikazana su digitalna upravljanja MV s kvazi-kliznim režimom $O(T^2)$ i $O(T^3)$ preciznosti. Odeljak 7 sadrži rezultate digitalnih simulacija primene predloženih upravljanja na konkretnom primeru.

2. POSTAVKA PROBLEMA

Razmotrimo objekat upravljanja s jednim ulazom i jednim izlazom, čiji je model dat u prostoru stanja:

$$\begin{aligned} \dot{\mathbf{x}}(t) &= \mathbf{A}\mathbf{x}(t) + \mathbf{b}u(t) + \mathbf{d}f(t), \\ y(t) &= \mathbf{c}\mathbf{x}(t), \end{aligned} \quad (1)$$

gde su: $\mathbf{x}(t) = [x_1(t) \ x_2(t) \ \dots \ x_n(t)]^T \in R^n$ vektor koordinata stanja, $u(t) \in R$ ulaz objekta upravljanja, $f(t) \in R$ spoljašnji poremećaj, $y(t) \in R$ izlaz objekta

upravljanja, n njegov red, a matrica \mathbf{A} i vektori, \mathbf{b} , \mathbf{c} i \mathbf{d} sledećih dimenzija: $\mathbf{A} = [a_{ij}]_{n \times n}$, $\mathbf{b} = [b_i]_{n \times 1}$, $\mathbf{c} = [c_j]_{1 \times n}$, $\mathbf{d} = [d_i]_{n \times 1}$.

Diskretan model objekta upravljanja u prostoru stanja, nakon primene idealnog odabirača i kola zadržke nultog reda, može da se predstavi u sledećem obliku:

$$\begin{aligned} \mathbf{x}_{k+1} &= \Phi \mathbf{x}_k + \gamma u_k + \mathbf{h}_k, \\ y_k &= \mathbf{c}\mathbf{x}_k, \end{aligned} \quad (2)$$

pri čemu su:

$$\Phi = e^{\mathbf{A}T}, \quad \gamma = \int_0^T e^{\mathbf{A}\lambda} \mathbf{b} d\lambda, \quad \mathbf{h}_k = \int_0^T e^{\mathbf{A}\lambda} \mathbf{d} f((k+1)T - \lambda) d\lambda, \quad (3)$$

$\mathbf{x}_k = [x_{1k} \ x_{2k} \ \dots \ x_{nk}]^T$, T je perioda odabiranja i usvojeno je sledeće označavanje $\bullet_k = \bullet(kT)$ za odabirke promenljivih veličina. Ako je spoljašnji poremećaj $f(t)$ ograničena funkcija vremena, odnosno ako postoji takva konstanta $F < \infty$ da uvek važi $|f(t)| < F$, tada sledi da je poremećaj \mathbf{h}_k tačnosti $O(T)$, tj.:

$$\mathbf{h}_k = \int_0^T e^{\mathbf{A}\lambda} \mathbf{d} f((k+1)T - \lambda) d\lambda = O(T). \quad (4)$$

Na osnovu (2), model objekta upravljanja u z -domenu dobija se u sledećoj formi:

$$y_k = \frac{z^{-1}B(z^{-1})}{A(z^{-1})} u_k + \frac{z^{-1}\mathbf{D}(z^{-1})}{A(z^{-1})} \mathbf{h}_k, \quad (5)$$

gde su:

$$A(z^{-1}) = z^{-n} \det(z\mathbf{I} - \Phi), \quad (6)$$

$$B(z^{-1}) = z^{-n+1} \mathbf{c}[\text{adj}(z\mathbf{I} - \Phi)\gamma], \quad (7)$$

$$\mathbf{D}(z^{-1}) = z^{-n+1} \mathbf{c}[\text{adj}(z\mathbf{I} - \Phi)], \quad (8)$$

z^{-1} je jedinično kašnjenje, tj. $z = e^{pT}$, pri čemu je p kompleksna promenljiva.

Cilj projektovanja zakona upravljanja je da se pronađe takvo upravljanje koje će da obezbedi minimalnu varijansu promenljive:

$$s_{k+1} = C(z^{-1})(y_{k+1} - r_{k+1}), \quad (9)$$

odnosno da se, u determinističkom slučaju, ostvari $s_k = 0$.

Pri tome, polinom $C(z^{-1})$ je stabilan polinom, tj. ima sve korene unutar jediničnog kruga u z -ravni i r_k je referentni ulazni signal u k -tom trenutku.

U stacionarnom stanju, kada $k \rightarrow \infty$ odnosno $z \rightarrow 1$, izlaz objekta upravljanja definisan je sa:

$$y_\infty = r_\infty + \frac{S_\infty}{C(1)}, \quad (10)$$

pa će tačnost izlaza sistema da zavisi od tačnosti promenljive s_k , tako da što je s_k manje biće manja i greška praćenja.

Kao što ćemo kasnije da vidimo, promenljiva s_k je prekidačka funkcija kod digitalnog upravljanja s kvazi-kliznim režimom, dok $s_k = 0$ predstavlja jednačinu klizne hiperpovršni na kojoj se ostvaruje kvazi-klizni režim kretanja.

Kada je reč o kvalitetu informacije koju posedujemo o referentnom ulaznom signalu razlikujemo tri moguća slučaja: slučaj unapred poznatog (r_{k+1}), slučaj unapred nepoznatog (r_k) i slučaj nedostupnog referentnog ulaznog signala, kada je samo signal greške ($e_k = y_k - r_k$) dostupan za merenje. Predmet istraživanja ovog rada je sinteza sistema praćenja, koja se svodi na problem projektovanja upravljanja kada nam nisu unapred poznate vrednosti referentnog ulaznog signala, odnosno kada poznamo njegove vrednosti u k -tom i prethodnim trenucima. Ovakvi problemi praćenja su česti u avio i vojnoj industriji, kao i u situacijama kada se zahteva koordinisano kretanje delova sistema.

3. UPRAVLJANJE MV

Upravljanje MV u slučaju kada referentni ulazni signal nije unapred poznat biramo u sledećem obliku:

$$u_k = -\frac{1}{E(z^{-1})B(z^{-1})}(F(z^{-1})y_k - C(z^{-1})r_k), \quad (11)$$

pri čemu su polinomi $E(z^{-1})$ i $F(z^{-1})$ rešenja tzv. Diofantove jednačine:

$$E(z^{-1})A(z^{-1}) + z^{-1}F(z^{-1}) = C(z^{-1}), \quad (12)$$

Primitimo da se tradicionalno upravljanje MV razlikuje od (11) samo u članu koji se odnosi na referentni ulazni signal, odnosno kod njega imamo r_{k+1} umesto r_k . Primenom upravljanja (11) na (9), imajući u vidu (12), dobijamo:

$$C(z^{-1})y_{k+1} = C(z^{-1})r_k + E(z^{-1})\mathbf{D}(z^{-1})\mathbf{h}_k. \quad (13)$$

Dodavanjem člana $-C(z^{-1})r_{k+1}$ desnoj i levoj strani jednačine (13), korišćenjem izraza (9), funkcija s_{k+1} postaje:

$$s_{k+1} = -C(z^{-1})(r_{k+1} - r_k) + E(z^{-1})\mathbf{D}(z^{-1})\mathbf{h}_k. \quad (14)$$

Nepoznavanje referentnog ulaznog signala u $k+1$ trenutku dovodi do pojave člana $-C(z^{-1})(r_{k+1} - r_k)$ u izrazu za s_{k+1} . Drugim rečima, (11) ne može da obezbedi $s_{k+1} = 0$ u odsustvu spoljašnjeg poremećaja. Tačnost ovog člana je, takođe, $O(T)$ što se dokazuje korišćenjem sledeće Lagranžeove teoreme.

Teorema 1: *Ako je funkcija $r(t)$ kontinualna i diferencijabilna na intervalu $t \in (a, b)$, tada postoji $\zeta \in (0, b - a)$ takvo da važi:*

$$r(b) - r(a) = \dot{r}(a + \zeta)(b - a). \quad (15)$$

Direktnom primenom Lagranžeove teoreme, dobijamo:

$$r_{k+1} - r_k = T\dot{r}(t)|_{t=kT+\zeta_k}, \quad \zeta_k \in (0, T). \quad (16)$$

Ukoliko je izvod $\dot{r}(t)$ na intervalu $(0, T)$ ograničen, tj. važi da je $|\dot{r}(t)| \leq R'$ gde je $R' = \text{const.}$, što je uslov gore pomenute teoreme, zaključujemo da je:

$$r_{k+1} - r_k \leq R'T = O(T), \quad (17)$$

pa je:

$$s_{k+1} = O(T). \quad (18)$$

Drugim rečima, tačnost sistema u stacionarnom stanju biće određena sa $O(T)/C(1)$.

4. UPRAVLJANJE MV SA ESTIMATOROM POREMEĆAJA

Analizom modela objekta upravljanja u z -domenu (5) možemo da vidimo da se vrednost poremećaja u prethodnom trenutku uzorkovanja određuje kao:

$$\mathbf{D}(z^{-1})\mathbf{h}_{k-1} = A(z^{-1})y_k - B(z^{-1})u_{k-1}. \quad (19)$$

Izraz (19) predstavlja jednačinu estimatora poremećaja zakašnjenog za jednu periodu odabiranja. Njegovim uvrštavanjem u algoritam (11) dobijamo zakon upravljanja MV sa estimatorom poremećaja:

$$u_k = -\frac{F(z^{-1})y_k - C(z^{-1})(2r_k - r_{k-1}) + E(z^{-1})\mathbf{D}(z^{-1})\mathbf{h}_{k-1}}{E(z^{-1})B(z^{-1})}. \quad (20)$$

Zamenom (20) u (5), uzimajući u obzir jednačine (9) i (12), posle sređivanja, imamo:

$$s_{k+1} = -C(z^{-1})(r_{k+1} - 2r_k + r_{k-1}) + E(z^{-1})\mathbf{D}(z^{-1})(\mathbf{h}_k - \mathbf{h}_{k-1}). \quad (21)$$

Imajući u vidu definiciju poremećaja \mathbf{h}_k (4), diferencija $\mathbf{h}_k - \mathbf{h}_{k-1}$ može da se predstavi u sledećem obliku:

$$\mathbf{h}_k - \mathbf{h}_{k-1} = \int_0^T e^{A\lambda} \mathbf{d} \int_{kT-\lambda}^{(k+1)T-\lambda} \dot{f}(\rho) d\rho d\lambda, \quad (22)$$

na osnovu čega zaključujemo da ona, ukoliko je $|\dot{f}(t)| < F' = \text{const.}$, ima $O(T^2)$ tačnost, tj.:

$$\mathbf{h}_k - \mathbf{h}_{k-1} = O(T^2), \quad (23)$$

što implicira da je:

$$s_{k+1} = O(T^2). \quad (24)$$

Drugim rečima, zakon upravljanja MV sa estimatorom poremećaja obezbediće nultu grešku praćenja referentnog ulaznog signala u slučaju delovanja odskočnog poremećaja, dok će u slučaju delovanja poremećaja u vidu nagibnog signala ova greška biti u $O(T^2)/C(1)$ granicama.

Primenom teoreme 1, pokazaćemo da je izraz $r_{k+1} - 2r_k + r_{k-1}$ iste $O(T^2)$ tačnosti. Naime, ako je referentni ulazni signal kontinualan i dvostruko diferencijabilan na intervalu $t \in (kT - T, kT + T)$, imaćemo:

$$r_{k+1} - 2r_k + r_{k-1} = T(T + \zeta_k - \zeta_{k-1})\ddot{r}(t)|_{t=kT+\zeta_{k-1,k}}, \quad (25)$$

pri čemu važi da su $\zeta_{k-1}, \zeta_k \in (0, T)$, $\zeta_{k-1,k} \in (0, T)$ i $|\zeta_k - \zeta_{k-1}| < T$. Prema tome, ako je $|\ddot{r}(t)| < R'' = \text{const.}$, tada važi:

$$r_{k+1} - 2r_k + r_{k-1} < R''T^2 = O(T^2), \quad (26)$$

pa je tačnost s_{k+1} određena sa $O(T^2)$, a signal greške u stacionarnom stanju sa $O(T^2)/C(1)$. Prema tome, u odsustvu spoljašnjeg poremećaja, sistem sa upravljanjem (20) pratiće odskočni i nagibni ulazni signal bez greške, dok će parabolni signal da prati s konstantnom greškom u $O(T^2)/C(1)$ granicama.

5. DIGITALNO UPRAVLJANJE MV S KVAZI-KLIZNIM REŽIMOM $O(T^2)$ TAČNOSTI

Ista, $O(T^2)$ tačnost kao u slučaju primene upravljanja MV sa estimatorom poremećaja može da se postigne ukoliko se primeni digitalno upravljanje s kvazi-kliznim režimom koje je zasnovano na upravljanju MV:

$$u_k = -\frac{F(z^{-1})y_k - C(z^{-1})r_k + \frac{\alpha T}{1-z^{-1}} \operatorname{sgn}(s_k)}{E(z^{-1})B(z^{-1})}. \quad (27)$$

Njegovom zamenom u (5), korišćenjem (9) i (12), dobijamo:

$$C(z^{-1})y_{k+1} = C(z^{-1})r_k - \frac{\alpha T}{1-z^{-1}} \operatorname{sgn}(s_k) + E(z^{-1})\mathbf{D}(z^{-1})\mathbf{h}_k \quad (28)$$

i dodavanjem člana $-C(z^{-1})r_{k+1}$ desnoj i levoj strani jednačine (28), imamo da je dinamika prekidačke funkcije data sa:

$$s_{k+1} = s_k - \alpha T \operatorname{sgn}(s_k) + E(z^{-1})\mathbf{D}(z^{-1})(\mathbf{h}_k - \mathbf{h}_{k-1}) - C(z^{-1})(r_{k+1} - 2r_k + r_{k-1}), \quad (29)$$

pri čemu važe (22) i (26). Parametar α bira se u skladu sa sledećom teoremom.

Teorema 2: Razmotrimo diskretni sistem (5), (27), s prekidačkom funkcijom (9), čija je dinamika određena sa (29). Ukoliko je parametar α određen na osnovu:

$$\alpha T > \max \left| E(z^{-1})\mathbf{D}(z^{-1})(\mathbf{h}_k - \mathbf{h}_{k-1}) \right| + \max \left| C(z^{-1})(r_{k+1} - 2r_k + r_{k-1}) \right| = O(T^2), \quad (30)$$

tada postoji prirodan broj $K_0 = K_0(s_0)$, takav da za svako $k \geq K_0$ egzistira kvazi-klizni režim u oblasti $S(T^2)$ definisanoj sa:

$$S(T^2) = \left\{ s_k : \left| s_k \right| < \alpha T + \max \left| E(z^{-1})\mathbf{D}(z^{-1})(\mathbf{h}_k - \mathbf{h}_{k-1}) \right| + \max \left| C(z^{-1})(r_{k+1} - 2r_k + r_{k-1}) \right| = O(T^2) \right\} \quad (31)$$

pri čemu je $\alpha = O(T)$.

Dokaz: Primenom upravljanja (27) na objekat upravljanja (5) dolazimo do dinamike prekidačke funkcije (29). Na osnovu teoreme P1, koja je data u Prilogu, trajektorija sistema opisanog sa (29) dostićiće oblast $S(T^2)$, za konačan broj koraka i ostaće u njoj, pri čemu se uspostavlja kvazi-klizni režim u ovoj oblasti ako je zadovoljen uslov (30).

Posledica 1: Sistem opisan sa (5) i (27) stabilan je akko:

- 1) je ispunjena nejednakost (30) za svako k , odnosno u njemu postoji kvazi-klizni režim, i
- 2) polinom $C(z^{-1})$ ima sve korene unutar jediničnog kruga u z -ravni.

Dokaz: Ukoliko je parametar α izabran u skladu s nejednakošću (30), tada, prema teoremi 2, egzistira kvazi-klizni režim u oblasti $S(T^2)$. Na osnovu definicionog obrasca za prekidačku funkciju (9) zaključujemo da važi

$$y_k = r_k + \frac{s_k}{C(z^{-1})}, \quad (32)$$

tj. da će y_k da teži referentnom ulaznom signalu r_k akko je polinom $C(z^{-1})$ stabilan.

6. DIGITALNO UPRAVLJANJE MV S KVAZI-KLIZNIM REŽIMOM $O(T^3)$ TAČNOSTI

Dodavanjem člana $\alpha T \operatorname{sgn}(s_k)/(1-z^{-1})$ upravljanju MV sa estimatorom poremećaja (20), razmatranom u odeljku 4, dobijamo digitalno upravljanje MV s kvazi-kliznim režimom $O(T^3)$ tačnosti:

$$u_k = -\frac{\left(F(z^{-1})y_k - C(z^{-1})(2r_k - r_{k-1}) + \frac{\alpha T}{1-z^{-1}} \operatorname{sgn}(s_k) + E(z^{-1})\mathbf{D}(z^{-1})\mathbf{h}_{k-1} \right)}{E(z^{-1})B(z^{-1})} \quad (33)$$

Smenom (33) u (5), imajući u vidu (9) i (12), dobijamo:

$$C(z^{-1})y_{k+1} = C(z^{-1})(2r_k - r_{k-1}) - \frac{\alpha T}{1-z^{-1}} \operatorname{sgn}(s_k) + E(z^{-1})\mathbf{D}(z^{-1})(\mathbf{h}_k - \mathbf{h}_{k-1}), \quad (34)$$

pa dodavanjem člana $-C(z^{-1})r_{k+1}$ levoj i desnoj strani jednačine (34), posle sređivanja, imamo:

$$s_{k+1} = s_k - \alpha T \operatorname{sgn}(s_k) - C(z^{-1})(r_{k+1} - 3r_k + 3r_{k-1} - r_{k-2}) + E(z^{-1})\mathbf{D}(z^{-1})(\mathbf{h}_k - 2\mathbf{h}_{k-1} + \mathbf{h}_{k-2}). \quad (35)$$

Pre samog razmatranja izbora parametra α regulatora, koji treba da obezbedi kvazi-klizni režim u sistemu, obratimo pažnju na uticaj poremećaja na dinamiku prekidačke funkcije, tj. na uticaj drugog člana u (36) i odredimo njegovu tačnost. Polazeći od izraza (22) imamo:

$$\mathbf{h}_k - 2\mathbf{h}_{k-1} + \mathbf{h}_{k-2} = \int_0^T e^{A\lambda} \mathbf{d} \int_{(k-1)T-\lambda}^{kT-\lambda} \int_{\rho}^{\rho+T} \ddot{f}(\gamma) d\gamma d\rho d\lambda, \quad (36)$$

pa ako je $|\ddot{f}(t)| < F'' = \text{const.}$, tačnost diference $\mathbf{h}_k - 2\mathbf{h}_{k-1} + \mathbf{h}_{k-2}$ određena je sa:

$$\mathbf{h}_k - 2\mathbf{h}_{k-1} + \mathbf{h}_{k-2} = O(T^3). \quad (37)$$

Postavlja se pitanje kolika je tačnost izraza $r_{k+1} - 3r_k + 3r_{k-1} - r_{k-2}$. Odgovor na ovo pitanje dobićemo na nešto drugačiji način nego kada smo utvrđivali tačnost $r_{k+1} - 2r_k + r_{k-2}$ korišćenjem Lagranžeove teoreme (teorema 1). Ukoliko je referentni ulazni signal trostruko diferencijabilna funkcija na intervalu $t \in (kT - 2T, kT + T)$, tada važi:

$$r_{k+1} - r_k = \int_{kT}^{(k+1)T} \dot{r}(\tau) d\tau, \quad (38)$$

a izraz $r_{k+1} - 3r_k + 3r_{k-1} - r_{k-2}$ možemo da predstavimo na sledeći način:

$$r_{k+1} - 3r_k + 3r_{k-1} - r_{k-2} = \int_{(k-2)T}^{(k-1)T} \int_{\lambda}^{\lambda+T} \int_{\rho}^{\rho+T} \ddot{r}(\gamma) d\gamma d\rho d\lambda. \quad (39)$$

Pod uslovom da je $|\ddot{r}(t)| < R''' = \text{const.}$, tačnost izraza (39) određena je sa:

$$r_{k+1} - 3r_k + 3r_{k-1} - r_{k-2} = O(T^3). \quad (40)$$

Razmotrimo, sada, izbor parametra α u cilju uspostavljanja kvazi-kliznog režima u sistemu koji je opisan sa (5) i (33). Uvodimo sledeću teoremu.

Teorema 3: Neka je dat sistem opisan sa (5), (33), (9), (12) i (35). Ako je parametar α izabran u skladu sa nejednakošću:

$$\alpha T > \max \left| E(z^{-1}) \mathbf{D}(z^{-1}) (\mathbf{h}_k - 2\mathbf{h}_{k-1} - \mathbf{h}_{k-2}) \right| + \max \left| C(z^{-1}) (r_{k+1} - 3r_k + 3r_{k-1} - r_{k-2}) \right| = O(T^3), \quad (41)$$

tada postoji prirodan broj $K_0 = K_0(s_0)$, takav da za svako $k \geq K_0$ egzistira kvazi-klizni režim u oblasti $S(T^3)$ definisanoj sa:

$$S(T^3) = \left\{ \begin{array}{l} s_k : |s_k| < \alpha T + \\ + \max \left| E(z^{-1}) \mathbf{D}(z^{-1}) (\mathbf{h}_k - 2\mathbf{h}_{k-1} + \mathbf{h}_{k-2}) \right| + \\ + \max \left| C(z^{-1}) (r_{k+1} - 3r_k + 3r_{k-1} + r_{k-2}) \right| = O(T^3) \end{array} \right\} \quad (42)$$

i važi $\alpha = O(T^2)$.

Dokaz: Prilikom dokazivanja ove teoreme ponovo ćemo se oslanjati na teoremu P1 (Prilog). Videli smo da primenom upravljanja (33) na objekat upravljanja (5) dolazimo do dinamike prekidačke funkcije (35). Ispunjenjem uslova (41), trajektorija sistema opisanog sa (35) dostiće oblast $S(T^3)$ za konačan broj koraka i ostaće u njoj, pri čemu se uspostavlja kvazi-klizni režim u ovoj oblasti.

Posledica 2: Stabilnost sistema opisanog sa (5) i (33) ispunjena je akko:

- 1) u njemu postoji kvazi-klizni režim, odnosno nejednakost (41) važi za svako k ,
- 2) polinom $C(z^{-1})$ ima sve korene unutar jediničnog kruga u z -ravni.

7. ILUSTRATIVNI PRIMER

U cilju ilustracije dinamičkih i statičkih karakteristika sistema s digitalnim upravljanjima MV s kvazi-kliznim režimom, primenićemo pomenute upravljačke algoritme na objekat upravljanja opisan sa:

$$W(s) = \frac{Y(s)}{U(s)} = \frac{k}{s^2 + a_2^c s + a_1^c}, \quad (43)$$

$$k = 1,726 \cdot 10^5, \quad a_1^c = 6959, \quad a_2^c = 263,8.$$

Pretpostavljamo da na objekat ne deluje spoljašnji poremećaj i analiziramo ponašanje sistema i grešku praćenja kada se na referentni ulaz dovode karakteristični signali. Nakon primene idealnog odabirača i kola zadržke nultog reda, diskretan model objekta upravljanja (43) postaje:

$$y_k = \frac{z^{-1} B(z^{-1})}{A(z^{-1})} u_k, \quad (44)$$

$$A(z^{-1}) = 1 - 1,762z^{-1} + 0,7681z^{-2},$$

$$B(z^{-1}) = 0,0791 + 0,0725z^{-1},$$

pri periodi odabiranja $T = 0,001s$. Izborom frekvencije propusnog opsega projektovanog sistema $f_c = 10Hz$ definišemo polinom $C(z^{-1})$ u sledećem obliku:

$$C(z^{-1}) = (1 - e^{-2\pi f_c T} z^{-1})^2 = (1 - 0,9391z^{-1})^2 = 1 - 1,8782z^{-1} + 0,8819z^{-2}. \quad (45)$$

Rešavanjem Diofantove jednačine (12) koristeći polinome iz (44) i (45) dobijamo:

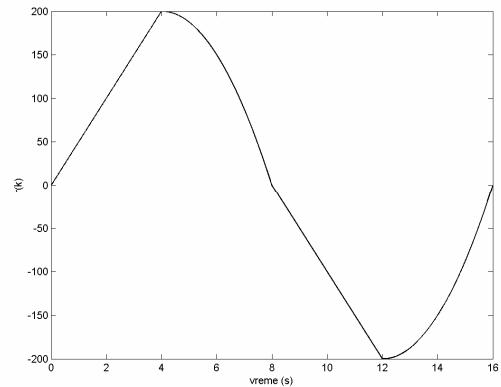
$$E(z^{-1}) = e_0 = 1, \quad (46)$$

$$F(z^{-1}) = -0,1162 + 0,1138z^{-1},$$

koje koristimo u konkretnoj realizaciji upravljanja MV sa estimatorom poremećaja (20), kao i bez njega (11) digitalnog upravljanja MV s kvazi-kliznim režimom $O(T^2)$ (27) i $O(T^3)$ (33) preciznosti. Referentni ulazni signal određen je izrazom:

$$r(t) = \begin{cases} 50t & 0 \leq t < 4 \\ -12,5((t-4)^2 - 16) & 4 \leq t < 8 \\ -50(t-8) & 8 \leq t < 12 \\ 12,5((t-12)^2 - 16) & 12 \leq t < 16 \end{cases} \quad (47)$$

i prikazan je na slici 1.



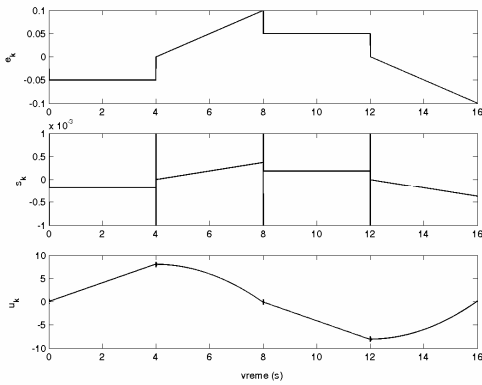
Sl. 1 Referentni ulazni signal

Na Sl. 2 prikazan je odziv sistema kada je primenjeno upravljanje MV. Izlaz objekta upravljanja y_k prati referentni ulazni signal r_k s konstantnom greškom u delu gde deluje nagibni signal, odnosno s greškom koja linearno raste u delu gde deluje parabolični signal.

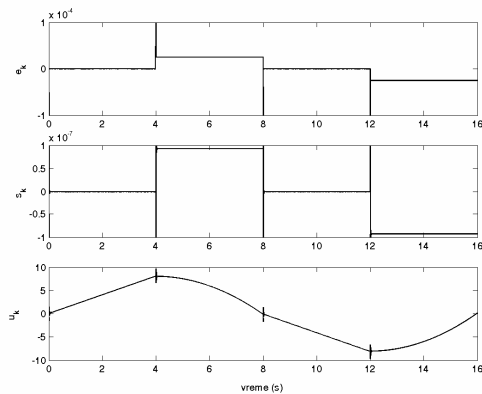
Rezultati primene upravljanja MV sa estimatorom poremećaja dati su na Sl. 3. U skladu sa (21) i (26), sistem sa upravljanjem (20) pratiće nagibni referentni ulazni signal r_k s nultom, odnosno parabolični s konstantnom greškom. Prilikom primene digitalnog upravljanja MV s kvazi-kliznim režimom $O(T^2)$ tačnosti parametar α izabran je da bude jednak 0,001.

Sl. 4 pokazuje da je, zbog prisustva relejne komponente u upravljanju, primetna konstantna greška i u praćenju nagibnog i paraboličnog referentnog ulaznog signala ali u $O(T^2)/C(1)$ granicama.

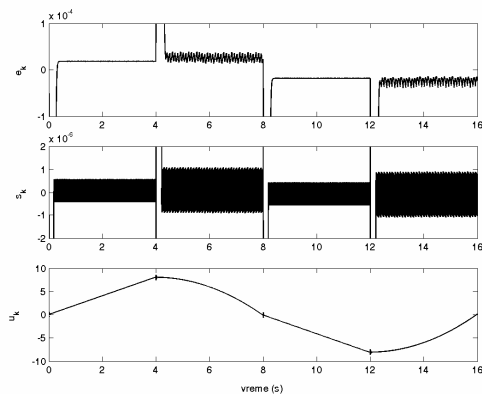
Na Sl. 5 predstavljen je odziv sistema sa upravljanjem MV s kvazi-kliznim režimom $O(T^3)$ preciznosti. Greška praćenja je u slučaju primene ovog upravljanja za dva reda veličine manja nego pri primeni sva tri prethodna zakona upravljanja.



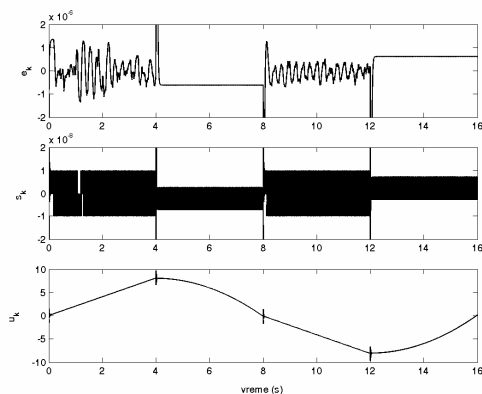
Sl. 2 Odziv sistema sa upravljanjem MV



Sl. 3 Odziv sistema sa upravljanjem MV sa estimatorom poremećaja



Sl. 4 Odziv sistema s digitalnim upravljanjem MV s kvazi-kliznim režimom $O(T^2)$ tačnosti



Sl. 5 Odziv sistema s digitalnim upravljanjem MV s kvazi-kliznim režimom $O(T^3)$ tačnosti

8. PRILOG

U ovom prilogu razmotrićemo dinamičko ponašanje prekidačke funkcije definisane sa:

$$s_{k+1} = s_k - \alpha T \operatorname{sgn}(s_k) + v_k, \quad (P1)$$

gde su: α pozitivna konstanta, T perioda odabiranja i v_k ograničena funkcija:

$$|v_k| < N, \quad \text{za } \forall k \in N. \quad (P2)$$

i važi:

$$\alpha T > N. \quad (P3)$$

Sledeća teorema određuju pravila za izbor vrednosti parametra α , koja će da obezbedi stabilno kretanje sistema opisanog sa (P1).

Teorema P1: Za svako početno stanje s_0 postoji pozitivan prirodan broj $K_0 = K_0(s_0) \in N$ takav da za $k = K_0$ trajektorija sistema opisanog sa (P1), (P2) i (P3) ulazi u oblast $S(T)$ koja je definisana sa:

$$S(T) = \{s_k : |s_k| < \alpha T + N\}. \quad (P4)$$

i ostaje u njoj za svako $k = K_0 + l$, gde je l proizvoljan pozitivan prirodan broj.

Dokaz: Dokazaćemo, prvo, da trajektorija sistema dolazi za konačno vreme u oblast $S(T)$, da bi, nakon toga, pokazali da kretanje sistema ostaje u toj oblasti.

Neka je $s_0 > \alpha T + N$. Na osnovu rekurentne relacije (P1), opšti član niza s_k može da se izrazi u odnosu na početno stanje s_0 kao:

$$s_k = s_0 - \sum_{i=0}^{k-1} (\alpha T - v_i). \quad (P5)$$

Niz (s_k) konvergira u oblasti $\bar{S}(T)$:

$$\bar{S}(T) = \{s_k : |s_k| > \alpha T + N\}, \quad (P6)$$

pa je ograničen, odnosno važi $\lim_{k \rightarrow \infty} s_k = s_\infty$. Pretpostavimo da niz (s_k) nikada ne ulazi u oblast $S(T)$, tj.:

$$s_k > \alpha T + N. \quad (P7)$$

Kada $k \rightarrow \infty$ jednačina (P5) uz uslov (P7) postaje:

$$s_\infty = s_0 - \sum_{i=0}^{\infty} (\alpha T - v_i) > \alpha T + N, \quad (P8)$$

iz koje dobijamo:

$$\sum_{i=0}^{\infty} (\alpha T - v_i) < s_0 - \alpha T - N. \quad (P9)$$

na osnovu koje zaključujemo da je red $\sum_{i=0}^{\infty} (\alpha T - v_i)$

konvergentan. Ako je red konvergentan, opšti član reda teži nuli, tj.:

$$\alpha T = \lim_{i \rightarrow \infty} v_i, \quad (P10)$$

što je u suprotnosti sa uslovom teoreme. Dakle, pretpostavka da trajektorija sistema nikada ne ulazi u oblast $S(T)$ nije tačna. Postupak dokazivanja ulaska trajektorije sistema u oblast $S(T)$ kada je $s_0 < -\alpha T - N$ je sličan prethodnom, pa je iz tog razloga ovde izostavljen.

Odredimo, sada, konačan broj K_0 takav da za $k = K_0$, trajektorija sistema ulazi u oblast $S(T)$. Pretpostavimo

ponovo da je $\text{sgn}(s_k) > 0$ za $k = 0, 1, 2, \dots$. Na osnovu (P5) imamo:

$$K_0 > \frac{s_0 - \alpha T - N}{\alpha T - N}. \quad (\text{P11})$$

U slučaju kada je $\text{sgn}(s_k) < 0$ za $k = 0, 1, 2, \dots$ važi:

$$K_0 > \frac{-s_0 - \alpha T - N}{\alpha T - N}. \quad (\text{P12})$$

Kombinacija (P11) i (P12) daje:

$$K_0 > \frac{|s_0| - \alpha T - N}{\alpha T - N}, \quad (\text{P13})$$

pri svakom početnom uslovu s_0 . pa je najmanji prirodan broj K_0 , za koji je zadovoljen uslov da s_k ulazi u oblast $S(T)$:

$$K_0 = \text{int} \left(\frac{|s_0| - \alpha T - N}{\alpha T - N} \right) + 1. \quad (\text{P14})$$

Pokažimo sada da za $k > K_0$ trajektorija sistema ostaje u oblasti $S(T)$. Fazna tačka sistema s_k u trenutku $k = K_0$ može da se nađe u jednoj od sledećih oblasti:

$$s_{K_0} \in S^+(T) = \{s_k : 0 < s_k < \alpha T + N\}, \quad (\text{P15})$$

$$s_{K_0} \in S^-(T) = \{s_k : -\alpha T - N < s_k < 0\}, \quad (\text{P16})$$

ili

$$s_{K_0} < 0 \text{ i } s_{K_0} \notin S(T) \text{ za } s_0, s_{K_0-1} > \alpha T + N, \quad (\text{P17})$$

odnosno

$$s_{K_0} > 0 \text{ i } s_{K_0} \notin S(T) \text{ za } s_0, s_{K_0-1} < -\alpha T - N. \quad (\text{P18})$$

Neka je s_{K_0} u oblasti određenoj sa (P15). Tada, na osnovu (P15), imamo:

$$\begin{aligned} -\alpha T - N &\underset{(D2.2)}{<} -\alpha T + v_{K_0} < s_{K_0} - \alpha T + v_{K_0} = s_{K_0+1} < \\ &< \alpha T + N - \alpha T + v_{K_0} \underset{(D2.2)}{<} 2N \underset{(D2.3)}{<} \alpha T + N, \end{aligned} \quad (\text{P19})$$

pa trajektorija sistema ne napušta oblast $S(T)$. U slučaju da se s_{K_0} nađe u oblasti definisanoj sa (P16), važi:

$$\begin{aligned} -\alpha T - N &\underset{(D2.3)}{<} -2N \underset{(D2.2)}{<} -N + v_{K_0} = -\alpha T - N + \alpha T + v_{K_0} < \\ &< s_{K_0+1} = s_{K_0} + \alpha T + v_{K_0} < \alpha T + v_{K_0} \underset{(D2.3)}{<} \alpha T + N, \end{aligned} \quad (\text{P20})$$

iz kojih, takođe, zaključujemo da trajektorija sistema ne napušta oblast $S(T)$.

Slučaj opisan sa (P17) nije moguć. Pretpostavimo da je događaj opisan sa (P17) ostvaren. Tada važi:

$$\begin{aligned} s_{K_0} &= s_{K_0-1} - \alpha T + v_{K_0-1} > \\ &> \alpha T + N - \alpha T + v_{K_0-1} = N + v_{K_0-1} > 0 \end{aligned} \quad (\text{P21})$$

s obzirom na uslov konvergencije niza Ovo je u suprotnosti sa pretpostavkom (P17), pa dokazujemo da ovaj slučaj nije moguć. Isto zaključujemo i u slučaju (P18).

Dakle, $s_{K_0+l} \in S(T)$, pa korišćenjem metode matematičke indukcije možemo da generalizujemo tvrđenje, odnosno da važi:

$$s_{K_0+l} \in S(T), \quad (\text{P22})$$

za svako l , koje je proizvoljan pozitivan prirodan broj.

9. ZAHVALNICA

Istraživanja prezentovana u ovom radu su delom finansirana od strane Ministarstva nauke i zaštite životne sredine Republike Srbije u okviru projekta "Razvoj, ispitivanje i komparativna analiza rotirajućih i stacionarnih prijemnika sunčevog zračenja", pod brojem EE-273023B.

10. LITERATURA

- [1] P. J. Gawthrop, "Self-tuning PID controllers: Algorithms and implementation", *IEEE Transactions on Automatic Control*, Vol. 31, pp. 201-209, 1986
- [2] Č. Milosavljević: "Discrete-time VSS", Chapter V in *Variable Structure Systems: from Principles to Implementation, IEE Control Engineering Series 66 (Eds. A. Šabanović, L. Fridman and S. Spurgeon)*, pp. 99-129, 2004.
- [3] K. Furuta: "VSS type self-tuning control", *IEEE Transaction on Industrial Electronics*, Vol. 40, No. 1, pp. 37-44, 1993.
- [4] D. Mitić, Č. Milosavljević: "Sliding mode based minimum variance and generalized minimum variance controls with $O(T^2)$ and $O(T^3)$ accuracy", *Electrical Engineering (Archiv fur Elektrotechnik)*, vol. 86, pp 229-237, 2004.

Abstract - The paper deals with the digital minimum variance control supplemented by the quasi-sliding mode control component, and its implementation in the tracking control system design. The $O(T^2)$ and $O(T^3)$ system accuracies are attained in the tracking of the referent signals, whose values are not a priori known For the realization of the control laws, only input/output plant model is used. The proposed control concept is verified on the concrete example by the digital simulation.

TRACKING SYSTEM DESIGN BASED ON DIGITAL MINIMUM VARIANCE CONTROL WITH QUASI-SLIDING MODE

Darko Mitić, Čedomir Milosavljević, Boban Veselić

PRIMENA DIGITALNOG PI² OPSERVERA U SERVO POGONU SA MOTOROM JEDNOSMERNE STRUJE

Milica B. Naumović, Boban R. Veselić, *Elektronski fakultet u Nišu*

Sadržaj - U radu je opisano projektovanje PI² opserversa u digitalno upravljanoj servo pogonu sa motorom jednosmerne struje. Opserverom proširenim dvostrukim integralnim dejstvom omogućena je uspešna estimacija promenljivih stanja objekta upravljanja i u prisustvu konstantnog ili sporopromenljivog poremećaja momenta. Predložena je jednostavna procedura za podešavanje pojačanja opserversa koja je verifikovana u realnom eksperimentu.

1. UVOD

Kao davači pozicije u savremenim digitalno upravljanim elektromotornim pogonima obično se koriste optički enkoderi ili elektromagnetni rizolveri. Kako signal brzine obrtanja osovine pogona nije raspoloživ, isti se estimira i kao takav primenjuje u glavnoj ili lokalnoj povratnoj sprezi u brzinskom, odnosno pozicionom servo sistemu koji se projektuje. Usled konačne dužine reči davača ugaone pozicije vratila motora, digitalni merni signal je kontaminiran šumom kvantovanja. Signal brzine $\omega(k)$ moguće je estimirati pomoću jednostavnog algoritma

$$\hat{\omega}(k) = \frac{\theta(k) - \theta(k-n)}{nT}, \quad (1)$$

gde je T perioda odabiranja, θ je ugaona pozicija osovine pogona, k i $n \geq 1$ su celi brojevi. U slučaju kada je $n=1$, brzina se estimira koristeći aproksimaciju izvoda prvom diferencom. Primitimo, da rezolucija brzine određene na ovaj način, direktno zavisi od rezolucije davača i vremenskog intervala nT .

U cilju poboljšanja kvaliteta estimacije brzine obrtanja osovine pogona često se koristi struktura opserversa. Od primenjenog opserversa se očekuje da, pored tačne procene stanja objekta, donekle filtrira i merne šumove. Razmatra se model objekta

$$\begin{aligned} \mathbf{x}(k+1) &= \mathbf{E}(T)\mathbf{x}(k) + \mathbf{F}(T)\mathbf{u}(k) \\ \mathbf{c}(k) &= \mathbf{D}\mathbf{x}(k) + \mathbf{H}\mathbf{u}(k) \end{aligned} \quad (2)$$

gde su $\mathbf{x}(k)$, $\mathbf{u}(k)$ i $\mathbf{c}(k)$ respektivno n -, r - i m - dimenzionalni vektori stanja, ulaza i izlaza u k -tom trenutku diskretizacije, a \mathbf{E} , \mathbf{F} , \mathbf{D} i \mathbf{H} su konstantne matrice odgovarajućih dimenzija. Par (\mathbf{E}, \mathbf{F}) je potpuno kontrolabilan, a par (\mathbf{E}, \mathbf{D}) potpuno opservabilan. Matrice \mathbf{E} , \mathbf{F} , \mathbf{D} i \mathbf{H} kao i vektor ulaza $\mathbf{u}(k)$ su poznati, komponente vektora izlaza $\mathbf{c}(k)$ su merljive, a vektor stanja $\mathbf{x}(k)$ delom ili potpuno nije raspoloživ. Opserver ili asimptotski estimator stanja je dinamički sistem sa ulazima $\mathbf{u}(k)$, $\mathbf{c}(k)$ i izlazom $\hat{\mathbf{x}}(k)$, pri čemu $\hat{\mathbf{x}}(k) \rightarrow \mathbf{x}(k)$, kada $k \rightarrow \infty$.

Podsetimo na svojevrsnu strukturu opserversa oblika

$$\hat{\mathbf{x}}(k+1) = \underbrace{\mathbf{E}\hat{\mathbf{x}}(k) + \mathbf{F}\mathbf{u}(k)}_{\text{simulacija objekta}} + \mathbf{G} \left\{ \underbrace{\mathbf{c}(k)}_{\text{estimacija izlaza}} - \underbrace{[\mathbf{D}\hat{\mathbf{x}}(k) + \mathbf{H}\mathbf{u}(k)]}_{\text{greška izlaza}} \right\} \quad (3)$$

Projektovanje opserversa identiteta, moguće je u slučaju $\mathbf{H} = \mathbf{0}$ izvesti na osnovu jednačine [1, 2]

$$\hat{\mathbf{x}}(k+1) = (\mathbf{E} - \mathbf{G}\mathbf{D})\hat{\mathbf{x}}(k) + \mathbf{F}\mathbf{u}(k) + \mathbf{G}\mathbf{c}(k), \quad (4)$$

gde je rezolucija estimacije signala pozicije i brzine limitirana samo dužinom reči digitalnog kontrolera. Matrica pojačanja \mathbf{G} u (4) određuje saglasno zahtevima vezanim za brzinu estimacije.

Dobro je poznato, međutim, da standardne strukture opserversa ne prepoznaju dejstvo poremećaja na objekat upravljanja. Svojevrsne modifikacije [3]-[6], koje se svode na proširivanje opserversa integralnim dejstvom, omogućuju korektnu estimaciju promenljivih stanja objekta upravljanja u slučaju dejstva konstantnog ili sporo-promenljivog poremećaja. U ovom radu su i eksperimentalno proverene performanse PI² opserversa, tj. opserversa sa proporcionalnim i dvostrukim integralnim dejstvom.

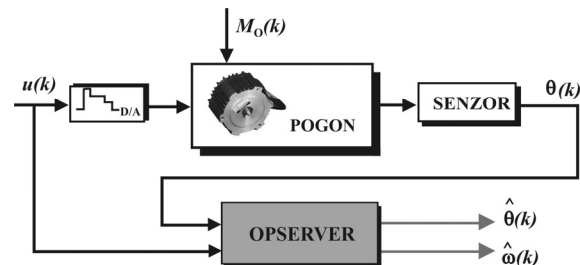
2. OPSERVACIJA POZICIJE I BRZINE U DIGITALNO UPRAVLJANOM ELEKTROMOTORNOM POGONU

Objekat upravljanja na sl. 1 je sa po jednim ulazom i izlazom. Neka je njegov diskretni model dat u obliku

$$\begin{aligned} \mathbf{x}(k+1) &= \mathbf{E}(T)\mathbf{x}(k) + \mathbf{f}(T)\mathbf{u}(k) \\ \mathbf{c}(k) &= \mathbf{d}\mathbf{x}(k) \end{aligned} \quad (5)$$

gde je $\mathbf{x}(k) = [\theta(k) \ \omega(k)]^T$ vektor stanja, a $\theta(k)$ merena ugaona pozicija u trenutku kT , T - je odabrana perioda diskretizacije. U slučaju relativno grube aproksimacije dinamičkog ponašanja pogona na sl. 1 faktorom pojačanja K_m kao i mehaničkom vremenskom konstantom T_m , matrica i vektori \mathbf{E} , \mathbf{f} i \mathbf{d} u modelu (5) poprimaju oblik

$$\begin{aligned} \mathbf{E}(T) &= \begin{bmatrix} 1 & T_m(1 - e^{-T/T_m}) \\ 0 & e^{-T/T_m} \end{bmatrix} = \begin{bmatrix} 1 & e_1 \\ 0 & e_2 \end{bmatrix}, \\ \mathbf{f}(T) &= \begin{bmatrix} K_m(T + T_m e^{-T/T_m} - T_m) \\ K_m(1 - e^{-T/T_m}) \end{bmatrix} = \begin{bmatrix} f_1 \\ f_2 \end{bmatrix} \quad \text{i} \quad \mathbf{d} = [1 \ 0]. \end{aligned} \quad (6)$$



Sl. 1. Strukturni blok dijagram pogona sa opserversom

U slučaju razmatranog pogona sa prethodne slike jednačina opserversa dobija se u obliku

$$\begin{bmatrix} \hat{x}_1(k+1) \\ \hat{x}_2(k+1) \end{bmatrix} = \begin{bmatrix} 1-g_1 & e_1 \\ -g_2 & e_2 \end{bmatrix} \begin{bmatrix} \hat{x}_1(k) \\ \hat{x}_2(k) \end{bmatrix} + \begin{bmatrix} f_1 \\ f_2 \end{bmatrix} u(k) + \begin{bmatrix} g_1 \\ g_2 \end{bmatrix} c(k). \quad (7)$$

U brojnim aplikacijama, kao na primer u robotici, neophodno je omogućiti estimaciju promenljivih stanja objekta u slučaju konstantnog ili sporopromenljivog poremećaja momenta opterećenja $M_o(k)$. Ovakvi poremećaji ne mogu se tretirati kao poremećaji stanja i opserversom identiteta ne može se obezbediti adekvatna estimaciju promenljivih stanja sistema. Razmotrimo mogućnost proširenja klasičnog digitalnog opserversa dodatnim integratorima u kojima se simultano procesiraju greške estimacije pozicije i brzine, kako bi se one u stacionarnom stanju anulirale i u slučaju dejstva konstantnog poremećaja.

U jednačinu opserversa identiteta (7) uvedimo nove promenljive stanja $\hat{x}_3(k)$ i $\hat{x}_4(k)$ na način

$$\hat{x}_3(k+1) = \hat{x}_3(k) + g_3 [c(k) - \hat{x}_1(k)] = -g_3 \hat{x}_1(k) + \hat{x}_3(k) + g_3 c(k) \quad (8)$$

i

$$\begin{aligned} \hat{x}_4(k+1) &= \hat{x}_4(k) + g_4 \left[\frac{c(k) - c(k-1)}{T} - \hat{x}_2(k) \right] \\ &= -g_4 \hat{x}_2(k) + \hat{x}_4(k) + \frac{g_4}{T} c(k) - \frac{g_4}{T} c(k-1). \end{aligned} \quad (9)$$

Uočimo da se na ulaze integratora, kojim je opservers proširen, dovode redom greška estimacije $\tilde{x}_1 = x_1(k) - \hat{x}_1(k)$, odnosno $\tilde{x}_2 = x_2(k) - \hat{x}_2(k)$, pa se može očekivati da se one u stacionarnom stanju anuliraju bez obzira na dejstvo konstantnog poremećaja M_o .

Za model potpunog opserversa proširenog integralnim dejstvima, na čijim se ulazima nalaze odgovarajuće greške estimacije, dobijamo

$$\hat{\mathbf{x}}_e(k+1) = (\mathbf{E}_e - \mathbf{G}_{e1} \mathbf{D}_e) \hat{\mathbf{x}}_e(k) + \mathbf{f}_e u(k) + \mathbf{G}_{e2} \begin{bmatrix} c(k) \\ c(k-1) \end{bmatrix}, \quad (10)$$

gde je

$$\begin{aligned} \hat{\mathbf{x}}_e(k+1) &= \begin{bmatrix} \hat{\mathbf{x}}(k+1) \\ \hat{x}_3(k+1) \\ \hat{x}_4(k+1) \end{bmatrix}, \quad \mathbf{E}_e = \begin{bmatrix} 1 & e_1 & 1 & 0 \\ 0 & e_2 & 0 & 1 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix}, \\ \mathbf{f}_e &= \begin{bmatrix} f_1 \\ f_2 \\ 0 \\ 0 \end{bmatrix}, \quad \mathbf{D}_e = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \end{bmatrix}, \\ \mathbf{G}_{e1} &= \begin{bmatrix} g_1 & 0 \\ g_2 & 0 \\ g_3 & 0 \\ 0 & g_4 \end{bmatrix} \quad \text{i} \quad \mathbf{G}_{e2} = \mathbf{G}_{e1} \begin{bmatrix} 0 & 0 \\ 1/T & -1/T \end{bmatrix}. \end{aligned} \quad (11)$$

3. PROCEDURA PODEŠAVANJA PARAMETARA PI² OPSERVERA (10)-(11)

Označimo sa

$$\Delta_o = \det[z\mathbf{I} - (\mathbf{E}_e - \mathbf{G}_{e1} \mathbf{D}_e)] = z^4 + a_3 z^3 + a_2 z^2 + a_1 z + a_0 = 0 \quad (12)$$

karakterističnu jednačinu proširenog opserversa identiteta opisanog modelom (10)-(11), koji se može prepisati na način

$$\begin{bmatrix} \hat{x}_1(k+1) \\ \hat{x}_2(k+1) \\ \hat{x}_3(k+1) \\ \hat{x}_4(k+1) \end{bmatrix} = \begin{bmatrix} 1-g_1 & e_1 & 1 & 0 \\ -g_2 & e_2 & 0 & 1 \\ -g_3 & 0 & 1 & 0 \\ 0 & -g_4 & 0 & 1 \end{bmatrix} \begin{bmatrix} \hat{x}_1(k) \\ \hat{x}_2(k) \\ \hat{x}_3(k) \\ \hat{x}_4(k) \end{bmatrix} + \begin{bmatrix} f_1 & g_1 & 0 \\ f_2 & g_2 & 0 \\ 0 & g_3 & 0 \\ 0 & g_4/T & -g_4/T \end{bmatrix} \begin{bmatrix} u(k) \\ c(k) \\ c(k-1) \end{bmatrix} \quad (13)$$

Matrica pojačanja opserversa \mathbf{G}_{e1} odgovara željenom spektru polova opserversa, odnosno zahtevanom kvalitetu procene stanja. Uobičajeno je podesiti pojačanja $g_i, i=1,2,3,4$ tako da polovi opserversa budu realni i isti, odnosno određeni sa $\sigma_z = \exp(-2\pi f_0 T)$, gde je f_0 propusni opseg opserversa. Na ovaj način nalazimo

$$\det \begin{bmatrix} z-1+g_1 & -e_1 & -1 & 0 \\ g_2 & z-e_2 & 0 & -1 \\ g_3 & 0 & z-1 & 0 \\ 0 & g_4 & 0 & z-1 \end{bmatrix} = (z-\sigma_z)^4, \quad (14)$$

odakle se sređivanjem dobijaju relacije

$$\begin{aligned} g_1 &= 3 - 4\sigma_z + e_2 \\ e_1 g_2 + g_3 + g_4 &= 3 + 6\sigma_z^2 + (e_2 - 4\sigma_z)(e_2 + 2) \\ (1-e_2)g_3 + (3+e_2-4\sigma_z)g_4 &= 4(1-\sigma_z)^3 \\ g_3 g_4 &= (1-\sigma_z)^4 \end{aligned} \quad (15)$$

4. EKSPERIMENTALNA PROVERA PERFORMANSI PI² OPSERVERA U SERVO POGONU SA MOTOROM BAUTZ E586 MGB

4.1 Opis eksperimentalne platforme [7]

Izgled eksperimentalne platforme prikazan je na sl. 2. Objekat upravljanja je motor jednosmerne struje sa permanentnim magnetima male snage marke Bautz. Relevantne nominalne vrednosti parametara i promenljivih razmatranog servo pogona su: $M_{\max} = 0,22 \text{ Nm}$, $I_{\max} = 3,7 \text{ A}$, $n_{\max} = 6000 \text{ min}^{-1}$, elektromehanička konstanta $k_t = 0,056 \text{ Nm/A}$, mehaničko-električna konstanta $k_e = 5,85 \text{ V/1000 min}^{-1}$. Na osovini rotora nalazi se optički kvadraturni inkrementalni enkoder sa 1000 (inkrement je $2\pi/4000 \text{ rad}$), namenjen za merenje ugaone pozicije motora $\theta(t)$.

Upravljački deo razmatranog sistema implementiran je primenom dSPACE sistema koji se sastoji od standardne upravljačke ploče DS1104 R&D Controller Board, koja se montira u neki od PCI slotova PC računara, preko koga se ostvaruje komunikacija sa računarom. Ploča je dizajnirana na bazi mikroprocesora Motorola MPC 8240 sa 32-bitnom aritmetikom u pokretnom zarezu i frekvencijom rada od 250 MHz. Zbog zahtevnijih ulazno-izlaznih operacija, na ploči se nalazi i DSP podsistem firme Texas Instruments sa mikrokontrolerom TMS320F240 koji radi u 16-bitnoj aritmetici u fiksnom zarezu na frekvenciji od 20 MHz. Komunikacija sa spoljnim svetom se odvija preko priključnog panela CLP1104 sa LED indikacijom.



Sl. 2. Izgled eksperimentalnog okruženja

Na osnovu informacije sa enkodera o ugaonoj poziciji motora $\theta(t)$ i referentnog signala $\theta_r(t)$, dSPACE sistem, korišćenjem implementiranog upravljačkog algoritma, generiše upravljački signal, koji se preko pojačavača snage transformiše u napon rotora. Pojačavač snage sastoji se od PWM modulatora, sa nosećom frekvencijom od 15 kHz, i izlaznog prekidačkog stepena.

Ovakav upravljački razvojni sistem opremljen je odgovarajućim softverom koji omogućava da se formiranje upravljačke strukture, generisanje odgovarajućeg izvršnog koda i programiranje procesora upravljačke ploče DS1104 obavlja u MATLAB Simulink okruženju. Softverski paket sadrži i aplikaciju koja pruža mogućnost posmatranja željenih podataka i signala koje procesira upravljačka ploča DS1104 u realnom vremenu.

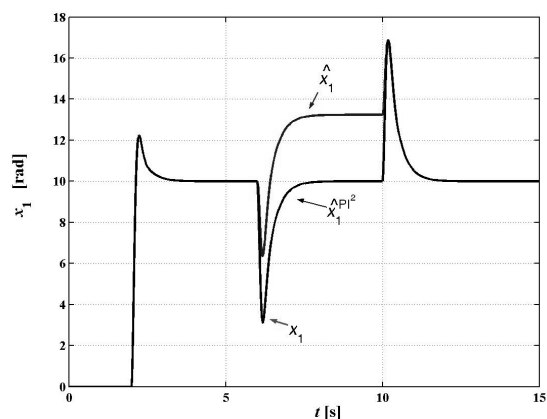
4.2 Rezultati simulacije

Za ilustraciju predložene procedure projektovanja opservera stanja sistema poslužiće najpre rezultati simulacije pogona sa sl. 2, koja je sprovedena u svim detaljima uzimajući u obzir i ograničenu rezoluciju pozicionog senzora. Zanimajući dinamiku električnog podsistema motora, kao i inercijalnu dinamiku pojačavača snage, identifikovana je funkcija prenosa [7]

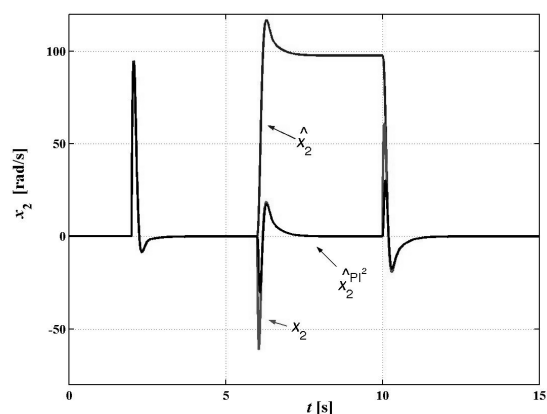
$$G_0(s) = \frac{K_m}{s(T_m s + 1)}, \quad (16)$$

gde je $K_m = 24.8$ i $T_m = 0.0379$ s. Pri usvojenoj periodi diskretizacije $T = 0.001$ s, za upravljanje po poziciji koristi se PI regulator sa parametrima $K_p = 0.52024$ i $K_I = 0.0012885$ kojim se obezbeđuje željeni kontinualni odskočni odziv sistema koji je zadat parom dominantnih polova ($\zeta = 0.707$ i $\omega_n = 20$ rad/s). U cilju analize performansi razmatranog pogona sa PI^2 opserverom i u uslovima dejstva spoljnih poremećaja, na sistem je u trenutku $t = 6$ s, pored referentnog signala $\theta_{ref}(t) = 10h(t-2)$ rad, doveden spoljni poremećaj vremenski ograničenog trajanja od 4 s u vidu konstantnog momenta opterećenja $M_0 = 0.1$ Nm, što predstavlja 53% nominalnog momenta. Pošto je u procesu modeliranja objekta upravljanja zanemarena električna vremenska konstanta, dejstvo poremećaja moguće je preslikati na ulaz objekta i predstaviti ga odgovarajućim naponskim signalom $M_0^* = 3.82$ V, koji deluje u kanalu upravljanja.

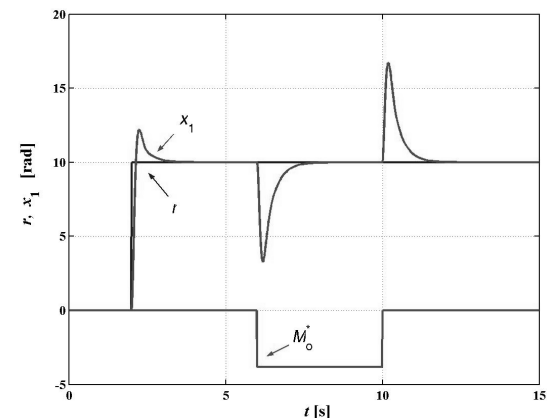
Na sl. 3-4 prikazani su rezultati simulacije posmatranog sistema sa standardnim opserverom identiteta (7), kao i PI^2 opserverom koji je podešen saglasno relacijama (15) propusnog opsega 4.5 Hz. U jednačinama projektovanih opservera (7) i (13) dobijena su pojačanja, $g_1 = 0.0301626$ i $g_2 = 0.00659052$, odnosno $g_1 = 0.0853859$, $g_2 = 0.921378$ i $g_3 = g_4 = 0.000762402$, respektivno. Primetimo da opserver identiteta ne prepoznaje dejstvo konstantnog poremećaja na objekat, što nije slučaj sa PI^2 opserverom. Na sl. 5-6 dati su redom neki relevantni signali iz simulacionog blok dijagrama: referentna pozicija i izlazni signal sistema, moment opterećenja preslikan na upravljački kanal, kao i upravljački signal primenjenog PI regulatora.



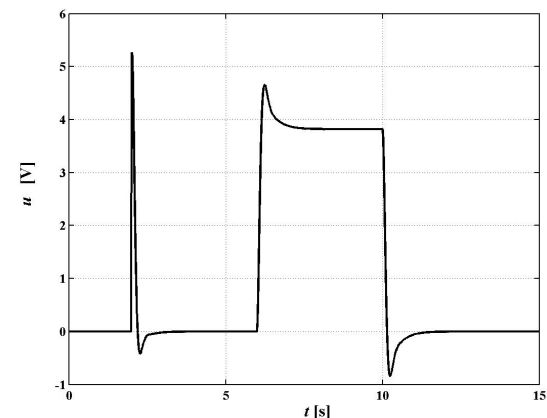
Sl. 3. Opserverana pozicija u sistemu sa opserverom identiteta (7) i PI^2 opserverom (13)



Sl. 4. Opserverana brzina u sistemu sa opserverom identiteta (7) i PI^2 opserverom (13)



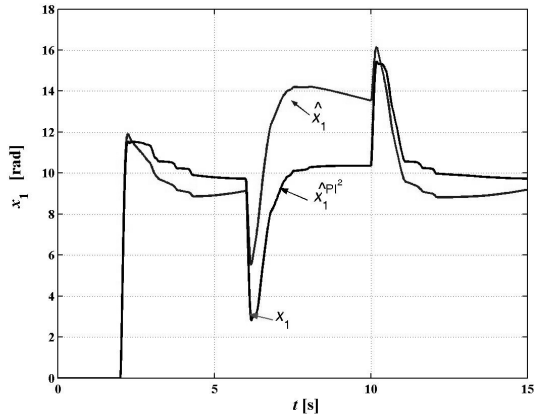
Sl. 5. Referentna pozicija, pozicija vratila motora i preslikani moment opterećenja



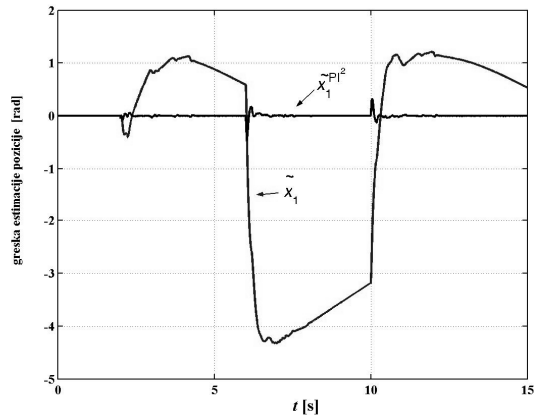
Sl. 6. Upravljački signal regulatora

4.3 Eksperimentalni rezultati

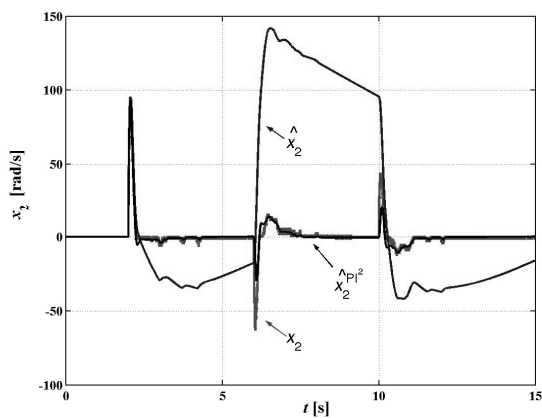
Eksperimentalna istraživanja sprovedena su pri istim uslovima pobuđivanja, koji su napred definisani u opisu procesa simulacije rada razmatranog servo pogona na digitalnom računaru. Primetimo, da je objekat upravljanja motor jednosmerne struje male snage sa prilično izraženim efektom suvog trenja, koji naričito dolazi do izražaja u zadacima pozicioniranja.



Sl. 7. Opservirana pozicija u sistemu sa opservierom identiteta (7) i PI^2 opservierom (13)



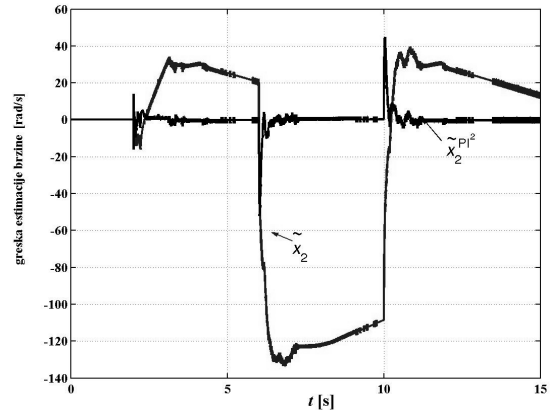
Sl. 8. Greške opservacije pozicije u sistemu sa opservierom identiteta (7) i PI^2 opservierom (13)



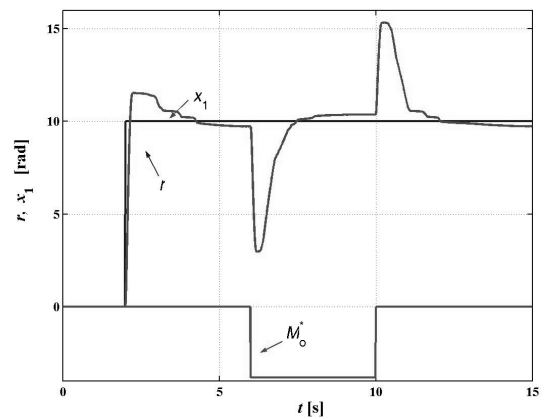
Sl. 9. Opservirana brzina u sistemu sa opservierom identiteta (7) i PI^2 opservierom (13)

Dakle, na osnovu eksperimentalno snimljenih odziva, možemo suditi o uspešnosti procene pozicije i brzine obrtanja vratila motora primenom PI^2 opserviera u slučaju dejstva

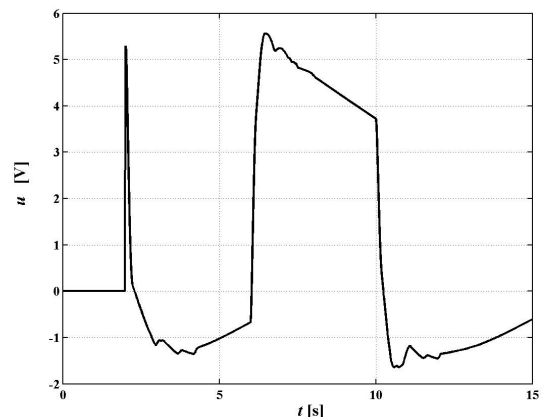
konstantnog poremećaja momenta opterećenja, ne zanemarujući i prisutan efekat suvog trenja. Poređenjem slika 3, 4, 5 i 6 na kojima su prikazani rezultati simulacije, sa eksperimentalnim rezultatima, koji su dati redom na slikama 7, 9, 11 i 12 može se zaključiti da se razvijenim PI^2 opservierom, čije je podešavanje predloženo u radu, uspešno estimiraju i pozicija i brzina obrtanja vratila motora, i to u relativno nepovoljnim realnim uslovima. Postojanje izvesne razlike između simulacionih i eksperimentalnih rezultata, kao i prisustvo grešaka opservacije promenljivih stanja objekta upravljanja, koje su prikazane na slikama 8 i 10, uslovljeno je konačnom rezolucijom enkodera, šumom kvantovanja digitalnog hardvera, kao i nemodeliranom dinamikom.



Sl. 10. Greške opservacije brzine u sistemu sa opservierom identiteta (7) i PI^2 opservierom (13)



Sl. 11. Referentna pozicija, pozicija vratila motora i preslikani moment opterećenja



Sl. 12. Upravljački signal regulatora

5. ZAKLJUČAK

U radu je razmatrana mogućnost primene standardnog opserversa identiteta, kao i njegove modifikacije u cilju opservacije pozicije i brzine obrtanja vratila digitalno upravljano elektromotornog pogona. Opisana je modifikovana struktura opserversa koji je, budući da je opservers proširen dvostrukim integralnim dejstvom nazvan PI^2 . Na taj način je omogućena korektna opservacija obe promenljive stanja i u prisustvu konstantnog poremećaja momenta. Data je jednostavna procedura projektovanja i podešavanja parametara razvijenog PI^2 opserversa. Eksperimentalni rezultati, pored rezultata simulacije, verifikuju rad projektovanog opserversa u realnim uslovima.

6. ZAHVALNICA

Rad je podržan donacijom austrijske Vlade u okviru projekta Grant C.E.P. No. 076/2002-2003.

6. LITERATURA

- [1] M.R. Stojić, Digitalni sistemi upravljanja, Nauka, Beograd, 1994.
- [2] R.Isermann, Digital Control Systems, Springer- Verlag, Berlin, 1989.
- [3] M.B. Naumović, M.R. Stojić: Velocity Estimation in Digital Controlled DC Servo Drives, Proc. 24th Annual Conference of the IEEE Industrial Electronics Society (IECON'98), Aachen, August 31-September 4, 1998, vol. 3/4, pp. 1505-1508.
- [4] M.B. Naumović: Some Approaches to Velocity Estimation in Digital Controlled DC Servo Drives, Proc. VI International Conference on Systems, Automatic Control and Measurements (SAUM'98), Niš, September 28-30, 1998, pp. 140-144.
- [5] M.B. Naumović, J. Popović: Očuvanje robusnosti estimacije brzine u digitalno upravljanim servo pogonima sa jednosmernim motorom, Zbornik L Konferencije ETRAN-a, Beograd, 6-8. jun, 2006, rad AU2.8 (u štampi).
- [6] J. Popović, M.B. Naumović i B.R. Veselić: Estimacija brzine digitalnim redukovanim PI opserversom u servo pogonima sa motorom jednosmerne struje, Zbornik Konferencije sa međunarodnim učešćem Mehatronički sistemi – Razvoj, primene i perspective, Niš, 27-28. septembar, 2006, (u štampi).
- [7] B.R. Veselić, Primena digitalnih kliznih režima u sintezi robustnih servosistema za koordinisano praćenje složenih trajektorija, doktorska disertacija, Niš, 2006.

Abstract - *This paper describes the design of the PI^2 observer in a digitally controlled DC servo drive. Introduction of additional double integral action into the observer structure provides proper estimation of the plant state variables, even under the action of a constant or slowly varying load torque disturbance. A simple tuning procedure of observer gains is proposed and verified in a real experiment.*

APPLICATION OF DIGITAL PI^2 OBSERVER IN A DC SERVO DRIVE

Milica B. Naumović, Boban R. Veselić

SYSTEMATIC APPROACH TO ROBUST FUZZY CONTROL DESIGN FOR MASTER-SLAVE CURRENT-SHARING DC/DC CONVERTERS

Aleksandar Ž. Rakić, Trajko B. Petrović, Dragi M. Dujković
Faculty of Electrical Engineering, Belgrade

Abstract - In this paper, the robust linear approach is used to obtain simple robust PI/PID type controllers for master-slave current-sharing converters, further improved in large signal performance by transferring linear design into the framework of Sugeno-type fuzzy control. Frequency domain setup is proposed for the first stage of the robust linear design and all of its elements are defined. The structure of the fuzzy PI/PID controllers and the straightforward tuning of their parameters are proposed in the second stage of the control fuzzification. The feasibility of the approach is verified for robustness and performance through case study comparative to existing conventional and fuzzy control designs.

1. INTRODUCTION

The reasons of high power demands, modularity and redundancy bring out the need of several DC/DC converter modules [1, 2] working in parallel and sharing the current to be supplied to the load system. Classical analysis and control synthesis by small signal approach in the frequency domain are discussed in [3-9]. Advanced nonlinear techniques in control are presented in [10, 11]. The multivariable H_∞ linear robust analysis of the parallel operating converter units is the subject of the paper [12] and the analysis of the control system itself is discussed in [13]. The single unit robust analysis and control synthesis are conducted in [14-16].

Linear controllers are preferred and wide accepted for their simplicity, common understanding and clear insight to control design impact on fulfillment of stability and performance requirements. On the other hand, linear controllers usually suffer of weak performance or even instability when large scale disturbance or significant set point changes are applied. This is due to fact that operating point of the process changes and nominal linear model used in the control design is no longer valid. Moreover, even at the nominal operating point, the model is just the low order approximation of the nonlinear process, and its parameters are the subject of the modeling uncertainty and tolerance of the components in the system. The other main reason for weak large-signal performance of the linear control is the saturation of the control signal, which makes problem highly nonlinear.

Addressed problem of the uncertainty in modeling makes linear robust theory [17-19] the ideal choice for control design. Its industry application is getting wider acceptance nowadays for powerful support in research and development phase of the design, like [20] and [21]. The main drawbacks of the frequency-domain robust linear approach are weak guidelines in choice of the frequency weightings and the high order of the controllers, often unacceptable for the practical application both in analog and digital control.

The purpose of this paper is to exploit the benefits and to overcome the drawbacks of the linear robust theory i.e. the goal is to obtain robust, but simple PI/PID controllers,

applicable according to industrial needs. Further improvement in large signal response will be achieved by transferring PI/PID designs into the framework of Sugeno-type [22] fuzzy control. The analysis of the proposed control design will be conducted within [20].

The paper is organized in sections. In Sect. 2 multivariable approach will be engaged to obtain model of the master-slave current-sharing configuration of converters, suitable for the robust linear design of voltage and current loop control. Sect. 3 is the place where the framework for the robust linear control design is discussed. The subject of Sect. 4 is the large signal improvement by fuzzification of the control. Sect. 5 deals with comparative verification of the proposed design in a case study. The conclusion is presented in Sect. 6.

2. MULTIVARIABLE APPROACH TO MODELING

The simplified block diagram of n paralleled units and control loops is presented in Fig. 1. Each unit j has PWM driver, which applies duty-ratio d_j from the control subsystem to power stage switch or switches. Outer voltage-control loop is managed by the joint voltage controller $K_v(s)$, trying to achieve voltage reference v_{ref} at the voltage output v_{out} of the paralleled converters i.e. at the input of the load. Each converter j provides measurement of its current i_j , which is driven by the current controller $K_{ij}(s)$ to attain reference current i_{ref} . Choice of weights α_j determines the paralleling scheme: democratic current sharing is established if all of α_j are equal to $1/n$, while master-slave current sharing is obtain with $\alpha_1 = 1, \alpha_2 = \alpha_3 = \dots = \alpha_n = 0$, and $K_{i1}(s) = 0$.

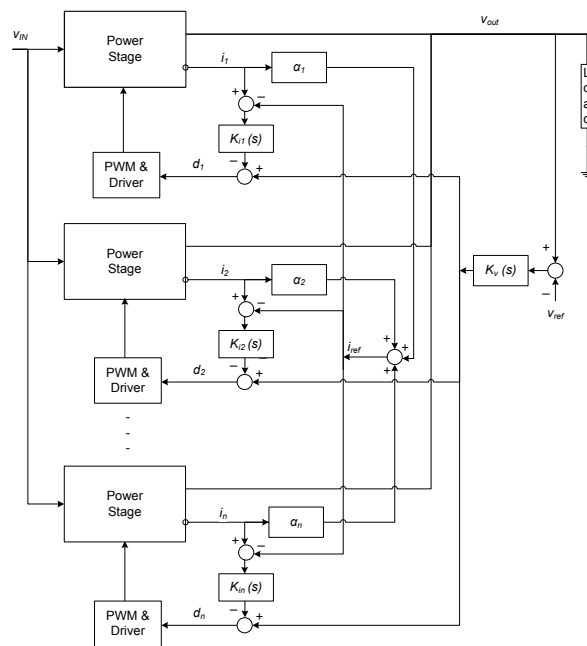


Fig. 1. Block Diagram of n Paralleled DC/DC Converters with Current-Sharing Control Loops

If the parallel operating converters are considered as the multivariable object to be controlled, then its small signal linear model is given by:

$$\mathbf{y} = \begin{bmatrix} v_{out} \\ i_{L1} \\ i_{L2} \\ \vdots \\ i_{Ln} \end{bmatrix} = \mathbf{P}(s) \begin{bmatrix} d_1 \\ d_2 \\ \vdots \\ d_n \end{bmatrix} + \mathbf{P}_d(s) \begin{bmatrix} v_{in1} \\ v_{in2} \\ \vdots \\ v_{inn} \\ i_g \end{bmatrix} = \mathbf{P}(s)\mathbf{u} + \mathbf{P}_d(s)\mathbf{d}, \quad (1)$$

where \mathbf{u} is the vector of control and \mathbf{d} is the vector of disturbance signals. Transfer function matrices are:

$$\mathbf{P}(s) = \begin{bmatrix} P'_{v1} & P'_{v2} & P'_{v3} & \dots & P'_{vn} \\ P'_{i1} & 0 & 0 & \dots & 0 \\ 0 & P'_{i2} & 0 & \dots & 0 \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & 0 & \dots & P'_{in} \end{bmatrix}, \quad (2)$$

$$\mathbf{P}_d(s) = \begin{bmatrix} A'_{s1} & A'_{s2} & \dots & A'_{sn} & -Z'_{out} \\ Y'_{in1} & 0 & \dots & 0 & T'_{c1} \\ 0 & Y'_{in2} & \ddots & \vdots & T'_{c2} \\ \vdots & \ddots & \ddots & 0 & \vdots \\ 0 & \dots & 0 & Y'_{inn} & T'_{cn} \end{bmatrix}, \quad (3)$$

where is:

$$Z'_{out}(s) = \frac{1}{\frac{1}{R} + \sum_{i=1}^n \frac{1}{Z_{out i}(s)}}, \quad P'_{vi}(s) = P_{vi}(s) \frac{Z_{out i}(s)}{Z_{out}(s)}$$

$$A'_{si}(s) = A_{si}(s) \frac{Z_{out i}(s)}{Z_{out}(s)}, \quad T'_{ci}(s) = T_{ci}(s) \frac{Z_{out i}(s)}{Z_{out}(s)}, \quad (4)$$

R – the nominal load, P_{vi} , P_{ii} , A_{si} , $Y_{in i}$, T_{ci} and $Z_{out i}$ are: transfer function from control to the output voltage, transfer function from control to the unit's current, audio susceptibility, input admittance, transconductance and output impedance, all for the i -th unit respectively. The background on the presented transfer functions can be found in [1, 2, 12].

Since the output vector \mathbf{y} is of dimension $n+1$ and there are only n independent input switch control signals, the transfer function matrix \mathbf{P} is not square. One way to make it square, in order to obtain a closed-loop control, is to redefine the outputs to represent the output voltage and the current distribution between the units [12]:

$$\mathbf{y}' = [v_{out} \quad \Delta i_{L2} \quad \Delta i_{L3} \quad \dots \quad \Delta i_{Ln}]^T, \quad \Delta i_{Li} = i_{Li} - i_{L1}. \quad (5)$$

The transformation matrix

$$\mathbf{S} = \begin{bmatrix} 1 & 0 & 0 & 0 & \dots & 0 \\ 0 & -1 & 1 & 0 & \dots & 0 \\ 0 & -1 & 0 & 1 & \dots & 0 \\ \vdots & \vdots & \vdots & \vdots & \ddots & 0 \\ 0 & -1 & 0 & 0 & 0 & 1 \end{bmatrix}_{n \times (n+1)}. \quad (6)$$

introduces the current difference between the i -th unit and the reference (master) unit 1, making the squared plant $\mathbf{S}\cdot\mathbf{P}$ suitable for control. Moreover, *master-slave* (M-S) control configuration can be represented by matrix equation:

$$\mathbf{u} = \begin{bmatrix} 1 & 0 & 0 & \dots & 0 \\ 1 & 1 & 0 & \dots & 0 \\ 1 & 0 & 1 & \ddots & \vdots \\ \vdots & \vdots & \ddots & \ddots & 0 \\ 1 & 0 & \dots & 0 & 1 \end{bmatrix} \cdot \text{diag}(K_v, K_{i2}, \dots, K_{in}) \cdot \mathbf{y}' = \mathbf{S}_c \mathbf{K} \mathbf{y}', \quad (7)$$

where introduced matrix \mathbf{S}_c makes generalized plant $\mathbf{P}_g = \mathbf{S}\cdot\mathbf{P}\cdot\mathbf{S}_c$ suitable for decoupled consideration of voltage and current control. Namely, first channel of \mathbf{P}_g corresponds to the nominal plant for voltage control:

$$G_v(s) = \mathbf{P}_g(1,1) = \sum_{i=1}^n P'_{vi}(s), \quad (8)$$

and all the other diagonal channels represent nominal plants for the control of current loops:

$$G_i(s) = \mathbf{P}_g(i,i) = P'_{ii}(s), \quad i \neq 1. \quad (9)$$

3. FREQUENCY DOMAIN FRAMEWORK FOR THE ROBUST LINEAR DESIGN

The block diagram of robust linear (RL) control design setup is presented in Fig. 2, with following signals denoted: r – the reference (set point) signal, d – the disturbance signal, $e = r - y$ is the error in reference tracking, e' – the performance weighted error, and u – the control signal. Relevant transfer functions are: $G(s)$ – the nominal linear model of the plant, $G_d(s)$ – the disturbance model, $K(s)$ – the linear robust controller to be designed, $W_i(s)$ – the multiplicative input uncertainty bound (uncertainty weighting function), $\Delta(s)$ – an unknown but unity-normed multiplicative uncertainty of modeling, and $W_p(s)$ – the performance weighting function.

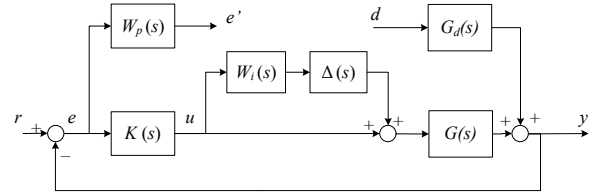


Fig. 2. Block Diagram of Robust Linear (RL) Control Setup

RL control setup is to be used twice in M-S control design: once for the synthesis of the voltage controller, and the other time for the synthesis of the current controller. All the converter modules are assumed to be identical.

For the design of the voltage controller $K(s) = K_v(s)$, suitable models of the plant and disturbance are:

$$G(s) = G_v(s) = nP'_{v1}(s), \quad d = i_g, \quad G_d(s) = Z_{out}(s), \quad (10)$$

while for the current control $K(s) = K_i(s)$, suitable choice is:

$$G(s) = G_i(s) = P'_{ii}(s), \quad d = i_g, \quad G_d(s) = T_c(s). \quad (11)$$

The parameters of the frequency domain control design are the weighting functions mentioned above. They are adopted in the following form:

$$W_p(s) = \frac{1}{M_s^*} \frac{s + M_s^* \omega_0^*}{s + A \omega_0^*}, \quad (12)$$

$$W_i(s) = MIU^* \frac{s / \omega_{0T}^* + 1}{s / (B \omega_{0T}^*) + 1}. \quad (13)$$

The meaning of the parameters in (12) – (13) and recommended choices are given in Table 1.

Table 1. Parameters for Linear Robust Control Design

	Description	Recommended Value
ω_0^*	Projected Control Bandwidth	According to process open-loop characteristics
M_S^*	Projected Maximum Sensitivity	1.2
MIU^*	Projected Bound of Multiplicative Input Uncertainty	0.8
ω_{0T}^*	Projected Bandwidth of Modeling Certainty	the same value as chosen ω_0^*
A	Sensitivity Function Low Frequency Gain (introduced for numerics)	10^{-4} (-80dB)
B	Multiplicative Constant for W_i Pole Placement (introduced for numerics)	10

The only parameter to tune in the proposed design is the projected bandwidth ω_0^* of the (closed loop) control, while the other parameters are chosen to fit the wide range of plants and their change is rarely needed (and has small impact on control design).

With the choice of the weighting functions, robust setup depicted in Fig. 2 is fully defined and the optimal controller $K(s)$ can be obtained by a standard procedure of H_∞ mixed-sensitivity minimization:

$$\gamma = \min_{K(s)} \left\| \begin{matrix} W_p S G_d \\ W_i T \end{matrix} \right\|_\infty = \min_{K(s)} \left\| \begin{matrix} W_p (1 + GK)^{-1} G_d \\ W_i GK (1 + GK)^{-1} \end{matrix} \right\|_\infty. \quad (14)$$

When the control design is obtained, zero-pole cancellation should be applied and dynamics much higher than bandwidth should be neglected. The choice of performance weighting function W_p forces the H_∞ controller to be in one of the following forms:

$$K_1(s) = K_0 \frac{s^2/b_2 + s/b_1 + 1}{s^2/a_2 + s/a_1 + 1} K_{HOD}(s) \quad (15a)$$

or

$$K_2(s) = K_0 \frac{s/b_1 + 1}{s^2/a_2 + s/a_1 + 1} K_{HOD}(s), \quad (15b)$$

where K_0 is the DC gain of the controller, and $K_{HOD}(s)$ is the high order dynamics. Form (15a) can be reduced to proportional-integral-derivative (PID) controller:

$$K_{PID}^{RL}(s) = \frac{K_0 a_1}{b_1} + \frac{K_0 a_1}{s} + \frac{K_0 a_2 s}{s + a_2/a_1} = K_p + \frac{K_i}{s} + \frac{K_d s}{s + \omega_{pd}}, \quad (16a)$$

and the form (15b) gives reduced proportional-integral (PI) controller:

$$K_{PI}^{RL}(s) = \frac{K_0 a_1}{b_1} + \frac{K_0 a_1}{s} = K_p + \frac{K_i}{s}, \quad (16b)$$

4. FUZZIFICATION OF CONTROL – LARGE SIGNAL IMPROVEMENT

In order to overcome deficiency in large-signal performance of linear control, nonlinear expansion of the design is proposed in the form of Sugeno fuzzy control. This

type of fuzzy inference engine is computationally efficient, suitable for nonlinear analysis and it has guaranteed continuity of control surface.

The block diagram of proposed fuzzy PID control design setup is presented in Fig. 3.

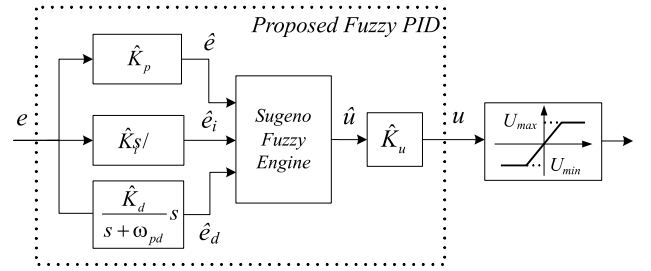


Fig. 3. Block Diagram of Fuzzy PID Control Setup

Sugeno engine is described by the choice of membership functions for input and output, inference rules and defuzzification method.

Membership functions for normalized inputs: \hat{e} , \hat{e}_i and \hat{e}_d are unity-normalized standard N, Z and P (Negative, Zero and Positive), as given in Fig. 3.

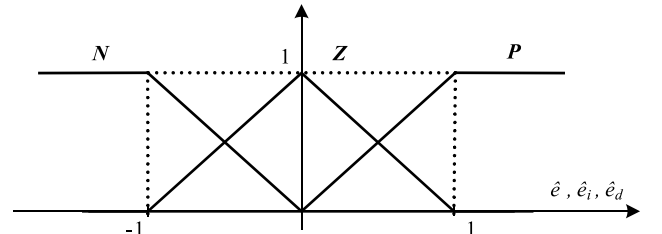


Fig. 3. Input Membership Functions

Singleton constants for normalized control output \hat{u} are: $N = -1$, $Z = 0$ and $P = 1$.

The set of rules is:

- 1) if (\hat{e} is N) or (\hat{e}_i is N) or (\hat{e}_d is N) then (\hat{u} is N),
- 2) if (\hat{e} is Z) or (\hat{e}_i is Z) or (\hat{e}_d is Z) then (\hat{u} is Z),
- 3) if (\hat{e} is P) or (\hat{e}_i is P) or (\hat{e}_d is P) then (\hat{u} is P),

where *or-method* is implemented as “probabilistic or” ($probor(a,b) = a + b - ab$) for control surface smoothness. Defuzzification is set to weighted sum.

The PID portion of proposed controller is defined by four parameters, derived from parameters K_p , K_i and K_d of the linear robust PI/PID controller and the control saturation constraints U_{min} and U_{max} . The tuning is summarized in Table 2.

Table 2. Tuning for Fuzzy PID Parameters

Parameter	Description	Value
\hat{K}_u	Control Denormalization Gain	$\max(U_{min} , U_{max})$
\hat{K}_p	Normalized Proportional Gain	K_p / \hat{K}_u
\hat{K}_i	Normalized Integral Gain	K_i / \hat{K}_u
\hat{K}_d	Normalized Derivative Gain	K_d / \hat{K}_u

The gain from proposed robust fuzzy (RF) control at the large signal response is expected for implicit implementation of nonlinear gain adjustment through “smooth saturation”.

5. CASE STUDY VERIFICATION OF THE PROPOSED DESIGN

In order to verify the proposed design, three buck converters working in parallel will be considered with the following parameters: $f_{sw} = 300\text{kHz}$, $V_{IN} = 10\text{V}$, $V_{OUT} = 5\text{V}$, $L = 50\mu\text{H}$, $R_L \approx 46\text{m}\Omega$, $C = 4700\mu\text{F}$, $R_C \approx 24\text{m}\Omega$, $PWM\ Gain = 1/2$.

In the first stage, robust linear controllers are designed. The bandwidths of the control are adopted to be: 20 kHz for the voltage loop and 100 kHz for the current loop.

Obtained H_∞ controllers are:

$$K_v^\infty(s) = 1.635 \cdot 10^4 \frac{s^2 / 4.043 \cdot 10^8 + s / 1.255 \cdot 10^4 + 1}{s^2 / 3.591 \cdot 10^5 + s / 12.565 + 1} K_{HOD}(s) \quad (17)$$

$$K_i^\infty(s) = 2.2536 \cdot 10^4 \frac{s / 2.281 \cdot 10^5 + 1}{s^2 / 4.385 \cdot 10^{10} + s / 32.65 + 1} K_{HOD}(s) \quad (18)$$

According to (16a) and (16b), H_∞ controllers are reduced to:

$$K_{vPID}^{RL}(s) = 16.4 + \frac{2.05 \cdot 10^5}{s} + \frac{14.5}{s + 2.858 \cdot 10^4} s \quad (19)$$

$$K_{iPI}^{RL}(s) = 3.22 + \frac{7.358 \cdot 10^5}{s} \quad (20)$$

Proposed RL design will be compared to conventional design (CD) of control from [6]:

$$K_{vPI}^{CD}(s) = \frac{9.434 \cdot 10^6 (s + 5051)}{s(s + 6.34 \cdot 10^5)} \quad (21)$$

$$K_{iPI}^{CD}(s) = \frac{1.2 \cdot 10^6 (s + 314)}{s(s + 3.14 \cdot 10^5)} \quad (22)$$

Frequency domain characteristics of the closed loop M-S control with both conventional and proposed RL design are depicted in Fig. 4. Slightly better disturbance rejection of the proposed RL design can be observed in output impedance and audio-susceptibility frequency plot. However, robustness to modeling uncertainty is much better with RL (87% vs. 48% with conventional control). These results are expected because RL design is optimal referring to uncertainty in modeling.

The verification of the large signal improvement by the second stage RF design is conducted through comparison with existing conventional design [6] and fuzzy design [11].

In order to test robustness of the control to the tolerance of the components, the parameters of the units in a three buck setup are perturbed in the following way:

- Unit #2 has $C_2 = 1.1C$, $L_2 = 1.2L$, $PWM\ Gain = 1/2$,
- Unit #3 has $C_3 = 0.9C$, $L_3 = 0.8L$, $PWM\ Gain = 1/1.6$

Nominal duty ratio for each controller is $D_0 = V_{OUT}/V_{IN} = 0.5$ and constraints of the duty ratio are $(D_{min}, D_{max}) = (0, 1)$. Since the M-S control is applied to the PWM drivers of the converter units with nominal PWM gain of 1/2, the saturation constraints on the control outputs are

$$(U_{min}, U_{max}) = (2 \cdot (D_{min} - D_0), 2 \cdot (D_{max} - D_0)) = (-1, 1). \quad (23)$$

So, in this case study, control denormalization gain for the proposed RF control is $\hat{K}_\mu = 1$, and normalized proportional, integral and derivative gains are equal to corresponding original RL gains.

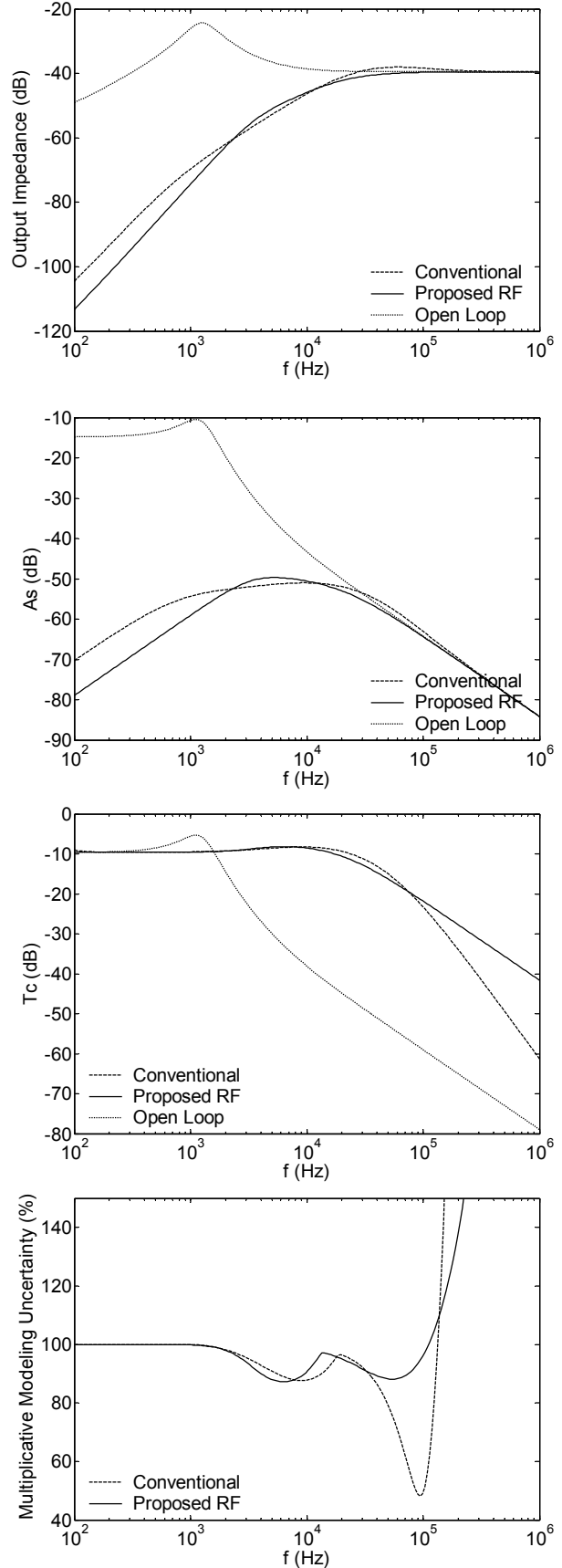


Fig. 4. Frequency Domain Characteristics of the Closed Loop Control

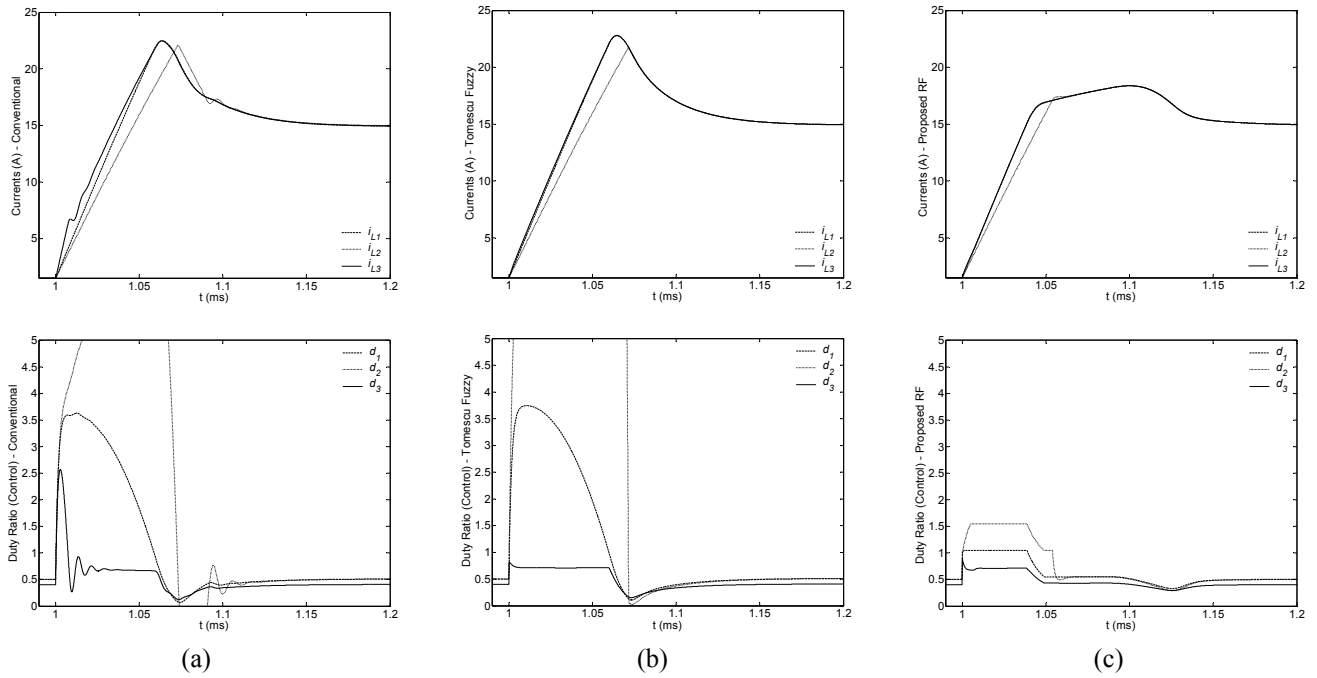


Fig. 5. Step Load Responses of Currents for 90% of the Nominal Load. (a) System with the Conventional Control Design [6]. (b) System Using a Fuzzy Logic Control Design [11]. (c) System Using a Proposed Robust Fuzzy Control Design.

Tomescu fuzzy design [11] assumes the voltage loop compensator is already designed, so conventional design [6] given by (21) will be used in further verification. The current controller is proposed in the form of FPD+I i.e. the proportional and derivative actions are fuzzified, while the integral action is left as is. The tuning of inference engine is based on using the expert knowledge from already designed linear PID control.

The load change step of 90% is applied and the unit currents along with control signals (duty ratios) for all control designs are presented in Fig. 5. Significant improvement in response of the currents is obtained with proposed RF control design due to incorporation of saturation information in the design. This fact is clearly depicted by the shape of duty ratio (control) signals applied by RF control to the system.

The effects of the large disturbances to the voltage are presented for all three designs in Fig. 6.

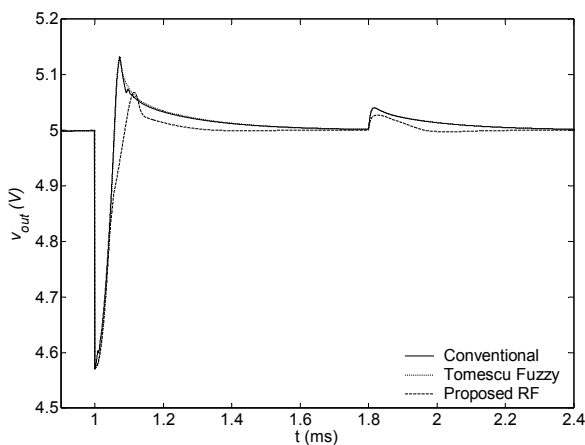


Fig. 6. Output Voltage Response to Large Disturbances: 90% Load Step Change at $t=1\text{ms}$ and Input Voltage Step Change from 10V to 15V at $t=1.8\text{ms}$

Beside the 90% load step change, the input voltage step change is also applied later on from nominal value of 10V to perturbed value of 15V. Both disturbances are eliminated in the shortest time and with the smallest overshoots by the proposed RF control.

6. CONCLUSION

In this paper, multivariable approach to modeling of parallel operating DC/DC converters is used to obtain simplified single-input single-output models for voltage and current loop robust linear control design. In the first stage, robust control synthesis is carried out and optimal robust linear controllers are obtained and they are reduced to PI and PID type controllers. Furthermore, in the second stage, large signal response improvement is carried out by PID fuzzification in Sugeno framework. Proposed robust fuzzy design is successfully verified in the case study with three paralleled buck converters.

Further research will be directed towards fine tuning of proposed robust fuzzy design performance, finding the rigorous proof for its closed-loop stability and application in the random switching schemes for electromagnetic emission reduction in distributed current-sharing applications.

REFERENCES

- [1] N. Mohan et al., *Power Electronics*. NY-USA: John Wiley, 1995.
- [2] D. M. Mitchell, *DC/DC Switching Regulator Analysis*. NY-USA: McGraw-Hill, 1988.
- [3] L. R. Lewis, B. H. Cho, F. C. Lee, and B. A. Carpenter, "Modeling and analysis of distributed power systems," in *Proc. IEEE PESC'89*, 1989, pp. 152–159.
- [4] B. Choi, B. H. Cho, R. B. Ridley, and F. C. Lee, "Control strategy for multi-module parallel converter systems," in *Conf. Rec. PESC'90*, 1990, pp. 225–234.

- [5] K. Siri, C.Q. Lee, and T. F. Wu, "Current Distribution For Parallel Connected Converters: Part I", *IEEE Trans. Aerosp. Electron. Syst.*, vol. 28, pp. 829-840, July 1992.
- [6] Y. Panov, J. Rajagopalan, and F. C. Lee, "Analysis and Control Design of N Paralleled DC-DC Converters with Master-Slave Current Sharing Control", *Applied Power Electronics Conference '97 Proc.*, 1997, pp. 436-442.
- [7] V. J. Thottuvelil, G. C. Verghese, "Analysis and Control Design of Paralleled DC/DC Converters with Current Sharing", *IEEE Trans. Power Electron.*, vol. 13, pp. 635-644, July 1998.
- [8] B. Choi, "Comparative Study on Paralleling Schemes of Converter Modules for Distributed Power Applications", *IEEE Trans. Ind. Electron.*, vol. 45, pp. 194-199, Apr. 1998.
- [9] P. Li, and B. Lehman, "A Design Method for Paralleling Current Mode Controlled DC-DC Converters", *IEEE Trans. Power Electron.*, vol. 19, pp. 748-756, May 2004.
- [10] M. López, L. G. de Vicuña, M. Castilla, P. Gayà, and O. López, "Current Distribution Control Design for Paralleled DC/DC Converters Using Sliding-Mode Control" *IEEE Trans. Ind. Electron.*, vol. 51, pp. 419-428, Apr. 2004.
- [11] B. Tomescu, and H. F. VanLandingham, "Improved Large-Signal Performance of Paralleled DC-DC Converters Current Sharing Using Fuzzy Logic Control", *IEEE Trans. Power Electron.*, vol. 14, pp. 573-577, May 1999.
- [12] Đ. S. Garabandić, and T. B. Petrović, "Modeling Parallel Operating PWM DC/DC Power Supplies", *IEEE Trans. Ind. Electron.*, vol. 42, pp. 545-551, Oct. 1995.
- [13] R. Tymerski, "Worst-Case Stability Analysis of Switching Regulators Using the Structured Singular Value", *IEEE Trans. Power Electron.*, Vol. 11, pp. 723-730, Sep. 1996.
- [14] S. Buso, "Design of a Robust Voltage Controller for a Buck-Boost Converter Using μ Synthesis", *IEEE Trans. Contr. Syst. Tech.*, vol. 7, pp. 222-229, Mar. 1999.
- [15] T. B. Petrović, and A. Ž. Rakić, "Linear robust approach to DC/DC converter modeling: Part I – Deterministic switching", *Electrical Engineering*, vol. 86, pp. 267-274, Sep. 2004.
- [16] T. B. Petrović, and A. Ž. Rakić, "Modelling and Robust Controllers for Deterministic Switching DC/DC Converters", *Yugoslav Power Electronics Conference Proc.*, 2001, pp. 374-382.
- [17] M. Morari, and E. Zafiriou, *Robust Process Control*. NY-USA: Prentice Hall, 1989.
- [18] S. Skogestad, and I. Postlethwaite, *Multivariable Feedback Control*. England: John Willey & Sons, 1996.
- [19] K. Zhou et al. *Robust and Optimal Control*. NJ-USA: Prentice Hall, 1996.
- [20] –, *Matlab & Simulink*. MA-USA: The MathWorks Inc, 2005.
- [21] –, *MatrixX: Xmath & SystemBuild*. TX-USA: National Instruments, 2004.
- [22] M. Sugeno, *Industrial applications of fuzzy control*. NY-USA: Elsevier Science, 1985.

METODE ISTRAŢIVANJA PARAMETARA SAGOREVANJA PŠENIČNE I SOJINE SLAME NA KOTLOVSKOM POSTROJENJU PRIMENOM PROGRAMABILNOG LOGIČKOG KONTROLERA

Saša Igić, Miloš Milanković, *JP Srbijagas*
Vladan Vulić, *PD Panonske TE-TO, TE-TO Novi Sad*

Sadržaj - U radu je opisan materijal i metod rada koji je korišćen prilikom ispitivanja jednog eksperimentalnog kotlovskog postrojenja deklarisanog snage od 120 kW. Kao materijal u radu su odabrane bale pšenične i sojine slame. U radu je prikazan metod kojim je vršeno istraživanje. Obezbeđeno je kontinuirano praćenje uticaja količine i sastava vazduha koji se dovodi u ložište kotlovskog postrojenja za sagorevanje u zavisnosti od vrste biomase (pšenične i sojine slame). Navedeni su parametri koji su mereni prilikom procesa sagorevanja. Posebna pažnja je usmerena ka mernoj jedinici koja je realizovana pomoću programabilnog logičkog kontrolera (PLC). Parametri su konstantno mereni i memorisani u kontroleru. Na osnovu ovako dobijenih podataka može se sa velikom tačnošću analizirati postupak sagorevanja balirane pšenične i sojine slame.

1. UVOD

U završnim procesima poljoprivredne proizvodnje, pored primarnih poljoprivrednih proizvoda, javljaju se i velike količine biljnih ostataka. Ovi biljni ostaci, odnosno biomasa mogu se iskoristiti kao biogorivo za šta postoje mnogobrojni razlozi od kojih su među najvažnijim: dobijanje jeftinije energije, povećan stepen zaštite životne sredine, smanjenje zavisnosti od uvoznih energenata, povećanje zaposlenosti i dr. U strukturi kultura koje čine potencijalne količine biomase u Srbiji pšenica i soja čine oko 26%.

U radu je opisano eksperimentalno postrojenje za sagorevanje pšenične i sojine slame. Eksperimentalno kotlovsko postrojenje je locirano u poljoprivrednom kombinatu "Mitrosrem" iz Sremske Mitrovice, radna jedinica Kuzmin. Osnovu postrojenja čini toplovodni kotao proizvođača "Eko produkt" iz Novog Sada. Toplovodni kotao ima deklarisanu snagu od 120 kW. U ovom radu je prikazana metodologija utvrđivanje parametara sagorevanja s posebnim osvrtom na automatsko merenje i memorisanje podataka kontrolerom Unitronics Visio V260.

2. MATERIJAL I METOD RADA

Kao materijal u radu su odabrane bale pšenične i sojine slame. Izbor pšenične i sojine slame kao biogoriva je urađen iz razloga što se bale od pšenične i sojine slame najčešće koriste u procesu sagorevanja balirane biomase. Pored toga, pšenica i soja su zastupljene u setvenim strukturama ravničarskih regiona naše zemlje sa oko 26%. U fizičko-hemijskom pogledu pšenična i sojina slama zadovoljavaju većinu zahteva za primenu kao gorivo.

Pšenična slama koja je korišćena u eksperimentalnom delu ovog rada prikupljena je na zemljištu poljoprivrednog kombinata "Mitrosrem" iz Sremske Mitrovice, radna jedinica Kuzmin, dok je sojina slama prikupljena u radnoj jedinici Martinci koja se nalazi u sastavu istog poljoprivrednog kombinata.

Prikupljanje bala slame obavilo se neposredno posle žetve. Slama je balirana presom za baliranje dok je skladištenje

balirane slame izvršeno u kamarama u okviru ekonomskih dvorišta navedenih radnih jedinica. Sabijenost bala pšenične i sojine slame je bila ujednačena po vrsti biogoriva.

U radu je primenjen naučni metod, koji je postavljeno istraživanje tretiralo kao višefaktorijalni eksperiment, pošto na proces sagorevanja pšenične i sojine slame utiče veliki broj faktora, između kojih takođe postoji visok stepen interakcije (međuzavisnosti). U nizu kvalitativnih i kvantitativnih faktora među najuticajnije se mogu svrstati:

- vrsta i sorta korišćene biomase,
- veličina, oblik i gustina bala,
- vlažnost biomase,
- sastav i količina vazduha koji se dovodi za sagorevanje,
- konstrukcija i karakteristike postrojenja za sagorevanje,
- postavljeni režim rada postrojenja i drugo.

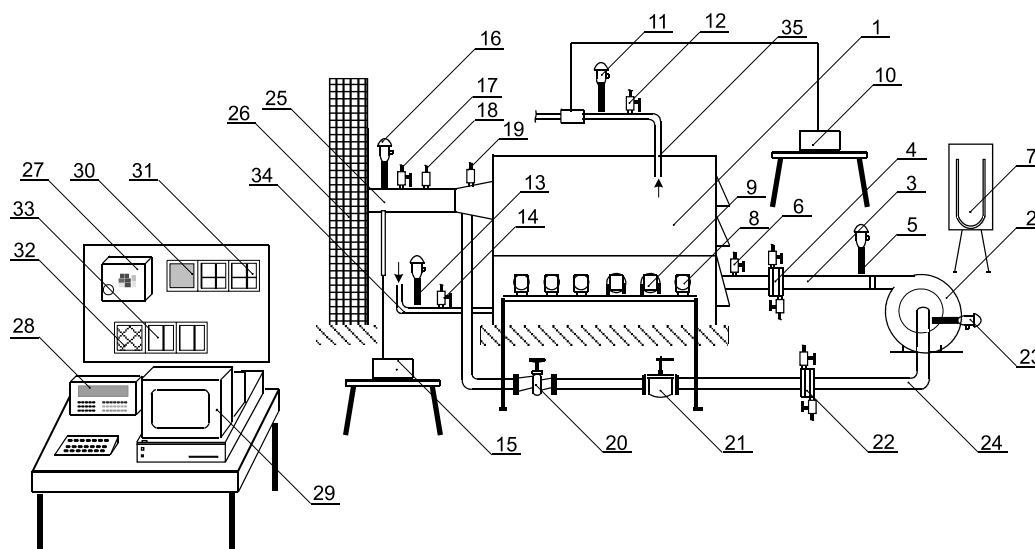
U radu je predviđeno praćenje uticaja količine i sastava vazduha koji se dovodi u ložište za sagorevanje u zavisnosti od vrste biomase (pšenične i sojine slame). Ostali faktori, čiji je uticaj izražen u procesu sagorevanja su se održavali na konstantnom nivou. Izabranom metodom istraživanja se u što većoj meri težilo obezbeđivanju stvarnih uslova sagorevanja.

3. TEHNIČKO-TEHNOLOŠKI OPIS POSTROJENJA

Eksperimentalno kotlovsko postrojenje je locirano u poljoprivrednom kombinatu "Mitrosrem" iz Sremske Mitrovice, radna jedinica Kuzmin. Sastoji se od nekoliko zasebnih, ali nerazdvojenih funkcionalnih celina, koje u sebi sadrže neophodnu mernu i regulacionu opremu. Funkcionalne celine od kojih se sastoji eksperimentalno postrojenje su sledeće:

- dovod, merenje i regulisanje količine svežeg vazduha i dimnih gasova koji se dovode u ložište kotlovskog postrojenja,
- sagorevanje biogoriva i odvođenje nastale količine toplote,
- odvođenje produkata sagorevanja,
- linija za recirkulaciju dimnih gasova,
- merno-regulaciona oprema.

Osnovu postrojenja čini toplovodni kotao proizvođača "Eko produkt" iz Novog Sada. Toplovodni kotao ima deklarisanu snagu od 120 kW. Modifikacijom kotlovskog postrojenja omogućeno je praćenje: zapreminskog protoka svežeg vazduha i dimnih gasova, merenje temperature ulazne i izlazne kotlovske vode, temperature svežeg vazduha na izlazu iz ventilatora, dimnih gasova u dimnjači i recirkulisanih dimnih gasova na ulazu u ventilator, pritiska vazduha na izlazu iz ventilatora, pritisak dimnih gasova u dimnjači, pritisak ulazne i pritisak izlazne kotlovske vode, protok izlazne kotlovske vode, toplotnu snagu kotla, koeficijent viška vazduha, sastav produkata sagorevanja i dr. Praćenjem navedenih parametara mogu se odrediti skoro svi relevantni faktori u procesu sagorevanja balirane biomase. Na slici 1 prikazano je eksperimentalno kotlovsko postrojenje.



Slika 1. Eksperimentalno kotlovsko postrojenje proizvođača "Eko produkt" iz Novog Sada

(1-toplovodni kotao, 2- ventilator sa elektromotorom, 3-cev za dovod vazduha u ložište, 4-merna prigušnica, 5-temperaturna sonda Pt 100 za merenje temperature vazduha, 6-kuglasta slavina za povezivanje transmitera za merenje pritiska vazduha na ulasku u ložište, 7-"U" cev, 8- transmitera diferencijalnog pritiska, 9-transmitera pritiska, 10-ultrazvučni merač protoka, 11-temperaturna sonda Pt 100 za merenje temperature izlazne vode, 12- kuglasta slavina za povezivanje transmitera za merenje pritiska izlazne vode, 13- temperaturna sonda Pt 100 za merenje temperature ulazne vode, 14- kuglasta slavina za povezivanje transmitera za merenje pritiska ulazne vode, 15-analizator dimnih gasova, 16- temperaturna sonda tipa K (Ni-CrNi), 17- kuglasta slavina za povezivanje transmitera za merenje pritiska dimnih gasova u dimnjači, 18-lambda sonda bez grejača, 19-temperaturna sonda Pt 100 za merenje temperature recirkulisanog vazduha, 20-ventil, 21-zasun, 22-merna prigušnica, 23- temperaturna sonda Pt 100 za merenje temperature recirkulisanog vazduha, 24-cev za dovod recirkulisanog vazduha, 25-dimnjača, 26-dimnjak, 27-frekventni regulator, 28-kontroler, 29-personalni računar, 30-ekspanzioni adapter EX-A1, 31-ekspanzioni modul IO-PT4, 32-ekspanzioni modul IO-ATC8, 33-ekspanzioni modul IO-AI4-AO2, 34-cev za dovod ulazne vode, 35-cev za odvod izlazne vode)

4. VELIČINE KOJE SU KONTINUIRANO MERENE I MEMORISANE U KONTROLERU

Merenje temperature vazduha koji se ubacuje u ložište kotla, recirkulisanih dimnih gasova, hladne i tople vode i okolnog vazduha: Merni element je temperaturna sonda tipa Pt-100. To je otporna sonda sa temperaturnim koeficijentom od $0,385\% / ^\circ\text{C}$ koja na 0°C ima otpornost od 100Ω a na 100°C otpornost od $138,5\Omega$. Opseg merenja ovih temperaturnih sondi je $0-400^\circ\text{C}$. Otporni signal sa ovih sondi se četvorožičnom vezom (radi kompenzacije otpornosti vodova) uvodi u ekspanzioni modul tipa IO-PT4. Jedan modul je u stanju da primi signale sa 4 Pt-100 sondi četvorožičnom vezom. Ekspanzioni modul sa rezolucijom od 16 bita vrši merenje ove temperature i kontroleru šalje podatak o temperaturi sa rezolucijom od $0,1^\circ\text{C}$. Ovaj podatak se preko ekspanzionog adaptera EX-A1 šalje serijskom komunikacijom između kontrolera i ostalih ekspanzionih modula kao perifernih jedinica.

Merenje temperature dimnih gasova u dimnjači: Merni element je temperaturna sonda tipa K (Ni-CrNi). To je termopar predviđen za merenje temperatura u opsegu $0-1200^\circ\text{C}$. Izlaz iz ovog davača je $0-48,848\text{mV}$ za gore navedeni opseg temperatura. Međutim, ova zavisnost nije linearna. Milivoltni signal sa ove sonde se kompenzacionim kablom uvodi u ekspanzioni modul tipa IO-ATC8. U ovom modulu se vrši kompenzacija hladnog kraja termopara i linearizacija njegove izlazne krive. Osim milivoltnih signala ovaj modul je u stanju da primi i obradi i standardne strujne signale ($0/4-20\text{mA}$) i standardni naponski signal $0-10\text{V}$.

Jedan modul je u stanju da primi do 8 navedenih signala. Ekspanzioni modul sa rezolucijom od 16 bita vrši obradu ovih signala i šalje ih kontroleru. Ovaj podatak se preko ekspanzionog adaptera EX-A1 šalje serijskom komunikacijom između kontrolera i ostalih ekspanzionih modula kao perifernih jedinica.

Merenje pritiska tople i hladne vode: Merenje ovog pritiska vrši se pomoću transmitera pritiska tipa SITRANS DSIII proizvođača SIEMENS. Opseg merenja ovog transmitera je $0-10$ bara mada se pomoću tastera i displeja koji se nalaze na samom transmiteru ovaj odnos može menjati u odnosu $1:100$ (minimalni opseg merenja je $10/100$ tj $0,1$ bar). Napajanje ovog transmitera je 24VDC , povezuje se dvožično i on na svom izlazu daje signal od $4-20\text{mA}$, srazmerno pritisku unutar definisanog opsega merenja. Signal sa ovog transmitera se uvodi u ekspanzioni adapter tipa IO-AI4-AO2. Ovaj modul ima 4 analogna ulaza koji mogu biti standardni strujni signal ($0/4-20\text{mA}$) ili standardni naponski signal $0-10\text{V}$ i 2 analogna izlaza koji takođe mogu biti standardni strujni ili naponski signal. Ulaz u transmiter je signal pritiska a izlaz standardni strujni signal $4-20\text{mA}$.

Merenje pritiska vazduha i dimnih gasova: Merenje ovog pritiska vrši se pomoću transmitera diferencijalnog pritiska tipa SITRANS DSIII proizvođača SIEMENS. Opseg merenja iskorištenog transmitera je $0-1600$ mbara mada se pomoću tastera i displeja koji se nalaze na samom transmiteru ovaj odnos može menjati u odnosu $1:100$ (minimalni opseg merenja je $1600/100$ tj 16mbar). Napajanje ovog transmitera je 24VDC , povezuje se dvožično i on na svom izlazu daje signal od $4-20\text{mA}$ srazmerano pritisku unutar definisanog

opsega merenja. Signal sa ovog transmitera se uvodi u ekspanzioni adapter tipa IO-AI4-AO2. Ovaj modul ima 4 analogna ulaza koji mogu biti standardni strujni signal (0/4-20mA) ili standardni naponski signal 0-10V i 2 analogna izlaza koji takođe mogu biti standardni strujni ili naponski signali. Signal od pritiska vazduha se dovodi na plus kraj transmitera dok se minus kraj ostavlja otvoren tj. na njega se dovodi atmosferski pritisak. Time transmitter vrši merenje razlike merenog pritiska u odnosu na atmosferski. Izlaz iz ovog transmitera je 4-20mA.

Merenje protoka: Merenje ove veličine se vrši pomoću transmitera diferencijalnog pritiska tipa SITRANS DSIII proizvođača SIEMENS. Opseg merenja iskorištenog transmitera je 0-1600 mbara mada se pomoću tastera i displeja koji se nalaze na samom transmitteru ovaj odnos može menjati u odnosu 1:100 (minimalni opseg merenja je 1600/100 tj 16mbar). Napajanje ovog transmitera je 24 VDC, povezuje se dvožično i on na svom izlazu daje signal od 4-20mA, srazmeran kvadratnom korenu pritiska unutar definisanog opsega merenja. Signal sa ovog transmitera se uvodi u ekspanzioni adapter tipa IO-AI4-AO2. Ovaj modul ima 4 analogna ulaza koji mogu biti standardni strujni signal (0/4-20mA) ili standardni naponski signal 0-10V i 2 analogna izlaza koji takođe mogu biti standardni strujni ili naponski signal. Ulaz u transmitter je signal merne prigušnice a izlaz je standardni strujni signal 4-20mA. Kako diferencijalni pritisak na mernoj prigušnici ima kvadratnu zavisnost od merenog protoka to se u transmitteru viši i korenovanje merenog diferencijalnog pritiska kako bi izlazni strujni signal bio linearno srazmeran merenom protoku.

Merenje koeficijenta viška vazduha: Merenje ove veličine vrši se lambda sondom. U istraživanju su korišćene 2 lambda sonde: Univerzalna lambda sonda tipa LS 01 proizvođača Bosch i univerzalna lambda sonda sa grejačem tipa LS 07 proizvođača Bosch. Izlazni signal iz ove sonde je naponski signal u opsegu 0-1,1 V. Ovaj signal se uvodi u ekspanzioni modul tipa IO-AI4-AO2.

Frekventni regulator tipa OMRON J7 se koristi za regulaciju brzine motora kojim se pokreće ventilator svežeg vazduha. Napajanje frekventnog regulatora je 220 VAC a njegov izlaz je 3x220VAC. Iz tog razloga je korišćeni motor ventilatora svežeg vazduha morao biti vezan u trougao. Regulacija broja obrtaja motora vršena je promenom frekvencije na izlazu iz frekventnog regulatora u opsegu 0-100Hz.



Slika 2. Kontroler Unitronics Visio V260

Kontroler tipa Unitronics Visio V260 vrši komunikaciju sa svim ekspanzionim modulima preko adaptera i merene

vrednosti prikazuje na displeju i svakih 5 sekundi upisuje u EXEL tabelu unutar kontrolera. Sa kontrolera su mereni podaci prebacivani u personalni računar.

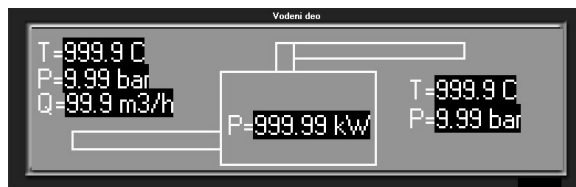
Na slikama 3-6 prikazana su pokazivanja na ekranu kontrolera. Pomoću datih prikaza vršena je kontrola parametara sagorevanja.



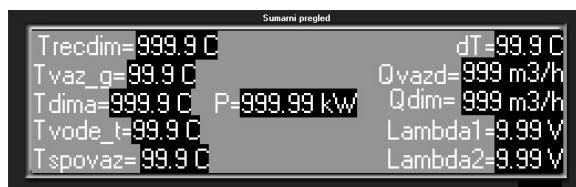
Slika 3. Osnovni displej



Slika 4. Dimovazdušni deo



Slika 5. Vodeni deo



Slika 6. Sumarni pregled

5. ZAKLJUČAK

Na poljoprivrednim gazdinstvima je instaliran značajan broj postrojenja za sagorevanje biomase u cilju proizvodnje toplotne energije. Primenom savremenih metoda merenja i upravljanja procesima podaci se mogu meriti i čuvati sa veoma velikom preciznošću. Prilikom ispitivanja navedenog kotlovskeg postrojenja odabrana oprema obezbedila je uslove za ispunjenje plana rada kao i da se ispunjenje zahteva za tačnošću dobijenih rezultata ispitivanja. Dobijeni rezultati ispitivanja dovešće do novih saznanja o procesu sagorevanja balirane biomase što dovodi do povećanja energetske efikasnosti kotlovskeg postrojenja što je i krajnji cilj ovog ispitivanja.

ZAHVALNOST

Ovaj rad je proistekao iz rezultata rada na Projektu energetske efikasnosti br. NPEE 273021, pod nazivom: Zaokruživanje materijalno-energetskog bilansa proizvodnje u PD "Mitrosrem", 2006. god. kojeg finansira Ministarstvo za nauku i tehnologiju Republike Srbije.

LITERATURA

- [1] Brkić, M., Janić, T.: Mogućnosti korišćenja biomase u poljoprivredi, Zbornik radova: Briketiranje i peletiranje biomase iz poljoprivrede i šumarstva, Izvršno veće Autonomne Pokrajine Vojvodine, Sombor, 1998, s. 5-9
- [2] Hellwig, M.: Basic of the combustion of wood and straw, *Proceedings of the 3rd E. C. Conference on Biomass "Energy from Biomass"*, Venice, Italy, 25-29 March 1985, pp. 793-798.
- [3] Janić, T.: Kinetika sagorevanja balirane pšenične slame, Doktorska disertacija, Poljoprivredni fakultet, Novi Sad, 2000, s. 57-65
- [4] Oka, S., Jovanović, Lj.: Biomasa u energetici, u: Biomasa – obnovljivi izvor energije, monografija, Jugoslovensko društvo termičara – Institut za nuklearne nauke "Vinča", Beograd, 1997, s. 9-18.
- [5] Oka, S., Jovanović, Lj.: Gorivni ciklus i gorivne linije biomase, Biomasa – obnovljivi izvor energije, monografija, Jugoslovensko društvo termičara – Institut za nuklearne nauke "Vinča", Beograd, 1997, s. 25-28.
- [6] Pantelić, I.: Uvod u teoriju inženjerskog eksperimenta, Radnički univerzitet "Radivoj Čirpanov", Novi Sad, 1976, s. 218

Abstract - In this work were described the materials and working method that has been used during the examination of boiling installment with declassified power of 120 kW. As a raw material were used bale of the wheat straw and soya straw. This work shows the method of examination. Continuous following up of influence of quantity and structure of air, that have been brought to fire box of a boiler installment for combustion, depending of class of biomass (wheat straw and soya straw) were also assured. The parameters that were measured during the process of combustion were shown. Special attention was focused on measurement unit that was realized through a Programmable Logic Controller (PLC). The parameters were constantly measured and memorized in controller. Based on this data, with large amount of punctuality, the combustion process of the bale wheat straw and soya straw can be analyzed.

METHOD FOR EXAMINATION OF COMBUSTION PARAMETERS WHEAT STRAW AND SOYA STRAW IN THE BOILING INSTALLMENT REALIZED THROUGH A PROGRAMMABLE LOGIC CONTROLLER

Saša Igić, Miloš Milanković, Vladan Vulić

ПОВЕЗИВАЊЕ РАЗЛИЧИТИХ ТИПОВА ИНДУСТРИЈСКИХ МРЕЖА ЗА ПОТРЕБЕ АКВИЗИЦИЈЕ ПОДАТАКА У РОБУСНИМ УСЛОВИМА

Зоран Милић, Петар Николић, *Електронски факултет у Нишу*

Садржај – У раду је описана мрежна инфраструктура система за аквизицију података и управљање производним процесима, која је реализована повезивањем два различита типа индустријских мрежа постављених у погону, са Ethernet LAN мрежом предузећа. Због инсталираног управљачког хардвера на машинама за производњу, користе се два типа мрежа: Allen Bradley Data Highway-485 (DH-485) мрежа и Allen Bradley Data Highway-Plus (DH+) мрежа. Овакво решење било је неопходно због некомпатибилности различитих мрежних приступа на PLC контролерима којима се управљају машине у погону. Решење је имплементирано у оквиру фабрике Tigar МН у Пироту.

1. УВОД

Подаци неопходни за анализу и контролу процеса производње у савременим управљачким системима сакупљају се са индустријских контролера чија је основна намена управљање производним машинама. За добијање јединственог управљачког система са централизованим надзором и контролом данас се у индустрији користе индустријске мреже којима се остварује међусобно повезивање индустријског управљачког хардвера (контролера). Битно је остварити размену информација између тих управљачких мрежа и РС рачунара на којима постоје различите врсте апликација које обрађују, складиште и уписују податке у контролере. Основни проблем код оваквог система јесте велика разноврсност индустријског хардвера за управљање и контролу процеса у самој производној хали.

Развој индустријских мрежа пратио је развој самих програмабилних контролера [1]. Тако је у почетку сваки произвођач управљачког хардвера развијао сопствена мрежна решења, што је довело до појаве великог броја различитих мрежних инфраструктура како у погледу физичке тако и у погледу логичке организације. У данашње време, као последица тога, још увек није усвојен званични стандард индустријских мрежа али се као све присутније издвајају два типа индустријских мрежа: Fieldbus с једне и Ethernet с друге стране. Обзиром да су велике мреже у предузећима реализоване као Ethernet LAN или WAN мреже, намеће се тежња да Ethernet постане и индустријски стандард што би омогућило неометано повезивање индустријских мрежа у мреже самих корпорација и на тај начин убрзало интеграцију система за даљинско управљање и анализу података.

Међутим, обзиром на актуелну ситуацију, кад још увек постоји велики број различитих индустријских мрежа имплементираних по производним погонима, интеграција ових мрежа са Ethernet LAN-ом предузећа ради добијања интегрисаног система за даљинско управљање и аквизицију, неопходан је корак у развоју ових система.

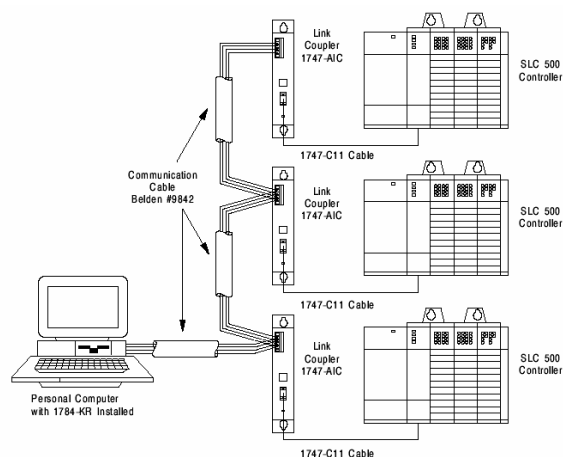
У реализацији система који је описан у овом раду имплементирана су два типа индустријских мрежа: Allen Bradley DH485 мрежа [2] која повезује SLC 500 5/03 контролере и Allen Bradley DH+ мрежа [3] у коју су повезани PLC 5/20 и PLC 5/30 контролери.

У раду су дате карактеристике DH485 и DH+ мрежа. Представљени су методи њиховог повезивања са Ethernet LAN мрежом [4] и хардвер који се за то користи. Практична реализација илустрована је на примеру у коме су анализирани предности и недостаци оваквог начина приступа контролерима.

2. DH-485 МРЕЖА

DH-485 мрежа служи за пренос информација између уређаја у погону [2]. Помоћу ње се врши надгледање параметара и статуса процеса, параметара и статуса машина. Она омогућава приступ регистрима контролера појединим апликацијама за њихово програмирање и аквизицију података, као и upload/download програма за управљање контролером.

DH-485 је типа токен ринг (*token ring*). У једној мрежи се теоретски, у условима слабог саобраћаја може повезати до 32 контролера. Максимална брзина преноса података кроз мрежу је 19200 baud. Физичка топологија је *daisy chain*, као што је приказано на слици 1. Максимална укупна дужина *trunkline* секције (кад се урачунају сви сегменти каблова) је 1220 m.



Сл. 1. Изглед DH-485 мреже

За сваки галвански неизоловани чвор у мрежи потребан је по један каплер (за SLC 5/03 то је 1747 AIC). Повезивање са РС рачунаром се врши преко одговарајућег интерфејса (независни модул, PCI или PCMC1 картица).

Trunkline се конструише од Belden 9842 кабла. Овај кабл је оклопљен и састоји се од две уврнуте парице и масе. Један уврнути пар обезбеђује балансирану сигналну линију, а једна жица другог пара служи као заједничка

референтна линија за све чворове линка. Оклоп смањује ефекте електромагнетног шума у комуникационом линку, а који потиче од индустријског окружења. Линија уземљења обезбеђује везу за уземљење.

DH-485 користи *token-passing* протокол да би дозволио чворовима на мрежи да шаљу податке преко кабла. Код овог протокола само чвор који поседује *token* може да шаље поруке. Све док чвор поседује *token*, он је *master*.

Када је чвор послао све своје поруке, или је искористио свој временски интервал поседовања *token*-а, он предаје *token* другом чвору који има следећу највишу адресу. На овај начин се наставља предаја *token*-а све док се не дође до најниже адресе. Када и чвор са најнижом адресом заврши са коришћењем *token*-а, циклус почиње из почетка.

За одређивање времена пропагације сигнала на DH485 мрежи је потребно узети у обзир [5]:

- Број станица и број “празнина” (*gap*) на мрежи.
- Време скенирања програма за сваку станицу.
- DH485 спецификације

Празнина означава да нека адреса или више суседних адреса на мрежи нема повезане уређаје (тј. на тим адресама нема станица на мрежи). Празнине треба планирати приликом пројектовања мреже, како би се она преко њих касније проширивала додавањем нових уређаја у мрежу.

За контролу саобраћаја на DH485 мрежи користи се *token*. Када је *token* код станице А и она шаље команду станице Б, станица Б одмах по пријему команде шаље АСК (*acknowledge*) сигнал станице А. При томе она чека један програмски циклус да би обрадила команду и поставила резултат у излазни бафер. Након тога она мора да сачека на *token*. Након пријема АСК сигнала од станице Б, станица А шаље *token* станице Б. Време предаје *token*-а је 7ms (за сваку станицу на мрежи), што значи да ако на мрежи између станица А и Б постоји n станица, време предаје *token*-а од А до Б је $n \cdot 7ms$. То такође значи да ако је време трајања програмског циклуса станице Б веће од $n \cdot 7ms$, она ће пропустити пријем *token*-а, и проследити га наредној станици на мрежи. Потом ће чекати да *token* прође све станице на мрежи и опет дође до станице Б, тако да је у том случају укупно време пријема токена од стране станице Б увећано за време пропагације *token*-а кроз дату мрежу.

Tabela 1. Пропагација сигнала кроз DH485 мрежу

Пролазак <i>token</i> -а за 1 станицу на мрежи	7ms
Пролазак <i>token</i> -а за 1 празнину на мрежи	30ms
<i>write</i> команда, 1 реч података	12 ms (max) + 15ms за АСК
<i>write</i> команда <i>reply</i>	8 ms (max) + 15ms за АСК
<i>read</i> команда	11 ms (max) + 15ms за АСК
<i>read</i> команда <i>reply</i> , 1 реч података	9 ms (max) + 15ms за АСК

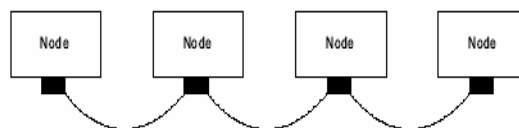
Уколико постоји празнина на мрежи, време проласка *token*-а је 30 ms.

У табели 1 су приказана времена пропагације [5], пријема и обраде команди на DH485 мрежи (при чему је претпостављена брзина од 19.2 kbaud, а свака додатна реч при овој брзини уноси кашњење од 1ms).

3. DH+ МРЕЖА

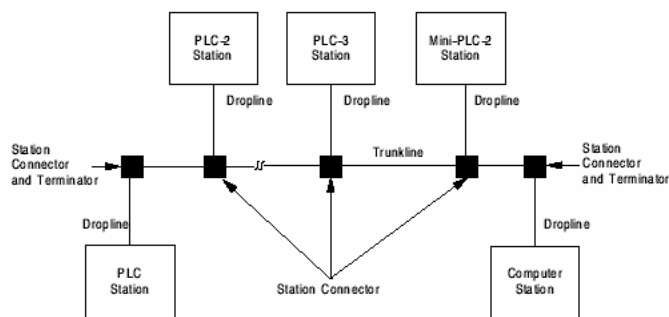
Allen-Bradley DH+ мреже су *Local Area Networks* (LANs) [3]. Оне повезују програмабилне контролере, РС рачунаре и друге уређаје тако да они могу међусобно размењивати податке. DH+ мрежа је слична DH485 мрежи, али има нешто боље карактеристике.

У једној мрежи се теоретски може повезати до 64 контролера. Максимална брзина преноса података кроз мрежу је 56.4 kbaud. Физичка топологија може бити *daisy chain*, као што је представљено на слици 2 или *trunkline – dropline*, која је приказана на слици 3.



Сл. 2. DH+ *daisy chain* мрежа

Максимална дужина између два контролера је 30.50m (пожељно више од 10m), а максимална укупна дужина (збир свих секција) је 3050m.



Сл. 3. DH+ *trunkline – dropline* мрежа

DH+ мрежни протокол је као и код DH485 мреже *token-passing* протокол, односно чвор који поседује *token* врши слање порука.

За одређивање времена пропагације сигнала на DH+ користе се слична правила као и за DH485 мрежу, али у прорачун треба убацити параметре својствене за DH+.

4. ПОВЕЗИВАЊЕ DH485 И DH+ МРЕЖА НА ETHERNET LAN

Ни DH485 ни DH+ мрежа немају директан интерфејс за повезивање на Ethernet мрежу са потпуном транспарентношћу између уређаја, тј. не постоји интелигентан уређај који би обављао функцију *bridge*-а Ethernet мреже са једном од ове 2 мреже и обратно. Другим речима, Ethernet мрежа се не може без уграђеног додатног хардвера користити искључиво као медијум за размену података између контролера повезаних у две независне DH485 (или DH+) мреже, а које су при том прикључене на исти Ethernet LAN. Методи за повезивање ових мрежа на Ethernet су:

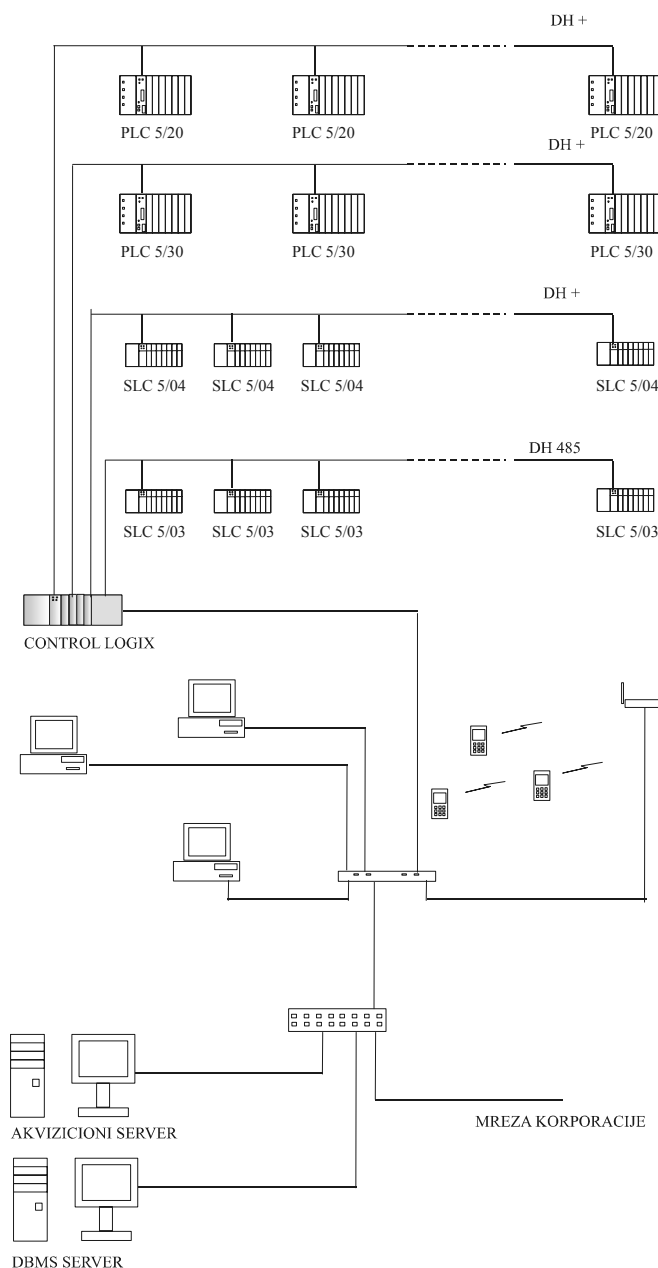
1. Свака независна DH485/DH+ мрежа се преко РС радне станице прикључује на Ethernet LAN. За повезивање DH485 мреже на РС станицу потребна је 1784-KR PCI картица, или независни 1770 KF3 модул, док се за РСМЦИ слот (који се користи код notebook рачунара) користи РСМК картица. За повезивање DH+ мреже на РС станицу користи се 1784 КТ (или 1784 КТ2) PCI

картица, независни 1770 KF2 модул, или РСМК картица за РСМСИ слот. Да би код даљинских апликација, контролери на мрежи били транспарентни, неопходно је да на РС станици, која је тачка приступа DH485/DH+ мрежи буде активан одговарајући комуникациони софтвер, који може бити OPC сервер (Allen Bradley или независно решење са потребним *driver*-ом) или Allen Bradley RSLinx Gateway. RSLinx је комплетан комуникацион софтвер који омогућује повезивање уређаја за различите апликације Rockwell Software-a, као што су RSLogix 5/500/5000, RSView32, i RSSql [6]. RSLinx може да подржи више апликативних софтвера истовремено и то за велики број разноврсних уређаја на различитим мрежама. Користећи RSLinx, могуће је формирати комуникацију између било којих места у мрежи. RSLinx Gateway омогућава да RSLinx који је активан на било којем рачунару у LAN-у и за кога је то одобрено, преко RSLinx Gateway сервера, има комплетан приступ контролерима на DH485/DH+ мрежама.

2. Један контролер на мрежи се користи као приступна тачка за Ethernet LAN, тако што се у његов *rack* инсталира Ethernet картица Постоји више оваквих картица (761-NET-ENI и 1761-NET-ENIW.) чији је принцип рада исти – ниједна од њих не обавља премошћавање DH485/DH+ мреже са Ethernet-ом. Интерна меморија саме картице је премапирана тако да чува садржај одговарајућих регистара контролера на мрежи (и ажурира га са одређеном учестаношћу). Апликација са удаљене РС станице која преко Ethernet LAN мреже жели да приступи садржају регистара контролера, заправо приступа директно регистрима картице, а не стварним регистрима контролера, при чему је приступ ограничен на сет премапираних регистара. Другим речима, она не може приступити сваком произвољном регистру неког контролера на мрежи.
3. Овај начин повезивања обавља се преко Allen Bradley ControllLogix система са једном ControlLogix EtherNet/IP картицом [7] и картицама за сваку DH485/DH+ мрежу у *rack*-у, при чему сам процесор није неопходан. У овом случају, ControlLogix служи као *Bridge* између DH485/DH+ мрежа и Ethernet LAN-a, тако да апликација на удаљеној РС станици прикљученој на исти Ethernet LAN потпуно транспарентно приступи контролерима на свакој од мрежа.

5. ПРАКТИЧНА РЕАЛИЗАЦИЈА У ПОГОНУ

У посматраном погону физички постоје четири независне индустријске мреже: једна Allen Bradley DH485 мрежа која повезује SLC 500 5/03 контролере и три Allen Bradley DH+ мреже у коју су повезани PLC 5/20, PLC 5/30 и SLC 500 5/04 контролери. Обзиром на број контролера на машинама у погону који подржавају DH+ комуникацију, капацитет DH+ мрежа, обим реалног саобраћаја на мрежи неопходног за потребе система за аквизицију, и имајући у виду неопходне резерве за будући развој система, било је неопходно имплементирати три независне DH+ мреже. Све то урађено је у складу са прорачунима који су наведени у претходним поглављима.



Сл. 4. Изглед интегрисане мреже у погону

Након мерења саобраћаја кроз мреже, при чему се радило о *real time* семплованим подацима над којима је требало урадити аквизицију, установљен је максимални број контролера у једној мрежи који задовољава постављене захтеве за дати систем. Број контролера у DH485 мрежи је ограничен на 12, док је за DH+ мреже ова граница постављена на 16 контролера.

Ове индустријске мреже повезане су на интерну Ethernet мрежу у погону, на коју су такође повезане и РС радне станице из погона као и *wireless hand held* рачунари, који служе за мануелни унос података у DBMS сервер (слика 4). Овај индустријски Ethernet LAN повезан је на управљиви *switch* на који је повезан и аквизициони сервер, као и канцеларијски рачунари (РС станице). Управљиви *switch* је конфигуриран тако да индустријски Ethernet LAN представља Virtual Private Network (VPN), и видљив је само VPN-у у коме се налази аквизициони сервер. Постоји дефинисано неколико приступних тачака које су намењене техничком особљу и врши одржавање и потребне измене у систему.

Аквизициони сервер и DBMS сервер налазе се у другом VPN-у. Остали корисници који користе податке добијене аквизицијом за аналитичке потребе представљају трећи VPN и њима је приступ индустријском Ethernet LAN-у забрањен. Приступ аквизиционом серверу и DBMS серверу дозвољен је само одређеном броју корисника.

Повезивање DH485/DH+ мрежа изведено је помоћу ControllLogix система. Употребљен је десето-слотни rack, са одговарајућим напајањем, али без уградње процесорског модула. За повезивање на Ethernet користи се EtherNet/IP Bridge Module 1756-ENBT картица [7], којој је потребно доделити IP адресу употребом BootDHCP софтвера.

DH+ мреже се преко Data Highway Plus-Remote I/O Communication Interface Module 1756-DHRIO картице [8] повезују на систем, док се за повезивање DH485 мреже користи ControlLogix DH485 Communications Module 1756-DH485 картица [9], при чему се као каплер користи 1761 NET AIC конвертор. DH485/DH+ картице су двоканалне, док се за постављање свих мрежних параметара и конфигурирање картица мора користити RSLinx.

Рачунари који се налазе у Ethernet LAN-у на који је повезана и Ethernet картица ControllLogix-a, приступају контролерима као да се налазе на DH485/DH+ мрежама, за шта је неопходан Allen Bradley комуникациони софтвер RSLinx. У случају да нове верзије EDS фајлова за дате картице нису садржане у верзији RSLinx-a која се користи, њих је потребно накнадно инсталирати.

6. ЗАКЉУЧАК

У раду је представљен систем који интегрише Allen Bradley DH485 и DH+ мреже са Ethernet LAN мрежом предузећа. Систем се користи за пренос информација између уређаја у погону. Помоћу њега се обавља надгледање параметара и статуса процеса, параметара и статуса машина, као и приступ регистрима контролера апликацијама за њихово програмирање и аквизицију података и upload/download програма за управљање контролером. Дат је приказ различитих могућности за развој система и описана једна практична реализација у индустријским условима.

7. ЛИТЕРАТУРА

- [1] Nebojša Matić, "Uvod u industrijske PLC kontrolere", Beograd, mikroElektronika, 2001.
- [2] - , "DH-485 Communication Interface User Manual", Allen_Bradley, Milwaukee, USA, December 1969.
- [3] - , "Data Highway Plus Allen-Bradley Product Data", Allen_Bradley, Milwaukee, USA, July 1990.
- [4] Anthony Chiarella, "Umrežavanje pomoću Cisco i Microsoft tehnologija", Čačak, Kompjuter biblioteka, 2005.
- [5] - , "DH485 Network Throughput Timing Application Note", Allen_Bradley, Milwaukee, USA, January 1996.
- [6] - , "RSLinx Technical Data", Allen_Bradley, Milwaukee, USA, 2002.
- [7] - , "ControlLogix EtherNet/IP Bridge Module" Installation Instructions, Allen_Bradley, Milwaukee USA, November 2004.
- [8] - , "Data Highway Plus-Remote I/O Communication Interface Module 1756-DHRIO" User Manual, Allen_Bradley, Milwaukee USA, February 2003.
- [9] - , "ControlLogix DH-485 Communications Module" Installation Instructions, Allen_Bradley, Milwaukee USA, September 2005.

Abstract – *This paper gives a description of one network infrastructure that is used for data acquisition and monitoring of the manufacturing process. The system is realized by connecting two different types of industrial networks that are installed in the power plant, and are connected to the global factory LAN network. Due to the installed controlling hardware at the machines in the plant, two types of networks are use: Allen Bradley Data Highway-485 (DH485) and Bradley Data Highway-Plus (DH+) network. This solution was inevitable due to the incompatibility of different data accesses at the PLC controllers which are installed at the machines. The solution was implemented within the plant of Tigar MH tires factory.*

CONNECTING DIFFERENT INDUSTRIAL NETWORK TYPES FOR DATA ACQUISITION IN HARSH ENVIRONMENT

Зоран Милић, Петар Николић

PRIMENA PROGRAMABILNOG LOGIČKOG KONTROLERA U UPRAVLJANJU MAŠINOM ZA JEDNOSMERNU STRUJU

Petar Jerkan, Dragan Milićević, Zoltan Čorba, Veran Vasić, *Fakultet Tehničkih Nauka Novi Sad*

Sadržaj - Ovaj rad predstavlja jednu od primena programabilnog logičkog kontrolera u pogonu sa mašinom za jednosmernu struju. Opisani su korišćeni PLC, tekst displeja, program napisan u leder dijagramu i element podstrujne zaštite za kolo pobude jednosmernog motora. Cilj ovog rada je pokretanje i nadzor rada jednosmerne mašine sa nezavisnom pobudom u motorskom i generatorskom režimu rada i praćenje brzine obrtanja i napona rotora.

1. UVOD

Još u svom začetku industrijska era je nastala sa zadatkom da se proizvodnja i usluge optimizuju i učine efikasnijim. Svojim razvojem, industrija je podsticala i razvoj nauke. To uzajamno razvijanje se uvek sprovodilo sa istim ciljem, a to je ponuda što kvalitetnijeg proizvoda, ili usluge, uz što efikasniji, brži, pouzdaniji i robusniji proces proizvodnje. Zadatak, koji je industrijski razvoj postavio pred inženjere bi bio upravo prethodno navedeni. Rešenje se skoro samo nametnulo: smanjiti uticaj ljudskog faktora i povećati efikasnost. Tako se došlo na ideju da se postojeći pogoni automatizuju i da se stvaraju novi automatizovani pogoni.

Početkom šezdesetih godina prošlog veka na scenu automatizovanih pogona stupaju programabilni logički kontroleri (programmable logic controller – PLC). Ovi uređaji obezbeđuju brzo, pouzdano i efikasno upravljanje elektromotornim pogonima. Uz to su i robusni, zauzimanju manje prostora i troše manje energije od, na primer, pneumatskih, mehaničkih ili relejnih upravljačkih šema.

Zadatak ovog rada je da prikaže jednu primenu PLC – a u pogonu sa jednosmernom mašinom. Naredbe se zadaju preko tekst displeja. Elementom podstrujne zaštite za kolo pobude šalje informacija na ulaz PLC – a i u slučaju pada vrednosti struje pobude ispod minimalno dozvoljene vrednosti, mašina se isključuje. Naponskom LEM sondom se prati vrednost napona rotorskog kola.

PLC – programabilni logički kontroler predstavlja svojevrsan spoj hardverskog i softverskog rešenja za primenu u industrijskom okruženju. Svojim analognim i digitalnim ulazima i izlazima ostvaruje vezu sa sistemom kojim upravlja, a preko svojih komunikacionih terminala ostvaruje komunikaciju sa računarnom, ili sa drugim PLC – ovima.

Prednosti upravljanja PLC – om:

- Za isti proces PLC zahteva manje provodnika i uopšte manje prostora od ostalih upravljačkih sistema;
- Dijagnostičke funkcije PLC – a i softvera omogućavaju brzo i efikasno otkrivanje i otklanjanje grešaka;
- Izmene i prepravke u sistemu upravljanja se brzo unose u memoriju PLC – a. To se može izvršiti preko računara, ili preko ručnog programatora. Proces se pritom ne zaustavlja (*on line*). Takođe, promene se vrše i u stanju mirovanja (*off line*);
- Pouzdanost mu je znatno povećana u odnosu na stare tehnologije.

2. OSNOVI PLC – a

Izvršenje PLC programa se odvija u tri osnovna koraka:

1. **Provera statusa ulaza**
2. **Izvršenje programa**
3. **Provera i izmena statusa izlaza**

PLC izvršava ova tri koraka ciklično i po potrebi obrađuje i zahteve, koji eventualno stižu i na komunikacioni port.

Sastavni delovi PLC-a su:

- Centralna procesorska jedinica – CPU
- Ulazi u PLC
- Izlazi iz PLC – a
- Memorija

3. REALIZACIJA

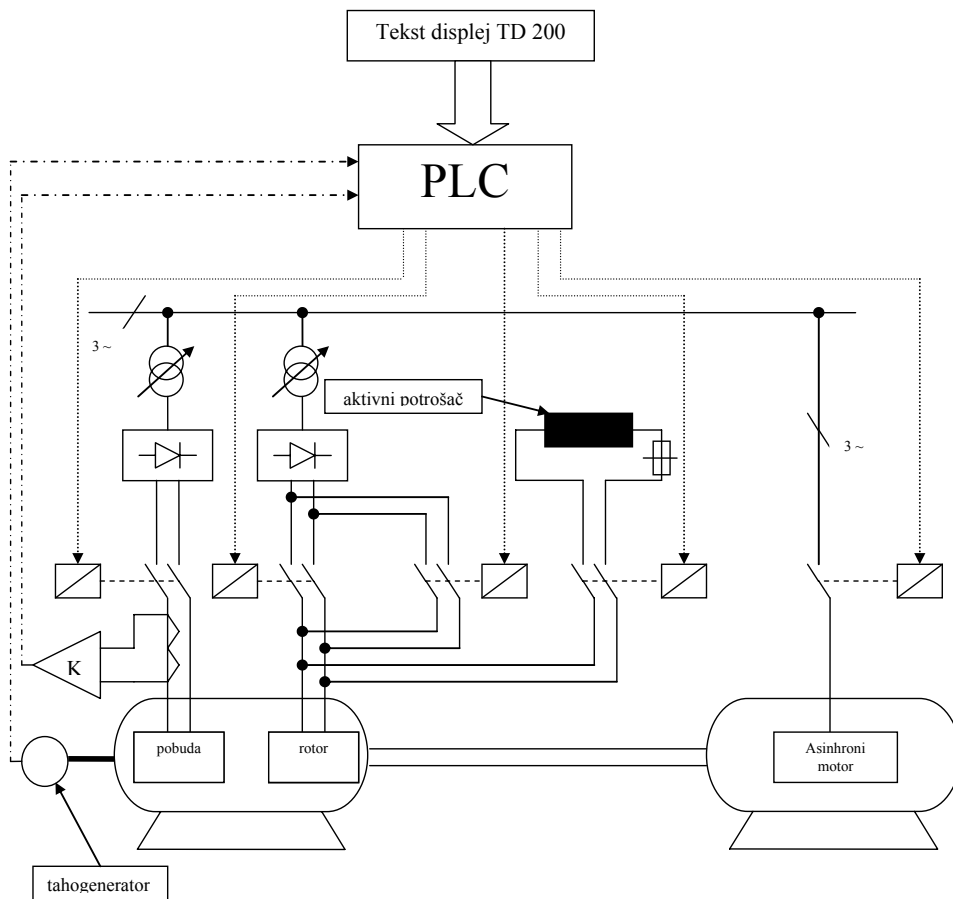
Zadatak ovog rada je pokretanje i nadzor rada jednosmerne mašine sa nezavisnom pobudom u motorskom i generatorskom režimu rada, praćenje napona rotorskog kola, brzine rotora i zaštita motora od eventualnog pada vrednosti struje pobude ispod određene donje granice. PLC program je realizovan korišćenjem leder dijagrama, a naredbe za upravljanje pogonom se zadaju putem LCD displeja. Informaciju o promeni napona u kolu rotora obezbeđuje naponska LEM sonda. Podstrujna zaštita je realizovana komparatorom, koji poredi vrednost pada napona na šantu, redno vezanom u kolo pobude jednosmerne mašine sa referentnom, prethodno utvrđenom, vrednošću. Brzina se meri tahogeneratorom, koji je spojen sa vratilom mašine.

3.1 Opis rada

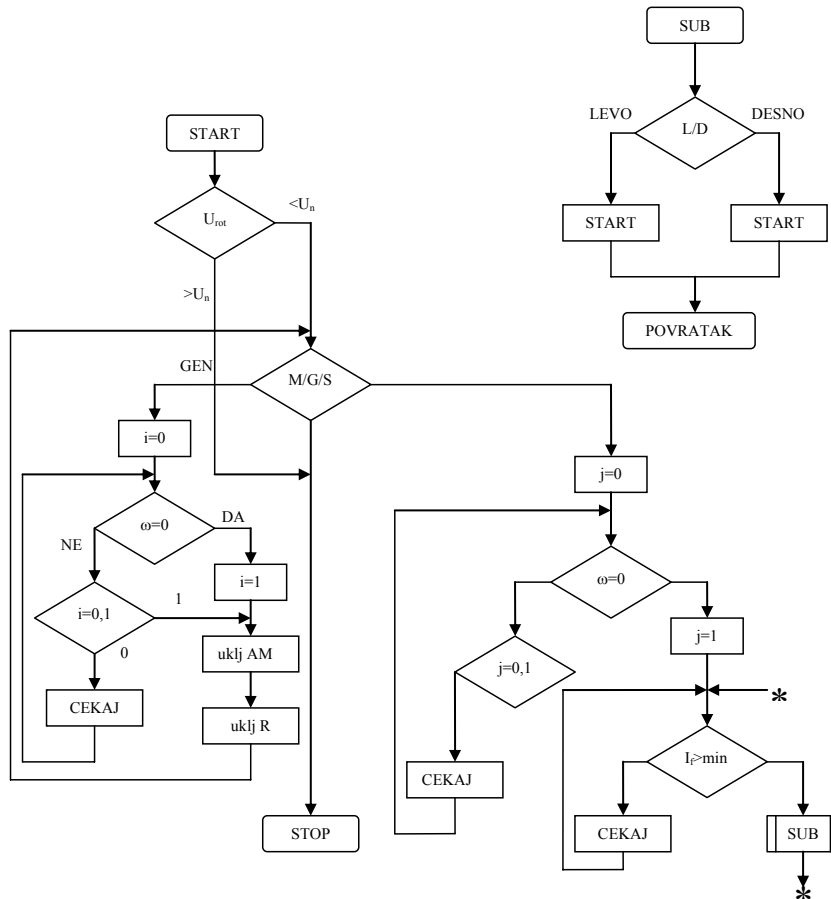
Jednosmerni motor je spojen preko svojih mehaničkih priključaka sa asinhronim motorom i tahogeneratorom. Uslov za njegov start u motorskom režimu je prethodno uključena pobuda i islučen generatorski režim rada.

Pritiskom tastera za start jednog od dva smera na tekst displeju motor se pokreće i ubrzava do vrednosti određene strujom pobude i opterećenjem izazvanim asinhronim motorom. U slučaju pada vrednosti struje pobude ispod minimalno dozvoljene (50%) pogon se zaustavlja. Tada je zabranjeno ponovno startovanje mašine u motorskom režimu. Dokle god je struja pobude ispod minimalno dozvoljene vrednosti, pogon neće ponovo startovati.

Prilikom uključanja promene smera postoji zabrana koja je realizovana priključenjem komparatora na izlaz tahogeneratora. Komparator reaguje na pad vrednosti napona tahogeneratora na nulu i tek tada dozvoljava uključenje promene smera nakon zaustavljanja motora. Za slučaj uključanja generatorskog režima rada takođe postoji zabrana starta, dokle god se rotor ne zaustavi. Tada će PLC uključiti asinhroni motor, a u kolu rotora jednosmerne mašine će se uključiti otpornički potrošač. U ovom slučaju pogon se neće zaustaviti ako se pobuda isključi. Brzina obrtanja asinhronog motora i opseg vrednosti pobudne struje su tako izabrani da napon u kolu rotora u ovom režimu ne prelazi nominalnu vrednost.



Slika 1. Izgled pogona (zbog jednostavnosti izostavljena je LEM sonda u kolu rotora)



Slika 2. Algoritam po kom je sastavljen Leder dijagram

Napon rotorskog kola se meri pomoću naponske LEM sonde. Izlaz LEM sonde je spojen na analogni ulaz PLC – a. Ova informacija se prikazuje na tekst displeju. U slučaju da napon rotora pređe nominalnu vrednost pogon se i u motorskom i u generatorskom režimu rada odmah isključuje.

Opisani algoritam rada pogona je grafički prikazan na slici 2. Algoritam je korišćen za sastavljane leder dijagrama.

3.2 Sastavni delovi

- PLC – SIEMENS SIMATIC S7-200 CPU 224XP DC/DC/DC
- Tekst displej – SIEMENS TD200, LCD sa 20 ASCII karaktera u 2 reda.
- LEM sonda – LEM tip LV100
- Štampana ploča sa naponskim komparatorom i LEM sondom – realizovani korišćenjem integrisanim kolom LM311P Texas Instruments i LEM Voltage module 10mA tip LV 100. Opseg 10000 – 2000V.
- Tekst displej – SIEMENS TD200 dvoredni sa po 20 mesta za slova i cifre.

3.3. Rezultat

Na tekst displeju se vidi poruka, koja govori da je pogon spreman za puštanje u rad.

Operacije, koje se mogu vršiti su sledeće:

- Puštanje mašine u rad u motorskom režimu sa dozvoljenim smerovima u levo i u desno
- Promena smera obrtanja u motorskom režimu nakon što se mašina zaustavila.
- Puštanje mašine u rad u generatorskom režimu otporničkog potrošača u kolu rotora i uključivanjem asinhronog motora.

4. ZAKLJUČAK

U ovom radu je ukratko objašnjeno pokretanje i praćenje rada mašine za jednosmernu struju. Pokazan je takođe i interfejs za upravljanje pogonom pomoću tekst displeja.

5. LITERATURA

- [1] SIEMENS “SIMATIC Programming with STEP 7 V4.0 Manual“
- [2] SIEMENS “Automation System S7-200 Getting Started Collection“, Edition 01/2006
- [3] SIEMENS “SIMATIC S7-200 Programmable Controller System Manual“, Edition 06/2004
- [4] SIMATIC TD 200, Operator Interface, User Manual, 10/99 Edition 5
- [5] SIMATIC, Text Display (TD), User Manual, Edition: 06/2004
- [6] SIMATIC, S7-200 Programmable Controller System Manual, SIEMENS, Edition 06/2004
- [7] Vladan Vučković, *Električni pogon*, Akademska Misao, Beograd, 2002.

6. DODATAK

Karakteristike korišćene aparature u radu su:

- Mašina za jednosmernu struju: SEVER, SUBOTICA, tip: M 112 MK3, 1)260V, 17.6A, 3370min⁻¹, 1.3kW, Nezavisna pobuda: 200V, 0.56A
- Tahogenerator: HÜBNER – BERLIN, tip: TD6 – Clf, 1000min⁻¹, max 10000min⁻¹, IP44, permanentna pobuda.
- Naponska LEM sonda: LEM Voltage module 10mA, tip LV200, ratio 10000 – 20000V, isolation 6kV eff. 10s, int. Resistance 60Ω.

Abstract - *In this paper will be explained one of many eventually application of PLC in electromotive drive. Purpose is to realize complete control and monitoring of separately excited DC machine. Over current, over voltage and under excitation protections are realised. HMI device is used as input and visualisation terminal.*

APPLICATION OF PLC IN DC MACHINE CONTROL

Petar Jerkan, Dragan Milićević, Zoltan Čorba, Veran Vasić



секција TO-9

ИНФОРМАЦИОНЕ ТЕХНОЛОГИЈЕ (ГРИД)

Д. Окиљевић, Б. Маровић WEB PORTAL ЗА УПРАВЉАЊЕ ДАТОТЕКАМА НА GRID-У	288
Н. Švraka, А. Balaž, А. Belić, А. Bogojević GLITE WORKLOAD MANAGEMENT SYSTEM PERFORMANCE MEASUREMENT	294
Д. Stojiljković, А. Balaž, А. Bogojević, А. Belić GRID APPROACH TO PATH INTEGRAL MONTE CARLO CALCULATIONS	298
Н. Filipović, М. Ivanović, М. Krstić, М. Kojić KOMPJUTERSKO MODELIRANJE STRUJANJA KRVI U KARDIOVASKULARNOM SISTEMU KORIŠĆENJEM GRID INFRASTRUKTURE	302

WEB PORTAL ЗА УПРАВЉАЊЕ ДАТОТЕКАМА НА GRID-У

Драган Окиљевић, Бранко Маровић, Рачунски центар Универзитета у Београду

Садржај – Приступ *grid* каталогу датотека кроз једноставан кориснички интерфејс *Web portal*-а пружа могућност лаког управљања датотекама кроз клијентов *Web browser*. Рад описује имплементацију оваквог портала и могућност његове интеграције са другим *Web*-базираним апликацијама.

1. УВОД

Grid представља инфраструктуру која пружа скалабилан, заштићен и ефикасан механизам проналажења дистрибуираних ресурса и координиран приступ овим ресурсима. Под ресурсима подразумевају се уређаји за складиштење података, уређаји за обраду података, чије процесорско време користимо, као и остала опрема које можемо контролисати, као што су нпр. телескопи, медицински инструменти и многи други. Координиран приступ намеће потреба за дефинисањем права коришћења ресурса што је решено увођењем концепта виртуелних организација. Сваки корисник, да би приступио ресурсима *grid*-а, мора бити члан једне од виртуелних организација, њих могу чинити институције или индивидуални корисници који повезује неки заједнички интерес, нпр. чланови једног истраживачког тима.

Grid као систем састоји се из више компонената које заједно остварују његову функционалност. **User Interface (UI)** представља глобалну тачку приступа *grid*-у од стране корисника. Преко *UI* корисник се логује, управља пословима и проверава њихово тренутно стање, претражује информације о ресурсима и може управљати датотекама. Коришћењем *API* функција библиотека које се налазе на *UI* и пружају подршку за наведене операције корисник може и развијати *software*. **Computing Element (CE)** се додељују послови које је корисник задао преко *UI* и стављају у ред чекања. Сваки *SE* се састоји од чворова који могу да врше обраду података – **Worker Nodes (WN)** и **Local Job Management System-а (LJMS)** који врши избор *WN* на коме ће се посао из реда чекања извршити. **Storage Element (SE)** пружа униформан интерфејс за приступ ресурсима за складиштење података. *SE* пружа интерфејс за копиране реплика на *SE* и са *SE*, приступ репликама и брисање. Реплике на *CE* се идентификују према свом **Storage URL (SURL)**. **File Catalogue** чува мапирање између логичких назива датотека (*LFN*), њихових уникатних идентификатора (*GUID*) и реплика тих датотека које се налазе на *SE*-овима. Каталог датотека омогућује корисницима лакше налажење датотека и њихову логичку организацију у хијерархијске просторе имена независно од тога где се физички налазе на *grid*-у. **Worker Nodes (WN)** представљају чворове на којима се врши обрада података. *WN* имају приступ апликативном *software*-у на серверу на коме се налазе и могу манипулисати подацима који се налазе на *SE*. *WN* се не може приступити директно, већ преко *CE* који њиме управља. **Information**

Service (IS) сакупља информације о елементима *grid*-а (*CE*, *SE*...), њиховом статусу, особинама, прати стање послова послатих на *grid*, и води статистику о извршеним пословима. **Resource Broker (RB)** представља диспечер (*scheduler*) који прима захтеве за извршење послова од *UI*, проналази одговарајуће ресурсе према захтевима посла користећи *IS* и ставља посао у ред чекања изабраног *CE*.

1.1 Управљање датотекама на LCG-2

Пошто је *Web portal*-а развијен и тестиран на **LCG-2 middleware**-у, даљи опис елемената *grid*-а и њихове функционалности односиће се на ово окружење. **LCG-2 middleware** користи **LCG File Catalogue (LFC)** који нуди логичку организацију датотека у хијерархијски простор имена, слично класичним системима за управљање датотекама. Свака датотека на *grid*-у има уникатни идентификатор – *grid unique identifier (guid)*, логички назив – *logical file name (lfn)* који се мапира на један *guid* датотеке, и свака датотека може имати једну или више реплика на *storage* елементима које представљају физичку локацију датотеке. Реплике се идентификују према свом *storage URL (SURL)* имену, тако да једном *lfn* и *guid* може одговарати више *SURL*.

LCG-2 располаже са неколико *CLI (Command Line Interface)* алата за управљање датотекама, као и неколико *API*-ја за развој програма који користе операције управљања датотекама на *grid*-у за програмске језике *C/C++* и *Python*.

1.2 Web portal за управљање датотекама

Постојећи алати нуде комплетан скуп операција потребан за управљање датотекама на *grid*-у, али имају одређене недостатке. Приступ операцијама преко командне линије је релативно неугодан за рад пошто захтева добро познавање скупа команди и њихових параметара, такође све параметре је потребно наводити иако често неке од њих не мењамо при позивима. Такође, неке тривијалне операције захтевају од корисника неколико корака.

Одређене команде могу створити неконзистенцију између улаза у каталогу и датотека који се налазе на *SE*, нпр. командом *lcg-uf* бришемо улаз у каталогу али датотека физички остаје на *SE*. Ове команде треба користити пажљиво па се тиме намеће да особа која их користи треба да има релативно добро знање о систему и командама, што не мора бити случај са сваким од корисника.

Приступ операцијама могућ је само са *UI* рачунара, па је потребно да на њему имамо налог и да му приступамо са рачунара на коме је инсталиран неки од одговарајућих терминал програма.

У овом раду описан је *Web portal*-а који омогућује управљање датотекама на *grid*-у кроз интуитиван и једноставан кориснички интерфејс. Портал подржава

следеће операције за управљање датотекама на *grid*-у: листање директоријума, копирање и регистрација нових датотека у каталог, брисање датотека из каталога, као и операције над репликама: *download*, репликацију и брисање. Изглед корисничког интерфејса и скуп операција понуђених кориснику може се контролисати променом конфигурационих параметара који се чувају у одговарајућој датотеци.

Портал је намењен за особе који имају потребу за манипулацијом података на *grid*-у независно од њиховог нивоа стручности. Кориснички интерфејс треба да олакша ове послове својом једноставношћу особама које само користе *grid* инфраструктуру за неку специфичну примену он њиховог интереса, као и да олакша и убрза посао особама које се баве самим развојем *software*-а за *grid*.

Портал може да ради самостално као и да се лако интегрише у неки већ постојећи *Web portal* као додатна компонента. Пошто се за њихову интеракцију може користити окружење самог сервера, сесије и колачиће (*cookies*), као и прослеђивање параметара преко *URL query string*-а интеграција је могућа и са порталима развијеним коришћењем других технологија: *php*, *asp*, *asp.net*, *perl* и осталим.

Све потребне информације за које је потребно консултовање *IS*, нпр. дохватање списка расположивих *storage* елемената, систем ће обавити сам. Он не мора бити ни свестан да *IS* постоји нити да зна начин на који он функционише.

Омогућујући приступ управљању датотекама са било ког удаљеног рачунара коришћењем *Web browser*-а, решава се један од недостатака расположивих *CLI* команди које је могуће извршавати само са *UI* рачунара, или приступом *shell*-у *UI* преко неког терминал програма. На овај начин елиминише се потреба за инсталирањем било каквог додатног *software*-а и омогућава удаљен приступ из било које тачке повезане на Интернет. Ово уводи још један додатан захтев који се односи на потребу за аутентификацијом и ауторизацијом клијента који је приступио систему, како би се спречила злоупотреба могућности глобалног приступа систему.

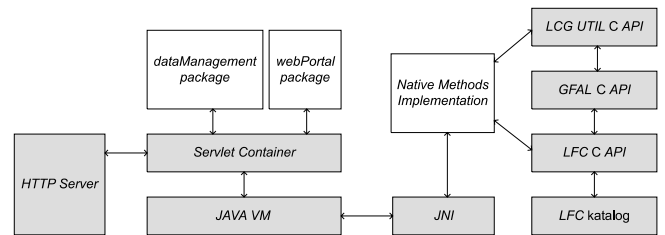
2. ОПИС АРХИТЕКТУРЕ И КОРИШЋЕНИХ ТЕХНОЛОГИЈА

Систем се може јасно раздвојити на клијентску и серверску компоненту. Серверска компонента се извршава на *UI* рачунару, док се клијентска може извршавати на истом рачунару, или на било ком другом који је повезан са *UI* преко Интернета. Потребно је да рачунар на коме се извршава клијент располаже *Web browser*-ом који подржава *Java script*. Комуникација између клијента и сервера је преко *HTTP* протокола.

Серверска компонента задужена је за управљање датотекама и за презентацију. Састоји се из два слоја: слоја за презентацију који комуницира са клијентом и са спољашњим компонентама уколико је систем интегрисан у неки *Web portal* и слоја за управљање датотекама. Слој за презентацију је такође задужен и за аутентификацију и ауторизацију клијената који приступају систему. Приказ архитектуре серверске компоненте и окружење у коме се извршава приказан је на слици 1, белом бојом су означени делови серверске компоненте, а сивом остатак окружења у коме се компонента извршава.

Слој за презентацију реализован је *Java Servlet/JSP* технологијом која је изабрана као погодна за имплементацију функционалности и особина које овај слој захтева као што су прихватање параметара *URL string*-ова, подршка за *upload* и *download* датотека, лака измена изгледа графичког интерфејса и брзина извршавања. Изабрана технологија омогућава и лаку проширивост система додавањем додатних функционалности због велике количине готових *Java* пакета и коришћења објектно оријентисане парадигме програмирања. Битни аспекти су такође да је ова технологија у потпуности портабилна пошто се извршава на виртуелној машини, као и расположивост квалитетних развојних окружења и пакета који су бесплатни.

Слој за управљање датотекама имплементиран је делимично у *java* програмском језику, а делом у програмском језику *C*. Разлог је што тренутно не постоји *API* за управљање датотекама на *LFC* намењен *Java* програмирању, већ само *API*-ји за програмске језике *C/C++* и *Python*. Слој се састоји из интерфејса писаног у *Java*-и преко кога комуницира са слојем презентација, а са *C API*-јима комуницира преко *Java native interface*-а. Реализација *Java native* метода написана је у *C*-у, и ова библиотека у својој имплементацији користи *LFC API* за операције над *LFC* каталогом и *LCG UTIL API* за операције над датотекама и репликама.

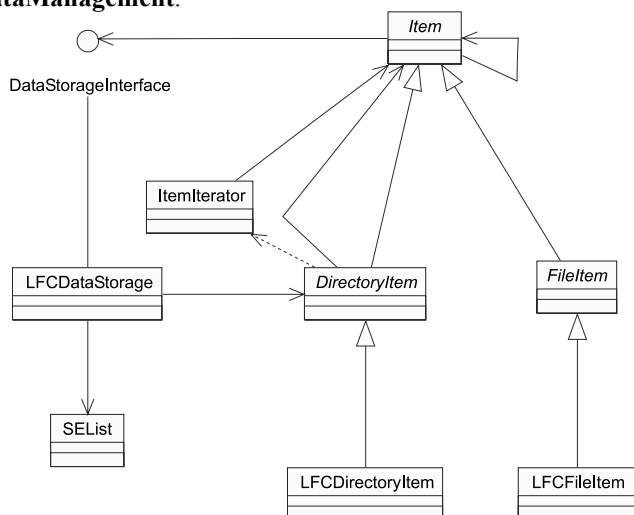


Слика 1. Архитектура серверске компоненте система

Клијент је задужен за приказ корисничког интерфејса и комуникацију са серверском компонентом *HTTP* протоколом. Клијентска компонента се извршава у *Web browser*-у, приказује резултате захтева послатих серверу који до клијента стижу као статички *html* и имплементира део функционалности потребан за *upload* и *download* датотека. На клијенту се налази и код за скриптовање на страни клијента писан у *Java script*-у, који се користи за валидацију неких од захтева клијента и писање дела порука о грешкама и обавештења чиме се у одређеној мери растеређује серверска компонента и елиминише непотребан саобраћај између клијента и сервера. За извршавање клијента може се користити сваки *Web browser* са подршком за *Java script*, независно од платформе на којој се извршава.

За потребе пројекта развијени су два пакета у програмском језику *Java*, од којих први представља *API* за потребе управљања датотекама на *grid*-у и назван је **dataManagement**, а други енкапсулира функције *Web portal*-а које можемо поделити на чување привремених података чије је трајање ограничено на једну сесију рада корисника, механизам контроле права приступа, интерфејс ка пакету за управљање датотекама, конфигурацију и процесирање параметара *URL query string*-ова. Овај пакет је назван **webPortal**. Оба развијена пакета смештена су у пакет **grid**, који обухвата све пакете и класе намењене раду са *grid*-ом.

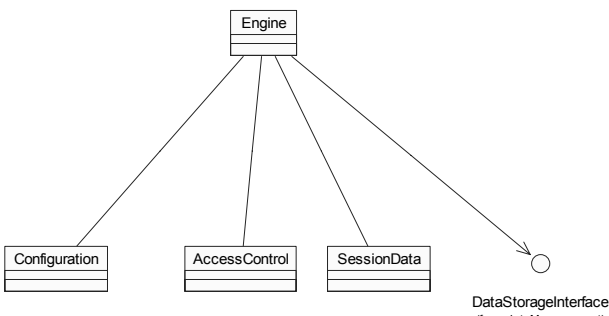
На слици 2 приказан је *UML* класни дијаграм пакета **dataManagement**.



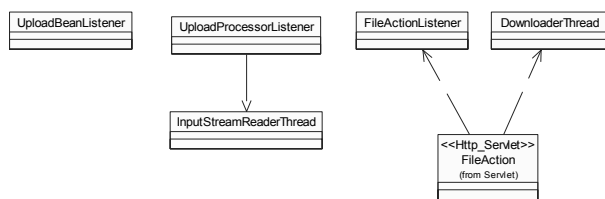
Слика 2. *UML* класни дијаграм за пакет **dataManagement**

На слици 3 приказан је *UML* класни дијаграм пакета **webPortal**, док је на слици 4 приказан класни дијаграм за пакет **webPortal.itemActions**.

Компоненте које чине систем, развијене и искоришћене и њихове зависности приказане су *UML* дијаграмом компонента на слици 5.



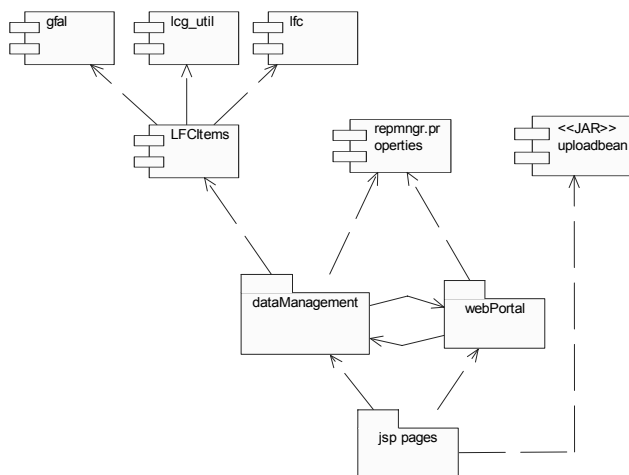
Слика 3. *UML* класни дијаграм за пакет **webPortal**



Слика 4. *UML* класни дијаграм за пакет **webPortal.itemActions**

3. КОРИШЋЕЊЕ СИСТЕМА

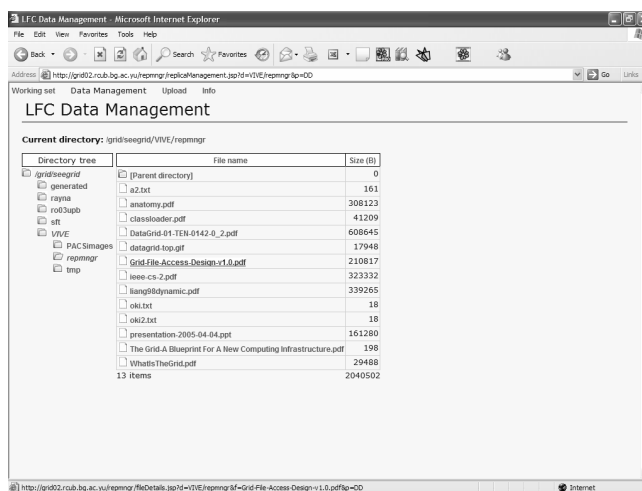
Портал се може поделити на три главна дела. То су страна *Data Management* преко које се врши листање директоријума, навигација кроз структуру директоријума, и избор датотеке чије детаље корисник жели да види, страна *File details* која приказује детаље изабраног датотеке и расположиве акције над њим, и страна *Upload* преко које се врши копирање и регистрација датотека са корисничког система на систем за управљање датотекама *grid-a*.



Слика 5. *UML* дијаграм компоненти

При првом приступу порталу у току сесије апликација приказује *Login* страну и од корисника се тражи да потврди свој идентитет уношењем корисничког имена и лозинке. Након успешне потврде апликација приказује страну *Data Management*, и корисников идентитет се памти све до истека сесије, у супротном се поново приказује *Login* страна. Детаљи контроле приступа биће размотрени у одговарајућем одељку овог поглавља.

Data Management страна се састоји из главног менија који се налази у горњем левом углу странице, и дела за приказ и навигацију кроз структуре директоријума *grid* каталога датотека. Изглед странице приказан је на слици 6.



Слика 6. *Data Management* страница

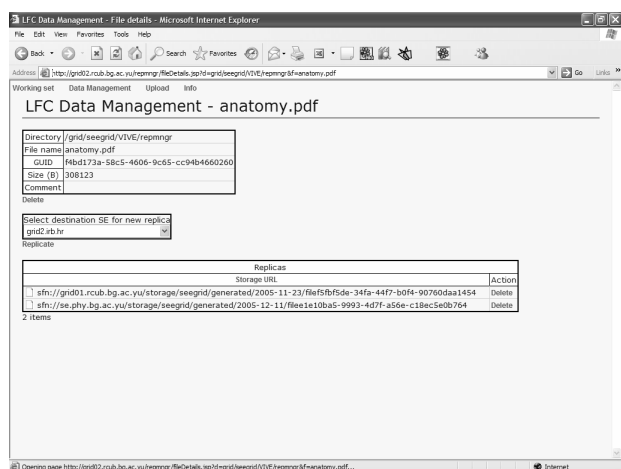
Главни мени је саставни део сваке странице и садржи ставке *Data Management* чијим избором се приказује *Data Management* страна за текући директоријум, *Upload* којом се приказује *Upload* страна која нуди могућност регистрације датотеке са локалног система за управљање датотекама корисничког рачунара у текући директоријум *grid-a*, и ставке *Info* за приказ стране са информацијама везаним за апликацију, њене ауторе и намену. Поред наведених ставки конфигурисањем апликације могуће је опционо навести и додатну ставку менија, која ће се појавити испред наведених, чији се наслов и циљни *URL* дефинишу у конфигурационој датотеци. На слици 6 то је ставка “*Working Set*”.

Приказ и навигација се састоји из дела који приказује путању текућег директоријума, приказа структуре надређених директоријума у облику стабла и приказа садржаја текућег директоријума.

Могућност навигације кроз структуру директоријума, приказ стабла и изглед странице зависе од конфигурације апликације, као и од корисникових права извршавања, читања и писања за одговарајући директоријум.

File Details страница нуди приказ детаља изабране датотеке и акција које се могу извршити над датотеком или њеним репликама. Састоји из главног менија, детаљних информација о изабраној датотеци и листе реплика (сл. 7).

Акције које корисник може извршити над датотеком су *Download* датотеке и чување или отварање на корисниковом рачунар коришћењем *Web browser*-а, брисање датотеке, чиме се брису све репликае датотеке и њен улаз у *LFC* и репликација – прављење нове репликае датотеке на одредишни *SE* који се бира из падајућег менија.



Слика 7. File Details страница

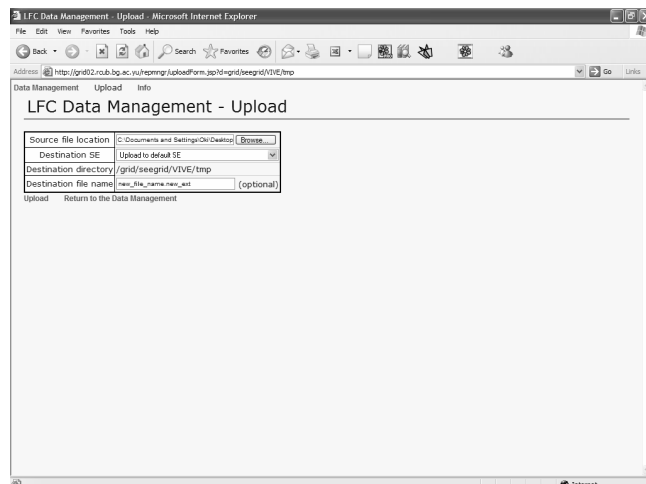
Акције које корисник може вршити над репликама су: *download* изабране репликае и чување или отварање на корисниковом рачунар коришћењем *Web browser*-а и брисање изабране репликае. У случају неуспелог брисања кориснику се нуди *unregister replica* опција којом се уклања улаз у каталогу за реплику која се не може обрисати.

Расположивост акција над датотекама и репликама зависи од одређених параметара конфигурације апликације.

Upload страница пружа кориснику могућност да изабрану датотеку са свог рачунара копира на *grid* и региструје у *LFC* каталогу. Састоји се из главног менија и *upload* форме (слика 8) у којој се наводи датотеке са корисниковог рачунара која се *upload*-ује, *SE* на коме ће бити креирана реплика као и директоријум на *grid*-у у који ће се *upload*-ована датотека регистровати и назив под којим ће се регистровати.

Претпроцесирање датотеке аутоматизује припрему датотеке за *upload* на *grid* тако што на *UI* покреће програм или скрипт који корисник наводи у конфигурацији, и при покретању му прослеђује пун назив датотеке на *UI* коју треба да процесира (то је назив привремене датотеке са корисниковог рачунара под којим је *upload*-ован на *UI*), циљни директоријум на *grid*-у, и опционо назив датотеке који ће процесор креирати као резултат процесирања. Уколико се процесирање успешно обави датотека који је резултат процесирања шаље се на *grid*. Уколико се догоди грешка у току

процесирања приказује се страна са информацијама о резултатима извршавања процесора: извршена командна линија, излазни код, статус (да ли је завршио извршавање), и уколико је извршавање завршено садржај *stdout* и *stderr* токова процесора.



Слика 8. Upload страница

Контрола права приступа апликацији и корисничким опцијама које нуди може се поделити на два нивоа: коришћењем безбедносне инфраструктуре *grid*-а и на нивоу апликације (портала).

Контрола права коришћења ресурса *grid*-а ослања се на постојећи механизам који је саставни део *LCG-2 middleware*-а. Сваки корисник, сервер и сервис имају свој *X.509* сертификат. При свакој трансакцији, идентитети обе стране се међусобно верификују на основу сертификата. На овај начин корисници наслеђују права од виртуалне организације којој припадају. Пошто се апликација извршава у *Servlet* контејнеру, и користи *Java* виртуелну машину, све операције које неки од корисника апликације иницира биће мапирани на *Linux* корисника који је покренуо јава виртуелну машину. Због тога је потребно да тај корисник регистрован на *Virtual organization membership service*-у (*VOMS*) одговарајуће виртуалне организације, чиме се његов кориснички налог на *UI* може мапирати на одговарајуће на другим машинама које су саставни део *grid*-а. Да би корисник, а тиме и апликација која се у његовом контексту извршава добили право приступа ресурсима *grid*-а потребно је да је креиран и валидан *globus* или *voms* прокси.

Контрола права приступа апликацији дефинисана је у конфигурационој (*properties*) датотеци апликације. При првом приступу апликацији након креирања сесије од корисника се тражи унос корисничког имена и лозинке. Након уноса, уколико су подаци коректни корисник има право приступа апликацији до краја текуће сесије. Механизам контроле приступа апликацији се одговарајућим подешавањем у конфигурационој датотеци може искључити чиме се добија слободан, приступ без потребе за логовањем. Ову опцију има смисла користити једино ако је апликација интегрисана са неком другом и од ње преузима механизам права приступа.

Приступ појединачним корисничким операцијама може се дефинисати конфигурацијом, нпр. забранити *upload* операција неком кориснику, или ограничити којим директоријумима може да приступа.

3.1 Конфигурисање изгледа и понашања апликације за потребе интеграције и интерфејси за спољашњи приступ опцијама

За потребе прилагођења изгледа и понашања апликација за рад при интеграције у неки систем уведени су одговарајући параметри у конфигурационој датотеци. Спољашњи приступ опцијама апликације, омогућен је преко *HTTP* интерфејса апликације, прослеђивањем одговарајућих параметара преко *URL query string*-а.

JSP странице које чине презентациони део апликације користе стил дефинисан у *cascading style sheet (css)* датотеци *agenda.css*. На овај начин изменом стилова у одговарајућој *css* датотеци постиже се лако измена изгледа апликације. Такође, неки аспекти изгледа апликације формирају се у зависности од параметара конфигурационе (*properties*) датотеке. Омогућено је навођење додатне, прилагодљиве ставке менија, прилагођавање *Info* странице, и друге опције.

Коришћењем *HTTP* интерфејса апликације прослеђивањем одговарајућих параметара преко *URL* омогућено да се више различитих конфигурација апликације истовремено користи, на једном *HTTP* серверу, и на истој виртуелној машини, као и да корисник динамички мења конфигурацију у току рада.

Коришћењем *HTTP* интерфејса може се приступити страницима *DataManagement*, *FileDetails* и *Upload*, које представљају улазне тачке за приступ, док остале странице при позиву наслеђују вредности конфигурационих параметара.

4. ЗАКЉУЧАК

Управљање датотекама на *grid*-у у коришћењем *Web portal*-а, чини могућности *grid* окружења расположивим већем броју корисника, олакшава рад и нуди виши ниво апстракције чиме се смањује потребан ниво знања о детаљима реализације управљања датотекама.

Web portal као кориснички интерфејс ка управљању датотекама доноси лак приступ овој функционалности, пошто је се са *UI* комуницира преко *HTTP* протокола, корисник може приступити са практично било којег уређаја који има компатибилан *Web browser*, везу ка Интернету, и кориснички налог на *portal*-у. Постојеће решење нудило је као могућност удаљеног приступа логовање преко неког од терминал програма и извршавање команди из командне линије неког од *shell* програма, зашта је потребан одговарајући терминал програм и налог на *UI* рачунару.

Развој пакета за управљање датотекама у програмском језику *Java* користи предности објектно орјентисаног приступа, а избором *Java*-е као програмског језика и висок ниво портабилности, лаку реискористивост кода и брзу интеграцију у постојеће апликативне системе и системе у развоју. У тренутку писања рада пакет за управљање датотекама већ је примењен у више пројеката развоја *grid* апликација.

Развијени пакет за управљање датотекама садржи интерфејсе ка операцијама управљања датотекама који су тренутно имплементирани за *LFC* каталог. Писањем нове имплементације или изменом постојеће може се проширити могућност управљања датотекама на друге верзије *grid middleware*-а и друге врсте каталога без потребе за изменама у осталим деловима портала пошто

он “види” само интерфејс. Све друге компоненте портала писане су у *Java*-и и нуде висок ниво портабилности кода.

Могућност дефинисања изгледа корисничког интерфејса и скупа операција које се нуде кориснику као и пружање *HTTP* интерфејса за приступ операцијама управљања датотекама омогућује брзу и лаку интеграцију портала у друге *Web* базиране апликације. Увођење могућности претпроцесирања датотека при *upload*-у оставља кориснику значајан степен слободе у прилагођавању рада портала својим потребама.

Дугорочан циљ пројекта је креирање *Web portal*-а за управљање датотекама на *grid*-у који ће покривати комплетан скуп операција за управљања датотекама, како простих тако и сложених, као што је нпр. копирање садржаја директоријума са свим поддиректоријумима. Потребно је постићи што већу портабилност кода и компатибилност са што већим бројем различитих *grid middleware* пројеката. Такође, треба тежити ка што већој флексибилности како би се *Web portal* могао лако интегрисати и прилагодити специфичним наменама. У наредним пасусима одељка наводе се могућности унапређења пројекта.

Даљи развој пакета за управљање датотекама проширивањем његове функционалности интеграцијом са новим *API*-јима *grid middleware*-а као што је нпр. *FTS API* намењен управљању поузданим трансфером реплика као и истраживањем могућности подршке рада са другим каталозима датотека и верзијама *middleware*-а.

Увођење прецизнијег информисања о природи грешке у случају неуспеха метода за управљање датотекама. Може се реализовати коришћењем механизма изузетака.

Аутоматизација процеса хватања и ажурирања листе расположивих *storage* елемената задавањем упита информационом систему *grid*-а. Ова функционалност је подржана у новијим верзијама пакета за управљање подацима па је потребно подржати и у презентационом слоју портала.

Развој поузданијег механизма контроле приступа апликацији. С обзиром да је апликација изложена приступу преко *Web*-а, и да пружа приступ иначе заштићеним ресурсима *grid*-а требало би имплементирати поузданији механизам заштите.

Увођење сложених акција управљања датотекама као што су копирање целог директоријума на другу локацију, премештање директоријума и слично.

Проширивање функционалности *Web portal*-а са операцијама креирања и уништавања проксија, управљањем пословима и сл. Овај циљ се може постићи и интеграцијом у неки од постојећих *grid Web portal*-а.

5. ЛИТЕРАТУРА

- [1] I. Foster, C. Kesselman, S. Tuecke. *The Anatomy of the Grid: Enabling Scalable Virtual Organization*, International J. Supercomputer Applications, 15(3), 2001.
- [2] I. Foster, C. Kesselman. *The Grid: Blueprint for a New Computing Infrastructure*, Morgan-Kaufman, 1999.
- [3] CERN. *LHC Computing Grid Project*, [HTTP://lcg.web.cern.ch/LCG/](http://lcg.web.cern.ch/LCG/)
- [4] Antonio Delgado Peris, Patricia Mendez, Lorenzo, Flavia Donno, Andrea Sciaba, Simone Campana, Roberto Santinelli. *LCG-2 User Guide*, [HTTPs://edms.cern.ch/file/454439/LCG-2-UserGuide.pdf](http://edms.cern.ch/file/454439/LCG-2-UserGuide.pdf)

- [5] G. Hermann. *EGEE data management principles*, [HTTP://www.egee.hu/grid05/download/day_2/GRID_DataManagement.ppt](http://www.egee.hu/grid05/download/day_2/GRID_DataManagement.ppt)
- [6] Antonio Delgado Peris. *Grid Data Management*, LCG-2 Middleware Internals and APIs, 29th – 30th November 2004
- [7] Jean-Philippe Baud –Sophie Lemaitre, *The LCG File Catalog (LFC)*, [HTTP://hepiv.fzk.de/upload/lectures/LCG-File-Catalog-HEPIX-2005-1.pdf](http://hepiv.fzk.de/upload/lectures/LCG-File-Catalog-HEPIX-2005-1.pdf)
- [8] Patricia Méndez Lorenzo. *Storage Services*, User Tutorial Introduction to Grid Computing, Torino, 18-19 Jan. 2005
- [9] Simone Campana, *Security on Grid*, [HTTP://www.grid.org.tr/servisler/dokumanlar/Security.ppt](http://www.grid.org.tr/servisler/dokumanlar/Security.ppt)
- [10] Zoran Jovanović, Branko Marović, Lovro Ilijašić, Jovana Vuleta, Mara Bukvić. *Belgrade Children's University Hospital's Infrastructure, HIS and Grid-Based 3D Visualization*, TERENA Networking Conference, 2005
- [11] Sheng Liang. *The Java™ Native Interface Programmer's Guide and Specification*, Addison Wesley Longman, Inc., One Jacob Way, Reading, Massachusetts, 1999.

Abstract – *The Grid Data Management Web Portal enables easy interaction with grid file catalogue using simple Web-based user interface. The paper describes implementation of such portal and its ability to integrate with other Web-based applications.*

GRID DATA MANAGEMENT WEB PORTAL

Dragan Okiljević, Branko Marović

GLITE WORKLOAD MANAGEMENT SYSTEM PERFORMANCE MEASUREMENTS

Neda Švraka, Antun Balaž, Aleksandar Belić, Aleksandar Bogojević
Scientific Computing Laboratory, Institute of Physics, Belgrade, Serbia

Abstract – *In this paper an introduction to the gLite Grid middleware and one of its most important components, Workload Management System (WMS), responsible for management of user jobs is given. Useful performance metrics of gLite WMS are defined from a Grid application point of view, and preliminary results of performance measurements are presented and briefly analyzed.*

1. INTRODUCTION TO GRIDS

Many science experiments generate enormous amounts of data. The processing of this data requires huge computational and storage resources and associated human resources for operation and support. Scientists also face problems requiring vast computing power, i.e. number crunching problems. We can roughly categorise these tasks into: tasks with large amounts of distributed data; number crunching tasks; tasks which require simultaneous work of a group of researchers/developers, accessing the same resources at the same time. Please note that typical problems may consist of overlapping tasks from different identified categories, i.e. they may contain computing-intensive analysis of a large amount of distributed data etc. Often a single computer, a cluster of computers or even a special-purpose supercomputer, is not enough for solving challenging science or development problems today.

In order to avoid these obstacles, middleware concept is introduced – layer of software that is able to interconnect distributed computing and storage resources, and make them interoperate, providing users with the unified access to all resources, even if the underlying software (e.g. batch system on individual clusters) or hardware (e.g. different types of storage elements, ranging from tape robots to generic PCs with several HDDs attached) is different. Of course, this middleware layer is built on top of the existing network infrastructure, which is essential for the proper functioning of Grids.

This approach is in some way similar to the World Wide Web (WWW), and people expect that what WWW has done for the information exchange and sharing, the Grids will do for computing resources sharing. However, there are some substantial differences between WWW and Grids: while on the Internet the basic idea is to provide information and we usually have client-server interaction, in Grids the resources are valuable assets and their use should be governed according to the policies of resource providers. In addition, in order to have most efficient use of computing resources available, complex algorithms and internal information system need to be developed and deployed, and a set of new services that will allow simple usage by the end users provided.

There are many kinds of Grids with different purposes, such as national Grid infrastructures (aiming to couple high-end resources across a nation, e.g. AEGIS [1] in Serbia, or the UK e-Science program), project Grids (funded by certain funding agencies, goodwill Grid infrastructures provided by individuals aiming to help in solving important common

problems (e.g. in finding drugs for diseases), consumer Grids established by commercial companies, etc.

Project Grids are currently the main providers of different middleware distributions, some of which are freely available, thus enabling general public to join the Grid, or to adapt it for their own needs. Project Grids are created to meet the needs of a variety of multi-institutional research groups and multi-company "virtual teams", to pursue short- or medium-term projects (scientific collaborations, engineering projects). Such a project is World Wide LHC Computing Grid Project (WLCG)[3], which was created to prepare the computing infrastructure for the simulation, processing and analysis of the data of the Large Hadron Collider (LHC) experiments. The LHC, which is being constructed at the European Laboratory for Particle Physics (CERN), will be the world's largest and most powerful particle accelerator.

The WLCG project shares a large part of its infrastructure and works in conjunction with the Enabling Grids for E-Science (EGEE-II) project [4], large European E-infrastructure project with the main goal is to provide researchers with access to a geographically distributed computing Grid infrastructure, available 24 hours a day. SEE-GRID-2 [5] is the regional project aiming to provide Grid infrastructure in the South East Europe region, incubate new regional communities, and stimulate development of new Grid-aware applications.

2. INTRODUCTION TO MIDDLEWARE

The essence of the Grid is the software that enables the user to access computers distributed over the network. This software is called "middleware", because it is distinct from the operating systems software that makes the computers run (e.g. Linux) and also different from the applications software that solves a particular problem for a user (e.g. a computer visualization programme). The term "middleware" refers to the fact that it is conceptually in between these two types of software.

The middleware's task is to organize and integrate the distributed computational resources of the Grid into a coherent structure. This means the objective of the middleware is to get the applications to run on the right computers, wherever they may be on the Grid, in an efficient and reliable way. It also provides users with a single interface to the Grid.

Different distributions of middleware exist today – Globus, LCG, gLite, UNICORE, GAT. The gLite [6] is successor of the LCG-2 middleware, and is most widely used.

The EGEE-II project focuses on maintaining the gLite middleware and on operating a large computing infrastructure for the benefit of a vast and diverse research community. The gLite middleware hides much of the complexity of this environment from the user, giving the impression that all of these resources are available in a coherent virtual computer centre.

We will now in brief describe basic entities (“building blocks”) and available interfaces which allow user to run jobs and manage data [7].

The access point to the WLCG/EGEE-II/SEE-GRID-2 Grid is the User Interface (UI). This can be any machine where users have a personal account and where their user digital certificate is installed. From a UI, a user can be authenticated and authorized to use the WLCG/EGEE/SEE-GRID-2 resources, and can access the functionalities offered by the Information, Workload and Data management systems.

A Computing Element (CE) is a set of computing resources localized at a site (often referred to as a cluster, or a computing farm).

A Storage Element (SE) provides uniform access to storage resources at a certain site. The Storage Element may control simple disk servers, large disk arrays or tape-based Mass Storage Systems (MSS). Most WLCG/EGEE/SEE-GRID-2 sites provide at least one SE. Storage Elements can support different data access protocols and interfaces.

The Information Service (IS) provides information about the Grid resources and their status.

In a Grid environment, files can have replicas at many different sites. Ideally, the users do not need to know where a file is located, as they use logical names for the files that the Data Management services will use to locate and access them.

The Workload Management System (WMS) [4] accepts user jobs, assigns them to the most appropriate Computing Element, records their status and retrieve their output. The Resource Broker (RB) is the machine where the WMS services run.

Finally, the Logging and Bookkeeping service (LB) tracks jobs managed by the WMS. It collects events from many WMS components and records the status and history of the job.

3. HOW DOES THE WMS WORK?

This paper is devoted to the measurement of the performance of the WMS [8]. As mentioned before, the purpose of WMS is to accept requests for job submission and management coming from its clients and take the appropriate actions to satisfy them. The complexity of the management of applications and resources in the grid is hidden by the WMS to the users. Their interaction with the WMS is limited to the description of the characteristics and requirements of the request via a high-level, user-oriented specification language, the Job Description Language (JDL) and to the submission of it through the provided interfaces. The WMS is responsible for translation these abstract resource requirements into a set of actual resources, taken from the overall grid resource pool, to which the user has access permission.

The JDL allows the description of the following request types supported by the WMS:

- Job: a simple application
- DAG: a direct acyclic graph of dependent jobs
- Collection/Bulk: a set of independent jobs

There is a set of client tools, referred to as WMS-UI, which allows the user to access the main services (job management services). These client tools include a command line interface, a graphical interface and an API, providing both C++ and Java bindings, which allow the requests to be submitted and managed programmatically. Through the WMS UI user can find the list of resources suitable to run a

specific job, submit a job/DAG for execution on a remote Computing Element, check the status of a submitted job/DAG, cancel one or more submitted jobs/DAGs, retrieve the output files of a completed job/DAG (output sandbox), retrieve and display logging and bookkeeping information about submitted jobs/DAGs.

After submission, the request passes through several components of the WMS, before it completes its execution. The internal architecture of the WMS is given in Fig. 1. There are two approaches for acceptance of incoming requests, one is based on a generic daemon and the other on the Web Services based interface. These two modules are the key subject of measurements performed in this paper.

The Network Server (NS) is a generic network daemon that provides support for the job control functionality. It is responsible for accepting incoming requests from the WMS-UI (e.g. job submission, job removal), which, if valid, are then passed to the Workload Manager.

The Workload Manager Proxy (WMProxy) is a service providing access to WMS functionality through a Web Services based interface. Besides being the natural replacement of the NS in the passage to the SOA approach for the WMS architecture, it provides additional features such as bulk submission and the support for shared and compressed sandboxes for compound jobs.

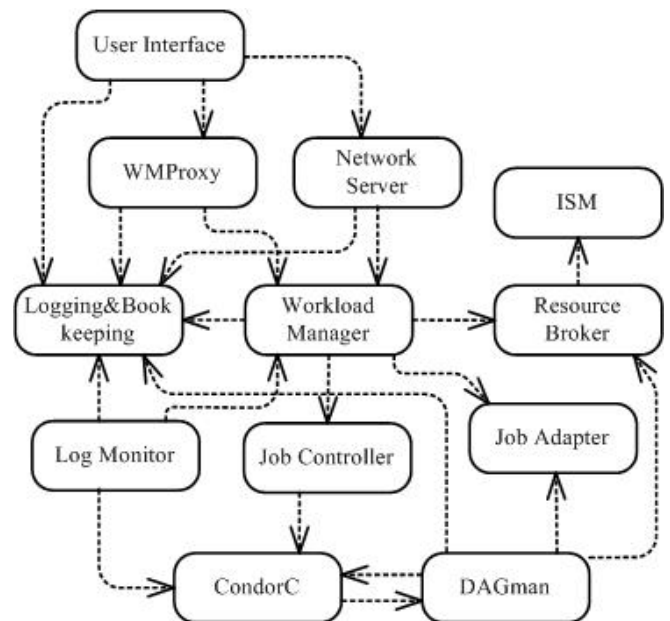


Fig. 1: Overview of the WMS architecture.

The Workload Manager (WM) is the core component of the Workload Management System. Given a valid request, it has to take the appropriate actions to satisfy it. It coordinates other modules that provide a matchmaking service (Resource Broker), the actual job management operations (CondorC), preparation of the CondorC submission file and creation the appropriate execution environment in the CE worker node (Job Adapter).

The Logging and Bookkeeping (LB) service provides support for job monitoring functionality: it stores all information concerning events generated by the various components of the WMS.

For a generic job there are two main types of request: **submission** and **cancellation**. The submission request passes

the responsibility of the job to the WM. The WM will then pass the job to an appropriate CE for execution, taking into account the requirements and the job preferences expressed in the job description file. The decision on which resource is to be used is the outcome of the matchmaking process between the submission requests and the available resources. The job can also be cancelled by the user at any time after it is submitted using the job ID that uniquely identifies each job.

4. WMS PERFORMANCE

In order to assess performance of the WMS, especially the process of submitting a long series of jobs (which is a typical use-case scenario for an application that requires vast computing resources and is for this reason ported to the Grid), we developed a series of WMS tests. In our test environment long series of jobs with different requirements have been submitted and timing of critical job events has been recorded and analyzed.

The testbed environment included a single User Interface, and a single WMS collocated with a top-level BDII, which provides database on available resources, used in the matchmaking process by WMS. User Interface was a laptop machine (Pentium M, 1.8 GHz, 512 MB RAM, 100 Mbps network card), while the WMS/BDII node was double Xeon 2.8 GHz with hyperthreading enabled, 2 GB of RAM, 1 Gbps network card. Both machines were connected to the same high-quality 3Com Gigabit network switch. The latest gLite 3.0.2 middleware was installed on both nodes.

In the first series of tests, jobs have been sent via a Network Server, and in the second one via Workload Manager Proxy. Information associated with each job status was obtained from Logging and Bookkeeping service for both cases. The Logging and Bookkeeping service is collocated with the WMS service. We were interested to find out how the typical submission time per job changes with the change of type of submission: sequential (thread) submission of jobs to both NS and WMProxy, as well as for bulk submission to WMProxy. We also investigated if changing the overall number of submitted jobs will influence the frequency of submission, and the dependence of the submission frequency on the size of job Input Sandboxes (files associated with each job that need to be uploaded to the WMS during the job submission). The client performs action running scripts based on the Command Line Interface (CLI) commands from the User Interface.

For the first measurement, client instantiates a number of threads and each thread executes sequentially a given number of job submission commands. The jobs were just self contained JDLs (no sandboxes). Numbers of jobs used in such submissions were 100, 500 and 1000. The second type of measurements assumes the same approach, but jobs were described with JDLs containing small Input Sandboxes, with the size of approximately 8 kB.

Also, it was interesting to examine a new feature, introduced by WMProxy, bulk submission of jobs, i.e. parallel submission of a collection of jobs using a single command line. Tests were performed with different number of jobs in collection (100, 500 and 1000) and different size of sandbox (no sandbox, as well as a sandbox of 8 kB). Results of measurements are shown in Fig. 1.

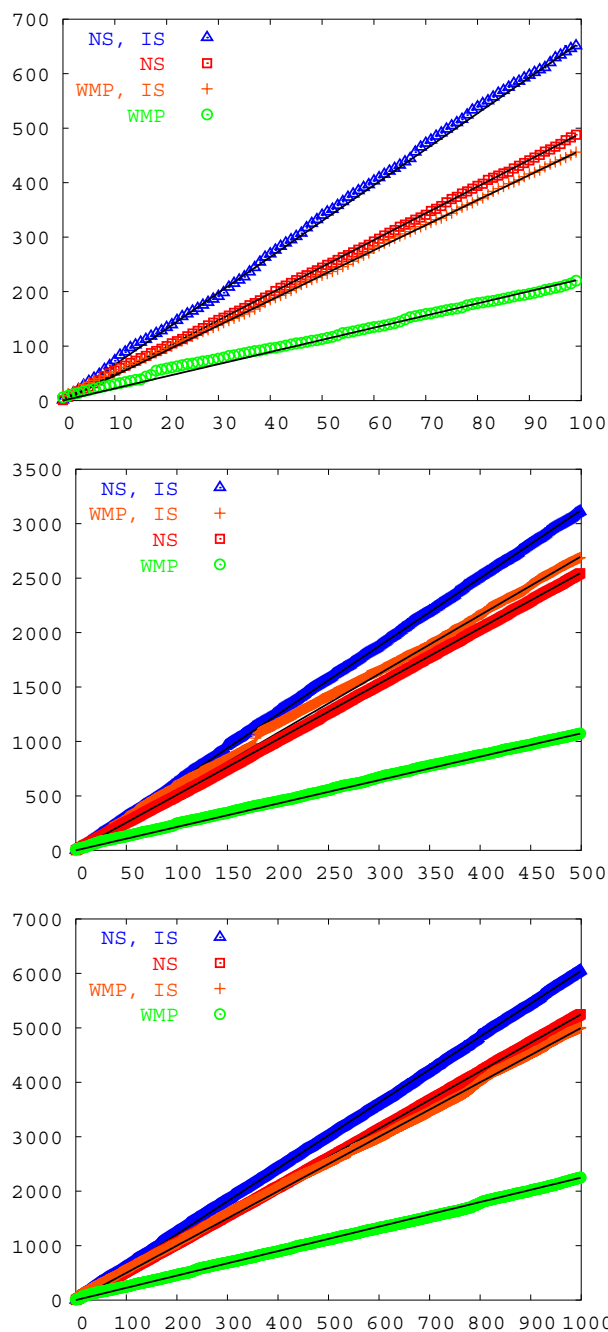


Fig.2: Time (in seconds, on y-axis) needed for a submission of a large number of jobs (on x-axis) for 100, 500, and 1000 jobs. The jobs were submitted through the Network Server interface, without (NS) and with a small Input Sandbox (NS, IS), and through the WMProxy interface without (WMP) and with a small Input Sandbox (WMP, IS).

The three graphs in Fig. 2 represent the dependence of the submission time on the number of jobs. The overall number of submitted jobs is 100 on the top plot, 500 on the mid one, and 1000 on the bottom one. Comparing the performance of Network Server and WMProxy, we see that WMProxy outperforms the corresponding Network Server measurements in both cases considered (no sandbox, small sandbox). The fact that each of these curves is actually a linear function shows that there is no saturation in WMS performance, and that it can accept large number of jobs without having its performance reduced. The slope of each curve in Fig. 2 represents typical submission time per job.

Therefore, we see that the usage of WMPProxy consumes much less time for submission of a single job than the usage of Network Server. For the thread of 100 jobs the submission with WMPProxy takes about 2.2 seconds per job with no sandbox, and about 4.5 seconds per job with small sandbox. On the other hand, Network Server needs 4.9 seconds in the first case, and 6.5 seconds in the second one. We also see that the presence of even a small sandbox affects performance of WMPProxy service drastically (two times longer submission time), while the increase in the submission time is not so prominent with the Network Server (1.3 longer submission time). The submission of longer threads of jobs (500, 1000) does not give substantially different average job submission times.

The other interesting quantity we investigated is the average frequency with which jobs can be submitted using either service. This is the inverse value of slopes for Fig. 2. This way we can compare performance of NS and WMPProxy services with the performance of a bulk (collection) jobs submission. The results are presented in Fig. 3.

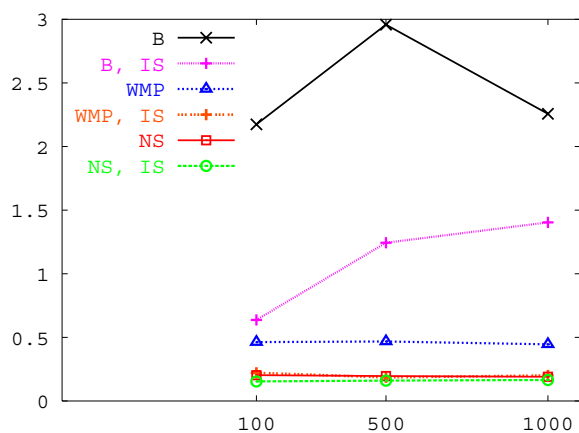


Fig. 3: The average job submission frequency (on the y-axis) achieved during submission of different numbers of jobs (on the x-axis). The jobs were submitted through the Network Server interface, without (NS) and with a small Input Sandbox (NS, IS), and through the WMPProxy interface without (WMP) and with a small Input Sandbox (WMP, IS), as well as using the Bulk submission without (B) and with a small Input Sandbox (B, IS).

While the average frequency of non-bulk submission ranges from approximately 0.20 jobs per second (no sandbox) to 0.16 jobs per second (small sandbox) for NS, or 0.46 jobs per second (no sandbox) to 0.20 jobs per second (small sandbox) for WMPProxy, the bulk submission has much better performance. As we see from Fig. 3, bulk submission frequency ranges from approximately 2.5 jobs per second (no sandbox) to around 1 job per second (small sandbox).

The performed measurements represent just the preliminary results, and we are planning to do a more complex investigation of WMS performance and stability, such as parallel submission of threads of jobs from two or more User Interfaces, transferring large Input Sandboxes

(~MB), etc. Insights gained from such measurements can be very useful not only to the middleware developers aiming to improve the performance of Grid services, but also to the most important group of people – Grid users – which must take into account these results when planning gridification of their applications. Such knowledge enabled them to choose the most efficient approach for porting applications to Grids.

5. CONCLUSIONS

We presented preliminary results of gLite Workload Management System performance measurements. For job thread of different sizes (100, 500, 1000) we measured the average submission time per job and frequency of job submissions for Network Server, WMPProxy, and bulk submission. We found that WMPProxy outperforms Network Server service in all considered cases (2 to 1.5 times, depending on the size of sandbox), with WMPProxy performance being more sensitive to the size of the sandbox. We also found that the bulk submission of jobs is far superior service, giving consistently 10 times faster response than the NS, and 5 times faster response than the WMPProxy.

6. ACKNOWLEDGMENTS

This work was supported in part by the Ministry of Science and Environmental Protection of the Republic of Serbia under project no. OI141035. The presented numerical results were obtained on the AEGIS GRID e-infrastructure[5] whose operation is supported in part by EC FP6 projects EGEE-II (INFSO-RI-031688) and SEE-GRID-2 (INFSO-RI-031775).

7. REFERENCES

- [1] <http://aegis.phy.bg.ac.yu/>
- [2] <http://lcg.web.cern.ch/LCG/>
- [3] <http://www.eu-egee.org/>
- [4] <http://www.see-grid.eu/>
- [5] <http://glite.web.cern.ch/>
- [6] gLite 3.0 User Guide, <https://edms.cern.ch/document/722398/1/>
- [7] WMS Guide, <https://edms.cern.ch/document/572489/1>

Садржај – Описан је gLite Grid middleware и једна од његових најважнијих компоненти - Workload Management System (WMS), одговорна за управљање корисничким пословима и подацима. Приказани су и укратко анализирани прелиминарни резултати мерења перформанси WMS-а, дефинисани са тачке гледишта оптимизовања Grid апликације.

МЕРЕЊЕ ПЕРФОРМАНСИ GLITE WORKLOAD MANAGEMENT СИСТЕМА

Неда Шврака, Антун Балаж,
Александар Белић, Александар Богојевић

GRID APPROACH TO PATH INTEGRAL MONTE CARLO CALCULATIONS

Danica Stojiljković, Antun Balaž, Aleksandar Bogojević, Aleksandar Belić
Scientific Computing Laboratory, Institute of Physics, Belgrade, Serbia

Abstract – Approach taken for the gridification of the developed Monte Carlo code for calculation of path integrals is described. Brief introduction to path integrals and Grids is given, and details on the implementation of SPEEDUP in the Grid environment are described. The numerical results obtained by the gridified version of the application are shortly presented, demonstrating its usefulness in the research in physics and related areas.

1. INTRODUCTION TO PATH INTEGRALS

Feynman functional formalism is known to be the most concise and flexible formulation of quantum theories [1, 2]. It enabled us to easily extend quantization procedure to more complicated systems, from multidimensional many particle systems, to theory of fields, strings, etc. Many different areas of physics, such as high-energy physics, condensed matter, statistical and quantum physics, but also chemistry, material science, mathematics and even modern finance are treated in the same manner, using the same mathematical tool. This initiated an exchange of key ideas between diverse research areas. Its general mathematical framework gives simple and natural setup for using and applying symmetries, deriving various approximation techniques and non-perturbative results and making connections between different theories.

Although the number of exactly solvable models was not enlarged by the introduction of functional formalism, the analytical and numerical approaches to path integrals gave us possibility to treat large number of systems that were not previously accessible. Path integral is the main mathematical object in the functional formalism and it represents an infinite limit of multiple integrals. Most often use of approach for calculation of path integrals is Monte Carlo (MC) method [3], which is defined in quite general terms as any algorithm that uses random numbers for solving numerical problems. Advance gained by using MC simulations for calculating multiple integrals is that the standard deviation of results vanishes as $1/\sqrt{N_{MC}}$ regardless on integral dimensionality.

N_{MC} here represents the number of Monte Carlo samples and it is clear that by increasing this number we can improve the precision of the results as desired.

As we already said, path integral is defined as an $N \rightarrow \infty$ limit of an N -fold integral. Since we can numerically calculate only finite number of integrals, here in contrast to calculating ordinary N -fold integrals an additional source of error is present. Naive N -discretized value of the path integral differs from its continuum limit by a term of the order $1/N$. A recent series of papers [4, 5, 6, and 7] has focused on the dynamical implications of stochastic self-similarity by studying the relation between path integral discretizations of different coarseness. This has resulted in a systematic analytical construction of a hierarchy of N -fold discretized effective actions $S_N^{(p)}$ labeled by an integer number p and built up from the naively discretized action in the mid-point

ordering prescription (corresponding to $p=1$). The level p effective actions lead to discretized transition amplitudes expressed through path integrals and expectation values differing from the continuum limit by a term of the order $1/N^p$. The MC code implementing this approach can be found at [8].

2. INTRODUCTION TO GRIDS

The above described effective action approach confirms to the common experience that any analytical knowledge of the considered system can be translated into vast speedups in the convergence of numerical approaches used to tackle those complex systems. However, path integrals require substantial computing resources, even in such dramatically improved algorithms. In MC approach this means that we still need to use large numbers of MC samples N_{MC} . This is usually not possible on a single parallel cluster in one research institute, or is very inefficient to wait until enough resources are available in ones home institute. Therefore, the use of computing resources distributed across different institutions collaborating on joint RRD projects is the most efficient way of obtaining considerable computing resources on demand. In fact, this way each institution involved can obtain when needed computing resources much greater than it possesses, while other institutions can use its resources when idle. Resource sharing can be organized on reciprocity principle, on a commercial basis, or on some other suitable arrangement.

While the Internet provides a framework service for sharing the information, a framework for sharing available computing and data resources is known as Grid. It consists of a number of clusters that provides computing power and storage resources, and that are connected and enabled to interoperate through a series of Grid services. Here we will shortly describe Grid established by the EGEE-II [9] and SEE-GRID-2 [10] projects, as well as by the AEGIS (Academic and Educational Grid Initiative of Serbia [11]). The services and resources offered to interested users represent an ideal framework in which MC simulations can be executed, taking advantage of any idle resources for improving statistics of path integral calculations. Basic Grid operations offered to a user are job submission management, file transfer, database access, database management and monitoring and indexing system information. To allow these operations, core services Grid-nodes collect information published by the local information systems on each cluster. Grid user does not need to know where his/her job is executed, or where the data is stored. The user does not need to be familiar with the architecture and organization of Grid services. He or she just needs to log on to a node with installed user interface (UI) software, describe job requirements in a simple file and accompany it with necessary programs and input files, and submit it. Later, the user can monitor the job and retrieve output files when the

job is done. When job is submitted, unique job ID is generated which must be saved by the user in order to retrieve output or monitor job status at any time. Grid services allow UI to find available clusters that fulfill job requirements specified by user, and distribute it to one of those clusters. They monitor status of a job, and collect output files after the job is done, so the user could retrieve it later. If large amounts of data are used or produced by a program, data can be placed on a storage element. That way we can avoid unnecessary transfers of data and reduce possibility of problems that can occur due to “overloaded” network connections of Grid nodes.

In order to ensure secure operations on the Grid, it was necessary to introduce authentication and authorization mechanisms. Authentication of users and services is done through digital certificates based on Public Key Infrastructure (PKI). The certificates are issued through a network and national and regional certification authorities. The authorization for the use of resources and other operations is done through Virtual Organizations (VO). One needs to become a member of some VO which represents group of people working together on the same activity/project. One can be a member of more than one VO. What can one do on a Grid is determined by his/her VO privileges meaning that one can access just the resources on clusters supporting his/her VO, and with the fair-share of those resources specified by the local policies. Here the user does not need to adjust his/her behavior according to those policies, but rather the policies will be automatically implemented and imposed by Grid services.

At the time of submission of a job and during its execution, one needs to have valid credentials, *mini-certificate* (proxy) which has no password, propagates through Grid and has a significantly limited life time, specified at creation time. If job is not finished by the proxy expiration time, it would be aborted, unless the proxy is renewed. This should be kept in mind when running long jobs.

3. GRID APPROACH TO MC SIMULATIONS

Running one or small number of long running jobs on Grid would not be its optimal use. There is a large number of processors available and if we want to get our results faster it is necessary to divide all computational tasks to a large number of shorter programs which can be executed at the same time. This can always be done for MC simulations, but for some types of problems it may not be possible. There are three ways in which we can perform this division of tasks: parallelization, gridification, or combination of both.

Parallel program on a usual PC-cluster consists of cooperative processes, each with its own memory, which can exchange data. Communication and distribution of tasks to different processors is implemented in a program code by using libraries of functions and macros provided by implementation of e.g. Message Passing Interface (MPI). Parallelization of MC simulations is trivial. Each node is processing same number of MC samples independently, and after processing is done master node collects the raw data, performs final calculations and saves the results in a file. For running parallel program on Grid site it must have support for MPI, which is not standard configuration.

Gridification of program assumes separation of calculation tasks into a number of shorter independent programs. In MC simulations this division is performed naturally. Instead of processing, for example, 10^9 samples on a single node, task can be divided to 1000 nodes, each processing just 10^6 samples. Each process is saving raw data and when all data is collected, final processing can be done via script or some other results processing program. This is usually performed on desktop computer or user interface. This approach is based on independence of individual programs. If there is a malfunction on one node, we loose only a small amount of data, while in parallel approach this leads to breaking of the whole program and loss of all data. In addition, we can submit as many jobs as needed for statistics requested, thus replacing failed jobs with the new ones seamlessly. Separate programs can run on several sites, at different times, which enables us to divide the task into thousands of smaller programs, while parallel approach demands that all the nodes are available on one site at the same time.

Before submitting a job to the Grid it must be specified in a file written in the Job Description Language (JDL file). This file contains specifications on the type of job, executable file and its arguments, location of input files required by the job (input sandbox), names of output files that user wants to retrieve (output sandbox), many optional requirements for site properties like number of working nodes, MPI support, physical closeness to some Storage Element, specific site name, maximal allowed expected site response time for this job, etc. Executable file can be a compiled program or a script that contains sequence of commands that needs to be executed on a worker node (WN). That way code can be compiled on the worker node itself, at the execution time user can manipulate data directly from WN, pack or unpack files, transfer files from and to storage elements and execute any command according to his/her VO privileges.

There are few different middleware systems for managing jobs on grid such as gLite, LCG, Globus, UNICORE, etc. The Grids established by AEGIS, EGEE-II and SEE-GRID-2 are based on LCG [12] and gLite [13], but concept on the user side is basically the same. User submits job from command line of user interface and gets unique job ID. Sandbox and JDL files are sent to a series of Grid services which then search for available resources that meet job requirements. The job is then being dispatched to one of those sites and scheduled in the local site's queue. After job is done, files defined to be in the output sandbox are sent back to grid services (the actual component used is the Workload Management, WMS) which are waiting for the user to retrieve the output. This is also done from the command line of the user interface. User can also monitor status of submitted job at any time after submission.

For submission, monitoring and retrieving the output of large number of MC simulations for calculation of path integrals, we developed a number of scripts. Scripts for job submission use the concept of a template JDL file (TJDL) for creating a large number of JDL files which differs only in few program arguments. Jobs are then being submitted one by one, and all job IDs are stored in a file. Scripts for monitoring of job statuses and retrieving data or canceling the jobs are using this file. The scripts can be downloaded from [8].

This concept can also be used for other applications, and scripts need to be adapted for their use for particular problems. Submission of hundreds of jobs can take several hours if they are submitted one by one. New component of grid services - WMProxy in gLite - is developed recently to handle a large number of job submissions efficiently. New type of job – parametric job – is introduced. It represents a set of very similar jobs, differing only in the values of parameters, defined by some of JDL attributes. With this type of jobs, user just needs to send one JDL file with the parameter changing range specified. This new type of job then creates final JDL files and submits them to Grid on behalf of the user. Another advantage offered is that jobs can share input sandboxes, so when many single jobs are using the same input files, those can be transferred only once from UI. Disadvantage of this type of job is that, for now, there is only one parameter that can be changed.

4. PRELIMINARY RESULTS AND PERFORMANCE

We are using path integrals for the calculation of quantum mechanics probability amplitudes. Here we will present some numerical results obtained using the gridified version of the SPEEDUP code [8], using the scripts described in the previous section. The evolution of a physical system during the time T can be expressed as a path integral of the quantity e^{-S} , where S is the action of the system. The integration is made over all possible trajectories of the system (thus making the infinite number of ordinary integrals necessary), and the action reduces to the energy of the system in the Euclidean time approach.

Definition of path integrals makes it necessary to make transition from continuum to the discretized theory. Time of the evolution is divided in N equal time steps, and instead of using continuum value of the action S for each trajectory, we are using its discretized value S_N . Actions S_N are not uniquely defined, and the value of the discretized path integral can approach continuum limit in different ways. Although the continuum limit of different discretizations will remain the same, the convergence properties can differ.

We recently developed a series of effective actions $S_N^{(p)}$ that speeds up the convergence [4, 5]. They have been applied here for calculation of quantum mechanics transition amplitudes, energy levels [6] and expectation values [7], and statistical partition functions. It is analytically shown in those papers that transition amplitudes approach their continuum values as $1/N^p$. Expressions for $S_N^{(p)}$ are derived for p up to 10, but the developed procedure enables us to find these actions for arbitrary value of p . This allows us to use smaller values of N for evaluation of path integrals and we gain speedup of several orders of magnitude. But there is a price to be paid. Numerical complexities of expressions for effective actions have exponential growth with p , and implementation of this analytical speedup will increase the required computational time. This growth is shown in Figure 1 for p up to 9. We can see that for $p=9$ the simulation is about 10 times slower, which in fact is small price to pay for gain in precision of nine orders of magnitude.

In statistical mechanics path integrals can be applied for calculating values of partition function and thermal free energy. MC simulations for calculations of the free energy numerically confirmed that the use of effective actions leads to the same speed up in convergence [6]. This is illustrated in

Figure 2 where dependence of discretized free energy values (calculated using the corresponding discretized effective actions) on the number of discretization points N is shown for levels p from 1 to 5. We see that for $p=5$ discretized values differ from their continuum limit by a term which is smaller than the stochastic error introduced by MC method. In order to further gain something from the speedup offered by the higher p levels we need to reduce stochastic errors by increasing number of MC samples. This is why we need to use distributed computing resources that allow large N_{MC} statistics to be obtained in a short time periods.

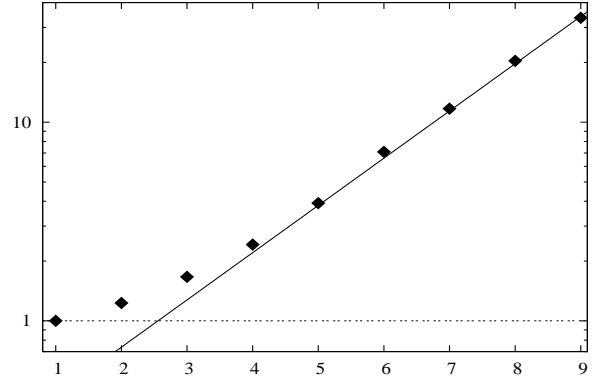


Fig. 1: Relative increase in computation time that comes about from the increased complexity of expression for higher p levels effective action

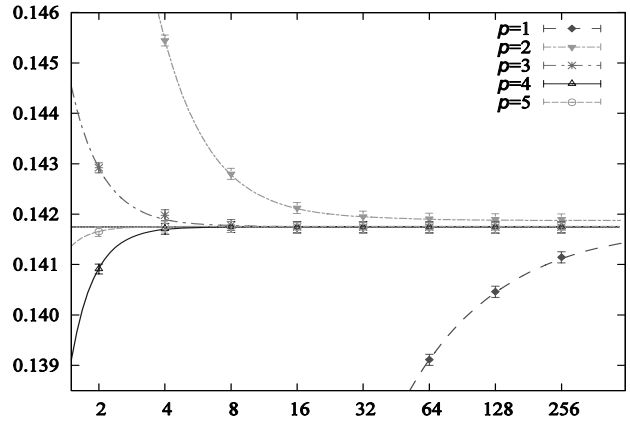


Fig. 2: The dependence of free energy $F_N^{(p)}$ on N for different levels of p . The plot is for the anharmonic oscillator with quartic coupling $g=1$, inverse temperature $\beta=1$ and $N_{MC}=10^7$ MC samples. The same kind of behavior is seen for other parameters, as well as for other potentials.

Free energy of the physical system can be expressed in terms of its energy levels

$$e^{-\beta F(\beta)} = \sum_{n=0}^{\infty} e^{-\beta E_n}, \quad (1)$$

where β is inverse temperature. As we can see, the free energy is completely determined by system's energy spectra and vice-versa. By calculating free energy on a set of temperatures, it is possible to extract several lowest energy levels. Calculations are conducted for several different models. In case of models that are exactly solvable, our results agree with exact values, but our approach provides means for calculation of spectra for models that can not be solved analytically, and are not in the perturbative regime,

i.e. which can not be treated by the usual methods. As an illustration we give energy levels of anharmonic oscillator with the potential of the form:

$$V(q) = \frac{1}{2}q^2 + \frac{g}{4!}q^4 \quad (2)$$

Several values of coupling constant g are considered, and results are given in Table 1. Note that the case $g=0$ is exactly solvable, while $g=1000$ lies deep in non-perturbative domain.

Table 1: Low lying energy levels of the anharmonic oscillator with quartic coupling g , calculated using $N=256$, $p=9$, and $N_{MC}=10^7$

g	E_0	E_1	E_2	E_3
0	0.49993(2)	1.502(2)	2.48(6)	3.6(5)
0.1	0.50301(2)	1.516(1)	2.54(5)	3.5(2)
1	0.52765(2)	1.6295(8)	2.85(2)	3.98(7)
10	0.67335(2)	2.230(1)	4.12(2)	
100	1.16247(4)	4.058(6)		
1000	2.3578(2)			

5. CONCLUSIONS

We presented the Grid approach that can be applied for large scale computations if some generic Monte Carlo simulations are used. On the important SPEEDUP application we demonstrated how an MC application can be gridified and efficiently deployed in production Grid environments, such as e-Infrastructure offered by the EGEE-II of SEE-GRID-2 projects, or the national AEGIS infrastructure. The usefulness of this approach is demonstrated through solving numerically complex problem of energy spectra calculation of different quantum mechanical systems.

6. ACKNOWLEDGMENTS

This work was supported in part by the Ministry of Science and Environmental Protection of the Republic of Serbia under project no. OI141035. D. Stojiljković has received support under EC FP6 project CX-CMCS (INCO-026343). The presented numerical results were obtained on the AEGIS GRID e-infrastructure whose operation is supported in part by EC FP6 projects EGEE-II (INFSO-RI-031688) and SEE-GRID-2 (INFSO-RI-031775).

7. REFERENCES

- [1] R.P. Feynman and A.R. Hibbs, Quantum mechanics and Path Integrals, New York: McGraw-Hill, 1972.
- [2] R. P. Feynman, Statistical Mechanics, New York: Benjamin, 1972
- [3] M. H. Kalos and P. A. Whitlock, Monte Carlo Methods, vol. 1: Basics, New York: John Wiley and Sons, 1986
- [4] A. Bogojević, A. Balaž and A. Belić, Phys. Rev. Lett. 94 (2005) 180403
- [5] A. Bogojević, A. Balaž and A. Belić, Phys. Rev. B 72 (2005) 064302
- [6] D. Stojiljković, A. Bogojević, A. Balaž, Efficient Calculation of Energy Spectra Using Path Integrals, Phys. Lett. A (2006), In press, doi:10.1016/j.physleta.2006.08.035
- [7] J. Grujić, A. Bogojević, A. Balaž, Energy Estimators and Calculation of Energy Expectation Values in the Path Integral Formalism, Phys. Lett. A (2006), In press, doi:10.1016/j.physleta.2006.08.044
- [8] <http://scl.phy.bg.ac.yu/speedup>
- [9] <http://www.eu-egee.org>
- [10] <http://www.see-grid.eu>
- [11] <http://aegis.phy.bg.ac.yu>
- [12] <http://lcg.web.cern.ch/LCG>
- [13] <http://glite.web.cern.ch>

Садржај – Описан је приступ гридификацији развијеног Монте Карло алгоритма за рачунање функционалних интеграла. Дат је кратак увод у функционалне интеграле и основни концепт Грид-а, и описани су детаљи имплементације “SPEEDUP” апликације у Грид окружење. Представљени су нумерички резултати добијени помоћу гридификоване верзије апликације који илуструју њихову корисност за истраживања у физици и сродним областима.

ГРИД ПРИСТУП МОНТЕ КАРЛО РАЧУНАЊУ ФУНКЦИОНАЛНИХ ИНТЕГРАЛА

Даница Стојиљковић, Антун Балаж,
Александар Богојевић, Александар Белић

KOMPJUTERSKO MODELIRANJE STRUJANJA KRVI U KARDIOVASKULARNOM SISTEMU KORIŠĆENJEM GRID INFRASTRUKTURE

Nenad Filipović, Miloš Ivanović, Miroljub Krstić, Miloš Kojić
Centar SANU i Univerziteta u Kragujevcu, Kragujevac, Srbija

Sadržaj - Kardiovaskularne bolesti su još uvek najsmrtonosnije bolesti u svetu danas, a posebno je tu najzastupljenija arterioskleroza. To je bolest koju karakteriše očvršćavanje i zadebljanje zidova arterijskog zida za vreme perioda formiranja plaka. Kako se ova bolest razvija dolazi do pojave suženja arterijskog poprečnog preseka i formiranje netipičnih oblika strujanja krvi.

Kompjuterske simulacije sve više postaju veoma moćan alat za: detaljnu procenu strujanja krvi u arterijama koje su podložne razvoju bolesti, dizajn i optimizaciju medicinskih uređaja i planiranju složenih hirurških intervencija. Motivacija za ovaj rad je prikaz mogućnosti kompjuterskog modeliranja za složene kardiovaskularne sisteme i procena hemodinamskih uslova u vaskularnom sistemu korišćenjem GRID arhitekture. Ukratko je prikazana kompjuterska metodologija za modeliranje strujanja krvi zasnovana na metodi konačnih elemenata i pokazani su rezultati koji su u saglasnosti sa kliničkim i eksperimentalnim podacima merenim u vaskularnom sistemu. Korišćenjem mogućnosti današnjih GRID arhitektura kompjuterske simulacije mogu biti primenjene u planiranju vaskularne hirurgije i na taj način pomoći u tretmanu veoma složenih kardiovaskularnih bolesti. Na kraju rada su diskutovani značajni izazovi za buduće kliničke dijagnostičke sisteme koji bi se korišćenjem GRID tehnologije približili real time dijagnostici i omogućili efikasno planiranje operacije za svakog pacijenta pojedinačno.

1. UVOD

Savremeni razvoj medicine sve više nameće korišćenje kompjutera u kliničkoj dijagnostici kao nezaobilazan i neophodna alat koji pruža ogromne mogućnosti. Primena kompjutera ide od složenih navigacionih sistema za hirurške intervencije, preko prepoznavanja i trodimenzionalne rekonstrukcije iz medicinskih slika do korišćenja ekspertnih sistema najnovije generacije. Jedna od novih grana u ovoj oblasti primene je kompjutersko modeliranje koje se odnosi na strujanje krvi kroz kardiovaskularne sisteme [1], strujanje vazduha u respiratornom sistemu, biomehanika kičmenog stuba i kostiju, transport lekova kroz tkiva i organe. Takođe je kompjutersko modeliranje sve više prisutno u optimizaciji i dizajnu medicinske opreme kao i u planiranju hirurških intervencija.

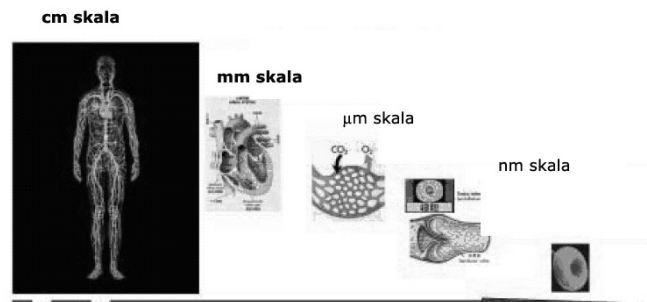
U ovom radu je prikazano složeno kompjutersko modeliranje strujanja krvi kroz arterijske sisteme [2] i rezultati koji su do sada postignuti korišćenjem savremene GRID arhitekture.

2. METODOLOGIJA POSTUPKA MODELIRANJA I SIMULACIJA STRUJANJA KRVI U ARTERIJAMA

Dinamika strujanja krvi u kardiovaskularnom sistemu je problem sa višeskalnom fizičkim tumačenjem. To znači, ako posmatramo sa više skala problem dolazimo do različitih pojmova koje ulaze u analizu i zajedno omogućavaju fenomen koji održava čoveka u životu. Na primer može da se

kaže da se alteroskleroza može povezati kao veza između makroskopske mehanike arterija i takođe mikroskopske mehanike endotelnih ćelija ali se zasigurno one u vezi preko "shear stress-a" – smičućeg napona.

Ako bi se posmatrao celokupan arterijski sistem kod čoveka (slika 1) može se uočiti ova višeskalnost. Naime na nivou makro-hemodinamike gde se dimenzije definišu pomoću cm, se mogu posmatrati veliki krvni sudovi i organi i da se uočavaju vrtložna strujanja i odvajanje kod strujanja krvi kao rezultat dinamičke pulzacije u strujanju krvi kao i zbog geometrijske kompleksnosti. Na ovom nivou se može izvršiti veoma detaljna analiza određivanja smičućeg napona koji je jedan od glavnih uzroka nastanka i razvitka arterioskleroze. Za rešavanje problema na ovoj makro skali se koriste Navije-Stoksove jednačine u punom obliku koje se rešavaju u vremenu i prostoru [1]. Sledeća skala bi mogla da se definiše preko mm i ona se uglavnom vezuje za mikrocirkulaciju u kapilarima gde se odvija transport mase krvnih ćelija, kiseonika i ADP, odnosno funkcija u ishrani. Na ovom nivou se razmatra krv kao dvofazno strujanje fluida, odnosno kao mešavina plazme (vode, proteina, enzima itd) i krvnih ćelija a ne kao Njutnov jednofazni fluid. Na ćelijskom nivou definišemo sledeću skal u mikrometrima μm gde se razmatraju ćelije, odnosno deformacije i remodeling endotelnih ćelija kao i transfer mase kroz ove ćelije. Aterogeneza se kao bolest može posmatrati na ovoj skali.



Sl. 1. Šematski prikaz višeskalnog pristupa u strujanju krvi

Sledeća skala sa sl. 1 bi bila nano-skala koja se definiše pomoću nanometara. U ovoj skali se posmatra mehanike molekula, plateleta, gena itd. Još uvek postoji priličan broj nepoznanica na ovoj skali i smatra se da će njeno rasvetljavanje uveliko doprineti savremenoj medicinskoj dijagnostici.

2.1 Osnovne jednačine 1D strujanja krvi kroz krvne sudove sa deformisanjem zidova

Ako bi se posmatrao arterijski sistem sa jednodimenzionim modelom, onda se tu radi o određivanju globalnog protoka i prostiranja pritiska. Trodimenzioni pristup rešavanju problema kao metod određivanja bližih informacija u nekom manjem lokalnom domenu krvnog suda. Kombinacija ovih dvaju pristupa može dati jedan veoma koristan višeskalni

model gde se sistem arterija razmatra sa jednodimenzijim modelom a samo na pojedinim mestima se ulazi u detaljan 3D model. Postoji naravno sprega u oba smera, sa 1D na 3D i obrnuto sa 3D na 1D. Ovakav jedan alat bi u stvari u budućnosti trebao da bude jedan veoma moćan dijagnostički neinvazivni postupak.

$$\frac{\partial A}{\partial t} + \frac{\partial q}{\partial x} = 0 \quad (1)$$

$$\frac{\partial q}{\partial t} + \frac{\partial}{\partial x} \left(\frac{q^2}{A} + B \right) = -\frac{2\pi v q R}{\delta A} + C \quad (2)$$

$$p(x, t) - p_0 = \frac{4}{3} \frac{Eh}{r_0} \left(1 - \sqrt{\frac{A_0}{A}} \right) \quad (3)$$

$$B = \frac{4}{3} \frac{Eh}{r_0} \frac{\sqrt{A_0 A}}{\rho}, C = \frac{\partial B}{\partial x} - \frac{A}{\rho} \frac{\partial p}{\partial x}, \quad (4)$$

$$\frac{Eh}{r_0} = k_1 \exp(k_2 r_0) + k_3 \quad (5)$$

gde je $q(x, t)$ protok, $p(x, t)$ pritisak koji se ne menja po poprečnom preseku. $A(x, t)$ je površina poprečnog preseka koja odgovara prečniku $R(x, t)$, ρ je gustina krvi, v je viskoznost, r_0 je prečnik kada je pritisak jednak dijastolnom pritisku $p(x, t) = p_0$. Jednačina stanja je izvedena iz linearne teorije elastičnosti. Konstante su definisane kao $k_1 = 2 \times 10^7$ g/s²cm, $k_2 = -22.53 \times 10^7$ cm⁻¹, $k_3 = 8.65 \times 10^5$ g/s²cm.

2.2 Numerički postupak rešavanja strujanja krvi kroz arterije PENALTI formulacijom

Kod PENALTI formulacije uslov nestišljivosti, se definiše na sledeći način:

$$v_{i,i} + \frac{p}{\lambda} = 0 \quad (6)$$

gde je λ relativno veliki pozitivan broj tako da je praktično p/λ numerički nula za sve praktične potrebe. Može se pretpostaviti da fluid ima veliki zapreminski modul λ , stvarajući značajno polje pritiska sa relativno malom stišljivošću definisanom preko divergencije brzine fluida.

Ako se izračuna pritisak iz jednačine (6),

$$p = -\lambda v_{i,i} \quad (7)$$

i zameni u Navije-Stoksovu jednačinu dobija se

$$\rho \left(\frac{\partial v_i}{\partial t} + v_j v_{i,j} \right) = \lambda v_{j,j} + \mu (v_{i,j} + v_{j,i})_{,j} + f_i^B \quad (8)$$

odakle se vidi da su nepoznate u čvorovima samo brzine. Na ovaj način PENALTI metod je vrlo zahvalan što se tiče memorijskog prostora, jer se u sistemu jednačina koji se rešava značajno smanjuje broj nepoznatih, a samim tim i vreme rešavanja, posebno bitnom kod velikih primera. Matrična jednačina tako ima oblik [2]

$$\left(\frac{1}{\Delta t} \mathbf{M}_v + {}^{t+\Delta t} \mathbf{K}_{vv}^{(m-1)} + {}^{t+\Delta t} \mathbf{K}_{\mu v}^{(m-1)} + {}^{t+\Delta t} \hat{\mathbf{K}}_{\mu v}^{(m-1)} + {}^{t+\Delta t} \mathbf{J}_{vv}^{(m-1)} + \mathbf{K}_{\lambda v} \right) \Delta \mathbf{v}^{(m)} = {}^{t+\Delta t} \hat{\mathbf{F}}_v^{(m-1)} \quad (9)$$

pri čemu su matrice i vektori [1],[2]:

$${}^{t+\Delta t} (\hat{\mathbf{K}}_{\mu v})_{j\alpha\beta}^{(m-1)} = \int_V \mu H_{\alpha,j} H_{\beta,i} dV \quad (10)$$

$$(\mathbf{K}_{\lambda v})_{j\alpha\beta} = \lambda \int_V H_{\alpha,i} H_{\beta,j} dV \quad (11)$$

$${}^{t+\Delta t} \hat{\mathbf{F}}_v^{(m-1)} = {}^{t+\Delta t} \mathbf{R}_B + {}^{t+\Delta t} \hat{\mathbf{R}}_S^{(m-1)} - \left({}^{t+\Delta t} \mathbf{K}_{vv}^{(m-1)} + {}^{t+\Delta t} \mathbf{K}_{\mu v}^{(m-1)} + {}^{t+\Delta t} \hat{\mathbf{K}}_{\mu v}^{(m-1)} + \mathbf{K}_{\lambda v} \right) {}^{t+\Delta t} \mathbf{v}^{(m-1)} \quad (12)$$

$${}^{t+\Delta t} (\hat{\mathbf{R}}_S)_{i\alpha}^{(m-1)} = \int_S H_{\alpha} [\lambda {}^{t+\Delta t} \mathbf{v}^{(m-1)}]_{,i} n_i + \left({}^{t+\Delta t} \mathbf{v}^{(m-1)} \right)_{,j} + {}^{t+\Delta t} \mathbf{v}^{(m-1)}_{,ji} n_j dS \quad (13)$$

Rešavanje jednačine (9) sa nekoliko stotina hiljada nepoznatih u svakoj iteraciji je veoma složen proces i zahteva ogromne softversko-hardverske resurse. Jedno od rešenja je velika klaster mašina ali zbog nemogućnosti nabavke ovakve mašine u svakoj kompjuterskoj laboratoriji koja bi se bavila biomedicinskim simulacijama GRID infrastruktura predstavlja veoma dobru alternativu. Naime, mogućnost izvršenja više simulacija (proračuna) istovremeno preko zahteva Resource Brokeru za potrebnim brojem Computing Elementa sa određenim osobinama WNs pruža daleko veće mogućnosti za mnogo brže izvršenje kompjuterskih simulacija i mogućnost rada u relativno kratkom vremenu za potrebe kliničke dijagnostike.

Korišćenjem GRID infrastrukture tj. mogućnošću korišćenja više klaster mašina odjednom, imamo sledeće pogodnosti:

1. Simulacije vezana za jednog pacijenta mogu se obaviti simultano (u slučaju da je potrebno varirati ulazne parametre simulacije)
2. Uz pronalaženje odgovarajućih resursa na GRID-u (što je jedan od osnovnih servisa na kojima je GRID baziran), simulacije se mogu obaviti brže i uz mnogo realniji izlaz (veći GRID resursi dozvoljavaju korišćenje gušće mreže konačnih elemenata npr.) nego što to dozvoljavaju resursi lokalne klaster masine.

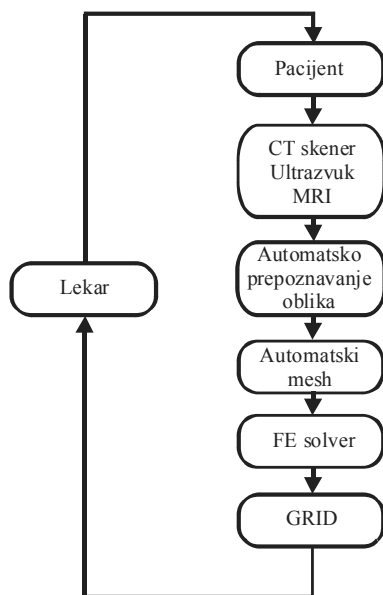
Takođe, ovakav softver bi potpuno iskoristio mogućnosti koje GRID infrastruktura nudi u vidu transparentnosti za krajnjeg korisnika (lekara) kome ne bi bilo bitno gde se njegova simulacija fizički obavlja. Komponenta opisanog softverskog sistema koja je najviše vezana za GRID infrastrukturu je softver za analizu strujanja krvi metodom konačnih elemenata i to posebno njegov solver, čiji je zadatak rešavanje velikog sistema linearnih jednačina direktnom multifrontalnom metodom.

Jedan od solvera koji se koristi u FE programu je i paralelni solver MUMPS koji koristi MPI interfejs (bilo koju implementaciju MPI) za međuprocensnu komunikaciju (slika 2a).

MPI interfejs je podržan od strane velikog broja GRID sajtova (konkretno MPICH implementacija), a takvih GRID sajtova je sve više i više.

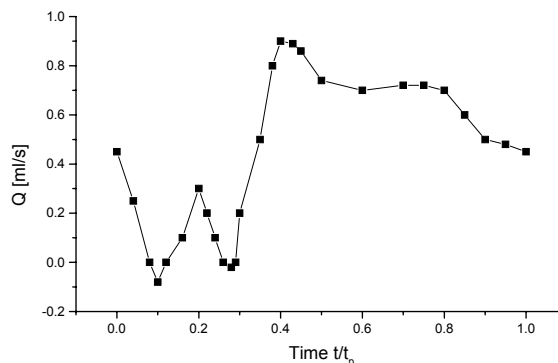
Konkretna veličina simulacije (njena verodostojnost) i njena brzina zavisi od raspoloživog broja Worker Nodova, brzine njihovih procesora i količinom memorije.

Strujanje u koronarnim arterijama se može veoma efikasno simulirati korišćenjem 3D rekonstrukcija sa CT skenera (sl. 3). Strujanje krvi kroz levu glavnu koronarnu arteriju (Left Coronary Artery, LCA), se može posmatrati kao Njutnovno strujanje sa gustinom krvi od 1060 kg/m³, i dinamička viskoznost 0.0035 Pa s. Ne-Njutnovno strujanje dominira za strujanje u krvnim sudovima prečnika ispod 300 μm. U prikazanom primeru na slici 1 se simulira strujanje krvi u koronarnim arterijama gde se ne uzimaju u obzir sve račve i arterije prečnika ispod 1mm. To je za ovu vrstu simulacija dovoljno dobra aproksimacija. Za normalne fiziološke uslove se uzima protok 0.8 ml/s, pri čemu se maksimalni protok od 0.95 ml/s dostiže u dijastolnoj fazi, kao što je to prikazano na slici 4.

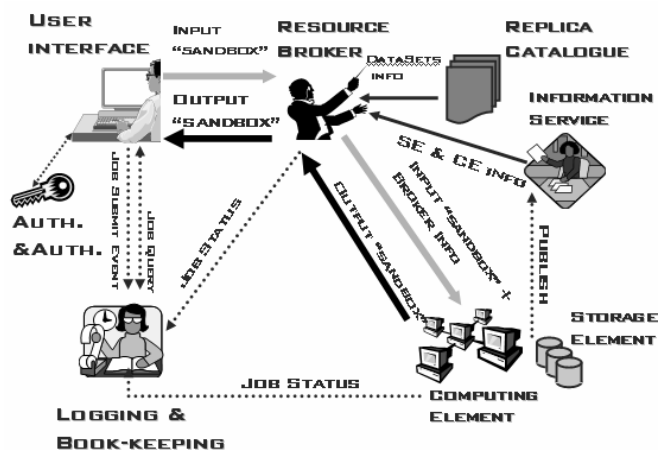


Sl. 2a. Algoritam rada simulacije

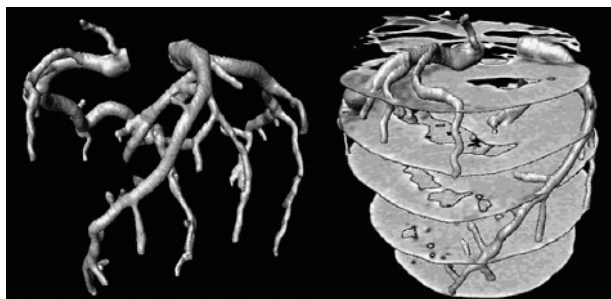
odnos konvektivnih prema viskozim silama i za ovaj slučaj iznosi oko 100. Womersley broj govori o odnosu inercijalnih prema viskozim silama i iznosi $a = 2.7$. Za velike krvne sudove Womersley broj iznosi 20 što praktično znači da su inercijalne sile veoma dominantne u odnosu na viskozne. Kod koronarnih arterija se može reći da su inercijalne i viskozne sile uporedljive. Ovo naravno važi za normalne fiziološke uslove a to se značajno menja u slučaju kada recimo postoji stenozu u koronarnim arterijama.



Sl. 4 Protok na ulazu u levu glavnu koronarnu arteriju (LCA)



Sl. 2b. Osnovna šema rada tipične GRID infrastrukture [3]



Sl. 3. 3D rekonstrukcija koronarnih arterija sa CT skenera

Dva su osnovna bezdimenziona broja koja definišu strujanje u ovim uslovima. To su Rejnoldsov broj

$$Re = \frac{U \cdot D \cdot \rho}{\mu} \quad (14)$$

i Womersley broj

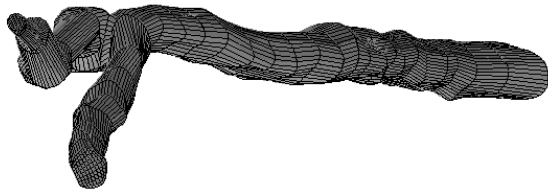
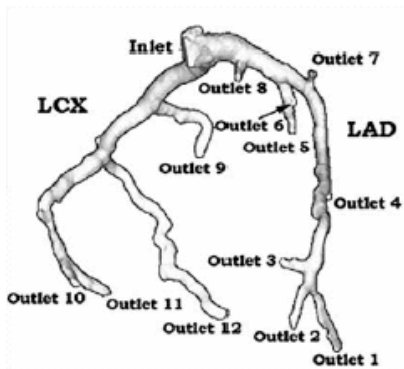
$$a = \frac{D}{2} \left(\sqrt{\frac{\omega \rho}{\mu}} \right) \quad (15)$$

Ovde je sa U označena prosečna ulazna brzina krvi, D je prečnik, ρ je gustina krvi, μ je dinamička viskoznost, ω je frekvencija pulzatornog strujanja. Rejnoldsov broj karakteriše

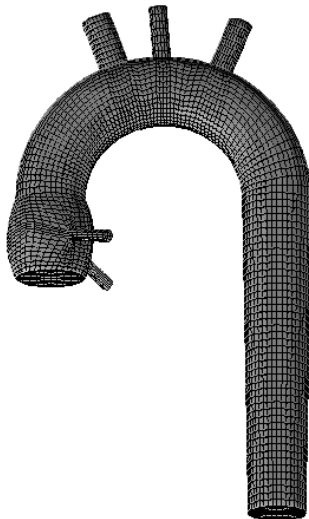
Što se tiča samog profila brzine na ulazu u koronarnu arteriju može se smatrati da je uniforman iz prostog razloga što je koronarna arterija na direktnom izlazu iz glavne aorte i da je odnos prečnika aorte i koronarne arterije skoro 10. Postavlja se pitanje kako definisati granične uslove na izlazima modela. Jedna aproksimacije bi bila da se smatra da su pritisci na svim izlazima iz koronarnih arterija jednaki nuli. Ova pretpostavka se može uvesti zato što je strujanje veoma sporo i viskozno. Naravno u fiziološkim uslovima postoji i kretanje koronarnih arterija jer one leže na srcu koje se ritmično kreće pri kontrakcijama.

Pravljenje modela i generisanje mreže predstavlja jedan veoma složen zadatak i obično ovaj deo praktično oduzima najveći deo u celokupnom poslu. Da bi se omogućilo automatsko generisanje mreže na osnovu 3D rekonstrukcije i spajanja ravni u kojima se detektuju pojedini preseki koristili smo 3D osmočvorne elemente. kao što je to pokazano na slici 5. Dakle, postoje dva osnovna dela u pravljenju jedne ovako složene trodimenzionalne mreže. Jedan deo se odnosi na detekciju kontura modela u okviru svakog preseka i pravljenje trodimenzionalnih površina koje definišu model, dok se drugi deo odnosi na automatsko generisanje mreže unutar tih površina. Da bi se uspešno ostvarilo trodimenziono generisanje mreže za bilo koji oblik ovih površina primenjuju se standardne tehnike generisanja sa 3D elementima. Jedan primer tako generisane mreže je dat i na slici 6 gde je prikazana aorta sa svim značajnim arterijama.

Tipična procedura za vizuelizaciju i simulaciju se odvija po sledećem postupku. Prvo se učitava slika sa medicinskih uređaja kao što su ultrazvuk, skener, magnetna rezonaca, rendgenski aparati, pomoću PACS sistema a zatim se pravi 3D rekonstrukcija, pa se vrši segmentacija i odvajanje zatvorenih kontura i površina. Unutar ovih kontura i površina se primenjuju standardni trodimenzionalni generatori koji prave 3D elemente [4]. Nije uvek sve dobro da uradi automatski generator. Često je potrebno «ručno» prepraviti pojedine delove i optimizovati već postojeću mrežu u kritičnim delovima. Ovde se pogotovu misli da delove gde može doći do takozvanog «gužvanja» trodimenzionalne mreže.



Sl. 5 Generisana mreža dobijena rekonstrukcijom sa DICOM slika



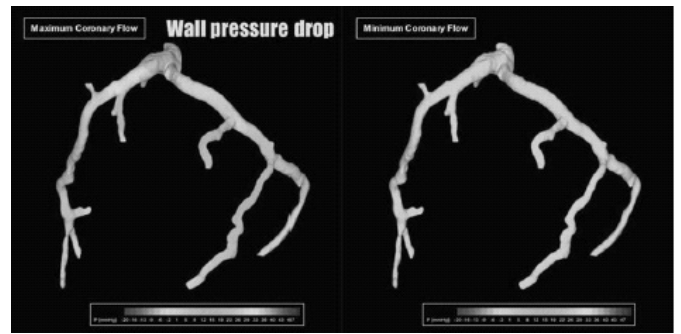
Sl. 6. Aorta model generisan sa svim značajnim arterijama

3. REZULTATI

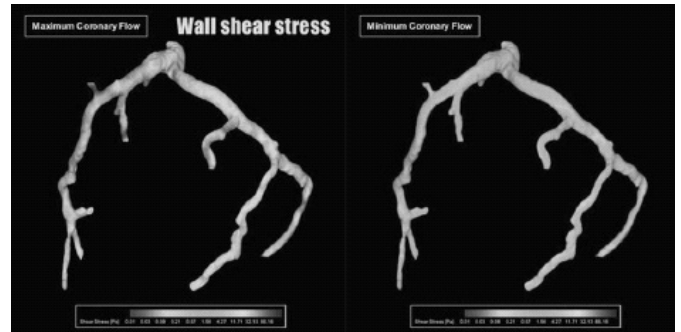
Posle izvršenja proračuna potrebno je takođe obraditi i analizirati rezultate u smisli kliničke i eksperimentalne relevantnosti.

Pad pritiska za minimum i maksimum strujanja u koronarnim arterijama jer prikazan na slici 7 a smičući napon za iste uslove na slici 8. Maksimalni pad je pritiska 250 Pa, a maksimalni smičući napon je reda oko 17 Pa. Prosečna razlika sa smičući napon u koronarnim arterijama varira između 0.01 i 1.5 Pa za minimum i maksimum ulaznog protoka. Ovi podaci se naravno odnose na fiziološki zdrave koronarne arterije. Međutim ukoliko dodje do nekog poremećaja strujanja u koronarnim arterijama zbog prisustva stenozе, doći će do mnogo veće razlike u smičućim naponima. Ova informacija postaje onda veoma značajna i indikativna za dijagnostiku da postoji određeni stepen stenozе unutar koronarnih arterija.

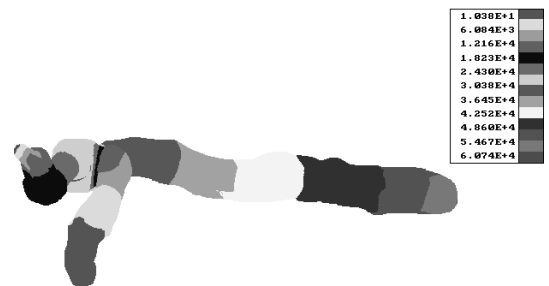
Jedno od rešenja za posebno skeniranog pacijenta je prikazano na slici 9.



Sl. 7. Pad pritiska za minimum i maksimum strujanja u koronarnim arterijama

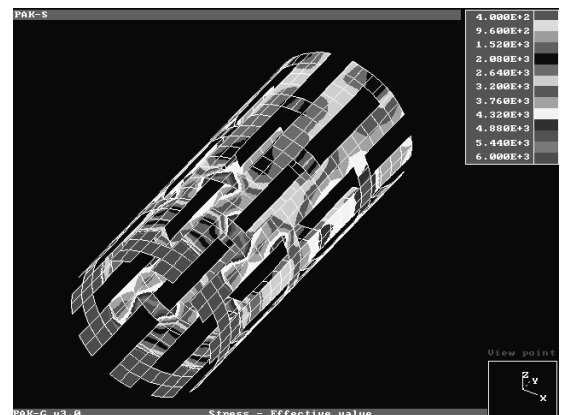


Sl. 8. Smičući napon za minimum i maksimum strujanja u koronarnim arterijama

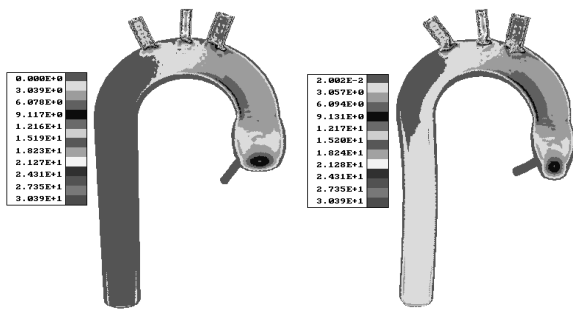


Sl. 9. Raspored pritiska u levoj koronarnoj arteriji

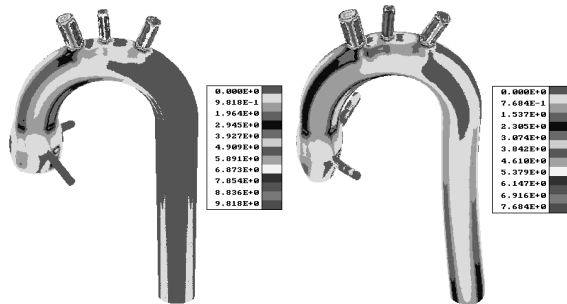
Mogućnost stent dizajna (slika 10) je takođe veoma bitna pre svega zbog optimizacije i podešavanja za svakog pacijenta pojedinačno. Svakako jedan od najvažnijih parametara koji je klinički veoma relevantan a ne može se direktno izmeriti je smičući napon. Kompjuterska simulacija može dati veoma precizan odgovor na ovo pitanje. Takođe je veoma bitno uzeti u obzir i interakciju strujanja krvi sa deformabilnim zidom[5] kao što je to prikazano na slikama 11 i 12.



Sl. 10. Stent dizajn korišćenjem GRID-a u kompjuterskom modeliranju



Sl. 11. Smičući napon u aorti za maksimalni sijastolni protok sa i bez deformisanja zidova



Sl. 12. Smičući napon u aorti za ustaljeni dijastolni protok sa i bez deformisanja zidova

4. ZAKLJUČAK

Iz prethodnih rezultata ako bismo recimo pažljivo analizirali rešenja za koronarne arterije, došli bismo da nekoliko zaključaka. Prvo su uvedene neke pretpostavke oko graničnih uslova koje nisu identične kao kod realnih pacijenata, a to su pritisci nula na svim krajevima modela. Verovatno se može reći da to i nije velika greška ali bi svakako trebalo razmotriti i uvođenje jednog takvog realnijeg graničnog uslova sa realnim pritisicima. Rešenja prikazana za aortu sa i bez deformisanja zidova su u normalnom fiziološkom opsegu u poređenju sa kliničkim merenjima[6]. Takođe dizajn stenta je skoro danas nezamisliv bez ozbiljnih kompjuterskih simulacija i optimizacije u odnosu na moguća opterećenja. Međutim glavni nedostatak svih ovih simulacija što i danas pored velikog napretka u hardveru računara proračun traje priličan broj sati. Sigurno da će razvojem novih GRID infrastrukture u budućnosti ovo vreme postajati sve kraće i da se jednog dana moći ovakve vrste simulacije odvijati skoro u realnom vremenu. Za sada može ovaj problema oko vremena rešavanja da se ubrza na način da se svi proračuni nakon završetka arhiviraju u ogromnu bazu podataka na GRID infrastrukturi i da se daje neka vrsta brze procene na osnovu već postojećih proračuna za date specifične ulazne podatke od nekog pacijenta.

Još uvek smo relativno daleko od real time veoma složenih 3D kompjuterskih simulacija, ali sigurno će jednog dana i to biti moguće. GRID infrastruktura je trenutno najbliže rešenje tom cilju.

5. LITERATURA

- [1] Filipovic, N, S. Mijailovic, A. Tsuda and M. Kojic, An Implicit Algorithm Within The Arbitrary Lagrangian-Eulerian Formulation for Solving Incompressible Fluid Flow With Large Boundary Motions, *Comp. Meth. Appl. Mech. Eng.* 195: 6347-6361, 2006.
- [2] Filipovic N., M. Kojic, Computer simulations of blood flow with mass transport through the carotid artery bifurcation, *Theoret. Appl. Mech.* (Serbian) 31 (1), 1-33, 2004.
- [3] Balaz A., Design and Basic Services of Grid Middleware EGEE-II and SEE-GRID-2 Infrastructure Overview Handson: AEGIS04-KG Installation and Configuration, 2006.
- [4] Taylor, C.A., Draney, M.T., Ku, J.P., Parker, D., Steele, B.N., Wang, K.C., and Zarins, C.K., Predictive medicine: Computational techniques in therapeutic decision-making. *Computer Aided Surgery*, 4:5, 231-247, 1999.
- [5] Heil, M. Stokes flow in collapsible tubes – computational and experiment, *Journal of Fluid Mechanics*, 353, 285-312, 1997.
- [6] Perktold, K., Resch, M. and Peter, R. Three-dimensional numerical analysis of pulsatile flow and wall shear stress in the carotid artery bifurcation. *Journal of Biomechanics* 24:6, 409-420, 1991.

Abstract - Cardiovascular diseases and specifically atherosclerosis as still a number one killed disease in the world today. It is characterized by the hardening and thickening of the arterial walls due to the formation of plaque. As this disease progresses, the formation of plaque reduces the arterial passage area creating uncharacteristic blood flow patterns.

Computational simulations are emerging as powerful tools for detailed quantifying blood flow in arteries for disease research, medical device design and optimization and complex treatment planning. The motivation for computer modeling of complex cardiovascular system and quantification of hemodynamic conditions in the human vascular system using GRID architecture is presented. A computational method for modeling blood flow, based on the theory of finite element methods, is shortly detailed and shown to yield reasonable solutions as compared to clinical and experimental flow data in a vascular system. Using possibility of today's GRID architecture the computational simulations could be applied for vascular surgery planning by considering blood flow in alternative treatments for a case of aorta and arteries occlusive disease. Finally, the significant challenges that remain in applying GRID computational simulation for real time clinical diagnostics and patient specific treatment planning are discussed.

COMPUTER MODELING OF BLOOD FLOW THROUGH CARDIOVASCULAR SYSTEM USING GRID INFRASTRUCTURES

Nenad Filipović, Miloš Ivanović, Miroљub Krstić,
Miloš Kojic



секција TO-10

ТЕЛЕКОМУНИКАЦИОНЕ ТЕХНОЛОГИЈЕ

M. Jevtović PARALELNO UMREŽAVANJE RAČUNARA	308
B. Milović, D. Krsmanović KOMUNIKACIJE PUTEM ENERGETSKIH VODOVA	312
S. Vujčić, Z. Bundalo, Ž. Šević SOFTVERSKI BAZIRANI INDIKATOR PERFORMANSI SAOBRAĆAJA U MOBILNOJ GSM MREŽI	316
Б. Павловић, М. Јевтовић ПЕРФОРМАНСЕ МУЛТИМЕДИЈАЛНИХ ТЕЛЕКОМУНИКАЦИОНИХ ТЕРМИНАЛА	321
M. Mitrović, M. Jevtović SIMULACIONO ISPITIVANJE KARAKTERISTIKA MANET U USLOVIMA PROMJENLJIVE MOBILNOSTI ČVOROVA	325
Д. Илић СИМУЛАЦИЈА РАДА ОПТИЧКЕ МРЕЖЕ КОРИШЋЕЊЕМ NS-2 МРЕЖНОГ СИМУЛАТОРА	329
M. Cvijanović PRIJEDLOG RJEŠENJA INICIJALNOG KOMERCIJALNOG UMTS SISTEMA U MOBILNOJ MREŽI TELEKOMA SRPSKE	332

PARALELNO UMREŽAVANJE RAČUNARA

Milojko Jevtović, *Institut Jugoslovenske inženjerske akademije*

Sadržaj – U radu je izložena originalna koncepcija tehničkog rešenja paralelnog umrežavanja računara, kao i lokalnih računarskih mreža (LAN - Local Area Network), odnosno povezivanje i komunikacija istovremeno preko više različitih transportnih telekomunikacionih mreža, upotrebom univerzalnog modema.

Opisano je jedno rešenje paralelnog umrežavanja, kojim se omogućava pouzdan prenos multimedijalnog saobraćaja i prenos podataka u realnom vremenu između računara ili LAN, istovremeno preko N ($N = 1, 2, 3, 4, \dots$) različitih, međusobno nezavisnih mreža širokog prostiranja (WAN - Wide Area Network). Paralelno umrežavanje je zasnovano na korišćenju univerzalnog modema, čije je rešenje takođe ukratko prezentirano u ovom radu.

1. UVOD

WAN računarske mreže mogu biti izložene različitim oblicima ugrožavanja [1], među kojima su najteže destrukcije izazvane ratnim borbenim dejstvima (bombardovanjem) ili prirodnim pojavama (zemljotresi, poplave, požari) koje mogu zahvatiti široka prostiranja. Različite vrste mreža (bežične pokretne KF radio mreže, satelitske mreže, žične mreže, optičke mreže) nisu jednako osetljive na pomenute destrukcije, mada svaka od njih pojedinačno može biti ugrožena destrukcijama određenog tipa.

Nameće se pitanje da li je realno moguće obezbediti zaštitu WAN mreža, odnosno funkcionalnu otpornost neke računarske mreže, ako je ona izložena destruktivnim dejstvima. U radu je opisano rešenje koje se zasniva na paralelnom umrežavanju računara (ili LAN-ova), odnosno njihovom povezivanju istovremeno na više različitih tipova telekomunikacionih mreža, čime se obezbeđuje sigurna zaštita računarske mreže. Rešenje je provereno u realnim uslovima funkcionisanja jedne računarske mreže, koja je bila izložena velikim destrukcijama.

Pod paralelnim umrežavanjem računara se podrazumeva povezivanje računara preko jednog univerzalnog modema [2] sa više različitih interfejsa preko kojih se modulirani signali upućuju istovremeno na N fizički i prostorno potpuno odvojenih transportnih telekomunikacionih WAN mreža. Na ovaj način se omogućava da signali preneti preko N različitih mreža budu sigurno prihvaćeni (sa neke od N mreža) od strane prijemnog modema, bez obzira na moguće destrukcije neke od N mreža. Prijemni modem analizira signale prispele sa svih mreža i selektuje onaj signal koji obezbeđuje zahtevani kvalitet usluga (QoS – Quality of Service) [3]. Radi se o korisničkom QoS-u kojim se definišu zahtevi za osnovne parametre kvaliteta, a to su: kašnjenje, varijacija kašnjenja i verovatnoća gubitka informacija. Na ovaj način je moguće realizovati funkcionalno otporne zaštićene računarske mreže, odnosno sigurnu komunikaciju između umreženih računara, bez obzira na destruktivna dejstva.

2. FUNKCIONALNA OTPORNOST RAČUNARSKIH MREŽA

Funkcionalna otpornost mreže (engl. *Network Survivability*) predstavlja jednu od najznačajnijih osobina današnjih telekomunikacionih mreža. Funkcionalna otpornost mreže se definiše kao mogućnost mreže da održi zahtevani nivo kvaliteta komunikacione usluge prilikom otkaza ili mreži, odnosno otkaza nekih ili većine njenih linkova ili čvorova. Višeslojna funkcionalna otpornost mreže (engl. *Multilayer Network Survivability*) se odnosi na mogućnost ugnježdavanja procedura ili šema za postizanje funkcionalne otpornosti mreže između dodirnih slojeva mreže, kao i načine interakcije ovih slojeva ili šema.

Razlikuju se tri pristupa u projektovanju funkcionalno otpornih paketskih IP (*Internet Protocol*) računarskih mreža, koje na mrežnom sloju koriste MPLS (*Multi Protocol Label Switching*) ili GMPLS (*General MPLS*) protokol:

- *Funkcionalna otpornost "s kraja na kraj veze"*; postoji samo jedan jednoslojni mehanizam za obezbeđenje ove funkcionalne otpornosti;
- *Kaskadna funkcionalna otpornost mreže*; postoji više mehanizama koji obezbeđuju ovu otpornost, pri čemu se određeni mehanizmi i procedure primenjuju sekvencijalno tj. jedna za drugom;
- *Ugnježdjena funkcionalna otpornost*; postoji više mehanizama koji obezbeđuju funkcionalnu otpornost, pri čemu se oni koriste za jedan isti domen.

Tipovi zaštite mreža od kvarova. Postoji više tipova zaštite računarskih MPLS/GMPLS mreža, koje se mogu koristiti radi obezbeđenja njihove funkcionalne otpornosti, a to su:

- **Zaštita 1+1** – Kod ovog tipa zaštite, saobraćaj koji se štiti šalje se istovremeno preko dve paralelne putanje u mreži. Tokom normalnog rada, prijemni entitet prima dva jednaka saobraćajna toka, birajući jedan od njih. Kada jedna od putanja u mreži otkaze, prijemni entitet se prebacuje na prijem saobraćaja sa ispravne putanje;
- **Zaštita 1:1** – U ovom tipu zaštite takođe se koriste dve paralelne putanje u mreži. U toku normalnog rada nema saobraćaja preko alternativne putanje. U slučaju kvara na primarnoj putanji predajni i prijemni računar se prebacuju na alternativnu putanju;
- **Zaštita 1:N** – Ovaj tip zaštite predstavlja specijalni slučaj zaštite tipa 1:1, pri kojoj N radnih putanja deli jednu pomoćnu zaštitnu putanju. Ovakva zaštita može da obezbedi funkcionisanje mreže samo ako se pojavi jedan kvar u domenu mreže koji se štiti.

Izbor tipa zaštite vrši se prilikom projektovanja mreže, na osnovu projektnog zadatka.

Metode oporavka mreže od otkaza. MPLS protokol obezbeđuje metode popravka računarske mreže nakon detekcije kvara u mreži. MPLS mehanizmi za zaštitu od kvarova koriste pomoćne putanje na koje se saobraćaj preusmerava kada se u mreži detektuje kvar.

Analiza načina projektovanja funkcionalne otpornosti i tipova zaštite paketskih računarskih mreža, pokazuje da se ova rešenja mogu primenjivati samo kod otklanjanja otkaza ili kvarova u računarskoj MPLS/GMPLS mreži. Poznata su tri statička modela oporavka (restauracije) mreže, a to su:

- **Globalni model oporavka** – U ovom modelu ulazni čvor je namenjen za ponovno uspostavljanje putanje kroz mrežu kada se pojavi signal indikacije kvara. Globalni model zahteva alternativnu putanju za svaku radnu putanju. Globalna zaštita je uvek aktivna na ulaznom čvoru, bez obzira na to gde se kvar pojavio duž radne putanje;
- **Lokalni model oporavka** – Namena lokalne popravke je da zaštiti samo deo radne putanje od kvara linka ili čvora, bez obzira na to gde se kvar pojavio duž radne putanje;
- **Model povratne zaštite** – Ovim modelom saobraćaj se preusmerava nazad do izvornog čvora (rutera) zaštićene putanje. U trenutku kada se detektuje kvar, ruter na kraju linka sa kvarom preusmerava dolazni saobraćaj u suprotnom smeru, odnosno ka ulaznom čvoru. Ovaj model je pogodan u onim aplikacijama gde su saobraćajni tokovi osetljivi na gubitke informacija. Mana modela povratne zaštite ogleda se u činjenici da su potrebne dve pomoćne putanje za obezbeđenje zaštite. Drugi nedostatak je kašnjenje, koje nastaje zbog vremena potrebnog da se prenese indikacija o kvaru.

Prethodno navedeni tipovi zaštite i modeli oporavka mreže nisu efikasni u zaštiti računarske mreže od destruktivnih dejstava. Pomenuti tipovi zaštite i modeli oporavka otklanjaju pojedinačne kvarove, ali nisu efikasni u slučaju destrukcije istovremeno više linkova i čvorova računarske mreže. Takođe se mora imati u vidu da se pomenuti modeli oporavka i zaštite mogu primeniti samo kod MPLS/GMPLS mreža, dok za druge tipove računarskih mreža nisu primenljivi.

Funkcionalna otpornost računarskih mreža je neophodna da bi data mreža mogla da zadovolji zahteve za osnovne parametre QoS-a. Prema preporukama G.1000 i G.1010 to su kašnjenje, varijacija kašnjenja i verovatnoća gubitka informacija. Zadovoljenje pomenutih zahteva je preduslov da računarska mreža omogući komunikaciju podacima u realnom vremenu, kao i multimedijalni saobraćaj. Prethodne zahteve računarska mreža treba da zadovolji i u slučaju destruktivnog ugrožavanja.

3. KONCEPCIJA PARALELNOG UMREŽAVANJA

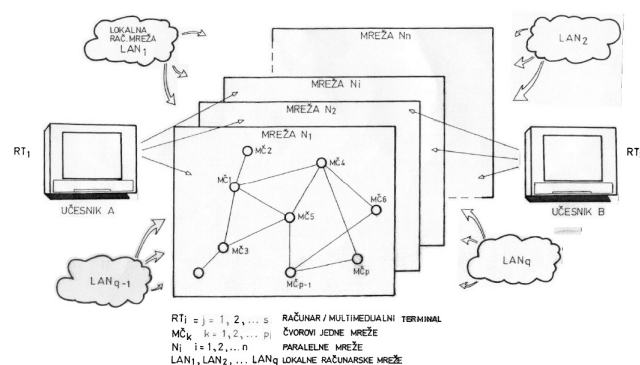
Koncepcija paralelnog umrežavanja računara prikazana je na slici 1. Na svaku od mogućih N WAN mreža, računar ili LAN se povezuje korišćenjem samo jednog univerzalnog modema.

Transportne WAN mreže mogu biti:

- Iznajmljeni kanali telefonske analogne ili digitalne mreže,
- ISDN – digitalna mreža integrisanih službi,
- Pokretne KT radio mreže,

- Mobilne bežične VVF/UVF radio mreže,
- Frame Relay mreže,
- IP ruterske mreže,
- Satelitski kanali odnosno mreže,
- Kablovske žične i optičke mreže,
- Telefonske radiorelejne mreže, itd.

Mrežne performanse navedenih vrsta telekomunikacionih mreža moraju biti u granicama koje su definisane određenim standardima [4]. Prenos podataka u realnom vremenu uspešno se može realizovati samo ako je kvalitet prenosa signala u referentnim granicama [4]. S obzirom na to da se performanse pomenutih mreža znatno razlikuju, računari se na svaku od njih moraju povezivati korišćenjem različitih tipova modema, što je sa klasičnim modemima praktično neizvodivo. Zbog toga se računari na pomenute transportne WAN mreže povezuju jednim univerzalnim modemom, koji omogućava da se podaci (sa računara) modulišu korišćenjem istovremeno više različitih modulacija.



Sl.1. Koncepcija paralelnog umrežavanja računara/terminala ili LAN mreža

To znači da se podaci (signali) sa računara, različito modulirani u univerzalnom modemu, prenose istovremeno preko kanala pojedinačnih mreža. Prijemni univerzalni modem utvrđuje kvalitet svakog primljenog signala, a ka računaru upućuje demodulirani najkvalitetniji signal. Pod najkvalitetnijim signalom se podrazumeva onaj signal koji ima minimalno kašnjenje, varijaciju kašnjenja (džiter) i najmanje gubitke informacije. Ukoliko neka od N transportnih mreža bude onesposobljena destruktivnim dejstvima, ona ne utiče na mogućnost i kvalitet komunikacije podacima u računarskoj mreži.

Praktična provera efikasnosti paralelnog umrežavanja izvedena je u realnim uslovima kada je jedna namenska računarska mreža bila izložena destruktivnom razaranju. Podaci su prenošeni preko tri paralelne mreže, od kojih je jedna bila pokretna KT radio mreža. Povezivanje na pomenute mreže ostvareno je korišćenjem multitonskog modema M-2400. On omogućava otpremu odnosno prijem podataka, istovremeno sa dve mreže.

Kvalitet signala modem M-2400 utvrđuje automatski, poređenjem džitera faze multitonskih fazno moduliranih signala. Time se omogućava da prema računaru bude prosleđen signal sa najboljim kvalitetom. Sa tri paralelno povezane transportne mreže obezbeđena je zahtevana funkcionalna otpornost, uprkos destruktivnosti osnovne mreže na koju su se računari uobičajeno povezivali u normalnoj eksploataciji.

4. UNIVERZALNI MODEM I POVEZIVANJE RAČUNARA NA PARALELNE MREŽE

Paralelno umrežavanje je tehnički izvodivo pod uslovom da se koristi modem (kojim se povezuje računar ili LAN na WAN mreže), koji generiše dva ili više različito moduliranih signala. Ti modulirani signali sa modemskih interfejsa se prenose preko odgovarajućih transportnih mreža ka drugom modemu, odnosno računaru ili LAN-u.

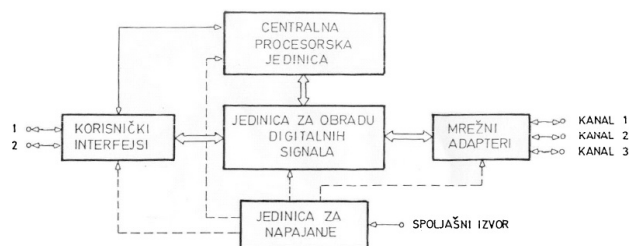
Univerzalni modem je osmišljen i projektovan [2] tako da omogući komunikaciju - prenos podataka, povezivanjem računara istovremeno preko više nezavisnih telekomunikacionih mreža. Drugim rečima, univerzalni modem u upotrebnom i funkcionalnom smislu predstavlja multimodem. On objedinjava više različitih tipova modema u jednom uređaju, a prilikom komunikacije ti modemi otpremaju ili primaju istu poruku, odnosno podatke. Povezan sa jednim univerzalnim modемом, računar, terminal, senzor (radar) ili LAN, se prikjučuje istovremeno na više WAN mreža.

Univerzalni modem [2] obuhvata funkcije sledećih klasičnih tipova modema:

- FSK V.23 asinhroni modem, čije su funkcije i tehničke karakteristike definisane ITU-T preporukom V.23;
- Paralelni multitoniski modem; omogućava prenos podataka brzinom 2400 b/s preko KT radio mreža. Funkcije ovog modema su definisane standardom MIL-STD-188C, tačka 4.5.7;
- Dupleksni V.22 bis modem, sa funkcijama i karakteristikama datim u ITU-T preporuci V.22 bis;
- Modem V.26 za prenos podataka preko 4-žičnih kanala, sa tehničkim karakteristikama definisanim ITU-T preporukom V.26;
- Dvožični dupleksni modem V.32, sa performansama datim ITU-T preporukom V.32;
- Modem 2B1Q za komunikaciju preko ISDN mreža i prenos podataka u osnovnom opsegu bitskim brzinama do 144 kb/s, sa karakteristikama koje su definisane ETSI standardima;

- Jednotonski modem za prenos podataka brzinama do 16 kb/s preko VVF/UVF rado mreža i satelitskih veza, sa karakteristikama koje su definisane standardom MIL-STD-188 -181-A;
- Modem za prenos podataka prema standardu NATO STANAG 4285.

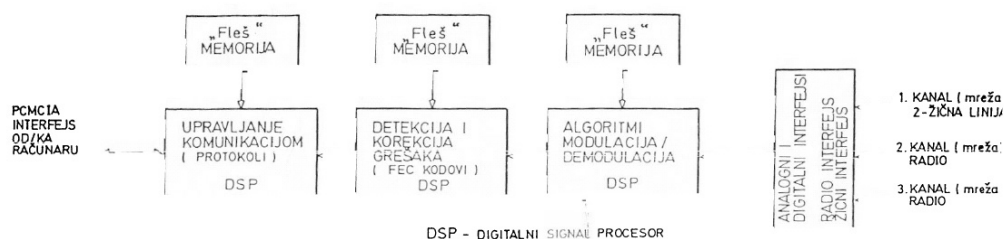
Blok šema univerzalnog modema prikazana je na slici 2. Osnovni elementi modema su: centralna procesorska jedinica (mikroprocesor), jedinica za obradu digitalnih signala (sa DSP i "fleš" memorijama), mrežni adapteri (interfejsi prema mrežama), korisnički interfejsi i jedinica za napajanje. Sve funkcije modema realizovane su softverski. Softverski modulatori i demodulatori, softverska sinhronizacija, kodovanje i dekodovanje i druge softverski realizovane funkcije, omogućile su koncentraciju funkcija brojnih klasičnih modema u jednom uređaju.



Sl.2. Blok šema univerzalnog modema

Blok šema jedinice za obradu digitalnih signala prikazana je na slici 3. U ovoj jedinici softverski se realizuju sledeće funkcije: upravljanje komunikacijom (protokoli i zaštita poruka), zaštitno kodovanje s ciljem da se obezbedi detekcija i korekcija grešaka nastalih prilikom prenosa podataka i modulacija/demodulacija signala.

Bez izmena u hardveru, univerzalnom modemu se mogu dodavati funkcije drugih željenih tipova modema. Programi koji obavljaju pomenute funkcije modema uskladišteni su u "fleš" memoriji. Time je olakšano i ubzano biranje odgovarajuće modulacije prema performansama mreže [4] na koju se upućuju modulirani signali.



Sl.3. Blok šema jedinice za obradu signala

5. ZAKLJUČAK

Prezentirana koncepcija tehničkog rešenja paralelnog umrežavanja računara i lokalnih pristupnih mreža, zasnovana na korišćenju posebnog univerzalnog modema, predstavlja efikasno rešenje zaštite WAN računarskih mreža u slučaju destruktivnih borbenih dejstava po komunikacionom sistemu nekog regiona ili neke zemlje. Rezultati praktične primene ovog rešenja, u uslovima kada je komunikacioni sistem vojske jedne zemlje bio izložen destruktivnoj - bombardovanjem, pokazuju da se na ovaj način može

ostvariti funkcionalna otpornost, raspoloživost i efikasnost određene računarske mreže. Zanimljivo je da je ocenu ovog rešenja indirektno dao kontraadmiral Tomas Vilson, načelnik obaveštajne službe Združenog Generaštaba američkih oružanih snaga. On je (31. marta 1999. godine, *Tanjug*) predočio Pentagonu da je komunikacioni sistem jugoslovenske protivvazdušne odbrane »još uvek efikasan«.

Funkcionalnu raspoloživost i efikasnost pomenuti komunikacioni sistem (računarska mreža) je zadržao do kraja rata, zahvaljujući paralelnom umrežavanju pokretnih lokalnih mreža, senzora (radara), računara i inteligentnih terminala.

6. LITERATURA

- [1] Jevtović M.: *Multimedijalne telekomunikacije*, ISBN 86-903281-6-5, Izdavač Grafo-Žig, 342 strane, Beograd, 2004.
- [2] Jevtović M.: *Projekat realizacije univerzalnog modema*, VTI, Beograd, interni dokument, 2002.
- [3] Jevtović M.: *Kvalitet usluga telekomunikacionih mreža*, ISBN 86-903281-1-4, Grafo-Žig, Beograd, 2002.
- [4] Jevtović M.: *UNIVERZALNI MODEM - Laboratorijska ispitivanja i merenje parametara kanala na linkovima računarskih mreža*, FTN Novi Sad, interni dokument, 2003.

Abstract – *In this paper, a new concept for parallel networking of the computers or LANs over different WAN telecommunications networks is presented. Connections between computers or LANs and WANs are realized using universal modems.*

PARALLEL NETWORKING OF THE COMPUTERS

Milojko Jevtović

KOMUNIKACIJE PUTEМ ENERGETSKIH VODOVA

Biljana Milović, Dražan Krsmanović, Elektroprenos BiH

Sadržaj – *Energetski vodovi pored osnovne funkcije prenosa električne energije od izvora do potrošača, daju mogućnost i za prenos podataka odnosno komunikaciju. U ovom radu navedeni su razlozi za razvoj komunikacija putem energetskih vodova, takođe opisan je sam pristup i kontrola pristupa medijumu. Istraživanja komunikacija po energetskim vodovima predstavlja otvorenu oblast, posebno primjena ovakvog načina komunikacije ima budućnost u povezivanju jako dalekih i zabačenih oblasti*

1. UVOD

Energetski vodovi su originalno zamišljeni za prenos električne energije od malog broja izvora (generatori) do velikog broja potrošača u frekventnom opsegu 50-60 Hz. U početku, prvi prenos podataka po energetskim vodovima je služio samo za zaštitu dijelova energetskog sistema u slučaju kvara (ustvari zaštita energetskih vodova ostaje jedna od glavnih funkcija komunikacija po energetskim vodovima). U slučaju kvara potrebna je brza komunikacija između elektrana, trafostanica i distributivnih centara da bi se umanjile štetne posljedice.

U prošlosti, najveće količine podataka za zaštite i telemetriju prenošene su analogno, glasovnim prenosom putem analogne telefonije. Međutim, vremenom su automatska telemetrija i daljinsko upravljanje statusnih parametara bez operatora na licu mjesta postali sve češći. Tako danas telefonija igra prilično potčinjenu ulogu u odnosu na digitalnu komunikaciju, čak i na energetskim vodovima.

Korištenje energetske mreže za upravljanje, održavanje i naplatu od strane elektrokompanija ima dugu istoriju. Liberalizacija komunikacija i deregulacija energetike su dodali novu dimenziju potencijalnim primjenama elektroenergetske infrastrukture u najefikasnijoj primjeni u lokalnim petljama. Nadalje, pojava i rast Interneta ubrzali su porast potreba za digitalnim komunikacionim uslugama do neslučenih granica. Ako bi se takve usluge mogle prenijeti preko lokalne elektrodistributivne mreže, mogao bi se realizovati uistinu univerzalan informacioni superautoput, koji bi mogao da omogući povezivanje do svakog doma, fabrike, kancelarije i organizacije.

Elektrodistributivna mreža čini univerzalan žičani sistem, ali nije građena za komunikacione svrhe. Promjenljivost nivoa impedanse i slabljenja zbog rada prekidača su česta pojava.

Vremenski zavisne smetnje od strane različitih izvora vode ka vrlo lošem radu sistema. Kao rezultat mogućnosti prenosa su ograničene rezultujući sa nekoliko ograničenja opsega, ograničenjima po snazi i visokim nivoima šuma.

Godine 1838. prva daljinska naplata, a 1897. u Velikoj Britaniji predložen je prvi patent u vezi prenosa signala po energetskom vodu. Godine 1905. ta primjena je patentirana u USA, a 1913. počela je prva proizvodnja tzv. "ponavljača" elektromehaničkih brojila. U kasnim 80-im, predložene su relativno sofisticirane kodne tehnike kontrole greške. PLC

standardi su se konstantno razvijali, posebno posljednjih 20 godina, i rezultovali su poslije 1994. digitalnom podrškom energetskim vodovima koji obećavaju nove dobitke za energetske kompanije i jeftin Internet pristup za potrošače.

Srednjenaponski vodovi korišteni kao kičma sistema za telekom operatore postali su zastarjela tehnologija. Jasno je da je i da će i dalje glavni fokus biti na povezivanju između kuće i transformatora kao rješenju za problem "posljednje prljave milje". Dalje, interesovanje je odskora naraslo u oblasti unutarkućnog umrežavanja. Ipak, razvoj ovih primjena u komercijalno atraktivnom smislu biće teška zadaća iz više razloga.

Prvo što nedostaje je jasan regulatorni okvir. U Evropi je CENELEC opseg (3-148.5 kHz) trenutno dodijeljen za klasične primjene uskopojasnog opsega, sa maksimalnom snagom signala od 5 mW i brzinama prenosa do 144 kb/s preko razdaljina do 500m. Ipak, danas ove primjene izgledaju veoma konzervativno, i istraživanje je fokusirano na prenosne frekvencije preko energetskih vodova iznad 1 MHz. Od telekomunikacionih sistema preko energetskih vodova (PLT) se zahtijevaju brzine prenosa od nekoliko Mb/s. Ti sistemi rade preko niskonaponske elektrodistributivne mreže (LVEDNs) i sposobni su da obezbijede komercijalno atraktivna rješenja širokopojasnog digitalnog pristupa.

Potreba za harmonizacijom tehnologija širokopojasnog žičanog postojećim radio servisima, radi optimizacije njihove koegzistencije, biće glavni element u rapidnom razvoju širokopojasnih PLT sistema. Primjena EMC i širokopojasnih komunikacija po energetskim vodovima (PLC), koji treba da koriste dijelove visokofrekventnog opsega, su u fokusu mnogo detaljnijih istraživanja.

2. RAZLOZI RAZVOJA KOMUNIKACIJA PUTEМ ENERGETSKIH VODOVA

Znajući da prenos podataka po energetskim vodovima postoji već neko vrijeme čovjek se može zapitati otkud sada tako obnovljeno interesovanje za tu oblast? Posebno gledano, brzina prenosa za zaštitne i telemetrijske svrhe je najviše nekoliko kb/sec i ne može se porediti sa mb/sec koliko je potrebno za multimedijalnu primjenu.

Odgovor je kombinacija efekata koji su se pojavili od polovine do kraja 90-ih.

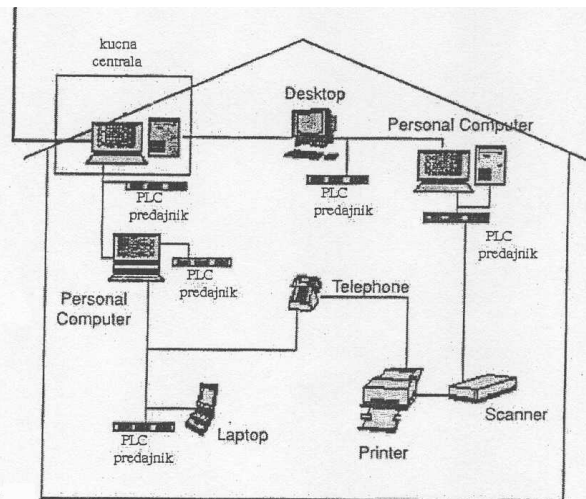
Najznačajniji je, naravno, enorman rast Interneta. Ovaj rast je praćen tehnološkim napretkom vrlo velikog stepena integracije (very large scale integration-VLSI) i digitalne obrade signala (digital signal processing-DSP). Konačni proboj je bila deregulacija tržišta telekomunikacija, prvo u USA a zatim u Evropi i Aziji. Svi ovi događaji su učinili komunikacije po energetskim vodovima dostupnom tehnologijom za vrlo brzu kućnu mrežu kao i mogućim rješenjem za problem "posljednje milje".

Tržište komunikacija po energetskim vodovima (PLC) je dvosmjerno: prema kući ili pristup "posljednje milje" i u kući ili pristup "posljednjeg inča". Prema studiji "Uskakanje u

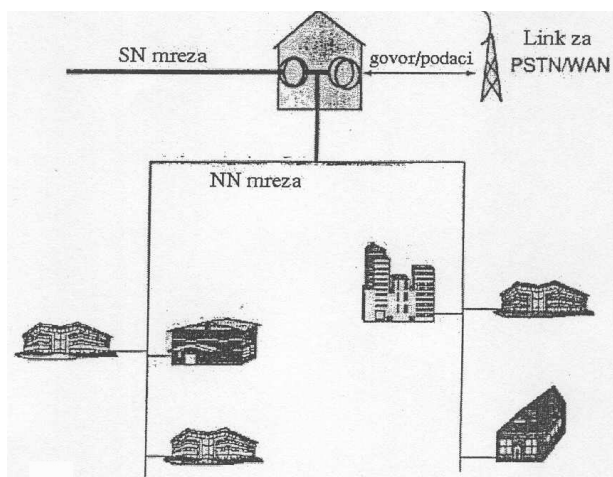
vagon širokog opsega" (Jumping on the Broadband Wagon)-Morgan Stanley Dean Witter industrijski izvještaj iz aprila 2000., komunikacije po energetskim vodovima mogu biti bolje od ostalih tehnologija "posljednjeg inča" kao što su kablovska, bežična i Home PNA. Telefonsko umrežavanje, poznatije kao Home PNA je bazirano na specifikacijama razvijenim od Udruženja za kućne telefonske mreže (Home Phone Networking Alliance).

Njihove svugdje prisutne utičnice omogućuju značajan i raširen kapacitet bez potrebe za novim polaganjem kablova. Razvoj pristupa "posljednjeg inča" od strane kompanija za kućne mreže u obliku bežičnih mrežnih adaptera i adaptera za energetske vodove postepeno vode širenju kućnih mreža tj. širokom nizu uređaja povezanih unutar kuće u lokalnu mrežu tj. Intranet. Kućno umrežavanje može da pretvori sve energetske utičnice u domaćinstvu u širokopoljasne veze za PC-je, telefone i njihove dodatke, kao i sve ostale električne uređaje koji se mogu "nakačiti".

Slika 1. ilustruje koncept "posljednjeg inča" ili kućno umrežavanje dok slika 2. ilustruje koncept "posljednje milje".



Sl. 1. Ilustracija koncept "posljednjeg inča"



Sl. 2. Ilustracija koncept "posljednje milje"

Za pristup "posljednje milje" komunikacije po energetskim vodovima su jedna od mogućih tehnologija, pored kablovskog modema, različitih tipova digitalne pretplatničke linije (xDSL-Digital subscriber line) i

širokopoljasne bežične veze. PLC se ne smatra superiornim u odnosu na druge tehnologije, ali ni ostale tehnologije nisu bez problema niti jasno superiornije u odnosu na PLC u svakom pogledu.

Glavna privlačnost PLC-a leži u činjenici da energetske vodovi najčešće već postoje.

Otuda, oni će biti privlačniji medijum za obezbjeđivanje širokopoljasne veze za ruralna ili udaljena područja gdje možda ne postoje telefonske ili kablovske veze.

3. KANAL PO ENERGETSKOM VODU KAO PRENOSNI MEDIJUM

Kao prvo, energetske vod nije dizajniran za prenos podataka i predstavlja grubo okruženje za taj prenos. Promjenljiva impedansa, značajan šum koji nije bijel po prirodi i visoki nivoi frekventno-zavisnog slabljenja su glavni problemi.

Prenosno okruženje za PLC je izgleda lošije od onog za mobilne komunikacije, pa je potrebno ne samo prilagoditi postojeće napredne tehnike nego i stvoriti nove.

Karakteristike kanala mogu istovremeno biti i vremenski i frekventno zavisne, i takođe zavisne od lokacija predajnika i prijemnika u određenoj infrastrukturi energetskog voda. Otuda, kanal se može generalno opisati kao slučajno vremenski promjenljiv sa frekventno zavisnim odnosom signal/šum (SNR) preko komunikacionog opsega. Generalno mjerena prenosna funkcija u kući (10m) pokazuje određene duboke uskopojasne "usjeke" raširene preko čitavog frekventnog opsega. Fazni uglovi se smanjuju sa frekvencijom, i pri amplitudnim "usjecima" primjetne su faze nelinearnosti (slika 3).

Lokacije predajnika i prijemnika (u ovom slučaju energetske utičnice) takođe mogu imati ozbiljnog efekta na nivo prenosne greške. Npr. prijemnik blizu izvora šuma imaće loš odnos signal/šum (signal to noise ratio-SNR) u poređenju sa onim koji je dalje od izvora šuma. Izvori šuma mogu biti kućanski uređaji priključeni na mrežu.

Poput bežične mreže, širenje signala se ne odvija po putanji "linije vidljivosti". Zbog toga se mora uzeti u obzir i dodatni eho. Eho se javlja zato što postoje mnogi mogući putevi širenja signala od predajnika do prijemnika. Refleksija signala se može javiti zbog raznih nepodudaranja impedansi u električnoj mreži. Svaka multi-putanja imaće određeni težinski faktor koji joj se dodjeljuje da se uzmu u obzir prenosni i gubici refleksije. Pretpostavka je da su svi parametri refleksije i prenosa na kanalu energetskog voda manji od 1.

Broj dominantnih multiputanja koje se razmatraju (N) je često ne veći od 5 ili 6 pošto su dodatne multiputanje uglavnom suviše slabe da bi bile od ikakve važnosti.

Obavljeno je nekoliko mjerenja pri visokobitnom prenosu u frekventnom i vremenskom domenu, koja dovode do nekih generalnih zaključaka (slika 4).

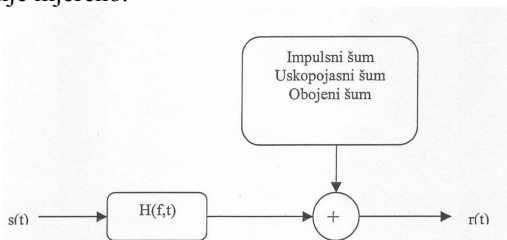
Impedansa je jako promjenljiva sa frekvencijom i kreće se između nekoliko oma i nekoliko kilooma sa pikovima na određenim frekvencijama gdje se mreža ponaša kao paralelno rezonantno kolo. U većini frekventnih opsega impedansa je induktivna ili kapacitivna vrijednosti oko 90-100 oma. Na impedansu mreže jako utiče topologija mreže i priključeni tereti, pa se može reći da niskonaponski vodovi nemaju suštinski određenu impedansu pošto se tereti stalno uključuju i isključuju (nasumično) izazivajući promjenu impedanse.

Mjerenja u kućama pri frekvencijama 5-30 MHz u Evropi kao i USA doveli su do određenih zajedničkih zaključaka u vezi apsolutne vrijednosti impedanse:

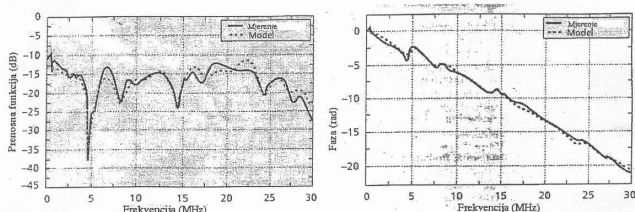
- Vrijednost raste u opsegu frekvencija 5-20 MHz;
- pokazuje jaku fluktuaciju između maksimalne i minimalne vrijednosti;
- srednja vrijednost raste od ~ 5Ω pri 20 kHz do ~ 120Ω pri 30 MHz;
- ne postoje velike razlike između srednje vrijednosti impedanse koja se pojavljuje kroz spektralni opseg 30kHz-1MHz, dok je kroz opseg 1-30MHz srednja vrijednost skoro uniformna;
- vrijednosti impedanse u Evropi se ne mijenjaju znatno od zemlje do zemlje;
- rezonanse se mogu pojaviti kod mreža u naseljima, obično iznad 40 kHz. One čine impedanse na višim frekvencijama još nepredvidljivijim u frekventnom opsegu 5-20 kHz;
- od svih tereta, rezistivni toplotni tereti uzrokuju najveće promjene impedanse u naseljima pri nižim frekvencijama.

Pri vršenju mjerenja impedanse van zgrada pri frekvencijama 9-95 kHz, našli smo da kućni energetski vodovi u većini slučajeva imaju ekstremno nisku impedansu. Impedansa se mijenja sa vremenom i lokacijom. Maksimalna izmjerena vrijednost je bila 4Ω pri 9 kHz na ruralnoj lokaciji, a minimalna 0.4Ω pri 40 kHz na lokaciji u predgrađu. Ove niske vrijednosti su pripisane "velikom kondenzatoru koji je korišten za popravku faktora snage pri 50 Hz koji predstavlja kratak spoj u opsegu 9-95 kHz smanjujući ukupne vrijednosti impedanse".

Karakteristični zapisi slabljenja spolja i unutar objekta su objavljeni u literaturi. Mjerenja su vršena pri naponu 0.35 V rms na vodovima unutar kuće, što je dovelo do slabljenja od oko 15 dB, a na 1km kablju koji napaja više kuća, oko 50 dB. U frekventnom opsegu 9-95 kHz gubici po vodu se kreću između 40-100 dB/km zavisno od lokacije na kojoj je slabljenje mjereno.



Sl. 3. Komunikacioni model kanala energetskog voda



Sl. 4. Visokobitni prenos u frekventnom i vremenskom domenu

4. ALATI ZA MODELOVANJE I SIMULACIJU

Za efikasnije komunikacije potrebno je potpuno razumijevanje kanala energetskog voda opisanog sa što manje parametara. Pristup modelovanju se generalno bazira na

proučavanju prenosne funkcije i dodatnog šuma. Primljeni signal se često modeluje kao suma filterisanih verzija prenešenog i ometajućih signala. Ove karakteristike su zavisne od frekvencije, vremena i lokacije predajnika i prijemnika u određenoj infrastrukturi energetskih vodova. Mjerenja pokazuju da se karakteristike kanala ne mijenjaju veoma brzo, i vrijeme koherencije se često poredi sa tipičnim vremenom trajanja simbola. Prema tome model kanala je kvazistacionaran.

Postoji nekoliko pristupa modelovanju prenosne karakteristike energetskih vodova koji se mogu podijeliti u dvije kategorije:

- hardverski pristup, baziran na impedansi kablova i topologiji mreže
- komunikacioni pristup, gdje se kanal modeluje njegovim slabljenjem, faznim pomjerajem ili izvorima šuma, gubicima ubacivanja itd.

Ovaj model nam dozvoljava da koristimo klasične komunikacione metodologije i alate za procjenu očekivanih performansi.

Neki alati za modelovanje su razvijeni na teoriji prenosnog voda korištenjem matematičkog pristupa, dok su ostale bazirane na fizičkim mjerenjima u tačkama.

5. KOMUNIKACIONE TEHNIKE – TEHNIKE MODULACIJE

Modulacione tehnike kao što su unos frekventnog pomjeraja (frequency shift keying-FSK), kodno-podijeljeni višestruki pristup (code-division multiple access-CDMA) i ortogonalnog frekventno-dijeljenog multipleksiranja (orthogonal frequency-division multiplexing – OFDM) su razmatrane kao pogodne modulacione šeme za PLC. Za aplikacije sa niskom cijenom koštanja i niskom brzinom prenosa, kao što su zaštita energetskih vodova i telemetrija, FSK se vidi kao dobro rješenje. Za brzine prenosa do 1 Mbps, CDMA tehnika može predstavljati efikasno rješenje. Međutim za veoma velike brzine prenosa, OFDM je pravi izbor za PLC.

Frekventno selektivno slabljenje kao što postoji na kanalu energetskog voda jako smanjuje kapacitet FSK za brzine prenosa iznad nekoliko kilobita po sekundi. Potreban je visok nivo kodne kontrole greške. U kombinaciji sa malom spektralnom efikasnošću FSK, to će ograničiti postignutu brzinu prenosa.

Kod CDMA, signal svakog korisnika se emituje koristeći emitujući kod na predajniku. On se otkriva na prijemniku dekodiranjem. CDMA omogućuje robusnost prema uskopojasnom šumu i drugim oblicima smetnji. Zbog toga CDMA izgleda kao privlačno rješenje za PLC. Ipak, u CDMA sistemima, dobitak u procesuiranju signala mora biti visok da bi se efektivno smanjio uskopojasni šum i interferencija od drugih korisnika. Ako je taj dobitak mali, robusnost u odnosu na interferenciju i šum se gubi i kvalitet signala može da se pogorša do nivoa neprihvatljivog za sve korisnike. Dobitak u procesuiranju CDMA sistema može da se izrazi kao:

$$P_G = B_+ / B_d \quad (1)$$

Gdje B_+ predstavlja prenosni opseg, a B_d opseg podataka. Očito je da za visoke brzine prenosa podataka i za razumno visok P_G , prenosni opseg B_+ mora da bude veoma visok. Na žalost, u tome i leži problem. Isječpanski prenosni spektar (zbog frekventno selektivnog slabljenja) ne obezbjeđuje velike

susjedne opsege za prenos podataka. Zbog toga, glavna prednost CDMA ne može potpuno da se iskoristi za PLC.

U slučaju OFDM modulacije, serijski podaci kanala prolaze kroz serijsko-paralelni konverter. On dijeli podatke u određen broj paralelnih kanala. Podaci svakog kanala prolaze kroz modulator, tako da za N kanala postoji N modulatora čije su noseće frekvencije f_0, f_1, \dots, f_{N-1} . Ovih N nosača se u literaturi nazivaju podnosači. To je zato što oni dijele posao jednog nosača između sebe. Ova šema nudi mnoge prednosti.

Kod OFDM-a, pošto su podaci podijeljeni između N podnosača, svaki podnosač nosi $1/N^{\text{th}}$ originalne brzine prenosa. Ovo znači da će se trajanje simbola za svaki podnosač povećava N puta. Dalje, dio kraja simbola je pridodat njegovom početku u nešto što se naziva "kružni prefiks" (cyclic prefix). Njegova dužina je veća od najduže odložene putanje. Ovo rješava problem međusimbolske interferencije (ISI) u najvećoj mjeri. Kao rezultat toga, jednostavan linearni ujednačavač (ekvilajzer) može biti dovoljan za uklanjanje ISI.

Sljedeća bitna prednost OFDM-a, pri prenosu preko frekventno selektivno oslabljenog kanala, je da nam omogućava usvajanje adaptivnih šema tako da možemo izbjeći prenos pri frekvencijama sa dubokim slabljenjem. Podnosači kod kojih odnos signal/šum (SNR) padne ispod određene vrijednosti se isključuju. Podnosači sa visokim SNR počnu da prenose više bita, tj. oni se moduliraju za viši nivo. Ovo je poznato kao tehnika dodavanja (tovarenja) bitova. Primjena OFDM-a sa ovom tehnikom po žičanom kanalu kao što je energetska vod je poznata kao Discrete Multi-tone (DMT).

6. KONTROLA PRISTUPA MEDIJUMU (MAC- MEDIUM ACCESS CONTROL)

MAC protokol određuje strategiju podjele resursa: pristup više korisnika prenosnim kapacitetima mreže baziran na protokolu o fiksnoj podjeli resursa. Generalno, postoje dvije kategorije šema pristupa:

- fiksni pristup
- dinamički pristup

Prenos korištenjem šema fiksnog pristupa svakom korisniku dodjeljuju unaprijed određen ili fiksiran kapacitet kanala bez obzira na to da li korisnik u tom trenutku prenosi podatke. Ovakve šeme nisu pogodne za "paketni" saobraćaj kao što je prenos podataka kakav obezbjeđuje PLC. Zbog toga se za komunikacije po energetskim vodovima koristi dinamički pristup.

Protokoli za dinamički pristup mogu da se podijele u dvije kategorije:

1. Protokoli bazirani na sukobu: dešava se kolizija
2. Arbitražni protokoli: bez kolizije

Ovi prvi protokoli možda ne mogu garantovati kvalitet usluge (QOS-quality of service), pogotovo za primjene gdje je vrijeme kritično, pošto se kolizije mogu dogoditi i onda će podaci morati da se ponovo prenesu. Arbitražni protokoli su mnogo sposobniji da garantuju određen nivo QOS. Ipak protokoli bazirani na sukobu mogu da obezbijede veće brzine prenosa kod primjena koje nemaju stroge zahtjeve u pogledu QOS (npr. Internet primjene). Ovo je zato što oni zahtijevaju manje dodataka u odnosu na arbitražne protokole (prozivanje, rezervacija, prolazak simbola).

Polling (prozivanje) i *Aloha* su dva najviše proučavana protokola za pristup medijumu. *Polling* je primarno/sekundarni metod pristupa kod kojeg primarna stanica pita sekundarnu stanicu da li ima podatke za slanje.

Aloha je metod slučajnog pristupa kod kojeg korisnik pristupa kanalu čim ima podatke za slanje. Predajnik čeka potvrdu od prijemnika određeno vrijeme. Zatim ponavlja prenos ako je ne dobije. Glavni nedostatak *Alohe* je mala propusna moć kako se povećava količina podataka kao i nedostatak QOS.

7. ZAKLJUČAK

Polje komunikacija po energetskim vodovima je otvorena i atraktivna oblast za istraživanja. Potrebne su još mnoge studije da bi se bolje razumjele i poboljšale performanse energetskih vodova za visoke brzine prenosa. Do sada su mjerenja, modelovanje i prenosne tehnike bile prvi prioritet u aktivnostima istraživača ove oblasti, ali sada je primjetan podsticaj u oblastima poboljšanih performansi, kodiranja, MAC protokola i primjene.

Konačno, glavno pitanje ostaje tretman emisije visokofrekventnih signala po vodu i standardizacione procedure.

Napori se ulažu u USA preko Electronics Industry Association (EIA), IEEE i Automatic Meter Reading Association (AMRA) Komitet SCC31 i u Evropi preko CENELEC-a, da se razvije novi EMC standard za PLC sisteme od 2 MHz do 30 MHz. Pitanje je da li praktični PLC sistemi mogu da rade pod EN55022 režimom zbog kompromisa između interferencije i performansi.

Radna grupa CENELEC-a i Evropskog Instituta za Telekomunikacione Standarde (ETSI) je formirana da bi odredila EMC zahtjeve za prenosne mreže (energetski vod, koaksijalna, telefonska). Ova grupa treba da napravi jedan generalni EMC emisioni standard. Ovaj standard pokriva emisione granice i mjerne metode za sve tipove telekomunikacionih mreža radi osiguranja da se različite tehnologije tretiraju jednako.

8. LITERATURA

- [1] Niovi Pavlidou and A.J. Han Vinck "Power Line Communications: State of the Art and Future Trends", IEEE Communications Magazine, pp. 34- 39, April 2003
- [2] J. Tengdin, "Distribution Line Carrier Communications – an Historical Perspective". IEEE Trans. Power Delivery, 1998, pp. 321-26.
- [3] O. Hooijen, "Channel Model for the Residential Power Circuit used as a Digital Communications Medium", IEEE Trans. EMC, vol.40, no.4, Nov.1999., p.331-336.
- [4] www.plcforum.org
- [5] www.cordis.lu/is/projects99-10358.htm

Abstract – *Basic function of power lines is transmission of electrical energy from power plants to consumers, but this lines can also be used for transmission of data e.g. for communication purposes.*

In this article are given reasons for using and further developing of power line communications. Furthermore, there is a brief description of acces and control of access to this kind of medium. The power line communication field still constitutes an open and attractive research area, especially in a field of application in remote areas.

POWER LINE COMMUNICATIONS

Biljana Milović, Dražan Krsmanović

SOFTVERSKI BAZIRANI INDIKATOR PERFORMANSI SAOBRAĆAJA U MOBILNOJ GSM MREŽI

Siniša Vujčić, *Mobis - Telekom Srpske, Banja Luka*
Zlatko Bundalo, *Elektrotehnički fakultet, Banjaluka*
Željko Šević, *Mobis - Telekom Srpske, Banja Luka*

Sadržaj – U radu je opisano praktično realizovano tehničko rješenje softvera za nadzor i mjerenje kvaliteta saobraćaja na signalizacionim vezama, po signalizaciji broj 7 (SS7) i ISUP protokolu, između 2 gateway centrale Mobilne telefonije i međunarodne tranzitne centrale Banjaluka. Cilj ovog rješenja je da se sopstvenim resursima riješi pitanje praćenje kvaliteta servisa, ključnih indikatora performansi mreže te dijelom nadzora mreže po pravicima i vremenu, te alarmiranja u slučajevima pada kvaliteta servisa ispod definisanog nivoa. Rješenje je bazirano na PC platformi i standardnim softverskim alatima. U radu se prvo ističe potreba i značaj rješavanja problema nadzora i praćenja kvaliteta servisa u mobilnoj GSM mreži. Zatim se detaljnije opisuju praktično rješenje navedenog softverski baziranog indikatora performansi saobraćaja u mobilnoj GSM mreži. Takođe se prikazuju neki rezultati koji se dobivaju korištenjem opisanog sistema.

1. UVOD

GSM mreže u fazi 2G+ se sastoje od pristupnog dijela koga čine bazne stanice i kontroleri baznih stanica (access network) i centralnog komutacionog dijela (core network). Komutacioni podsistem podijeljen je na podsistem za komutaciju kola (govor i standardni ISDN servisi) i podsistem za komutaciju paketa (GPRS podsistem) [1,2].

Statistička mjerenja su dovoljna za planiranje i za globalni pregled saobraćaja u mreži. Medjutim, za nadzor mreže u realnom vremenu potreban je sistem za praćenje i nadzor signalizacije broj 7 (SS7) [1,2]. On omogućuje trenutni uvid u kvalitet servisa, daje mogućnost istraživanja grešaka u mreži i praćenja tokova poziva bilo kao pojedinačnih događaja ili kao masovnih događaja. Sistem za nadzor signalne mreže pokriva sve interfejsse i protokole u mreži metodom pasivne akvizicije signalnih poruka na svim interfesima, dekodiranjem poruka a potom arhiviranjem u

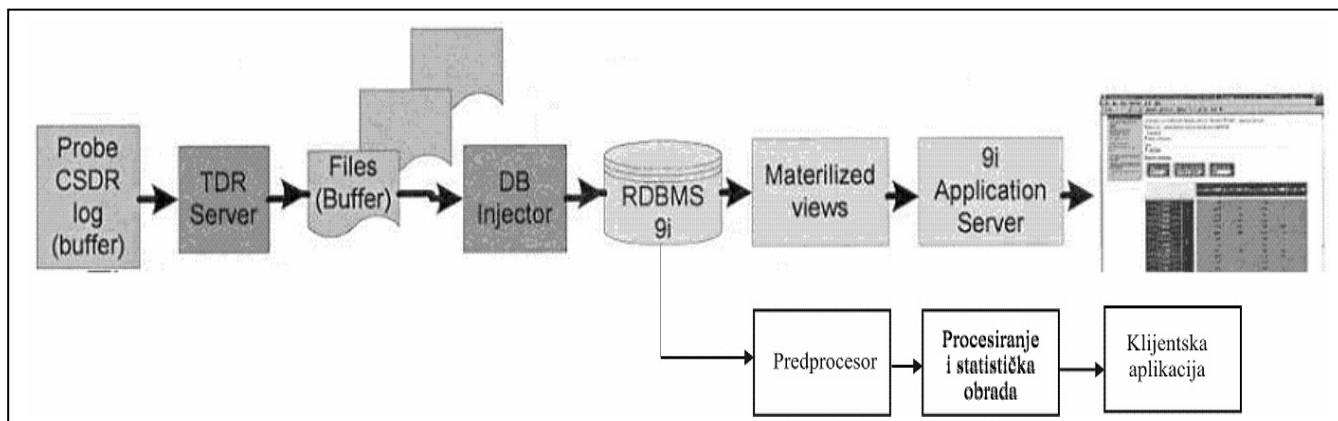
bazu podataka, koju koriste mnogobrojne aplikacije (Call Trace, Protocol Analysis itd.). Isto tako, postoji mogućnost za samostalan razvoj aplikacija na postojećoj platformi. Upravo ova mogućnost je iskorištena da bi se razvio softver koji bi vršio analitičku obradu podataka prikupljenih na akvizicionom sistemu, tzv. indikator performansi sistema. U svrhu nadzora i praćenja, koristi se akvizicioni sistem MasterQuest [3]. On se sastoji od hardverskog dijela (akvizicioni sistem i sistem za skladištenje podataka) i softverskog dijela (Oracle baza podataka u koju se smještaju informacije dobijene akvizicijom). Arhitektura tog sistema je prikazana na Sl. 1.

Na sl. 2 je dat principijelni prikaz veze mobilnih gateway centrala (MSC) sa međunarodnom tranzitnom centralom sa naznačenim mjestima akvizicije podataka. VLR (visitors location register) je dinamička baza podataka o gostujućim pretplatnicima u pripadajućoj MSC/VLR (mobilnoj centrali) a HLR (home location register) je baza domaćih pretplatnika.

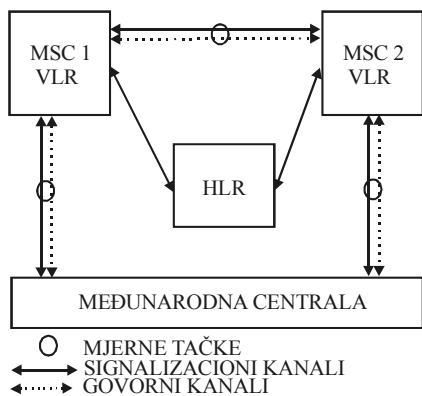
Svaki saobraćajni događaj koji se desi na posmatranim mjernim tačkama (Sl. 2) je opisan slogom ISUP CDR (CDR – Call Data Record) koji čine više polja koja opisuju posmatrani događaj (vrijeme događanja, pozivani broj, pozivajući broj, trajanje događaja, signalni putevi, itd... [3]).

Podaci ovog tipa, dobijeni akvizicijom između komutacionih čvorova mobilne mreže MSC1, MSC2 i međunarodne centrale se arhiviraju u bazi podataka akvizicionog sistema. Sam akvizicioni sistem, u pravilnim vremenskim razmacima (5 min) generiše csv text fajlove koji sadrže ove podatke i oni predstavljaju softverski interfejs za razvoj dodatne obrade podataka od strane trećih lica.

Taj generisani fajl predstavlja izvor podataka koji su predmet obrade ovog praktično realizovanog sistema. Pristup akvizicionom serveru je moguć ftp protokolom koji se u ovom slučaju i koristi za transfer fajlova sa akvizicionog sistema na server podsistema za praćenje.



Sl.1. Arhitektura akvizicionog sistema sa naznačenim podsistemom za mjerenje i kontrolu kvaliteta saobraćaja.



Sl.2. Principijelni prikaz veza mobilnih centrala sa međunarodnom tranzitnom centralom sa naznačenim mjestima akvizicije podataka.

2. OPIS RJEŠENJA

Praktično realizovani softverski podsistem je funkcionalno podijeljen u dvije cjeline: baza podataka i podsistem za pozadinsku obradu podataka, te korisnički grafički interfejs.

Baza podataka i podsistem za pozadinsku obradu podataka (*database and back end processing*) obuhvata bazu podataka, serverske procedure na bazi podataka i batch obradu podataka kojom upravlja operativni sistem servera. U okviru ove cjeline nalaze se i arhiviranje fajlova u kojima su sadržane definicije izvještaja, fajlovi za konfiguraciju sistema, itd.

Korisnički grafički interfejs (*Graphical User Interface*) je klijentska aplikacija razvijena kao J2SE desktop aplikacija [4]. Ovo rješenje obuhvata sve funkcije koje se tiču prikaza, ispisa, upravljanja procesom, definisanja alarma, pretraživanja arhiva sa rezultatima i iniciranja akcija. Takođe u okviru ove cjeline vrši se administracija korisničkih naloga, ažuriranje šifarnika i definisanje korisničkih profila. Na sl.3 je dat prikaz praktično dobivenog panela korisničkog grafičkog interfejsa. U njemu se nalazi prikaz trenutnih vrijednosti podataka po izabranom saobraćajnom pravcu.

2.1 Klijentska aplikacija

Klijentska aplikacija se sastoji od glavnog menija u okviru koga se vrši pozivanje pojedinih modula i formulara za prikaz trenutnog stanja saobraćaja.

Osnovni modul sadrži prikaz stanja saobraćaja na izabranom prefiksnom paru (Sl.3). Ovaj modul omogućava da se za izabran prefiksni par, što podrazumjeva domaće ili inostrano geografsko područje, prati stanje saobraćaja u posmatranom smjeru i to:

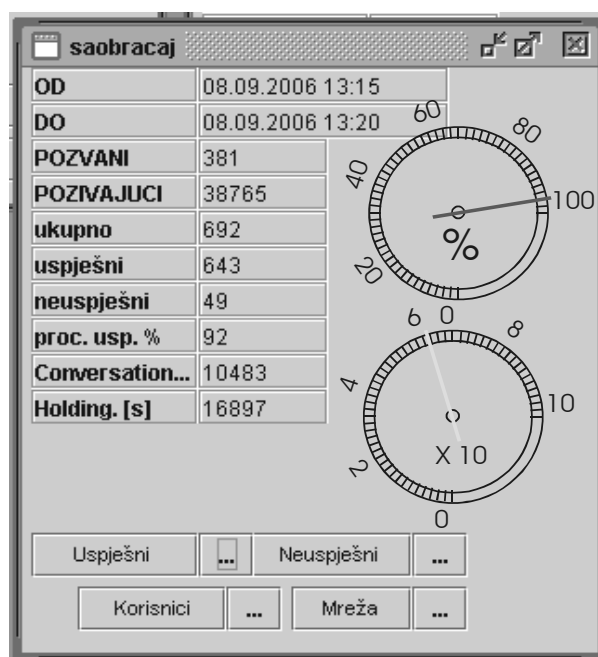
- Broj uspješnih razgovora, broj neuspješnih razgovora, ukupan broj i procentualni iznos uspješnih razgovora.
- Efektivno vrijeme konverzacije po izabranom prefiksnom paru i u okviru posmatranog vremenskog razdoblja (*conversation time*) kao i ukupno vrijeme trajanja razgovora uključujući vrijeme uspostave razgovora, tj. trajanje signalizacije pri uspostavi i raskidu poziva (*holding time*).

Podaci na formularu se automatski ažuriraju u pravilnim vremenskim razmacima, definisanim u konfiguraciji sistema (3 min). Mehanizam ažuriranja je riješen tehnikom

programskih niti (Threads) i odvija se nezavisno za svaki formular.

Ostale funkcionalne cjeline klijentske aplikacije su:

- Modul za prikaz stanja aktiviranih alarma. Sastoji se od formulara za unos i podešavanje pragova alarma, te formulara za pregled aktiviranih alarma (Sl.4 i Sl.5).
- Modul za pregled statistike saobraćaja, štampanje izvještaja itd..
- Modul za administraciju sistema, korisničkih naloga, korisničkih uloga i prava pristupa.
- Modul za pregled arhivirane statistike i to u vidu formulara sa mogućnošću pretraživanja i grafičkog prikaza, te mogućnost štampanja dobijenih rezultata.
- Modul za administraciju korisničkih naloga, definisanja uloga (rola) sa pravima pristupa postojećim modulima i definisanja novih modula. Mogućnost izmjene korisničke šifre itd..
- Modul za podešavanje radnog okruženja.



Sl.3. Klijentska aplikacija - Prikaz modula sa panelom koji sadrži trenutne vrijednosti podataka o saobraćaju, po izabranom saobraćajnom pravcu.

Selekcija definisanog alarma - Lista					
A	called.prefix	calling.prefix	donii.braca	oamii.braca	urozorenje
1	385	3875	95	98	96
2	3875	385	85	89	86
3	38761	38765	95	98	96
4	38765	38761	90	93	91
5	38763	38761	80	91	87
6	38765	38765	92	95	93
7	38761	38761	70	80	92
10	38765	3875	92	94	93
11	3875	38765	90	93	91

Sl.4. Izgled forme za prikaz trenutno definisanih alarma.

called prefix	calling prefix	procenat	datum / vrijeme(...)
38761	... 38765	...	93 9.9.2006 9:17

Sl.5. Izgled forme za prikaz trenutno aktivnih alarma.

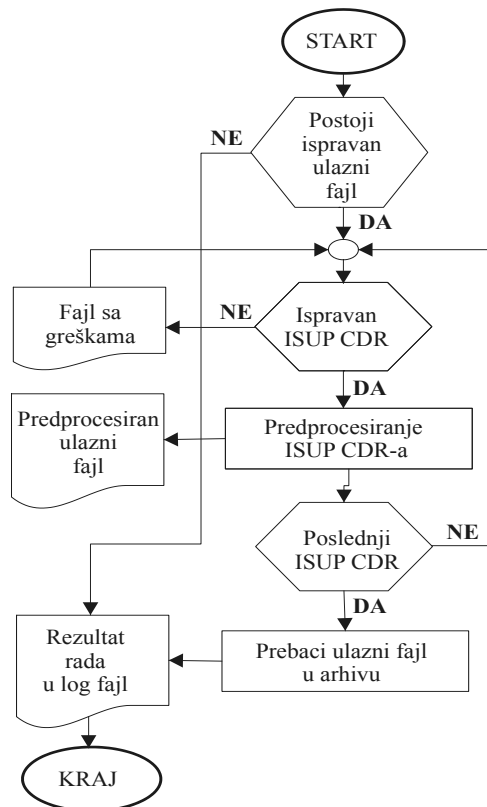
2.2 Baza podataka i pozadinske obrade podataka

Ovaj dio se funkcionalno može podijeliti na sistem za arhiviranje podataka, zajedno se definisanim procedurama za procesiranje podataka, i aktivni (batch processing) fajlovi za automatsko iniciranje akcija na sistemu. Za bazu podataka je izabrana i praktično se koristi Open Source baza podataka PostgreSQL u verziji 8.0.1. [5]. Prednosti ovakvog izbora su: PostgreSQL baza podataka je moderna baza podataka u javnom vlasništvu (General Public Liscence). Moguće je pokretanje te baze podataka na Unix-like Operativnim sistemima kao i na Windowsu 2000 i XP platformi. Ona posjeduje proceduralni jezik pg/plsql koji je pravljen po uzoru na Oracle PL/SQL jezik i kome je sličan u većoj mjeri. Time je omogućeno većem broju programera kojima je blizak razvoj na Oracle-ovom PL/SQL da vrlo brzo mogu da obavljaju razvoj i na pg/plsql-u. U razvojnoj fazi je korištena distribucija PostgreSQL za Windows OS. U produkcionoj fazi je instalirana distribucija OS Fedora Linux, koji je takođe pod GPL licencom, tj. u javnom vlasništvu. Ovaj modul ima više softverskih cjelina.

Program za preprocesiranje. Taj program vrši funkciju prilagođavanja izvornog fajla u fajl formatiran tako da je pogodan za dalje procesiranje tj. importovanje u bazu podataka. Izvorni fajl se dobija sa NetTest hardvera i predstavlja saobraćaj ostvaren između posmatranih tačaka u sistemu. U konkretnom slučaju to je trougao sačinjen od TS međunarodne centrale, te MSC1 i MSC2 centrale preko kojih se ostvaruje saobraćaj u mobilnoj telefonskoj mreži MOBIS-Telekom Srpske. Fajl je standardizovan u skladu sa tehničkim specifikacijama navedenim u [1,2]. Zadaci predprocesora su da se izvrši dekodovanje podataka koji u izvornom fajlu nisu u formatu pogodnom za dalju obradu u format prilagođen za kasnije faze obrade i izvrši prefiksna analiza pozivnih i pozvanih numeracija koje su u njemu sadržane.

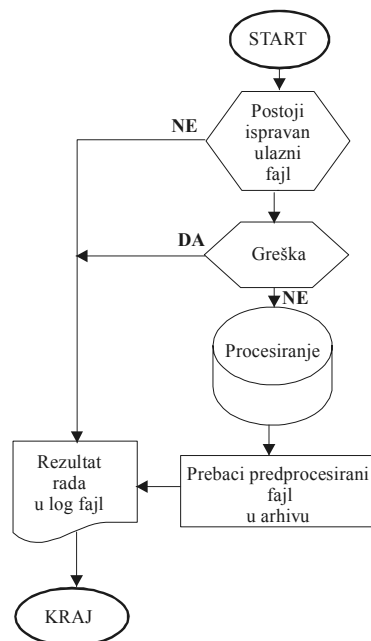
Kao rezultat dobija se predprocesirani fajl označen novom ekstenzijom koji se smješta u folder za predprocesirane fajlove, kako je navedeno u fajlu za konfiguraciju.

U okviru ove faze je praktično implementirana i djelimična provjera ispravnosti fajla i formata podataka. Svi slogovi koji se nalaze u fajlu a nisu prepoznati kao ispravni se premještaju u fajl za greške koji se nalazi na serveru u folderu fajlova za batch obrade, po specifikaciji iz konfiguracionog fajla. U zaglavlju neispravne linije se nalazi ime fajla iz kog potiče i kod greške zbog koga je izuzeta iz obrade. Nakon izvršenog preprocesiranja upisuje se rezultat procesiranja u kontrolni log fajl predprocesora. Dijagram toka akcija koje se dešavaju prilikom predprocesiranja je prikazan na Sl. 6.



Sl.6. Dijagram toka akcija kod predprocesiranja ISUP – CDR fajla.

Program za procesiranje. Taj program vrši import podataka iz predprocesiranog unl fajla u bazu podataka. Vrijeme potrebno za procesiranje najvećih fajlova (oko 2Mb) je oko 1 min. Nakon izvršenog procesiranja upisuje se rezultat procesiranja u log-fajl Proc.log. Procesirani fajl se premješta u folder za procesirane fajlove po specifikaciji u konfiguracionom fajlu. Dijagram toka akcija koje se dešavaju prilikom procesiranja je prikazan na Sl. 7.



Sl.7. Dijagram toka akcija kod procesiranja predprocesiranog fajla.

Generisanje statističkih rezultata. Ovaj program vrši punjenje tabela za arhiviranje statističkih rezultata i privremenih tabela gdje se privremeno čuvaju podaci za prikaz. Taj proces se vrši jednom na dnevnom nivou u vremenu definisanom na sistemskom procesu OS-a koji vrši startovanje ovog procesa.

Mehanizam za brisanje podataka. Taj program briše podatke kojima je istekao rok upotrebe. Ovaj proces se vrši jednom na dnevnom nivou u vremenu definisanom na sistemskom procesu OS-a koji vrši startovanje ovog procesa.

Skup procedura za iniciranje akcija. Te procedure se nalaze u formi batch fajlova i iniciraju se od strane operativnog sistema. Postoje četiri vrste batch procesiranja:

- Iniciranje ftp prenosa novog izvornog fajla. Ova operacija se vrši na 5-minutnom nivou.
- Iniciranje predprocesiranja.
- Iniciranje procesiranja.
- Iniciranje agregacije na dužem vremenskom periodu.

U sljedećem tekstu su taksativno navedene postignute mogućnosti i performanse sistema.

- Arhiviranje svih dnevnih informacija na 3-dnevnom nivou za operativnu upotrebu.
 - Arhiviranje agregiranih podataka na dnevnom, mjesečnom i godišnjem nivou. Period čuvanja agregiranih podataka na sistemu je 1 mjesec do 1 godina, u zavisnosti od vrste podataka.
 - Pregledan i jednostavan (User friendly) prikaz trenutnih analitičkih podataka.
 - Formular tipa lista za postavljanje upita na tabelu importovanih CDR-ova, sa detaljom CDR-a.
 - Uvođenje pomoćnih šifarničkih tabela na nivou polja koja se javljaju u tabeli CDR-ova.
 - Formular tipa lista za pregled i pretraživanje definisanih alarma. Unos novog, izmjena i brisanje postojećeg alarma.
 - Meni za generisanje štampanih izvještaja.
 - Eksport generisanih izvještaja u osnovne formate (pdf, Excell,..)
 - Mehanizam za pražnjenje podataka iz baze nakon isteka vremena planiranog za čuvanje.
 - Lista za pregled analitičkih podataka sa mogućnošću pretraživanja podataka.
 - Mogućnost generisanja podesivih alarma koji bi se aktivirali na izmjene stanja u agregiranim podacima.
 - Backup podataka se vrši na nivou baze podataka sa upotrebom predviđenih skriptova za pokretanje.

Izlazni rezultati. Postoje dva načina prikaza izlaznih informacija koja su praktično realizovana u okviru programa. Prvi način je prikaz direktno sa formulara koji se nalaze implementirani u okviru programa. Drugi način je preko izvještaja generisanih za prikaz i štampu.

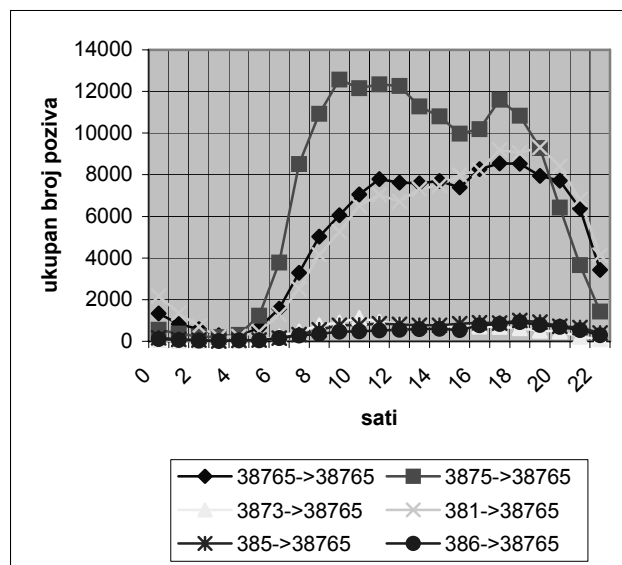
Po tipu informacija postoje sljedeći izvještaji. Prvu grupu čine ključni indikatori performansi mreže koji trebaju biti predstavljeni u pseudorealnom vremenu sa mogućnošću postavljanja parametara upita, tipa pozvanog ili pozivajućeg prefiksa, vremenskog perioda, itd. Drugu grupu sačinjavaju statistike poziva prema destinacijama uzimajući u obzir izvoriste poziva, vrijeme uspostavljanja, trajanja i razloge raskidanja poziva sa agregacijom podataka na nivou časa i dana. Neki primjeri praktično generisanih izvještaja su prikazani na Sl.8. i Sl.9.

Za praktičnu realizaciju navedenog sistema korištena je odgovarajuća hardverska i OS platforma, te odgovarajuća baza podataka i razvojni alati. Pri realizaciji je korištena sljedeća hardverska i OS platforma:

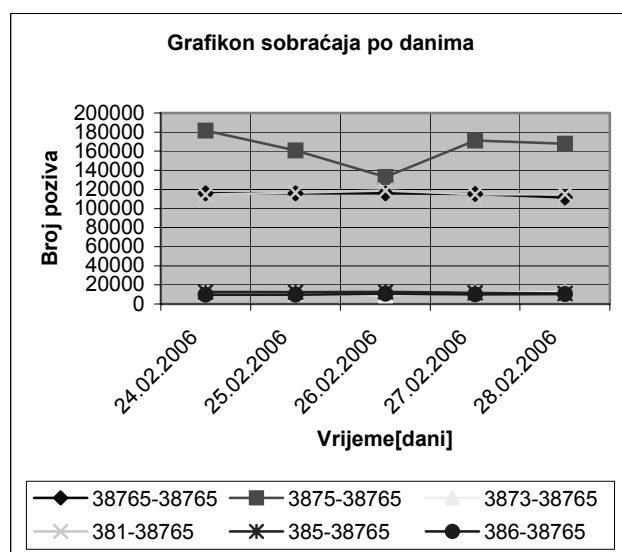
- Siemens – Fujitsu Primergy server
- Procesor P3 1 GHz, dual, RAM 512 Mb DDR SDRAM, PC 3200, HDD 40 Gb SCSI diskovi RAID 5 arhitektura
- OS Fedora Linux Core 4

Takodje, korištena je sljedeća baza podataka i sljedeći razvojni alati:

- PostgreSQL rdbms 8.1.1 [5]
- Java Desktop Apl. za klijentsku aplikaciju i batch processing. (J2SE 1.5) [4]
- Oracle JDeveloper 10g. Java razvojno okruženje
- JasperReports Generator izvještaja [6].
- Open Reports razvojno okruženje za izradu izvještaja



Sl.8. Upradni prikaz broja poziva po satima za izabrane saobraćajne pravce.



Sl.9. Upradni grafikon broja saobraćajnih slučajeva po danima.

3. ZAKLJUČAK

Opisani softverski indikator performansi saobraćaja u mobilnoj GSM mreži je praktično realizovan i nalazi se u operativnoj upotrebi od juna 2006. Rezultati dobiveni u eksploataciji su se pokazali veoma korisnim i upotrebljivim u pogledu svakodnevnog nadzora i održavanja mreže. Ciljevi koji su postavljeni u potpunosti su praktično ostvareni. Prije svega se misli na činjenicu da je sve realizovano vlastitim resursima, kao i to da je korištena tehnologija koja nije uzrokovala dodatno investiranje.

Ovim rješenjem je postignuta mogućnost generisanja listinga saobraćaja ostvarenog na signalizacionom nivou. On uključuje uspješne i neuspješne pozive, što do sada nije bilo moguće jer su se dosadašnje mogućnosti u ovom pogledu odnosile na podatke koji su se mogli dobiti iz standardnog tarifnog fajla. U tom fajlu su sadržani samo komercijalno orijentisani podaci, a ne i podaci od značaja za mjerenja i nadzor u telekomunikacijama. Indirektni doprinos je i činjenica da je ovim na odredjen način riješeno i pitanje održavanja i kasnijeg eventualnog daljeg razvoja.

Mogućnosti daljnje dogradnje postoje i prije svega se odnose na verifikaciju billing fajlova i dogradnju sistema u smislu dodatnih izvještaja o kvalitetu saobraćaja (mjerenje broja vrlo kratkih razgovora, npr. do 10 sekundi, mjerenje broja dugotrajnih razgovora, npr. preko 30 minuta i sl.). To bi marketingu omogućilo detaljniju analizu pa i personalizaciju do nivoa korisnika ili grupa korisnika.

4. LITERATURA

- [1] ITU-T Recommendation Q.850
- [2] ITU-T Recommendation Q.763
- [3] NetTest MasterQuest System documentation, <http://www.nettest.com/>
- [4] www.java.sun.com
- [5] www.postgresql.org
- [6] www.jasperrepors.org

***Abstract** – The practically realized technical solution of software for monitoring and measurement of traffic quality on signalization connections, based on signalization number 7 (SS7) and ISUP protocol, between of two gateway nodes of the Mobile switch and the Telecom transition switch in Banja Luka is described in the paper. The goal of the solution is to resolve by own resources the problem for monitoring of services quality, key indicators of network performances, monitoring of network by traffic directions and time, and alarming in cases when the service quality drops under predefined level. The solution is based on PC platform and standard software tools. The need and importance for solution of monitoring and indication of service quality in mobile GSM network is pointed out first. Then the practical solution of given software-based indicator of traffic performances in mobile GSM network is described in more details. Some results obtained by using of described indicator are also shown.*

SOFTWARE BASED GSM NETWORK CALL PERFORMANCE INDICATOR

Siniša Vujčić, Zlatko Bundalo, Željko Šević

ПЕРФОРМАНСЕ МУЛТИМЕДИЈАЛНИХ ТЕЛЕКОМУНИКАЦИОНИХ ТЕРМИНАЛА

Бобан Павловић, *Војна академија у Београду*
Милојко Јевтовић, *Електротехнички факултет у Бања Луци*

Садржај – У раду је представљена класификација и дата анализа техничких карактеристика мултимедијалних телекомуникационих терминала. Обрађене су основне карактеристике умрежавања мултимедијалних терминала за N-ISDN, LAN/WAN, B-ISDN, комутиране телефонске мреже опште намене, GSTN и описани одговарајући протоколи.

1. УВОД

Мултимедијалне телекомуникације, за разлику од класичних мономедиајалних комуникација, омогућавају кориснику да са једним, или више учесника истовремено комуницира порукама са више медијума (говор, текст, подаци, графика, аудио сигнал, видео слике и др.), комбинујући и интегришући их за конкретне примене (видео конференција, интерактивни рад, телемедицина, образовање на даљину и др.). У тој комуникацији корисник располаже једним каналом везе потребног пропусног опсега, капацитета и квалитета, а користи мултимедијални терминал.

Мултимедијални терминали (крајњи системи за мултимедијалну комуникацију) су намењени за припрему, обраду, меморисање, приказивање и комуникацију порукама (које се могу рачунарски процесирати) у више различитих медијума.

Мултимедијални терминали су развијени са циљем да корисницима пруже нове услуге које не поседују класични терминали и да при томе остваре интеграцију функција постојећих класичних терминала (телефон, факсимил, РС рачунар, видеотелефон, терминали за податке, итд.) који се користе у мономедиајалним телекомуникационим мрежама. Поруке које се могу процесирати у дигиталном облику и које садрже информације представљене у више медијума (говор, подаци, графика, мирне слике, документи, аудио сигнали, мирне и покретне слике), називају се *мултимедијалне поруке*.

2. ВРСТЕ МУЛТИМЕДИЈАЛНИХ ТЕРМИНАЛА

У зависности од намене и начина коришћења, разликују се следећи типови мултимедијалних терминала:

- *Групни видео конференцијски системи* – групни мултимедијални терминали, намењени за групне видео-конференције индивидуалних учесника или група учесника,
- *Стони ("desktop") мултимедијални терминали*, намењени индивидуалним корисницима,
- *Преносни мултимедијални терминали*, такође намењени индивидуалним корисницима, и
- *Мобилни мултимедијални терминали* треће генерације (3G) универзалних мобилних система, а намењени су мобилним корисницима.

Мултимедијални терминали се могу класификовати према типовима мрежа у којима се могу користити. По тој класификацији, према начину умрежавања, мултимедијални терминал може бити:

- Терминал за ускопојасне N-ISDN (*Narrowband – Integrated Service Digital Network*),
- Терминал за IP (*Internet Protocol*) локалне LAN мреже (*Local Area Network*) са гарантованим квалитетом услуга,
- Терминал за IP пакетске мреже широког просторства, WAN (*Wide Area Network*),
- Терминал за широкопојасне B-ISDN (*Broadband – Integrated Service Digital Network*), односно ATM (*Asynchronous Transfer Mode*) мреже,
- Терминал за јавне комутиране телефонске мреже и
- 3G терминал за трећу генерацију мобилних телекомуникационих система, односно UMTS (*Universal Mobile Telecommunication Systems*).

Терминали омогућавају кориснику, да коришћењем тастатуре, или "миша", управља позицијом своје слике и слике саговорника, врши избор димензија слике, подешавање боја, интензитета и оштрине видео слике. Видео слика се може записивати на DVD или VRC уређају, а када се "замрзне", слика се може штампати на штампачу који се прикључује на терминал. Терминали омогућавају и подешавање јачине говорног сигнала и јачине тонског позива приликом успостављања везе са удаљеним учесником.

3. ОСНОВНЕ КАРАКТЕРИСТИКЕ МУЛТИМЕДИЈАЛНИХ ТЕРМИНАЛА

Групни мултимедијални терминали

Групни видеоконференцијски системи, или групни мултимедијални терминали омогућавају веома квалитетну аудиовизуелну комуникацију, а такође и мултимедијалну комуникацију са комбиновањем медијума. Ови терминали поседују бројне интерфејсе према различитим типовима мрежа као што су: LAN/WAN мреже, пакетске мреже, IP мреже, Интернет, ускопојасне ISDN мреже, PDH системи преноса са интерфејсима V.35 и G.703, ATM мреже.

Групни видеоконференцијски системи омогућавају следеће:

- Видео-конференцију са индивидуалним учесницима или групама учесника,
- Интерактивну мултимедијалну комуникацију три и више учесника преко вишеструких (*multicast*) веза,
- Адаптивну регулацију ширине пропусног опсега канала везе у комуникацији,
- Гарантовани квалитет услуга коришћењем скупа протокола који обезбеђују потребан ниво квалитета у комуникацији система преко мреже,

- Приступ Интернету у току групног састанка, односно седнице,
- Приступ било којој датотеци мултимедијалне мреже, коришћење *power-point* презентације у току седнице учесника, приказ видео слике на платну великих димензија коришћењем видео пројектора,

Управљање функцијама се најчешће реализује коришћењем бежично прикључене тастатуре и "миша". За приказ видео слике, графичких порука и података, користе се системи са једним до три монитора. Видео камера у комплекту мултимедијалног система се активира гласом и аутоматски прати глас говорника. Тродимензионални анализатор говорних сигнала аутоматски прати говорника (у присуству значајног нивоа шума) у просторији где је постављен видео конференцијски систем, при чему ови системи користе управљиве камере.

Стони мултимедијални терминали

Стони (енгл. *desktop*) мултимедијални терминали су намењени за видео конференцијске везе и мултимедијалну комуникацију у локалним (LAN) мрежама, мрежама широког пространства (WAN) које користе IP протокол и преко ускопојасних дигиталних мрежа интегрисаних служби (ISDN).

Стони терминали се реализују тако што се компоненте за мултимедијалну видео комуникацију уграђују у персонални рачунар. Већина стандардних стоних система користи следеће компоненте:

- видеоконференцијску PCI штампану плочу,
- стону камеру,
- микротелефонску комбинацију и звучник,
- софтверски пакет на CD-ROM-у са апликационим и инсталационим програмима.

Стони терминали подржавају стандардне протоколе који се користе код мултимедијалних видеоконференцијских вишеструких веза (*multipoint, multicast*), као што су H.320, H.322 и H.323.

Преносни персонални мултимедијални терминали

Преносни персонални терминали намењени су за мултимедијалну комуникацију преко локалних LAN, мрежа широког пространства WAN, које користе IP протокол. Ови терминали задовољавају техничке захтеве дефинисане ITU-T препоруком H.323 која се односи на пренос говора, видео слике и података преко LAN и WAN мрежа.

Преносни терминали реализују се тако што се компоненте, односно модули за мултимедијалну видео комуникацију прикључују на преносни PC рачунар, или се као програмски модули инсталирају на преносни PC. Стандардни преносни персонални терминали садрже следеће компоненте:

- Јединицу за мултимедијалну комуникацију која се каблом повезује на преносни PC рачунар преко USB (*Universal Serial Bus*) интерфејса,
- Стону камеру, или камеру на постољу,
- Наглавне слушалице са микрофоном,
- Софтверски пакет на CD-ROM-у са апликационим и инсталационим програмима.

У комуникацији, преносни терминал подржава све стандарде за компресију и пренос аудио и видео сигнала (H.261 и H.263 за видео слику, G.711, G.722, G.723.1, G.728 за говорне сигнале и T.120 за комуникацију подацима), као и стони терминални и мултимедијални конференцијски систем. На тај начин је омогућена компатибилност преносног терминала са другим типовима мултимедијалних терминала.

Мобилни мултимедијални терминали

Мобилни терминали се користе у универзалним мобилним телекомуникационим системима, (UMTS), односно у мобилним мрежама треће генерације (3G), па се често срећу под називом 3G терминали. 3G терминали омогућавају коришћење низа мултимедијалних услуга UMTS мрежа, као што су:

- Мобилна канцеларија (*Mobile Office*) услуга која омогућава приступ базама података,
- Вести (*News*) услуга која омогућава пријем вести из света, домаће вести, спортске вести, разна обавештења и слично,
- Мобилна трговина (*M-Commerce*) која се односи на услуге "on-line" резервације и куповине,
- Локације (*Locations*) односи се на услуге давања информација о прецизној локацији тражених објеката итд.

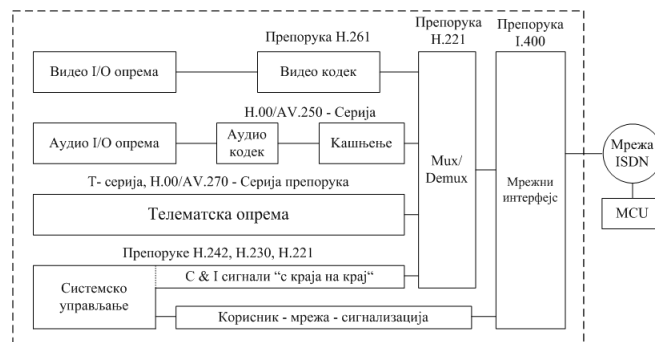
У односу на претходно описане терминале, 3G терминали се разликују по конструкцији, а по изгледу су слични GSM мобилним телефонима.

3. УМРЕЖАВАЊЕ МУЛТИМЕДИЈАЛНИХ ТЕРМИНАЛА

N-ISDN терминал (H.320)

Карактеристике N-ISDN терминала су дефинисане ITU-T препоруком (стандардом) H.320. Повезивање терминала на мрежу се остварује преко референтне тачке S/T, сагласно захтевима из препоруке I.400. Другим речима, терминал се прикључује на NT1 мрежни завршетак, што значи да користи интерфејс базног приступа. Структура канала базног приступа је 2B+D, при чему је B канал протока 64 kb/s, D канал протока 16 kb/s, што заједно формира проток 144 kb/s.

Блок шема система који садржи терминал, ISDN мрежу и уређај за управљање *multipoint* везама, *MCU* (*Multipoint Control Unit*) је приказана на слици 1.



Сл.1 – Структура мултимедијалног терминала за ускопојасну ISDN мрежу

Терминал за LAN мреже (H.322)

Карактеристике мултимедијалног терминала за локалне LAN мреже које обезбеђују гарантовани квалитет услуга, дефинисане су ИТУ-Т препоруком H.322. Мултимедијални системи и терминални уређаји који задовољавају захтеве дефинисане у препоруци H.322 компатибилни су са терминалима који задовољавају захтеве дефинисане у стандардима H.320, H.321 и H.323. Терминали који задовољавају ове стандарде, разликују се међусобно само по мрежном интерфејсу.

Блок шема H.322 терминала приказана је на слици 2. Сви елементи овог терминала су идентични елементима H.320 терминала, изузев интерфејса. H.322 терминал има интерфејс LAN мреже.



Сл. 2 – Блок шема структуре H.322 мултимедијалног терминала

На слици 3 су приказана два могућа начина реализације H.322 терминала. Терминал може бити интегрисан уређај са уграђеним LAN интерфејсом (слика 3а), или је могуће користити H.320 терминал на који је прикључена адаптерска јединица са LAN интерфејсом према мрежи (слика 3б).



Сл. 3 – Алтернативна решења H.322 мултимедијалног терминала

Терминал за LAN/WAN пакетске мреже (H.323)

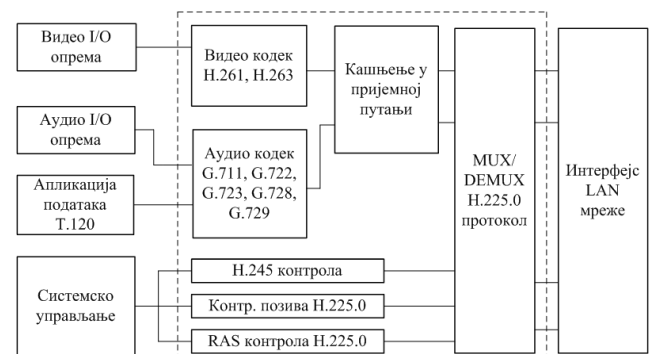
Технички захтеви и перформане мултимедијалних терминала, за LAN/WAN мреже које не обезбеђују гарантовани квалитет услуга, дефинисане су стандардом, односно ИТУ-Т препоруком H.323. Мултимедијални терминали, по овом стандарду, су крајњи кориснички уређаји (*client end-point*) који омогућавају двојичну или четворојичну комуникацију у реалном времену. Терминали овог типа подржавају говорну комуникацију као што је пакетски пренос говора, пренос видео слике, факсимил сигнала и података (опционо). H.323 је основни кључни стандард за будућу генерацију Интернет телефона, аудиоконференцијских терминала, видеоконференцијских терминала и мултимедијалних терминала,

који ће се користити у пакетским мрежама. На слици 4 су приказане компоненте H.323 мултимедијалног терминала.



Сл. 4 - Компоненте H.323 терминала

На слици 5 је приказана блок шема H.323 терминала, намењеног за комуникацију преко LAN/WAN мрежа које не задовољавају квалитет услуга потребан за комуникацију у реалном времену.



Сл.5 – Мултимедијални терминал за LAN мреже (протокол H.323)

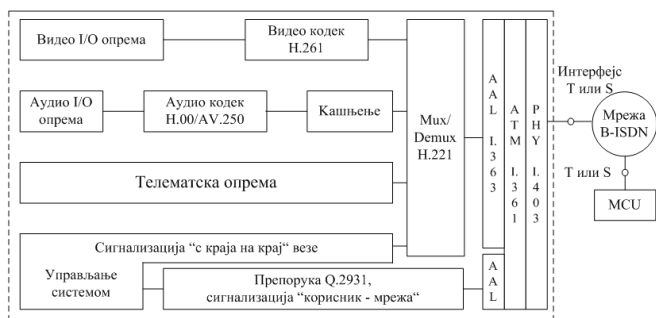
Терминали за широкопојасне В-ISDN мреже

Препоруком H.321 описују се технички захтеви за адаптацију ускопојасног видеотелефонског, односно мултимедијалног терминала дефинисаног препоруком H.320 (који се користи у ускопојасним ISDN мрежама) и његову употребу у широкопојасним АТМ мрежама (В-ISDN мреже). Неке функционалне карактеристике, које подржавају H.321 терминали, такође подржава и широкопојасни мултимедијални терминал дефинисан препоруком H.310. Комуникација између H.310, H.320 и H.321 терминала дефинише се као захтев у поменутим ИТУ-Т препорукама.

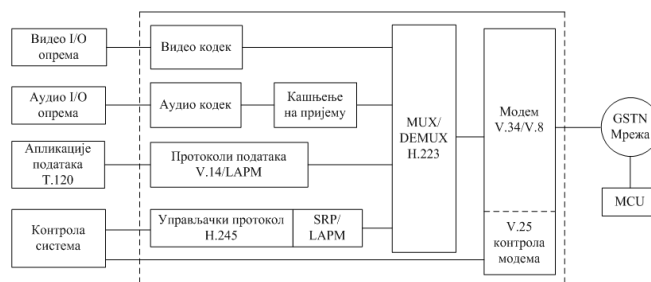
Међусобни рад између H.320 и H.321 терминала је омогућен тиме што H.321 терминал поседује исте функционалне карактеристике као што их има H.320 терминал. Међусобни рад H.320/H.321 и H.310 терминала остварује се преко заједничког скупа H/320/H.321 функција које су дефинисане у препоруци H.310.

Архитектура терминала, која одговара референтној конфигурацији H.321 терминала, приказана је на слици 6.

На слици 7 је приказана блок шема широкопојасног мултимедијалног терминала који је намењен за АТМ мреже (В-ISDN). Технички захтеви које овај тип терминала треба да задовољи, дефинисани су у ИТУ-Т препоруци H.310.



Сл. 6 – Мултимедијални H.321 терминал за B-ISDN мрежу



Сл. 8 – Блок шема мултимедијалног H.324 терминала

4. ЗАКЉУЧАК

Услуге класичних телекомуникационих мрежа које обезбеђују појединачне службе (телефонија, телеграфија, пренос података и др.), омогућавају корисницима пренос информација коришћењем једног типа медија и употребом једног терминала (мономедијалног). Са друге стране, мултимедијалне мреже обједињују све класичне телекомуникационе мреже, не само у преносу и комутацији, што је особина ISDN мрежа), већ то омогућавају непосредно код корисника. При томе корисник употребљава само један тип терминала - мултимедијални терминал уместо неколико различитих типова терминала (телефон, факсимил уређај, РС рачунар, телематски терминали, видеотелефон) што представља основну предност мултимедијалних комуникација у односу на класичне телекомуникационе службе.

5. ЛИТЕРАТУРА

- [1] М. Јевтовић, "Мултимедијане телекомуникације", 342 стране, Графо-Жиг, Београд, 2004.
- [2] ITU-T Recommendation H.320, *Narrow-band visual telephone systems and terminal equipment*.
- [3] ITU-T Recommendation H.321, *Adaption of H.320 visual telephone terminals to B-ISDN environments*.
- [4] ITU-T Recommendation H.323, *Visual telephone systems and terminal equipment for local area networks which provide a guaranteed quality of service*.
- [5] ITU-T Recommendation H.324, *Terminal for Low bit rate Multimedia Communication*.
- [6] <http://www.protocols.com/acronymus/m.html>

Abstract – In this article are presented classification and analyze main tehnic characteristics of multimedia terminals. It is processed multimedia terminals basic feauters for N-ISDN, LAN/WAN, B-ISDN networks and General Switched Telephone Networks, GSTN, and described appropriate protocols.

PERFORMANCE OF MULTIMEDIA TELECOMMUNICATION TERMINALS

Boban Pavlović, Miloško Jevtović



Сл. 7 – Широкопојасни мултимедијални H.310 терминал

Терминал за комутиране телефонске мреже опште намене

Комуникационе карактеристике и технички захтеви за мултимедијални терминал који се користи за комуникацију преко комутираних телефонских мрежа опште намене, GSTN (енгл. *General Switched Telephone Network*), дефинисани су у ITU-T препоруци H.324. Другим речима, овај стандард се односи на терминал за мултимедијалну комуникацију врло малим битским брзинама преко комутираних телефонских канала. Ширина пропусног опсега ових канала је од 300 Hz до 3400 Hz, тј. 3,1 kHz.

H.324 терминали омогућавају комуникацију у реалном времену (видео сликом, говором или подацима), или мултимедијалну комуникацију комбиновањем поменутих медија, између два мултимедијална телефонска терминала преко GSTN мреже. Ови терминали омогућавају међусобни рад са H.320 терминалима који се користе у комуникацији преко ISDN, као и са терминалима који се користе у мобилним мрежама (задовољавају захтеве дефинисане стандардом H.324/M).

Блок шема мултимедијалног H.324 терминала је приказана на слици 8.

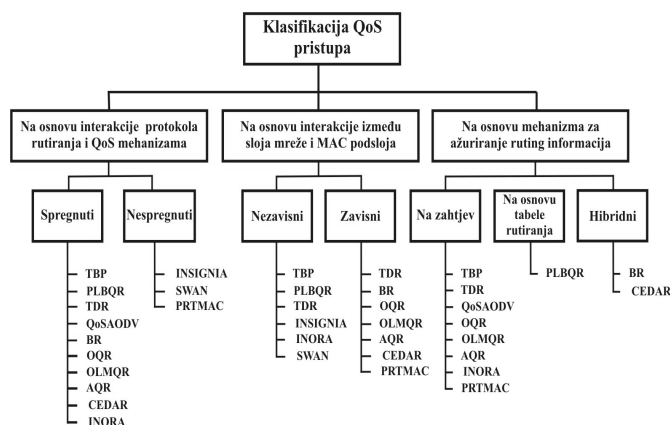
SIMULACIONO ISPITIVANJE KARAKTERISTIKA MANET U USLOVIMA PROMJENLJIVE MOBILNOSTI ČVOROVA

Mikica Mitrović, *Lanaco Kompjuteri i Komunikacije*
Milojko Jevtović, *Elektrotehnički fakultet u Banjoj Luci*

Sadržaj - U radu su predstavljeni rezultati istraživanja optimizacije karakteristika mobilnih ad hoc računarskih mreža uvođenjem koncepta kvaliteta usluga. Kao istraživačka platforma korišten je ns-2 mrežni simulator proširen SWAN protokolom za diferencijaciju usluga u pomenutim mrežama. Analizirano je kašnjenje saobraćaja koji zahtjeva prenos u realnom vremenu u uslovima promjenljive mobilnosti čvorova u mreži za originalni i predloženi sistem. Na osnovu rezultata istraživanje predložene su smjernice za dalji rad.

1. UVOD

Mobilna ad hoc računarska mreža (u daljem tekstu MANET) je autonoman sistem funkcionalno ekvivalentnih mobilnih čvorova koji komuniciraju u pokretu bez bilo koje vrste žične infrastrukture, bazne stanice ili pristupne tačke. Komunikacione protokole sa implementiranim mehanizmima za podršku QoS u mobilnim ad hoc računarskim mrežama možemo klasifikovati na dva načina. Prva klasifikacija se bazira na primjenenom pristupu, dok se druga klasifikacija zasniva na sloju gdje su implementirani QoS mehanizmi u TCP/IP protokol steku mobilnih ad hoc mreža. Kada analiziramo primjenjeni QoS pristup, klasifikaciju zasnivamo na kriterijumima prikazanim na slici 1.



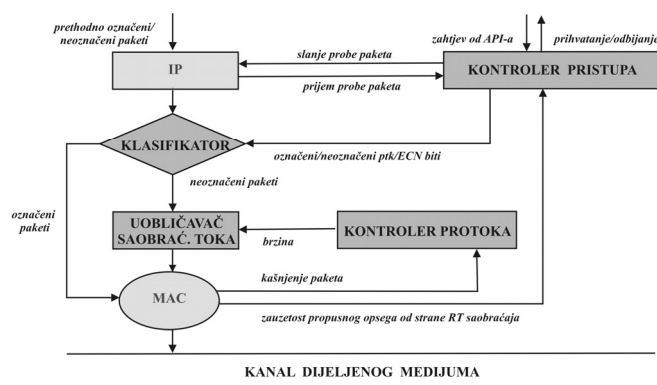
Sl. 1. Klasifikacija QoS pristupa u komunikacionim protokolima

Dosadašnja istraživanja su pokazala da ni jedan od algoritama rutiranja poruka u ad hoc mrežama, ne obezbeđuje podršku za kvalitet usluga (*Quality of Service - QoS*). Da bi smo ovakvu mrežu realizovali kao multimedijalnu platformu za raznorodne aplikacije, potrebno je implementirati neki od protokola za diferencijaciju usluga u MANET. U ovome rada smo se opredjelili da analizu *Stateless Wireless Ad Hoc Networks* (u daljem tekstu SWAN) modela mreže. Kao istraživačku platformu smo koristili ns-2 mrežni simulator koji se koristi prilikom simulacionih analiza telekomunikacionih mreža. Cilj rada je da analiziramo prosječno kašnjenje saobraćaja koji zahtjeva prenos u realnom vremenu u uslovima promjenljive mobilnosti čvorova [1].

2. ANALIZA MODELA ZA DIFERENCIJACIJU USLUGA U MANET

S obzirom da u ovakvim mrežama ne postoji mogućnost centralizovane administracije mrežnim resursima, neophodno je uvođenje mehanizma distribuirane podrške za QoS. Uvođenjem *stateless* modela za QoS podršku u MANET (SWAN) se obezbeđuje diferencijacija usluga na MAC podloju primjenom logike inkrementalnog povećanja i multiplikativnog smanjenja (*AIMD-Additive Increase Multiplicative Decrease*).

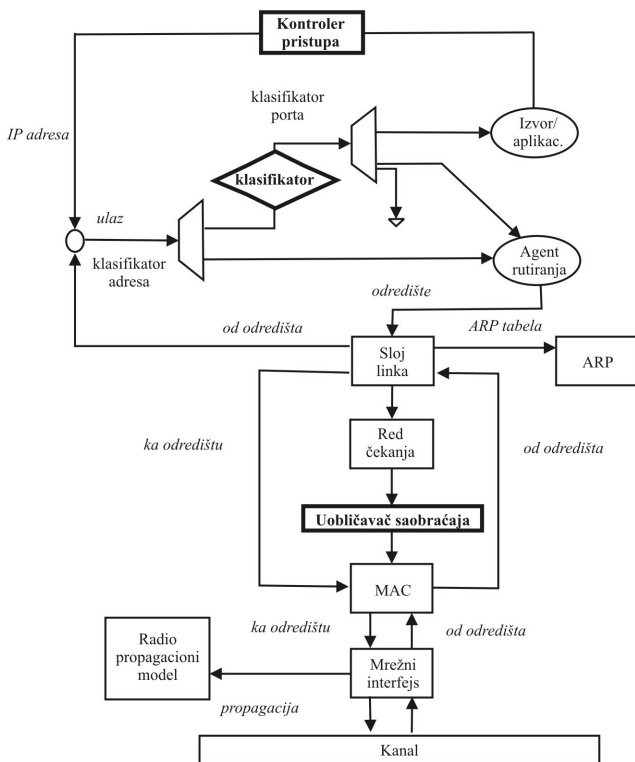
Ovaj mehanizam je sličan mehanizmu koji koristi većina verzija TCP protokola za regulaciju protoka saobraćaja u mreži i zagušenje, primjenom tehnike „pomičnog prozora“. Sada se ovaj algoritam koristi na MAC podloju tako što pomoću modula regulator protoka uobličava/zakasni TCP saobraćaj, garantujući na taj način resurse i kašnjenje u mreži za saobraćaj u realnom vremenu. Modul kontroler pristupa, sa druge strane kontroliše prihvatanje novih RT tokova u mrežu, na taj način vodeći računa da resurse u mreži ne koriste samo RT tokovi (Slika 2).



Sl. 2. Moduli SWAN protokola

Model mobilnog čvora kod SWAN modula: Za pravilno funkcionisanje SWAN modula bilo je potrebno nadograditi postojeću arhitekturu mobilnog čvora kod ns-2 simulator sa sledeća tri bloka (Slika 3):

- kontroler pristupa**, koji implementira algoritam odlučivanja o pristupu novog toka saobraćaja u mrežu i on se nalazi između sloja aplikacije (SRC/SINK) i ulaza na mrežni dio čvora,
- klasifikator**, koji se nalazi između demultipleksera adresa i port demultipleksera. Nakon što utvrdi da li je određeni čvor određeno dolazećeg saobraćajnog toka, klasifikator vrši odlučivanje o tipu aplikacije na osnovu broja porta,
- uobličavač saobraćaja** se nalazi između reda čekanja i MAC sloja [2].



Sl. 3. Arhitektura mobilnog čvora kod SWAN modula

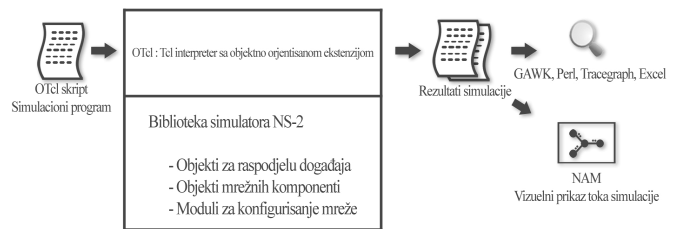
3. OPIS ISTRAŽIVAČKE PLATFORME

Postupci ispitivanja protokola nisu u potpunosti definisani, ali postoje izvjesni okviri koji omogućuju da se dođe do upotrebljivih rezultata. Simulacija, kao način ispitivanja protokola, omogućuju proučavanje daleko šireg polja problema u odnosu na modelovanje matematičkih modela mreža. Međutim, simulacija zanemaruje pojedine realne pojave, kao što su detalji implementacije na operativnom sistemu, a detaljna pažnja se poklanja protokolima, algoritmima i parametrima. Bitne uloge simulacije su provjera rezultata modelovanja, proučavanje pojava u relativno složenim topologijama, uočavanje i otklanjanje bitnih nedostataka protokola i otkrivanje boljih postupaka koji će u perspektivi biti implementirani i standardizovani [3]. Istraživačka platforma za analizu karakteristika SWAN protokola u ovom radu se sastojala od sledećih programa:

1. ns-2 simulator verzija ns-allinione-2.1b9a,
2. Proširenje osnovnog koda simulatora za bežične mreže,
3. Proširenje koda sumulatora za SWAN model,
4. Operativni sistem RedHat Linux 9.0.

U najopštijem slučaju sam postupak kreiranja korisničkog skripta za simulaciju može se podijeliti u nekoliko koraka (Slika 4):

1. Kreiranje objekta simulatora,
2. Otvaranje *trace* (pomoćnih) datoteka za čuvanje rezultata i podataka za vizuelno praćenje procesa simulacije,
3. Konfigurisanje topologije mreže, čvorova i linkova,
4. Definisanje izvora i odredišta saobraćaja, tipa aplikacije, protokola na transportnom i mrežnom sloju,
5. Definisanje toka simulacije,
6. Definisanje procedura koje se izvršavaju na kraju simulacije,
7. Pokretanje simulacije.



Sl. 4. Proces simulacije pomoću ns-2

Bitno je napomenuti da postupak definisanja scenarija simulacije zahtjeva samo poznavanje OTcl skript jezika, dok svako proširenje simulatora dodavanjem novih komponenti (npr. nova ili modifikovana verzija QoS modela za 802.11e bežične mreže, novi protokol rutiranja za mobilne ad hoc mreže, dodavanje MPLS modela za simulaciju zagušenja u mreži i sl.) zahtjeva dopunu/proširenje izvornog C++ koda, a zatim kompajliranje kompletnog ns-2 simulatora i povezivanje sa postojećim bibliotekama. Svakako, da ova faza u istraživanju ponašanja računarskih mreža primjenom ns-2 simulatora, zahtjeva intenzivno pretraživanje ns-mailing listi [4], a često i direktno kontaktiranje samih autora korištenih protokola/modela [5].

Kreiranje konfiguracionih datoteka: Pored glavne simulacione datoteke, datoteke za definisanje matrice saobraćaja i matrice mobilnosti čvorova su neophodne za pokretanje simulacije. Svi glavni elementi simulacionog procesa kao što su topologija mreže, tip saobraćaja, broj konekcija, brzina kretanja čvorova i sl, su definisani u ovima datotekama [6].

Konfigurisanje datoteke za matricu saobraćaja: Slučajne saobraćajne konekcije TCP i CBR izvora saobraćaja između čvorova u mreži se definišu pomoću skripta generatora saobraćajnog scenarija. Ovaj skript program se zove *cbrgen.tcl* i nalazi se u direktorijumu *~ns/indep-utills/cm-scen-gen*. Program za generisanje matrice saobraćaja (*cbrgen.tcl*) je dio ns-2 softvera i koristi se za generisanje posebnih datoteka kojima se definišu karakteristike saobraćaja korištenog u glavnoj simulacionoj datoteci. Za definisanje saobraćaja u mreži mogu se odabrati sledeći parametri:

- *type* ili CBR ili TCP izvor saobraćaj
- *nn* broj čvorova koji će se koristiti u simulaciji
- *seed* je generator slučajnog broja
- *mc* maksimalan broj konekcija
- *rate* brzina kojom izvor generiše saobraćaj izražena u kbps/sec

Sledeći skript generisan u shell komandnoj liniji:

```
ns cbrgen.tcl -type cbr -nn 20 -seed 1.0 -mc 10 -rate 10.0 > cbr-20-1-10-10
```

opisuje CBR matricu saobraćaja sa 20 čvorova, vrijednosti seed 1, sa maksimalnim brojem konekcija 10, gdje svaki čvor šalje pakete brzinom 10kbps/sec. Ovi parametri su zapamćeni u *cbr-20-1-10-10* datoteci, koju poziva glavni simulacioni program.

Konfigurisanje datoteke za matricu mobilnosti čvorova: Program za generisanje mobilnosti čvorova se nalazi u direktorijumu *~ns/indep-utills/cm-scen-gen/setdes* i sastoji se od *setdest{.cc,.h}* i *Makefile* datoteka. Komanda za generisanje ove datoteke ima sledeći izgled:

```
./setdest [-n broj čvorova] [-p vrijeme pauze] [-s maksimalna brzina] [-t vrijeme simulacije] [-x dužina zone simulacije] [-y
```

$\text{[širina zone simulacije]} > \text{[direktorijum za čuvanje datoteke/ime datoteke]}$

I konačno, prije analize i grafičkog prikaza rezultata korištenjem Excel programskog alata, sledeća *bash* komanda nam omogućava filtriranje traženih parametara za dalju obradu :

```
[zika@localhost swan]$ more delay1 | awk {'print $1'} > delay0_1
```

4. POSTAVKA SIMULACIONOG SCENARIJA I REZULTATI ISTRAŽIVANJA

U uslovima različite mobilnosti čvorova (mijenjamo vrijednosti *pause time* u intervalu 400-300-200-100-50 sec u

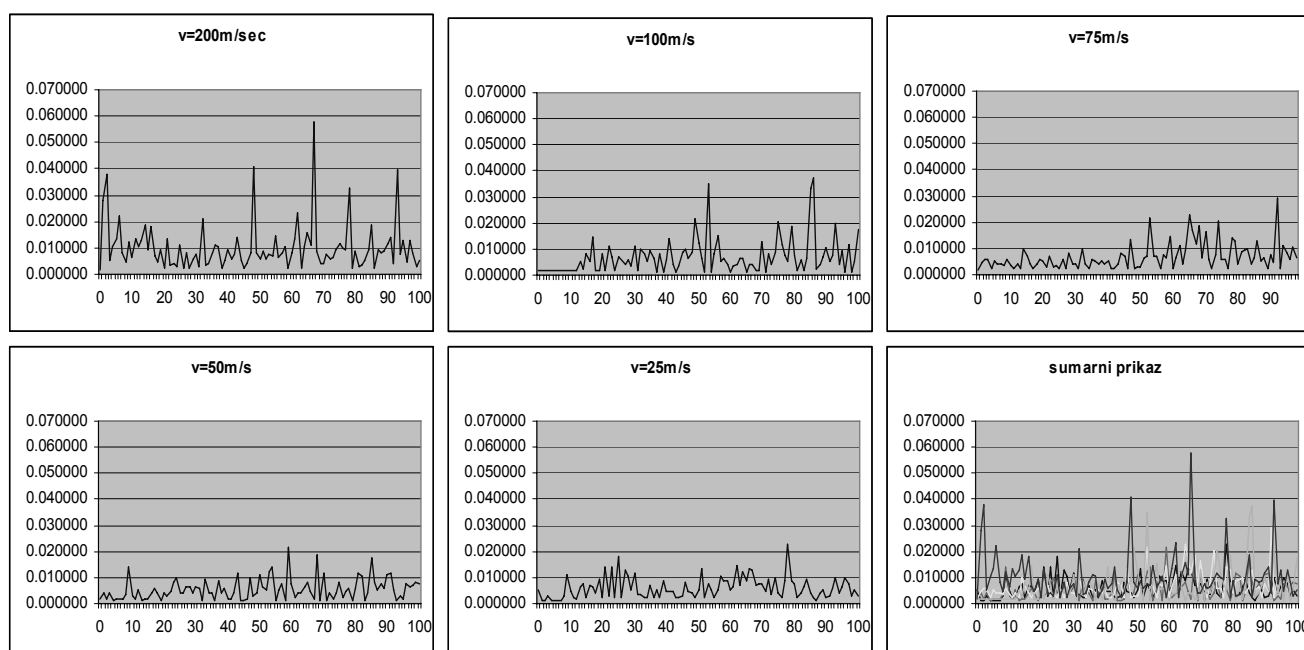
mobility.tcl datoteci) i za slučaj da je uključena/isključena kontrola TCP saobraćaja (RC/AC/shaper=ON/OFF), mjerili smo prosječno kašnjenje sa saobraćaja koji zahtjeva prenos u realnom vremenu.

Pod originalnim sistemom podrazumijevamo sistem u kojim funkcije *rate controller*, *admission controller* i *shaper* imaju vrijednost OFF, dok u poboljšanom sistemu ove funkcije imaju vrijednost ON. Za potrebe ove simulacije pomoću *setdest* skript generatora definisali smo 5 različitih *mobility.tcl* datoteka.

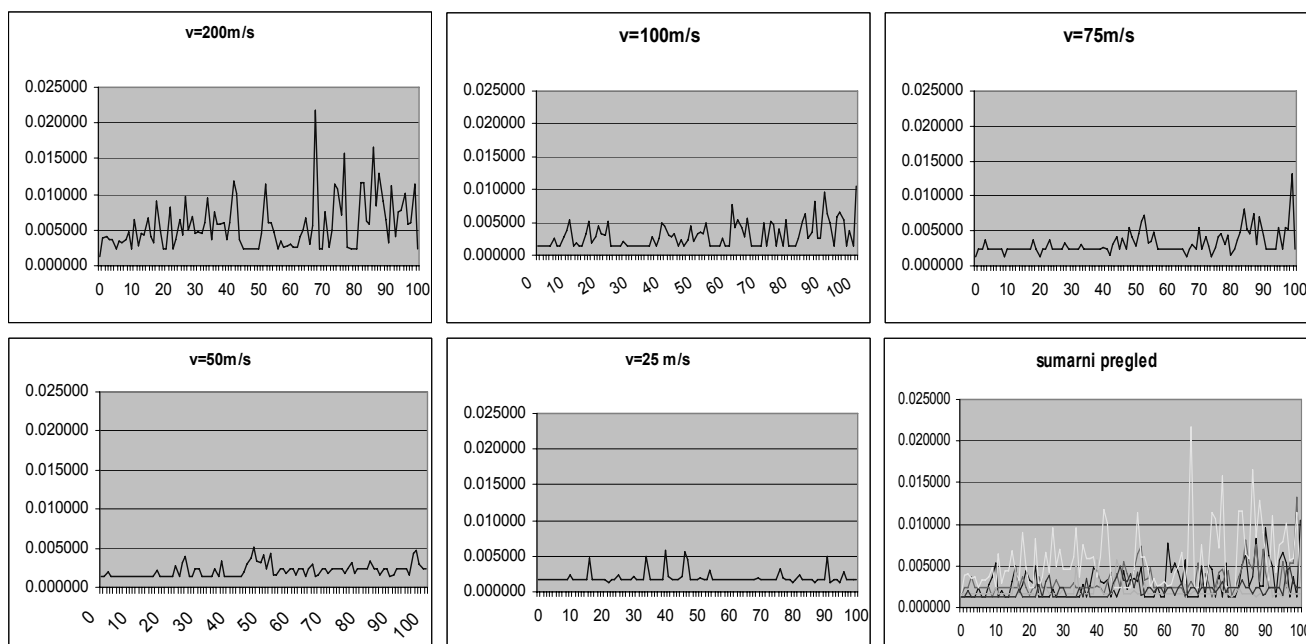
Postavke za ovaj simulacioni scenario su date u tabeli 1.

Tabela 1. Postavka za simulacioni scenario

Parametar	Vrijednost	Napomena
<i>Brzina kretanja čvorova</i>	200;100;75;50;25m/s	Ova vrijednost se mijenja
<i>AC/RC/Shaper</i>	ON/OFF	
<i>Increment segment c</i>	50Kb	Ista vrijednost za sve simulacije
<i>Gap g</i>	1.2	Def. u swan-mob.tcl fajlu
<i>Minimum rate</i>	100Kb	Def. u swan-mob.tcl fajlu
<i>Admssion control rate</i>	2000Kb	Def. u swan-mob.tcl fajlu
<i>Treshold rate</i>	4000Kkb	Def. u swan-mob.tcl fajlu
<i>Broj FTP BE konekcija (tk.saobr.)</i>	8	Def. u saobracaj-mob.tcl fajlu
<i>Broj glasovnih RT konekcija</i>	1	Def. u saobracaj-AIMDr.tcl fajlu
<i>Pause time</i>	400-300-200-100-50 sec	Def. u mobilnost-mob.tcl fajlu
<i>Broj čvorova</i>	5	Def. u mobilnost-mob.tcl fajlu
<i>Koordinate površine simulacije</i>	X=1000m; Y=1000m	Def. u mobilnost-mob.tcl fajlu
<i>Naziv swan.tcl fajla</i>	swan-mob.tcl	
<i>Naziv .run skripte</i>	Run-mob	
<i>Naziv mobility.tcl fajla</i>	mobilnost-mob.tcl	
<i>Naziv traffic.tcl fajla</i>	aaobracaj-mob.tcl	
<i>Vrijeme trajanja simulacije</i>	100 sec	
<i>Broj obavljenih simulacija</i>	5x2=10 (ON/OFF)	
<i>Primjenjeni protokol rutiranja</i>	AODV	
<i>Direktorijum za rezultate</i>	~/Rezultati/MOB/ON-OFF	



Sl. 5. Uticaj mobilnosti čvorova na kašnjenje saobraćaja u realnom vremenu AC/RC/Shaper = OFF



Sl. 6. Uticaj mobilnosti čvorova na kašnjenje saobraćaja u realnom vremenu AC/RC/Shaper = ON

Na slikama 5 i 6 dato prosječno kašnjenje paketa za saobraćaj u realnom vremenu u uslovima promjenljive mobilnosti čvorova. Analizirano je kašnjenje u originalnom sistemu (slika 5) i poboljšanom sistemu (slika 6). U slučaju kada je f-ja kontrolor protoka isključena prosječno kašnjenje paketa saobraćajnog toka u realnom vremenu dostiže vrijednosti i do 68 ms. U slučaju kada je f-ja kontrolor protoka uključena prosječno kašnjenje paketa saobraćajnog toka u realnom vremenu dostiže maksimalnu vrijednost 22 ms. Ovim se pokazuje da primjenjeni algoritam za diferencijaciju usluga u MANET omogućava znatno manje kašnjenje za saobraćaj u realnom vremenu, što je i ključni zahtjev. U oba sistema kašnjenje raste sa povećanjem brzine kretanja čvorova, što se objašnjava potrebom kontrolnih mehanizama da češće obnavljaju putanje. U svim simulacionim scenarijima sam koristio relativno malu zonu simulacije (1000m, 1000m) tako da kašnjenja nisu velika.

5. ZAKLJUČAK

S obzirom da smo za ovu simulaciju koristili AODV protokol rutiranja, bilo bi zanimljivo posmatrati kako se ponaša SWAN model kada primjenimo neki drugi proaktivni protokol rutiranja, a ne samo AODV. Dalji nastavak istraživanja u ovome pravcu bi bila primjena nekog od reaktivnih protokola rutiranja za mobilne ad hoc mreže. Ukoliko bi smo uspjeli pronaći izvorni kod za multicast protokol rutiranja i integrisati ga sa SWAN modulima, mogli bi smo posmatrati uticaj ovoga modela za kvalitet usluga na složenije aplikacije poput video strminga. Kao što je već istaknuto, SWAN model koristi sloj kontrole pristupa medijumu koji ne pruža nikakve garancije i prioritete za pojedine aplikacije (tzv. *best-effort MAC* podsloj). Ovo je jedan od nedostatak ovoga modela. Ukoliko bi smo primjenili MAC posloj koji vrši diferencijaciju usluga na ovome podsloju, za očekivati je da bi aplikacijama koje su osjetljive na varijaciju kašnjenja i gubitak paketa, bile pružene dodatne garancije pored već postojećih u SWAN modulu. Pitanje je koliko bi smo na taj način degradirali TCP saobraćaj. Jedan od mehanizama za kontrolu protokola saobraćaja i gubitka paketa koji se koristi u većini verzija TCP protokola je i takozvani *four-way handshaking*. Primjenom ovoga mehanizma se postiže potvrda

o prijemu paketa od strane odredišnog čvor i ovo vrijeme se koristi za mjerenje kašnjenja paketa u SWAN modulu. Ukoliko bi se smanjio broj kontrolnih poruka koji razmjenjuju izvorni i odredišni čvor (primjenom *three-way handshaking* ili *two-way handshaking* mehanizma), da li bi smo na ovaj način omogućili veće efektivne brzine protoka za TCP saobraćaj. Ili možda još konkretnije, da li je moguće postići kompromis između manjeg broja kontrolnih poruka i pouzdanosti dostavljanja paketa za TCP saobraćaj kojem se u SWAN modulu ne pružaju nikakve garancije. Koje su to topologije (brzina kretanja i broj čvorova, primjenjeni saobraćaj u mreži i broj međukonekcija) za koje bi se postigao optimum ovoga zahtjeva.

Takođe bi bilo zanimljivo ispitivati mogućnost optimizacije mobilnih ad hoc računarskih mreža primjenom nekog drugog modela za kvalitet usluga.

6. LITERATURA

- [1] M.Mitrović, "Optimizacija karakteristika mobilnih ad hoc računarskih mreža uvođenjem koncepta kvaliteta usluga", magistarski rad, ETF Banja Luka, 2006.
- [2] SWAN projekat :<http://comet.columbia.edu/swan>
- [3] S.Mišković, "Simulaciono ispitivanje performansi TCP tehnika kontrole zagušenja u sloju transporta", magistarski rad, ETF Beograd, 2004.
- [4] <http://mailman.isi.edu/mailman/listinfo/ns-users>
- [5] <http://www1.ietf.org/mail-archive/web/manet/current/msg07581.html>
- [6] <http://www.isi.edu/nsnam/ns/tutorial/index.html>

Abstract - *In this article the results of MANET optimization by implementing QoS protocol have been presented. ns-2 network simulator, extended by SWAN protocol source code, has been used as a research platform. It has been analysed delay of real-time traffic in condition of variable mobility in networks.*

SIMULATION STUDY OF MANET'S CHARACTERISTIC IN VARIABLE MOBILITY CONDITIONS

Mikica Mitrović, Milojko Jevtović

СИМУЛАЦИЈА РАДА ОПТИЧКЕ МРЕЖЕ КОРИШЋЕЊЕМ NS-2 МРЕЖНОГ СИМУЛАТОРА

Драган Илић, Војна академија у Београду

Садржај - У овом раду представљен је алат за процену и симулацију оптичких мрежа који је надградња, или тачније додат модул, над постојећим и широко коришћеним мрежним симулатором ns-2 који је доступан заједно са наведеним оптичким модулом [1]. Најбитније карактеристике WDM мрежа (вишеструки линкови, виртуелна конструкциона топологија, оптички комутирани чворови итд.) уграђене су у овај симулатор. Такође, дат је пример класичне симулације оптичке мреже коришћењем наведеног софтвера.

1. УВОД

Оптички мултиплекс заснован на таласној дужини носиоца (енгл. *OWDM-Optical Wavelength Division Multiplex*) је технологија мрежа идентификована као одговарајући кандидат за будућа широкопојасна мрежна окружења, са доказаним могућностима у погледу одговора на повећане захтеве наведених мрежа и кратком времену за успостављање комуникација. Будуће оптичке широкопојасне мреже (енгл. *OWAN-Optical Wide Area Network*) захтевају стварање одговарајућих мрежних протокола и алгоритама који треба да одговоре променљивим оперативним захтевима.

Симулација се управо користи у анализи и процени нових протокола, као и разматрању критичних компоненти при стварању протокола. Треба имати у виду да је симулација постала неопходан алат у општем испитивању мрежа помажући истраживачима да брзо и без трошкова процене карактеристике нових протокола убрзавајући на тај начин процену карактеристика оптичке мреже и пре саме њене имплементације.

2. ОПИС СИМУЛАТОРА

Главни проблеми при изради једног симулатора јесу, пре свега, униформно мрежно окружење као и разматрање самог дизајна симулатора. Наиме, први проблем униформног окружења се односи на саму срж рада симулатора која се, у овом случају оптичких мрежа, односи на мрежни слој (рутирање, додела таласних дужина итд.).

Скоро цео приоритетни део оваквог гледишта WDM мрежа базиран је на симулационим моделима дизајнираним специфично за тај проблем. Знајући да постоје различите симулационе платформе и претпоставке, тешко је искористити постојеће протоколе и упоредити резултате под обичним симулационим окружењем. Неопходно је универзално симулационо мрежно окружење које би омогућило упоређивање кључних карактеристика WDM мрежа. То би обезбедило развојним тимовима WDM мрежа, што укључује поновно коришћење постојећих протокола и компоненти симулација, оквир за рад за лаку имплементацију нових протокола и карактеристика WDM мрежа које се налазе у експанзији, и лакше упоређивање добијених резултата.

Што се тиче дизајна симулатора треба истаћи да на тржишту постоји велики број симулатора, како бесплатних тако и комерцијалних, специфично урађених за одређене намене. Окосницу ns-2 симулатора по овом питању представља C++ језик у сарадњи са OTcl. Наиме, саму функционалност елемената у свакој врсти симулације коју подржава ns-2 обезбеђује C++ програмски језик док повезивање елемената и дефинисање самог програмског кода мора да се изведе помоћу OTcl језика.

Елементи који се јављају на физичком плану мреже у оптички комутирани чворови као и линкови са вишеструким таласним дужинама. Значи, на овом нивоу посматрају се управо елементи од којих есенцијално зависи механизам путање пакета кроз симулирану мрежу. Логички слој обухвата модуле рутираних путања и модуле за додељивање таласних дужина (енгл. *WA-Wavelength Assignment*) који заједно стварају и одржавају виртуелну топологију мреже. На овом нивоу остварује се успостављена оптичка путања као и централизована вишеканална структура одговорна за укупан увид о оствареним путањама и искоришћеним таласним дужинама.

Модул за рад оптичке мреже у ns-2 симулатору коришћен у овом раду подржава кружну комутацију док је имплементација оптичке комутације велике количине саобраћаја (енгл. *OBS-Optical Burst Switching*), затим комутације фотонског пакетског преноса као и вишепротоколског ламбда комутирања предвиђена за наредне верзије и допуне симулатора. Увођењем наведених технологија значајно се мења сама структура рада оптичке мреже а самим тим неопходне су одговарајуће измене у раду симулатора, пре свега на модулу за рутирање и доделу таласних дужина.

3. КОМПОНЕНТЕ NS2 ОПТИЧКОГ СИМУЛАТОРА

Врло битно питање представља увођење нових компоненти у постојећи ns-2 мрежни симулатор које треба да обезбеде одговарајући рад и симулацију оптичких компоненти, као и њихову међусобну интеракцију. Оптички комутациони чвор, вишеталасни линкови, модули за рутирање и модул за доделу таласних дужина имплементирани су у ns-2 симулатор као посебне компоненте које се уводе посебним наредбама OTcl језика: *WDMNode*, *duplex-FiberLink*, *RouteLogic/Wavelength* и *WAssignLogic*.

WDMNode представља оптички чвор који је изведен из постојеће дефиниције чвора присутне у самом ns-2 мрежном симулатору. У њему се врше две врсте класификације - по питању порта и по питању оптичке путање. Класификатор портова демултиплексира и преноси пакете до њихових одредишта, који су објекти посебне класе унутар симулатора по имену *Application/SessionTraffic*. Класификатор путања сарађује са *WAssignLogic* компонентом логике како би успоставио путање за долазни саобраћај и допуњује новим

информацијама тренутно стање виртуелне топологије. Овај класификатор, код изворног чвора, увек покушава да реши захтеве за путање за свој генерисани саобраћај ка *WAssignLogic* компоненти.

Класични дуплекс линк присутан у *ns-2* симулатору допуњен је како би се формирао вишеталасни дуплекс линк означен као *duplex-FiberLink*. Наравно, он има одређене додатне особине које карактеришу управо његову намену оптичкој комуникацији, као што су број таласних дужина и проширени опсег, што је пак искоришћено за моделовање карактеристика оптичких линкова. Друга битна разлика у односу на постојеће класичне линкове присутне у *ns-2* јесте одсуство компоненте чекања у вишеталасном линку због чињенице да се таква особина не сме очекивати у модерним оптичким везама.

Модул одговоран за процену при додели таласних дужина, успостављање веза и прављење виртуелне топологије означен је као *WA modul* у хијерахијском концепту оптичког *ns-2* симулатора. Овај модул у себи садржи логику која чува информације потребне при израчунавању доделе таласних дужина. Такође, могуће је имплементирати и нове алгоритме за доделу таласних дужина употребом преносних класа објекта *WAssignLogic*.

Модул рутирања је, са одређеним изменама, пренесен из класичног *ns-2* симулатора због чињенице да су алгоритми рутирања постојећих мрежа слични, у функционалности, са рутирањем у WDM мрежама. Као почетни алгоритам рутирања оптички симулатор користи алгоритам фиксно-алтернативне најкраће путање (*engl. fixed-alternate shortest path*).

4. ИНИЦИРАЊЕ САОБРАЋАЈА

Генерисање саобраћаја има значајну улогу у симулацији ради правилног схватања перформанси система. У *ns-2* симулатору, постојећи извори саобраћаја као што су CBR (*енгл. CBR-Constant Bit Rate*), *Exponential* и *Pareto* су дизајнирани тако да су способни за симулације пакетског преноса. Према томе, управо овде су и направљене највеће измене како би се изашло у сусрет комуникацији кола присутној у оптичкој комуникацији на овом нивоу развоја симулатора.

Да бисмо описали саобраћај, морамо се упознати са два важна параметра: средња брзина долазећег саобраћаја (*енгл. MSAR-Mean Session Arrival Rate*) и средње време задржавања саобраћаја (*енгл. MSHT- Mean Session Holding Time*). Оба параметра се мере саобраћајем између извора и одредишта. Производ *MSAR* и *MSHT* представља саобраћај мерен у ерланзима и за сваки пренос-дистрибуција долазних пакета је узета као CBR, *Exponential* или *Pareto*.

Такође, постојећи алат за генерисање сценарија присутан у *ns-2* симулатору проширен је додацима за генерисање случајне топологије и саобраћаја на основу претходно узетог узорка. Наравно, у сваком тренутку је могуће изгенерисати жељену топологију и карактеристике мреже према неком специфичном захтеву а могуће је вршити и велики број мерења на неком случајно узетом узорку и примеру мреже.

5. ВИЗУЕЛИЗАЦИЈА У NS-2 СИМУЛАТОРУ

За визуелно приказивање рада симулације оптички симулатор користи већ постојећи алат имплементиран у *ns-*

2 означен као *nam*. *nam* чита излазни резултат генерисан од стране *ns-2* и прозводи визуелни приказ. Приказ протока је уобичајен и представљен је пакетском анимацијом. Како би се подржао рад WDM мрежа екстензије уведене у *nam* дају две компоненте: посматрање догађаја и статистика виртуелне топологије. Посматрање догађаја је уведено ради приказивања пакетског преноса у виртуелној технологији, као што је на пример захтев за преношење долазног саобраћаја. Посматрање се може активирати у новом, одвојеном, прозору или у оквиру главног прозора. Кликком на одређени догађај у мрежи, понављање тог догађаја се моментално приказује тамо где се појавио. Ово омогућује да се детектују и испитају занимљиви моменти. Изглед класичног примера топологије приказане *nam* алатом дат је на следећој слици:



Сл. 1. Приказ мреже *ns-2* симулатором

6. СИМУЛАЦИЈА РАДА ОПТИЧКЕ МРЕЖЕ

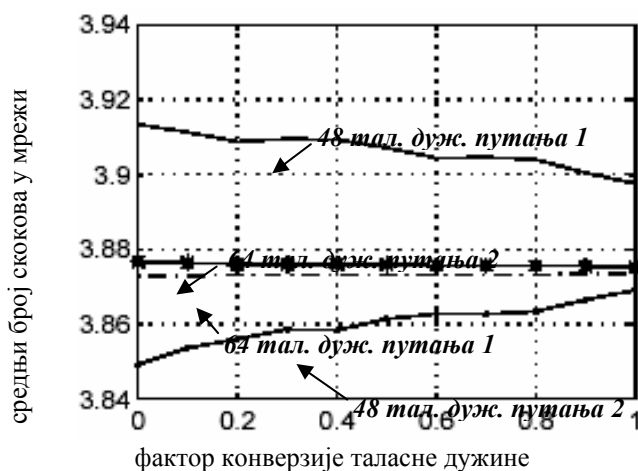
Пример симулације који је урађен коришћењем *ns-2* оптичког симулатора има низ погодности, и поред чињенице да није урађен као пример једне конкретне и примењене оптичке мреже што представља прави циљ једног оваквог рада и што остаје као тематика за будућа истраживања. Као и већина симулација које функционишу под овим *linux* базираним симулатором, и ова се састоји из два битна дела.

У једном је могуће дефинисати и мењати читав низ различитих параметара битних за рад симулације и крајње резултате, док се у другом позивају различите процедуре којима се контролише рад и симулација дефинисане мреже. Већ сам истакао да је сам *ns-2* симулатор базиран на *OTcl* програмском језику који своју подршку затим налази у *C++* окружењу на ком је и заснован овај *linux* мрежни симулатор. Неки од поменутих параметара дати су следећим делом кода програма:

```
set val (node num) 25 ;# број чворова у мрежи
set val (topo seed) 98765 ;# основа за формирање случајне
топологије мреже
set val (link bw) 16Mb ;# .....
set val (wvlen assign) FirstFit ;# дефинисање протокола за
доделу таласних дужина
set val (traf type) Exponential ;# тип саобраћаја у мрежи
...
```

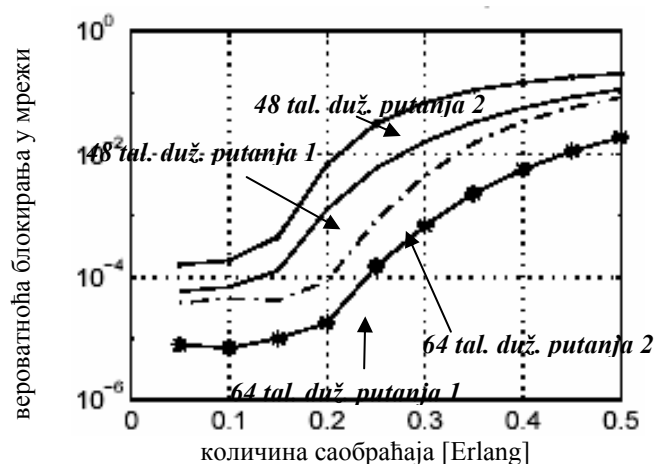
Протокол који је имплементиран у оптички део овог симулатора, а који се односи на процедуру доделе таласних дужина, означен је као *FirstFit*, док је протокол одговоран за рутирање *WDMStatic* и ова два протокола решавају најбитнији проблем по питању рутирања при преносу у оптичком домену RWA (енгл. *RWA-Routing Wavelength Assignment*). Због чињенице да је могуће дефинисати читав низ параметара по питању изгледа саме мреже у овој симулацији (број чворова, пропусни опсег линка, број таласних дужина по сваком линку) топологија мреже се произвољно бира помоћу случајног узорка.

Захваљујући промени параметара могуће је испитивати различита понашања у мрежи. Наравно, постоји и могућност дефинисања сасвим конкретне и унапред дефинисане мреже, тачно дефинисаних чворова и карактеристика линкова између њих, помоћу одговарајућих наредби имплементираних у оптички симулатор. Као крајњи резултат добија се излазни фајл у ком се налазе израчунате вредности одређене симулације а које се односе на средње кашњење пакета у мрежи, вероватноћу блокирања на појединачном линку, искоришћеност линка као и средњи број хопова у мрежи. Изменама одређених параметара могу се добити различите криве зависности испитиване мреже од којих су неке дате на следећим графицима добијеним коришћењем класичних статистичких алата за обраду података који су узети из резултујућег фајла симулације:



Сл. 1: Зависност средњег броја хопова у мрежи од фактора конверзије таласне дужине

Могућност конверзије таласних дужина у мрежи примењен је коришћењем модела енгл. *Sparse wavelength conversion* шеме, и параметар уведен у симулацију под овим именом, који се иначе може мењати, представља проценат чворова у мрежи који имају могућност конверзије таласне дужине.



Сл. 2: Зависност вероватноће блокирања у мрежи од количине саобраћаја

7. ЗАКЉУЧАК

У раду је приказано једно могуће решење симулације оптичких телекомуникационих мрежа. Чињеница је да је ово тек полазни корак у раду који може доста олакшати будућу изградњу оптичких мрежа. Имајући у виду какве предности постојање једне оптичке инфраструктуре доноси, с разлогом се могу навести многобројне предности једног детаљног симулираног процеса који треба спровести како би се у потпуности могле сагледати могућности овакве мреже, чак и пре њене конкретне имплементације. Густу мултиплекс на бази таласних дужина (енгл. *DWDM-Dense Wavelength Division Multiplex*) је већ сада потреба и садашњост те телекомуникациони оператери морају узети ову околност при изградњи мрежног *backbone*.

Крајњи циљ свакако треба посматрати у комутацији и рутирању у искључивом оптичком домену помоћу *OSR* (енгл. *OSR-Optical Switching Router*) што сигурно представља изазов за будућност. Имплементација оваквих карактеристика преноса и симулација рада примењених оптичких мрежа остају изазов за будући рад са *ns-2* мрежним симулатором.

8. ЛИТЕРАТУРА

- [1] <http://www.isi.edu>
- [2] Arun K. Somani, *Survivability and traffic grooming in WDM optical networks*: Cambridge University Press, 2005

Abstract – *This paper introduces a simulation tool for developing and testing optical networks and it is an added modul to widely used ns-2 network simulator, which is available at [1]. The main qualities of WDM networks (multiple links, virtual constrution topology, optical switching nodes etc.) are implemented in this simulator.*

OPTICAL NETWORK SIMULATION USING NS-2 NETWORK SIMULATOR

Драган Илић

PRIJEDLOG RJEŠENJA INICIJALNOG KOMERCIJALNOG UMTS SISTEMA U MOBILNOJ MREŽI TELEKOMA SRPSKE

Milenko Cvijanović, *Telekomunikacije RS AD Banja Luka*

Sadržaj – Ovaj rad je zamišljen da opiše UMTS principe i tehnologiju, prikaže strukturu i rezultate eksperimentalne UMTS mreže, da prijedlog strukture inicijalne komercijalne UMTS mreže Telekoma Srpske. Na kraju rada je prezentovana opravdanost uvođenja UMTS sistema u mobilnu mrežu Telekoma Srpske.

1. UVOD

Druga generacija mobilnih telekomunikacionih sistema kao što je GSM (Global System for Mobile communication) omogućila je bežični prenos govora zasnovan na digitalnom prenosu, što je dovelo do naglog razvoja u oblasti komunikacija, i imalo za posljedicu da je broj korisnika mobilne telefonije premašio broj korisnika fiksne telefonije, a u zemljama sa razvijenim tržištima mobilnih komunikacija dostigao penetraciju od preko 80%. Međutim, sposobnost prenosa podataka kod sistema druge generacije ostala je ograničena, sistemi treće generacije mobilnih telekomunikacionih sistema odgovorili su potrebama korisnika za servisima koji zahtijevaju veći bitski protok kao što su video komunikacija, prenos podataka i pristup internetu većim bitskim brzinama i slično, takođe omogućeno je i upravljanje kvalitetom servisa. Cilj sistema treće generacije je da obezbijedi infrastrukturu mreže koja može podržati znatno širi spektar servisa nego sistemi druge generacije uz zadržavanje mehanizama postojećeg sistema kao što su recimo upravljanje mobilnošću, handover, roaming, prepaid i slično, tako da migracija na treću generaciju mobilnih telekomunikacionih sistema bude u suštini evolucija, a ne revolucija. Sistemi treće generacije mobilnih telekomunikacionih sistema najčešće se nazivaju UMTS (Universal Mobile Telecommunication System) sistemi, pa će ovaj termin biti korišten i u ovom radu. UMTS sistemi u svijetu koriste različite radio interfejse, a u ovom radu uzet je u razmatranje WCDMA (Wideband Code Division Multiplex Access) koji je široko rasprostranjen u Evropi i Aziji u frekventnom opsegu od 2 GHz-a.

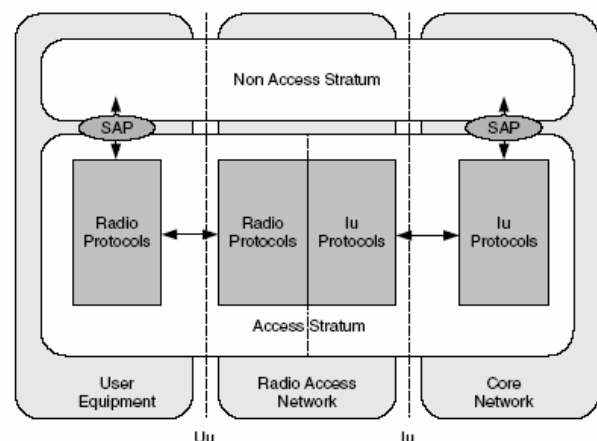
Trenutno u svijetu, prema podacima UMTS Foruma, 130 mobilnih operatora komercijalno koristi UMTS usluge, sa preko 88.000.000 korisnika (od kojih oko 44 miliona u Evropi), dok u okruženju Bosne i Hercegovine komercijalne UMTS mreže postoje u Sloveniji i Hrvatskoj, a toku je izgradnja komercijalnih UMTS mreža u Srbiji.

UMTS standard dat od strane 3GPP (Third Generation Partnership Project) zasnovan je na uspjehu i iskustvima GSM standarda. Prvo izdanje UMTS standarda kompletirano je početkom 2000. godine i poznato je kao *UMTS Annual release 1999 (Release '99)*. Nakon Release '99 uslijedio je 2001. godine i *Release 4*, koji donosi izvjesne modifikacije na Core mreži, zatim *Release 5* koji definiše strukture protokola neophodne za IMS (IP Multimedia Subsystem), potpuno je definisan HSDPA (High-Speed Downlink Packet Access) koncept, a potom i *Release 6* koji postavlja standard

za HSUPA (High-Speed Uplink Packet Access). Poboľšane mogućnosti UMTS tehnologije u odnosu na GSM tehnologiju su sljedeće:

- Visoka bitska brzina teoretski do 2 Mb/s prema tehničkim preporukama 3GPP Release '99, a preko 10 Mb/s prema tehničkim preporukama 3GPP Release 5 i Release 6 korištenjem HSDPA i HSUPA, u praksi ostvaruju se bitske brzine do 384 Mb/s prema 3GPP Release '99, odnosno 2 Mb/s prema 3GPP Release 5 i Release 6
- Malo kašnjenje pri prenosu paketa informacija, ispod 200 ms
- Neprekinuta mobilnost za aplikacije prenosa podataka
- QoS (Quality of Service) diferencijacija radi ostvarivanja visokog stepena iskoristivosti mreže pri obezbjeđivanju servisa
- Mogućnost simultanog prenosa govora i podataka
- Kompatibilnost sa postojećom GSM/GPRS (General Packet Radio Service) /EDGE (Enhanced Data for Global Evolution) mrežom (handover, roaming, zajednički servisi)

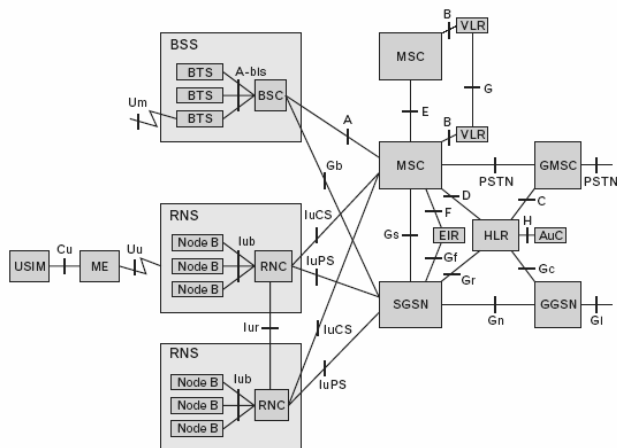
UMTS tehnologija treba da podrži veoma širok spektar različitih aplikacija sa različitim zahtjevima u pogledu neophodnog kvaliteta servisa. Način i učestalost korištenja ponuđenih UMTS servisa u komercijalnom smislu nije moguće tačno predvidjeti pa samim tim ni UMTS mrežu nije moguće optimizirati samo za jedan vrstu aplikacija. Zbog toga UMTS mreža mora biti vrlo fleksibilna i u mogućnosti da evoluiru u vremenu prateći tehnološki razvoj. Da bi se izašlo us susret ovim zahtjevima, 3GPP je predložio modularni pristup prilikom definisanja funkcionalnih dijelova UMTS mreže.



Slika 1. Osnovna arhitektura UMTS mreže

Na slici 1. je prikazana osnovna arhitektura UMTS mreže. Kao tri osnovne cjeline izdvajaju se: korisnički terminal, radio pristupna mreža (RAN) i komutaciona mreža (CN). Takođe sa slike vidimo da se procedura konekcije mobilnog uređaja na UMTS mrežu odvija u dve zasebne cjeline: pristupni sloj (AS) i viši nepristupni sloj (NAS). U

UMTS-u AS se sastoji od svih dijelova koji čine radio pristupnu mrežu uključujući i transportnu mrežu, kao i od svih mehanizama koji obezbjeđuju pouzdanu razmjenu informacija. NAS funkcije se obavljaju između mobilnog uređaja i komutacione mreže (npr. funkcija upravljanja mobilnošću). AS i NAS interreaguju preko pristupnih servisnih tačaka (SAP). UMTS radio pristupna mreža (UTRAN) obezbjeđuje odvajanje AS i NAS domena i omogućava da sve AS funkcije budu u potpunosti kontrolisane i primjenjivane unutar UTRAN segmenta mreže. Dva glavna interfejsa UTRAN mreže su U_{ub} , interfejs između mobilnog uređaja (UE) i UTRAN mreže i I_{ur} , interfejs između UTRAN mreže i komutacione mreže. Svaki od ovih interfejsa ima svoju korisničku i kontrolnu ravan sa odgovarajućim funkcijama pripadajućih protokola. Na slici 2. prikazani su svi elementi i interfejsi UMTS mreže.



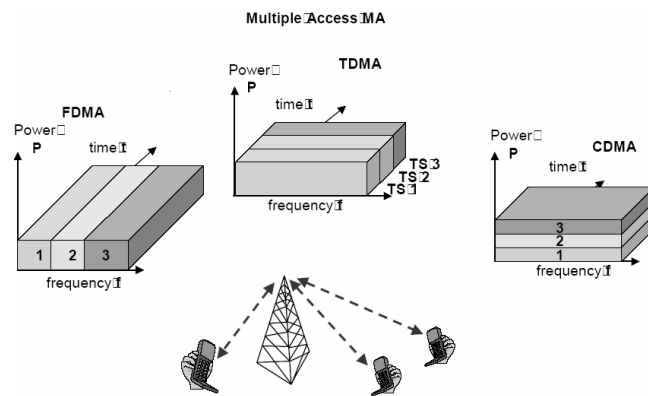
Slika 2. UMTS mrežni elementi i interfejsi

Sa prethodne slike vidimo da je koegzistencija postojeće GSM mreže i nove UMTS mreže potpuno ostvariva i ova činjenica predstavlja komercijalnu osnovu daljeg razvitka modernih telekomunikacionih mobilnih sistema.

Tri osnovna interfejsa UMTS mreže su I_{ub} , I_{ur} i I_u interfejsi. I_{ub} je interfejs između UMTS bazne stanice (Node B) i kontrolera radio pristupne mreže (RNC), I_{ur} je interfejs između dva kontrolera radio pristupne mreže. Konačno, I_u je interfejs između radio mreže i komutacionog dijela (razlikujemo dva segmenta ovog interfejsa: onaj koji se odnosi na paketsku komutaciju I_{uPS} i onaj koji se odnosi na komutaciju kanala I_{uCS}).

Radio interfejs, zasnovan na WCDMA konceptu, omogućuje veću spektralnu iskoristivost, fleksibilnu i dinamičku varijaciju bitskih brzina korisničkih servisa, asimetričan prenos korisničkih informacija, kao i druge mogućnosti koje nisu bile dostižne kod mobilnih sistema druge generacije. WCDMA je širokopojasni DS-CDMA (Direct sequence Code Division Multiple Access) sistem, principijelno opseg korisničke informacije se širi u spektru, množenjem bita korisničke informacije sa bitima CDMA pseudo slučajne sekvence (zvanim *čip*) veće učestanosti. Na ovaj način je moguće podržati veće bitske brzine (do 384 kb/s za 3GPP tehničke preporuke *Release '99*, odnosno do 2 Mb/s *Release 5*) uz upotrebu različitih spreading faktora i multiblokova.

Na slici 3. dato je poređenje CDMA koncepta u odnosu na TDMA i FDMA posmatrano u koordinatnom prostoru vrijeme-kod-frekvencija.



Slika 3. Prikaz različitih vrsta višestrukog pristupa u koordinatnom sistemu vrijeme-kod-frekvencija

Brzina čipa od 3,84 Mb/s dovodi do opsega nosioca od približno 5 MHz. Širi opseg nosioca omogućava prenos većim bitskim brzinama ali i neka poboljšanja performansi sistema kao što su povećanje efekta multipath diversity-ja. WCDMA podržava različite brzine prenosa podataka korisnika, što daje mogućnost dodjele. 'Opsega na zahtjev' tj. prenos se prilagođava različitim potrebama korisnika. Korisnički sadržaj svakog korisnika se smješta u vremenske okvire trajanja 10 ms, tokom koga je bitska brzina za jednog korisnika konstantna. Bitska brzina prenosa podataka jednog korisnika može se mijenjati tokom ostvarene sesije.

WCDMA podržava dva osnovna moda funkcionisanja: FDD- Dupleks zasnovan na frekvencijskoj raspodjeli i TDD- Dupleks zasnovan na vremenskoj raspodjeli. Kod FDD moda dva razdvojena opsega od 5 MHz upotrebljeni su za uplink i downlink. Frekventno razdvajanje uplink i downlink nosioca iznosi 190 MHz. Kod TDD moda jedan opseg od 5 MHz koristi i za uplink i za downlink u različitim vremenskim intervalima. Danas, u komercijalnim UMTS mrežama, uglavnom prevladava FDD mod funkcionisanja WCDMA.

2. STRUKTURA I OSTVARENE TEHNIČKE PERFORMANSE EKSPERIMENTALNE UMTS MREŽE

Čest je slučaj da operatori mobilne telefonije prije pribavljanja Licence i komercijalnog rada UMTS mreže, određeno vrijeme imaju eksperimentalnu fazu rada UMTS mreže. Eksperimentalna faza rada UMTS mreže (UMTS trial) podrazumijeva instalaciju minimalne konfiguracije UMTS mreže u cilju ispitivanja, usvajanje tehnologije UMTS-a od strane tehničkog osoblja, testiranje različitih servisa i aplikacija i sl. Arhitekturu eksperimentalne UMTS mreže čine dvije cjeline i to:

1. Core mreža (GSM/UMTS Core Network) smješteno je u zgradi TKC Banja Luka a njegove dijelove čine postojeći mrežni elementi:
 - MSC,
 - Stand alone HLR,
 - VLR,
 - SGSN, i
 - GGSN.
2. UMTS radio pristupna mreža (UTRAN), koja se sastoji od 3 UMTS bazne stanice (Node B), koji se instaliraju na postojećim GSM lokacijama TKC Banja Luka, BL Neboder i BL Elektrotehnički fakultet, i RNC koji je smješten u TKC Banja Luka.

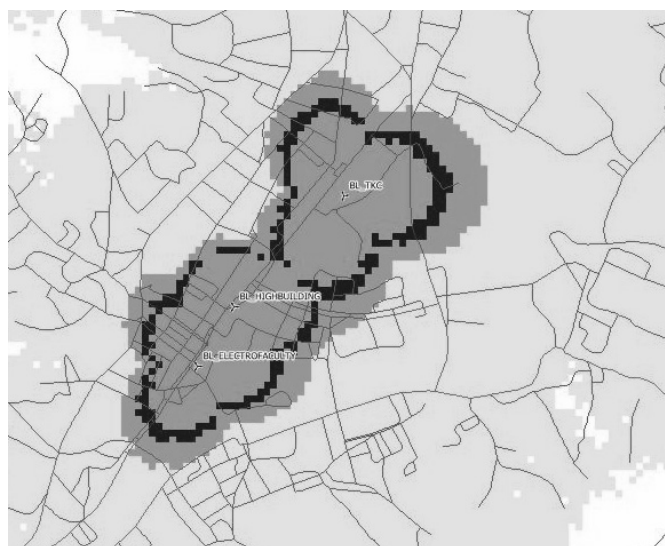
Pri planiranju kapaciteta i pokrivenosti WCDMA mreže za grad Banja Luka korišten je alat za radio planiranje *Enterprise Asset3g V.5.0.1.* firme *Aircom International*, Velika Britanija. Propagacioni model, pogodan za frekventni opseg od 2 GHz, koji je u ovom slučaju upotrijebljen je COST Hata model :

$$L_{urban} = 46,3 + 33,9 \cdot \log f - 13,82 \cdot \log h_{BS} - d(h_{MS}) - c + [44,9 - 6,55 \cdot \log h_{BS}] \cdot \log d$$

$$d(h_{MS}) = (1,1 \cdot \log f - 0,7) \cdot h_{MS} - (1,56 \cdot \log f - 0,8)$$

gdje je:

- f frekvencija signala data u MHz,
- h_{BS} visina antene bazne stanice
- h_{MS} visina mobilne stanice
- d udaljenost između antene bazne i mobilne stanice
- c faktor korekcije



Slika 4. Komparativna pokrivenost grada Banjaluka za slučaj servisa bitskog protoka 12,2 kb/s, 144 kb/s i 384 kb/s

Legenda:

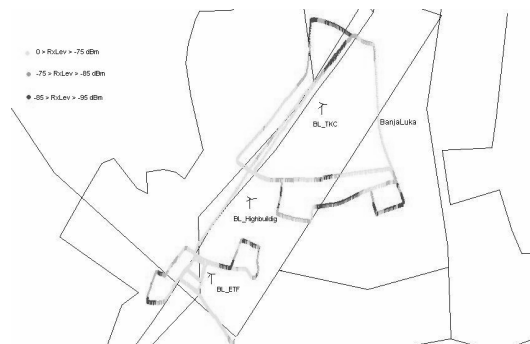
- interaktivna klasa saobraćaja (file transfer ili web browsing) sa bitskim protokom od 384kb/s
- streaming klasa saobraćaja (audio streaming) ili interaktivna klasa saobraćaja (pretraživanje weba, e-commerce) sa bitskim protokom od 144 kb/s
- konverzijska klasa saobraćaja (govorni poziv) ili background klasa saobraćaja bez garantovanog protoka (e-mail) sa bitskim protokom od 12.2 kb/s

Na slici 4. su prikazane pokrivenost grada Banja Luka zavisno od upotrijebljenih servisa sa odgovarajućom klasom saobraćaja.

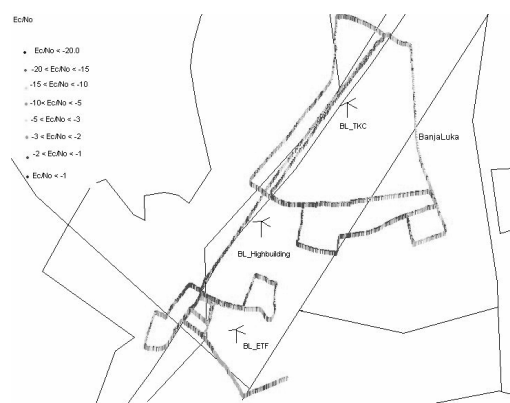
Mjerenja nivoa signala UMTS mreže obavljena su u Banja Luci, korišten je mjerni uređaj *Agilent E6474A Wireless Network Optimization Platform*, proizvođača *Agilent Technologies, USA*. Obavljena su mjerenja nivoa prijemnog signala, odnosa nivoa prijemnog signala i interferencije u opsegu (E_c/N_0).

Na slici 5. prikazana su test-drive mjerenja nivoa signala UMTS mreže centra grada Banja Luke, za slučaj 384 kb/s servisa prenosa podataka, file download, van realnog vremena, interaktivna klasa saobraćaja. Uzet je ovaj slučaj servisa, jer servis prenosa podataka 384 kb/s ima najstrožije uslove prema proračunu link budžeta. Mjerenje je obavljeno 22.02.2006. od 11:00 do 13:00 časova, vozilom pri brzini od

40 km/h do 60 km/h. Mjerenje je obavljeno na frekvenciji redni broj 1. iz opsega UTRA FDD. Obzirom da je u proračunatoj oblasti pokrivenost signal zadovoljavajućeg nivoa, mjerenje je verifikovalo proces planiranja UMTS mreže.



Slika 5. Mjerenje nivoa signala UMTS mreže



Slika 6. Mjerenje nivoa interferencije

Na slici 6. prikazano je test-drive mjerenje vrijednosti nivoa interferencije E_c/N_0 (odnos nivo prijemnog signala i ukupne interferencije u opsegu) za servis prenosa podataka 384 kb/s. Mjerenje je obavljeno pod istim okolnostima istog dana u periodu od 13:00 do 15:00 časova.

Eksperimentalni rezultati mjerenja signala i nivoa interferencije, UMTS trial mreže Telekoma Srpske, kao što se i očekivalo, potvrdili su projektovane vrijednosti, i potvrdili da se na ovim pretpostavkama može vršiti dalje planiranje i dimenzionisanje inicijalne komercijalne UMTS mreže Telekoma Srpske.

3. PRIJEDLOG STRUKTURE INICIJALNE KOMERCIJALNE UMTS MREŽE TELEKOMA SRPSKE

Tehničko rješenje uvođenja UMTS sistema u Telekom Srpske mobilnu mrežu, bazirano na saznanjima iz predhodnih glava, kreće od osnovne činjenice da je nadogradnja postojećeg GSM sistema predstavlja ekonomičnije i jednostavnije rješenje nego izgradnja potpuno nove UMTS mreže. GSM core mreža se koristiti kao osnova za nadogradnju, odnosno instalirani mrežni elementi MSC/HLR/VLR, SGSN i GGSN u mobilnoj mreži Telekoma Srpske, već su na tehnološkom nivou koji podržava UMTS. UTRAN segment mreže, koga čine novi mrežni elementi RNC i UMTS bazne stanice, neophodno je integrisati sa postojećom core mrežom.

Početa tačka proračuna kapaciteta i mrežnih elemenata i interfejsa među njima je svakako saobraćajni model ponašanja korisnika. Saobraćajni model daje procjenu raspodjele saobraćaja po karakterističnim saobraćajnim slučajevima koji se javljaju u realnoj mreži, kao što su na primjer, broj pokušaja poziva po korisniku u času najvećeg opterećenja (BHCA), CS i PS prosječni saobraćaj po korisniku, vrijeme držanja poziva i slično. Saobraćajni model inicijalne UMTS mreže, neophodan je za dimenzionisanje kapaciteta mrežnih elemenata i interfejsa među njima. Izveden je, uz određene korekcije neophodne zbog primjene UMTS tehnologije, iz podataka o ponašanju korisnika koji su dostupni iz postojeće EDGE/GPRS/GSM mreže i dati su u tabeli 1.

Podaci iz table 1. su iskorišteni pri proračunu kapaciteta UTRAN mreže i proširenja kapaciteta mrežnih elemenata i interfejsa zajedničke core GSM/UMTS mreže.

Tabela 1. Saobraćajni model UMTS mreže Telekom Srpske

Parametar	Vrijednost
Očekivani broj korisnika	50.000
BHCA	0,92
BHCA CS	0,60
BHCA PS	0,32
BHCA messaging	0,50
CS saobraćaj po korisniku	18 mErl
CS vrijeme držanja poziva	108 s
PS saobraćaj po korisniku	250 b/s
PS prosječna bitska brzina	32 kb/s
Tajmer za CH switching (DCH/FACH)	1280 ms
Odnos između CS i PS saobraćaja	0,65:0,35
stepen lokacijskog update-a	2,17
Odnos između soft/softer handovera	0,66:0,34
Handover	4,3/pozivu
PS CH switching	4,0/pozivu
Relokacija	0,2/pozivu
Čelijski update	3,0/pozivu

Planiranje UMTS radio mreže uključuje dimenzionisanje, detaljno planiranje kapaciteta i pokrivenosti, kao i optimizaciju mreže. U fazi dimenzionisanja pretpostavlja se aproksimativni broj lokacija baznih stanica, njihovih konfiguracija, kao i konfiguracije drugih mrežnih elemenata. Sam proces dimenzioniranja mora ispuniti zahtjeve operatora za pokrivenošću, kapacitetom i kvalitetom servisa. Kapacitet i pokrivenost su veoma blisko vezani pa se zbog toga moraju posmatrati istovremeno.

U procesu planiranja kapaciteta i pokrivenosti za procjenu saobraćaja korištene su vrijednosti iz table 1. U ovu svrhu, kao i pri radio planiranju eksperimentalne mreže, korišten je alat za radio planiranje i optimizaciju *Enterprise Asset3g V.5.0.1* firme *Aircorn International*, Velika Britanija. Takođe je upotrijebljen propagacioni model, pogodan za frekventni opseg od 2 GHz COST Hata.

Obzirom da veličina UMTS ćelije odgovara veličini ćelije u urbanim sredinama GSM mreže ispunjen je uslov za zajedničku upotrebu lokacija UMTS i GSM mreže. Dakle, koristi se postojeća infrastruktura: stub, prostorija i priključak električne energije. Posebno je značajno da se u ovom slučaju izbjegava dugotrajna procedura pribavljanja dozvola za građenje jer se koriste postojeći objekti. Strategija uvođenja je takva da u području visokog generisanja

saobraćaja, kakvi su gradski centri, korisnici koriste servise treće generacije, a da u ostatku mobilne mreže korisnici koriste servise dostupne za EDGE/GPRS/GSM tehnologiju. Omogućen je neprimjetan prelazak sa jedne mrežne tehnologije na drugu kako bi se obezbijedila kontinualnost servisa.

Inicijalna komercijalna UMTS mreža predviđa pokrivenost stanovništva Bosne i Hercegovine od 58 %. Da bi se ovaj uslov ostvario dovoljno je ostvariti pokrivenost urbanih sredina u Bosni i Hercegovini. To su prije svega gradovi Banjaluka, Sarajevo, Bijeljina, Mostar, Trebinje i sl. Da bi se ostvarila pokrivenost od 58 % stanovništva u inicijalnoj fazi UMTS mreže, neophodno je koristiti 55 UMTS baznih stanica. Procijenjeni broj UMTS korisnika u inicijalnoj fazi je 50.000. Na slici 7. prikazana je pokrivenost BiH UMTS signalom inicijalne komercijalne mreže.



Slika 7. Pokrivenost BiH za slučaj servisa prenosa govora 12,2 kb/s i prenosa podataka 144 kb/s i 384 kb/s

Kao transportna mreža za UMTS radio pristupnu mrežu može se iskoristiti postojeća transportna mreža mobilne i fiksne mreže Telekom Srpske uz proširenja kapaciteta gdje je to neophodno.

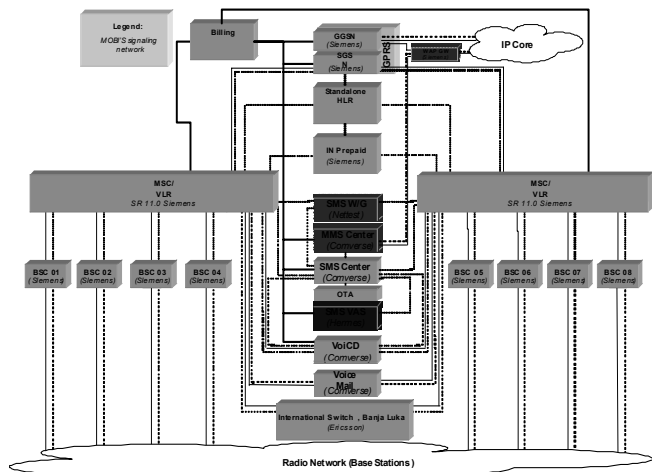
Uvođenjem UMTS-a u mobilnu mrežu, core mreža postaje jedinstvena 3G/2G core mreža, iako opslužuje dvije različite radio pristupne mreže GERAN i UTRAN. Na postojeću core mrežu je dovoljno uvesti 3G funkcije na core mrežne elemente, uvesti nove servise koji nisu bili raspoloživi kod mobilne mreže druge generacije i obezbijediti dovoljan kapacitet sistema za UMTS saobraćaj.

Na slici 8. prikazana je arhitektura zajedničke GSM/UMTS core mreže Telekom Srpske sa svim mrežnim elementima.

CS core je sačinjavaju postojeća 2 MSC, VLR i HLR koji su smješteni u TKC Banja Luci. Softverska verzija na MSC-ovima i HLR-ovima je UCR 3.0. (Siemens), i u potpunosti podržava UMTS funkcije. Neophodno je obezbijediti dodatni kapacitet za 50.000 UMTS korisnika.

PS core mobilne mreže Telekom Srpske predviđa istu strukturu mrežnog jezgra koje se koristi i za GPRS, kao što je preporučeno prema 3GPP tehničkim preporukama *Release 99*, a potom i *Release 4, 5 i 6*. Stoga sa stanovišta core mreže, nema funkcionalnih razlika između GPRS i UMTS mreže, izuzev činjenice da 3G/2G mreža mreža treba biti dimenzionisana na način da zadovolji potrebe za većim

kapacitetom saobraćaja, te da obezbijedi drugačije algoritme za autentifikaciju i kodovanje. Obzirom da UMTS treba da ponudi čitavu lepezu servisa koji sa stanovišta QoS kreću od aplikacija neosjetljivih na kašnjenje do onih koje su osjetljive na kašnjenje i zahtijevaju određeni garantovani bitski protok, ATM tehnologija koja je konekcijski orjentisana i koja ima integrisane QoS mehanizme je u osnovi PS mrežnih elemenata SGSN i GGSN.



Slika 8. Arhitektura GSM/UMTS core mreže
Telekoma Srpske

Osnovni zadatak 3G/2G inteligentne mreže je podrška prepaid servisu koji omogućuje naplatu usluga u realnom vremenu. Prepaid servis koji je široko rasprostranjen kod mreža druge generacije biće podržan sa istim funkcijama i u mreži treće generacije. U inicijalnoj fazi UMTS mreže predviđena je distribucija prepaid korisnika u iznosu od 60%, što odgovara distribuciji prepaid korisnika mobilne mreže Telekoma Srpske u ranijoj fazi razvoja.

IN platforma obezbjeđuje:

- Opsluživanje servisa prepaid korisnika uz naplatu u realnom vremenu i VPN servisa za govorne usluge
- Višestruku platformu sa standardizovanim interfejsima za podršku servisima mobilnih mreža različitih generacija i paketskih IP mreža
- Skalabilnu platformu omogućujući fleksibilnu konfiguraciju i distribuciju bilo hardvera bilo aplikacija i servisa

Otvorene servisne platforme nove generacije (OSE platforme) imaju modularnu strukturu koja na jednoj platformi obuhvata sve servise u mreži kao što su: SMS, instant messaging, MMS, push to talk i slično. Otvorena servisna platforma podržava IMS funkcije, što daje mogućnost značajnije primjene IP baziranih multimedijalnih servisa, čija upotreba tek treba da doživi značajniju primjenu u UMTS-u. Ovakav pristup donosi pogodnosti za korisnika u vidu lakog pristupa grupnoj komunikaciji (push-to-talk), kombinaciji više servisa u jednoj sesiji (govor, tekst, video, tzv. rich call), promjenu moda komunikacije unutar jedne sesije i slično. Sa druge strane pogodnosti za operatora pri upotrebi jedne platforme su brz razvoj i uvođenje novih servisa na istoj platformi, bolje iskorištenje zajedničkih IMS funkcija koji se mogu koristiti za više različitih servisa. Primjena IP multimedijalnog podsistema na otvorenoj servisnoj platformi zahtijeva uvođenje novog signalizacionog

SIP (Session Initiation Protocol) protokola unutar core mreže, koji nije bio korišten u mrežama druge generacije.

Mreža je inicijalno projektovana za 50.000 korisnika odnosno za potencijalnu bazu korisnika projektovanu na osnovu postojeće raspodjele korisnika. Potencijalni UMTS korisnici su korisnici koji intenzivno koriste servise prenosa podataka, poslovni VPN korisnici, kao i dio prepaid populacije koja koristi servise multimedijalnih poruka, downloada različitih sadržaja i slično. Raspodjela između prepaid/VPN korisnika i prepaid je u omjeru 20.000:30.000.

U tabeli 2. prikazane su tehničke mogućnosti ovakve arhitekture. Ovakva arhitektura UMTS mreže je potpuno skalabilna, fleksibilna i modularna, što daje prostor buduća funkcionalna i kapacitivna proširenja na svim segmentima mreže kao i migraciju na tehnološka poboljšanja UMTS mreže kao što su HSDPA i HSUPA.

Tabela 2. Tehničke mogućnosti inicijalne komercijalne UMTS mreže

Tehničke mogućnosti UMTS mreže	Vrijednost
Očekivani broj korisnika	50.000
MSC,HLR,VLR,SGSN,GGSN,IN, Messaging server	Postojeći
OSE platforma	1
Broj RNC	1
Broj Node B	55
Broj ćelija	113
Očekivani CS saobraćaj u času najvećeg opterećenja	900 Erl
Maksimalni CS saobraćaj u času najvećeg opterećenja	1500 Erl
Očekivani messaging saobraćaj u času najvećeg opterećenja	25 kBHCA
Maksimalni messaging saobraćaj u času najvećeg opterećenja	100 kBHCA
Očekivani PS saobraćaj u času najvećeg opterećenja	12,5 Mb/s
Maksimalni PS saobraćaj u času najvećeg opterećenja	24 Mb/s

4. OPRAVDANOST UVOĐENJA UMTS SISTEMA U MOBILNU MREŽU TELEKOMA SRPSKE

Ključne prednosti uvođenja UMTS tehnologije u postojeću mobilnu mrežu su sljedeće:

- Visoka bitska brzina teoretski do 2 Mb/s (u praksi do 384 kb/s) u 3GPP tehničkim preporukama Release '99, a preko 10 Mb/s (u praksi oko 2 Mb/s) u 3GPP Release 5 i Release 6 korištenjem HSDPA i HSUPA tehnike,
- Malo kašnjenje pri prenosu paketa informacija, ispod 200 ms
- Usluge govora, bazirane na AMR govornom kodeku, su poboljšano kvaliteta ravne kvaliteta govora u fiksnoj telefoniji
- Omogućene su usluge paketskog govora nešto lošijeg kvaliteta, VoIP
- Širok asortiman različitih aplikacija baziranih na videu, multimediji, VPN-u, messagingu, prenosu podataka većim bitskim brzinama i slično
- Garantovan je kvalitet usluga baziran na QoS uz efikasnije iskorištenje komunikacionih resursa

- ❑ Moguće je kombinovanje različitih usluga u jednoj vezi
- ❑ Značajno povećanja saobraćajnog kapaciteta mobilne mreže
- ❑ Fleksibilni načini tarifiranja bilo po vremenu, količini podataka, uslugama, modelima tarifiranja, kliring sa različitim poslovnim subjektima koji učestvuju u lancu pružanja usluga, kao što su servis i content provajderi
- ❑ Upotreba postojeće GSM/GPRS/EDGE mreže gdje ne postoji UMTS pokrivenost za servise dostupne u 2G, promjena mreže moguća je čak i u toku poziva (3G/2G handover podržan)
- ❑ Roaming kako sa 3G mrežama tako i sa 2G mrežama
- ❑ Garantovan evolutivni razvoj UMTS/HSDPA/HSUPA uz softverski upgrade i manje hardverske promjene, u istom frekventnom opsegu i na istoj opremi

Od posebnog je značaja je činjenica da investicija u UMTS tehnologiju ne predstavlja investiciju visokog rizika obzirom da to nije tzv. Green-field investicija. Mreža treće generacije koegzistira sa postojećom 2G mrežom, a iz druge generacije se nasljeđuje sljedeće:

- ❑ Postojeća infrastruktura radio pristupne mreže, odnosno, lokacije baznih stanica. Koristi se princip kolokacije na postojećim objektima, nema ulaganja u građevinsku i elektroenergetsku infrastrukturu, niti dugotrajne procedure pribavljanja svih neophodnih dozvola
- ❑ Core mreža i inteligentne platforme, ostaju ista uz odgovarajuće softverske promjene i kapacitivna proširenja
- ❑ Transmisiona backbone i pristupna mreža, uz proširenje kapaciteta postojeće transmisione mreže gdje je to neophodno
- ❑ Postojeće inostrane roaming partnere, uz proširenje postojećih ugovora na UMTS domen
- ❑ Korisnička baza, koja će vremenom migrirati na UMTS

Predložena inicijalna komercijalna UMTS mreže će obezbijediti sljedeće servise:

- ❑ AMR govorni poziv i video poziv,
- ❑ Web pretraživanje, e-mail, file transfer, data VPN, mobini office
- ❑ VPN za govorne usluge,
- ❑ M-commerce
- ❑ MMS, SMS i instant messaging,
- ❑ Voice i video mail,
- ❑ Audio i video streaming i content download,
- ❑ VoIP poziv i Push-to-talk,
- ❑ Različite servise u saradnji servis/content provajderima.

Projekat uvođenja UMTS sistema u mobilnu mrežu Telekoma Srpske, predviđen je da se sprovede u roku od 9 mjeseci od trenutka pribavljanja Licence za pružanje UMTS usluga. Uz projektovani porast broja UMTS korisnika i predviđeni ARPU (Average Revenue Per User) za različite ciljne grupe korisnika, vrijeme povrata sredstava uložених u investiciju izgradnje inicijalne komercijalne UMTS mreže, iznosi oko 2 godine.

5. ZAKLJUČAK

Cilj istraživanja prikazanih u ovom radu bio je da se procijeni mogućnost i opravdanost uvođenja UMTS sistema u mobilnu mrežu Telekoma Srpske. Da bi se dostigao ovaj cilj predstavljene su osnovne prednosti i osnovi UMTS tehnologije i primjenjenog WCDMA radio pristupa. Data je struktura eksperimentalne UMTS mreže i predstavljeni su rezultati mjerenja. Predložena je struktura inicijalne komercijalne UMTS mreže Telekoma Srpske i date tehničke performanse inicijalne komercijalne UMTS mreže. Prezentovana je opravdanost uvođenja UMTS sistema u mobilnu mrežu Telekoma Srpske.

6. LITERATURA

- [1] Milenko Cvijanović, *Analiza mogućnosti uvođenja UMTS sistema u mobilnu mrežu Telekoma Srpske sa prijedlogom rješenja*, Magistarski rad, Elektrotehnički fakultet Banja Luka, jun 2006.
- [2] Holma H. i Toskala A. , *WCDMA for UMTS, Radio Access For Third Generation Mobile Communications, third edition*, John Wiley and Sons ltd., 2004.
- [3] Holma H. i Toskala A. *HSDPA/HSUPA for UMTS* , John Wiley and Sons ltd., 2006.
- [4] Jeffrey Bannister, Paul Mather and Sebastian Coope, *Convergence technologies for 3G networks IP, UMTS, EGPRS, and ATM*, John Wiley and Sons ltd. West Sussex England, 2004.

Abstract - In this paper is given overview of UMTS technology and WCDMA radio access. Structure of UMTS trial network is given and results of signal and interference measurement are presented. Structure of initial commercial UMTS network of Telekom srpske is proposed and UMTS network performance are given.

PROPOSAL OF INITIAL COMMERCIAL UMTS SYSTEM IN MOBILE NETWORK OF TELEKOM SRPSKE

Milenko Cvijanović

ИНДЕКС

Andelković, B.	32, 84	Krstić, M.	302	Prijić, A.	48
Andjelković, M.	95	Litovski, V.	27, 32, 95, 101, 117, 121, 168	Prijić, Z.	48
Andrejević, M.	117	Ljekar, T.	42	Radmanović, M.	36
Bajić, M.	53	Lubura, S.	150	Radovanović, M.	42
Balaž, A.	294, 298	Lukić, S.	20	Rakić, A.	269
Balović, V.	184	Mančić, D.	36, 175, 198	Rakić, I.	73
Belić, A.	294, 298	Marinković, M.	84	Ristić, S.	48
Bogojević, A.	294, 298	Marinković, S.	184	Rogić, M.	248
Bogoslović, S.	237	Marović, B.	288	Savić, M.	27, 95, 168
Bojović, R.	237	Matić, P.	136, 155	Šević, Ž.	316
Bondžulić, B.	203, 209	Mihajlović, D.	192	Simić, S.	214
Božović, P.	62	Milanković, M.	136, 275	Slankamenac, M.	20, 180
Brkić, M.	172, 180	Milić, Z.	279	Softić, F.	57
Buha, S.	192	Miličević, D.	141, 283	Sokolović, M.	101
Bundalo, D.	90	Miljković, M.	23	Spasić, J.	220, 242
Bundalo, Z.	90, 316	Milojković, J.	121	Stefanović, M.	231, 237
Cvetković, Z.	53	Milosavljević, Č.	258	Stefanović, R.	235
Cvijanović, M.	332	Milosavljević, V.	180	Stojanović, G.	42, 187
Čorba, Z.	283	Milošević, N.	220	Stojić, M.	12
Damnjanović, M.	80, 253	Milović, B.	312	Šargač, M.	141
Dimitrijević, B.	242	Milović, D.	231	Šoja, M.	150
Dimitrijević, M.	95, 168, 184	Mitić, D.	198, 258	Šordan, R.	42
Djordjević, B.	90	Mitrović, M.	325	Švraka, N.	294
Drača, D.	231	Mrčarica, Ž.	27	Stojiljković, D.	298
Dujković, D.	269	Nađ, L.	172	Stojković, D.	184
Filipović, N.	302	Naumović, M.	264	Todorović, B.	235
Garovnikov, T.	187	Nikolić, M.	105	Topisirović, D.	111
Grabić, S.	73, 146, 161	Nikolić, P.	279	Vasić, Č.	175, 198
Igić, S.	275	Nikolić, S.	161	Vasić, I.	184
Ilić, D.	329	Nikolić, Z.	220, 242	Vasić, V.	141, 283
Ilišković, A.	57	Okiljević, D.	288	Veselić, B.	258, 264
Ivanović, M.	302	Panajotović, A.	231	Vlajić, J.	53
Ivanović, Ž.	155	Pantić, D.	48	Vračar, L.J.	23
Ivković, D.	225	Paunović, V.	23	Vujčić, S.	316
Jerkan, P.	283	Pavković, D.	146	Vukman, G.	136
Jevtović, M.	308, 321, 325	Pavlović, B.	321	Vukosavić, S.	128
Jovanović, B.	80, 253	Pavlović, M.	253	Vulić, V.	275
Kalabrić, M.	187	Pejović, P.	62	Zrnić, B.	209, 214
Katić, V.	67, 73, 146, 161	Pešić, B.	48	Zubić, S.	155
Knežić, M.	155	Petković, P.	84, 105	Zwolinski, M.	101
Kojić, M.	302	Petrović, M.	231	Žibert, A.	235
Krsmanović, D.	312	Petrović, T.	269	Živanov, M.	180, 192
Krstić, D.	237	Petrušić, Z.	36, 175	Živković, L.J.	23