



**ЕЛЕКТРОТЕХНИЧКИ ФАКУЛТЕТ  
БАЊА ЛУКА**

**VII симпозијум  
ИНДУСТРИЈСКА ЕЛЕКТРОНИКА  
ИНДЕЛ – 2008**

---

---

**ЗБОРНИК РАДОВА**

---

---

**Бања Лука  
Република Српска  
7-8. новембар 2008.**

VII симпозијум  
**ИНДУСТРИЈСКА ЕЛЕКТРОНИКА**  
**ИНДЕЛ – 2008**

Бања Лука  
7-8. новембар 2008.

Организатор



**ЕЛЕКТРОТЕХНИЧКИ ФАКУЛТЕТ**  
**БАЊА ЛУКА**

Патре 5  
78 000 Бања Лука  
Република Српска  
Босна и Херцеговина

централа: +387 (0)51 - 221 - 820  
деканат: +387 (0)51 - 221 - 824  
факс: +387 (0)51 - 211 - 408  
web: [www.etfbl.net](http://www.etfbl.net)  
e-mail: [office@etfbl.net](mailto:office@etfbl.net)

Суорганизатор пленарне сједнице  
**ЕЛЕКТРОПРИВРЕДА РЕПУБЛИКЕ СРПСКЕ** Требиње

Покровитељ  
**ВЛАДА РЕПУБЛИКЕ СРПСКЕ**

Спонзори  
**ТЕЛЕКОМУНИКАЦИЈЕ РС Бања Лука**  
**Културни центар "Бански двор" Бања Лука**  
**SIEMENS Бања Лука**  
**NOKIA SIEMENS NETWORKS Бања Лука**  
**EFT GROUP Бања Лука**

## **Предсједник Симпозијума**

Проф. др Бранко Докић, Електротехнички факултет Бања Лука

## **Програмски одбор**

Проф. др Бранко Докић, Електротехнички факултет Бања Лука  
Проф. др Милорад Божић, Електротехнички факултет Бања Лука  
Проф. др Слободан Вукосавић, Електротехнички факултет Београд  
Проф. др Владимир Катић, Факултет техничких наука Нови Сад  
Проф. др Бранко Ковачевић, Електротехнички факултет Београд  
Проф. др Милић Стојић, Електротехнички факултет Београд  
Проф. др Ванчо Литовски, Електронски факултет Ниш  
Проф. др Милан Радмановић, Електронски факултет Ниш  
Проф. др Предраг Пејовић, Електротехнички факултет Београд  
Проф. др Зоран Јовановић, Електротехнички факултет Београд  
Проф. др Божидар Крстајић, Електротехнички факултет Источно Сарајево  
Проф. др Ђемал Колонић, Електротехнички факултет Бања Лука  
Проф. др Зденка Бабић, Електротехнички факултет Бања Лука  
Проф. др Петар Марић, Електротехнички факултет Бања Лука  
Проф. др Златко Бундало, Електротехнички факултет Бања Лука  
Доц. др Татјана Пешић - Брђанин, Електротехнички факултет Бања Лука

## **Организациони одбор**

Проф. др Бранко Докић, Електротехнички факултет Бања Лука  
Проф. др Милорад Божић, Електротехнички факултет Бања Лука  
Проф. др Славко Марић, Електротехнички факултет Бања Лука  
Проф. др Зденка Бабић, Електротехнички факултет Бања Лука  
Мр Игор Радојичић, Народна скупштина Републике Српске  
Др Пантелија Дакић, Електропривреда Републике Српске, Требиње  
Др Славиша Крунић, EFT group, Бања Лука  
Драгољуб Давидовић, градоначелник града Бања Лука  
Душко Мијатовић, Електропренос БиХ, Бања Лука  
Мр Винко Богдан, Министарство науке и технологије Републике Српске  
Мр Горан Нинковић, Nokia Siemens Networks, Бања Лука  
Мр Игор Крчмар, Siemens, Бања Лука  
Мр Илија Стевановић, m:tel, Бања Лука  
Мр Небојша Нинић, Ланако, Бања Лука  
Мр Петар Матић, Електротехнички факултет Бања Лука  
Др Бранко Блануша, Електротехнички факултет Бања Лука  
Мр Дражен Брђанин, Електротехнички факултет Бања Лука  
Мр Владимир Рисојевић, Електротехнички факултет Бања Лука

## **Секретаријат**

Огњен Чалић	Синиша Зубић
Алексеј Аврамовић	Жељко Ивановић
Чедомир Зељковић	Младен Кнежић
Милосава Радоњић	



---

---

## ПРЕДГОВОР

---

---

Пред Вама је Зборник радова 7. Симпозијума Индустијска електроника ИНДЕЛ 2008, одржаног у Бањалуци 7-8. новембра 2008. године. Организатор Симпозијума је Електротехнички факултет Бањалука, а суорганизатор пленарне сједнице је била Електропривреда Републике Српске. Покровитељ симпозијума је био предсједник Народне скупштине Републике Српске мр Игор Радојичић. Спонзори Симпозијума: Телекомуникације Републике Српске, Министарство за науку и технологију Владе Републике Српске, Културни центар „Бански двор“ Бањалука, Siemens Бањалука, Nokia Siemens Бањалука и EFT GROUP Бањалука. Студентско такмичење су спонзорисали: Микроелектроника Београд и AlfaNet Elektronika Приједор.

Осим из оба ентитета БиХ: Републике Српске и Федерације БиХ, радове су изложили и аутори из свих бивших југословенских република: Србије, Црне Горе, Македоније, Хрватске и Словеније. На Симпозијуму су своје радове презентовали и аутори из Бугарске и Њемачке.

Укупно је било пријављено 76 радова, од чега је 25 враћено на дораду, а 8 је одбијено јер нису испуњавали дефинисане критеријуме Симпозијума. У зборнику су штампани само они радови који су изложени на Симпозијуму (54). Поучени искуством прошлих симпозијума када смо имали радове који су претходно штампани, а послје нису изложени, одлучили смо да Зборник штапамо по одржаном Симпозијуму и да у њега улазе само реферисани радови. Тако ће бити и у будуће.

Радови су били подијељени у 11 тематских области: Материјали и компоненте, Енергетска електроника, Кола и системи, Електричне машине и погони, Мјерне методе и системи, Обрада и пренос сигнала, Моделовање, идентификација и управљање преоцесима, Обновљиви извори енергије, Информационе технологије, Телекомуникационе технологије и Компоненте и системи (DAAD-ISSNB).

Ове године, по први пут, смо отворили нову тематску област: „Обновљиви извори енергије“. Намјеравамо овој области у наредним годинама посветити посебну пажњу. Симпозијум је отворен пленарном сједницом на тему: „Обновљиви извори енергије - коришћење енергије вјетра“. Проф. др Недељко Перић са Факултета електротехнике и рачунарства из Загребa је презентовао искуства Хрватске у изградњи вјетроелектрана, а о искуствима Србије у овој области говорио је проф. др Владимир Катић са Факултета техничких наука из Новог Сада. Оба излагања су била веома запажена и изазвала су велико интересовање присутних. Планове изградње обновљивих извора енергије Електропривреде Републике Српске, као и потенцијалне могућности Републике Српске у овој области презентовао је мр Жељко Ратковић. Нажалост излагања на пленарној сједници нису у Зборнику, јер су била припремљена у облику презентација.

Рад по позиву „Preliminary Design of a PEM Fuel Cell Simulator Based on DC-DC Buck Converter“ изложио је проф. др Гоце Арсов са Електротехничког факултета из Скопља.

Најбољи рад, по оцијени предсједавајућих, сваке тематске области ће бити објављен у часопису „Електроника“.

Симпозијум су обиљежиле и двије пратеће активности. Одржано је четврто (друго у Бањалуци) студентско такмичење “Hardware&Software“ на коме су учествовале екипе са: Факултета техничких наука Нови Сад (прво мјесто), Електротехничког факултета Бања Лука (друго мјесто), Електронског факултета Ниш (треће мјесто) и Саобраћајног факултета Добој (четврто мјесто). Компанија SIBLIK из Словеније је презентовала своје производе под називом: “SIBLIK- Нови системи соларних батерија“.

Предсједник Симпозијума

Проф. др Бранко Ј. Докић



---

---

## ТЕМАТСКЕ ОБЛАСТИ И СЕКЦИЈЕ СИМПОЗИЈУМА

---

---

- ТО-1 Материјали и компоненте**  
Предсједавајући: Проф. др Милош Живанов
- ТО-2 Енергетска електроника**  
Предсједавајући: Проф. др Милан Радмановић
- ТО-3 Кола и системи**  
Предсједавајући: Проф. др Слободан Милојковић  
Доц. др Татјана Пешић-Брђанин
- ТО-4 Електричне машине и погони**  
Предсједавајући: Др Бранко Блануша
- ТО-5 Мјерне методе и системи**  
Предсједавајући: Проф. др Предраг Петковић
- ТО-6 Обрада и пренос сигнала**  
Предсједавајући: Проф. др Зденка Бабић
- ТО-7 Моделовање, идентификација и управљање процесима**  
Предсједавајући: Проф. др Петар Марић
- ТО-8 Обновљиви извори енергије**  
Предсједавајући: Проф. др Владимир Катић
- ТО-9 Информационе технологије (ГРИД)**  
Предсједавајући: Проф. др Милорад Божић
- ТО-10 Телекомуникационе технологије**  
Предсједавајући: Проф. др Ђемал Колонић
- ТО-11 Компоненте и системи (DAAD-ISSNB)**  
Предсједавајући: Проф. др Ванчо Литовски

---

---

## САДРЖАЈ

---

---

<b>Секција ТО-1: Материјали и компоненте .....</b>	<b>1</b>
M. Slankamenac, M. Živanov, S. Lukić <b>ELECTRICAL SWITCHING EFFECTS IN THE CHALCOGENIDE GLASSY SEMICONDUCTOR <math>Cu_{15}(AsSe_{1.4}I_{0.2})_{85}</math> .....</b>	2
Z. Bundalo, D. Bundalo, F. Softić, M. Kostadinović <b>LOGIČKA KOLA SA STANJEM VISOKE IMPEDANSE NA IZLAZU ZA POVEZIVANJE BINARNIH I KVATERNARNIH CMOS DIGITALNIH KOLA I SISTEMA .....</b>	6
V. Paunović, Lj. Živković <b>MIKROSTRUKTURNE I DIELEKTRIČNE KARAKTERISTIKE La/Mn I Sm/Mn KODOPIRANE BARIJUM TITANATNE KERAMIKE .....</b>	12
D. Mančić, V. Paunović, Z. Petrušić, M. Radmanović, Lj. Živković <b>PRIMENA IMPEDANSNE SPEKTROSKOPIJE ZA ELEKTRIČNU KARAKTERIZACIJU KERAMIČKIH MATERIJALA .....</b>	17
T. Pešić-Brđanin, N. Janković <b>MODEL HETEROSPOJNOG Si/SiGe MOS TRANZISTORA SA NAPREGNUTIM KANALOM .....</b>	24
<b>Секција ТО-2: Енергетска електроника .....</b>	<b>29</b>
G. Georgievski, G. Arsov <b>PRELIMINARY DESIGN OF A PEM FUEL CELL SIMULATOR BASED ON DC-DC BUCK CONVERTER (рад по позиву) .....</b>	30
M. Шоја, С. Лубура, Д. Јокић, М. Радмановић, Б. Докић <b>ПРОРАЧУН И ИЗБОР ТРАНСФОРМАТОРА ПУШ-ПУЛ ИНВЕРТОРА .....</b>	36
M. Шоја, С. Лубура, Д. Јокић, М. Радмановић, Г. Ђорђевић, Б. Докић <b>КОНСТРУКЦИЈА ИЗВРШНОГ ОРГАНА ПУШ-ПУЛ ИНВЕРТОРА .....</b>	40
Z. Prijjić, A. Prijjić <b>КОНЦЕПТ M2M SISTEMA ZA PRIMENE U INDUSTRIJI .....</b>	44
S. Mihov, R. Ivanov, A. Popov <b>IMPLEMENTATION OF REAL TIME POWERLINE INTERFERENCE REMOVAL PROCEDURE FROM ECG .....</b>	48
V. Dogan, M. Živanov, M. Brkić, M. Slankamenac <b>ORIENTATION SENSOR HARDWARE REALISATION .....</b>	53
J. Radak, Ž. Mihajlović, M. Lukić, M. Živanov, M. Slankamenac <b>THE NOVELL SOLUTION FOR SEISMIC RECORDING .....</b>	56
<b>Секција ТО-3: Кола и системи .....</b>	<b>61</b>
Lj. Mijatović, G. Savčić, V. Marijanović <b>SMART GRID VIZIJA .....</b>	62
D. Grabež, M. Galić, D. Trivunović, P. Vidović <b>PREGLED SMART GRID KONCEPTA I OSVRT NA PRIMENU U AMERIČKIM MREŽAMA .....</b>	66
M. Зец, М. Гаћановић <b>ОДЗИВ ПРЕНΟΣНИХ ВОДОВА НА ИНДИРЕКТНА АТМОСФЕРСКА ПРАЖЊЕЊА .....</b>	70
V. Litovski, P. Petković <b>WHY THE POWER GRID NEEDS CRYPTOGRAPHY? .....</b>	75
M. Ћосовић, В. Литовски <b>О ЈЕДНОМ КОНЦЕПТУ ИМПЛЕМЕНТАЦИЈЕ AES АЛГОРИТМА ШИФРОВАЊА НА FPGA ЧИПУ .....</b>	82
M. Соколовић, В. Литовски <b>СТАТИСТИЧКА АНАЛИЗА КАШЊЕЊА АСИНХРОНИХ КОЛА ПРИМЕНОМ ЛОГИЧКОГ СИМУЛАТОРА .....</b>	87
M. Бајић, З. Цветковић <b>УЛАЗНА ИМПЕДАНСА И КОЕФИЦИЈЕНТ РЕФЛЕКСИЈЕ ЕКСПОНЕНЦИЈАЛНИХ ВОДОВА .....</b>	93

<b>Секција ТО-4: Електричне машине и погони .....</b>	<b>97</b>
G. Zovko, V. Porobić, E. Adžić, D. Marčetić <b>IFOC KONTROLA MOTORA NAIZMENIČNE STRUJE PRIMENOM DSP SA NEPOKRETNIM ZAREZOM .....</b>	98
J. Тимер, Е. Аџић, В. Поробић, Д. Марчетић <b>УТИЦАЈ ГРЕШКЕ ПАРАМЕТРА ВРЕМЕНСКЕ КОНСТАНТЕ РОТОРА НА РАД ИНДИРЕКТНЕ ВЕКТОРСКЕ КОНТРОЛЕ .....</b>	102
S. Markić, V. Vujičić <b>RAZMATRANJE REALIZACIJE KLASIČNOG PETVARAČA ZA POGON PREKIDAČKOG RELUKTANTNOG MOTORA POMOĆU IR2110 INTEGRALNOG KOLA .....</b>	106
M. Knežić, Z. Bundalo <b>BEZSENSORSKO MIKROPROCESORSKO UPRAVLJANJE JEDNOSMJERNIM MOTOROM .....</b>	110
И. Ђокић, С. Грабић, В. Катић <b>ПРИМЕНА АПСОЛУТНОГ ЕНКОДЕРА У ЕЛЕКТРОМОТОРНОМ ПОГОНУ .....</b>	115
<b>Секција ТО-5: Мјерне методе и системи .....</b>	<b>119</b>
M. Симић, Б. Димитријевић, Д. Ковачевић <b>МЕТРОЛОШКО ОБЕЗБЕЂЕЊЕ АНАЛИЗАТОРА КВАЛИТЕТА ЕЛЕКТРИЧНЕ ЕНЕРГИЈЕ ПРИМЕНОМ СОФТВЕРА ВИРТУЕЛНЕ ИНСТРУМЕНТАЦИЈЕ .....</b>	120
M. Knežić, Ž. Ivanović, V. Dmrdarević <b>DISTRIBUIRANE MJERNE MREŽE NA BAZI WEB SENZORA .....</b>	124
Г. Радосављевић, Љ. Живанов, А. Марић, Г. Стојановић, W. Smetana, M. Unger <b>МИКРО СЕНЗОР СИЛЕ НАМЕЊЕН ЗА РАД У ЕКСТРЕМНИМ УСЛОВИМА ОКРУЖЕЊА .....</b>	129
M. Azlen, S. Milovančev, V. Vujičić <b>ISPITIVANJE VISOKONAPONSKOG LINEARNOG VOLTMETRA .....</b>	133
С. Ђурић, L. Nagy, M. Дамњановић, Љ. Живанов <b>ИНДУКТИВНИ СЕНЗОР ПОМЕРАЈА: АЛГОРИТАМ СИМУЛАТОРА ПРОМЕНЕ УЛАЗНЕ ИМПЕДАНСЕ .....</b>	137
B. Petković, M. Gaćanović <b>OSNOVE PRIMJENE FDTD METODA U NUMERIČKOJ DOZIMETRIJI .....</b>	142
Д. Мирковић, Б. Јовановић, П. Петковић <b>АНАЛИЗА УТИЦАЈА ПРОМЕНЕ ТЕМПЕРАТУРЕ НА МЕРЕЊЕ ЕНЕРГИЈЕ ИНТЕГРИСАНИМ МЕРАЧЕМ ПОТРОШЊЕ ЕЛЕКТРИЧНЕ ЕНЕРГИЈЕ .....</b>	148
B. Jovanović, M. Damnjanović <b>DATA-ACQUISITION BLOCK IN INTEGRATED POWER METER .....</b>	153
<b>Секција ТО-6: Обрада и пренос сигнала .....</b>	<b>157</b>
Z. Mitrović, B. Nikolić, G. Đorđević, M. Stefanović <b>INFLUENCE OF IMPERFECT CARRIER SIGNAL RECOVERY ON PERFORMANCE OF SC RECEIVER OF BPSK SIGNALS TRANSMITTED OVER <math>\alpha</math>-<math>\mu</math> FADING CHANNEL .....</b>	158
M. Maksimović, M. Čosović <b>BER PERFORMANSE DIGITALNIH ŠEMA BAZIRANIH NA PSK MODULACIJAMA .....</b>	163
I. Marić, V. Risojević <b>KLASIFIKACIJA MUZIČKIH AUDIO ZAPISA .....</b>	169
А. Аврамовић, С. Савић, А. Пајкановић <b>КОМПРЕСИЈА НАПОНСКИХ И СТРУЈНИХ СИГНАЛА ПРИЛИКОМ МЈЕРЕЊА КВАЛИТЕТА ЕЛЕКТРИЧНЕ ЕНЕРГИЈЕ .....</b>	175
F. Softić, Z. Bundalo, B. Blanuša <b>KOREKCIJA TONALNIH DIJAGRAMA U SLUŠNIM APARATIMA .....</b>	179



<b>Секција ТО-7: Моделовање, идентификација и управљање процесима .....</b>	<b>185</b>
М. Лазић, Д. Стајић, М. Станковић <b>СДНУ У ТЕЛЕКОМУ СРБИЈА – ИСКУСТВА НАКОН ПРВЕ ГОДИНЕ ЕКСПЛОАТАЦИЈЕ .....</b>	186
Б. Плавшић, Д. Петровић, Ж. Ковачевић <b>ИЗБОР ПРЕНОСНИХ ПУТЕВА У СДНУ .....</b>	192
Б. Плавшић, Д. Петровић <b>ЈЕДНО РЕШЕЊЕ ЗА ПРЕНОС ПОДАТАКА ПО УДР ПРОТОКОЛУ У СДНУ .....</b>	196
З. Бабић, Ж. Ковачевић, М. Лазић <b>ОРГАНИЗАЦИЈА ДАЉИНСКОГ НАДЗОРА И УПРАВЉАЊА УРЕЂАЈИМА ЕНЕРГЕТСКЕ ЕЛЕКТРОНИКЕ У ТЕЛЕКОМУ СРПСКЕ .....</b>	202
З. Милић, П. Николић, М. Соколовић <b>РАЗВОЈ SCADA АПЛИКАЦИЈЕ КОРИШЋЕЊЕМ .NET ОКРУЖЕЊА И ОРС ТЕХНОЛОГИЈЕ .....</b>	207
М. Shopov, N. Kakanakov, G. Spasov <b>ON THE USE OF NS-2 IN SIMULATIONS OF INTERNET-BASED DISTRIBUTED EMBEDDED SYSTEMS .....</b>	211
А. Ракић, Т. Петровић <b>MULTIVARIABLE MODELING AND DECENTRALIZED ROBUST LINEAR CONTROLLERS FOR CURRENT-SHARING DC/DC CONVERTERS .....</b>	216
<b>Секција ТО-8: Обновљиви извори енергије .....</b>	<b>223</b>
П. Матић, Л. Видовић <b>НЕКА ИСКУСТВА У ИЗРАДИ ПРОЈЕКТНЕ ДОКУМЕНТАЦИЈЕ МАЛИХ ХИДРОЕЛЕКТРАНА У РЕПУБЛИЦИ СРПСКОЈ .....</b>	224
Ž. Đurišić, N. Rajaković, M. Zindović, I. Babić <b>USLOVI RAZVOJA PROJEKATA PERSPEKTIVNE VETROELEKTRANE U JUŽNOBANATSKOM REGIONU .....</b>	230
<b>Секција ТО-9: Информационе технологије (ГРИД) .....</b>	<b>235</b>
М. Савић, М. Божић <b>ПЛАТФОРМА ЗА НАДЗОР РАСПОЛОЖИВОСТИ СЕРВИСА У ОКВИРУ SEE-GRID-SCI ПРОЈЕКТА .....</b>	236
М. Dimitrijević, V. Litovski <b>VIRTUAL MACHINE TECHNOLOGY IN GRID COMPUTING .....</b>	240
Л. Филиповић, В. Крстajić <b>РАЗВОЈ GRID PORTALA .....</b>	244
<b>Секција ТО-11: Компоненте и системи (DAAD-ISSNB) .....</b>	<b>249</b>
З. Kokolanski, М. Srbinovska, А. Simevski, V. Dimcev, С. Gavrovski <b>LABORATORY STAND FOR POWER QUALITY MONITORING AND POWER MEASUREMENTS BY USING VIRTUAL INSTRUMENTATION .....</b>	250
А. Simevski, G. Shutinoski, Z. Kokolanski, M. Srbinovska, I. Simevski <b>POWER DEVICE CONTROL OVER PHONE LINE .....</b>	256
Т. Djamiykov, D. Alexiev <b>OPTOELECTRONIC DEVICES CHARACTERIZATION USING MULTIFUNCTIONAL DAQ .....</b>	260
В. Nikolova, G. Nikolov <b>FERROMAGNETIC CORES CHARACTERIZATION USING VIRTUAL TECHNIQUES .....</b>	264





---

---

**секција ТО-1**

**МАТЕРИЈАЛИ И КОМПОНЕНТЕ**

---

---

M. Slankamenac, M. Živanov, S. Lukić <b>ELECTRICAL SWITCHING EFFECTS IN THE CHALCOGENIDE GLASSY SEMICONDUCTOR</b> <b>Cu<sub>15</sub>(AsSe<sub>1.4</sub>Io<sub>0.2</sub>)<sub>85</sub></b> .....	2
Z. Bundalo, D. Bundalo, F. Softić, M. Kostadinović <b>LOGIČKA KOLA SA STANJEM VISOKE IMPEDANSE NA IZLAZU ZA POVEZIVANJE</b> <b>BINARNIH I KVATERNARNIH CMOS DIGITALNIH KOLA I SISTEMA</b> .....	6
V. Paunović, Lj. Živković <b>MIKROSTRUKTURNE I DIELEKTRIČNE KARAKTERISTIKE La/Mn I Sm/Mn KODOPIRANE</b> <b>BARIJUM TITANATNE KERAMIKE</b> .....	12
D. Mančić, V. Paunović, Z. Petrušić, M. Radmanović, Lj. Živković <b>PRIMENA IMPEDANSNE SPEKTROSKOPIJE ZA ELEKTRIČNU KARAKTERIZACIJU</b> <b>KERAMIČKIH MATERIJALA</b> .....	17
Tatjana Pešić-Brđanin, Nebojša Janković <b>MODEL HETEROSPOJNOG Si/SiGe MOS TRANZISTORA SA NAPREGNUTIM KANALOM</b> .....	24

## ELECTRICAL SWITCHING EFFECTS IN THE CHALCOGENIDE GLASSY SEMICONDUCTOR $\text{Cu}_{15}(\text{AsSe}_{1.4}\text{I}_{0.2})_{85}$

Miloš P. Slankamenac, *University of Novi Sad, Faculty of Technical Sciences, Novi Sad*

Miloš B. Živanov, *University of Novi Sad, Faculty of Technical Sciences, Novi Sad*

Svetlana R. Lukić, *University of Novi Sad, Faculty of Sciences, Novi Sad*

**Abstract** - *The DC current-voltage characteristics of the bulk metal chalcogenide glassy semiconductor  $\text{Cu}_{15}(\text{AsSe}_{1.4}\text{I}_{0.2})_{85}$  are obtained by Tektronix 576 Curve Tracer. The electrical resistance obeys an Arrhenius type dependence on the ambient temperature. It was found that this glass has current-controlled negative resistance (CCNR) switching characteristic with memory. Experimental results have shown a strong decrease in electrical resistivity, threshold voltage and in the semiconductor electron mobility gap due to the presence of the metallic element copper. Also, photomicrographs of the sample surface is presented and discussed impact of electrical switching on forming crystalline conductive filament on the surface of the investigated amorphous semiconductor.*

### 1. INTRODUCTION

In the group of non-crystalline semiconducting materials a special place is occupied by chalcogenide amorphous semiconductors, i.e. the materials that contain one or more chalcogen elements: sulphur, selenium and tellurium [1]. They can be obtained in the form of glasses either as bulk amorphous samples, or in the form of thin films.

The possibility of obtaining a large number of amorphous semiconductors of different composition, including also non - stoichiometric compounds and mixtures, have opened wide perspectives for the application of these materials. Scientists have discovered a lot of new chalcogenide materials, phenomena and applications. Following the development of the glassy chalcogenide field, new optoelectronic materials based on halides have been discovered. Complex oxide and non-oxide glasses have been prepared and investigated in the last several decades, thus widening the groups of materials used in various optical, electronic and optoelectronic semiconductor glasses. The great advantages of the disordered materials are: simple preparation procedures, low sensitivity to impurities, high stability to the action of ionizing radiation, chemical stability towards the majority of aggressive chemical substances, low cost, and, the possibility to produce large area films of various thickness in classical systems for deposition: systems for evaporation in vacuum, magnetron systems, flash, spin-coating systems, sol-gel systems etc [2].

Chalcogenide glassy semiconductors have a number of properties important for device application. They show continuous change of physical properties with change in chemical composition. A lot of work has been done on impurity effect on conductivity and optical properties. Electrical conductivity and switching of amorphous semiconductors depends on synthesis, melt cooling rate, purity of the starting components, thermal treatment and other factors [3, 4, 5].

Electrical switching in chalcogenide glasses has been discovered by Ovshinsky nearly about three decades ago [6]. Though the promised applications in information storage or power control have not been fully realized, electrical switching has remained to be one of the fascinating properties of these materials.

The relation between switching parameters and other properties of chalcogenide glasses has been a topic of intense investigations for long time. Several investigations have been directed towards understanding the relation between the switching voltages and glass transition temperature [7, 8], crystallization temperature [9], electrical resistivity [10], ambient temperature and conductivity activation energy [11], etc., of glassy chalcogenides. In the recent times, considerable attention has been given to understand the influence of the two network topological thresholds, namely the Rigidity Percolation Threshold (RPT) and Chemical Threshold (CT) respectively, on the switching behavior of chalcogenide glasses [12].

### 2. SWITCHING EFFECT

Interesting electrical switching effects have been observed in a large variety of amorphous semiconductors when they are placed as a thin layer between two electrodes [13]. Most of these switching effects have in common the fact that they are current-controlled so that the I-V characteristic is obtained with a protective load resistor  $R_L$  placed in series with the switching unit. The appearance of the observed I-V characteristics suggests the fourfold classification shown in Fig. 1. The negative resistance device has an I-V characteristic which is retraceable and which shows an extended negative differential resistance region, see Fig. 1.(1). With a proper choice of  $R_L$  this negative resistance device can be kept at any point of the I-V curve. Some hysteresis is observed when the current is changed too rapidly for maintaining thermal equilibrium. With a small value of  $R_L$  this device can be made to switch along the load line from a point at which  $-(dV/dI) = R_L$  to the point of intersection of the load line and the I-V characteristic. The switching device has no stable operating point between the original high resistance state and the conductive state to which the device switches at the threshold voltage  $U_T$ , see Fig. 1.(2). The conductive state can be maintained only above a holding current  $I_H$ . When  $I$  is decreased below  $I_H$ , the device switches to its original high resistance state. The negative resistance device with memory has two states: high resistance and conductive, see Fig. 1.(3). Conductive states is established at higher currents and then remains without noticeable decay. The high-resistance state can be re-established by increasing the current above a certain value and switching it off rapidly. The switching device with memory also has two stable states, see Fig. 1.(4). The initial

high-resistance state and the mode of switching resemble those of the second device. The second state is conducting and persists without change. The high resistance state can be reestablished by applying a short current pulse.

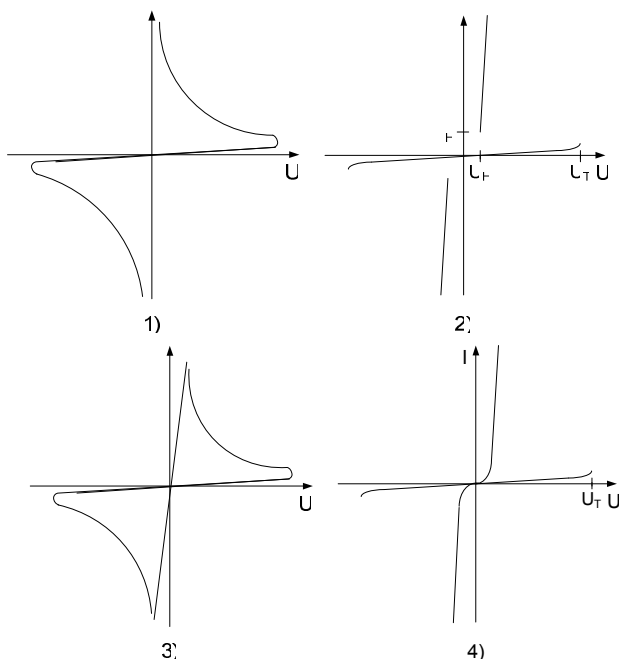


Fig. 1. Classification of current-controlled breakdown characteristics: 1) Negative resistance device. 2) switching device. 3) Negative resistance device with memory. 4) Switching device with memory.

Almost all of these phenomena occur in the same manner for both polarities of the applied voltage. This phenomenological classification is, however, insufficient to separate the physical causes that give rise to the switching effects.

Although self-heating of a semiconducting material whose resistivity drops rapidly with increasing temperature can easily lead to thermal run-away, this need not be the only mechanism which yields to negative differential resistance. On the other hand, regardless of the physical mechanism and despite the obvious differences among the cases shown in Fig. 1, all of these have in common the transition from the high-resistive to the conductive state that occurs with a constriction or narrowing of the current path.

The memory action, i.e., the persistence of two states in which resistances differ by many orders of magnitude, is possible in the switching devices with memory (Fig. 1. 4) only when a structural change can take place in the material. Simple binary or ternary glasses near eutectic or compound compositions are examples of suitable materials. Simpler structures like those of elemental semiconductors or stoichiometric compound materials were found impractical because of their excessive tendency to crystallize. In contrast to this, any structure change has to be inhibited in order to obtain the switching effect without memory (Fig. 1. - 2). Examples of these materials are multicomponent glasses of alloys of Group III, IV, V, and VI elements. These can be cooled very slowly from the liquid without showing traces of crystallite growth. The switching devices without and with memory have in common that switching occurs very abruptly at a threshold voltage  $U_T$  when the applied voltage is increased slowly. When a square-wave voltage is applied, switching occurs after a delay time

which decreases nearly exponentially with increasing square-wave voltage amplitude. No switching appears possible below a certain voltage which for practical purposes is equal to  $U_T$ . The switching time measured in several laboratories is less than  $10^{-9}$  sec. [2]. This upper limit is determined by the response time of the measuring equipment. The conduction in the high-resistance state was found to be bulk limited rather than contact limited. All conductors tested were found to form low-resistance contacts with these amorphous semiconductors when precautions were taken to free the electrodes from oxide layers. Evidence for this was obtained by four-probe measurements and by testing the scaling of the resistance with the film thickness. Before switching occurs, the conductance increases approximately exponentially with applied voltage.

Pulse measurements show that the temperature of the semiconductor rises less than about  $15^\circ\text{C}$  above ambient, due to self-heating before switching under static conditions.

The dimensions of the unit, the specific heat per unit volume of the amorphous layer, and the temperature dependence of its resistivity allow us to estimate whether self-heating is a possible mechanism for switching. We note that the apparently discontinuous change of slope from a positive differential resistance at the point of breakdown to a slope equal to that of the load line, already speaks against a thermal run-away.

### 3. EXPERIMENTAL AND RESULTS

Samples used for electrical switching measurements were prepared in sandwich structure of electrodes [5]. The polished plate sample with thickness of 2 mm has contacts of Ag paste (ohmic contacts). This procedure ensures correct electrical contacts, as well as easy detection of any process which could take place on the material surface, such as the growth of a low-resistance filament between the electrodes. Fig. 2 shows appearance of the final sample with silver electrodes.



Fig. 2. Sample's appearance

For DC current-voltage characteristics measurement a Tektronix 576 Curve Tracer is used. It is a rugged high power measurement system for tests on 2- and 3-terminal discrete semiconductors. With a collector supply of up to 220 W peak, adjustable current limiting is provided in the step generator. A display area readout of test results and setup parameters decreases the chances of operator error. Voltage step ranges are up to 1500 V and current step ranges are up to 20 A peak pulse. Switchable polarity and display magnification use for more accurate resolution. Due to better results of measurement and later analysis the Curve Traces with the Sony HC-23 video camera are used, see Fig 3.

Measurements above room temperature, in the range 300–373 K, were undertaken by placing the sample holder in a thermally controlled furnace (Fig. 4). The ambient temperature was regulated with a temperature controller BECKMAN CTC 250 (PID type). The temperature was measured using a copper-constantan thermocouple with

accuracy of  $\pm 0.5K$ . All measurements were done in air and in dark.

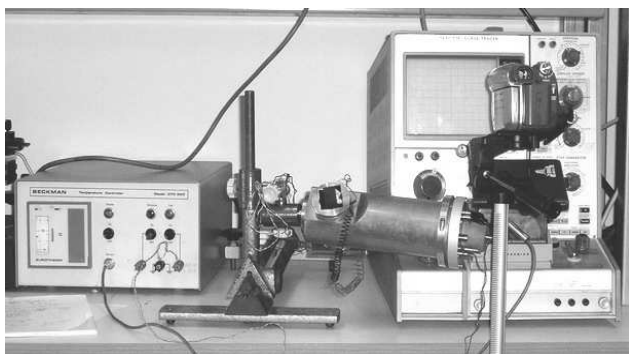


Fig. 3. System for measurement with Tektronix 576 Curve Tracer, temperature chamber and video camera



Fig. 4. Thermally controlled furnace



Fig. 5. Manual probe system PM5

Manual probe system PM5 - SUSS MicroTec Test Systems is used for failure analysis (FA) of the sample surface during electrical stimulation (Fig. 5).

Figures 6, 7 and 8 shows I-U characteristics of the sample during electrical stimulation. During measurements on the cathode Tracer, the video camera record characteristics appearance from the monitor. Analization of captured pictures (30 frames per second) is performed by Adobe Premiere Pro 1.5 software. Maximal voltage and power supply was  $V_{max} = 1500 V$  and  $P_{max} = 10W$ , whereas the serial resistance was  $R_s = 65k\Omega$ . Fig. 6. depicts high resistance – “OFF” state, i.e. voltage on the sample is relatively high whereas current is small. Tranzient switching state is shown in Fig. 7. In this moment working point abruptly cross from OFF to ON state (Fig. 8). There is negative resistance region (voltage drop, during current rises)

between OFF and ON state, which slope depends on value of the serial resistance. Treshold voltage is 850 V, whereas threshold current is 400  $\mu A$  approximately.

Experimental results [14] have shown a strong decrease in electrical resistivity (which ranges from  $10^{11}$  to  $10^{12} \Omega cm$  in AsSeI glassy alloys and its value for this alloy is  $10^7 \Omega cm$  at room temperature), and in the semiconductor electron mobility gap (which ranges from 0.72 eV for AsSeI glassy semiconductors and is 0.41 eV for this alloy), due to the presence of the metallic element copper. Because of these facts it is expected to treshold voltage decrease too, with increasing Cu content. Threshold voltage decrease with increase ambient temperature, whereas current increase.

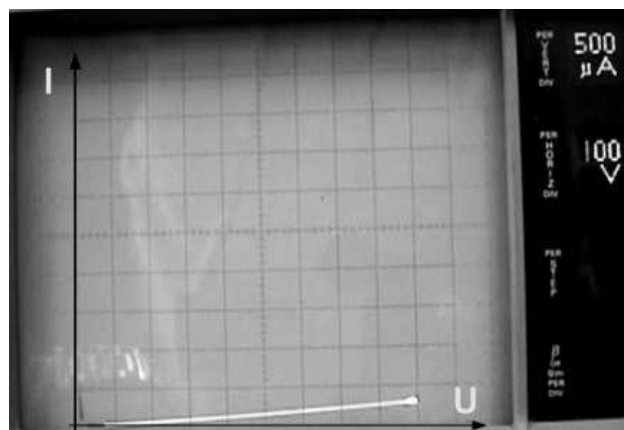


Fig. 6. High resistance state – “OFF”

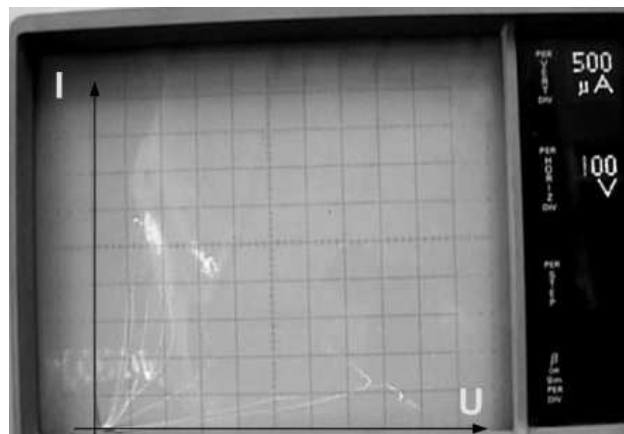


Fig. 7. Tranzient switching state

Fig. 9 shows the micrograph of the amorphous surface of the sample. Fig. 10 shows conductive filaments that appeared on the surface of the sample, after the switching process had occurred in a CCNDR experiment, carried out with a contact electrode arrangement. The occurrence of this filament is additional evidence of current (and so, thermal) filamentation in the material, when the CCNDR effect appears. Several regions can be observed in these micrographs: first, the amorphous matrix, i.e. the zone of the material unchanged during electrical stimulation; secondly, between both electrodes, there is a region which melted during the electrical stimulation, and reamorphized after this stimulation was suppressed; finally, inside this melt-quenched zone, a narrow

filament can be seen, showing dendrite-like growth, characteristic of crystalline materials.

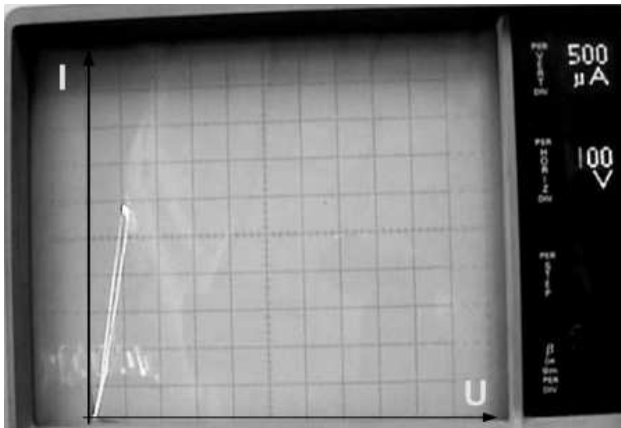


Fig. 8. Low resistance state – “ON”

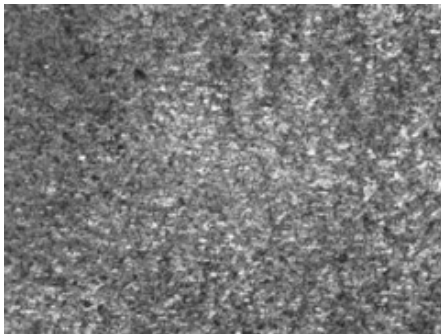


Fig. 9. Micrograph of the amorphous surface of the sample

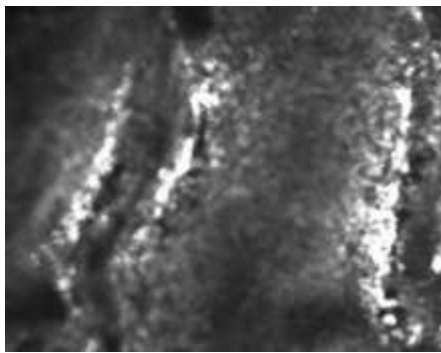


Fig. 10. Micrograph of crystalline filaments on surface

#### 4. CONCLUSION

Switching effect in the bulk metal chalcogenide glassy semiconductor  $\text{Cu}_{15}(\text{AsSe}_{1.4}\text{I}_{0.2})_{85}$  are confirmed during the electrical stimulation experiments. It was found that this glass has current-controlled negative resistance (CCNR) switching characteristic with memory. Experimental results have shown

a strong decrease in electrical resistivity and threshold voltage, due to the presence of the metallic element copper and increase ambient temperature. Also, photomicrographs of the sample surface confirm that electrical switching cause crystalline conductive filament formation on the surface of the investigated amorphous semiconductor. The next step in these investigations will be detailed examination of temperature impacts on switching parameters in various amorphous samples.

#### 5. ACKNOWLEDGEMENTS

This work was supported by the Provincial Secretariat for Science and Technological Development of the Autonomous Province of Vojvodina, Project “Realization of high performance micro-sensors for operation in extreme environmental conditions”, No. 114-451-01009/2008-02.

#### 6. REFERENCES

- [1] S. Lukić, D. Petrović, “Complex noncrystalline chalcogenides”, University of Novi Sad, Faculty of Sciences, Novi Sad, 2002.
- [2] M. Popescu, “Disordered chalcogenide optoelectronic materials: phenomena and applications”, J. Optoelectron. Adv. Mater., 2005, 7(4), pp. 2189-2210.
- [3] N. F. Mott, E. A. Davis, “Electronic processes in Noncrystalline materials”, Clarendon press, Oxford, 1971.
- [4] S.R. Lukić, D.M. Petrović, A.F. Petrović, J. Non-Cryst. Solids 241 (1998) 75.
- [5] Miloš Slankamenac, Svetlana R. Lukić: “Electrical Conductivity of Chalcogenide Glassy Semiconductors of the Cu-As-Se-I System”, INDEL 2006, pp 20-22.
- [6] S. R. Ovshinsky, Phys. Rev. Letts. 21, 1450 (1968).
- [7] A. Alegria, A. Arrabarrena, F. Sanz, J. Non-Cryst. Solids 58, 17 (1983).
- [8] S. Prakash, S. Asokan, D. B. Ghare, Semicond. Sci. Tech. 9, 1484 (1994).
- [9] S. S. K. Titus, R. Chatterjee, S. Asokan, A. Kumar, Phys. Rev. B 48, 14650 (1993).
- [10] N. A. Hegab, M. Fadel, K. A. Sharaf, Vacuum 46, 1351 (1995).
- [11] M. F. Kotkata, M. A. Afifi, H. H. Habib, N. A. Hegab, M. M. Abdel-Aziz, Thin Solid Films 240, 143 (1994).
- [12] R. Aravinda Narayanan, S. Asokan, A. Kumar, Phys. Rev. B54, 4413 (1996).
- [13] R. Aravinda Narayanan, S. Asokan, A. Kumar, Phys. Rev. B63, 092203-1 (2001).
- [14] Miloš Slankamenac, Miloš Živanov, Svetlana R. Lukić, Fedor Skuban, Energija, ekonomija, ekologija, broj 3, str. 59 - 63, 2008.
- [15] Miloš P. Slankamenac, Svetlana R. Lukić, Fedor Skuban, Imre O. Gut, Miloš Živanov, Journal of Research in Physics, 2007, Vol. 31, No. 1, pp. 61 – 67.

## LOGIČKA KOLA SA STANJEM VISOKE IMPEDANSE NA IZLAZU ZA POVEZIVANJE BINARNIH I KVATERNARNIH CMOS DIGITALNIH KOLA I SISTEMA

Zlatko Bundalo, *Elektrotehnički fakultet, Banja Luka*

Duřanka Bundalo, *UniCredit Bank, Banja Luka*

Ferid Softić, *Elektrotehnički fakultet, Banja Luka*

Miroslav Kostadinović, *Saobraćajnotehnički fakultet, Doboř*

**Sadržaj** - U radu se razmatraju, predlažu i opisuju mogućnosti i principi za sintezu i realizovanje CMOS logičkih kola koja vrše konverziju signala iz binarnog u kvaternarni digitalni sistem, a koja na svom izlazu imaju stanje visoke impedanse. Takva kola se koriste pri povezivanju binarnih i kvaternarnih CMOS elektronskih kola i sistema u slučajevima kada se za povezivanje primjenjuje kvaternarna zajednička magistrala. Prvo se razmatraju i predlažu opšti principi sinteze takvih CMOS logičkih kola. Zatim se predloži i opisuju konkretne električne šeme za sintezu i realizovanje takvih logičkih kola. Predložena i opisana su dva tipa takvih kola: jednostavna kola i snažna kola, a u okviru svakog od njih dva konkretna rješenja: osnovno kolo i poboljšano kolo. Data rješenja su analizirana korištenjem kompjuterske simulacije, a svi navedeni opisi i razmatranja su potvrđeni simulacijom.

### 1. UVOD

U praksi se još uvijek dominantno koriste binarni digitalni sistemi i digitalna kola. Sa razvojem VLSI tehnologija rastu mogućnosti i interes za praktično realizovanje digitalnih sistema i kola koji koriste veću logičku osnovu (tzv. MV sistemi i MV logička kola) [1,2]. Sa praktičnog aspekta najveći interes postoji za istraživanje ternarnih i kvaternarnih MV logičkih kola i sistema [1,2].

Velika ulaganja u istraživanje i proizvodnju, u metode i opremu za projektovanje i proizvodnju binarnih digitalnih sistema, dominantni su razlozi što se praktično uglavnom koriste binarni sistemi i što takve sisteme neće biti lako potisnuti iz primjene [1,2]. Tome doprinosi veliko iskustvo u sintezi, realizovanju i primjeni binarnih sistema. Od značaja su i velika ulaganja u realizovanje binarnih perifernih uređaja, koji će se zbog toga još dugo primjenjivati. Zato postoji interes za razvoj i praktično korištenje tzv. mješovitih digitalnih sistema [1,2]. Kod njih se koristi kombinacija binarne logičke osnove i neke druge MV logičke osnove.

Mješoviti MV digitalni sistemi koriste kombinaciju MV logičkih kola i binarnih logičkih kola. Jedan dio sistema (tj. neke funkcije i operacije) se realizuju korištenjem MV logičkih kola i sklopova. Drugi dio sistema se realizuje pomoću binarnih logičkih kola i sklopova. Takođe, često se MV logička kola i sklopovi koriste za realizovanje nekih funkcija unutar binarnog digitalnog sistema [1,2]. Binarna logička kola i sklopovi se upotrebljavaju uglavnom za realizovanje ulaznih i izlaznih perifernih jedinica i uređaja (ulaznih i izlaznih operacija i funkcija). MV digitalna logička kola i sklopovi uglavnom se primjenjuju za realizovanje dijelova sistema koji obavljaju operacije memorisanja, obrade ili prenosa podataka. U takvim sistemima je potrebno vršiti pretvaranje (konverziju) digitalnih signala iz binarnog oblika u odgovarajući MV oblik, i obrnuto. Stoga se, na mjestima

gdje se ostvaruje veza između dijelova sistema koji koriste binarnu osnovu i dijelova sistema koji koriste veću osnovu, moraju koristiti odgovarajuća kola i sklopovi za povezivanje i konverziju. U takvim mješovitim MV sistemima u kojima se koriste zajedničke MV magistrale potrebno je realizovati i koristiti kola sa stanjem visoke impedanse na izlazu za povezivanje binarnih i MVDijelova sistema (za povezivanje binarnog dijela na MV magistralu). Istraživanje i razvoj takvih kola i sklopova je vrlo značajno za projektovanje mješovitih MV digitalnih sistema.

U ovom radu se razmatraju i predlažu mogućnosti i principi za sintezu i realizovanje CMOS logičkih kola sa stanjem visoke impedanse na izlazu koja vrše konverziju logičkih signala iz binarnog u kvaternarni digitalni sistem. Takva kola se koriste pri povezivanju binarnih i kvaternarnih CMOS kola i sistema. To su kompletno CMOS logička kola bez potrošnje energije u statičkim stanjima. Prvo su razmotreni i predloženi opšti principi sinteze. Zatim su predložene i opisane konkretne šeme za sintezu takvih kola. Predložena i opisana su dva tipa takvih kola: jednostavna kola i snažna kola. U okviru svakog od njih data su dva konkretna rješenja: osnovno kolo i poboljšano kolo. Predloženi principi i rješenja su analizirani i potvrđeni kompjuterskim PSPICE simulacijama. U radu su dati neki rezultati simulacija.

### 2. OSNOVNI PRINCIPI SINTEZE

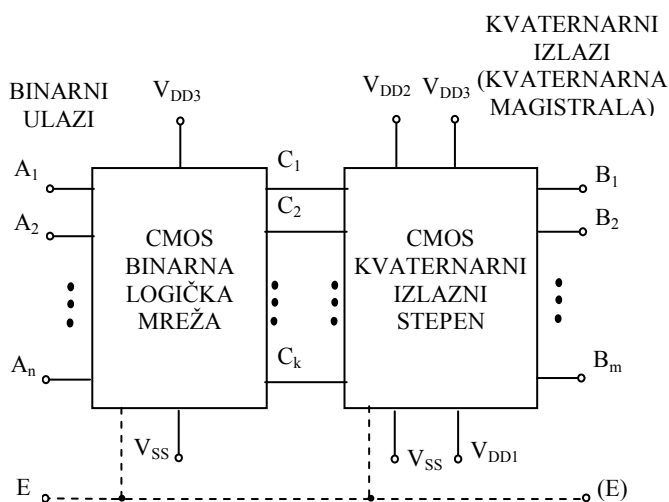
Predloženi opšti princip i šema za sintezu i realizovanje logičkih kola sa stanjem visoke impedanse na izlazu za povezivanje binarnog i kvaternarnog CMOS digitalnog sistema prikazan je na sl.1. U sastavu opšte šeme se nalazi CMOS binarna logička mreža na ulazima i CMOS kvaternarni izlazni stepen na izlazima. Na ulazima je  $n$  binarnih logičkih signala ( $A_i$ ), a na izlazima je  $m$  kvaternarnih izlaznih signala ( $B_j$ ). Izlazni kvaternarni signali su sa stanjem visoke impedanse jer se povezuju na kvaternarnu zajedničku magistralu. Pošto se radi o binarnom i kvaternarnom sistemu uglavnom je veza između broja ulaza i broja izlaza jednaka  $n=2m$ .

Binarna CMOS logička mreža se napaja sa dva napona napajanja koji odgovaraju binarnim logičkim stanjima i nivoima:  $V_{SS}$  (logičko 0) i  $V_{DD3}$  (logičko 1). Kvaternarni CMOS izlazni stepen se napaja sa četiri napona napajanja koji odgovaraju kvaternarnim logičkim stanjima i nivoima:  $V_{SS}$  (logičko 0),  $V_{DD1}$  (logičko 1),  $V_{DD2}$  (logičko 2) i  $V_{DD3}$  (logičko 3).

Na sl.1 je sa E obilježen upravljački signal pomoću koga se upravlja izlazima i kvaternarni izlazi dovode u stanje visoke impedanse kada je to potrebno. To je binarni logički signal. Kada je  $E=0$  (naponski nivo  $V_{SS}$ ) onda se na kvaternarnim izlazima dobiva stanje visoke impedanse i ti



izlazi su odvojeni od linija kvaternarne magistralne. Za  $E=1$  (naponski nivo  $V_{DD3}$ ) kvaternarni izlazi su omogućeni, kolo normalno funkcioniše, a na izlazima se dobivaju odgovarajuća kvaternarna stanja. Odgovarajuće upravljanje izlazima se može realizovati sa strane binarnog dijela sistema signalom označenim sa  $E$  ili sa strane kvaternarnog dijela sistema signalom označenim sa  $(E)$  u skladu sa konkretnom potrebom, na potpuno isti način. Razlika je jedino što se pri upravljanju sa strane binarnog dijela na  $E$  dovode binarni signali vrijednosti logičko 0 i logičko 1, a pri upravljanju sa strane kvaternarnog dijela sistema na  $(E)$  se dovode kvaternarni signali vrijednosti logičko 0 i logičko 3.



Sl.1. Princip sinteze CMOS logičkih kola sa stanjem visoke impedanse na izlazu za povezivanje binarnih i kvaternarnih digitalnih sistema.

Upravljački signal  $E$  ili  $(E)$  se može dovesti na CMOS binarnu mrežu ili na CMOS kvaternarni izlazni stepen. Dovoljno ga je dovoditi samo na jednu od tih CMOS mreža. U zavisnosti od toga na koju od tih mreža se dovodi upravljački signal moguće je dobiti i ovdje se predlažu dva tipa kola: jednostavna kola i snažna kola. Takođe, u okviru svakog od tih tipova predlažu se i opisuju dva konkretna rješenja: osnovno kolo i poboljšano kolo.

### 2.1. CMOS binarna logička mreža

To je binarna CMOS logička mreža na čije se ulaze dovode binarni logički signali, a na izlazima se takodje dobivaju binarni signali. Ona vrši pretvaranje ulaznih binarnih signala  $A_i$  i  $E$  u upravljačke binarne signale  $C_i$  za upravljanje tranzistorima u izlaznom kvaternarnom CMOS stepenu. Broj izlaza binarne logičke mreže zavisi od načina realizovanja CMOS kvaternarnog izlaznog stepena koji se koristi.

CMOS binarna logička mreža se u principu može realizovati na način kako se to radi kod standardnih binarnih CMOS logičkih mreža. Mogu se koristiti standardna logička CMOS binarna kola ili mreža CMOS tranzistora. Složenost te logičke mreže zavisi od broja binarnih ulaza, broja kvaternarnih izlaza, načina realizovanja izlaznog kvaternarnog CMOS stepena, kao i od odabranog načina realizovanja same te logičke mreže.

### 2.2. CMOS kvaternarni izlazni stepen

Zadatak tog stepena je da generiše potrebne izlazane kvaternarne signale  $B_i$  u zavisnosti od stanja na binarnim ulazima  $A_i$  i upravljačkom signalu  $E$ . Treba da obezbjedi kvaternarne signale ili stanje visoke impedanse na izlazima  $B_i$  u skladu sa stanjima upravljačkih binarnih signala  $C_i$  na izlazima CMOS binarne logičke mreže. U sastavu te mreže se nalaze odgovarajući kvaternarni izlazni CMOS stepeni za svaki kvaternarni CMOS izlaz  $B_i$ . Ovdje se predlažu dva načina realizovanja kvaternarnog CMOS izlaznog stepena koja su predložena i opisana u radu [3]. Na osnovu toga se predlažu dva načina dobivanja kompletnih konkretnih kola za povezivanje koja imaju stanje visoke impedanse na izlazima: osnovno kolo i poboljšano kolo.

Konkretna rješenja logičkih kola za povezivanje binarnih i kvaternarnih CMOS digitalnih kola i sistema koja imaju stanje visoke impedanse na izlazima dobivaju se tako da se izvrši adekvatna sinteza binarnih CMOS logičkih kola za generisanje potrebnih upravljačkih signala  $C_i$  za svaki kvaternarni izlaz i izlazni stepen.

### 3. PREDLOŽENA KONKRETNA RJEŠENJA

Na osnovu predloženih i opisanih principa moguće je realizovati konkretna rješenja logičkih kola sa stanjem visoke impedanse na izlazima za povezivanje CMOS binarnih i kvaternarnih sistema. Ovdje će biti predložena i opisana prvo rješenja kola za povezivanje sa jednim kvaternarnim izlazom. Zatim se predlaže način dobivanja kola za povezivanje sa bilo kojim brojem kvaternarnih izlaza.

Zavisno od toga gdje se dovodi upravljački signal  $E$  predlažu se i opisuju dva tipa i jednih i drugih kola za povezivanje: jednostavna kola i snažna kola. U zavisnosti od korištenog tipa kvaternarnog CMOS izlaznog stepena predlažu se i opisuju dva konkretna rješenja i jednih i drugih kola za povezivanje: osnovno kolo i poboljšano kolo.

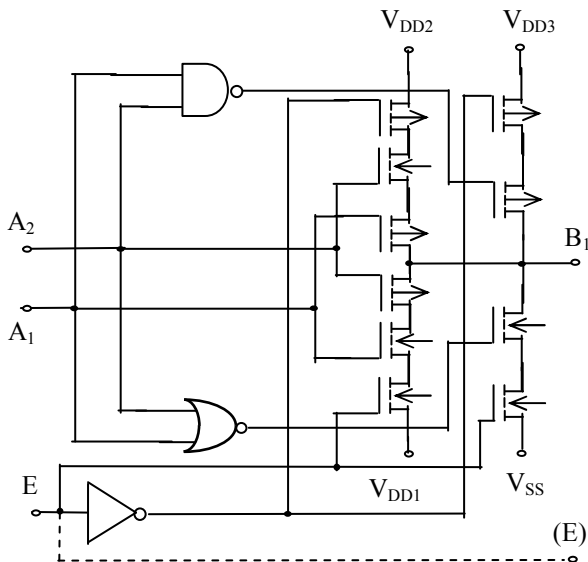
#### 3.1. Kola sa jednim kvaternarnim izlazom

##### 3.1.1. Jednostavna kola

Jednostavna CMOS kola sa stanjem visoke impedanse na izlazu za povezivanje binarnih i kvaternarnih digitalnih kola i sistema koriste manji ukupan broj CMOS tranzistora. Dobivaju se tako što se upravljački signal  $E$  dovodi na CMOS kvaternarni izlazni stepen i tako obezbjedjuje mogućnost za dobivanje stanja visoke impedanse na izlazu.

##### a) Osnovno kolo

Na sl.2 je prikazana predložena električna šema osnovnog jednostavnog kola sa jednim kvaternarnim izlazom i stanjem visoke impedanse na izlazu. Ono ima dva binarna ulazna signala ( $A_1$  i  $A_2$ ), binarni (ili kvaternarni) upravljački signal ( $E$ ) i jedan kvaternarni izlazni signal ( $B_1$ ). Za generisanje potrebnih upravljačkih signala za upravljanje izlaznim tranzistorima koriste se standardna CMOS binarna NI i NILI logička kola i standardni CMOS binarni invertor. Sva ta standardna binarna CMOS kola se napajaju naponima  $V_{SS}$  i  $V_{DD3}$ . Pri  $E=1$  (ili  $E=3$  kod kvaternarnog upravljanja), za svaku moguću kombinaciju stanja na binarnim ulazima  $A_1$  i  $A_2$  dobiva se odgovarajuće kvaternarno stanje na izlazu  $B_1$ . Pri  $E=0$  na kvaternarnom izlazu  $B_1$  se dobiva stanje visoke impedanse bez obzira na stanja na binarnim ulazima  $A_1$  i  $A_2$ .



Sl.2. Električna šema osnovnog jednostavnog kola sa jednim kvaternarnim izlazom i stanjem visoke impedanse na izlazu.

Ovo kolo koristi minimalan ukupan broj CMOS tranzistora i u tom smislu je najjednostavnije. Međutim, zbog serijske veze većeg broja tranzistora u izlaznom dijelu ovakvo kolo ima veća vremena logičkog kašnjenja pri većim opterećenjima.

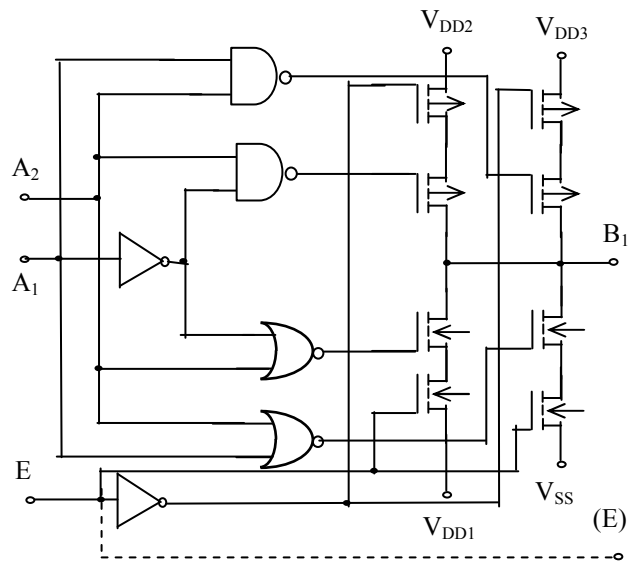
#### b) Poboljšano kolo

Predložena električna šema poboljšanog jednostavnog kola sa jednim kvaternarnim izlazom i stanjem visoke impedanse na izlazu je prikazana na sl.3. To kolo također ima dva binarna ulazna signala ( $A_1$  i  $A_2$ ), binarni (ili kvaternarni) upravljački signal ( $E$ ) i jedan kvaternarni izlazni signal ( $B_1$ ). Za generisanje potrebnih upravljačkih signala za upravljanje izlaznim tranzistorima koriste se standardna CMOS binarna NI i NILI logička kola i standardni CMOS binarni invertori. Sva ta standardna binarna logička kola se napajaju samo naponima  $V_{SS}$  i  $V_{DD3}$ . Pri  $E=1$  (ili  $E=3$  kod kvaternarnog upravljanja), za svaku moguću kombinaciju stanja na binarnim ulazima  $A_1$  i  $A_2$  dobiva se odgovarajuće kvaternarno stanje na izlazu  $B_1$ . Kad je  $E=0$  na kvaternarnom izlazu  $B_1$  se dobiva stanje visoke impedanse bez obzira na stanja na binarnim ulazima  $A_1$  i  $A_2$ .

Ovo kolo koristi veći ukupan broj CMOS tranzistora i složenije je od osnovnog kola. Međutim, zbog manjeg broja serijski vezanih tranzistora u izlaznom dijelu ovakvo kolo ima manja vremena logičkog kašnjenja pri većim opterećenjima, pa je u tom smislu poboljšano u odnosu na osnovno jednostavno kolo.

#### 3.1.2. Snažna kola

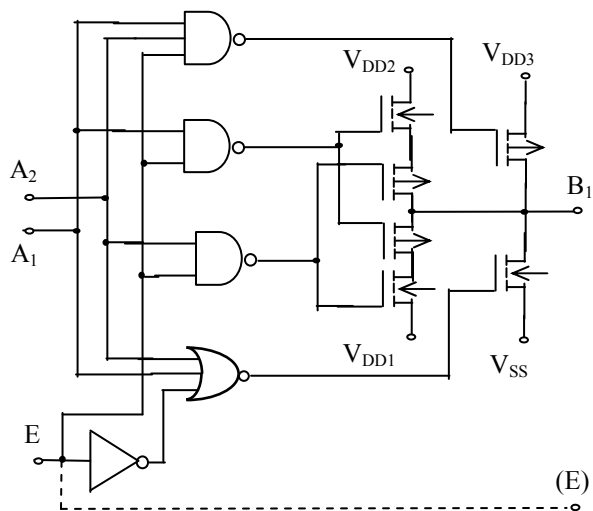
Snažna CMOS kola sa stanjem visoke impedanse na izlazu za povezivanje binarnih i kvaternarnih digitalnih kola i sistema koriste manji ukupan broj CMOS tranzistora ali imaju snažniji izlaz. Dobivaju se tako što se upravljački signal  $E$  dovodi na CMOS binarnu logičku mrežu i tako obezbjeđuje mogućnost za dobivanje stanja visoke impedanse na izlazu. Tako se dobiva snažniji izlaz u odnosu na jednostavna kola.



Sl.3. Električna šema poboljšanog jednostavnog kola sa jednim kvaternarnim izlazom i stanjem visoke impedanse na izlazu.

#### a) Osnovno kolo

Na sl.4 je prikazana predložena električna šema osnovnog snažnog kola sa jednim kvaternarnim izlazom i stanjem visoke impedanse na izlazu. Ono također ima dva binarna ulazna signala ( $A_1$  i  $A_2$ ), binarni (ili kvaternarni) upravljački signal ( $E$ ) i jedan kvaternarni izlazni signal ( $B_1$ ). Koristi osnovni kvaternarni CMOS izlazni stepen [3]. Za generisanje potrebnih upravljačkih signala za upravljanje izlaznim tranzistorima koriste se standardna CMOS binarna NI i NILI logička kola i standardni CMOS binarni invertori. Sva ta standardna binarna CMOS kola se napajaju naponima  $V_{SS}$  i  $V_{DD3}$ . Pri  $E=1$  (ili  $E=3$  kod kvaternarnog upravljanja), za svaku moguću kombinaciju stanja na binarnim ulazima  $A_1$  i  $A_2$  dobiva se odgovarajuće kvaternarno stanje na izlazu  $B_1$ . Pri  $E=0$  na kvaternarnom izlazu  $B_1$  se dobiva stanje visoke impedanse bez obzira na stanja na binarnim ulazima  $A_1$  i  $A_2$ .



Sl.4. Električna šema osnovnog snažnog kola sa jednim kvaternarnim izlazom i stanjem visoke impedanse na izlazu.

Ovo snažno kolo koristi manji ukupan broj CMOS tranzistora i u tom smislu je najjednostavnije snažno kolo. Međutim, zbog serijske veze većeg broja tranzistora u izlaznom dijelu ovakvo kolo ima veća vremena logičkog kašnjenja pri većim opterećenjima.

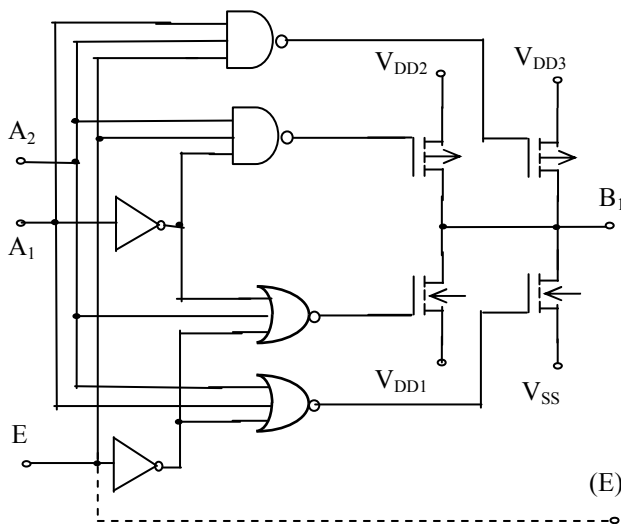
### b) Poboljšano kolo

Predložena električna šema poboljšanog snažnog kola sa jednim kvaternarnim izlazom i stanjem visoke impedanse na izlazu je prikazana na sl.5. To kolo takodje ima dva binarna ulazna signala ( $A_1$  i  $A_2$ ), binarni (ili kvaternarni) upravljački signal ( $E$ ) i jedan kvaternarni izlazni signal ( $B_1$ ). Koristi snažni kvaternarni CMOS izlazni stepen [3]. Za generisanje potrebnih upravljačkih signala za upravljanje izlaznim tranzistorima koriste se standardna CMOS binarna NI i NILI logička kola i standardni CMOS binarni invertori. Sva ta standardna binarna logička kola se napajaju samo naponima  $V_{SS}$  i  $V_{DD3}$ . Pri  $E=1$  (ili  $E=3$  kod kvaternarnog upravljanja), za svaku moguću kombinaciju stanja na binarnim ulazima  $A_1$  i  $A_2$  dobiva se odgovarajuće kvaternarno stanje na izlazu  $B_1$ . Kad je  $E=0$  na kvaternarnom izlazu  $B_1$  se dobiva stanje visoke impedanse bez obzira na stanja na binarnim ulazima  $A_1$  i  $A_2$ .

Ovo snažno kolo koristi veći ukupan broj CMOS tranzistora i složenije je od osnovnog snažnog kola. Međutim, zbog manjeg broja serijski vezanih tranzistora u izlaznom dijelu ono ima manja vremena logičkog kašnjenja pri većim opterećenjima, pa je u tom smislu poboljšano u odnosu na osnovno snažno kolo.

### 3.1.3. Rezultati simulacija

Funkcionisanje svih predloženih i opisanih kola je detaljno provjereno i analizirano korištenjem PSPICE simulacije. Analizirane su statičke i dinamičke karakteristike tih kola.



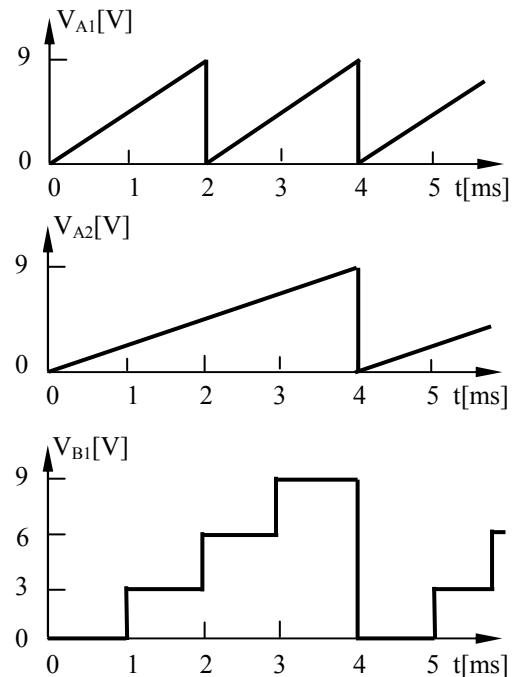
Sl.5. Električna šema poboljšanog snažnog kola sa jednim kvaternarnim izlazom i stanjem visoke impedanse na izlazu.

Na sl.6 je prikazana zavisnost promjene izlaznog napona od promjena napona na ulazima za sva predložena i opisana kola pri omogućenom izlazu (za  $E=1$ ) koja je dobivena PSPICE simulacijom. Pri simulaciji su korišteni tehnološki parametri jednog CMOS tehnološkog procesa

[4] i naponi napajanja  $V_{SS}=0V$ ,  $V_{DD1}=3V$ ,  $V_{DD2}=6V$ ,  $V_{DD3}=9V$ . Na binarne ulaze su dovedeni sporopromjenljivi signali takvog oblika koji obezbjeđuju dobivanje svih mogućih kvaternarnih stanja na izlazu kola, kao što se vidi na sl.6. Na ovaj način je provjerena i potvrđena ispravnost funkcionisanja svih opisanih kola, odnosno ispravna konverzija binarnih u kvaternarne signale pri omogućenom izlazu.

Na sl.7 je prikazana zavisnost srednjeg vremena kašnjenja jednostavnih kola pri omogućenom izlazu od kapacitivnog opterećenja  $C_L$  koja je dobivena simulacijom. Pri simulaciji su korišteni isti tehnološki parametri i isti naponi napajanja kao i u prethodnom slučaju kod statičke analize. Na binarne ulaze su dovedeni binarni impulсни signali. Punom linijom je prikazana zavisnost za poboljšano jednostavno kolo, a isprekidanom linijom zavisnost za osnovno jednostavno kolo.

Zavisnost srednjeg vremena kašnjenja snažnih kola pri omogućenom izlazu od kapacitivnog opterećenja  $C_L$  koja je dobivena simulacijom prikazana je na sl.8. Pri simulaciji su korišteni isti tehnološki parametri i isti naponi napajanja kao i kod simulacije jednostavnih kola. Na binarne ulaze su takodje dovedeni binarni impulсни signali. Punom linijom je prikazana zavisnost za poboljšano snažno kolo, a isprekidanom linijom zavisnost za osnovno snažno kolo. Očigledno je da ova kola imaju manja srednja vremena kašnjenja pri većim kapacitivnim opterećenjima nego jednostavna kola, što je glavna prednost snažnih kola.

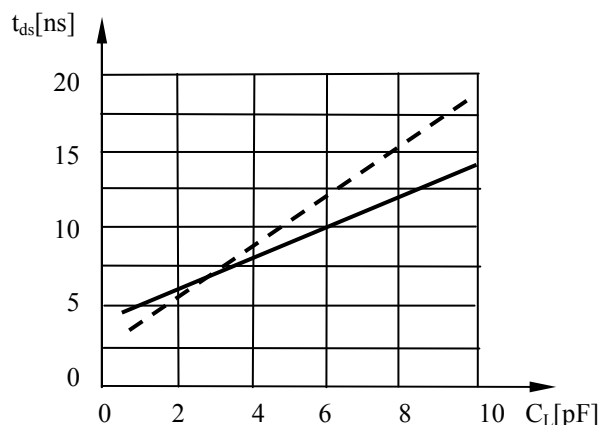


Sl.6. Zavisnost izlaznog signala od promjena ulaznih signala pri omogućenom izlazu za sva predložena kola.

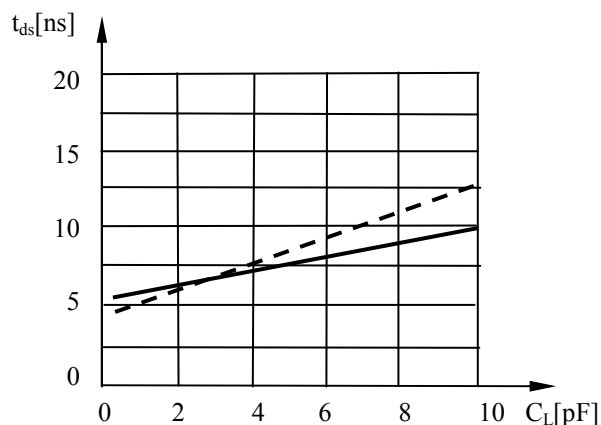
### 3.2. Kola sa više kvaternarnih izlaza

Osnovni princip sinteze kola sa više (sa bilo kojim brojem) kvaternarnih izlaza i stanjima visoke impedanse na izlazima je prikazan na sl.1. Sinteza i realizacija konkretnog kola se svodi na određivanje broja kvaternarnih izlaza, određivanje broja binarnih ulaza, izbor načina realizacije

(jednostavno ili snažno kolo), izbor izlaznog kvaternarnog stepena koji će se koristiti (osnovno ili poboljšano kolo) i sintezu odgovarajuće CMOS binarne logičke mreže na ulazu i CMOS kvaternarnog stepena na izlazu.



Sl.7. Srednje vrijeme kašnjenja jednostavnih kola pri omogućenom izlazu u funkciji od  $C_L$ .

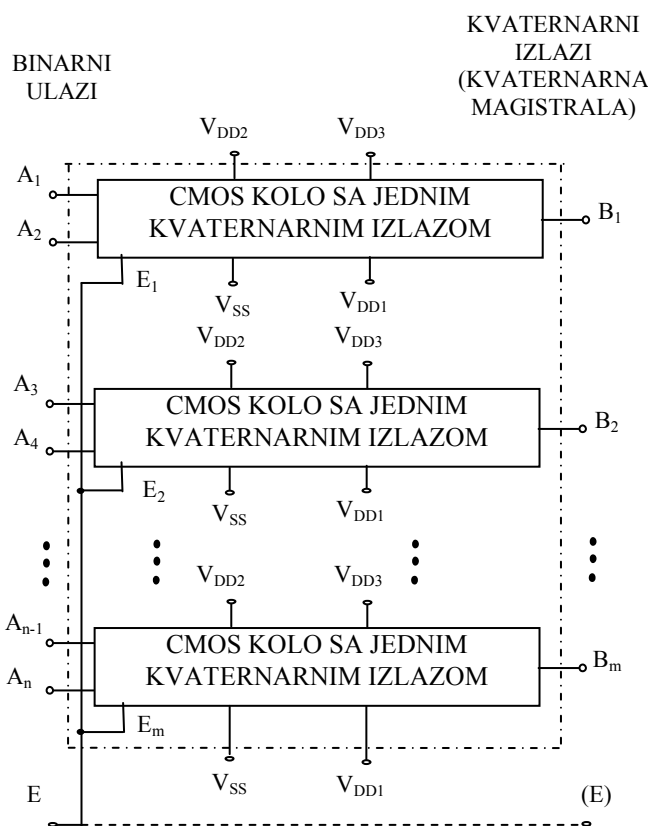


Sl.8. Srednje vrijeme kašnjenja snažnih kola pri omogućenom izlazu u funkciji od  $C_L$ .

Zahvaljujući tome što se radi o kvaternarnom sistemu i binarnom sistemu, može se pokazati da se ovakva kola za povezivanje i konverziju iz binarnog u kvaternarni digitalni sistem koja imaju više (bilo koji broj) kvaternarnih izlaza mogu dobiti korištenjem više kola sa jednim kvaternarnim izlazom (sl.2, sl.3, sl.4 ili sl.5). U principu, za svaki novi kvaternarni izlaz koristi (dodaje) se još jedno kolo sa jednim kvaternarnim izlazom (sl.2, sl.3, sl.4 ili sl.5). Na ulaze tog kola se dovode dva nova binarna signala više težine u odnosu na postojeće binarne ulaze, a na izlazu se dobiva novi kvaternarni signal više težine u odnosu na postojeće kvaternarne izlaze. Ulazi za omogućenje izlaza (ulazi  $E_i$ ) svih kola se zajedno povezuju na jedan jedinstveni ulaz  $E$  za omogućenje svih izlaza. Predložena principijelna blok šema tako dobivenih kola za povezivanje koja imaju više binarnih ulaza i više kvaternarnih izlaza je prikazana na sl.9.

Na osnovu šeme sa sl.9 moguće je jednostavno dobiti CMOS kolo sa stanjem visoke impedanse na izlazu za povezivanje binarnih i kvaternarnih digitalnih sistema sa bilo kojim brojem binarnih ulaza i bilo kojim brojem kvaternarnih izlaza. Korištenjem konkretnog rješenja jednostavnog (sl.2 ili

sl.3) ili snažnog (sl.4 ili sl.5) CMOS kola sa jednim kvaternarnim izlazom i stanjem visoke impedanse može se dobiti osnovno ili poboljšano jednostavno CMOS kolo ili osnovno ili poboljšano snažno CMOS kolo za povezivanje sa potrebnim brojem binarnih ulaza i kvaternarnih izlaza. Jednostavna takva kola (koja koriste rješenja osnovnog ili poboljšanog kola sa sl.2 ili sl.3) imaju jednostavniju strukturu, sa manjim ukupnim brojem CMOS tranzistora. Ta prednost više dolazi do izražaja što je veći broj ulaza odnosno izlaza. Snažna takva kola (koja koriste rješenja osnovnog ili poboljšanog kola sa sl.4 ili sl.5) imaju složeniju strukturu u odnosu na jednostavna kola, sa većim ukupnim brojem CMOS tranzistora. Taj nedostatak više dolazi do izražaja što je veći broj ulaza odnosno izlaza. Ali, snažna kola imaju manje vrijeme kašnjenja pri većim kapacitivnim opterećenjima u odnosu na jednostavna kola, što je vrlo važno u primjenama sa većim opterećenjima takvih kola.



Sl.9. Principijelna šema za sintezu kola sa više ulaza i više izlaza.

#### 4. ZAKLJUČAK

Poznate prednosti MV digitalnih sistema te velika ulaganja i iskustvo u realizovanju i primjeni binarnih digitalnih sistema osnovni su razlozi porasta interesa za primjenu mješovitih digitalnih sistema. Praktično najveći interes postoji za mješovite MV sisteme u kojim se koriste binarni i kvaternarni dijelovi sistema. To zahtijeva primjenu adekvatnih logičkih kola za povezivanje binarnih i kvaternarnih dijelova digitalnog sistema.

U radu predloženi principi sinteze i realizovanja CMOS kola sa stanjem visoke impedanse na izlazu za povezivanje binarnih i kvaternarnih CMOS digitalnih kola i sistema su relativno jednostavni. Dobivena kola za povezivanje su potpuno CMOS kola bez statičke potrošnje.

Kompletan princip sinteze je baziran na sintezi i primjeni CMOS kola za povezivanje sa stanjem visoke impedanse na izlazu i sa jednim kvaternarnim izlazom. Sva predložena rješenja, jednostavna i snažna kola, te osnovna kola i poboljšana kola u njihovom okviru, omogućavaju dobivanje optimalnih rješenja u skladu sa konkretnim zahtjevima na mjestu njihove primjene.

Jednostavna i osnovna kola su jednostavnija, koriste manje CMOS tranzistora, ali imaju veća kašnjenja pri većim opterećenjima. Snažna i poboljšana kola su složenija, koriste više CMOS tranzistora, ali imaju manja kašnjenja kod većih opterećenja. Jednostavna i osnovna kola treba koristiti u primjenama sa manjim opterećenjima i manjim potrebnim radnim brzinama. Snažna i poboljšana kola treba koristiti kod većih opterećenja i većih potrebnih radnih brzina. Jednostavna kola su pogodna za povezivanje binarnih i kvaternarnih kola i sklopova unutar CMOS VLSI monolitnih integrisanih kola. Snažna kola su pogodna za primjenu kao izlazna kola monolitnih CMOS integrisanih kola ili kao posebna CMOS integrisana kola za povezivanje manjeg stepena integracije.

Da bi se rezultati simulacija i analiza mogli porediti sa ranijim rezultatima za neka druga kola, pri simulacijama su korišteni parametri jednog starijeg CMOS tehnološkog procesa.

#### LITERATURA

- [1] K. C. Smith, "Multiple-valued logic: a tutorial and appreciation", *Computer*, april 1988, pp. 17-27.  
[2] A. K. Jain et al., "CMOS Multiple-Valued Logic Design-Part I, Part II", *IEEE Transactions on CAS-I: Fundamental theory and applications*, august 1993, pp.505-522.

[3] Z. Bundalo, D. Bundalo, M. Kostadinović, "Logička kola za povezivanje binarnih i kvaternarnih CMOS digitalnih sistema", *52. Konferencija ETRAN-a*, Palić-Subotica, Srbija, 2008.

[4] C. H. Diaz et al., "An accurate analytical delay model for BiCMOS driver circuits", *IEEE Transaction on Computer-Aided Design*, no. 5, 1991, pp. 577-588.

**Abstract** - Possibilities and principles for synthesis and realization of CMOS logic circuits that perform signal conversion from binary to quaternary digital system and that have high impedance output state are considered, proposed and described in the paper. Such circuits are used for interconnection of binary and quaternary CMOS electronic circuits and systems where for interconnection is used quaternary common bus. General principles of synthesis of such CMOS logic circuits are considered and proposed first. Then, the concrete electric schemes for synthesis and realization of such circuits are proposed and described. Two types of such circuits are proposed and described: simple circuits and powerful circuits, and in each of them two concrete solutions: basic circuit and improved circuit. Given solutions are analyzed using computer simulation and all given descriptions and considerations were confirmed by simulation.

#### LOGIC CIRCUITS WITH HIGH IMPEDANCE OUTPUT STATE FOR INTERCONNECTION OF BINARY AND QUATERNARY CMOS DIGITAL CIRCUITS AND SYSTEMS

Zlatko Bundalo, Dušanka Bundalo, Ferid Softić,  
Miroslav Kostadinović

## MIKROSTRUKTURNE I DIELEKTRIČNE KARAKTERISTIKE La/Mn I Sm/Mn KODOPIRANE BARIJUM TITANATNE KERAMIKE

Vesna Paunović, Ljiljana Živković, *Elektronski fakultet u Nišu, Aleksandra Medvedeva 14, 18000 Niš*

**Sadržaj** - U ovom radu ispitivane su mikrostrukturne i dielektrične karakteristike BaTiO<sub>3</sub> keramike dopirane sa 0.1-2.0 at% La<sub>2</sub>O<sub>3</sub> i Sm<sub>2</sub>O<sub>3</sub> i 0.05 at% MnO<sub>2</sub>. Uzorci modifikovane BaTiO<sub>3</sub> keramike dobijeni su konvencionalnom metodom sinterovanja u čvrstoj fazi polazeći od čistih prahova i sinterovani na temperaturi od 1320 i 1350 °C. Uzorke dopirane nižom koncentracijom aditiva (0.1 i 0.5 at%) karakteriše homogena i sitno-zrnasta struktura, sa srednjom veličinom zrna od 0.3-3.0 μm za La/BaTiO<sub>3</sub> i od 0.3-1.0 μm za Sm/BaTiO<sub>3</sub>. Sa povećanjem koncentracije aditiva kod uzoraka sinterovanih na 1350 °C i dopiranih La dolazi do abnormalnog rasta zrna u sitnozrnoj matrici za koje je karakteristična domenska struktura. Ovakva struktura nije u uzorcima dopiranim Sm<sub>2</sub>O<sub>3</sub>. Uzorci sa niskom koncentracijom aditiva pokazuju veću dielektričnu konstantu i slede Kiri-Vajsov zakon. Dielektrična konstanta La/BaTiO<sub>3</sub> sa 0.1 at.% aditiva iznosi 3500 a za Sm/BaTiO<sub>3</sub> iznosi 6800 na sobnoj temperaturi. Kod uzoraka dopiranih većom koncentracijom aditiva dielektrična konstanta se skoro ne menja sa temperaturom tako da se odnos između  $\epsilon_{rmax}/\epsilon_{rmin}$  kreće od 1.05 do 1.13. Kirijeve temperature dopiranih uzoraka su neznatno niže u odnosu na Kirijevu temperaturu nedopirane keramike i iznose 124-127 °C.

### 1. UVOD

Feroelektrični materijali na bazi BaTiO<sub>3</sub> predstavljaju jednu od najznačajnijih grupa funkcionalnih elektronskih keramičkih materijala. Zbog svojih izuzetnih električnih, feroelektričnih i piezoelektričnih karakteristika, BaTiO<sub>3</sub> keramika dopirana različitim aditivima se koristi za dobijanje elektronskih komponenata kao što su višeslojni kondenzatori, PTC termistori, piezoelektrični senzori, komponente za konverziju energije, elektrooptičke komponente, ultrazvučni pretvarači, radio i komunikacioni filtri i dr. [1-3]. Od vrste, koncentracije i raspodele dopanata kao i od dobijene mikrostrukture zavise dielektrična svojstva kao i specifična električna otpornost polikristalne BaTiO<sub>3</sub>. Za primenu dopirane BaTiO<sub>3</sub> keramike kao kondenzatorskog materijala potrebno je ostvariti dobru gustinu, visoku dielektričnu konstantu i nizak faktor gubitaka. Da bi se dobila visoka dielektrična konstanta potrebno je obezbediti uniformnu mikrostrukturu i dobru raspodelu dopanata i aditiva.

Trovalentni katjoni retkih zemalja kao što su La<sup>3+</sup>, Dy<sup>3+</sup> i Sm<sup>3+</sup>, u zavisnosti od njihovih radijusa, zauzimaju A ili B položaje u perovskitoj strukturi BaTiO<sub>3</sub>. Pri niskim koncentracijama La i Sm dolazi do supstitucije Ba<sup>2+</sup> jona i do formiranja čvrstih rastvora opšte formule Ba<sub>(1-x)</sub>La(Sm)<sub>x</sub>TiO<sub>3</sub>. Pri većim koncentracijama aditiva iznad 1.0 at.% može doći do supstitucije Ba<sup>2+</sup> ili Ti<sup>4+</sup> jona pri čemu je specifična električna otpornost uzorka veoma visoka reda veličine 10<sup>10</sup> Ωcm [4]. Supstitucija La<sup>3+</sup> i Sm<sup>3+</sup> na mesto Ba<sup>2+</sup> jona zahteva formiranje negativno naelektrisanih defekata radi

očuvanja elektroneutralnosti. Postoje tri osnovna mehanizma kompenzacije: stvaranje barijumovih vakancija (V<sub>Ba</sub><sup>''</sup>), titanijum vakancija (V<sub>Ti</sub><sup>'''</sup>) i elektrona (e<sup>'</sup>). Za uzorke sinterovane u atmosferi vazduha, glavni mehanizam kompenzacije je jonski kompenzacioni mehanizam, iako postoji neslaganje da li se ovaj mehanizam odvija preko formiranja Ba ili Ti vakancija.

Delimična zamena Ba<sup>2+</sup> jona La<sup>3+</sup> i Sm<sup>3+</sup> jonima omogućava uniformnost mikrostrukture, sprečava abnormalni rast zrna i povećava temperaturnu oblast u kojoj je stabilna tetragonalna faza i koju karakteriše mala promena dielektrične konstante sa temperaturom.

U ovom radu ispitivana su mikrostrukturna i dielektrična svojstva La/Mn i Sm/Mn kodopirane BaTiO<sub>3</sub> keramike. Mikrostrukturne karakteristike ispitivane su skenirajućim elektronskim mikroskopom a dielektrična konstanta uzoraka određivana je u temperaturni intervalu od 20 °C do 180 °C. Koristeći Kiri-Vajsov zakon i modifikovani Kiri-Vajsov zakon izračunata je Kirijeva konstanta C kao i parametar γ, koji opisuje odstupanje od linearne zavisnosti  $\epsilon_r$  od T iznad temperature fazne transformacije.

### 2. EKSPERIMENTALNI DEO

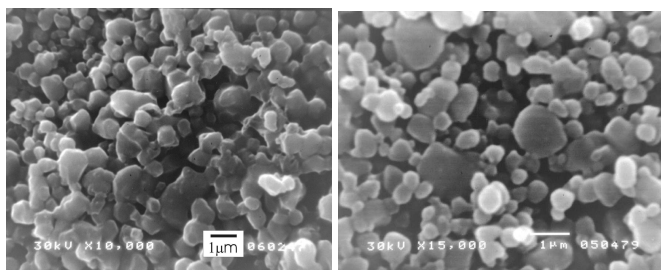
U ovom radu korišćeni su uzorci modifikovane BaTiO<sub>3</sub> keramike dopirane sa 0.1, 0.5 i 1.0 at% La<sub>2</sub>O<sub>3</sub> i Sm<sub>2</sub>O<sub>3</sub>. Koncentracija MnO<sub>2</sub> bila je 0.05 at% u obe serije uzoraka. Uzorci su dobijeni konvencionalnom metodom sinterovanja u čvrstoj fazi polazeći od čistih oksidnih prahova. Prahovi su mešani u izopropil alkoholu, sušeni i presovani u pelete pri pritisku od 120 MPa. Posle presovanja prahova uzorci su sinterovani u atmosferi vazduha na temperaturi 1320 °C i 1350 °C u vremenu od dva sata. Mikrostrukturna ispitivanja i kompozicioni sastav keramike analizirani su pomoću skenirajućeg elektronskog mikroskopa JEOL, SEM-5300 koji je opremljen i energijsko disperzivnim spektrometrom (EDS). Pre merenja dielektričnih karakteristika na uzorke je naneta srebrna pasta. Dielektrične karakteristike uzoraka su izračunate na osnovu merenja kapacitivnosti na uređaju HP 4276A, LCZ-metru u frekventnom opsegu od 100Hz do 20 kHz. Promena dielektrične konstante sa temperaturom je merena u temperaturnom opsegu od 20 °C do 200 °C.

### 3. REZULTATI I DISKUSIJA

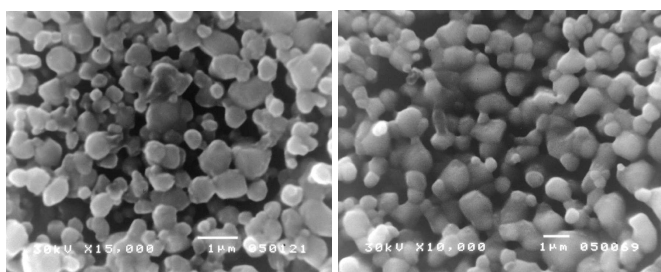
#### 3.1 Mikrostrukturna ispitivanja

Relativna gustina dopirane keramike kretala se od 70-84% TG za uzorke dopirane La i od 80-93% TG za uzorke dopirane Sm. Gustina uzoraka se povećavala sa povećanjem temperature sinterovanja i opadala sa povećanjem koncentracije dodatih aditiva.

Homogena i sitno-zrnasta mikrostruktura sa veličinom zrna od 1.0-3.0  $\mu\text{m}$ , sa relativno uniformnom raspodelom čestica, bez naznaka o abnormalnom rastu zrna glavna je karakteristika La-dopiranih uzoraka sa koncentracijom dopanata od 0.1-0.5 at % La sinterovanih na 1320 i 1350°C (sl.1). S druge strane mikrostruktura uzoraka dopiranih sa 1.0 at % La i sinterovanih na 1350°C, temperaturi koja je bliska eutektičkoj tački (1332°C), je dosta različita u odnosu na uzorke sinterovane na nižim temperaturama.



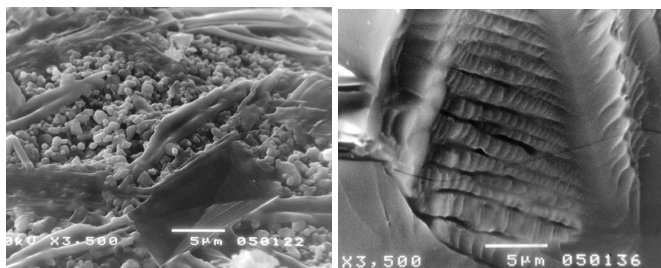
(a) (b)



(c) (d)

Sl.1. SEM mikrostruktura a) 0.1 i b) 0.5 at% La/BaTiO<sub>3</sub> keramike sinterovane na 1320<sup>o</sup>C i c) 0.1 i d) 0.5 at% La/BaTiO<sub>3</sub> keramike sinterovane na 1350<sup>o</sup>C.

Na 1350°C sinterovanje u tečnoj fazi, sa nehomogenom raspodelom tečne faze, doprinosi sekundarnom abnormalnom rastu zrna u okviru fino-zrnaste matrice. Jedna od specifičnosti mikrostrukturnih karakteristika, primećena kod uzoraka sinterovanih iznad eutektičke tačke, je pojava domenske strukture u sekundarnim abnormalnim zrnima [5]. U pogledu domenske strukture otkrivena su dva tipa domena, orjentisani dugački domeni koji se prostiru preko celog zrna sa 90° domenskim granicama, i domeni sa zonskom domenskom strukturom u pojedinim abnormalnim zrnima (sl.2). Debljina domenskih zidova se kretala oko  $\approx 0.1 \mu\text{m}$  dok su domeni bili veličine oko 0.5  $\mu\text{m}$ .

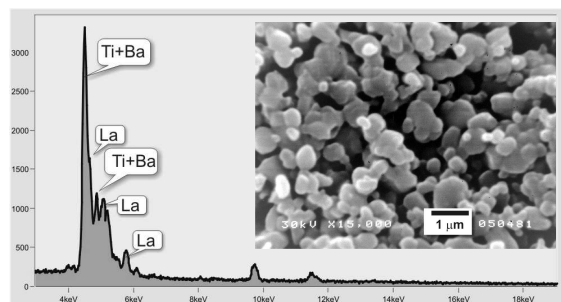


(a) (b)

Sl.2. SEM mikrostruktura 1.0 La/BaTiO<sub>3</sub> sinterovane na 1350<sup>o</sup>C a) abnormalna zrna u fino-zrnoj matrici i b) abnormalna zrna sa domenskom strukturom.

Izrazite razlike u mikrostrukтури su posledica nehomogene raspodele La<sub>2</sub>O<sub>3</sub> koja se može potvrditi EDS spektrima napravljenim na istom uzorku sa različitih mesta.

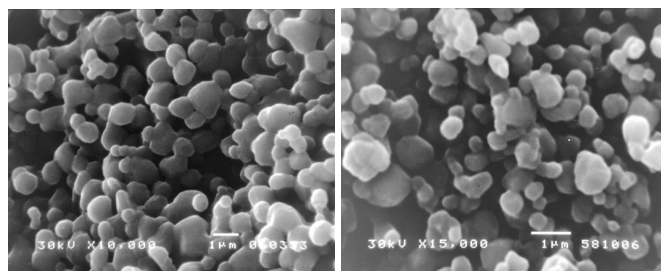
EDS spektar pokazuje da su oblasti bogate La vezane za sitno-zrnastu mikrostrukturu (sl.3) dok abnormalna zrna sa domenskom strukturom ne sadrže lantan.



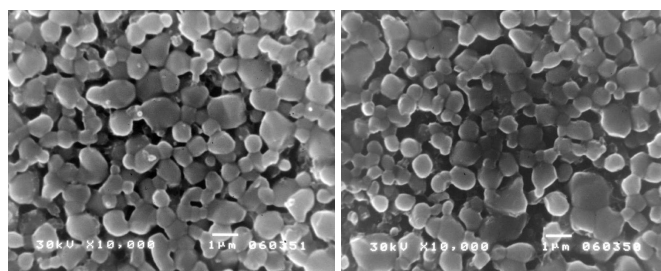
Sl.3. EDS spektar 1.0 at % La-dopirane BaTiO<sub>3</sub> keramike.

BaTiO<sub>3</sub> keramiku dopiranu Sm, bez obzira na koncentraciju aditiva, karakteriše uniformna i sitno-zrnasta mikrostruktura, sa srednjom veličinom zrna koja se kretala se od 0.3 do 1.0  $\mu\text{m}$  (sl.4.). S obzirom na izuzetno malu veličinu zrna nije bilo moguće otkriti domensku strukturu u ovim uzorcima. Za mikrostrukturu Sm dopirane keramike karakteristično je da sa povećanjem temperature sinterovanja raste veličina zrna za sve serije uzoraka. Za razliku od La, EDS analizom nije utvrđeno postojanje oblasti bogatih Sm koje bi bitno uticale na uniformnost mikrostrukture.

Takođe EDS analiza obe serije uzoraka nije pokazala oblasti bogate Mn pa se predpostavlja da je u ovim uzorcima Mn ravnomerno raspoređen.



(a) (b)



(c) (d)

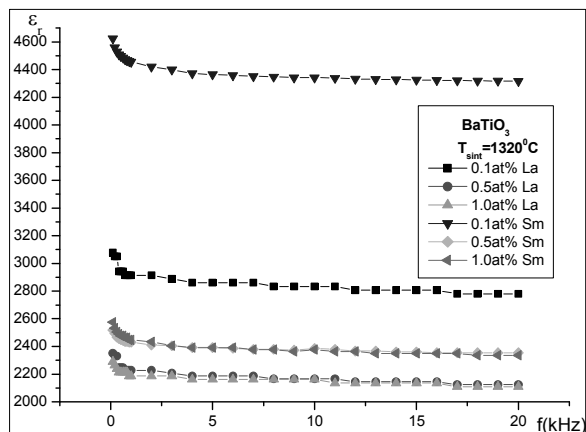
Sl.4. SEM mikrostruktura a) 0.1 i b) 0.5 at % Sm/BaTiO<sub>3</sub> keramike sinterovane na 1320<sup>o</sup>C i c) 0.1 i d) 0.5 at % Sm/BaTiO<sub>3</sub> keramike sinterovane na 1350<sup>o</sup>C.

### 3.2. Električne karakteristike

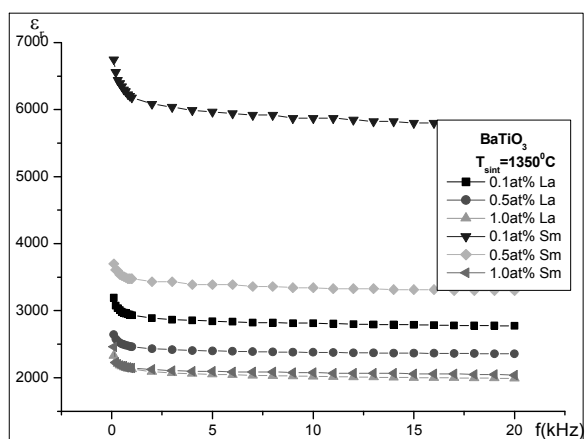
Izmerena specifična električna otpornost dopirane La i Sm/BaTiO<sub>3</sub> keramike je bila reda veličine 10<sup>10</sup>  $\Omega\text{cm}$ . S obzirom na izuzetno visoke vrednosti električne otpornosti, može se predpostaviti da je u pitanju jonski kompenzacioni mehanizam i da zbog slabe pokretljivosti katjonskih vakancija na sobnoj temperaturi uzorci pokazuju izolatorska svojstva. Takođe, u sitnozrnastoj keramici debljina

izolatorskoj sloja granice zrna je uporediva sa veličinom zrna što dodatno doprinosi visokim vrednostima električne otpornosti.

Uticaj aditiva i mikrostrukture na dielektričnu konstantu dopirane BaTiO<sub>3</sub> keramike se najbolje može proučavati prateći promene dielektrične konstante sa frekvencom i temperaturom (sl.5 i 6).



(a)



(b)

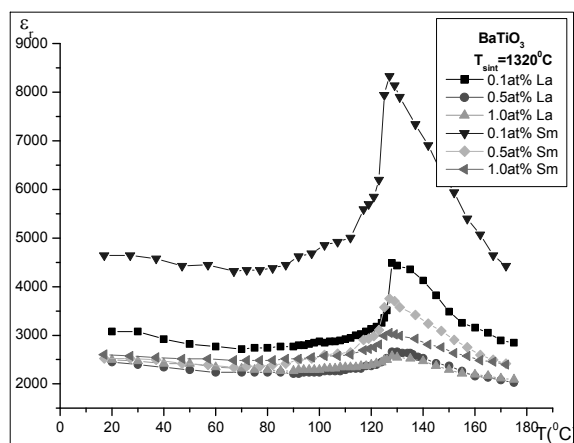
Sl.5. Dielektrična konstanta dopirane BaTiO<sub>3</sub> keramike u funkciji frekvencije a)  $T_{sin}=1320^{\circ}\text{C}$ , b)  $T_{sin}=1350^{\circ}\text{C}$ .

Za dielektričnu konstantu svih ispitivanih uzoraka karakteristično je da opada sa povećanjem koncentracije aditiva. Takođe, dielektrična konstanta, nakon visokih početnih vrednosti na nižim frekvencijama, opada i postiže skoro konstantnu vrednost za frekvencije više od 3kHz. Najvišu vrednost dielektrične konstante ( $\epsilon_r=6800$ ) na sobnoj temperaturi imaju 0.1Sm/Mn-BaTiO<sub>3</sub> uzorci sinterovani na 1350°C. Najniže vrednosti ( $\epsilon_r = 2200$ ) izmerene su kod uzoraka dopiranih sa 1.0 at % La i sinterovanih na istoj temperaturi sinterovanja.

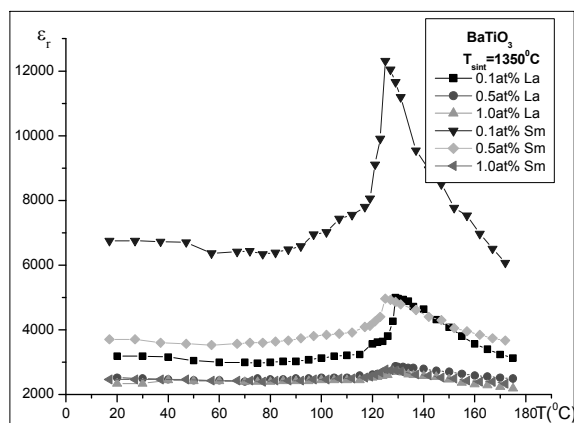
Ovako niske vrednosti dielektrične konstante na sobnoj temperaturi za La dopirane uzorke su posledica s jedne strane relativno male gustine sinterovanja a s druge strane pojave abnormalnog, sekundarnog rasta zrna.

Na osnovu analize vrednosti dielektrične konstante sa temperaturom sinterovanja može se zaključiti da povećanje temperature sinterovanja od 1320°C do 1350°C drastično utiče na povećanje vrednosti dielektrične konstante za više od 70% bez obzira na vrstu aditiva.

Zavisnost dielektrične konstante od temperature pokazuje da dielektrična konstanta iznad Kirijeve temperature ( $T_C$ ), odnosno u paraelektričnoj oblasti, sledi Kiri-Vajsov zakon.



(a)



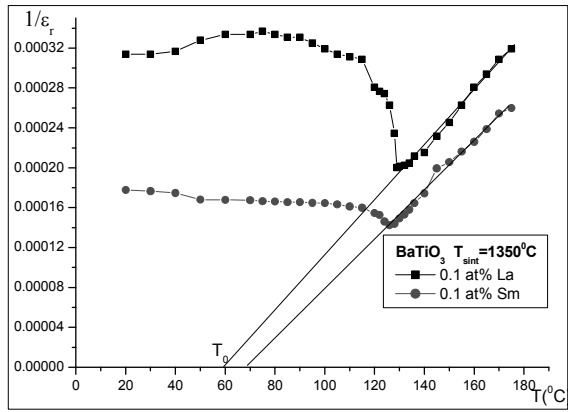
(b)

Sl.6. Dielektrična konstanta dopirane BaTiO<sub>3</sub> keramike u funkciji temperature a)  $T_{sin}=1320^{\circ}\text{C}$ , b)  $T_{sin}=1350^{\circ}\text{C}$ .

Najveću dielektričnu konstantu na sobnoj temperaturi kao i najveću promenu dielektrične konstante sa temperaturom pokazuju uzorci dopirani sa 0.1 at % aditiva za obe serije uzoraka. Sa povećanjem koncentracije dopanata dielektrična konstanta se smanjuje a njena promena u širokom temperaturnom intervalu, od sobne do Kirijeve temperature, je skoro konstantna. Odnos između dielektrične konstante na Kirijevoj temperaturi ( $\epsilon_{rmax}$ ) i na sobnoj temperaturi ( $\epsilon_{rmin}$ ), odnosno  $\epsilon_{rmax}/\epsilon_{rmin}$  za uzorke dopirane sa 1.0 at % aditiva je 1.05 za La/BaTiO<sub>3</sub> i 1.13 za Sm/BaTiO<sub>3</sub> keramiku. Niže vrednosti dielektrične konstante u La/BaTiO<sub>3</sub> uzorcima su u direktnoj korelaciji sa povećanjem nehomogenosti mikrostrukture, i pojave abnormalnih zrna bogatih La u sitnoznoj matrici [6]. Dielektrična konstanta na Kirijevoj temperaturi za uzorke dopirane sa 0.1 at % aditiva iznosi 5000 za La/BaTiO<sub>3</sub> i 12350 za Sm/BaTiO<sub>3</sub> za uzorke sinterovane na 1350°C.

Kod svih ispitivanih uzoraka došlo je do pomeranja Kirijeve temperature ka nižim vrednostima u odnosu na Kirijevu temperaturu nedopirane keramike koja iznosi 131 °C. Izmerene Kirijeve temperature za obe vrste uzoraka iznosile su 124-127 °C.





Sl.7. Recipročna vrednost dielektrične konstante u funkciji temperature za uzorke dopirane sa 0.1 at% aditiva.

Za oblast iznad Kirijeve temperature može se primeniti Kiri-Vajsov zakon

$$\varepsilon_r = C / T - T_0 \quad (1)$$

gde je  $C$  - Kirijeva konstanta,  $T$  - temperatura a  $T_0$  - Kiri-Vajsova temperatura. Fitovanjem krivih zavisnosti recipročne vrednosti dielektrične konstante od temperature (sl.7), izračunata je Kirijeva konstanta i Kiri-Vajsova temperatura za dopirane uzorke i njihove vrednosti date su u Tabelama 1 i 2.

Tabela 1. Dielektrični parametri za La/BaTiO<sub>3</sub> uzorke.

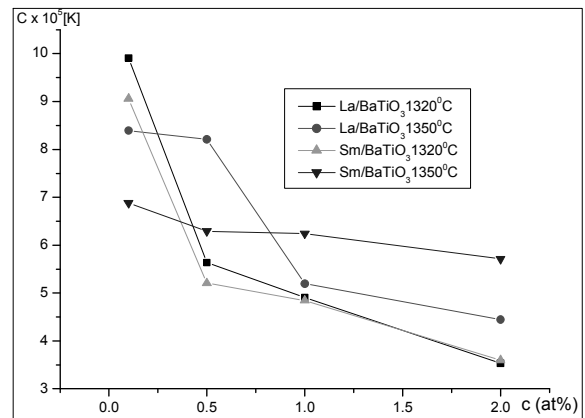
La u at%	$\varepsilon_r$ na 300K	$\varepsilon_r$ na $T_c$	$T_c$ [°C]	$T_0$ [°C]	$C$ [K]
0.1-1320°C	3077	4496	126	58	$9.91 \cdot 10^5$
0.5-1320°C	2450	2700	127	-1.0	$5.63 \cdot 10^5$
1.0-1320°C	2500	2570	127	-62	$4.91 \cdot 10^5$
0.1-1350°C	3200	5000	125	58	$8.39 \cdot 10^5$
0.5-1350°C	2530	2880	126	-122	$8.21 \cdot 10^5$
1.0-1350°C	2350	2750	127	-65	$5.19 \cdot 10^5$

Tabela 2. Dielektrični parametri za Sm/BaTiO<sub>3</sub> uzorke.

Sm u at%	$\varepsilon_r$ na 300K	$\varepsilon_r$ na $T_c$	$T_c$ [°C]	$T_0$ [°C]	$C$ [K]
0.1-1320°C	4644	8400	125	68	$9.06 \cdot 10^5$
0.5-1320°C	2520	3800	126	50	$5.20 \cdot 10^5$
1.0-1320°C	2600	3050	127	-30	$4.84 \cdot 10^5$
0.1-1350°C	6800	12350	124	79	$6.88 \cdot 10^5$
0.5-1350°C	3700	5000	125	1	$6.29 \cdot 10^5$
1.0-1350°C	2500	2800	125	-100	$6.24 \cdot 10^5$

Kiri-Vajsova temperatura  $T_0$  opada sa povećanjem koncentracije aditiva i povećanjem temperature sinterovanja za sve serije uzoraka. Takođe, primećeno je da Kiri-Vajsova temperatura za pojedine serije uzoraka ima jako niske vrednosti u odnosu na Kirijevu temperaturu, a za pojedine serije čak i negativne vrednosti. Najniže vrednosti  $T_0$  izmerene su za La/Mn-BaTiO<sub>3</sub> kodopiranu kaeramiku gde je

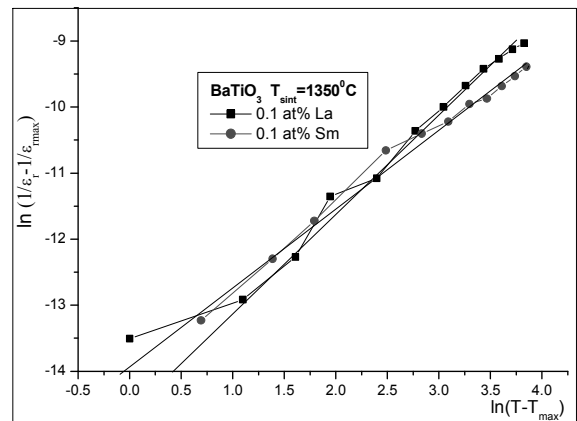
za uzorke dopirane sa 0.5 at% La i sinterovane na 1350°C iznosila čak  $T_0 = -122^\circ\text{C}$ . Najviša vrednost  $T_0 = 79^\circ\text{C}$  izmerena je za 0.1Sm/Mn-BaTiO<sub>3</sub> uzorke sinterovane na 1350°C.



Sl.8. Promena Kirijeve konstante  $C$  sa koncentracijom aditiva.

Kirijeva konstanta (sl. 8) za sve serije ispitivanih uzoraka opada sa povećanjem koncentracije dopanata, tako da najviše vrednosti imaju uzorci dopirani sa 0.1 at% aditiva. Ova promena je u skladu sa promenom gustine uzoraka i povećanjem veličine zrna sa povećanjem koncentracije aditiva. Sa povećanjem temperature sinterovanja vrednost Kirijeve konstante raste za sve serije uzoraka

Korišćenjem modifikovanog Kiri-Vajsovog zakona [ 7] kritični eksponent nelinearnosti ( $\gamma$ ) odredili smo linearnim fitovanjem krive  $\ln\left(\frac{1}{\varepsilon_r} - \frac{1}{\varepsilon_{r,max}}\right)$  u funkciji od  $\ln(T - T_{max})$ . Nagib ove krive predstavlja eksponent nelinearnosti  $\gamma$  (sl.9).

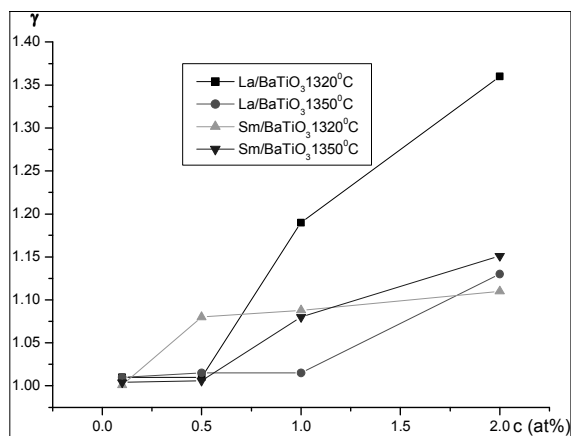


Sl.9. Zavisnost  $\ln\left(\frac{1}{\varepsilon_r} - \frac{1}{\varepsilon_{r,max}}\right)$  od  $\ln(T - T_{max})$  uzorke dopirane sa sa 0.1 at% aditiva.

Vrednost kritičnog eksponenta nelinearnosti  $\gamma$ , kretala se od 1.0-1.15 za niže koncentracije dopanata što je u skladu sa eksperimentalnim podacima jer je za ove uzorke karakterističan oštri prelaz iz feroelektrične u paraelektričnu oblast.

Najizrazitija promena iz feroelektrične u paraelektričnu oblast zapažena je kod 0.1at% Sm dopiranih BaTiO<sub>3</sub> uzoraka za koje je izračunata vrednost  $\gamma \approx 1$ .

Najmanja promena je primećena kod uzoraka dopiranih sa 1.0at% La za koje kritični eksponent  $\gamma$  iznosi 1.30 (sl. 10) .



Sl.10. Promena kritičnog eksponenta nelinearnosti  $\gamma$  sa koncentracijom aditiva.

#### 4. ZAKLJUČAK

U radu su data uporedna ispitivanja mikrostrukturnih i dielektričnih karakteristika La<sub>2</sub>O<sub>3</sub> i Sm<sub>2</sub>O<sub>3</sub> dopirane BaTiO<sub>3</sub> keramike. Pri nižim koncentracijama aditiva obe keramike karakteriše uniformna i sitno-zrnasta struktura sa veličinom zrna od 0.3-5.0  $\mu$ m i 0.3-1.0  $\mu$ m za La/BaTiO<sub>3</sub> i Sm/BaTiO<sub>3</sub> keramiku respektivno. U La/BaTiO<sub>3</sub> dopiranoj keramici, dolazi do formiranja abnormalnih zrna bogatih La što dovodi do smanjenja dielektrične konstante u odnosu na istu izračunatu za Sm/BaTiO<sub>3</sub> keramiku. Najveću dielektričnu konstantu na sobnoj temperaturi i najveću promenu dielektrične konstante sa temperaturom pokazuju uzorci sa najnižom koncentracijom aditiva. Dielektrična konstanta La/BaTiO<sub>3</sub> sa 0.1 at % aditiva iznosi 3200 a za Sm/BaTiO<sub>3</sub> iznosi 6800 na sobnoj temperaturi. U visoko dopiranim uzorcima dielektrična konstanta se skoro ne menja sa temperaturom tako da je odnos između  $\epsilon_{rmax}/\epsilon_{rmin}$  neznatno veći od jedinice. Kirijeva temperatura dopiranih uzoraka je 124-127 °C nezavisno od temperature sinterovanja i koncentracije aditiva. Kiri-Vajsova temperatura  $T_0$  i Kirijeva konstanta  $C$  opadaju sa povećanjem koncentracije aditiva tako da najviše vrednosti imaju uzorci dopirani sa 0.1 at % aditiva. Vrednost kritičnog eksponenta nelinearnosti  $\gamma$ , kretala se od 1.0-1.15 za niže koncentracije dopanata do 1.30 za koncentracije 1.0 at % aditiva.

#### ZAHVALNOST

Istraživanja su deo projekta "Proučavanje međuzavisnosti u trijadi Sintaza – Struktura - Svojstva za funkcionalne materijale" (Br.142011). Autori se zahvaljuju Ministarstvu za nauku i tehnološki razvoj Republike Srbije na finansijskoj pomoći za ovaj rad.

#### 5. LITERATURA

- [1] W.Heywang, H.Thomann, "Positive Temperature coefficient resistors", in *Electronic ceramics*, London and New York, 1991.
- [2] G.Arlt, D.Hennings, G.de With, "Dielectric properties of fine grained barium titanate ceramics", *J.Appl. Phys.* 58 [4] 1985, pp.1619-1625.
- [3] H.Kishi, N.Kohzu, J.Sugino, M.Kato, H.Ohasato, Y.Iguchi, T.Okuda, "The effect of Rare-earth (La, Sm, Dy, Ho and Er) and Mg on the microstructure in BaTiO<sub>3</sub>", *J.E.Ceram.Soc.* Vol.19, pp.1043-1046, (1999).
- [4] Y.Pu, W. Chen, S. Chen, Hans T. Langhammer, "Microstructure and dielectric properties of dysprosium-doped barium titanate ceramics", *Ceramica* 51 (2005), pp.214-218.
- [5] Lj. Živković, V. Paunović, Lj.Vračar, B.Stojanović, M. Miljković "Microstructure evolution and phase transition in La/Mn Doped barium titanate ceramics" *ELECTROCERAMICS X*, Toledo Spain, Book of Abstracts, 258, CD Version, (2006).
- [6] Lj. Živković, V.Paunović, N. Stamenkov, M. Miljković, "The Effect of secondary abnormal grain growth on the dielectric properties of La/Mn Co-Doped BaTiO<sub>3</sub> Ceramics", *Science of sintering*, 38 (3), pp.273-281, (2006).
- [7] V.Kirilov, V.Isupov, "Relaxation polarization of PbMg<sub>1/3</sub>Nb<sub>2/3</sub>O<sub>3</sub> (PMN)-A ferroelectric with a diffused phase transition", *Ferroelectric* 5, 1973, pp. 3-9.

**Abstract** - In this paper a comparative investigations of La<sub>2</sub>O<sub>3</sub> and Sm<sub>2</sub>O<sub>3</sub> doped ceramics have been done regarding the influence of dopant concentration and sintering temperature on the microstructure and dielectric properties of ceramics. Doped BaTiO<sub>3</sub> were prepared using conventional method of solid state sintering at 1320-1350 °C for two hours. In La<sub>2</sub>O<sub>3</sub> and Sm<sub>2</sub>O<sub>3</sub> doped ceramics the uniform microstructure is formed with average grain size ranged from 0.3-3.0  $\mu$ m and 0.3-1.0  $\mu$ m for La and Sm doped BaTiO<sub>3</sub> respectively. The highest value of dielectric permittivity at room temperature and the greatest change of permittivity in function of temperature was observed in low doped samples. The dielectric constant at room temperature of 6800 was recorded for 0.1 at% Sm/BaTiO<sub>3</sub> and 3500 for 0.1 at% La/BaTiO<sub>3</sub>. For heavily doped samples a nearly flat permittivity temperature response was observed, pointed out a stable dielectric constant in a very large temperature region up to Curie temperature.

#### MICROSTRUCTURAL AND DIELECTRICAL PROPERTIES OF La/Mn AND Sm/Mn CODOPED BARIUM TITANATE CERAMICS

Vesna Paunović, Ljiljana Živković

## PRIMENA IMPEDANSNE SPEKTROSKOPIJE ZA ELEKTRIČNU KARAKTERIZACIJU KERAMIČKIH MATERIJALA

Dragan Mančić, Vesna Paunović, Zoran Petrušić, Milan Radmanović, Ljiljana Živković, *Elektronski fakultet u Nišu*

**Sadržaj** – U ovom radu prikazan je izbor najpogodnijeg ekvivalentnog kola za modeliranje karakteristika impedanse BaTiO<sub>3</sub> keramike dopirane lantanom. Prikazan je način određivanja početnih vrednosti elemenata najprostijeg ekvivalentnog kola. Ove vrednosti su iskorišćene kao početne vrednosti tokom postupka fitovanja eksperimentalnih i teorijskih zavisnosti karakteristike impedanse u cilju dobijanja što tačnijeg, odgovarajućeg ekvivalentnog kola.

### 1. UVOD

Analiza karakteristike električne impedanse (impedansna spektroskopija) se veoma često koristi za karakterizaciju električnih materijala [1,2]. Primenom ovog metoda i detaljnom analizom eksperimentalnih podataka o električnoj impedansi uzoraka feroelektrične keramike, imajući u vidu da se radi o polikristalnim materijalima, moguće je proceniti udeo električne otpornosti zrna i granice zrna u ukupnoj otpornosti keramike [3]. Eksperimentalni podaci mogu biti analizirani preko četiri moguća kompleksna oblika koji predstavljaju iste informacije izražene na različite načine. Podaci mogu biti predstavljeni (analizirani) preko električne impedanse  $Z^*$ , električnog modula  $M^*$ , admitanse  $Y^*$  i permitivnosti  $\epsilon^*$ . Međusobna povezanost ovih parametara data je izrazom:

$$M^* = j\omega C_0 Z^* = j\omega C_0 (1/Y^*) = 1/\epsilon^* \quad (1)$$

pri čemu su:  $\omega = 2\pi f$  ugaona frekvencija,  $C_0 = \epsilon_0 S/d$  kapacitivnost merenog uzorka u vakuumu,  $\epsilon_0 = 8.85 \times 10^{-12}$  F/m, a  $S$  i  $d$  su površina i debljina uzorka, respektivno.

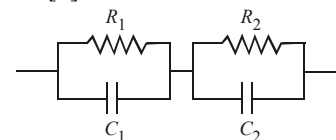
Osnovno kod modeliranja struktura, kao što je struktura zrno-granica zrna, je usvajanje takvog njihovog električnog modela koji najtačnije reprezentuje električne karakteristike razmatranog materijala pri različitim frekvencijama, i na različitim temperaturama, i omogućava analizu i interpretaciju eksperimentalnih podataka. Izbor pogodnog modela podrazumeva da dobijeni rezultati simulacije moraju biti konzistentni sa eksperimentalnim podacima, i u velikoj meri se zasniva na iskustvu projektanta. Dobijene vrednosti elemenata modela moraju biti realne, logične i očekivane.

U ovom radu razmatrani su različiti modeli za analizu BaTiO<sub>3</sub> keramike dopirane lantanom (La-BT), koji se koriste za predviđanje karakteristika njihove električne impedanse. Izvršeno je njihovo poređenje sa stanovišta tačnosti, i prikazane su mogućnosti svakog pojedinačnog modela za najbolje fitovanje eksperimentalnih podataka merenih na konkretnim uzorcima La-BT dobijenih postupkom sinterovanja.

### 2. OSNOVNO EKVIVALENTNO KOLO La-BT KERAMIKE

Kod modeliranja dopirane i nedopirane keramike moguće je izabrati više od jednog ekvivalentnog kola kojim

se mogu modelirati prethodno navedene električne karakteristike [4,5]. Dakle, na samom početku analize rešenje nije jednoznačno, i numerički je moguće poklopiti teorijske krive sa eksperimentalnim podacima primenom različitih modela. Međutim, samo jedno od tih rešenja predstavlja realni model električnog ponašanja ovih materijala (uzoraka). Kod BaTiO<sub>3</sub> keramike koja se razmatra u ovom radu ukupnoj impedansi keramike doprinose i impedansa zrna i impedansa granice zrna, pri čemu se najprostiji, ali često zadovoljavajući, ekvivalentni model dobija rednom vezom ovih impedansi [3]. Najčešće primenjivano ekvivalentno kolo prikazano je na slici 1. Jedna od ovih impedansi odnosi se na zrno ( $R_1, C_1$ ) a druga na granicu zrna ( $R_2, C_2$ ) u polikristalnim materijalima i prikazuje se paralelnom vezom otpornosti i kapacitivnosti, kao što je dato na slici 1. U slučaju keramike koja se ovde razmatra impedansa granice zrna je dominantna impedansa uzorka [5].



Sl. 1. Osnovno ekvivalentno kolo La-BT keramike

U slučajevima gde se ne može zanemariti kontaktna otpornost spojeva keramike i elektroda potrebno je uzeti u obzir i tu impedansu kao još jedan redno vezani paralelni RC član. U ovoj analizi, nadalje je ta impedansa zanemarena.

Impedansa kola sa slike 1 iznosi:

$$Z^* = Z' - jZ'' = \frac{1}{1/R_1 + j\omega C_1} + \frac{1}{1/R_2 + j\omega C_2} \quad (2)$$

pri čemu su:

$$Z' = \frac{R_1}{1 + (\omega R_1 C_1)^2} + \frac{R_2}{1 + (\omega R_2 C_2)^2} \quad (3)$$

$$Z'' = R_1 \frac{\omega R_1 C_1}{1 + (\omega R_1 C_1)^2} + R_2 \frac{\omega R_2 C_2}{1 + (\omega R_2 C_2)^2} \quad (4)$$

Na osnovu izraza  $M^* = j\omega C_0 Z^* = M' + jM''$  lako se dobijaju i komponente električnog modula:

$$M' = \frac{C_0}{C_1} \frac{(\omega R_1 C_1)^2}{1 + (\omega R_1 C_1)^2} + \frac{C_0}{C_2} \frac{(\omega R_2 C_2)^2}{1 + (\omega R_2 C_2)^2} \quad (5)$$

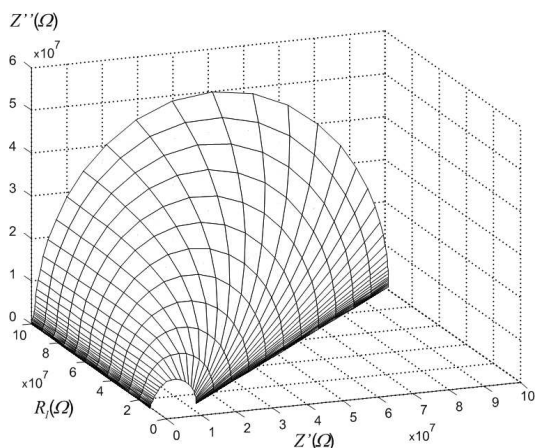
$$M'' = \frac{C_0}{C_1} \frac{\omega R_1 C_1}{1 + (\omega R_1 C_1)^2} + \frac{C_0}{C_2} \frac{\omega R_2 C_2}{1 + (\omega R_2 C_2)^2} \quad (6)$$

Da bi se odredili elementi modela sa slike 1, potrebno je posebno izmeriti i odrediti vrednosti elemenata svake RC paralelne veze. Da bi se to ostvarilo potrebno je analizirati ne samo električnu impedansu uzorka, već treba posmatrati istovremeno i impedansu  $Z^*$  i električni moduo  $M^*$  uzorka. Ovo je iz razloga što svaki paralelni RC član doprinosi izgledu (obliku) ovih krivih na različit način, najčešće u obliku polukružnih linija u odgovarajućim kompleksnim

ravnima  $Z'(Z)$  i  $M'(M)$ , ili u obliku pikova na frekventnim karakteristikama imaginarnih komponenata  $Z'(\log f)$  i  $M'(\log f)$ , o čemu će biti reči u nastavku.

Da bi se ilustrovalo uticaj pojedinih elemenata modela na impedansu i električni moduo razmatrane keramike, u nastavku su razmatrane promene pojedinih parametara modela sa slike 1, i njihov uticaj na navedene frekventne karakteristike. Ovakva analiza na kraju omogućava dobijanje jednoznačnog modela u svakom analiziranom slučaju, i to kako pri različitim frekvencijama, tako i pri različitim temperaturama.

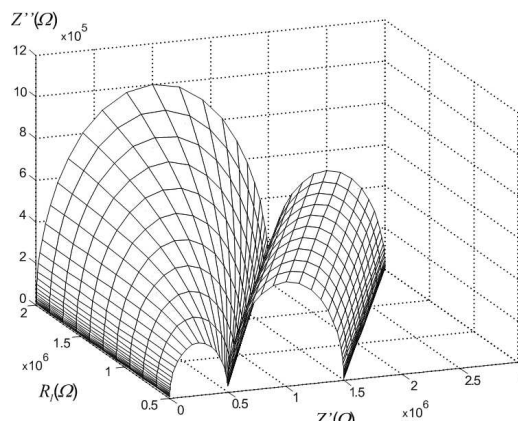
Na slikama 2 i 3 prikazane su u kompleksnoj ravni zavisnosti imaginarnog i realnog dela impedanse  $Z'(Z)$  za dva karakteristična slučaja, koja prikazuju uticaj vrednosti otpornosti  $R_1$  i  $R_2$  u kolu sa slike 1 na ove karakteristike. Na oblik navedenih karakteristika najveći uticaj ima onaj  $RC$  član sa dominantnom vrednošću otpornosti. Na slici 2 dat je primer gde su izabrane iste vrednosti kapacitivnosti ( $C_1=C_2$ ), dok su uzete međusobno različite vrednosti otpornosti, odnosno u ovom slučaju menja se vrednost otpornosti  $R_1$ , dok je vrednost otpornosti  $R_2$  konstantna. Analizirana karakteristika pri takvim uslovima sadrži samo jedan polukrug (polukružnu liniju) čiji oblik i dimenzije određuje dominantna otpornost (u ovom slučaju  $R_1$ ). U slučaju različitih vrednosti kapacitivnosti u kolu sa slike 1, na impedansnoj karakteristici se javljaju dve polukružne linije, kao što je prikazano na slici 3, pri čemu oblik krivih i u ovom slučaju određuje dominantna vrednost otpornosti (takođe, i ovde je to otpornost  $R_1$ ).



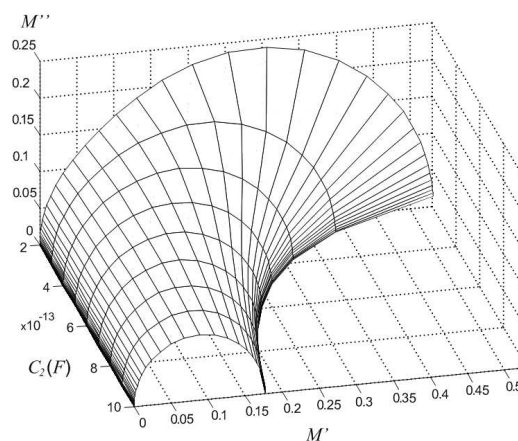
Sl. 2. Impedansa ekvivalentnog kola sa slike 1 prikazana u kompleksnoj ravni  $Z'(Z)$ , pri čemu su:  $C_1=C_2=10^{-12}F$ ,  $R_2=10^6\Omega$ , a  $R_1$  se menja u opsegu od  $5x10^6\Omega$  do  $10^8\Omega$

Analizom električnog modula impedanse  $M'(M)$  u kompleksnoj ravni takođe se mogu uočiti različiti oblici krivih, zavisno od relativnog odnosa elemenata ekvivalentnog kola sa slike 1. Analiza električnog modula impedanse u slučaju jednakih vrednosti otpornosti  $R_1=R_2$ , dok se menja vrednost kapacitivnosti  $C_2$ , pri fiksnoj vrednosti kapacitivnosti  $C_1$ , data je na slici 4. U ovom slučaju navedena karakteristika predstavlja samo jednu polukružnu liniju čiji su oblik i veličina pretežno određeni onim  $RC$  članom koji ima manju vrednost kapacitivnosti (u ovom slučaju je to kapacitivnost  $C_2$ ). Drugim rečima, ukoliko je jedna kapacitivnost mnogo veća od druge, polukrug koji je njoj pridružen na karakteristici električnog modula se gubi. Na

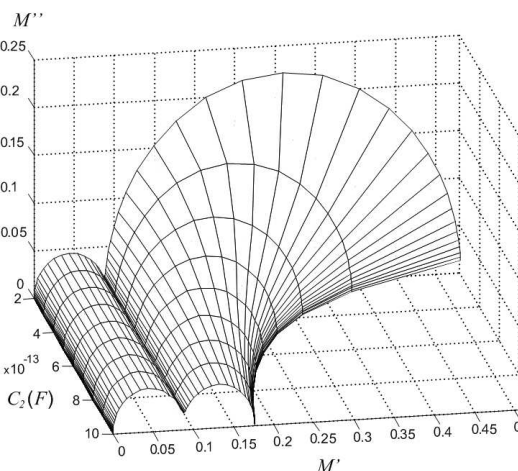
slici 5 prikazan je primer karakteristike električnog modula u slučaju međusobno različitih fiksnih vrednosti otpornosti  $R_1$  i  $R_2$ , pri promeni vrednosti kapacitivnosti  $C_2$  (vrednost  $C_1$  je takođe fiksna). U ovom slučaju razmatrana karakteristika sadrži dve polukružne linije, pri čemu i ovde dominantan uticaj na oblik karakteristike ima  $RC$  član sa manjom vrednosti kapacitivnosti (odnosno  $C_2$ ).



Sl. 3. Impedansa ekvivalentnog kola sa slike 1 prikazana u kompleksnoj ravni  $Z'(Z)$ , pri čemu su:  $C_1=10^{-12}F$ ,  $C_2=10^{-9}F$ ,  $R_2=10^6\Omega$ , a  $R_1$  se menja u opsegu od  $0.5x10^6\Omega$  do  $2x10^6\Omega$



Sl. 4. Električni moduo ekvivalentnog kola sa slike 1 prikazan u kompleksnoj ravni  $M''(M)$ , pri čemu su:  $R_1=R_2=10^6\Omega$ ,  $C_1=10^{-12}F$ , a  $C_2$  se menja u opsegu od  $0.2x10^{-12}F$  do  $10^{-12}F$



Sl. 5. Električni moduo ekvivalentnog kola sa slike 1 prikazan u kompleksnoj ravni  $M''(M)$ , pri čemu su:  $R_1=10^8\Omega$ ,  $R_2=10^6\Omega$ ,  $C_1=10^{-12}F$ , a  $C_2$  se menja u opsegu od  $0.2x10^{-12}F$  do  $10^{-12}F$

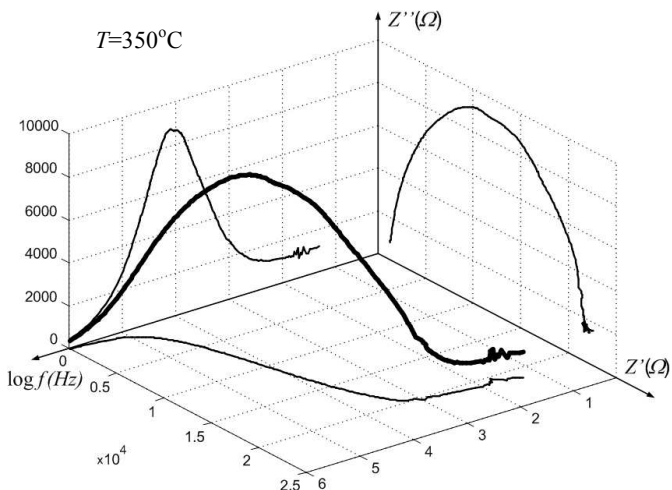
Na osnovu prethodne analize može se uočiti da se značajni i validni zaključci o vrednostima elemenata ekvivalentnog kola mogu dobiti jedino istovremenom vizuelnom inspekcijom eksperimentalnih karakteristika  $Z''(Z')$  i  $M''(M')$ . Pri tome treba primetiti da ovo poređenje nije uvek jednostavno, zbog toga što se na slikama 2 i 3 sa povećanjem frekvencije tačke na krivama pomeraju ka koordinatnom početku, dok se na slikama 4 i 5 sa povećanjem frekvencije tačke na krivama pomeraju od koordinatnog početka.

### 3. ODREĐIVANJE VREDNOSTI ELEMENATA OSNOVNOG EKVIVALENTNOG KOLA

Kod konkretnog određivanja vrednosti elemenata ekvivalentnog kola sa slike 1 na osnovu merenih karakteristika impedanse, mogu se javiti različiti slučajevi. Pri tome treba imati u vidu da se najčešće kod ispitivanja karakteristika keramika obično direktno mere samo moduo i ugao njihove impedanse. Na osnovu direktne analize ovih karakteristika veoma je teško izdvojiti vrednosti pojedinih elemenata ekvivalentnog kola. Koji će  $RC$  član ekvivalentnog kola sa slike 1 biti detektovan, zavisi od toga koja karakteristika se razmatra, kao i od relativnog odnosa vrednosti elemenata ekvivalentnog kola, što je već analizirano na slikama 2 do 5. Dok je impedansna karakteristika pogodnija za određivanje  $RC$  elementa sa većom otpornošću, električni moduo je pogodniji za određivanje  $RC$  elementa sa manjom kapacitivnošću.

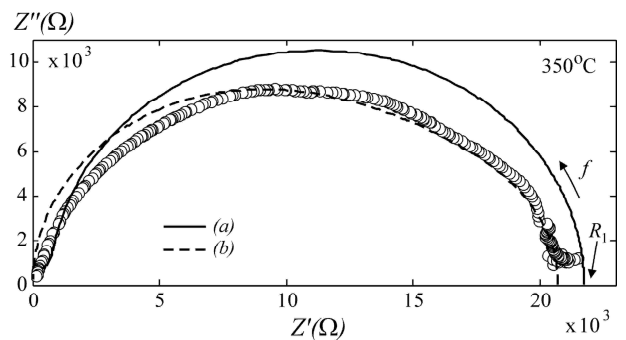
U nastavku je prikazan primer određivanja elemenata ekvivalentnog kola sa slike 1 na osnovu eksperimentalnih merenja prethodno definisanih i analiziranih impedansnih karakteristika (izraz (1)), na primeru  $BaTiO_3$  keramike dopirane sa 0.3% lantana (La), i 0.01% mangana (Mn), sinterovane na  $1300^\circ C$  u trajanju od 2h. Merenja su vršena na  $350^\circ C$ , pri čemu su električne karakteristike dobijene merenjem impedanse u frekventnom opsegu od 20Hz do 1MHz pomoću LCR-metra Agilent 4284A [4,5].

3D prikaz eksperimentalne frekventne karakteristike impedanse u kompleksnoj ravni za mereni uzorak na temperaturi od  $350^\circ C$  dat je na slici 6, gde su u vidu dvodimenzionalnih projekcija prikazane zavisnosti imaginarnog i realnog dela impedanse od frekvencije ( $Z''(\log f)$  i  $Z'(\log f)$ ), kao i 2D karakteristika impedanse  $Z''(Z')$  u kompleksnoj ravni.



Sl. 6. 3D prikaz eksperimentalne karakteristike impedanse merenog uzorka i 2D prikazi njenih projekcija

Zbog preglednosti, eksperimentalna zavisnost  $Z''(Z')$  u kompleksnoj ravni u ovom slučaju ponovo je prikazana na slici 7. Na osnovu oblika ovog grafika, i na osnovu analize analognih zavisnosti prikazanih na slikama 2 i 3, očigledno se može zaključiti da se ovde radi o slučaju kada je  $R_1 \gg R_2$ , jer karakteristika sadrži samo jednu polukružnu zavisnost, tako da se na samoj osi  $Z'$  (za slučaj  $f=0$ ) lako očitava ukupna otpornost kola sa slike 1, i ona iznosi  $R_u = R_1 + R_2 \approx R_1 = 21 k\Omega$ . Na osnovu prikazanog grafika je jedino i moguće odrediti samo ukupnu otpornost uzorka  $R_u$ , pogotovu u slučaju kada je navedeni tip dijagrama deformisan (odnosno nije pravilan polukrug, ili je izobličen polukrug na svom početku pri visokim frekvencijama, ili svom završetku pri niskim frekvencijama).

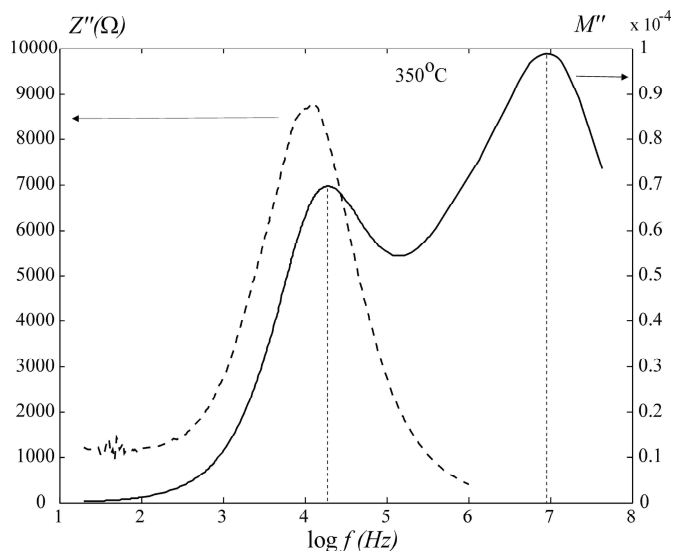


Sl. 7. Merena AC karakteristika impedanse u kompleksnoj ravni (predstavljena krugovima) za  $La-BT$  na  $350^\circ C$ , kao i modelirane karakteristike dobijene primenom ekvivalentnog kola sa slike 1 za proračunate vrednosti elemenata kola (a) i za fitovane vrednosti (b)

Dalja analiza u cilju određivanja preostalih parametara ekvivalentnog kola sa slike 1 obuhvata razmatranje eksperimentalnih zavisnosti imaginarnih delova impedanse i električnog modula od frekvencije  $Z''(\log f)$  i  $M''(\log f)$ , koje su prikazane na slici 8. Direktnim poređenjem ovih karakteristika, dobijenih takođe na temperaturi od  $350^\circ C$ , može se uočiti da karakteristika  $M''(\log f)$  ima dva pika u posmatranom opsegu, dok karakteristika  $Z''(\log f)$  ima jedan pik u istom frekventnom opsegu, koji na frekventnoj skali odgovara nižem piku sa karakteristike  $M''(\log f)$ . Može se primetiti da je prednost kombinovane analize obe zavisnosti u tome što se pikovi ovih karakteristika, koji odgovaraju pojedinačnim  $RC$  članovima sa slike 1, mogu poklapati na frekventnoj skali, kao što je to ovde slučaj kod pikova sa slike 8 na nižoj frekvenciji, a što je uslovljeno relativnim odnosom vrednosti otpornosti i kapacitivnosti (u posmatranom slučaju je  $R_1 \gg R_2$ , a  $C_1 \approx C_2$ ). U ovom slučaju pikove električnog modula određuju oba  $RC$  člana, dok pik impedanse određuje član sa većom otpornošću. Frekvencije na kojima se javljaju maksimumi prikazanih zavisnosti se određuju na osnovu izraza  $2\pi f_{max} RC = 1$ .

Pored prethodno prikazanih zavisnosti sa slike 8, i navedenog izraza koji povezuje elemente kola i frekvencije maksimuma krivih, vrednosti kapacitivnosti u ekvivalentnom kolu se mogu još tačnije odrediti na osnovu zavisnosti električnog modula u kompleksnoj ravni, koja je prikazana na slici 9. Prikazani grafik predstavlja vezu dva nepotpuna polukruga i odgovara slučaju sa slike 5, kod kojeg je  $R_1 \gg R_2$ , a  $C_2$  je nešto veće od  $C_1$ . Prema tome, na ovaj način su na

osnovu grafika sa slika 7 i 8, i njihovim poređenjem sa slikama 2 do 5, određeni relativni odnosi elemenata ekvivalentnog kola, odnosno pretpostavljeno je da je ekvivalentno kolo sa slike 1 zadovoljavajuće za primenu i u ovom slučaju. Vrednosti kapacitivnosti je sada lako odrediti na osnovu preseka idealizovanog grafika, koji predstavlja zavisnost  $M''(M')$  za kolo sa slike 1, i koji je na slici 9 prikazan isprekidanom linijom, sa osom  $M'$ . U konkretnom primeru, na osnovu slike 8 važi da je  $\log f_{1max}=4.16$ , odnosno:



Sl. 8. Impedansa  $Z''$  i električni moduo  $M''$  merenog uzorka u funkciji frekvencije

$$C_1 = \frac{1}{2\pi f_{1max} R_1} = 524.33 \text{ pF} \quad (7)$$

dok je na osnovu slike 9:

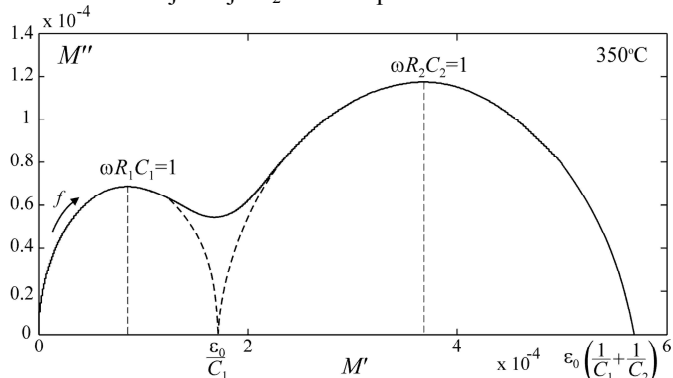
$$C_1 = 8.85 \cdot 10^{-14} / 1.7 \cdot 10^{-4} = 520.59 \text{ pF} \quad (8)$$

što je blisko prethodno izračunatoj vrednosti.

Na osnovu slike 9, takođe važi da je:

$$8.85 \cdot 10^{-14} \left( \frac{1}{C_1} + \frac{1}{C_2} \right) = 5.7 \cdot 10^{-4} \quad (9)$$

tako da se dobija da je  $C_2=220.58 \text{ pF}$ .

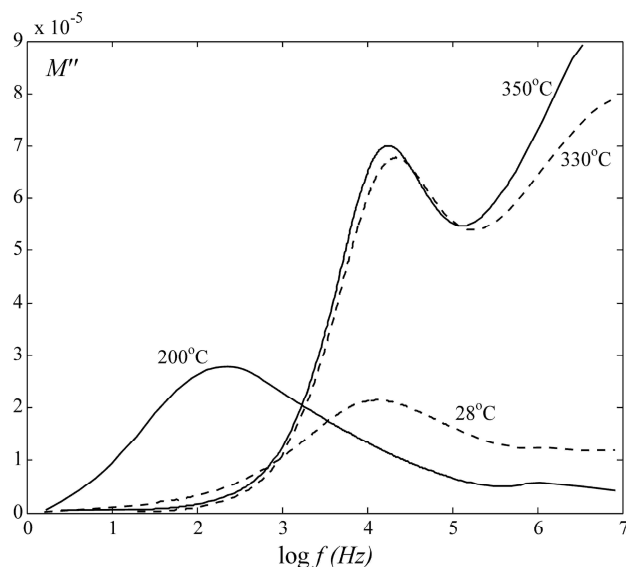


Sl. 9. Eksperimentalna karakteristika impedanse  $Z''$  i električnog modula  $M''$  merenog uzorka u funkciji frekvencije

Da bi se odredila vrednost i druge otpornosti u ekvivalentnom kolu ( $R_2$ ) ponovo je potrebno iskoristiti kombinovanu analizu zavisnosti  $Z''(Z')$  sa slike 7 i  $M''(\log f)$  sa slike 8. Pri tome je već sa slike 7 direktno određeno da je

vrednost veće otpornosti  $R_1$  približno jednaka  $R_u=21\Omega$ . Kao što je već napomenuto, vrednost otpornosti  $R_2$  se ne može odrediti na osnovu ove zavisnosti, ali se može odrediti na osnovu višeg frekventnog pika sa karakteristike  $M''(\log f)$  sa slike 8, i to pomoću izraza  $2\pi f_{2max} R_2 C_2 = 1$ . Pošto je sa slike 8:  $\log f_{2max}=6.9$ , i pošto je kapacitivnost  $C_2$  određena u prethodnom koraku na osnovu karakteristike  $M''(M')$  sa slike 9, na osnovu poslednjeg izraza je tražena vrednost otpornosti  $R_2=90.83\Omega$ .

Prikazani algoritam proračuna elemenata ekvivalentnog kola sa slike 1 može se sprovesti za bilo koju temperaturu uzorka. Tipični dijagrami zavisnosti  $M''$  od frekvencije za četiri različite temperature na kojima je ispitivan dati uzorak La-BaTiO<sub>3</sub> keramike, prikazani su na slici 10. Sa ove slike može se uočiti tendencija promene oblika ovih krivih sa promenom temperature. Na nižim temperaturama može se uočiti jedan pik na karakteristici, čija se pozicija pomera ka nižim frekvencijama sa povećanjem temperature do određene granice. Na višim temperaturama ovaj pik se deli na dva pika, čije se pozicije pomeraju ka višim frekvencijama sa povećanjem temperature. Pri tome niži frekventni pik ima približno istu amplitudu, što ukazuje na to da se kapacitivnost koja ga određuje ne menja sa porastom temperature, dok viši frekventni pik raste sa porastom temperature, što znači da se kapacitivnost koja ga određuje smanjuje sa porastom temperature. Ovi rezultati pokazuju da na visokim temperaturama oba paralelna RC člana daju jasne doprinose impedansi ekvivalentnog kola, jer su tada razlike između RC elemenata veće, dok su na nižim temperaturama razlike između RC elemenata manje, i samo jedan frekventni pik je prisutan u zavisnostima  $Z'$  i  $M'$ , što je ranije uočeno i na slikama 2 do 5.



Sl. 10. Električni moduo  $M''$  merenog uzorka u funkciji frekvencije pri različitim temperaturama

Primenom prethodno opisane procedure za bilo koju vrednost temperature uzorka mogu se dobiti približne (početne) vrednosti elemenata ekvivalentnog kola sa slike 1. Na osnovu svega prethodno iznetog, može se pretpostaviti da je ekvivalentno kolo sa slike 1 veoma realno. Kao što je već zaključeno ranije, ukoliko se smatra da otpornosti elektroda i impedanse provodnika ne utiču značajno na ukupnu

impedansu, može se smatrati da se analizirana impedansa odnosi samo na impedansu uzorka. Pri tome se može pretpostaviti da članovi  $R_1C_1$  i  $R_2C_2$  predstavljaju granicu zrna i zrno, respektivno. U cilju ilustracije ostvarene tačnosti kod ovakvog načina modeliranja, simulirana karakteristika  $Z''(Z')$  dobijena primenom ekvivalentnog kola sa slike 1 na osnovu vrednosti parametara proračunatih prethodno opisanom postupkom prikazana je krivom (a) na slici 7. Očigledno je da postoji veliko odstupanje modelirane i eksperimentalne karakteristike u ovom slučaju, jer se prethodnom procedurom ipak dobijaju samo približne vrednosti elemenata ekvivalentnog kola.

Kada je jednom određen zadovoljavajući ekvivalentni model keramike vizuelnom inspekcijom različitih tipova eksperimentalnih grafika, kao krajnji postupak u analizi može se primeniti i metod identifikacije parametara modela primenom fitovanja eksperimentalnih i teorijskih podataka pomoću višedimenzionalnog identifikacionog algoritma, kakav je višedimenzionalni simpleks metod, a u cilju povećanja tačnosti određivanja vrednosti elemenata kola [5]. Primenom navedenog metoda fitovanja dobijene su vrednosti elemenata kola sa slike 1, koje su prikazane na slici 12a, dok je odgovarajuća zavisnost  $Z''(Z')$  dobijena u ovom slučaju data kao kriva (b) na slici 7. Može se uočiti da i u ovom slučaju postoji dosta veliko neslaganje poređenih karakteristika, što navodi na zaključak da ovaj model treba korigovati, ili primeniti složeniji model od uobičajenog modela sa slike 1. Sa druge strane, može se zaključiti da realne karakteristike  $Z''(Z')$  u praksi nemaju oblik idealnog polukruga. Zbog toga je u nastavku razmatrana mogućnost primene složenijih modela za dopiranu keramiku, koji uzimaju u obzir pojavu ovakvih izobličenih oblika impedansne karakteristike.

#### 4. ANALIZA SLOŽENIJIH MODELA KERAMIKA

Kao što je već napomenuto, oblik eksperimentalnog impedansnog spektra sa slike 7 može imati pretežno dva osnovna oblika: oblik polukruga, i oblik spektra koji sadrži izobličeni (spušteni) polukrug. Slika 11 prikazuje modelirane impedansne spektre tipične za pomenute osnovne oblike spektra, zajedno sa ekvivalentnim kolom korišćenim za objašnjenje ovakvih teorijskih spektara. U nastavku su detaljnije diskutovani ovi tipovi spektara.

U oba prikazana slučaja se moraju predložiti različita ekvivalentna kola keramike. U prvom slučaju ekvivalentno kolo sadrži dva  $RC$  člana (otpornika i kondenzatora) sa konstantnim parametrima (takozvani "Debye" elementi), kao što je prikazano na slici 1. Dva paralelna  $RC$  elementa, koji su međusobno povezani redno, reprezentuju idealno "Debye" ponašanje keramike [1,2].  $R_1$  i  $C_1$  predstavljaju otpornu i kapacitivnu komponentu oblasti zrna, a  $R_2$  i  $C_2$  otpornu i kapacitivnu komponentu oblasti granice zrna.

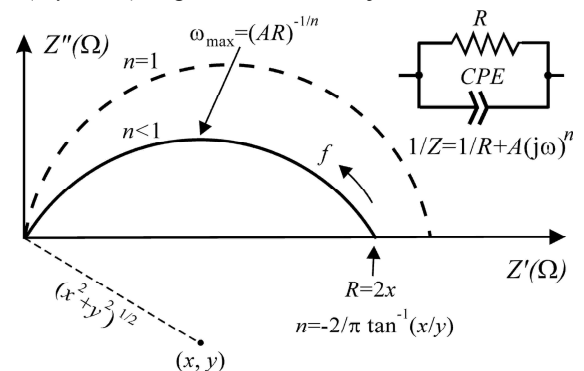
U drugom slučaju, da bi se detaljnije opisalo odstupanje od modela idealnog kondenzatora, u ekvivalentno kolo se uvodi dodatni element sa konstantnom fazom ( $CPE$ ) [1,2].  $CPE$  element se koristi da objasni fenomene koji postoje na graničnim površinama sa jedne strane, i fenomene vezane za nehomogenost, difuzione procese ili naprezanje koji se javljaju u uzorku, sa druge strane. Za neidealno "Debye" ponašanje, koje se javlja kod keramičkih materijala, element sa konstantnom fazom ( $CPE$ ) se uvodi umesto idealnog

kondenzatora, ili kao dodatak paralelnoj  $RC$  vezi. Impedansa  $CPE$  elementa se može odrediti kao:

$$Z_{CPE}^* = [A(j\omega)^n]^{-1} \quad (10)$$

gde je  $A$  konstanta nezavisna od frekvencije, a  $n$  je eksponencijalni indeks koji je mera izobličenja karakteristike  $Z''(Z')$ . Za idealno "Debye" ponašanje, važi da je  $n=1$ , i  $CPE$  predstavlja idealni kondenzator sa vrednošću  $C=A$ . Vrednost  $n$  ispod 1, pokazuje da je kondenzator frekventno zavistan. Za  $n=0$ ,  $CPE$  se ponaša kao čista otpornost sa vrednošću  $R=1/A$ .

U cilju ilustracije značenja parametara  $CPE$  elementa, iskorišćeno je kolo redne  $R-CPE$  veze sa slike 11 i njegova kompleksna karakteristika impedanse u slučaju deformisanog (spuštenog) polukruga zbog uticaja parametara  $CPE$  elementa. Ukupna impedansa kola sa slike 11, i relacije između parametara ekvivalentnog kola ( $R, n, A$ ) i parametara krive ( $x, y, \omega_{max}$ ) su prikazani na samoj slici.



Sl. 11. Modelirana kompleksna karakteristika impedanse za prikazano ekvivalentno  $R-CPE$  kolo

Vrednosti svih modaliteta impedanse ekvivalentnog kola, koje su date izrazom (1), moraju biti identične sa vrednostima modaliteta impedanse merenim na uzorku. U nekim slučajevima nekoliko različitih ekvivalentnih kola može biti predloženo za isti uzorak. U tom slučaju izbor odgovarajućeg ekvivalentnog kola mora biti ostvaren na osnovu dodatnih (dopunskih) informacija.

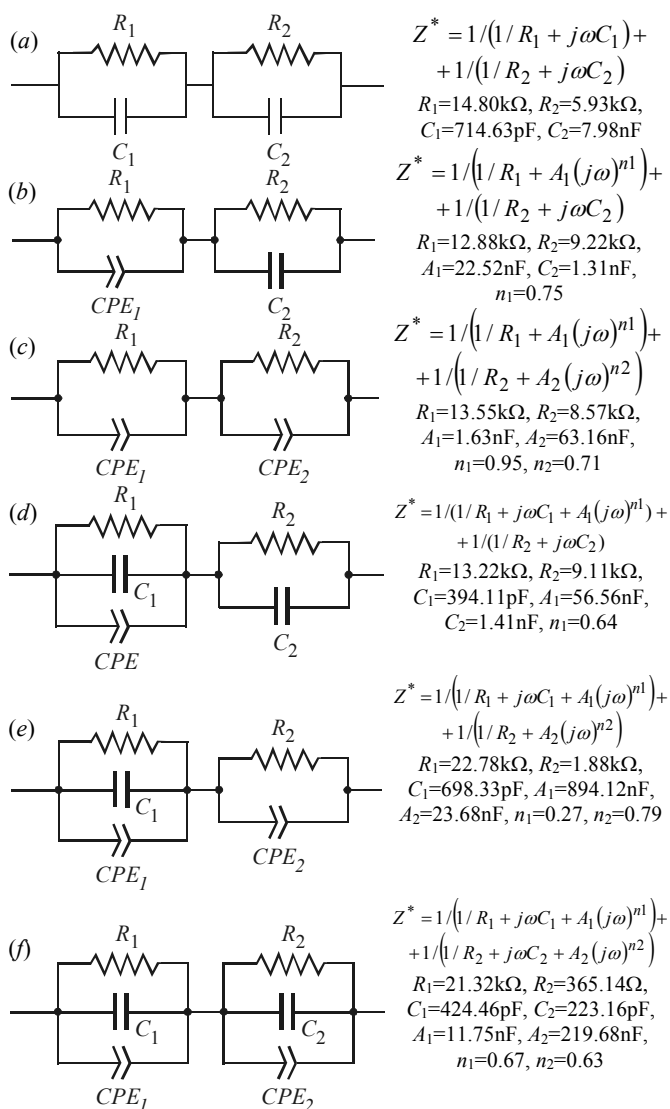
U ovom radu, pored osnovnog kola sa dva paralelna  $RC$  elementa sa slike 1, koje se najčešće koristi za modeliranje  $BaTiO_3$ , u cilju poređenja primenjeno je još nekoliko ekvivalentnih kola. Ekvivalentna kola koja su korišćena tokom modeliranja  $BaTiO_3$  keramike dopirane lantanom prikazana su na slici 12. Pored osnovnog kola sa rednom vezom dva  $RC$  člana, izabrano je još pet ekvivalentnih kola sa  $CPE$  elementima u cilju modeliranja karakteristike impedanse, koja su omogućila dobru simulaciju eksperimentalnih karakteristika impedanse.

Za potrebe fitovanja teorijskih i eksperimentalnih karakteristika dobijenih tokom impedansne spektroskopije, u Matlab-u je za sva kola sa slike 12 realizovan program za identifikaciju parametara primenom višedimenzionalnog simpleks identifikacionog algoritma.

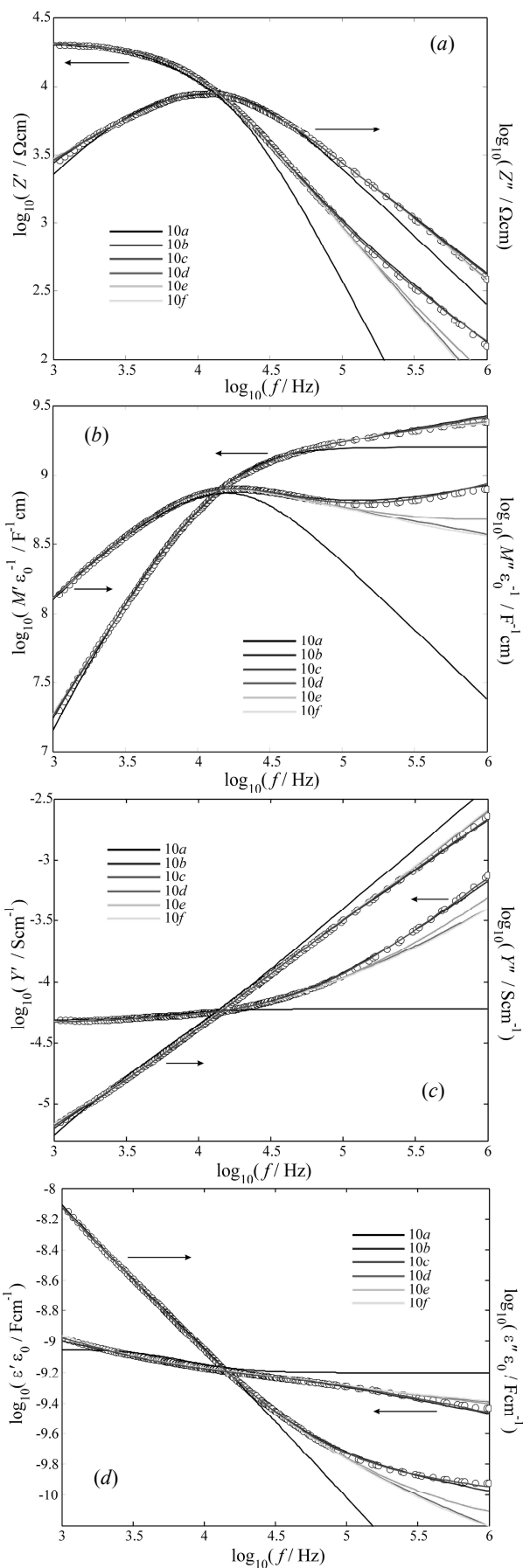
Analizom svih primenjenih kola uočeno je da se dobro slaganje između eksperimentalnih i modeliranih rezultata, za sve modalitete impedanse, dobija primenom ekvivalentnog kola sa dva paralelna  $R-CPE$  elementa, koji su međusobno povezani redno (slika 12c). Ovi modaliteti impedanse za sva analizirana kola prikazani su na slici 13. Dakle, kao što se može videti sa slike 13, teorijske zavisnosti dobijene

modelom sa slike 12c omogućavaju najbolju aproksimaciju eksperimentalnih podataka.

Da bi se odredili elementi svih modela sa slike 12, početne vrednosti elemenata svake RC ili R-CPE paralelne veze određuju se na osnovu procedure iz poglavlja 3. Pri tome, početne vrednosti za  $A$  i  $n$  u kolima 12b do 12f su određene na osnovu analize merenih podataka sa karakteristike realnog dela admitanse  $Y$  [3]. Dakle, dobijene početne vrednosti parametara kod svih primenjenih kola su naknadno podešavane kako bi se dobilo najbolje fitovanje eksperimentalnih podataka. Tipični rezultati dobijeni procedurom fitovanja parametara ekvivalentnih kola su prikazani punim linijama, dok su eksperimentalni podaci označeni krugovima. Najveće odstupanje na nižim i višim frekvencijama između eksperimentalnih i simuliranih vrednosti je dobijeno kod ekvivalentnih kola sa slika 12a, 12d i 12e, u poređenju sa rezultatima dobijenim kod ostalih kola, pogotovu u odnosu na kolo 12c. Na slici 12 su pored svakog analiziranog ekvivalentnog kola date i vrednosti parametara (elemenata) odgovarajućih modela koje su dobijene postupkom fitovanja parametara svakog pojedinačnog modela. Takođe, na slici 12 dati su i izrazi za ukupnu impedansu  $Z^*$  svakog od posmatranih ekvivalentnih kola.



Sl. 12. Različita ekvivalentna kola La-BT keramike korišćena u analizi



Sl. 13. Normalizovane frekventne zavisnosti realnog i imaginarnog dela impedanse za (a)  $Z^*$ , (b)  $M^*$ , (c)  $Y^*$  i (d)  $\epsilon^*$ , u log-log razmeri, merene na 350 °C (krugovi), i modelirani rezultati dobijeni najboljim fitovanjem za ekvivalentna kola prikazana na slici 12 (linije u boji)



## 5. ZAKLJUČAK

Impedansna spektroskopija pruža mogućnost određivanja udela i efekta otpornosti i kapacitivnosti zrna i granice zrna u ukupnim električnim svojstvima keramike. Metod analize impedanse ekvivalentnog kola dopirane BaTiO<sub>3</sub> keramike, kombinovan sa analizom eksperimentalnih podataka električnog modula, je moćno sredstvo za analizu električnih karakteristika ove keramike.

Naime, konvencionalna analiza samo kompleksne električne impedanse daje ograničene informacije o karakteristikama dopirane BaTiO<sub>3</sub> keramike. U ovom radu prikazan je način određivanja početnih vrednosti elemenata osnovnog ekvivalentnog kola feroelektričnih keramika. Za najprostije ekvivalentno kolo ove vrednosti su ulazni parametri tokom postupka fitovanja eksperimentalnih i teorijskih zavisnosti impedanse u cilju dobijanja što tačnijeg modela. Diskutovana je primena i opravdanost primene nekoliko složenijih modela ove keramike. Razmatrana je La-dopirana BaTiO<sub>3</sub> keramika, modelirana primenom šest različitih ekvivalentnih kola, koja sadrže otpornike, kondenzatore i *CPE* elemente. Konačno podešavanje parametara modela izvršeno je postupkom identifikacije nepoznatih parametara primenom višedimenzionalnog simpleks algoritma realizovanog u Matlab-u. Zadovoljavajuće slaganje između teorijskih i eksperimentalnih rezultata dobijeno je primenom ekvivalentnog kola koje sadrži dva paralelna *R-CPE* člana, koji su međusobno vezani redno. Bolji rezultati ispitivanja bi se dobili ukoliko bi postojala mogućnost analize u širem frekventnom opsegu od raspoloživog opsega u ovom slučaju. Pri tome treba imati u vidu da i uslovi pod kojim se ispituje uzorak posle sinterovanja, kao što je brzina zagrevanja uzorka, značajno utiču na oblik karakteristike impedanse (*AC* impedansni odziv).

## 6. ZAHVALNICA

Istraživanja su deo projekta br. 142011G. Autori se zahvaljuju Ministarstvu za nauku i tehnološki razvoj Republike Srbije na finansijskoj pomoći za ovaj rad.

## 7. LITERATURA

- [1] A.J.Moulson, J.M.Herbert, Electroceramics, New York, Wiley Press, 2003.
- [2] E.Barsoukov, J.R.Macdonald, Impedance Spectroscopy: Theory, Experiment, and Applications, New York, John Wiley & Sons, 2005.
- [3] A.R.West, D.C.Sinclair, N.Hirose, "Characterization of Electrical Materials, Especially Ferroelectrics, by Impedance Spectroscopy", Journal of Electroceramics, vol. 1:1, pp. 65-71, 1997.
- [4] D.Mančić, V.Paunović, Z.Petrušić, Lj.Živković, "Impedansna spektroskopija BaTiO<sub>3</sub> keramike dopirane lantanom", 52. Konferencija za ETRAN, CD zbornik ISBN: 978-86-80509-63-1, rad br. NM1.6-1-4, Palić, 8-12. jun 2008.
- [5] D.Mančić, V.Paunović, M.Vijatović, B.Stojanović, Lj.Živković: "Electrical Characterization and Impedance Response of Lanthanum Doped Barium Titanate Ceramics", Science of Sintering, u štampi, 2008.

**Abstract** –The choice of the most suitable equivalent electrical circuit to model the impedance response of La doped BaTiO<sub>3</sub> ceramics was emphasized in this paper. The method for the determination of the starting values for the basic equivalent circuit was also presented. These starting values were used in the fitting procedure of experimental impedance data with theoretical predictions in order to select the most correct and appropriate equivalent circuit.

### APPLICATION OF IMPEDANCE SPECTROSCOPY FOR ELECTRICAL CHARACTERIZATION OF CERAMICS MATERIALS

Dragan Mančić, Vesna Paunović, Zoran Petrušić,  
Milan Radmanović, Ljiljana Živković

## MODEL HETEROSPOJNOG Si/SiGe MOS TRANZISTORA SA NAPREGNUTIM KANALOM

Tatjana Pešić-Brdanin, *Elektrotehnički fakultet u Banjoj Luci*  
 Nebojša Janković, *Elektronski fakultet u Nišu*

**Sadržaj** – U ovom radu je opisan novi model heterospojnog Si/SiGe MOS tranzistora koji je razvijen na bazi ranije opisanog nestacionarnog modela konvencionalnog MOSFETA. Osnovne jednačine nestacionarnog modela MOSFETA su modifikovane tako da uključe nove fizičke parametre slojeva napregnuti silicijum i relaksirani SiGe. Poređenjem rezultata modela sa ekperimentalnim podacima, pokazano je da modifikovani NS MOS model, koji uključuje i efekat samozagrevanja, može tačno predvideti dc karakteristike heterospojnog MOS tranzistora sa napregnutim kanalom.

## 1. UVOD

Poboljšanja karakteristika silicijumskih MOS tranzistora skaliranjem njegovih dimenzija postaje sve kompleksnije zbog nekoliko fizičkih ograničenja koja se dovode u vezu sa minijaturizacijom komponenata. Iz tih razloga se sve veća pažnja posvećuje mogućnostima promene osobina materijala [1]. U tu svrhu je iskorišćena osobina silicijuma da pri naprezanju ispoljava modifikovane karakteristike transportnih parametara [2-4]. Merenjima vršenim na Holovim strukturama u napregnutom silicijumskom sloju pri sobnoj temperaturi utvrđena je visoka pokretljivost elektrona koja u slučaju niskih temperatura (0.4K) dostiže ekstremno visoku vrednost od  $500000\text{cm}^2/\text{Vs}$  [5]. Porast pokretljivosti elektrona u napregnutom silicijumu potkrepljena je i teoretskim razmatranjima [6,7].

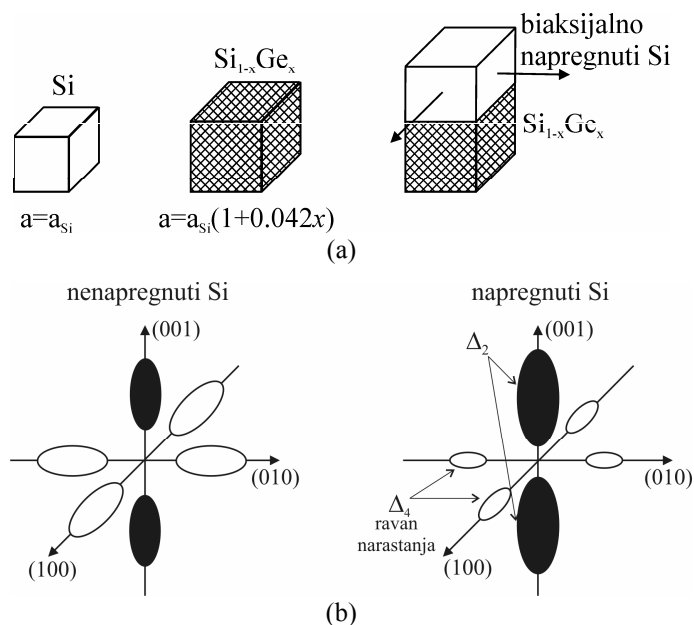
Uvođenje slojeva sa napregnutim silicijumom dovelo je do razvoja heterospojnih MOS tranzistora sa napregnutim kanalom (SS MOSFET). Ova komponenta je idealni kandidat za novu generaciju niskonaponskih, vrlo brzih integrisanih kola i njihovo uključjenje u projektovanje integrisanih kola zahteva vrlo tačne modele za simulaciju visokopreciznih analognih kola koja sadrže A/D konvertore, kapacitivnih prekidača kao i RF pojačavača. U literaturi su se pojavile malobrojne studije koju su za cilj imale ekstenziju konvencionalnog MOS modela kako bi se mogla simulirati i analizirati i kola sa SS MOSFET, ali do sada nije pokazana opravdanost tih modela poređenjem sa ekperimentalnim podacima [8-10].

U ovom radu će biti predložen novi model SS MOSFETA, zasnovan na našem ranije razvijenom modelu za nestacionarni konvencionalni silicijumski MOS tranzistor (NS MOS model) [11]. Rezultati modela biće upoređeni sa merenim vrednostima struje drejna pri različitim polarizacijama tranzistora sa napregnutim silicijumom, kao i kontrolnih silicijumskih tranzistora kod kojih se kanal formira u nenapregnutom silicijumu.

## 2. SS MOSFET

Na slici 1 šematski su prikazane kristalne rešetke silicijuma i relaksiranog  $\text{Si}_{1-x}\text{Ge}_x$ , kao i odgovarajuća modifikacija dna provodne zone u silicijumu. Kako je

ravnotežna konstanta rešetke  $\text{Si}_{1-x}\text{Ge}_x$  kompozicije veća od ravnotežne konstante rešetke silicijuma, to se pseudomorfni sloj silicijuma koji je narastao na relaksiranom  $\text{Si}_{1-x}\text{Ge}_x$  supstratu nalazi pod biaksijalnim naprežanjem. Naprežanje dovodi do degeneracije oblika šest ekvipotencijalnih elipsoida u provodnoj zoni i to tako što snižava vrednost energetske minimuma u dva transverzalna ( $\Delta_2$ ), u odnosu na vrednosti energetske minimuma u četiri lateralna pravca ( $\Delta_4$ ) [12]. Logično je očekivati da će u raspodeli elektrona po energetskim stanjima dva niža energetska minimuma, odnosno odgovarajući pravci ( $\Delta_2$ ), biti favorizovani usled čega opada efektivna transportna masa elektrona u preostala četiri pravca. Takođe, modifikacija dna provodne zone dovodi do smanjenja rasejanja nosilaca na fononima što ukupno povećava pokretljivost elektrona pri niskim vrednostima električnog polja [12].

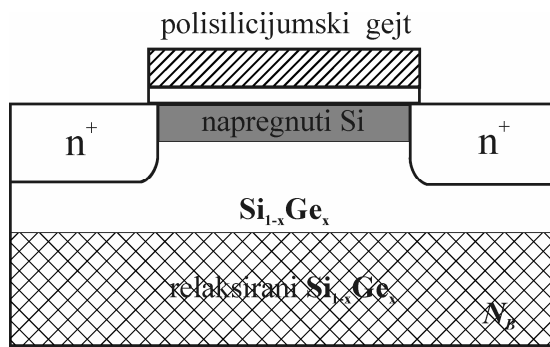


Sl. 1. Šematska ilustracija ravnotežnih rešetaka silicijuma i SiGe kompozicije (a) i provodnih zona nenapregnutog i napregnutog silicijuma (b).

Biaksijalno naprežanje silicijuma je posledica narastanja silicijuma na relaksiranom SiGe sloju (ili virtuelnom supstratu). Rastojanje atoma silicijuma prilagođava se većem atomskom rastojanju u SiGe sloju, povećavajući konstantu rešetke silicijuma  $a_{\text{Si}}$  u ravni narastanja. Konstanta rešetke SiGe kompozicije, te stoga i napregnutog silicijuma, je približno linearna funkcija sadržaja germanijuma (odnosno vrednosti  $x$  u kompoziciji  $\text{Si}_{1-x}\text{Ge}_x$ ). Kako je konstanta rešetke germanijuma za oko 4% veća od konstante rešetke silicijuma, to će, na primer,  $\text{Si}_{0.75}\text{Ge}_{0.25}$  virtuelni supstrat uzrokovati povećanje konstante rešetke napregnutog silicijuma koji je narastao na kompozitni sloj za približno 1% [3].

Uvođenje napregnutih silicijumskih i SiGe slojeva kod MOS tranzistora povećava pokretljivosti elektrona (u sloju napregnutog silicijuma). Takođe, naprezanje silicijumskog sloja, koje za posledicu ima modifikaciju dna provodne zone, utiče na smanjenje napona praga SS MOS tranzistora u poređenju sa silicijumskim tranzistorom iste koncentracije primesa u kanalu. Smanjenje napona praga kod SS MOSFETa može se, stoga, pripisati povećanju afiniteta elektrona i pomeraju valentne zone na spoju napregnuti silicijum/SiGe [13-15]. Tako, na primer, za SS tranzistor sa 20% germanijuma u supstratu, smanjenje napona praga u odnosu na kontrolni silicijumski tranzistor je oko 200mV za strukture sa polisilicijumskim gejtom.

Na slici 2 prikazan je šematski presek tipičnog  $n$ -kanalnog SS MOS tranzistora. Napregnuti silicijum pod uslovima pozitivne polarizacije na gejt u postaću kanal ovog tranzistora za transport elektrona.



Sl. 2. MOS struktura sa napregnutim silicijumskim i SiGe slojevima.

U ovom radu biće analizirana  $n$ -kanalna MOS komponenta sa napregnutim silicijumom [14], koja je proizvedena na relaksiranom  $\text{Si}_{0.85}\text{Ge}_{0.15}$  virtuelnom supstratu, korišćenjem UHV-CVD tehnike u modifikovanom MBE sistemu. Na ovakvom SiGe virtuelnom supstratu narastao je sloj napregnutog silicijuma čija je debljina 16nm, što kod konačne strukture daje oko 6nm aktivnog sloja napregnutog silicijuma, dok je ostali deo uklonjen tokom nagrizanja površine silicijuma i oksidacije gejta.

Komponenta je proizvedena u standardnoj 0.25 $\mu\text{m}$  CMOS tehnologiji. Oksid gejta je termički narastao na 800°C do debljine 6nm na koji je deponovan polisilicijumski gejt. Oblasti sorsa i drejna su dobijene implantiranjem arsena i fosfora posle formiranja gejta i odžarivanjem na 1050°C u toku od 20 sekundi. Istovremeno sa SS MOS tranzistorima, proizvedene su i kontrolne silicijumske komponente na supstratu sa implantiranim borom za  $p$ -well.

Modeliranje ovakve tranzistorske strukture zahteva modifikaciju modela pokretljivosti, širine zabranjene zone, kao i dielektrične konstante silicijuma. Takođe, zbog manje termičke provodnosti SiGe slojeva u odnosu na nenapregnuti silicijum, u obzir se mora uzeti i samozagrevanje kod modeliranja karakteristika SS MOS tranzistora.

### 3. PRIMENA NS MOS MODELA ZA SIMULACIJU SS MOS TRANZISTORA

Da bi se simulirale realne tranzistorske strukture SS MOSFET-a, neophodno je NS MOS model [11] modifikovati

tako da uključi najvažnije efekte koji se odnose na ovaj tip tranzistora.

U napregnutom silicijumu dolazi do promene širine zabranjene zone, koja se u NS MOS modelu pojavljuje kroz sopstvenu koncentraciju nosilaca naelektrisanja određenu Fermijevim potencijalom supstrata. Za napregnuti silicijum se suženje zabranjene zone u zavisnosti od procenta germanijuma u relaksiranom SiGe sloju može računati prema [16]:

$$E_{g,st} = E_g - 0.4x = 1.11 - 0.4x \text{ (eV)} \quad (1)$$

Od posebne važnosti je model pokretljivosti nosilaca koji bi morao da uključi funkcionalne zavisnosti pokretljivosti od naprezanja, temperature i koncentracije primesa. Kod modela pokretljivosti SS MOSFETa korišćenog za NS MOS model, zadržane su iste zavisnosti pokretljivosti od lateralnog i vertikalnog električnog polja kao u slučaju silicijumskog tranzistora. Zavisnost pokretljivosti od nivoa dopiranja može se odrediti kao u slučaju silicijumskog tranzistora, a zatim se na osnovu faktora poboljšanja pokretljivosti za elektrone, za određen procenat germanijuma u virtuelnom supstratu u odnosu na čisto silicijumski supstrat, prema modelu [17], može sračunati pokretljivost elektrona u napregnutom silicijumu.

Ekperimentalno je pokazano da je udarna jonizacija veća u sistemu napregnuti Si/SiGe nego u slučaju čistog silicijuma pri istim uslovima spoljašnjih polarizacija, što je posledica smanjenja energetskog procepa napregnutog silicijuma. U NS MOS model se udarna jonizacija može uključiti kroz poluempirijsku zavisnost struje drejna prema modelu [18]:

$$I_D = \frac{M}{1 - K(M - 1)} I_{ch} \quad (2)$$

gde je  $I_{ch}$  sračunata struja drejna dobijena rešavanjem ekvivalentnog potkola NS MOS modela,  $K$  parametar za podešavanje koji uključuje empirijsku zavisnost od efektivne dužine kanala tranzistora ( $K = k_1 L_{eff}^{k_2}$ ), dok je  $M$  faktor lavinske multiplikacije koji se može računati prema sledećem izrazu [19]:

$$M = 1 + \frac{A_n l_d E_m}{B_n} \exp\left(-\frac{B_n}{E_m}\right) \quad (3)$$

gde je:

$$l_d = 1.7 \cdot 10^{-2} t_{ox}^{1/8} x_j^{1/3} L_{eff}^{1/5} \quad (4)$$

a  $x_j$  dubina  $pn$  spoja, dok su  $A_n$  i  $B_n$  parametri brzine udarne jonizacije. U jednačini (3),  $E_m$  je maksimalno električno polje u kanalu koje zavisi od napona  $V_{DS}$  preko:

$$E_m = \sqrt{\frac{V_{DS}^2}{l_d^2} + \frac{2E_a V_{DS}}{l_d}} \quad (5)$$

gde  $E_a$  uključuje zavisnost od polarizacije na gejt u  $V_{GB}$  i graničnog površinskog potencijala u kanalu na strani sorsa  $\phi_{S1}$ :

$$E_a = \frac{qN_B l_d}{\epsilon_0 \epsilon_{Si}} - \frac{(V_{GB} - V_{fb} - \phi_{S1})}{l_d} \quad (6)$$

U tabeli 1 dati su parametri NS MOS modela za kontrolni silicijumski tranzistor i za tranzistor sa napregnutim silicijumom.

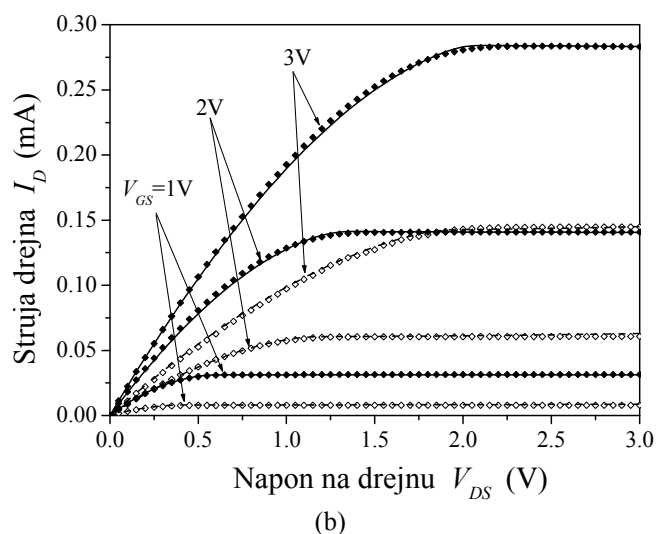
Tabela 1: Vrednosti parametara NS MOS modela za kontrolni MOS i SS MOS tranzistor.

Param.	Opis parametra	Si MOS	SS MOS
$L_{eff}$	Dužina kanala ( $\mu\text{m}$ )	0.1, 0.2, 9.9	0.1, 0.2, 9.9
$W$	Širina kanala ( $\mu\text{m}$ )	5	5
$\Delta L$	Dužina preklapanja dela gejta sa sorsom i drejnom ( $\mu\text{m}$ )	0.05	0.05
$t_{ox}$	Debljina oksida gejta (nm)	6	6
$x_j$	Dubina $pn$ spoja ( $\mu\text{m}$ )	0.1	0.1
$V_{fb}$	Napon ravnih zona za duge kanale (V)	-0.68	-0.94
$N_{beff}$	Efektivna koncentracija primesa ( $\text{cm}^{-3}$ )	$5 \cdot 10^{17}$	$2.9 \cdot 10^{17}$
$\mu_{dop}$	Pokretljivost nosilaca pri nultim polarizacijama ( $\text{cm}^2/\text{Vs}$ )	280	476
$\alpha$	Faktor degradacije pokretljivosti usled vertikalnog polja ( $\text{V}^{-1}$ )	0.33	0.37
$v_{sat}$	Saturaciona brzina nosilaca (cm/s)	$1.206 \cdot 10^7$	$2.29 \cdot 10^7$
$\beta_0$	Parametar pokretljivosti usled lateralnog polja	1.109	1.109
$R_S, R_D$	Otpornosti sorsa i drejna ( $\Omega$ )	140	200
DIBL	Parametar zavisnosti DIBL efekta od dužine kanala	0.00102	0.000812
DIBLE	EkspONENT u zavisnosti DIBL efekta od dužine kanala	-2.1	-1.56
VFBL	Parametar zavisnosti napona ravnih zona od dužine kanala (V)	-0.346	-1.08
VFBLE	EkspONENT u zavisnosti napona ravnih zona od dužine kanala (V)	-0.42	0.1
CSLL	Parametar zavisnosti faktora tela od dužine kanala	0.46	0.942
CSLE	EkspONENT u zavisnosti faktora tela od dužine kanala	-0.6	-0.105
$C$	Parametar u izrazu za modulaciju dužine kanala	0.042	0.06
$D$	EkspONENT u izrazu za modulaciju dužine kanala	0.5	0.5
$k_1$	Parametar u izrazu za $K$	0.47	0.39
$k_2$	EkspONENT u izrazu za $K$	-0.43	-0.25
$A_n$	Parametar brzine udarne jonizacije	$2.45 \cdot 10^5$	$2.84 \cdot 10^5$
$B_n$	Parametar brzine udarne jonizacije	$1.92 \cdot 10^6$	$3.64 \cdot 10^6$
$t_1$	Parametar u izrazu za modeliranje samozagrevanja	–	0.045
$t_2$	EkspONENT u izrazu za modeliranje samozagrevanja	–	0.6

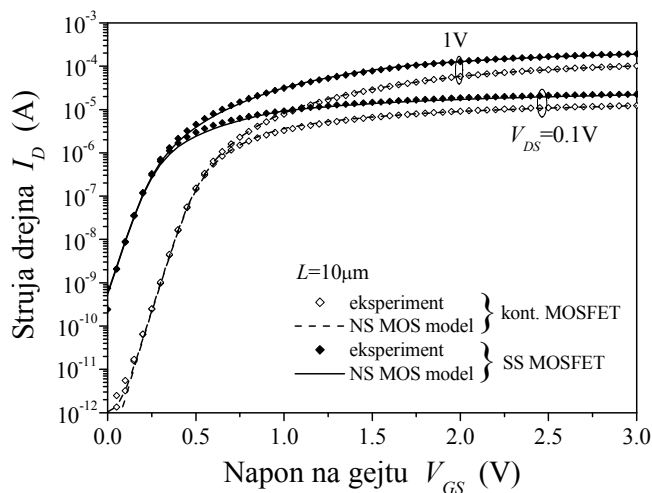
#### 4. REZULTATI

Na slikama 3-5 prikazane su struje drejna pri različitim polarizacijama  $V_{GS}$  i  $V_{DS}$  dobijene NS MOS modelom sa parametrima iz tabele 1 datim za MOS tranzistor sa SiGe virtuelnim supstratom i za kontrolni MOSFET.

Takođe, na slikama su date i eksperimentalne vrednosti struje drejna, pri čemu su korišćena DC merenja tako da su na izlaznim karakteristikama jasno uočljivi efekti samozagrevanja. Da bi se u NS MOS model uključio efekat samozagrevanja, parametar  $A_4$  NS MOS modela koji sadrži pokretljivost nosilaca naelektrisanja pri slabim električnim poljima modifikovan je tako da uzme u obzir smanjenje pokretljivosti nosilaca sa povećanjem temperature.

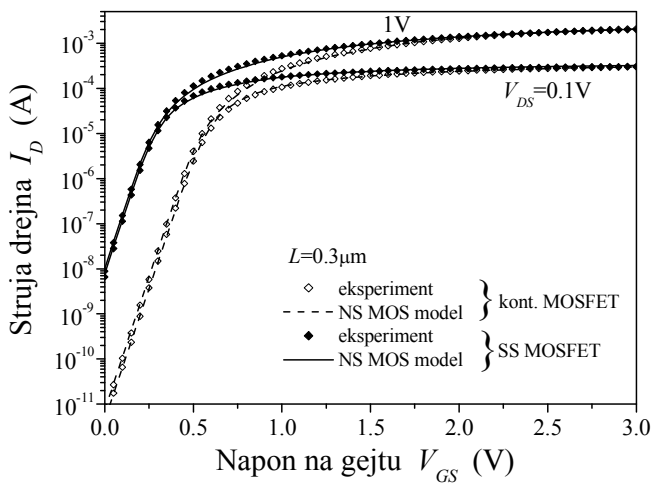


Sl. 3. Gamelove (a) i izlazne (b) karakteristike SS MOSFETA i kontrolnog silicijumskog tranzistora sa  $L = 10 \mu\text{m}$ .

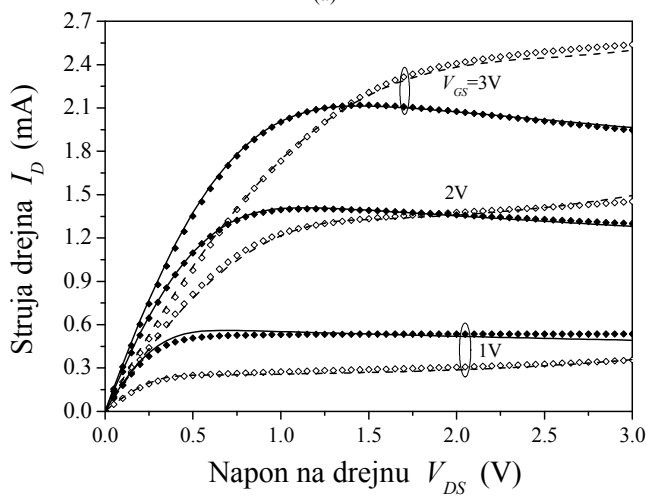


(a)

Korekcionni faktor pokretljivosti zapravo menja vrednost pokretljivosti elektrona pri slabim električnim poljima prema izrazu  $\mu_{dop} / (1 - t_1 V_{DS}^{t_2})$ . Parametri  $t_1$  i  $t_2$  su dati u tabeli 1, a vrednosti su dobijene podešavanjem karakteristika modela radi slaganja rezultata sa merenim karakteristikama SS MOS tranzistora. S obzirom na to da efekat samozagrevanja nije izražen kod kontrolnog silicijumskog tranzistora, ovaj efekat je zanemaren. Razlog za povećano samozagrevanje SS MOS tranzistora je taj što je termička provodnost SiGe sa 15% germanijuma 12-13 puta manja nego što je slučaj sa silicijumom.

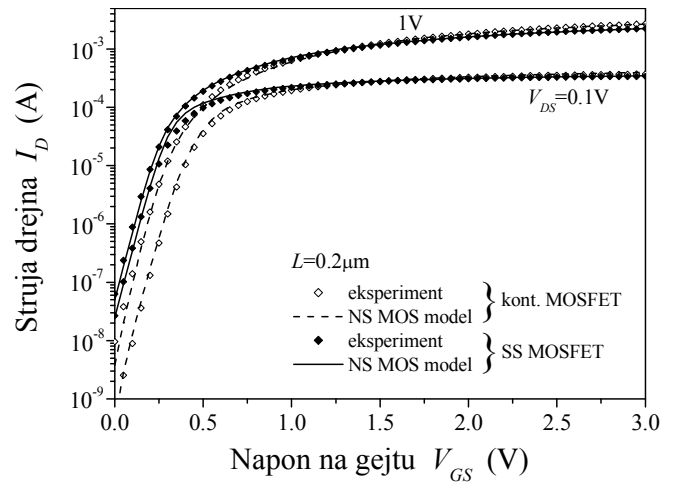


(a)

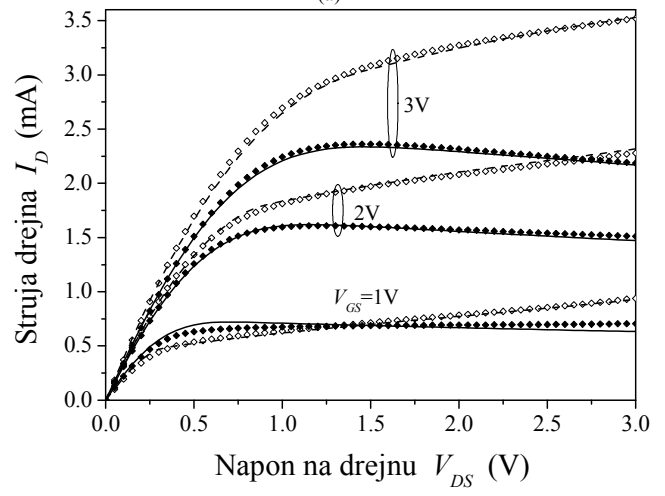


(b)

Sl. 4. Gamelove (a) i izlazne (b) karakteristike SS MOSFET-a i kontrolnog silicijumskog tranzistora sa  $L = 0.3\mu\text{m}$ .



(a)



(b)

Sl. 5. Gamelove (a) i izlazne (b) karakteristike SS MOSFET-a i kontrolnog silicijumskog tranzistora sa  $L = 0.2\mu\text{m}$ .

## 5. ZAKLJUČAK

Nestacionarni model silicijumskog MOSFETa je modifikovan i implementiran u SPICE radi modeliranja karakteristika NMOSFETa sa napregnutim kanalom (SS MOSFET). Takođe je razvijen efikasan metod za uključivanje efekata samozagrevanja, čime je izbegnut konvencionalni metod ekstrakcije temperature komponente korišćenjem pomoćnih potkola. Poređenjem rezultata dobijenih primenom NS MOS modela sa eksperimentalnim podacima, pokazano je da NS MOS model, koji uključuje i efekte samozagrevanja, može tačno predvideti de karakteristike Si/SiGe MOSFETa sa napregnutim kanalom. Model se može primeniti i za ekstrakciju fizičkih vrednosti svih ostalih parametara modela, kao i za realnu procenu poboljšanja pokretljivosti u napregnutom kanalu SS MOSFETa koja je često zamaskirana efektima samozagrevanja.

## 6. LITERATURA

[1] A. Dimoulas, E. Gusev, P. McIntyre, M. Heyns, *Advanced Gate Stacks for High-Mobility Semiconductors*, Springer Berlin Heidelberg, 2007.

[2] C. K. Maiti, L. K. Berra, S. Chattopadhyay, "Strained-Si heterostructure field effect transistors", *Semiconductor Sci. Technology*, vol. 13, pp. 1225-1246, 1998.

[3] M. Currie, "Strained silicon: Engineered substrates and device integration", *Proceedings of 2004 International Conference on Integrated Circuit Design and Technology*, pp. 261-268, 2004.

[4] T. Irisawa, T. Numata, T. Tezuka, K. Usuda, N. Sugiyama, S.-I. Takagi, "Device Design and Electron Transport Properties of Uniaxially Strained-SOI Tri-Gate nMOSFETs", *IEEE Transactions on Electron Devices*, vol. 55, pp. 649-654, 2008.

[5] K. Ismail, M. Arafa, K. L. Saenger, J. O. Chu, B. S. Mererson, "Extremely high electron mobility in Si/SiGe modulation-doped heterostructures", *Applied Physics Letters*, vol. 66, pp. 1077-1079, 1995.

[6] Z.-Y. Cheng, M. Currie, C. Leitz, G. Taraschi, E. Fitzgerald, J. Hoyt, D. Antoniadis, "Electron mobility enhancement in strained-Si n-MOSFETs fabricated on SiGe-on-insulator (SGOI) substrates", *IEEE Electron Device Letters*, vol. 22, pp. 321-323, 2001.

[7] S. Dhar, H. Kosina, V. Palankovski, S. Ungersboeck, S. Selberherr, "Electron mobility model for strained-Si devices", *IEEE Transactions on Electron Devices*, vol. 52, pp. 527-533, 2005.

- [8] J.G. Possum, W. Zhang, "Performance Projections of Scaled CMOS Devices and Circuits with Strained Si-on-SiGe Channels", *IEEE Transactions on Electron Devices*, vol. 50, pp. 1042-1049, 2003.
- [9] K. Rim, J. Hoyt, J. Gibbons, "Strained Si NMOSFETs for High Performance CMOS Technology", *Proceedings of Symposium on VLSI Technology*, pp. 59-60, 2001.
- [10] S.G. Badcock, A.G. O'Neill, E.G. Chester, "Device and Circuit Performance of SiGe/Si MOSFET", *Solid-State Electronics*, vol. 46, pp. 1925-1932, 2002.
- [11] T. Pešić, N. Janković, "A compact nonquasi-static MOSFET model based on the equivalent non-linear transmission line", *IEEE Transactions on Computer-Aided-Design of Integrated Circuits and Systems*, vol. 24, pp. 1550-1561, 2005.
- [12] K. Rim, J. Hoyt, J. Gibbons, "Fabrication and analysis of deepsubmicron strained-Si N-MOSFET's", *IEEE Transactions on Electron Devices*, vol.47, pp. 1406-1415, 2000.
- [13] H. Nayfeh, J. Hoyt, D. Antoniadis, "A physically based analytical model for the threshold voltage of strained-Si n-MOSFETs", *IEEE Transactions on Electron Devices*, vol. 51, pp. 2069-2072, 2004.
- [14] S. Olsen, A. O'Neill, L. Driscoll, S. Chattopadhyay, K. Kwa, A. Waite, Y. Tang, A. Evans, J. Zhang, "Optimization of alloy composition for high-performance strained-Si-SiGe N-channel MOSFETs", *IEEE Transactions on Electron Devices*, vol. 51, pp. 1156-1163, 2004.
- [15] W. Matthews, A. Blakeslee, "Defects in epitaxial multilayers", *Journal of Cryst. Growth*, vol. 27, pp. 118-125, 1974.
- [16] R. People, "Physics and applications of  $\text{Ge}_x\text{Si}_{1-x}$  strained-layer heterostructures", *IEEE Journal of Quantum Electronics*, vol. 9. pp. 1696-1707, 1986.
- [17] Th. Vogelsang, K. Hofmann, "Electron transport in strained Si layers on  $\text{Si}_{1-x}\text{Ge}_x$  substrates", *Applied Physics Letters*, vol. 63, pp.186-188, 1993.
- [18] N. Janković, "Pre-turn-on source bipolar injection in graded NMOST's", *IEEE Transactions on Electron Devices*, vol. 38, pp. 2527-2530, 1991.
- [9] B. Iniguez, T. Fjeldly, "Unified substrate current model for MOSFETs", *Solid-State Electronics*, vol. 41, pp. 87-94, 1996.

**Abstract** – In this paper we describe a new model of surface-channel strained-Si/SiGe MOSFET based on the extension of non-quasi-static (NQS) circuit model previously derived for bulk-Si devices. Basic equations of the NQS model have been modified to account for the new physical parameters of strained-Si and relaxed-SiGe layers. From the comparisons with measurements, it is shown that a modified NQS MOS including steady-state self heating can accurately predict DC characteristics of SS MOSFETs.

#### **STRAINED Si/SiGe MOS TRANSISTOR MODEL**

Tatjana Pešić-Brđanin, Nebojša Janković



---

---

**секција ТО-2**  
**ЕНЕРГЕТСКА ЕЛЕКТРОНИКА**

---

---

G. Georgievski, G. Arsov <b>PRELIMINARY DESIGN OF A PEM FUEL CELL SIMULATOR BASED ON DC-DC BUCK CONVERTER</b> (рад по позиву) .....	30
М. Шоја, С. Лубура, Д. Јокић, М. Радмановић, Б. Докић <b>ПРОРАЧУН И ИЗБОР ТРАНСФОРМАТОРА ПУШ-ПУЛ ИНВЕРТОРА</b> .....	36
М. Шоја, С. Лубура, Д. Јокић, М. Радмановић, Г. Ђорђевић, Б. Докић <b>КОНСТРУКЦИЈА ИЗВРШНОГ ОРГАНА ПУШ-ПУЛ ИНВЕРТОРА</b> .....	40
Z. Prijjić, A. Prijjić <b>KONCEPT m2m sistemA ZA PRIMENE U INDUSTRIJI</b> .....	44
S. Mihov, R. Ivanov, A. Popov <b>IMPLEMENTATION OF REAL TIME POWERLINE INTERFERENCE REMOVAL PROCEDURE FROM ECG</b> .....	48
V. Dogan, M. Živanov, M. Brkić, M. Slankamenac <b>ORIENTATION SENSOR HARDWARE REALISATION</b> .....	53
J. Radak, Ž. Mihajlović, M. Lukić, M. Živanov, M. Slankamenac <b>THE NOVELL SOLUTION FOR SEISMIC RECORDING</b> .....	56

PRELIMINARY DESIGN OF A PEM FUEL CELL SIMULATOR BASED ON DC-DC BUCK CONVERTER\*

Georgi Georgievski, Goce L. Arsov, *SS Cyril and Methodius University, Faculty of Electrical Engineering and Information Technologies, Skopje, Republic of Macedonia*

**Abstract:** Modeling of fuel cells is getting more and more important as power fuel cell stacks being available and have to be integrated into real power systems. This paper presents a novel circuit model for a PEM fuel cell that can be used to design fuel cell simulator. The model is consisted of a DC-DC buck converter driven by PIC 16F877 microcontroller. The model can be used in design and analysis of fuel cell power systems by simulation or by using practically realized simulator.

**Keywords:** PEM Fuel cell, Modeling, Simulation, Pulse Width Modulation (PWM)

1. INTRODUCTION

Fuel cells as energy source have been present since 1839. They were discovered and developed by the English physicist William Grove. But, since then, for more over one century they were not more than a laboratory curiosity [1]. After the period of 120 years since the fuel cells emerged, NASA demonstrated some of their potential applications in the space flights exploration. Consequently, the industry has started recognizing the commercial aspects of the fuel cells, which, due to the technological barriers and their high production costs, were not economically profitable at that stage of technology [2].

Today, fuel cells of various types have emerged as promising alternative sources of “clean energy” for applications ranging from automotive industry to residential and commercial installations. This has created a need for a class of specialized power converters geared to interface between the fuel cell device and the end-user appliance, often as a battery charger. Specifications for power conversion equipment depend on the fuel cell's physical properties and manufacturing economics.

The cells' output voltage is dependent on the load. So, there is a need to model the fuel cell for optimizing its performance and also for developing fuel cell power converters for various applications.

The proton exchange membrane fuel cell (PEMFC) has been considered as a promising kind of fuel cell during the last 20 years because of its low working temperature, compactness, and easy and safe operational modes. The proton exchange membrane (PEM) fuel cell is very simple and uses a polymer (membrane) as the solid electrolyte and a platinum catalyst.

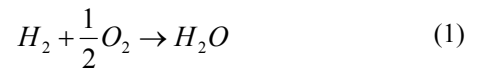
A fuel cell stack is composed of several fuel cells connected in series separated by bipolar plates and provides fairly large power at higher voltage and current levels.

Up to now different type of models of PEM fuel cell were proposed [3] – [11]. Unfortunately, most of the proposed models cannot be used for practical realization of a fuel cell simulator.

The aim of this paper is to propose a model of a PEM fuel cell which can be extended to a practical realization of a fuel cell simulator that can be used in preliminary design of fuel cell based systems.

2. FUEL CELL CHARACTERISTICS [12]-[14]

The fuel cell directly converts chemical energy into electrical energy. The chemical energy released from the fuel cell can be calculated from the change in Gibbs free energy ( $\Delta g_f$ ) which is the difference between the Gibbs free energy of the product and the Gibbs free energy of the reactants [13]. The Gibbs free energy is used to represent the available energy to do external work. For the hydrogen/oxygen fuel cell, the basic chemical reaction is:



and the change in the Gibbs free energy is:

$$\Delta g_f = g_{f.of.products} - g_{f.of.reactants} = (g_f)_{H_2O} - (g_f)_{H_2} - (g_f)_{O_2} \tag{2}$$

The change in Gibbs free energy varies with both, temperature and pressure:

$$\Delta g_f = \Delta g_f^o - RT_{fc} \ln \left[ \frac{p_{H_2} p_{O_2}^{1/2}}{p_{H_2O}} \right] \tag{3}$$

where  $\Delta g_f^o$  is the change in Gibbs free energy in standard pressure (1 bar) which varies with temperature  $T_{fc}$  in Kelvin. The partial pressures  $p_{H_2}$ ,  $p_{O_2}$  and  $p_{H_2O}$  of the hydrogen, oxygen and vapor are expressed in bar.  $R$  is the universal gas constant, 8.31454 J/(kg·K). The value of  $\Delta g_f$  is negative, which means that the energy is released from the reaction.

For each mole of hydrogen, two moles of electrons pass around the external circuit and the electrical work done (charge × voltage) is:

$$W = -2FE \tag{4}$$

where  $F$  is the Faraday constant (96485 C) which represents the electric charge of one mole of electrons and  $E$  is the voltage of the fuel cell. The electrical work done would be equal to the change in Gibbs free energy if the system were considered reversible:

$$\Delta g_f = -2FE \tag{5}$$

The reversible open circuit voltage of the fuel cell or “Nertst” voltage of hydrogen fuel cell is [13]:

$$E = -\frac{\Delta g_f}{2F} = \frac{\Delta g_f^o}{2F} + \frac{RT_{fc}}{2F} \ln \left[ \frac{p_{H_2} p_{O_2}^{1/2}}{p_{H_2O}} \right] \tag{6}$$

\* This work is supported by the Ministry of Education and Science of Republic of Macedonia (Project No: 13-936/3-05)



$$E = 1.229 - 0.85 \times 10^{-3} (T_{fc} - 298.15) + 4.3085 \times 10^{-3} T_{fc} \left[ \ln(p_{H_2}) + \frac{1}{2} \ln(p_{O_2}) \right] \quad (7)$$

$T_{fc}$  is expressed in Kelvin, and  $p_{H_2}$  and  $p_{O_2}$  in atm.

The actual voltage of the fuel cell is less than the value calculated by equation (7). Typical PEM fuel cell performance plot is given in Fig.1. The differences are result of losses or irreversibilities.

The current density, cell current per cell active area  $A_{fc}(\text{cm}^2)$ , is:

$$i = \frac{I_{st}}{A_{fc}} \quad (8)$$

The fuel cell losses are attributed to three categories: the *activation* loss, the *ohmic* loss and the *concentration* loss.

The voltage drop due to activation loss is dominated by the cathode reaction conditions. The relation between the activation overvoltage  $v_{act}$  and the current density is described by the Tafel equation:

$$v_{act} = a \ln\left(\frac{i}{i_0}\right) \quad (9)$$

where,  $a$  is a constant and  $i_0$ , the exchange current density, is also a constant. Both constants can be determined empirically. For low temperature PEM fuel cell, the typical value of  $i_0$  is about  $0.1 \text{ mA/cm}^2$ .

The ohmic loss arises from the resistance of the polymer membrane to the transfer of protons and the resistance of the electrode and the collector plate to the transfer of electrons. The voltage drop that corresponds to the ohmic loss is proportional to the current density:

$$v_{ohm} = i \cdot R_{ohm} \quad (10)$$

$R_{ohm} (\Omega \cdot \text{cm}^2)$  is the internal electrical resistance. The resistance depends strongly on the membrane humidity and the cell temperature.

The concentration loss or concentration overvoltage results from the drop in concentration of the reactants as they are consumed in the reaction. These losses are the reason for rapid voltage drop at high current densities. The voltage drop due to concentration losses is given by:

$$v_{conc} = i \left( c_2 \frac{i}{i_{max}} \right)^{c_3} \quad (11)$$

where  $c_2$ ,  $c_3$  and  $i_{max}$  are constants that depend on the temperature and the reactant partial pressure and can be determined empirically. The parameter  $i_{max}$  is the current density that causes precipitation voltage drops.

By combining all voltage drops associated with all the losses, the single fuel cell operating voltage can be written as:

$$v_{fc} = E - v_{act} - v_{ohm} - v_{conc} = E - a \ln\left(\frac{i}{i_0}\right) - [i R_{ohm}] - \left[ i \left( c_2 \frac{i}{i_{max}} \right)^{c_3} \right] \quad (12)$$

where, the open circuit voltage  $E$  is given by (7).

The fuel cell stack comprises multiple fuel cells connected in series. The stack voltage can be calculated as:

$$v_{st} = n v_{fc} \quad (13)$$

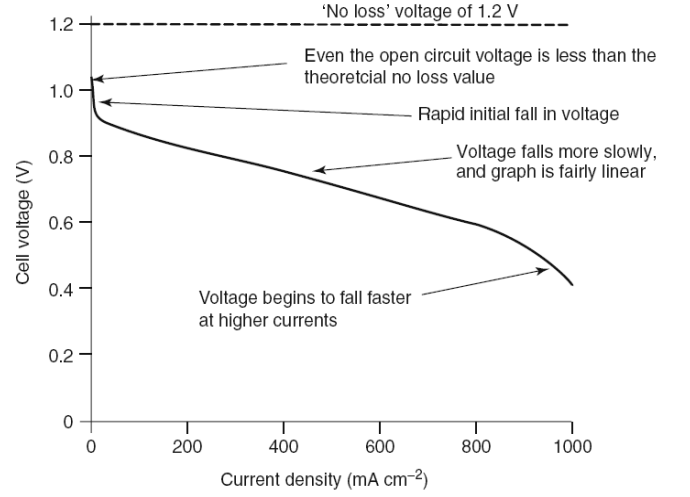


Fig. 1: Graph showing the voltage-current dependence of a typical PEM fuel cell.

### 3. CIRCUIT MODEL OF A PEM FUEL CELL SIMULATOR

The circuit diagram for simulating the fuel cell characteristics, which can be realized for experimental investigations, is composed of two parts: the power circuit and the control circuit.

To achieve appropriate power supplied to the load, the DC-DC buck converter has been proposed as a main power circuit. The microcontroller PIC 16F877 [15] is used to implement the proper fuel cell  $V-I$  characteristics into the DC-DC converter.

The complete circuit is shown in Fig. 2.

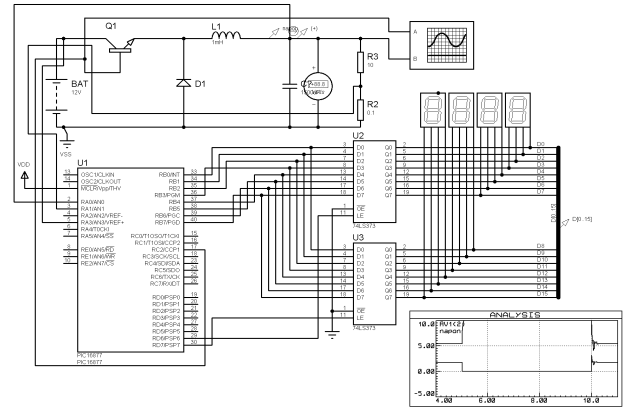


Fig. 2: Proposed circuit model of PEM fuel cell module

#### 3.1. Design of the DC-DC buck converter

The main stage of the proposed circuit consists of a classical buck converter shown in Fig. 3.

The design procedure of the buck converter is based on the methodology explained in [16].

In general, the output voltage of the buck converter can be defined as  $V_0 = V_{dc} T_{on}/T$ , where  $T_{on}$  is the interval during which the switch is ON, and is independent of whatever the switching period  $T$  is [16]. The question arises as to whether there is an optimum period and on what basis the period is selected.

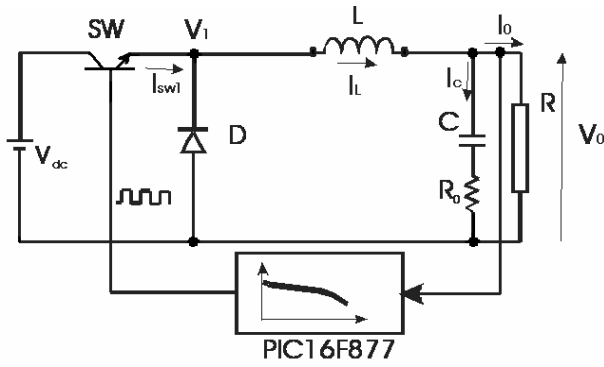


Fig. 3: DC-DC buck converter

The switching losses are proportional to the switching time of the transistor,  $\tau$ , as shown by (14). The switching time is defined by the turn-on and turn-off intervals during one period of the control signal. Decreasing  $T$  results in increased losses and possible necessity for use of large heat sink to keep the switching transistor temperature within desired limits.

$$P_{sw} = \frac{V_{dc} I_o \tau}{2 T} \quad (14)$$

In order to use higher switching frequencies the diode,  $D$ , should be specified as ultra fast recovery type, which has reverse recovery time as low as 35 to 50 ns. Thus, the increasing of the switching frequency will decrease the size of the filter elements,  $L$  and  $C$ , but will contribute to the total losses and to the requirement for a larger heat sink. Optimum switching frequency for this type of circuits is found to be between 25 and 50 kHz.

The values of the inductance  $L$  and the capacitance  $C$  may be chosen in the following manner.

The value of the inductance  $L$  is usually specified in the manner that it's current does not become discontinuous before the DC output current falls to its specified minimum value, which in most cases is one-tenth of the nominal value, or  $0.1 \times I_{on}$ .

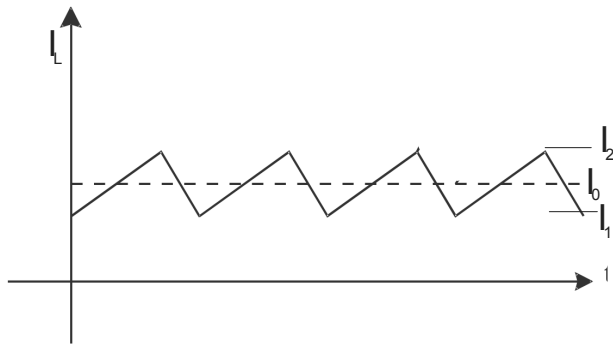


Fig. 4: Inductor current  $I_L$

The onset of the discontinuous mode occurs at a DC current equal to half the amplitude of the inductor current ramp. For  $V_{dc} = 12V$ ,  $I_{on} = 5A$ ,  $T = 40 \times 10^{-6}s$ , and  $V_o/V_{dc} = 0.5$ , the inductor  $L$  is:

$$L = \frac{(V_{dc} - V_o) T_{on}}{dI} = \frac{(V_{dc} - V_o) T_{on}}{0.2 \cdot I_{on}} \quad (15)$$

$$T_{on} = V_o T / V_{dc} \quad (16)$$

$$L = \frac{5(V_{dcn} - V_o) V_o T}{V_{dcn} I_{on}} = 120 \mu H \quad (17)$$

where,  $V_{dcn}$  and  $I_{on}$  are their nominal values. The inductor must be designed so that it does not saturate at DC current of  $1.1 I_{on}$ . The selected inductor can tolerate higher output currents, than the specified  $I_{on}$ , if the used core is designed not to enter the saturation region at these higher currents. The only restrictions on maximum current in the buck converter are the increased DC and switching losses in the switching transistor.

The value of the capacitance  $C$  is chosen to meet the output voltage ripple specifications. It is not an ideal capacitor. A real capacitor has the parasitic resistance  $R_0$  and inductance  $L_0$  in series with its capacitance. These are referred to as the equivalent series resistance ( $ESR$ ) and equivalent series inductance ( $ESL$ ). Below 300 kHz,  $L_0$  can be neglected and output ripple is determined by  $R_0$  and  $C$ . There are two ripple components, due to  $C$  and  $R_0$ . The ripple component due to  $ESR$  is proportional to the  $(I_2 - I_1)$ , the peak to peak inductor ramp current, as shown in Fig. 4. The ripple component due to  $C$  is proportional to the average current value. For the most frequently used types (aluminum electrolytic capacitors) over a large range of voltage ratings and capacitance values, the product  $R_0 C$  tends to be constant. Usually, its range is from  $(50-80) \times 10^{-6}$ . Let's assume that the resistive ripple component  $V_{rr}$  is 0.05V peak to peak. Then, we may write down:  $V_{rr} = 0.05 = (I_2 - I_1) R_0$ , or, for  $I_2 - I_1 = 1$  A, we will obtain  $R_0 = 0.05 \Omega$ . Now, for  $R_0 C = 50 \cdot 10^{-6}$ :

$$C = 50 \cdot 10^{-6} / 0.05 = 1000 \mu F \quad (18)$$

The capacitive ripple voltage  $V_{cr}$  is produced from the average value of current  $(I_2 - I_1) / 4 = 0.25A$ . This current produces a ripple voltage across  $C$  described by (19):

$$V_{cr} = \frac{\Delta I \cdot t}{C} = \frac{0.25 \cdot 40 \cdot 10^{-6}}{1000 \cdot 10^{-6}} = 0.01 V \quad (19)$$

The total peak to peak capacitive ripple voltage is 0.01V. This may be ignored, compared with the ripple voltage as a result of  $R_0$ .

The calculation of  $L$  and  $C$ , as well as the selection of the bipolar transistor and the diode, should be reconsidered for any different case, depending on the voltage and current capabilities of the simulated fuel cell. For simulation purposes this can be done by the software but when using hardware solution this components should be physically changed.

### 3.2 The control algorithm

The microcontroller PIC16F877 is proposed for controlling the proper work of the power stage. In general, this is a "computer on a chip" that can be programmed and reprogrammed by the end user.

The PIC16F877 includes 10-bit multi-channel Analog-to-Digital converters and two PWM modules by which pulse width modulation can be easily implemented. The Analog-to-Digital converter is used to convert the analog values of the output voltage and current into digital for further processing. Using 10-bit A/D converter, the discretization error will be less than 0.1%. For example, if the ideal no load voltage is selected to be  $V_{dc} = 12$  V, the discretization error will be less than 0.01 V. The PIC16F877 can be easily programmed using its instruction set consisted of 35 instructions. The instruction cycle of 200 ns allows us very good real time operation.

Although the simulated curve can be calculated using relations (5) – (13), or by using some of the referred simulation models, here we use the measured polarization curve, of a single fuel cell, at specified conditions which is implemented in the PIC memory. The values can be modified depending of the stack current and voltage capabilities, as well as the working temperature.

In this case we have implemented the polarization curve for a single PEM fuel cell with “no loss” voltage of 1.2V and maximum current 1A, according to the Fig. 1. The working temperature is assumed to be 80 °C, and the pressure is standard (100 kPa).

The control algorithm is shown with its block diagram in Fig.5. The actual output current,  $I_{0(t)}$ , and voltage,  $V_{0(t)}$ , are converted to 10-bit digital numbers using the A/D module. After comparison with previous values and with the values defined by the implemented polarization the command sequence for driving the PWM module is generated. Now the PWM module generates pulses for proper driving of the switching transistor thus controlling the output voltage  $V_0$ .

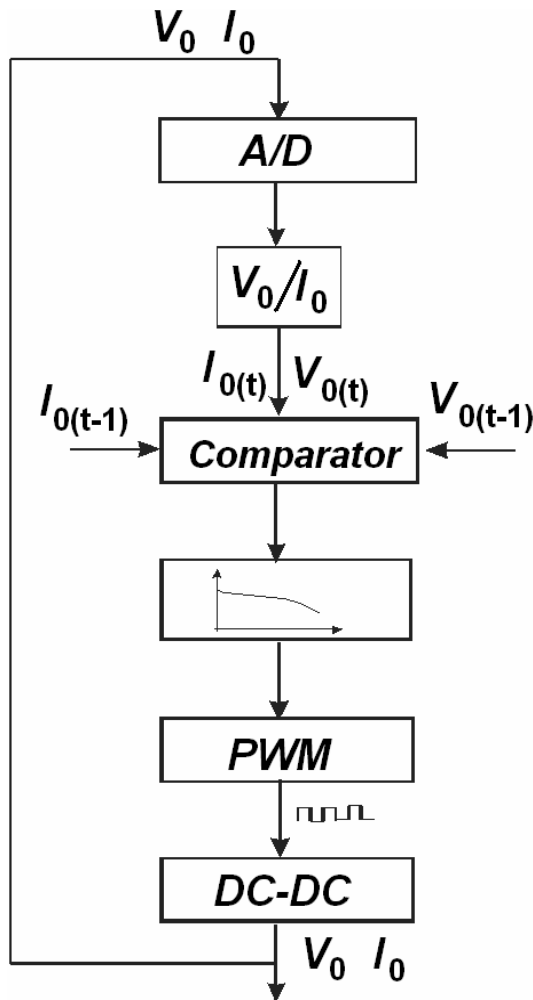


Fig. 5: Block diagram of the control algorithm

#### 4. SIMULATION RESULTS

The extensive simulations of the proposed model have been performed using the PROTEUS PROFESSIONAL. Some of the results are shown below.

The schematics used to obtain the dynamic characteristics is shown in Fig. 6.

First, we have increased the ideal stack voltage to 12 V, and the active cell area by 5 (to support the current of 5 A). These values are multiples of the initial polarization characteristics implemented in the PIC memory. The microcontroller PIC16F877 measures current  $I_0$  and voltage  $V_0$  and with the software, implemented in its memory, creates PWM pulses for driving the buck converter. The period of the PWM pulses is constant and was chosen to be 25 kHz. The pulse width is controlled by the implemented polarization curve and measured values of the output current,  $I_0$ , and voltage,  $V_0$ . The output voltage varies from 12 V, at system idle, to about 5V, at rated current of 5 A. The simulation results of the static  $V-I$  characteristics are shown in Fig. 7.

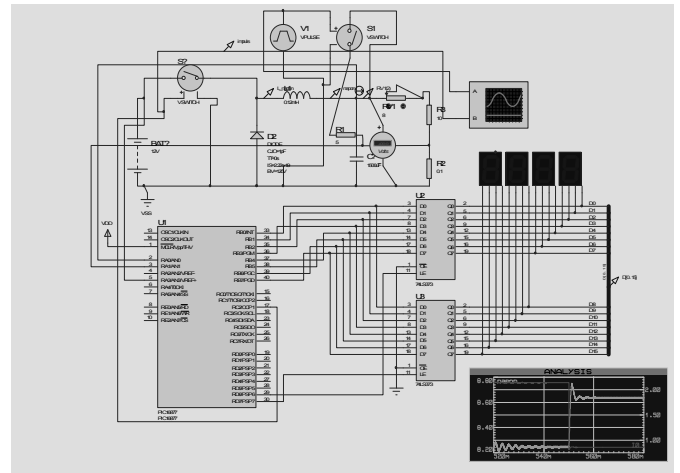


Fig. 6: The schematics presentation of the simulated circuit in PROTEUS PROFESSIONAL

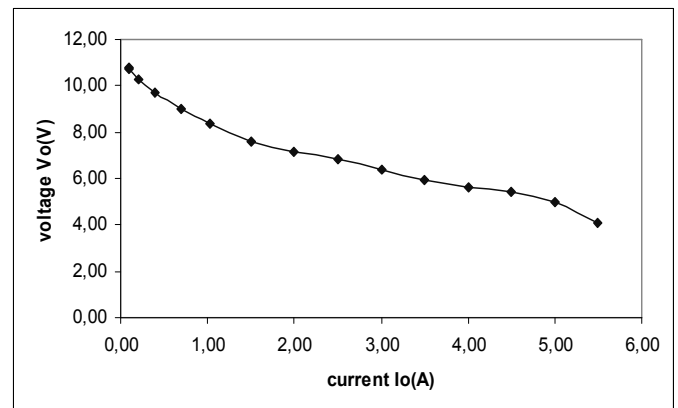


Fig. 7: Simulated  $V-I$  characteristic for PEM fuel cell model (12V/5A)

The dynamic response of the model is very fast and follows the polarized  $V-I$  curve of a PEM fuel cell. The step change of the load resistance, from 50 to 2  $\Omega$ , resulted in increasing the current to 2.2 A, and the decreasing the output voltage to 6.6 V. The simulation results are shown in Fig. 8.

To examine the operation of our model the simulation results are compared with measured ones, of a commercially available fuel cell system.

In Fig. 9-(a) we show the polarization characteristics of the Nexa™ system [17]. The output power ranges from zero at system idle to 1200 watts at rated power. The output current varies from zero to 46 A. The output volt-

age changes with operating load according to the polarization characteristics of the fuel cell stack. Normal idle DC voltage of the Nexa™ system is approximately 43 V. At rated power, the Nexa™ system DC output voltage ranges from 26 to 29 V.

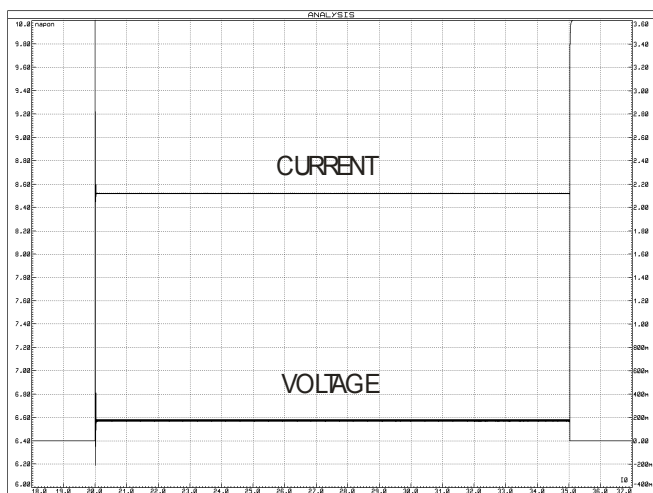
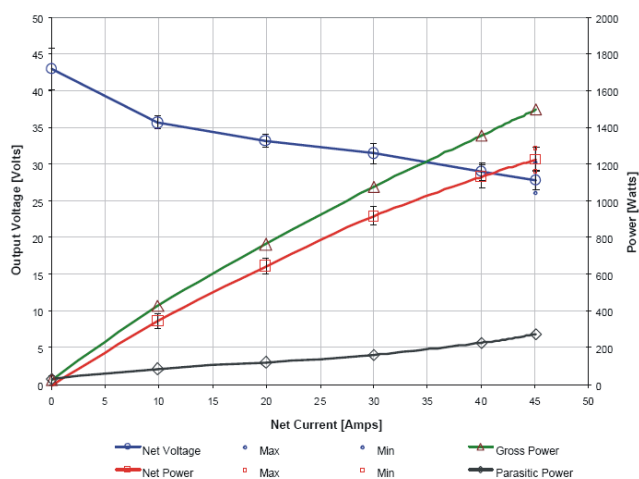
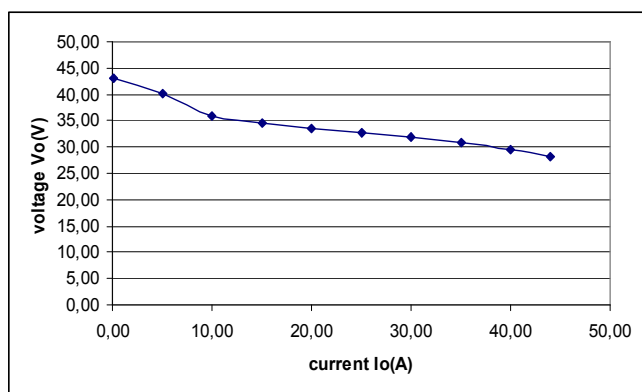


Fig. 8: Simulated waveforms for a dynamic behaviour of a PEM fuel cell model



(a)



(b)

Fig. 9: a)  $V-I$  characteristics of a PEM fuel system obtained from experiment [17] b) simulated  $V-I$  characteristics of DC-DC converter for maximum voltage 48V and maximum current 45A

In Fig. 9-(b) we show the simulated  $V-I$  characteristics of the DC-DC, buck converter based, PEM fuel cell model adapted to the Nexa™ system. It can be seen that the characteristics corresponds very well to the measured one given in Fig. 9-(a).

## 5. CONCLUSIONS

A preliminary design of a PEM fuel cell model, based on DC-DC buck converter, suitable for hardware realization has been presented. Due to the digital nature of the control system, it is possible to make quick changes to the mathematical model, thus avoiding changes in the system hardware in most cases. The hardware changes affect only the power stage, when larger stack current and/or voltage have to be obtained. The temperature and pressure characteristics can be easily implemented in this model.

The proposed model can be used in the design process of fuel cell power systems, during simulation or practical realization stages. When realized in practice, this PEM fuel cell simulator can be also used to test power systems designed to interact with PEM fuel cells, in order to prevent stack degradation caused by the electric behavior of the system. Foreseen benefits of this model are the ability to work without reagents in a non-specialized environment, in a reproducible way and with a faster start-up/turn-off operation.

The proposed model has been tested by simulation using the PROTEUS PROFESSIONAL. The model is validated by comparing the simulation and experimental results obtained on a commercial PEM fuel cell module.

By realizing the hardware and further development of the software, using the equations (5) – (13), this model can be transformed into real fuel cell emulator.

## 6. ACKNOWLEDGEMENT

This work is supported by the Ministry of Education and Science of Republic of Macedonia (Project No: 13-936/3-05)

## 7. REFERENCES

- [1] Sharon Thomas, Marcia Zalowitz, "Fuel Cells – Green Power." *Los Alamos National Laboratory, New Mexico*, 1999.
- [2] "Fuel Cells Fact Sheet," *Environmental and Energy Study Institute, Washington DC*, February 2000.
- [3] S. Yerramalla, A. Davari, A. Feliachi, "Dynamic modeling and analysis of polymer electrolyte fuel cell", *Proc. IEEE Power Engineering Soc. Summer Meeting*, vol. 1, 2002, pp. 82–86.
- [4] J.B. van der Merwe, C. Turpin, T. Meynard, B. Lafage, "The installation, modeling and utilization of a 200W PEM fuel cell source for converter based applications", *Proc. IEEE Power Electronics Specialists Conference, 2002*, pp. 333–338
- [5] K. Dannenberg, P. Ekdunge, G. Lindbergh, "Mathematical model of the PEMFC", *J. Appl. Electrochem.* 30 (2000) pp. 1377–1387.
- [6] A. Kazim, H.T. Liu, P. Forges, "Modeling of performance of PEM fuel cells with conventional and interdigitated flow fields", *J. Appl. Electrochem.* 29 (1999) pp. 1409–1416.
- [7] W. Turner, M. Parten, D. Vines, J. Jones, T. Maxwell, "Modeling a PEM fuel cell for use in a hybrid electric vehicle", *Proc. IEEE Vehicular Technology Conference*, 1999, pp. 16–20.

- [8] R. Gemmen, P. Famouri, "PEM fuel cell electric circuit model", *Proc. of the Power Electronics for Fuel Cells Workshop*, 2002.
- [9] D. Yu, S. Yuvarajan, "Electronic circuit model for proton exchange membrane fuel cells", *Journal of Power Sources* 142 (2005), pp. 238–242
- [10] A. Capel, J. Calvente, R. Giral, H. Valderrama-Blavi, A. Romero, and L. Martínez-Salamero, "Modeling of a Fuel Cell as an Energy Source Power System" *Proc SAAEI 2006*, pp 64-68
- [11] G. L. Arsov, "Parametric Pspice Model of a PEM Fuel Cell" *Proc. 14<sup>th</sup> Int. Symposium on Power Electronics - Ee 2007* - CD ROM
- [12] National Energy Technology Laboratory, "*Fuel Cell Hand Book*", sixth ed., 2002, pp. 2.1–2.20.
- [13] Jay T. Pukrushpan, Anna G. Stefanopoulou, Huei Peng "*Control of Fuel Cell Power Systems*", Springer, 2005.
- [14] J. Larminie, A. Dicks "*Fuel Cell Systems Explained*", Wiley, 2003.
- [15] Microchip, *PIC16F87X Data Sheet*.
- [16] Abraham I. Pressman "*Switching Power Supply Design*", McGraw-Hill 1998.
- [17] Ballard Power System "*Nexa™ Power Module Integration Guide*", 2002.

## ПРОРАЧУН И ИЗБОР ТРАНСФОРМАТОРА ПУШ-ПУЛ ИНВЕРТОРА \*

Миломир Шоја, Слободан Лубура, Дејан Јокић, *ЕТФ Источно Сарајево*,  
 Милан Ђ. Радмановић *ЕТФ Ниш*, Бранко Л. Докић *ЕТФ Бања Лука*

**Садржај** – У раду су дати захтјеви за избор и прорачун, шема, прорачун преносног односа и начини спајања намотаја трансформатора, који са само двије типске варијанте различите снаге омогућава реализацију великог броја конфигурација пуш-пул инвертора са AVR функцијом, примјењивих у различитим системима напајања.

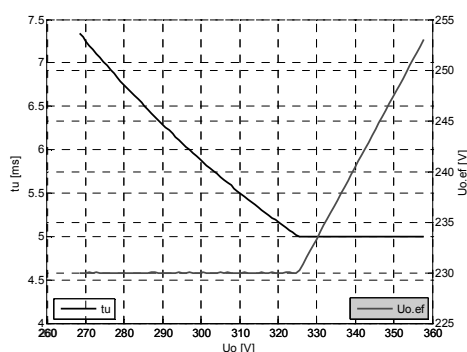
### 1. УВОД

Класични пуш-пул инвертор (РР), или варијанта два пуш-пул инвертора у паралелном раду (2РР) са секундарима трансформатора везаним у серију, користе се у системима напајања веће снаге (реда kVA) који раде на ниском једносмјерном (DC) напону, јер омогућавају лакше постизање захтјева да уређај за напајање буде једноставан, поуздан, ефикасан и јефтин (мали број компоненти и мали губици провођења). Излазни напон оваквих инвертора се веома често бира тако да има тзв. „модификовани/квази-синусни“ таласни облик који задовољава захтјеве које постављају рачунари и практично сви потрошачи који се јављају у домаћинству, омогућава даље повећање ефикасности (смањење прекидачких губитака), али и регулисање ефективне вриједности излазног напона са задатом тачношћу [1]. Комбинација поменутих топологија и излазног напона нашла је примјену у системима непрекидног напајања рачунара (СБН), а у последње вријеме и у системима напајања заснованим на алтернативним изворима енергије (сунце, вјетар). У раду је приказано рјешење инвертора који може да се користи у обје поменуте примјене, са двије вриједности улазног напона (12/24 V) три типске снаге (500/1000/2000 VA), AVR функцијом и могућношћу тзв. „штедног“ рада. [2] [3] [4] [6]

### 2. ИЗЛАЗНИ НАПОН ИНВЕРТОРА

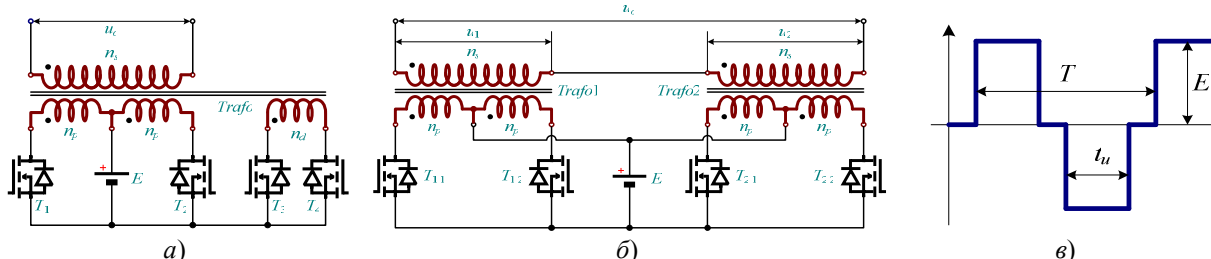
Топологије РР и 2РР инвертора, погодне за формирање „квази-синусног“ напона, приказане су на Слици 1. Специфичност приказаног РР инвертора (а) је у томе што има додатни намотај трансформатора ( $n_d$ ) и снажне полупроводничке прекидаче ( $T_3, T_4$ ) неопходне за формирање „рупе“ у правоугаоном напону. Код топологије са 2РР (б) „квази-синусни“ излазни напон се

добиве временским помјерањем напона појединачних РР инвертора. Излазним напонам „квази-синусног“ таласног облика се може управљати према различитим критеријумима (минимална THD, основни параметри исти као код одговарајућег синусног сигнала, ефективна вриједност константна), а овдје је изабрано управљање код кога је ефективна вриједност напона константна, уз ограничење да ширина импулса ( $t_u$ ) увијек буде веће од неке минималне вриједности (Слика 2). [10]



Слика 2. Зависност  $U_{o,ef}$  и  $t_u$  од промјене секундарног напона за  $t_u > 5$  ms

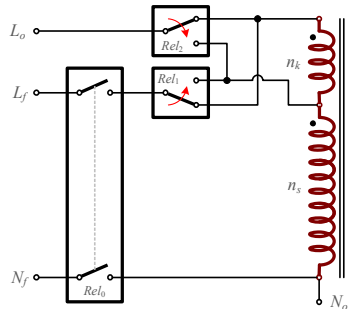
На смањење подручја улазних напона (послије ограничења  $t_u \leq T/4$ ) у коме нема регулације ефективне вриједности излазног напона може позитивно утицати избор радне тачке у којој се рачуна преносни однос трансформатора, односно максималне вриједности секундарног напона. Ако се максимална вриједност секундарног напона изабере тако да одговара максималном напону акумулатора (око 2.4 V/h) онда се проблем нерегулисане ефективне вриједности ублажава, јер је радни напон акумулатора/секундарни напон знатно мањи, па се у област ограничења  $t_u$  не улази дубоко. Када се максимална вриједност секундарног напона (преносни однос трансформатора) изабере да одговара напону одржавања акумулатора (око 2.3 V/h) онда је период ограничења  $t_u$  дужи, па је и одступање ефективне вриједности излазног напона веће. Срећом, највећа ефективна вриједност је у сваком случају у дозвољеним границама од  $1.1 U_{o,ef}$ .



Слика 1. а) РР инвертор са додатним намотајем, б) 2РР инвертора у паралелном раду, в) Излазни напони инвертора

### 3. AVR (AUTOMATIC VOLTAGE REGULATION)

Важан дио СБН код кога се осјетљиви потрошачи напајају преко инвертора/акумулаторске батерије само када је напон мреже изван дозвољених граница (*off/line*), а који може значајно поправити квалитет његовог рада је тзв. AVR функција. Ради се о склопу који укључивањем/искључивањем одговарајућих отцјела трансформатора поправља мрежни напон и на тај начин проширује опсег улазних напона у коме није потребно укључење инвертора/трошење батерије. Могуће је подизање и спуштање напона, у једном или више корака. Принцип AVR је приказан на Слици 3.



Слика 3. Принцип AVR (1+1)

Мрежни напон се доводи између прикључака  $L_f$  и  $N_f$ , а излазни се узима између  $L_o$  и  $N_o$ . Трансформатор се састоји од основног намотаја  $n_s$  и коректорског  $n_k$ . Поправак (корекција) мрежног напона остварује се одговарајућим укључивањем/искључивањем релеја  $Rel_1$  и  $Rel_2$ . Релеј  $Rel_0$  није битан за остваривање AVR функције, али има улогу да одвоји мрежу од остатка уређаја за вријеме инверторског рада. Принцип рада је следећи:

- Када је мрежни напон унутар дозвољених граница ( $u_{L=}$ ) оба релеја су искључена и улазни напон се прослеђује на излаз.
- Ако је мрежни напон већи од дозвољеног ( $u_{L>}$ ), релеј  $Rel_1$  је искључен, а  $Rel_2$  укључен. На излаз се прослеђује напон:

$$u_{L_o} = \frac{n_s}{n_s + n_k} u_L = k_{k,sp} \cdot u_L, \quad (1)$$

који је мањи од улазног.

- За случај да је мрежни напон мањи од дозвољеног ( $u_{L<}$ ), релеј  $Rel_1$  је укључен, а  $Rel_2$  искључен. На излаз се прослеђује напон:

$$u_{L_o} = \frac{n_s + n_k}{n_s} u_L = k_{k,po} \cdot u_L, \quad (2)$$

који је већи од улазног.

- Када мрежни напон изађе изван граница у којима је могућа његова корекција ( $u_{L<>}$ ), релеј  $Rel_0$  се искључује и уређај прелази у инверторски рад.

Специфичност приказаног концепта AVR је употреба само једног коректорског намотаја и за дизање и за спуштање напона, због чега су границе опсега радног напона несиметричне.

### 3.1 Прорачун коректорског намотаја

Излазни напон AVR треба да се нађе у опсегу:

$$u_{L_o} \in [k_{pod} \cdot U_{o.ef.nom} - k_{pre} \cdot U_{o.ef.nom}] \quad (3)$$

$$- k_{pod} = 0.9,$$

$$- k_{pre} = 1.1,$$

$$- U_{L_o.ef.nom} = 220/230 \text{ V}.$$

Максимални коефицијент подизања напона има вриједност:

$$k_{k,po,max} = \frac{k_{pre}}{k_{pod}} = \frac{1.1}{0.9} = 1.222, \quad (4)$$

а одређен је тако да у случају укључења степена за подизање напона, при  $u_L = k_{pod} \cdot U_{L_o.ef.nom}$  (највећи улазни напон при коме може бити укључен степен за подизање) излазни напон не буде већи од  $k_{pre} \cdot U_{L_o.ef.nom}$ . Коректорски намотај мора имати мање или једнако намотаја од: (2)(3)

$$n_{k,max} = \left( \frac{k_{pre}}{k_{pod}} - 1 \right) \cdot n_s = \left( \frac{1.1}{0.9} - 1 \right) \cdot n_s = 0.222 \cdot n_s. \quad (5)$$

Минимални улазни напон, при коме излазни напон задовољава (3) сада износи:

$$U_{L,MIN} = \frac{k_{pod}^2 \cdot U_{L,ef.nom}}{k_{pre}} = 0.736363 \cdot U_{L,ef.nom} = 169.4_{230} \text{ V}, \quad (6)$$

а максимални:

$$U_{L,MAX} = \frac{k_{pre}^2 \cdot U_{L,ef.nom}}{k_{pod}} = 1.3444 \cdot U_{L,ef.nom} = 309.2_{230} \text{ V}. \quad (7)$$

Из проведене анализе се види да је могуће направити AVR (1+1) (1 степен дизања и 1 степен спуштања напона) који, у веома широком опсегу промјене улазног напона [ $U_{L,MIN} - U_{L,MAX}$ ], обезбјеђује на свом излазу напон који задовољава (3).

У пракси се ријетко јавља потреба за овако широким опсегом промјене улазног напона, па се редовно користи коректорски намотај код кога је  $n_k < n_{k,max}$ . На тај начин се поједностављује израда трансформатора, избјегну се могући проблеми са регулацијом излазног напона, а опсег промјене улазног напона остане и даље довољно широк. Најчешће се као услов за рачунање коректорског намотаја поставља да при  $u_L = k_{pod} \cdot U_{o.ef.nom}$  (највећи улазни напон при коме може бити укључен степен за подизање) излазни напон AVR буде једнак  $U_{L,ef.nom}$ . Из датог услова се добије:

$$k_{k,po} = \frac{1}{k_{pod}} = \frac{1}{0.9} = 1.111, \quad (8)$$

$$n_k = \left( \frac{1}{k_{pod}} - 1 \right) \cdot n_s = \left( \frac{1}{0.9} - 1 \right) \cdot n_s = 0.111 \cdot n_s. \quad (9)$$

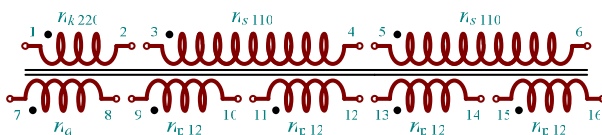
$$U_{L.MIN} = k_{pod}^2 \cdot U_{o.ef.nom} = 0.81 \cdot U_{o.ef.nom} = 186.3_{230} \text{ V}, \quad (10)$$

$$U_{L.MAX} = \frac{k_{pre} \cdot U_{o.ef.nom}}{k_{pod}} = 1.2222 \cdot U_{o.ef.nom} = 281.1_{230} \text{ V} \quad (11)$$

Додавањем још једног коректорског намотаја (једнаког претходном) могуће је остварити и функције (2+1) (2 степена дизања и 1 степен спуштања напона) и (2+2) (2 степен дизања и 2 степен спуштања напона). (Случај (1+2) (1 степен дизања и 2 степена спуштања напона) није интересантан у пракси).

#### 4. ШЕМА И ПРОРАЧУН ПРЕНОСНОГ ОДНОСА ТРАНСФОРМАТОРА

За остваривање двије топологије инвертора са два нивоа улазног напона и три типске излазне снаге, са или без AVR, теоретски је потребно 48 различитих типова трансформатора. Ако се, из практичних разлога, код PP користи само AVR (1+1) (већ постоји један додатни намотај), број потребних типова трансформатора се смањује на 30. Увођењем ограничења да улазна струја једног инвертора не буде већа од 50 А, које је последица конструкционог рјешења (извршни орган на штампаној плочи), опет остаје 16 различитих типова трансформатора, што и даље представља исувише велики број за производњу. Због тога је проведена анализа чији је резултат дат на *Слици 4*. Ради се о трансформатору који има осам намотаја, чијим одговарајућим повезивањем је могуће реализовати све интересантне варијанте инвертора са само двије типске снаге 500 ( $S_{500}$ ) и 1000 VA ( $S_{1000}$ ). [10]



Слика 4. Трансформатор пуш-пул инвертора - општи случај

- Четири примарна намотаја  $n_{p.12}$  (прикључци 9-10, 11-12, 13-14 и 15-16) треба да имају број намотаја који одговара улазном DC напону од 12 V, а дебљину жице која одговара струји која би, за дату снагу, протичала кроз намотаје при улазном DC напону 24 V.

- Два секундарна намотаја  $n_{s.110}$  (прикључци 3-4, 5-6) треба да имају по половину броја намотаја који одговара, укупном, преносном односу који обезбјеђује потребан излазни напон инвертора. Дебљина жице за мотање ових намотаја треба да одговара струји која би протичала кроз намотаје за дату снагу и AC напон 220/230 V (на оба намотаја).

- Намотај коректора  $n_{k.220}$  (прикључци 1-2) треба да има 11 % од укупног броја намотаја (2  $n_{s.110}$ ) и дебљину жице као  $n_{s.110}$ . (8)

- Додатни коректорски или намотај за ресетовање магнетне енергије  $n_d$  (прикључци 7-8) треба имати исти број намотаја и исту дебљину жице као  $n_{k.220}$ .

#### 4.1 Рачунање преносног односа трансформатора

С обзиром на функцију пуш-пул инвертора, принципе њиховог рада и начин регулације излазног напона, као и на врсту оптерећења (рачунари, сијалице и сл.), преносни однос трансформатора у инверторском раду треба изабрати тако да се на потрошачу никада не појави напон који је већи од максималног дозвољеног ( $U_{Lo.ef.nom} \sqrt{2} \cdot k_{pre} = 358_{230.1.1} \text{ V}$ ) и који омогућава регулисање ефективне вриједности излазног напона у што ширем дијапазону промјене улазног напона.

$$U_{sek.MAX} = U_{prim.MAX} \cdot 2PO_1 = U_{Lo.ef.nom} \sqrt{2} k_{pre} = 358 \text{ V}. \quad (12)$$

Примарни напон трансформатора (уз изостављање струјног шента у примарном кругу) једнак је: [10]

$$u_{prim} = u_{bat} - U_{DS} - i \cdot R_s = u_{bat} - U_{DS}. \quad (13)$$

$$U_{prim.MAX} = U_{bat.max} - U_{DS.min} (I_{min}, \Theta_{min}) \approx 14 / 28 \text{ V}. \quad (14)$$

$$U_{prim.MIN} = U_{bat.min} - U_{DS.max} (I_{max}, \Theta_{max}) \approx 10.4 / 20.8 \text{ V}. \quad (15)$$

-  $U_{DS}$ ,  $I_{min/max}$ : напон, струја транзистора,  
-  $\Theta_{min/max}$ : радна температура.

Сада је преносни однос трансформатора: [11]

$$PO_1 = \frac{U_{sek.MAX}}{U_{prim.MAX}} = \frac{n_{s.110}}{n_{p.12}} \approx 13. \quad (16)$$

Потребно је провјерити да ли израчунати преносни однос трансформатора задовољава и у случају када је на секундарним намотајима прикључен мрежни напон. Максимум напона који се јавља на примарним намотајима мора увијек бити мањи од напона одржавања акумулаторске батерије, да не би (преко диода снажних MOSFET прекидача) негативно утицао на њено пуњење.

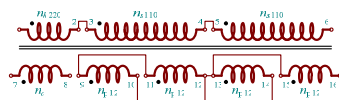
$$U_{prim.MAX} \cdot \sqrt{2} - V_D = \frac{U_{sek.MAX} \cdot k_{pre}}{2 \cdot PO_1} - V_D \approx 13 / 26.8 \text{ V}, \quad (17)$$

тако да је и овај услов задовољен.

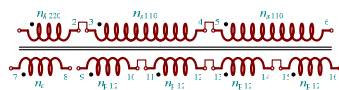
#### 4.2 Повезивање намотаја трансформатора

Примјери везивања намотаја трансформатора, за неколико различитих конфигурација и типова инвертора, дати су на *Слици 5*.

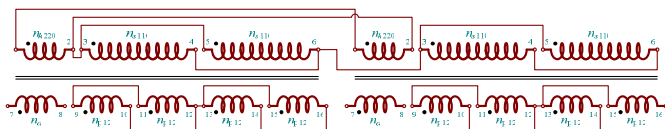




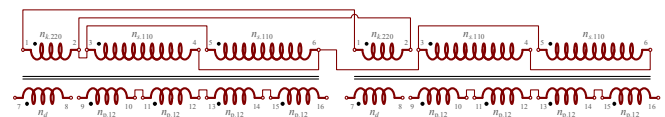
- PP 12 V - AVR (1+1)



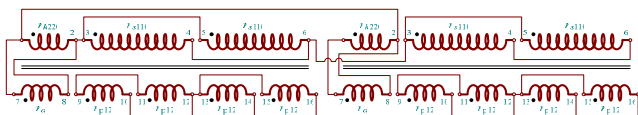
- PP 24 V - AVR (1+1)



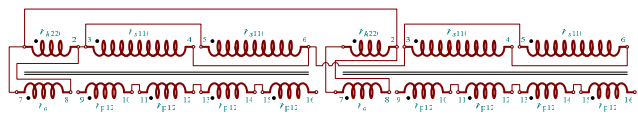
- 2PP 12 V - AVR (1+1)



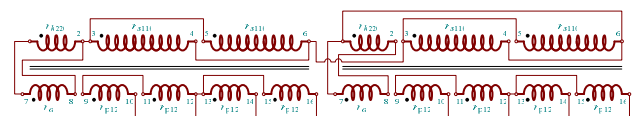
- 2PP 24 V - AVR (1+1)



- 2PP 12 V - AVR (2+1)



- 2PP 24 V - AVR (2+1)

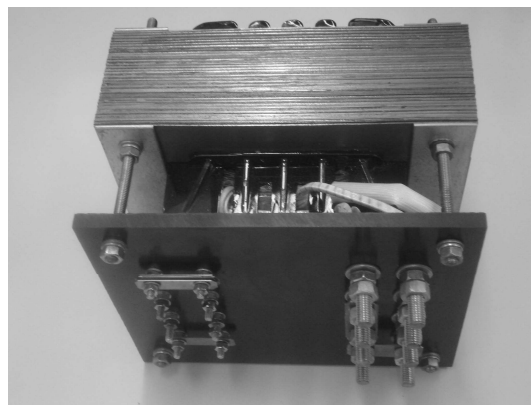


- 2PP 12 V - AVR (2+2)

Слика 5. Трансформатор пуш-пул инвертора - примјери повезивања намотаја

#### 4.2 Практична реализација типског трансформатора

Примјер практичне реализације типског трансформатора, снаге 1 kVA, намотаног према шеми са Сликe 4. и са намотајима према датом прорачуну, приказан је на Сlici 6. Са слике се види да се ради о компактном рјешењу код кога се све потребне конфигурације лако добијају једноставним преспајањем. Олакшано је спајање трансформатора са остатком шеме, а на сам трансформатор се могу монтирати још неке компоненте (на пр. улазни осигурач), што све заједно доприноси поједностављењу конструкције уређаја.



Слика 6. Трансформатор пуш-пул инвертора - физичка реализација

#### 5. ЗАКЉУЧАК

Проведена анализа и приказани резултати показују да је могуће постићи знатна побољшања у смислу једноставније производње и мултифункционалности, чак и код уређаја заснованих на опшепознатим рјешењима, као што су пуш-пул инвертори.

#### 6. ЛИТЕРАТУРА

[1] W.-G. Gfroerer: "Power Inverters 12 V to 230 V", 2002.,  
 [2] Д. Јокић, М. Шоја, С. Лубура: „Напонски инвертор веће снаге, напаян са 12 (24) V<sub>DC</sub>“, INFOTЕH-JAHORINA, Vol. 5, Ref. E-IV-3, p. 449-452, March 2006.,  
 [3] Д. Јокић, М. Шоја: „Напонски инвертор реализован са два пуш-пул претварача у паралелном раду“, INFOTЕH-JAHORINA, Vol. 6, Ref. E-VI-16, p. 611-614, March 2007.,  
 [4] Advanced Solar Product Ag, *Top Class Manual*, 02/2003.  
 [5] Steca, *Solar Electronic Product Catalogue*, 2005/2006.,  
 [6] К-ИНЕЛ, *Техничка документација*, 2006-2008.,  
 [7] www.apc.com, јун 2008.,  
 [8] www.stecasolar.com, јун 2008.,  
 [9] www.greenpower4less.com, јун 2008.,  
 [10] www.ir.com, јун 2008.,  
 [11] Б. Докић, М. Шоја, С. Лубура: „Извјештај о степену реализацији научноистраживачког пројекта...Уговор број:0660-020/961-52/07“, јул 2008.

**Abstract** - In this paper are given requests for choice, schematics, transfer ratio calculation and methods to combine the transformer's windings with only two different typical power variants which allow the realization of a large number of push-pull inverter configurations with AVR function applicable in various power supply systems.

#### PUSH-PULL INVERTER'S TRANSFORMER DESIGN

Миломир Шоја, Слободан Лубура, Дејан Јокић,  
 Милан Ђ. Радмановић, Бранко Л. Докић  
 milomirsoja@yahoo.com, slubura@gmail.com, dejan.jokic@etf.unssa.rs.ba,  
 radmanovic@elfak.ni.ac.yu, b.dokic@mkt.gov.ba

\*Рад је настао у оквиру пројекта „Развој и оцјена перформанси PV (photovoltage) инвертора као основне компоненте PV микро дистрибутивне мреже“, уговор број: 0660-020/961-52/07 од 03.12.2007. год., кога финансира Министарство науке и технологије у Влади Републике Српске.

## КОНСТРУКЦИЈА ИЗВРШНОГ ОРГАНА ПУШ-ПУЛ ИНВЕРТОРА \*

Миломир Шоја, Слободан Лубура, Дејан Јокић, *ЕТФ Источно Сарајево*,  
Милан Ђ. Радмановић, Горан С Ђорђевић *ЕФ Ниш*, Бранко Л. Докић *ЕТФ Бања Лука*

**Садржај** – У раду су дати захтјеви за конструкцију и приказан примјер конструкције извршног органа пуш-пул инвертора који се може користити у двије различите топологије, са два улазна напона и три типске снаге, а при томе може остварити AVR функцију и штедни рад.

### 1. УВОД

Монофазни напонски инвртори нашли су масовну примјену у системима за непрекидно напајање (СБН) рачунара, напајању алармних и сигурносних система, телекомуникационих уређаја и слично, а у последње вријеме, и као кључна компонента система напајања засновани на алтернативним изворима енергије (сунце, вјетар). У обје случаја ови инвртори заузимају централно мјесто, тј. обављају најважнију функцију, а то је претварање једносмјерног напона (DC-обично акумулаторска батерија) у наизмјенични (AC), који одговара уобичајеном мрежном напону. Основни захтјеви за уређаје који се користе у овако осјетљивим и захтјевним примјенама су једноставност, поузданост, ефикасност и ниска цијена. Да би се испунили наведени захтјеви, при конструкцији уређаја неопходно је поставити критеријуме за минимизацију броја енергетских компоненти, као и укупних губитака инвертора. У случајевима када је улазни DC напон низак (12/24 V), а потребна снага инвертора релативно велика (реда неколико kVA), поменути захтјеви, у обје примјене, у највећој мјери задовољава пуш-пул инвертор (PP), или варијанта два пуш-пул инвертора у паралелном раду (2PP) са секундарима трансформатора везаним у серију, и са „квази-синусним“ излазним напонем регулисане ефективне вриједности.

У раду је описана проблематика конструкције енергетског дијела таквог уређаја. Осим стандардних захтјева (компактност, мале димензије и тежина, једноставност монтаже и сервисирања), при конструкцији енергетског дијела уређаја реализоване су двије различите топологије извршних органа (PP и 2PP). Предвиђено је да се обје топологије инвертора, за различите улазне напоне (12/24 V) и типске снаге (0.5, 1 и 2 kVA), са могућношћу остварења AVR функције и штедног рада укомпонују у извршни орган који се различитим конфигурацијама може примјенити у свим интересантним случајевима. [2] [3] [4] [6]

### 2. ОСНОВНИ КОНСТРУКЦИОНИ ЗАХТЈЕВИ

Приликом физичког оформљења (конструкције) уређаја мора се водити рачуна како о општим захтјевима датим у уводу, тако и о свакој компоненти и саставном дијелу уређаја који морају наћи своје одговарајуће мјесто.

#### 2.1 Остваривање веза између снажних компоненти

Једна од првих а можда и најважнијих одлука коју треба донијети при конструкцији енергетског дијела ових инвертора је начин монтаже и повезивања појединих компоненти, енергетског дијела пуш-пул инвертора, односно степен интеграције. Наше искуство [6], али и искуства других произвођача [7], показују да је најбоље рјешење да се као основа за конструкцију извршног органа искористи стандардна штампана плоча (PCB) која би послужила и као носач компоненти (прије свега хладњака), али и за успостављање свих електричних веза између компоненти извршног органа.

Употреба штампаних плоча омогућава да везе између компоненти буду урађене тако да су путеви затварања и прекидања струја у енергетском дијелу минимални. Осим тога, све компоненте неопходне за укључење/искључење снажних прекидача (IR2110) и њихову заштиту могу бити смјештене непосредно уз прекидаче, чиме се додатно поједностављује монтажа, али и повећана поузданост комплетног уређаја. Осим енергетских компоненти неопходних за реализацију AVR функције и штедног рада, на штампаној плочи извршног органа потребно је било смјестити струјни и напонске мјерне трансформаторе, као и осигураче који се користе у енергетском кругу извршног органа инвертора. На тај начин се број неопходних проводника и њихова монтажа своде на најмању могућу мјеру. Монтажа извршног органа и његово повезивање са осталим компонентама уређаја постају максимално поједностављени и поједностављени и могу се обавити помоћу радне снаге минималне стручности. Уз то су побољшане електричне и механичке/конструкционе особине уређаја, повећана је поузданост, а смањена цијена.

Употреба штампаних плоча за реализацију енергетског дијела инвертора доноси и одређена ограничења. Тако је усвојено да због механичких карактеристика (савитљивост, носивост) димензије штампане плоче извршног органа не буду веће од 160x240mm.

$U_{Bat.nom}$ [V]	12						24					
<b>Snaga</b> [VA]	500		1000		2000		500		1000		2000	
<b>Tip</b>	PP	2PP	PP	2PP	PP	2PP	PP	2PP	PP	2PP	PP	2PP
$I_{prek.max}$ [A]	50	25	100	50	200	100	25	12.5	50	25	100	50

Табела 1. Струје прекидача

Веома озбиљно ограничење које доноси избор штампане плоче за успостављање електричних веза је максимална вриједност струје која се може пренијети PCB везама. Из разлога сигурности и повећане поузданости одредили смо се да укупна струја по једном извршном органу буде ограничена на 50 А. С обзиром на постигнуту ширину веза које преносе струју то је потпуно оствариво, али је поставило ограничења на примјену одређених типова претварача на нижем напону и са већим снагама, углавном РР на 12 V. 2PP топологија је, због особине дијелења улазне струје, примјењива у свим интересантним случајевима, осим 12 V, 2 kVA.

## 2.2 Избор снажних прекидача

На квалитет рада, поузданост и ефикасност инвертора пресудно утиче избор снажних полупроводничких прекидача. Ради једноставности приказа, на шемама инвертора (*Слика 1.*) прекидачи су представљени као појединачне компоненте. Конструкционо је предвиђено да се сваки снажни прекидач састоји од паралелне везе до 4 MOSFET транзистора у TO220 куишту. Такав избор представља најбоље рјешење које у потпуности задовољава по техничким карактеристикама, цијени и димензијама.

Вриједности струје прекидача за два улазна DC напона, три типске снаге и двије топологије инвертора су дате у *Табели 1.* Струје су израчунате за минимални напон и заокружене. Означена су поља у којима је струја већа од максималне предвиђене (50 А).

Слиједи неколико популарних типова транзистора који могу да се користе као дио снажног прекидача. Уз сваки тип су дате и најосновније карактеристике. Изабрани су 100 V транзистори јер се могу примјенити код оба предвиђена радна напона. [10]

- IRF540N:  $V_{DS}=100\text{ V}$ ,  
 $I_D=33\text{ A}/25\text{ }^\circ\text{C}$ ;  $23\text{ A}/100\text{ }^\circ\text{C}$ ,  
 $I_{Dpulse}=110\text{ A}$ ,  
 $R_{DSon}=44\text{ m}\Omega/25\text{ }^\circ\text{C}$ ;  $70\text{ m}\Omega/80\text{ }^\circ\text{C}$ .

- IRF3710:  $V_{DS}=100\text{ V}$ ,  
 $I_D=57\text{ A}/25\text{ }^\circ\text{C}$ ;  $40\text{ A}/100\text{ }^\circ\text{C}$ ,  
 $I_{Dpulse}=230\text{ A}$ ,  
 $R_{DSon}=23\text{ m}\Omega/25\text{ }^\circ\text{C}$ ;  $35\text{ m}\Omega/80\text{ }^\circ\text{C}$ .

- SPP70N10L:  $V_{DS}=100\text{ V}$ ,  
 $I_D=70\text{ A}/25\text{ }^\circ\text{C}$ ;  $50\text{ A}/100\text{ }^\circ\text{C}$ ,  
 $I_{Dpulse}=280\text{ A}$ ,  
 $R_{DSon}=16\text{ m}\Omega/25\text{ }^\circ\text{C}$ ;  $20\text{ m}\Omega/80\text{ }^\circ\text{C}$ .

Да би се постигла потребна поузданост снажне прекидаче треба у разумној мјери предимензионисати. То значи да треба користити компоненте које могу без проблема издржати потезне струје узроковане магнетним трансформатора и пуњењем излазних кондензатора које су неколико пута (бар 2) веће од номиналне струје. Из карактеристика датих MOSFET транзистора се види да су они у стању да издрже импулсне струје које су око 4 пута веће од трајно дозвољених. С обзиром на то да се сваки прекидач

састоји од 4 појединачна транзистора то је испуњавање постављеног услова у погледу преоптерећења крајње једноставно. Осим тога, и разлике у цијени транзистора сусједних струјних класа су минималне, па се исплати користити транзисторе веће струјне класе од израчунате.

## 2.3 Начин хлађења компоненти извршног органа

Најједноставнија за монтажу је варијанта извршног органа код које су сва 4 снажна прекидача (са до 4 појединачна транзистора) постављена на засебне, међусобно галвански раздвојене хладњаке. Примјена штампане плоче за остваривање веза између снажних компоненти у извршном органу довела је до ограничења простора расположивог за монтажу хладњака. Због тога је изабрано форсирано хлађење, са вентилаторима који се укључују термо-прекидачи (70-80 °C). Други додатни разлог за примјену форсираног хлађења је био и захтјев да профил хладњака буде што једноставнији и са што мање механичке обраде, ради смањења цијене комплетног уређаја. Способност изабраних типова транзистора да воде максималну предвиђену струју, а да пад напона на њима при томе буде минималан [11] (минимални губици вођења), као и минимални прекидачки губици (мала радна фреквенција и одсуство пренапона при гашењу прекидача), учинили су да су укупни губици на прекидачима мали, па су и јефтине хладњаци малих димензија и једноставног профила могли да задовоље постављене захтијеве за адекватним хлађењем.

## 2.4 Пренапонска заштита и окидање прекидача

Пошто је један од захтијева при конструкцији инвертора поузданост у раду, посебна пажња је посвећена заштити снажних прекидача (активна пренапонска и прекострујна заштита). Активна прекострујна заштита је остварена мјерењем излазне струје помоћу струјног трансформатора (дио извршног органа) и смањивањем излазног напона када струја достигне максималну дозвољену вриједност.

Пренапонска заштита је од изузетне важности за поуздан рад пуш-пул инвертора, због природног удвостручења напона на транзисторима инвертора у искљученом стању и пренапонских пикова које изазивају неизбежне паразитне компоненте. Први поступак у остваривању пренапонске заштите је конструкциони, и он је веома значајан. Састоји се у свођењу паразитних компоненти на најмању могућу мјеру минимизацијом комутационих струјних петљи. Код мосних претварача овај поступак је најчешће довољан, ако се изведе правилно. Међутим, код РР претварача се морају користити и друге методе за смањење пренапона. Уобичајена је примјена нека од познатих пасивних заштита (RC, RCD). Проблеми су прије свега дисипација компоненти у заштити, што смањује поузданост уређаја, а затим и сложени прорачун компоненти које чине заштиту (често се морају одредити експериментално), усложњавање конструкције и додатни губици. Због тога је изабрана активна пренапонска заштита, која веома ефикасно и једноставно истовремено штити све снажне прекидаче у РР претварачу, активним праћењем напона

на њиховим дрејновима (прикључци  $D_{x,1}$ ,  $D_{x,2}$ ), у односу на напон напајања (напон на улазном електролитском кондензатору, прикључак +C) (Слика 1.). Ако је напон између било ког дрејна транзистора и улазног напона већи од дозвољеног, заштита укључује оба снажна прекидача и тако испразни сву акумулирану магнетна енергију која је узрок пренапона. Активну пренапонску заштиту чине два сигнална транзистора и неколико отпорника снаге 0.25 W (Слика 2.), па се ради о изузетно јефтиним рјешењу на коме практично нема дисипације и које је могуће без икаквих тешкоћа уклопити у конструкцију енергетског дијела инвертора, што ближе снажним прекидачима које штити.

Предвиђено је да се укључење/искључење снажних прекидача остварује стандардним колом IR2110 [10] (Слика 2.), који управља стањем оба прекидача РР инвертора, а згодно се може укомпоновати и у пренапонску заштиту. Штампана плоча омогућава једноставно смјештање IR2110 непосредно уз снажне прекидаче.

## 2.5 AVR (automatic voltage regulation)

Важан дио СБН код кога се осјетљиви потрошачи напајају преко инвертора/акумулаторске батерије само када је напон мреже изван дозвољених граница (*off/line*), а који може значајно поправити квалитет његовог рада је тзв. AVR функција. Ради се о склопу који укључивањем/искључивањем одговарајућих отјепца трансформатора поправља мрежни напон и на тај начин проширује опсег улазних напона у коме није потребно укључење инвертора/трошење батерије. За реализацију ове функције потребни су додатни намотаји на трансформатору и релеји за остваривање логике спајања тих намотаја у електрично коло. Већи број намотаја и већи број релеја значи и веће могућности поправке улазног напона. Због поједностављења конструкције, смањених захтијева за управљачку електронику и поједностављења/појефтињења уређаја изабрана је за реализацију варијанта AVR (1+1), која помоћу једног додатног намотаја и два релеја поправља промјене улазног напона у довољно широким границама. [11]

## 2.6 Штедни рад инвертора

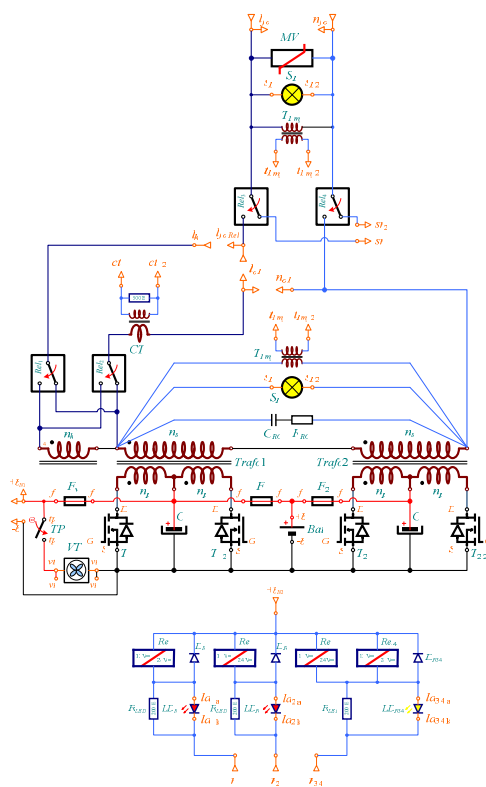
Ефикасност уређаја је посебна важна у случају напајања са акумулаторске батерије, поготово ако се она пуни из неког од обновљивих извора (вјетар, сунце). Једна од метода за повећање ефикасности је и тзв. „штедни рад“. Ради се о способности инвертора да препозна када ради у празном ходу, односно са минималним оптерећењем, те да се, у том случају, послје неколико секунди сам искључи. Осим тога, инвертор мора аутоматски препознати да је поново прикључено оптерећење и укључити се. „Штедни рад“ омогућава значајне уштеде енергије, а повећава и комодитет руковања инвертором (није потребно укључивање и искључивање инвертора, довољно га је оптеретити и растеретити). За релизацију ове функције неопходна су два релеја са могућношћу преклапања при максималној струји оптерећења, као и одговарајући склопови у управљачкој електроници. [11]

## 2.7 Трансформатор

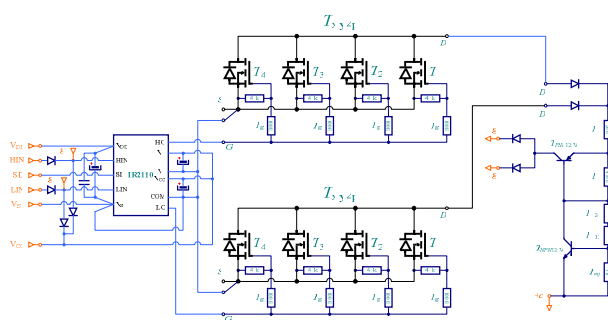
Енергетски трансформатори РР инвертора имају велики утицај на конструкцију уређаја. У конкретном случају је урађен трансформатор који се, и поред релативно великих габарита у случају највеће снаге, одлично уклапа у постојећу конструкцију. Постоје, наиме, свега 2 типска трансформатора, за двије типске снаге (500 ( $S_{500}$ ) и 1000 VA ( $S_{1000}$ )), помоћу којих се могу остварити све интересантне варијанте уређаја. [11]

## 2.8 Електричне шеме

На сликама које слиједу су дате електричне шеме комплетног енергетског дијела (Слика 1.) и окидања и пренапонске заштите снажних прекидача (Слика 2.). Дате шеме представљају максималне варијанте помоћу којих се, погодним избором активних компоненти могу остварити све потребне конфигурације уређаја.



Слика 1. Електрична шема енергетског дијела пуш-пул инвертора

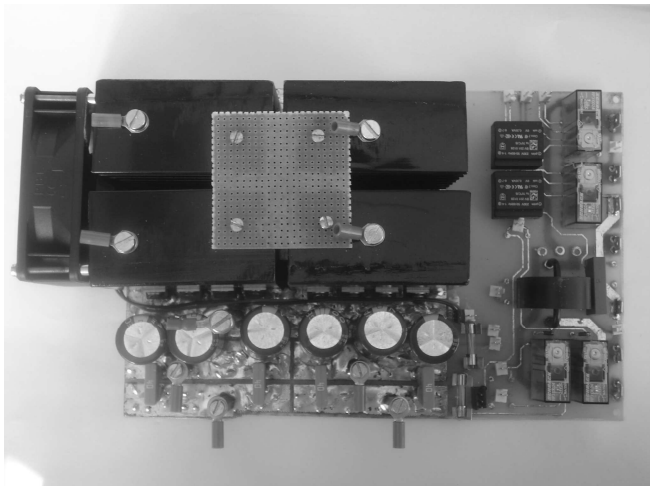


Слика 2. Окидање и пренапонска заштита снажних прекидача

### 3. КОНСТРУКЦИЈА ИЗВРШНОГ ОРГАНА

С обзиром на досадашња искуства у развоју сличних уређаја знало се да је према изложеним конструкционим рјешењима могуће развити извршни орган који употпуности задовољава постављене функционално техничке захтјеве. Такође, уочене су и ограничења предложеног рјешења.

Примјер практичне реализације извршног органа пуш-пул инвертора приказан је на *Слици 3.* а на *Слици 4.* приказана је реализација извршног органа инвертора на традиционални начин без употребе РСВ за повезивање појединих компоненти извршног органа. Евидентно је да конструкционо рјешење које подразумјева примјену РСВ за повезивање компоненти извршног органа инвертора нуди већи степен интеграције, већу поузданост, а као главни адут треба истаћи једноставност монтаже компоненти инвертора. Овако урађен компактни модул извршног органа инвертора може да се монтира било у вертикалном или хоризонталном положају у кућиште инвертора и да се једноставно повеже са осталим компонентама уређаја (модул управљачке електронике, енергетски трансформатор батерија итд.).



Слика 3. Компактни извршни орган инвертора на РСВ



Слика 4. Инвертор 300 VA – стара конструкција

### 4. ЗАКЉУЧАК

Проведена анализа и приказани резултати показују да је могуће постићи знатна побољшања и поједностављења реализације извршних органа употребом РСВ. Ограничења која намеће употреба РСВ је максимална дозвољена струја. Опредјелили смо се за типске снаге инвертора узависности од улазног батеријског напона (12/24 V) и типа претварача (PP или 2PP). За веће снаге инвертора реда 3-10 kVA могуће је поједине дијелове РСВ додати бакрене плоче чиме се повећава струјни капацитет извршног органа инвертора а тиме и жељена излазна снага. Даљња унапређења ове класе инвертора ишла би ка интеграцији управљачке електронике и извршног органа како би се што више добило на компактности, поузданости и једноставности монтаже ових уређаја.

### 5. ЛИТЕРАТУРА

- [1] W.-G. Gfroerer: "Power Inverters 12 V to 230 V", 2002.
- [2] Д. Јокић, М. Шоја, С. Лубура: „Напонски инвертор веће снаге, напаян са 12 (24) V<sub>DC</sub>”, INFOTEN-JAHORINA, Vol. 5, Ref. E-IV-3, p. 449-452, March 2006.
- [3] Д. Јокић, М. Шоја: „Напонски инвертор реализован са два пуш-пул претварача у паралелном раду”, INFOTEN-JAHORINA, Vol. 6, Ref. E-VI-16, p. 611-614, March 2007.
- [4] Advanced Solar Product Ag, *Top Class Manual*, 02/2003.
- [5] Steca, *Solar Electronic Product Catalogue*, 2005/2006.
- [6] К-ИНЕЛ, *Техничка документација*, 2006-2008.
- [7] www.apc.com, јун 2008.
- [8] www.stecasolar.com, јун 2008.
- [9] www.greenpower4less.com, јун 2008.
- [10] www.ir.com, јун 2008.
- [11] Б. Докић, М. Шоја, С. Лубура: „Извјештај о степену реализацији научноистраживачког пројекта... Уговор број: 0660-020/961-52/07“, јул 2008.

**Abstract** – In this paper are given requests for voltage inverters' power stage construction which can be used in two different topology, both with two input voltages and three typical power ratings including AVR function and power save feature.

#### CONSTRUCTION OF PUSH-PULL INVERTER

Миломир Шоја, Слободан Лубура, Дејан Јокић,  
Милан Радмановић, Горан Ђорђевић Бранко Докић

\*Рад је настао у оквиру пројекта „Развој и оцјена перформанси PV (photovoltage) инвертора као основне компоненте PV микро дистрибутивне мреже“, уговор број: 0660-020/961-52/07 од 03.12.2007. год., кога финансира Министарство науке и технологије у Влади Републике Српске

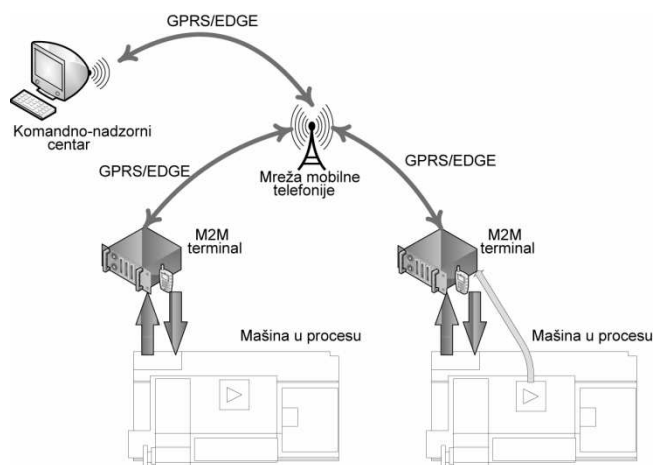
## KONCEPT M2M SISTEMA ZA PRIMENE U INDUSTRIJI

Zoran Prijic, Aneta Prijic, *Elektronski fakultet u Nišu, zoran.prijic@elfak.ni.ac.yu*

**Sadržaj** – U radu je opisan koncept M2M (Machine to Machine talk) terminala za primene u industriji. Kao primer primene opisani su GPRS/EDGE daljinska kontrola brzine obrtaja DC motora i podešavanje napona provođenja programabilnog jednospojnog tranzistora korišćenjem PWM tehnike. Opisani primeri su ilustrovani odgovarajućim eksperimentalnim rezultatima.

### 1. UVOD

M2M (Machine to Machine talk) sistemi u širem smislu predstavljaju niz međusobno prostorno veoma udaljenih uređaja koji razmenjuju podatke bežičnim putem. Glavna primena ovih sistema je u oblastima telemetrije [1]-[3], [4] i telematike [5]. Za prenos podataka se najčešće koristi postojeći sistem mobilne telefonije (GSM/GPRS/EDGE/3G), a na manjim rastojanjima je moguće upotrebiti i WAN. Koncept M2M sistema za primenu u industriji zasniava se na terminalima koji su povezani sa upravljačkim jedinicama u proizvodnim mašinama, kao što je ilustrovano na Sl. 1.



Sl. 1. Koncept M2M sistema za primene u industriji.

Osnovna primena ovakvih sistema je u industrijskim postrojenjima sa razduenom proizvodnom infrastrukturom. To se posebno odnosi na izdvojena postrojenja koja obezbeđuju logističku infrastrukturu glavnom proizvodnom procesu (postrojenja za proizvodnju i distribuciju tehničkih gasova i dejonizovane vode, kompresorske stanice, elektroenergetska postrojenja, itd.). U savremenoj organizaciji proizvodnje održavanje ovakvih postrojenja kompanija koja je njegov korisnik i kod koje je ono instalirano često prepušta specijalizovanim preduzećima kojima je to osnovna delatnost. Za takva preduzeća od posebnog je značaja da imaju konstantan uvid u stanje na svim postrojenjima koja su u njihovoj nadležnosti, kako zbog preventivnog, redovnog i periodičnog održavanja, tako i zbog otklanjanja kvarova.

U M2M sistemu terminali mogu imati dvostruku ulogu: (i) prikupljanje i eventualnu obradu podataka

prikupljenih sa mašina i njihovo prosleđivanje nadzornom centru, (ii) upravljanje mašinama na osnovu predefinisanih profila koji se mogu menjati iz nadzornog centra, bilo voljom operatera ili automatski, na osnovu podataka prikupljenih sa mašina. U prvom slučaju se radi o telemetrijskom sistemu za čiju realizaciju je dovoljno da terminali budu zasnovani na GSM/GPRS modulima kakvi se sreću kod konvencionalnih mobilnih telefona. Da bi sistem, pored telemetrijske, sadržao i telematsku komponentu, neophodno je da terminali budu zasnovani na modulima koji su prilagođeni industrijskoj primeni. Pored toga, ugrađeni softver terminala, kao i upravljačka aplikacija u komandno-nadzornom centru postaju znatno složeniji u odnosu na isključivo telemetrijske sisteme.

Principi i detalji konstrukcije M2M terminala za telemetrijsku primenu prikazani su u [6]. Ovaj rad razmatra M2M terminal u telematskoj primeni, na primeru daljinskog upravljanja DC motorom korišćenjem tehnike modulacije širine impulsa (PWM – Pulse Width Modulation). Osnovni koncept primene prikazan je u drugoj sekciji, dok su u trećoj sekciji dati eksperimentalni rezultati dobijeni korišćenjem laboratorijskog prototipa terminala.

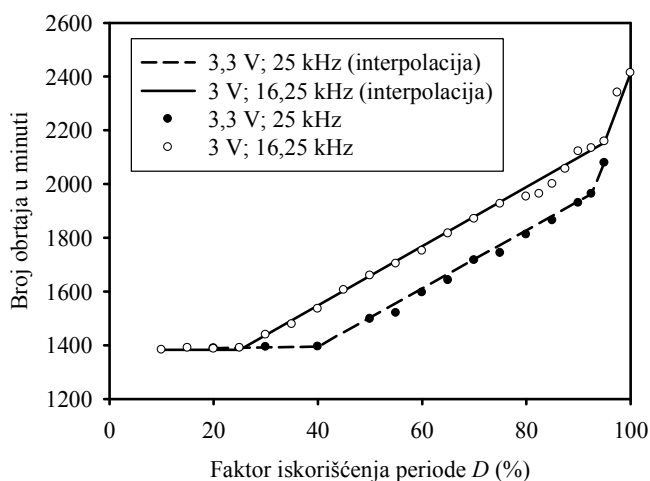
### 2. OSNOVNI KONCEPT PRIMENE

Za osnovu konstrukcije M2M terminala korišćen je modul poslednje generacije Cinterion TC65i [7]. Modul pripada kategoriji GPRS/EDGE uređaja namenjenih za primenu u sistemima skalabilne platforme, zasnovan je na ARM9 mikrokontroleru i opremljen je sledećim interfejsima koji su od značaja za primenu u industriji [8]:

- 2×RS232 (115200bps)
- 1×USB (samo za programiranje)
- SPI/I<sup>2</sup>C (međusobno isključivi)
- 10 GPIO (digitalni ulazi/izlazi, od kojih se jedan može koristiti kao brojač impulsa)
- ADC (12-bitni analogno-digitalni konvertor, sa dva multipleksirana ulaza)
- DAC (digitalno-analogni konvertor koji na izlazu daje PWM signale)
- VEXT (izvor regulisanog napona 3V, 50mA, za napajanje eksterne logike)
- PWR\_IND (izlaz namenjen uključivanju i isključivanju spoljašnjih naponskih regulatora za napajanje eksterne logike koja komunicira sa modulom).

Ostali detalji vezani za TC65i modul mogu se naći u [8] i [9], dok su primeri realizacije napajanja modula i terminala dati u [6] i [10]. Činjenica da modul poseduje DAC, koji se inače koristi i u procesiranju govora (pošto modul poseduje i audio interfejs), otvara mogućnost za daljinsku kontrolu brzine obrtaja motora korišćenjem PWM tehnike. Inače, implementacija PWM tehnike u kontroli brzine obrtaja motora je de-taljno obrađena u literaturi i postoji mnogo specijalizovanih kola za tu namenu, međutim, u ovom slučaju se naglašava demonstracija koncepta daljinskog upravljanja.

DAC modul može raditi na 6 učestanosti (320Hz; 970Hz; 8,125KHz; 16,25KHz; 32,5KHz i 65KHz), pri čemu se na svakoj od njih faktor iskorišćenja periode  $D$  može menjati u koracima od 0÷100%, dok je amplituda signala 3V [11]. Da bi se ova mogućnost ispitala u laboratorijskim uslovima izabran je bezkolektorski DC motor INTEL D34017-001, sa PWM kontrolom, koji se koristi za pokretanje ventilatora na mikroprocesorima. Opšta električna specifikacija ovog motora data je u [12]. Nominalni radni napon je 12V, a maksimalna struja 0,28A. Specificirani opseg PWM učestanosti je 21÷28KHz, pri čemu je nominalna učestanost 25KHz, dok je amplituda signala 3,3V. Motor poseduje i tahometar koji proizvodi dva impulsa po obrtaju, amplitude 12V i periode koja zavisi od broja obrtaja. Zavisnost broja obrtaja motora od faktora iskorišćenja periode PWM signala pri nominalnim radnim uslovima prikazana je na Sl. 2. Za dobijanje PWM signala korišćen je signal generator Tektronix AFG3102, a za napajanje motora izvor DC napona Agilent 6545A, dok je izlaz tahometra snimljen na osciloskopu Tektronix DPO4034.



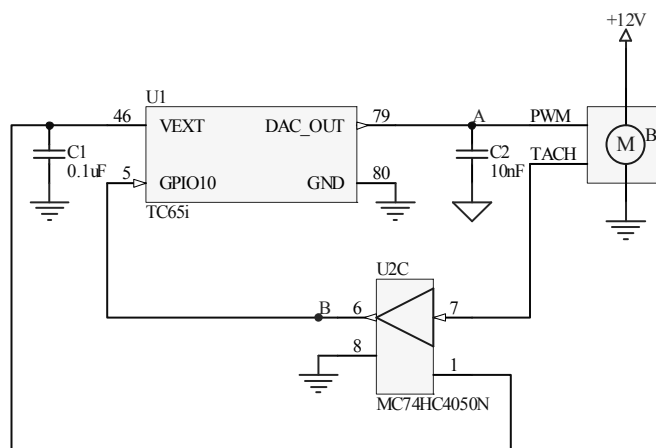
Sl. 2. Zavisnost broja obrtaja motora od faktora iskorišćenja periode PWM signala pri nominalnim (3,3V; 25KHz) i primenjenim (3V; 16,25KHz) radnim uslovima i odgovarajuće linearne interpolacije.

Identična eksperimentalna postavka primenjena je i za radne uslove koji odgovaraju učestanosti (16,25KHz) i amplitudi (3V) koja se može dobiti direktno iz DAC izlaza TC65i modula, što je takođe prikazano na Sl. 2. S obzirom da je tolerancija broja obrtaja sličnih motora najmanje  $\pm 10\%$  pri većem, a čak do  $\pm 30\%$  pri manjem broju obrtaja, zaključeno je da se i ovi radni uslovi mogu primeniti za demonstraciju koncepta u laboratorijskim uslovima. Željeni broj obrtaja se može zadati postavljanjem vrednosti faktora iskorišćenja periode  $D$  na osnovu ugrađene analitičke interpolacione funkcije prikazane na Sl. 2.

### 3. EKSPERIMENTALNI REZULTATI

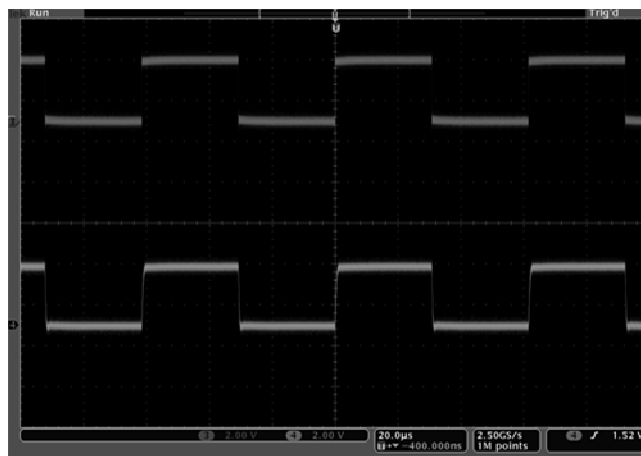
U svrhu eksperimentalne demonstracije koncepta konstruisan je jednostavan interfejs između modula i motora, prikazan na Sl. 3. prilagođenje naponskog nivoa između izlaza tahometra i brojača impulsa (GPIO10) iskorišćen je translator 74HC4050. Napajanje translatora obezbeđuje sam modul, preko VEXT izlaza, čime se postiže da naponski nivo na ulazu brojača nikada ne pređe maksimalnu vrednost od

3,05V, što bi moglo izazvati automatsko isključenje modula. Povratnom spregom između motora i modula obezbeđuje se očitavanje trenutne brzine, kao i njeno poređenje sa zadatom.



Sl. 3. Interfejs TC65i modula i motora (s obzirom da TC65i modul ima 80 pinova, šematski simbol je pojednostavljen i prikazani su samo pinovi od značaja za primenu).

Kvalitet PWM signala koji daje DAC modul upoređen je sa signalom generatora Tektronix AFG3102. Na osnovu rezultata ilustrovanog na Sl. 4, kao i poređenja pri različitim faktorima iskorišćenja periode, zaključeno je da PWM signal modula u potpunosti odgovara nameni. Kondenzator  $C_2$  u kolu sa Sl. 3 ima ulogu da spreči pojavu naponskih premašenja i podbačaja na prednjoj i zadnjoj ivici signala, respektivno, koji bi takođe mogli izazvati automatsko isključenje modula.



Sl. 4. Talasni oblik impulsnog signala signal generatora Tektronix AFG3102 (gore) i PWM signala TC65i modula u tački A sa Sl. 3 (dole), na učestanosti  $f=16,25$  KHz i pri faktoru iskorišćenja periode  $D=50\%$ . Amplituda signala je 3V.

Kako bi se obezbedila funkcija daljinskog upravljanja, modulu je neophodan namenski ugrađeni softver (aplikacija), za šta se koristi programski jezik J2ME (Java 2 Micro Edition) [13]. Važno je istaći da se upotrebom J2ME omogućava višenitni rad, što čini bitnu razliku u odnosu na „konvencionalne“ mikrokontrolere. Osnovne smernice algoritamske i programske implementacije aplikacije mogu se naći u [6]. U skladu sa principima objektno orijentisanog programiranja, interfejsima TC65i modula se pristupa preko osobina i metoda ugrađenih u klase. Na primer, da bi se koristio DAC, potrebno je napisati kôd koji ilustruje Listing 1:

```
//Deklariši pwm kao promenljivu tipa DAC
public DAC pwm;
//Deklariši promenljivu koja predstavlja
//faktor iskorišćenja periode u procentima
public int D;
//Napravi instancu DAC klase sa učestanošću
//br. 3 (16,25KHz) i faktorom iskorišćenja
//periode 10% (minimalni broj obrtaja)
pwm = new DAC(3,10);
...
//Postavi faktor iskorišćenja periode na
//vrednost D zadatu spolja
pwm.setDutyCycle(D);
```

Listing 1. Ilustracija programskog upravljanja DAC-om TC65i modula.

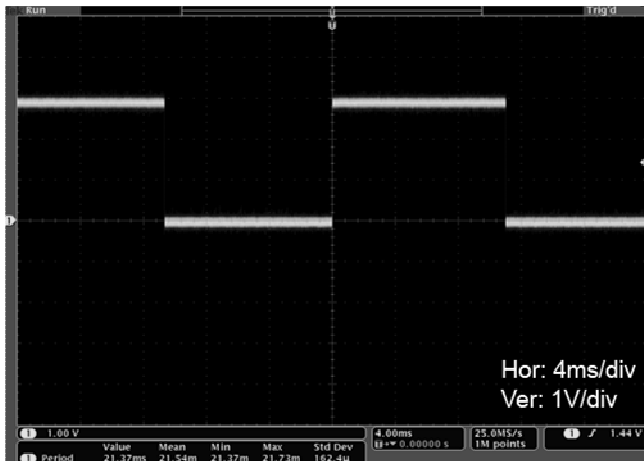
Da bi deo kôda kojim se menja faktor iskorišćenja periode ispravno funkcionisao potrebno je da bude u odvojenoj niti u odnosu na nit glavnog programa. Na taj način se obezbeđuje da glavni program, po dobijanju nove vrednosti  $D$ , startuje nit koja izvrši promenu i zatim je ugasi. Nova vrednost  $D$  se može zadati na više načina:

1. slanjem SMS poruke odgovarajuće sintakse;
2. naredbom terminalu da se poveže sa FTP ili HTTP serverom i preuzme odgovarajuću komandu;
3. naredbom terminalu da sa svog fajl sistema učita unapred programirane vrednosti (različite profile);
4. automatskom detekcijom potrebnog broja obrtaja na osnovu signala sa npr. senzora temperature, koji je takođe priključen na terminal preko odgovarajućeg interfejsa modula, kao i look-up tabele koja povezuje temperaturu i broj obrtaja.

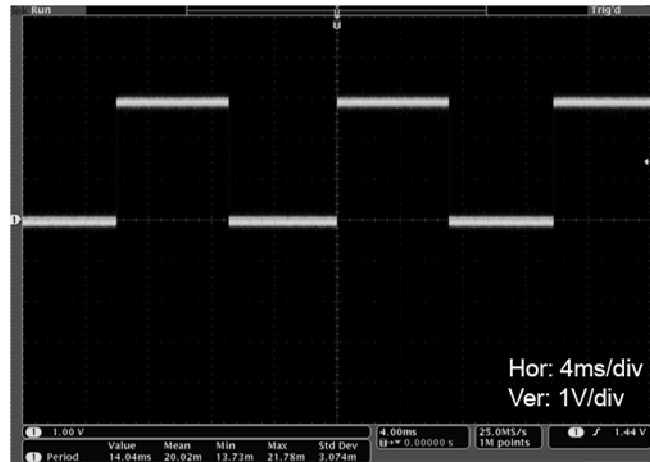
U slučajevima 2. i 3. terminalu se naredba izdaje jednostavnim pozivanjem broja SIM kartice koja je u njega ugrađena, uz odgovarajuću autorizacionu proceduru. Takođe, u slučaju 4. se sadržaj look-up tabele može promeniti bežičnim putem.

Za sve vreme rada terminal preko brojača vrši akviziciju impulsa sa tahometra motora, kao što je ilustrovano na Sl. 5 i Sl. 6.

Aplikacija pretvara dobijenu periodu impulsa u odgovarajući broj obrtaja i tako dobijene vrednosti se, u regularnim



Sl. 5. Signal tahometra na ulazu brojača TC65i modula u tački B sa Sl. 3 pri faktoru iskorišćenja periode  $D=25\%$ .

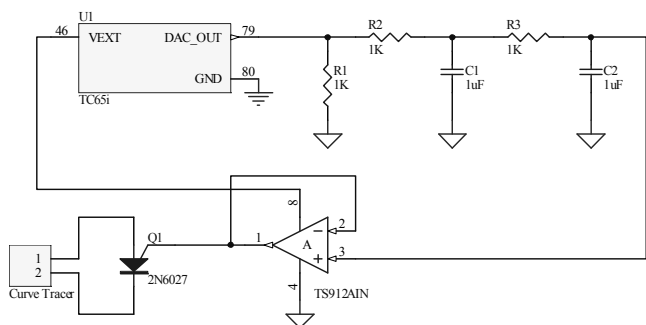


Sl. 6. Signal tahometra na ulazu brojača TC65i modula u tački B sa Sl. 3 pri faktoru iskorišćenja periode  $D=95\%$ .

vremenskim intervalima, snimaju na fleš fajl sistem modula. Na osnovu toga se, bežičnim putem, može dobiti informacija o promeni broja obrtaja motora u vremenu, jer modul poseduje i sat realnog vremena koji se može sinhronizovati sa NTP serverom.

Pored toga, moguće je podesiti i alarme koji upućuju SMS poruke u vanrednim okolnostima, na primer u slučaju da broj obrtaja padne ispod minimalne vrednosti. Kvalitet ovakvog sistema se može ilustrovati poređenjem vrednosti perioda koje detektuje brojač modula i perioda snimljenih na osciloskopu (Sl. 5 i Sl. 6). Snimanjem signala u celom opsegu promene iskorišćenja periode zaključeno je da praktično nema odstupanja u odnosu na krivu sa Sl. 2.

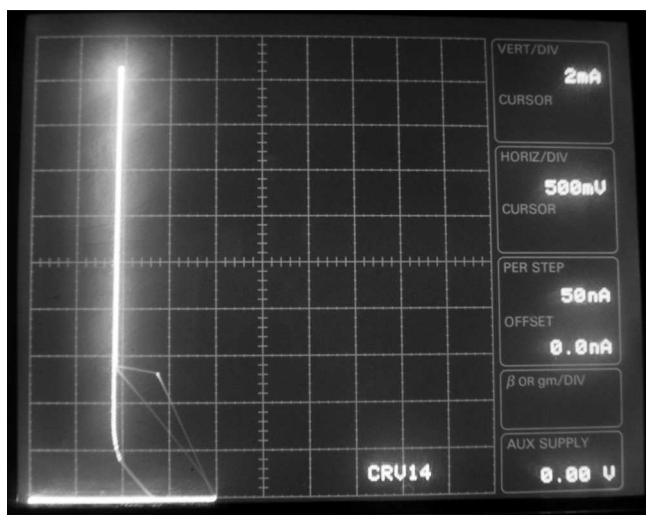
Još jedna od mogućnosti koju nudi DAC modula je pretvaranje PWM signala u analognu vrednost napona, korišćenjem odgovarajućeg filtra [9]. Na Sl. 7 je prikazan jednostavan interfejs kojim se podešava prag provođenja programibilnog jednospojnog tranzistora (PUT - Programmable Unijunction Transistor), čija se strujno-naponska karakteristika snima traserom SONY-Tektronix 370 (Sl. 8).



Sl. 7. Interfejs za programiranje praga provođenja programibilnog jednospojnog tranzistora.

PUT tranzistori se često koriste za okidanje tiristora (SCR) u kolima za upravljanje AC motorima [14], kao i u kolima za generisanje linearnog napona i deliteljima niskih učestanosti [15]. Pri tome se postavlja fiksni napon provođenja  $V_p$ , korišćenjem naponskog razdelnika. U ovom slučaju je napon provođenja moguće daljinski promeniti korišćenjem terminala i tako, na primer, promeniti delitelj učestanosti.





Sl. 8. Strujno-naponska karakteristika programibilnog jednospojnog tranzistora 2N6027 čiji je napon provođenja  $V_p$  programiran TC65i modulom.

Implementacijom složenijih filtara i odgovarajućih pojačavačkih stepena može se postići veoma precizna kontrola izlaznog napona.

Bez obzira na način primene, pre početka upotrebe terminal je neophodno fabrički podesiti (parametrizovati) unošenjem podataka koji se odnose na operatera mobilne telefonije, server itd. Ovaj postupak se obavlja povezivanjem personalnog računara sa terminalom korišćenjem jednog od dva RS232 interfejsa i detaljnije je opisan u [6]. Drugi RS232 interfejs se može iskoristiti, na primer, za povezivanje sa PLC kontrolerima ugrađenim u odgovarajuće mašine, što značajno proširuje mogućnosti daljinskog nadzora i upravljanja.

#### 4. ZAKLJUČAK

Opisani laboratorijski eksperimenti pokazuju opravdanost daljeg razvoja koncepta M2M sistema za primene u industriji. S obzirom da u mnogim slučajevima u jednom proizvodnom procesu postoje i mašine sa zastarelim upravljačkim i dijagnostičkim sklopovima, one se mogu modernizovati implementacijom M2M terminala, koji može preuzeti mnoge funkcije PLC ili drugih mikrokontrolera, uz istovremenu mogućnost daljinskog nadzora i upravljanja. S druge strane, mašine koje već poseduju savremene upravljačke jedinice su opremljene interfejsima koji relativno lako mogu komunicirati sa M2M terminalima. Broj terminala u jednom sistemu je ograničen samo kapacitetima GSM/GPRS mreže, tako da skalabilnost platforme predstavlja jednu od osnovnih prednosti sistema. Takođe, treba napomenuti da i cena nije veća od cene konvencionalnih rešenja.

#### 5. LITERATURA

[1] B. Jevtović, M. Grujić, J. Oklobdžija, D. Oklobdžija, „Servisno orijentisani koncept upravljanja GPS/GPRS sistemom za praćenje vozila”, *Zbornik radova 15. teleko-*

*munikacionog foruma TELFOR*, pp. 629-632, Beograd, Novembar 2007.

[2] V. Jelača, „Realizacija periferijske jedinice sistema za daljinski nadzor i upravljanje baziranog na GSM-u”, *Zbornik radova 14. telekomunikacionog foruma TELFOR*, pp. 707-708, Beograd, Novembar 2006.

[3] M. Gocić, „GPRS u funkciji praćenja vodostaja na rekama”, *Zbornik radova 13. telekomunikacionog foruma TELFOR*, Beograd, Novembar 2005.

[4] V. Timčenko, G. Pernić, V. Vučurević, M. Dimitrijević, „Primena GSM/GPRS komunikacije u sistemima upravljanja i daljinskog nadzora”, *Zbornik radova 15. telekomunikacionog foruma TELFOR*, pp. 257-260, Beograd, Novembar 2007.

[5] Daljinski sistem za očitavanje brojila električne energije baziran na brojilu – registratoru DMG2-REG, Enel d.o.o. Beograd.

[6] Z. Prijić, A. Prijić, „Senzori struje i pritiska u M2M sistemu”, *Zbornik radova LII konferencije ETRAN*, pp. MO2.3-1-4, Palić, Jun 2008.

[7] *MC75i, TC65i, and TC63i Wireless Modules*, Datasheet, Cinterion Wireless Modules, 2008.

[8] *TC6i Hardware Interface Description*, V.01.000, Cinterion Wireless Modules, August, 2008.

[9] *DSB75 Hardware Description*, Siemens, June 2006.

[10] *Power Supply Design for GSM Applications*, Application note 26, Siemens, June 2006.

[11] *TC65i AT Command Set*, V.01.000, Cinterion Wireless Modules, August, 2008.

[12] *4-Wire Pulse Width Modulation (PWM) Controlled Fans*, Specification Rev. 1.3, Intel Corporation, September 2005.

[13] *TC65\_AC75\_JAVA User's Guide\_V08*, Siemens, June 2006.

[14] T. Floyd, *Electronic Devices*, 8<sup>th</sup> Ed., New Jersey: Prentice Hall, 2008.

[15] *Thyristor Theory and Design Considerations*, Handbook, Rev. 1, On Semiconductor, 2005.

Rad je realizovan u okviru projekta „M2M sistem za daljinski nadzor i upravljanje industrijskim procesima“, evid. br. TR-11018, finansiranog od strane Ministarstva za nauku i tehnološki razvoj Republike Srbije i preduzeća „Ei-PCB“ iz Niša.

**Abstract** – In this paper basics of M2M (Machine to Machine talk) system for industrial applications is presented. As examples GPRS/EDGE remote control of DC motor speed and Programmable Unijunction Transistor threshold voltage by PWM technique are described. These examples are illustrated by appropriate experimental setups.

#### BASICS OF M2M SYSTEM FOR INDUSTRIAL APPLICATIONS

Zoran Prijić, Aneta Prijić

## IMPLEMENTATION OF REAL TIME POWERLINE INTERFERENCE REMOVAL PROCEDURE FROM ECG

Slavy Mihov<sup>1</sup>, Ratcho Ivanov, Angel Popov,  
 1 Faculty of Electronic Engineering and Technologies (FETT), Technical University – Sofia

**Abstract:** Presented is the algorithm of the subtraction method for removing powerline interference from ECG signals, in case of powerline frequency variations. The existing MatLab prototype version is adapted for real time execution on DSP and programmable logic (FPGA) platforms. The algorithm is ported and experimented in case of odd sample number in one period of the interference. The corresponding formulas for even sample number are given too. Key moment is the use of the ongoing interference values, which are stored in a temporary buffer and then used for recalculating the filter's coefficients. Test results of the prototype MatLab code and its two implementations (for DSP and FPGA) show that the presented real time algorithms successfully compensate the presence of powerline frequency interfering the ECG signal. Given are the changes in the DSP port of the algorithm and the generated structure by the FPGA configuration code.

**Keywords:** powerline interference, ECG signal, subtraction method

### 1. INTRODUCTION

The subtraction method for eliminating powerline (PL) interferences in Electro Cardiographic Signals (ECS) [1, 4] shows very promising results and is subject of in-tense investigation and refinement. [2, 6, 7, 9, 10]. It's structure comprises three major stages and is shown in fig. 1.

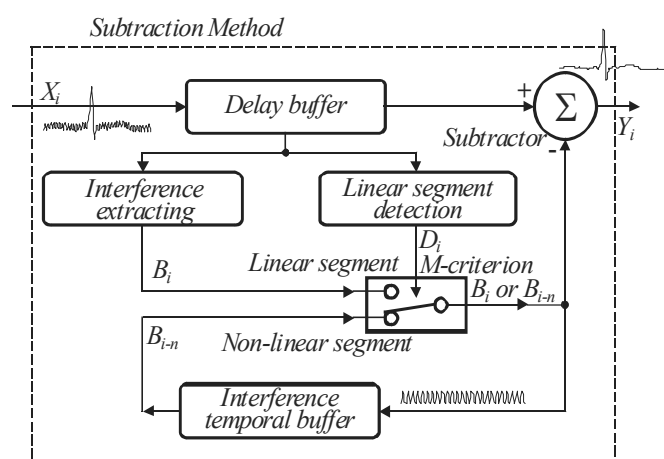


Figure 1 –structure of the subtraction method

1. Every point of the electro cardio signal is checked for belonging to a linear or non-linear section with introduced interference (mathematically, the second derivative of the signal should be less than a particular minimum). The check is done with the condition  $|D_i| < M$  (criterion for linearity), where M is a practically chosen threshold. The most popular

criterion for linearity (so called D-filter)

$$D_i = (X_{i-n} - X_i) - (X_i - X_{i+n}) = X_{i-n} - 2X_i + X_{i+n}, \quad (1)$$

is second difference of the signal samples' values, as the first difference is taken among the samples, with distance in between them equal to the PL interference period, for eliminating its influence in the estimate for linearity of the section.

2. The PL interference is removed with a non-recursive symmetric digital filter "moving average" (so called F-filter)

$$Y_i = \frac{1}{n} \sum_{j=-(n-1)/2}^{(n-1)/2} X_{i+j}, \quad n = 2m + 1 \quad (\text{odd sampling}); \quad (2)$$

$$Y_i = \frac{1}{n} \left( \sum_{j=-n/2+1}^{n/2-1} X_{i+j} + \frac{X_{i-n/2} + X_{i+n/2}}{2} \right), \quad n = 2m$$

and only the useful signal remains. At the same time, simple subtraction between the filtered and non-filtered signals gives the momentary value of the interference

$$B_i = X_i - Y_i. \quad (3)$$

which is stored in a temporary buffer.

3. If the signal sample being processed does not belong to a linear section, its value is taken from the temporary buffer

$$B_i = B_{i-n} \quad (4)$$

which is identical in phase with the current one. This value compensates the signal

$$Y_i = X_i - B_i \quad (5)$$

(being subtracted from the signal) and is stored again in the temporary buffer.

The temporary buffer keeps  $n$  preceding values of the PL interference  $B_{i-1}, B_{i-2}, \dots, B_{i-n}$ . This delay buffer is used to compensate the phase shift of the D- and K-filters, introduced because they are non-causal (physically unrealizable).

### 2. PROTOTYPE ALGORITHM (MATLAB)

The prototype of the subtraction method for eliminating PL interference in ECG signals [1] is developed and tested in MatLab. Real electro cardio records of patients are used for processing. The sampling frequency used for recording these signals is standard for this type of medical equipment – 250 Hz. The primary purpose of the investigated algorithm is to remove interferences with frequency of 50 Hz

in this biomedical signal caused by the PL. The exact multiplicity between the sampling frequency and the interference is what the investigated algorithm owes its functionality to. The real biometric signals used for testing the algorithm have magnitude in the range  $\pm 20$  mV, recorded in the scale of 20  $\mu\text{V}/\text{division}$ . The magnitude of the interfering signal is comparable (in the same range), which makes its removal extremely difficult.

The prototype of the subtraction filtering algorithm is implemented in MatLab script. It is formed as a procedure operating out of real time, which processes a buffer of input signal sample values. The PL interference is generated and added to the ideal biometric signal by the software as a 50 Hz sinusoid with magnitude of the same scale like the signal. The so obtained contaminated signal is subjected to processing and estimate by the filtering algorithm. Part of it with length of 2.5s is stored in a buffer, 700 samples long. This buffer is processed cyclically by taking a sample of the input signal sequence, performing the necessary computations and producing a resultant value in the output. For the purpose of visualizing the results, the output values are stored in another buffer. This allows to make comparison between the obtained result and the initial ideal ECG signal.

The next listing shows part of the MatLab script implementation of the subtraction algorithm, which does the main computations.

---

```

for i=1+n: 1: LX;
    for j=end_XB: -1: 2;
        XB(j)=XB(j-1); % delay buffer shift
    end
    XB(1) = X(i); % store into Delay Buffer
    Ds = abs(XB(1)-2*XB(mid_XB)+XB(end_XB));
    Cr = Ds;
    if Cr < M; % linear segment
        Ys=XB(start_XB)/n;
        for j=start_XB+1: 1: stop_XB;
            Ys=Ys+XB(j)/n;
        end
        Ys=XB(mid_XB) - (XB(mid_XB)-Ys)/(1-KF);
        Bs=XB(mid_XB)-Ys; % interference
    else % non-linear segment
        Bs = BB(n)+n*KF*(BB(mid1_BB)-BB(mid2_BB));
        Ys=XB(mid_XB)-Bs;
    end
    for j=n: -1: 2;
        BB(j)=BB(j-1); % shift interf. buffer
    end
    BB(1) = Bs; % store sample
    Y(i-n) = Ys; % outgoing filtered sample
End

```

---

Accurate processing of the signal is based on preliminary detection and estimate of linear and non-linear sections in it. Depending on this criterion, the processing continues in two different ways. The digital filtered released by this algorithm needs the pre-history and the post-history of the current signal sample being processed. That's why the incoming signal is stored in a delay buffer, where a series of sequential samples around the moment of interest are available.

The results of operation of the so realized digital filter are shown graphically in fig. 2. The first diagram (fig. 2a) contains part of a real electro cardio signal, free of any interferences. When synthesizing and adding interference to it, the signal takes the form from the second diagram (fig. 2b). This second signal is used as an input of the algorithm, for testing its capabilities in removing the interference.

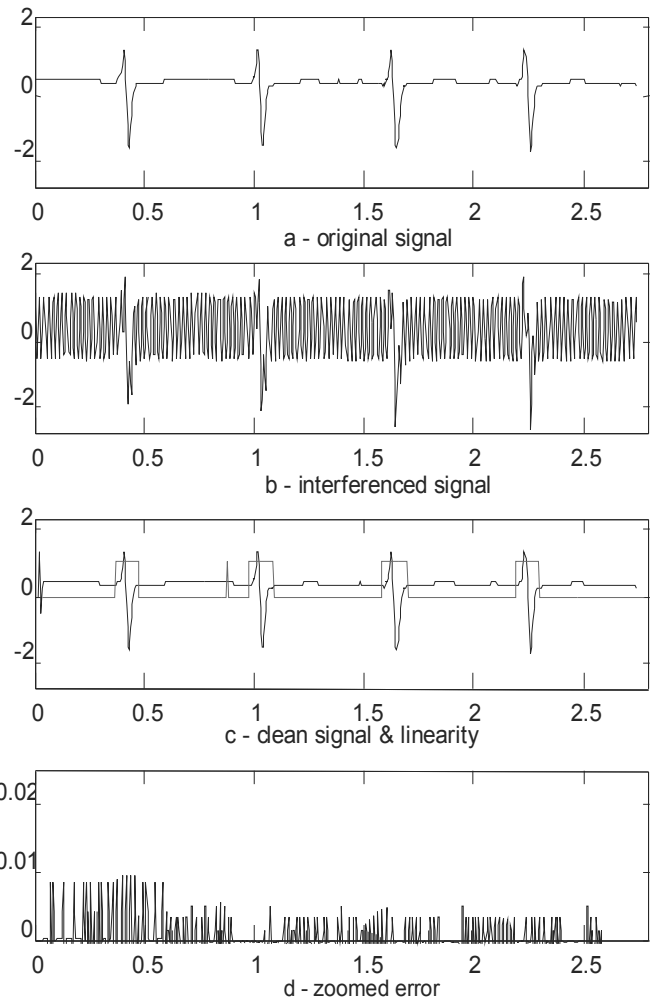


Figure 2 – subtraction method operational results

The third graphic (fig. 2c) shows the output signal, obtained after eliminating the PL interference from the input one. Notable is the exact match with the initial one. The same diagram contains also, the criterion for linearity, which takes only two values and classifies the corresponding section as linear or non-linear. Storing the input and output signals in buffers allows to make comparison between them, with ease. The difference (absolute value) between their sample values gives the error made by the operation of the processing algorithm when filtering the signal. This error is displayed in the last diagram (fig. 2d). Notable is the scale of the error – below 10  $\mu\text{V}$  or 0,5 samples of the ADC. The last result is especially demonstrative for the operation of the so realized digital filter and its precision.

### 3. REAL TIME DSP IMPLEMENTATION

After confirming the functionality of the subtraction method for removing PL interferences from electro cardio signals theoretically in MatLab, software realization of the algorithm was made in C for real time execution by DSP. The development platform used is Analog Devices' BF537-STAMP operating with processor Blackfin-537. The system is complemented with an ADC and a DAC used as I/O devices of the system. The interconnection with the main board is done via the serial port. When receiving input data from the ADC, a serial port interrupt on receive is triggered,

which starts the subroutine for processing the input sample just received. Upon completing the computations, the output sample is sent back the serial line to the DAC for producing the output (filtered) signal. The mere processing takes less time than the length of the interval between two successive serial port interrupts on receive, which allows this procedure to be executed in real time. The software initializes the clock frequency that leads the serial data transfer, thus regulates the length of the interval between the interrupts, setting the desired input signal sampling rate to 250Hz. The development platform used (BF537-STAMP) operates on 500MHz and completes the necessary computations in 7  $\mu$ s, which is significantly shorter time than the limit of 4 ms between the arrival of two input samples, for real time execution. This suggests that the same filtering algorithm can be executed by slower processors with ease [3, 8].

Next is listed the main part of the processing subroutine, realized in C.

```

void Process_Data(void)
{
    for(j = end_XB - 1; j > 0; j--)
    {
        XB[j]=XB[j-1];    // delay buffer shift
    }
    XB[0] = x[i];        // store ingoing sample

    Ds = abs(XB[0]-2*XB[mid_XB-1]+XB[end_XB-1]);
    // estimate linearity
    Cr = Ds;

    if(Cr < M)          // linear segment
    {
        Ys=XB[start_XB-1]/n2;
        for(j = start_XB; j < stop_XB; j++)
        {
            Ys=Ys + XB[j]/n2;
        }
        Ys=XB[mid_XB-1]-(XB[mid_XB-1] -
        - Ys)/(1-KF);
        Bs = XB[mid_XB-1]-Ys;        // interf.
    }
    else                // non-linear segment
    {
        Bs=BB[n2-1]+n2*KF*(BB[mid1_BB-1] -
        - BB[mid2_BB-1]);
        Ys = XB[mid_XB-1]-Bs;    // output sample
    }

    for(j = n2 -1; j > 0; j--)
    {
        BB[j]=BB[j-1];    //interf. buffer shift
    }
    BB[0] = Bs;          // store sample

    Y[i-n2] = Ys;        // outgoing sample
    B[i-n2] = Bs;        // outgoing interf.

    if((i >= 2*n2 + 1)&&(i < NUM_TAPS - n2))
    {
        R[i] = Y[i] - 0.02*in[i];
    }

    i++;
    i = i % NUM_TAPS;
}

```

During the real time tests of the execution of the program, the results are watched visually on the oscilloscope. Below are given the results from the simulation of device's operation, made in Analog Devices' IDE VisualDSP++. The simulation results (fig. 3) of this concrete realization of the algorithm are identical with those of the theoretic experiments in MatLab. The notable difference is only in the scale of the

vertical axis. This discrepancy is due to preliminary scaling the input signals (magnify the magnitude 50 times), for the purpose of reducing the computational errors when working with floating point signal sample values. As a result, the vertical axis unit becomes sampling numbers. Absolutely evident is the variation of the error caused by the operational procedure (fig. 3d), which is kept in the interval less than  $\pm 0.5$  samples.

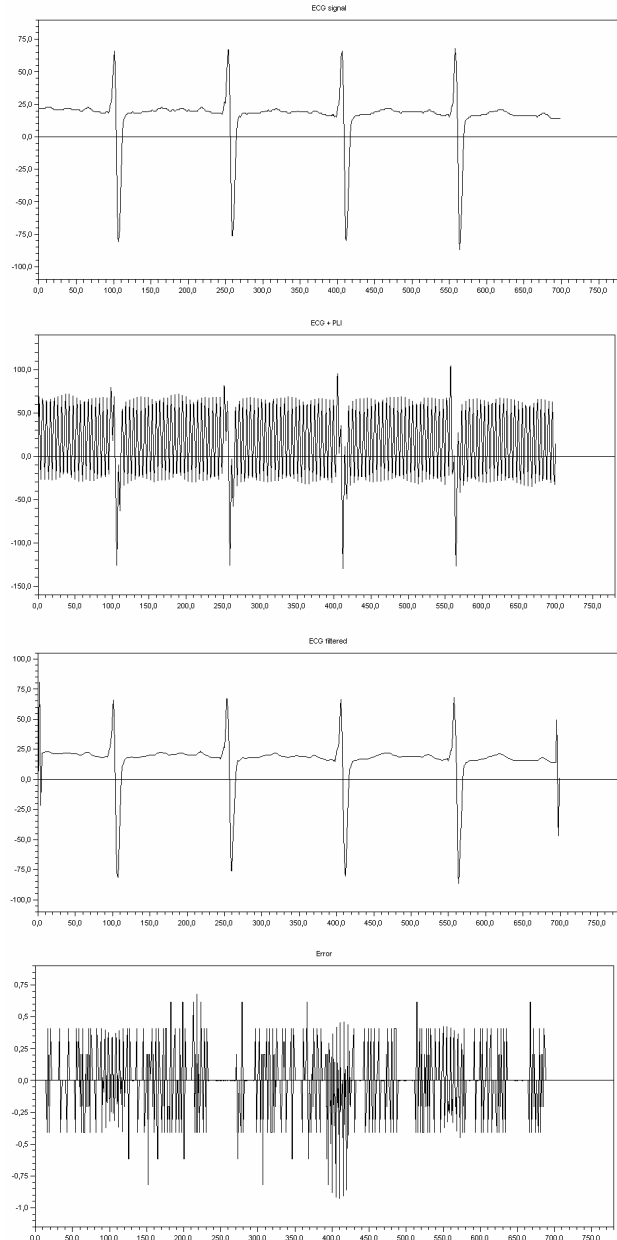


Figure 3 – real time DSP implementation results

The obtained accuracy in the practical realization of the filtering algorithm is significant and matches exactly the theoretic model studied with MatLab.

#### 4. PROGRAMMABLE LOGIC IMPLEMENTATION

The subtraction method for removing PL interferences from electro cardio signals proves its functionality in real time in theory and practice. The third phase of this algorithm development consists of hardware implementation of all the computational procedures. It is chosen an approach of work with programmable logic and a description language – VHDL

[5]. In this particular case, without restricting the generality of investigation, as a target platform is used a Xilinx development kit based on Spartan-3A 1400K.

The description of device's architecture repeats exactly the structure of the main processing algorithm in fig. 1. The topmost level of the description is structural, where the main functional blocks are declared and connected. The description of the particular modules are behavioral, organized as lower levels in the hierarchy.

In general, the main functional blocks in the structure of the algorithm are implemented as:

- shift register – stores the input signal
- arithmetic block – performs the computations for determining the interference in the input signal
- delay line – stores the detected interference signal
- arithmetic block – computes the criterion for linearity
- multiplexer – switches the interference signal source, controlled by the linearity criterion
- subtractor – forms the difference between the input signal and the estimated interference

Below is given the description of the generated structure of the filter in VHDL.

```

library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;
use My_Types.ALL;

entity ECG is
    Port (ECG_PLI:in STD_LOGIC_VCTOR (31 downto 0)
          PLI:inout STD_LOGIC_VCTOR(31 downto 0);
          ECG:out STD_LOGIC_VECTOR(31 downto 0);
          CLK : in STD_LOGIC;
          RESET : in STD_LOGIC);
end ECG;

architecture Structural of ECG is

    signal XB : BUS5;
    signal XB_0 : STD_LOGIC_VECTOR (31 downto 0);
    signal XB_2N: STD_LOGIC_VECTOR (31 downto 0);
    signal isLinear : STD_LOGIC;
    signal PLI_linear:STD_LGIC_VCTOR(31 downto 0)
    signal PLI_non_lin:STD_LGIC_VCTOR(31 downto 0)

    component input_Buffer
    port (ECG_PLI:in STD_LGIC_VCTOR(31 downto 0);
          XB : out BUS5;
          XB_0:out STD_LOGIC_VECTOR(31 downto 0);
          XB_2N:out STD_LOGIC_VCTOR(31 downto 0);
          CLK : in STD_LOGIC;
          RESET : in STD_LOGIC );
    end component;

    component PLI_Extractor
    port (XB : in BUS5;
          PLI_linear:out STD_LGIC_VCTOR(31downto0)
          CLK : in STD_LOGIC;
          RESET : in STD_LOGIC );
    end component;

    component Linearity_Detector
    port (XB_3 : in BUS3;
          isLinear : out STD_LOGIC;
          CLK : in STD_LOGIC;
          RESET : in STD_LOGIC );
    end component;

    component PLI_Switch
    port (isLinear : in STD_LOGIC;
          PLI_linear:in STD_LGIC_VCTOR(31downto0)
          PLInon_lin:in STD_LGIC_VCTOR(31downto0)
          PLI:out STD_LOGIC_VECTOR(31 downto 0));
    end component;

```

```

component PLI_FIFO
port (PLI:in STD_LOGIC_VECTOR (31 downto 0);
      PLI_non_lin:out STD_LGIC_VCTOR(31 downto 0)
      CLK : in STD LOGIC;
      RESET : in STD_LOGIC );
end component;

component PLI_Subtractor
port (PLI:in STD_LOGIC_VECTOR (31 downto 0);
      XB_1:in STD_LOGIC_VECTOR (31 downto 0);
      ECG:out STD_LOGIC_VECTOR (31 downto 0);
      CLK : in STD_LOGIC;
      RESET : in STD_LOGIC );
end component;

begin
inputBuffer: input_Buffer port map (
    ECG_PLI => ECG_PLI,
    XB => XB,
    XB_0 => XB_0,
    XB_2N => XB_2N,
    CLK => CLK,
    RESET => RESET );

PLIExtractor: PLI_Extractor port map (
    XB => XB,
    PLI_linear => PLI_linear,
    CLK => CLK,
    RESET => RESET );

LinerityDetector:Linearity_Detectr port map (
    XB_3(0) => XB_0,
    XB_3(1) => XB((N-1)/2),
    XB_3(2) => XB_2N,
    isLinear => isLinear,
    CLK => CLK,
    RESET => RESET );

PLISwitch: PLI_Switch port map (
    isLinear => isLinear,
    PLI_linear => PLI_linear,
    PLI_non_linear => PLI_non_linear,
    PLI => PLI );

PLIFIFO: PLI_FIFO port map (
    PLI => PLI,
    PLI non linear => PLI_non_linear,
    CLK => CLK,
    RESET => RESET );

PLISubtractor: PLI_Subtractor port map (
    PLI => PLI,
    XB_1 => XB((N-1)/2),
    ECG => ECG,
    CLK => CLK,
    RESET => RESET );

end Structural;

```

In order to simplify the hardware implementation, two modifications in the processing algorithm are introduced. As first, all computations are done in integer arithmetic. We assume that the sample values of the operational signals are scaled in such a way, that all the fraction parts disappear. For example, instead of working with floating point values in the interval  $\pm 100$  samples, we can use  $10^6$  times larger numbers without fraction part, from the interval  $\pm 10^8$ . The mere scaling of the samples can be easily done by arithmetic bit shift left or right. For avoiding computational errors due to loss of accuracy, all signals in the VHDL description of the structures are defined 32-bit long.

The second modification done, is for the purpose of eliminating operation division from all computations. This is possible only when the sampling rate of analog signal capture is exact multiple of the interference frequency being removed.

As a result of the modifications made, the VHDL description of the filtering algorithm generates the following

hardware structure, which matches exactly the theoretic method structure from fig. 1.

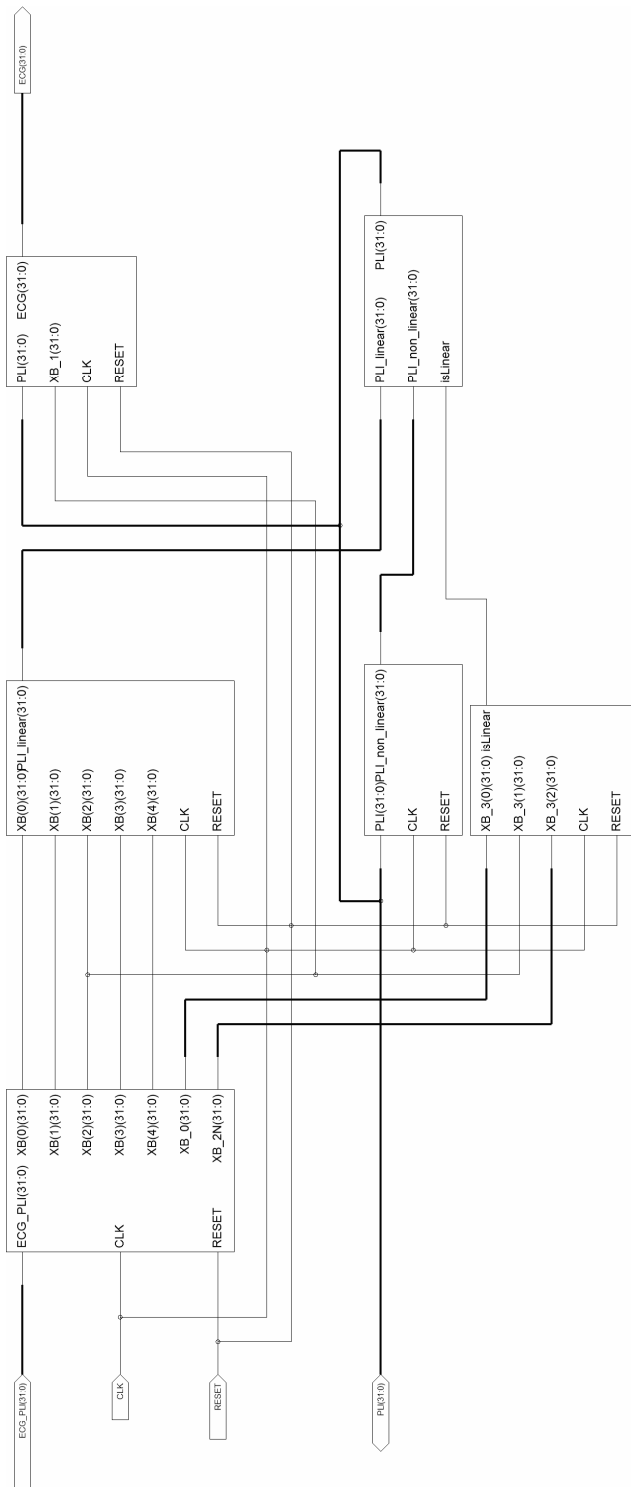


Figure 4 – programmable logic structure of the filter

## 5. CONCLUSION

In the present paper are shown two possible implementations of one very promising method for removing

PL interferences from ECG signals. The theoretic base of the method is realized and tested for consistency in MatLab environment. Obtained are demonstrative proofs for the functionality of the chosen method.

The developed theoretic model is implemented in C programming language, for real time execution on DSP. The test results of the physical realization of the filtering algorithm and the simulations done, confirm the results for processing accuracy of the theoretic study.

Third approach for hardware implementation of the investigated filter is completed in the structure of FPGA. For simplifying the description are introduces some minor changes in the computational procedures.

As a whole, the investigated algorithm proves to be functional and obtaining extreme accuracy.

## 6. REFERENCES

- [1] Mihov, G., R. Ivanov, C. Levkov. Subtraction Method for Removing Powerline Interference from ECG in case of Frequency Deviation. 15-th International Scientific and Applied Science Conference Electronics ET'2006, pp. 104-109, 2006.
- [2] Levkov, C., G. Mihov, R. Ivanov, I. Daskalov. Subtraction of 50 Hz Interference from the Electrocardiogram. Medical & Biological Engineering & Computing 22, pp. 371-373, 1984.
- [3] Ovcharov, S., N. Tuliev, P. Yakimov. Mains frequency monitoring system. 3-rd International Scientific and Applied Science Conference Electronics ET'94, b. 1, pp. 98-103, 1994.
- [4] Levkov, C., G. Mihov, R. Ivanov, Ivan K. Daskalov, I. Christov, I. Dotsinsky. Subtraction Method for Powerline Interference Removing from ECG. 13-th International Scientific and Applied Science Conference Electronics ET'2004, b. 1, pp. 3-14, Sozopol, 2004.
- [5] Manoilov, P. Проектиране на цифрови устройства сърху СГИС с помощта на VHDL. TU – Sofia, 2004.
- [6] Dotsinsky, I., T. Stoyanov. Power-line interference cancellation in ECG signals. Biomed. Instr. Techn., 39, pp. 155-162, 2005.
- [7] Mihov, G., I. Dotsinsky, T. Georgieva. Subtraction Procedure for Power-Line Interference Removing from ECG: Improvement for Non-Multiple Sampling. Journal of Medical Engineering & Technology, 29, No 5, pp. 238-243, 2005.
- [8] Standard ANSI/AAMI EC11-1991. Diagnostic electrocardiographic devices. 1991.
- [9] Mihov G., Rejection of Non-Synchronous Mains Interference from ECG Signals. In: Philipov, Ph. (Ed.) 'Annual School Lectures', 18-th International Spring Seminar on Semiconductor and Hybrid Technologies. vol.18, No1, pp. 184-190, 1996.
- [10] Levkov C., G. Mihov. Rejection - Subtraction Filter of Mains Interference from the ECG. BIOSIGNAL'96, vol. 13, pp. 183-185, Brno, Czech Republic, 1996.

## ORIENTATION SENSOR HARDWARE REALISATION

Viktor Dogan Novilog, Serbia, Novi Sad, dr.wigan@gmail.com

Miloš Živanov, Miodrag Brkić, Miloš Slankamenac

Fasculty of Technical Scinces, Serbia, Novi Sad, zivanov@uns.ns.ac.yu

**Abstract** - Borehole measurement systems are used for measuring various parameters in gas, oil, water and other borehole exploration facilities. Measurement methods include the use of various sophisticated tools that are descended into boreholes. Nowadays there is a strong tendency of replacing analog with digital well logging tools. In this article a hardware realization of one such digital device is presented. This device has been designed to provide orientation information in borehole logging and directional drilling applications. It includes a three-axis magnetometer to deduce the probe bearing relative to magnetic North and a dual-axis accelerometer to measure inclination. The outputs from the transducers are processed by a downhole microprocessor to give final borehole inclination and azimuth data in real time. The general principles of operation have been briefly explained and details related to the electronic design and realization have been presented.

accelerometer uses the force of gravity as an input vector to determine the orientation of an object in space. Accelerometers, particularly the more advanced Micro-Electro-Mechanical Systems (MEMS) type, are becoming more popular and cost effective. A MEMS accelerometer consists of two micro-machined structures to form the plates of a capacitor, one of which is stationary. Under the influence of the gravitational force the free structure would displace to produce a change in capacitance. The device outputs a voltage proportional to the component of the gravity force along the sensitive axis [3].

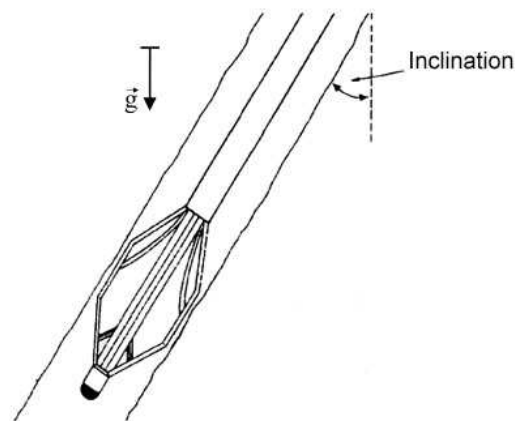
### 1. INTRODUCTION

Measuring the angle between the borehole axis and true vertical (inclination), and the angle of its departure from magnetic North (azimuth) is of great importance in the process of investigating the characteristics of a borehole (Figure 1). These values are vital for determining the trajectory and depth of a well, and are also very important as preliminary parameters in other geophysical measurements [1]. By industry standards, 0 degree inclination is vertical (downward pointing) and 90 degrees inclination is horizontal. The 0 degree azimuth coincides with North, 90 degree azimuth with East, 180 degree azimuth with South, and 270 degree azimuth with West [2].

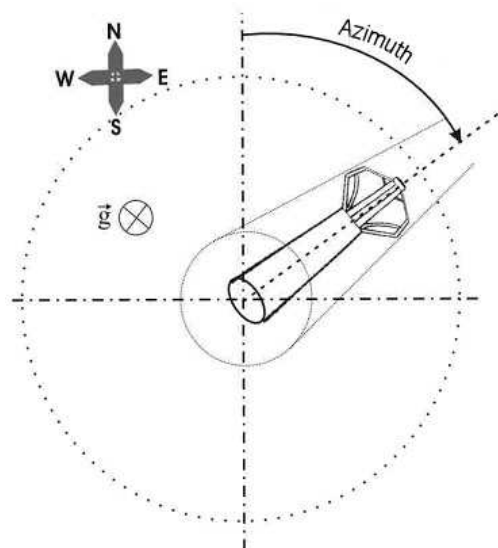
In the past different methods of determining the inclination and azimuth have been developed. These methods include descending various sophisticated tools into boreholes and sending the gathered data to the surface. The older analog logging tools were expensive and often unreliable. The time needed to perform a successful measurement was considerably long. With the development of digital technology it became possible to replace the analog with digital logging systems. The digital logging tools are smaller, more reliable and more effective for processing and storing data in comparison to analog logging tools. Using this advantage the process of logging overall time and costs have been reduced.

### 2. PROBLEM DESCRIPTION

Measuring the inclination of a wellbore (its deviation from the vertical) is comparatively simple. As the vertical line is always parallel to the direction of earth's gravity all that is needed is to find the direction of the local gravity vector. An



(a) Inclination



(b) Azimuth

Figure 1: Parameters to be measured

The azimuth (angle of departure from magnetic north) is rather more difficult to measure. In order to do this, earth's magnetic field has to be detected. A compass needle would settle pointing along the local magnetic field vector, that otherwise is known as the local magnetic north. With the advent of magnetic sensors that operate within the earth's magnetic field such as Anisotropic Magnetoresistive (AMR) sensors, an electronic version of the magnetic compass became a possibility. Such a device has definite advantage over the mechanical version due to its electrical output and high accuracy. The AMR sensors are realized as Wheatstone bridges to measure magnetic fields [4]. With power supply applied to the bridges, the sensors convert any incident magnetic field in the sensitive axis directions to a differential voltage outputs proportional to the magnetic field strength.

Because of the harsh wellbore environment, tool's electronics should be reliable to work in high temperature conditions with always present forcible vibrations [5].

### 3. PRINCIPLES OF OPERATION

To completely determine the orientation of the borehole a three-axis magnetic sensor (electronic compass) and an two-axis accelerometer (tilt sensor) are used. Knowing the tilt of the compass, the horizontal components of the earth's magnetic field can be calculated from the 3-axis magnetic reading. The mathematical approach behind is to measure the magnetic field components in the coordinate frame of the compass device, and also to measure the pitch( $\phi$ ) and roll( $\theta$ ), where  $\phi$  and  $\theta$  are the rotational angles of the compass. With the pitch and roll information the magnetic components are transformed to the local level plane coordinate system. Then the heading is calculated using the transformed X and Y quantities as defined in Figure 2.

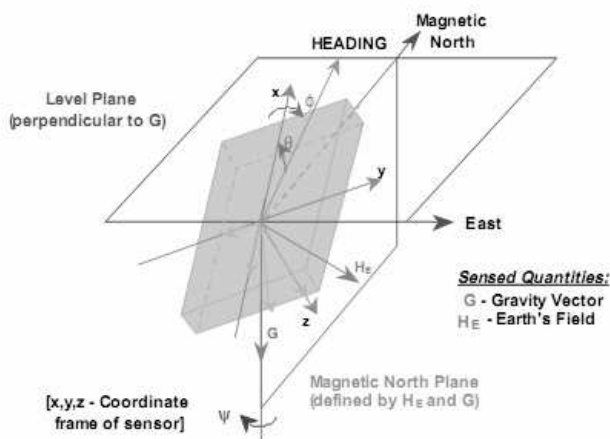


Figure 2: Illustration of gravity and magnetic vectors in the compass coordinate system

The horizontal magnetic components ( $X_H$ ,  $Y_H$ ) are used to determine the heading direction. These values can be found for any roll and pitch orientation by using the following formulas:

$$X_H = X \cdot \cos(\phi) + Y \cdot \sin(\theta) \cdot \sin(\phi) - Z \cdot \cos(\theta) \cdot \sin(\phi)$$

$$Y_H = Y \cdot \cos(\theta) + Z \cdot \sin(\phi)$$

Because the magnetic and geographic poles do not coincide, the magnetic north and geographic north are not aligned in general. This local variation (declination angle) is described by the angular difference between the magnetic and geographic north, and should be considered in the mathematical calculations.

Figure 3. shows a functional block diagram of an electronically gimbaled compass providing a numerical output of the heading direction (azimuth) and the local gravity direction in terms of roll and pitch (inclination).

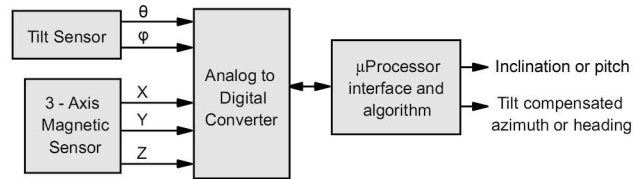


Figure 3: Functional block diagram of a strap-down electronic compass

### 4. DESIGN DESCRIPTION

The orientation probe contains both a 3-axis AMR magnetometer, HMC1043 and 2-axis MEMS accelerometer, ADXL203. The combination of these two sensor systems enables the inclination and azimuth angles to be fully determined. The sensors are positioned in a plain which is normal to the probe so that their X and Y axis are overlapped. The accelerometer is most sensitive to tilt when its sensitive axis are perpendicular to the force of gravity, that is, parallel to the earth's surface. At this orientation, its sensitivity to changes in tilt is highest [6].

The measured values have to pass through a complex processing procedure in order to be transformed into final orientation parameters. Before digitalisation, the sensor outputs are conditioned and amplified by additional analog circuitry. The differential outputs of the magnetic sensor bridges are fed into high precision instrumentation amplifiers to perform the difference measurement and amplification. It is important to have all three magnetic sensor gains equal. As the probe is supposed to work in high temperature environment it was essential to use precision, temperature stable resistors to avoid the amplifier gain drift with temperature. All the measured data is sampled by an 12-bit A/D convertor and transferred to a microcontroller. The microcontroller corrects the sensor outputs for voltage offsets and performs all the mathematical calculations before transmitting the data on a serial data link. It is capable of transmitting either the raw magnetometer and accelerometer outputs or the system orientation angles. The high sampling resolution provides angular accuracy of  $\pm 0.1^\circ$  for azimuth and inclination in the tilt range of  $\pm 70^\circ$ . For the same accuracy in the full range of  $\pm 90^\circ$  a 3-axis accelerometer should be used.

The communication between the probe and the surface is done by a special section. Its role is to gather information



from all the tools in the tool string, prepare the data for transmission over the mono cable and manage all data transfer to and from the surface. The internal communication within the system is realized over a bidirectional CAN (Controller Area Network) bus. The CAN protocol is designed to allow communication within noisy environments. Each node in the CAN system has a device (transceiver) to convert the digital signals generated by a CAN controller to signals suitable for transmission over the bus cabling (differential output). It also provides a buffer between the CAN controller and the high-voltage spikes that can be generated on the CAN bus by outside sources [7].

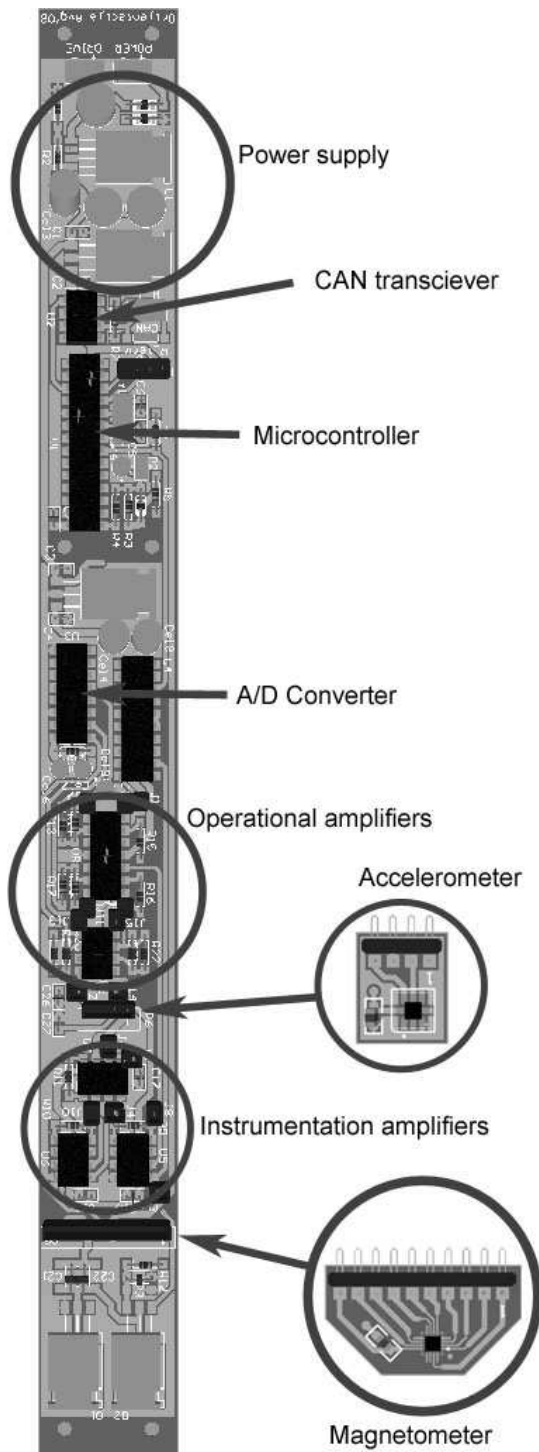


Figure 4: PCB layout

The system is powered from the surface using DC regulated voltage. In order to provide stable voltage levels needed for the circuitry, and at the same time keep the power dissipation as low as possible, a combined switching-linear power supply is being used. It consists of a switching (step-down) voltage converter and two linear regulators. The switching power regulator is more efficient but it may produce interference to all the other circuits in the system. Therefore the linear regulators have been added to provide additional stabilisation and filtering. This way a lower voltage drop over the linear regulators is achieved, so the power dissipation is significantly lowered.

Special constraints were set by the size of the printed circuit board (PCB) which needed to be compact enough to fit in the casing 3.5cm wide. The casing has to be made of a non-magnetic metallic material. The operation of the probe is limited in the presence of magnetic materials which affect the magnetometer. It could be influenced by metalwork used inside wellbores, as well as the metalwork used in drilling equipment. Under such conditions, only borehole inclination can be logged (without directional information).

## 5. CONCLUSION

The aim of this article was to present a hardware realization of a tool designed to provide orientation information in borehole logging and directional drilling applications. The MEMS and AMR sensors of a new generation have been used for measuring the borehole inclination and azimuth. As the tool is supposed to work in high temperature environment the main issue related to electronics design was the need for components with wide temperature ranges and low temperature dependence of their parameters. The power dissipation had to be kept at the lowest possible level to avoid additional raise of temperature by self heating. Within the mentioned limitations in design, it was a challenging task to provide a reliable logging device with improved resolution and accuracy.

## 6. ACKNOWLEDGEMENTS

This paper is part of the project "Development of systems and instruments for investigation water, oil and gas", NO 11006. Project has been carried out with the financial support of the Ministry of Science and Technological Development of the Republic of Serbia, to which authors are very grateful.

## 7. REFERENCES

- [1] G. Mančić, S. Martinović, M. Živanov, "Geofizički karotaž – osnovni principi", (in Serbian) DIT NIS-Naftagas, Novi Sad, 2002.
- [2] Makinhole.com's Glossary, "Directional Drilling Terms Defined", [www.makinhole.com/glossary.htm](http://www.makinhole.com/glossary.htm)
- [3] Caruso, M., Withanawasam, L., "Vehicle Detection and Compass Applications using AMR Magnetic Sensors", Honeywell SSEC, [www.ssec.honeywell.com](http://www.ssec.honeywell.com)
- [4] Honeywell International Inc. "3-Axis Magnetic Sensor HMC1043", 2007. [www.honeywell.com/magneticsensors](http://www.honeywell.com/magneticsensors)
- [5] O. Krkač, V. Bilas, K. Knapp, M. Novak, "Electronic Design Challenges for Next-Generation Nuclear Formation Evaluation Tool" PNN Annual Conference, 2007.
- [6] Analog Devices, "Precision  $\pm 1.7g$  Single-/Dual-Axis iMEMS Accelerometer", 2006. [www.analog.com](http://www.analog.com)
- [7] Microchip Technology Inc. "MCP2551 – High Speed CAN Transceiver", 2003. [www.microchip.com](http://www.microchip.com)

## THE NOVELL SOLUTION FOR SEISMIC RECORDING

Jovan Radak, Živorad Mihajlović, Milan Lukić, Miloš Živanov, Miloš Slankamenac  
 University of Novi Sad, Faculty of Technical Sciences, Department of Electronics  
 Trg Dositeja Obradovića 6, 21000 Novi Sad, Republic of Serbia

**Abstract** - This paper proposes novel solution for oil, natural gas and geothermal water using seismic method. Seismic methods are based on capturing of artificially generated seismic waves that are reflected on different ground surfaces. Seismic waves are captured using geophones, electro-mechanical sensors, specially designed for geophysical exploration. Current solutions require expensive and sensitive equipment, prone to errors, and skilful workers. This paper suggests a new hardware unit for data acquisition using GSM and GPS technology using Siemens M2M modules, internet technologies and a work station. This seismic system will cost less, greatly reduce the logistics effort, and reduce manpower required to conduct a seismic survey. Due to wireless communication between hardware units an environmental impact on exploration will be decreased.

**Key words:** seismic method, geophone, GSM, GPS, data acquisition

## 1. INTRODUCTION

Nowadays, requirements for oil, natural gas and clean geothermal water are increasing dramatically. Greater customer demands and consumption lead to increasing price of these natural resources. Current oil and gas deposits contain reserves for few decades. In order to satisfy customer demands it is necessary to explore new deposits. New deposits are increasingly discovered on untouched terrains such as swamps, deserts and oceans. These explorations require expensive and sophisticated equipment and research methods. One of widely used method is seismic method, based on measuring artificially generated seismic waves .

Previous solutions, that used seismic method, offered good results in exploration. Equipments used in exploration depend on electrical cables used for connecting measuring points. This is not a problem for plane terrain without natural obstacles, but for rough and watered terrains that can be a problem. During explorations through agricultural terrains unnecessary damage is produced. Cables are the most sensitive part of equipment prone to errors during measuring.

This paper proposes a novel solution for avoiding these problems. Solution is based on seismic method with usage of new technologies for wireless data transfer, such as GSM and GPRS. New method for collecting signals from sensors is proposed.

## 2. SEISMIC METHOD

Seismic methods are the most expensive and most effective methods in exploration layered media. Seismic method is based on measuring of seismic waves. Seismic

waves is acoustic energy transmitted by vibration of rock particles [1]. It is basically same method used for earthquake measuring with difference in source of seismic waves. In earthquake measuring seismic waves are produced naturally, while in exploration of oil and natural gas seismic waves are produced artificially. Source of seismic waves of small power, propagated up to 50 meters from the source, are hammers. Seismic waves of average power are produced with heavy objects, up to 70 kilograms, that are released from the heights of 4 meters. Maximum power of seismic waves is achieved using explosive charges.

Seismic waves, in their propagation through the different ground surfaces (different types of terrains, holes with natural gas, water or oil), behave same as all other types of waves, reflect or refract on different surfaces, as shown on Fig 1.

Reflection and refraction occur when seismic waves run into ground layer with different physical characteristic such as ground density, moisture, etc. Some of energy is reflected and the remainder continues on its way on a different angle, refracted.

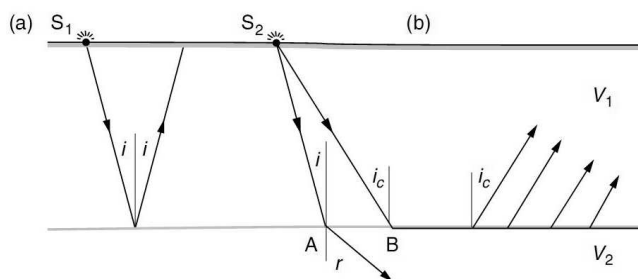


Fig 1. Reflection and refraction of waves

The angle of reflection is equal to the angle of incidence. Refraction is governed by Snell's Law [1]:

$$\frac{\sin i}{\sin r} = \frac{V_1}{V_2}$$

These two phenomena are basis of seismic methods in exploration of oil, natural gas and geothermal water. Information about different layers and their composition is comprised in reflected seismic waves. Reflected seismic waves produce small ground motions detectable with specially designed electro-mechanical sensors called geophones. Geophones are, basically, small generators that produce electrical signal proportional to ground motion caused by reflected seismic wave.

Fig 2 shows physical realization and main parts of geophone. Main part of geophone is coil in magnetic field of permanent magnet. If the coil moves relative to the magnet,

voltages are induced and current will flow in any external circuit. All parts are placed in sturdy case that provides robustness. Special part of the case is spike (shown in Fig. 2) that facilitates geophone with easy placement and good admittance of seismic waves. Marine detectors are known as hydrophones. Geophones are usually positioned by pushing a spike screwed to the casing firmly into the ground.

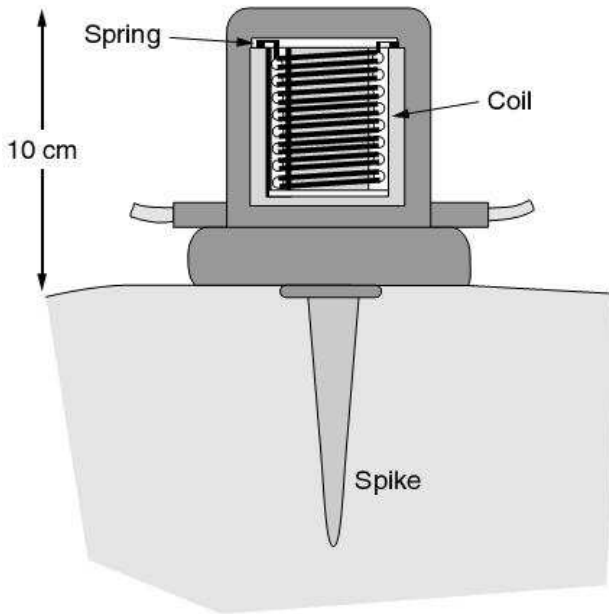


Fig 2. Moving coil geophone

### 3. DATA ACQUISITION EQUIPMENT

To have accurate information about ground layers it is necessary to use sufficient number of measuring points (as shown in Fig 3).

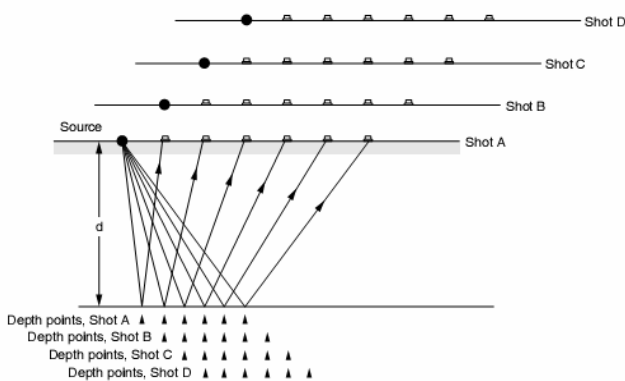


Fig 3. Movement measuring points along line of propagation

Measuring points are placed along so called “line of propagation” which represents side-view of explored part of ground. One set of measuring points gather information from part of the propagation line. Complete information from the propagation line is collected in several successive measuring (as shown in Fig 3). Each measuring point represents a group of geophones, rather than a single geophone. Grouping geophone has purpose in amplifying signal and cancellation of common errors from one geophone. Geophones are usually grouped in arrays of 6, 12 or 24 geophones.

Seismic signals are carried from geophones to recorders as varying electric currents, in cables which must contain twice as many individual wires as there are geophones. Wires are necessarily packed very closely and not only can external current carries such as power or telephone cables induce currents, but a very strong signal in one wire can be passed inductively to all the others. Cross-talk can be particularly severe from the strong signals produced by geophones close to the source point and the amount of cross-talk increases with the age of cables. Cables and plugs are the most vulnerable parts of a seismic system and are most at risk when they joined.

Instruments that record seismic signals are known as seismographs. They range from timers for recording only single events to complex units which digitize, filter and store signals from number of detectors simultaneously. Seismic signal acquisition continues with digitalization. Digitalized signal from one or more groups of geophone is sending to the recording units [2].

Earlier solutions require magnet tapes as storage memory. Nowadays, more flexible approach is needed in accordance with progress of modern technique. Modern solutions certainly have at least one common point in realization. That is standard digital record format known as SEG format (Society of Exploration Geophysicist – SEG). Several recording formats have been defined in the past to accommodate the previous changes of instrumentation. They were: SEG’s A, B, C, and Y. SEG Y, revision 1 is the latest improvement of this format. Fig 4 shows file header in SEG-Y format [3] for one group of geophone. Using these records in high equipped and specialized laboratories, geophysicist gather picture about ground layers.

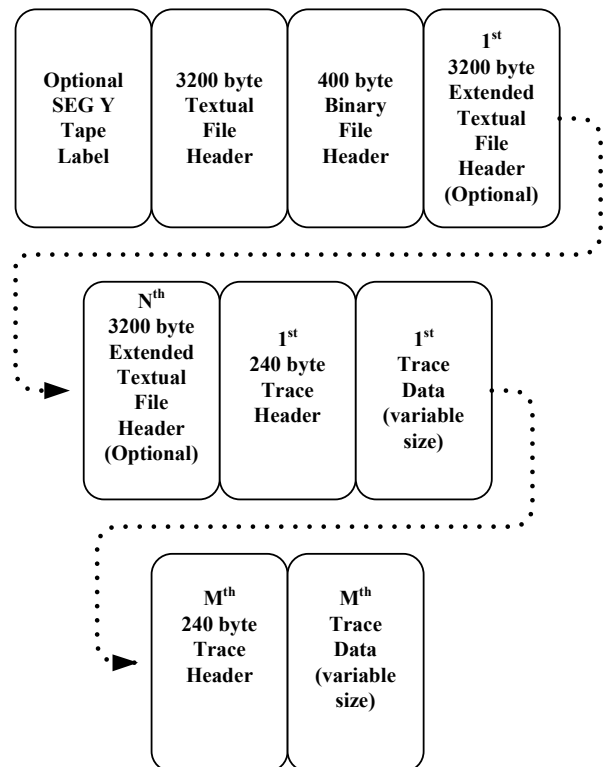


Fig 4. Byte stream structure of SEG Y file

#### 4. CORDLESS DATA ACQUISITION UNIT

As vulnerable part of the seismic system, cables can lead to wrong data acquisition and data representation. In the past, avoiding these cables was inevitable and furthermore handling them was difficult. This paper proposes novel solution without cables. It was developed a new unit of seismic system for processing signal from one group of geophone. Figure 5 shows placement of new unit in the whole seismic data acquisition system.

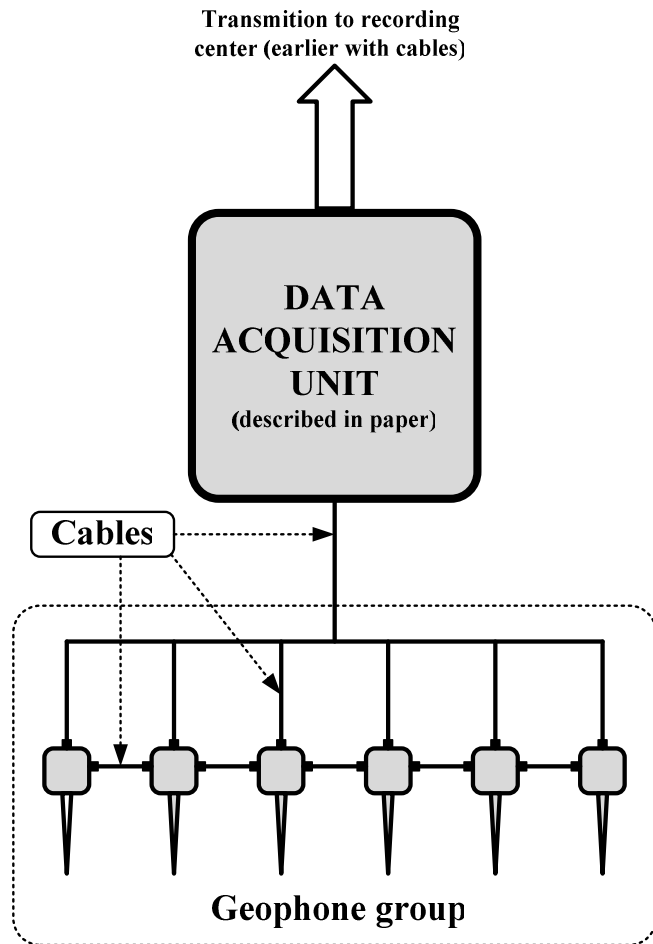


Fig 5. Placement of data acquisition unit

Cables are indispensable inside one geophone group, but due to high number of geophones groups during measuring process, influences of cables are considered as local problems. These local problems can be successfully eliminated in data processing [4].

Fig 6 shows main parts of data processing units. Signal from geophone group contains along with the useful signal (reflected seismic wave) lots of noise [5] (coherent and random noise). Therefore first element in signal acquisition chain is filter section that efficiently removes noise.

Programmable gain amplifier (PGA) and the A/D converter work in range from 0 to 5V. Reflected seismic wave captured by geophone group, by its nature, is alternate in amplitude, and it needs to be adapted to operational range of the PGA and A/D converter sections. Level shifter circuit serves that purpose.

During measurement, due to multiple reflections and attenuation of seismic waves, useful signal tends to decrease in amplitude exponentially in time. PGA is used for equalization of signal from geophone group. Its gain is increased whenever signal peak from geophone group drops below certain level. Gain value of PGA is controlled by microcontroller which receives digitalized signal from A/D converter.

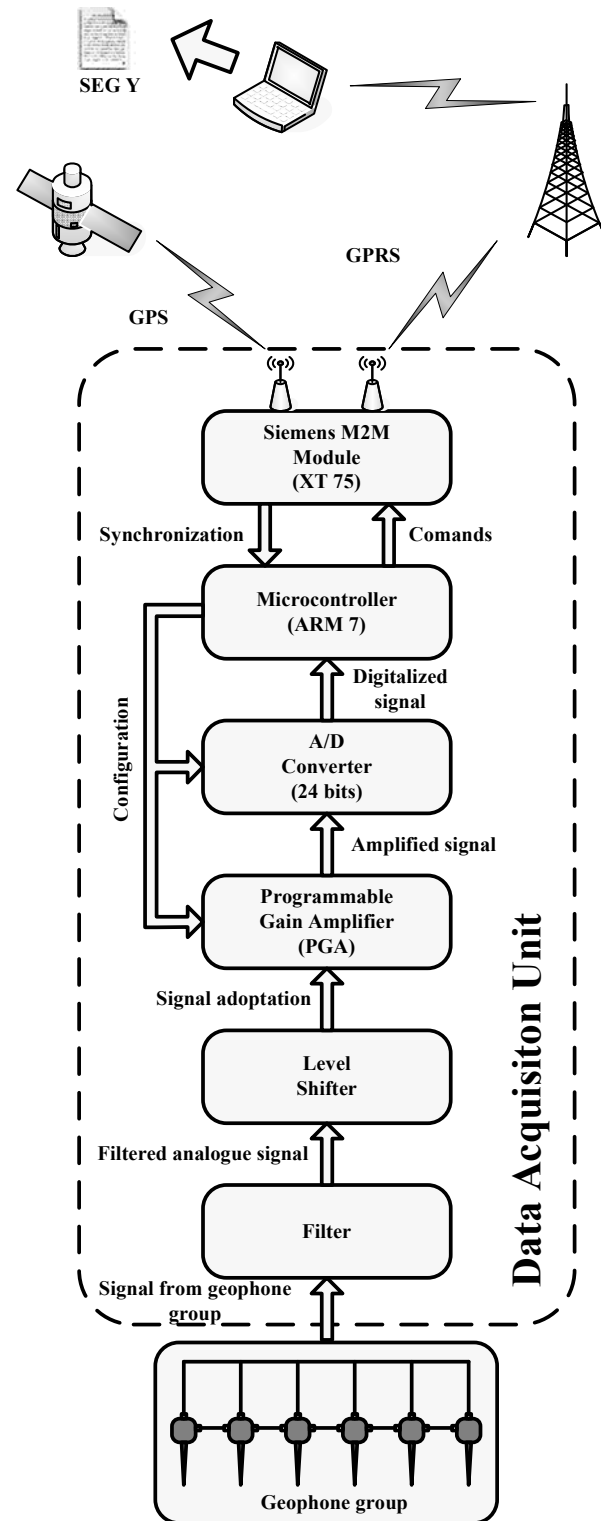


Fig 6. Data acquisition path

A/D converter turns analogue signal in its 24 bit digitalized form. 24 bit resolution of A/D converter is required by standards for geophysical surveys.

Microcontroller, based on ARM7 core, controls and synchronizes all processes. Synchronization is taken using time value gathered from GPS section of Siemens M2M module. Data collected from A/D converter microcontroller sends using Siemens M2M module, using GSM section, or store on memory medium (SD card). Data sent using GSM module are collected on PC which has running application that gathers data and format them in SEG Y file.

## 5. CONCLUSION

This paper presents the hardware realization of data acquisition unit for exploration of oil, gas and geothermal water sources using seismic method. In this paper solution for avoiding problem caused by cables and connectors is given. Proposed solution is proven to be cost efficient and also brings required manpower to its minimum.

The final product is in realization process at the Department of Electronics, Faculty of Technical Sciences in Novi Sad.

## ACKNOWLEDGEMENTS

This paper is part of the project “Development of systems and instruments for investigation water, oil and gas”, NO 11006. Project has been carried out with the financial support of the Ministry of Science and Technological Development of the Republic of Serbia, to which authors are very grateful.

## REFERENCES

- [1] John Milsom “Field Geophysics” Published 2003 by John Wiley and Sons Ltd.
- [2] Denis Mougnot, “How digital sensors compare to geophones?”, Sercel, France, 2006.
- [3] SEG Y rev 1 Data Exchange Format, SEG Technical Standards Comitee, May 2002.
- [4] Williams, M. “Seismic without cables”, Nickle’s New Technology, April/May 2007.
- [5] J. Meunier, J. P. Menard, “Seismic Noise Without a Seismic Source”, Sercel, France, 2005.





---

---

**секција ТО-3**  
**КОЛА И СИСТЕМИ**

---

---

Lj. Mijatović, G. Savčić, V. Marijanović <b>SMART GRID VIZIJA</b> .....	62
D. Grabež, M. Galić, D. Trivunović, P. Vidović <b>PREGLED SMART GRID KONCEPTA I OSVRT NA PRIMENU U AMERIČKIM MREŽAMA</b> .....	66
M. Зец, М. Гаћановић <b>ОДЗИВ ПРЕНОСНИХ ВОДОВА НА ИНДИРЕКТНА АТМОСФЕРСКА ПРАЖЊЕЊА</b> .....	70
V. Litovski, P. Petković <b>WHY THE POWER GRID NEEDS CRYPTOGRAPHY?</b> .....	75
M. Ћосовић, В. Литовски <b>О ЈЕДНОМ КОНЦЕПТУ ИМПЛЕМЕНТАЦИЈЕ AES АЛГОРИТМА ШИФРОВАЊА НА FPGA ЧИПУ</b> .....	82
M. Соколовић, В. Литовски <b>СТАТИСТИЧКА АНАЛИЗА КАШЊЕЊА АСИНХРОНИХ КОЛА ПРИМЕНОМ ЛОГИЧКОГ СИМУЛАТОРА</b> .....	87
M. Бајић, З. Цветковић <b>УЛАЗНА ИМПЕДАНСА И КОЕФИЦИЈЕНТ РЕФЛЕКСИЈЕ ЕКСПОНЕНЦИЈАЛНИХ ВОДОВА</b> .....	93

## SMART GRID VIZIJA

Ljubica Mijatović, Goran Savčić, Vlado Marijanović, *Fakultet tehničkih nauka u Novom Sadu*

**Sadržaj:** U ovom radu dat je pregled savremenih elektroenergetskih mreža i sistema koji počivaju na principima Smart Grid vizije. Ova vizija vodi ka novim proizvodima, procesima i uslugama, poboljšavajući efikasnost rada industrije i upotrebu "čistijih" izvora energije kao i omogućavajući konkurentost Evrope na globalnom tržištu. Takođe, omogućiće sigurniju infrastrukturu i poboljšati životni standard običnih građana. Svetska ekonomija se mora temeljiti na naučno dokazanim činjenicama, a Smart Grid vizija je jedna od ključnih stepenica koja vodi ka tome.

### 1. UVOD

Tradicionalni elektroenergetski sistem (EES) sastoji se od četiri osnovna podsistema – podsistem proizvodnje, prenosa, distribucije i potrošnje. Povezanost ovih podsistema određena je smerom kretanja energije. Takođe, svaki od ova četiri podsistema predstavlja zaseban veliki dinamički sistem čije su funkcije uže i više specijalizovane od funkcija EES-a [1, 2].

Tradicionalne električne mreže treba da obezbede vezu između proizvodnje električne energije i potrošnje iste. Ova mreža je u osnovi zasnovana tako da bi se sve potrebe za energijom zadovoljive iz velikih proizvodnih centara (termoelektrana na uglj, termoelektrana-toplana na prirodni gas, hidroelektrana...) udaljenih od potrošačkih centara. Današnji izazovi sa kojima se suočava evropska elektroenergetika je promena načina proizvodnje električne energije. Takođe, proizvodnja električne energije sa znatno manjim korišćenjem uglja u kombinaciji sa poboljšanom efektivnosti na strani potrošača, učiniće potrošača mnogo interaktivnijim u mreži. Ove promene u mreži će uticati značajno na budući izgled, kontrolu i upravljanje mrežom.

Današnji EES koji opslužuje evropske potrošače razvijen je pre 100 godina. On radi dobro i svaki potrošač je snabdeven električnom energijom. EES je vertikalno integrisan sa centralizovanom proizvodnjom, ograničenim interkonektivnim vezama između različitih država, a i komercijalni i regulatorni okvir nisu harmonizovani u cilju zajedničke saradnje i dobiti svih učesnika. Mreže budućnosti treba da zadovolje četiri osnovna principa – fleksibilnost, pristupačnost, pouzdanost i ekonomičnost [3, 4].

U drugoj glavi data je definicija Smart Grid vizije, pregled te vizije i njeni okviri za postavljanje i oblikovanje u budućnosti. U trećoj glavi dat je zaključak.

### 2. SMART GRID VIZIJA

Kao što je već spomenuto buduće električne mreže moraju biti [3, 4]:

- **Fleksibilne** – da ispunjavaju potrebe svih potrošača odgovarajući na sve njegove zahteve za električnom energijom;
- **Pristupačne** – da odobravaju pristup svim korisnicima mreže, a pogotovo obnovljivim izvorima

energije i visoko efektivnim lokalnim generatorima bez ili sa jako malom emisijom gasova u okolinu;

- **Pouzdanost** – da osiguravaju i poboljšavaju sigurnost i kvalitet napajanja u saglasnosti sa novim digitalnim tehnologijama;
- **Ekonomične** – da obezbeđuju najbolju vrednost energije, putem inovacija, konkurencije, regulacije...

Smart Grid vizija je program koji se bavi istraživanjem, razvojem i demonstracijom koja pomaže da se ostvari gore navedeno uz primenu najnovijih tehnologija. Važno je shvatiti da ova vizija nije isključivo tehničko rešenje problema, već je vezana i za društvo, nove zakone i standarde, nove poslovne prilike, ekonomiju zemlje i Evrope, očuvanja okoline... Visoka efikasnost napajanja se postiže primenom tehnologija koje će redukovati gubitke i pojačati prenos energije. Poboljšanje kvaliteta napajanja se postiže primenom novih tehnologija u oblasti digitalne elektronike. Unapređenja u alatu za simulaciju će pomoći da se što pre nova saznanja pretvore u praktična rešenja koja će doneti koristi i potrošačima električne energije i kompanijama. Razvoj komunikacionih i poslovnih sistema, kao i razvoj sistema za merenje će omogućiti što bolju tehničku i ekonomsku efikasnost svakom nivou EES-a.

Ključni elementi vizije su [3]:

- Kreiranje **skupa dokazanih tehničkih rešenja** koji će omogućiti postojećoj mreži da prihvati injektiranja snage od strane svih električnih izvora;
- **Harmonizacija regulatornih i komercijalnih okvira** širom Evrope, koji će omogućiti trgovinu električnim i mrežnim uslugama, osiguravajući širok spektar različitih radnih situacija;
- Uvođenje **zajedničkih tehničkih standarda i protokola**, koja će osigurati otvoren pristup i omogućiti razvoj iste opreme od strane različitih proizvođača;
- Razvoj **informacionih, kompjuterskih i telekomunikacionih sistema** koji dopuštaju poslovođama da koriste najnovije servise radi poboljšanja efikasnosti preduzeća i poboljšanja skupa usluga koje se pružaju potrošačima;
- Uspešno **povezivanje nove i stare opreme mreže**.

Primene novih tehnologija u Smart Grid viziji imaće pozitivan efekat na celokupno društvo jer:

- Dolazi do otvaranja novih radnih mesta,
- Razvoj mreže biće neprekidan. Električne veze biće ojačane širom Evrope, ali i sa drugim zemljama koje imaju različite, ali komplementarne obnovljive izvore energije.
- Tržište električnom energijom postaje otvoreno i slobodno, a uslovi za trgovinu energije će biti identifikovani i razvijeni. Uz trgovinu električnom energijom između članica Evropske Unije, može se očekivati da će razmena iste biti omogućena i sa sistemom južne Evrope i sistemom Afrike i





različitim tipovima proizvodnje (bilo da su u pitanju veliki ili mali, kontrolisani ili nekontrolisani, promenljivi ili nepromenljivi izvori energije);

- Prenosnih mreža koje mogu da se prilagode različitim tipovima tržišta.

U nastavku ovog pogavlja dat je pregled izgleda budućih mreža, kao i šta se sve treba uraditi u periodu tranzicije ka budućim mrežama.

### 2.2.1. Internet model kao novi model mreže budućnosti

Jedan od mogućih modela za rad električne mreže u budućnosti je model Interneta i to u smislu da je omogućeno donošenje odluka na svakom nivou i da je tok snage i informacija dvosmeran. Primena Internet koncepta na električne mreže vodila bi ka mogućnosti kontrole svih čvorova sistema. To znači da će potrošači moći da promene snabdevača električnom energijom ali i da će mreža imati sposobnost samostalnog izbora konfiguracije. Takav režim rada zahteva napredni hardver i utvrđene protokole za povezivanje na sistem bilo snabdevača električnom energijom, ili potrošača električne energije ili mrežnih operatora. Struktura tržišta i regulatorni mehanizmi treba da su podešeni tako da obezbede sve neophodne podsticaje.

Ovakav tip mreže olakšava primenu distributivnih generatora, obnovljivih izvora energije, upravljanja potreba potrošača i fleksibilnog skladištenja električne energije. Uz sve to kreiraju se i prilike za upotrebu novih tipova opreme i pratećih servisa. Sve ove "olakšice" biće praćene usvajanjem protokola i standarda.

Prilike za nove poslove i rad tržišta biće posmatrane kroz nove izvore energije, nove navike potrošača i nove regulacije, gde svaka od ove tri novine podržava čistu i efikasniju upotrebu i proizvodnju električne energije, kao i razvoj fleksibilne i više-korisničke mreže koja ima mogućnost razmene snage i informacija između svih učesnika sistema.

Takođe, važno je naglasiti ulogu informacionih i komunikacionih tehnologija u uspostavljanju rada mreže u realnom vremenu koji nije podržan od strane tradicionalnih mreža. Prvo, informacione i komunikacione tehnologije kreiraju univerzalnu povezanost između različitih delova sistema, uključujući proizvodne resurse, čvorove mreže i lokalna opterećenja. Ovo obezbeđuje novu i bolju tehničku osnovu svih rastrkanih delova sistema. Univerzalna povezanost je ključ koji omogućava pogodno upravljanje sistemom. Drugo, ove tehnologije obezbeđuju nove načine za interakciju između snabdevača, distributivnih i potrošača u realnom vremenu. Svi učesnici u EES-u moći će da očitavaju visoko-kvalitetne i u realnom vremenu ispravne informacije. Ali osim nadgledanja sistema, zahvaljujući ovim tehnologijama biće omogućena i dvosmerna komunikacija između snabdevača i potrošača. Treće, trend razvoja ovih tehnologija je u smeru razvoja novih hardvera i softvera, dodavajući na taj način inteligenciju u mrežu.

Iako su Internet protokoli univerzalni, ozbiljan trud je potrebno uložiti da bi se omogućila upotreba komunikacione opreme u raspodeli kontrolnih "real-time" akcija električne mreže. "Real-time" osobine Interneta kao komunikacionog sredstva, su teške za procenu i potrebno je u svakom trenutku imati izbalansirane tokove snaga. Moguće je izumeti mrežu koja će biti zasnovana na Internet modelu, ali teško je realizovati stvaran hardver, protokole, standarde i tržište na

svim nivoima. Pitanje međunarodne regulacije mora biti razmotreno i ostvareno, ne samo na tehničkom, već i na političkom nivou.

### 2.2.2. Period tranzicije

U periodu tranzicije mreže ka internet modelu mreže, može biti korisno razmotriti modele mreže koji su u razvoju, kao što su npr. aktivne distributivne mreže. Uloga aktivne distributivne mreže je da na uspešan način poveže izvore energije, sa potrebama potrošača, dopuštajući jednima, a i drugima da donesu odluku kako da rade najbolje u realnom vremenu. Nivo zahtevane kontrole je mnogo veći nego u tradicionalnim distributivnim mrežama. To podrazumeva mnogo bolji proračun tokova snaga, kontrolu naponskih prilika, bolju zaštitu mreže, kao i novi automatizovani komunikacioni sistem. Porast u zahtevanoj kontroli vodi ka velikom porastu protoka informacija, isporučenih od strane statusa opreme i pomoćnih podataka. Ovo, zajedno sa mogućnošću preusmerenja tokova snage znači da aktivna mreža predstavlja korak ka Internet modelu mreže.

### 2.2.3. Aktivno upravljanje

Razvoj aktivnog upravljanja, može se opisati u tri koraka [3]:

1. **korak** – Početni nivo: Proširenje nadgledanja i daljinskog upravljanja distributivnim generatorima i obnovljivim izvorima energije. Ovim proširenjem se olakšava povezanost potrošača i proizvođača energije. Veze će počivati na bilateralnim ugovorima. Pravila će biti definisana na takav način da odrede fizičke i geografske granice ugovora.
2. **korak** – Srednji nivo: Režim upravljanja sposoban da podesi značajnu sumu distributivnih generatora i obnovljivih izvora za rad treba da bude definisan na ovom nivou. Definisane se vrši putem lokalnih i globalnih servisa i zahtevima tržišta, zahtevima za kontrolom i osobinom da nema zasićenja informacijama.
3. **korak** – Poslednji nivo: Režim upravljanja distributivnom mrežom koristi komunikaciju u realnom vremenu i daljinsko upravljanje da spozna i zadovolji sve zahteve mreže. Prenosne i distributivne mreže su aktivne, sa harmonizovanim i u realnom vremenu interaktivnim funkcijama i tokovima snaga.

Pri dostizanju poslednjeg nivoa, potrošači će na usluzi imati odgovoran sistem. Povezivaće se na mrežu u skladu sa jednostavnim i unapred definisanim pravilima. Takođe biće im pružen tačan "billing" servis. To znači da će platiti za sve što su potrošili, ali će biti plaćeni i za svu onu energiju koju su isporučili mreži.

### 2.2.4. Nove mreže

U cilju realizacije aktivnih distributivnih mreža, novi koncept sistema mora biti realizovan i primenjen. Za sada postoje dva primera, koja još uvek nisu konačno određena, nisu jedinstvena i nisu zasebno definisana.

Prvo su **mikromreže** [3, 7] ("*microgrid*"). One su definisane kao niskonaponske mreže sa distributivnim generatorima kao izvorima energije i sa uređajima za skladištenje energije i kontrolisanje opterećenja. Njihov instalisan kapacitet se kreće u opsegu od par stotina kilovata

do par megavata. Suština ovog tipa mreže je to što one mogu da rade povezane na celu distributivnu mrežu, ali po potrebi one automatski prelaze u ostrvski mod (npr. u slučaju kvara u mreži iznad njih, one nakon restauracije napona tog dela mreže, mogu biti ponovo pokrenute).

Unutar glavne mreže, mikromreže mogu biti posmatrane kao zasebna kontrolisana celina, koja predstavlja jedinstvenu skupinu opterećenja ili proizvodnje, pomažući mreži kao mali izvor energije ili kao pomoćni servis podrške mreži.

Drugo su *virtuelna preduzeća* [3] (ili *virtuelna električna tržišta*). Ona usvajaju strukturu Internet modela i njegove mogućnosti razmene informacija. Električna energija je prodana i isporučena u ugovorenom čvoru. Izvori, bilo konvencionalne proizvodne jedinice ili obnovljivi izvori energije ili upotreba skladištene energije, su odlučeni od strane snabdevača. Ovaj sistem je ostavaren zahvaljujući modernim informacionim tehnologijama, naprednim komponentama energetske elektronike i efikasnim skladištenjem energije.

### 3. ZAKLJUČAK

Da bi promene u tradicionalnim mrežama bile realizovane i da bi dobiti od primene Smart Grid vizije postale stvarnost, struktura u napajanju električnom energijom treba radikalno da se promeni, tj. treba da se teži ka povećanju upotrebe distributivnih generatora i obnovljivih izvora električne energije, kao i ka tome da mreža postane aktivna. Pod ovim se podrazumeva:

- Integracija centralne i distributivne proizvodnje;
- Ugradnja najnovijih tehnologija u postojeću mrežu;
- Harmonizacija standarda koji su propisani o tipu opreme;
- Povećano finansiranje u velika istraživanja uključujući javna i privatna učešća u tom finansiranju;
- Uticaj EES-a vanevropskih država na mrežu Evrope i
- Povećana edukacija radne snage;

I na kraju, posebna pažnja treba da bude usmerena ka obučavanju i edukaciji radne snage, jer postoji potreba za dobro obučanim inženjerima elektroenergetike. Interesovanje za posao inženjera elektroenergetike je opadalo poslednjih godina, jer to zanimanje nije bilo tako atraktivno kao što su npr. inženjer računarskih nauka ili informatike. Sve to je bilo izazvano slabim ulaganjem u nove tehnologije i u razvoj mreže. Razvojem Smart Grid rešenja doći će i do povećanja interesovanja ljudi za ovu oblast elektrotehnike. Pažnja će biti usmerena na obuku ljudi za sledeće poslove: mrežni operatori

i dispečeri, operateri tržišta, proizvođači opreme,... Inženjeri elektroenergetike treba dobro da znaju da razvijaju, održavaju i upravljaju budućom mrežom, tako da strategija za njihovo dalje obrazovanje mora biti razvijena. Ali pošto u mrežama budućnosti učestvuju učesnici iz različitih oblasti i različitih interesovanja, strategija obrazovanja mora biti usmerena i ka ekonomskim, tržišnim, regulatornim aspektima i aspektima za očuvanje okoline. Jedan od ključnih rizika koji mogu da naruše uspešan razvoj i primenu Smart Grid solucije je nedostatak obrazovanih i stručnih ljudi. Zato sve treba da bude usmereno ka tom cilju, jer ipak ljudi pokreću celokupnu Smart Grid viziju.

### 4. LITERATURA

- [1] V. Strezoski: "Osnovi elektroenergetike", Novi Sad
- [2] A. Sarić, M. Čalović: "Planiranje EES I deo: principi i metodologija planiranja EES", Beograd, Beopres, 2000.
- [3] European Commission: "European SmartGrids Technology Platform", Luxembourg: Office for Official Publications of the European Communities, 2006.
- [4] European Commission: "Strategic Research Agenda for Europe's Electricity Networks of the Future", Luxembourg: Office for Official Publications of the European Communities, 2007.
- [5] European Commission: "Towards SmartPower Networks", Luxembourg: Office for Official Publications of the European Communities, 2005.
- [6] Working Group Reports: *Report of the Smart Grid Working Group* Energy Future Coalition, 2007.
- [7] National Electrical Manufacturers Association: "Standardizing the Classification of Intelligence Levels and Performance of Electricity Supply Chains", Decembar, 2007.

**Abstract:** This paper gives an overlook on modern power networks and power engineering systems that are based on Smart Grid vision principles. This Vision leads towards new products, process and services in which way it improves industrial efficiency and use of new cleaner and renewal energy sources. It also provides better position for Europe in world market place. Further on, it will enable more secure infrastructure and give higher level of live standard for everyone. World economy must rely on scientific prove facts and Smart Grid vision is one of the main step to achieve it.

### SMART GRID VISION

Ljubica Mijatović, Goran Savčić, Vlado Marijanović

## PREGLED SMART GRID KONCEPTA I OSVRT NA PRIMENU U AMERIČKIM MREŽAMA

Dejan Grabež, Mirna Galić, Dario Trivunović, Predrag Vidović, *Fakultet tehničkih nauka, Novi Sad*

**Sadržaj** – U radu je izložena problematika današnjeg elektroenergetskog sistema, koja sa ubrzanom porastom dimenzija istog, dovodi u pitanje buduću funkcionalnost postojeće opreme. Prikazan je sam koncept Inteligentnih mreža sa nivoima inteligencije i izdvojeni su primeri nekih elemenata čije se uvođenje zahteva u ostvarenju cilja – mreže koja će biti u mogućnosti da zadovolji buduće zahteve potrošača.

## 1. UVOD

Elektroenergetski sistem (EES) – proizvodnja, prenos, distribucija i potrošnja, idejno je izgrađen pre više desetina godina. Ovaj energetski lanac je specifičan, jer napajanje i zahtevi moraju biti konstantno usko balansirani, jer ne postoji komercijalno rešenje za skladištenje električne energije u cilju absorbovanja narušene proizvodno/potrošačke ravnoteže.

U prošlosti, ravnoteža je ostvarivana unutar vertikalne integracije preduzeća koja je kontrolisala i proizvodni i sistem isporuke. Današnja mreža je pred mnogo većim izazovom: deregulacija, koja je dovela do trgovanja električnom energijom unapred zadajući tokove snaga i neizvesnosti za koje sistem nije projektovan; proboj obnovljivih izvora električne energije koji pomeraju postojeću infrastrukturu proizvodnje, preopterećenost sistema zbog sve većih zahteva, što zajedno sa neinteligentnim menadžmentom i zastarelom opremom dovodi do potpunih ispada sistema (ispad u SAD 14.08.2003.); zahtev za redukovanjem zagađenja okoline – prema istraživanjima američke nacionalne laboratorije za obnovljive izvore, današnja emisija od 1700 miliona tona ugljenika godišnje (Mtc), porašće do 2030. na 2300 (Mtc) itd.

Generalno, raste i zahtev za električnom energijom, gde se predviđa do 2050. godine potrošnja od 30-60 TW električne energije (oko 20TW samo u SAD).

U SAD-u (i Evropi) su čitava energetska industrija, vlada, istraživački centri i različite kompanije pokrenuli inicijativu sa istim ciljem – kako omogućiti da se prevaziđu svi navedeni tehnički, ekološki i sigurnosni problemi koji prelaze granice kontrole, funkcionalnosti, zaštite i planiranja EES-a. Optimizacija problema može biti postignuta povećanjem inteligencije energetskog lanca. [1, 3, 5, 7]

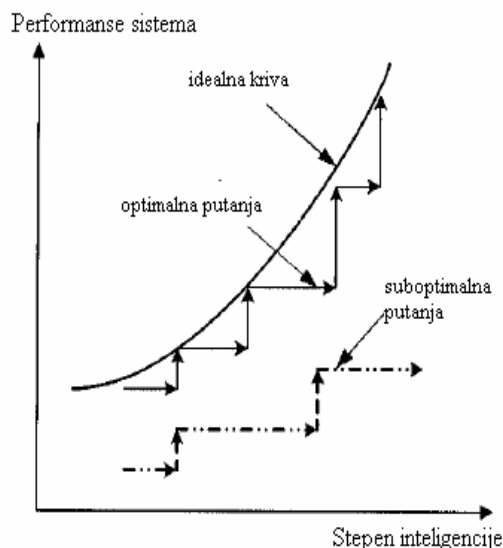
## 2. INTELIGENTNE MREŽE

Primena Smart Grid koncepta (poznatijeg u SAD kao *Intelligent Grid* - inteligentna mreža) je fokusirana na uvođenje određenog nivoa inteligencije u svaki podsistem EES-a, u svaki njegov element i u njegov doprinos poboljšanju performansi sistema.

Na slici 1 prikazane su dve moguće razvojne putanje u smislu razvoja inteligencije i prostora za performanse.

**Prva putanja** (suboptimalna putanja) predstavlja situaciju u kojoj je svaki pojedinačni element sistema ekstremno inteligentan i optimizovan za sopstvene

performanse, ali sveukupne performanse EES-a nisu poboljšane. Investicije u podesan stepen inteligencije će dovesti do željenih poboljšanja u performansama sistema.



Slika 1 – Razvojne putanje

**Druga putanja** (optimalna putanja) predstavlja situaciju gde je nivo inteligencije različitih komponenti sistema poboljšan u skladu sa traženim zahtevima, tj. svaki stepen inteligencije je bliži idealnoj krivi koja predstavlja maksimizovan odnos dobit/troškovi.

Sledeća lista identifikuje nivoe inteligencije:

**Nulti nivo** – neinteligentna oprema, kao što su prenosni vodovi i kablovi, kondenzatori, izolatori itd.

**Prvi nivo** – komponente koje imaju lokalno očitavanje podataka sa ili bez lokalnih akcija. Primeri inteligentnih komponenti na ovom nivou su releji, regulacione sklopke transformatora, digitalni detektori kvara, naponski regulatori,...

**Drugi nivo** – razmena podataka između komponenti prvog nivoa ("master-slave" razmena ili razmena "peer to peer") koje saraduju sa komponentama iz okruženja. Primeri su distributivni fideri, automatski merači, transformatorske stanice.

**Treći nivo** – razmena informacija između različitih okruženja koja može imati za rezultat promenu nekih akcija na drugom nivou, npr. razmena podataka između više transformatorskih stanica.

**Četvrti nivo** – razmena informacija između drugog nivoa i regionalnih kontrolnih jedinica. Ove jedinice su odgovorne za koordinaciju svih akcija na drugim nivoima. Ovde spadaju *EMS* (*Energy Management System*), *SCADA* (*Supervisory Control and Data Acquisition*) i *DMS* (*Distribution Management System*) kontrolni centri.

**Peti nivo** – razmena informacija između kontrolnih centara (centri na četvrtom nivou) radi koordinacije akcija regionalnih kontrolnih centara i njihove saradnje. [4, 5]

### 3. OSNOVNE RAZLIKE DANAŠNJE U ODNOSU NA INTELIGENTNE MREŽE BUDUĆNOSTI UZ NEKE OSTVARENE PRIMERE POVIŠENJA INTELIGENCIJE

Mreža danas je pretežno elektromehanička, sa senzorima u pojedinim delovima. Restauracija je ručna, zasnovana na ljudskom faktoru, uz izuzetke preduzeća koja su već počela sa ugradnjom DMS sistema (EMS sistema), čime se postiže efikasnija kontrola distributivnih mreža (prenosnih mreža), planiranje, kao i nadzor uz veliki set funkcija, od kojih je jedna i restauracija napajanja. Generatori su centralizovani, provera opreme je i dalje pretežno ručna, postoji samo jednosmerni protok informacija. Sve bitne odluke donose stručnjaci i nije ustaljena informacija o tarifnom sistemu, kao i izbor tarife.

Inteligentne mreže biće digitalizovane, sa dvosmernim protokom informacija. Stručnjacima će mnogi softverski alati pomagati u donošenju odluka, mreža će imati mogućnost inteligentnog nadzora. Potrošači će imati uvid u tarifni sistem i mogućnost biranja tarife prema potrebama. Biće uvedeni distributivni generatori i mogućnost daljinskog nadzora opreme, sa mogućnošću međusobnog komuniciranja između pojedine opreme. U narednom delu poglavlja biće dati primeri povišenja inteligencije EES-a.

#### 3.1. Visoko temperaturni superprovodni (high temperature superconducting - HTS) strujni limiteri za zaštitu mreža od strujnih udara

Struje kvara, koje su znatno veće od nominalnih struja elemenata sistema, uzrok su ispada vodova, nedozvoljenih padova napona, itd. Na taj način degradiraju kvalitet električne energije. Kako elektroenergetski sistemi rastu, raste i njihova povezanost, kao i učestanost kvarova (kratkih spojeva). Struje kvara mogu oštetiti skupu opremu i izazvati gubitak važnih informacija, što prouzrokuje visoku materijalnu štetu. Upotreba računara i drugih mikroprocesora čija izdržljivost na strujne udare opada sa povećanjem njihove osetljivosti mogu da pogoršaju situaciju ako dođe do njihovog kvara. Standardan način za otklanjanje struje kvara putem rekonfiguracije mreže ima visoku cenu, a ujedno smanjuje fleksibilnost i pouzdanost sistema. Primena rekonfiguracije može biti zadovoljavajuća ukoliko se koristi softversko rešenje u okviru DMS paketa.

Uređaji poznati pod nazivom "*fault current limiter*" (FCL) tj. limiteri struje kvara, mogu da ograniče struju kvara i na taj način zaštite sistem. Do nedavno FCL-ovi su bili ili jako skupi ili su im performanse bile loše. Uzrok tome bilo je nepostojanje materijala koji bi imao potrebne osobine, kao i nemogućnost realizacije dobrog hlađenja. Fundamentalni princip ograničenja i kontrolisanja struje kvara je stavljanje promenljive impedanse u seriju sa štićenim elementima elektroenergetskog sistema – Ohm-ov zakon. FCL ograničava neželjeni strujni talas tako što povećava impedansu onog trenutka kada se pojave uslovi struje kvara. Idealni FCL bi trebao posedovati sledeće karakteristike:

- nultu ili jako malu impedansu za normalne uslove rada, sa veoma malim gubicima energije;
- veoma veliku impedansu usled uslova struje kvara, dovoljnu da ograniči strujni talas tako da zaštiti sistem i opremu;

- kratko vreme povratka u normalan režim rada nakon otklanjanja struje kvara, da bi se obezbedila što brža restauracija napajanja;
- visoku pouzdanost tokom dugog vremenskog perioda;
- kompaktan i jednostavan dizajn kao i malu težinu;
- nisku cenu uređaja i njegove eksploatacije.

Generalno postoje tri vrste FCL-a u zavisnosti od prirode impedanse. To su:

- čisto omski;
- kombinovani omsko-induktivni;
- čisto induktivni;

Većina koncepta FCL-ova je još uvek samo "na papiru" koji tek treba da se proizvedu i prođu testiranje. Najnapredniji realizovani koncepti su HTS FCL-ovi, a kompanija koja je uspešno razvila i testirala jednofazni 6.4 MVA superprovodni strujni limiter (SCFCL) je švajcarska kompanija ABB. [2, 5]

#### 3.2. Visoko temperaturni superprovodnik/super tečni vodonik – energetski put za prenos velike količine "čiste" energije potrebne za podmirenje potreba za energijom u budućnosti

Superprovodnost je osobina klase provodnika pod nazivom superprovodnici, čija otpornost postaje jednaka nuli kada se provodnik ohladi na temperaturu manju od prelazne temperature ( $T_c$ ). Superprovodnik gubi neke od svojih osobina kada gustina struje kroz njega premaši kritičnu vrednost ( $J_c$ ) i tada je magnetno polje koje potiče od superprovodnika veće od dozvoljene vrednosti ( $H_c$ ).

Značaj superprovodnika u elektroenergetici je prepoznat odmah nakon njihovog otkrića 1911. godine. Nažalost, superprovodnici koji su tada otkriveni nisu imali značaja za elektrotehniku jer im je prelazna temperatura iznosila čak 23 K (-418 F tj. -250 °C). Godine 1987. otkriveni su visoko temperaturni superprovodnici (HTS) sa prelaznom temperaturom od 77 K (-196 °C), što je drastično promenilo situaciju i mogućnost realizacije prenosa električne energije sa zanemarljivo malim gubicima.

U proteklih 15 godina otkriveni su mnogi HTS provodnici. Vremenom, prelazna temperatura je dostigla 134 K (-139 °C), a pod visokim pritiskom čak 164 K (-109 °C). Koristeći BSSCO (Bi<sub>2</sub>Sr<sub>2</sub>Ca<sub>2</sub>Cu<sub>3</sub>O<sub>8</sub>) masu, proizvođači su uspeli da naprave 1 kilometar dužine HTS provodnika. U proteklih 12 meseci SAD, Japan i Nemačka su postigli izuzetne rezultate koristeći YBCO masu (YBa<sub>2</sub>Cu<sub>3</sub>O<sub>7</sub>).

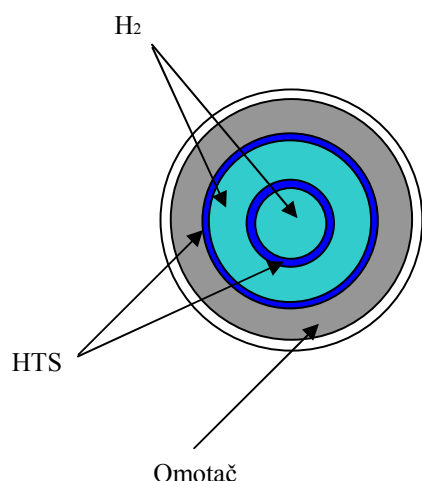
Tečni vodonik koji bi se koristio za hlađenje prenosnih vodova (da bi se postigle njihove najbolje performanse) proizvodio bi se iz fosilnih goriva, a ujedno bi se mogao koristiti za pogon motornih vozila. [5]

Poprečni presek superprovodnika sa tečnim vodonikom prikazan je na slici 2.

#### 3.3. Prvi američki nanogrid – kvantni prenosni vod za nacionalni smart grid osnovni test

Cilj stvaranja kvantnih vodova je da se omogući prenos snage reda TW (1.000.000 MW) sa jednog kraja američkog kontinenta na drugi. Ovaj novi tip prenosnih vodova omogućava 3 do 5 puta veći prenos snage od bakarnih provodnika. Keramički presvučen superprovodnik,

razvijen od strane Los Alamos-a, za manje od dve godine će se proizvoditi po ceni veoma bliskoj ceni bakarnih provodnika.



Slika 2 – Poprečni presek provodnika.

Ovaj provodnik, ohlađen tečnim azotom na  $-320$  F, prenosi struju bez otpornosti – zanemarljiva je. Superprovodnik bez otpornosti može da prenosi veću struju od običnog bakarnog provodnika. Ne tako davno, proizvođači provodnika (American Superconductor Inc. In Westborough, Mass, and SuperPower Inc. In Schenectady) uspeli su da naprave superprovodnik dužine svega 10 metara. Oni očekuju da će za oko dve godine uspeti da proizvedu superprovodnik dužine 1 kilometar.

Superprovodni kablovi, koji moraju biti hladni, mogu zameniti bakarne samo ako su energetske vodovi pokopani. Cena ukopavanja energetskih vodova čini ovu tehnologiju prihvatljivom samo u gusto naseljenim predelima.

Nova nano tehnologija koja će biti veoma važna tek nakon pet godina odnosi se na:

- kablove za velike struje koji će zameniti postojeću električnu mrežu;
- baterije i super kondenzatore koji će poboljšati mogućnosti distributivnih generatora od 10 do 100 puta;
- nanoelektroniku koja će zameniti senzore i energetske kontrolne uređaje;
- skladišta-revolucija lakih metala za rezervoare visokog pritiska, zamajce i pretvaranje vodonika;
- gorivne ćelije distributivnih generatora – doći će do pada njihove cene od 10 do 100 puta;
- svetla nanotehnologije za zamenu sijalica sa užarenim vlaknom fluorescentnim sijalicama.

Dakle, nano provodnici su dosta superiorniji od bakarnih jer pored toga što im je električna provodnost veća, oni su lakši, otporniji na visoke temperature, imaju veću čvrstoću itd. [5].

#### 3.4. Simulacione mogućnosti modelovanja prenosnih i distributivnih zagušenja, kaskadnih ispada, raznih nepogoda i ponovnog uspostavljanja rada

*DSTS* (Decision Support Threat Simulator – Simulator nepogoda u mreži za pomoć pri donošenju odluka) /*DEW* (Distribution Engineering Workstation – Radna stanica za

distributivni inženjering) je sistem dizajniran da ubrzano uči iz mrežnih simulacija različitih scenarija zagušenja i kaskadnih ispada, usled delovanja vremenskih nepogoda, ispada opreme, terorizma i ostalih slučajeva sa kojima bi sistem operatori morali da nauče da se izbore u sistemu budućnosti. *DSTS* sistem učenja koristi *DEW* simulator da bi došao do odgovarajućih reakcija u upravljanju nepogodama. *DSTS* identifikuje i optimizira odgovore na sledeće probleme koji pogađaju mrežu:

- Koje su nove pretnje elektroenergetskom sistemu?
- Koje su nove kritične tačke u mreži?
- Koje su nove šeme nepovoljnih razvoja događaja i kaskadnih efekata?
- Koji su najbolji odgovori na date scenarije?

*DSTS* sistem učenja je inicijalizovan sa matricama učenja koje predstavljaju generalizovan oblik veštačkih neuralnih mreža. Dve ove matrice spregnute zajedno predstavljaju dva nivoa neuralne mreže. Tokom procesa učenja menjaju se težinski faktori ovih matrica pod uticajem simulatora i reakcija operatora. [5]

#### 3.5. Inteligentne podstanice dodate sa ciljem preusmeravanja toka snage oko zagušenja u mreži i preuzimanja akcija predodređenih simulacijama

Svaki inteligentni kontroler dodat sistemu prenosa za preusmeravanje opterećenja oko zagušenja bi eliminisao potrebu za oko 100 MW buduće proizvedene snage. Problem preusmeravanja toka snage postao je jednako značajan kao i problem nedostatka proizvodnih kapaciteta. Električna energija se prenosi na sve veće udaljenosti, što dodatno komplikuje dati problem. Javlja se potreba za prekidačima koji su dovoljno jaki i brzi da kontrolišu tok snage, gde dolaze do izražaja tiristori snage. Interkonektivni vodovi su prvobitno uvedeni sa ciljem povećanja pouzdanosti i smanjenja troškova, međutim njima se prenose i poremećaji. Oni se šire mrežom nelinearno, izbacujući podstanice u talasima. Sa višim naponima dolazi i veća dinamička nestabilnost, tako da su operatori često prinuđeni da ograničavaju opterećenje vodova na 60% njihovog termičkog kapaciteta. Kombinacija energetske elektronike sa Smart Control sistemima – inteligentnim sistemima za kontrolu, može da nadomesti ovaj gubitak kapaciteta koristeći programabilne procesore koji koriguju porast ili pad napona u delićima sekunde, prepodešavanjem teretnih menjača transformatora ili promenom topologije mreže. *FACTS* (Flexible AC Transmission System-fleksibilni AC sistem prenosa) omogućava skoro trenutnu kontrolu tokova snaga, čime stabilise sistem posle poremećaja, olakšava ili čak eliminiše zagušenja, povezuje mreže, integriše distributivne generatore, onemogućava stvaranje kružnih struja. Par statičkih sinhronih kompenzatora menjaju oblik naizmjenične struje voda, čime omogućuju prenos energije sa jednog voda na drugi. Električna energija je skladištena i oslobođena pomoću kondenzatora velikog kapaciteta. [5]

#### 3.6. Dodavanje distributivnih generatora i distributivnog skladištenja električne energije

Unapređenje efikasnosti rada sistema utiče kako na proizvodnju, tako i na potrošnju električne energije.

Industrijskim potrošačima mora se omogućiti da učestvuju u funkciji odsecanja opterećenja, ako postoji mogućnost njihovog napajanja iz distributivnog generatora. Time bi se smanjilo vršno opterećenje, bez gubitka produktivnosti. Tehnički problemi izjednačenja napona, faznog stava i učestanosti distributivnog generatora i mreže je problem koji inteligentna mreža može da reši. Upotreba DC vodova može da pruži značajno olakšanje takvog problema. Distributivni generatori imaju nižu termičku efikasnost i veću emisiju štetnih gasova, dok centralizovane elektrane, ukoliko su značajno udaljene od mesta potrošnje, imaju velike gubitke električne energije u prenosu. Distributivni generatori i skladišta trebaju biti postavljeni na udaljene krajeve distributivne mreže koji su posebno ranjivi na kolebljivost električne energije. Tehnički problemi povezivanja distributivnih generatora su:

- Može li se povezivanje distributivnih generatora sa krajnjim korisnicima učiniti jednostavnijim?
- Može li se značajan broj distributivnih generatora povezati i u upetljane i u radijalne mreže?
- Da li postoji sigurno, pouzdano i troškovno efikasno povezivanje distributivnih generatora?
- Da li se rešenja povezivanja mogu izvršiti pravovremeno?
- Da li se inženjerske studije za povezivanje mogu eliminisati, standardizovati ili automatizovati?
- Kako utvrditi da li je dati distributivni generator kompatibilan sa opremom krajnjeg korisnika ili sa drugim distributivnim generatorima?
- Da li se kvalifikovani sistemi povezivanja mogu sertifikovati tako da budu instalirani uz minimum testiranja na terenu?

Tehnologija skladištenja energije omogućava korišćenje električne energije tokom kratkog vremenskog perioda. Ona je od suštinske važnosti za korekciju padova, porasta i podrhtavanja napona, koja se javljaju prilikom uključenja distributivnih generatora i potrošača. Primeri tehnologije razvoja skladištenja električne energije su:

- Baterije;
- Konvencionalne i superprovodne rotirajuće mase;
- Superprovodna skladišta magnetne energije;
- Superkondenzatori;

Skladišta električne energije koja koriste vazduh pod pritiskom. [4, 5]

#### 4. ULOGA SOFTVERA U OSTVARENJU CILJA – STVARANJU INTELIGENTNE MREŽE

Kako je već naglašeno, treba postići potpunu digitalizaciju mreže kao celine. Danas SCADA sistemi omogućavaju daljinski nadzor elemenata, ali samo na višim naponskim nivoima. Ovo dovodi do problema nemogućnosti pristupa elementima na niskonaponskim delovima, odnosno do pristupa vrednostima električnih veličina na samim elementima. Planerima distributivne mreže, kao i dispečerima, trebaju tačne, brze i detaljne informacije kako o trenutnom stanju, tako i o stanju u prošlosti. Softverska rešenja za date probleme postoje, poput DMS-a za distributivne mreže, gde se pomoću isprogramiranih funkcija, primenom različitih algoritama i estimacije stanja, dobijaju željeni rezultati i informacije i za niže napone. Međutim, ovaj softverski paket nije rasprostranjen.

Fundamentalna komponenta stvaranja inteligentnih mreža biće robusna i dinamična mreža komunikacija. Ona će obezbediti navedene brze (real-time) i tačne podatke, dvosmernu komunikaciju i interakciju svake komponente sistema, od proizvodnje do krajnjih potrošača. Potrebni su naravno i novi fizički uređaji (npr. prekidači, osigurači, kao i merni uređaji na potrošačkoj strani). I na kraju treba obezbediti logičku integraciju svih informacija. Za sve navedeno ključan je softver, koji omogućava mrežu komunikacija, ali i menadžment nad dobijenim podacima. [6, 7]

#### 5. ZAKLJUČAK

Ukoliko se želi ostvariti stabilan i pouzdan sistem budućnosti sa sigurnim i neprekidnim napajanjem potrošača, koji moderno tehničko društvo zahteva, investicije će biti velike, trebaće dug vremenski period, ali će inteligentna mreža u potpunosti podržati ekonomski razvoj i zahteve nametnute većom potrebom za električnom energijom. Viši nivo inteligencije zahteva razvoj i širu upotrebu naprednih tehnologija, koje bi omogućile digitalno i daljinsko upravljanje sistemom i komunikaciju među elementima. Takođe, povećanje inteligencije dovodi do novih funkcija koje poboljšavaju upravljanje EES-a. [3]

#### 6. LITERATURA

- [1] [http://www.pewclimate.org/docUploads/10-50\\_Anderson\\_120604\\_120713.pdf](http://www.pewclimate.org/docUploads/10-50_Anderson_120604_120713.pdf)  
From workshop proceedings, "The 10-50 Solution: Technologies and Policies for a Low-Carbon Future."The Pew Center on Global Climate Change and the National Commission on Energy Policy. naziv rada The Distributed Storage-Generation "Smart" Electric Grid of the Future
- [2] <http://www.w2agz.com> – 6.4 MVA resistive fault current limiter based on Bi-2212 superconductor
- [3] S. Massoud Amin, Bruce F. Wollenberg, "Toward a Smart Grid", IEEE power & energy magazine, september/october 2005.
- [4] Standardizing the Classification of Intelligence Levels and Performance Of Electricity Supply Chains  
NEMA  
Contributors: ABB, Cooper Power Systems, Eaton, Emerson, GE, Nexans, Rockwell Automation, Siemens, Square D, Thomas and Betts 12-18-2007
- [5] <http://www.ideo.columbia.edu/res/pi/4d4/testbeds/Smart-Grid-White-Paper.pdf>
- [6] EPRI Smart Grid Demonstrations Overview – Mark McGranaghan Jun 2008
- [7] <http://www.xcelenergy.com/docs/SmartGridWhitePaper.pdf>

**Abstract** – The paper deals with a problem of today's power systems and its fast growth. This leads to a question of future functionality of its equipment. The concept of Smart Grid is given with its levels of intelligence and some examples of necessary future elements.

#### SMART GRID CONCEPT WITH AN OVERLOOK ON IMPLEMENTATION IN AMERICAN GRID

D. Grabež, M. Galić, D. Trivunović, P. Vidović

## ОДЗИВ ПРЕНОСНИХ ВОДОВА НА ИНДИРЕКТНА АТМОСФЕРСКА ПРАЖЊЕЊА

Младен Зеџ, Мићо Гаћановић, *Електротехнички факултет у Бањој Луци*

**Садржај** – У раду је представљена електромагнетна теорија о настанку и ефектима индукованих пренапона на средњенапонским и нисконапонским водовима. Дато је аналитичко рјешење за индуковани напон и то за струју пражњења моделовану таласом са линеарно растућим челом и линеарним опадајућим зачелом. Написан је програм у МАТЛАБу на основу којег је могуће анализирати утицај појединих параметара струје пражњења на висину и облик индукованог пренапонског таласа. На крају су приказани и одговарајући резултати.

## 1. УВОД

Посљедњих пар година дошло је до интензивнијег проучавања индиректних атмосферских пражњења и њиховог утицаја на поремећаје настале у дистрибутивној мрежи. На ово је нарочито утицало све веће кориштење осјетљиве електричне опреме у разним електричним апаратима (прекидачима, растављачима, контролним и заштитним круговима), и повећани захтјеви потрошача у погледу квалитета испоручене електричне енергије. Како се показује, индуковани пренапони су одговорни за већину кварова на ваздушним дистрибутивним водовима, а који узрокују краткотрајне прекиде и поремећаје осјетљивим електричним уређајима [1, 2].

Процјена висине и таласног облика индукованих атмосферских пренапона је знатно сложенија од анализе пренапона при директним атмосферским пражњењима. Постоји много теорија о настанку и ефектима индукованих пренапона на преносним и дистрибутивним водовима (Wagner, Bewley, McCann, Szpor, Golde, Lundholm, Rusck, Pepet – Lepine, итд.) и све се могу подијелити у више група у зависности од тога који ефекат се сматра доминантним [1]: електростатички утицај облака, електростатички утицај скоковитог лидера, магнетни утицај главног удара, електромагнетни повратног удара. Треба напоменути да је ова посљедња хронолошки најновија и најкомплетнија од свих наведених.

## 1.1. Узрок индукованих пренапона и начин њиховог израчунавања

Атмосферска пражњења, било између облака или у земљу генеришу промјенљиво електромагнетно поље које може индуковати знатне пренапоне на оближњим ваздушним преносним водовима. Фаза пражњења, звана повратни удар се сматра најутицајнијом у односу на амплитуду и облик индукованог пренапонског таласа јер се најинтензивније електромагнетно зрачење јавља за вријеме ове фазе. Другим рјечима, утицај наелектрисања облака или скоковитог лидера на амплитуду индукованог напона је занемарљив у односу на утицај повратног удара. Зато ће се у наредној анализи посматрати само ова фаза.

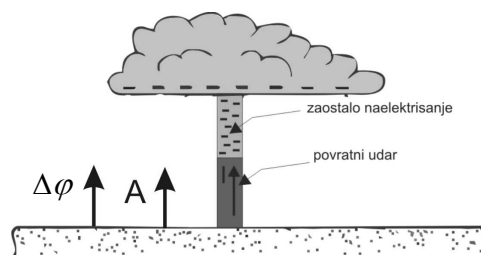
Сам прорачун индукованог пренапона захтјева сљедеће кораке:

- Изабрати модел струје повратног удара који дефинише просторну и временску расподјелу струје пражњења дуж канала, за вријеме повратног удара.
- Прорачун промјенљивог електромагнетног поља дуж линије вода узрокованог струјом повратног удара, укључујући ефекат коначне брзине простирања поља.
- Прорачун резултујућег индукованог пренапона дуж вода, усљед електромагнетне интеракције поља и проводника вода.

## 2. ЕЛЕКТРОМАГНЕТНА ТЕОРИЈА ИНДУКОВАНИХ ПРЕНАПОНА

За процјену облика и амплитуде индукованих пренапона, на основу електромагнетне теорије утицаја главног удара, уводе се сљедеће претпоставке:

1. Посматра се само електростатичка и магнетна компонента индукованог напона усљед струје повратног удара и заосталог наелектрисања у горњем дијелу канала грома (слика 2.1).
2. Расподјела наелектрисања у каналу грома је униформна.
3. Струјни талас, облика одскочне функције, се креће константном брзином  $v$ , мањом од брзине свјетлости ( $\beta = v/v_c < 1$ , гдје је  $v_c$  брзина свјетлости). Резултат који се добије се може, помоћу конволуционог интеграла, трансформисати дако да одговара било којем другом облику струје пражњења.
4. Канал грома је вертикалан.
5. Преносни водови су без губитака и земља се сматра хомогеном и идеално проводном.
6. Занемарује се тренутна вриједност радног напона.
7. Амплитуда струје повратног удара се усваја да је једнака двострукој вриједности амплитуде струје упадног таласа због рефлексије од идеално проводне земље.
8. Сва три фазна проводника су довољно близу и да се на њима индукују идентични пренапони.

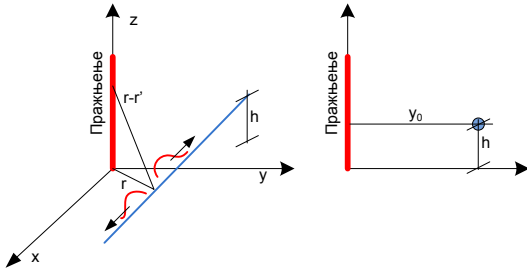


Сл. 2.1 Канал пражњења

Правоугаони координатни систем се поставља на мјесто гдје се десило атмосферско пражњење, на површини земље. Линија вода је удаљена  $y_0$  (m) од координатног почетка, налази се на висини  $h$  (m) од



површине земље и простире се и смјеру осе  $x$  (слика 2.2). Почетни временски тренутак ( $T = 0$ ) се бира када повратни удар крене са земље према облаку.



Сл. 2.2 Положај координатног система

### 2.1 Индукујући напон

Укупно електрично поље, повезано са наелектрисањем и струјом повратног удара канала грома, у било којој тачки околног простора се може одредити са [2]:

$$E_i = E_{ei} + E_{mi} = -\nabla\varphi - \frac{\partial \mathbf{A}}{\partial t} \quad (2.1)$$

гдје је  $\varphi$  индукујући скалар потенцијал, који настаје услед заосталог наелектрисања повратног удара, а  $\mathbf{A}$  индукујући вектор потенцијал који настаје услед струје повратног удара. Они се могу прорачунати сматрајући канал грома идеално вертикалним [5]:

$$\varphi(\mathbf{r}, t) = \frac{1}{4\pi\epsilon} \int \frac{\rho(\mathbf{r}', t - \sqrt{\epsilon\mu}|\mathbf{r} - \mathbf{r}'|)}{|\mathbf{r} - \mathbf{r}'|} dv' \quad (2.2)$$

$$\mathbf{A}(\mathbf{r}, t) = \frac{\mu}{4\pi} \int \frac{\mathbf{J}(\mathbf{r}', t - \sqrt{\epsilon\mu}|\mathbf{r} - \mathbf{r}'|)}{|\mathbf{r} - \mathbf{r}'|} dv' \quad (2.3)$$

гдје је  $\rho(C/m^2)$  – густина наелектрисања,  $J(A/m^2)$  – густина струје, а интеграли се по запремини извора (канала грома у овом случају).

Познавајући  $\varphi$  и  $\mathbf{A}$  и уважавајући њихов смјер, можемо одредити индукујући напон  $V_i$  у некој тачки вода  $x$ , као [2]:

$$V_i = -\int_0^h E_i dz = -\int_0^h E_{ei} dz - \int_0^h E_{mi} dz = V_{ei} + V_{mi} \quad (2.4)$$

Како је висина преносног вода  $h$  занемарљива у односу на висину облака (дужину канала грома), можемо сматрати да је индукујуће електрично поље испод вода константно и једнако оном на површини земље:

$$V_i = \int_0^h \left( \nabla\varphi + \frac{\partial \mathbf{A}}{\partial t} \right) dz \approx \left( \nabla\varphi + \frac{\partial \mathbf{A}}{\partial t} \right) h \quad (2.5)$$

Овај индукујући напон ће дјеловати дуж цијелог вода, а могуће га је измјерити само у одсуству било какве проводне средине (проводника). Индукујући напон, у различитим тачкама на линији вода ће бити различит. Како је вод добар проводник, ове разлике у напону би тежиле да се изједначе протоком струје, тако да би напон који би мјерили између тачке на проводнику и тачке на земљи, директно испод, био различит од индукујућег напона. Овај напон се назива *индуковани напон* и прорачун овог напона је главни циљ. Због ефекта кашњења потенцијали  $\varphi$  и  $\mathbf{A}$  у тачки  $\mathbf{r}$  и временском тренутку  $t$ , морају потицати из неког ранијег временског тренутка  $t'$ :

$$t' = t - \frac{|\mathbf{r} - \mathbf{r}'|}{c} \approx \frac{\sqrt{x^2 + y_0^2}}{c} \quad (2.6)$$

Другим ријечима индуковани напон на воду има вриједност 0, док не прође временски интервал  $t = t_0$ :

$$V_i = \Psi(x, t - t_0) h(t - t_0) \quad (2.7)$$

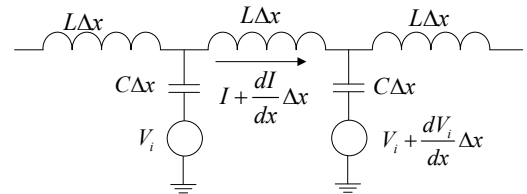
Индукујући напон за негативно пражњење уз наведене претпоставке је облика [5]:

$$\Psi(x, t - t_0) = -\frac{60I_0 h}{\beta} \left[ \frac{1 - \beta^2}{\sqrt{\beta^2 c^2 (t - t_0)^2 + (1 - \beta^2) r^2}} - \frac{1}{\sqrt{h_c + r^2}} \right] \quad (2.8)$$

гдје је  $I_0$  – амплитуда струје пражњења,  $h$  – висина фазног проводника изнад земље,  $\beta$  – однос брзине повратног удара и брзине свјетлости (0.1-0.5),  $r$  – удаљеност посматране тачке  $x$  на воду од мјеста удара и  $h_c$  – средња висина облака.

### 2.2 Индуковани напон

Занемарујући губитке, преносни вод се може моделовати као низ  $L [H/m]$  и  $C [F/m]$  сегмената (слика 2.3). Ефекат индукујућег напона се моделује помоћу напонског извора  $V_i$  на сваком сегменту.



Сл. 2.3 Једна секција вода

Према замјенској шеми на слици 2.3 може се написати сљедећа парцијална диференцијална једначина:

$$\frac{\partial^2 V}{\partial x^2} - \frac{1}{c^2} \frac{\partial^2 V}{\partial t^2} = -\frac{1}{c^2} \frac{\partial^2 V_i}{\partial t^2} = F(x, t) \quad (2.9)$$

гдје је  $c = \frac{1}{\sqrt{LC}} = \frac{1}{\sqrt{\epsilon_0 \mu_0}} = 3 \cdot 10^8 [m/s]$  и  $F(x, t) = -\frac{1}{c^2} \frac{\partial^2 V_i}{\partial t^2}$ .

Једначина (2.9) је нехомогена једначина таласа индукованог пренапона дуж надземног вода и важи за било какву расподјелу наелектрисања дуж канала и било какав облик струје повратног удара. Један од начина њеног рјешавања је увођењем Греепове функције.

### 2.3 Греепова функција

Да би добили напон у некој тачки вода  $x$ , узрокованог неким расподјељеним извором  $F(x)$ , прво се прорачуна утицај сваке елементарне дионице, а затим се добијени резултат интегралом на домену цијелог извора. Ако са  $G(x, x')$  означимо напон у тачки вода  $x$  узрокованог јединичном импулсном побудом у тачки  $x'$  извора, тада за напон у тачки  $x$  на цијелом домену извора имамо:

$$V(x) = \int_a^b G(x, x') F(x') dx' \quad (2.10)$$

Функција  $G(x, x')$  се назива Греепова функција и има сљедеће особине:

1.  $G(x, x'+0) - G(x, x'-0) = 0$ ,
2.  $\frac{dG}{dx} \Big|_{x'+0} - \frac{dG}{dx} \Big|_{x'-0} = 1$ ,

3. Задовољава хомогену једначину на цијелом домену осим у тачки  $x'$ .
4. Задовољава дефинисане граничне услове

За овај случај гринову функцију добијамо из следеће хомогене диференцијалне једначине у Laplaceовом домену:

$$\frac{\partial^2 G(x, x', s)}{\partial x^2} - \frac{s^2}{c^2} G(x, x', s) = 0 \quad (2.11)$$

чије је опште рјешење:

$$G(x, x', s) = Ae^{\frac{sx}{c}} + Be^{-\frac{sx}{c}} \quad (2.12)$$

Константе А и В се одређују из граничних услова.

#### 2.4 Индуковани напон на воду бесконачне дужине

С обзиром на дужине реалних преносних водова, ова претпоставка је сасвим оправдана. Грениова функција је коначна када  $x \rightarrow \pm\infty$ ,

$$G_1 = Ae^{\frac{sx}{c}} \text{ за } x < x'; G_2 = Be^{-\frac{sx}{c}} \text{ за } x > x' \quad (2.13)$$

Из 1. и 2. особине Грениове функције слиједи:

$$Ae^{\frac{sx'}{c}} = Be^{-\frac{sx'}{c}} \Rightarrow B = Ae^{\frac{2sx'}{c}}; A = -\frac{ce^{-\frac{sx'}{c}}}{2s} \Rightarrow B = -\frac{ce^{\frac{sx'}{c}}}{2s} \quad (2.14)$$

Коначно за Грениову функцију имамо:

$$G_1(x, x', s) = \frac{-c}{2s} \exp\left(-\frac{s(x'-x)}{c}\right) \text{ за } x < x' \quad (2.15)$$

$$G_2(x, x', s) = \frac{-c}{2s} \exp\left(\frac{s(x'-x)}{c}\right) \text{ за } x > x'$$

Ако примјенимо (2.10) добијамо:

$$V(x, s) = \int_{-\infty}^x G_2(x, x', s) F(x', s) dx' + \int_x^{\infty} G_1(x, x', s) F(x', s) dx' = V_1(x, s) + V_2(x, s) \quad (2.16)$$

#### 2.5 Индуковани напон за струју повратног удара произвољног облика

Индуковани напон узрокован струјом повратног удара  $I(t)$ , произвољног облика се може израчунати на неколико начина. Први начин је да се одреди индукујући напон за јединичну побуду. Затим се на основу правила конволуције одреди индукујући напон за произвољну побуду, а сам индуковани напон се добије директно рјешавањем диференцијалне једначине (2.9). Други начин је да се одреди индуковани напон за скоковиту побуду и да се онда на то рјешење примјени правило конволуције за произвољну побуду. Трећи начин представља нумеричко рјешење проблема. Овдје ћемо искористити први начин рјешавања.

За индукујући напон, струје повратног удара произвољног облика, на основу правила конволуције можемо писати:

$$V_i = \int_0^t \frac{d}{dt} \{I(t-\tau)\} \cdot V_{istep}(x, \tau) d\tau \quad (2.17)$$

$$V_{istep} = \Psi_0(x, t-t_0)h(t-t_0); \Psi_0 = \Psi(x, t-t_0)/I_0$$

гдје је  $V_{istep}$  индукујући напон узрокован струјом облика одскочне функције.

Под интегралом се налази извод побудне струје, а разлог томе је што индукујући напон сразмјеран изводу индукујућег вектора потенцијала по времену, односно струји, израз (2.5). Користећи правила Laplaceове трансформације (конволуције и временског помјерања) израз (2.17) можемо написати у Laplaceовом домену као:

$$V_i(x', s) = sI(s)\psi_0(x', s)e^{-st_0} \quad (2.18)$$

Ако искористимо једнакост (2.9), у Laplaceовом облику, и уврстимо нову вриједност индукујућег напона (2.18) добијамо израз за индуковани напон у тачки вода  $x$ , исто тако у Laplaceовом домену:

$$V(x, s) = \frac{1}{2c} \left[ sI(s) \left\{ \begin{aligned} & s \int_{-\infty}^x \psi_0(x', s) e^{-s(t_0 - \frac{x'-x}{c})} dx' + \\ & + s \int_x^{\infty} \psi_0(x', s) e^{-s(t_0 + \frac{x'-x}{c})} dx' \end{aligned} \right\} \right] \quad (2.19)$$

Преласком у временски домен, кориштењем правила конволуције добијамо:

$$V(x, t) = \frac{1}{2c} \int_0^t \frac{d}{dt} I(t-\tau) \left[ \frac{d}{d\tau} \int_{-\infty}^x \psi_0\left(x', \tau + \frac{x'-x}{c}\right) h\left(\tau - t_0 + \frac{x'-x}{c}\right) dx' \right] d\tau + \frac{1}{2c} \int_0^t \frac{d}{dt} I(t-\tau) \left[ \frac{d}{d\tau} \int_x^{\infty} \psi_0\left(x', \tau - \frac{x'-x}{c}\right) h\left(\tau - t_0 - \frac{x'-x}{c}\right) dx' \right] d\tau = V_1(x, t) + V_2(x, t)$$

Доња граница интеграљења за  $V_1(x, t)$ ,  $-\infty$ , због множења са одскочном функцијом, се може замијенити са  $x_{01}$ .

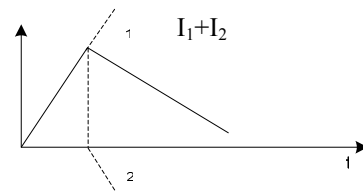
$$\tau \geq t_0 - \frac{x'-x}{c}, \text{ на граници } \tau = t_0 - \frac{x_{01}-x}{c} = \frac{\sqrt{x_{01}^2 + y_0^2} - x_{01} - x}{c} \Rightarrow x_{01} = \frac{y_0^2 - (c\tau - x)^2}{2(c\tau - x)} \quad (2.20)$$

Слично важи и за  $V_2(x, t)$  гдје се  $\infty$  може замијенити са  $x_{02}$ .

$$x_{02} = \frac{(c\tau - x)^2 - y_0^2}{2(c\tau - x)} \quad (2.21)$$

#### 2.6 Модел струје пражњења таласом са линеарно растућим челом и линеарно опадајућим зачељем

Да би могли видјети како стрмина таласа или трајање чела и зачеља таласа утичу на максималну вриједност и на облик индукованог пренапонског таласа, може се, са довољном тачношћу посматрати струја пражњења моделована таласом са линеарно растућим челом и линеарно опадајућим зачељем (слика 2.4). Такав пренапонски талас аналитички се може представити са двије линеарне функције међусобно помјерене за вријеме трајања чела таласа (израз 2.22).



Сл. 2.4 Лин. растући, лин. опадајући струјни талас

Поменуте функције се анализирају одвојено а рјешења се суперпонирају да би добили аналитички израз за укупни индуковани напон у некој тачки вода.

$$i(t) = \alpha_1 t h(t) - \alpha_2 (t - T_c) h(t - T_c) = I_1(t) + I_2(t) \quad (2.22)$$

гдје је  $\alpha_1 = I_p / t_f$  и  $\alpha_2 = I_p (2t_H - t_f) / 2t_f (t_H - t_f)$ .

Подробно је даље наћи Laplaceов облик израза (2.22) и поновити сву, већ спомену, процедуру.

Аналитичко рјешење овог проблема се овдје неће наводити, и може се пронаћи у литератури [2, 6].

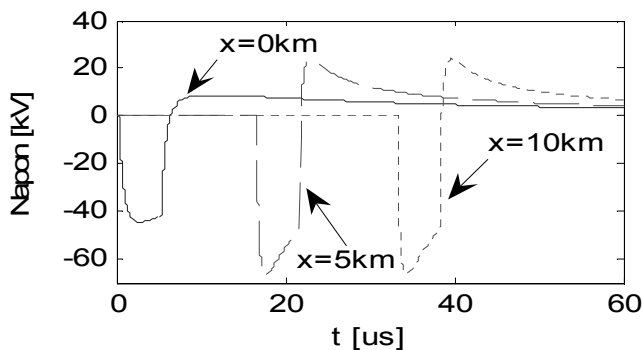
У наредном поглављу приказани су резултати програма, написаног у програмском пакету Матлаб (слика 3.7), за побудну струју моделовану таласом са лин. растућим челом и лин. опадајућим зачељем. Дата је и анализа утицаја појединих параметара пражњења на облик и амплитуду индукованог пренапона.

### 3. РЕЗУЛТАТИ

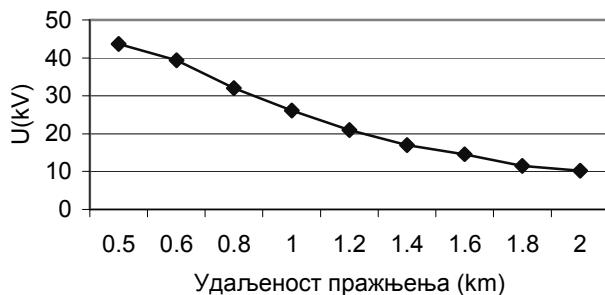
Амплитуда индукованог пренапона директно је сразмјерна средњој висини вода изнад земље  $h_p$  и амплитуди струје повратног удара  $I_p$ . Промјена индукованог напона у функцији осталих параметара је, како се показује веома комплексна. Неки од ових параметара су: удаљеност посматране тачке на воду од мјеста пражњења, таласни облик струје повратног удара ( $T_c$ ,  $T_z$ ), брзина повратног удара и висина облака ( $hc$ ). Ове зависности су дате на сљедаћим сликама.

Претпостављају се сљедећи параметри анализе уколико се не наведе другачије:

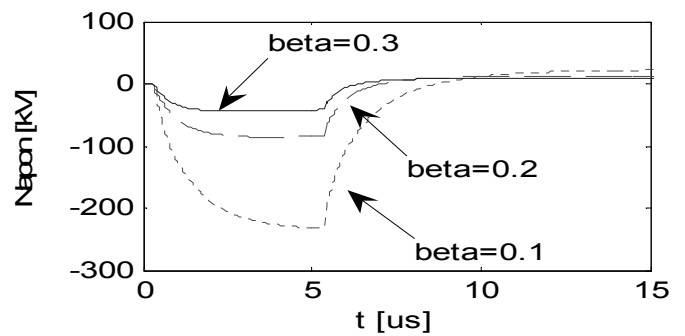
$$h_c = 3 \text{ km}; h_p = 10 \text{ m}; x = 0 \text{ m}; y_0 = 100 \text{ m} \\ \beta = 0.3; I_p = 30 \text{ kA}; T_c = 5 \text{ } \mu\text{s}; T_z = 5 \text{ ms}$$



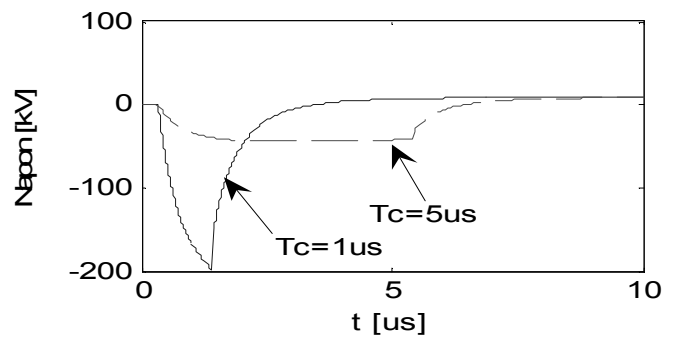
Слика 3.1 Индуковани пренапонски талас  $y_0=100$



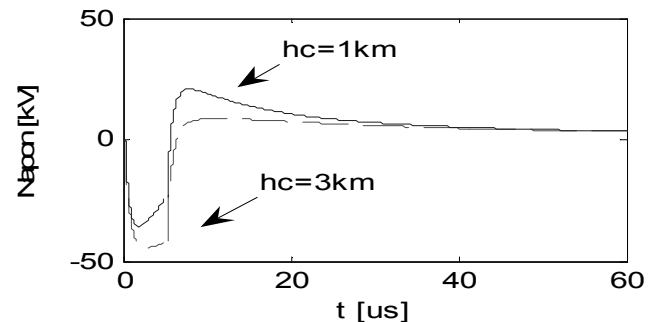
Слика 3.2 Утицај удаљености пражњења



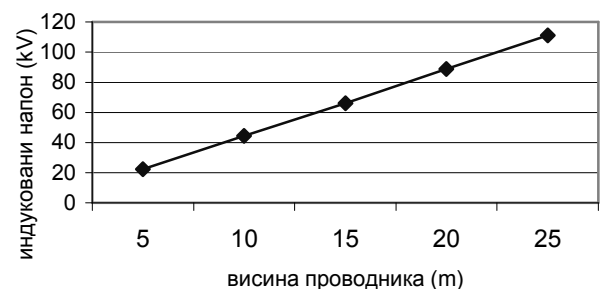
Слика 3.3 Утицај брзине повратног удара



Слика 3.4 Утицај чела таласа

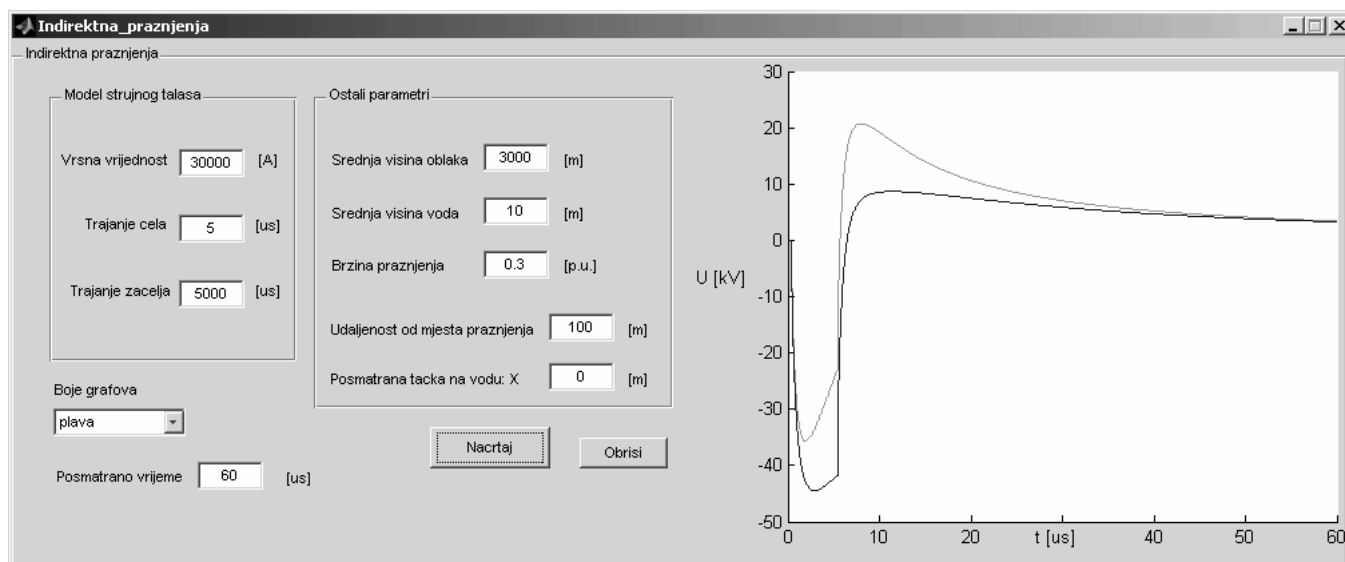


Слика 3.5 Утицај висине облака



Слика 3.6 Утицај средње висине проводника

Може се уочити да је индуковани талас напона биполарног карактера, у почетном тренутку негативан, а касније позитиван и да има тенденцију пораста амплитуде са удаљавањем од мјеста удара. То је последица суперпозиције индукованог таласа, на мјесту које је ближе мјесту удара, који се простире по воду са таласима који се индукују у тачкама које су удаљене од мјеста квара. Ово треба узети с резервом, с обзиром да је занемарена подужна отпорност вода, којом се моделују губици при преносу. Реално се ови таласи релативно брзо пригушују и њихов утицај је већ након неколико стотина метара занемарљив [1, 3, 4].



Слика 3.7 МАТЛАБ GUI за прорачун индукваног напона

#### 4. ЗАКЉУЧАК

Из претходне анализе можемо видјети да се на преносним водовима могу индуковати знатни пренапони. Уколико је подносииви ниво изолације (*BIL*, *Basic Insulation Level*), посматраног вода, мањи од овог напона доћиће до повратног прескока на изолаторским ланцима, тј. до краткотрајних прекида у напајању. За разлику од директних атмосферских пражњења, гдје до прескока скоро увијек долази, без обзира на *BIL*, код индиректних пражњења број повратних прескока опада са порастом изолационог нивоа. Сматра се да овакви индуковани пренапони могу бити опасни за преносне системе чији је изолациони ниво мањи од 300kV, односно за системе средњег и ниског напона [2, 6]. Као што је већ наведено, за потребе овог рада написан је програм у Матлабу помоћу којег се, за одређене параметре пражњења, геометрије вода, може приказати облик и амплитуда индукованог пренапона. На основу тих резултата, и у зависности од анализе прикључених електричних апарата на посматрани вод, може се закључити, да ли је потребна и какву заштиту примјенити од оваквих пренапонских таласа. Као проширење овог рада могла би бити примјена нумеричке методе за прорачун индукованих пренапона, чиме би се у анализу могли уврстити неки од занемарених ефеката, као што је активна отпорност вода или модел пренапонског таласа у облику двоструко експоненцијалне функције.

#### 5. ЛИТЕРАТУРА

[1] М. Savić, Z. Stojković: *Tehnika visokog napona: atmosferski prenaponi*. Elektrotehnički fakultet Beograd, 2001. god.

[2] Pritindra Chowdhuri: *Electromagnetic Transients in Power Systems, Second Edition*. Research Studies Press, 2004.

[3] Leonard L. Grigsby: *Electric Power Engineering Handbook, Second Edition*. CRC Press 2007.

[4] Младен Зеџ: *Прелазни процеси у електроенергетским системима: Ефекти атмосферских пражњења*. Дипломски рад, Електротехнички факултет Бања Лука 2008.

[5] Јован Сурутка: *Електромагнетика*. Грађевинска књига, Београд 1978.

[6] С.А. Nanucci, F. Rachidi, "Lightning-induced overvoltages", *IEEE Transmission and Distribution Conference*, New Orleans 1999.

**Abstract** – The problem of disturbances produced by lightning-induced overvoltages on distribution lines has been carefully reconsidered in the last years by power utilities. This is motivated by the widespread use of sensitive electronic devices in the power system equipment and by the increasing demand by customers for good quality in the power supply. This paper discusses the effects of return stroke parameters on the lightning induced voltage waveforms. For computation of induced voltage, lightning return-stroke current was represented by a linearly rising and linearly falling wave and an electromagnetic theory was presented. The results are obtained from MATLAB program written for this paper.

#### OVERVOLTAGES CAUSED BY INDIRECT LIGHTNING STROKES

Младен Зеџ, Мићо Гаћановић

## WHY THE POWER GRID NEEDS CRYPTOGRAPHY?

V.B. Litovski, P.M. Petković, *University of Niš, Serbia*

**Abstract:** *New developments and the future of electrical energy production and distribution system are investigated first. Use of alternative energy resources, synergy with the existing large energy generation facilities, control of the distribution, integrated billing and control, information distribution via the power grid and many others are the facts that are to be considered while conceiving the system in future. It comes that electronics and ICT will play a major role in control, billing and communication. Information is expected to flow at any level of distribution and control. That already gives opportunities for misuses such as tampering and eavesdropping at the power lines used for communication imposes the need of secure communication. We will, therefore, explain how and why cryptography is intended to be used within the TR 1107 project (financed by the Serbian Ministry of Science) in order to prevent attacks on the information distributed via the power grid. We also discuss the physical implementation of the cryptographic infrastructure with special attention paid to the so-called side channel attacks (SCA).*

**Keywords:** Electricity, control, power grid, microgrid, tampering, eavesdropping, cryptography, side channel attack.

### 1. INTRODUCTION

Modern society critically depends on a secure supply of high-quality electrical energy [1]. According to an International Energy Agency estimate, global investments required in the energy sector over the period 2003-2030 are about USD16 trillion. Future electricity grids have to adapt to changes in technology while matching societal values for environment and commerce. Technologies should also demonstrate reliability, sustainability, and cost effectiveness. At the distribution level, the new requirements call for the development of:

- distribution grids accessible to distributed generation (DG) and renewable energy sources (RESs), either self-dispatched or dispatched by local distribution system operators,
- distribution grids enabling local energy demand management interacting with the users through smart metering systems, and
- distribution grids that benefit transmission dynamic control techniques and overall level of power security, quality, reliability, and availability.

Putting all together, distribution grids are being transformed from passive to active networks in the sense that decision-making and control is distributed and the power flows bi-directionally. The function of the active distribution network is to efficiently link power sources with customer demands, allowing both to decide how best to operate in real time. Power flow assessment, voltage control, and protection require cost-competitive technologies and new communication systems with information and communication technologies (ICTs) playing a key role.

Probably the most promising novel network structure is the microgrid paradigm. Microgrids comprise low voltage (LV) distribution system with distributed energy resources (DERs) as shown in Fig. 1, offering considerable control capabilities over the network operation. These systems are interconnected to medium voltage (MV) distribution network, but they can also operate isolated from the main power grid in case of faults in the upstream network.

To demonstrate the importance of the communication part of the microgrid-to-utility\_grid interconnection one may analyze Fig. 2 [2] where a schematic diagram of the interconnection switch based on circuit breaker is shown. Information is distributed both inner to the microgrid, and upstream to the utility network. Real time monitoring and inter-utility information sharing is handled. In that way control (voltage, frequency, power factor etc.) is enabled while, in parallel, the billing system and communication is made possible.

Fig. 3 emphasizes another view to importance of the ICTs for the future of the distribution system [3]. On one side it represents a bit futuristic view of a “household” where all loads and the advanced metering device are informatically interconnected to a dashboard that is controlled by the customer. It is supposed the customer will be capacitated to control the use of the resources that were made available to him based on information (measurement, billing, and pricing data) gathered at the dashboard. In the same time all customers are informatically interconnected to the “Meter Data Management Agency” and indirectly to the “Independent System Operator”. This is to anticipate a steady progression toward a Participatory Network.

An “advanced meter” (a collection of which is known as an Advanced Meter Infrastructure, or AMI) is an electronic meter that can be read and controlled remotely. In Fig. 3. we show how an AMI network could be organized in the future [3]. The network is divided into three main domains that are connected via Field-Area-Network (FAN) and potentially Wide-Area-Network (WAN) links.

Meters today already provide many potential advantages to Energy Service Providers (ESPs), their customers, and many other entities:

- 1) *Customer control:* Customers gain access to information on their current energy usage and real-time electricity prices.
- 2) *Demand response:* Power utilities can more effectively send control signals to advanced metering systems to curtail customer loads, either directly or in cooperation with the customer’s building automation system. Current demand response schemes are typically very coarse-grained and provide marginal power savings.
- 3) *Improved reliability:* More agile demand response and Distributed Energy Resource (DER) management can improve the reliability of the distribution grid by

preventing line congestion and generation overloads. These improvements will also reduce the strain on the transmission grid.

4) *Simplified sub-metering*: a single meter can monitor multiple customers, reducing equipment costs and maintenance burdens.

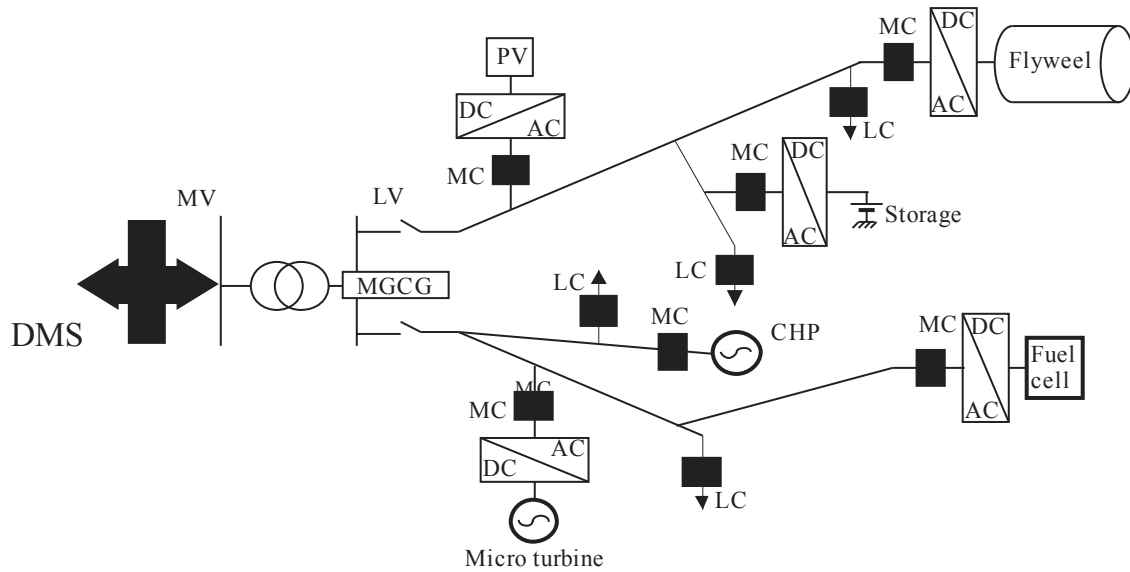


Figure 1. Typical microgrid structure coordinated by the microgrid central controller (MGCC) and interfaced to the distribution management system (DMS). MV = medium voltage, LV= low voltage, MC= medium current, PV= photo voltaic, LC= low current, CHP= combined heat and power] [1]

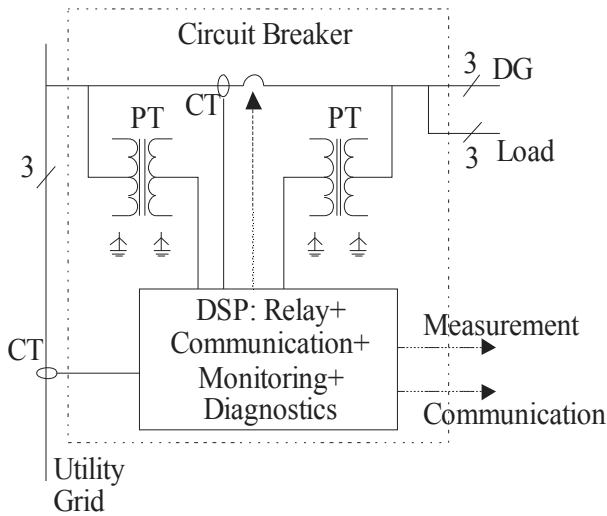


Figure 2. A circuit breaker based interconnection switch.

There are several distinct categories of advanced metering systems that support the functionality discussed above with varying degrees of success. The least capable systems use low-bandwidth, time-multiplexed radio networks, which preclude any advanced functionality beyond simply reading the meters due to bandwidth limitations. More capable systems use mesh networks to provide more consistent and perhaps higher-bandwidth connectivity, and the most capable systems have full broadband network connections. The less capable systems are typically less expensive to deploy initially, but high-bandwidth systems support more advanced services, possibly providing more economic benefits in the long run. This was all to enable the

envisagement of the complexity of the information infrastructure needed for the establishment of the future distribution system. There is an international push toward a more advanced infrastructure for the metering of electrical usage [4]. This is driven by applications like demand response, distributed energy resources, outage management, prepayment schemes, and improved theft detection as well as a desire to eliminate the expense of manually reading the meters in the field. AMI aims to accomplish this with computer-controlled meters linked by digital networks [5,6].

In the next threats to the AMI system conceived above will be considered first. Then, a view of an ICT infrastructure will be analyzed in order to come to the right physical position of the conceived cryptographic chip planned to be developed at the Laboratory for Electronic Design Automation (LEDA) at University of Niš. Design requirements will be discussed in order to get the right functionality and SCA resistance. In the appendix we are presenting a simplified version of the public key cryptography procedure in order to give some basic insight in the technology.

## 2. CRYPTOGRAPHY WITHIN THE POWER GRID AND ITS IMPLEMENTATION IN POWER METERING DEVICE

Just as cell phones have become ubiquitous, mobile computing platforms, advanced meters may become the first ubiquitous, fixed (non-mobile) computing platforms. This could have a number of positive outcomes, such as the expansion of network access into currently unreachable areas. However, it also raises serious privacy concerns. The

introduction of cell phones compromised the location privacy of customers, since the radio signals of cell phones can be tracked to determine the approximate locations of cell phone users. Similarly, advanced meters can potentially be used to determine not only whether a metered premise is occupied, but also how the occupants of the premise are currently behaving. This information could be correlated with location information to develop detailed profiles of those individuals, unless we control the dissemination of such information.

Another significant characteristic of advanced meters follows directly from the previous one. Massive meter deployments may lead to significant availability issues. If many meters attempt to transmit large quantities of data simultaneously, they may overload their communications infrastructure. This could interrupt service providers' income, if they are unable to collect billing data for significant periods of time. It could also lead to blackouts if load reduction signals are blocked or delayed.

While AMI could bring significant benefits, it is potentially subject to security violations such as tampering with the software in the meters, eavesdropping on its communication links, or abusing the copious amount of private data the new meters are able to collect. With anticipated deployments of millions of advanced meters, high costs for replacing meters, and greater dependence on AMI for the stability and financial integrity of the power grid, these threats must be taken seriously. In addition to securing market sensitive data from competitors, information systems for the power grid need to defend against malicious attacks that intend to harm the power grid as a whole. The more comprehensive an information system becomes, the greater the consequences of a successful attack and thus the need for security measures increases. In light of the last decade's developments in the world and the "war on terror" the need for securing the power grid against such attacks have been all around recognized [7]

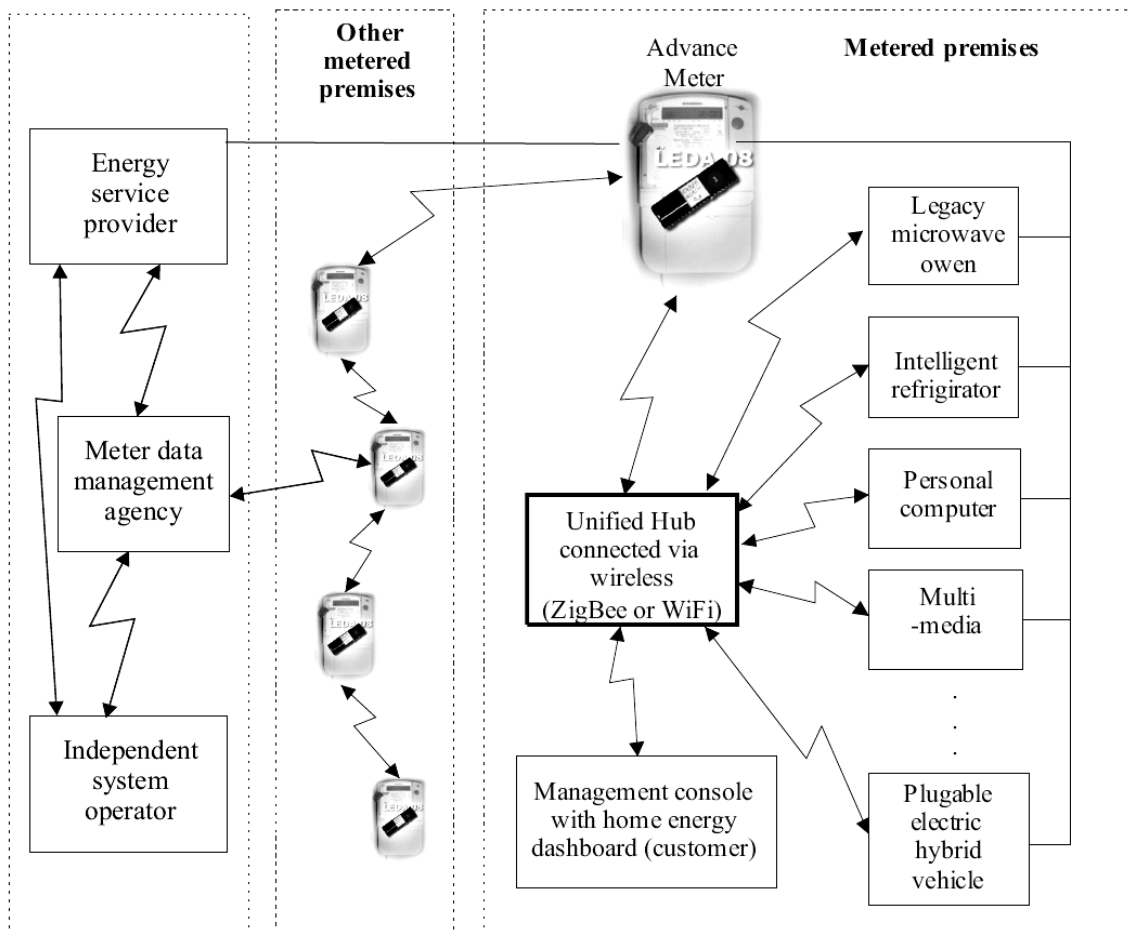


Figure 3. The distribution network and the smart metering system seen as an ICT challenge for the future

### 2.1 The expected solution

In order to make a security system self-sufficient it needs to secure its own communication completely. Nothing is gained by adding security measures for the data plane while introducing new security weaknesses in the management plane, for example. Any security system needs to protect its own management communication by

providing confidentiality, integrity and authentication in the same way as it provides it for the payload data.

We can divide the security problem into two main levels: the communication and the end-point security. After giving a short view to the security problem at the communication level we will properly address the end-point level and give some basic information on the design requirements of a cryptographic chip.

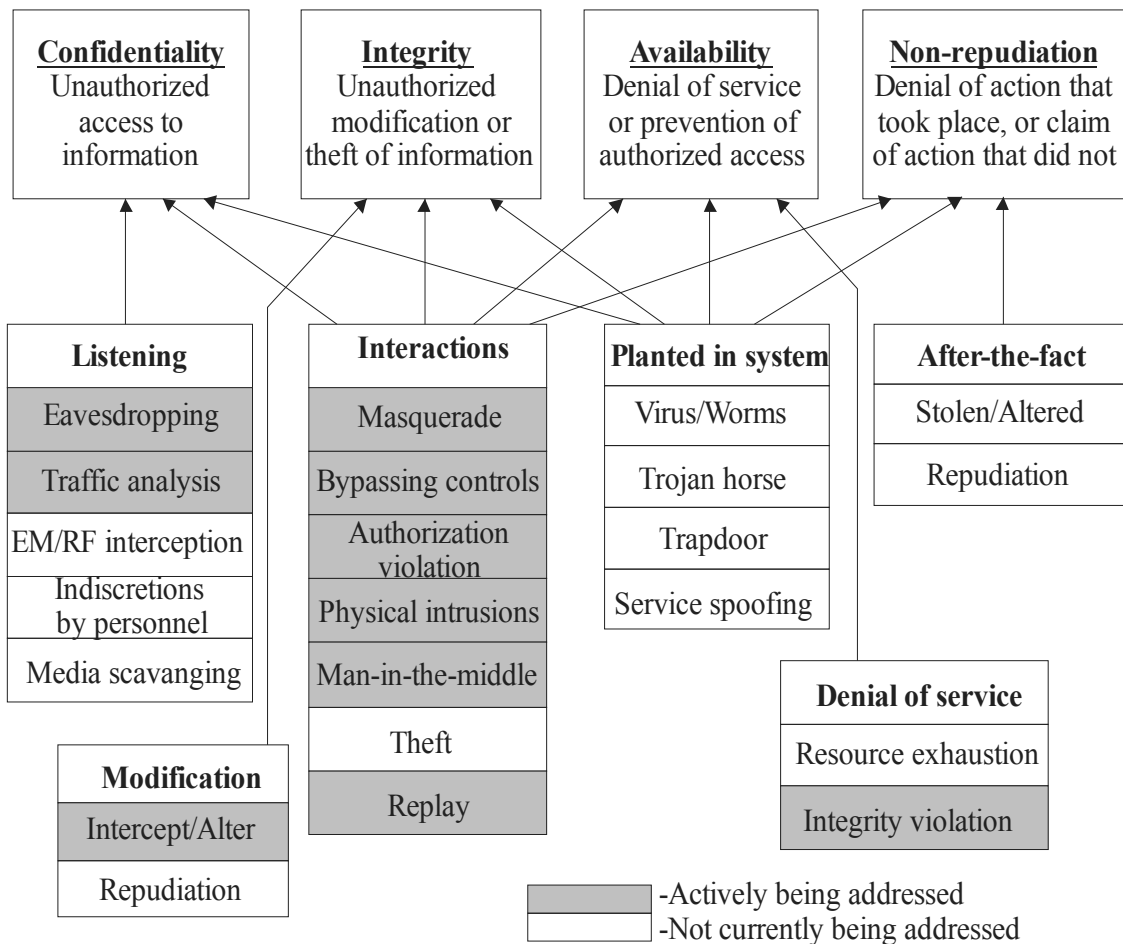


Figure 4. Attacks defined by IEC TC57 WG15

In the late 1990's the International Electrotechnical Commission (IEC) Technical Council (TC) 57 Power Systems Management and Associated Information Exchange, which is responsible for developing international standards for power grid information systems, created a working group called WG15 to explore the security aspects of their protocols. WG15 is an IEC TC57 working group with the title Power system control and associated communications - Data and communication security. Since its creation in 1997 it has tried to develop security mechanisms for the power grid information system. It has defined four main types of desired security properties:

- confidentiality,
- integrity,
- availability and
- non-repudiation

and explored how to provide safeguards against them. Fig. 4. depicts the types of attacks the group envisions and which types of attacks they actively try to address.

A standard named X.509 is being developed by the Public-Key Infrastructure working group (PK-IX) and was first proposed in 1988. It has gone through two major updates since then, one in 1993 and one in 2000 [8]. X.509 specifies standards for formats, certificates, certificate validation and a hierarchical composition of certificate authorities (CAs).

Certificates combine public keys with digital signatures and something that identifies them, e.g. an IP address. These certificates are sent from the server side to the client side (called an end-node in X.509 terminology) of a connection so that the clients can authenticate the server by ascertaining that the signatures of the certificates are valid. Fig. 5 illustrates how public key cryptography can be used to accomplish this. If the signature is valid the client can conclude that the public key it received is the correct key for the server with the specified name and thus assume that the server is the only one that can decrypt messages encrypted with the public key.

There are two ways to sign a certificate, either it can be self-signed which means that the server signs his own certificate with its own key before sending it to the client. Self-signed certificates achieve little security when sent over-the-wire. The only thing a client can conclude from such a certificate is that whoever sent the certificate possesses the private key it was signed with. For self-signed certificates to provide any security they have to be loaded out of band from a trusted source [8].

The alternative way is to use trusted third parties CAs, to sign the certificate. By signing a certificate the CA endorses the server and says: If you trust me, you can trust that he is who he says he is. This assumes that the client already got the CA's public key installed and can use it to validate its signature.

A certificate may be revoked if it is discovered that its related private key has been compromised, or if the relationship (between an entity and a public key) embedded in the certificate is discovered to be incorrect or has changed. X.509 does this by



checking if a certificate is valid through the use of a certificate revocation list (CRL) whose address is specified in the certificate.

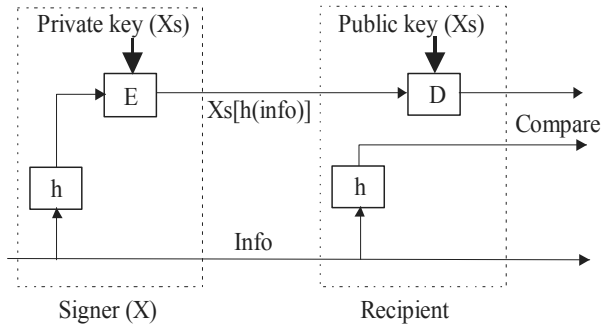


Fig. 5 Certificate signature validation (X.509)

A X.509 certificate roughly contains the following information:

- The public key being signed.
- A name, which can refer to a person, a computer or an organization.
- A validity period.
- Certificate Authority identification.
- The location (URL) of a revocation center.
- Name of the algorithm to use.
- The digital signature of the certificate produced by the CA's private key.

X.509 also defines an optional entity, called Registration Authority (RA), that complements the CAs by taking care of personal authentication, token distribution, revocation reporting, name assignment, key generation and archival of key pairs.

Public key infrastructures is build on public key cryptography, but only use it to achieve trust and to agree upon a faster and less resource greedy symmetrical session key for the real data transference. In this way the performance hit of using asymmetric algorithms can be partially mitigated.

Based on these and many other considerations systems are under developments that are to function as telecommunication system acting as an overlay over the power grid [3,9]. It is our goal in the rest of this subsection to define the basic functions and the proper location of the cryptographic integrated circuit that would act as one of the actors in such a communication system at its end-points.

## 2.2 A cryptographic chip and its implementation

The cryptographic algorithms may be implemented both in software and hardware. Software solutions are cheaper and more flexible, while hardware implementations provide more speed and intrinsic security. In general, trade-off in cost and speed can be achieved by hardware software co-design. A smart meter, however, is an example of a platform where the core port, i.e. the most computationally intensive part, is hardware-based, the hardware being custom designed. Accordingly, from now on we will consider the hardware implementation only.

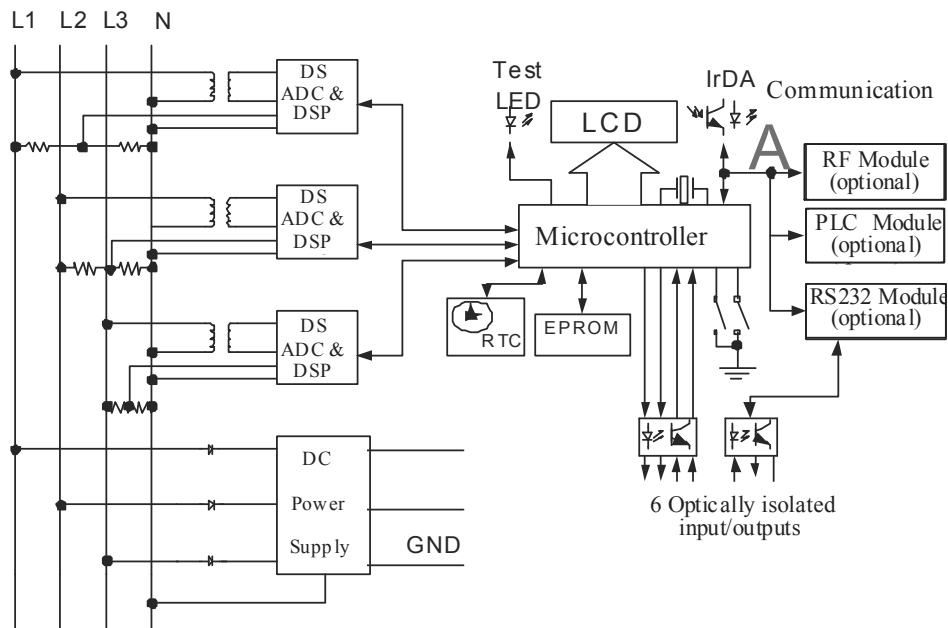


Figure 6. Architecture of the advanced metering device produced by ATLAS d.o.o.

When implementing public key cryptography the primary requirements are high speed arithmetic computation, small size and low power consumption, and resistance to SCAs. There are many sources in the literature describing hardware implementations of the AES and RSA algorithms.

In [10], for example, an optimized coding for the implementation of Rijndael (AES) algorithm for 128 bytes has been developed. The speed factor of the algorithm implementation has been targeted and a software code in VHDL that boasts of a throughput of 2.18 Gb/sec has been developed. The architectural innovations that have been

incorporated in the coding include on the fly round key generation, which facilitates simultaneous execution of sub bytes, shift rows and mix columns and round key generation. A look up table called S-Box has been used to obtain the sub byte values instead of applying affine transformation every time to calculate sub byte values. This implementation was intended to be used in wireless security like military communication and mobile telephony where there is a greater emphasis on the speed of communication.

In [11,12] a review of techniques for implementation of the modular exponentiation operation in hardware is given. Techniques for exponentiation, modular multiplication, modular addition, and addition operations are discussed. In [13] an efficient way to build fast modular operation has been explored, using redundant digit sets with higher radices and making modifications to Montgomery's Algorithm in order to achieve deep pipelining at architecture level which improves the throughput and latency of the system. Alternative solutions were offered in [14].

On the other hand, the security of the implementation also needs to be considered. Namely, attacks on cryptographic algorithms are usually divided into mathematical (theoretical) and implementational (practical) attacks. The later are based on weaknesses in the implementation and can be passive and active [15]. The passive attacks are also called SCAs as they benefit from the side channel information that is achieved by measuring some physical quantity. The active attacks are more invasive as they are based on the introduction of faults that results in erroneous calculations leading to exposure of the secret key.

Serious research is under way searching for methods hardening the designs against SCAs [16]. We intend to publish a separate overview of that subject. One should note, however, that information systems for the power grid have life expectancies of 25 years or more, and thus cause another serious technical challenge for this problem space. No one knows how much the computational power available to attackers will increase over such a long period of time, not to mention possible breakthroughs in ways to crack specific algorithms. This makes it very hard to design a static security system that with reasonable certainty can be trusted until the communication system someday is replaced.

### 3. CONCLUSION

A view to the future electricity distribution system and communications related to it were considered. Cryptography was advised as a must for protection of these systems against malicious users. Joining the efforts for best solution in the hardware implementation of cryptography for power metering devices, LEDA starts the design of a new chip to be placed in an existing power meter produced by ATLAS d.o.o as shown in Fig. 6. The place where the cryptographic chip is to be placed is marked by the letter A.

### 3. REFERENCES

[1] Hatzigiorgiou, N., "Microgrids, the key to unlock distributed energy resources", IEEE Power and Energy Magazine, Vol. 6, No. 3, May/June 2008, pp. 26-29.

[2] Kroposki, B., et al., "Making microgrids work", IEEE Power and Energy Magazine, Vol. 6, No. 3, May/June 2008, pp. 41-53.

[3] <http://seclab.uiuc.edu/web/critical-infrastructure/attestation-metering.html>

[4] Valocchi, M., Schurr, A., Juliano, J. and Nelson, E. "Plugging in the consumer, Innovating utility business models for the future", IBM Institute for Business Value, Somers, NY 10589, U.S.A., 2007.

[http://www-935.ibm.com/services/us/gbs/bus/pdf/ibv\\_g510-7872-00\\_plugging\\_in.pdf](http://www-935.ibm.com/services/us/gbs/bus/pdf/ibv_g510-7872-00_plugging_in.pdf)

[5] Jovanović, B., et al., "A new testing setup for integrated power meter", Proc. of the LI conf. of ETRAN, Herceg Novi, June 2007, Proc. on CD, EL2.5, R65.

[6] -, "IMPEG - An Integrated Power Meter IC", <http://leda.elfak.ni.ac.yu>

[7] Cleveland, F., "IEC TC57 security standards for the power systems information infrastructure beyond simple encryption". June 2007. IEC TC57 WG15 Security Standards White Paper ver. 11.

<http://xanthus-consulting.com/pages/publications.htm>,

[8] ITU Telecommunication Standardization Sector (ITU-T). ITU-T Recommendation X.509, July 2005, URL:<http://www.itu.int/rec/T-REC-X.509-200508-I/en>.

[9] Solum, E., "Achieving over-the-wire configurable confidentiality, integrity, authentication and availability in gridstat's status dissemination", M.S. Thesis, Washington State University, December 2007.

[10] Umamaheswari, G., and Shanmugam, A., "Efficient VLSI implementation of the block cipher Rijndael algorithm", Academic Open Internet Journal, Volume 12, 2004. <http://www.acadjournal.com/2004/V12/Part5/p1/>

[11] Kaya Koç, Ç., "RSA Hardware Implementation", RSA Data Security, Inc., Version 1.0, August 1995, <http://security.ece.orst.edu/koc/ece575/rsalabs/tr-801.ps>

[12] Kaya Koç, Ç., "High-Speed RSA Implementation". Technical Report TR 201, RSA Laboratories, November 1994.

<ftp://ftp.rsasecurity.com/pub/pdfs/tr201.pdf>

[13] Shantilal, A. C., "A Faster Hardware Implementation of RSA Algorithm", Oregon State University, Corvallis, Oregon 97331 -USA,

<http://islab.oregonstate.edu/koc/ece679/project/2002/ajay.pdf>.

[14] Ziya Alkar, A., and Sönmez, R., "A hardware version of the RSA using the Montgomery's algorithm with systolic arrays",

*Integration, the VLSI Journal*, Vol. 38, No. 2, Dec. 2004, pp. 299-307.

[15] Batina, L., et al., "Side channel attacks and fault attacks on cryptographic algorithms", *Revue HF Tijdschrift*, No. 4, 2004, pp. 36-45.

[16] Tiri, K., and Verbauwhede, I., "A VLSI design flow for secure side-channel attack resistant ICs," Proc. Design Automation and Test Conf. in Europe (DATE 2005), pp. 58-63, March 2005.

[17] Singh, S., "The code book", Fourth Estate (HarperColins Publishers), London, 1999.

[18] Konheim, A. G., "Computer security and cryptography", Wiley, Hoboken, N.J., 2007.

## APPENDIX

### BASICS OF PUBLIC KEY CRYPTOGRAPHY

It is already widely accepted that the success of the Information age depends on the ability to protect information as it flows around the world, and this relies on the power of cryptography. Encryption can be seen as providing the locks and the keys of the Information age [17]. The development of public key cryptography (PKC), particularly the RSA cipher [18] has given today's cryptographers a clear advantage in their continual power struggle against cryptanalysts. We intend to use PKC in our implementation and this is why we will here address the cryptography and the key exchange in some details.

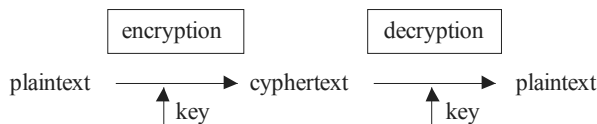


Figure 7. Basic flow of information within cryptography

Until modern times, cryptography referred almost exclusively to encryption, the process of converting ordinary information (plaintext) into unintelligible gibberish (ie, ciphertext). (Fig. 7) Decryption is the reverse, moving from unintelligible ciphertext to plaintext. A cipher (or cypher) is a pair of algorithms which perform this encryption and the reversing decryption. The detailed operation of a cipher is controlled both by the algorithm and, in each instance, by a key. This is a secret parameter (ideally, known only to the communicants) for a specific message exchange context. Keys are important, as ciphers without variable keys are trivially breakable and therefore less than useful for most purposes. Historically, ciphers were often used directly for encryption or decryption, without additional procedures such as authentication or integrity checks. If the same key is used for both encryption and decryption one speaks on symmetric keys.

In modern computer encryption and decryption procedures standardization was introduced meaning the complete procedure of encypherment was standardized leaving the key to be known to the communicating part as the only protection against eavesdroppers. A standard that was mostly used is DES (Data encryption Standard) and his later version AES (Advanced Encryption Standard) introduced in the early seventies but still in use. It imposes, however, the problem of key distribution having in mind that many messages may be intended to be delivered to recipients all over the world. The problem was solved by using assymetric key pairs, a public and a privat key, in a procedure that is known as RSA, the name coming from the first laters of the family names of the authors.

While the symmetric key encryption is performed by some algorithm of distorting the plaintext that produces different results when different keys are used, the RSA uses more complicated procedure enabling generation of cyphertext that is controlled by one side of the communication channel only. Because of the importance of the subject we will try here to express the essence of the procedure.

Since we use computer interpretation of the text we may express the whole idea by numbers. Suppose the secret message to be transmitted is  $M$ . Two numbers are published by the recipient:  $e$  and  $N$ .  $N$  is supposed to be a very large number obtained by multiplication of two prime numbers:  $p$  and  $q$ , i.e.  $N=p \cdot q$ .  $p$  and  $q$  are kept secret by the recipient.  $e$  is referred to as the public key exponent. It is required  $e$  to be coprime with  $\phi=(p-1) \cdot (q-1)$  meaning that they share no factors other than 1. Now, the sender is creating the cyphertext i.e. he or she is calculating

$$(1) \quad C = M^e \pmod N .$$

For instance, if  $p=11$ ,  $q=13$ , we get  $N=143$  and  $\phi=120$ .  $p$ ,  $q$ , and  $\phi$  are not known to the sender. For  $M=7$ , if  $e=7$  one gets  $C=6$ .  $C$  is transmitted to the recipient. Note the importance of the modulo function. It is an one-way function that needs incomparably much more time to be inverted then to be calculated. For a very large  $N$  the problem of inversion is not tractable in a conceivable time.

Now the recipient performs the following calculations. First one has to solve the equation

$$(2) \quad e \cdot d \pmod{\phi} = 1 ,$$

for  $d$ . In our example that is  $d=103$ . In general case this equation is solved by the so called Euclid's algorithm hence the complexity and time needed for performing the calculations. Finally, to decrypt the message one has to compute

$$(3) \quad \hat{M} = C^d \pmod N ,$$

which is the secret message:  $M=(6^{103} \pmod{143})=7$ .

In case of a long message one breaks the original binary code into blocks, say 128 bit or more, and implements the above procedure to the blocks separately.

Instead of exponential the so called elliptic functions are used nowadays with much success.

It is conceivable now that the role of the recipient is the utility company's computer that randomly produces public keys ( $e$  and  $N$ ) using a very large pool of previously stored very large prime numbers ( $p$  and  $q$ ). The public key is expected to be communicated to the metering device that will encrypt the information to be sent back. If the private key is used to encrypt the message, every node with the public key can decrypt it, which means the message is not confidential, but since only the private key could have encrypted the message in the first place, the origin of the message can be authenticated. This is often called electronic signatures.

## О ЈЕДНОМ КОНЦЕПТУ ИМПЛЕМЕНТАЦИЈЕ AES АЛГОРИТМА ШИФРОВАЊА НА FPGA ЧИПУ

Маријана Тосовић, *Електротехнички факултет Источно Сарајево* и  
Ванчо Литовски, *Електронски факултет Ниш*

**Садржај** – Биће описан концепт имплементације AES алгоритма за шифровање и дешифровање употребом FPGA чипа. Биће размотрене основне поставке AES криптографије, описан изабрани FPGA чип и дате основне идеје водиље за развој уз помоћ VHDL описа и одговарајућих симулационих алата за верификацију.

### 1. УВОД

Људи су од давнина имали потребу за сигурном комуникацијом, али су исто тако били свјесни да њихове поруке често путују несигурним комуникацијским каналима. Иако су се начини преношења порука мијењали кроз стољећа основни проблем је остао исти, а то је како онемогућити оног ко има приступ каналу којим се преноси порука да сазна њен садржај. Криптографија као научна дисциплина се бави овом проблематиком.

Кроз историју су се методе кориштене за шифровање порука базирале на замјени (супституцији) и премјештању (транспозицији) основних елемената текста (слова, блокова слова и битова.) уз помоћ задатог кључа или пара кључева [1]. Ове двије методе се и данас сусрећу у најмодернијим симетричним криптосистемима. Међу стандардним поступцима са тајним кључевима најважнији метод шифровања и дешифровања је исказан AES стандардом (*Advanced encryption standard*). Асиметрични криптосистеми (криптосистеми са јавним кључем) појавили су се 70-тих година прошлог вијека и за шифровање користе тзв. једностране функције тј. функције које се израчунавају лако али је тешко наћи одговарајућу инверзну функцију. Из овога слиједи да функција за шифровање може бити јавна док је само

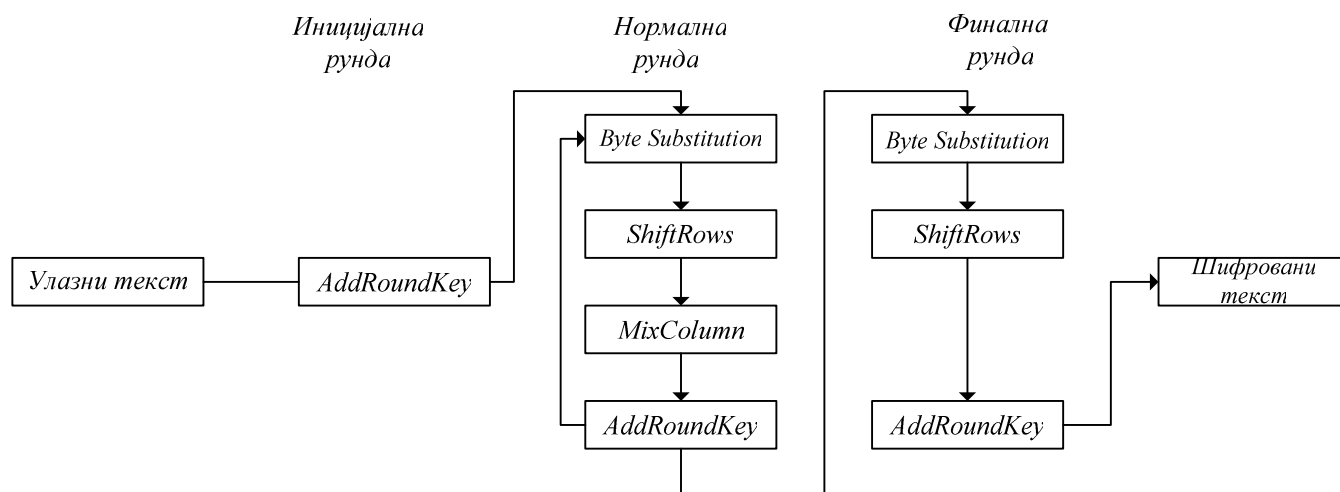
функција за дешифровање тајна. За конструкцију једностраних функција користи се факторизација великих природних бројева који су настали множењем великих простих бројева или тзв. елиптичне функције. Најчешће коришћени стандард са јавним кључем је RSA стандард [3]. Модерни системи за шифровање обично користе оба поступка. Систем са јавним кључевима, због сложености алгоритма, углавном се користи за успостављање услова за примјену система са паром кључева. Стога је, као почетак пројекта истраживања у овој области, AES стандард изабран за имплементацију у овом раду.

### 2. AES АЛГОРИТАМ

AES стандард се заснива на Ријндеал алгоритму за шифровање и развијен је да би постепено замијенио старији DES стандард чија је сигурност постала упитна крајем прошлог стољећа [2]. AES алгоритам обрађује блокове података дужине 128 бита. Дужина кључа може бити 128, 192 или 256 бита па се AES стандард зависно од дужине кључа који се користи, назива AES-128, AES-192 или AES-256, респективно.

Шифрује се тако што се улазни блок података копира у матрицу стања, која се састоји од 128 бита (16 октета) распоређених у 4x4 матрицу, над којом се изводе операције. Сви октети AES алгоритма интерпретирају се као елементи коначног поља (Галоисово поље - GF). Октет се може приказати као низ битова  $b_7b_6b_5b_4b_3b_2b_1b_0$  или као елемент коначног поља користећи сљедећу нотацију:

$$b_7x^7 + b_6x^6 + b_5x^5 + b_4x^4 + b_2x^2 + b_1x^1 + b_0x^0 = \sum_{i=0}^7 b_i x^i \quad (1)$$



Слика 1: Шифровање користећи AES-128 алгоритам

па се, на примјер, октет 0110 0011 може приказати као елемент коначног поља  $x^6 + x^5 + x + 1$ . На крају алгоритма се матрица стања копира у излазне податке. Поступак шифровања може бити инвертован тако да изводи супротну функцију тј. дешифровање.

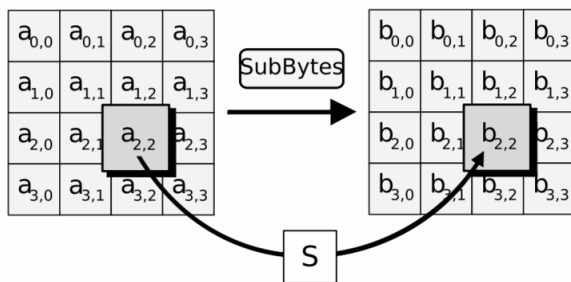
### Шифровање

На Сл. 1 је приказана процедура шифровања користећи AES-128 алгоритам. Шифровање се проводи тако да се улазни блок копира у матрицу стања како је раније описано, затим се врши иницијално додавање подкључа у матрицу. Након тога се матрица стања трансформише 10, 12 или 14 пута зависно од дужине кључа, с тим што је посљедњи корак донекле различит.

Сваки од корака алгоритма представља функцију која се састоји од сљедеће четири трансформације које се врше над октетима: замјена октета на основу супституцијских таблица (*ByteSubstitution*), мијешање података унутар сваке колоне матрице стања (*MixColumn*) и додавање подкључа у матрицу стања (*AddRoundKey*).

#### 1. Замјена октета на основу супституцијских таблица (*ByteSubstitution*)

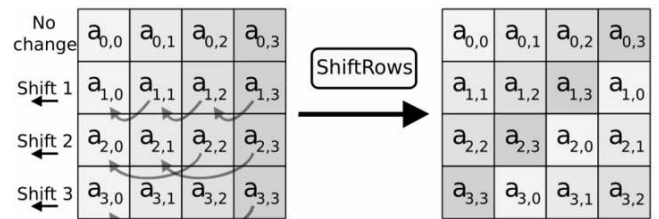
Ова операција се може описати као нелинеарна бајт-супституција гдје се сваки октет матрице стања мијеша другим октетом из *look-up* таблице тзв. *S*-кутије приказано на Сл. 2. Генерални критерији за дизајнирање AES *S*-кутије су нелинеарност и алгебарска комплексност. AES *S*-кутија је таблица са 256 поља сачињена од двије узастопне трансформације: замјене улазних бајтова са мултипликативним инверзом у  $GF(2^8)$  и афиним трансформацијама у  $GF(2)$ .



Слика 2: Приказ *ByteSubstitution* трансформације над једним октетом блока

#### 2. Помјерање октета матрице стања на лијево (*ShiftRows*)

Ова линеарна трансформација гарантује велику дифузију бита у блоку. Након прве *Byte Substitution* операције октети блокова података се премјештају тако да се одређени октети у редовима циклично помјерају за одређени помак улијево. Број помака је тачно одређен за сваки ред, с тим да се први ред у табlici не мијеша, други помјера за један, трећи за два а четврти за три бајта улијево као и што је приказано на Сл. 3.



Слика 3: Приказ *ShiftRows* трансформације над блоком података

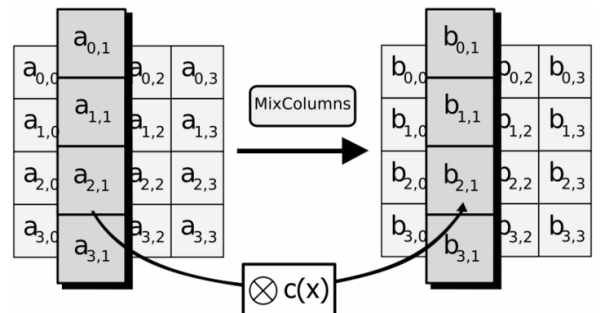
#### 3. Мијешање података унутар сваке колоне матрице стања (*MixColumn*)

Трансформација *MixColumn* у AES стандарду се дефинише путем аритметике полинома и то тако да се свака колона матрице стања посматра као четворчлани полином са коефицијентима који су елементи у  $GF(2^8)$ . Свака колона се множи модуло  $(x^4 + 1)$  фиксним полиномом датим сљедећом једначином:

$$a(x) = \{03\}x^3 + \{01\}x^2 + \{01\}x + \{02\} \quad (2)$$

Може се показати да је поступак множења полиномом (2) еквивалентан поступку множења матрицом (3). На Сл. 4 је приказана *MixColumn* трансформација над групом октета гдје је  $c(x)$  фиксна матрица дата изразом (3).

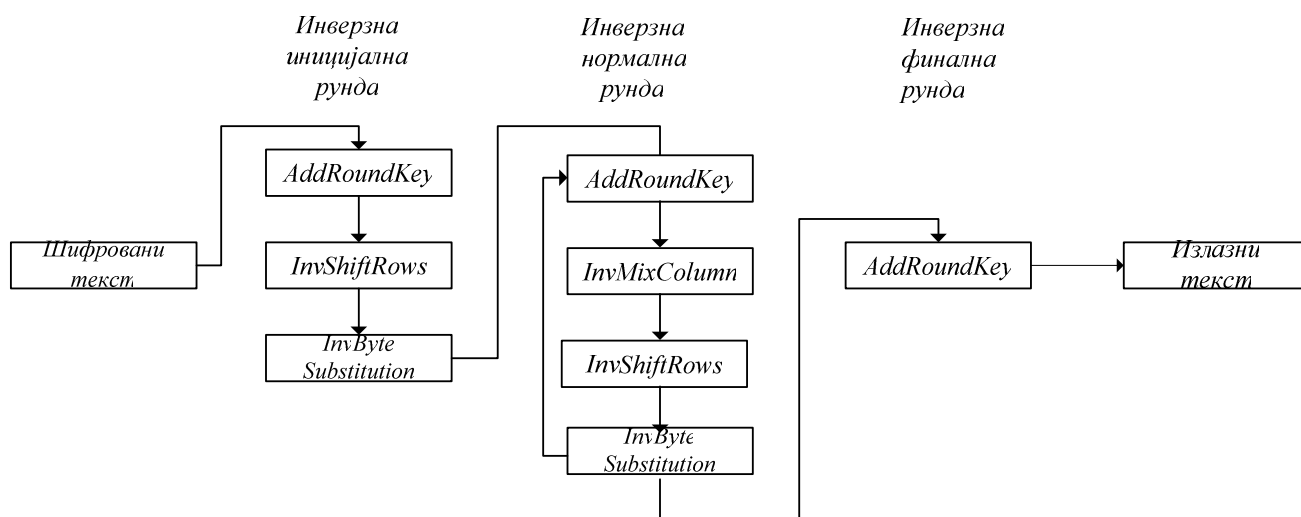
$$\begin{pmatrix} 2 & 3 & 1 & 1 \\ 1 & 2 & 3 & 1 \\ 1 & 1 & 2 & 3 \\ 3 & 1 & 1 & 2 \end{pmatrix} \quad (3)$$



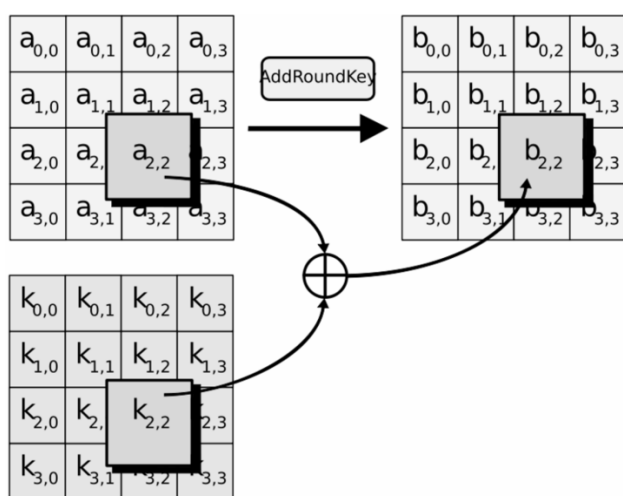
Слика 4: Приказ *MixColumns* трансформације над групом октета гдје је  $c(x)$  фиксна матрица

#### 4. Додавање подкључа у матрицу стања (*AddRoundKey*)

Операција додавања подкључа у матрицу стања подразумева да се 128 бита матрице стања и кључа подвргну XOR операцији. Ова операција је једноставна и утиче на сваки бит матрице стања. Комплексност ове операције заједно са комплексностима других до сада разматраних корака AES побољшава сигурност. На Сл. 5 је приказана трансформација додавања подкључа у матрицу стања.



Слика 6: Дешифровање користећи AES-128 алгоритам



Слика 5: Приказ AddRoundKey трансформације над групом октета

Финални корак алгоритма се разликује од осталих по томе што је трансформација *MixColumn* изостављена. На крају се финална вриједност матрице стања копира у излазни шифровани блок података.

### Дешифровање

Дешифровање се проводи тако да се већ описани поступак шифровања инвертује. При томе користимо инверзију следећих функција: замјена октета на основу супституцијских таблица (*bytesubstitution*), помјерање октета матрице стања на лијево (*shiftrows*) и мијешање података унутар сваке колоне матрице стања (*mixcolumns*). Функција додавања подкључа у матрицу стања (*addroundkey*) остаје непромијењена. Форма процеса дешифровања остаје иста у смислу иницијалне, основне и финалне рунде са промјењеним редослиједом функција. На сл. 6 је приказана процедура дешифровања користећи aes-128 алгоритам.

### 3. FPGA NI PCI-7833R

Шифровање и дешифровање може да се имплементира хардверски и софтверски што зависи од околности

под којима се ради. Када се примјењује хардверска имплементација постоји могућност да се алгоритам изведе помоћу ASIC интегрисаног кола или помоћу програмабилних поља гејтова (FPGA) [4]. С обзиром на величину серије и на цијену програмабилних компонената овде је изабрана примјена помоћу FPGA.

За имплементацију комуникационог система ће се користити NI PCI-7833R [5] развојно окружење. NI PCI-7833R је PCI картица са осам 16-битних аналогних улаза и излаза чије су улазна и излазна импеданса 10 GΩ и 1.25 Ω, респективно, са распоном улазног и излазног сигнала од ± 10V. Максимална брзина одмјеравања је 200 KS/s по каналу, максималном брзином ажурирања (*update rate*) по каналу од 1 MS/s. Катрица поседује 96 дигиталних улаза/излаза са нивоима логичке јединице од 3.3V TTL, 5V TTL као и са минималном ширином пулса од 25 ns на улазу и 12.5 ns на излазу. Минимални период одмјеравања је 5 ns.

NI PCI-7833R садржи Virtex-II V3000 FPGA произведен од стране Xilinx-а. Архитектура FPGA кола Virtex II, приказана на Сл. 7, састоји се од улазно-излазних блокова (*Input/ Output Blocks – IOB*) и унутрашњих конфигурабилних логичких блокова (*Configurable Logic Blocks – CLB*). Унутрашњи конфигурабилни логички блокови се састоје од следећих елемената:

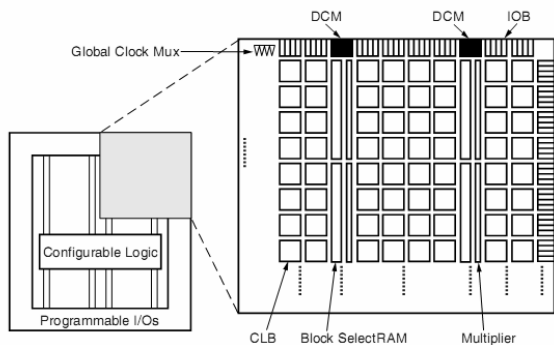
- конфигурабилни логички блокови (*Configurable Logic Blocks – CLB*)
- 2. блок RAM меморија
- 3. 18-битни x 18-битни блок множача (*Multiplier blocks*)
- 4. блок за подешавање кашњења такт сигнала (*Digital Clock Manager –DCM*).

Број флип-флопова као и четвороулазних табела (*LookUp Tables - LUT*) који се налазе у Virtex-II V3000 је 28,672. Блок RAM меморија 1,728 kb као и 96 18 x 18-битних блок множача.

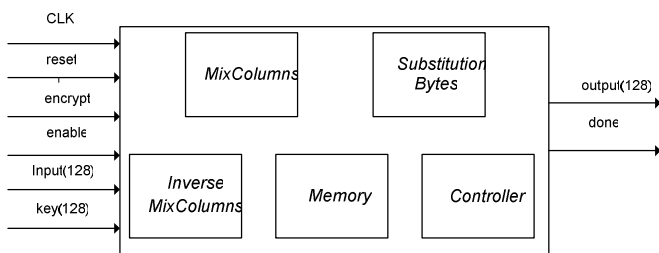
### 4. КОНЦЕПТ РАЗВОЈА КОМУНИКАЦИОНОГ СИСТЕМА ЗАСНОВАНОГ НА AES СТАНДАРДУ

Модел телекомуникационог система који је у плану развоја ће се састојати од два рачунара са угра-

ђеним интелигентним мултифункционалним дата аквизицијским картицама NI PCI-7833R. Један рачунар са својом PCI картицом ће имати функцију шифратора док ће други бити у функцији дешифратора. Дакле, телекомуникациони систем ће на једном крају примити аналогни аудио запис, који ће потом бити конвертован у дигитални, шифрован а потом емитован. На другој страни се очекује да систем прихвати шифровани дигитални запис, да га дешифрира конвертује у аналогни и репродукује.



Слика 7: Структура Virtex-II FPGA кола



Слика 8: Улази и излази AES Virtex-II FPGA кола

AES алгоритам који ће се користити за имплементацију шифратора и дешифратора је описан у првом дијелу рада. VHDL (*Very high speed integrated circuits Hardware Description Language*) дизајн [6] ће бити развијен и за шифровање и дешифровање са дужином кључа од 128 бита. Код хардверског дизајна мора се повести рачуна о компромису између површине и брзине чипа. Што је чип бржи користи се више површине и обрнуто. VHDL дизајн у овом раду ће имати фокус на површини водећи рачуна и о брзини чипа.

Иако је избор за AES стандард завршен у октобру 2000. године имплементације на FPGA чипу су још увијек актуелне. Претходне AES имплементације на FPGA чипу помињу избор алгоритма, стратегију дизајна и избор FPGA чипа као кључне карактеристике. Нису све AES архитектуре имплементирале цијели процес, дакле, шифровање, дешифровање и алгоритме за дистрибуцију кључева. Већина њих је имплементирала процес шифровања а алгоритам за дистрибуцију кључева се често запоставља и претпоставља се да су кључеви похрањени у унутрашњу меморију FPGA чипа или да се могу доставити путем вањског интерфејса [7,8]. Један од фактора о којима се мора повести рачуна у току развијања стратегије дизајна је компромис између површине и брзине чипа. Неке од имплементацијских

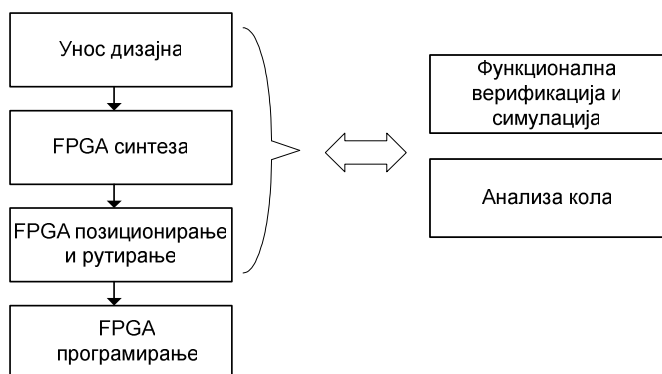
стратегија присутних у литератури су: *iterative looping* [7], *sub-pipeline* [8], *one-round implementation* [9]. Неколико *fully pipeline* архитектура је исто тако присутно у литератури. Избор FPGA чипа је уско повезан са перформансама AES имплементације. Углавном се користе FPGA чипови Virtex серије за постизање великог протока података у AES имплементацијама. У случају да се користе FPGA архитектура са више чипова може се постићи веома велик проток података мада се уобичајено AES имплементира на једном чипу.

Архитектура FPGA кола које ће се имплементирати је приказана на Сл. 8 и састоји се од следећих модула: *Memory*, *Substitution Bytes*, *MixColumns*, *InverseMixColumn*, *Controller*, мултиплексера и XOR-а. Улазни сигнали су *CLK*, *reset*, *encrypt*, *enable*, *input* и *key*. Излазни сигнали су *output* и *done*. Улазне податке (*input*) чини кориснички аналогни аудио запис претходно конвертован у дигитални запис. Корисник специфицира оригинални кључ који се потом у модулу за експанзију кључа прошири тако да буде довољан за све кораке процедуре шифровања. Помоћу специфицираног кључа корисник ће на крају моћи дешифровати шифровану поруку. Након завршене експанзије кључа, процес шифровања почиње. У процесу шифровања као што је приказано на Сл. 1 имаћемо иницијалну рунду у којој се над 128 *input* бита и 128 *key* бита изведе XOR операција. Овај међурезултат ће се чувати у модулу *Memory*. После завршетка иницијалне рунде извешће се остале рунде на следећи начин. Подаци из модула *Memory* ће се довести на четири 4x1, 32-битна мултиплексера одакле ће се усмјерити према улазу S-кутија гдје ће се подаци трансформисати према раније наведеном поступку у склопу *Substitution Bytes* модула. *MixColumns* модул добија 32 бита података и у складу са алгоритмом множи податке са стандардном матрицом да произведе 32 битни *output* над којим ће се заједно са 32 *key* бита извести XOR операција и потом похранити у модулу *Memory* за следећу рунду. На овај начин се користити *pipeline* структура тако да се све четири колоне матрице стања реализују једна за другом и тиме оптимизира рад свих модула дизајна. У посљедњој рунди, модул *MixColumns* се прескаче и резултат из *AddRoundKey* се похрањује у модул *Memory*. Модул *Controller* има функцију одабира одговарајућих модула и путева података.

## FPGA дизајн

FPGA дизајн се може специфицирати на два начина и то кориштењем HDL (*Hardware Description Language*) језика или шематским путем преко графичких интерфејса. Први случај је идеалан за велике и комплексне дизајне. Функционална верификација и симулација има за циљ провјеру логичке тачности дизајна. Синтеза претвара спецификацију дизајна у гејтове или блокове FPGA чипа. FPGA позиционирање и рутирање одабира оптималну позицију за елементарне блокове дизајна и минималан размак међуповезивања. Анализа кола одређује разне специфичности кола везане за ефикасност као нпр. анализа потрошње кола (*power analysis*). Програмирање FPGA чипа преноси податке из претходних корака на сам чип. Генерално, алатке за дизајн FPGA чипова прате основних шест корака приказаних на Сл. 9,

међутим редослијед корака дизајна се може мијењати у сврху оптимизације самог дизајна.



Слика 9: Кораки FPGA дизајна

## 5. ЗАКЉУЧАК

У раду је описан концепт имплементације AES алгоритма и дате су основне смјернице за имплементацију AES алгоритма на реконфигурабилним платформама. Концепт генералне структуре и основних принципа дизајна ши-фратора и дешифратора користећи FPGA чип је представљен. У реализацији овог концепта се, такође, планира истраживање вишеструких опција за AES реконфигурабилну имплементацију у циљу одабира одговарајућег кандидата за различите сигурносне апликације. AES архитектура ће бити оптимизирана у циљу постизања веће брзине, мале цијене и портабилних рјешења за криптографске апликације.

## 6. ЛИТЕРАТУРА

- [1] Konheim, A.G., "Computer security and cryptography", John Wiley & Sons Inc., Hoboken, New Jersey, ISBN-10: 0-471-94783-0, 2007.
- [2] Daemen, J., and Rijmen, V., "The design of Rijndael, AES-The advanced encryption Standard", Springer-Verlag Berlin Heidelberg, Germany, ISBN 3-540-42580-2, 2002.

[3] Rivest, R.L., Shamir, A., and Aldeman, L., "A method for obtaining digital signatures and public-key cryptosystems", Communications of the ACM, Vol. 21, pp. 120-126, 1978.

[4] Samanta S., "FPGA Implementation of AES Encryption and Decryption", D and R Industry Articles, <http://www.design-reuse.com/articles/13981/fpga-implementation-of-aes-encryption-and-decryption.html>

[5] -, "National Instruments Introduces New Intelligent Data Acquisition Devices", Business Wire, June 14, 2005,

[http://findarticles.com/p/articles/mi\\_m0EIN/is\\_2005\\_June\\_14/ai\\_n13812745](http://findarticles.com/p/articles/mi_m0EIN/is_2005_June_14/ai_n13812745).

[6] Zwolinski, M., "Digital System Design with VHDL", Pearsons, Prentice Hall, London, 2 edition, 2003, ISBN-10: 013039985X

[7] Gaj, K. and Chodowiec, P. Comparison of the Hardware Performance of the AES Candidates using Reconfigurable Hardware. In The Third AES3 Candidate Conference, New York, April 2000.

[8] J. Elbirt, W. Yip, B. Chetwyned, and C. Paar. A FPGA Implementation and Performance Evaluation of the AES Block Cipher Candidate Algorithm Finalist. In The Third AES3 Candidate Conference, New York, April 2000.

[9] A. Dandalis, V.K. Prasanna, and J.D.P Rolim. A Comparitive Study of Performance of AES Candidates using FPGAs. In The Third AES3 Candidate Conference, New York, April 2000.

**Abstract** – A concept of implementation of the AES cryptographic algorithm will be described. As a hardware carrier use of an FPGA chip is planned. The basic steps within the AES algorithm will be considered and the fundamental properties of the chosen FPGA chip will be reviewed. VHDL description and appropriate simulators will be used for verification of the design.

## A CONCEPT OF IMPLEMENTATION OF THE AES CRYPTOGRAPHIC STANDARD ON FPGA CHIP

Marijana Ćosović and Vančo Litovski



## СТАТИСТИЧКА АНАЛИЗА КАШЊЕЊА АСИНХРОНИХ КОЛА ПРИМЕНОМ ЛОГИЧКОГ СИМУЛАТОРА

Миљана Соколовић, Ванчо Литовски, *Електронски факултет у Нишу*

**Садржај** – Недостатак метода и алата за процену перформанси асинхроних кола један је од највећих разлога због кога оваква методологија пројектовања дигиталних кола и поред својих бројних предности и даље не добија популарност коју заслужује. Коришћењем логичког симулатора на веома ефикасан начин се могу проценити најнеповољнији случајеви кашњења свих путева у једном асинхронном колу, што може бити од изузетног значаја за превазилажење овог проблема. У овом раду описан је метод статистичке процене тополошких кашњења у асинхроним колима заснован на примени VHDL симулатора. Метод је верификован на изабраном скупу асинхроних кола и у поређењу са другим сличним методама, знатно је ефикаснији.

### 1. УВОД

Асинхрони стил пројектовања интегрисаних кола је онај који пројектанти углавном избегавају, иако су предности које он пружа неспорне. Асинхрона кола немају тактни сигнал тако да се проблеми рутирања и дистрибуције стабла такта као што је нпр. clock skew избегнути. Одсуство тактних линија доводи до значајног смањења површине интегрисаног кола. Асинхрона кола карактеришу се добром модуларношћу и лакшим преласком на новије технологије. Снага се троши само онда када се обавља користан рад. И само одсуство тактног сигнала доприноси смањењу потрошње. Оваква кола имају ниже ЕМИ нивое (а тиме и смањене еманије из чипа које олакшавају side-channel нападе) и отпорнија су на шуме. Све ове предности су изузетно важне, нарочито приликом пројектовања мобилних система где су нпр. величина батерије и њено трајање пресудни фактори [1].

Међутим, одсуство тактног сигнала, значи да се догађаји у асинхроним колима не могу тако сигурно предвидети, као што је то случај код синхроних кола, и управо то представља главни разлог због слабе понуде алата за њихово пројектовање. Такође, синхрона кола имају иза себе знатно већу комерцијалну праксу [2]. Све ово доводи до слабе мотивације за применом оваквог стила пројектовања.

Један од и даље нерешених проблема везан за примену асинхроних техника пројектовања, јесте проблем процене њихових перформанси. Другим речима, потребно је одредити кашњења путева у асинхроним колима. Оваква процена, обављена у најранијим фазама пројектовања, допринела би раном откривању лоших пројектантских решења, а уједно би послужила и као алат за најранију процену брзине рада новопроектваних кола. Знатно прецизнија кашњења могу се одредити тек у завршним фазама пројектовања, након синтезе лејаута

кола. Дакле, уколико након свих ових корака брзина рада кола није задовољена, и уколико се јавио неки проблем са кашњењима, коло се мора редизајнирати, а пројектовање кренути од почетка. На крају се долази до закључка да је процену кашњења најбоље обавити у најранијим фазама пројектовања, тј. већ након првог описа и симулације кола [3].

Симулација је најједноставнији начин за одређивање кашњења у једном колу. Међутим, непрактично је симулирати велика кола на транзисторском нивоу. Логички симулатори користе поједностављене моделе гејтова и знатно убрзавају процес. Уз помоћ логичких симулација, могу се верификовати и логичка функција и понашање кола током посматраног временског интервала. Међутим, овако добијена кашњења кола зависе од примењене секвенце побудних вектора. Да би се одредило најмање и највеће кашњење у колу, потребно је симулирати коло за свих  $2^n$  могућих комбинација улазних вектора, где је  $n$  број улаза кола. За кола са великим бројем улаза и ово је непрактично. Са друге стране, како се логички симулатор користи у првим фазама пројектовања, имплементирањем метода за анализу најнеповољнијих случајева кашњења дигиталних кола у стандардни логички симулатор, обезбедила би се рана детекција некоректних пројектантских решења.

Други аспект који може значајно да утиче на принос добијених интегрисаних кола, јесте толеранција технолошког процеса. И поред беспрекорно исправно пројектованог кола, често се дешава да услед примене „толерантнијих“ технолошких поступака производње интегрисаних кола, много њих не задовољава постављена ограничења која се тичу брзине одзива. Другим речима, добија се коло чији се одзиви налазе изван граница прихватљивости. Параметри електронских кола подлежу статистичкој расподели у оквиру одређеног интервала. Логички симулатор који је надограђен процедурама за одређивање најнеповољнијих случајева кашњења у колу, у стању је да и овакве феномене симулира, не би ли резултат те процене био тачнији, и применљивији при прорачуну крајњег приноса.

Још један аспект који се мора разматрати уколико се жели прецизнији резултат процене кашњења у једном сложеном колу јесте конкретна имплементација тог кола. Вредност фанаута сваког гејта у нетлисти кола може да буде изузетно важан, али и врло често занемариван фактор у логичкој анализи као и у анализи кашњења. Управо та чињеница наводи на закључак да се на неки начин и овај фактор мора узети у обзир приликом имплементације метода за процену кашњења путева у дигиталном колу.

У овом раду демонстрираће се примена стандардног логичког симулатора за процену најнеповољнијих случајева кашњења свих путева у асинхроним колима. Статистички метод процене кашњења који се предлаже у овом раду узима у обзир и толеранције технолошког процеса и практичну имплементацију кола, при чему се користе веома прецизни модели временског понашања гејтова. Предности овог метода су између осталих његова једноставност, ефикасност као и могућност имплементације у било који стандардни логички симулатор. У наредним одељцима биће дат опис метода, описана његова имплементација у VHDL симулатор и на крају процедуре за статистичку обраду добијених резултата применом програма Matlab.

## 2. ПРОЦЕНА КАШЊЕЊА АСИНХРОНИХ КОЛА ЛОГИЧКИМ СИМУЛАТОРОМ

Да би се логичким симулатором могла обавити анализа кашњења кола, неопходно је у описе сигнала и гејтова укључити информације о кашњењима, док су логичка стања сигнала, у овом случају ирелевантна, па се могу искључити из ових описа. Сигнале је потребно описивати посебим атрибутима који дефинишу догађаје и кашњења. Тако описаним сигнаlima, активирају се процеси унутар описа гејтова и тим процесима мењају се тренутне вредности атрибута сигнала. Да би се постигла велика брзина овакве анализе, подразумева се симултана пропација свих могућих комбинација улазних вектора кроз коло које се анализира. Међутим, то не значи да коло треба симулирати за сваку могућу комбинацију улазних вектора, већ се само једним проласком анализирају све могуће комбинације које могу доћи до једног гејта у колу, затим се одаберу само оне које се сматрају најнеповољнијим, и на крају те вредности шаљу даље кроз коло ка наредним гејтовима, све док се у анализи не дође до примарних излаза кола. Вредности кашњења се, дакле, акумулирају дуж свих структурних путева у колу почевши од примарних улаза до примарних излаза, или уколико је то захтев, до неке посматране тачке унутар кола. На крају овог изузетно брзог процеса, доступне су највећа и најмања вредност кашњења растућих и опадајућих ивица свих излазних сигнала кола.

За сваки излазни сигнал кола  $S$ , процењује се четири врсте кашњења:

- $d1mn(S)$  – кашњење растуће ивице сигнала  $S$  дуж најкраћег пута,
- $d0mn(S)$  – кашњење опадајуће ивице сигнала  $S$  дуж најкраћег пута,
- $d1mx(S)$  – кашњење растуће ивице сигнала  $S$  дуж најдужег пута,
- $d1mx(S)$  – кашњење опадајуће ивице сигнала  $S$  дуж најдужег пута.

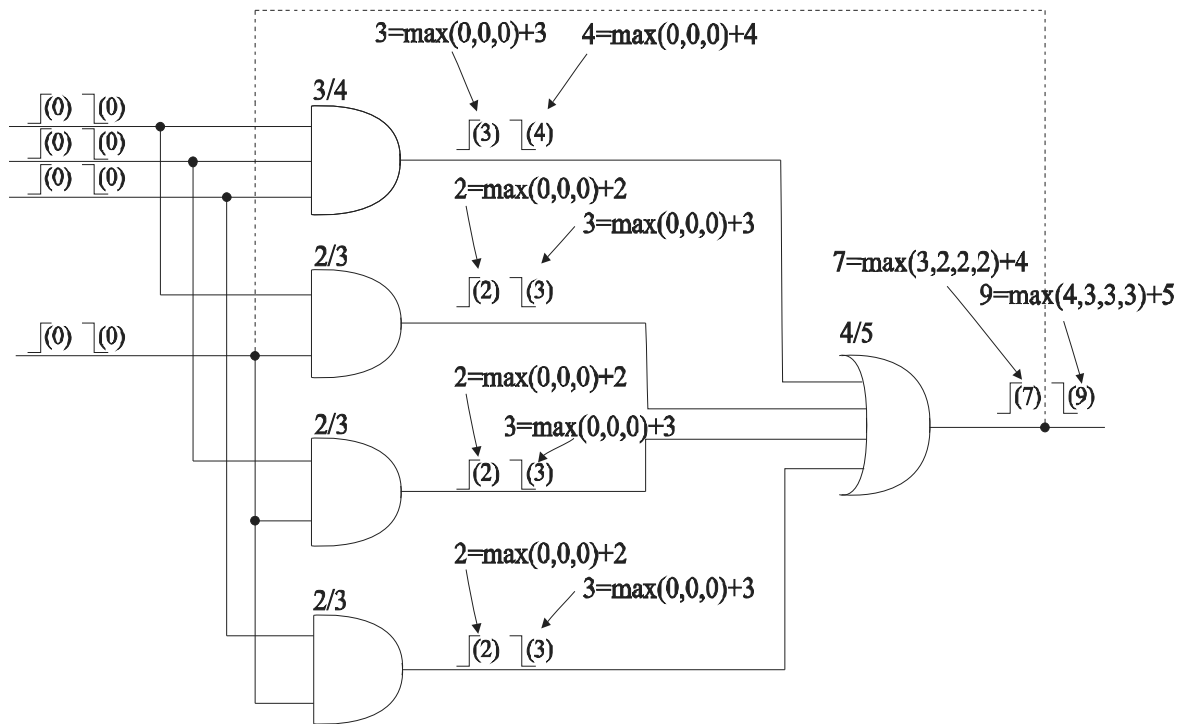
Да би се омогућила, поменута симултана пропација свих комбинација побудних вектора, и да би се кроз један пролаз у анализи, добила сва наведена кашњења, сигнали који повезују гејтове унутар кола морају носити два типа информација. Они су

представљени у виду два типа атрибута: атрибути који носе информације о догађајима над сигнаlima, и који иницирају процесе израчунавања кашњења унутар гејтова, и атрибути који садрже информације о свим наведеним врстама кашњења.

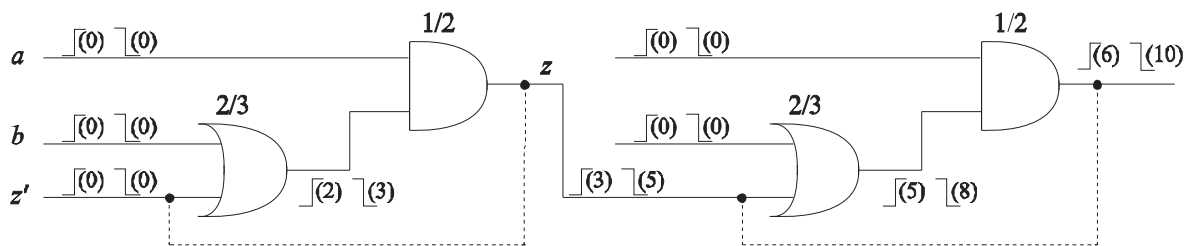
Да би процеси унутар гејтова могли да обраде сигнале описане на овај начин, модел гејта треба да садржи два мџда: активационо-пропациони мџд, и мџд за израчунавање кашњења. Такође, да би се могли израчунавати сви типови кашњења, опис модела једног гејта треба да садржи два процеса: један за израчунавање максималног кашњења растуће и опадајуће ивице сигнала, и један за израчунавање минималног кашњења растуће и опадајуће ивице сигнала. Активационо-пропациони мџд модела у сваком од ових процеса осетљив је на сваку промену атрибута за иницирање израчунавања кашњења. Када се на тај начин активира мџд израчунавања кашњења, он излазном сигналом додељује нову вредност атрибута кашњења, узимајући у обзир атрибуте кашњења улазних сигнала гејта, и кашњење посматраног гејта. Када се додели ова нова вредност, мења се и иницирајући атрибут излазног сигнала гејта, како би такав излазни сигнал могао да иницира израчунавања у гејтовима који тополошки следе.

Основни принцип акумулације кашњења приказан је на слици 1. На слици је илустровано одређивање максималног кашњења свих путева на примеру једног троулазног  $C$  елемента. У овом случају примењују се и растуће и опадајуће ивице сигнала на свим улазима кола. Унутар сваког гејта додељују се нове вредности кашњења растућих и опадајућих ивица сигнала. Процес процене кашњења завршава се када све транзиције сигнала стигну до примарног излаза кола. У овом случају, анализа кашњења дуж свих путева сигнала у колу била је могућа након што је повратни сигнал био прекинут. Смислено је анализирати кашњења на путевима сигнала кроз коло унутар једне секвенце рада кола.

Међутим, може такође бити интересантно одредити максимално кашњење дуж путева сигнала који иду кроз повратну петљу. Тада би се анализирало понашање кола током више секвенци рада. Предложени метод процене лако се може проширити за анализу и оваквих случајева, уколико се примени принцип који се користи при генерисању тестних речи код секвенцијалних кола [4]. То значи да уколико треба анализирати неколико секвенци рада, толико пута треба коло реплицирати и анализирати. На слици 2, види се како би се предложени принцип процене кашњења могао применити за одређивање кашњења најдужег пута у једном колу асиметричног  $C$ -елемента. И у овом случају је повратну петљу потребно прекинути, као што је то на слици приказано. Са становишта имплементације, опис кола се не мора понављати више пута, већ ће резултати процеса процене кашњења бити доведени на улаз кола који је део повратне петље. Након тога, коло се поново анализира, али са новим иницијалним вредностима параметара кашњења.



Сл.1. Процена максималног кашњења за троулазни C-елемент



Сл.2. Процена максималног кашњења кроз секвенце

Сваком гејту у колу које се анализира мора бити додељено четири кашњења. То су максимално кашњење растуће ивице сигнала кроз гејт, минимално кашњење растуће ивице сигнала, максимално кашњење опадајуће ивице сигнала кроз гејт и минимално кашњење опадајуће ивице сигнала. Иако су ове вредности фиксне за сваки гејт, процес додељивања кашњења је много сложенији. Два фактора утичу на ову вредност. Најпре, се узима у обзир конкретна имплементација кола, и конкретно место гејта у нетлисти. У рачуницу дакле улази вредност фанаута, и ова зависност кашњења од фанаута дефинисана је посебном функцијом. Други фактор односи се на кашњење које је гејту иницијално додељено, и ова вредност је фиксна. Међутим, како је намера у ствари статистичка анализа кашњења и процена утицаја толеранција технолошких процеса израде, онда је потребно генерисати случајну вредност кашњења, сагласно унапред задатој расподели кашњења, која је дефинисана својом средном вредношћу и девијацијом. Средња вредност је у ствари додељено кашњење гејту, док се девијација произвољно бира, а у нашем случају, она износи 3%. Примењена је Гаусова функција расподеле кашњења. Кад год се иницира процес израчунавања кашњења у гејту, посебна функција генерише случајну вредност на основу које се додељује конкретна вредност кашњења том гејту [3].

Да би се добио статистички задовољавајући резултат процене, потребно је обавити неколико стотина анализа. Ова чињеница не треба да плаши, јер такве анализе трају изузетно кратко. Тачан број симулација одређен је жељеном тачношћу резултата. Потребно је такође, коло описати на структурном нивоу. На почетку анализе, коло се симултано побуђује растућим и опадајућим транзицијама на свим улазима. Ово се назива фаза иницијализације. Сви ови догађаји на улазима иницирају процесе процене кашњења на првом тополошком нивоу кола. Када се ови процеси заврше, додељују се најпре нове вредности атрибутима кашњења излазних сигнала гејтова из првог тополошког нивоа, а затим се мењају и активационо пропагациони атрибути ових сигнала, како би се омогућило отпочињање истих ових процеса у колима која се налазе у другом тополошком нивоу. Овај поступак се у виду таласа креће од примарних улаза, све док се не дође до примарних излаза. Тада анализа престаје, и као резултат се добијају сви атрибути кашњења свих излазних сигнала у колу.

### 3. VHDL ИМПЛЕМЕНТАЦИЈА

Као што је то већ поменуто, предложени концепт имплементиран је у VHDL окружење, а саме анализе

рађене су стандардним VHDL симулатором. Статистичке анализе дају велики број података које је најбоље аутоматски обрадити, и у ту сврху коришћен је програм Matlab, који има уграђене процедуре за израчунавање средње вредности и девијације над великим бројем узорака, као и алате за цртање хистограма, у случају да се ради о колима која имају мали број излаза.

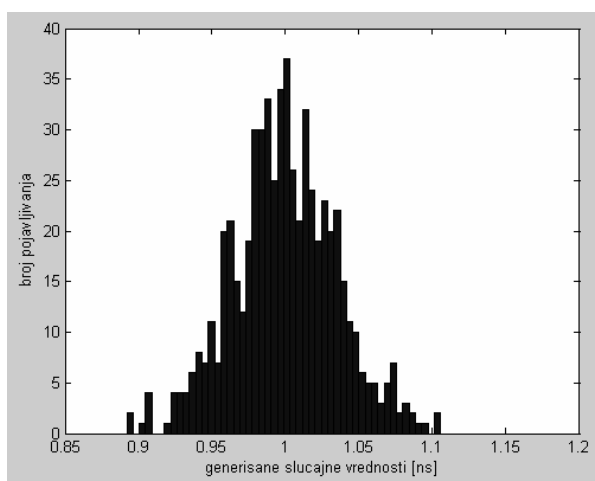
```

p1: process (in1.d0mn, in1.d1mn, in1.arr0mn, in1.arr1mn,
            in2.d0mn, in2.d1mn, in2.arr0mn, in2.arr1mn)
    variable r,p: real;
    variable multipl : real;
begin
    multipl := real(ifo_izl);
    f<=fanout_func(multipl)
    r:= ((f*1.0) + (0.03*(gauss_rng)));
    p:= ((f*0.9) + (0.03*(gauss_rng)));
    if (in1.arr0mn and in2.arr0mn) then
        out1.d0mn <= min(in1.d0mn, in2.d0mn) + r;
        out1.arr0mn <= true;
    end if;
    if (in1.arr1mn and in2.arr1mn) then
        out1.d1mn <= min(in1.d1mn, in2.d1mn) + p;
        out1.arr1mn<= true;
    end if;
end process p1;

p2: process (in1.d0mx, in1.d1mx, in1.arr0mx, in1.arr1mx,
            in2.d0mx, in2.d1mx, in2.arr0mx, in2.arr1mx)
    variable r,p: real;
    variable multipl : real;
begin
    multipl := real(ifo_izl);
    r:= (multipl*0.95 + (0.03*(gauss_rng)));
    p:= ((multipl*1.05) + (0.03*(gauss_rng)));
    if (in1.arr0mx and in2.arr0mx) then
        out1.d0mx <= max(in1.d0mx, in2.d0mx) + r;
        out1.arr0mx <= true;
    end if;
    if (in1.arr1mx and in2.arr1mx) then
        out1.d1mx <= max(in1.d1mx, in2.d1mx) + p;
        out1.arr1mx<= true;
    end if;
end process p2;

```

Сл.3. VHDL имплементација процеса у двоулазном С-елементу



Сл.4. Хистограм случајно генерисаних вредности применом функције *gauss\_rng*

VHDL модели свих гејтова и једноставнијих асинхроних елемената, чувају се у одговарајућој библиотеци. На слици 3 приказана је VHDL имплементација модела двоулазног С-елемента. У оквиру овог описа, могу се уочити чести позиви функције *gauss\_rng*. Ова функција генерише случајне бројеве са Гаусовом расподелом, при чему се задаје средња

вредност и девијација. Да би се верификовала исправност ове функције, развијено је пробно окружење, где је било потребно да се ова функција позове 600 пута са задатим параметрима расподеле. Резултати су процесирани Matlab програмом, и добијен је хистограм приказан на слици 4, што је дало одличне резултате.

```

entity RSLatch is
    generic (ifo_izl_1: integer:= 1;
            ifo_izl_2: integer:= 1;
            tr_rq_mn : real := 1.0e-9;
            tf_rq_mn : real := 0.9e-9;
            tr_rq_mx : real := 1.05e-9;
            tf_rq_mx : real := 0.95e-9;
            tr_mq_mn : real := 1.0e-9;
            tf_mq_mn : real := 0.9e-9;
            tr_mq_mx : real := 1.05e-9;
            tf_mq_mx : real := 0.95e-9;
            tr_sq_mn : real := 1.0e-9;
            tf_sq_mn : real := 0.9e-9;
            tr_sq_mx : real := 1.05e-9;
            tf_sq_mx : real := 0.95e-9;
            tr_snq_mn : real := 1.0e-9;
            tf_snq_mn : real := 0.9e-9;
            tr_snq_mx : real := 1.05e-9;
            tf_snq_mx : real := 0.95e-9);
    port (q, nq : out SDA_std_logic := (0.0, 0.0, false, false, 0.0, 0.0,
false, false);
         r, s : in SDA_std_logic := (0.0, 0.0, false, false, 0.0, 0.0, false,
false));
end RSLatch;
architecture only of RSLatch is
begin
    p1: process (r.d0mx, r.d1mx, r.arr0mx, r.arr1mx, s.d0mx, s.d1mx,
                s.arr0mx, s.arr1mx)
        variable i, j, k, l, m, n, o, p : real;
        variable multipl1, multipl2 : real;
    begin
        multipl1 := real(ifo_izl1);
        multipl2 := real(ifo_izl2);
        f1<=fanout_func(multipl1);
        f2<=fanout_func(multipl2);

        i:= (f1* tr_rq_mx + (0.03*(gauss_rng)));
        j:= (f1* tf_sq_mx + (0.03*(gauss_rng)));
        k:= (f2* tf_rq_mx + (0.03*(gauss_rng)));
        l:= (f2* tr_snq_mx + (0.03*(gauss_rng)));
        if (r.arr0mx and s.arr1mx) then
            q.d1mx<=max(r.d0mx,s.d1mx)+max(i, j);
            q.arr1mx <= true;
            nq.d0mx<=max(r.d0mx,s.d1mx)+max(k, l);
            nq.arr0mx <= true;
        end if;

        m:= (f1* tf_rq_mx + (0.03*(gauss_rng)));
        n:= (f1* tr_sq_mx + (0.03*(gauss_rng)));
        o:= (f2* tr_mq_mx + (0.03*(gauss_rng)));
        p:= (f2* tf_snq_mx + (0.03*(gauss_rng)));
        if (r.arr1mx and s.arr0mx) then
            q.d0mx<=max(r.d1mx,s.d0mx)+max(m, n);
            q.arr0mx <= true;
            nq.d1mx<=max(r.d1mx,s.d0mx)+max(o, p);
            nq.arr1mx <= true;
        end if;
    end process;
end only;

```

Сл. 5. VHDL имплементација RS-latch кола – процес одређивања максималног кашњења до излаза

На слици 5, приказана је имплементација RS-latch кола. Претпоставља се да коло има два улаза R и S, и два излаза Q и NQ. На почетку описа уочава се дефинисање генерика. Поред 16 параметара који се односе на минимална и максимална кашњења четири могућих комбинација улаз-излаз (R-Q, R-NQ, S-Q и S-NQ), и на обе могуће транзиције, опис генерика садржи и параметар који се односи на вредност фанаута *ifo\_izl*. Овај параметар иницијално има јединичну вредност. У

оквиру описа нетлисте, и инстанцирања конкретног елемента из библиотеке, посебним програмом се на основу структуре кола додељује конкретна вредност овом генерику која је у складу са његовим тополошким положајем [5]. У случају овог кола, потребно је резервисати две вредности фанаута, јер коло има два излаза. На слици је приказан процес одређивања максималног кашњења до оба излаза. Сличан процес постоји и за одређивање минималних кашњења до излаза.

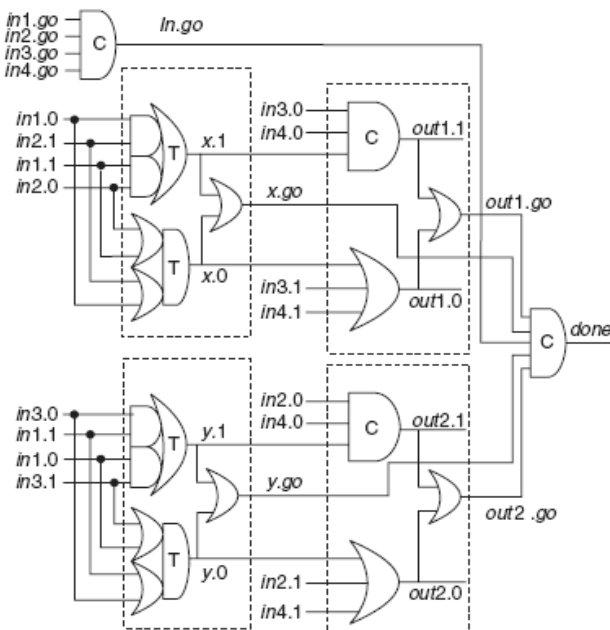
Развијени су посебни testbench програми који свако од кола које се анализира, симулирају 600 пута, и резултате сваког типа кашњења за сваки од излаза кола уписује у посебан текстуални фајл. Matlab програмом се читају одговарајуће колоне и одређује средња вредност и девијација одређеног типа кашњења за сваки од излаза. Оваква анализа резултата важи за кола са великим бројем излаза. За случај да се посматрају кола са малим бројем излаза, резултати се могу приказати и у виду хистограма.

#### 4. РЕЗУЛТАТИ

Изабран је скуп од неколико типичних асинхроних кола. Проблем се јавља због тога што и даље не постоје асинхрона benchmark кола, над којим би се проверавале и упоређивале перформансе различитих метода за њихову анализу.

Табела 1.

излаз	тип кашњ.	топ. ниво	мин/ макс	фан-аут	статистика	
					ср. вр.	девиј.
1.	mnr	4	3.7ns	3.7ns	3.704	0.705
	mnr	4	3.9ns	3.9ns	3.898	0.071
	mnf	4	3.6ns	3.6ns	3.599	0.681
	mxr	4	3.8ns	3.8ns	3.799	0.687



Сл.6. Коло асинхроног енкодера

У табели 1 приказани су резултати анализе кашњења логичким симулатором за један асинхрони бинарни бројач који се састоји од четири Tlatch кола. Прва колона у табели приказује број излаза овог кола,

друга тип кашњења за дати излаз, а трећа колона приказује тополошки ниво за добијену вредност одређеног типа кашњења. Следеће две колоне дају резултате анализе кашњења најнеповољнијих случаја, када је искључена функција генерисања случајних вредности кашњења, без и са урачунатим утицајем фанаута. Последње две колоне дају резултате статистичке обраде добијених узорака, тј. средњу вредност и девијацију посматраног типа кашњења.

Слика 6. приказује комплексније коло асинхроног енкодера, док су у табели 2 приказани резултати анализе овог кола.

Табела 2.

изл.	тип кашњ.	топол. ниво	мин/ макс	фан-аут	статистика	
					ср. вр.	ср. вр.
1.	mnr	1	0.9ns	0.9ns	0.900	0.035
	mnr	1	0.95ns	0.95ns	0.954	0.036
	mnf	1	1.0ns	1ns	1.000	0.036
	mxr	1	1.05ns	1.05ns	1.051	0.035
2.	mnr	2	2.0ns	2ns	1.999	0.050
	mnr	2	2.1ns	2.1ns	2.101	0.050
	mnf	2	1.8ns	1.8ns	1.801	0.053
	mxr	2	1.9ns	1.9ns	1.905	0.049
3.	mnr	3	2.8ns	2.8ns	2.773	0.055
	mnr	4	4.0ns	4ns	4.000	0.072
	mnf	3	2.9ns	2.9ns	2.898	0.060
	mxr	4	4.0ns	4ns	4.000	0.072
4.	mnr	2	2.0ns	2ns	1.999	0.052
	mnr	3	3.05ns	3.05ns	3.051	0.060
	mnf	2	1.8ns	1.8ns	1.802	0.051
	mxr	3	2.95ns	2.95ns	2.954	0.064
5.	mnr	1	0.9ns	0.9ns	0.900	0.036
	mnr	2	2.0ns	2ns	2.002	0.053
	mnf	1	1.0ns	1ns	1.006	0.035
	mxr	2	2.0ns	2ns	2.002	0.049

У табели 3 приказана су времена трајања симулација и одговарајуће заузеће меморије за три асинхрона кола: С-елемент, бројач и енкодер. Табела даје поређење два концепта анализе, први је временска анализа заснована на концепту описаном у овом раду, и други заснован на примени стандардних логичких симулација. Последња колона ове табеле указује на то колико је симулација потребно стандардном логичком симулатору да обави симулацију свих могућих комбинација улазних вектора. Табела показује изузетну ефикасност предложеног метода.

Табела 3

коло	Временска анализа		Логичка симулација		
	мем.зауз [kB]	време CPU [s]	мем.зауз [kB]	време CPU [s]	бр. симул.
С-елем	6.4	19.734	444	1	16
бројач	7.7	20.277	375	2	2
енкодер	28.5	92.583	480	436	1048576

#### 5. ЗАКЉУЧАК

У раду је описан концепт статистичке процене најнеповољнијих случајева кашњења у асинхроним дигиталним колима. Метод је имплементиран у

стандардни логички симулатор. Захваљујући специфичном моделовању гејтова које укључује толеранције технолошких поступака израде, структуру кола у коме се гејт налази, као и опис кашњења гејтова у виду неколико различитих типова, постигнута је висока поузданост резултата. У поређењу са класичном Монте-Карло анализом, метод показује бољу ефикасност са становишта заузећа меморије, и са становишта трајања анализе.

## 6. ЛИТЕРАТУРА

- [1] M. Lewis and L. Brackenbury, "CADRE: A Low-power Low-EMI DSP Architecture for Digital Mobile Phones," VLSI Design, vol. 3, issue 12, pp. 333-348, 2001.
- [2] A. Davis and S. Novick, "An Introduction to Asynchronous Circuit Design," Technical Report UUCS-97-013, Computer Science Department, University of Utah, September 1997.
- [3] M. Sokolovic, M. Zwolinski and V. Litovski, "New Concepts of Worst-case Delay Evaluation in Asynchronous VLSI SoC," Proc. 26<sup>th</sup> International Conference on Microelectronics, MIEL 2008, vol. 2, pp. 377-385, Niš, May 2008.

[4] K. T. Cheng and V. D. Agrawal, Unified Methods for VLSI Simulation and Test Generation, Kluwer Academic Publishers, 1989.

[5] M. Sokolović, V. Litovski and M. Zwolinski, "Fan-out Based Delay Estimation in Digital Circuits," Zbornik VI simpozijuma industrijska elektronika, INDEL 2006, pp. 101-104, Banja Luka, Novembar 2006.

**Abstract** – The lack of methods and tools for performance estimations in asynchronous circuits is one of the main reasons why this design methodology, beside its advantages, is still unpopular among designers. Using a logic simulator it is possible to efficiently estimate all worst-case path delays in one asynchronous circuit, which can be crucial for overcoming this problem. This paper describes a method for statistical estimation of topological delays in asynchronous circuits, based on the application of VHDL simulator. The method is verified on a set of chosen asynchronous circuits and in compare with other similar methods shows higher efficiency.

### STATISTICAL TIMING ANALYSIS OF ASYNCHRONOUS CIRCUITS USING LOGIC SIMULATOR

Miljana Sokolović, Vančo Litovski

УЛАЗНА ИМПЕДАНСА И КОЕФИЦИЈЕНТ РЕФЛЕКСИЈЕ ЕКСПОНЕНЦИЈАЛНИХ ВОДОВА

Милорад Бајић, *Електротехнички факултет у Бањој Луци*  
 Злата Ж. Цветковић, *Електронски факултет у Нишу*

**Садржај** *Полазећи од једначина телеграфичара изведени су изрази за улазну импедансу и коефицијент рефлексије експоненцијалног вода. Графици улазне импедансе и улазног коефицијента рефлексије представљени су у комплексној равни. Они јасно показују како широкопојасне карактеристике експоненцијалног вода, тако и његове особине на појединачним фреквенцијама.*

1. УВОД

Може се рећи да се експоненцијални вод, као и остали нехомогени водови, користи првенствено као елемент за прилагођење два склопа различитих импеданси због својих предности у односу на хомогени вод дужине  $\lambda/4$ . Проучавањем ових водова дошло се до закључка да се они могу користити и у друге различите сврхе [1–10] и у многим радовима је обрађена њихова анализа и примјена.

У већини радова је дат прорачун модула улазног коефицијента рефлексије, како за експоненцијалне водове без губитака, тако и за водове са губицима ([2], [3], [4], [8], [9], [10]), и на основу тога аутори препоручују да радна фреквенција буде већа од неке критичне фреквенције.

У овом раду су добијени изрази у комплексном облику за нормализоване вриједности улазне импедансе и улазног коефицијента рефлексије за експоненцијални вод без губитака. На основу њих су, за неколико примјера, нацртани њихови графици у комплексној равни у функцији електричне дужине вода. Ови графици дају јаснију представу о широкопојасним карактеристикама експоненцијалних водова. Из њих се, такође, јасно види какав се експоненцијални вод треба користити да би се на одређеној фреквенцији добила потребна улазна импеданса.

2. АНАЛИЗА

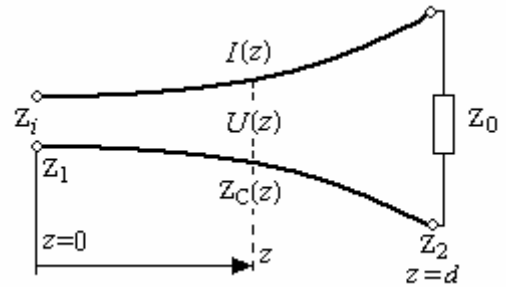
Диференцијалне једначине за напон  $U(z)$  и струју  $I(z)$  на неком воду (једначине телеграфичара) у комплексном домену дате су са

$$\frac{dU}{dz} = -Z' I, \tag{1}$$

$$\frac{dI}{dz} = -Y' U, \tag{2}$$

гдје су  $Z'(z) = R' + j\omega L'$  и  $Y'(z) = G' + j\omega C'$  подужна импеданса и подужна адмитанса,  $R'$ ,  $G'$ ,  $L'$  и  $C'$  отпорност, проводност, индуктивност и капацитивност по јединици дужине вода, а  $\omega$  кружна учестаност.

Овдје се разматра експоненцијални вод дужине  $d$ , приказан на Сл.1., чији су примарни параметри  $R'=0$ ,  $G'=0$ ,  $L'=L'_0 e^{2qz}$  and  $C'=C'_0 e^{-2qz}$ , гдје су  $L'_0$  и  $C'_0$  подужна индуктивност и капацитивност на улазу нехомогеног вода,  $x=0$ .



Сл.1. Експоненцијални вод

Карактеристична импеданса експоненцијалног вода без губитака дата је са

$$Z_C(z) = \sqrt{\frac{Z'}{Y'}} = Z_1 e^{2qz}, \text{ за } 0 < z < d \tag{3}$$

гдје је  $Z_1$  вриједност карактеристичне импедансе на улазном крају,  $z=0$ . Коефицијент  $q$  се рачуна из

$$q = \frac{1}{2d} \ln \frac{Z_2}{Z_1}, \tag{4}$$

и одређује како брзо се, по експоненцијалном закону, карактеристична импеданса мијења са положајем  $z$ .  $Z_2$  је карактеристична импеданса крају вода према оптерећењу,  $z=d$ , док је  $Z_2/Z_1$  однос трансформације.

Константа простирања је

$$\gamma = j\omega \sqrt{L'_0 C'_0} = j \frac{2\pi}{\lambda} = j\beta. \tag{5}$$

Ако се узме да је карактеристична импеданса континуална на крају  $z=d$ , тј.

$$Z_2 = Z_0, \tag{6}$$

онда на десном крају експоненцијалног вода нема рефлексије.

Улазна импеданса експоненцијалног вода одређује се из

$$Z_i = \frac{U(z=0)}{I(z=0)} = R_i + jX_i. \tag{7}$$

Улазни коефицијент рефлексије дефинисан је са

$$\Gamma_i = \frac{Z_i - Z_1}{Z_i + Z_1}. \tag{8}$$

### 3. УЛАЗНА ИМПЕДАНСА И КОЕФИЦИЈЕНТ РЕФЛЕКСИЈЕ

Диференцирањем (1) и (2) добија се диференцијална једначина за напон другог реда

$$\frac{d^2 U(z)}{dz^2} - \frac{d}{dz} [\ln(\gamma Z_C(z))] \frac{dU(z)}{dz} - \gamma^2 U(z) = 0. \quad (9)$$

Сада се могу добити изрази за напон и струју дуж експоненцијалног вода

$$U(z) = C_1 e^{k_1 z} + C_2 e^{k_2 z}, \quad (10)$$

$$I(z) = -\frac{C_1}{Z'(z)} k_1 e^{k_1 z} - \frac{C_2}{Z'(z)} k_2 e^{k_2 z} \quad (11)$$

гдје је  $k_1 = q + jp$ ,  $k_2 = q - jp$  и  $p = \sqrt{\beta^2 - q^2}$ .

Из граничних услова  $U(z=0) = 1 \text{ V}$  и  $U(z=d) = Z_2 I(z=d)$ , добијају се непознате константе

$$C_1 = \frac{(k_2 + \gamma)e^{k_2 d}}{(k_2 + \gamma)e^{k_2 d} - (k_1 + \gamma)e^{k_1 d}}$$

и

$$C_2 = \frac{(k_1 + \gamma)e^{k_1 d}}{(k_1 + \gamma)e^{k_1 d} - (k_2 + \gamma)e^{k_2 d}}.$$

Послије неколико алгебарских манипулација добија се израз за улазну импедансу вода, за случај  $\beta^2 \neq q^2$ ,

$$Z_i = Z_1 \frac{\beta - j[p \operatorname{ctg}(pd) + q]}{\beta - j[p \operatorname{ctg}(pd) - q]}, \quad (12)$$

Улазни коефицијент рефлексије је из (8) и (12)

$$\Gamma_i = \frac{q}{p \operatorname{ctg}(pd) + j\beta} \quad (13)$$

Ако је  $\beta^2 = q^2$ , тада је  $p$  једнако нули, па је улазна импеданса

$$Z_i = Z_1 \frac{1 + qd + jqd}{1 - qd + jqd}, \quad (14)$$

а коефицијент рефлексије је

$$\Gamma_i = \frac{qd}{1 + j\beta d}. \quad (15)$$

### 4. НУМЕРИЧКИ РЕЗУЛТАТИ

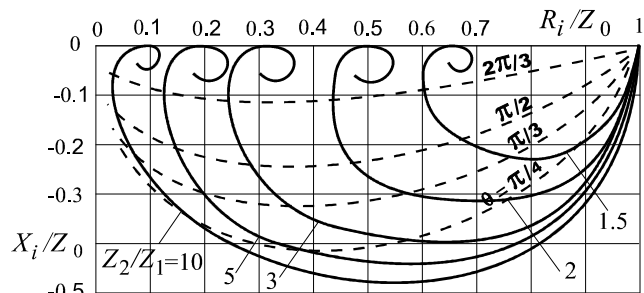
На основу претходних резултата улазна импеданса  $Z_i$  експоненцијалног вода без губитака је рачуната за неколико вриједности односа трансформације  $Z_2/Z_1$  и у одређеном опсегу електричних дужина вода  $\theta$ ,

$$\theta = \beta d = \frac{2\pi}{\lambda} d. \quad (16)$$

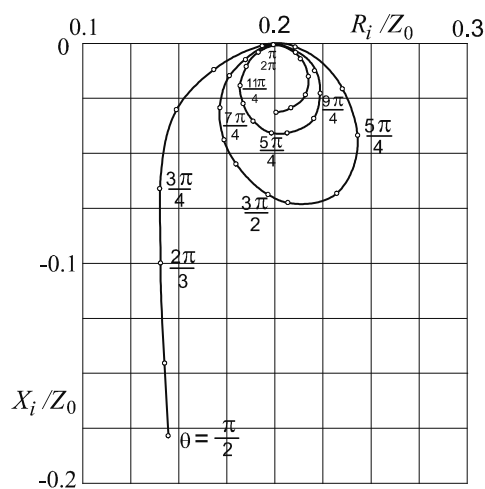
Резултати су приказани на Сл.2. На абсциси је реални дио улазне импедансе, док је на ординати њен имагинарни дио, оба нормализована са  $Z_0$ .

Испрекидане линије одговарају фиксним вриједностима електричних дужина. Свака непрекидна крива одговара некој фиксној вриједности односа

трансформације  $Z_2/Z_1$  и представља спиралу. Детаљнији типичан приказ понашања нормализоване улазне импедансе за веће електричне дужине дат је на Сл.3.



Сл.2. Нормализована улазна импеданса експоненцијалног вода за различите односе трансформације  $Z_2/Z_1$  и електричне дужине  $\theta$



Сл.3. Типично понашање нормализоване улазне импедансе за  $Z_2/Z_1 = 5$  - увећан приказ

Може се уочити да спирала начини један корак при увећању електричне дужине вода од  $\pi \text{ rad}$ . Улазна импеданса постаје практично реална при електричним дужинама приближним  $\pi, 2\pi, 3\pi, \dots \text{ rad}$ .

Типичан график улазног коефицијента рефлексије експоненцијалног вода, у одређеном опсегу електричних дужина, приказан је на Сл.4. На абсциси је нанесен реални дио, а на ординати имагинарни дио коефицијента рефлексије.

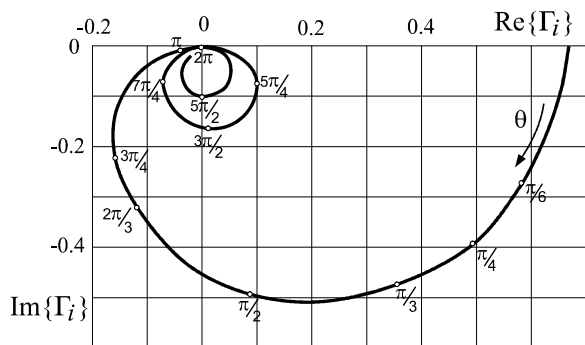
На Сл.5. је приказан модуо улазног коефицијента рефлексије у функцији електричне дужине за односе трансформације  $Z_2/Z_1 = 2, 3$  и  $4$ .

За задану физичку дужину вода електрична дужина је пропорционална фреквенцији, па се са Сл.3., Сл.4. и Сл.5. могу видјети широкопојасне карактеристике експоненцијалног вода. Улазна импеданса и коефицијент рефлексије остају практично константни ако је електрична дужина већа од  $\pi \text{ rad}$ .

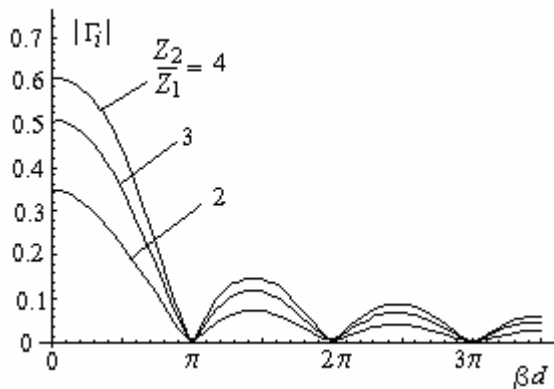
Графици улазне импедансе, приказани на Сл.2., могу бити искориштени, такође, при практичним реализацијама експоненцијалног вода кад се не захтјева прилагођење у широком фреквентном опсегу, већ само на некој фреквенцији. Суштина ове, мање познате примјене експоненцијалног вода биће приказана на следећем примјеру.



Транзистор, који има улазну импедансу  $(10 + j15)\Omega$ , захтјева за прилагођење коњуговано комплексну импедансу  $(10 - j15)\Omega$ , чија нормализована вриједност у односу на  $Z_0 = 50\Omega$  износи  $(0,2 - j0,3)$ . Ако се ова тачка унесе на график, Сл.2., види се да се тражено прилагођење може остварити експоненцијалним водом код кога је однос трансформације  $\frac{Z_2}{Z_1} = 5$  и чија је електрична дужина  $\theta = \frac{\pi}{3}$ . Дужина овог вода је  $d = \frac{\lambda}{6}$ , што је знатно краће од четвртталасног вода.



Сл.4. Улазни коефицијент рефлексије експоненцијалног вода за различите електричне дужине и однос трансформације  $Z_2/Z_1 = 5$



Сл.5. Модуо улазног коефицијента рефлексије експоненцијалног вода за неколико вриједности односа трансформације  $Z_2/Z_1$

## 5. ЗАКЉУЧАК

Рјешавањем једначина телеграфичара добијени су изрази за улазну импедансу и коефицијент рефлексије савршеног експоненцијалног вода у затвореном облику.

Криве улазне импедансе нормализоване у односу на фреквенцију и на  $Z_0$  приказани су на Сл.2.

и Сл.3., а криве за улазни коефицијент рефлексије су представљене на Сл.4. На Сл.5. дата је зависност модула коефицијента рефлексије од електричне дужине вода. Све ове криве илуструју очигледно широкопојасне особине експоненцијалног вода као трансформатора импедансе. Са Сл.2. се могу уочити и његове мање познате ускопојасне особине, када се он може користити за трансформацију импедансе само на једној фреквенцији.

Графици нормализованих улазних импеданси и коефицијента рефлексије могу се користити у практичним примјенама и изради експоненцијалних водова.

## 6. ЛИТЕРАТУРА

- [1] C.R.Burrows: "The exponential transmission line", Bell Syst. Tehn. Journal, Vol. 17, 1938. pp. 555-573.
- [2] K.W.Wagner: "Die Theorie ungleichförmiger Leitungen", Archiv für Electrotechnik, Band 36, Heft 2, 1942, pp. 69-96.
- [3] R.N.Ghose: "Exponential transmission lines as resonators and transformers", IRE Trans. Microwave Theory Techn., Vol. MTT - 5, 1957, pp. 213-217.
- [4] C.P. Womack: "The use of exponential lines as microwave components", IRE Trans. Microwave Theory Techn., Vol. MTT - 10, 1962, pp. 124-132.
- [5] V.Ramachandran: "Design charts of an exponential transmission line for impedance matching", IEEE Trans. Circuit Theory, Vol. CT-10, 1963, pp.516-520
- [6] R.P.Arnold, V.L.Bailey, R.M.Vaitkus: "Normalized impedance graphs for exponential transmission lines", IEEE Trans. Microwave Theory and Techn., 1974, pp. 964-965
- [7] S.He: "Closed-form solution for lossy exponential transmission line problem in frequency and time domains", Journal Electromagn. Waves Applic., Vol. 9, 1995, pp. 521-540.
- [8] Z.Z. Cvetkovic, S.R. Aleksic, B.R. Nikolic: "Reflection Coefficient Equations for Tapered Transmission Lines", Proc. of XLI International Scientific Conference Icest 2006, Sofia, Bulgaria, 2006, pp. 45-48.
- [9] M. Bajic: "A numerical solution for lossy exponential transmission line problem", Proc. of 7<sup>th</sup> International Conference on Applied Electromagnetics, ПЕС 2005, Nis 2005, pp. 127- 128.
- [10] Z.Z. Cvetkovic, S.R. Aleksic, B.R. Nikolic, "Analysis of Reflection Coefficient for Tapered Transmission Lines", Proc.of 50th Conference ETRAN, Vol. II, pp. 329-332, Belgrade, 2006.

**Abstract** - The solutions for input impedance and reflection coefficient of an exponential transmission line have been obtained from telegraphers' equations. Normalized impedance graphs and the graph of input reflection coefficient is presented in the complex plane. They clearly demonstrate both the broadband and narrowband properties of the exponential line.

## INPUT IMPEDANCE AND REFLECTION COEFFICIENT OF EXPONENTIALLY TAPERED TRANSMISSION LINES

Milorad Bajić, Zlata Ž. Cvetković





---

---

**секција ТО-4**  
**ЕЛЕКТРИЧНЕ МАШИНЕ И ПОГОНИ**

---

---

G. Zovko, V. Porobić, E. Adžić, D. Marčetić <b>IFOC KONTROLA MOTORA NAIZMENIČNE STRUJE PRIMENOM DSP SA NEPOKRETNIM ZAREZOM</b> .....	98
J. Тимер, Е. Аџић, В. Поробић, Д. Марчетић <b>УТИЦАЈ ГРЕШКЕ ПАРАМЕТРА ВРЕМЕНСКЕ КОНСТАНТЕ РОТОРА НА РАД ИНДИРЕКТНЕ ВЕКТОРСКЕ КОНТРОЛЕ</b> .....	102
S. Markić, V. Vujičić <b>RAZMATRANJE REALIZACIJE KLASIČNOG PETVARAČA ZA POGON PREKIDAČKOG RELUKTANTNOG MOTORA POMOĆU IR2110 INTEGRALNOG KOLA</b> .....	106
M. Knežić, Z. Bundalo <b>BEZSENZORSKO MIKROPROCESORSKO UPRAVLJANJE JEDNOSMJERNIM MOTOROM</b> .	110
И. Ђокић, С. Грабић, В. Катић <b>ПРИМЕНА АПСОЛУТНОГ ЕНКОДЕРА У ЕЛЕКТРОМОТОРНОМ ПОГОНУ</b> .....	115

## IFOC KONTROLA MOTORA NAIZMENIČNE STRUJE PRIMENOM DSP SA NEPOKRETNIM ZAREZOM

Gordan Zovko, Vlado Porobić, Evgenije Adžić, Darko Marčetić, *Fakultet tehničkih nauka u Novom Sadu*

**Sadržaj** – U radu je opisana jedna praktična realizacija elektromotornog pogona sa asinhronim motorom baziranog na indirektnom vektorskom upravljanju (IFOC – Indirect Field Oriented Control). Pogon je realizovan primenom digitalnog signal procesora (DSP) i matematike sa nepokretnim zarezom. Opisan je odgovarajući model pogona diskretizovan po vremenu i amplitudi. Detaljno je opisan način merenja položaja rotora i struja faza motora, pogodan za rad ovog diskretnog modela. Konačno, opisana je praktična realizacija IFOC programskog modula na TI 2812 DSP, i dat detaljan blok dijagram. Na kraju su dati rezultati eksperimenta na TI modelu asinhronog motora, takođe realizovanom pomoću matematike sa nepokretnim zarezom.

### 1. UVOD

U elektromotornim pogonima sa servo zahtevima, dugo vremena su prednost u odnosu na motore naizmjenične struje imali motori jednosmerne struje, zbog vrlo povoljnih regulacionih karakteristika. Međutim, kako motori jednosmerne struje imaju dosta mana u odnosu na asinhronne motore, težilo se ka pronalasku kvalitetnog algoritma upravljanja asinhronim motorima. Jedan takav sigurno je vektorsko upravljanje. Vektorskim upravljanjem asinhronim motorom dobijamo mogućnost da upravljamo nezavisno fluksom i momentom, isto kao i u slučaju motora jednosmerne struje. Međutim vektorsko upravljanje zahteva veoma složene matematičke proračune, te je njena upotrebljivost dobila na značaju tek pojavom mikroprocesora i DSP-a. Ali čak ni komercijalni DSP-i nisu bili u stanju da odgovore zahtevima matematičkih proračuna sa pokretnim zarezom (floating point). S toga se nameće potreba prelaska na račun sa nepokretnim zarezom (fixed point), koji zahteva manje procesorskog vremena i resursa, te čine vektorske pogone konkurentnim rešenjem na tržištu.

### 2. KONTINUALNI MODEL ZA PROCENU POLOŽAJA ROTORSKOG FLUKSA INDIREKTNOM METODOM

Na osnovu jednačina koje dobijamo polazeći od jednačina za naponsku ravnotežu rotorskih namotaja i jednačina rotorskih flukseva:

$$T_r \frac{d\psi_{dr}}{dt} + \psi_{dr} = +\omega_k T_r \psi_{qr} + L_m i_{ds} \quad (1)$$

$$T_r \frac{d\psi_{qr}}{dt} + \psi_{qr} = -\omega_k T_r \psi_{dr} + L_m i_{qs} \quad (2)$$

može se pokazati da se unapred usvojenom učestanošću klizanja:

$$\omega_k = \frac{L_m i_{qs}}{T_r \psi_{dr}} \quad (3)$$

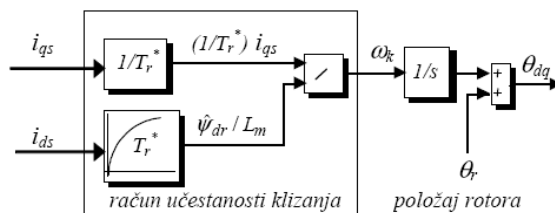
dovodi do nestanka fluksa u q-osi i vrši pozicioniranje dq sistema paralelno se fluksom rotora. Time je ostvareno raspregnuto upravljanje fluksom rotora:

$$T_r \frac{d\psi_{dr}}{dt} + \psi_{dr} = L_m i_{ds} \quad (4)$$

i elektromagnetnim momentom motora:

$$M_{em} = \frac{3}{2} p \frac{L_m}{L_r} \psi_{dr} i_{qs} \quad (5)$$

Ovim se ostvaruje linearna zavisnost el. momenta od struje statora po q-osi, i stiču uslovi za efikasno upravljanje asinhronim motorom. Model za proračun potrebnog klizanja, koji koristi struje statora i parametar vremenske konstante rotora dat je na Sl. 1.



Sl. 1. IFOC za proračun potrebnog klizanja

Pomoću jednačine (3) možemo proceniti ugao klizanja:

$$\theta_k = \int \omega_k dt \quad (6)$$

Na kraju, položaj rotorskog fluksa dobijamo kao zbir merenog položaja rotora i gore izračunatog ugla klizanja:

$$\theta_{dq} = \theta_r + \theta_k \quad (7)$$

### 3. MODEL IFOC DISKRETIZOVAN PO VREMENU I AMPLITUDI

Kako DSP obrađuje digitalne signale, da bi se mogla izvršiti implementacija vektorskog upravljanja u DSP potrebno je posedovati diskretizovani model IFOC upravljanja, kako po vremenu tako i po amplitudi. Diskretizacija po vremenu se može prosto izvršiti primenom Euler transformacije:

$$s = \frac{z-1}{T} \quad (8)$$

gde je  $T$  perioda rada IFOC kontrolera.

Jednačina za rotorski fluks (4) u Laplasovom domenu je:

$$\psi_{dr} = \frac{L_m}{1 + T_r s} i_{ds} \quad (9)$$

Posle transformacije imamo:

$$\psi_{dr}(z^{-1}) = \frac{L_m i_{ds}(z^{-1}) z^{-1}}{\frac{T_r}{T} + \left(1 - \frac{T_r}{T}\right) z^{-1}} \quad (10)$$

Umesto amplitude fluksa, za IFOC je jednostavnije koristiti filtriranu d komponentu statorske struje (4):

$$i_{ds}'(z^{-1}) = \frac{\psi_{dr}(z^{-1})}{L_m} = \frac{\frac{T}{T_r} i_{ds} z^{-1}}{1 - \left(1 - \frac{T}{T_r}\right) z^{-1}} \quad (11)$$

Jednačina filtrirane d komponente statorske struje u diskretnom domenu glasi:

$$i_{ds}'(kT) = \left(1 - \frac{T}{T_r}\right) i_{ds}'(kT - T) + \frac{T}{T_r} i_{ds}(kT - T) \quad (12)$$

Učestanost klizanja se dobija na sledeći način:

$$\omega_k(kT) = \frac{1}{T_r} \frac{i_{qs}(kT)}{i_{ds}'(kT)} \quad (13)$$

Dalje se dobija da je ugaon klizanja:

$$\begin{aligned} \theta_k(kT) &= \theta_k(kT - T) + T \omega_k(kT) \\ &= \theta_k(kT - T) + \frac{T}{T_r} \frac{i_{qs}(kT)}{i_{ds}'(kT)} \end{aligned} \quad (14)$$

Kako DSP koristi normalizovane vrednosti parametara pogona, pa tako i ugla klizanja, i to u opsegu od -1 do +1, potrebno je izvršiti korekciju jednačine (14):

$$\theta_k(kT) = \theta_k(kT - T) + \frac{1}{\pi} \frac{T}{T_r} \frac{i_{qs}(kT)}{i_{ds}'(kT)} \quad (15)$$

Konačno, normalizovana (opseg  $\pm 1$ ) vrednost položaja vektora rotorskog fluksa dobija se sabiranjem merenog položaja rotora i procenjene vrednosti ugla klizanja.

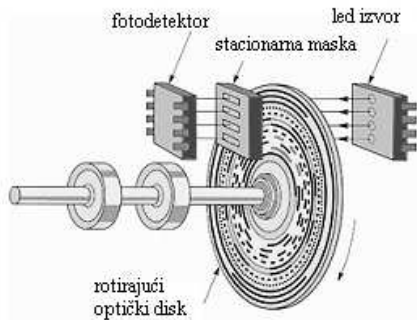
$$\theta_{dq}(kT) = \theta_r(kT) + \theta_k(kT) \quad (16)$$

#### 4. MERENJE POLOŽAJA ROTORA I STRUJA FAZA MOTORA

Za IFOC kontrolu je neophodno poznavati trenutne vrednosti struja statora kao i položaja rotora. U ovom poglavlju je ukratko opisan jedan način dobijanja brojnih ekvivalenata ovih veličina pogodnih za dalju DSP obradu u matematici sa nepokretnom zarezom.

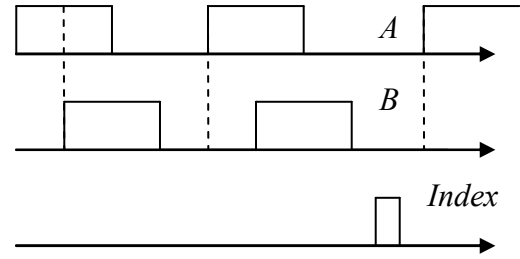
##### 4.1. Merenje položaja rotora

Za procenu položaja vektora rotorskog fluksa, potrebna je i informacija o položaju rotora. Nezavisno od tipa davača položaja, signal pozicije je neophodno obraditi i prilagoditi brojačkim ulazima DSP-a. Zatim je programski potrebno postaviti signal brzine i položaja u odgovarajuću digitalnu formu, pogodnu za dalju obradu u regulacionoj IFOC strukturi DSP sa nepokretnim zarezom. Često korišćen davač brzine je optički inkrementalni enkoder, Sl. 2.



Sl. 2. Princip rada optičkog enkodera

Izlaz inkrementalnog enkodera su tri signala  $A$ ,  $B$  i  $Index$ .  $A$  signal je pravougaoni signal čiji su inkrementi proporcionalni promeni položaja.  $B$  signal je isto što i  $A$ , samo pomeren za  $T/4$  i služi za detekciju smera kao i za uvećanje rezolucije brojanja.  $Index$  signal služi za dobijanja apsolutne pozicije i aktivan je jednom u celom krugu.



Sl. 3. Izlazni signali inkrementalnog enkodera

Položaj rotora dobijamo u sledećoj formi:

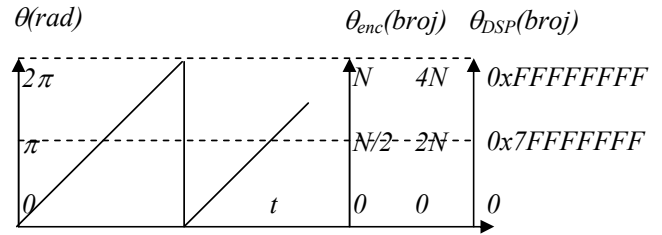
$$\theta_r = 2\pi \frac{n}{N} \quad (17)$$

gde su:  $n$  – broj pridošlih impulsa,  $N$  – rezolucija enkodera (broj impulsa po krugu).

Ukoliko brojimo svaku ivicu signala, i rastuću i opadajuću, možemo povećati rezoluciju enkodera 4 puta. Tada imamo:

$$\theta_r = 2\pi \frac{n}{4N} = n \Delta\theta \quad (18)$$

Mogući brojni opsezi signala pozicije dati su na Sl. 4.



Sl. 4. Brojni opsezi signala pozicije

Pri praktičnoj realizaciji merenja položaja primenom inkrementalnog enkodera treba koristiti brojački modul sa bazom (period registrom) jednakom broju impulsa po obrtaju. Na taj način, sadržaj brojača u svakom trenutku predstavlja brojni ekvivalent ugaonog položaja rotora od 0 do  $2\pi$ . DSP sada može u trenucima odabiranja da očita sadržaj brojača i dobije podatak o trenutnoj poziciji rotora.

Svaki novopridošli impuls predstavlja pomeraj od  $\Delta\theta$ . Ukupan ugaoni pomeraj u periodu  $T$ , između trenutaka  $kT$  i  $kT - T$ , se računa korišćenjem ukupnog broja pridošlih impulsa.

$$\theta_r(kT) - \theta_r(kT - T) = n \Delta\theta \quad (19)$$

$$\text{gde je: } \Delta\theta = \frac{2\pi}{N} [\text{rad}] \text{ ili } \Delta\theta = \frac{2\pi}{4N} [\text{rad}] \quad (20)$$

Dalje, aproksimacijom dobijamo:

$$\begin{aligned} \omega_r [\text{rad/s}] &= \frac{d\theta_r}{dt} \approx \frac{\theta_r(kT) - \theta_r(kT - T)}{T} \\ &= n \frac{\Delta\theta [\text{rad}]}{T [\text{s}]} \end{aligned} \quad (21)$$

Brojna promena ugla u jednoj periodu  $T$ , koju poseduje DSP, proporcionalna je promeni ugla u radijanima, a samim tim i

srednjoj vrednosti brzine motora. Ako sada brojnu vrednost promene ugla iskoristimo za račun srednje brzine imamo:

$$\omega[\text{broj}] = \theta_{kT}[\text{broj}] - \theta_{kT-T}[\text{broj}] = n \quad (22)$$

pa iz jednačina (20), (21) i (22) imamo odnos ovog broja i stvarne brzine:

$$\omega_r[\text{rad/s}] = \frac{2\pi}{4NT} \omega[\text{broj}] \quad (23)$$

#### 4.2. Merenje struja faza motora

Struju u naizmeničnim pogonima treba meriti bipolarnim davačima (senzorima) i procesirati kao bipolaran signal. Takođe, u okviru DSP-a treba predvideti i odgovarajući numerički opseg signala struje sa promenom znaka. Za LEM sondu kao davač struje, na izlazu se dobija bipolarni naponski signal proporcionalan struji ( $G_{LEM} = V_{LEM}^{MAX}/I_{MAX}$ ). Sa druge strane, ulaz internog DSP AD konvertora je uvek unipolarnan (0 -  $V_{AD}^{REF}$ ). Maksimalno iskorišćenje mernog opsega se dobija primenom spoljnih operacionih pojačavača (OP) koji signal iz opsega  $\pm V_{LEM}^{MAX}$  prevode u opseg AD konvertora. Ovo je moguće uz podešavanje OP-a, tako da se za nultu struju, na izlazu ima napon jednak polovini mernog opsega AD konvertora, uz pojačanje OP-a:

$$G_{OP} = \frac{V_{AD}^{REF}}{2V_{LEM}^{MAX}} \quad (24)$$

Time se brojni rezultat AD konverzije može se izraziti kao:

$$ADC\_NUMBER = \frac{V_{IN}}{V_{AD}^{REF}} \cdot 4096$$

$$= \left( G_{OP} \cdot G_{LEM} \cdot I[A] + \frac{V_{AD}^{REF}}{2} \right) \cdot \frac{4096}{V_{AD}^{REF}} \quad (25)$$

Broj 4096 predstavlja maksimum brojnog opsega 12 bitnog AD konvertora. Usled pravilno podešenog pojačanja OP imamo:

$$G_{LEM} G_{OP} I[A] = \frac{V_{AD}^{REF}}{2} \frac{I[A]}{I_{MAX}}, \quad (26)$$

i dalje dobijamo

$$ADC\_NUMBER = \frac{I[A]}{I_{MAX}} 2048 + 2048 \quad (27)$$

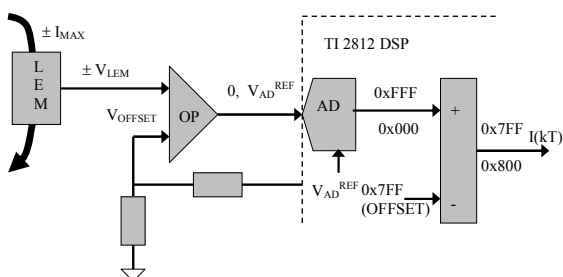
Nakon eliminacije *offset*-a

$$I(kT) = ADC\_NUMBER - ADC\_OFFSET \quad (28)$$

dobijamo bipolarni brojni strujni signal čija je veza sa stvarnom merenom strujom linearna, i glasi:

$$I[kT] = \frac{I[A]}{I_{MAX}} 2048 \quad (29)$$

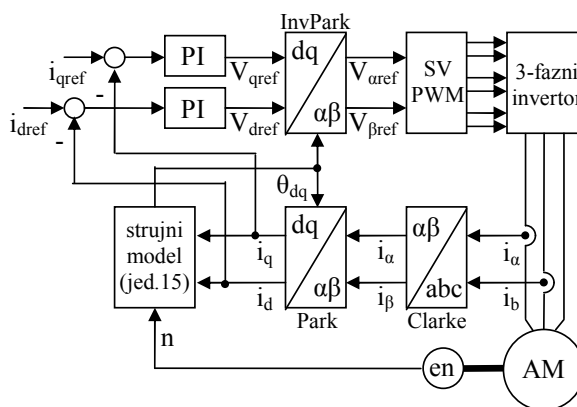
Struktura procesiranja signala struja data je na sledećoj slici.



Sl. 5. Struktura procesiranja signala struje

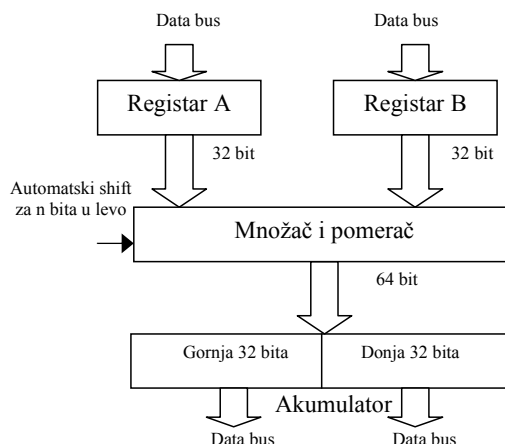
## 5. REALIZACIJA DISKRETNE IFOC KONTROLE NA TI DSP SA NEPOKRETNIM ZAREZOM

Prethodno opisana diskretna IFOC struktura je realizovana na TI 2812 DSP. Blok dijagram je dat na sledećoj slici.



Sl. 6. Blok dijagram kompletnog IFOC

TI DSP poseduje 64-bitni akumulator pogodan za rad u aritmetici sa nepokretnim zarezom. Množenje dva 32-bitna broja, i po potrebi pomeranje rezultata, izvršava se u jednom procesorskom taktu. Ukoliko se usvoji normalizovan model IFOC pogona, moguće je koristiti i pogodnosti TI programske biblioteke funkcija koja podržava rad sa raznim IQ formatima brojeva.

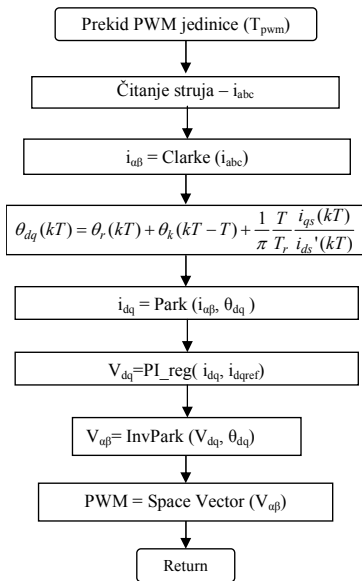


Sl. 7. Množenje dva broja u nepokretnom zarezu

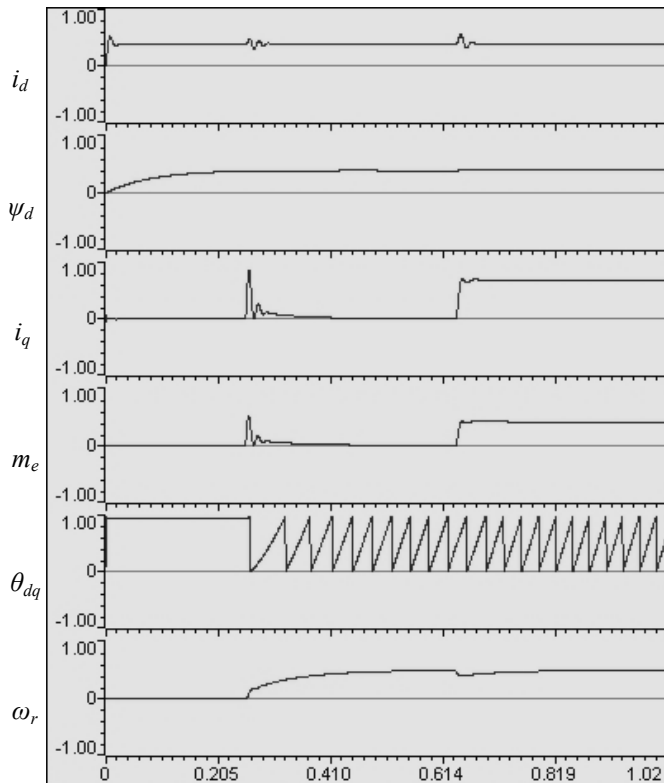
Blok dijagram PWM rutine dat je na Sl. 8. Može se uočiti veliki broj funkcija koje je neophodno izvršavati tokom rada pogona, u cilju regulacije istog, a u okviru jedne relativno kratke PWM periode. Upravo iz ovog razloga primenjujemo matematiku sa nepokretnim zarezom, jer se na taj način sve te funkcije neuporedivo brže izvršavaju nego u slučaju matematike sa pokretnim zarezom.

Eksperiment je vršen na TI razvojnom sistemu eZdsp TMS320F2812, u kojem postoji odgovarajući model asinhronog motora za simulaciju IFOC upravljanja unutar samog DSP. U razvojnom okruženju Code Composer Studio, u glavnom programu izvršena je inicijalizacija DSP-a, *timer* jedinice, *space vector* jedinice, te inicijalizacija početnih vrednosti varijabli. Konačno, program ulazi u beskonačnu *for* petlju, i čeka se na prekidnu rutinu koja se izvršava krajem svake PWM periode ( $T_{PWM}=0,5\text{ms}$ ). U prekidnoj rutini se vrši PID regulacija brzine i struja u dq domenu, proračun ugla  $\theta_{dq}$ ,

simulacija na modelu asinhronog motora, te sve potrebne transformacije. Sve vrednosti su normalizovane (opseg  $\pm 1$ ).



Sl. 8. Blok dijagram prekidne rutine

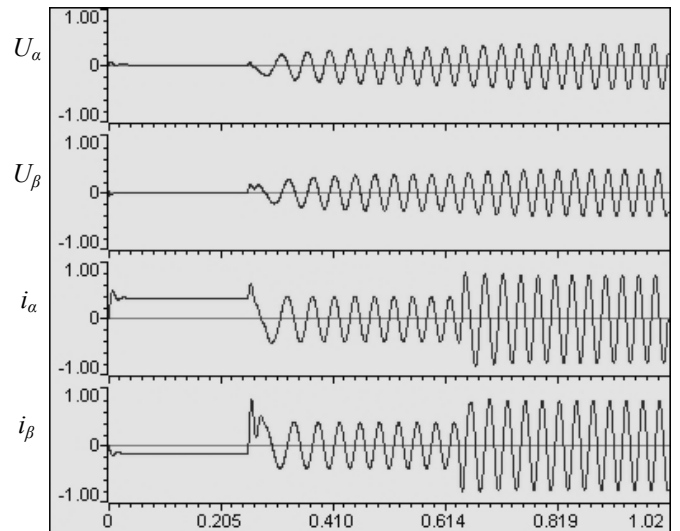


Sl. 9. TI 2812 datalog prozor (redom):  $i_d$ ,  $\psi_d$ ,  $i_q$ ,  $m_e$ ,  $\theta_{dq}$ ,  $\omega_r$

Program nudi 5 različitih nivoa upravljanja (BUIDLEVEL-a) kojima u prekidnoj rutini možemo ispitivati korak po korak, od otvorene petlje upravljanja do potpune IFOC regulacije pogona, da li je u pogonu sve ispravno podešeno.

Eksperiment se sastoji od prvobitnog pobuđivanja motora. Zatim se u trenutku 0,256s, kada je motor već pobuđen, zadaje referenca brzine od 0,5r.j. (1600o/min).

Nakon što je dostignuta ova brzina, u trenutku 0,64s motor se opterećuje momentom od 0.4r.j. (3Nm). Na sledećim slikama su pomoću datalog modula prikazani rezultati eksperimenta.



Sl. 10. TI 2812 datalog prozor (redom):  $U_\alpha$ ,  $U_\beta$ ,  $i_\alpha$ ,  $i_\beta$

## 6. ZAKLJUČAK

U ovom radu je opisano kako se pomoću DSP-a i matematike sa nepokretnim zarezom, relativno lako može realizovati efikasno upravljanje elektromotornim pogonom. Procesiranje zahtevnih proračuna IFOC kontrole potrebno je izvršiti unutar svake PWM periode. Korišćenjem matematike sa nepokretnim zarezom značajno je skraćeno vreme ovih proračuna. Zahvaljujući tome, postalo je moguće generisati PWM signal relativno velike učestanosti, što je neophodno za kvalitetno upravljanje pogonom. Ako se uz prethodno navedeno uvažavaju sve prednosti koje asinhroni motor poseduje u odnosu na motore jednosmerne struje, kao kvalitetnije rešenje nameću se pogoni sa asinhronim motorima.

## 7. LITERATURA

- [1] P. Vas, "Vector Control of AC Machines", Oxford Science Publications, New York, 1990.
- [2] Milić Stojić: "Digitalni sistemi upravljanja", Nauka, Beograd, 1990.
- [3] Texas Instruments DSP TMS320F2812, data manual.

**Abstract** – In this paper one implementation of an IFOC drive for three phase AC induction motor is presented. The drive is based on fixed point digital signal processor TI 2812 DSP. Some details of IFOC fixed point software implementation and corresponding current and motor position signal processing are also presented. The software is tested running on-line, using TI induction motor drive model, running on eZdsp TMS320F2812 evaluation board.

## IFOC OF THREE PHASE AC INDUCTION MOTOR USING DSP AND FIXED POINT LOGIC

Gordan Zovko, Vlado Porobić, Evgenije Adžić,  
Darko Marčetić

## УТИЦАЈ ГРЕШКЕ ПАРАМЕТРА ВРЕМЕНСКЕ КОНСТАНТЕ РОТОРА НА РАД ИНДИРЕКТНЕ ВЕКТОРСКЕ КОНТРОЛЕ

Јанош Тимер, Евгеније Ацић, Владо Поробић, Дарко Марчетић, *Факултет техничких наука, Нови Сад*

**Садржај** – У овом раду је приказан утицај погрешно одређене временске константе ротора кавезног асинхроног мотора при управљању алгоритмом индиректне векторске контроле (IFOC – indirect field oriented control). У циљу квалитетне представе одређени су параметри еквивалентне шеме асинхроног мотора обављеним огледима празног хода и кратког споја. Експерименталне вредности параметара добијене датим огледима су искоришћене у математичком моделу векторски регулисаног погона симулираног у програмском пакету Matlab/Simulink. Модел је начињен тако да подржава могућност уноса параметра временске константе ротора који није у складу са стварним параметром. На овај начин је испитана параметарска осетљивост IFOC погона. Подаци добијени огледима за одређивање параметара мотора су искоришћени при програмирању DSP-а (digital signal processor) као управљиве јединице при векторској контроли и на овај начин су експериментално потврђени резултати симулација.

### 1. УВОД

Потреба за аутоматизацијом производних процеса и повећањем њихове ефикасности и поузданости је довела до усавршавања области електричних погона. Раније су се у погонима високих перформанси користиле комутаторске једносмерне машине. Изразито је била распрострањена примена једносмерних машина са независном побудом, с обзиром да се њихов флуks и електрични моменат могу једноставно и међусобно независно регулисати променом побудне струје и струје кола ротора. Због извесних недостатака једносмерних машина који се пре свега односе на постојање комутатора и четкица, захтева се често периодично одржавање. Овај проблем се превазилази употребом машина наизменичне струје које имају једноставнију и поузданију структуру (мању потребу за одржавањем) и већу економичност. Робусне су и отпорне на велика преоптерећења и мањих су геометријских димензија у поређењу са машинама једносмерне струје. У различитим електромоторним погонима, издвојили су се наизменични погони који користе асинхроне машине са кавезним ротором у области како малих тако и великих снага. Векторска регулација асинхроног мотора се практично врши применом, брзих дигиталних сигналних процесора (DSP). Она омогућује независну контролу електричног момента и флуksа, пун електромеханички моменат мотора при малим брзинама, рад у сва четири квадранта, већу ефикасност у ширем опсегу брзина и квалитетнију динамику у прелазним режимима рада [1]. За реализацију векторске регулације у погону, потребно је пре свега утврдити положај просторног вектора роторског флуksног обухвата. Индиректна векторска контрола погона (IFOC) је један од начина за одређивање

просторног фазора флуksног обухвата мерењем положаја ротора помоћу давача позиције ротора и обрачунавањем ефекта клизања [1].

Квалитет IFOC погона зависи од тачности поступка одређивања параметра временске константе ротора. Из тог разлога је потребно што тачније одредити параметре еквивалентне шеме машине [2].

### 2. МОДЕЛ АСИНХРОНОГ МОТОРА СА ДВЕ ПРОМЕНЉИВЕ СТАЊА

Асинхронни мотор је релативно просте конструкције али изискује сложено управљање. Сам модел асинхроне машине је могуће изградити на основу различитих променљивих стања. Када погон поседује струјно регулисани напонски инвертор (CRVSI-current regulated voltage source inverter) погодно је за променљиве стања одабрати управо вектор струје статора и вектор флуksа ротора. Једначине напонског баланса намотаја статора и ротора, као и једначине флуksних обухвата, изражене преко комплексних вектора напона, струја и флуksева су [3]:

$$\vec{u}_s = R_s \vec{i}_s + \frac{d\vec{\psi}_s}{dt} + j\omega_{dq} \vec{\psi}_s \quad (1)$$

$$0 = R_r \vec{i}_r + \frac{d\vec{\psi}_r}{dt} + j(\omega_{dq} - \omega_r) \vec{\psi}_r$$

$$\vec{\psi}_s = L_s \vec{i}_s + L_m \vec{i}_r \quad (2)$$

$$\vec{\psi}_r = L_m \vec{i}_s + L_r \vec{i}_r$$

где су:

$$\vec{u}_s = \begin{bmatrix} u_{ds} \\ u_{qs} \end{bmatrix}, \vec{i}_s = \begin{bmatrix} i_{ds} \\ i_{qs} \end{bmatrix}, \vec{\psi}_r = \begin{bmatrix} \psi_{dr} \\ \psi_{qr} \end{bmatrix}$$

вектори напона, струје статора и флуksа ротора, али у  $dq$  координатном систему који синхронно ротира са пољем угаоне брзином  $\omega_{dq}$ . Диференцијална једначина везана за флуks ротора је:

$$\frac{d\vec{\psi}_r}{dt} = -R_r \vec{i}_r - j(\omega_{dq} - \omega_r) \vec{\psi}_r \quad (3)$$

Комплексне једначине машине су:

- Статорске једначине модела:

$$T_\sigma \frac{d\vec{i}_s}{dt} + \vec{i}_s = -j\omega_{dq} T_\sigma \vec{i}_s + \frac{k_r}{R_\sigma T_r} (1 - j\omega_r T_r) \vec{\psi}_r + \frac{1}{R_\sigma} \vec{u}_s \quad (4)$$

- Роторске једначине модела:

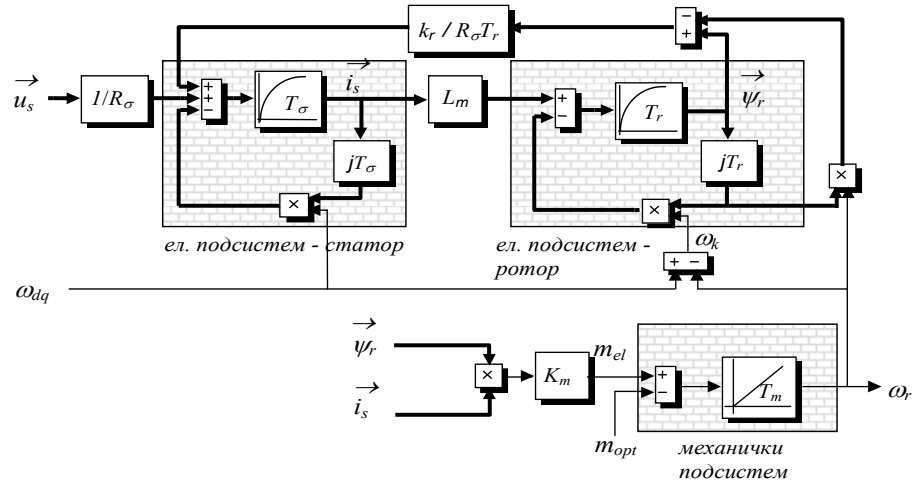
$$T_r \frac{d\vec{\psi}_r}{dt} + \vec{\psi}_r = -j(\omega_{dq} - \omega_r) T_r \vec{\psi}_r + L_m \vec{i}_s \quad (5)$$

где су:

$$T_\sigma = \frac{L_\sigma}{R_\sigma}, L_\sigma = L_s \left(1 - \frac{L_s L_r}{L_m^2}\right),$$

$$R_\sigma = R_s + R_r k_r^2, k_r = \frac{L_m}{L_r}, T_r = \frac{L_r}{R_r}$$





Сл. 1. Комплексни модел машине са векторима струје статора и флукса ротора као промењивима стања

Једначина механичког подсистема је дата са

$$T_m \frac{d\omega_r}{dt} = \frac{3}{2} p \frac{L_m}{L_r} (\vec{\psi}_r \times \vec{i}_s) - m_{opt} \quad (6)$$

у којој је електромагнетни моменат приказан као векторски производ флукса ротора и струје статора. Блок дијаграм тока комплексних сигнала оваквог модела је приказан на Сл.1

### 3. ИНДИРЕКТНА ПРОЦЕНА ПОЛОЖАЈА ФЛУКСА РОТОРА

Ефикасно управљање асинхроним мотором се може остварити подешавањем учестаности и ефективне вредности напона, или струје статора. Додатно, избором и одговарајућег фазног става управљачке величине на статору, могуће је постићи исте управљачке ефекте као код једносмерног мотора са независном побудом.

Да би се остварило оптимално векторско управљање асинхроним мотором неопходно је независно управљати флуксом и оствареним електромагнетним моментом, који машина развија [1]. Контуре управљања овим величинама се могу раздвојити регулацијом амплитуде магнетопобудне силе статора и њеног релативног положаја у односу на вектор флукса ротора. Магнетнопобудном силом статора је могуће управљати помоћу струјно регулисаног напонског инвертора (CRVSI). Елиминацијом једначина напонског баланса статора модел електричног подсистема се редукује и своди само на једну векторску једначину (5).

У случају идеалне струјне регулације, у мотор се утискује вектор струје чија је амплитуда и фазни став једнак референтном. Овим је могуће из анализе потпуно искључити електрични подсистем статора. Али, да би се распрегнута управљање остварило и даље је неопходно познавати положај вектора флукса ротора.

Положај вектора флукса ротора се прорачунава алгоритмом индиректне векторске контроле. По овом алгоритму процена положаја се врши у струјном моделу роторског кола који на основу вектора струје статора и механичког положаја ротора симулира појаве у ротору мотора.

Уколико се поседује идеалан струјно регулисани напонски инвертор, тада се може сматрати да су остварене (мерене) и задате компоненте струје статора

једнаке. У том случају се могу користити референтне компоненте вектора струје статора на улазу роторског електричног подсистема.

Задавањем одговарајућих референтних величина струјно регулисаног напонског инвертора могуће је у машину утиснути жељени (било који) комплексни вектор улазних струја статора, на жељеној учестаност побудног поља ( $\omega_{dq}$ ).

Уколико је позната учестаност ротора (обезбеђено је мерење или процена те величине) контролом учестаности побудног поља се практично контролише учестаност клизања  $\omega_k$ .

Применом струјно регулисаног напонског инвертора модел машине јесте редукован, али тиме и даље није обезбеђено распрегнута управљање флуксом и електромагнетним моментом. Ако би овако остало, промена попречне компоненте струје статора би и даље изазивала и промену флукса ротора, а не само промену момента, која не би била ни линеарна са порастом попречне компоненте струје статора.

Струјно регулисани напонски инвертор поред амплитуде статорских струја контролише и учестаност обртног поља статора  $\omega_s$ . Уколико се познаје електрична учестаност ротора  $\omega_r$  јасно је да је могуће контролисати и учестаност клизања.

Уколико се вектор флукса ротора постави тачно на  $d$  осу тиме се добија распрегнута управљање флуксом и моментом (вредност  $i_{qs}$  више неће утицати на флукс ротора). То значи да ако се  $\psi_{qr}$  изједначи са нулом, добија се [1]:

$$\omega_k = \frac{L_m i_{qs}}{T_r \psi_{dr}} \quad (7)$$

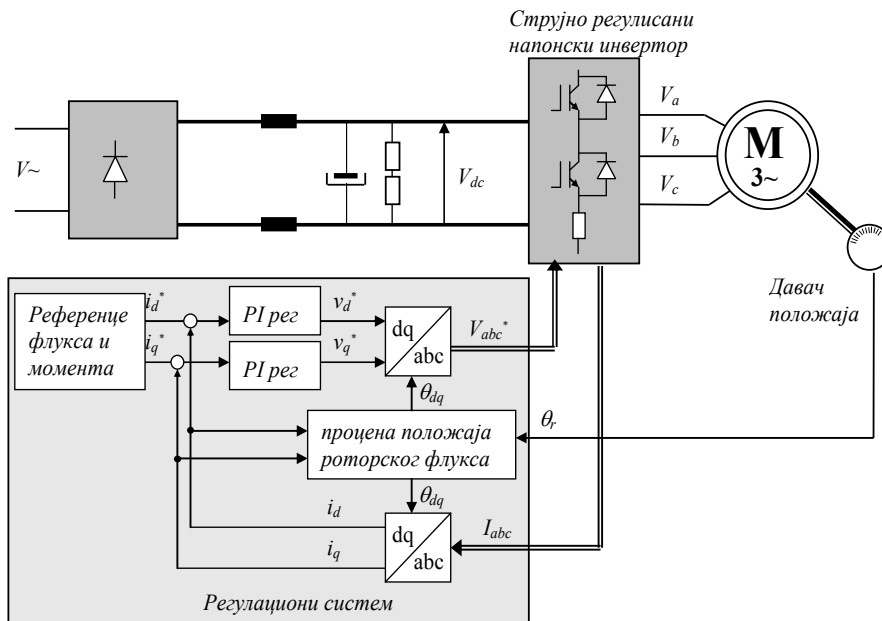
тј. има се потпуни нестанак флукса ротора у  $q$  оси (8).

$$T_r \frac{d\psi_{qr}}{dt} + \psi_{qr} = 0 \quad (8)$$

Тиме је вектор флукса ротора на  $d$  оси:

$$T_r \frac{d\psi_{dr}}{dt} + \psi_{dr} = L_m i_{ds} \quad (9)$$

што показује да је на овај начин могуће амплитуду флукса ротора контролисати само са променом  $d$  компоненте струје статора, потпуно независно од  $q$  компоненте.

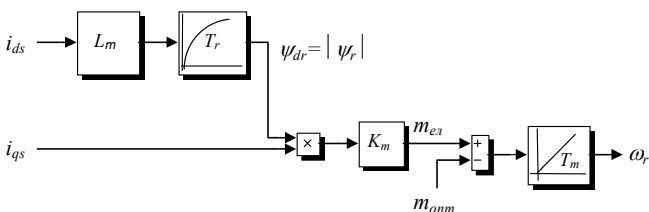


Сл. 2. Шематски приказ векторски контролисаног мотора са струјно регулисаним напонским инвертором

У исто време, и израз за електромагнетни моменат се упрошћава, и за исту амплитуду флукса се добија линеарна промена момената са променом  $q$  компоненте струје [1]:

$$m_{el} = K_m \psi_{dr} i_{qs}, K_m = \frac{3}{2} p \frac{L_m}{L_r} \quad (10)$$

Овим су контуре управљања флуksom и електричним моментом распрегнуте и могуће је оптимално управљати асинхроним мотором.



Сл.3. Редуковани модел асинхроне машине

#### 4. УТИЦАЈ ПОГРЕШНОГ ПАРАМЕТРА ВРЕМЕНСКЕ КОНСТАНТЕ РОТОРА НА ИНДИРЕКТНО ВЕКТОРСКО УПРАВЉАЊЕ

Поредно је да DSP све релевантне величине у погону рачуна у реалном времену (модел приказан на Сл.2.). Уколико су ови прорачуни тачни, положај вектора роторског флукса се тачно процењује и остварено је независно управљање флуksom и моментом мотора.

У приказаном моделу се користи параметар временске константе ротора  $T_r^*$  на чију грешку је рад модела веома осетљив. Уколико параметар  $T_r^*$  који се користи у моделу није у складу са стварном временском константном ротора  $T_r = L_r / R_r$  долази до грешке у процени положаја роторског флукса. Тада контуре управљања флуksom и моментом нису више распрегнуте.

На основу математичког модела векторски регулисаног кавезног асинхроног мотора помоћу симулације рада погона уз помоћ програмског пакета *Matlab* се уочава утицај грешке погрешно одређене временске константе ротора на рад IFOC погона.

Индицирктна процена вектора роторског флукса у погону са давачем позиције зависи од обрачунавања клизања. При томе директна компонента роторског флукса у стационарном стању има облик [1]:

$$\psi_{dr} = L_m \cdot i_{ds} \quad (11)$$

па се клизање се може представити као

$$\omega_k = \frac{I}{T_r} \cdot \frac{i_{qs}}{i_{ds}} \quad (12)$$

У (12)  $i_{qs}$  и  $i_{ds}$  су управљиве улазне величине клизања.

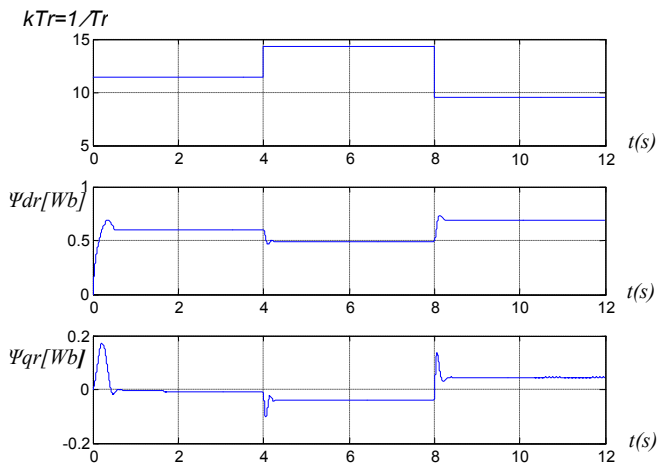
За индицирктну векторску контролу интересантна је константа  $k_{Tr} = 1/T_r$ , тј. цела структура погона индицирктног векторског управљања зависи од тачности одређивања параметра  $k_{Tr}$ .

Извршена је симулација промене параметра  $k_{Tr}$  код мотора који је оптерећен оптерећењем  $m = 1.5$  [Nm]. Мотор се покреће из стања мировања и у тренутку  $t = 4s$  параметар  $k_{Tr}$  се повећа за 20%, док се у тренутку  $t = 8s$  смањи за 20% у односу на тачну вредност. На основу резултата са Сл.4. може се закључити да се оријентација синхронизованог ротирајућег координатног система губи са променом параметра  $k_{Tr}$  и да долази до губитка векторске контроле што се огледа у појави флукса ротора по попречној оси ( $\psi_{qr}$ ).

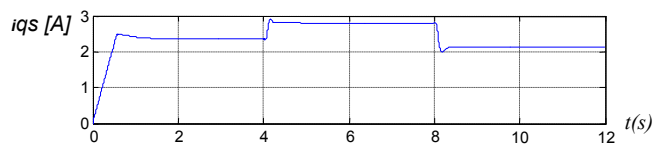
При губљењу векторске контроле може се уочити изразита промена попречне компоненте струје статора, као последица промене параметра  $k_{Tr}$ . У случају да је мотор неоптерећен промена параметра  $k_{Tr}$  не утиче на флуксе мотора а нема утицаја ни на попречну компоненту струје статора.

#### 5. ЕКСПЕРИМЕНТАЛНА ВЕРИФИКАЦИЈА

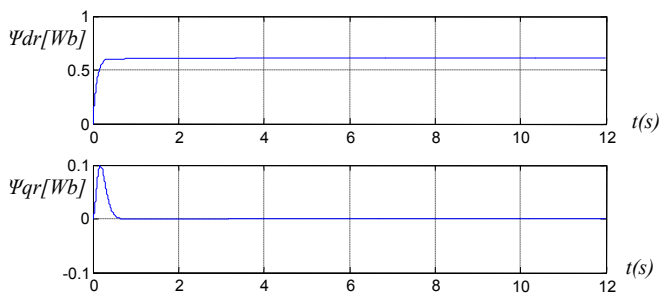
Експерименти су вршени на мотору чији подаци су коришћени у математичком моделу приликом симулације у програмском пакету *Matlab/Simulink*. Применом Freescale DSP 56F8013 као управљачке јединице практично су потврђени симулациони резултати. Резултати експеримента су приказани на сликама Сл.8. и Сл.9.



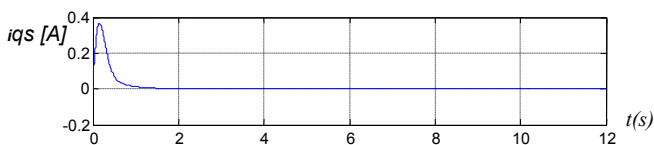
Сл.4. Симулациони резултати промене флуксева оптерећеног мотора са 1.5[Nm] при промени  $kTr$  ( $\pm 20\%$ )



Сл.5. Симулациони резултат промене  $i_{qs}$  оптерећеног мотора са 1.5[Nm] при промени параметра  $kTr$  ( $\pm 20\%$ )



Сл.6. Симулациони резултати промене флуксева неоптерећеног мотора при промени параметра  $kTr$  ( $\pm 20\%$ )

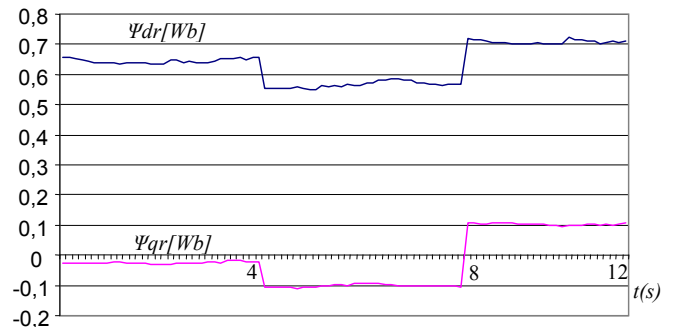


Сл.7. Симулациони резултат промене  $i_{qs}$  неоптерећеног мотора при промени параметра  $kTr$  ( $\pm 20\%$ )

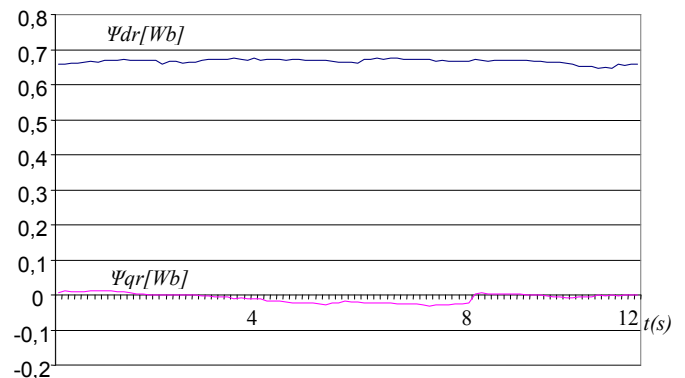
## 6. ЗАКЉУЧАК

У раду је показана значајна осетљивост IFOC погона на грешку параметра роторског кола. Такође је показано да се ова осетљивост увећава са порастом оптерећења. Дакле, праћење овог параметра у току рада

погона је неопходно и треба да се врши како са променом нивоа засићења магнетног кола машине тако и са променом температуре. С обзиром да се остали утицаји не могу унапред предвидети, потребно је уградити механизам за on-line (у току рада погона) идентификацију временске константе ротора.



Сл.8. Експериментални резултати промене флуксева оптерећеног мотора са 1.5[Nm] при промени  $kTr$  ( $\pm 20\%$ )



Сл.9. Експериментални резултати промене флуксева неоптерећеног мотора при промени  $kTr$  ( $\pm 20\%$ )

## 7. ЛИТЕРАТУРА

- [1] В. Вучковић, *Електрични погони*, Београд: Академска мисао, 2002.
- [2] Г. Рашковић, *Одређивање загревања и превалног момента трофазног асинхроног кавезног мотора*, Нови Сад: Факултет техничких наука, дипломски рад, 1989.
- [3] В. Вучковић, *Опита теорија електричних машина*, Београд: Наука, 1992

**Abstract** – The rotor time constant detuning sensitivity of IFOC drive is investigated in this paper. The simulation, as well as, experimental results show significant influence of parameter mismatch, especially for high load values. Therefore, if significant rotor time constant drift is expected, an on-line estimation mechanism is required.

## INFLUENCE OF ROTOR TIME CONSTANT ERROR ON IFOC CONTROL STRUCTURE

Janoš Timer, Darko Marčetić, Vlado Porobić

## RAZMATRANJE REALIZACIJE KLASIČNOG PETVARAČA ZA POGON PREKIDAČKOG RELUKTANTNOG MOTORA POMOĆU IR2110 INTEGRALNOG KOLA

Sandro Markić, Vladan Vujičić, *Elektrotehnički fakultet u Podgorici*

**Sadržaj-** Ovaj rad se bavi problematikom projektovanja klasičnog pogonskog pretvarača prekidačkog reluktantnog motora (SRM). Predloženo rješenje uključuje okidno kolo na bazi IR2110 integralnog kola, tako da je na ulaz pretvarača dovoljno dovesti samo upravljačko logičke signale. U radu je izvršena i optimizacija parametara okidnog kola, a prikazani eksperimentalni rezultati potvrđuju ispravnost tog pristupa i ukazuju na isplativost primjene predloženog rješenja pretvarača.

### 1. UVOD

Prekidački reluktantni motor (Switched Reluctance Motor - SRM) se, zahvaljujući svojim karakteristikama, nameće kao kandidat za primjenu u električnim pogonima različitih namjena, naročito u slučajevima kada je potrebno obezbijediti promjenljivu brzinu. Njegove pogodne osobine su prije svega robustna konstrukcija bez stalnih magneta i bez namotaja na rotoru, zatim visok stepen efikasnosti, visoka specifična izlazna snaga, mogućnost rada u širokom temperaturnom opsegu itd. [1]-[5].

Za razliku od nekih drugih motora SRM se ne može napajati direktno dovođenjem naizmjeničnog ili jednosmjernog napona, već je neophodna upotreba odgovarajućeg pretvarača. Pošto se za rad motora mora naizmjenično obezbjeđivati pozitivan ili negativan napon pojedinačno za svaku fazu motora, primjena standardnih mostnih invertorskih modula u osnovi nije moguća.

Topologije pretvarača pogodne za upravljanje SRM-om date su u [3]. Klasični (asimetrični) pretvarač pruža potpunu nezavisnost u kontroli faza motora. Za to su mu potrebna dva tranzistora po fazi motora. Za pojednostavljenje upravljačkog kola pretvarača, kao i smanjivanje troškova izrade samog pretvarača, razvijene su brojne topologije koje koriste manji broj poluprovodničkih prekidača. Međutim, ove topologije ne obezbjeđuju potpunu nezavisnost u kontroli faza motora, što utiče na slabljenje eksploatacionih karakteristika pogona.

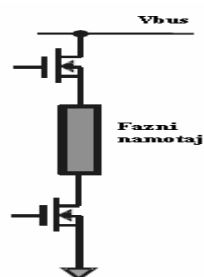
Ovaj rad se bavi problematikom projektovanja klasičnog pogonskog pretvarača SRM-a. Biće razmotrena mogućnost primjene integralnog kola IR2110 za prilagođavanje (shift-ovanje) nivoa signala upravljačke logike kako bi se obezbijedilo upravljanje poluprovodničkim prekidačima koji se nalaze na visokom naponskom nivou.

Posebna pažnja biće posvećena izboru komponenti „bootstrap“ kola kako bi se obezbijedio optimalan rad okidnog kola. U cilju potvrde valjanosti sprovedenih analiza izvršena je fizička realizacija pretvarača. Neki od izmjerenih talasnih oblika napona i struje na izlazu pretvarača biće prikazani u radu.

### 2. O KLASIČNOM PRETVARAČU

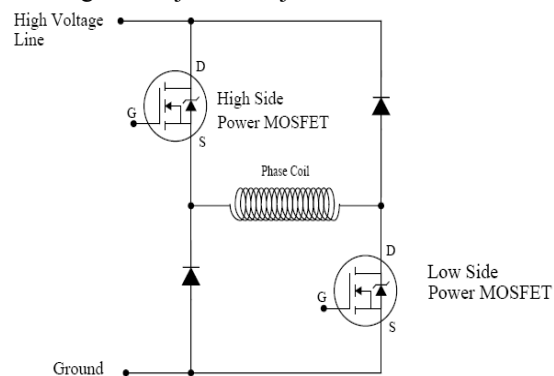
Svaka faza motora može se kontrolisati pomoću dva snažna MOSFET-a. Kada su oni uključeni (provode), protiče

struja kroz namotaj faze SRM-a. Međutim ova struktura (prikazana na slici 1) nije dovoljna za kontrolu jedne faze. Faza motora se ponaša kao kalem velike induktivnosti, zbog toga, nakon isključenja MOSFET-a na krajevima namotaja, uslijed velikog di/dt, indukovao bi se veliki napon koji bi izazvao proboj tranzistora.



Slika 1. Principska šema jedne grane pretvarača

Diode prikazane na slici 2 neophodne su da bi se obezbijedila kontura za vraćanje akumulisane energije odnosno demagnetizaciju namotaja.



Slika 2. Šema jedne grane klasičnog pretvarača

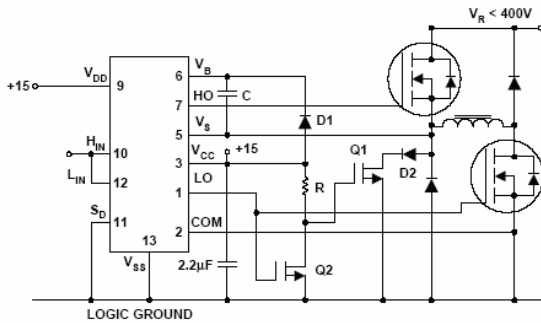
Jedan od najvećih problema prilikom projektovanja klasičnog pretvarača je realizacija okidnog kola koje će omogućiti kontrolu gornjeg MOSFET-a („high side“ na sl. 2).

Kako je Sors ove elektronske komponente spojen na jedan kraj faznog namotaja, naponski nivo ovog čvora je promjenljiv zbog indukovano napona na faznom namotaju. Dakle, napon Gejta gornjeg snažnog MOSFET-a mora biti podešen po zahtjevu ove elektronske komponente (kataloškim karakteristikama). Kod topologije na slici 2, donji prekidač se obično koristi tokom komutacionog intervala, dok se gornji koristi za implementaciju kontrole.

### 3. ARHITEKTURA ENERGETSKOG BLOKA

Korišćena šema realizacije poluprovodničkog pretvarača za napajanje SRM-a data je na slici 3. Na šemi su prikazane komponente korišćene za svaku fazu pojedinačno. Kod svake faze koriste se dva IRF740 n-kanalna MOSFET-a kao prekidački elementi u izlaznom stepenu. IRF740 može

izdržati 400V jednosmjernog napona i 10A. Otpornost ovih izvora od Drejna ka Sorsu je  $0.55\Omega$ . Zamajne diode korišćene na izlazu su HFA15TB60, diode sa malim vremenom oporavka. HFA15TB60 imaju vrijeme oporavka od 60ns, i mogu izdržati 600V jednosmjernog napona i 15A. Logika koja se implementira na ulazu integralnog kola mora biti takva da gornji MOSFET snage može biti uključen jedino kada je i donji MOSFET uključen.



Slika 3. Šema realizacije poluprovodničkog pretvarača za napajanje jedne faze SRM-a.

Na ulaze  $L_{IN}$  i  $H_{IN}$  integralnog kola dovode se signali za kontrolu rada invertora. Visoki nivo  $L_{IN}$  dovodi do uključivanja donjeg prekidača (tranzistor IRF740), a visoki nivo na  $H_{IN}$  dovodi do uključivanja gornjeg prekidača (tranzistor IRF740). Kolo funkcionira tako da ne smije biti uključeno samo gornji prekidač (došlo bi do oštećenja kola). Pobuđivanjem ulaza  $L_{IN}$  integralnog kola IR2110, kolo sa svog izlaza LO prosljeđuje signal pobude za IRFD123 koji uključuje IRF710 i uključuje (donji prekidač). Kada dovedemo okidni signal na  $H_{IN}$  integralnog kola IR2110, kolo sa svog izlaza HO prosljeđuje signal na gornji prekidač.

#### 4. PRORAČUN KOMPONENTI „BOOTSTRAP” KOLA

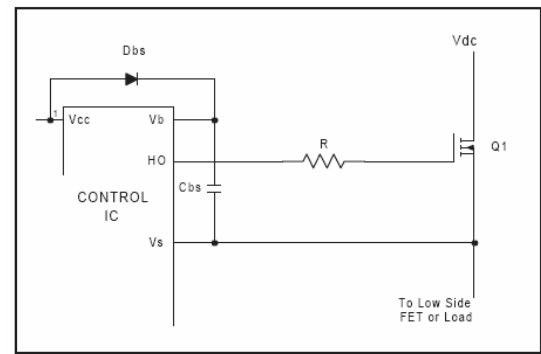
Napon  $V_{bs}$  (potencijalna razlika između  $V_b$  i  $V_s$  pinova kontrolnog integralnog kola International Rectifier (IR)) obezbjeđuje uključivanje gornjeg prekidača sa kontrolnog integralnog kola. Ovo napajanje mora imati vrijednost između 10V i 20V da bi integralno kolo moglo „pobuditi” MOSFET, koji poslije dovedene pobude počinje provoditi. Neka IR kontrolna integralna kola uključuju podnaponsku detekciju za  $V_{bs}$ , to obezbjeđuje da integralno kolo ne pobudi MOSFET ako je napon  $V_{bs}$  manji od zadanog naponskog nivoa  $V_{bsv}$ .

Napon  $V_{bs}$  je (floating supply) plivajući i ima maksimalnu vrijednost  $V_s$  (u većini slučajeva je visokofrekventni pravougaoni talas). Postoji određen broj načina za generisanje plivajućeg napona  $V_{bs}$ , jedan od načina je „Bootstrap” metoda koja je ovdje opisana. Ova metoda ima prednosti zato što je prosta i jeftina ali ima i određenih nedostataka, faktor popunjenosti (duty cycle), i vrijeme uključenosti (on-time) su ograničeni zbog zahtjeva „Bootstrap” kondenzatora, koji zahtijeva dopunjavanje.

„Bootstrap” napajanje se formira od diode i kondenzatora u kombinaciji kao što je prikazano na slici 4.

Uloga „Bootstrap” kola je da obezbijedi pobudne signale za gornje prekidače u granama pretvarača. Ovaj strujni krug funkcionira na sledeći način: Kad je  $V_s$  na masi (preko uključenog donjeg prekidača ili opterećenja (Load)), zavisi od konfiguracije strujnog kruga), „Bootstrap”

kondenzator ( $C_{bs}$ ) se puni kroz „Bootstrap” diodu ( $D_{bs}$ ) sa  $15V_{cc}$  napona napajanja. Ovako se obezbjeđuje napajanje  $V_{bs}$ .



Slika 4. Šema Bootstrap kola

#### 4.1. Proračun vrijednosti „bootstrap” kondenzatora

Na osnovu sledeće jednačine možemo odrediti minimalnu količinu naelektrisanja koja je potrebna za punjenje „Bootstrap” kondenzatora [6]:

$$Q_{bs} = 2Q_g + \frac{I_{qbs(max)}}{f} + Q_{ls} + \frac{I_{Cbs(leak)}}{f} \dots\dots\dots(1)$$

gdje je:

$Q_g$  – naelektrisanje gejta na gornjem prekidaču

$I_{Cbs}$  – struja curenja „Bootstrap” kondenzatora

$Q_{ls}$  – nivo nagomilanog naelektrisanja koje se zahtjeva po ciklusu

$f$  – radna frekvencija.

„Bootstrap” kondenzator mora imati dovoljno veliku kapacitivnost da obezbijedi dovoljan pobudni napon ( $V_{bs}$ ) za čitav vremenski interval uključenosti gornjeg prekidača. U protivnom, uslijed pražnjenja kondenzatora, doći će do značajnog smanjenja  $V_{bs}$  napona, što će se dalje odraziti na nepravilno funkcionisanje gornjeg prekidača. Zato se u praksi kapacitivnost  $C_{bs}$  kondenzatora uzima minimum dvostruko veće od vrijednosti koja se može dobiti uz pomoć jednačine (1). Na taj način se dobija sledeći izraz za minimalnu vrijednost  $C_{bs}$ :

$$C \geq \frac{2 \left[ 2Q_g + \frac{I_{qbs(max)}}{f} + Q_{ls} + \frac{I_{Cbs(leak)}}{f} \right]}{V_{cc} - V_f - V_{LS} - V_{Min}} \dots\dots\dots(2)$$

gdje je:

$V_f$  –direktan pad napona kroz „Bootstrap” diodu

$V_{Min}$  – minimalna vrijednost napona između  $V_b$  i  $V_s$

$V_{LS}$  – pad napona na donjem prekidaču.

Vrijednost kapaciteta  $C_{bs}$ , dobijena iz gore navedene formule (2), je zahtijevani apsolutni minimum, ali zbog prirode (načina) funkcionisanja „Bootstrap” kola, mala vrijednost kapaciteta može dovesti do pojave prenapona, odnosno do oštećenja integralnog kola. Zato, da bi se minimizirao rizik od pojave prenapona i da se smanji talasanje  $V_{bs}$  napona, vrijednost  $C_{bs}$  dobijenu iz jednačine (2) trebalo bi pomnožiti sa faktorom  $k=15$ , [6].

Kondenzator  $C_{bs}$  se puni jedino kad je gornji prekidač isključen, potencijal  $V_s$  jednak nuli (pin 5 na masi).

Dakle, period uključenosti (on-time) donjeg prekidača (ili period isključenosti (off-time) gornjeg prekidača za kontrolu rada gornjeg prekidača) mora biti dovoljno velik da bi se obezbijedilo punjenje Cbs kondenzatora.

#### 4. 2. Selekcija „bootstrap” diode

„Bootstrap” dioda Dbs mora biti u stanju da blokira maksimalni napon koji postoji kada je gornji prekidač uključen. Mora biti komponenta sa malim vremenom oporavka, kako bi se ograničilo pražnjenje „Bootstrap” kondenzatora preko napajanja Vcc koje se javlja u trenucima kada je Vs na visokom naponskom nivou. Od važnosti može biti da inverzna struja curenja pri visokim temperaturama bude što manja u slučajevima kada kondenzator mora sačuvati punjenje na duži vremenski period.

Vrijednost struje kroz diodu ( $I_f$ ) jednaka je proizvodu izračunatog naelektrisanja iz jednačine (1) i radne (prekidačke) frekvencije.

Iz prethodnog slijede karakteristike diode:

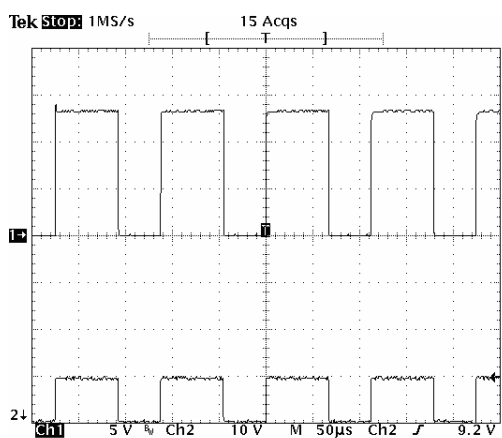
VRRM = Maksimalni inverzni napon,

$T_{rr}$  = vrijeme oporavka diode (maksimalna dozvoljena vrijednost za dato „Bootstrap” kolo je do 100ns),

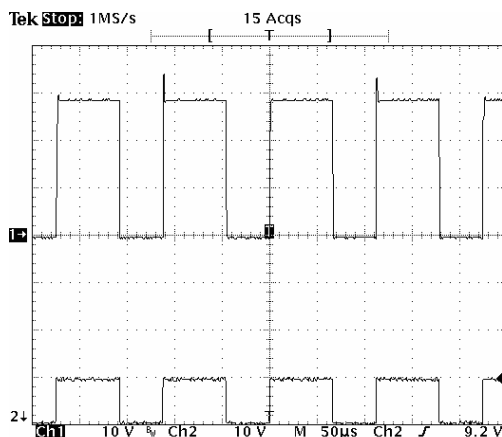
$I_f = Q_{bs} \times f$

#### 5. EKSPERIMENTALNI REZULTATI

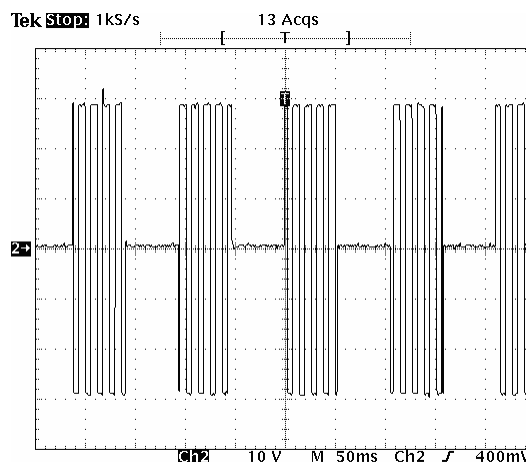
Pretvarač je fizički realizovan i testiran na R i RL opterećenju. Implementacija kontrole je bila eksterna, napon napajanja je bio snižen na 35V. Pojedini izmjereni talasni oblici napona i struja prikazani su na slikama od 5. do 9.



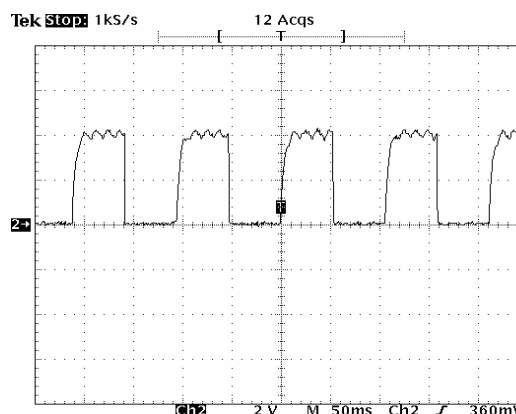
Slika 5. Izlaz LO pri faktoru popunjenosti  $D=0,75$



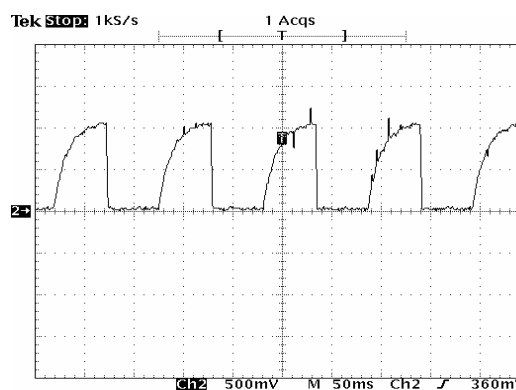
Slika 6. Izlaz HO pri faktoru popunjenosti  $D=0,75$



Slika 7. Napon na potrošaču  $U=35V$ ,  $D=0,75$



Slika 8. Struja potrošača za  $D=0,75$  pri maloj brzini.



Slika 9. Struja potrošača za  $D=0,75$  pri velikoj brzini.

#### 6. ZAKLJUČAK

U radu je prezentovano praktično rješenje klasičnog pogonskog pretvarača prekidačkog reluktantnog motora. Realizovani pretvarač omogućava nezavisnu kontrolu faza motora dovođenjem odgovarajućih upravljačko-logičkih signala. Predloženo rješenje okidnog kola, sačinjenog od IR2110 i proračunatog „Bootstrap“ kola, predstavlja efikasan interfejs između upravljačko-logičkog kola i energetskih prekidača.

#### 7. LITERATURA

[1] *Control*, Hillsboro, OH: Manga Physics Publishing and London: Oxford University Press, 1993.

- [2] T. J. E. Miller, *Electronic Control of Switched Reluctance Machines*, Newnes Power Engineering Series, 2001.
- [3] M. Barnes, C. Pollock, "Power electronic converters for switched reluctance drives", *IEEE Trans. Power Electronics*, vol. 13, no. 6, pp. 1100-1111, Nov. 1998
- [4] S. Vukosavic and V. Stfanovic, "SRM Inverter Topologies: A Comparative Evaluation," IEEE IAS Annual Meeting Conf. Record, 1990.
- [5] T. J. E. Miller (ed.), "Switched Reluctance Motor Drives," Intertec Communications Inc., Ventura CA, 1988
- [6] International Rectifier Design Tip dt98-2a – Bootstrap Component Selection For Control IC's by Jonathan Adams [www.irf.com](http://www.irf.com)

**Abstract** - *This paper deals with the problem of projecting a classical convertor for Switched Reluctance Motor drive. The suggested solution includes gate drive circuit, wich means that bringing navigated logical signals into convertor entrance is enough. It was also performed the optimization of gate drive circuit parameters, and experimental results as shown confirm the correctness of such approach and the profitability of using suggested convertor solution.*

**THE ADVISEMENT ON CLASSICAL  
CONVERTOR REALIZATION FOR SWITCHED  
RELUCTANCE MOTOR DRIVE USING IR2110  
INTEGRATED CHIP**

Sandro Markić, Vladan Vujičić

## BEZSENSORSKO MIKROPROCESORSKO UPRAVLJANJE JEDNOSMJERNIM MOTOROM

Mladen KneŃiĉ, Zlatko Bundalo, *Elektrotehniĉki fakultet u Banjaluci*

**SadrŃaj** - U radu je opisan realizovani algoritam bezsenzorskog mikroprocesorskog upravljanja jednosmjernim elektriĉnim motorom. Primjena razliĉitih senzora pri realizaciji algoritama upravljanja jednosmjernim motorima unosi teŃkoĉe koje se odnose na cijenu, eĉkasnost, kao i primjenljivost koriŃćenih senzora. Algoritam koji omoguĉava mjerenje brzine obrtanja jednosmjernog motora mjerenjem indukovane povratne elektromotorne sile omoguĉava realizaciju algoritama za regulaciju brzine jednosmjernog motora bez upotrebe konvencionalnih senzora. Na taj naĉin izbjegavaju se ograniĉenja koja senzori unose.

## 1. UVOD

Jednosmjerni elektriĉni motori danas imaju veoma Ńiroku primjenu, od industrije igraĉaka, pa do primjene u automobilskoj industriji. Takvi motori su jeftini, jednostavni za upravljanje, i dostupni za koriŃćenje u svim veliĉinama i oblicima [1].

Da bi se moglo upravljati takvim motorima mora se na neki naĉin da obezbijediti povratna informacija o brzini obrtanja, poziciji ili struji koja teĉe kroz namotaje motora. Konvencionalni senzori koji se koriste u ovu svrhu imaju brojne nedostatke: skupi su, potrebno ih je ugraditi u konstrukciju motora, ili jednostavno ne mogu biti upotrebljeni zbog specifiĉnosti sredine u kojoj motor radi (neĉistoĉe, hemijski aktivne supstance i sl.).

U ovom radu je opisan praktiĉno realizovani algoritam mikroprocesorskog upravljanja jednosmjernim motorom bez upotrebe konvencionalnih senzora, kao Ńto su optiĉki enkoder ili Holog senzor. Na taj naĉin izbjegnute su dodatne komponente u sistemu i poveĉana pouzdanost rada.

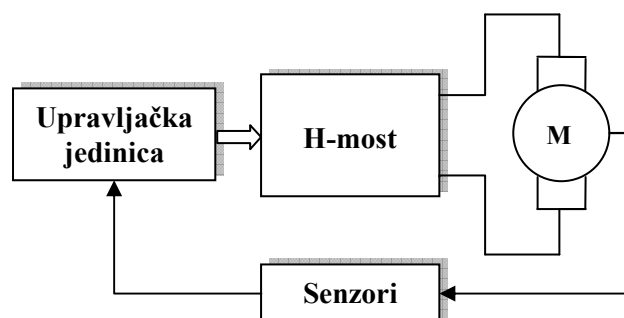
## 2. OPIS SISTEMA

Klasiĉan sistem za upravljanje jednosmjernim motorom se sastoji iz H-mosta koji sluŃi za napajanje motora, upravljaĉke jedinice (mikrokontroler) za generisanje upravljaĉkih impulsa koji kontroliŃu ukljuĉivanje i iskljuĉivanje tranzistora H-mosta i senzora koji prikupljaju informacije od motora i prosljeđuju ih upravljaĉkoj jedinici na obradu. Blok-Ńema ovakvog sistema prikazana je na Sl. 1.

U okviru upravljaĉke jedinice se obiĉno nalazi i regulator, koji na osnovu informacija dobijenih od strane senzora generiŃe upravljaĉke signale. U ulozi upravljaĉkog signala najĉeŃće se nalazi PWM signal. Naime, brzina jednosmjernog motora proporcionalna je naponu na njegovim prikljuĉcima. Za promjenu tog napona koristi se PWM signal koji mijenja srednju vrijednost napona promjenom faktora popune. Namotaj motora se ponaŃa kao niskopropusni filter tako da PWM signal dovoljno visoke frekvencije proizvodi stabilnu struju u namotajima motora [1]. Relacija između srednje vrijednosti napona, napona napajanja i faktora popune ima sljedeĉi izgled:

$$V_{sr} = D \cdot V_{DC} \quad (1)$$

gdje je  $V_{sr}$  – srednja vrijednost napona,  $D$  – faktor popune PWM signala i  $V_{DC}$  – napon napajanja.



Sl. 1. Blok-Ńema sistema za upravljanje jednosmjernim motorom

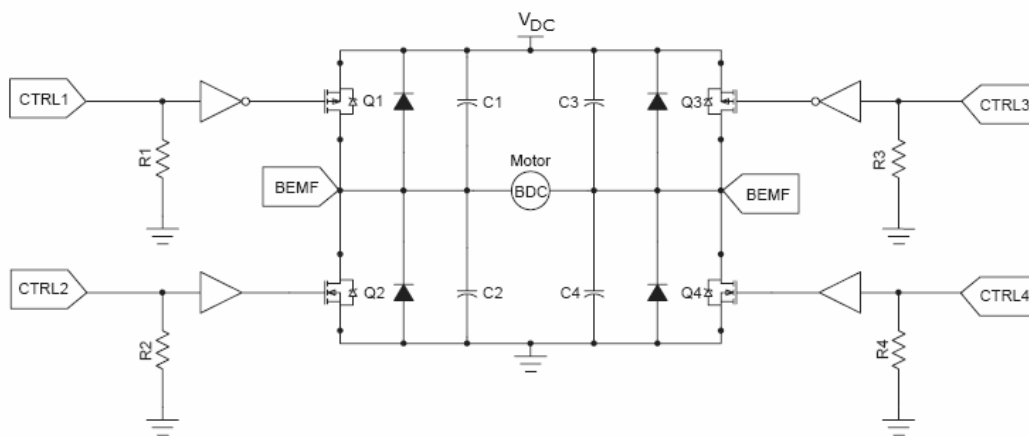
U ovom radu umjesto konvencionalnih senzora, za prikupljanje informacija o brzini obrtanja koriŃtena je tzv. metoda povratne elektromotorne sile (BEMF). Naime, BEMF i brzina obrtanja su direktno srazmjerne veliĉine. Kada se motor pobuđuje PWM signalom, u trenucima kada je namotaj motora iskljuĉen, motor se ponaŃa kao generator jednosmjernog napona. Mjerenjem ovog napona (koji je proporcionalan brzini obrtanja) moŃe se dobiti informacija o brzini [2].

Za realizaciju upravljaĉke jedinice sistema koriŃten je mikrokontroler PIC16F877 koji je povezan sa integriranim H-mostom za pobuđivanje motora. Kao motor koriŃten je jednosmjerni motor sa serijskom pobudom i nominalnim naponom 12V i brzinom 2400 ob/min. Za mjerenje BEMF signala koriŃten je 8-kanalni A/D konvertor, koji je sastavni dio mikrokontrolera. Takođe, u okviru upravljaĉke jedinice realizovan je PI regulator koji, u zavisnosti od izmjerene BEMF, reguliŃe faktor popune PWM upravljaĉkog signala. Upravljaĉka jedinica se povezuje preko serijskog porta sa PC raĉunarom na kojem je realizovana aplikacija koja Ńalje komande za pokretanje, zaustavljanje motora, promjenu smjera obrtanja, te podeŃavanje koeficijenata PI regulatora, kao i monitoring brzine obrtanja motora i faktora popune PWM signala.

## 3. H-MOST

H-most sluŃi za obezbjeđivanje potrebne struje kojom se napaja jednosmjerni motor. Na Sl. 2. prikazana je elektronska Ńema ovog mosta. On se sastoji od ĉetiri tranzistora koji omoguĉavaju tzv. bidirekciono upravljanje jednosmjernim motorom [3]. Tranzistori u istoj grani mosta ne smiju nikada biti istovremeno ukljuĉeni jer bi to dovelo do kratkog spajanja izvora napajanja.





Sl. 2. Elektronska šema H-mosta

Ukoliko su uključeni tranzistori Q1 i Q4 kroz motor će proteći struja  $I_{FWD}$  i motor će se obrtati u direktnom smjeru. Ukoliko su uključeni tranzistori Q2 i Q3 kroz motor teče struja  $I_{RVS}$  koja ima suprotan smjer, i motor se obrće u suprotnom smjeru. Na taj način može se upravljati smjerom obrtanja motora.

Diode koje se nalaze u okviru H-mosta između drejna i sorsa svakog od tranzistora služe kao zaštita od strujnih premašaja koji se javljaju usljed BEMF kada se MOSFET tranzistori isključuju. Ove diode su neophodne samo ukoliko interne MOSFET diode nisu dovoljne za disipaciju struje BEMF signala. Kondenzatori C1-C4 imaju vrijednost oko 10pF i služe za eliminisanje RF smetnji koje proizvodi komutator jednosmjernog motora [1].

Ukoliko su uključeni tranzistori Q2 i Q4, motor se nalazi u tzv. režimu kočenja. Naime, motor se ponaša kao generator u kratkom spoju, što dovodi do njegovog brzog zaustavljanja.

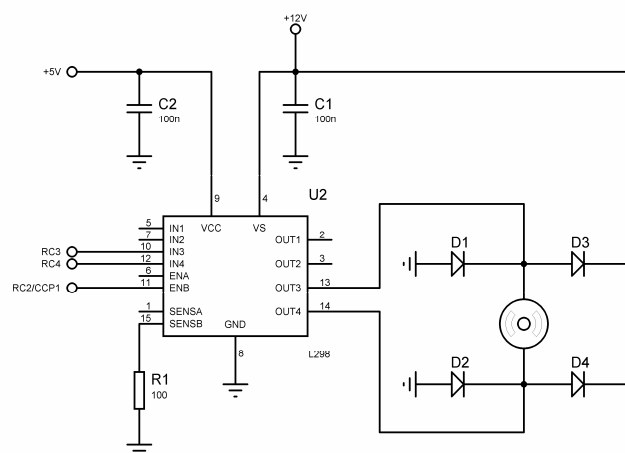
Režim tzv. forsiranog kočenja postiže se promjenom smjera struje, tj. promjenom smjera obrtanja motora. Pri tome, naravno, treba voditi računa o tome da ne dođe do strujnog prekoračenja tako što će se detektovati strujni premašaj i smanjiti faktor popune PWM signala kojim pobuđujemo motor. Kod realizovanog sistema korišteni su motori manje snage tako da ovi strujni premašaji nisu značajni.

Danas je H-most dostupan kao monolitno integrisano kolo, u okviru kojeg se nalaze i temperaturska i prekostrujna zaštita [4]. Jedno takvo kolo je L298 koje je korišteno u ovom radu. Ovo kolo ima sljedeće karakteristike:

- Napon napajanja do 46V
- Maksimalnu struju 4A
- Nizak napon saturacije
- Termičku zaštitu
- Veoma dobru imunost na smetnje

To kolo je idealno za potrebe upravljanja jednosmjernim motorima manje snage. Na Sl. 3 prikazana je šema povezivanja ovog mosta sa upravljačkim signalima mikrokontrolera. Na ovaj način obezbijeđeno je bidirekciono upravljanje motorom pri čemu se reguliše brzina obrtanja.

Integrisano kolo L298 sadrži dva identična H-mosta koji koriste kontrolne ulaze IN1, IN2, ENA (za jedan most) i IN3, IN4, ENB (za drugi most), te izlaze OUT1, OUT2 (za jedan most) i OUT3, OUT4 (za drugi most) kojima se pobuđuje motor.



Sl. 3. Elektronska šema povezivanja integrisanog H-mosta sa mikrokontrolerom

Sa Sl. 3 se vidi da su pinovi RC3 i RC4 mikrokontrolera povezani sa ulazima IN3 i IN4 kola L298. Ovim ulazima se kontroliše koji par tranzistora u mostu će biti uključen čime je određen smjer obrtanja motora. Naime, ukoliko je IN3=1, IN4=0 motor se obrće u smjeru kazaljke na satu, dok u slučaju IN3=0, IN4=1 ima obrnuti smjer. Ukoliko su oba ova ulaza jednaka 0, motor prelazi u režim kočenja.

Na ulaz ENB dovodi se upravljački PWM signal (RC2/CCP1) kojim se određuju trenuci uključivanja i isključivanja tranzistora mosta, čime se kontroliše veličina srednjeg napona koji se dovodi na priključke motora.

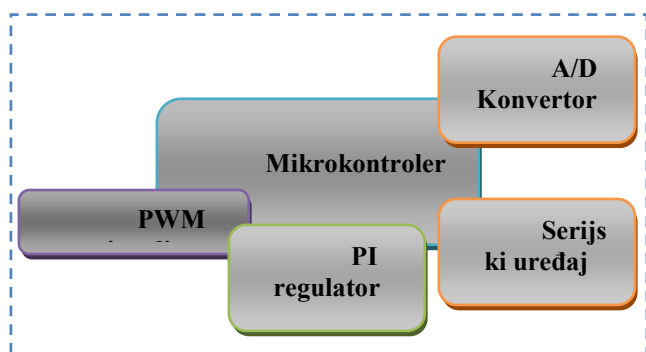
Otpornik R1 služi za mjerenje struje koja teče kroz tranzistore u mostu. Ova struje se može mjeriti i može se generisati alarm ukoliko ona premaši neku maksimalno dozvoljenu vrijednost.

Eksterni diodni most sa Sl. 3 je neophodan zbog induktivnog karaktera opterećenja i obično se koriste brze ( $t_r \leq 200ns$ ) Šotkijeve diode sa malim naponom propusne polarizacije [4].

#### 4. UPRAVLJAČKA JEDINICA

Upravljačka jedinica obavlja više funkcija. Ona se sastoji od mikrokontrolera opšte namjene koji u sebi sadrži A/D konvertor za mjerenje BEMF, periferni uređaj za komunikaciju sa PC računarnom preko serijskog porta i programski realizovan PI regulator koji ažurira vrijednost

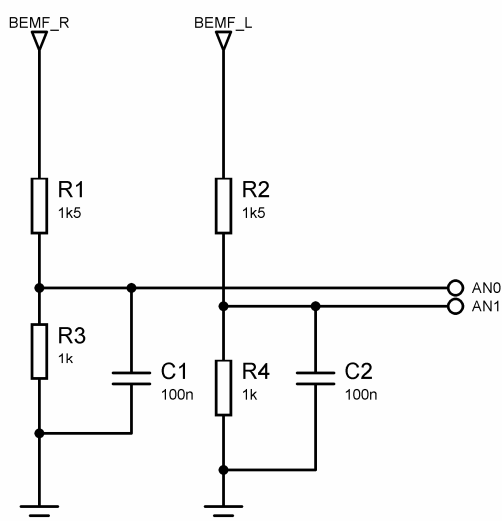
faktora popune upravljačkog PWM signala kojim se aktiviraju tranzistori u H-mostu. Na Sl. 4 prikazana je principijelna šema ove upravljačke jedinice.



Sl. 4. Principijelni prikaz sastavnih dijelova upravljačke jedinice

Sa Sl. 4 može se vidjeti da osnovu upravljačke jedinice čini mikrokontroler opšte namjene. U okviru ovog mikrokontrolera nalaze se hardverski realizovani periferni uređaji: A/D konvertor, sklop za serijski prenos i jedinica za generisanje PWM signala koja je povezana sa jednim od U/I portova opšte namjene. Ove hardverske jedinice se kontrolišu softverski. PI regulator realizovan je softverski, tako što je implementiran algoritam za regulaciju brzine jednosmjernog motora. Ovaj regulator se oslanja na pomenute hardverske uređaje mikrokontrolera.

Korištenjem A/D konvertora i naponskog razdjelnika (Sl. 5) za prilagođenje naponskog nivoa BEMF na opseg 0-5V vrši se akvizicija BEMF signala u trenucima kada je namotaj motora isključen. Ovaj signal direktno je proporcionalan brzini obrtanja jednosmjernog motora.

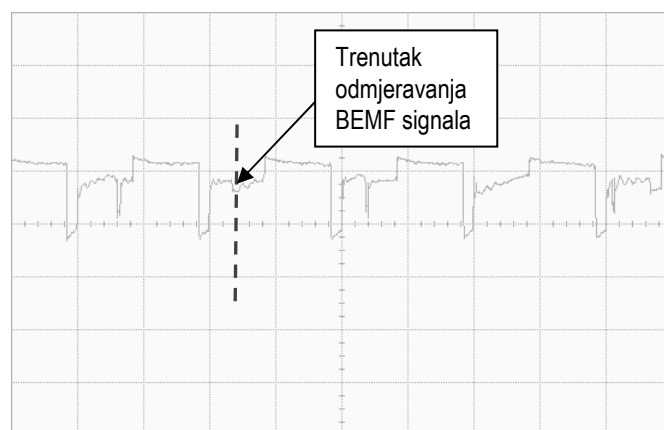


Sl. 5. Šema povezivanja kola za mjerenje BEMF signala

Sa Sl. 5 se vidi da je potrebno mjeriti BEMF za dva smjera obrtanja na dva različita kanala A/D konvertora. Kondenzatori C1 i C2 služe za filtriranje signala povratne elektromotorne sile.

Treba napomenuti da se mjerenje BEMF signala vrši u intervalima kada su tranzistori isključeni, odnosno kada se motor ne pobuđuje. Dužina ovih intervala zavisi

od faktora popune, tj. od brzine i opterećenja motora. Naime, ukoliko je faktor popune blizak 100% ovi intervali postaju suviše kratki da bi se pouzdano mogao mjeriti signal povratne elektromotorne sile. S druge strane, kod malih vrijednosti faktora popune dolazi do nestabilnosti sistema upravljanja zbog izraženih nelinearnosti regulatora. Mjerenje BEMF signala potrebno je vršiti u sredini intervala u kojim nema pobude. Na Sl. 6 prikazan je trenutak mjerenja BEMF signala za slučaj kada je faktor popune 50%.



Sl. 6. Izgled oscilograma napona na motoru za vrijednost faktora popune 50% (10V/div i 1ms/div)

Pokazuje se da se optimalan rad motora postiže sa faktorom popune oko 50% što odgovara polovini nominalne brzine motora kada nije opterećen [5]. Pri većim opterećenjima povećava se faktor popune PWM signala, i na taj način dolazi do smanjenja pouzdanosti mjerenja BEMF signala. Može se zaključiti da se ovakav način regulacije brzine obrtanja jednosmjernog motora može koristiti za uzak opseg promjene opterećenja.

Na Sl. 7 prikazani su talasni oblici struja koji se dobijaju za vrijednost faktora popune 20%, 50% i 80%.

Frekvencija PWM signala takođe je kritičan parametar opisanog sistema. Naime, ukoliko je ova frekvencija visoka (>50kHz), intervali u kojima se vrši mjerenje BEMF signala postaju bliski vremenu koje je potrebno za vršenje A/D konverzije (reda desetak mikrosekundi), pa je opisan algoritam neprimjenjiv. Zbog toga je potrebno da ova frekvencija bude što niža. U ovom radu korišten je PWM signal frekvencije 1kHz.

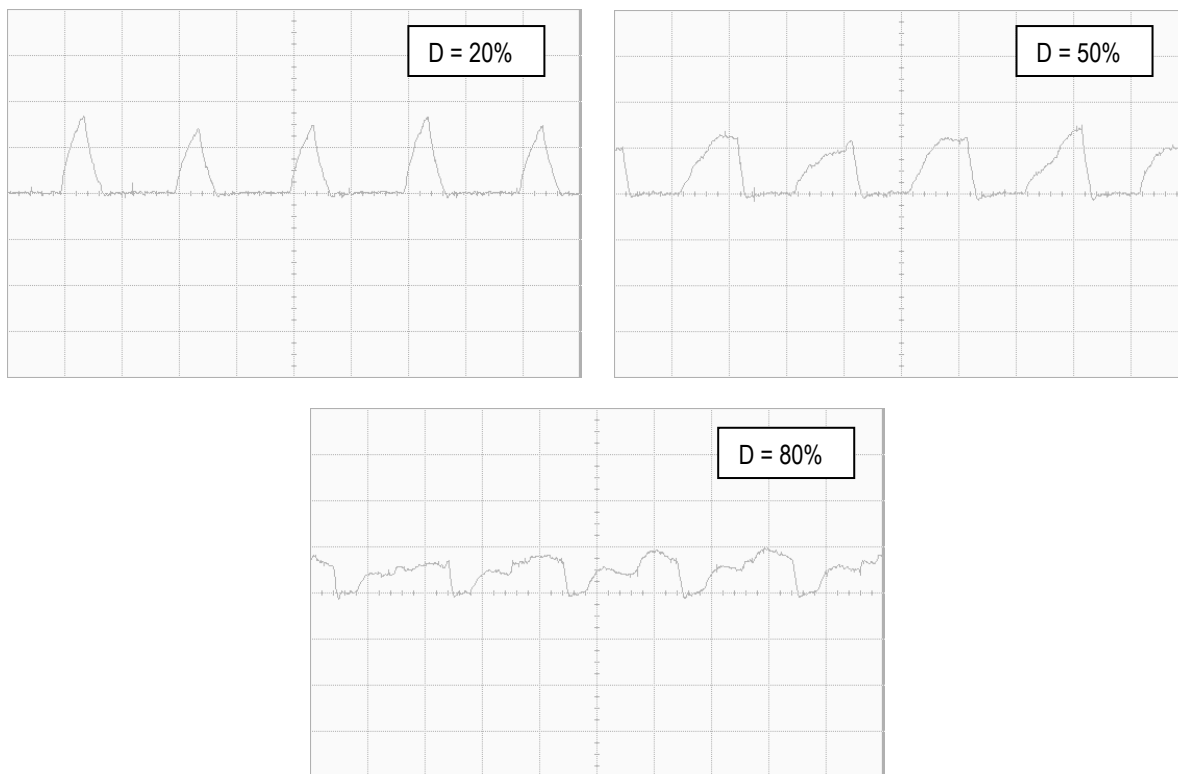
Izmjerna vrijednost povratne elektromotorne sile oduzima se od zadane vrijednosti i prosljeđuje na obradu PI regulatoru. PI regulator je realizovan programski u okviru mikrokontrolera prema sljedećoj relaciji:

$$y(n+1) = K_p x(n+1) + K_I \sum_{k=0}^n x(k)$$

(2)

gdje su:

$y$  – izlazna veličina regulatora (faktor popune),  
 $x$  – ulazna veličina regulatora (vrijednost BEMF),  
 $K_p$ ,  $K_I$  – koeficijenti PI regulatora (proporcionalni i integralni).



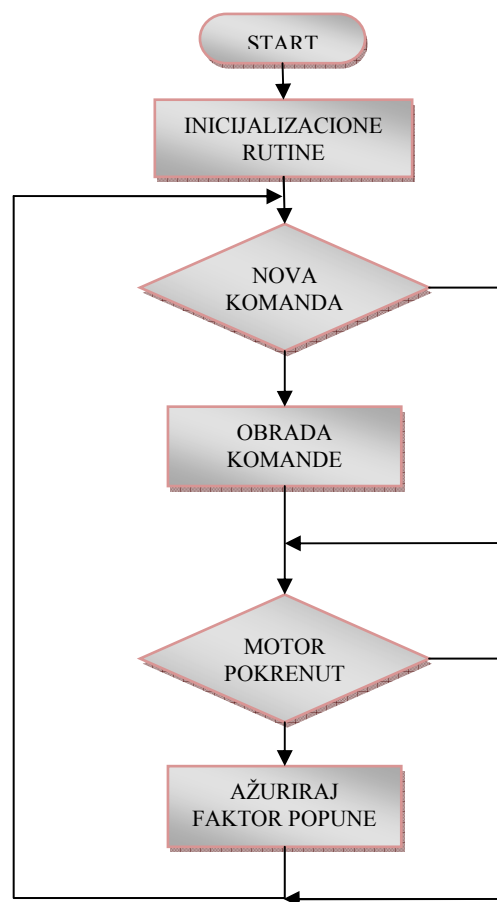
Sl. 7. Talasni oblici struja motora za vrijednosti faktora popune 20%, 50% i 80% (500mV/div na otpornosti 1 $\Omega$  i 1ms/div)

Algoritam glavnog programa prikazan je na Sl. 8. Sa slike se vidi da se program izvršava u beskonačnoj petlji u kojoj se najprije preko serijske veze preuzima komanda koja se zatim interpretira i izvršava, a zatim ukoliko je motor pokrenut, vrši se ažuriranje faktora popune PWM signala izvršavanjem koda koji realizuje PI regulator. Prije ulaska glavnog programa u beskonačnu petlju, izvršavaju se rutine koje vrše inicijalizaciju portova mikrokontrolera, podešavanje serijskog prenosa, A/D konvertora i PWM jedinice.

Izlaz PI regulatora predstavlja vrijednost faktora popune PWM signala. S obzirom da je vrijednost brzine obrtanja direktno srazmjerna ovom faktoru popune prema (1), na ovaj način može se regulisati brzina obrtanja preko ostvarene povratne sprege. Koeficijenti regulatora u ovom radu određeni su eksperimentalnim putem i iznose  $K_p=0.31$  i  $K_i=0.03$ .

Za realizaciju opisane upravljačke jedinice korišten je mikrokontroler PIC16F877 na razvojnoj platformi EasyPIC5, a kompletan kod napisan je u C programskom jeziku pri čemu je korišten microC kompajler. Veličina programa koji realizuje opisani algoritam je 5.78KB što je 72% resursa mikrokontrolera, dok je zauzeće RAM memorije oko 40%. Na osnovu ovoga može se zaključiti da ostaje dovoljno resursa mikrokontrolera za realizaciju nekih dodatnih funkcija, ili poboljšanje već realizovanog algoritma upravljanja.

Kompletan kod je napisan modularno i podijeljen je u više funkcionalno nezavisnih cjelina koje su realizovane kao funkcije. U Tabeli 1 dat je pregled funkcija koje su korištene u kodu, kao i njihov kratak opis.



Sl. 8. Algoritam izvršavanja glavnog programa

Tabela 1. Pregled funkcija koje se koriste u programu

Funkcija	Opis
main	Glavni program
Init_main	Funkcija za inicijalizaciju perifernih uređaja mikrokontrolera
control_speed	Funkcija za realizaciju PI regulatora
parse_cmd	Funkcija za interpretiranje komande sa serijskog porta
parse_set	Funkcija za parsiranje zadane brzine motora
get_status	Funkcija koja šalje preko serijskog porta status motora
run_motor	Funkcija za pokretanje motora
stop_motor	Funkcija za zaustavljanje motora kočenjem

## 5. PC APLIKACIJA

Aplikacija na strani PC računara koja ima mogućnost zadavanja komandi sistemu napisana je u C# programskom jeziku, a kao platforma je korišten .NET Framework.

Lista komandi koje se šalju sistemu i njihovo značenje prikazano je u Tabeli 2.

Tabela 2. Lista komandi koje se šalju preko serijskog porta

Komanda	Opis
run	Pokretanje motora
stop	Zaustavljanje motora (kočenje)
fwd	Direktni smjer
bwd	Inverzni smjer
dsxxxx	Zadavanje brzine (npr. sa ds1200 zadaje se brzina od 1200 rpm)
get	Pribavljanje statusa (brzina i faktor popune)

Komande se šalju u tekstualnom obliku kako je prikazano u Tabeli 2 preko serijskog porta. Ove komande se primaju na strani mikrokontrolera, a zatim interpretiraju i izvršavaju. Na osnovu ovoga može se zaključiti da se motorom može upravljati i korištenjem nekog programa za komunikaciju preko serijskog porta (npr. u Windowsu postoji dostupan HyperTerminal za ovu svrhu). Međutim, za potrebe ovog rada razvijena je posebna aplikacija koja ima intuitivan grafički interfejs za interakciju korisnika sa motorom.

Izgled grafičkog korisničkog interfejsa dok je motor u pokretu prikazan je na Sl. 9.

Sa Sl. 9 se vidi da, kada je motor u pokretu, nije dozvoljena promjena parametara. Tek, kada se motor zaustavi može se podešavati zadana brzina, smjer ili koeficijenti regulatora.

## 6. ZAKLJUČAK

U ovoj fazi rada, realizovan je sistem koji se koristi za upravljanje jednosmjernim motorom bez korištenja senzora. Realizovana je upravljačka jedinica bazirana na mikrokontroleru opšte namjene koja generiše potrebne upravljačke signale za pobuđivanje motora i komunicira sa korisnikom preko aplikacije reallizovane na PC računaru.

Za upravljanje brzinom motora korišten je algoritam baziran na mjerenju povratne elektromotorne sile. Na taj način izbjegnuta je upotreba konvencionalnih senzora, pa je i sama cijena sistema smanjena.



Sl. 9. Korisnički interfejs aplikacije na PC računaru

Ovaj sistem dizajniran je za motore male snage (reda nekoliko desetaka vati). Međutim, upotrebom snažnijeg kola H-mosta i manjim izmjenama u softveru i hardveru upravljačke jedinice, sistem se može prilagoditi i za motore veće snage.

Eventualna primjena jednog ovakvog sistema bi bila za testiranje i poboljšanje algoritama upravljanja jednosmjernim motorom male snage. S obzirom da je realizovano interaktivno podešavanje koeficijenata regulatora, moguće je eksperimentalno podešavati parametre PI regulatora za bilo koji motor manje snage. Naravno, dizajn se može prilagoditi i za samu ugradnju u neki pogon koji koristi ovakav tip motora.

S obzirom da resursi mikrokontrolera koji je korišten nisu u potpunosti iscrpljeni moguće je realizovati dodatne funkcionalnosti sistema.

## 7. LITERATURA

- [1] R. Condit, "Brushed DC Motor Fundamentals", *Microchip Technology Inc.*, 2004.
- [2] M. Rylee, "Low-Cost Bidirectional Brushed DC Motor Control Using the PIC16F684", *Microchip Technology Inc.*, 2003.
- [3] M. H. Rashid, "Power Electronics Handbook", *Academic Press*, 2001.
- [4] Datasheet kola L298 proizvođača STMicroelectronics preuzet sa [www.datasheetcatalog.com](http://www.datasheetcatalog.com)
- [5] V. Vučković, "Električni pogoni", *Elektrotehnički fakultet*, Beograd, 1997.

**Abstract** - In this paper was described realization of algorithm for sensorless microprocessor DC motor control. Application of different sensors in realization of algorithm for DC motor control introduces difficulties that are related to cost, efficiency, and possibility of application of used sensors. Algorithm that enables measuring speed of DC motor by measuring induced Back Electromotive Force (BEMF) enables realization of algorithms for DC motor speed regulation without using conventional sensors. In this way, limitations that are caused by sensors are avoided.

## SENSORLESS MICROPROCESSOR DC MOTOR CONTROL

Mladen Knežić, Zlatko Bundalo

## ПРИМЕНА АПСОЛУТНОГ ЕНКОДЕРА У ЕЛЕКТРОМОТОРНОМ ПОГОНУ

Илија Ђокић, Стеван Грабић, Владимир Катић, *Универзитет у Новом Саду, Факултет техничких наука*

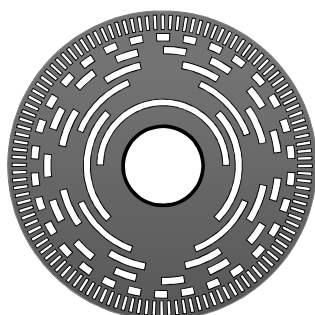
**Садржај** - Рад се бави применом апсолутног енкодера у електромоторном погону са тежиштем на превазилажењу проблема утицаја серијског преноса података на повећање транспортног кашњења у управљачком алгоритму. У том циљу, са једне стране, дат је предлог решења компензатора транспортног кашњења, а са друге остварена је оптимизација протокола серијске комуникације *EnDat 2.2/01*. Развијени прилагодни склоп прилагођава серијски пренос података управљачкој јединици заснованој на *dSpace* развојном систему.

### 1. УВОД

Управљање серво погоном захтева мерне уређаје који обезбеђују податке о позицији и брзини објекта управљања и прослеђују их као струјним, брзинским и позиционим регулаторима, а у неким случајевима и склоповима за електронску комуникацију. Уређаји који се користе у ове сврхе су енкодери. Подела енкодера може се извршити на више начина, у зависности од тога да ли се има линеарно или обртно кретање, затим према начину и месту уградње, према примењеном физичком методу мерења, према начину читавања и сл.

Енкодери се према начину читавања сврставају у инкременталне и апсолутне. Иако се инкрементални енкодери далеко шире користе, постоје примене које захтевају употребу апсолутних. Њих повезује захтев за тачним познавањем позиције објекта управљања непосредно по укључењу погона. У групи оптичких енкодера, по својој поставци апсолутни енкодери су доста слични инкременталним.

Попут инкременталних и апсолутни енкодери по ободу диска имају прстен са најфинијом инкременталном решетком (слика 1). Стога је прецизност апсолутног енкодера једнака прецизности одговарајућег инкременталног. Међутим, у овом случају, овим прстеном се добијају сигнали два бита најниже вредности (*Least Significant Bit*). Битови већег значаја (до *Most Significant Bit*) добијају се читавањем прстенова смештених према оси диска, тако да сваком биту одговара један прстен, а бит највеће вредности се читава са прстена најближег оси.



Сл. 1. Изглед диска апсолутног енкодера

Ако су поменута два *LSB* сигнала доступна у *sin/cos* облику, прецизност мерења се може додатно повећати њиховим *A/D* претварањем. Сада резолуција *A/D* претварача одређује тачност мерења. На пример, ротациони апсолутни енкодер *EQN1325* произвођача *Heidenhain* даје 13 бита позиције (тј. разликује 8192 различите позиције), док енкодер исте врсте *EQN1337* на свом излазу даје 25 бита (или 33554432 позиције) од којих 12 потиче од *A/D* претварача.

Основни недостатак примене апсолутног енкодера јесте потреба да се пренесе податак о позицији у виду речи значајне дужине. Решења која се заснивају на паралелном преносу (по бинарном, *BCD*, Грејовом коду) захтевају број проводника за пренос једнак дужини речи што узрокује ограничења у растојању преноса и примени у срединама са израженим електромагнетним зрачењем. Овакви услови се управо јављају код већине електромоторних погона. Да би се број проводника свео на најмањи потребан и пренос учинио поузданим, произвођачи енкодера примењују један од видова синхроне серијске комуникације (*Synchronous Serial Interface – SSI, Encoder Data-EnDat*) у преносу података. Међутим, за разлику од паралелног преноса где се подаци добијају готово тренутно, серијски пренос захтева значајно време. У случају управљања погоном оно се додаје укупном времену потребном за извршавање алгоритма управљања и самим тим нарушава његове динамичке особине.

Рад се управо бави анализом примене апсолутног енкодера са серијским преносом података у електромоторном погону високих перформанси где је потребно утицај енкодера на повећање транспортног кашњења свести на најмању меру. У другом поглављу рада дата је анализа у комплексном домену транспортног кашњења и предложеног решења делимичне компензације датог кашњења. Оптимално решење у смислу брзине пријема података *EnDat* синхроним серијском комуникацијом и прилагођења примени у електромоторном погону представљено је у трећем поглављу, док је у четвртном поглављу приказан остварени прилагодни склоп који примењује дато решење. Следи закључак у петом поглављу.

### 2. УТИЦАЈ ТРАНСПОРТНОГ КАШЊЕЊА

Протекло време од тренутка захтева за податком о позицији од стране алгоритма управљања до тренутка када он буде доступан, представља удео који апсолутни енкодер има у укупном транспортном кашњењу алгоритма. У општем случају, уз примену енкодера са серијским преносом података, дато кашњење се састоји од времена потребног за слање наредбе као енкодеру, времена у коме енкодер срачунава позицију, и коначно времена потребног за пријем података. Више детаља о

самом комуникационом протоколу биће дато у наредном поглављу.

Дакле, генерсање управљачке промене на излазу алгоритма управљања биће закашњено за неко време пријема податка позиције  $t_d$ . На слици 2 произвољно су скициране промене величина угаоне брзине обртања  $\omega$  и угао позиције  $\theta$  и временски след читавања.

Наредба за читавање се шаље ка енкодеру периодично сваких  $T$  ( $\dots, t-T-t_d, t-t_d, \dots$ ). Пријем позиције се дешава са кашњењем од  $t_d$ , тако да би се за послату наредбу у  $t-t_d$  подаци добили у  $t$ . Стога преносна функција енкодера одговара преносној функцији кола кашњења и у комплексном домену  $G_{enk}(s)$  гласи:

$$G_{enk}(s) = e^{-s \cdot t_d} \quad (1)$$

Аргумент функције  $G_{enk}(j\omega)$  приказан је на доњем графику слике 3. Међутим ако познајемо вредност транспортног кашњења  $t_d$  тада је могуће извршити процену стварне вредности угла у тренутку  $t$ ,  $\theta'(t)$ , и делимично компензовати утицај кашњења.

Како енкодер на самом почетку пријема наредбе за читавање одабира угао  $\theta$ , то се може сматрати да су примљене вредности управо  $\dots, \theta(t-T-t_d), \theta(t-t_d), \dots$ . Једноставан начин за процену угла је да се на новоочитану вредност  $\theta(t-t_d)$  дода прираштај угла током  $t_d$  узимајући средњу вредност угаоне брзине  $\omega_{sr}$  из претходне периоде  $T$ :

$$\theta'(t) = \theta(t-t_d) + \frac{\theta(t-t_d) - \theta(t-T-t_d)}{T} \cdot t_d \quad (2)$$

Израз (2) у комплексном домену гласи:

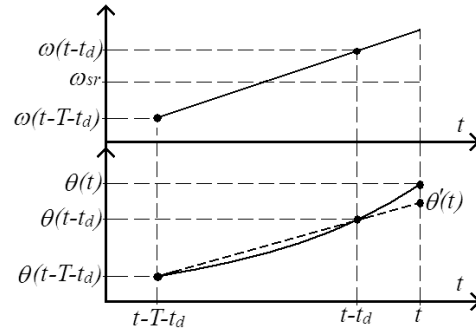
$$\begin{aligned} \theta'(s) &= \theta(s) \cdot e^{-s \cdot t_d} \cdot \left[ 1 + \frac{t_d}{T} \cdot (1 - e^{-s \cdot T}) \right] = \\ &= \theta(s) \cdot G_{enk}(s) \cdot G_{komp}(s) \end{aligned} \quad (3)$$

где  $G_{komp}(s)$  представља утицај предложене компензације. Модуо и аргумент функције  $G_{komp}(j\omega)$  дати су изразима (4) и (5) и приказани су на слици 3.

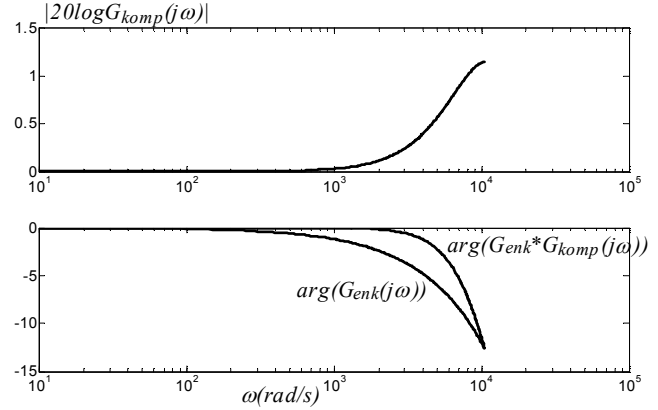
$$|G_{komp}(j\omega)| = \sqrt{1 + 2 \cdot \frac{t_d}{T} \cdot (1 - \cos(\omega T)) \cdot \left(1 + \frac{t_d}{T}\right)} \quad (4)$$

$$\arg[G_{komp}(j\omega)] = \arctg\left(\frac{\frac{t_d}{T} \cdot \sin(\omega T)}{1 + \frac{t_d}{T} \cdot (1 - \cos(\omega T))}\right) \quad (5)$$

Временско кашњење читавања угла  $t_d$  има већи утицај у регулационој петљи са мањом периодом одабирања  $T$ . Пошто у алгоритмима управљања електромоторним погонима струја регулационе петље има најмање  $T$ , а захтева и познавање угла за примену у трансформацијама ротације, утицај  $t_d$  је овде критичан. На слици 3 приказани су модуо функције преноса компензатора  $|20 \log(G_{komp}(j\omega))|$ , аргумент функције преноса кашњења без компензације кашњења  $\arg[G_{enk}(j\omega)]$ , и аргумент функције преноса са додатом компензацијом кашњења  $\arg[G_{enk} \cdot G_{komp}(j\omega)]$ , за пример када је период одабирања регулационе петље  $T=0,3ms$  и кашњење при читавању угла  $t_d=21\mu s$ . Никвистов критеријум одређује фреквенцијско подручје



Сл. 2. Угаона брзина  $\omega$  и угао  $\theta$  са временским следом читавања



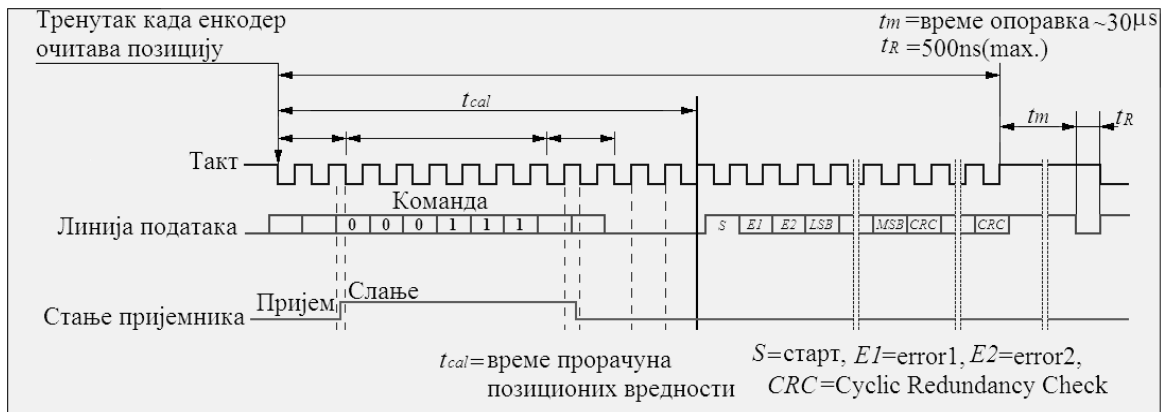
Сл. 3. Модуо и аргумент функције преноса компензатора кашњења,  $|20 \log(G_{komp}(j\omega))|$  и  $\arg[G_{enk} \cdot G_{komp}(j\omega)]$ , и аргумент функције кашњења  $\arg[G_{enk}(j\omega)]$

од интереса  $2\pi / (T/2) = 10472 \text{ rad/s}$ , али треба напоменути да је динамичко подручје промене угла за ред величине ниже од динамичког опсега промене струја. Види се да компензатор утиче на повећање укупног аргумента функције преноса што омогућује остваривање бољих динамичких особина целог погона.

### 3. КОМУНИКАЦИОНИ ПРОТОКОЛ

Као што је претходно поменуто у уводном делу, енкодери са серијским преносом података примењују неки од видова синхроне серијске комуникације. У раду је обрађена примена *EnDat 2.2/01* протокола развијеног од стране произвођача енкодера *Heidenhain*. Иако овај протокол пружа широке могућности у раду са енкодером ( поред читавања позиције и проверу исправности пренетих података, читавање грешке у раду енкодера, постављање параметара енкодера, итд.), овде је нагласак дат на сам пријем података о углу, а у циљу оптимизације брзине преноса.

Пренос наредби за читавање угла од пријемне јединице ка енкодеру, и читаних вредности угла у супротном смеру, синхронизује такт сигнал генерисан од стране пријемне јединице (слика 4). Са првом опадајућом ивицом такт сигнала енкодер читава вредност угла. Пре треће опадајуће ивице такта пријемна јединица прелази у режим предајника, а затим шље низ од 6 бита команде за читавање позиције. Пошто је потом прешла у режим пријемника спремна је за пријем података од енкодера, што ће уследити са одређеним кашњењем у зависности од времена  $t_{cal}$  потребног енкодеру да припреми податке



Сл. 4. Приказ EnDat 2.2/01 протокола

за слање. Подаци се читавају на опадајућу ивицу. Прима се најпре старт бит  $S$ , затим два бита за сигнализацију грешке ( $E1$  и  $E2$ ), низ битова речи позиције почевши од бита најниже вредности  $LSB$  и на крају пет бита за исправност пријема  $CRC$ . Овај комуникациони протокол је у раду остварен на микроконтролеру у оквиру посебног прилагодног склопа који врши улогу пријемне јединице и серијски примљене податке прослеђује паралелно у виду речи управљачком склопу.

Док је у претходном поглављу разматран проблем компензације кашњења преноса коју остварује управљачки алгоритам овде је описан начин оптимизације самог преноса како би се поменуто кашњење svelo на најмању меру. У том циљу програмски код уписан у микроконтролер је остварен у асемблерском језику. Ово је омогућило да се у истој периоди такт сигнала бит података прими и проследи на паралелни излаз.

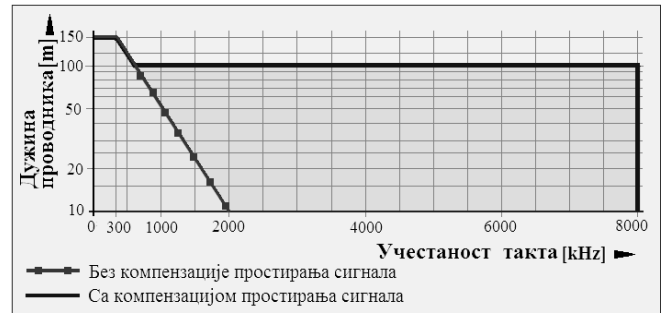
```
CLR Takt
MOV C,Podatak
SETB Takt
MOV bitLSB,C
```

Поред тога није вршена провера исправности пријема података. Тако је за машински циклус микроконтролера од  $90,42ns$  остварен такт од  $1,38MHz$  и укупно време пријема  $t_d = 21\mu s$ . Ако се захтева краће време пријема могуће је применити микроконтролер са краћим машинским циклусом па би тада време пријема  $t_d$  било сразмерно мање. Међутим ако је истовремено потребно податке пренети на већу удаљеност мора се водити рачуна о брзини простирања сигнала. Овај проблем је могуће решити у оквиру програмског кода, што би ипак захтевало додатне наредбе у коду. Са слике 5 може се прочитати за које вредности дужине проводника и учестаности такта је потребно увести компензацију времена простирања сигнала.

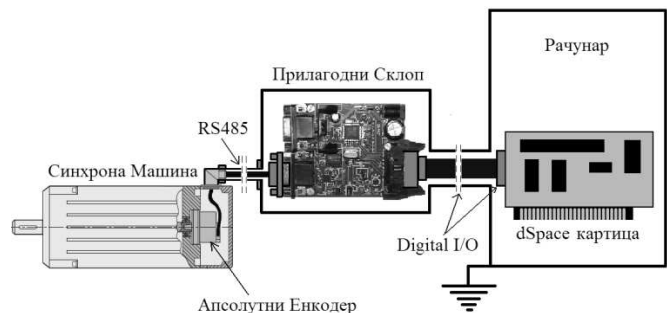
#### 4. РЕШЕЊЕ ПРИЛАГОДНОГ СКЛОПА

Електромоторни погон управљан *dSpace* развојним системом са апсолутним енкодером као мерним уређајем скициран је на слици 6. Као спрега између енкодера са серијским преносом података и дигиталних улазних линија *dSpace* картице постављен је прилагодни склоп.

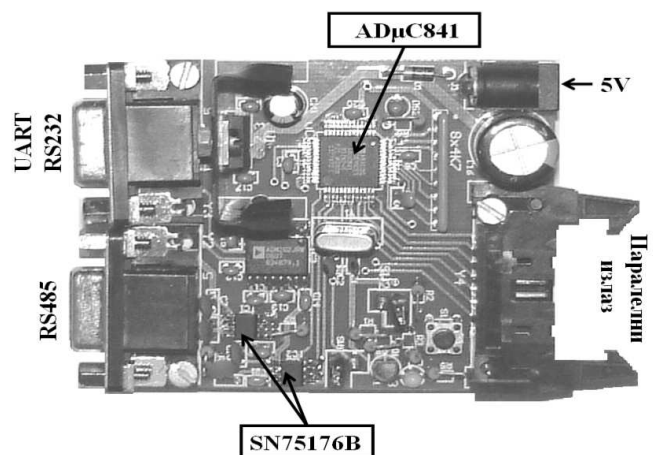
Прилагодни склоп, приказан на слици 7, заснован је на *Analog Devices* микроконтролеру *ADuC841*. Серијска комуникација са енкодером се остварује преко



Сл. 5. Утицај дужине проводника на учестаност такта са и без компензације времена простирања сигнала



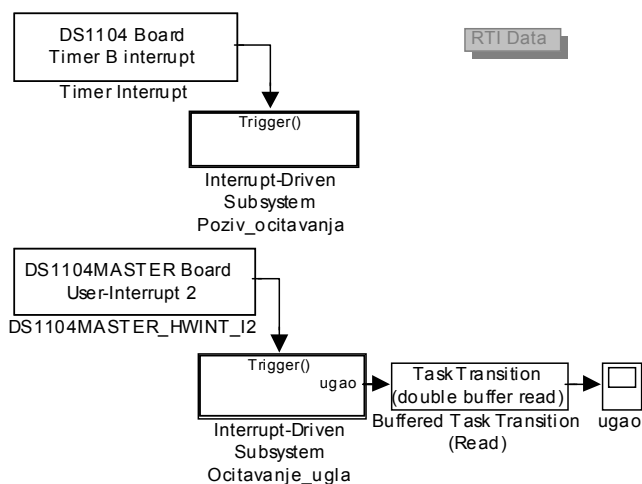
Сл. 6. Повезивање апсолутног енкодера у електромоторни погон



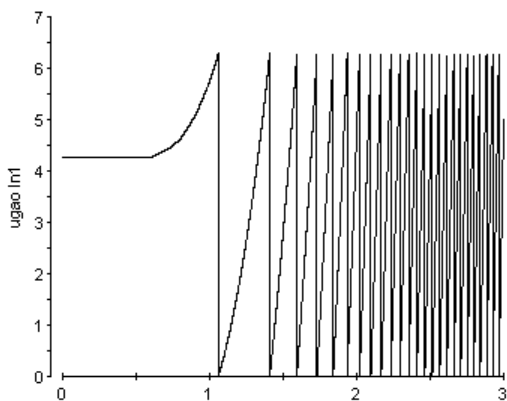
Сл. 7. Изглед плочице прилагодног склопа

*RS485* диференцијалних сигнала такта и сигнала података, остварено посредством примопредајника *SN75176B*. На излазној страни прилагодни склоп шаље податке преко паралелног порта. Поред тога микроконтролер подржава програмирање унутар кола преко *UART RS232* серијског порта.

Уобичајни захтев у електромоторним погонима је да се све мерене величине читавају синхронно са ИШМ сигналом. Да би се овоме прилагодио рад апсолутног енкодера потребно је захтев за читавање позиције, према слици 2, проследити енкодеру раније за  $t_d$  у односу на ИШМ сигнал. У раду је у сврху потврде рада прилагодног склопа, примењен нешто другачији начин читавања. Део алгоритма управљања задужен за читавање позиције, остварен у *Simulink* алату програмског пакета *Matlab* и уписан у *dSpace* развојни систем, приказан је на слици 8. Читавање енкодера започиње прекидом тајмера (*Timer B*) у алгоритму управљања. Након пријема податка позиције у прилагодни склоп, прилагодни склоп шаље прекид управљачком алгоритму (*User-Interrupt*) након чега алгоритам преузима податак позиције у паралелном облику са дигиталних улазних линија. На слици 9 приказана је временска промена угла ротора синхроне машине, на коју је енкодер постављен, при залету машине од стања мировања до  $1500\text{ o/min}$ .



Сл. 8. Део алгоритма управљања за читавање позиције



Сл. 9. Очитана промена угла ротора машине при залету

## 5. ЗАКЉУЧАК

Основни недостатак примене апсолутног енкодера у управљаним електромоторним погонима потиче од транспортног кашњења услед серијског преноса података позиције. У раду у циљу превазилажења овог недостатка најпре је дат предлог решења компензатора транспортног кашњења. Са друге стране, остварена је оптимизација протокола серијске комуникације *EnDat 2.2/01* у смислу смањења времена потребног за пренос. Протокол је остварен на прилагодном склопу који серијски пренос података од стране енкодера прилагођава управљачкој јединици заснованој на *dSpace* развојном систему. Као смерница за наредна истраживања јесте развој потпуног управљачког алгоритма за погон синхроне машине заснованом на овде представљеним решењима прилагодног склопа за енкодер и компензатору транспортног кашњења.

## 6. ЛИТЕРАТУРА

- [1] Dr. Johannes Neidenhain GmbH, Encoders for servo drives, 2006, [www.heidenhain.de](http://www.heidenhain.de).
- [2] Милић Стојић: Континуални системи аутоматског управљања, Научна књига, 1993.
- [3] Милић Стојић: Дигитални системи управљања, Научна књига, 1989.
- [4] Dr. Johannes Neidenhain GmbH, EnDat 2.2 - Bidirectional Interface for Position Encoders, 2006, [www.heidenhain.de](http://www.heidenhain.de).
- [5] Analog Devices Inc., MicroConverter 12-Bit ADCs and DACs - ADuC841, 2003, [www.analog.com](http://www.analog.com).
- [6] dSpace, Hardware Installation and Configuration, Rel. 5.1.
- [7] dSpace, ControlDesk Experiment Guide, Rel. 5.1.

**Abstract** - The paper discusses application of the absolute encoder in an electromotor drive with the goal to overcome the influence of serial transmission of angle data on increasing time delay in the control algorithm. It proposes the solutions, firstly, for the delay compensation and secondly, for optimization of the serial communication protocol *EnDat 2.2/01*. The communication protocol is managed by the dedicated interface board which outputs the angle data to the *dSpace* prototyping system.

## APPLICATION OF THE ABSOLUTE ENCODER IN AN ELECTROMOTOR DRIVE

Илија Дјокић, Стеван Грабић, Владимир Катић





---

---

**секција ТО-5**  
**МЈЕРНЕ МЕТОДЕ И СИСТЕМИ**

---

---

М. Симић, Б. Димитријевић, Д. Ковачевић <b>МЕТРОЛОШКО ОБЕЗБЕЂЕЊЕ АНАЛИЗАТОРА КВАЛИТЕТА ЕЛЕКТРИЧНЕ ЕНЕРГИЈЕ ПРИМЕНОМ СОФТВЕРА ВИРТУЕЛНЕ ИНСТРУМЕНТАЦИЈЕ.....</b>	120
М. Кнежић, Џ. Ивановић, В. Дрндаревић <b>DISTRIBUIRANE МЈЕРНЕ МРЕЖЕ НА ВАЗИ WEB SENZORA .....</b>	124
Г. Радосављевић, Љ. Живанов, А. Марић, Г. Стојановић, W. Smetana, M. Unger <b>МИКРО СЕНЗОР СИЛЕ НАМЕЊЕН ЗА РАД У ЕКСТРЕМНИМ УСЛОВИМА ОКРУЖЕЊА ...</b>	129
М. Azlen, S. Milovančev, V. Vujičić <b>ISPITIVANJE VISOKONAPONSKOG LINEARNOG VOLTMETRA .....</b>	133
С. Ђурић, L. Nagy, М. Дамњановић, Љ. Живанов <b>ИНДУКТИВНИ СЕНЗОР ПОМЕРАЈА: АЛГОРИТАМ СИМУЛАТОРА ПРОМЕНЕ УЛАЗНЕ ИМПЕДАНСЕ.....</b>	137
В. Petković, М. Gaćanović <b>OSNOVE PRIMJENE FDTD METODA U NUMERIČKOJ DOZIMETRIJI .....</b>	142
Д. Мирковић, Б. Јовановић, П. Петковић <b>АНАЛИЗА УТИЦАЈА ПРОМЕНЕ ТЕМПЕРАТУРЕ НА МЕРЕЊЕ ЕНЕРГИЈЕ ИНТЕГРИСАНИМ МЕРАЧЕМ ПОТРОШЊЕ ЕЛЕКТРИЧНЕ ЕНЕРГИЈЕ .....</b>	148
В. Jovanović, М. Damjanović <b>DATA-ACQUISITION BLOCK IN INTEGRATED POWER METER.....</b>	153

## МЕТРОЛОШКО ОБЕЗБЕЂЕЊЕ АНАЛИЗАТОРА КВАЛИТЕТА ЕЛЕКТРИЧНЕ ЕНЕРГИЈЕ ПРИМЕНОМ СОФТВЕРА ВИРТУЕЛНЕ ИНСТРУМЕНТАЦИЈЕ

Милан Симић, Божидар Димитријевић, *Електронски факултет у Нишу*  
Драган Ковачевић, *ЕИ "Никола Тесла", Београд*

**Садржај** – У раду су представљене могућности за примену софтвера виртуелне мерне инструментације у процесу калибрације анализатора квалитета електричне енергије. Референтни трофазни напони за калибрацију, у складу са европским стандардом за квалитет EN 50160, обезбеђују се посредством D/A аквизиционе картице PCI NI 6713, појачавача напона и референтног инструмента типа METRAтор 53. Програмска апликација развијена у LabVIEW софтверском окружењу, обезбеђује алгоритам калибрационе процедуре и обраду добијених резултата мерења, укључујући поређење измерених и референтних вредности напонских параметара. Софтверска анализа резултата мерења добијених током процеса калибрације обухвата израчунавање средњих ефективних вредности напона и измерених вредности фреквенције сигнала, као и прорачун стандардних несигурности резултата мерења.

### 1. УВОД

Поред проблема доступности електричне енергије што већем броју потрошача, сегмент који задњих година све више добија на значају је ниво квалитета електричне енергије која се помоћу дистрибутивне мреже испоручује крајњим корисницима. У условима брзог раста потрошње електричне енергије, са ограниченим ресурсима за њену производњу, изузетно је битно обезбедити све предуслове неопходне за повећање нивоа ефикасности производње, преноса и потрошње електричне енергије. Како нарушени ниво квалитета испоручене електричне енергије директно утиче на смањење енергетске ефикасности, дистрибутери су у обавези да константно контролишу процес преноса и потрошње електричне енергије. Гледано са становишта права и интереса самих потрошача електричне енергије, овај ресурс мора бити континуирано доступан, при чему електричним уређајима и опреми потрошача мора да буде обезбеђена сигурност и поузданост у функционисању [1].

Параметри квалитета електричне енергије чије се тренутне вредности контролишу, анализирају и приказују дефинисани су нормативно-законском регулативом, како националног, тако и ширег међународног значаја. Норме и стандарди за квалитет електричне енергије прописују референтне вредности основних параметара и показатеља квалитета, укључујући прихватљива гранична одступања, времена мерења и регистровања њихових промена. Дате референтне вредности резултат су дугогодишњих анализа у погледу начина функционисања дистрибутивних мрежа у свету и договора релевантних организација које се баве проблемима стандардизације на међународном плану [2].

Поуздана и ефикасна контрола процеса преноса и потрошње електричне енергије подразумева реализацију дистрибуираног мерног система метролошког обезбеђења прописаних параметара квалитета електричне енергије на различитим локацијама конкретне електродистрибутивне

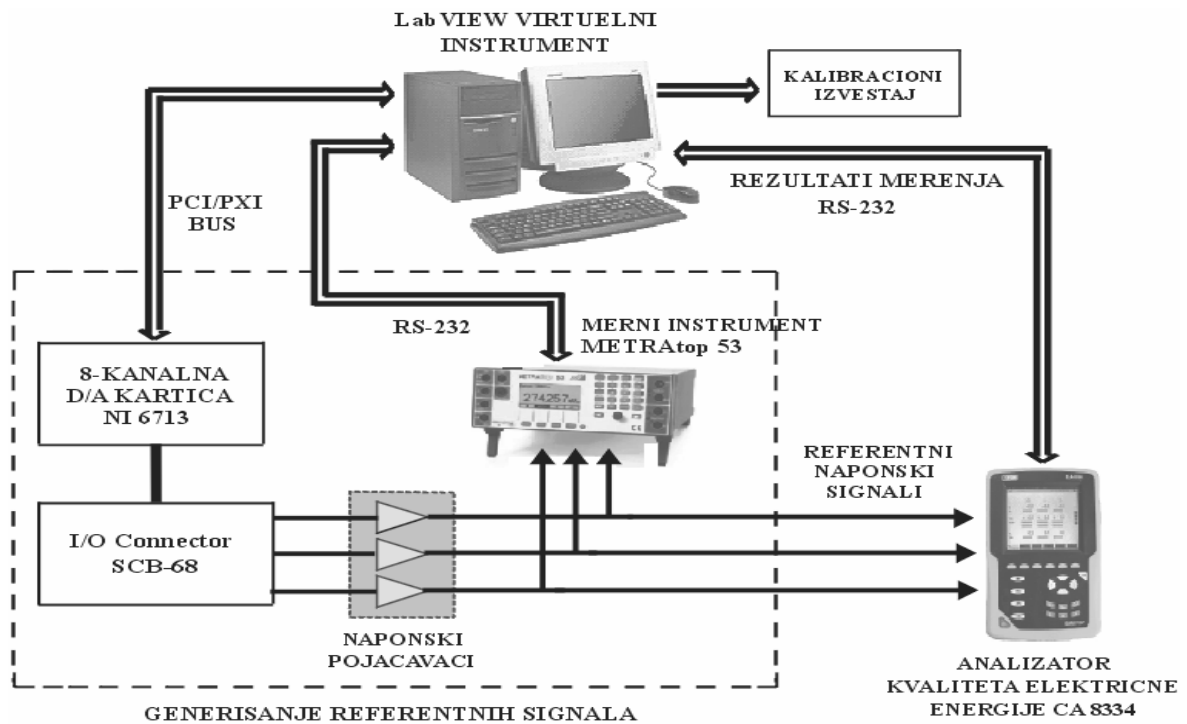
мреже. Валидни и поуздани мерни подаци о вредностима праћених квалитативних параметара, односно релевантни докази који потврђују испуњеност техничких предуслова за обезбеђење оптималног квалитета електроенергетског система, могу се добити једино применом мерних уређаја који морају да буду праћени одговарајућом метролошком следивошћу. Анализатори квалитета електричне енергије комерцијално су доступни у различитим конструктивним и функционалним варијантама, базираним на савременим технологијама за мерење и анализу параметара квалитета. Мерни уређаји, какви су анализатори типа LEM Memobox 800/808, LEM Q-Wave Power, Circutor AR5 или Chauvin Arnoux С.А. 8334 [3], програмирани су за функционисање у складу са следећим стандардима за квалитет електричне енергије: EN 50160, IEC 61000-4-7, IEC 61000-4-15, IEC 61000-4-30 и IEC 61010. Размена мерних података између рачунара и ових инструмената обавља се на бази RS-232 интерфејса. Анализатором квалитета електричне енергије обезбеђује се мерење, хронолошко меморисање и обрада мерених вредности следећих квалитативних параметара:

- вредности мрежне фреквенције;
- ефективних вредности напона и струја по фазама;
- вредности укупног хармонијског изобличења;
- активне, реактивне и привидне снаге;
- утрошене активне, реактивне и привидне енергије;
- вредности фактора снаге по фазама;
- вредности виших хармоника напона и струја;

У овом раду описана је процедура софтверски управљане калибрације анализатора квалитета електричне енергије, подржана графичким програмским алатом за реализацију виртуелне инструментације LabVIEW 8.0 [4]. Референтне калибрационе вредности напонских параметара квалитета генеришу се уз помоћ хардверског система са 8-каналном 12-битном D/A картицом за аквизицију података NI 6713, појачавачима напона и референтним уређајем METRAтор 53 за контролно мерење параметара генерисаних сигнала. Вредности напонских параметара софтверски се коригују до потребне тачности у повратној регулационој петљи на основу вредности измерених референтним уређајем, тако што аквизициона картица у сваком следећем итеративном циклусу врши генерисање нових коригованих вредности.

### 2. СТРУКТУРА КАЛИБРАЦИОНЕ ПРОЦЕДУРЕ

При процесу метролошког обезбеђења следивости савремених анализатора квалитета електричне енергије, потребно је извршити калибрацију сваког од ових мерних уређаја у акредитованим калибрационим лабораторијама или непосредно на удаљеним локацијама мерних станица или потрошачких мрежних групација. Референтни мерни инструменти, напонски и струјни калибратори, тржишно су доступни у различитим варијантама, што подразумева



Сл. 1. Хардверска конфигурација процеса калибрације анализатора квалитета електричне енергије

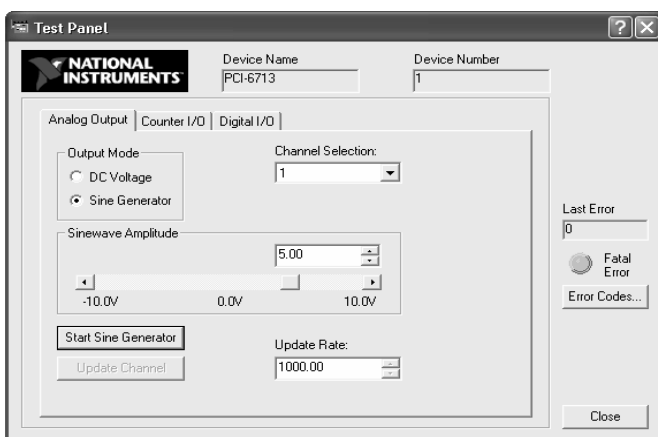
и наменски специјално развијене калибраторе познатијих типова анализатора квалитета електричне енергије, који су функционално опремљени Power Quality опцијом [5].

Хардверска конфигурација процедуре калибрације анализатора квалитета електричне енергије типа CA 8334, француског произвођача Chauvin Arnoux, представљена је на Слици 1. Процес генерисања референтних трофазних напонских сигнала за калибрацију анализатора квалитета софтверски се контролише преко програмске апликације развијене у LabVIEW окружењу. Примењена D/A картица за аквизицију података обезбеђује генерисање напонских сигнала фреквенције 50Hz међусобно фазно померених за  $2\pi/3$  рад. Генерисање излазних сигнала врши се на основу унапред учитаних вредности одмерака, који су претходно меморисани у интерном баферу. Синусни сигнали напона на излазу картице дигитално су синтетизовани са по 1000 тачака по периоди сигнала. Картица поседује и могућност дуплог баферовања узорака за генерисање сигнала, што обезбеђује измену узорака за време рада без прекида при генерисању сигнала. Обезбеђује се осам аналогних излаза

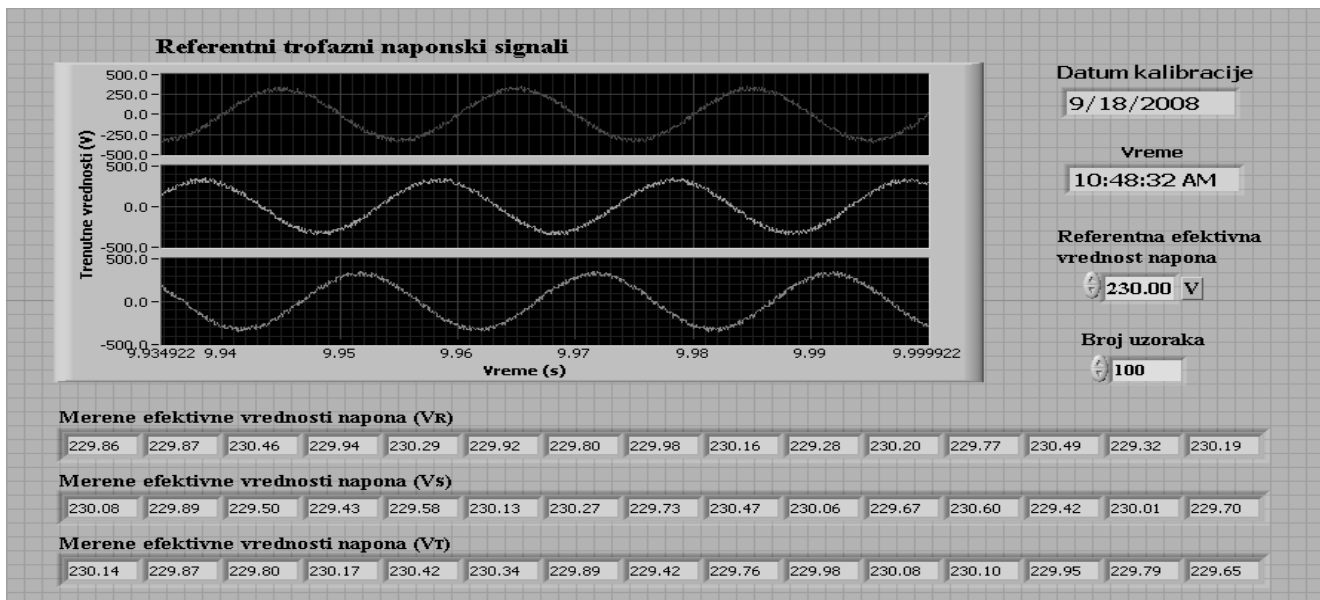
резолюције од 12 битова и тачности постављања излазног напона од 0.5LSB, док су максимално могуће вредности напона на излазу аквизиционе картице у опсегу  $\pm 10V$  [6].

Картица се инсталира у неки од слободних слотова стандардних персоналних рачунара, при чему се интерна комуникација успоставља преко PCI/PXI комуникационог интерфејса. Аналогни излази се повезују за конектор SCB 68-Pin shielded connector block којим картица комуницира са осталим хардверским уређајима у систему. Вредности напона за генерисање на излазима картице софтверски се постављају преко програмске апликације NI Measurement & Automation Explorer. Изглед тест секвенце програмске апликације за генерисање напона, приказан је на Слици 2.

Напонски трофазни сигнали добијени на излазима D/A картице се у следећем кораку појачавају на ниво који приближно одговара стандардом EN 50160 [2] утврђеним вредностима напонских параметара дистрибутивне мреже 230V, 50Hz. Ефективне вредности тако појачаних сигнала напона мере се контролним калибратором METRAtop 53, који се примењује као дигитални волтметар. Тај уређај је пројектован као лабораторијски мерни и калибрациони инструмент са 16-битним сигма-делта A/D конвертором, високе спецификацијама декларисане тачности од  $\pm 0.02\%$  и дуговремене стабилности. Добијени резултати мерења се RS-232 комуникационим интерфејсом враћају назад у рачунар. На основу поређења ових ефективних вредности генерисаних напонских сигнала измерених калибратором са номиналном ефективном вредношћу напона, приступа се прорачуну нових коригованих вредности параметара напона које на излазима примењене аквизиционе картице треба генерисати у следећем итеративном циклусу. Након постизања минимално могуће разлике између референтне ефективне вредности од 230V и генерисаних ефективних вредности напона добијених мерењем, појачани трофазни сигнали напона биће у границама дозвољене тачности за калибрацију анализатора квалитета електричне енергије.



Сл. 2. Тест панел Measurement & Automation Explorer



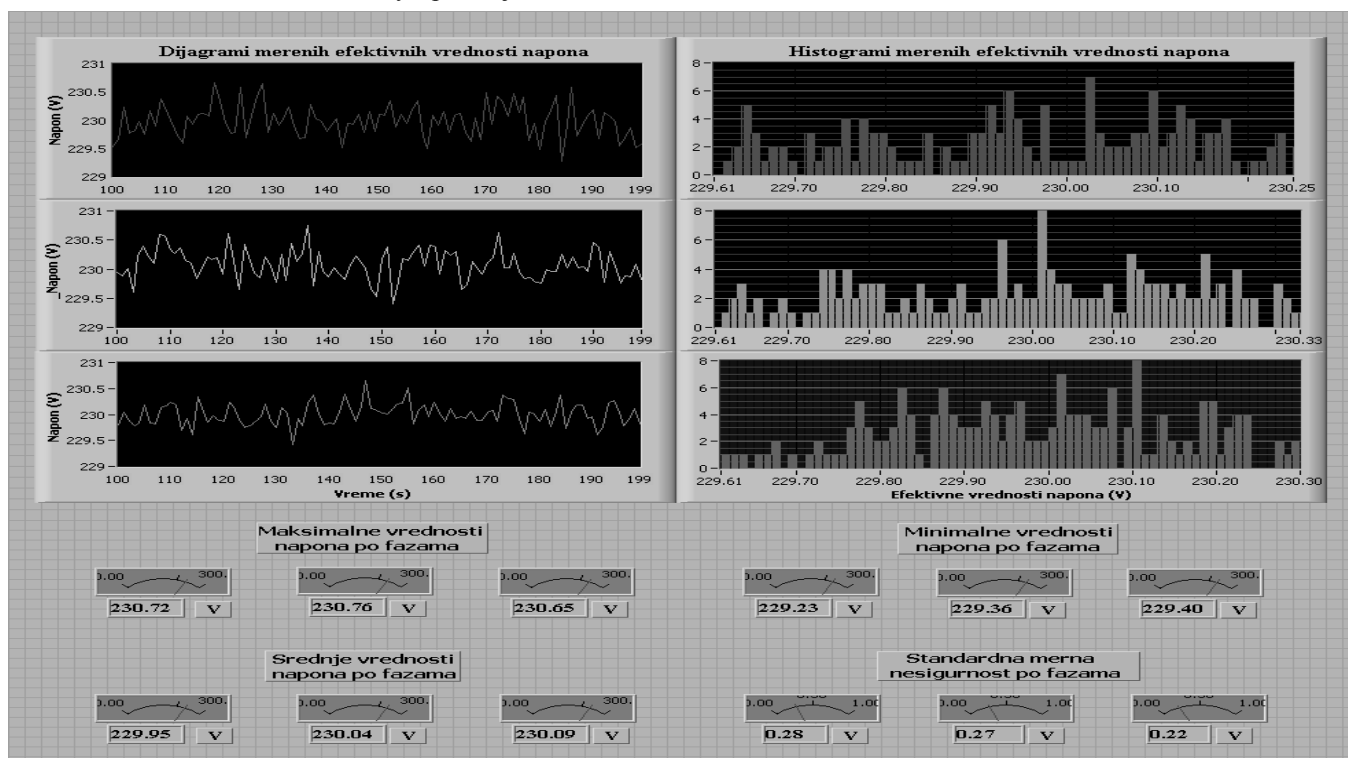
Сл. 3. Предњи панел LabVIEW виртуелног инструмента за мониторинг референтних сигнала

### 3. LABVIEW ПРОГРАМСКА ПОДРШКА

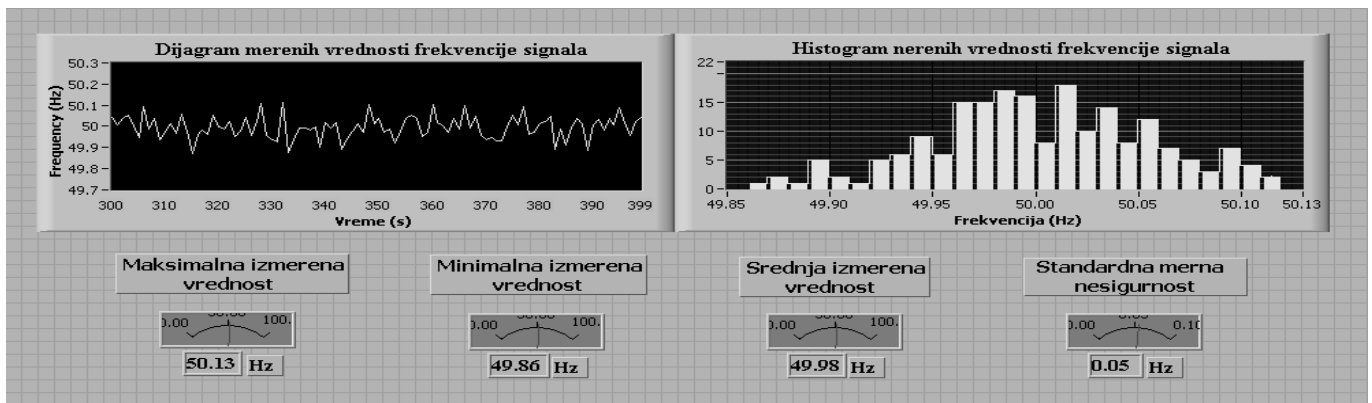
Представљена процедура калибрације анализатора квалитета електричне енергије контролише се софтверски преко програмске апликације развијене на бази LabVIEW софтвера виртуелне мерне инструментације. Реализована програмска апликација омогућава директну комуникацију између корисника и калибрационог система, обезбеђујући алгоритам тока калибрационе процедуре са статистичком анализом и хронолошким снимањем резултата мерења у централну базу података система. Изглед предњег панела, односно графичког корисничког интерфејса виртуелног инструмента у LabVIEW програмском окружењу, којим се омогућава графичка презентација генерисаних сигнала референтних напона за калибрацију анализатора квалитета типа Chauvin Arnoux S.A. 8334, илустрован је на Слици 3.

Осим континуалног мониторинга референтних напонских сигнала по фазама, дати виртуелни инструмент приказује три табеле са резултатима мерења ефективних вредности напона, као и додатне информације везане за тачно време меморисања измерених вредности и датум калибрације. Ради боље прегледности на предњем панелу инструмента од стотину приказано је по петнаест узастопно измерених ефективних вредности референтних напона по фазама.

Предњи панел LabVIEW виртуелног инструмента за софтверску анализу измерених ефективних вредности по фазама, представљен је на Слици 4. На овом инструменту илустровани су временски дијаграми, као и одговарајући хистограми за стотину ефективних вредности измерених анализатором квалитета за време калибрационог процеса. Поред тога, урађена анализа добијених резултата мерења



Сл. 4. Анализа измерених ефективних вредности напона у LabVIEW софтверском окружењу



Сл. 5. LabVIEW софтверска анализа измерених вредности фреквенције сигнала напона

укључује приказ максималних и минималних ефективних вредности напона по фазама добијених при мерењу, као и прорачун средњих измерених вредности и одговарајућих вредности мерне несигурности резултата [7]. Стандардне мерне несигурности процењене су на основу стандардних девијација измерених ефективних вредности напона, док су средње вредности процењене као аритметичка средина измерених вредности напона, као у следећим релацијама:

$$u(V) = \sqrt{\frac{1}{n(n-1)} \sum_{i=1}^n (V_i - V_{mean})^2} \quad (1)$$

$$V_{mean} = \frac{1}{n} \sum_{i=1}^n V_i \quad (2)$$

По спецификацији произвођача анализатора квалитета који се калибрише, декларисана тачност овог уређаја при мерењу ефективне вредности напона једнака је  $\pm 0.5\%$  [3], што значи да је максимално дозвољена апсолутна грешка при номиналној вредности од 230V једнака  $\pm 1.15V$ , чему одговара интервал дозвољених ефективних вредности од 228.85V до 231.15V. Минималне и максималне ефективне вредности напона мерене током калибрације по свакој од фаза су унутар опсега ефективних вредности дозвољених спецификацијама произвођача калибрисаног анализатора.

Резултати статистичке анализе измерених вредности фреквенције генерисаних сигнала напона обављене преко LabVIEW виртуелног инструмента, у виду дијаграма дати су на Слици 5. Поред временског дијаграма и хистограма за стотину мерених вредности фреквенције сигнала, као и за случај мерења ефективних вредности напона, посебно се индицирају максимална и минимална вредност, средња вредност и процењена несигурност измерених вредности.

#### 4. ЗАКЉУЧАК

Валидни резултати мерења стандардима дефинисаних параметара квалитета електричне енергије, значајних по питању испуњења међусобних права и обавеза потрошача и дистрибутера, могу се добити једино мерним уређајима који су претходно метролошки верификовани поступком калибрације. Алтернативно решење коришћењу наменски пројектованих, врло скувих инструмената за калибрацију анализатора квалитета електричне енергије може се наћи у примени доста јефтинијих хардверских компонената за аквизицију података. Решење за калибрацију анализатора квалитета приказано у овом раду базира се на генерисању референтних калибрационих трофазних напона применом

хардверског система са аквизиционом картицом NI 6713, појачавачима напона и референтним уређајем софтверски подржаним LabVIEW програмом. Виртуелни инструмент управља поступком калибрације и обезбеђује статистичку обраду параметара напона мерених током калибрације, са генерисањем финалног калибрационог извештаја. Обрада резултата мерења у LabVIEW програмском окружењу, са приказом минималних и максималних вредности напона, проценом средње вредности и стандардних несигурности, показује сагласност измерених вредности контролисаних параметара напона, са основним захтевима дефинисаним спецификацијама мерног инструмента који је калибрисан.

#### 5. ЛИТЕРАТУРА

- [1] Milan Simić, "Metrološko obezbeđenje merila kvaliteta električne energije", Magist. teza, Elektronski fakultet, 2008.
- [2] EN 50160 Power Quality Standard, Power Quality Access Meters and EN50160, Siemens, May, 2003.
- [3] Chauvin Arnoux CA. 8332/34 Three-Phase Power Quality Analyzers Specifications, Chauvin Arnoux Group, 2004.
- [4] LabVIEW User Manual, NI Corporation, USA, 2007.
- [5] Fluke 5520A Calibrator Technical Data, Fluke Corp, 2006.
- [6] DAQ NI 6711/6713/6715 Manual, NI Corporation, 2003.
- [7] Guidelines for Evaluating and Expressing the Uncertainty of NIST Measurement Results, NIST Note 1297, 1994.

**Abstract** – Possibility of using virtual instrumentation software in calibration procedures for electrical power quality analyzers, is presented in this paper. The reference calibration three-phase voltages according to European quality standard EN 50160, are providing using D/A data acquisition card PCI NI 6713, voltage amplifiers and reference device METRAtop 53. Programming application designed in LabVIEW software environment provides the calibration procedure algorithm and obtained measuring results processing, including comparison of measured and reference values of voltage parameters. The software analysis of measuring results obtained in calibration process includes calculations of mean measured RMS voltage values and measured signal frequency values, together with a calculation of the measured parameters standard uncertainties.

#### METROLOGICAL SUPPORT OF THE POWER QUALITY ANALYZERS USING THE VIRTUAL INSTRUMENTATION SOFTWARE

Milan Simić, Božidar Dimitrijević, Dragan Kovačević

## DISTRIBUIRANE MJERNE MREŽE NA BAZI WEB SENZORA

Mladen Knežić, Željko Ivanović, *Elektrotehnički fakultet u Banjaluci*  
Vujo Drndarević, *Saobraćajni fakultet u Banjaluci*

**Sadržaj** - U ovom radu razmatrane su mogućnosti primjene CVI/LabWindows programskog paketa za realizaciju klijent aplikacije koja, posredstvom mreže senzora, vrši monitoring parametara okoline. U ovoj fazi rada realizovana je i testirana softverska podrška za pristup jednom web senzoru. Realizovani program aplikacije vrši konekciju na web senzor, preuzima rezultate mjerenja parametara okoline i prikazuje ove parametre na pogodnom grafičkom korisničkom interfejsu.

### 1. UVOD

Velika zastupljenost i brz razvoj globalne Internet računarske mreže dovela je do sve veće upotrebe mjernih sistema za nadzor koji imaju mogućnost prikupljanja mjernih podataka iz većeg broja fizički udaljenih mjernih tačaka [1,2]. Veoma veliki doprinos razvoju ovih sistema donijela je i pojava jeftinih inteligentnih senzora realizovanih na bazi mikrokontrolera ili mikroprocesora koji, pored funkcija koje imaju klasični senzori, obavljaju i niz dodatnih zadataka [3]. Inteligentni senzori nude širok spektar naprednih funkcija kao što su samoidentifikacija, samokalibracija i mogućnost umrežavanja. Na ovaj način otvara se mogućnost projektovanja distribuirane mjerne mreže kojoj, u isto vrijeme, preko globalne mreže, može da pristupa više klijent aplikacija instaliranih na PC računarima.

U ovom radu analizirane su mogućnosti realizacije jedne distribuirane mjerne mreže koja se sastoji od većeg broja web senzora. Senzori mjere parametre okoline (temperatura, vlažnost, koncentracija ugljen-monoksida i dr.) a zatim ih preko Internet mreže šalju klijent aplikaciji. Klijent aplikacija ima zadatak da u pogodnom obliku prikaže informacije i eventualno generiše alarm, ukoliko dođe do prekoračenja specificirane vrijednosti nekog od parametara.

Sistemi koji koriste globalnu Internet mrežu za prenos informacija od udaljenih mjernih tačaka do PC računara danas nalaze široku primjenu. Postoje brojni radovi objavljeni iz ove oblasti kod nas i u inostranstvu [1-4]. Opisani sistemi nalaze široku primjenu pri monitoringu relativno sporih procesa koji ne zahtijevaju kontrolu u realnom vremenu. Ovu činjenicu treba istaći, imajući u vidu da brzina prenosa paketa u TCP/IP mreži zavisi od komunikacionog puta, što može da dovede do pojave nedopustivo velikog kašnjenja pri prenosu podataka. Prema tome, pogodni procesi su oni koji se odnose na praćenje klimatskih promjena, parametara životne sredine, zatim u poljoprivredi za praćenje stanja određenih biljnih kultura, jednom rječju svih procesa koji imaju sporopromjenljiv karakter.

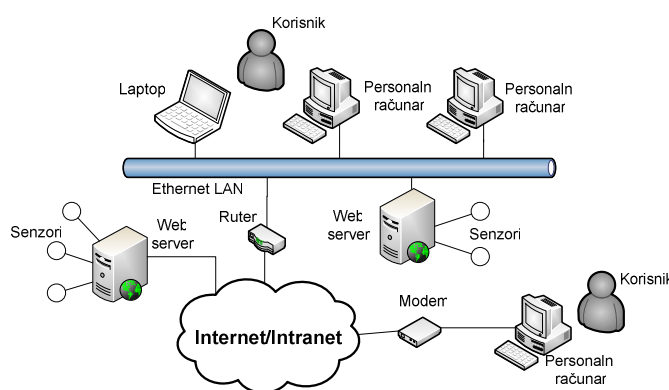
### 2. OPIS SISTEMA

Klasični računarski bazirani mjerni sistemi zasnovani su na modulima softverski kontrolisanih uređaja ili digitalnih mjernih uređaja koji se sa PC računarom povezuju preko neke

od magistrala ili interfejsa standardizovanih za primjenu u mjernim sistemima [5]. Ovakvi sistemi omogućuju automatizovano mjerenje i obradu rezultata. Međutim, oni po pravilu nemaju mogućnost jednostavnog proširivanja i imaju ograničenje po pitanju udaljenosti mjernih tačaka od PC računara, koji vrši obradu rezultata. Zbog toga, danas su sve češće u upotrebi sistemi koji se povezuju na računarsku mrežu preko standardnog mrežnog interfejsa. Pri realizaciji ovakvih sistema najčešće se koristi Ethernet interfejs zbog jednostavnosti, niske cijene i veoma velike zastupljenosti. Na ovaj način, komunikaciju je moguće obavljati preko TCP/IP protokola koji se standardno koristi za prenos podataka u mrežama, uključujući i Internet.

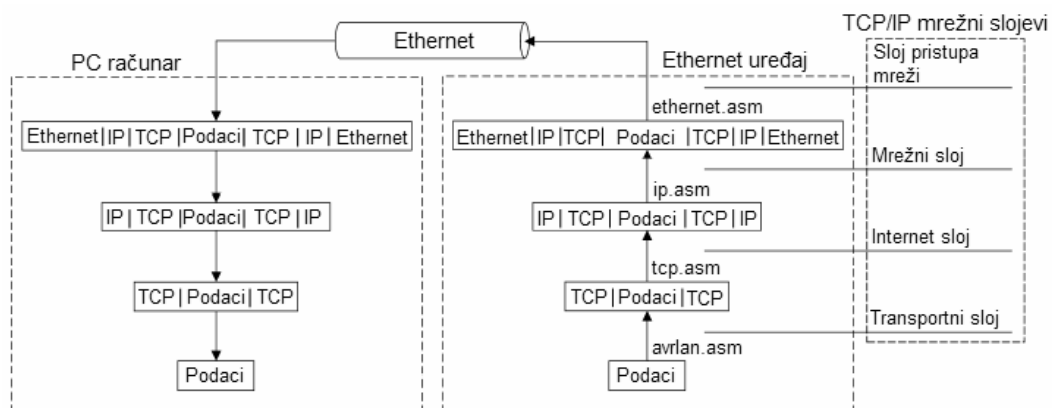
Danas postoji veliki broj specijalizovanih procesora i kontrolera koji imaju mogućnost mrežne komunikacije. Međutim, da bi realizovali inteligentan senzor koji se može koristiti kao element distribuiranog mjernog sistema, potrebno je koristiti bar još jednu programabilnu jedinicu. Ova jedinica upravlja radom senzora, obrađuje rezultate merenja i upravlja radom mrežnog kontrolera. Navedene funkcije najčešće se povjeravaju kontroleru opšte namjene. Komunikacija između mikrokontrolera opšte namjene i mrežnog kontrolera najčešće se obavlja preko serijske veze (npr. korištenjem SPI protokola) [5].

Organizacija jednog savremenog distribuiranog mjernog sistema koji koristi inteligentne senzore sa ugrađenim web serverima (web senzor) prikazana je na Sl.1. Sa ove slike može se vidjeti da se u sistemu nalazi više mjernih tačaka (web senzora) koji su povezani na standardnu računarsku mrežu (LAN, intranet ili Internet).



Sl.1. Organizacija savremenog Internet baziranog distribuiranog mjernog sistema koji koristi web servere.

Klijent aplikacija, koja korisniku treba da prikaže rezultate mjerenja u pogodnoj formi, instalirana je na PC računaru. Savremeni PC računari posjeduju veći broj mogućnosti povezivanja na računarsku mrežu (Internet). Prednost ovakvog načina organizacije mjernog sistema sastoji se u tome što informacije možemo da dobijemo sa bilo kojeg računara koji ima mogućnost povezivanja na Internet.



Sl.2. Tok podataka u TCP/IP mreži.

U ovom radu za realizaciju web senzora iskorišten je mikrokontroler PIC16F877A koji je povezan sa Ethernet kontrolerom ENC28J60 preko SPI interfejsa [6]. Na ulazu 8-kanalnog A/D konvertora, koji je sastavni dio mikrokontrolera, povezuju se senzori odgovarajućih fizičkih veličina tj. parametara okoline čiji monitoring vršimo. Pored funkcije prikupljanja signala iz senzora, mikrokontroler obrađuje rezultate mjerenja, generiše HTML stranu i obavlja komunikaciju sa Ethernet kontrolerom. Prikupljeni podaci se, u vidu HTML koda, šalju mrežnom kontroleru koji ih dalje, kao Ethernet pakete šalje na mrežu.

Na strani PC računara realizovana je klijent aplikacija koja se konektuje na server, preuzima HTML kod, vrši ekstrakciju vrijednosti rezultata mjerenja, a zatim ih prikazuje korisniku preko pogodnog grafičkog korisničkog interfejsa (GUI). Pri realizaciji klijent aplikacije kao softverska platforma korišten je LabWindows/CVI 8.0 [7].

Komunikacija u opisanom sistemu vrši se preko porta 80 (standardna vrijednost za HTTP protokol koji se koristi za prenos HTML stranica), tako da se podaci mogu prikazati i u standardnom web pretraživaču.

Ovdje treba navesti i jedan nedostatak primjene standardnog web pretraživača u odnosu na realizovanu klijent aplikaciju. Naime, preko web pretraživača se, u određenom trenutku, može pristupiti samo jednom web serveru, dok klijent aplikacija nudi mogućnost komunikacije sa više web servera istovremeno.

### 3. TOK PODATAKA U TCP/IP MREŽI

TCP/IP skup protokola definiše se slojevitom strukturom koju opisuje ISO/OSI model [8,9]. Internet protokoli se modeluju sa četiri sloja: aplikativni sloj (najviši mrežni sloj koji čine aplikacije koje komuniciraju preko TCP/IP mreže), transportni sloj (TCP/UDP – obezbjeđuje pouzdan prenos paketa), mrežni sloj (IP – bavi se problemima vezanim za adresiranje) i sloj pristupa mreži (definiše interfejs prema mrežnom hardveru – najčešće se koristi Ethernet). Tok podataka u TCP/IP mreži prikazan je na Sl.2 [5].

Analogna vrijednost mjerne veličine pretvara se u binarno kodovan podatak pomoću A/D konvertora. Do konačnog rezultata mjerenja se dolazi obradom ovog podatka po programu koji obavlja mikrokontroler. Rezultat mjerenja se proslijeđuje krajnjem korisniku preko mreže, tako da on

može da prati promjene mjernih veličina na odgovarajući način i da ih po potrebi sačuva za kasniju analizu. Rezultat mjerenja se, prema tome, "pakuje" u TCP paket. TCP protokol obezbjeđuje pouzdan prenos poruka između dva udaljena aplikativna procesa. Iz TCP paketa se potom formira IP datagram, koji se šalje najnižem nivou – nivou mrežnog interfejsa.

Podaci se preko mreže šalju u vidu IP paketa koji se nazivaju Ethernet okviri. Način na koji se IP paketi enkapsuliraju u Ethernet okvire detaljno je opisan u standardu RFC-1042 koji se može preuzeti sa [9].

Priljubljeni okviri, odnosno paketi na strani klijenta, prolaze obrnut proces od prethodno navedenog. Na strani PC računara proces ekstrakcije informacije iz priljubljenih paketa obavlja softver koji je instaliran na računaru, a dobijene podatke preuzima klijent aplikacija i na pogodan način ih prezentuje korisniku.

Klijent aplikacija može da bude razvijena u bilo kojem softverskom razvojnom okruženju koje posjeduje potrebne biblioteke za komunikaciju preko TCP/IP protokola. Neke od mogućih su: Java, .NET, Visual C++, Delphi, LabVIEW, LabWindows itd.

### 4. IMPLEMENTACIJA SOFTVERA

Kompletan program klijent aplikacije u prikazanom radu realizovan je korištenjem LabWindows/CVI programskog okruženja. U ovom grafički orijentisanom softverskom razvojnom okruženju koristi se standardna sintaksa programskog jezika C. Sve korištene biblioteke sadržane su u okviru ovog razvojnog alata.

Za realizaciju klijent aplikacije korištene su sljedeće funkcije iz biblioteke TCP Support Library [7]:

- ConnectToTCPServer – koristi se za uspostavljanje veze klijenta sa serverom na osnovu IP adrese i broja porta,
- ClientTCPRead – koristi se za čitanje podataka koji su poslani klijentu od strane servera,
- ClientTCPWrite – koristi se za slanje komandi i zahtijeva serveru od strane klijenta,
- DisconnectFromTCPServer – koristi se za prekidanje veze klijenta sa serverom,
- GetTCPHostAddr – koristi se za dobijanje IP adrese hosta na kojem se pokreće klijent,

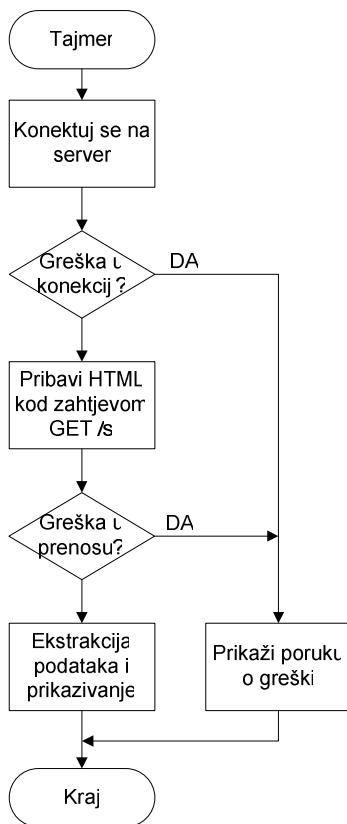
- GetTCPPeerAddr – koristi se za dobijanje IP adrese servera na koji je trenutno konektovan klijent,
- GetTCPErrorString – koristi se za prikazivanje poruka o greškama koje se javle tokom TCP/IP komunikacije.

Pored prethodno navedenih funkcija za obavljanje mrežne komunikacije, za realizaciju klijent aplikacije korištene su i dodatne funkcije koje se odnose na kontrolu korisničkog grafičkog interfejsa, kao i standardne biblioteke funkcija za obradu stringova i matematičke operacije.

Klijent aplikacija ima jednostavan grafički korisnički interfejs. On se sastoji se od osam grafičkih indikatora koji prikazuju trenutne vrijednosti parametara koje se dobijaju od strane web senzora. Jedan dio GUI se odnosi na konekciju aplikacije na web server. U ovom dijelu nalaze se dva kontrolna dugmeta Connect i Disconnect koja služe za uspostavljanje, odnosno raskidanje veze sa serverom, indikator koji pokazuje da je veza uspostavljena i polja koja daju informacije o IP adresama servera sa kojima je ostvorena veza i host računara sa kojeg je pokrenuta klijent aplikacija.

Dijagram toka izvršavanja programa prikazan je na Sl.3. Ovim dijagramom toka prikazano je izvršavanje samo glavnog dijela programa. Naime, postoji i dio programa koji vrši prikupljanje informacija koje su potrebne za povezivanje sa serverom: IP adresu i broj porta za komunikaciju.

Najprije će biti opisan postupak pribavljanja prethodno navedenih informacija od strane korisnika, a zatim će detaljnije biti opisan tok odvijanja programa koji je prikazan dijagramom sa Sl.3.



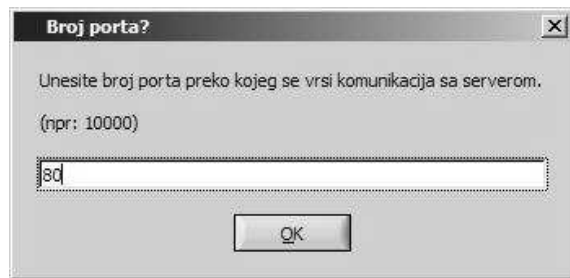
Sl.3. Dijagram toka programa koji obavlja funkcije konekcije na server i prikazivanja podataka.

Konekcija na server obavlja se klikom na dugme Connect. Nakon toga pojavljuje se dijalog prozor koji od korisnika traži da unese IP adresu servera na koji želi da se konektuje (u našem primjeru IP adresa servera je 81.93.75.180). Izgled ovog dijaloga prikazan je na Sl.4.

Nakon što korisnik definiše IP adresu servera pojavljuje se drugi dijalog prozor koji pita korisnika za broj porta preko kojeg se vrši komunikacija (u našem primjeru komunikacija se vrši preko porta 80). Izgled drugog dijaloga prikazan je na Sl.5.



Sl.4. Dijalog prozor za IP adresu servera.



Sl.5. Dijalog prozor za broj porta.

Nakon što korisnik definiše IP adresu servera i broj porta, klijent aplikacija šalje serveru zahtjev za konekciju. Ukoliko su uneseni podaci neispravni (neispravna IP adresa ili broj porta), prikazuje se poruka o greški i aplikacija se postavlja u početno stanje. Ukoliko je povezivanje sa serverom uspješno obavljeno, aplikacija omogućuje interni softverski tajmer koji svake sekunde izvršava softversku rutinu koja je opisana dijagramom toka sa Sl.3.

Prva funkcija koju obavlja klijent aplikacija je, kao što se vidi sa dijagrama toka programa (Sl.3.), konekcija na server. Potom se vrši ispitivanje da li je došlo do greške pri konekciji. Ovaj korak je potrebno obaviti zato što web senzor svaki put kada opsluži zahtjev za slanjem HTML stranice raskida vezu sa klijent aplikacijom, te je potrebno svaki put ponovo uspostaviti vezu sa serverom.

Ukoliko nema greške pri povezivanju, aplikacija šalje serveru zahtjev za slanjem zaglavlja HTML stranice korištenjem metoda GET /s. Izgled zaglavlja HTML stranice prikazan je na Sl.6. U okviru ovog zaglavlja nalaze se trenutne vrijednosti mjernih veličina, koje se dobijaju posredstvom mikrokontrolera.

Pri slanju zahtjeva GET /s za preuzimanje HTML zaglavlja sa potrebnim vrijednostima promjenljivih ispituje se da li je došlo do greške pri slanju podataka. Ukoliko se greška pojavi, daje se odgovarajuće obavještenje o greški.



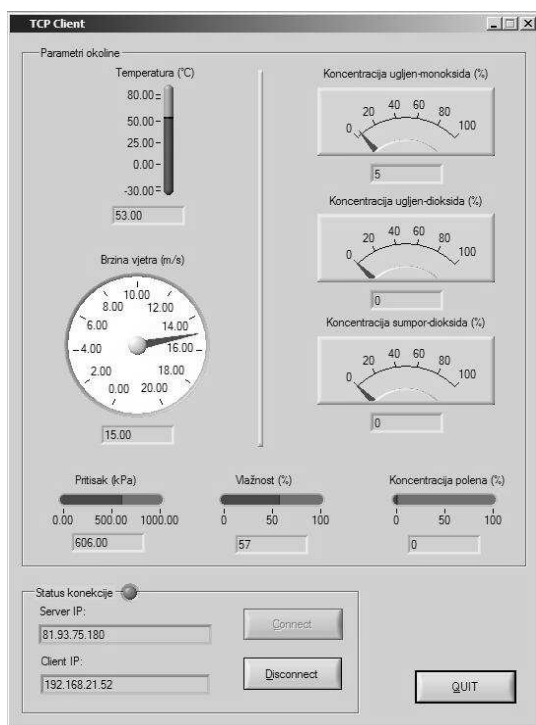
```
HTTP/1.1 200 OK
Content-type: text/plain
```

```
var AN0= 30;var AN1= 521;var
AN2= 0;var AN3= 1022;var AN4=
84;var AN5= 81;var AN6= 78;var
AN7= 50;
```

Sl.6. Izgled zaglavlja HTML stranice koje server šalje klijent aplikaciji

Nakon što su podaci ispravno primljeni, vrši se ekstrakcija vrijednosti parametara iz HTML zaglavlja, a zatim i prikazivanje ovih vrijednosti na indikatorima koji se nalaze na GUI interfejsu. U okviru HTML zaglavlja nalaze se vrijednosti koje odgovaraju trenutnim vrijednostima mjerenja.

Izgled grafičkog korisničkog interfejsa aplikacije kada je konektovana na web server dat je na Sl.7.



Sl.7. Izgled klijent aplikacije kada je konektovana na server.

Treba napomenuti da se web sensorima može pristupiti i pomoću standardnog web pretraživača. Tada se izmjerene vrijednosti prosljeđuju direktno web pretraživaču u okviru zaglavlja HTML stranice kao dijela za deklaraciju i inicijalizaciju promjenljivih koje se pozivaju u okviru ostalog dijela HTML koda. Naime, za prikazivanje podataka u okviru web pretraživača koristi se Java Script Language, koji ove promjenljive prosljeđuje funkciji document.write(). Ova funkcija vrši ispis trenutne vrijednosti u okviru HTML stranice. Na taj način dobija se dinamička HTML stranica koja ima mogućnost periodičnog osvježavanja podataka koje prikazuje web browser.

Ukoliko se koristi web browser za prikazivanje podataka, osvježavanje se vrši svake dvije sekunde. U slučaju klijent aplikacije brzina osvježavanja određena je intervalom koji tajmer treba da odbroji da bi pokrenuo određeni događaj.

U slučaju klijent aplikacije opisane u ovom radu taj interval traje jednu sekundu, dakle, osvježavanje se vrši svake sekunde.

## 5. REZULTATI I ZAKLJUČAK

U ovoj fazi rada na projektu, realizovana je klijent aplikacija koja ima mogućnost pristupa samo jednom web senzoru. Aplikacija ima implementirane funkcije konekcije na web senzor, slanja zahtjeva za preuzimanje HTML stranice, ekstrakcije podataka, prikazivanja dobijenih podataka i raskidanja veze sa web senzorom.

Dotadne funkcije, koje će biti implementirane u narednoj fazi rada, odnose se na multiserversku komunikaciju. Tada će klijent aplikacija imati mogućnosti konekcije na više web senzora i konkurentnog preuzimanja podataka sa više udaljenih mjernih tačaka. U tom slučaju, biće izvršene i odgovarajuće modifikacije GUI interfejsa kako bi bio omogućen istovremeni monitoring više mjernih tačaka.

Klijent aplikacija, zajedno sa web serverom, testirana je tokom 24 časa neprekidnog rada. Pri tome se web serveru pristupalo sa više računara istovremeno, kao i sa standardnim web pretraživačem. Aplikacija je korektno prikazivala rezultate na više PC računara, dok je web server uspevao da opsluži veći broj zahtjeva.

Treba napomenuti da su na strani web senzora odgovarajuće vrijednosti parametara simulirane signalima iz generatora funkcija. Prema tome, vrijednosti koje prikazuje klijent aplikacija ne odgovaraju stvarnim vrijednostima parametara okoline. U sljedećoj fazi rada biće razmatrani problemi povezivanja senzora fizičkih veličina sa mikrokontrolerom, kao i problemi vezani za kalibraciju mjernog sistema. Na taj način bi se obezbijedio monitoring stvarnih fizičkih veličina.

U narednim fazama rada će se razmatrati i problemi koji se odnose na rad opisanog sistema u realnom vremenu. Ti problemi se odnose na koliziju i gubitak paketa, kao i vremena kašnjenja pri opsluživanju većeg broja klijent aplikacija. Za rad sistema u realnom vremenu posebno važan parametar je vrijeme kašnjenja paketa, koji direktno utiče na ograničenja sistema vezana za obradu u realnom vremenu.

## 6. LITERATURA

- [1] Bartocco, M.; Ferraris, F.; Offelli, C.; Parvis, M. A "Client-Server Architecture for Distributed Measurement Systems", *IEEE Trans. on Instrumentation and Measurement*, 47(5), 1143 - 1148, Oct. 1998.
- [2] Drndarevic V., Bolic M., "Gamma Radiation Monitoring with Internet-based Sensor Network", *Instrumentation Science & Technology*, ISSN 1073-9149, in press.
- [3] L. Bissi, A. Scorzoni, P. Placidi, L. Marrocchi, M. Bennati, S. Zampolli, L. Masini, I. Elmi, G.C. Cardinali, "A Low-cost Distributed Measurement System Based on Gas Smart Sensors for Enviromental Monitoring", *ICST*, New Zealand, November 21-23, pp. 301-306, 2005.
- [4] T. Fukatsu, M. Hirafuji, T. Kiura, "An Agent System for Operating Web-based Sensor Nodes via the Internet", *Journal of Robotics and Mechatronics*, Vol.18, No.2, pp. 186-194, 2006.
- [5] S. Kiprushkin, S. Kurskov, E. Sukharev, "Connection of Network Sensors to Distributed Information Measurement

and Control System for Education and Research”, *Information Technologies and Knowledge*, Vol.1, pp. 171-175, 2007.

[6] Ž. Ivanović, V. Drndarević, M. Knežić, “Arhitektura i realizacija univerzalnog web senzora”, *XV Telekomunikacioni forum TELFOR*, Beograd, Zbornik radova, str. 99-102, 2007.

[7] “Getting Started with LabWindows/CVI”, National Instruments, February 1998.

[8] M. W. Murhammer, O. Atakan, S. Bretz, L. R. Pugh, K. Suzuki, D. H. Wood, “TCP/IP Tutorial and Technical Overview”, IBM, October 1998.

[9] [www.ietf.org](http://www.ietf.org), detaljne specifikacije o preporukama i standardima RFC.

**Abstract** - In this paper was considered possibilities of application CVI/LabWindows software package in realizing client program that, by means of network sensors, performs monitoring of environment parameters. In this phase of work was realized and tested software support for accessing one web sensor. Client program that was realized performs connection on web sensor, takes on the results of measured environment parameters and shows these parameters on appropriate graphic user interface.

#### **DISTRIBUTED MEASUREMENT NETWORKS BASED ON WEB SENSOR**

Mladen Knežić, Vujo Drndarević, Željko Ivanović

## МИКРО СЕНЗОР СИЛЕ НАМЕЊЕН ЗА РАД У ЕКСТРЕМНИМ УСЛОВИМА ОКРУЖЕЊА

Горан Радосављевић, Љиљана Живанов, Андреа Марић, Горан Стојановић,  
*Универзитет у Новом Саду, Факултет техничких наука, Нови Сад, Србија*

Walter Smetana, Michael Unger, *Technische Universität Wien, Institut für Sensor- und Aktuatorssysteme, Wien, Austria*

**Садржај** – Применом LTCC технологије и материјала који се у њој користе могуће је направити сензорски систем који би своју примену нашао у екстремним условима средине (високотемпературне и виококорозивне средине). У овом раду приказан је резонантни сензор силе пројектован за рад у MHz фреквентном опсегу, за опсег сила од 0 до 6N. За израду сензора коришћена је LTCC технологија, а очитавање мерених података врши се бесконтактним путем.

## 1. УВОД

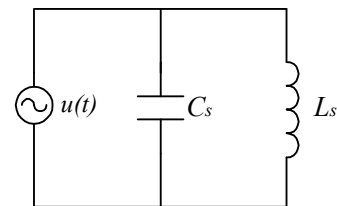
Детекција промене силе спада у једно од мерења које има широку област могућих примена. Мерење промене силе потребно је у различитим индустријским процесима, роботизици, биомедицинским системима [1-3] итд. Постоје различити принципи за детекцију промене силе, као и различите технологије за њихову израду. Међутим, мали број њих се може користити у екстремним условима средине. Све је већи број примена у којима је неопходно вршити праћење и мерење промене силе у радним окружењима у којима владају услови високе температуре. Због тога, пројектовање сензора који могу да издрже наметнуте услове и да успешно детектују промене силе које се јављају у тој средини је од посебног значаја.

У литератури за сада још увек постоји мали број примера сензора силе који могу успешно да обављају своју функцију у високотемпературним срединама. Ови сензори треба да задовољавају специфичне захтеве по питању материјала који се користе за њихову израду. Материјал који се узима за основу сензора (субстрат), метални и други материјали коришћени у његовој изради морају да испољавају стабилна својства на повишеним температурама, у оквиру потребног температурног опсега даће примене. Такође, сам сензор треба да буде пројектован да има довољно велику осетљивост на промену силе, а малу осетљивост на промену температуре (грешка мерења услед промене температура мора да буде сведена на минимум). Како се сензори силе често користе у затвореним или тешко доступним срединама, посебна пажња се треба обратити и на пројектовање једноставног (најчешће бесконтактног) система за прикупљање и очитавање измерених података.

У овом раду приказан је резонантни сензор силе, пројектован за LTCC (*Low Temperature Co-fired Ceramic*) технологију [4-6]. Примена овог сензора у екстремним условима средине омогућена је баш избором ове технологије за његову израду, јер траке и пасте које се користе при његовој изради могу да се примењују до температуре од 960°C. Мерење података помоћу направљеног сензора врши се бесконтактним путем.

## 2. МОДЕЛ И ПРИНЦИП РАДА РЕЗОНАНТНОГ СЕНЗОРА СИЛЕ

Резонантни сензор силе приказан у овом раду заснива се на принципу пасивног резонантног кола (паралелно резонантно LC коло), слика 1.

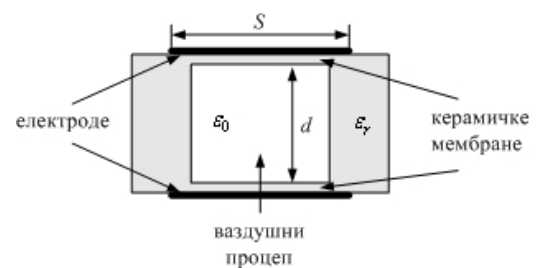


Сл. 1. Паралелно резонантно LC коло.

Са  $L_s$  и  $C_s$  су редом означени индуктивност и капацитивност сензора. Резонантна фреквенција приказаног кола  $f_0$ , дата је добро познатом једначином,

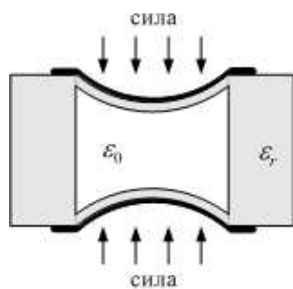
$$f_0 = \frac{1}{2\pi\sqrt{L_s C_s}} \quad (1)$$

Може се видети да промена капацитивности и/или индуктивности директно утиче на промену резонантне фреквенције. Резонантни сензор силе, приказан у овом раду, пројектован је на тај начин да се кроз промену капацитивности детектује промена силе, док се вредност индуктивности одржава константном. На слици 2 приказана је једна реализација променљивог кондензатора која је и коришћена приликом пројектовања сензора.



Сл. 2. Попречни пресек променљивог кондензатора у одсуству силе.

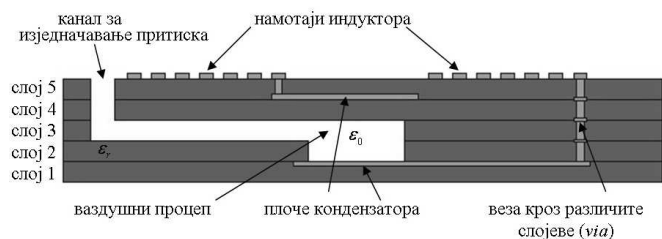
Као што се може видети са слике кондензатор се састоји од две керамичке мембране на које се наносе проводни слојеви који чине електроде кондензатора. Са  $S$  је означена површина електрода кондензатора,  $d$  представља растојање између њих, а  $\epsilon_0$  и  $\epsilon_r$  су релативна диелектрична константа ваздуха, односно коришћеног материјала. Приликом примене одређене силе на мембране кондензатора долази до њихове деформације, слика 3, што доводи до смањења растојања између њих, а самим тим и до повећања капацитивности кондензатора.



Сл. 3. Попречни пресек променљивог кондензатора при примени одређене силе.

Паралелним електричним повезивањем индуктора и кондензатора реализује се пасивно паралелно резонантно коло. На тај начин се промена примењене силе може детектовати кроз промену резонантне фреквенције. Као што је већ напоменуто, примена одређене силе на мембрану сензора доводи до повећања капацитивности кондензатора, односно до смањења резонантне фреквенције сензора, у складу са једначином 1.

Попречни пресек и 3Д изглед пројектованог резонантног сензора силе приказани су на слици 4.



а) попречни пресек

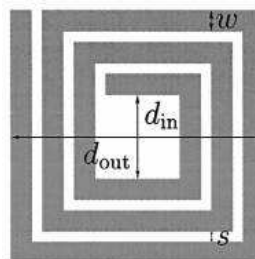


б) 3Д изглед

Сл. 4. Резонантни сензор силе.

Као што се може видети, сензор се састоји од пет слојева (трака). Доња плоча кондензатора, кружног облика, пројектована је на другом слоју и електрично је повезана са једним крајем индуктора помоћу веза између слојева (*via*). Горња плоча кондензатора, такође кружног облика, пројектована је са доње стране петог слоја и она је електрично повезана са другим крајем индуктора. Плоче кондензатора су пречника 8mm. Пројектоване су унутар плочице, како не би дошло до деформације плочице током поступка печења због њихове велике површине. Између плоча кондензатора у другом и трећем слоју пројектован је ваздушни процеп, пречника 7mm. Такође, на трећем слоју пројектован је и канал који служи за

изједначавање притиска унутар сензора и околине. Индуктор је пројектован на петом слоју и облика је квадратне спирале. Изглед квадратног спиралног индуктора, са свим геометријским параметрима који су потребни за његово пројектовање, приказан је на слици 5, док су вредности тих параметара приказани у табели 1. Са  $d_{in}$  је означено растојање између унутрашњих сегмената,  $d_{out}$  представља спољашњу димензију индуктора,  $w$  ширину проводних линија,  $s$  размак између проводних линија и  $n$  број завојака.



Сл. 5. Геометријски параметри пројектованог индуктора.

Табела 1: Геометријски параметри индуктора.

Индуктор				
$d_{in}$ [mm]	$d_{out}$ [mm]	$w$ [μm]	$s$ [μm]	$n$
10	30.4	300	300	17.5

### 3. ПРОЦЕС ИЗРАДЕ СЕНЗОРА

Сензор притиска направљен је коришћењем стандардног поступка израде компоненти у LTCC технологији:

- ласерско сечење материјала,
- наношење проводних паста,
- слагање, пресовање и ламинација слојева,
- печење.

Помоћу NdYAG ласерског система рађено је ласерско сечење материјала и прављење отвора у тракама. За наношење проводних слојева коришћен је стандардни поступак ситоштампе, док је попуњавање рупица између слојева рађено помоћу шаблона (*stencil printing* метода). Поступак пресовања и ламинације читаве структуре рађено је помоћу изостатичке пресе, док је за печење коришћена пећ са покретном траком и са шест температурних зона (*belt furnace*).

За израду сензора, како за основу тако и за проводне слојеве, коришћени су материјали фирме *Heraeus* [7]:

- *Heraeus CT 800* диелектрична трака за основу,
- *Heraeus TC 7305* паста за проводне линије и плоче кондензатора,
- *Heraeus TC 7304* паста за проводне везе кроз различите слојеве траке (*vie*).

Коришћене диелектричне траке могу да се примењују и на температурама преко 1000°C, међутим највиша температура до које могу да се користе приказане пасте износи 960°C, што самим тим ограничава употребу овог сензора до те температуре.

Оптимальни параметри за процес израде сензора силе употребом претходно приказаних материјала дати су у табелама 2, 3 и 4.

Табела 2: *Оптимальни параметри ласерског сечења.*

Ласерско сечење			
Број сечења	Струја диоде [A]	Фреквенција рада ласера [Hz]	Брзина ласерског снопа [mm/s]
2	29	10000	9

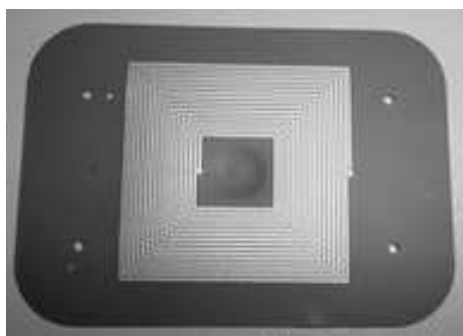
Табела 3: *Оптимальни параметри ламинације.*

Ламинација		
Температура [°C]	Притисак [bar]	Трајање [min]
75	70	5

Табела 4: *Оптимальни параметри печења.*

Печење						Брзина траке [mm/min]
Температурне зоне [°C]						
1	2	3	4	5	6	≈ 340
350	580	880	880	876	873	

Изглед сензора силе фабрикованог у LTCC технологији приказан је на слици 6. Укупна димензија сензора износи (36 x 30 x 1)mm.

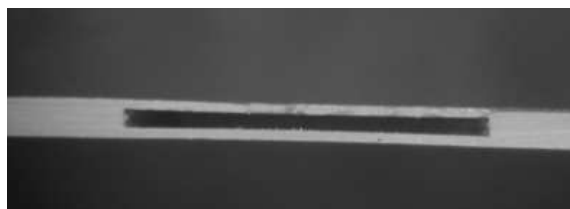


Сл. 6. Резонантни сензор силе фабрикован у LTCC технологији.

Са слике се може видети да постоје четири рупице око сензора. Њих је потребно направити због прецизног позиционирања трака једне на другу током поступка слагања трака и ламинације. Увећани изглед проводних линија индуктора, као и попречни пресек структуре приказани су на сликама 7 и 8.



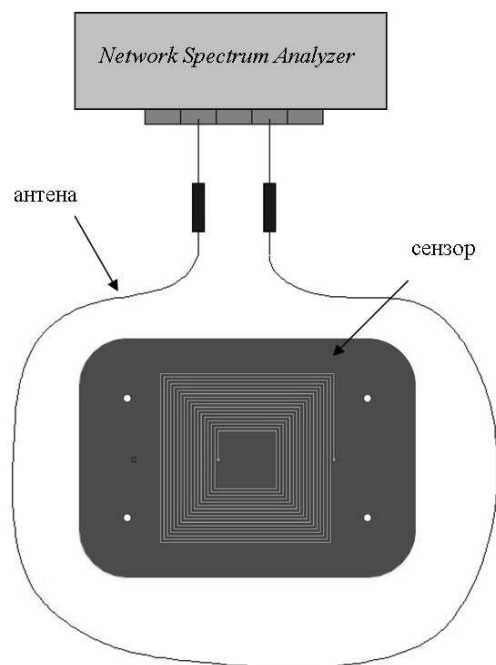
Сл. 7. Увећани део проводних линија индуктора фабрикованог сензора силе.



Сл. 8. Попречни пресек фабрикованог сензора силе.

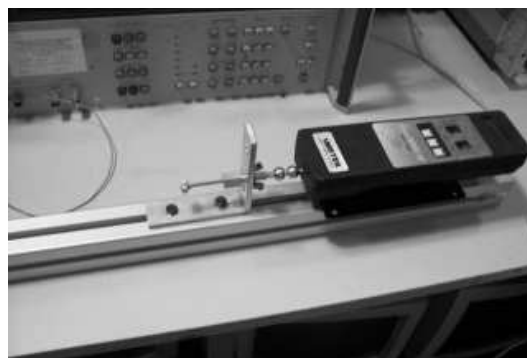
#### 4. КАРАКТЕРИЗАЦИЈА СЕНЗОРА СИЛЕ

Резонантна природа израђеног сензора силе даје могућност да се информација о примењеној сили на керамичке мембране сензора може добити бесконтактним путем, помоћу антенског намотаја. Око сензора се поставља антенски намотај, слика 9, који се након тога повезује са уређајем за мерење спектра фреквенција. На тај начин се, кроз промену резонанте фреквенције антене, очитава промена резонантне фреквенције сензора настала услед примене одређене силе.



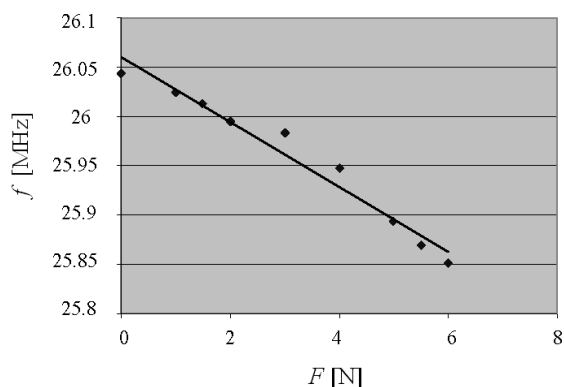
Сл. 9. Бесконтактно мерење резонантног сензора силе.

Мерење резонантне фреквенције сензора вршено је помоћу Network Spectrum Analyzer-а. Уређај који је коришћен за стварање силе на мембране сензора приказан на слици 10.



Сл. 10. Систем за стварање силе на мембране сензора.

На слици 11 приказана је зависност резонантне фреквенције сензора у односу на примењену силу на мембране сензора.



Сл. 11. Зависност резонантне фреквенције сензора у односу на примењену силу.

На основу приказаних резултата види се да је за опсег примењене силе од (0÷6)N добијена промена резонантне фреквенције у опсегу (26.04÷25.85). Такође, може се закључити да приликом примене веће силе на мембране сензора долази до смањења његове резонантне фреквенције што је последица повећања капацитивности услед смањења растојања између електрода кондензатора. Може се такође видети да је зависност између примењене силе и резонантне фреквенције сензора скоро линеарна. Поред линеарности, друга важна компонента која описује карактеристике сензора је и његова осетљивост. Осетљивост резонантних сензора силе израчунава се на основу једначине,

$$O = \frac{f_{r2} - f_{r1}}{F_2 - F_1}, \quad (2)$$

при чему  $f_{r1}$  представља измерену резонантну фреквенцију при сили  $F_1$ , а  $f_{r2}$  измерену резонантну фреквенцију при сили  $F_2$ . Осетљивост израђеног сензора износи 31.7kHz/N. Поређењем осетљивост фабрикованог сензора силе у односу на осетљивост добијену у радовима [8] и [9] која износи 6.6Hz/N односно 27kHz/N може се закључити да се помоћу овде представљеног сензора добија боља осетљивост.

## 5. ЗАКЉУЧАК

Резонантни сензор силе приказан у овом раду може бити добар избор за примену у окружењима где владају екстремни услови средине, због добрих карактеристика материјала који се користе у LTCC технологији. Бесконтактно мерење, омогућено пројектовањем сензора као резонантне структуре, доводи до једноставног, брзог и безбедног читавања мерених података, што је посебно важно у срединама високе температуре и влажности.

Анализирањем добијених резултата може се закључити да се мерени резултати слажу са теоријским објашњењем принципа рада сензора. Уколико се на мембране сензора примени одговарајућа сила долази до њихове деформације. То доводи до повећања капацитивности кондензатора, а самим тим и до смањења резонантне фреквенције сензора. Такође, може

се закључити да је зависност резонантне фреквенције сензора скоро линеарна у односу на примењену силу, па самим тим није потребно правити додатно активно коло за побољшавање линеарности сензора.

Даља истраживања у овој области биће фокусирана на минијатуризацију сензора, као и на побољшавање његове осетљивости.

## 6. ЗАХВАЛНОСТ

Истраживања и резултати представљени у овом раду су делом финансирани од стране Покрајинског Секретаријата за науку и технолошки развој, Аутономне Покрајине Војводина, у оквиру пројекта "Реализација микро-сензора високих перформанси за рад у екстремним условима окружења", уговор број:114-451-01009/2008-02.

## 7. ЛИТЕРАТУРА

- [1] A. Cranny, et. al., "Thick-film force, slip and temperature sensors for a prosthetic hand," Measurement Science and Technology vol. 16, pp. 931–941, 2005.
- [2] P. H. Chappell, J. A. Elliott, "Contact force sensor for artificial hands with a digital interface for a controller," Measurement Science and Technology, vol. 14, pp. 1275–1279, 2003.
- [3] M.S. Bartsch, et. al., "Small insect measurement using a custom MEMS force sensor," TRANSDUCERS '03 The 12th International Conference on Solid State Sensors, Actuators and Microsystems, Boston, pp. 1039-1042, June 8-12, 2003.
- [4] LTCC Design Guide, Formosa Teletek Corporation 2004.
- [5] L.J. Golonka, "Technology and applications of Low Temperature Cofired Ceramic (LTCC) based sensors and microsystems," Bulletin of the Polish Academy of Sciences, Technical Sciences, vol. 54, no. 2, pp. 221-231, 2006.
- [6] T. Thelemann, H. Thust, M. Hintz, "Using LTCC for microsystems," Microelectronics International vol. 19, no.3 pp. 19–23, 2002.
- [7] <http://www.heraeus-th.com>
- [8] C. Gehin, C. Barthod, Y. Teisseyre, "Design and characterisation of a new force resonant sensor," Sensors and Actuators vol. 84, pp. 65–69, 2000.
- [9] M. Hauois, et. al, "A fully packaged single crystalline resonant force sensor," Journal of Micromechanics and Microengineering, vol. 11, pp. 514–521, 2001.

**Abstract** - The LTCC technology and materials are suitable for the fabrication of different sensor systems which are intended for the application in extreme conditions environments (high- temperature or corrosive environments). This paper presents one realisation of the resonant force sensor designed for MHz range applications, for the force range (0÷6)N. The LTCC technology is implemented for the sensor fabrication and a wireless system is designed for data measurement.

## MICRO FORCE SENSOR FOR THE APPLICATION IN EXTREME ENVIRONMENTS

Горан Радосављевић, Љиљана Живанов, Андреа Марић,  
Горан Стојановић, Walter Smetana, Michael Unger

## ISPITIVANJE VISOKONAPONSKOG LINEARNOG VOLTMETRA

Milorad Azlen, Slobodan Milovančev, Vladimir Vujičić, *Fakultet tehničkih nauka u Novom Sadu*

**Sadržaj** – U radu je opisan linearni voltmetar za direktno merenje na 20kV naponskom nivou. Njegova glavna osobina je visoka linearnost, što je dokazano teorijski i eksperimentalno.

## 1. UVOD

Merenje visokog napona, danas, se obavlja uglavnom pomoću visokonaponskih mernih transformatora koji dovode merni napon u opseg mernog instrumenta i, zatim, samim instrumentom - voltmetrom. Na vrlo visokim naponima ( preko 110kV ) se koriste kapacitivni razdelnici. Ključni element je, dakle, naponski merni transformator. U najnovije vreme se pojavio visokonaponski otporni razdelnik.

Na niskom naponu ( 0,4kV ) se, posebno u brojilima električne energije, standardno koriste otpornički razdelnici za merenje napona. Oba ova rešenja, i otporni razdelnici i merni transformatori imaju pored korisnih osobina, zbog kojih se primenjuju, i određene nedostatke.

- Merni trafo je nelinearan
- Otpornički razdelnik galvanski ne razdvaja instrumente od mernog napona.

U radu [1] je predložena kao metoda merenja mrežnog napona koja prevazilazi oba navedena nedostatka : stohastička merna metoda. Ona na ulazu koristi predotpor i trafo bez jezgra ( međusobna induktivnost ) tako da je merenje u celini linearno i realizuje galvansko odvajanje ulaza od mernog instrumenta.

Trafo bez jezgra ima osobinu da mu je izlazni signal vrlo slab, odnosno da ima loš odnos signal/šum, međutim, u literaturi [2] je pokazano da stohastička merna metoda uspešno prevazilazi ovaj problem i snažno potiskuje šum bez obzira na njegovu funkciju i gustine raspodele verovatnoće. Šta više, predložene merna metoda eliminiše jedan važan problem koji se javlja kod otpornog razdeljivanja visokog napona – zavisnost faktora razdeljivanja od ulaznog napona. Ovde je otpornik jednostavno u funkciji predotpora i nikakvog razdeljivanja napona nema.

U drugom poglavlju se opisuje realizovani linearni voltmetar i to: u 2.1 se opisuje princip rada Linearnog voltmetra, a u 2.2 princip rada HMI ( Harmonic Measuring Instrument ) detaljno opisanog u [3] – instrumenta za merenje harmonika.

U poglavlju 3. je postavljen problem eksperimentalnog ispitivanja metroloških osobina realizovanog linearnog visokonaponskog voltmetra, kao i samo ispitivanje.

U poglavlju 4. se ukratko diskutuje procedura ispitivanja, a u 5. se daje kratak zaključak.

## 2. LINEARNI VOLTMETAR

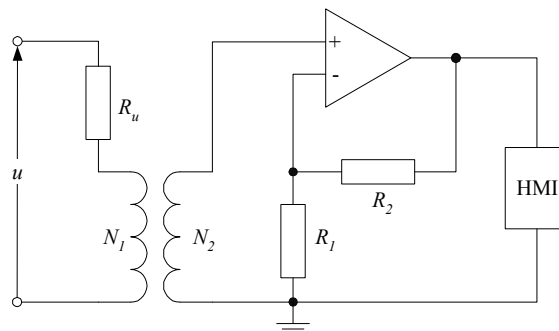
## 2.1. Predlog novog linearnog voltmetra

Spisak oznaka:

U - ulazni mereni napon,  
R<sub>u</sub> - predotpor,

U<sub>2</sub> - napon na sekundarnom namotaju,  
E<sub>2</sub> - indukovana elektromotorna sila na sekundarnom namotaju,  
U<sub>2</sub> - efektivna vrednost sekundarnog napona,  
L<sub>1</sub>, L<sub>2</sub>, L<sub>12</sub> - inuktivnost primara, induktivnost sekundara, međuinduktivnost,  
I - efektivna vrednost primarne struje,  
ω - kružna učestanost osnovnog harmonika,  
E<sub>1</sub> - efektivna vrednost elektromotorne sile na primarnom namotaju,  
E<sub>2</sub> - efektivna vrednost elektromotorne sile na sekundarnom namotaju,  
M - bezdimenziona konstanta,  
U<sub>2i</sub> - amplitude i – tog harmonika na sekundaru,  
U<sub>i</sub> - amplitude i – tog harmonika ulaznog napona u,  
φ<sub>2i</sub> - faza i – tog harmonika na sekundaru,  
φ<sub>i</sub> - faza i – tog harmonika ulaznog napona u,  
Γ<sub>NA</sub> - relativna greška (nelinearnost) amplitude,  
Γ<sub>NF</sub> - relativna greška ( nelinearnost ) faze

Predloženi Linearni voltmetar je prikazan na slici 1.



(HMI – Harmonic Measuring Instrument )

Sl. 1. Šema novog Linearnog voltmetra

Kako transformator predstavljen na ovoj slici nema jezgro, ovaj instrument je linearan i takođe galvanski odvojen od mernog kola.

$\tilde{U}_{2i}$  je i-ti harmonik ulaznog napona na pojačivaču u kompleksnoj formi i dat je izrazom

$$\tilde{U}_{2i} = \frac{j\omega L_{12}}{R_u + j\omega L_1} \cdot \tilde{U}_i \quad (1)$$

gde  $\tilde{U}_i$  predstavlja i-ti harmonik linijskog napona u kompleksnom obliku.

Predpostavljamo da je uzeta vrednost napona  $U=600$  V i primarna struja (struja na primaru)  $I=1$  mA. Kako je transformator bez jezgra, indukcije  $L_1$  i  $L_2$  su prilično male, pa je  $I=U/R_u \rightarrow R_u=600$  kΩ. Struja na sekundaru, s obzirom na pojačavačku spreću, teži nuli, pa je  $I_2=0$ .

Predpostavimo da je  $N_1 = N_2 = 2000$  namotaja i da je prečnik svakog namotaja  $r = 1 \text{ cm}$ .

U nameri da dobijemo  $U_2 = E_2$  predpostavimo da je  $L_1 \approx L_2$ ,  $L_{12} \approx \sqrt{L_1 L_2} \approx L_1$ , gde su  $L_1$ ,  $L_2$  i  $L_{12}$  induktivnosti na primaru, sekundaru i međuinduktivnost.

U slučaju sinusne struje elektromotorna sila je :

$$E_2 = \frac{\mu_0}{2} \cdot N_1 N_2 r \pi \omega I \quad (2)$$

Ako je frekvencija  $f = 50 \text{ Hz}$ , onda je elektromotorna sila  $E_2$  :

$$E_2 \approx 25 \cdot 10^{-3} \text{ V}.$$

Kao što je pomenuto  $L_1 \approx L_2 \approx L_{12}$ , sledi da je :

$$\frac{E_2}{U} \approx \frac{E_1}{U} = \frac{\omega L_1}{\sqrt{R_u^2 + \omega^2 L_1^2}}, i \quad (3)$$

$$E_1 = \frac{\omega L_1}{\sqrt{R_u^2 + \omega^2 L_1^2}} \cdot U \approx E_2 \quad (4)$$

Uopšteno, u slučaju i-tog harmonika :

$$\bar{U}_{2i} = \frac{j i \omega L_{12}}{R_u + j i \omega L_1} \cdot \bar{U}_i \approx \frac{j i \omega L_1}{R_u + j i \omega L_1} \cdot \bar{U}_i \quad (5)$$

Gde su  $\bar{U}_i$  i  $\bar{U}_{2i}$  i-ti harmonici ulaznog napona i njemu odgovarajućeg sekundarnog napona.

Iz izraza (5) dobijamo:

$$\frac{U}{E_2} \approx \frac{U}{E_1} \approx \frac{R_u}{\omega L_1} \approx M \approx 24000 \frac{\pi}{4} \quad (6)$$

u slučaju sinusoidalnog napona i osnovne frekvencije  $f = 50 \text{ Hz}$ .

Elektromotorna sila  $e_2$  je prilično mala i treba je povećati, u naponskom rangu  $\pm 2.5 \text{ V}$  pojačavajući je  $k$  puta.

Bazirano na izrazu (6) :

$$\bar{U}_{2i} = \frac{j i \frac{R_u}{M}}{R_u + j i \frac{R_u}{M}} \cdot \bar{U}_i = \frac{j i}{M + j i} \bar{U}_i \quad (7)$$

Amplituda i-tog harmonika na sekundaru je data sa :

$$U_{2i} = \frac{i}{\sqrt{M^2 + i^2}} \cdot U_i \quad (8)$$

i njegova faza je

$$\varphi_{2i} = i \cdot \frac{\pi}{2} - \arctan \frac{i}{M} + \arg(\bar{U}_i) \quad (9)$$

Kada je  $M \gg i_{\max}$ , uključujući  $i_{\max} = 50$ , sledeći izraz je dat sa:

$$U_{2i} \approx \frac{i}{M} \cdot U_i, i \quad (10)$$

$$\varphi_{2i} \approx i \frac{\pi}{2} - \frac{i}{M} + \varphi_i \quad (11)$$

Izrazi (10) i (11) pokazuju osnovnu linearnu relaciju između amplitude i faze i-tog harmonika napona na sekundarnom namotaju i i-tog harmonika napona  $u$  prikazanog na slici 1.

Izraz (10) i (11) su vrlo pogodni za kalibraciju jer su linearni, ali pitanje je – do koje granice ?

Odgovor daje kvadratni član u razvoju izraza (8) i (9). U distributivnim sistemima 50 harmonika je značajno, pa je  $i_{\max} = 50$ .

Kao što je pomenuto, predpostavka je

$$\frac{1}{\sqrt{M^2 + i^2}} \approx \frac{1}{M} \quad (12)$$

za amplitudu i

$$\tan \frac{i}{M} \approx \frac{i}{M} \quad (13)$$

za fazu ugla.

Izraz (12) može biti prikazan kao:

$$\frac{1}{M} \left( 1 - \frac{1}{2} \cdot \frac{i^2}{M^2} \right) \approx \frac{1}{M} \quad (14)$$

Relativna greška zbog prethodne predpostavke daje nelinearnost :

$$\Gamma_{NA} = \frac{i^2}{2M^2} \leq \frac{i_{\max}^2}{2M^2} = 0.000\ 002\ 2 \quad (15)$$

Pa nije veća od 2,2ppm.

Izraz (13) možemo predstaviti kao

$$\frac{i}{M} \cdot \left( 1 + \frac{1}{3} \cdot \frac{i^2}{M^2} \right) \approx \frac{i}{M} \quad (16)$$

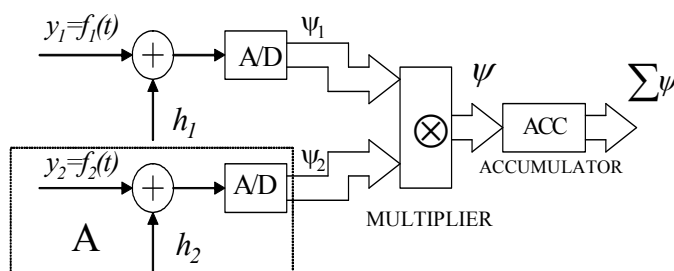
Relativna greška zbog prethodne predpostavke daje nelinearnost :

$$\Gamma_{NF} = \frac{i^2}{3M^2} \leq \frac{i_{\max}^2}{3M^2} = 0.000\ 001\ 5 \quad (17)$$

pa nije veća od 1,5 ppm.

## 2.2. Integrisani instrument za merenje harmonika

Integrisani instrument za merenje harmonika (HMI – harmonic measuring instrument) je naveden u delu 2.1. Ovaj rad daje njegove najvažnije karakteristike. Njegova šema je prikazana na slici 2.



Sl. 2. Integrisani instrument za merenje harmonika

U projektovanom instrumentu, blok A je zamenjen memorijskom jedinicom koja sadrži uzorke bazisne funkcije, na primer  $y_2 = f_2(t) = R \cos i \omega t$ , i ima vrednost izlaznog

$\Psi$ . Posle jednog perioda osnovne frekvencije je  $\bar{\Psi} = \frac{R}{2} a_i$ ,

gde je  $a_i = \frac{2}{T} \int_0^T f_1(t) \cos i \omega t dt$ , ( $i = 0, 1, 2, \dots, m$ ).



Ako memorijska jedinica sadrži  $y_2 = f_2(t) = R \sin i\omega t$ , tada je izlaz  $\bar{\Psi} = \frac{R}{2} b_i$  i  $b_i = \frac{2}{T} \int_0^T f_1(t) \sin i\omega t dt$ .

U našem HMI, rezolucija A/D konvertora je 6 bit-a. Rezolucija bazisnih funkcija je 8 bit-a, opseg R (opseg konvertora) je  $\pm 2,5V$ , frekvencija je 250kHz i frekvencija merenog signala je  $f=50Hz$ .

Treba primetiti da :

$$U_i = \sqrt{a_i^2 + b_i^2}, i \quad (18)$$

$$\varphi_i = \arctan \frac{b_i}{a_i} \quad (19)$$

HMI meri  $a_{im}$  i  $b_{im}$ . Napon  $u_2$  (napon sekundara) je k puta pojačan, pa :

$$U_{2i} = \frac{\sqrt{a_{im}^2 + b_{im}^2}}{k} = \frac{i}{M} \cdot U_i \quad (20)$$

$$U_i = \frac{M}{i \cdot k} \sqrt{a_{im}^2 + b_{im}^2} = \frac{M}{i \cdot k} \cdot U_{2i} \quad (21)$$

I faza je :

$$\varphi_i = \arctan \frac{b_{im}}{a_{im}} - i \cdot \left( \frac{\pi}{2} - \frac{1}{M} \right) \quad (22)$$

Sa druge strane RMS vrednost izmerenog napona je data sa :

$$U = k_p \cdot \sqrt{\frac{U_{1m}^2}{1^2} + \frac{U_{2m}^2}{2^2} + \dots + \frac{U_{nm}^2}{n^2}} \quad (23)$$

HMI instrument meri naponski izvod i pokazuje da je, i-ti harmonik i puta uvećan, kao što izraz (21) pokazuje, svaki harmonik mora biti izvod od i. To znači da je, uzimajući rezultat u obzir, da je gornja granica apsolutne greške svakog izmerenog harmonika konstantna i nezavisna od reda harmonijskog talasnog oblika [3] (merna greška i-tog harmonika je i puta manja), da viši harmonici mogu biti mereni mnogo preciznije.

### 3. PROBLEM ISPITIVANJA

Kako Fakultet tehničkih nauka nema visokonaponsku laboratoriju, postavio se ozbiljan problem ispitivanja visokonaponskog linearnog voltmetra. Prvi problem je bio – izvor visokog napona. On je rešen tako što je visoki napon dobijen iz uređaja za ispitivanje trafo ulja " RR Zavodi Niš - Munja ".

Drugi problem je bio tačno merenje visokog napona. Za tu svrhu je iskorišćen visokonaponski, elektrostatički voltmetar " S 196 ". On je klase 1, meri efektivnu vrednost i ima kvadratnu skalu. Merni domet mu je 30kV i ima tri opsega 7,5kV; 15kV; 30kV. Autori su se opredelili za opseg od 15kV, odnosno 11,5kV prema zemlji.

Predotpor je napravljen od ugljenoslojnih otpornika otpornosti 470kΩ, tako da je struja, koja teče kroz primarni namotaj, za pun opseg od 11,5kV iznosi oko 1mA.

Na izlaz sa sekundara je postavljen naponski pojačivač pojačanja 51, tako da je na tom instrumentu, za pun opseg, bio napon od 1,085V efektivno, odnosno  $1,085 \cdot 1,14 \approx 1,53V$  je iznosila vrednost amplitude napona na ulazu u instrument.

Primećeno je da se otpornici bliži "većem" kraju više greju, što povlači zaključak da im je veća otpornost. Jasno je da je to razlog što ugljenoslojni otpornici ne mogu da se koriste kao razdelnici na visokom naponu. Kada je merenje potrajalo duže pokazalo se, posebno pri visokim vrednostima

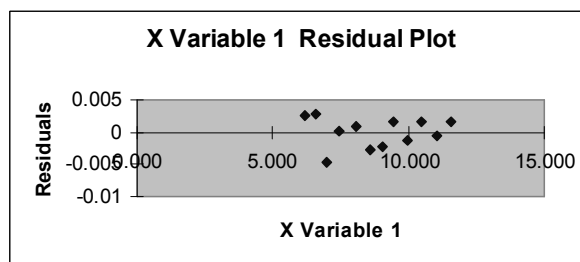
(oko 10kV), da je očitavanje nestabilno i da raste, što je razlog da ugljenoslojni otpornici ne mogu da se koriste ni kao predotpori. Jedino rešenje u ovom trenutku je stavljanje novih, stabilnih, visokonaponskih mernih otpornika kakvi se reklamiraju na internetu, koje međutim i pored višestrukih pokušaja nismo uspjeli da nabavimo.

Svrha ovog rada je da potvrdi upotrebljivost merne metode na visokom naponu i u vremenu od 30min se pokazalo da važe rezultati koji su navedeni u ovom radu.

Tabela 1. Rezultati merenja

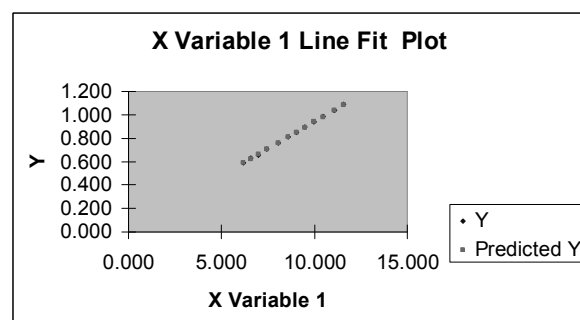
RESIDUAL OUTPUT		
Observation	Predicted Y	Residuals
1	0.587398	0.002602
2	0.625066	0.002934
3	0.662733	-0.00473
4	0.705913	8.66E-05
5	0.761037	0.000963
6	0.810648	-0.00265
7	0.850153	-0.00215
8	0.891496	0.001504
9	0.939269	-0.00127
10	0.982449	0.001551
11	1.038491	-0.00049
12	1.085346	0.001654

(Observation - ulazni napon  $u$  u kV; Predicted Y – izlazni napon  $u$  V; Residuals – greška merenja u V)



(Residuals – greška merenja u V; x – ulazni napon  $u$  u kV)

Sl. 3. Grafički prikaz rezultata kalibracije



(Y – izlazni napon  $u$  voltima; x – ulazni napon  $u$  u kV)

Sl. 4. Rezultati merenja – baždarena kriva

### 4. DISKUSIJA

Kako je etalonski instrument klase 1, pa je 0,1% dozvoljena greška očitavanja, a standardna devijacija je (pošto je uređaj napajan iz mreže – bez stabilizatora) oko 0,5 % u vremenu merenja, odakle proizilazi da je merna nesigurnost oko 0,6 % , što se u velikoj meri poklapa sa dobijenom

nelinearnošću. Moguće je, dakle da je linearnost još i veća. Napominjemo da je skala instrumenta „S 196“ kvadratna, pa 0,1% greške očitavanja važi na kraju skale dok je na polovini skale 0,4%, tako da i to govori u prilog zaključku da je linearnost realizovanog instrumenta još bolja od postignutih 0,5%.

## 5. ZAKLJUČAK

U radu je opisan Linearni voltmetar za direktno merenje napona na 20kV mreži (11,5kV prema zemlji). n, kako potvrđuje teorija i eksperiment pokazuje visoku linearnost. teorija predviđa linearnost od par ppm, dok je eksperiment pokazao linearnost od 0,5 %, što je na nivou redne veličine ocenjene merne nesigurnosti primenjene merne opreme. Rezultat je ohrabrujući i istraživanje će biti nastavljeno.

## 6. LITERATURA

[1] B. Santrač, M. Sokola, Z. Mitrović, I. Župunski, V. Vujičić, A Novel Method for Stochastic Measurement of

Harmonics at Low Signal – to – Noise Ratio", IEEE Transactions on Instrumentation and Measurement, 2008. (prihvaćen za objavljivanje)

[2] D. Čomić, S. Milovančev, V. Vujičić, "A New Approach to Voltage Measurements in Power System", 9 th International Conference on Electrical Power Quality and Utilisation, Barcelona, October 2007.

[3] N. Pjevalica "Merenje na elektrodistributivnoj mreži u frekvencijskom domenu", Doktorska teza, Fakultet tehničkih nauka u Novom Sadu, 2007.

**Abstract** – In the paper a Linear voltmeter for direct measurements at 20kV voltage level is presented. Its main characteristic is high linearity that is proved theoretically and experimentally.

## CALIBRATION OF LINEAR VOLTMETER FOR HIGH VOLTAGE

M. Azlen, S. Milovančev, V. Vujičić

## ИНДУКТИВНИ СЕНЗОР ПОМЕРАЈА: АЛГОРИТАМ СИМУЛАТОРА ПРОМЕНЕ УЛАЗНЕ ИМПЕДАНСЕ

Снежана Ђурић, Laszlo Nagy, Мирјана Дамњановић, Љиљана Живанов,  
Факултет техничких наука, Универзитет у Новом Саду

**Садржај** – У овом раду је представљен индуктивни сензор за мале помераје у равни (мање од 0.5 mm) за примене у роботизици. Такође је описан дизајн, реализација и мерење улазне индуктивности сензора. Померај у два правца се може детектовати коришћењем два сензорска елемента. Сваки елемент се састоји од пара калемова типа меандар. Као мера помераја користи се промена улазне индуктивности између калемова. Да бисмо постигли шири опсег мерења сензора, уметнути су процепи у калем једног елемента. Постигнуто је додатно проширење опсега мерења на рачун смањења броја завојака калемова и повећањем ширине сегмената калема са уметнутим процепима. Дат је кратак опис алгоритма на основу ког је реализован софтверски алат у програмском језику MATLAB, коришћен за симулацију улазне импедансе сензора.

### 1. УВОД

У раду је представљен индуктивни сензор типа меандар, који се може користити за детекцију малих помераја (мањих од 0.5 mm) у равни. Индуктивни сензор је развијен у технологији штампаних плоча која је планарна, једноставна за имплементацију и јефтина. Слично су реализоване и планарне структуре сензора у технологији дебелог или танког филма [1]-[2] и микро-машинским техникама [3].

Могућа примена нашег сензора је у роботизици. Значај сервисних робота расте на разним пољима примене. Ако робот треба да савладава препреке типа прагова, степеника и слично, повољно је да је то направа која хода на ногама. Ако треба да сарађује и са људима или да користи опрему развијену за примену од стране човека, потребно је да то буде двоножни хуманоидни робот.

За успешно управљање ходом робота неопходно је мерити силу реакције са тла која делује на стопало робота. У класичним решењима мери се само нормална компонента силе. У прототип стопала хуманоидног робота, представљен у [4], имплементирани су сензори који мере само нормалну компоненту силе реакција тла. Наша идеја је да поред нормалне меримо и тангентијалну компоненту силе, у правцу кретања робота.

Развили смо индуктивни сензор за мерење малих помераја који се може имплементирати у стопало робота. Мерењем деформације еластичног слоја стопала помоћу нашег сензора можемо индиректно мерити обе компоненте силе.

У нашем претходном раду [5], представљена је побољшана верзија индуктивног сензора за детекцију малих помераја. Циљ овог рада је да се постигне додатно проширење линеарног опсега мерења сензора. То је постигнуто повећањем растојања између оса суседних

сегмената калемова (на рачун смањења броја навојака) и повећањем ширине сегмената првог сензорског елемента.

У поглављу 2, представљена је структура сензора помераја. Рачунање улазне индуктивности сензора помераја укратко је представљено у поглављу 3. У поглављу 4 је дат кратак опис алгоритма софтверског алата написаног у програмском језику MATLAB. Добијени резултати су анализирани у поглављу 5 а закључак је дат у поглављу 6.

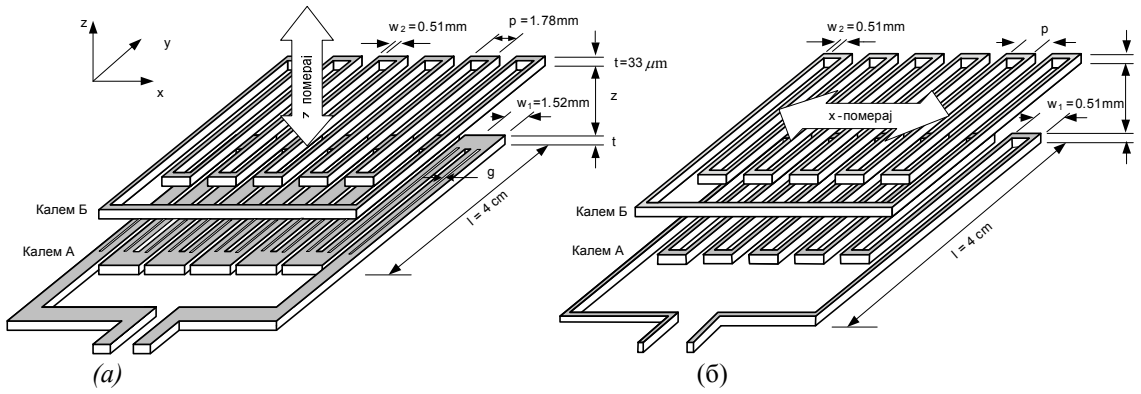
### 2. КОНСТРУКЦИЈА ИНДУКТИВНОГ СЕНЗОРА ПОМЕРАЈА

Планарни индуктивни сензор за мале помераје састоји се од два сензорска елемента. Сваки сензорски елемент је састављен од пара калемова типа меандар (сл.1). Код сваког пара калемова један калем је непокретан (калем *A*) и на њему се налази улазни прикључак, а други калем (калем *B*) је краткоспојен и помера се изнад калема *A* у *x-z* равни. Спрега између калемова се мења при померању калема *B*, при чему се мења и улазна импеданса сензора која се мери на улазу непокретног калема. Вредност улазне индуктивности представља меру помераја.

Први сензорски елемент треба да детектује померај у правцу *z*-осе, односно одређује растојање између калемова. Зато је одабрана већа ширина сегмената калема *A* ( $w_A = 1.52$  mm) од ширине сегмената калема *B* ( $w_B = 0.51$  mm). У сегменте калема *A* који су паралелни *y*-оси уметнут је процеп ширине  $g = 0.25$  mm. Овај елемент се може користити независно јер ради у опсегу у коме је инваријантан на померај у правцу *x*-осе. Опсег се налази у околини нулте позиције ( $x = 0$ ). То је положај када су два калема тачно један изнад другог. Даљим повећавањем односа ширина сегмената калемова *A* и *B*, повећава се и опсег мерења. Код првобитно анализираних структуре која је имала  $N = 10$  завојака, повећавање ширине сегмената калема *A* није било могуће. Растојање између сегмената (0.254 mm) је било минимално растојање које се могло постићи. Због тога су анализирани структуре са мањим бројем завојака ( $N = 8$  и  $N = 6$ ) на истој површини као и површина претходне структуре. На тај начин је повећано растојање између оса суседних сегмената, чиме је омогућено ширење сегмената калема *A*. Ширина процепа у новим структурама је остала иста.

Други сензорски елемент има исту ширину сегмената горњег и доњег калема  $w_A = w_B = 0.51$  mm и ради у опсегу у коме је осетљив на померај како у правцу *x*-осе тако и у правцу *z*-осе, због тога мора да се користи у комбинацији са првим сензорским елементом.

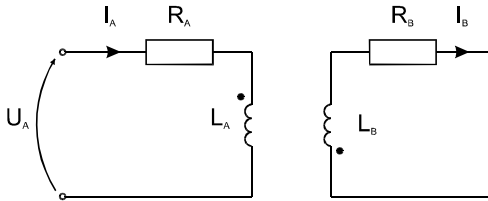
Сензор није пројектован да се помера у правцу *y*-осе.



Сл. 1. Индуктивни сензор помераја: (а) први сензорски елемент (б) други сензорски елемент

### 3. РАЧУНАЊЕ УЛАЗНЕ ИНДУКТИВНОСТИ СЕНЗОРА ПОМЕРАЈА

Сваки пар калемова индуктивног сензора помераја се може представити еквивалентним колом (сл. 2). Параметри  $R_A$  и  $R_B$  су отпорности калемова  $A$  и  $B$ , а параметри  $L_A$  и  $L_B$  представљају индуктивности калемова  $A$  и  $B$ .



Сл. 2. Еквивалентно коло пара калемова

Улазна импеданса сензора се рачуна као  $Z_{IN} = R_{IN} + j\omega L_{IN}$ ,

где је укупна резистанса импедансе

$$R_{IN} = R_A + \frac{\omega^2 R_B L_A L_B k^2}{R_B^2 + \omega^2 L_B^2}, \quad (2)$$

а улазна индуктивност

$$L_{IN} = L_A \frac{R_B^2 + \omega^2 L_B^2 (1 - k^2)}{R_B^2 + \omega^2 L_B^2}. \quad (3)$$

Зависност улазне индуктивности  $L_{IN}$  од помераја у  $x$ - $z$  равни је анализирана у овом раду. Међусобни положај калемова условљава постојање магнетске спреге између њих, при чему је коефицијент спреге

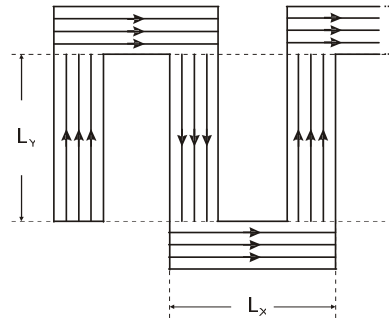
$$k = \frac{M_{AB}}{\sqrt{L_A L_B}}, \quad (4)$$

где је  $M_{AB}$  међусобна индуктивност калемова  $A$  и  $B$ , за дати положај.

Рачунање индуктивности  $L_A$  и  $L_B$  и међуиндуктивности  $M_{AB}$  је врло комплексно. Због претпоставке да је струја равномерно распоређена по попречном пресеку проводника (радна фреквенција је релативно ниска 1MHz) у овом раду је примењена метода парцијалне индуктивности за израчунавање ових параметара, [6]-[8].

Калем је подељен на праве  $L_X$  и  $L_Y$  сегменте. Сваки  $L_X$  и  $L_Y$  сегмент је подељен на коначан број паралелних елементарних проводника малог правоугаоног попречног пресека (сл. 3). У [9] је анализиран минималан број еле-

ментарних проводника довољан да прорачун модела буде тачан.

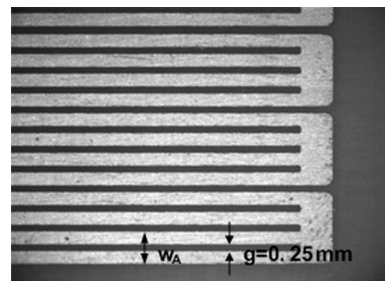


Сл. 3. Рачунање индуктивности калема типа меандар

Индуктивност овако подељене структуре се рачуна као

$$L = \sum_i L_{si} + \sum_{i \neq j} M_{xij} + \sum_{i \neq j} M_{yij}, \quad (5)$$

где је  $L_{si}$  самоиндуктивност правог сегмента ( $L_X$  и  $L_Y$ ) једнака суми међусобних индуктивности између свих парова елементарних проводника на које је сегмент издељен [7],  $M_{xij}$  међусобна индуктивност између пара елементарних проводника који припадају различитим  $L_X$  сегментима и  $M_{yij}$  је међусобна индуктивност између пара елементарних проводника који припадају различитим  $L_Y$  сегментима, [8].



Сл. 4. Угао калема  $A$  првог сензорског елемента са процепима  $g = 0.25 \text{ mm}$  (фотографија је снимљена коришћењем SUSS Probe Station PM5).

Када се рачуна индуктивност калема са уметнутим процепима (сл. 4) потребно је пронаћи утицај процепа на индуктивност структуре у математичком облику.

Математички модел којим је апроксимиран калем са уметнутим процепима је представљен детаљније у [5].

Због малих димензија процепа и њиховог положаја на оси симетрије сегмента, претпоставићемо да кроз оба дела сегмента протиче иста јачина струје као и да није дошло до промене фазног става струја у појединим деловима сегмента. Под овим претпоставкама импеданса калема са уметнутим процепима се рачуна на основу формуле

$$\underline{Z} = 0.5\underline{Z}_y + \underline{Z}_x, \quad (6)$$

где је  $\underline{Z}_y$  део импедансе који потиче од елементарних проводника који припадају  $L_y$  сегментима а  $\underline{Z}_x$  део импедансе који потиче од елементарних проводника који припадају  $L_x$  сегментима.

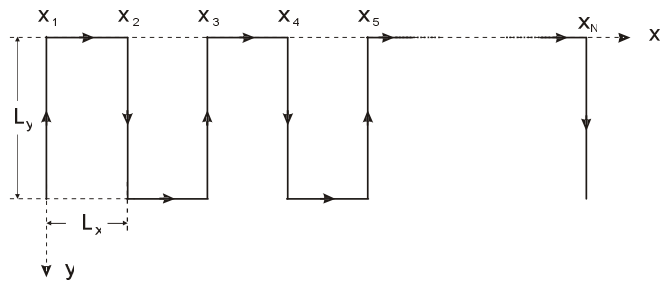
Израз (6) је имплементиран у софтверски алат за симулацију улазне импедансе сензора.

Међусобна индуктивност између калемова  $M_{AB}$  се рачуна као сума парцијалних међусобних индуктивности између свих парова елементарних проводника који припадају различитим калемовима.

#### 4. АЛГОРИТАМ ЗА СИМУЛАЦИЈУ УЛАЗНЕ ИМПЕДАНСЕ СЕНЗОРА

Развијен је софтвер за симулацију промене улазне импедансе сензора у зависности од помераја у равни. Софтвер је прилагођен за рачунање улазне импедансе сензора са процепом и без процепа.

Сваки сегмент је подељен на  $N$  елементарних проводника. Елементарни проводници су редно везани као што је приказано на сл. 5.

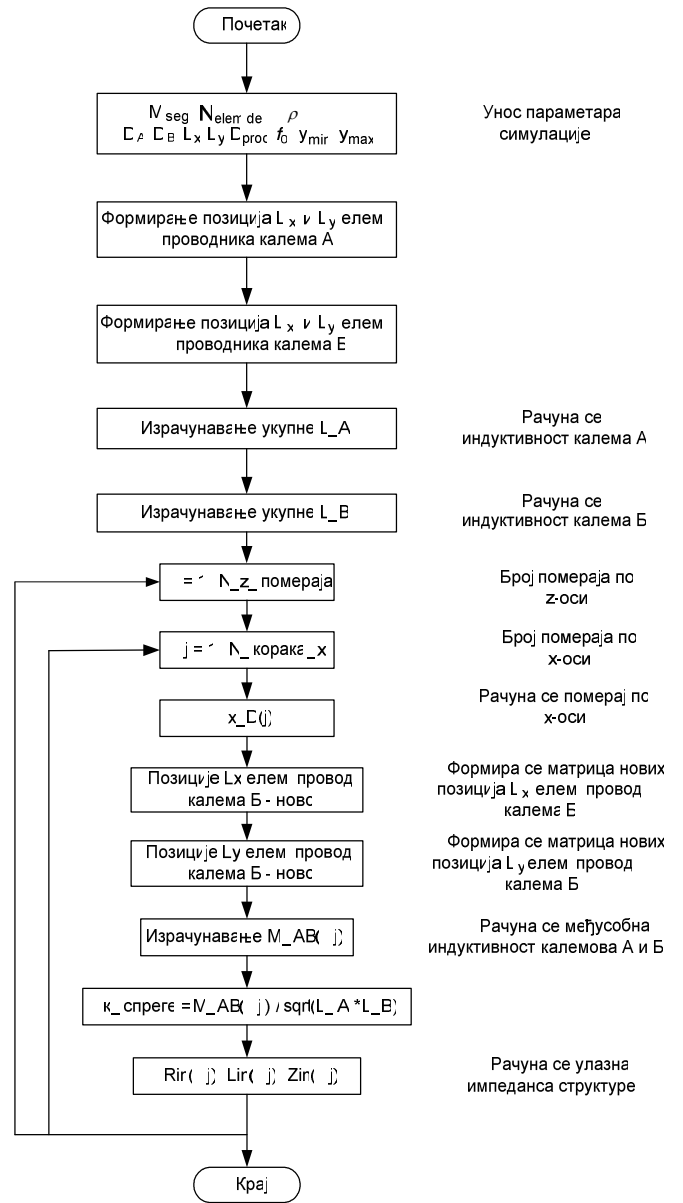


Сл. 5. Редно везани елементарни проводници

Сваки од елементарних проводника има одређену позицију у сегменту, и да би се израчунала међусобна индуктивност између елементарних проводника битна је њихова позиција у оквиру сегмента.

Основна петља алгоритма може се представити као што је приказано на сл. 6.

Почетни корак алгоритма је унос основних параметара који описују геометрију сензора. Основни параметри су  $M_{seg}$  број сегмената паралелених  $y$ -оси,  $N_{elem.del}$  број елементарних делова у сегментима,  $\rho$  је специфична отпорност материјала од ког су калемови направљени (бакар),  $D_A$  и  $D_B$  ширине сегмената меандра калема  $A$  и  $B$ ,  $L_x$  и  $L_y$  дужине сегмената паралелених  $x$ - и  $y$ -оси,  $D_{proc}$  ширина уметнутог процепа,  $f_0$  радна фреквенција сензора,  $x_{min}$  и  $x_{max}$  опсег у ком се калем  $B$  креће по  $x$ -оси.



Сл. 6. Алгоритам софтверског алата за симулацију улазне импедансе сензора

Након уноса основних параметара, сегменти калемова  $A$  и  $B$  се деле на елементарне проводнике и формирају се њихове позиције у простору.

Позиције елементарних проводника у  $L_y$  сегментима су одређене на основу формуле

$$x_{mn} = (n-1)d_x + (m-1)(l_x - D), \quad (7)$$

где је  $m \in [1, 2, 3, \dots, M_{seg}]$ ,  $n \in [1, 2, 3, \dots, N_{elem.del}]$ ,  $d_x$  је ширина елементарног проводника,  $D$  је ширина сегмента и  $l_x$  је дужина елементарног проводника у  $L_x$  сегментима.

Позиције елементарних проводника у  $L_x$  сегментима су рачунате на основу формуле

$$y_{mn} = (n-1)d_y + \begin{cases} 0; & m - \text{непарно} \\ l_y + D; & m - \text{парно} \end{cases}, \quad (8)$$

где је  $m \in [1, 2, 3, \dots, M_{seg}]$ ,  $n \in [1, 2, 3, \dots, N_{elem.del}]$ ,  $d_y$  је ширина елементарног проводника и  $l_y$  је дужина елементарног проводника у  $L_y$  сегментима.

Позиције елементарних проводника се чувају у матрицама, сл. 7 и сл.8.

$$\begin{bmatrix} x_{11} & x_{12} & x_{13} & \dots & x_{1N} \\ x_{21} & x_{22} & x_{23} & \dots & x_{2N} \\ \vdots & & & & \vdots \\ x_{M1} & x_{M2} & x_{M3} & \dots & x_{MN} \end{bmatrix}_{M_{seg} \times N_{elem.del.}}$$

Сл. 7. Подаци о позицијама елементарних проводника у  $L_y$  сегментима

$$\begin{bmatrix} y_{11} & y_{12} & y_{13} & \dots & y_{1N} & x_{11} \\ y_{21} & y_{22} & y_{23} & \dots & y_{2N} & x_{21} \\ \vdots & & & & & \vdots \\ y_{M-1,1} & y_{M-1,2} & y_{M-1,3} & \dots & y_{M-1,N} & x_{M-1,1} \end{bmatrix}_{(M_{seg}-1) \times (N_{elem.del.}+1)}$$

Сл. 8. Подаци о позицијама елементарних проводника у  $L_x$  сегментима

Као посебан елемент у матрици позиција елементарних проводника у  $L_x$  сегментима (сл.8) налази се, у последњој колони матрице, позиција левог краја  $L_x$  проводника

$$y_{m, N_{elem.del.}+1} = x_{m1}, \quad (9)$$

где  $m \in [1, 2, 3, \dots, M_{seg}]$ . Овај елемент је врло битан јер се преко њега врши симулација померања калема  $B$ . Променом вредности овог параметра мења се само позиција дуж  $x$ -осе левог краја проводника али он још увек остаје паралелан  $x$ -оси.

Симулација је рађена за четири различита растојања између калемова:  $z_1 = 0.1$  mm,  $z_2 = 0.2$  mm,  $z_3 = 0.3$  mm,  $z_4 = 0.4$  mm. Калем  $B$  се помера дуж  $x$ -осе у корацима од по 0.0635 mm. Сваки пут када калем  $B$  направи померај у  $x$ - $z$  равни потребно је рачунати нове позиције елементарних проводника калема  $B$ . У зависности од помераја калема  $B$  мења се и вредност међусобне индуктивности између калемова  $M_{AB}$ , коефицијент спреге  $k$ , резистанса  $R_{IN}$  и улазна индуктивност  $L_{IN}$  (сл.6). Рачунањем вредности ових величина након сваког помераја калема  $B$  добијамо информацију о промени улазне импедансе сензора која служи као мера помераја што је и био задатак симулатора.

## 5. РЕЗУЛТАТИ

### Први сензорски елемент

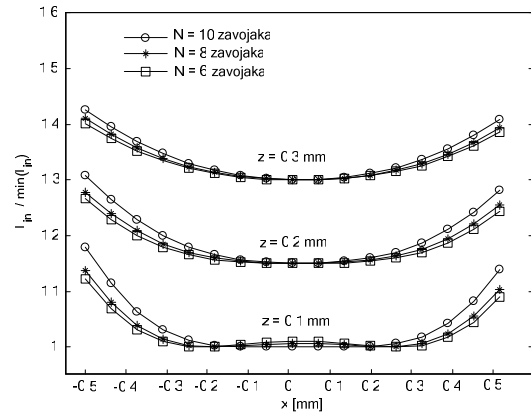
У нашем претходном раду [10] приказан је утицај процепа различите ширине на промену улазне индуктивности првог сензорског елемента у околини тачке  $x = 0$ . У [5] је показано да се најкориснији  $x$ -опсег добија за најужи процеп  $g = 0.25$  mm.

Први корак у циљу даљег проширења корисног  $x$ -опсега био је смањење броја завојака калемова. Првобитна структура сензора имала је 10 завојака у сваком калему, распоређених тако да је растојање између оса суседних сегмената било  $p = 1.78$  mm. Симулирана је промена улазне индуктивности сензора за  $N = 8$  и  $N = 6$  завојака, при чему је растојање између оса суседних сегмената повећано на  $p_8 = 2.54$  mm и  $p_6 = 3.81$  mm.

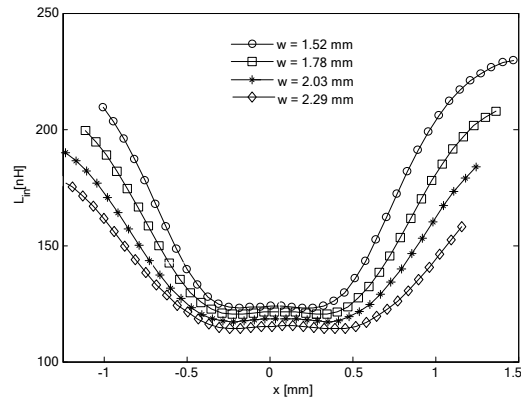
Ради бољег поређења структура са различитим бројем завојака, нормализоване симулиране вредности улазне индуктивности  $L_{IN}/L_{INmin}$  су представљене на сл. 9.

За мањи број завојака опсег инваријатности првог сензорског елемента на  $x$ -померај се донекле проширује у односу на структуру са  $N = 10$  завојака, али је сада мања

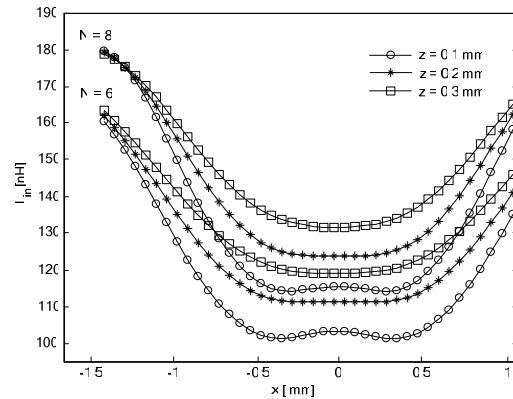
вредност улазне индуктивности (за  $N = 10$   $L_{INmin} = 132$  nH, за  $N = 8$   $L_{INmin} = 123$  nH и за  $N = 6$   $L_{INmin} = 102$  nH), што није од посебног значаја.



Сл. 9. Нормализоване симулиране вредности улазне индуктивности  $L_{IN}$  за различит број завојака,  $z = 0.1$  mm,  $z = 0.2$  mm и  $z = 0.3$  mm



Сл. 10. Симулиране вредности улазне индуктивности  $L_{IN}$  за различите ширине сегмената,  $N = 8$ ,  $z = 0.1$  mm



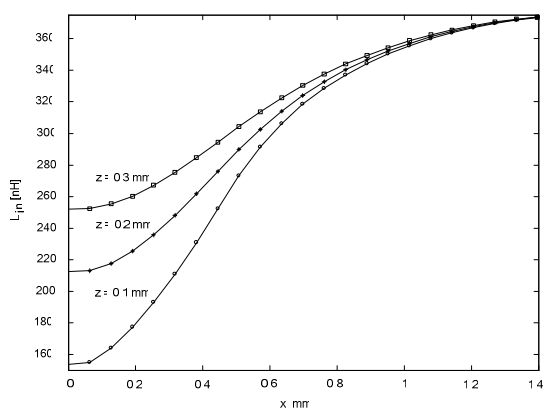
Сл. 11. Симулиране вредности улазне индуктивности  $L_{IN}$  за  $N = 8$  и  $N = 6$  завојака,  $w_A = 2.29$  mm, за различита растојања  $z$

Следећи корак је био да код структура са  $N = 8$  и  $N = 6$  завојака проширујемо сегменте калема са уметнутим процепима. На сл. 10 је приказана промена улазне индуктивности првог сензорског елемента за  $N = 8$  завојака, за различите ширине сегмената калема  $A$ . Симулирана је промена улазне индуктивности за ширине сегмената 1.52 mm, 1.78 mm, 2.03 mm и 2.29 mm. Са повећањем ширине сегмената, повећава се и ширина опсега у коме је први сензорски елемент инваријантан на померај у

правцу  $x$ -осе. Повећањем ширине сегмената калема  $A$  за структуру са  $N = 6$  завојака, постиже се још веће проширење опсега у односу на структуру са  $N = 8$  завојака (сл. 11).

#### Други сензорски елемент

Симулирани резултати за други сензорски елемент, број навојака  $N = 8$ , су представљени на сл. 12. Овај елемент је осетљив на померај у оба правца ( $x$ - $z$  равн). Промена улазне индуктивности  $L_{IN}$  има највећу стрмину у околини тачке  $x = 0.44$  mm и приближно је линеарна на померај у правцу  $x$ -осе. Због тога је ова позиција, која обезбеђује максималну осетљивост у  $x$ -правцу, изабрана као почетна позиција. Коришћењем овог сензорског елемента, у комбинацији са првим елементом (који одређује  $z$ -координату), добијамо комплетну информацију о  $x$ - $z$  померају.



Сл. 12. Симулиране вредности улазне индуктивности  $L_{IN}$  за други сензорски елемент, за различита  $z$  растојања

## 6. ЗАКЉУЧАК

Да би се мерила сила, преко деформације еластичног слоја стопала, развијен је одговарајући сензор помераја. За мерење нормалне и тенгенцијалне компоненете силе, мерењем малих помераја у равни, користе се два сензорска елемента. Први служи за мерење  $z$ -координате, са једним намотајем са широким проводницима и процепом по средини. Други са уским проводницима, у склопу са првим служи за накнадно одређивање  $x$ -координате.

Предност сензора је да је један од намотаја кратко спојен, па се може лако уградити у еластични слој стопала робота (сензорски елемент има само један приступ) и тако индиректно, може да служи за мерење силе.

Циљ овог рада је био да се додатно прошири опсег о коме исправно ради први сензорски елемент. У том опсегу сензорски елемент је инваријантан на померај у правцу  $x$ -осе. То је и постигнуто анализом структура са мањим бројем завојака  $N = 8$  и  $N = 6$  и повећањем ширине сегмената калема са уметнутим процепима.

Сензор се може минимизирати и реализовати и у некој другој технологији. Пун потенцијал ових сензора може бити искоришћен у области интегрисаних система.

## 7. НАПОМЕНА

Овај рад је делом подржан од стране Покрајинског секретеријата за науку и технолошки развој, АП Војводина: “Даљи развој и истраживање у области сензорисаног и

оснаженог вештачког вишесегментног стопала са скочним зглобом за хуманоидне роботе”, Програм од значаја за науку и технолошки развој АП Војводине, број пројекта 114-451-01320/2007-03, 2008 - 2009.

## 8. ЛИТЕРАТУРА

- [1] H. Wakiwaka, H. Nishizawa, S. Yanase, O. Maehara, “Analysis of impedance characteristics of meander coil”, *IEEE Trans. on Magnetics*, vol. 32, issue 5, pp. 4332-4334, Sept. 1996.
- [2] D. Dinulovic, D. Hermann, J. Fluegge, H.H. Gatzert, “Development of a Linear Micro-Inductosyn Sensor”, *IEEE Trans. on Magnetics*, vol. 42, issue 10, pp. 2830-2832, Oct. 2006.
- [3] Lj. Zivanov, G. Stojanovic, A. Vujanic, and S. Jenei, “Determination of optimal parameters of micromachined inductive sensor”, ISEF’99, Pavia, Italia, 1999, pp.369-372.
- [4] Д. Кркљеш, L. Nagy, М. Николић, Б. Калман, “Segmented foot sensor with curved surface,” 6<sup>th</sup> International Symposium on Intelligent Systems and Informatics SISY 2008, Суботица, Србија, 26-27 Септембар 2008, прихваћен рад
- [5] Mirjana S. Damnjanovic, Ljiljana D. Zivanov, Laszlo F. Nagy, Snezana M. Djuric, Branimir N. Biberdzic, “A Novel Approach to extending the Linearity Range of Displacement Inductive Sensor”, прихваћен за штампање у часопису *IEEE Trans. on Magnetics*.
- [6] A. E. Ruehli, “Inductance Calculations in a Complex Integrated Circuit Environment”, *IBM Journal of Research and Development*, 16(5):470-481, September 1972.
- [7] H. M. Greenhouse, “Design of Planar Rectangular Microelectronic Inductors”, *IEEE Trans. on parts, hyb. and pack.*, vol. PHP 10, June 1974, pp.101-109.
- [8] F. W. Grover, “Inductance calculations”, D. Van Nostrand Company, New York, 1946.
- [9] Мирјана Дамњановић, магистарски рад “Индуктивни сензор малих помераја у два правца”
- [10] S. Djuric, L. Nadj, B. Biberdzic, M. Damnjanovic, and Lj. Zivanov, “Planar inductive sensor for small displacement,” IEEE 26th International Conference on Microelectronics MIEL 2008, Nis, Serbia, 11-15. May 2008, pp. 345-348.

**Abstract** - This paper presents a planar displacement inductive sensor, usable for the detection of small displacements (less than 0.5 mm) in robotics. It also describes design, realization and the input inductance measurement of the sensor. Displacement in two directions could be detected using two sensor elements, each element consists of a pair of meander coils. The variation of input inductance between coils serves as a measure of displacement. In order to achieve a wider measurement range of the sensor, gaps were inserted in one coil of sensor element. An additional extending of the measurement range was achieved by analyzing structures with less turns of meander coils as well increasing width of conductive segments. A new simulation tool in MATLAB for evaluation of the input impedance of the sensor was developed. A brief explanation of simulation tool algorithm was described.

## INDUCTIVE SENSOR FOR SMALL DISPLACEMENT: SIMULATION TOOL ALGORITHM

Snezana Djuric, Laszlo Nagy, Mirjana Damnjanovic and Ljiljana Zivanov

## OSNOVE PRIMJENE FDTD METODA U NUMERIČKOJ DOZIMETRIJI

Bojan Petković, ZP Elektrokrajina a.d., Banjaluka  
Mićo Gaćanović, Elektrotehnički fakultet u Banjaluci

**Sadržaj** - U ovom radu se prvo sažeto definišu osnovni pojmovi i veličine vezani za numeričku dozimetriju i naznačavaju ciljevi primjene FDTD metoda. Zatim se daju osnove matematičke formulacije FDTD metoda, a nakon toga se govori o graničnim uslovima, proširenjima osnovne formulacije i računskim zahtjevima FDTD algoritma. Ilustruje se primjena ovog metoda kod dozimetrijskih problema, a zatim se sumiraju njegove osnovne prednosti i mane.

## 1. UVOD

Dozimetrija se u širokom smislu može definisati kao određivanje energije koja se apsorbuje unutar objekta izloženog elektromagnetnom zračenju. Ovdje ćemo se ograničiti na radiofrekventni dio elektromagnetnog spektra. RF (radiofrekventna) dozimetrija povezana s ljudima uključuje mjerenje, ili kvantifikaciju, energije koja se apsorbuje u ljudskom tijelu kao posljedica izlaganja radiofrekventnim elektromagnetnim poljima.

Dozimetrija se u bioelektromagnetnim istraživanjima razvijala u dva paralelna, ali međudjelujuća i komplementarna toka: teorijskom i eksperimentalnom. Teorijska, tj. numerička dozimetrija je termin koji se koristi da bi se opisao proračun vrijednosti apsorpcije energije u materijalu tkiva pomoću numeričkih (tj. računarskih) tehnika simulacije.

Da bi se mogli proučavati termički efekti elektromagnetnog polja (EMP) na biološke sisteme, prvo se mora u kvantitativnom smislu pojmiti energija po jedinici mase koju apsorbuje ljudsko tijelo izloženo izvoru EMP. Na mikroskopskom nivou, vanjsko polje indukuje privremene električne dipole, jednako usmjerava stalne dipole i uzrokuje drift naelektrisanja u biološkim tkivima [1]. Trenje povezano sa kretanjem ovih dipola i naelektrisanja je uzrok porasta temperature, a time i apsorpcije energije u tkivima. Jedna od mjera ovog mikroskopskog efekta je *specifična brzina apsorpcije* (SAR – *Specific Absorption Rate*).

SAR je vremenski izvod infinitezimalno male energije ( $dW$ ) koju apsorbuje infinitezimalno mala masa ( $dm$ ) sadržana u datom elementu zapremine ( $dV$ ) date gustine ( $\rho$ ):

$$\text{SAR} = \frac{d}{dt} \left( \frac{dW}{dm} \right) = \frac{d}{dt} \left( \frac{dW}{\rho dV} \right) \quad (1)$$

Dimenzija za SAR je W/kg. Za stacionarna sinusoidalna elektromagnetna polja njegova veza sa električnim poljem je [2]:

$$\text{SAR} = \frac{1}{2} \frac{\sigma |E|^2}{\rho} \quad (2)$$

gdje je  $\rho$  gustina tkiva u  $\text{kg/m}^3$ ,  $\sigma$  efektivna električna provodnost u S/m, a  $|E|$  je vršna vrijednost ukupnog polja

unutar materijala tkiva. Dakle, jasno je da je za prognožiranje vrijednosti SAR-a u određenom domenu numeričkim putem prvo neophodno proračunati vrijednosti  $|E|$  u tom domenu.

Za prognoze SAR-a u numeričkoj dozimetriji najčešće se koristi metod konačnih razlika u vremenskom domenu (*Finite Difference Time Domain* - FDTD), ili neki od iz njega izvedenih metoda. Popularnost ovog metoda potiče od njegove jednostavnosti, efikasnosti i prikladnosti za visoko nehomogeno okruženje unutar ljudskog tijela. Ovo čini mogućim prognoze prosječnih vršnih vrijednosti SAR-a i tačkastih vršnih vrijednosti SAR-a u različitim dijelovima tijela.

## 2. MATEMATIČKA FORMULACIJA FDTD METODA

Treba razmotriti osnovni problem, koji se sastoji od ljudske glave neposredno uz mobilni telefon koji zrači. Isto tako bi se moglo raditi o čovjeku u blizini antene bazne stanice. Elektromagnetna polja emitovana iz antene prodiru u ljudsku glavu, a takođe se prostiru i u slobodan prostor. Da bi se proračunala električna polja (a time i SAR) unutar ljudske glave, moraju se riješiti Maxwellove jednačine. Međutim, ovo je kompleksan elektromagnetni problem koji uključuje interakciju između struja na anteni i polja unutar nehomogenog dielektričnog objekta sa gubicima (ljudska glava/tijelo). Analitička rješenja za Maxwellove jednačine postoje samo za jednostavne probleme koji uključuju kanonske oblike, kao što su sfere, cilindri i elipsoidi i pojedinačne antene, npr. mali dipol. Alternativa je da se odredi diskretno, ali približno rješenje Maxwellovih jednačina. FDTD metod je zasnovan na direktnom (i diskretnom) rješavanju Maxwellovih rotorskih jednačina u prostoru i vremenu:

$$\begin{aligned} \varepsilon \frac{\partial \vec{E}}{\partial t} &= \nabla \times \vec{H} - \vec{J} \\ \mu \frac{\partial \vec{H}}{\partial t} &= -\nabla \times \vec{E} \end{aligned} \quad (3)$$

sa jednačinama divergencije:

$$\begin{aligned} \nabla \cdot \varepsilon \vec{E} &= \rho \\ \nabla \cdot \mu \vec{H} &= 0 \end{aligned} \quad (4)$$

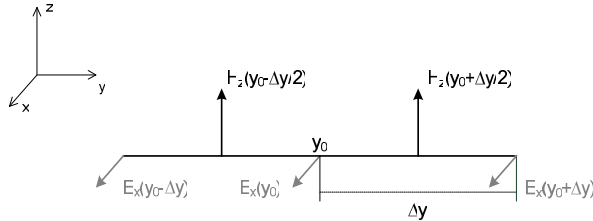
Ovo vrijedi za linearne, izotropne i nedisperzivne medije.

Jednostavnosti radi, prvo će se razmatrati 1D slučaj i postaviće se uslov da se polja mijenjaju samo u  $\hat{y}$  pravcu i da postoje samo  $\hat{x}$  komponenta od  $\vec{E}$  i  $\hat{z}$  komponenta od  $\vec{H}$  (vidjeti Sl. 1).



Takođe, za sada se pretpostavlja da je  $\vec{J}$  nula. Rotorske jednačine u (3) su redukovane na:

$$\begin{aligned}\varepsilon \frac{\partial E_x}{\partial t} &= \frac{\partial H_z}{\partial y} \\ \mu \frac{\partial H_z}{\partial t} &= \frac{\partial E_x}{\partial y}\end{aligned}\quad (5)$$



Sl. 1. Polja na diskretizovanoj osi u 1D.

Kako bi se izvršila prostorna diskretizacija gornjih jednačina u fiksnom trenutku  $t_0$  u vremenu (Sl. 1) primjenjuje se sistem srednjih konačnih razlika:

$$\begin{aligned}\varepsilon \left. \frac{\partial E_x}{\partial t} \right|_{y=y_0} &= \frac{H_z(y_0 + \Delta y / 2) - H_z(y_0 - \Delta y / 2)}{\Delta y} \\ \mu \left. \frac{\partial H_z}{\partial t} \right|_{y=y_0} &= \frac{E_x(y_0 + \Delta y / 2) - E_x(y_0 - \Delta y / 2)}{\Delta y}\end{aligned}\quad (6)$$

Ovo je valjana aproksimacija pod uslovom da su  $E_x$  i  $H_z$  neprekidno diferencijabilne funkcije i ako je  $\Delta y$  dovoljno malo.

U cilju pomjeranja rješenja naprijed u vremenu promjenljive komponente polja  $E_x$  i  $H_z$  takođe mogu biti razdešene u vremenu  $\frac{1}{2}$  vremenskim korakom. Vremenska diskretizacija 1D jednačina u (5) je (vidjeti Sl. 2):

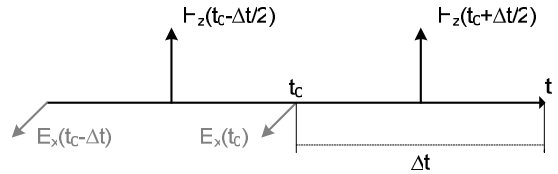
$$\begin{aligned}\varepsilon \left( \frac{E_x(t_0) - E_x(t_0 - \Delta t)}{\Delta t} \right) &= \left. \frac{\partial H_z}{\partial y} \right|_{t=t_0 - \Delta t / 2} \\ \mu \left( \frac{H_z(t_0 + \Delta t / 2) - H_z(t_0 - \Delta t / 2)}{\Delta t} \right) &= \left. \frac{\partial E_x}{\partial y} \right|_{t=t_0}\end{aligned}\quad (7)$$

Ovo se može srediti na slijedeći način:

$$\begin{aligned}E_x(t_0) &= E_x(t_0 - \Delta t) + \frac{\Delta t}{\varepsilon} \left( \left. \frac{\partial H_z}{\partial y} \right|_{t=t_0 - \Delta t / 2} \right) \\ H_z(t_0 + \Delta t / 2) &= H_z(t_0 - \Delta t / 2) + \frac{\Delta t}{\mu} \left( \left. \frac{\partial E_x}{\partial y} \right|_{t=t_0} \right)\end{aligned}\quad (8)$$

Dakle, električna polja u svakom vremenskom trenutku ( $t_0$ ) mogu se izračunati iz električnih polja u prethodnom vremenskom koraku ( $t_0 - \Delta t$ ) i magnetnog polja u srednjem vremenskom koraku ( $t_0 - \Delta t / 2$ ), i obrnuto za magnetno polje.

Ovo je osnova FDTD metoda. Prostorno diskretizovane jednačine u (6) se mogu kombinovati sa vremenski diskretizovanim jednačinama u (8) kako bi se dobilo približno rješenje Maxwellovih rotorskih jednačina u prostoru i vremenu.



Sl. 2. Polja na diskretizovanoj vremenskoj osi.

Za primjene u numeričkoj dozimetriji je važno što se FDTD algoritam može primijeniti na nehomogene dielektrične medije sa gubicima, kao što je ljudsko tkivo pri frekvencijama mobilnih telefona. Promjenljivost u relativnoj permitivnosti ( $\varepsilon_r$ ) od ćelije do ćelije i s tim povezani granični uslovi materijala se jednostavno uvode u formulaciju korištenjem odgovarajućih ( $\varepsilon_r$ ) vrijednosti u (6) i (7), ili u ekvivalentnim 3D jednačinama.

Za konačnu provodnost  $\sigma$ , koja se takođe može razlikovati od ćelije do ćelije, indukuje se omska struja gubitaka:

$$\vec{J} = \sigma \vec{E} \quad (9)$$

koja se koristi zajedno sa (3). Vremenska diskretizacija za 1D slučaj, kakva je data u (7), može se proširiti ovako:

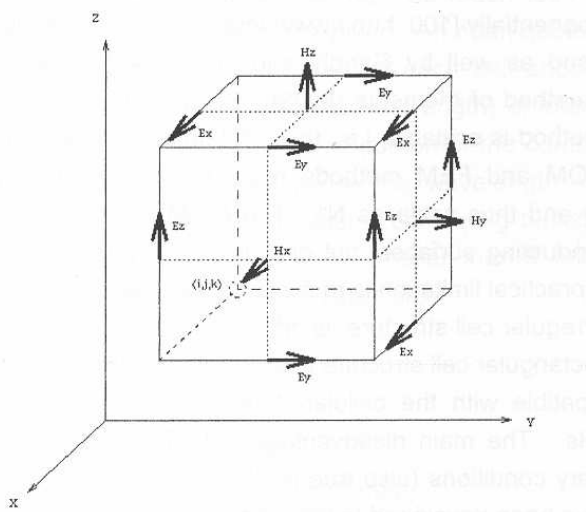
$$\begin{aligned}\varepsilon \left( \frac{E_x(t_0) - E_x(t_0 - \Delta t)}{\Delta t} \right) &= \\ \left( \left. \frac{\partial H_z}{\partial y} \right|_{t=t_0 - \Delta t / 2} \right) &- \sigma \left( \frac{E_x(t_0) + E_x(t_0 - \Delta t)}{2} \right)\end{aligned}\quad (10)$$

gdje se ima u vremenu usrednjena aproksimacija člana koji predstavlja gubitke zbog provodnosti.

Dakle, električno polje u svakom vremenskom trenutku ( $t_0$ ) se opet može izračunati iz električnih polja u prethodnom vremenskom koraku ( $t_0 - \Delta t$ ) i magnetnog polja u srednjem vremenskom koraku ( $t_0 - \Delta t / 2$ ), uz uzimanje u obzir konačne provodnosti, a time i gubitaka u materijalu.

Metalni materijali, koji se uglavnom sreću na antenama, u dozimetrijskim primjenama obično se mogu aproksimirati kao savršeni provodnici.

Za praktične dozimetrijske primjene, FDTD tehnika se mora se formulirati u tri dimenzije (3D). Sada se moraju koristiti kompletne 3D Maxwellove rotorske jednačine iz (3). Računsko naprezanje se povećava, ali osnovni algoritam ostaje isti kao onaj opisan u 1D slučaju. Prikaz polja u 3D FDTD ćeliji („Yeeova ćelija“) je dat na Sl. 3. Princip je da nove vrijednosti komponenata magnetnog (električnog) polja u korekcionim jednačinama (*update equations*) u bilo kojoj tački zavise jedino od prethodne vrijednosti te komponente magnetnog (električnog) polja u toj tački i prethodnih vrijednosti komponenata električnog (magnetnog) polja u susjednim tačkama.



Sl. 3. 3D FDTD ćelija („Yeeova ćelija“) [1].

### 3. GRANIČNI USLOVI

Za radijacione elektromagnetne probleme, kao što su antene u slobodnom prostoru blizu ljudskih test-modela, ukupni problemski prostor se proteže u beskonačnost. Nije praktično pomrežavati beskonačno područje, pa je potreban način da se FDTD mreža ograniči, a da se ne ometaju polja koja se zapravo emituju u beskonačnost. Ovo se može učiniti, približno, pomoću apsorpcijskih graničnih uslova (*absorbing boundary conditions* - ABC). Mreža se prekida na određenoj razdaljini od emitujućih i raspršnih objekata, te se primjenjuju odgovarajući granični uslovi na mjestima prekida, kako bi se osigurala minimalna refleksija polja nazad u problemski prostor. Za FDTD metod su razvijeni razni granični uslovi [3] koji redukuju refleksiju na manje od 1–5 %. Konkretna vrijednost zavisi od ABC, posmatranog problema i udaljenosti završetka mreže od raspršnih objekata.

Drugi pristup prekidanju mreže konačnih razmjera je *perfectly matched layer* pristup (PML) [4]. Ovo je jedna od najuspješnijih tehnika ograničavanja mreže koja se koristi u FDTD algoritmima. Vanjska zona FDTD područja se proširuje slojevima od materijala sa gubicima koncipiranim kao „numerička gluva komora“, u cilju minimiziranja refleksije nazad u FDTD problemski prostor. Slojevi negdje moraju biti ograničeni, obično sa savršeno provodnim zidom, ali do tada su slojevi apsorbujućih materijala do te mjere umanjili energiju polja koja se prostiru napolje da je refleksija minimalna. Za razliku od tradicionalnih apsorpcijskih graničnih uslova, upotreba PML tehnike

omogućava prekidanje FDTD mreže vrlo blizu emitujućih struktura.

### 4. RAČUNSKI ZAHTJEVI ZA FDTD ALGORITAM

Za efikasnu realizaciju FDTD algoritma poželjno je u memoriji imati sve informacije o polju za svaku ćeliju u trenutku  $t_0$  kada se polja određuju u trenutku  $t_1$ . Potreba za memorijom osnovnog 3D FDTD koda stoga direktno zavisi od broja ćelija u diskretizovanom problemskom prostoru. Ako se broj ćelija označi sa  $N_c$ , može se pisati:

$$M_{FDTD} \sim N_c \quad (11)$$

gdje  $M_{FDTD}$  predstavlja memorijske potrebe za FDTD implementaciju izražene u bajtima.

Svakoj FDTD ćeliji pridruženo je nekoliko vektora polja (vidjeti Sl. 3), a količina memorije potrebna za pohranu vrijednosti svakog vektora polja je 4 bajta (ako se pretpostavi predstavljanje sa jednostrukom preciznošću). Zavisno od specifičnih detalja implementacije, potreban broj bajtova po FDTD ćeliji kreće se između 30 i 80. Odatle se za osnovni 3D FDTD metod može pisati [2]:

$$M_{FDTD} \approx 80N_c \quad (12)$$

Vrijeme rješavanja FDTD algoritma zavisi od broja ćelija,  $N_c$ , i broja vremenskih koraka,  $N_t$ , potrebnih za dostizanje stacionarnog stanja:

$$T_{FDTD} \sim N_c N_t \quad (13)$$

gdje je  $T_{FDTD}$  vrijeme rješavanja. Broj neophodnih iteracija zavisi od problema, ali za većinu problema povezanih sa dozimetrijom  $N_t = 2000$  je praktična vrijednost [2]. Za kvantitativnu procjenu  $T_{FDTD}$  se mora poznavati vrijeme potrebno da se proračunaju korekzione jednačine u svakom vremenskom koraku. Ono zavisi od računarskog hardvera koji je na raspolaganju.

### 5. PROŠIRENJA OSNOVNE FDTD FORMULACIJE

Osnovni FDTD postupak ima nekoliko ograničenja u pogledu dozimetrijskih proračuna. Ona uključuju:

- Poteškoće kod preciznog modelovanja nekih antena celularnih telefona koje se sreću u praksi;
- Ograničenja kod modelovanja kompleksnih geometrijskih oblika zbog pravougaonih rešetki/mreža koje su obično povezane sa ovom tehnikom;
- Zahtjev da se u problemski prostor uključe područja slobodnog prostora.

Svim ovim problemima su se na jedan ili drugi način bavili pojedinci koji su radili na FDTD formulaciji, i napravljeni su veliki pomaci u njenom proširenju u odnosu na osnovnu formulaciju koju je 1960-ih uveo Yee [5]. Ovdje će

biti kratko spomenuto nekoliko ovih proširenja od važnosti za numeričku dozimetriju.

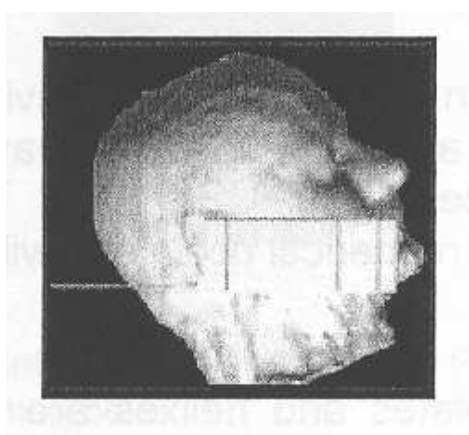
### **Sub-cell algoritmi**

Žičane antene, tanke metalne ploče i zavojnice su primjeri objekata koje je često potrebno modelovati kada se radi u numeričkoj dozimetriji. *Sub-cell* algoritmi su uvedeni u FDTD formulaciju jer omogućavaju precizno tretiranje ovakvih objekata. Standardne diskretizovane diferencijalne jednačine mogu se modifikovati u pojedinačnim ćelijama kako bi se omogućilo tretiranje ovakvih objekata, koji su obično, barem u jednoj dimenziji, mnogo manji od standardne 3D ćelije koja se koristi u ostatku FDTD mreže. Više o ovome može se pronaći u [6].

### **Sub-gridding algoritmi**

Ponekad je potrebno modelovati određena područja u problemskom prostoru sa povećanim stepenom tačnosti putem smanjenja dimenzija mreže ili ćelije. Ova potreba se obično javlja kada se polja u određenom području brzo mijenjaju. Fino pomrežavanje se u standardnoj FDTD formulaciji ne može izvesti bez smanjenja dimenzija mreže u cijelom FDTD domenu. Takav pristup je računski skup. *Sub-gridding* algoritmi [7] dozvoljavaju finije mreže u područjima od interesa, sa odgovarajućim geometrijskim prelazima ka grubljem ostatku FDTD mreže.

Primjer prednosti *sub-gridding* algoritama u numeričkoj dozimetriji su proračuni SAR-a u području uha operatora mobilnog telefona. Vršni prosječni SAR u ovom području je veoma zavisna od geometrijske preciznosti ljudskog modela. *Sub-gridding* algoritam se može upotrijebiti za modelovanje uha u blizini mobilnog telefona upotrebom finih FDTD ćelija, sa visokim stepenom geometrijske tačnosti. Postepena izmjena dimenzija ćelija dalje od područja uha dopušta korištenje grublje mreže u ostatku modela glave i u okolnom vazduhu. Ovo povećava tačnost prognoza vršnog prosječnog SAR-a, a istovremeno zadržava računsku obradivost.



Sl. 4. Rotacija glave kod FDTD modela u cilju omogućavanja proizvoljnog pozicioniranja mobilnog telefona.

### **Rotacija objekta**

Još jedna posljedica pravougaonog kartezijanskog pomrežavanja su teškoće u vezi sa preciznim pozicioniranjem

proizvoljno rotiranih struktura. Neka se posmatra, na primjer, antena mobilnog telefona u neposrednoj blizini ljudske glave u tipičnom radnom položaju. Duža osa telefona sa antenom u opštem slučaju ne leži paralelno ni sa jednom od Kartezijevih koordinata. Takvom scenariju može se prilagoditi rotiranjem test-modela ljudske glave, radije nego mobilnog telefona. Zakretanje glave se obavlja putem pretprocesiranja podataka o test-modelu glave i odgovarajućim repozicioniranjem kockastih FDTD ćelija. Ovo omogućava približno modelovanje mobilnog telefona u bilo kom proizvoljnom položaju uz glavu test-modela. Sl. 4 prikazuje relativno kompleksan telefon modelovan u ukošenoj poziciji korištenjem pretprocesiranja rotacije glave.

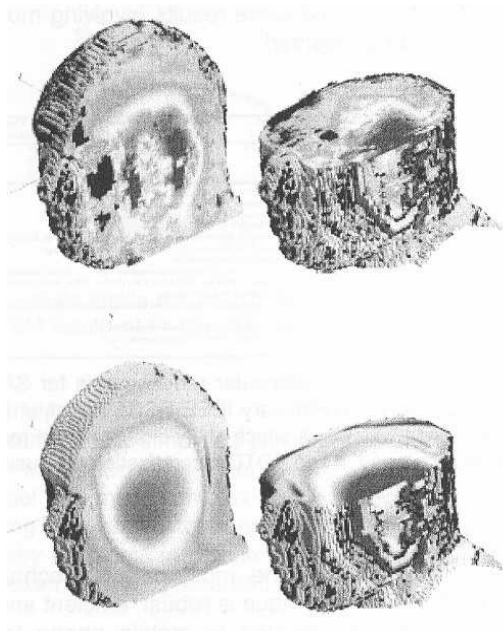
## **6. ILUSTRACIJA PRIMJENE FDTD METODA NA REALNE DOZIMETRIJSKE PROBLEME**

U ovom poglavlju su predstavljena dva primjera koji pokazuju kako se FDTD metod primjenjuje na proračune SAR-a kod mobilnih telefona. Za realne dozimetrijske probleme moraju se koristiti heterogeni model glave i kompleksni model telefona.

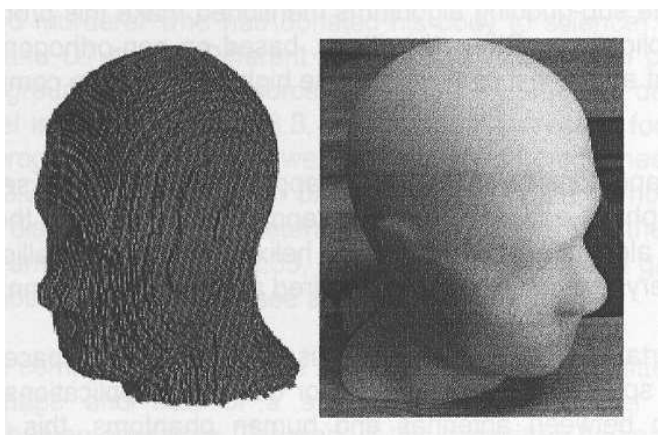
Postoji nekoliko kompleksnih modela čovjeka za FDTD analizu. Najlakše dostupan je model iz *Visible Human Project* skupa podataka [8]. Ovaj model se zasniva na digitalnim presjecima 39-ogodišnjeg muškarca, ima rezoluciju 3 mm i sastoji se od više od 40 različitih tipova tkiva. Podaci su dobijeni putem MRI i CT skeniranja. Rezultati za raspodjelu SAR-a za osnovni model mobilnog telefona, koji je pozicioniran u neposrednoj blizini modela glave (uz uho), i heterogeni model, kao i za modifikovanu homogenu verziju modela dati su na Sl. 5. Više vrijednosti SAR-a predstavljene su tamnijom bojom. Zapažamo da se većina apsorpcije energije u tkivu odvija u dijelu glave u neposrednoj blizini antene telefona. Apsorpcija i sa njom povezani porast temperature unutar glave mogu biti značajni na lokalnom nivou, pa je cilj proračuna da se obezbijedi da lokalne vršne vrijednosti SAR-a budu u granicama određenim standardima. Za određene primjene u numeričkoj dozimetriji dovoljno je modelovati ljudsko tijelo ili njegove dijelove kao homogen dielektrik sa gubicima. Treba zapaziti glatku raspodjelu SAR-a u homogenom modelu, u kontrastu sa neravnomjernom raspodjelom za heterogeni test-model. Za homogenu varijantu korišteni su parametri materijala:  $\epsilon_r = 42.33$ ,  $\sigma = 0.855$  S/m,  $\rho = 1.062$  g/cm<sup>3</sup>, koji su bliski onima za moždano tkivo. Ovdje je važno istaći da proračun za pojednostavljeni homogeni model ne bi smio *potcijeniti* vrijednosti SAR-a u ljudskoj glavi. Studije su pokazale da se uz prikladan izbor parametara materijala može očekivati da će vrijednosti SAR-a u homogenom modelu biti *precijenjene* u poređenju sa realističnijim, heterogenim modelom, što ide na stranu sigurnosti kod provjere zadovoljenja standarda [2].

Što se tiče testiranja ispunjavanja standarda za mobilne telefone, FDTD model preliminarnog IEEE SCC-34 test-modela glave (test-model ispunjen homogenom tečnošću sa parametrima materijala koji odgovaraju tkivu mozga) prikazan je na Sl. 6 [2]. Radi se o univerzalnom modelu ljudske glave, koji je namijenjen upotrebi u mjerenjima čiji je cilj provjera usaglašenosti sa standardima. Rezultati za vršnu lokalnu vrijednost SAR-a dobijeni u [2] pomoću ovog modela, za osnovni 900 MHz generički telefon, upoređeni su sa MoM (*Method of Moments*) i FEM (*Finite Element Method*) rezultatima na Sl. 7. Ova dva metoda su danas

takođe vrlo zastupljena u numeričkoj dozimetriji, i sa Sl. 7. vidimo da proračun izveden pomoću FDTD metoda daje približno iste rezultate, što ide u prilog njegovoj upotrebljivosti u praksi. Na slici je takođe prikazan odnos između maksimalne vrijednosti lokalnog SAR-a dobijene numeričkom simulacijom i maksimalne dozvoljene vrijednosti date u preporukama Međunarodne komisije za zaštitu od nejonizujućih zračenja (*International Commission on Non-Ionizing Radiation Protection – ICNIRP*).



Sl. 5. Raspodjela SAR-a u 3 mm modelu glave. Nehomogeni (gore) i homogeni model (dole) sa 900 MHz generičkim telefonom.

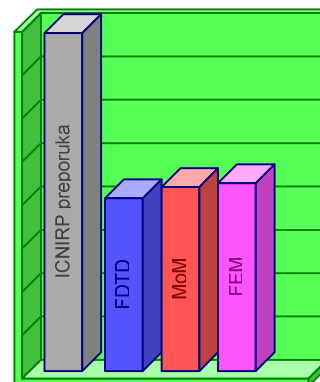


Sl. 6. FDTD model rezolucije 2.5 mm sa regularnom mrežom (lijevo), zasnovan na preliminarnoj IEEE SCC-34 generičkoj glavi (desno).

## 7. ZAKLJUČAK

U ovom trenutku je FDTD daleko najpopularnija tehnika koja se koristi u numeričkoj dozimetriji, i to s razlogom. Postupak je robusan, efikasan i primjenljiv na veliki broj problema koji se pojavljuju u dozimetriji, a povezani su sa tehnologijom mobilnih telefona. Jednostavan

je za primjenu u nehomogenim strukturama, budući da su parametri ( $\sigma$ ,  $\mu$ ,  $\epsilon$ ) pridruženi svakoj tački područja. Zahtjevi za memorijom nisu previsoki, čak ni pri analiziranju veoma kompleksnih struktura [9]. Rješavanje se odvija u vremenskom domenu, pa se rješenja dobijaju za cijeli frekventni spektar. Ne postoje matrice čije članove treba izračunati te sistemi s velikim brojem jednačina koje treba riješiti, kao kod nekih drugih popularnih metoda.



Sl. 7. Relativni prikaz rezultata uporednih proračuna SAR-a pomoću FDTD, MoM i FEM metoda za generički telefon koji radi na 900 MHz i preliminarni IEEE SCC-34 test-model.

SAR je upoređen sa ICNIRP osnovnim restrikcionim preporukama za lokalizovanu izloženost [2].

Ipak, svi metodi imaju svoja ograničenja i FDTD metod nije izuzetak. Prvo, nije jednostavno modelovati zakrivljene granične površine pomoću pravougaonih prostornih ćelija. Spomenuti *sub-gridding* algoritmi čine ovaj problem podnošljivijim. Još jedno važno ograničenje FDTD metoda je činjenica da područja slobodnog prostora koja pripadaju problemskom prostoru moraju biti pomrežena. Za dozimetrijske primjene u kojima se javlja relativno veliko rastojanje između antena i test-modela čovjeka ovo predstavlja računski problem. Primjer je izloženost čovjeka bliskom polju kod baznih stanica. Za ovakve slučajeve bi trebalo uzeti u obzir hibridni FDTD metod, koji ovdje nije razmatran, ili druge tehnike.

## 8. LITERATURA

- [1] P. Gajšek, J.A. D'Andrea, P.A. Mason, J.M. Ziriak, T.J. Walters, W.D. Hurt, „Mathematical modeling using experimental and theoretical methods in evaluating Specific Absorption Rate (SAR)“, u P. Stavroulakis (ed.), *Biological Effects of Electromagnetic Radiation*, Springer, 2003.
- [2] F.J.C. Meyer, U. Jakobus, „Numerical techniques in RF dosimetry for mobile phone technology“, u P. Stavroulakis (ed.), *Biological Effects of Electromagnetic Radiation*, Springer, 2003.
- [3] B. Enquist, A. Majda, „Absorbing boundary conditions for the numerical simulation of waves“, *Math. Comp*, Vol. 31, str. 629-651, juli 1977.
- [4] J. B'erenger, „Improved PML for the FDTD solution of wave-structure interaction problems“, *IEEE Trans. Antennas Propagat.*, Vol. 45, str. 466-473, mart 1997.
- [5] K.S. Yee, „Numerical solution of initial boundary value problems involving Maxwell's equations in isotropic media“,

*IEEE Trans. Antennas Propagat.*, Vol. 14, str. 302-307, maj 1966.

[6] K.S. Kunz, R.J. Luebbers, *The Finite Difference Time Domain Method for Electromagnetics*, CRC Press, 1993.

[7] S.S. Zivanovic, K.S. Yee, K.K. Mei, „A subgridding algorithm for the time domain finite-difference method to solve Maxwell's equations“, *IEEE Trans. Microwave Theory Tech.*, Vol. 38, str. 471-479, mart 1991.

[8] „The Visible Human Project“, Tech. Rep. N/A, U.S. National Library of Medicine, 8600 Rockville Pike, Bethesda, MD 20894

[http://www.nlm.nih.gov/research/visible/getting\\_data.html](http://www.nlm.nih.gov/research/visible/getting_data.html)

[9] Nikša Burum, *Metoda konačnih razlika u vremenskoj domeni*, [www.fer.hr/\\_download/repository/FDTD.PDF](http://www.fer.hr/_download/repository/FDTD.PDF)

**Abstract** - *At the beginning of this paper the basic terms and quantities related to numerical dosimetry are defined, and the reason for the use of FDTD method is explained. After that, we present the basics of mathematical formulation of FDTD method, and the chapters that follow roughly describe types of boundary conditions, modifications of the basic formulation and computational demands of FDTD algorithm. Then the application of this method to dosimetric problems is illustrated, and at the end the basic relative advantages and disadvantages of this method are summarized.*

## **BASICS OF APPLICATION OF THE FDTD METHOD IN NUMERICAL DOSIMETRY**

Bojan Petković, Mićo Gaćanović

## АНАЛИЗА УТИЦАЈА ПРОМЕНЕ ТЕМПЕРАТУРЕ НА МЕРЕЊЕ ЕНЕРГИЈЕ ИНТЕГРИСАНИМ МЕРАЧЕМ ПОТРОШЊЕ ЕЛЕКТРИЧНЕ ЕНЕРГИЈЕ

Д. Мирковић, Б. Јовановић, П.М. Петковић, *Електронски факултет у Нишу*

**Садржај:** У овом раду анализира се утицај промене температуре на рад интегрисаног мерача потрошње електричне енергије. Уочени ефекти биће искористићени за дефинисање поступка корекције одступања резултата мерења узрокованог променом температуре у интегрисаном мерачу потрошње електричне енергије ИМПЕГ-3 који је намењен за примену у трофазним системима. Полазећи од структуре бројила, могу се уочити две групе узрока одступања очитаних резултата од номиналних вредности. Прва се односи на утицај температуре на рад самог интегрисаног кола. Другу групу чине одступања која су последица промене вредности компонената ван интегрисаног кола. На основу резултата изложене анализе усвојена је стратегија за компензацију температурских ефеката у интегрисаном колу ИМПЕГ-3.

**Кључне речи:** Интегрисано коло, електрична енергија, мерење, температура, АД-конвертор, фреквенција такта.

### 1. УВОД

Промена температуре не сме да утиче на тачност мерења потрошње електричне енергије комерцијалним бројилима. Да би се обезбедила стандардна тачност при различитим температурским условима, бројила се тестирају у широком температурском опсегу од  $-40^{\circ}\text{C}$  до  $85^{\circ}\text{C}$ . С друге стране, да би се осигурао овакав температурски опсег, постоји обавеза да се бројила инсталирају у затвореним просторијама. Наведени услови специфицирани су за класична електромеханичка бројила. Преласком на електронска бројила која су заснована на примени интегрисаних кола добила се већа тачност мерења али је проблем осетљивости резултата мерења на промене температуре остао. Наиме, познато је да физичке особине полупроводника значајно зависе од температуре.

Када се говори о променама температурских услова рада бројила, треба размотрити њихове узроке. Бројила раде у врло устаљеном режиму. Најчешће „грубе“ промене режима рада везане су за нагле промене струја, које у најгорем случају износе од 0-100А по фази. Са становишта интегрисаног кола то значи да ће се на улазу у струјне канале десити промена напона који је еквивалент струји (на излазу струјног трафоа) у опсегу од 0-125mV. Ово практично значи да не постоје услови који би довели до samozагревања чипа у нормалном радном режиму. Зато може да се каже да су промене температуре које захтевају корекцију резултата мерења везане, преваходно, за промену температуре амбијента. У инсталираним бројилима на овом поднебљу, реално се очекују различити температурски услови рада везани за годишње доба. Практично то значи да се екстремни температурски услови рада могу очекивати дању у три

летња месеца, односно ноћу у три зимска месеца. Сходно томе, реално је очекивати да потреба за променом калибрационих параметара неће бити честа, односно јавиће се пар пута у току дана у одређеном добу године.

Лабораторија ЛЕДА Електронског факултета Универзитета у Нишу развила је већ другу генерацију интегрисаних кола намењених за примену у електронским бројилима. Истраживање и развој ових кола континуирано од 2002. године подржава одговарајуће министарство Републике Србије у оквиру пројеката из области технолошког развоја. Први прототип једнофазног интегрисаног мерача потрошње електричне енергије (ИМПЕГ 1) финансиран је у оквиру пројекта ИТ.01.01.0076Б (период 2002-2004) [1-4]. Усавршена верзија намењена за примену у трофазним системима (ИМПЕГ 2) развијена је у оквиру пројекта ТР6108Б (период 2004-2006), [5-7].

Оба кола пројектована су према захтевима фирме „Стар инжињеринг“ из Ниша која се, између осталог, бави развојем електронских бројила за компанију „Мачкатица“ из Сурдулице.

Овај рад има за циљ да пружи теоријску основу за уградњу софтверских и хардверских решења у нову генерацију ИМПЕГ чипова којима би се компензовала температурска нестабилност електронских бројила. Зато ће детаљно бити анализиран утицај температуре на резултате очитавања енергије.

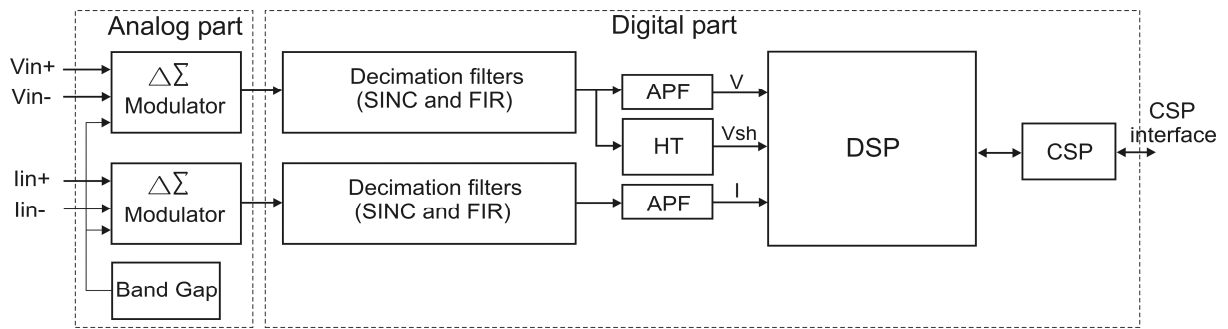
Опште посматрано, промена температуре утиче на рад самог интегрисаног кола за мерење енергије, али и на остале елементе бројила чије се вредности мењају у зависности од промене температуре.

У наредном одељку посматраће се утицај температуре на рад самог интегрисаног кола. Ови утицаји зваће се *интерни температурски ефекти*. Четврти одељак посвећен је анализи утицаја температуре на параметре осталих елемената бројила чија варијација доводи до одступања резултата очитавања енергије проузрокованог променом радне температуре. Ови утицаји зваће се *екстерни температурски ефекти*. У петом одељку приказани Рад се завршава закључним разматрањима и прегледом коришћене литературе.

### 2. ИНТЕРНИ ТЕМПЕРАТУРСКИ ЕФЕКТИ

Грешке мерења енергије настале услед промене температуре код електромеханичких бројила настају преваходно услед промене механичких особина материјала.

Код савремених електронских бројила, нема покретних елемената. Наиме, резултат о енергији добија се на основу мерења тренутних вредности напона и струје у тренуцима семпловања (узорковања). Да би се боље разумео цео поступак, на слици 1 приказана је блок шема интегрисаног кола ИМПЕГ-1 [1].



Сл. 1. Парцијална блок шема интегрисаног мерача потрошње електричне енергије породице ИМПЕГ.

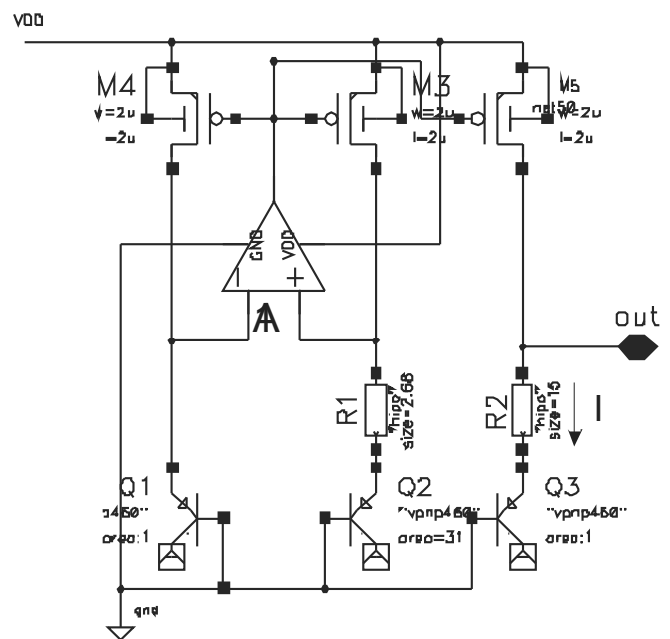
У улазном делу (означен као Analog part на Сл. 1), тренутне вредности напона и струје конвертују се у дигитални сигнал. Фреквенција узорковања у једнобитном АД конвертору заснованом на  $\Delta\Sigma$  модулатору је 524288 Hz. На излазу децимационих филтара фреквенција узорковања смањује се 128 пута а број битова повећава на 19. Да би се олакшало израчунавање реактивне снаге/енергије у напонском каналу генерише се сигнал фазно померен за  $180^\circ$  (Vsh на Сл. 1). На тај начин мерене тренутне вредности напона (V), фазно помереног напона (Vsh) и струје (I) прослеђују се до блока за дигиталну обраду сигнала у облику речи дужине 19 битова са фреквенцијом од 4096 Hz (DSP, на Сл. 1). Даље се, на бази ових података, израчунавају ефективне вредности напона и струје, активна, реактивна и привидна снага, фактор снаге, фреквенција, активна, реактивна и привидна енергија [2].

Основна улога бројила јесте да мери енергију. Као што је показано, мерење енергије своди се на мерење улазних величина – тренутних вредности напона и струја и израчунавања снаге и енергије. Зато и утицај промене температуре треба посматрати са два аспекта. Један се односи на утицај температуре на резултат израчунавања, а други на утицај температуре на тачност мерења. Имајући у виду да су израчунавања заснована на примени добро познатих и верификованих алгоритама и хардверски реализованих множача и сабирача, промена температуре може да утиче на брзину израчунавања, док је утицај на тачност операција занемарив. При томе, треба имати у виду да је временски прозор у оквиру кога се обављају све операције по свакој од три фазе довољно широк и може да компензује одступања у кашњењу рачунских операција. Шта више, све операције су синхронизоване са тактом од 5MHz који је далеко испод границе коју поставља технологија у којој се планира реализација прототипа (CMOS 0.35 $\mu$ m AMIS C035M-D), а која износи 250MHz (ограничење кућишта). Важно је подсетити да резултат израчунавања енергије зависи од тачног дефинисања временског интервала у коме се интеграл тренутна снага. С обзиром да фреквенција осциловања кристала кварца зависи од температуре, његов утицај на читавање енергије није занемарив. Тај ефекат везан је за кристал кварца а не за сам чип, па ће о њему бити речи у наредном одељку.

Имајући ово у виду, јасно је да основни узрок грешака услед промене температуре треба тражити у аналогном делу кола у коме се мере тренутне вредности напона и струја.

Најкритичнији део од кога зависи конзистентност излаза АД-конвертора представља референтни напон у односу на који се одређује величина улазног сигнала. Због тога се посебно пажљиво пројектује извор референтног напона на чипу, са циљем да буде што стабилнији. Нарочито је важно обезбедити да вредност референтног напона има што већу температурску стабилност. Зато се за његову реализацију користи bandgap архитектура [8].

У интегрисаним колима типа ИМПЕГ користи се извор референтног напона приказан на Сл. 2. [3].



Сл. 2. Електрична шема bandgap извора референтног напона у колима ИМПЕГ

Основни принцип рада овог кола заснован је на поништавању температурског коефицијента напона на излазу.

Наиме, вредност референтног напона на излазу дефинисана је једначином (1).

$$V_{OUT} = V_{BE3} + I \cdot R_2 \quad (1)$$

Струја I добија се из извора у коме је струја пропорционална апсолутној температури (proportional to absolute temperature - PTAT) који чине транзистори Q1, Q2, M3, M4, M5 и отпорник R1. Кроз транзистор M5 протиче PTAT струја чија је вредност дефинисана изразом (2).

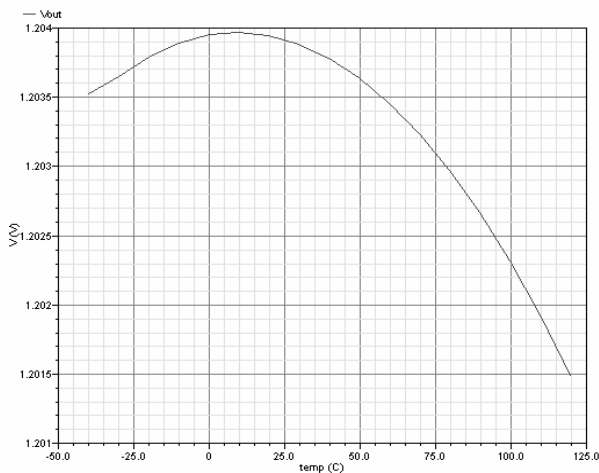
$$I = (V_T / R_1) \cdot \ln n = \frac{k}{q \cdot R_1} \cdot (\ln n) \cdot T \quad (2)$$

где  $n$  представља однос површина транзистора Q2 i Q1

Подешавањем вредности елемената кола ( $R_1$ ,  $R_2$  и површина транзистора Q2 и  $Q1=Q3$ ) могуће је пројектовати коло које ће при номиналној температури имати нулти температурски коефицијент.

У колу ИМПЕГ постигнута је тражена температурска стабилност као што показује Сл. 3

Треба, међутим, напоменути да вредност референтног напона значајно зависи од параметара процеса израде интегрисаних кола. Корнер анализа за 16 граничних вредности параметара процеса показала је да се вредност температурске осетљивости креће у границама од 5 до 580 ppm/°C.

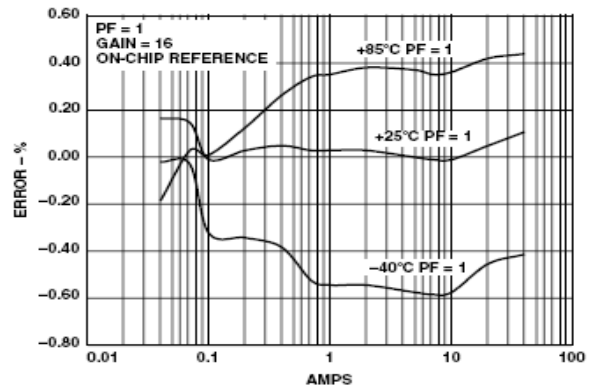


Сл. 3. Температурска стабилност извора референтног напона у колима ИМПЕГ

У случајевима када се захтева висока прецизност референтног напона у целој серији неког интегрисаних кола, примењују се посебне технике накнадног тримовања елемената кола након производње. Наравно у случају интегрисаних мерача потрошње електричне енергије такав поступак није рационалан. Уместо тримовања компонената остављена је могућност калибрације [4]. Калибрацијом у дигиталном делу бројила могу се кориговати вредности офсета и појачања напона и струја, а додатно и активне и реактивне снаге. Поред тога, у дигиталном филтру могуће је компензовати разлике у фазном ставу коју уносе и елементи бројила који се налазе ван чипа (струјни трафои, паразитне капацитивности и сл.). Опште узевши, одређивањем калибрационих коефицијената током „умеравања“ бројила коригују се офсети и појачања наведених величина, независно од узрока њиховог настанка. Калибрација ових величина обезбеђује прецизност резултата израчунавања енергије. О могућностима калибрације биће више речи у петом одељку.

Дакле, ако се изузму сви спољашњи фактори (ван чипа) основни узрок за погрешно читавање потрошње електричне енергије при промени температуре налази се у АД-конвертору.

Као доказ ове тврдње могу да послуже каталожки подаци осталих произвођача интегрисаних кола сличне намене. Тако се из дијаграма са Сл. 4 види да су одступања код кола ADE7751 (Analog Devices), при екстремним условима, у опсегу од 10 ppm [9].



Сл. 4 Грешка читавања електричне енергије при различитим температурама у колу ADE7751

Да би се сагледали могући ефекти екстремних температурских услова обављене су симулације улазног дела чипа при номиналној и две граничне вредности температуре од -40 и +100°C. АД конвертор побуђиван је сигналом од 2 mV, што одговара приближно 1% пуне скале.

Резултати симулација добијени на излазу децимационих филтара сумирани су у Табели 1.

Табела 1: Резултати мерења

T [°C]	Промена офсета у односу на $T_{nom}=27°C$ [%]	Промена појачања у односу на $T_{nom}=27°C$ [%]
-40	25.92	-0.139
100	-37.03	0.093

Може се закључити да постоји значајно одступање офсета, што је последица промене референтног напона. Уочљиво је релативно мало одступање појачања, док одступање фазе није регистровано.

### 3. ЕКСТЕРНИ ТЕМПЕРАТУРСКИ ЕФЕКТИ

Промена температуре у опсегу од -40 °C до 80°C доводи промене параметара свих осталих елемената бројила (осим интегрисаног кола). Пре свега реч је о сензорима мрежног напона и струје, као и елементима филтара. На пример, типично одступање струје конвертоване у напон помоћу калема Роговског износи  $\pm 10$  ppm/°C [10].

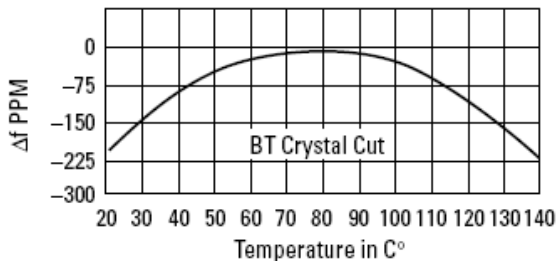
Поред тога, познато је да температурски коефицијент кондензатора класе 1 износи до  $\pm 30$  ppm/°C док за класу 2 достиже и  $\pm 15\%/°C$  [11].

Одступања у вредностима параметара ових и осталих компонената утичу на промену појачања, фазе и офсета улазних сигнала.

Важно је напоменути да се у електронским бројилима стандардно уграђује опција дигиталне калибрације, тако да се одступања такве врсте могу компензовати променом калибрационих параметара.



Међутим, при мерењу енергије важну улогу има тачност одређивања временског интервала у коме се израчунава енергија. Зато је од изузетног значаја да се утврди утицај температуре на фреквенцију кристала кварца који дефинише фреквенцију такта. Информација о томе даје се кроз каталожке податке о кристалу. На слици 5 приказана је типична зависност фреквенције осцилатора базираног на кварцу номиналне фреквенције 32768Hz, [12].



Сл. 5. Типична температурска зависност фреквенције кварцног осцилатора [12]

Како се примећује, на границама температурског опсега одступање премашује 1ppm/°C. Ово практично значи да ће на крају дана грешка бити већа од 1s, што се не може толерисати јер се временом грешка нагомилава.

#### 4. ПРИМЕР КОРЕКЦИЈЕ ТЕМПЕРАТУРСКИХ ЕФЕКТА

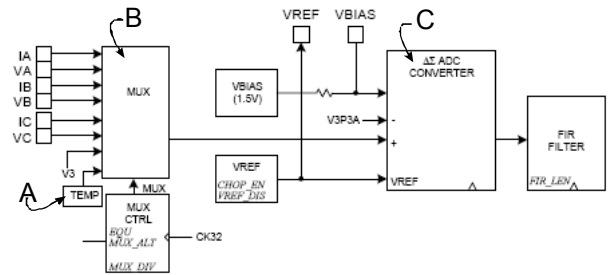
Учесталост промене калибрационих параметара током рада бројила, зависи од избора жељене тачности мерења. Теоретски посматрано, могуће је да се дефинише таблица корекционих параметара са резолуцијом од  $n$  степени целзијуса. При томе  $n$  може имати било коју вредност.

Вредности  $n > 100$  подразумевају да корекције нема, односно да ће се јавити за температуре испод  $-73$  °C, односно веће од  $127$  °C (номинална температура је  $27$  °C). Овакав случај имао је техничко оправдање код електромеханичких бројила код којих су грешке читавања у зимским и летњим месецима супротног карактера. Зато се могло дозволити да се, просечно у току године, потиру. То би значило да у зимским месецима буду на „штету“ дистрибутера, а у летњим на штету потрошача. Међутим, како се са слика 3 и 6 види то се не може применити код електронских бројила. Наравно, да би се добила комплетна слика, потребно је узети у обзир комбинацију интерних и екстерних ефеката (сензора напона и струје).

Друга екстремна вредност јесте  $n < 1$  °C. Тада би требало генерисати корекционе параметре у целом температурском опсегу са кораком од  $1$  °C, што је скоро бесмислено. При томе, потребно је уградити сензор температуре, који ће довољно тачно давати информацију о тренутној вредности температуре. Сензор може бити на самом чипу или ван њега.

Овакво решење има смисла уколико се дефинишу коефицијенти апроксимационе функције за компензацију температурске зависности и примењено је на чипу 71M6513 произвођача TERIDIAN Semiconductor Corp.

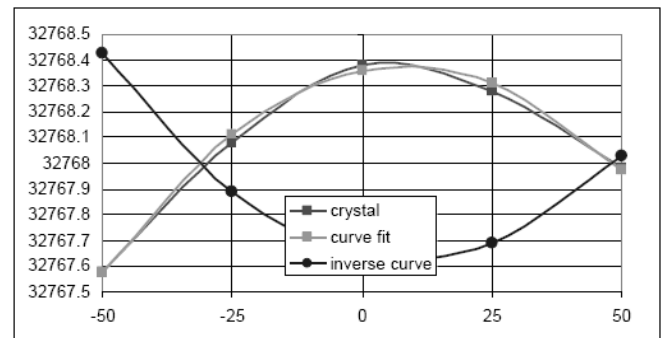
[13]. Функционална блок шема улазног дела овог чипа приказана је на Сл. 6.



Сл. 6. Функционална блок шема улазног дела кола 71M6513

Излаз из температурског сензора, А, води се, преко мултиплексера В, на улаз јединственог АД-конвертора, С.

Температура се константно прати, а у уграђеном микропроцесорском блоку израчунава се и коригује одступање настало због дрифта фреквенције услед промене температуре. Графичка интерпретација уведене корекције дата је на Сл. 7.



Сл. 7. Компензација одступања фреквенције кристала у колу 71M6513

#### 5. ЗАКЉУЧАК

Утицај температуре на тачност читавања електричне енергије сагледан је са становишта самог интегрисаног кола и осталих компонената бројила. Дијаграми са Сл. 3 и Сл. 5 показују да се температурски опсег од  $-40$  до  $80$  °C може поделити на три подопсега:

- номинални опсег (од  $-10$  °C до  $+65$  °C),
- опсег ниских температура ( $T < -10$  °C) и
- опсег високих температура ( $T > 65$  °C).

У номиналном опсегу одступања у читавању енергије налазе се у прихватљивим границама тако да додатна корекција није неопходна.

У опсегу ниских и високих температура неопходно је кориговати очитане резултате.

Природа одступања показује да се у највећој мери резултати могу кориговати променом калибрационих константи за офсет, појачање и фазу напона и струја као и калибрационих константи за активну и реактивну снагу. Додатно је потребно компензовати одступања настала услед температурске нестабилности фреквенције кристала кварца.

У сваком случају, неопходно је да се на чипу угради температурски сензор. У ту сврху предлажемо да се користити нестабилисани део постојећег извора референтног напона са Сл. 2. који је саставни део АД конвертора.

Наиме, треба имати у виду да су напони на диодама (реализованих од транзистора Q1, Q2 и Q3) температурски нестабилисани. Зато је логично да се они искористе као сензори. Вредност напона на диоди треба поредити са најстабилнијим напоном, а то је напон на излазу bandgap извора референтног напона (означен са out на Сл. 2).

Подела температурског опсега на три подопсега омогућава да се границе температурских опсега одређују са два бита при чему се за конверзију температуре у дигиталну реч могу искористити обични компаратори.

## 6. ЛИТЕРАТУРА

- [1] Miona Andrejević, Milan Savić, Miljan Nikolić, Bojan Anđelković „TOP-LEVEL layout design of solid-state energy meter”, Zbornik radova ETRAN 2004., Sveska I, pp. 13-16, ISBN 86-80509-49-3
- [2] Borisav Jovanović, Milunka Damnjanović, Predrag Petković, "Digital Signal Processing for an Integrated Power Meter", Proceedings of 49. Internationales Wissenschaftliches Kolloquium, Technische Universitat Ilmenau, 27-30 September 2004, Volume 2, ISBN 3-8322-2824-1, pp 190-195
- [3] Milan Savić, Dragiša Milovanović, "CMOS BANDGAP VOLTAGE REFERENCE", Proc. of the XLV Conf. of ETRAN, ETRAN 2003, Jun 2003, Herceg Novi, Book 1, pp. 124-127, (ISBN 86-80509-45-0)
- [4] Damnjanović, M., Petković, P., Jovanović, B.: „Integrated Power Meter IC Calibration“, Proceedings of the Small Systems Simulation Symposium 2005, Niš, Srbija, 28.03.-29.03., 2005, pp. 59-62
- [5] Petković, P., Litovski, V.: „Koncept integrisanog meraca potrosnje elektricne energije“, 13th INTERNATIONAL SYMPOSIUM ON POWER ELECTRONICS, Novi Sad, Srbija, 02.11.-04.11., 2005, T4-4.6, pp.1-5
- [6] Marinković, M., Andjelković, B., Petković, P.: „Compact MAC Architecture of FIR Filters in Solid-State Energy Meter“, Proceedings of IEEE Region 8 EUROCON 2005 Conference, , 21.11.-24.11., 2005, pp. 1683-1686

[7] Nikolić, M., Savić, M., Petković, P.: „The Self-Bias PLL in Standard CMOS“, Proceedings of the Sixteenth International Scientific and Applied Science Conference - Electronics EL'2007, Sozopol, Bulgaria, 19.09.-21.09., 2007, Book 4, pp. 97-102

[8] Brooks, T., and Weatwick, A.L., “A Low-Power Differential CMOS Bandgap Reference”, ISSCC Dig. of Tech. Papers, pp. 248-249, Feb. 1994

[9] „ADE7751 - Energy Metering IC with On-Chip Fault Detection“ , Datasheet , Analog Devices, Inc., 2002. [http://www.analog.com/static/imported-files/data\\_sheets/ADE7751.pdf](http://www.analog.com/static/imported-files/data_sheets/ADE7751.pdf)

[10] „Mobius Data Sheet The Benefits Of Rogowski Coils Without The Costs“, Sentec Ltd, <http://www.sentec.co.uk/assets/assets/mobius-datasheet.pdf>

[11] Fiore Richard: „Circuit Designer-s Notebook, Understanding Temperature Coefficient of Capacitance“, American Technical Ceramics, [http://www.atceramics.com/pdf/technotes/temp\\_coef.pdf](http://www.atceramics.com/pdf/technotes/temp_coef.pdf)

[12] „Fundamentals of Quartz Oscillators“, Application Note 200-2, Hewlett Packard,

<http://cp.literature.agilent.com/litweb/pdf/5965-7662E.pdf>

[13] „71M6513/71M6513H 3-phase Energy Meter Data sheet“, TERIDIAN Semiconductor Corporation, April 2006.

## ЗАХВАЛНОСТ

Истраживање чији је резултат објављен у овом раду финансира Министарство науке Републике Србије у оквиру пројекта TP 11007.

**Abstract** - Analysis given in this paper considers effects ambient temperature change on solid-state power meter reading. All registered effects will be used in upgrading strategy for temperature compensation of power-meters based on IMPEG-3 custom integrated circuit. Generally there are two groups of effects that cause energy reading error. The first is related to on-chip effects while the second is caused by off-chip devices. According to the presented analysis a new strategy for temperature compensation using IMPEG-3 chip is adopted.

## ANALYSIS OF TEMPERATURE EFFECTS ON SOLID-STATE POWER METER

Mirković D., Jovanović B., Petković P. M.

## DATA-ACQUISITION BLOCK IN INTEGRATED POWER METER

Borisav Jovanović, Milunka Damnjanović, Faculty of Electronic Engineering Niš

**Abstract** – Data-acquisition block is built in three-phase Integrated Power Meter to monitor the on-chip AD converters and digital filters outputs. Data from filters and AD converters are gathered through this block and sent over the 8-bit port of the on-chip microcontroller to the external USB communication controller and after to the PC. The Data-acquisition block incorporates also the FIFO (First-In-First-Out) memory block to avoid data loss during the transmission to USB controller.

## 1. INTRODUCTION

Modern power meter devices rely on single chip referred to as integrated power meter (IPM). The developed IPM incorporates all required functional blocks for 3-phase metering, including a precise energy measurement front-end, microcontroller, real-time clock, LCD driver and programmable multi-purpose inputs/outputs. The IPM drives a liquid crystal display (LCD) of up to 144 segments and has 22 programmable inputs/outputs. The IC requires a minimum number of external components, inherently improving meter reliability, reducing meter manufacturing with a fast time-to-market metering solution.

Integrated power meter is a mixed signal IC consisting of analog and digital signal processing blocks. The signal processing chain is given in Fig. 1.

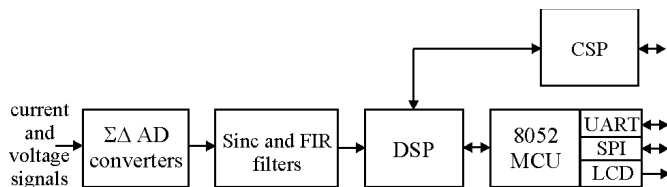


Fig. 1. Integrated Power Meter processing chain

The analog part of IPM contains Sigma-Delta AD converters for current and voltage channels [1], Band-Gap voltage reference and PLL circuits. The digital part is composed of digital filters, digital signal processing block and microcontroller unit with embedded peripherals.

The digital filters decimate over-sampled output signals of the on-chip AD converters in both voltage and current signal channels of three phases [2]. The final data rate of these voltage and current samples is 4096 Hz.

The DSP performs the precise computations necessary to measure power-line signal parameters: root mean square values for current and voltage, active, reactive and apparent power, active and reactive energy, signal frequency, etc [3]. DSP operates at 4.194MHz. A programmable energy pulse output is generated by the DSP and can be accessed and displayed through one of the multi purpose input/outputs.

The fully programmable industry standard 8-bit 8052 compatible microcontroller is built on chip. It includes 8kB program RAM, several communication peripherals (UART, serial port interface and LCD driver circuit) [4]. An on-chip

RTC is provided. A back-up battery ensures RTC time retention during the power-down time period.

This paper is organized in five sections. The following section introduces IPM testing setup as the context of data-acquisition block use. The third section considers the architecture of FIFO acquisition block used in testing setup. and the subsequent section describes its interface to the on-chip microcontroller. The fifth section describes the implementation and verification process and the final concluding remarks.

## 2. INTEGRATED POWER METER TESTING SETUP

Each of six Second-order Sigma-Delta AD converters produce one-bit digital output signal with data rate of 524288 Hz. The performance of integrated power meter chip depends on the AD converters performances and it is explored by applying different stimuli on AD converter inputs, measuring and analyzing digital signals on outputs [5]. The analysis is done by using specially designed testing system based on PC and printed circuit board on which the IPM chip resides. During the analysis, the data from AD converter's output have to be transferred to PC where FFT is performed. The significant parameters of AD converters are SNR and SNDR.

Since the AD converter rate is 524288Hz, the throughput of data that have to be moved to the PC for analysis is 524288 bits per second for each converter. The integrated power meter IC incorporates the 8051 based microcontroller which has two UART ports but they cannot be used for transmission because the amount of data is large. The possible loss of information is not acceptable and UART blocks are not an option. Since, beside ADCs, the testing of digital filters was necessary, the following testing scenario was accepted

Digital filters consist of Sinc, FIR and Hilbert transformer filters. The operation of digital filters can be explained shortly: in the process of decimation, signal data rate is reduced from 524288Hz to 4096Hz and data width of digital samples at filter outputs is set to 16 bits. Filters produce samples of current, voltage and 90 degree phase shifted voltage for all three power line phases. Decimated signals enter the DSP block which calculates power line signal parameters. The FFT analysis is performed for checking the performances of digital filters. The amount of data which has to be examined is 8kB per second for one filter's output. Since filters outputs three signals in three energy phases, the total amount of data is 72kB per second. The accepted testing solution is to incorporate the monitoring sub system into the IPM chip and after, to send data to PC using some high speed serial link.

The outline of proposed monitoring system is given in Fig. 2. Information from chip is sent over USB to the PC where analyses are performed. The test engineer can choose

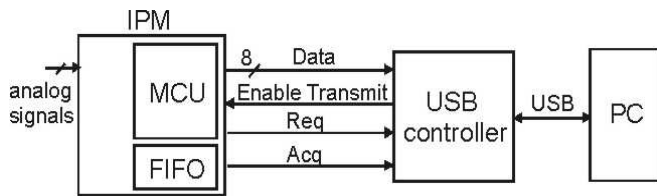


Fig. 2. Proposed testing setup

the block of IPM for the subject of examination (one of the six AD converters or nine digital filter outputs). The data from selected block is arranged in 8-bit data packets within the IPM and sent over one of the 8-bit data ports of the microcontroller to the external USB communication controller chip. The power meter IC incorporates also the FIFO (First-In-First-Out) memory block to avoid data lost during transmission to the USB controller.

The communication between the power meter's microcontroller and external USB controller is managed by handshake protocol. Over *EnableTransmit* (Fig.2), one of the output pins, USB controller gives the sign to the microcontroller when it is able to receive new data. USB controller has its own memory which is filled with the data from IPM and emptied when USB data packet is sent to PC. When the memory is full, *EnableTransmit* signal is set to zero and USB controller is waiting the moment when it is able to send USB packets. The USB communication is not performed periodically. The time intervals when USB data packets are sent to PC depend on operating system conditions and USB driver's performance installed on PC.

To insure the good communication, an additional 768-byte FIFO (First-In-First-Out) memory block had to be created within IPM chip. Data from one of six AD converters or 16-bit samples *I*, *V*, and *Vp* for one of three energy phases R, S or T are stored in FIFO with constant data rate. For converter outputs the rate is 64kB per second. Sending of *I*, *V* and *Vp* for selected energy phase requires the throughput of 32kB per second.

The FIFO read operation (sending a byte from IPM's FIFO to the USB controller) is much faster than FIFO write operation (filling the FIFO from the AD converter or filter's outputs). FIFO is emptied almost instantly whenever USB controller chip (Fig.2) is ready to receive data. Whenever signal *EnableTransmit*=1 and FIFO is not empty, microcontroller reads a byte from FIFO, puts data on 8-bit bus and sends the *Request* signal to the USB controller which, in respond, accepts data and returns *Acknowledge* signal. The 768-byte FIFO buffer ensures that the data leakage during transmission is avoided. For FIFO filling rate of 64kB/s, 768 byte memory is large enough for storing AD converter's results for the 12 ms period. The additional FIFO buffer within USB controller extends allowed period to 20ms which is enough for good USB communication.

### 3. FIFO-ACQUISITION-BLOCK ARCHITECTURE

One more block had to be created within Integrated Power Meter to accomplish the AD converters and digital filters testing. New block is called Data acquisition block (Fig.3). The Data acquisition block has nine 16-inputs for current, voltage and phase-shifted voltage samples from

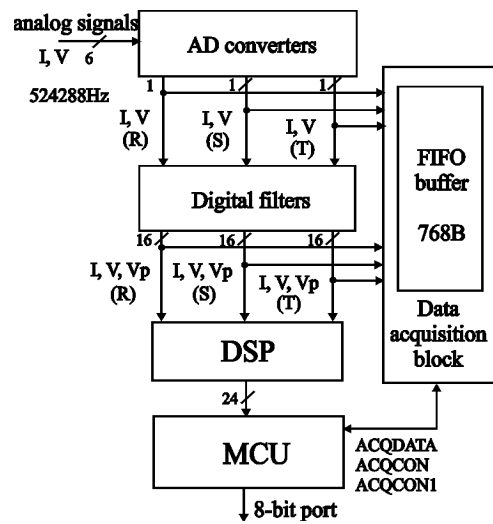


Fig. 3: FIFO acquisition block interface

digital filters (signals *I<sub>R</sub>*, *I<sub>S</sub>*, *I<sub>T</sub>*, *V<sub>R</sub>*, *V<sub>S</sub>*, *V<sub>T</sub>*, *Vp<sub>R</sub>*, *Vp<sub>S</sub>*, *Vp<sub>T</sub>*) and six one-bit inputs from Sigma Delta AD converters (*H<sub>R</sub>*, *H<sub>S</sub>*, *H<sub>T</sub>*, *U<sub>R</sub>*, *U<sub>S</sub>*, *U<sub>T</sub>*). It performs FIFO function and it is controlled by 8051 microcontroller. Over 4-bit input control signal *Sel\_Source*, microcontroller choose what kind of information which is stored in FIFO memories within acquisition block. Another microcontroller's control logic signal *Read\_FIFO* starts the reading operation of data byte from FIFO and storing it into a microcontroller's special function register. The detailed description of interface between 8051 microcontroller and Data acquisition block is given in the following section. The structure of Data acquisition block can be divided into two parts: Multiplexer sub-block and Memory management sub-block.

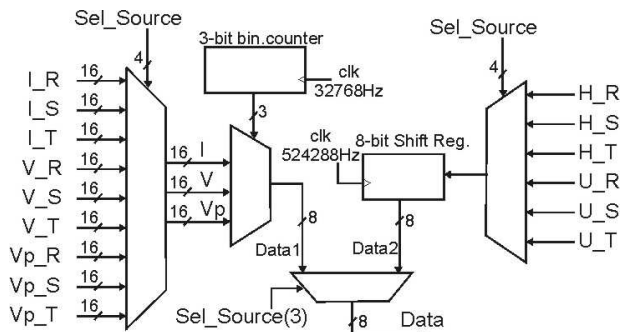


Fig. 4: Structure of Multiplexer sub block

The source of data stored in FIFO memories is determined by set of multiplexers in Multiplexer sub block (Fig. 4) which is controlled by *Sel\_Source* signal. For *Sel\_Source* input combinations from "0010" to "0111" one-bit signals from different Sigma Delta AD current (*H<sub>R</sub>*, *H<sub>S</sub>*, *H<sub>T</sub>*) and voltage (*U<sub>R</sub>*, *U<sub>S</sub>*, *U<sub>T</sub>*) converters enters the 8-bit shift register producing 8-bit digital words with data rate 64 kHz. For *Sel\_Source* input combinations from "1000" to "1010", 16-bit current, voltage and phase-shifted voltage for selected power line phase (R, S and T) pass through Multiplexer sub block and form the 8- byte data sequence given in Fig. 5. The sequence starts with byte (AA)h, followed by most and least significant bytes of current, voltage and phase-shifted voltage and ends with byte (00)h. The data rate is 32kB per second.

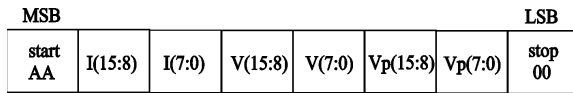


Fig. 5: The sequence generated by Multiplexer sub block

The Memory management sub block (Fig.6) has two full-custom RAM memory blocks. The memory block SPS4\_128x24 with capacity of 128 24-bit words was available in used standard cell technology and it is chosen because it occupies small area and dissipates small amount of power. The current consumption is only 90uA/MHz at 3.3 V. For the comparison, if the 768B RAM memory was implemented using standard cells, the area would be six times and the power dissipation four times greater. Therefore, the utilizing of full-custom memory blocks contributes the both the low-power and economic aspects of the design.

The reading and storing operations in Memory management sub block are controlled by two 10-bit counters which produce the reading and writing address to the RAM memories (*Read*, *Write address* counters in Fig.6). The writing address is incremented when new byte is stored into FIFO block, the reading address when a byte is read from FIFO. Each of two counters is divided into two parts: 8-bit most significant part and 2-bit least significant part. 8 most significant bits of reading and writing addresses (*Read\_addr\_msb* and *Write\_addr\_msb* in Fig.6) point to the locations of 24-bit data words in RAM blocks. The 2 least significant bits of address (*Read\_addr\_lsb* and *Write\_addr\_lsb*) are generated by counters which count from zero to two and select the one of three parts of 24-data word stored in one of memories: 8 most significant bits, 8 middle bits or 8 least significant bits. The number of different address values generated by both 10-bit counters is 768.

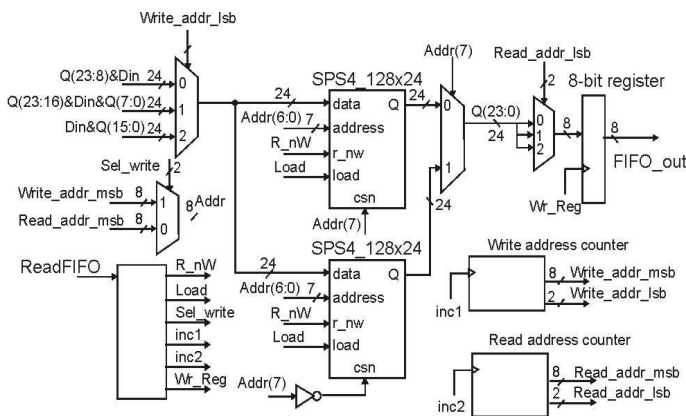


Fig. 6: Structure of Memory management sub block

The store operation lasts two clock periods. In the first clock period, 24-bit data has to be read from the location with address *Write\_addr\_msb* (the signal *Q(23:0)* in Fig. 6). In the second clock period, the new 24 bit data is stored on the same address. The present 24-bit content *Q(23:0)* is changed with the new data byte *D(7:0)*. When the signal *Write\_addr\_lsb*="00" the value which is written is *Q(23:8)&D(7:0)*. Else, when *Write\_addr\_lsb*="01", the middle 8 bits are changed - the new value is *Q(23:16)&D(7:0)& Q(7:0)*. At last, when *Write\_addr\_lsb*="10", then 8 most significant bits of signal *Q(23:0)* are changed with new data byte. After store operation is finished, the writing address counter is incremented.

The FIFO read operation lasts two clock periods (like the store operation). In the first period 24 bit data is selected based on *Read\_addr\_msb*. In the second, 8 bit word is stored into the register based on *Read\_addr\_lsb* content.

#### 4. THE INTERFACE FIFO-ACQUISITION-BLOCK TO MICROCONTROLLER

In the testing procedure, special assembler program for 8051 microcontroller has to be written to observe the AD converter and digital filter's outputs. The microcontroller can easily access the AD converter and digital filter outputs through the described Data acquisition block and transfer data over its 8-bit parallel port. FIFO memory is read by microcontroller program through its SFR registers.

Three Special Function Registers are used as interface with Acquisition block: *ACQCON* (address F8h), *ACQCON2* (address F9h) and *ACQDATA* (address FAh).

The operation of Data acquisition block is started by setting the bit *ACQ\_WRITE\_EN* in *ACQCON* register (bit position 3). When *ACQ\_WRITE\_EN*=1 data is automatically stored from AD converter or filters into FIFO memory. While transferring data from AD converter outputs data rate is 64kB/s; from digital filters the data rate is 32kB/s. The source of data is determined according to the content of *ACQCON2* register (Table 3).

Table 1: *ACQCON* content

bit	Symbol	Function
7	ACQ_FULL_OVF	FIFO buffer full overflow flag
6	ACQ_FULL	FIFO buffer full
5	ACQ_EMPTY_OVF	FIFO buffer empty overflow flag
4	ACQ_EMPTY	FIFO buffer empty
3	ACQ_WRITE_WE	Starts the write operation. The FIFO is getting filled with data from AD converters or Digital filters.
2	ACQ_RESET_FULL_OVF	Rest full overflow flag.
1	ACQ_RESET_EMPTY_OVF	Rest empty overflow flag.
0	ACQ_READ_FIFO	Starts read operation. One byte is read from FIFO buffer

If *ACQ\_SEL3*=0 (bit position 3 in *ACQCON2* SFR), data from one of AD converters is stored into FIFO memory. For values *ACQ\_SEL(3:0)*="1000" to "1010", signals from decimation filters enters the FIFO. The correspondence between data source and content of *ACQCON2* register is shown in Table 3.

The FIFO read operation is controlled by SFRs - *ACQCON* and *ACQCON2*. Read operation is started by setting the bit *ACQ\_READ\_FIFO* in *ACQCON* register (at bit position 0). The read operation lasts several clock cycles. When operation is completed, data found in *ACQDATA* register. *ACQ\_READ\_FIFO* bit is automatically reset to zero indicating that operation is finished.

Table 2: ACQCON2 content

bit	Symbol	Function
3	ACQ_SEL3	The content of ACQCON2 specifies the source of data stored in FIFO memory.
2	ACQ_SEL2	
1	ACQ_SEL1	
0	ACQ_SEL0	

Table 3: The content of ACQCON2 and data source relation

ACQSEL(3:0)	Source of data stored in FIFO
0000	0
0001	1
0010	V R
0011	I R
0100	V S
0101	I S
0110	V T
0111	I T
1000	R
1001	S
1010	T

The upper bits of the ACQCON register represent the status of the FIFO buffer. When buffer is empty, status bit ACQ\_EMPTY is set to 1. If MCU program tries read operation while buffer is empty, status bit ACQ\_EMPTY\_OVF becomes 1 indicating the read overflow error. When once set, ACQ\_EMPTY\_OVF is reset only by setting ACQ\_RESET\_EMPTY\_OVF bit. When FIFO buffer becomes full, bit ACQ\_FULL is set to logic 1. If Data acquisition logic tries to write one more data byte when buffer is full, status bit ACQ\_FULL\_OVF becomes 1 indicating the write overflow error. When is set, ACQ\_FULL\_OVF can be reset only by setting ACQ\_RESET\_FULL\_OVF bit.

## 5. DATA ACQUISITION BLOCK DESIGN VERIFICATION

The Data acquisition block and microcontroller were described in VHDL and simulated in NCSim. Several tasks had to be accomplished during logical verification. Since MCU reads data from acquisition block, assembler program had to be written that observe the AD converters and digital filters. Then, program was translated into 8051 hex file and after into VHDL code that was used during the verification.

Simulations were performed for three times using the same test bench: before synthesis process, after synthesis process and after clock tree generation. The obtained results were the same, proving the correctness of the design.

Integrated Power Meter IC is implemented in 0.35 $\mu$ m CMOS standard cell technology. After synthesis process in *Build Gates*, estimated Data acquisition block area expressed in logical NAND-gate units was 7148.

Finally, First Encounter was used for floor planning, placement and routing, as well as clock and reset trees generation for complete circuit. The block area is 0.736mm<sup>2</sup>.

## 6. CONCLUSION

Data acquisition block is the part of three phases Integrated Power Meter and it has purpose of monitoring the on chip AD converters and digital filters. Data from filters and AD converters can be collected by proposed block and sent over integrated microcontroller to the external USB communication controller.

The 768-byte FIFO buffer ensures that the data loss during transmission is avoided. For FIFO filling rate of 64kB/s, 768 byte memory is large enough for storing AD converter's results for the 12ms storing period. The additional FIFO buffer within USB controller extends allowed period to 20ms which is enough for good USB communication.

The microcontroller can easily access the AD converter and digital filter outputs over described Data acquisition block and transfer data over its 8-bit parallel port. FIFO memory is read by microcontroller program through specially designed SFR registers.

## 7. REFERENCES

- [1] D. Milovanović, M. Savić, M. Nikolić, "Second-Order Sigma-Delta Modulator In Standard CMOS Technology", Zbornik radova XLVIII konferencije Etran 2004, Čačak, ISBN 86-80509-49-3
- [2] M. Sokolović, B. Jovanović, M. Damnjanović, "Decimation Filter Design", Proc of 24<sup>th</sup> Int. Conf. on Microelectronics MIEL 2004, pp. 601-604
- [3] B. Jovanović, M. Damnjanovic, P.Petković, "Digital Signal Processing for an Integrated Power-Meter", Proc. of 49. Internationales Wissenschaftliches Kolloquium, Technische Universitat Ilmenau, 2004, pp 190-195
- [4] B. Jovanović, P. Petković, M. Damnjanović, "Serial Port Interface for Microcontroller Embedded into Integrated Power Meter", Proceedings of the Sixteenth International Scientific and Applied Science Conference - Electronics EL'2007, Sozopol, Bulgaria, ISBN 1313-1842
- [5] M. Sokolović, M. Savić, M. Nikolić, V. Litovski, M.Jevtić, M., P. Petković: "Testing and Diagnostics of ADC and Integrated Powermeter", Electronics, ISSN 1450-5843, 2005
- [6] B. Jovanović, M. Damnjanović, "Digital system for power line frequency measurement", Proc. of XLVI Conf. of ETRAN, Čačak, 2004, pp 29-32

**Sadržaj** - Blok za akviziciju podataka je deo integrisanog trofaznog merača potrošnje električne energije i ima funkciju prikupljanja podataka sa izlaza AD konvertora i digitalnih filtara na čipu. Blok može slati podatke preko mikrokontrolera integrisanog na čipu, eksternom USB kontroleru sa ciljem da se ti podaci analiziraju na PC-u. Blok za akviziciju ima ugrađenu FIFO memoriju koja obezbeđuje dobar prenos podataka preko USB-a. U radu je opisana arhitektura bloka i interfejs prema mikrokontroleru.

**BLOK ZA AKVIZICIJU PODATAKA U INTEGRISANOM MERAČU EL. ENERGIJE**  
Borisav Jovanović, Milunka Damnjanović



---

---

**секција ТО-6**  
**ОБРАДА И ПРЕНОС СИГНАЛА**

---

---

Z. Mitrović, B. Nikolić, G. Đorđević, M. Stefanović INFLUENCE OF IMPERFECT CARRIER SIGNAL RECOVERY ON PERFORMANCE OF SC RECEIVER OF BPSK SIGNALS TRANSMITTED OVER $\alpha$ - $\mu$ FADING CHANNEL .....	158
M. Maksimović, M. Ćosović BER PERFORMANSE DIGITALNIH ŠEMA BAZIRANIH NA PSK MODULACIJAMA .....	163
I. Marić, V. Risojević KLASIFIKACIJA MUZIČKIH AUDIO ZAPISA .....	169
A. Аврамовић, С. Савић, А. Пајкановић КОМПРЕСИЈА НАПОНСКИХ И СТРУЈНИХ СИГНАЛА ПРИЛИКОМ МЈЕРЕЊА КВАЛИТЕТА ЕЛЕКТРИЧНЕ ЕНЕРГИЈЕ .....	175
F. Softić, Z. Bundalo, B. Blanuša KOREKCIJA TONALNIH DIJAGRAMA U SLUŠNIM APARATIMA .....	179

## INFLUENCE OF IMPERFECT CARRIER SIGNAL RECOVERY ON PERFORMANCE OF SC RECEIVER OF BPSK SIGNALS TRANSMITTED OVER $\alpha$ - $\mu$ FADING CHANNEL

Zlatko J. Mitrović, Bojana Z. Nikolić, Goran T. Đorđević, Mihajlo Č. Stefanović, *Faculty of Electronic Engineering in Niš*

**Abstract:** This paper presents the analysis of the reception of binary phase-shift keying (BPSK) signals transmitted over the generalized  $\alpha$ - $\mu$  fading channel. The selective combining (SC) and then demodulation and detection of the input signal are performed in the receiver while the estimation of the received signal phase is imperfect. We determine the BER dependence on the simultaneous influences of the imperfect reference signal recovery, number of diversity branches, fading severity and average signal-to-noise ratio in the channel.

**Keywords:** Diversity systems, Error probability, Fading, Phase-shift keying, Probability density function.

### 1. INTRODUCTION

In wireless systems, the variation of instantaneous value of the received signal, i.e. fading of the signal envelope is very common effect, due to the multipath propagation. Fading is one of the main causes of performance degradation in wireless communication systems [1-10].

Diversity technique is certainly one of the most frequently used methods for combating the deleterious effect of channel fading and increasing the communication reliability without enlarging either transmitting power or bandwidth of the channel. The outline of this technique is that the same information is transmitted over few different non-correlated channels. In that way the influence of the fading onto each particular channel is independent. Signals from different channels are, then, combined in order to obtain the resulting signal. In that way the influence of the fading is mainly reduced. Particular diversity methods and combining techniques are presented in [1]-[7]. Selective combining (SC) is combining technique where the strongest signal is chosen among  $L$  branches of diversity system. The criterion for the selection of the branch is the largest value of instantaneous signal-to-noise ratio among the branches [1]-[3], [6], [7], [10]. Unlike of equal-gain-combining and maximum-ratio-combining techniques, a co-phasing in the receiver is not required in SC technique, because, only one branch, one with the best characteristics in that precise moment, is chosen. Although SC technique brings the smallest improvement of receiver performances, the simplicity of practical realization makes the mentioned technique widely spread [1]-[3], [6], [7]. That is the reason why all the calculations for receiver performances in this paper will be presented for SC technique at the reception.

The generalized  $\alpha$ - $\mu$  fading model was recently proposed in [11], [12] by considering two parameters, namely non-linearity and clustering. The  $\alpha$ - $\mu$  distribution is written in terms of physically-based fading parameters, namely  $\alpha$  and  $\mu$ , which describe the non-linearity ( $\alpha$ ) of propagation medium and the multipath wave clustering ( $\mu$ ). This distribution includes the Rayleigh, Nakagami- $m$ , Weibull, and Lognormal distribution as special cases.

Aalo *et al.* [13] presented a closed-form expression for the average bit error probability for both coherent and noncoherent/differentially coherent binary digital modulations in the generalized Gamma fading channel. Reference [14] considered the performance of linear diversity reception schemes over generalized gamma fading channels under assumption of perfect reference signal extraction.

The phase-locked loop (PLL) is used for carrier signal recovery from non-modulated signal in the receiver. As the receiver is not ideal, a certain phase error appears. The phase error is a difference between the phase of the incoming signal and the phase of the recovered carrier signal in the loop, and this may lead to serious degradation to system performance. It is a statistical process which follow Tikhonov distribution [4], [5], [15]. To the best of our knowledge, the performance of SC receivers of binary phase-shift keying (BPSK) signals in generalized gamma ( $\alpha$ - $\mu$ ) fading in the presence of the imperfect reference signal extraction has not been examined.

In the following, the analysis of the BPSK signal detection over  $\alpha$ - $\mu$  fading channel is presented. The selective combining of the signals from  $L$  branches is performed before the detection. The analysis is performed considering that the carrier signal extraction is imperfect. The analytical expressions for probability density function (PDF) of the signal envelope are determined, as well as the expressions for the average bit error rate (BER) in detection. Using these expressions, the dependence of average BER on average signal-to-noise ratio is obtained for different number of diversity branches  $L$  and different standard deviations  $\sigma_\phi$  of phase error. The influence of the  $\alpha$ - $\mu$  fading parameters on the average BER is determined. Also the graphs which represent the dependence of average BER on  $\sigma_\phi$  are shown.

### 2. MODEL OF SYSTEM

We shall initially introduce a transmitter which sends digitally binary phase-modulated signal in a form  $A \cos(\omega_0 t + \Phi_0)$ . Depending on a sent symbol,  $\Phi_0$  can take following values from the set  $\Phi_0 \in \{0, \pi\}$ . After the propagation through the fading channel, signal at the  $k$ -th branch has the form (Fig. 1):

$$z_k(t) = r_k(t) \cos(\omega_0 t + \Phi_0 + \delta_k(t)) + n_k(t), \quad (1)$$

where  $r_k(t)$  is the envelope of the received signal,  $\omega_0$  the angular frequency of the carrier,  $\Phi_0$  is the transmitted phase of the signal,  $\delta_k(t)$  is the random phase (the phase noise caused by multipath fading), and  $n_k(t)$  is the additive white Gaussian noise in the  $k$ -th diversity branch with zero mean value and variance  $\sigma^2$ . It is assumed that the noise power is same in every diversity branch and fading is uncorrelated among different branches.



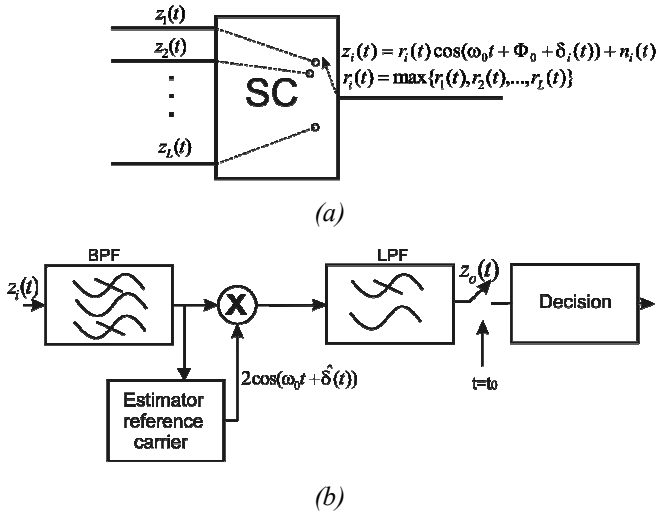


Fig. 1. (a) Selection combining and (b) signal detection of BPSK signals.

Regarding the above mentioned assumption, the chosen branch in the combining circuit is the one in which the envelope of the received signal has the largest value. As it is shown in Fig. 1, the signal envelope at the output of the combining circuit is:

$$r_i(t) = \max \{r_1(t), r_2(t), \dots, r_k(t), \dots, r_L(t)\}. \quad (2)$$

After the combining, signal is first led to the band-pass filter (BPF) with central frequency  $f_0$ . The filtered signal is then multiplied by the signal from the estimator of reference carrier. Resulting signal is next led into the low-pass filter (LPF) and sampled in moments  $t=t_0$ . Finally, on the basis of the sampled value  $r_i(t_k) \cos(\Phi_0 + \varphi(t_k))$  decision block determines which phase of the signal is transmitted.

The purpose of the PLL is to estimate the phase of the incoming signal. In ideal case, the estimated phase should be equal to the phase of the incoming signal  $\delta_i(t)$ . However, in practical realizations there is certain disagreement between the estimated phase  $\hat{\delta}(t)$  and the phase of the signal  $\delta_i(t)$ . This disagreement is phase error and it is expressed as  $\varphi(t) = \delta_i(t) - \hat{\delta}(t)$ . The PDF for this phase error corresponds to Tikhonov distribution [4], [5], [15]:

$$p_\varphi(\varphi) = \frac{e^{\alpha_{PLL} \cos \varphi}}{2\pi \cdot I_0(\alpha_{PLL})}, \quad -\pi \leq \varphi < \pi \quad (3)$$

where the parameter  $\alpha_{PLL}$  represents the signal-to-noise ratio in the PLL circuit and gives the information about the preciseness of phase estimation of incoming signal. It can be assumed  $\alpha_{PLL} = 1/\sigma_\varphi^2$ , where  $\sigma_\varphi$  is a standard deviation of the phase error [4], [5], [15]. The modified Bessel function of the first kind and order zero is denoted by  $I_0(\cdot)$  [16, eq. (8.406)].

The PDF of the signal envelope at the output of the combining circuit with  $L$  branches can be written as [3]:

$$p_{r_i}(r_i) = L \cdot p_r(r_i) \left( \int_0^{r_i} p_r(t) dt \right)^{L-1}. \quad (4)$$

where  $p_r(r)$  is the PDF of the signal envelope at the  $k$ -th

branch. Since the envelopes of the signals in these branches underlying  $\alpha$ - $\mu$  distribution with same characteristics the expression (4) can be written as:

$$p_{r_i}(r_i) = L \cdot \frac{\alpha \cdot \mu^\mu \cdot r_i^{\alpha\mu-1}}{r_i^{\alpha\mu} \cdot \Gamma(\mu)} \cdot \exp\left(-\mu \frac{r_i^\alpha}{r_i^{\alpha\mu}}\right) \left( \int_0^{r_i} \frac{\alpha \cdot \mu^\mu \cdot t^{\alpha\mu-1}}{t^{\alpha\mu} \cdot \Gamma(\mu)} \cdot \exp\left(-\mu \frac{t^\alpha}{t^{\alpha\mu}}\right) dt \right)^{L-1}. \quad (5)$$

After the classical analysis of the signal detection [9], [10], the expression for the conditional BER for BPSK signal, as a function of signal-to-noise ratio in the channel  $\gamma = \frac{r_i^2}{2\sigma^2}$ ,  $\sigma^2 = \overline{n^2(t)}$  and phase error  $\varphi$ , can be presented as:

$$P_{e|\varphi, \gamma} = \frac{1}{2} \operatorname{erfc}(\sqrt{\gamma} \cos \varphi). \quad (6)$$

The average BER is:

$$\begin{aligned} BER = & \frac{1}{2} \int_{-\pi}^{\pi} \int_0^{\infty} \operatorname{erfc}(\sqrt{\gamma} \cos \varphi) \cdot L \cdot \frac{\alpha}{2\Gamma(\mu)} \cdot \left( \frac{\Gamma\left(\mu + \frac{2}{\alpha}\right)}{\Gamma(\mu)} \right)^{\frac{\alpha\mu}{2}} \cdot \frac{\gamma^{\frac{\alpha\mu}{2}-1}}{\gamma^{\frac{\alpha\mu}{2}}} \cdot \\ & \cdot \exp\left[ -\left( \frac{\gamma}{\gamma} \cdot \frac{\Gamma\left(\mu + \frac{2}{\alpha}\right)}{\Gamma(\mu)} \right)^{\frac{\alpha}{2}} \right] \cdot \left( \int_0^{\sqrt{\frac{\gamma}{\gamma} \cdot \frac{\Gamma\left(\mu + \frac{2}{\alpha}\right)}{\Gamma(\mu)} \cdot \mu^{-\frac{2}{\alpha}}}} \frac{\alpha \cdot \mu^\mu}{\Gamma(\mu)} \cdot u^{\alpha\mu-1} \cdot e^{-u^\alpha} du \right)^{L-1} \cdot \\ & \cdot \frac{e^{\alpha_{PLL} \cos \varphi}}{2\pi \cdot I_0(\alpha_{PLL})} \cdot d\gamma \cdot d\varphi \end{aligned} \quad (7)$$

where is  $\bar{\gamma}$  the average signal-to-noise ratio,  $\gamma$  is the instantaneous signal-to-noise ratio,  $\log_2(\cdot)$  is the logarithm to base 2,  $\operatorname{erfc}(\cdot)$  is the complementary error function [16, eq. (7.1.2.)], and  $\Gamma(\cdot)$  is the gamma function [16, eq. (8.310/1)].

### 3. NUMERICAL RESULTS

Using (7), one can calculate the average BER for  $\alpha$ - $\mu$  fading channel and discuss performances of the receiver for different values of  $\alpha$  and  $\mu$  parameters, standard deviation of phase noise,  $\sigma_\varphi$ , as well as for different number of diversity branches  $L$ .

The influence of diversity order on the performances of the receiver can be observed from Fig. 2 where dependence of the average BER on average signal-to-noise ratio ( $\bar{\gamma}$ ) is shown for different values of parameter  $L$ . The  $\bar{\gamma}$  is marked as  $\gamma_{sr}$  in all figures. With the increase of the diversity order, performances of the receiver improve. However, larger number of diversity branches reduces the additional gain and increases the complexity of the system. Therefore, it is necessary to find a compromise between the performances of the system and its complexity. Power gain is the highest when order of diversity system changes from  $L=1$  to  $L=2$ . For example, in order to obtain the same value of  $BER=10^{-4}$ , for parameter values  $\alpha=2.5$ ,  $\mu=1.5$ , and  $\sigma_\varphi=5^\circ$ , it is necessary for average signal-to-noise ratio to reach the value of  $\bar{\gamma}=19,45$  dB for  $L=1$ ,  $\bar{\gamma}=11,8$  dB for  $L=2$ ,  $\bar{\gamma}=9,5$  dB for  $L=3$ ,  $\bar{\gamma}=8,4$  dB for  $L=4$ ,  $\bar{\gamma}=7,7$  dB for  $L=5$ , and  $\bar{\gamma}=7,25$  dB for  $L=6$ . It can be noticed that the gain exponential declines with the increase of

the order of diversity system. In Table 1 calculated power gains are presented in decibels.

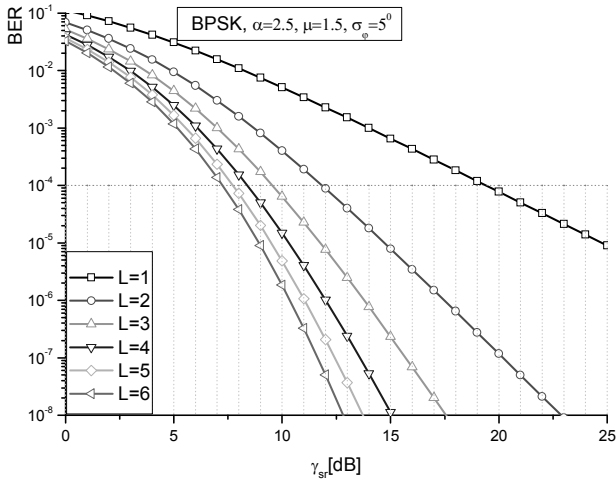


Fig. 2. Influence of diversity order on BER performance.

**Table 1:** Gain of the average signal-to-noise ratio for different diversity orders (for  $BER=10^{-4}$ )

Crossing from lower to higher of diversity order $L$	gain $\bar{\gamma}$
from $L=1$ to $L=2$	7,65 dB
from $L=2$ to $L=3$	2,30 dB
from $L=3$ to $L=4$	1,10 dB
from $L=4$ to $L=5$	0,70 dB
from $L=5$ to $L=6$	0,45 dB

The influence of the carrier extractor quality (the  $\sigma_\phi$  value) on the performances of BPSK receiver is presented in Fig. 3. One can notice that for larger values of  $\bar{\gamma}$ , the irreducible error floor (BER floor) appears. Therefore, no increase of  $\bar{\gamma}$  can cause the BER to fall under the certain value. It is because some of the received bits can be wrongly detected, due to the error in PLL, even when the power of additive Gaussian noise is approaching zero.

The BER dependence on the average signal-to-noise ratio is shown in Fig. 4 for different values of fading parameters  $\alpha$  (Fig. 4 (a)) and  $\mu$  (Fig. 4 (b)) with diversity order  $L=4$  and  $\sigma_\phi=5^\circ$ .

Fig. 5 presents the dependence of the BER on the fading parameters  $\alpha$  (Fig. 5 (a)) and  $\mu$  (Fig. 5 (b)) for different values of the average signal-to-noise ratio and constant values of the diversity order  $L=2$  and phase noise standard deviation  $\sigma_\phi=5^\circ$ .

The dependence of the average BER on the phase noise standard deviation is shown in Fig. 6, while the average signal-to-noise ratio is used as a parameter. In Fig. 6 it can be seen that the curves of the BER dependences on the phase noise standard deviation are approximately constant for the  $\sigma_\phi$  values up to  $13^\circ$ .

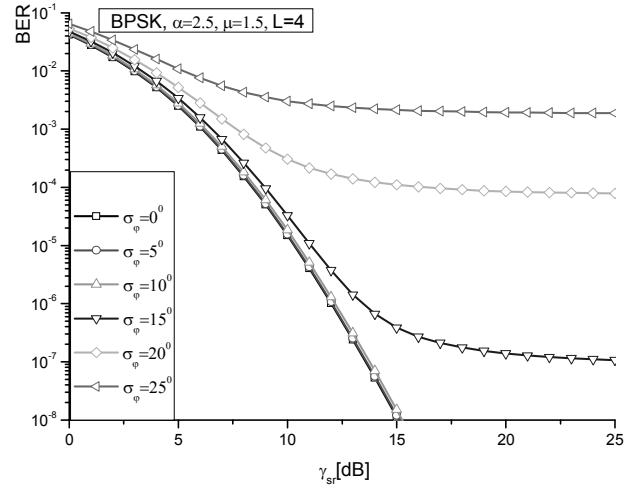
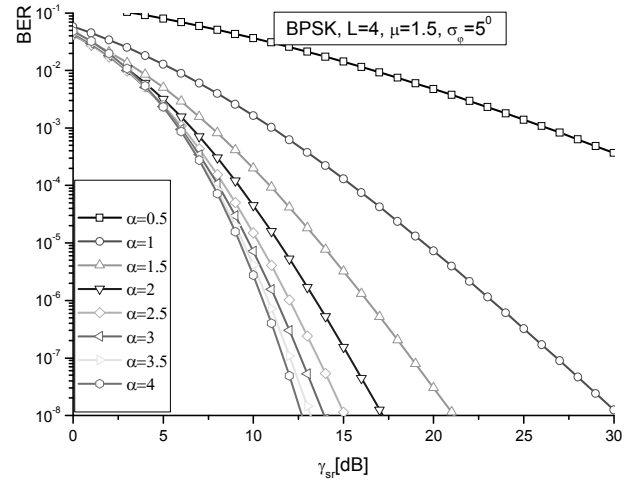
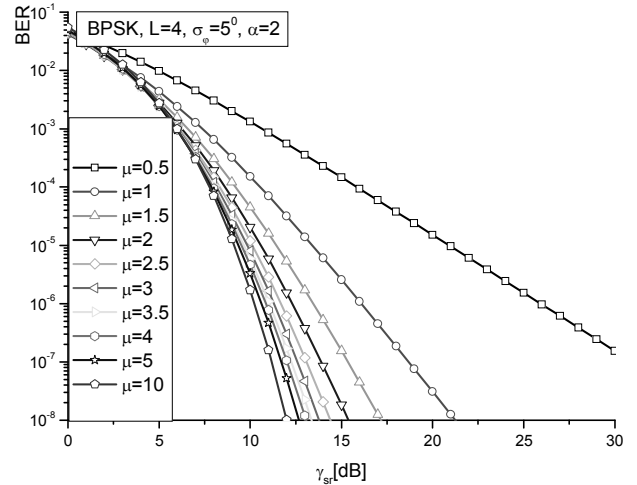


Fig. 3. Influence of carrier extractor quality on BER performance.

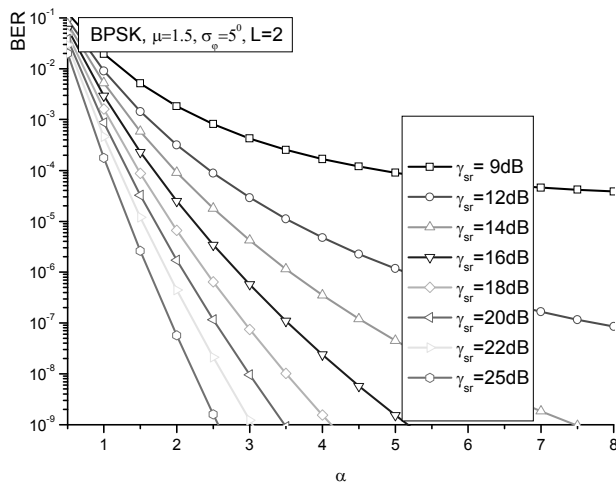


(a)

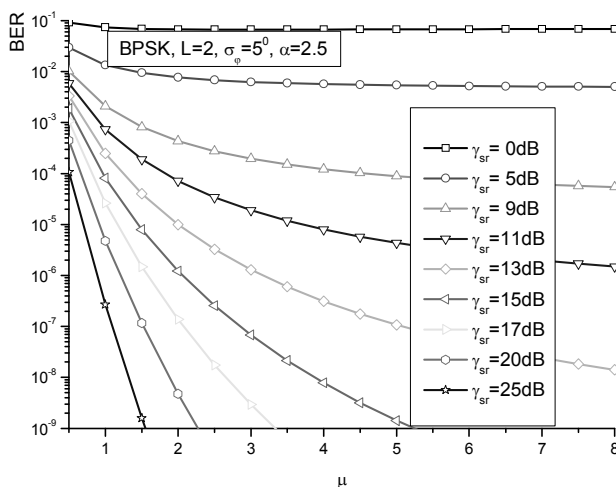


(b)

Fig. 4. Influence of fading parameters: (a)  $\alpha$  and (b)  $\mu$  on the performances of the receiver.



(a)



(b)

Fig. 5. Dependence of average BER on fading parameters  $\alpha$  (a) and  $\mu$  (b) for different values of average signal-to noise ratio.

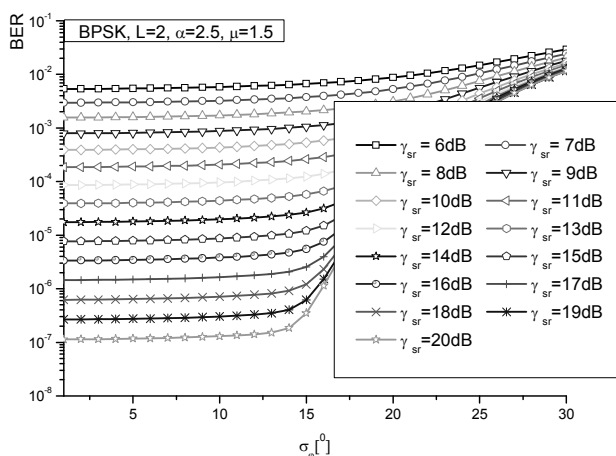


Fig.6. Dependence of average BER on phase noise standard deviation for different values of average signal-to-noise ratio.

#### 4. CONCLUSION

From the previously performed analysis of selective combining of BPSK signal over  $\alpha$ - $\mu$  fading channel, the BER is determined in the presence of the imperfect reference

carrier extraction. On the basis of presented results it can be concluded in which measure standard deviation of the phase error has the influence on the performances of the receiver. It is shown that the stochastic phase error yields a BER floor. This BER floor is determined for different values of phase error standard deviation. Furthermore, the influence of number of diversity branches on the performances of the system was examined and it is established how much the value of the BER is reduced with the increase of the number of branches. Obtained results enable one to find a compromise between the efficiency (which is measured by the value of BER) and the complexity of the receiver (measured by the number of receiving antennas). More detailed comments on these results are presented in previous part of this paper.

#### 5. ACKNOWLEDGEMENT

This work was supported in part by the Ministry of Science of Serbia within the Project "Development and realization of new generation software, hardware and services based on software radio for specific purpose applications" (TR-11030).

#### 6. REFERENCES

- [1] M. K. Simon, M. S. Alouini, *Digital Communication over Fading Channels: A Unified Approach to Performance Analysis*, John Wiley & Sons, Inc. 2000.
- [2] J. D. Parsons, *The Mobile Radio Propagation Channel*, Second Edition, John Wiley & Sons Ltd 2000.
- [3] Z. J. Mitrović, "Diversity Systems and Signal Detection by Receivers with Multiple Antennas," Diploma paper, Faculty of Electronic Engineering, Niš, August, 2007, (in Serbian).
- [4] M. A. Najib, V. K. Prabhu, "Analysis of Equal-Gain Diversity with Partially Coherent Fading Signals," *IEEE Transactions on Vehicular Technology*, Vol. 49, No. 3, pp. 783-791, May 2000.
- [5] N. C. Sagias, G. K. Karagiannidis, "Effects of Carrier Phase Error on EGC Receivers in Correlated Nakagami-m Fading," *IEEE Communications Letters*, Vol. 9, No. 7, pp. 580-582, July 2005.
- [6] E. A. Neasmith, N. C. Beaulieu, "New Results on Selection Diversity," *IEEE Transactions on Communications*, Vol. 46, No. 5, pp. 695-704, May 1998.
- [7] Q. T. Zhang, H. G. Lu, "A General Analytical Approach to Multi-Branch Selection Combining Over Various Spatially Correlated Fading Channels," *IEEE Transactions on Communications*, Vol. 50, No. 7, pp. 1066-1073, July 2002.
- [8] J. Sun, I. S. Reed, "Performance of MDPSK, MPSK, and Noncoherent MFSK in Wireless Rician Fading Channels," *IEEE Transactions on Communications*, Vol. 47, No. 6, pp. 813-816, June 1999.
- [9] D. Drajić, *Introduction to Statistical Telecommunication Theory* Akademski misao, Belgrade, 2003, (in Serbian).
- [10] J. G. Proakis, *Digital Communications*, McGraw-Hill, New York, 2000.
- [11] M. D. Yacoub, "The  $\alpha$ - $\mu$  distribution: a general fading distribution," in *Proc. IEEE Inter. Symp. on Personal, Indoor and Mobile Radio Commun.*, vol. 2, pp. 629-633, Sept. 2002.
- [12] M. D. Yacoub, "The  $\alpha$ - $\mu$  distribution: a physical fading model for the Stacy distribution," in *IEEE Trans. Veh. Technol.*, vol. 56, no. 1, pp. 27-34, Jan. 2007.

- [13] V. A. Aalo, T. Piboongunon, and C.-D. Iskander, "Bit-error rate of binary digital modulation schemes in generalized Gamma fading channels," *IEEE Common. Lett.*, vol.9, no.2, pp. 139-141, Feb. 2005.
- [14] T. Piboongunon, V. A. Aalo, and C.-D. Iskander, "Average error rate of linear diversity reception schemes over generalized gamma fading channels," in *Proc. IEEE Southeastcon*, Ft. Lauderdale, FL, Apr. 2005. pp 265-270.
- [15] W. C. Lindsey, M. K. Simon, *Telecommunication Systems Engineering*, Prentice-Hall, Englewood Cliffs, 1973.
- [16] I. S. Gradshteyn, I. M. Ryzhik, *Table of Integrals, Series, and Products*, 6<sup>th</sup> ed., New York: Academic, 2000.

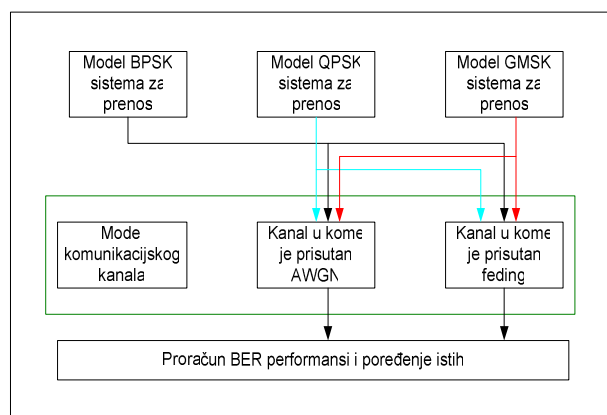
## BER PERFORMANSE DIGITALNIH ŠEMA BAZIRANIH NA PSK MODULACIJAMA

Mirjana Maksimović, Marijana Čosović, *Elektrotehnički fakultet Istočno Sarajevo*

**Sadržaj** - Cilj rada sadržan je u studiji i poređenju PSK baziranih digitalnih šema za prenos korištenih u GSM, GPRS i 3G, dizajniranju i ocjeni PSK baziranih komunikacijskih sistema u kanalu u kojem je prisutan multipath fading korištenjem računarskih simulacija (MATLAB) kao i proračun i poređenje BER performansi za nekoliko varijanti PSK baziranih digitalnih šema za prenos. Dakle, posmatran je „idealni“ i „najlošiji“ model komunikacijskog kanala. Svaka PSK bazirana digitalna modulacija je modelovana i simulirana pod različitim kanalnim uslovima. Nakon toga, izvedena je i studija poređenja u cilju procjene BER performansi za svaku PSK baziranu šemu za prenos u slučajevima prisustva 1-putnog i 4-putnog multipath fedinga, i identifikovanja koja od modulacionih šema daje najbolje BER performanse.

## 1. UVOD

Jedna od glavnih tehnologija bežičnih mobilnih komunikacija je tehnika digitalne modulacije koja omogućava digitalizovanje podataka u cilju prenosa preko analognih radio frekventnih (RF) kanala. Upotrebom digitalnih modulacija obezbjeđuje se veći kapacitet informacije, kompatibilnost sa servisima digitalnih podataka, veća sigurnost podataka, bolji kvalitet komunikacija i veći faktor iskorištenja sistema. Ovaj rad smo fokusirali na studiji i identifikaciji PSK baziranih digitalnih modulacijskih šema (BPSK, QPSK ili GMSK) koje daju najbolje Bit Error Ratio – BER (broj grešaka za koje postoji vjerovatnoća da se jave u sistemu) performanse u multipath feding okruženju koristeći računarske simulacije.



Sl. 1. Faze korištene u izradi rada

Ovaj rad je, dakle, simulacijski projekat u kojem se izučavaju BER performanse za BPSK, QPSK i GMSK šeme za prenos. Studija obuhvata pet glavnih procedura koje će biti sprovedene u radu. Ove procedure modeluju komunikacijski kanal, BPSK sistem za prenos, QPSK sistem za prenos i GMSK sistem za prenos i na kraju, računanje, odnosno simulaciju, i poređenje BER-a. (Sl. 1.)

## 2. MODEL AWGN KANALA (KANAL U KOME DJELUJE BIJELI GAUSOV ŠUM)

Pri konstruisanju matematičkog modela za signal na ulazu prijemnika, podrazumijeva se da je kanal taj koji signalu koji se prenosi dodaje bijeli Gausov šum

$$r(t)=s(t)+n(t) \quad (1)$$

U MATLAB-u se dodani bijeli Gausov šum simulira korištenjem funkcije *randn*, koja generiše slučajne brojeve i matrice, čiji elementi prate normalnu raspodjelu sa srednjom vrijednošću 0 i varijansom 1. [1]

AWGN šum se dodaje digitalno modulisanom signalu i to „u fazi“ (*in-phase*) i „u kvadraturi“ (*quadrature-phase*) vektorima podataka (*idata* i *qdata*) dajući na izlazu I i Q kanala, *iout* i *qout*.

$$iout(t)=idata(t)+randn(t) \quad (2)$$

$$qout(t)=qdata(t)+randn(t) \quad (3)$$

Snaga šuma se mora mijenjati u cilju izračunavanja BER performansi šema za prenos baziranih na PSK-u. Stoga se snaga šuma definiše kao promjenljiva *npow*. Obzirom da su *idata* i *qdata* po veličini naponi, definišemo:

$$attn = \frac{1}{2} \sqrt{npow} \quad (4)$$

$$iout(t)=idata(t)+attn \times randn(t) \quad (5)$$

$$qout(t)=qdata(t)+attn \times randn(t) \quad (6)$$

## 3. MODEL KANALA U PRISUSTVU MULTIPATH FEDINGA

Kada je riječ o prostiranju signala poznato je da se u slobodnom prostoru radio signali visokih frekvencija prostiru slično svjetlosnim signalima, tj. pravolinijski. Takva prava linija između predajnika i prijemnika naziva se LOS (*line-of-sight*). U slučaju mobilnih komunikacija optička vidljivost između predajnika i prijemnika rijetko se može ostvariti iz razloga što se mnogi prirodni i vještački objekti mogu često naći na putu između bazne stanice i mobilnog prijemnika pri čemu može doći do različitih efekata (blokiranje signala (*shadowing*), refleksija (*reflection*) signala, rasijanje (*scattering*), difrakcija (*diffraction*) talasa). [1] Zbog toga kod mobilnih komunikacija često zajedno sa direktnim signalom do predajnika stižu i signali nastali usljed gore navedenih efekata. Ovo je poznato kao prostiranje po višestrukome putu ili višestruka propagacija. U praksi vrlo često uopšte ne postoji LOS komponenta, već je signal na prijemu rezultat mnoštva signala nastalih putem refleksije, cik-cak puteva, rasijanja ili difrakcije. Zapravo, tipičan način prostiranja kod mobilnih komunikacija je prostiranje po višestrukome putu. [2] Zbog konačne brzine prostiranja EM talasa, signali stižu do prijemnika sa određenim vremenskim pomakom. Ovo se naziva *delay spread* - širenje signala usljed kašnjenja. Ovaj efekat utiče na signal na prijemu na sljedeći način. Najprije, kratak impuls se širi ili se pojavljuje više slabijih impulsa. U realnoj situaciji kada imamo stotine različitih puteva, na

prijemu ćemo imati mnogo slabijih impulsa. Pošto svaki put ima različito slabljenje, ovi impulsi stizaće sa različitim snagama. Neki od njih će čak biti toliko slabi da će se detektovati kao šum. Kada se jedan za drugim emituju dva impulsa, na prijemu će zbog višestruke propagacije doći do međusobnog preklapanja tih nizova slabijih impulsa. Ako svaki impuls predstavlja jedan simbol, to znači da će energija namjenjena jednom simbolu djelimično preći na drugi simbol. Ovaj efekat poznat je pod nazivom *intersymbol interference* (ISI) - međusimbolna interferencija. Kada je širenje signala veće od 20% u odnosu na trajanje simbola, ISI može biti problem. Što je brzina prenosa veća, to je ovaj efekat više izražen i to limitira propusni opseg radio kanala sa višestrukoum propagacijom. Dakle, zbog slučajnosti signala nosioca informacije, ISI se očituje kao povećanje šuma u kanalu. Ovaj šum raste vrlo brzo s povećanjem brzine signalizacije, tako da efektivni kapacitet kanala brzo pada, pa na kraju dolazi i do potpunog prekida u prenosu. Smanjenje uticaja ISI, izvodi se linijskim kodiranjem (primjena *Nyquist*-ovih i korelacijskih filtera). [8] Za veće brzine signalizacije, zbog varijacije karakteristika kanala, neophodna je izvedba adaptivne kontrole ISI, tj. adaptivne ekvivalizacije, što standardno podrazumijeva primjenu mikroprocesorski upravljanih primopredajnih jedinica za obradu signala. [3] Dok ISI i širenje signala nastupaju već i u slučaju fiksnih radio veza, situacija je još gora u slučaju da se prijemnik, predajnik, ili oba kreću. Tada se karakteristike radio kanala mijenjaju u toku vremena. Snaga primljenog signala može značajno varirati sa vremenom. Ove brze promjene primljene snage u vremenu nazivaju se *short term fading* - brzi fading. Fading nastaje jer se dešava da su direktni i zakašnjeni talasi sa različitim fazama, pa dolazi do potpunog, ili, mnogo češće djelimičnog poništavanja signala. Dijagram promjene nivoa signala nije striktno periodičan. Prijemnik nastoji da se stalno adaptira promjenama karakteristika radio kanala, recimo promjenama parametara ekvilajzera. Međutim, ukoliko se prijemnik ne može dovoljno brzo adaptirati ovim promjenama, prijem se može drastično pogoršati. Pojavljuje se i jedan dodatni efekat koji se naziva *long term fading* - spori fading. On može, na primjer, biti prouzrokovan promjenom udaljenosti od predajnika ili nekih udaljenijih prepreka. Postoje tehnike i za kompenzaciju ovog fadinga. Još jedan efekat koji se javlja je tzv. Doplerov efekat (*Doppler shift*), koji nastaje usljed pomjeranja predajnika ili prijemnika. [4]

Zakašnjeni talas je opisan jednačinom (7) pri čemu je  $e_n(t)$  dat relacijom (8).

$$r_n(t) = \text{Re} \left[ e_n(t) \cdot e^{j(2\pi f_c t)} \right] \quad (7)$$

$$e_n(t) = R_n(t) \cdot e^{j\left(\frac{2\pi(L_n - vt) \cos \theta_n}{\lambda} + \phi_n\right)} = x_n(t) + jy_n(t) \quad (8)$$

Dolazeći n-ti talas pomjera noseću frekvenciju za određenu vrijednost i ovaj efekat se zove Doplerov efekat.

$$\begin{aligned} r(t) &= \sum_{n=1}^N r_n(t) = \text{Re} \left[ \left( \sum_{n=1}^N e_n(t) \right) \cdot e^{j(2\pi f_c t)} \right] \\ &= \text{Re} \left[ (x(t) + jy(t)) (\cos 2\pi f_c t + j \sin 2\pi f_c t) \right] \\ &= x(t) \cos 2\pi f_c t - y(t) \sin 2\pi f_c t \end{aligned} \quad (9)$$

Jednačinom (9) je pokazano da je primljeni talas u mobilnoj stanici sinteza dolazećih talasa kada je broj istih N.

Funkcija gustine vjerovatnoće je data jednačinom (10):

$$p(x, y) = \frac{1}{2\pi\sigma^2} e^{-\frac{x^2 + y^2}{2\sigma^2}} \quad (10)$$

Koristeći transformaciju u polarne varijable dobijamo jednačinu (11) pri čemu su R(t) i  $\theta(t)$  amplituda i faza primljenog talasa, respektivno.

$$p(R) = \frac{R}{\sigma^2} e^{-\frac{R^2}{2\sigma^2}} \quad (11)$$

Iz ovih jednačina, fluktuacije envelope prate *Reyleigh*-vu distribuciju, dok fluktuacije faze prate uniformnu distribuciju fedinga u propagacijskoj putanji.

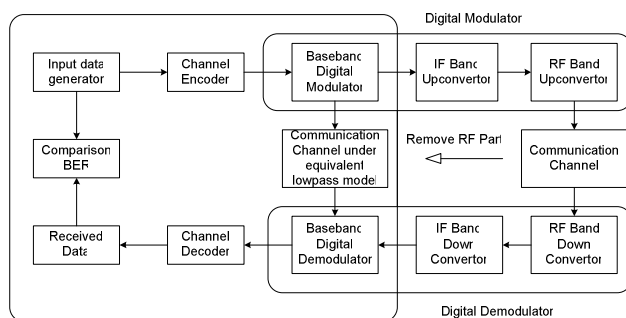
$$\begin{aligned} r(t) &= x(t) + jy(t) \\ &= \left[ \sqrt{\frac{2}{N_1+1}} \sum_{n=1}^{N_1} \sin\left(\frac{\pi n}{N_1}\right) \cos\left\{2\pi f_d \cos\left(\frac{2\pi n}{N_1}\right)t\right\} \frac{1}{\sqrt{N_1+1}} \cos(2\pi f_d t) \right] \\ &\quad + j \left[ \sqrt{\frac{2}{N_1+1}} \sum_{n=1}^{N_1} \sin\left(\frac{\pi n}{N_1}\right) \cos\left\{2\pi f_d \cos\left(\frac{2\pi n}{N_1}\right)t\right\} \right] \end{aligned} \quad (12)$$

Nađena jednačina (12) korištena je za simulaciju *Reyleigh*-og fedinga. [5] Mobilna stanica prima radio talas, ugao pod kojim taj talas dolazi je uniformno distribuiran, a broj dolazećih talasa je N. U ovom slučaju, kompleksne feding fluktuacije su u ekvivalentnom niskopropusnom sistemu date jednačinom (12). Za MATLAB implementaciju koriste se rezultati prethodne jednačine.

#### 4. MODELI SISTEMA ZA PRENOS KORIŠTENI ZA ODREĐIVANJE BER PERFORMANSI

Modeliranje i simulacija su izvedeni za ekvivalentni niskopropusni model. Ovo je urađeno u cilju smanjenja vremena proračuna. Simulaciju je teško izvesti u RF opsegu s obzirom da je potrebno mnogo odbiraka da bi se prikazao modulirani signal. Ekvivalentni niskopropusni model je moguće izvesti razdvajanjem modulisanog signala u osnovnom i RF opsegu kao što je prikazano u sljedećoj jednačini i ilustrovano na Sl. 2:

$$S(t) = A(t)e^{j(\theta(t))} e^{2\pi f_c t} \quad (13)$$



Sl. 2. Model sistema korišten za dizajniranje i simulaciju

Najjednostavnija šema koja koristi dvije faze radi prezentacije dvije binarne cifre je *BPSK* (*binary PSK*). Kod ove modulacije se binarnim znakovima 1 i 0 pridaju diskretne vrijednosti faze koje su tačno definisane. Kao referentna uzima se faza prenosnog signala. Na primjer, znaku 1 pridajemo fazu 0°, a znaku 0 pridajemo fazu 180°. Širina pojasa spektra ovoga signala je velika jer imamo prisutan diskontinuitet faze. Praktična spektralna djelotvornost kod

ove modulacije je relativno mala. Dobra strana ovog modulacijskog postupka je otpornost na smetnje. [1]

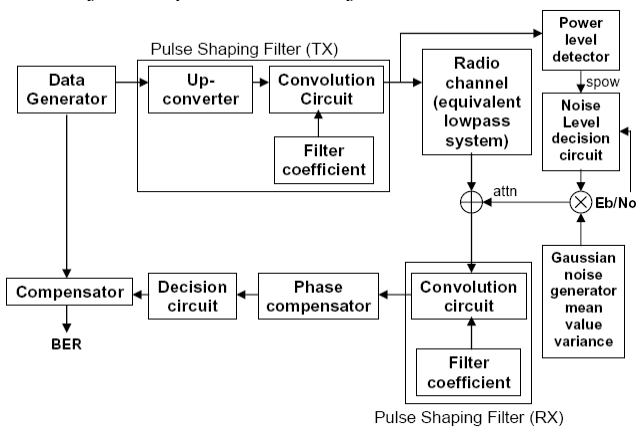
BER je mjera koje ukazuju na performanse sistema sa aspekta greške. U telekomunikacijama, *Error Ratio* predstavlja odnos broja bitova, elemenata karaktera ili blokova podataka koji nisu korektno primljeni i broja ukupno poslanih bitova, elemenata, karaktera ili blokova podataka u određenom vremenskom intervalu.

Po teoriji, vjerovatnoća pojavljivanja neispravnog bita (*Bit error rate* - BER) je ista i u slučaju BPSK i u slučaju QPSK modulacije i data je relacijom (14):

$$P_b = Q\left(\sqrt{\frac{2E_b}{N_0}}\right) \quad (14)$$

pri čemu  $E_b$  označava energiju signala po bitu a  $N_0$  spektralnu gustinu snage šuma. S obzirom da u slučaju BPSK imamo 1 bit po simbolu, prethodna relacija ujedno predstavlja i vjerovatnoću pojavljivanja neispravnog simbola (*symbol error rate* – SER).

Model BPSK sistema za prenos koji smo u radu koristili za simuliranje BER performansi dat je na Sl. 3:



Sl. 3. Model BPSK sistema

Poruka koja se prenosi sastoji se od bitova 1 i 0. U BPSK, sve 0 se konvertuju u -1 i nadodmjeravaju (*oversampled*) kako bi generisali impulsnu *train sequence* (koristi se da prilagodi parametre prijemika na karakteristike tekućeg puta propagacije signala i da izabere najjači signal za slučaj višestruke refleksije). Rezultujući talasni oblik dobija se konvolucijom impulsne *train sequence* i koeficijena *Nyquist*-ovog filtra; da se primjetiti da postoji određeno kašnjenje prouzrokovano konvolucijom. Signal je prenešen i promijenjen od strane AWGN šuma. Na prijemnoj strani, primljeni promijenjeni signal se filtrira u cilju eliminisanja neželjenih signala. Filtrirani signal se ponovo uzorkuje kako bi se rekonstruisao sa ciljem eliminisanja vremena kašnjenja koje je posljedica konvolucije. Bazirano na *threshold* funkciji, ponovo uzorkovana poruka je demodulisana. Poređenjem generisane poruke sa demodulisanom određuje se BER.

Efiksasnije iskorišćenje propusnog opsega se postiže ako se svaki signalni element predstavi sa više od jednog bita. Modulacijski postupak koji omogućava četiri diskretna stanja faze modulisanog signala naziva se kvadratura (kvaternarna) diskretna modulacija faze-QPSK, koja koristi multiple faznih pomjeraja od  $\pi/2$ . Svakom stanju faze ovdje su pridružena po dva binarna znaka. Osim ovog modulacijskog PSK postupka, postoji i PSK sa većim brojem stanja faze (8, 16, ...) S

porastom broja stanja faze opada otpornost signala na smetnje, ali se povećava spektralna djelotvornost. [6]

U slučaju QPSK, vjerovatnoća pojavljivanja neispravnog simbola se, pri velikim vrijednostima količnika signala i šuma – SNR (*Signal to Noise Ratio*), može aproksimirati kao:

$$P_s \approx 2Q\sqrt{\frac{E_s}{N_0}} \quad (15)$$

$$\text{pri čemu je } E_s = E_b \log_2 M \quad (16)$$

( $M$  – označava nivo modulacije) a funkcija  $Q(\cdot)$ :

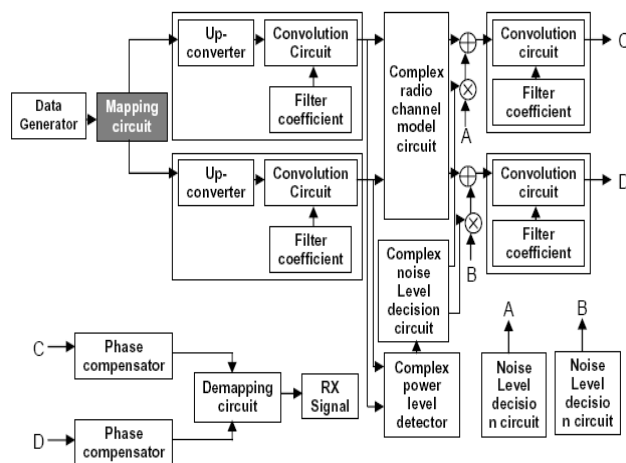
$$Q(x) = \frac{1}{\sqrt{2\pi}} \int_x^{\infty} e^{-t^2/2} dt = \frac{1}{2} \operatorname{erfc}\left(\frac{x}{\sqrt{2}}\right), x \geq 0 \quad (17)$$

Dakle, po teoriji, BER u slučaju modela kanala u kojem je prisutan bijeli Gausov šum (AWGN) i kanala u kojem je prisutan 1-putni *Rayleigh*-ev feding, za BPSK i QPSK, može se izračunati pomoću narednih relacija:

$$BER_{BPSK-AWGN} = \frac{1}{2} \operatorname{erfc}\left(\sqrt{\frac{E_b}{N_0}}\right) \quad (18)$$

$$BER_{BPSK-FADING} = \frac{1}{2} \left[ 1 - \frac{1}{\sqrt{1 + \frac{1}{E_b/N_0}}} \right] \quad (19)$$

Model QPSK sistema za prenos koji je u radu korišten za simuliranje BER performansi dat je na Sl. 4.



Sl. 4. Model QPSK sistema

Sa Sl. 4. se vidi da se vektor podataka (poruka koja se prenosi) smješta u kolo za pridruživanje (*mapping circuit*), gdje se sve 0 konvertuju u -1 a zatim se serijski podaci iz ulazne binarne sekvence razdvajaju na parne i neparne bitove, neparni se šalju na granu Q, a parni na granu I. I i Q podaci se zatim nadodmjeravaju kako bi generisali impulsnu *train sequence*. Trenutni talasni oblici dobijeni su konvolucijom I i Q impulsne *train sequence* i koeficijena *Nyquist*-ovog filtra, respektivno. Na prijemnoj strani, primljeni promijenjeni signal se filtrira za oba I i Q signala u cilju eliminisanja neželjenih signala. Filtrirani I i Q signali se ponovo uzorkuju kako bi se rekonstruisali sa ciljem eliminisanja vremena kašnjenja koje je posljedica konvolucije. Bazirano na *threshold* funkciji, ponovo uzorkovani I i Q podaci su demodulisani i kombinovani u originalnu serijsku formu vektora. Poređenjem generisane poruke sa demodulisanom određuje se BER.

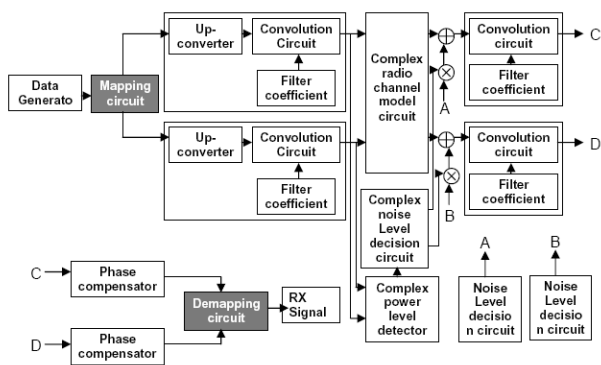
GMSK modulacija (*Gaussian Minimum Shift Keying*) se razlikuje od MSK modulacije po tome jer ima Gausov filtar na dijelu prije procesa modulacije, što čini izlaznu snagu signala mnogo kompaktnijom. Predmodulacijski Gausov filtar ima karakteristike da djeluje na uskom frekventnom području i karakteristiku da oštro reže signal. To omogućuje da guši visoko-frekvencijske komponente signala. Stepenn reagovanja na nadvišenja signala je nizak što omogućuje zaštitu od trenutnih pretjeranih odstupanja signala. GMSK, kao krma diskretne modulacije sinusnog signala, vrlo je moćan modulacijski postupak, koji objedinjuje karakteristike FSK i PSK postupaka sa nekim specifičnostima. [8]

BER performanse za GMSK sistem u slučaju kanala u kojem je prisutan bijeli Gausov šum (AWGN) se proračunavaju na osnovu naredne jednačine:

$$BER_{GMSK-AWGN}(E_b/N_0) \cong \operatorname{erfc}\left(\sqrt{\frac{1}{2} \frac{E_b}{N_0}}\right) \quad (20)$$

Primjena GMSK danas je vrlo proširena, tako da je za prenos podataka žičnim i bežičnim vezama nezaobilazan. Posebno je interesantan i zato što se primjenjuje u mobilnim komunikacijama - GSM.

Model GMSK sistema za prenos koji smo u radu koristili za simuliranje BER performansi dat je na Sl. 5.



Sl. 5. Model GMSK sistema

U poruci koja se prenosi sve 0 se konvertuju u -1 i nadodmjeravaju kako bi generisali impulsnu *train sequence*. Ovaj vektor podataka se zatim smješta u kolo za pridruživanje (*mapping circuit*), gdje se filtrira Gausovim filtrom. Serijski podaci se dalje konvertuju u paralelnu poruku dva kanala, kosinusne (I) i sinusne (Q) komponente. Poređenjem generisane poruke sa demodulisanom određuje se BER.

## 5. STRUKTURA ANALIZE BER PERFORMANSI

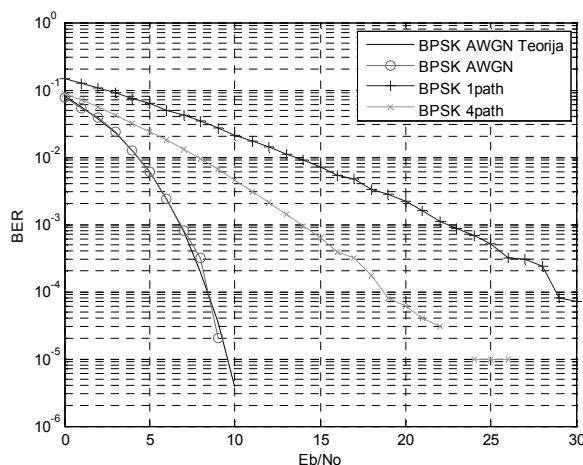
Simulacioni programi su napisani za svaku od tri PSK bazirane šeme za prenos i dva tipa kanala: „idealni“ i „najlošiji“ kanal (*worst case channel*), odnosno tako da rade u skladu sa BPSK, QPSK i GMSK modelima prikazanim na prethodnim slikama.

Za kanal u „idealnom“ slučaju (*ideal channel*), AWGN kviri signal koji se prenosi. Što se tiče najlošijeg slučaja, u našem radu su proučavana dva slučaja tj. kanal u kojem imamo prisustvo 1-putnog i 4-putnog *multipath* fedinga. Pojam 1-putni ovdje ne znači da prijemnik prima signal iz jednog pravca već je ustvari predajnik signala definisan kao jedan nezavisni izvor dok na prijemnom kraju

prijemnik prima najmanje šest ili više talasa koji generalno sačinjavaju *multipath* feding okruženje. 4-putni *multipath* feding sačinjavaju 4 nezavisna prenosa istog signala (koji je sačinjen od četiri 1-putnog *multipath* kanala). Povećanjem broja nezavisnih prenosa istog signala može se postići smanjenje uticaja *multipath* fedinga na signal. Ova šema se naziva *diversity*. [7] Dakle, *diversity* šeme se koriste da obnove informaciju iz nekoliko signala prenesenih preko nezavisnih feding puteva. Ovo podrazumjeva da metoda *diversity* šeme zahtijeva da broj puteva za prenos bude dostupan, svi prenosi istu poruku ali imaju nezavisne feding statistike. Srednja snaga signala na putevima trebala bi biti približno ista. Glavni zahtjev nezavisnog fedinga jeste da su primljeni signali nekorelisani (neusaglašeni). Stoga, uspjeh *diversity* šeme zavisi od stepena do kojeg su signali različitih *diversity* grana nekorelisani. Odgovarajuća kombinacija više signala bi veoma smanjila oštrinu fedinga i poboljšala pouzdanost prenosa. Zbog toga se visoka slabljenja rijetko pojavljuju simultano za vrijeme istih intervala u 2 ili više puteva. Najjednostavnija kombinujuća šema je selektovano kombinovanje koje je bazirano na principu selekcije najboljih signala (najveća energija ili SNR) među svim signalima primljenim iz različitih grana.

## 6. REZULTATI

Rezultati simulacije BPSK sistema za prenos u slučajevima kada u kanalu imamo prisustvo AWGN, 1-putnog i 4-putnog *multipath* fedinga, respektivno prikazani su na Sl. 6. Simulirajući BPSK šemu za prenos pod različitim uslovima komunikacijskog kanala, poželjno je utvrditi pod kojim uslovima kanala BPSK šema daje najbolje BER performanse. Naredna slika daje očekivane rezultate.



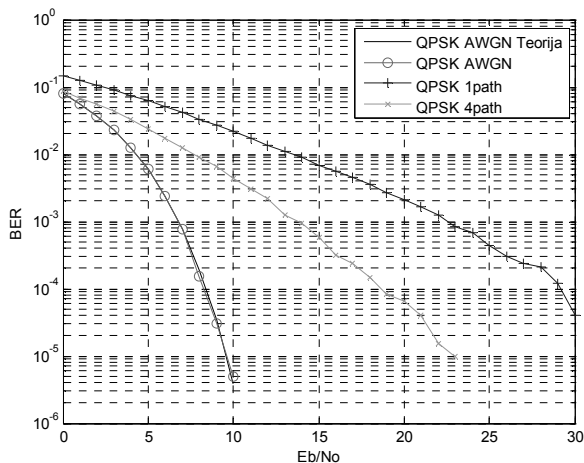
Sl. 6. BER performanse BPSK sistema za prenos u slučajevima kada u kanalu imamo prisustvo AWGN, 1-putnog i 4-putnog *multipath* fedinga, respektivno.

BPSK šema daje najbolje BER performanse u slučaju kada u kanalu imamo prisutan AWGN. Smatrajući da je to idealan kanal, to je bilo i za očekivati. BER performanse u prisustvu 1-putnog fedinga su najlošije dok se u prisustvu 4-putnog fedinga dobijaju prosječne BER performanse. Iz prethodno navedenog može se zaključiti da se imajući 4 nezavisna prenosa iste poruke mogu ublažiti uticaji fedinga na signal koji se prenosi.

Rezultati simulacije QPSK sistema za prenos u slučajevima kada u kanalu imamo prisustvo AWGN, 1-

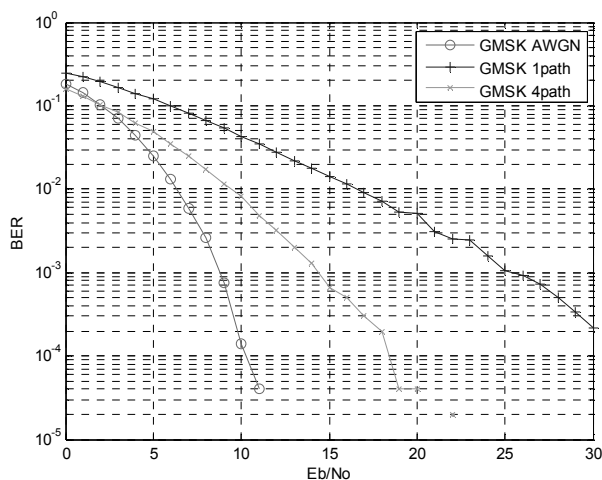


putnog i 4-putnog *multipath* fedinga, respektivno prikazani su na Sl. 7. Teorijski dobijene vrijednosti u prisustvu AWGN i 1-putnog *Rayleigh*-og fedinga potvrđuju valjanost simulacijskog programa za QPSK šema za prenos. Kao što je i bilo za očekivati QPSK šema daje najbolje BER performanse u slučaju kada je u kanalu prisutan AWGN. Kao u slučaju BPSK, QPSK BER performanse kada je u kanalu prisutan 1-putni feding su najlošije dok QPSK šema daje prosječne BER performanse u prisustvu 4-putnog fedinga.



Sl. 7. BER performanse QPSK sistema za prenos u slučajevima kada u kanalu imamo prisustvo AWGN, 1-putnog i 4-putnog *multipath* fedinga, respektivno.

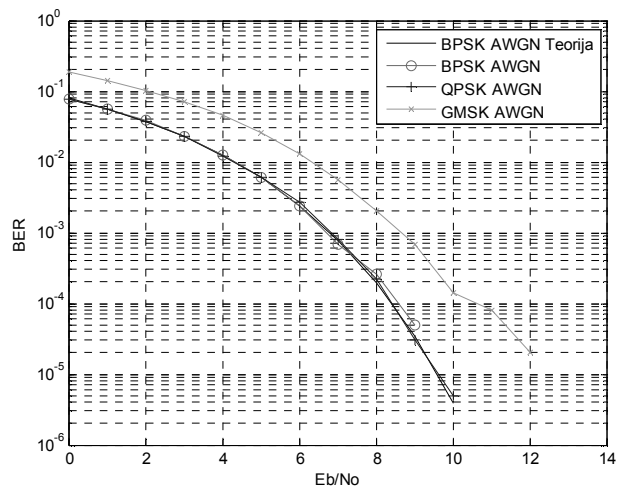
Rezultati simulacije GMSK sistema za prenos u slučajevima kada u kanalu imamo prisustvo AWGN, 1-putnog i 4-putnog *multipath* fedinga, respektivno, kao i teorijski dobijene vrijednosti prikazane su na Sl. 8.



Sl. 8. BER performanse GMSK sistema za prenos u slučajevima kada u kanalu imamo prisustvo AWGN, 1-putnog i 4-putnog *multipath* fedinga, respektivno.

Slično kao i u slučajevima BPSK i QPSK, GMSK daje najbolje BER performanse u prisustvu AWGN, najlošije BER performanse su u prisustvu 1-putnog fedinga i prosječne BER performanse za 4-putni feding.

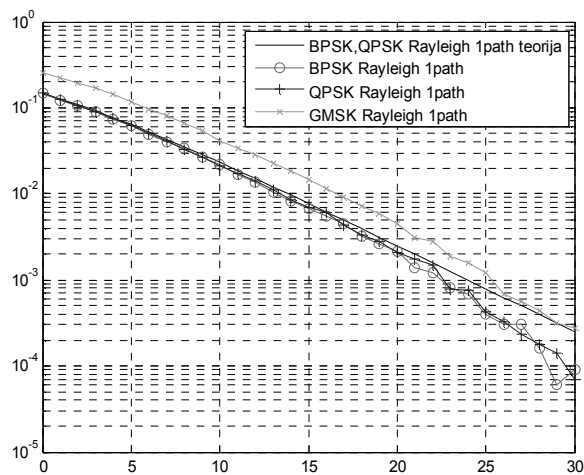
Prilikom poređenja performansi BPSK, QPSK i GMSK pod istim uslovima kanala, dobijena su tri grafa, jedan za svako stanje kanala.



Sl. 9. BER performanse u kanalu u kome je prisutan bijeli Gausov šum (AWGN)

Sa Sl. 9. se vidi da BPSK i QPSK daju slične rezultate. Poredeći njihov teoretski BER za AWGN jednačinu zaključuje se da su identični. Dakle ovaj rezultat je tačan. Čak i tada, može se zapaziti da BPSK zahtijeva manju snagu signala da bi postigao 0 BER. BER performanse u slučaju GMSK su značajno veće u odnosu na BPSK.

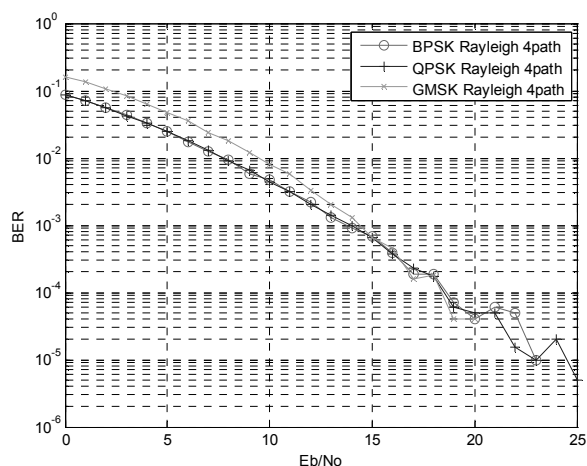
I u slučaju kanala u kojem je prisutan 1-putni feding, BPSK i QPSK daju slične rezultate i BPSK zahtijeva manju snagu signala za postizanje 0 BER od QPSK. Poredeći njihov teoretski BER za 1-putnu feding jednačinu zaključuje se da su identični. Dakle i ovaj rezultat je tačan. (Sl. 10.) GMSK BER performanse su značajno veće u odnosu na BPSK slučaj.



Sl. 10. BER performanse u kanalu u kome je prisutan 1-putni *multipath* feding

U slučaju kanala u kojem je prisutan 4-putni feding BPSK i QPSK daju slične rezultate sa BPSK zahtijevom manje snage signala za postizanje 0 BER u odnosu na QPSK.

BER u slučaju GMSK je neznatno veći od slučajeva BPSK/QPSK i na većim  $E_b/N_0$  ( $>15\text{dB}$ ), ovaj BER je sporiji od druga dva, BPSK i QPSK.



Sl. 11. BER performanse u kanalu u kome je prisutan 4-putni multipath fading

## 7. ZAKLJUČAK

Ovaj rad je rezultat proučavanja BER performansi PSK baziranih digitalnih šema u *multipath* fading okruženju korištenjem računarskih simulacija. Studija je pokazala metode korištene u svakoj modulacionoj šemi kao i razlike između modulacionih šema. BPSK je robusna (mali BER) i jako efikasna sve dok mali Eb/No može proizvesti 0 BER. QPSK je robusna kao i BPSK ali pri većim vrijednostima Eb/No. Međutim, dva puta je efikasnija od BPSK ili QPSK u granicama propusnog opsega.

Dobijeni rezultati mogu se sumirati:

- BER performanse za BPSK i QPSK su slične osim za 0 BER koji se može postići za BPSK na manjim Eb/No (manja snaga signala);
- Postignute BER performanse za sve PSK šeme u prisustvu 4-putnog *Rayleigh*-ovog fadinga su manje u odnosu kada je prisutan 1-putni *Rayleigh*-ev fading;
- Dobijeni BER za GMSK je veći u poređenju sa dobijenim vrijednostima BER-a za BPSK i QPSK, ali pri većim vrijednostima Eb/No, BER kod GMSK je manji u odnosu na prethodna dva.

## 8. LITERATURA

- [1] Theodore S. Rappaport, "Wireless Communications, principles and practice", Prentice Hall 2002
- [2] J.G Proakis.: "Digital Communications", 3rd ed., NY: McGraw-Hill, 1995.
- [3] Ed. Suthan S. Suthersan, Boca Raton: "Mobile Communications Handbook", CRC Press LLC, 1999
- [4] M. Ibnkahl: "Signal processing and Mobile communication systems", CRC Press LLC, 2000
- [5] H. Besar: "BER Performance study of PSK-based digital modulation schemes in multipath fading environment", Universiti Teknologi Malaysia, 2006
- [6] M. Stojčev, *Računarske mreže i prenos podataka*, Elektronski fakultet Niš, 2005
- [7] Mobile Communications Engineering Theory and Applications-Second Edition, McGraw-Hill 2004  
[www.digitalengineeringlibrary.com](http://www.digitalengineeringlibrary.com)
- [8] <http://www.complextoreal.com/tutorial.htm>

**Abstract** - The PSK-based digital modulation scheme used in GSM, GPRS, and 3G design are studied and identified during the course of this project. Evaluation of the PSK based communications systems in a Multipath Fading Channel using computer simulation (MATLAB) is performed and comparison of the Bit Error Rate (BER) Performance for a few variations of PSK based digital transmission schemes is obtained. Each PSK-based digital modulation under study are modeled and simulated under different channel conditions. Subsequently, a comparison study is carried out to obtain the BER performance for each PSK-based transmission scheme under 1-path and 4-path multipath fading conditions and to identify which modulation scheme gives best BER performance.

### BER PERFORMANCE STUDY OF PSK-BASED DIGITAL MODULATION SCHEMES

Mirjana Maksimović, Marijana Čosović

## KLASIFIKACIЈA MUZIČKIH AUDIO ZAPISA

Igor Marić, Vladimir Risojević

*Elektrotehnički fakultet, Univerzitet u Banjoj Luci*

**Sadržaj** – U radu je predstavljena automatska klasifikacija muzičkih audio zapisa po žanrovima. Prikazana su tri skupa obilježja koja obuhvataju muzičku teksturu, ritmičku strukturu i tonski sadržaj muzičkog audio zapisa. Dati su rezultati klasifikacije korištenjem opisanih obilježja i  $k$ -NN klasifikatora. Postignuta tačnost klasifikacije od 61% za deset muzičkih žanrova obećava i čini rezultate automatske klasifikacije uporedivim sa ljudskim. Takođe, analiziran je i značaj pojedinačnih obilježja u klasifikaciji i pokazano je da obilježja muzičke teksture daju najbolje performanse za korištene primjere.

### 1. UVOD

Stvaranje ogromnih digitalnih muzičkih audio baza podataka dolazi usljed digitalizacije postojećih analognih arhiva i potrebe arhiviranja novih sadržaja, što zahtijeva sve pouzdanije i brže alate za analizu i deskripciju sadržaja, koji će omogućiti njegovo pretraživanje i ispitivanje kao i interaktivni pristup. U tom kontekstu, muzički žanrovi su krucijalne kategorije jer su godinama široko korišteni od strane muzičke industrije i kolekcionara za organizovanje muzičkih kataloga, biblioteka, muzičkih kolekcija i radnji. Muzički žanrovi su kategorije, kreirane od strane čovjeka, koje su nastale kroz kompleksno međusobno djelovanje kulture, umjetnosti i marketinga da bi se okarakterisale sličnosti između muzičara ili kompozicija, kao i da bi se organizovale muzičke kolekcije. Uprkos njihovoj širokoj primjeni, muzički žanrovi nisu dovoljno definisani, što problem automatske klasifikacije čini netrivialnim [1].

U ovom radu je prikazan algoritam za automatsku klasifikaciju muzičkih audio zapisa na žanrove. Algoritam se sastoji od dva osnovna koraka. Prvi je reprezentacija zapisa korištenjem obilježja koja se određuju primjenom tehnika obrade signala na muzičke audio zapise. Drugi korak je primjena klasifikatora na dobijene vektore obilježja u cilju njihove klasifikacije u predefinisane kategorije.

Rad je organizovan na sledeći način. U drugom odjeljku prikazana su obilježja koja se koriste za reprezentaciju muzičkih audio zapisa i način njihovog određivanja. U trećem odjeljku prikazani su rezultati statističke evaluacije konstruisanog klasifikatora. Rad se završava zaključkom i listom korištene literature.

### 2. OBILJEŽJA AUDIO SIGNALA

Da bi se mogla izvršiti klasifikacija audio zapisa neophodno je signal predstaviti pomoću određenih obilježja, veličina koje oslikavaju određene karakteristike signala bilo u vremenskom, bilo u transformacionom, npr. frekvencijskom, domenu. Izdvojena obilježja se zatim koriste za obučavanje klasifikatora, a klasifikacija novih signala se vrši na osnovu njihovih obilježja izdvojenih korištenjem iste procedure.

#### 2.1 Obilježja teksture

Zvučni signali spadaju u grupu nestacionarnih signala, tj. njihove spektralne karakteristike se mijenjaju u vremenu. Zbog toga se analiziraju na kratkim vremenskim intervalima u kojima se može smatrati da je signal stacionaran i njegovi parametri su konstantni na tom intervalu. Ovaj vremenski interval naziva se *prozor analize*. Kada se u zvučnom signalu intervali sa različitim spektralnim karakteristikama izmjenjuju sa određenom pravilnošću, možemo govoriti o zvučnoj teksturi. Da bi se ova pojava kvantitativno ispitala neophodno je signal posmatrati na većem intervalu koji se naziva *prozor teksture*. Prozor teksture se sastoji od više prozora analize i njegovo trajanje je oko jedne sekunde. Istraživanja na ljudskim subjektima su pokazala da je čovjeku za prepoznavanje muzičkog žanra potrebno svega tri sekunde muzičkog zapisa [2]. Iz ovoga se dolazi do zaključka da čovjek za prepoznavanje muzičkog žanra koristi, pored drugih karakteristika audio signala i upravo opisanu muzičku teksturu. Da bi se muzička tekstura kvantitativno opisala koriste se sljedeća obilježja, zasnovana na spektralnim karakteristikama signala [2]:

**1) Spektralni centroid** se izračunava za svaki prozor analize i predstavlja centar mase amplitudnog spektra tog prozora određenog pomoću kratkotrajne Furijeove transformacije. Matematički ovo se može iskazati kao:

$$C_t = \frac{\sum_{k=1}^N k \cdot M_t(k)}{\sum_{k=1}^N M_t(k)} \quad (1)$$

gdje indeks  $t$  označava prozor analize, a  $M_t(k)$  je vrijednost amplitudnog spektra prozora  $t$  za  $k$ -tu diskretnu frekvenciju. Veća vrijednost ovog obilježja ukazuje na veći udio visokih frekvencija u spektru signala u prozoru analize. Prozori muzičkog signala imaju veću vrijednost spektralnog centroida od prozora govornog signala zato što muzički instrumenti proizvode tonove viših frekvencija od ljudskog glasa.

**2) Spektralni rolloff** predstavlja diskretnu frekvenciju  $R_t$  ispod koje se nalazi 85% raspodjele magnituda signala, tj.

$$\sum_{k=1}^{R_t} M_t(k) \approx 0.85 \cdot \sum_{k=1}^N M_t(k). \quad (2)$$

Vrijednost ovog obilježja je veća ukoliko je više energije signala sadržano u visokim frekvencijama.

**3) Spektralni fluks** odražava promjenu spektra između dva susjedna prozora analize. Izračunava se kao suma kvadrata razlika normalizovanih magnituda signala u dva susjedna prozora:

$$F_t = \sum_{k=1}^N (N_t(k) - N_{t-1}(k))^2 \quad (3)$$

gdje je  $N_t(k)$  normalizovana magnituda signala u prozoru  $t$ , a  $N_{t-1}(k)$  normalizovana magnituda signala u prethodnom prozoru  $t-1$ . Magnitude u svakom prozoru se normalizuju zbirom magnituda signala na svim frekvencijama za dati prozor. Ovo obilježje odražava dinamiku promjene spektra signala.

4) **Broj prolazaka kroz nulu** je obilježje koje se izračunava u vremenskom domenu. Njegova vrijednost je broj prolazaka signala kroz nulu na datom prozoru. Matematički,

$$Z_t = \frac{1}{2} \sum_{m=1}^M |\text{sgn}(x(m)) - \text{sgn}(x(m-1))| \quad (4)$$

gdje je  $x(m)$  signal u prozoru  $t$ , a  $M$  dužina tog prozora. Bezvučni govor ima višu vrijednost ovog obilježja od zvučnog govora. Pošto se u govornom signalu smjenjuju intervali zvučnog i bezvučnog govora to znači da se smjenjuju i intervali sa velikom i malom vrijednošću ovog obilježja. Sa druge strane broj prolazaka kroz nulu na jednom prozoru je kod muzičkog signala relativno konstantan.

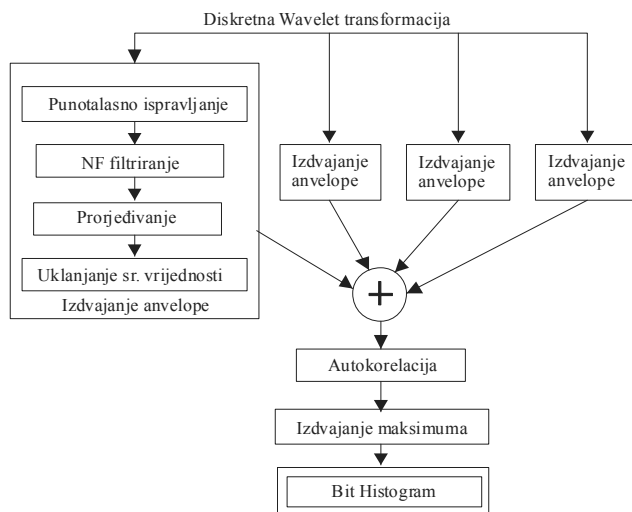
5) **Prozori sa niskom energijom** su prozori analize čija je energija manja od prosječne energije u jednom prozoru tekture. Ukoliko signal ima veći broj „tihih“ prozora analize vrijednost ovog obilježja će biti veća. Veći broj „tihih“ prozora analize karakterističan je za govorni signal. Kao obilježje se uzima procentualno učešće ovih prozora u ukupnom broju prozora analize signala.

6) **Mel-skalirani cepstralni koeficijenti (MFCC)** su obilježja motivisana ljudskom percepcijom audio signala i često se koriste za modeliranje u sistemima za prepoznavanje govora. Da bi se odredili MFCC, signal se propušta kroz banka filtera čije su centralne frekvencije uniformno raspoređene na logaritamski transformisanom frekvencijskoj osi. U radu je iskorišten ISP (Intelligent Sound Implementation) model realizacije MFCC-a [3].

Većina opisanih obilježja je vremenski promjenljiva, tj. njihova vrijednost se razlikuje u pojedinim prozorima analize u kojima se smatra da je zvučni signal stacionaran. Spektralni centroid, spektralni rolloff, spektralni fluks, broj prolazaka kroz nulu i MFCC se računaju za svaki prozor analize signala. Srednja vrijednost i varijansa ovih obilježja se računaju na svakom prozoru tekture. Sa druge strane, procenat prozora sa niskom energijom se izračunava na prozoru tekture i vrijednost ovog obilježja se dodaje u vektor obilježja za pojedini prozor tekture. Čitav signal se opisuje jedinstvenim vektorom obilježja koji predstavlja srednju vrijednost opisanih vektora obilježja za prozore tekture.

## 2.2 Obilježja ritma

Iako je ritam kao muzički pojam jednostavan za shvatiti, nije ga jednostavno definisati. Ljudska percepcija ritma je subjektivan doživljaj, ali u osnovi je ritam uvijek opisivao kao ponavljanje naglašenih elemenata ili cijelih segmenata unutar kompozicije. Pravilnost ritma, veza između osnovnog, tj. glavnog bita (eng. *beat*) i sporednih bita, tj. harmonika i relativna jačina sporednih bita i glavnog bita su karakteristike, odnosno, obilježja koja želimo predstaviti u vektoru obilježja. Da bi se došlo do vektora obilježja, potrebno je pethodno izvršiti detekciju bita, te konstruisati Beat Histogram (BH). Postupak za detekciju bita zasnovan na diskretnoj wavelet transformaciji (DWT) prikazan je dijagramom na Sl. 1 [2].



Sl. 1. Izračunavanje bit histograma

Za izdvajanje obilježja korištene su sljedeće tehnike obrade signala.

1) *Punotalasno ispravljanje:*

$$y[n] = |x[n]| \quad (5)$$

je primijenjeno da bi se tačnije i lakše izdvojila privremena anvelopa signala.

2) *Niskopropusno filtriranje:*

$$y[n] = (1 - \alpha) \cdot x[n] + \alpha \cdot y[n-1] \quad (6)$$

pomoću filtra sa jednim polom, sa  $\alpha = 0.99$ , koristi se za glačanje anvelope i uz punotalasno ispravljanje predstavlja standardnu tehniku izdvajanja anvelope.

3) *Prorjeđivanje:*

$$y[n] = x[kn] \quad (7)$$

gdje je uzeto  $k = 16$ , koristi se za smanjenje broja odmjerača signala radi smanjenja vremena izračunavanja autokorelacije bez efekta na performanse algoritma.

4) *Uklanjanje jednosmjerne komponente:*

$$y[n] = x[n] - E[x[n]] \quad (8)$$

se vrši da bi se signal centrirao na nulu za izračunavanje autokorelacije.

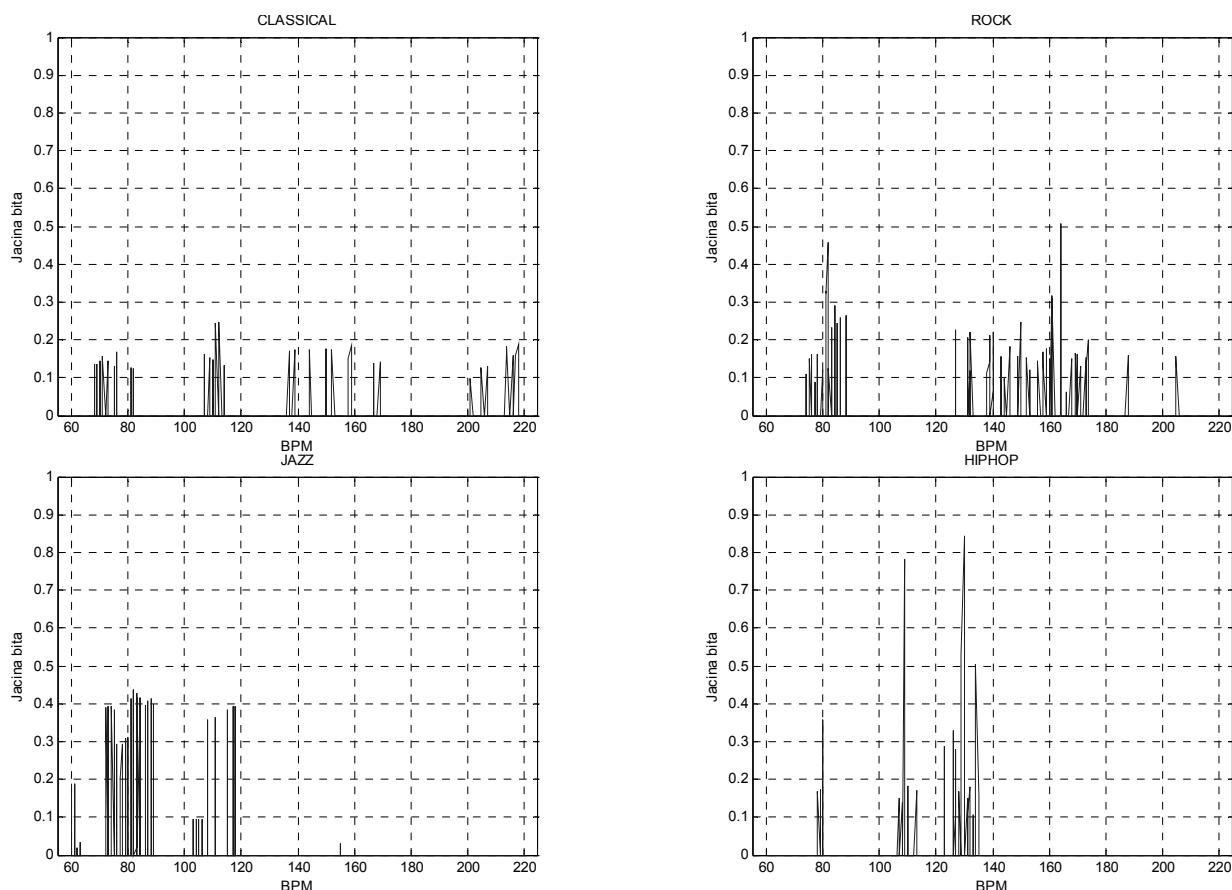
5) *Autokorelacija:*

$$y[n] = \frac{1}{N} \sum_n x[n] \cdot x[n-k] \quad (9)$$

je metoda kojom se vrši prepoznavanje periodičnosti (sličnosti) u signalu, tj. bita u našem slučaju. Obilježja ritma se dobijaju korištenjem poboljšane sumarne autokorelacione funkcije (*Enhanced Summary AutoCorrelation Function – ESACF*) [4], koja se dobija tako što se suma anvelopa prvo pozitivno odsiječe, zatim vremenski proširi sa faktorom 2 i oduzme od originalne odsječene funkcije. Isti proces se može ponoviti sa drugim cjelobrojnim faktorima kako bi se otklonili harmonici osnovnog bita.

Dominantna tri vrha ESACF koji su u rangu za detekciju bita, izdvojena su i dodata u BH. Svaka ćelija histograma odgovara "bitu po minuti" (*beats per minute-bpm*), od 60-220 bpm. Na ovaj način, tamo gdje je signal sebi najbliži, vrh u BH će biti najveći.

Na Sl. 2. prikazana su četiri bit histograma audio zapisa, trajanja 30s, iz različitih muzičkih žanrova. U gornjem lijevom uglu prikazan je bit histogram klasičke. To je histogram Mocartove četrdesete simfonije.



Sl. 2. Primjeri bit histograma

Primjećuje se da kompozicija nema izraženih vrhova u histogramu, kao i da je jačina postojećih vrhova veoma mala. Ova pojava je karakteristična za klasični žanr i dešava se zbog kompleksnosti i višestrukosti instrumenata u orkestru, kao i zbog činjenice da u klasičnoj muzici nije naglašena ritam sekcija. Malo jači vrhovi se mogu vidjeti u donjem lijevom uglu gdje je predstavljen histogram za pjesmu *I Can't Stop Loving You* koju izvodi Ray Charles. U pitanju je džez. I ovdje su vrijednosti histograma podjednake. Ističu se vrhovi oko 80bpm i 120bpm. U gornjem desnom uglu dat je histogram rok pjesme *Come Together*, koju izvide The Beatles. Dva najveća vrha histograma odgovaraju glavnom bitu, tj. tempu zapisa, na 80bpm i njegovom prvom harmoniku, dva puta većeg tempa, na 160bpm. Heuristički je pokazano da tempo pjesme najčešće odgovara prvom ili drugom vrhu histograma [2]. Vrhovi su više izraženi, jer rok žanr ima snažniji bit. Najveći vrhovi u donjem desnom uglu prikazuju snažnu ritmičku strukturu hip-hop pjesme *Candy Shop* izvođača 50Cent.

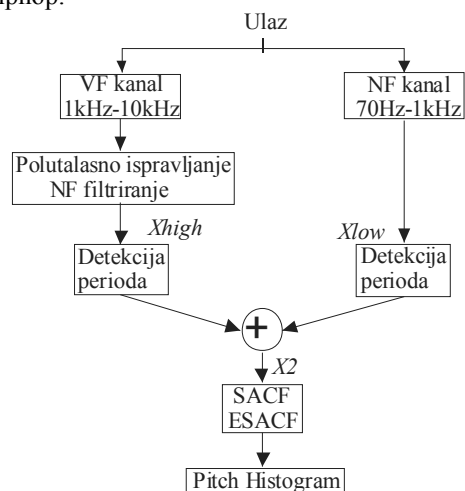
Dakle, sa Sl. 2. se može uočiti da oblik bit histograma kompozicije zavisi od muzičkog žanra kojem kompozicija pripada. U obilježja ritma spadaju:

- **A0,A1:** Relativne vrijednosti (podijeljene sumom vrijednosti) prvog i drugog vrha histograma;
- **RA:** Odnos veličina drugog i prvog vrha histograma;
- **P1,P2:** Period prvog i drugog vrha izražen u bpm;
- **SUM:** Suma duž cijelog histograma.

Za izračunavanje bit histograma DWT je primijenjena na prozore dužine 65536 odmjerača sa frekvencijom odmjeračanja 22050Hz, što odgovara dužini od 3s. Prozor je pomjeran sa pomakom od 32768 odmjerača, što odgovara dužini od 1,5s.

### 2.3 Obilježja tonaliteta

U sistemima za audio analizu, osobine tonaliteta najčešće se izražavaju uz pomoć Pitch Histograma (PH) [2]. PH predstavlja statističku reprezentaciju tonskog sadržaja muzičkog audio zapisa. Karakteristike tonaliteta izdvojene iz PH formiraju set obilježja tonaliteta. PH prikazuje broj pojavljivanja svakog tona (note) u muzičkom audio zapisu. Čelije histograma odgovaraju pojedinim tonovima i indeksirane su MIDI (Musical Instruments Digital Interface) brojevima. Žanrovi sa složenijom tonskom strukturom (kao što su klasika i džez) imaju raznovrsniji spektar tonova i manje izražene vrhove u svojim histogramima nego žanrovi sa "jednostavnijom" akordskom progresijom kao što su rok, pop ili hiphop.



Sl.3. Multiple Pitch Detection Algorithm

Algoritam za izračunavanje PH poznat je pod nazivom Multiple Pitch Detection Algorithm [4]. Ovaj algoritam bazira se na modelu dvokanalne pič (eng. *pitch*) analize. Blok dijagram ovog modela prikazan je na Sl. 3. Periodičnost se detektuje autokorelacionom funkcijom izračunatom pomoću:

$$x_2 = IDFT\left(\left|DFT(x_{low})\right|^k + \left|DFT(x_{high})\right|^k\right) \quad (10)$$

gdje su  $x_{low}$  i  $x_{high}$  signali prije detekcije periodičnosti u niskopropusnom i visokopropusnom kanalu respektivno, a DFT i IDFT označavaju diskretnu Furijeovu transformaciju i inverznu diskretnu Furijeovu transformaciju. Parametar  $k$  definiše kompresiju signala u frekvencijskom domenu (za standardnu korelaciju je  $k=2$ , optimalno  $k=0.67$ ). Na osnovu vrijednosti dobijene jednačinom (10) određuje se ESACF na način opisan kod određivanja BH. Tri dominantna vrha ESACF iz svakog prozora analize se dodaju u histogram. Tamo gdje se ovi vrhovi budu najviše poklapali vrijednost u histogramu će biti najveća. Frekvencije koje odgovaraju svakom vrhu histograma su preslikane u muzičke tonove, tako što svaka ćelija PH odgovara muzičkoj noti odgovarajuće frekvencije (na primjer  $A_4=440\text{Hz}$ ). Muzičke note su definisane MIDI notnim sistemom. Konverzija frekvencije u MIDI notni broj izvršena je jednačinom:

$$n = 12 \log_2\left(\frac{f}{440}\right) + 69 \quad (11)$$

gdje je  $f$  frekvencija u Hz, a  $n$  histogram bin (MIDI notni broj).

Postoje dvije verzije PH: folded (FPH) i unfolded histogram (UPH). UPH je kreiran prema jednačini (11). U slučaju FPH, sve note su mapirane u jednu oktavu pomoću jednačine:

$$c = n \cdot \text{mod } 12 \quad (12)$$

gdje je  $c$  ćelija FPH (tonovi jedne oktave). Zatim se FPH preslikava u kvintne krugove, tj. tako da se susjedni tonovi razlikuju za kvintu unaprijed, a kvartu unazad. Preslikavanje je implementirano formulom:

$$c' = (7 \cdot c) \text{ mod } 12 \quad (13)$$

gdje su  $c'$  nove ćelije histograma nakon preslikavanja. Broj 7 potiče od broja polutonova u okviru kvintnog intervala. Na ovaj način se dobija bolja slika odnosa između tonova, tj. dobijaju se izražene tonika i dominanta [5]. Dakle, FPH sadrži informacije vezane za tonski sadržaj muzike (tonalitet), dok UPH određuje raspon tonova.

Na Sl. 4 i 5. su dati primjeri PH za primjere iz žanrova džez i rok. Sa slika se može vidjeti da rok ima rjeđe i više izražene vrhove u histogramu nego džez. Ovo je posljedica činjenice da žanrovi kao što su džez ili klasika imaju širi raspon tonaliteta nego žanrovi kao što su rok ili pop.

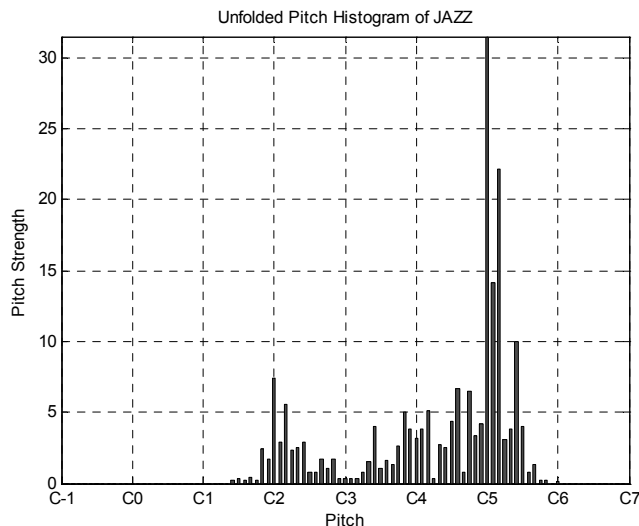
Obilježja koja predstavljaju tonski sadržaj formiraju se iz UPH i FPH. To su:

- **FA0:** Amplituda maksimalnog vrha FPH-a. Ovo odgovara osnovnom (glavnom) tonalitetu pjesme. Najčešće je to tonika ili dominanta. Ovaj vrh će biti veći za pjesme koje nemaju mnogo harmonijskih promjena.
- **UP0:** Period maksimalnog vrha UPH-a u bpm, što odgovara rasponu oktava glavnog tonaliteta pjesme.
- **FP0:** Period maksimalnog vrha FPH-a u bpm, što odgovara osnovnom tonalitetu pjesme.
- **IPO1:** Interval između dva najveća vrha FPH-a u bpm, što odgovara odnosu između tonskih intervala (terca, kvarta, kvinta,...). Za pjesme sa jednostavnom

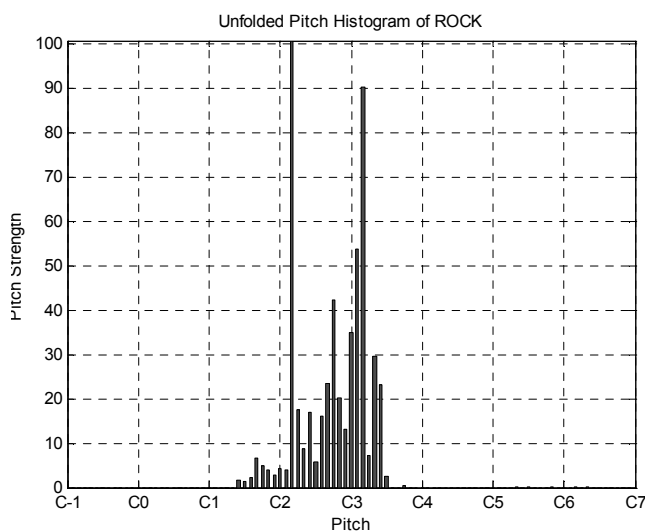
harmonijom ovo obilježje će imati vrijednosti 1 ili -1, što odgovara kvintnom ili kvartnom intervalu dva najveća pika.

- **OSUM:** Suma duž histograma. Ovo obilježje daje mjeru jačine pič detekcije.

Za formiranje PH korišteni su prozori analize dužine 512 odmjerača pri frekvenciji odmjeračanja od 22050 Hz, što iznosi oko 23ms.



Sl. 4. UPH za džez

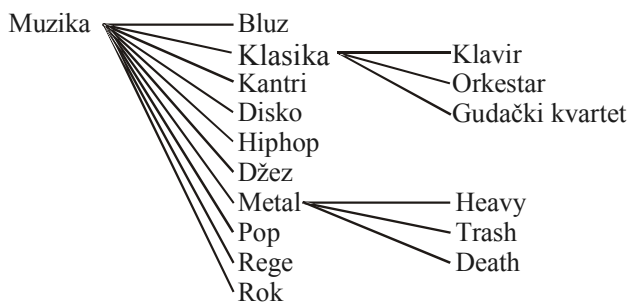


Sl. 5. UPH za rok

### 3. KLASIFIKACIJA AUDIO ZAPISA

Test kolekcija nad kojom je vršena klasifikacija sastoji se od 1000 audio zapisa sa muzikom. Svaki audio zapis je trajanja 30 sekundi i snimljen je mono, sa 16 bita i frekvencijom odmjeračanja od 22050Hz. Audio zapisi sadrže muziku koja obuhvata 10 različitih žanrova čija je hijerarhija data na Sl. 6. Neki od muzičkih primjera su instrumentalni, a neki sadrže i vokale. Korišteni audio zapisi su različitog kvaliteta jer su sakupljeni sa CD-a, radija i Weba. Ova kolekcija je korištena i u radu [2].

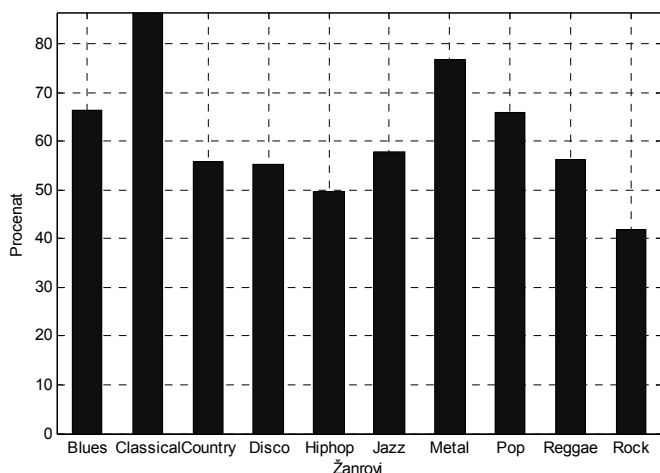
Za klasifikaciju je korišten  $k$ -NN klasifikator sa Mahalanobisovom distancom. Testiranje je izvršeno 10-strukom unakrsnom validacijom (*10-fold cross-validation*)[6].



Sl. 6. Hijerarhija muzičkih žanrova

### 3.1 Rezultati klasifikacije

Ukupan procenat tačno klasifikovanih žanrova iznosi oko 61%. Procenati tačno klasifikovanih primjera po pojedinim žanrovima prikazani su na Sl. 7. Može se vidjeti da je klasika sa tačnošću od 90%, kao jedinstven i nezavisan žanr separabilnija od ostalih žanrova. Takođe se ističe metal kao jedinstven žanr. Najmanji procenat tačne klasifikacije ima rok žanr, što je logično ako se uzme u obzir njegova povezanost sa drugim žanrovima.



Sl. 7. Klasifikacija žanra

Tabela 1. daje detaljniji uvid u klasifikaciju muzičkih žanrova u formi matrice konfuzija. Kolone matrice odgovaraju aktuelnom žanru, a redovi predviđenom. Na primjer, ćelija u 6. redu i 2. koloni ima vrijednost 7, što znači da je 7% klasične muzike (kolona 2) pogrešno klasifikovano kao džez (red 6). Procenat tačno klasifikovanih žanrova nalazi se duž dijagonale matrice konfuzija. Matrica konfuzija prikazuje da su pogreške u klasifikaciji slične onome što bi i čovjek uradio. Na primjer, klasična muzika je klasifikovana kao džez u kompozicijama koje imaju snažan ritam, od kompozitora kao što su *Leonard Bernstein* i *George Gershwin*. Bluz žanr se preklapa sa džezom, rokom i kantrijem, kantri sa džezom i rokom, rege sa hiphopom, itd. Kao što je pomenuto, rok žanr ima najmanju tačnost i lako se pomiješa sa ostalim žanrovima što je očekivano zbog prirode samog žanra.

U Tabeli 2. data je matrica konfuzija klasifikovanih podžanrova u okviru klasične muzike. Ukupna tačnost klasifikacije iznosi 78% što je odlično. Iz matrice konfuzija se može vidjeti da je orkestralna muzika pogrešno klasifikovana kao gudački kvartet u 28% slučajeva, što je očekivano ako se uzme u obzir da se orkestri većinom sastoje od žičanih instrumenata.

Tabela 1.- Matrica konfuzija žanrova

	bl	cl	co	di	hi	ja	me	po	re	ro
bl	67	1	5	4	6	9	2	2	7	7
cl	0	87	2	1	0	12	0	0	0	2
co	8	1	56	7	1	13	2	6	6	17
di	3	1	5	55	11	1	2	7	5	7
hi	3	0	1	6	50	2	5	6	10	1
ja	7	7	9	1	1	58	0	3	1	2
me	2	1	2	3	3	0	77	1	0	13
po	0	0	1	11	7	1	0	66	9	5
re	1	0	4	5	19	0	0	3	56	4
ro	9	2	15	7	2	4	12	6	6	42

Tabela 2.-Matrica konfuzija klasičnog žanra

	Klavir	Orkestar	Gudački kvartet
Klavir	82	0	8
Orkestar	1	72	11
Gudački kvartet	17	28	81

Matrica konfuzija data Tabelom 3. prikazuje rezultate klasifikacije metal žanra na predložene podžanrove. Ukupna tačnost klasifikacije iznosi 65%. Može se primjetiti da se izdvaja *death* žanr kao karakterističan. Ovaj žanr je upečatljiv po specifičnom načinu pjevanja i boji glasa vokala, kao i načinu sviranja i melodici. *Heavy* i *trash* metal se uveliko preklapaju. Može se reći da *trash* sadrži *heavy* kao i obrnuto, jer ipak *heavy metal* je korijen metal muzike.

Tabela 3.-Matrica konfuzija metal žanra

	Heavy	Trash	Death
Heavy	68	51	7
Trash	23	46	11
Death	9	2	82

Tabela 4. prikazuje procenat tačnosti klasifikacije  $k$ -NN klasifikatora za različite vrijednosti parametra  $k$  i tri skupa muzičkih žanrova. Tačnost klasifikacije je data srednjom vrijednosti i standardnom devijacijom tačno klasifikovanih primjera u unakrsnoj validaciji. Može se vidjeti da se za  $k=3$  dobijaju optimalni rezultati. U prvom redu tabele dati su rezultati koji bi se dobili ako bi se klasifikacija vršila slučajnim izborom žanra.

Tabela 4.-Srednja vrijednost i devijacija tačnosti

	Žanrovi(10)	Klasika(3)	Metal(3)
Slučajna	10	33	33
$k$ NN(1)	58 ± 1	78 ± 5	55 ± 8
$k$ NN(3)	61 ± 1	72 ± 4	65 ± 6
$k$ NN(5)	60 ± 1	67 ± 8	54 ± 6
$k$ NN(7)	60 ± 1	59 ± 6	52 ± 4

Tabela 5. prikazuje individualni značaj predloženih skupova obilježja u automatskoj klasifikaciji muzičkih žanrova. Klasifikacija je izvršena za  $k=3$ . Prvi red u tabeli predstavlja slučajnu klasifikaciju, dok poslednji red odgovara kompletnom skupu obilježja. Broj u zagradama iza oznake obilježja predstavlja broj obilježja za taj individualni skup obilježja. Kao što može da se vidi, obilježja koja nisu

bazirana na teksturi, obilježja tonaliteta (Pitch Histogram Features-PHF) i obilježja ritma (Beat Histogram Features-BHF) daju lošije rezultate od obilježja zasnovanih na teksturi (STFT, MFCC) osim za slučaj metal žanra gdje su približno ista. Pošto je metal muzika veoma melodična, ritmična, harmonična i brza odatle i veća tačnost pri korištenju obilježja tonaliteta i ritma. U svim slučajevima predloženi skup obilježja daje bolje rezultate od slučajne klasifikacije, što bi značilo da obilježja daju određene informacije o muzičkim žanrovima i muzičkom sadržaju uopšte.

Tabela 5.-Značaj individualnih setova obilježja

	Žanrovi(10)	Klasika(3)	Metal(3)
RND	10	33	33
PHF(5)	35	48	<b>48</b>
BHF(6)	24	46	<b>55</b>
STFT(9)	<b>45</b>	<b>56</b>	<b>44</b>
MFCC(10)	<b>59</b>	<b>70</b>	<b>54</b>
FULL(30)	61	72	65

Tačnost klasifikacije sa kompletnim skupom obilježja (FULL(30)) u nekim slučajevima nije bitno veća od klasifikacije sa pojedinačnim skupovima obilježja (što se vidi iz Tabele 5). Ova činjenica ne mora da znači da su obilježja međusobno korelisana ili da ne sadrže korisne informacije, jer može se desiti slučaj da se specificirani fajl korektno klasifikuje pomoću dva različita skupa obilježja koji sadrže različite i nekorelisane informacije, tj. obilježja. Takođe, iako su izvjesna pojedinačna obilježja korelisana, dodavanje svakog specifičnog obilježja poboljšava tačnost klasifikacije. Obilježja zasnovana na ritmu i tonalitetu čini se imaju veću ulogu u klasifikaciji žanrova *Klasika* i *Metal* u poređenju sa kompletnim skupom žanrova. Ovo bi moglo da znači da, ako je moguće, treba skup *Žanrovi* podijeliti dublje na podžanrove.

#### 4. ZAKLJUČAK

Uprkos nejasnoj prirodi žanrovskih granica, klasifikacija muzičkih audio zapisa po žanrovima može se izvršiti automatski sa tačnošću koja se može porediti sa ljudskom klasifikacijom. Tri skupa obilježja koji predstavljaju teksturu, ritmički i tonski sadržaj muzičkog signala su izračunati i iskorišteni za klasifikaciju muzičkih audio zapisa primjenom  $k$ -NN klasifikatora, koji je testiran sa velikom kolekcijom raznovrsnih audio zapisa. Korištenjem predstavljenog skupa obilježja postignuta je ukupna tačnost klasifikacije od 61% na skupu muzičkih audio zapisa podijeljenom na deset žanrova, kao i 78% i 65% za klasifikaciju klasičnog i metal žanra na podžanrove. U radu je takođe prikazan i značaj pojedinačnih skupova obilježja u klasifikaciji muzičkih audio zapisa. Pored toga, ispitivane su performanse  $k$ -NN klasifikatora, odnosno, zavisnost srednje vrijednosti i standardne devijacije procenta

tačnih klasifikacija od parametra  $k$ , koji utiče na glasanje u *Nearest Neighbor* algoritmu. Uspjeh klasifikacije korištenjem predloženih obilježja svjedoči o njihovom potencijalu za korištenje i u drugim automatskim tehnikama, kao što su pretraživanje po sličnosti, segmentacija i audio thumbnailing.

Za dalji rad svakako bi trebalo izvršiti dodatna poboljšanja obilježja, pa čak i dodavanje novih, kao i raditi na poboljšanju algoritama za njihovo izdvajanje. Iz dosadašnje analize problema klasifikacije muzičkih audio zapisa po žanru očigledno je da je potrebno izvršiti proširenje hijerarhije žanrova, kako po širini, tako i po dubini. Dva dodatna izvora informacija o muzičkom žanru su melodija i glas izvođača. Takođe u budućim istraživanjima treba obratiti pažnju na druge semantičke deskriptore kao što su emocije i stil pjevanja. Više istraživanja obilježja tonaliteta trebalo bi takođe dovesti do boljih performansi.

#### 5. LITERATURA

- [1] N. Scaringella, G. Zoila, and D. Mlynek, "Automatic Genre Classification of Music Content," *IEEE Signal Processing Magazine*, Vol. 23, No. 2, pp. 133-141, 2006.
- [2] G. Tzanetakis and P. Cook, "Musical Genre Classification of Audio Signals," *IEEE Transactions on Signal Processing*, Vol. 10, No. 5, 2002.
- [3] S. Sigurdsson, K. B. Petersen, and T. Lehn-Schiøler, "Mel Frequency Cepstral Coefficients: An Evaluation of Robustness of MP3 Encoded Music," in *Proc. 7<sup>th</sup> International Conference on Music Information Retrieval, ISMIR 2006*, Victoria, Canada, 2006, pp. 286-289.
- [4] T. Tolonen and M. Karjalainen, "A Computationally Efficient Multipitch Analysis Model," *IEEE Transactions on Speech and Audio Processing*, Vol. 8, No. 6, pp. 708-716, November 2000.
- [5] D. Despić, *Teorija Muzike*, Zavod za udžbenike, Beograd, 2007.
- [6] R. Duda, P. Hart, and D. Stork, *Pattern Classification*, 2<sup>nd</sup> ed., John Wiley and Sons, 2001.

**Abstract** – In this paper, the automatic classification of musical audio recordings into a hierarchy of musical genres is explored. Three features sets for representing timbral texture, rhythmic content and pitch content of musical audio signals are proposed. We give classification results using described features and  $k$ -NN classifier. Accuracy of classification is 61% for ten musical genres and this result is comparable to results reported for human musical genre classification. We also analyzed the significance of individual features for classification and we show that timbral texture features yield the best results for this dataset.

#### CLASSIFICATION OF MUSICAL AUDIO RECORDINGS

Igor Marić, Vladimir Risojević



## КОМПРЕСИЈА НАПОНСКИХ И СТРУЈНИХ СИГНАЛА ПРИЛИКОМ МЈЕРЕЊА КВАЛИТЕТА ЕЛЕКТРИЧНЕ ЕНЕРГИЈЕ

Алексеј Аврамовић, Славица Савић, Александар Пајкановић, *Електротехнички факултет у Бањој Луци*

**Садржај** – Ради одржавања што квалитетнијег напајања електричном енергијом (*power quality monitoring*), врше се одговарајућа мјерења сигнала. Да би се добили релевантни и поуздани подаци потребно је вршити мјерења и прикупљати податке у временском интервалу од неколико дана. Стога, ради се о великој количини података, па практичан проблем представља, њихово одговарајуће складиштење и пренос. Овај рад представља анализу и преглед могућности компримовања прикупљених података приликом такве врсте мјерења. Показује се да дискретна косинусна трансформација може обезбедити велике степене компресије уз услов мале грешке ефективне вриједности мјереног сигнала.

### 1. УВОД

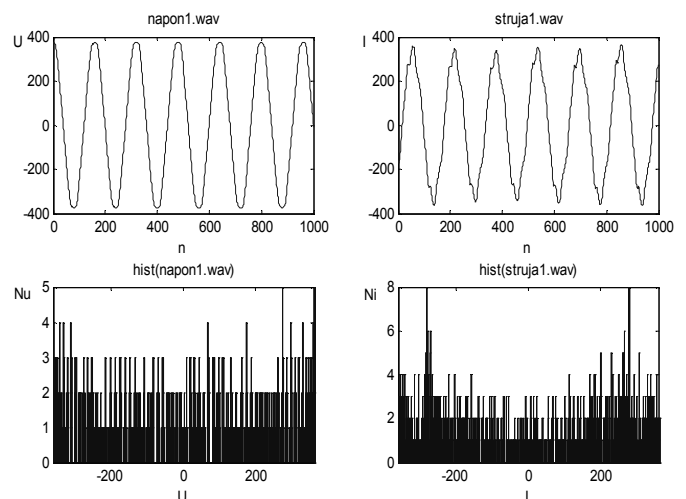
Потреба за компримовањем сигнала карактеристичних особина резултује развојем одговарајућих алгоритама и практичних рјешења намјењених искључиво у сврху компримовања тих сигнала. Наглашена потреба за одређеним степеном компресије и могућностима рачунања тражених параметара са толерантном грешком, чини проблем компримовања одређене врсте сигнала јединственим. Приликом мјерења квалитета напајања електричном енергијом, потребно је мјерити или рачунати низ параметара, као што су снага, фактор снаге, фазни помјераји, вриједности хармоника, фактори изобличења, ефективна вриједност напона и струје итд., који морају бити одређене тачности. Проблем настаје због потребе да се сигнал што је могуће више компримује, што је обично могуће постићи компримовањем са губицима, што резултује грешкама реконструисаног сигнала. Грешке, које уносе у поступак компресије, не смију да буду такве да покваре тачност мјерених параметара од значаја, више од дозвољене границе. Очигледно је да потреба за одређеним степеном компресије и дозвољеним процентом грешке мјерених параметара, представља компромис између захтјева и могућности. Стога је избор компресионе методе од великог значаја и односи се искључиво на проблем компримовања конкретних сигнала. Такође, да би се добили релевантни подаци, мјерења је често потребно вршити у дужем временском интервалу, што резултује веома великом количином података коју је потребно обрадити, па је и поред сталног проширења капацитета меморија, проблематично постићи жељени степен компресије водећи рачуна и о максималним дозвољеним грешкама мјерених параметара. У овом раду разматране су могућности интегралних трансформација у сврху компримовања мјереног сигнала електричне енергије, односно напона и струје. Примјена кодних техника није разматрана, већ је за чување података кориштено *zip*-овање. Као испитни узорци кориштени су сигнали

добijени приликом мјерења квалитета електричне енергије, које је уступила словенска фирма METREL. Овај проблем је већ резултовао пријављивањем неколико патената, који га рјешавају на својеврстан начин. Да би се мјерени подаци могли практично употребити за детекцију и увид у природу потенцијалних проблема, у многим патентима [1] и [2] се наглашава потреба за праћењем сигнала током читавог времена мјерења, што има за послједицу генерисање велике количине података.

Рад је даље организован на слиједећи начин. У другој секцији је дат преглед карактеристика обрађиваног сигнала и анализа проблема. Секција три описује предложене трансформације, док секција четири даје резултате обраде сигнала и њихову дискусију. Секција пет је закључак.

### 2. КАРАКТЕРИСТИКЕ СИГНАЛА

Већ је поменуто да се конкретан проблем односи на компримовање измјерених сигнала напона и струје, те да се ради о мјерењима у дужем временском периоду. Нпр. ако се мјерења врше непрестано током 30 дана, са фреквенцијом одмјеравања од 5120 одмјерака у секунди и то за осам мјерних канала (четири струјна и четири напонска) и ако су одмјерци представљени двобајтним податком, долази се до количине од приближно 200 GB. Приликом израде алгорита за компримовање, потребно је искористити одређене карактеристике података, да би се добио задовољавајући степен компресије, а при томе сачувала могућност рачунања значајних параметара. Међутим, потреба за константним праћењем евентуалних промјена периодичности резултује великом количином униформног распоређених података. На Слици 1. видимо узорке сигнала напона и струје и њихове хистограме.

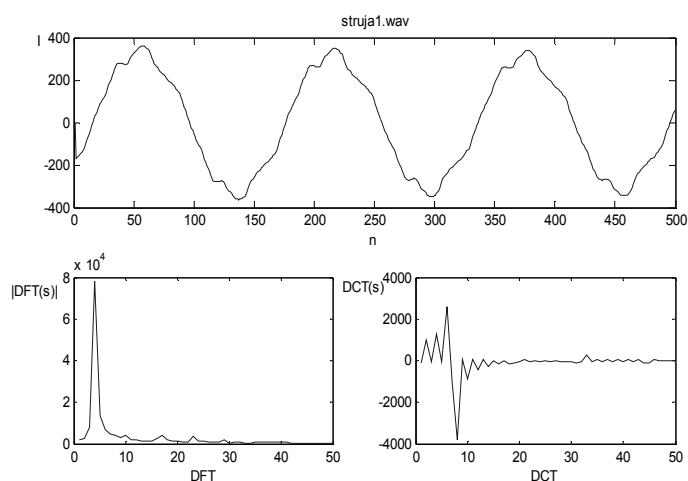


Сл 1. Узорци сигнала и њихови хистограми

Ако посматрамо сигнал у дужем временском интервалу, видимо да је сигнал напона углавном периодичан, док се за сигнал струје и поред варијација и временских одступања од периодичности може закључити да постоје интервали када је сигнал приближно периодичан.

### 3. ТРАНСФОРМАЦИЈЕ СИГНАЛА

Због наглашене периодичности сигнала, погодно је користити интегралне трансформације које ће дати одговарајуће информације о периодичности сигнала. Стога, практична рјешења користе дискретну Фуријеову и чешће *wavelet* трансформацију. Ипак, познато је да са у случају компримовања, дискретне косинусна трансформација има боље карактеристике од дискретне Фуријеове трансформације због компактније репрезентације енергије сигнала у спектралном домену. То се може потврдити са примјера струјног сигнала (Слика 2.). Уочава се да су вриједности коефицијената DFT-е знатно веће од коефицијената DCT-а, што оставља мање могућности занемаривања малих коефицијената. Друга предност косинусне трансформације јесте чињеница да је она реална и за разлику од комплексне Фуријеове трансформације постиже бољи степен компресије.



Сл. 2. Узорак сигнала струје и његове трансформације

Поред дискретне косинусне трансформације, у обзир би могла да се узме и дискретна синусна трансформација, али је већ показано да због граничних услова има слабије могућности компримовања у односу на косинусну трансформацију. Са друге стране *wavelet* трансформација се често користи у практичним примјенама за компримовање података према различитим критеријумима [3], [4], [5]. Нпр. аутори у [4] користе DWT за компримовање *power monitoring* података према критеријуму минималне грешке мјерења активне и реактивне снаге. Због присуства темпоралне варијабле DWT-а, истраживана је њена примјена приликом аутоматског окривања и класификације догађаја.

Симулацијама су тестиране перформансе DCT и DWT, према критеријумима степена компресије и грешке средњеквадратне вриједности сигнала и тоталне

хармонијске дисторзије (THD), у односу на параметре прага вриједности коефицијената и дужине узорка. За рачунање DCT кориштена је варијанта:

$$X_d(k) = \sqrt{\frac{2}{N}} \sum_{n=1}^N x(n) \cos\left(\frac{\pi(2n-1)(k-1)}{2N}\right) \quad (1)$$

за  $k = 1, \dots, N$ , док је DWT имплементирана декомпозицијом сигнала на неколико нивоа са различитим основним филтрима.

### 4. РЕЗУЛТАТИ

Компримовање сигнала је проведена у три основна корака, трансформација, постављање прага (threshold) и компримовање *zip*-ом који користи једну варијанту *LZW* метода. Рачунање средњеквадратне вриједности сигнала и хармонијске дисторзије сигнала је проведено према слиједећим формулама, за средњеквадратну вриједност:

$$RMS = \sqrt{\frac{1}{N} \sum_{n=1}^N x(n)^2} \quad (2)$$

и за укупну хармонијску дисторзију:

$$THD = \sqrt{\frac{50 \sum_{i=2}^N V_i^2}{V_1^2}} \quad (3)$$

Резултати компримовања извршеног помоћу дискретне косинусне трансформације су приказани у Табели 1. Компримовање је вршено са различитим бројем одмјерака, односно дужинама узорка и праговима. Излазни параметри су степен компресије, релативне грешке RMS-а и THD-а, и постотак нултих коефицијената након *thresholding*-а трансформата. Оптимално рјешење треба да понуди што је могуће већи степен компресије, уз што је могуће мање релативне грешке.

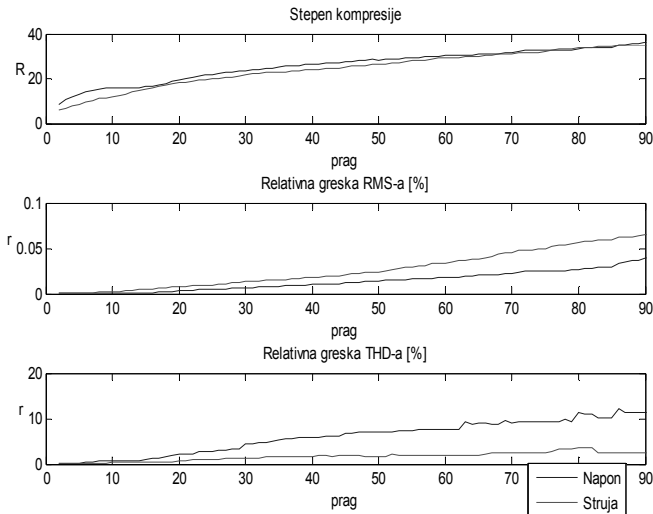
Табела 1. а Компримовање напоског сигнала примјеном дискретне косинусне трансформације

Трајање [s]	праг	Ст. ком	$D_{rms}$ [%]	$D_{ind}$ [%]	Нулти кф. [%]
1.6	10	15.88	-0.0007	-0.70	94.59
1.6	50	28.35	-0.0137	-7.06	97.31
3.2	10	17.87	-0.0010	-1.82	94.95
3.2	50	39.57	-0.0140	-14.80	97.97
6.4	10	21.25	-0.0007	-3.30	95.59
6.4	50	42.23	-0.0089	-16.856	97.92
12.8	10	33.51	-0.0006	-4.53	97.30
12.8	50	69.65	-0.0063	-28.51	98.79
25.6	10	40.32	0.0002	-7.22	97.72
25.6	50	81.62	-0.0043	-38.00	98.94
51.2	10	51.58	0.0030	-5.69	98.12
51.2	50	91.18	-0.0003	-29.96	99.04
102.4	10	60.98	0.0056	-13.87	98.43
102.4	50	143.48	-0.0005	-49.87	99.44
204.8	10	67.98	0.0467	-11.91	98.58
204.8	50	204.72	0.0415	-50.87	99.63

Табела 1.б Компримовање струјног сигнала примјеном дискретне косинусне трансформације

Трајање [s]	праг	Ст. ком	$D_{rms}$ [%]	$D_{thd}$ [%]	Нулти кф. [%]
1.6	10	12.08	-0.0024	-0.30	92.90
1.6	50	26.17	-0.0242	-1.71	97.14
3.2	10	15.20	-0.0023	-0.38	94.31
3.2	50	34.35	-0.0218	-3.55	97.75
6.4	10	17.36	-0.0021	-0.38	94.97
6.4	50	41.11	-0.0171	-0.47	98.01
12.8	10	19.94	-0.0020	-0.75	95.63
12.8	50	51.77	-0.0161	-3.32	98.47
25.6	10	23.59	-0.0018	-0.80	96.20
25.6	50	59.36	-0.0139	-4.51	98.66
51.2	10	27.31	-0.0019	-0.99	96.71
51.2	50	73.55	-0.0148	-7.96	98.95
102.4	10	29.41	-0.0020	-1.75	96.95
102.4	50	88.55	-0.0153	-11.55	99.09
204.8	10	32.66	-0.0019	-2.39	97.23
204.8	50	100.66	-0.0144	-13.25	99.22

Прегледом Табела 1.а и б може да се уочи да је грешка средњеквадратне вриједности веома мала и да се незнатно мијења промјеном прага и дужине сигнала. Такође, може се уочити да се степен компресије повећава са повећањем броја улазних узорака, тј. трајања сигнала. Даље, поређењем грешке дисторзије напона и струје, уочава се да је она знатно мања у случају струје, дакле, релативна грешка мањих вриједности дисторзије (што је случај са напонам) је већа. На Слици 3 видимо графички приказ претходних резултата.



Сл. 3. Графички приказ зависности степена компресије и грешака у односу на праг, за трајање сигнала од 1.6 [s]

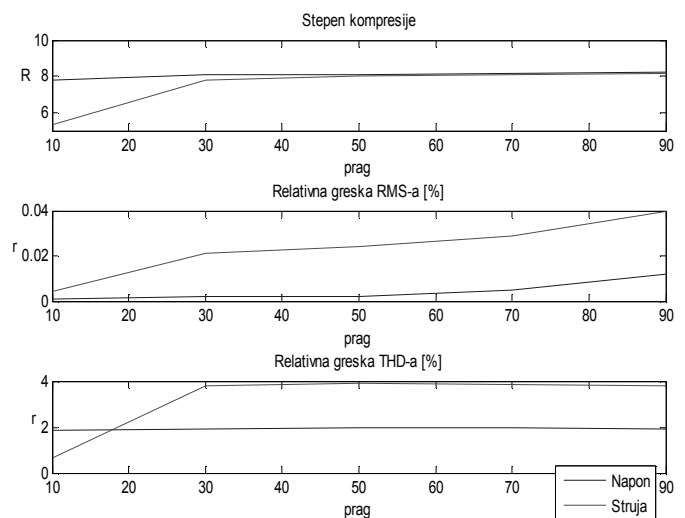
У Табели 2 су приказани одабрани резултати компримовања методом која користи wavelet трансформацију, Daubechies филтре другог и осмог реда, са нивоима декомпозиције два и четири. Прегледом параметара компресије примјеном wavelet трансформације, такође, можемо да уочимо да се грешка средњеквадратне вриједности незнатно повећава повећањем прага. Поређењем са резултатима добијеним примјеном косинусне трансформације уочава се постизање мањег степена компресије, примјеном wavelet трансформације.

Табела 2.а Компримовање напонског сигнала примјеном дискретне вејлет трансформације

Тр. [s]	$\Phi$ .	N	np	Ст. ком	$D_{rms}$ [%]	$D_{thd}$ [%]	Нулти кф. [%]
1.6	db2	2	10	4.21	-0.0006	-0.06	75.13
1.6	db2	2	50	4.34	-0.0078	1.27	76.12
1.6	db2	4	10	6.71	-0.0020	-0.66	86.21
1.6	db2	4	50	11.34	-0.0315	-27.80	91.94
1.6	db8	2	10	4.20	-0.0002	-0.04	75.47
1.6	db8	2	50	4.33	-0.0070	6.43	76.48
1.6	db8	4	10	9.06	-0.0018	-2.42	90.33
1.6	db8	4	50	14.71	-0.0194	-18.48	94.25
6.4	db2	2	10	4.32	-0.0007	-0.06	75.22
6.4	db2	2	50	4.45	-0.0071	1.27	76.13
6.4	db2	4	10	6.48	-0.0021	-0.66	84.78
6.4	db2	4	50	11.68	-0.0284	27.8	91.68
6.4	db8	2	10	4.32	-0.0007	-0.04	75.26
6.4	db8	2	50	4.45	-0.0062	6.43	76.16
6.4	db8	4	10	9.16	-0.0011	-2.42	89.32
6.4	db8	4	50	16.46	-0.0258	-18.48	93.98

Табела 2.а Компримовање струјног сигнала примјеном дискретне вејлет трансформације

Тр. [s]	$\Phi$ .	N	np	Ст. ком	$D_{rms}$ [%]	$D_{thd}$ [%]	Нулти кф. [%]
1.6	db2	2	10	3.95	-0.0053	-0.65	74.29
1.6	db2	2	50	4.30	-0.0159	-1.30	76.20
1.6	db2	4	10	4.83	-0.0077	-1.08	81.03
1.6	db2	4	50	9.66	-0.0643	-10.76	90.61
1.6	db8	2	10	4.16	-0.0013	-0.09	75.43
1.6	db8	2	50	4.26	-0.0085	0.62	76.24
1.6	db8	4	10	4.98	-0.0035	-0.54	81.59
1.6	db8	4	50	9.18	-0.0407	-4.04	90.43
6.4	db2	2	10	4.10	-0.0049	-0.65	74.38
6.4	db2	2	50	4.39	-0.0142	-1.30	76.07
6.4	db2	4	10	5.02	-0.0067	-1.08	80.80
6.4	db2	4	50	11.34	-0.0646	-10.76	91.60
6.4	db8	2	10	4.28	-0.0014	-0.09	75.25
6.4	db8	2	50	4.37	-0.0078	0.62	76.03
6.4	db8	4	10	5.61	-0.0038	-0.54	82.57
6.4	db8	4	50	10.82	-0.0447	-4.05	91.16



Сл. 4. Графички приказ зависности степена компресије и грешака у односу на праг, за трајање сигнала од 1.6 [s], Daubechies2 филтер, декомпозиција трећег нивоа.

## 5. ЗАКЉУЧАК

На основу резултата компримовања података примјеном дискретне косинусне и дискретне *wavelet* трансформације, увиђа се да се примјеном косинусне трансформације могу добити бољи резултати у погледу степена компресије. Грешка средњеквадратне вриједности се не мјења значајно повећањем прага, док се грешка хармонијске дисторзије значајно повећава са повећањем прага. Степен компресије примјеном *wavelet* трансформације може да се поправи повећањем реда декомпозиције сигнала, што повећава сложеност поступка.

## 6. ЛИТЕРАТУРА

- [1] P. Nisenblat, A.M. Broshi, O. Efrati, "U.S. Patent No. US 2006/0212238 A1"
- [2] Griffin, Jr., "U.S. Patent No. 6,675,071"
- [3] C. Fleizak, "Scientific Data Compression Through Wavelet Transformation"
- [4] T. Croes, C. Gherasim, J.V.D. Keybus, J. Ghijselen, "Power Measurement Using The Wavelet Transform Of analytic Signals", 2004.

[5] R.P. Bingham, D. Kreiss, S. Santoso, "Advances In Data Reduction Techniques For Power Quality Instrumentation", 2001.

[6] J. Driesen, D.V Dommelen, "Analysing Power Quality Phenomena Using Wavelet Transform", 2002.

[7] S. Chen, H.Y. Zhu, "Wavelet Transform For Processing Power Quality Distrubances", EURASIP Journal on Advances in Signal Processing, 2007.

**Abstract** - In order to maintene high quality energy distribution, power quality monitoring must be made. For collecting relevant and reliable data, long term measurement must be taken. Therefore, a large amount of data is collected so storage and transmission of it is a unique problem. This paper present analysis and data compression possibilities for power quality measurements. It is shown that discrete cosine transform technique over perform wavelet based techniques with better compress ratio regarding small error conditions.

### **COMPRESSION OF CURRENT AND VOLTAGE POWER QUALITY MEASUREMENT SIGNALS**

Aleksej Avramović, Slavica Savić, Aleksandar Pajkanović

## KOREKCIJA TONALNIH DIJAGRAMA U SLUŠNIM APARATIMA

Ferid Softić, Zlatko Bundalo, Branko Blanuša, *Elektrotehnički fakultet u Banjaluci*

**Sadržaj** - U radu je analizirana upotreba i korekcija tonalnih dijagrama kod osoba sa oštećenjem sluha. Poznavajući objektivnu karakteristiku uha cilj je dobijanje takve frekvencijske karakteristike slušnog aparata koja će omogućiti da slušalac sa oštećenim sluhom ima osjećaj jednake glasnoće u domenu bitnih frekvencija. Korekcija sluha obavlja se višekanalnim programabilnim elektronskim aparatima. Pored programskog načina podešavanja moguće je vršiti korekciju amplitudske karakteristike kako bi se dobio njen potpuno individualiziran oblik prema svakoj pojedinačnoj osobi sa oštećenim sluhom. U radu su dati neki eksperimentalni rezultati za konkretne osobe sa oštećenjem sluha.

## 1. UVOD

Primjena slušnih aparata kod osoba sa oštećenim sluhom omogućava da se ostvari govorna komunikacija sa okruženjem. Karakteristika slušnog aparata uzima u obzir individualnu karakteristiku bolesnog uha te adekvatnu karakteristiku pojačanja  $G$  [dB] u zavisnosti od frekvencije  $f$  [Hz]. Često nije neophodno da se prenesu sve učestanosti nego se pristupa modifikaciji frekvencijske karakteristike u zadatom opsegu. Takve modifikacije treba da obezbjede povoljnu frekvencijsku karakteristiku elektronskih sklopova u slušnim aparatima.

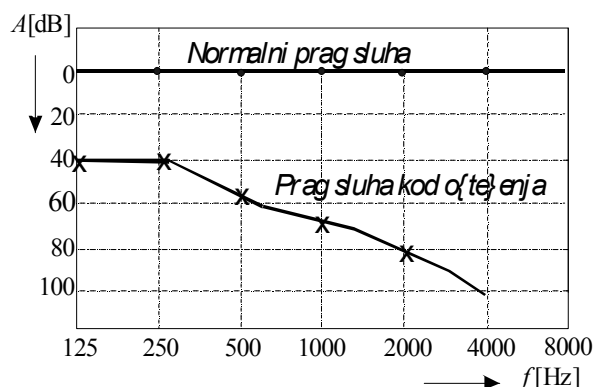
Kvalitet korekcije zavisi od stepena oštećenja. Većina ljudi ima tzv. slušno oštećenje visokih frekvencija. To znači da oni prilično dobro čuju donji opseg čujnih frekvencija. Problemi se počinju javljati na 2000Hz ili 3000 Hz te njima treba pojačanje signala frekvencija samo iznad ovog opsega. Time se omogućava ciljano zadavanje i podešavanje individualne karakteristike svakog pojedinca.

U primjeni su dva tipa slušnih aparata: izaušni (*bte-behind the ear*) i u ušnom kanalu (*ite-in the ear, itc-in the channel, cic-completely in the channel*). Noviji aparati mogu reprodukovati zvuk sa izobličjenjima manjim od 0,1%, punim dinamičkim opsegom  $f_{drc}$  (*full dynamic range compression*) sa mogućnošću podešavanja pojačanja pojačanja (*automatic gain control*) u koracima po 5 db. Naglašavanjem elektronskih karakteristika mogu da se izgube iz vida akustične osobine pa se modifikuju slušni moduli (*olive*).

Da bi slušalac sa oštećenim sluhom imao osjećaj jednake glasnoće na svim frekvencijama potrebno je da se definiše ciljane karakteristika pojačanja elektronskih uređaja. Zato je prvi korak da se izvrše mjerenja provodnosti koja zavise od puta kojim se prenosi zvuk. Ta mjerenja se svode na određivanje vazdušne AC (*air conduction*) provodnosti i koštane BC (*bone conduction*) provodnosti, te srednjeg nivoa vodljivosti MCL (*mean conductivity level*). Vazdušni put koristi strukture spoljnog i srednjeg uha da bi dospio do unutrašnjeg uha, dok koštani put direktno prenosi zvuk na kohleu.

Nivo zvučnog pritiska SPL (*sound pressure level*) u odnosu na nulti nivo  $p_0 = 20 \mu\text{Pa}$  je dat sa  $SPL(\text{dB}) = 20 \log p / p_0$ . Referentna test-frekvencija je frekvencija pri kojoj se postiže referentni iznos pojačanja u odnosu na izlazni nivo zvučnog pritiska  $ospl\ 90$  (*output sound pressure level 90* - izlazni nivo zvučnog pritiska prema ulaznom nivou od 90 dB). Obično je ta frekvencija 1600 Hz ili za visokotonske aparate 2500 Hz. Takođe je bitan nivo neugode UCL (*unconveniency level*).

Snimanje audiograma obavlja se kliničkim audimetrima. Praktično se vrši poređenje u odnosu na referentni nivo koji važi za normalan prag sluha (sl.1).



Sl. 1. Audiogram sa normalnim pragom sluha i pragom sluha kod oštećenja.

## 2. TONALNI DIJAGRAMI

Definisanje ciljane karakteristike pojačanja elektronskih slušnih uređaja počinje mjerenjem provodnosti puta kojim se prenosi zvuk [1]. U primjeni su jednokanalni slušni aparati (napr. *Infiniti Pro*) koji je uspješan u svojoj klasi za srednje teška i teža oštećenja sluha.

Kod dvokanalnog slušnog aparata (napr. *Music Pro*) podešavanje zvuka prema slušnom oštećenju korisnika procesira se u dva nezavisna frekvencijska kanala, dok je *Intuis* četverokanalni.

Posebno je upotreba 16-to kanalnog slušnog aparata (*Centra*). Slušni aparat *Centra* je *konCentrisan* prema potrebama korisnika jer prepoznaje i smanjuje iritirajuće zvuke iz svakodnevnog okruženja (lupanje posudja, pucketanje stakla) dok ljudski glasovi ostaju nepromjenjeni i jasni te memoriše sve pozicije pojačanja uz automatsko podešavanje.

Jedan od načina programiranja slušnih aparata izvodi se specijalizovanim softverom za personalne računare široke upotrebe te korištenjem PMC (*Programmable Multi-Chanel*) sistema konstruisanog isključivo za tu namjenu. Uz računar potrebni su i interfejsi proizvođača slušnih aparata, te namjenski softver za programiranje (*CONNEX/SIFIT*) [2].

Procedura rada sa CONNEXX-om:

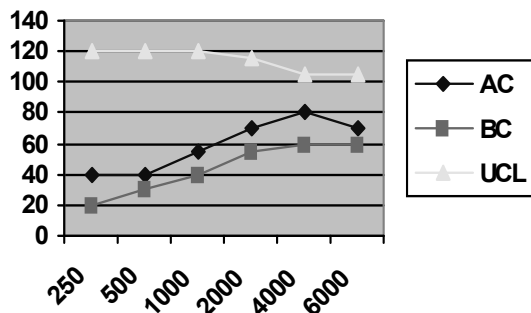
- unošenje podataka o klijentu (pacijentu, korisniku slušnog aparata),
- unošenje klijentovog tonalnog audiograma,
- selekcija tipa slušnog aparata (kada se radi o novom, a ne o reprogramiranju starog) te predpodešavanje njegovih parametara,
- podešavanja prema individualnim potrebama i subjektivnom osjećaju klijenta,
- memorisanje podataka o klijentu, njegovog tonalnog audiograma i podešenosti parametara.

Softver CONNEXX na osnovu tonalnog audiograma optimizira najbolju podešenost (ciljano pojačanje). Rezultati takvih mjerenja karakteristike uha daju se tabelarno kao što je navedeno u tabeli 1.

Tabela 1. Rezultati mjerenja karakteristike uha.

$f$ (Hz)	AC(dB)	BC(dB)	UCL(dB)
250	40	20	120
500	40	30	120
1000	55	40	120
2000	70	55	115
4000	80	60	105
6000	70	60	105

Prema navedenim vrijednostima ucrtan je tonalni dijagram uha [3], [4] (sl. 2).



Sl.2. Tonalni dijagrami provodnosti.

### 3. KOREKCIJE TONALNIH DIJAGRAMA

Na osnovu tonalnog audiograma dobija se krivulja ciljanog pojačanja (*Target Gain*) koja se upisuje u slušni aparat. Pri podešavanju karakteristike slušnog aparata u praksi je neophodno koristiti korekcije tonalnih dijagrama. Korekciju koju će računar koristiti za izračunavanje potrebnog pojačanja određuje audiolog u saradnji sa pacijentom [4].

Osoba sa slušnim oštećenjem će, nakon niza mjerenja, izabrati koja korekcija (krivulja pojačanja-ciljana krivulja) najbolje kompenzuje njegovo slušno oštećenje.

Za određivanje ciljanog pojačanja koristi se veći broj formula:

Berger BTE (za izaušne aparate);

NAL-R; POGO; 1/3 gain; 1/2 gain, DLS i/o.

Eksperimenti pokazuju da najvećem broju pacijenata odgovaraju NAL-R (the National Acoustic Laboratories, Chatswood, N.S.W, Australia) i POGO II (pogo - prescription of gain/output) ciljane krive pojačanja [6]. Pojačanja koja se dobijaju prema korekcionim formulama međusobno se dosta razlikuju, što je dobra osobina jer su oštećenja sluha individualna.

Svaka od vrijednosti posebno se koriguje prema relaciji korekcije tako što se taj iznos dodaje na snimljenu vrijednost pri zadatoj frekvenciji.

Tako korekcija za NAL-R iznosi:

$$K=0.05*(AC(500Hz)+AC(1000Hz)+AC(2000Hz))+0.25*(AC-BC).$$

Kod ciljanog pojačanja POGO II korekcija iznosi:

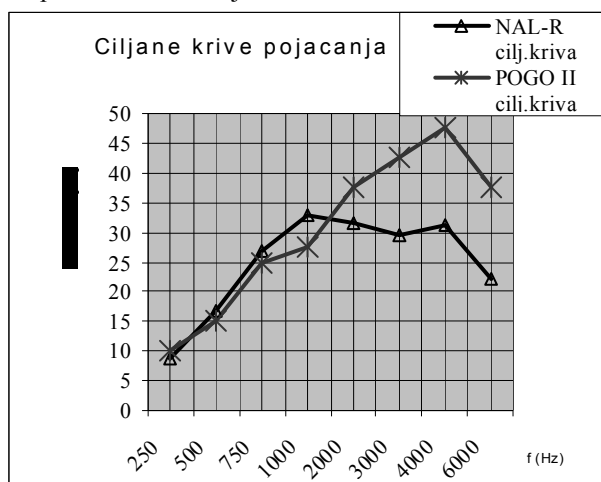
$$K= 0.5*(ac - 65 \text{ db}) \text{ AC} \geq 65 \text{ db}.$$

Na osnovu rezultata navedenih u tabeli 2 predstavljene su ciljane krive pojačanja na sl. 3. Korištene su dvije najčeće korekzione relacije NAL-R i POGO II.

Tabela 2. Proračun korekcija NAL-R i POGO II

$f$ (Hz)	250	500	750	1000	2000	3000	4000	6000
AC (dB)	40	40	50	55	70	75	80	70
BC (dB)	20	30	35	40	55	57,5	60	60
UCL (dB)	120	120	120	120	115	110	105	105
NAL-R ( $0,31*AC=A$ )	A-17dB	A-8dB	A-3dB	A+1dB	A-1dB	A-2dB	A-2dB	A-2dB
korekcija	$+0,05*(AC(500Hz)+AC(1000Hz)+AC(2000Hz))+0,25*(AC-BC)$							
NAL-R cilj.kriva	8,65	16,65	26,75	32,8	31,7	29,625	31,3	22,2
POGO II	AC/2-10dB	AC/2-5dB	AC/2	AC/2	AC/2	AC/2	AC/2	AC/2
korekcija	$+0,5*(AC-65dB)$ , AC > 65 dB							
POGO II cilj.kriva	10	15	25	27,5	37,5	42,5	47,5	37,5

Pripadajući dijagrami ciljanih pojačanja dobijeni na osnovu proračuna korekcija dati su na sl. 3.



Sl.3. Ciljane krive pojačanja (NAL-R, POGO II).

Tabela 3. Mjerenja ciljanih krivih pojačanja u zavisnosti od frekvencije sa unesenim korekcijama

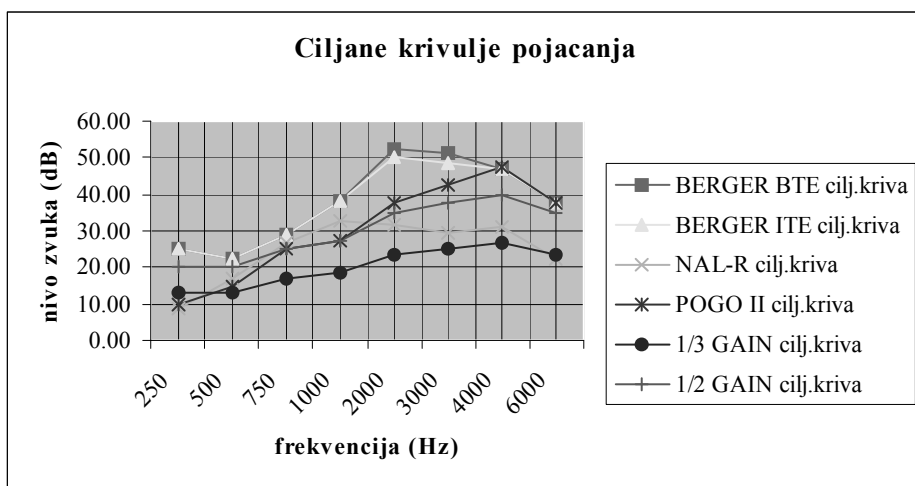
f (Hz)	250	500	750	1000	2000	3000	4000	6000
AC (dB)	40	40	50	55	70	75	80	70
BC (dB)	20	30	35	40	55	57.5	60	60
UCL (dB)	120	120	120	120	115	110	105	105
BERGER BTE	AC/2	AC/2	AC/2	AC/1.6	AC/1.5 +2dB	AC/1.7 +3dB	AC/1.9	AC/2
korekcija	+0,25*(AC-BC)							
BERGER BTE cilj.	25.00	22.50	28.75	38.13	52.42	51.49	47.11	37.50
BERGER ITE	AC/2	AC/2	AC/2	AC/1.6	AC/1.5	AC/1.7	AC/1.9	AC/2
korekcija	+0,25*(AC-BC)							
BERGER ITE cilj.kriva	25.00	22.50	28.75	38.13	50.42	48.49	47.11	37.50
NAL-R (0,31 AC=A)	A-17dB	A-8dB	A-3dB	A+1dB	A-1dB	A-2dB	A-2dB	A-2dB
korekcija	+0,05*(AC(500Hz)+AC(1000Hz)+AC(2000Hz))+0,25*(AC-BC)							
NAL-R cilj.kriva	8.65	16.65	26.75	32.8	31.7	29.625	31.3	22.2
POGO II	AC/2-10dB	AC/2-5dB	AC/2	AC/2	AC/2	AC/2	AC/2	AC/2
korekcija	+0,5*(AC-65dB) , AC > 65 dB							
POGO II cilj.kriva	10	15	25	27.5	37.5	42.5	47.5	37.5
1/3 GAIN cilj.kriva	AC/3 13.33	13.33	16.67	18.33	23.33	25.00	26.67	23.33
1/2 GAIN cilj.kriva	AC/2 20.00	20.00	25.00	27.50	35.00	37.50	40.00	35.00

#### 4. EKSPERIMENTALNI REZULTATI

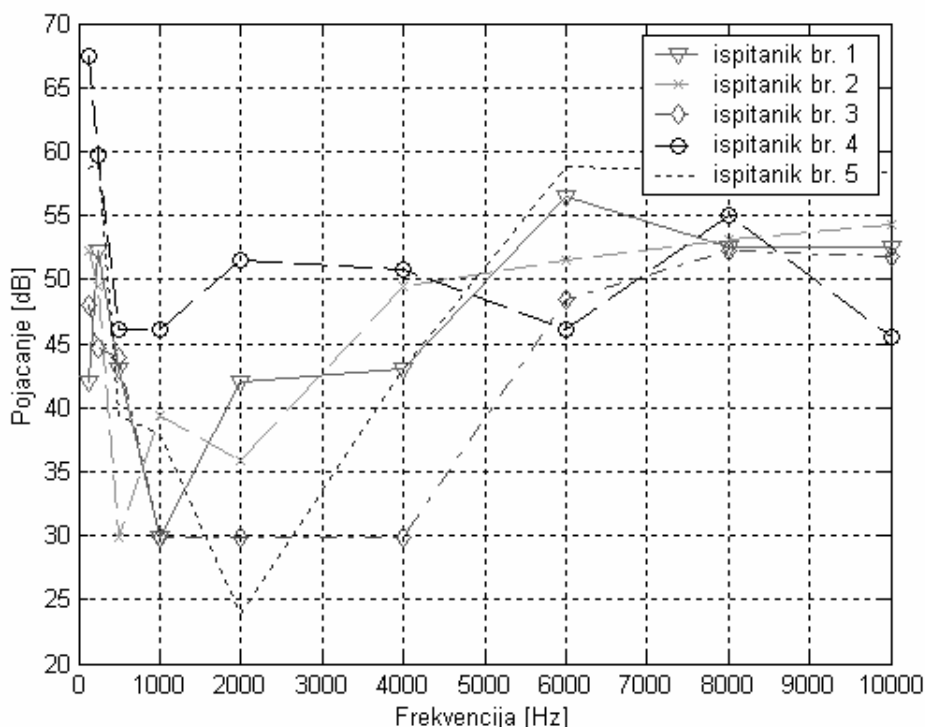
Primjeri mjerenja ciljanih krivih pojačanja u zavisnosti od frekvencije sa unesenim korekcijama dati su u tabeli 3, dok su na sl. 4. prikazane ciljane krive pojačanja.

Kod programabilnih slušnih aparata korišten je softver CONNEXX koji omogućava simulaciju programiranih parametara sa mogućnošću preciznog podešavanja maksimalnog pojačanja, tonske kontrole kao i automatske kontrole pojačanja (Automatic Gain Control), te kompresije vršnih vrijednosti.

Na slici 5. predstavljene su eksperimentalne krivulje sluha dobijene snimanjem zvučne karakteristika uha za nekoliko ispitanika.



Sl.4. Ciljane krive pojačanja.



Sl. 5. Eksperimentalna krivulja sluha dobijena za nekoliko ispitanika.

Prilikom snimanja audiograma neophodno je selektovati desno, ili lijevo uho, a zatim izabrati tip željenog mjerenja. Tako npr. za vazдушnu provodnost desnog uha prvo se odabere opcija AC, a zatim u polju desnog uha unose konkretne veličine. Naime, dovoljno je na odabranoj frekvenciji označiti mjesto koje odgovara datom nivou će biti naznačena decibelska vrijednost tačke koja se unosi. U donjem polju ciljanog pojačanja (target gain), zavisno od izabranog načina proračuna, automatski se ucrtava pripadajuća tačka. Ako se postupak ponavlja do kraja dobija se kriva AC.

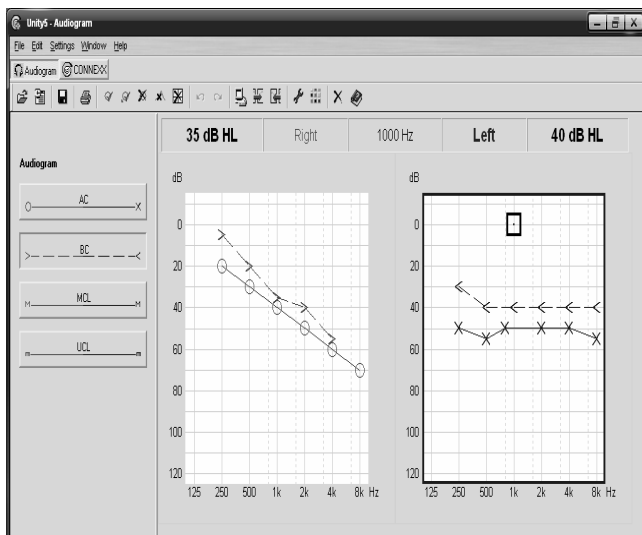
Analogan postupak se obavlja i za koštanu vodljivost BC, te za nivo neugode UCL. Sve navedene krive ucrtane su drugačijom vrstom linije.

Na sl. 6 je dat eksperimentalni tonalni audiogram (ispitanik sa oštećenjem sluha) [7]. Na sl. 7 su date frekventne karakteristike pojačavača slušnog aparata i to: 1.Program za tiho okruženje, 2.Program za zadato okruženje.

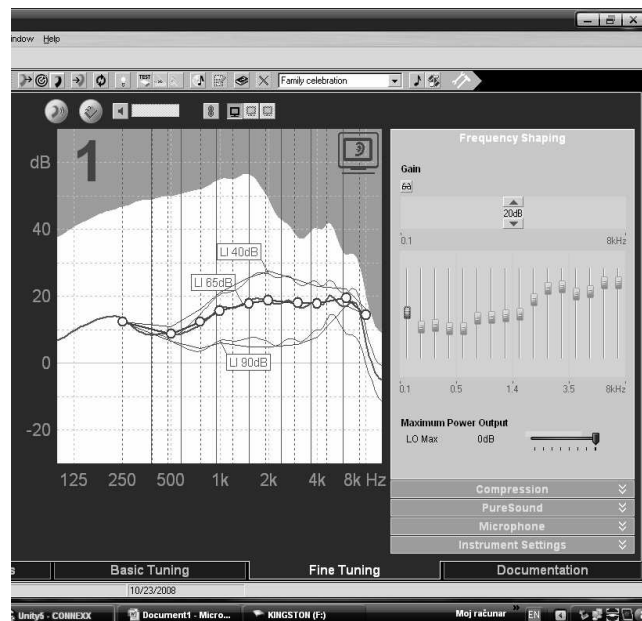
Analizirana je primjena 16-to kanalnih slušnih aparata Centra. Softverski rezultat za desno uho predstavljen je na sl.8 [7]. Na desnoj strani grafikona dat je grafički ekvilajzer sa nivoima podešenosti. Rezultat predložene korekcionne karakteristike se može matematički modelovati te izvršiti sintezu elektronskog kola koji bi omogućio analogne performanse.

Pogodno je i korištenje slušnih aparata sa manje zahtjevnim performansama kada se radi o omogućavanje osnovne verbalne komunikacije. Pri tome se vrše individualne korekcije elektronskih podsklopova.

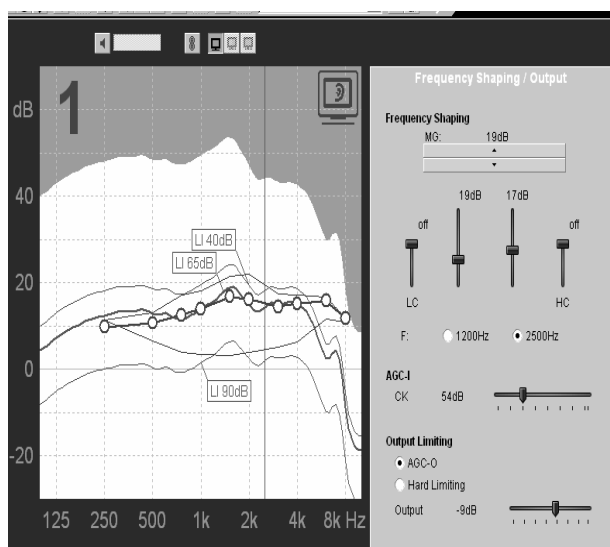




Sl.6. Tonalni dijagram pacijenta sa oštećenjem sluha.



Sl.8. Frekventne karakteristike pojačavača slušnog aparata.



Sl.7. Jednokanalni slušni aparat - desno uho (Infinitiy Pro).

## 5. ZAKLJUČAK

Pri korištenju programabilnih slušnih aparata treba istaći povećanje efikasnosti rada iako neki postupci traju jednako dugo (oni koji nisu direktno vezani za programiranje) kao što su: anamneza, tonalna audiometrija, govorna audiometrija, uzimanje otiska uha za izradu individualne olive, govorni test u tišini. Drugi postupci su pak znatno skraćeni, kao na primjer selekcija i prilagođenje slušnog aparata datoj osobi. Izbor slušnog aparata je u praksi povezana sa nizom kompromisa uključujući specifičnosti oštećenja ali i materijalne izdatke za nabavku aparata.

## 6. LITERATURA

[1] F. Softić i dr: *Poboljšanje percepcije zvuka kod osoba sa oštećenjem sluha*, Elektrotehnički fakultet, Projekat, podržan od Ministarstva nauke i tehnologije RS, 2007/08

[2] F. Softić, Z. Bundalo: *Poboljšanje percepcije zvuka kod osoba sa oštećenjem sluha*, II Kongres Bosansko hercegovačkih naučnika iz zemlje i svijeta, Sarajevo 2008.

[3] F. Softić, Z. Bundalo: *Specifičnosti i elektronska kola za korekciju oštećenja sluha kod djece*, 52 Konferencija za ETRAN, Palić 2008.

[4] S. Šundić, F. Softić: *Programiranje slušnih aparata*, BOOT No1, Časopis za informatičke tehnologije, str. 84-86, Banjaluka, 1999.

[5] F. Softić, G. Gavrić, D. Đogatović: *Akustičke modifikacije kod slušnih aparata*, II Simpozijum Industrijske elektronike INDEL 98, str. 213-217, Banjaluka, 1998.

[6] The National Acoustic Laboratories, autora: Denis Byrne & Harvey Dillon, National Acoustic Laboratories, Chatswood, N.S.W., Australia

[7] Sonomed, Medicinska elektronika, Banjaluka

**Abstract** – Application and correction of tonal diagrams for persons with damaged hearing are analyzed in the paper. When objective ear characteristic is known the aim is to obtain such frequent characteristics of hearing device what will enable listener with damaged hearing to has feeling of equal loudness in domain of important frequencies. Correction of hearing is performed using multichannel programmable electronic devices. Besides program way of adjustment it is possible to perform correction of amplitude characteristic and obtain its completely individualized shape for every individual person with damaged hearing. Some experimental results for concrete persons with damaged hearing are given in the paper.

## CORRECTION OF TONAL DIAGRAMS IN HEARING DEVICES

Ferid Softić, Zlatko Bundalo, Branko Blanuša





---

---

**секција ТО-7**

**МОДЕЛОВАЊЕ, ИДЕНТИФИКАЦИЈА И  
УПРАВЉАЊЕ ПРОЦЕСИМА**

---

---

М. Лазић, Д. Стајић, М. Станковић СДНУ У ТЕЛЕКОМУ СРБИЈА – ИСКУСТВА НАКОН ПРВЕ ГОДИНЕ ЕКСПЛОАТАЦИЈЕ .....	186
Б. Плавшић, Д. Петровић, Ж. Ковачевић ИЗБОР ПРЕНОСНИХ ПУТЕВА У СДНУ .....	192
Б. Плавшић, Д. Петровић ЈЕДНО РЕШЕЊЕ ЗА ПРЕНОС ПОДАТАКА ПО UDP ПРОТОКОЛУ У СДНУ .....	196
З. Бабић, Ж. Ковачевић, М. Лазић ОРГАНИЗАЦИЈА ДАЉИНСКОГ НАДЗОРА И УПРАВЉАЊА УРЕЂАЈИМА ЕНЕРГЕТСКЕ ЕЛЕКТРОНИКЕ У ТЕЛЕКОМУ СРПСКЕ .....	202
З. Милић, П. Николић, М. Соколовић РАЗВОЈ SCADA АПЛИКАЦИЈЕ КОРИШЋЕЊЕМ .NET ОКРУЖЕЊА И ОРС ТЕХНОЛОГИЈЕ .....	207
М. Shopov, N. Kakanakov, G. Spasov ON THE USE OF NS-2 IN SIMULATIONS OF INTERNET-BASED DISTRIBUTED EMBEDDED SYSTEMS .....	211
А. Rakić, Т. Petrović MULTIVARIABLE MODELING AND DECENTRALIZED ROBUST LINEAR CONTROLLERS FOR CURRENT-SHARING DC/DC CONVERTERS .....	216

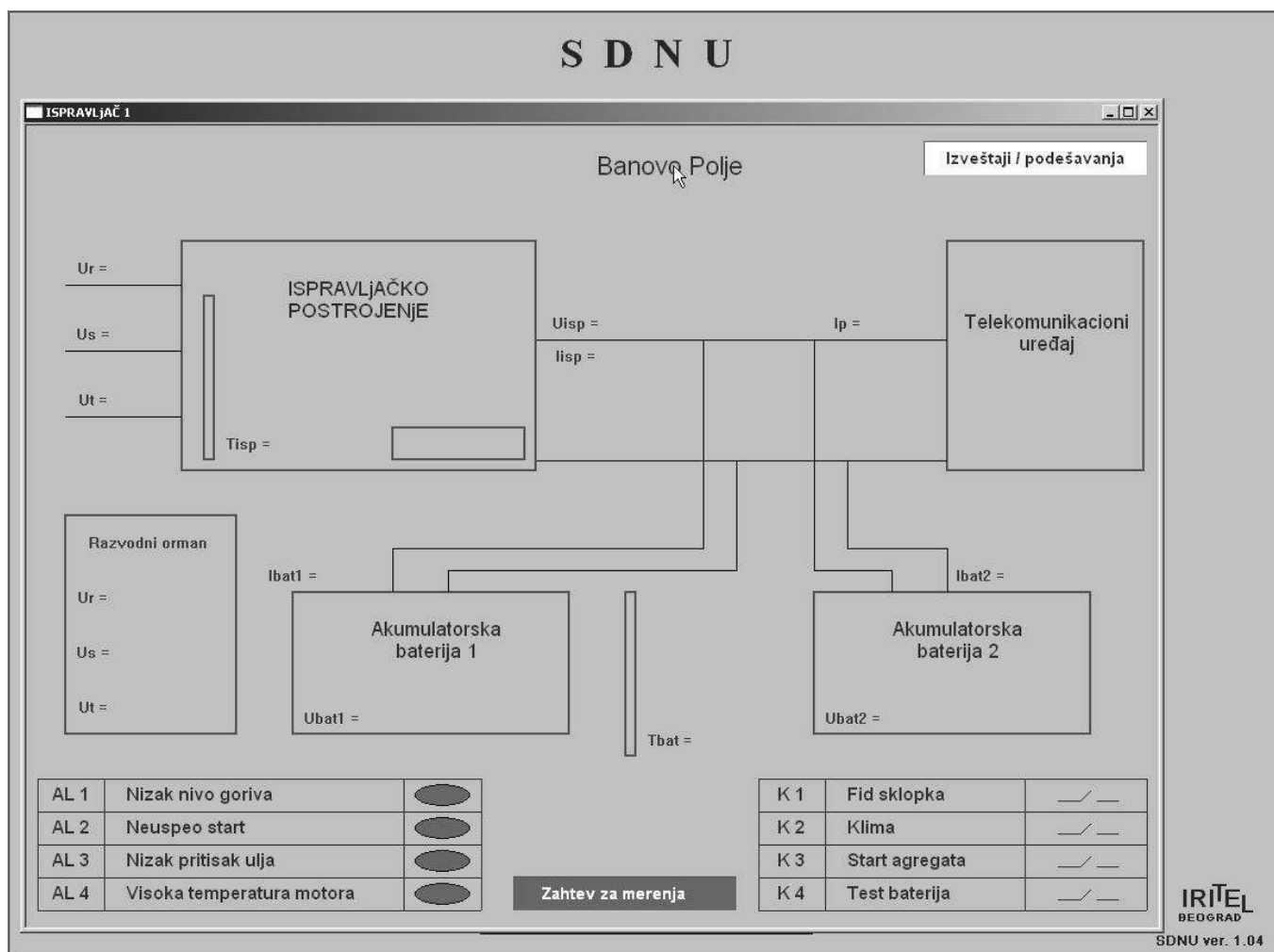
## СДНУ У ТЕЛЕКОМУ СРБИЈА – ИСКУСТВА НАКОН ПРВЕ ГОДИНЕ ЕКСПЛОАТАЦИЈЕ

Мирослав Лазић, Драган Стајић, *Ирител а.д. Београд*  
 Милован Станковић, *Телеком Србија а.д.*

**Садржај** - Систем за даљински надзор и управљање уређајима енергетске електронике (СДНУ) унутар Телекома Србије користи се више од годину дана. На основу искустава прикупљених током монтаже, пуштања у рад и експлоатације у првих годину дана и сугестија корисника, на више од сто објеката, извршене су додатне измене и увођење нових функција. Рад анализира ова додатна побољшања и измене СДНУ система које се односе на неколико конкретних функција СДНУ: комуникацију центра за надзор и ДНУ24, ресет и даљинско програмирање ДНУ24, функције командовања енергетским прекидачима, детекцију дигиталних аларма, мерење струје у исправљачком постројењу, снимање облика сигнала мрежног напона, мерење нивоа горива агрегата.

### 1. УВОД

Основни циљ система СДНУ је да повећање ефикасности рада служби одржавања уређаја енергетске електронике. С обзиром да периферни објекти могу бити удаљени и до 100 км од центара за надзор, као и да је број периферних уређаја у којима нема служби одржавања у сталном порасту, СДНУ је морао да сем полазних **“Техничких услова система за даљински надзор и управљање уређајима енергетске електронике у Телекому“**, (усвојени у јануару 2005. год. у Нишу), испуни и низ додатних захтева. Захтеви су дефинисани на основу прикупљених искустава са терена у току прве године експлоатације. То је довело да измена полазних решења и до увођења потпуно нових функција.



Слика 1. Актуелни графички приказ

## 2. ОСОБЕНОСТИ СДНУ

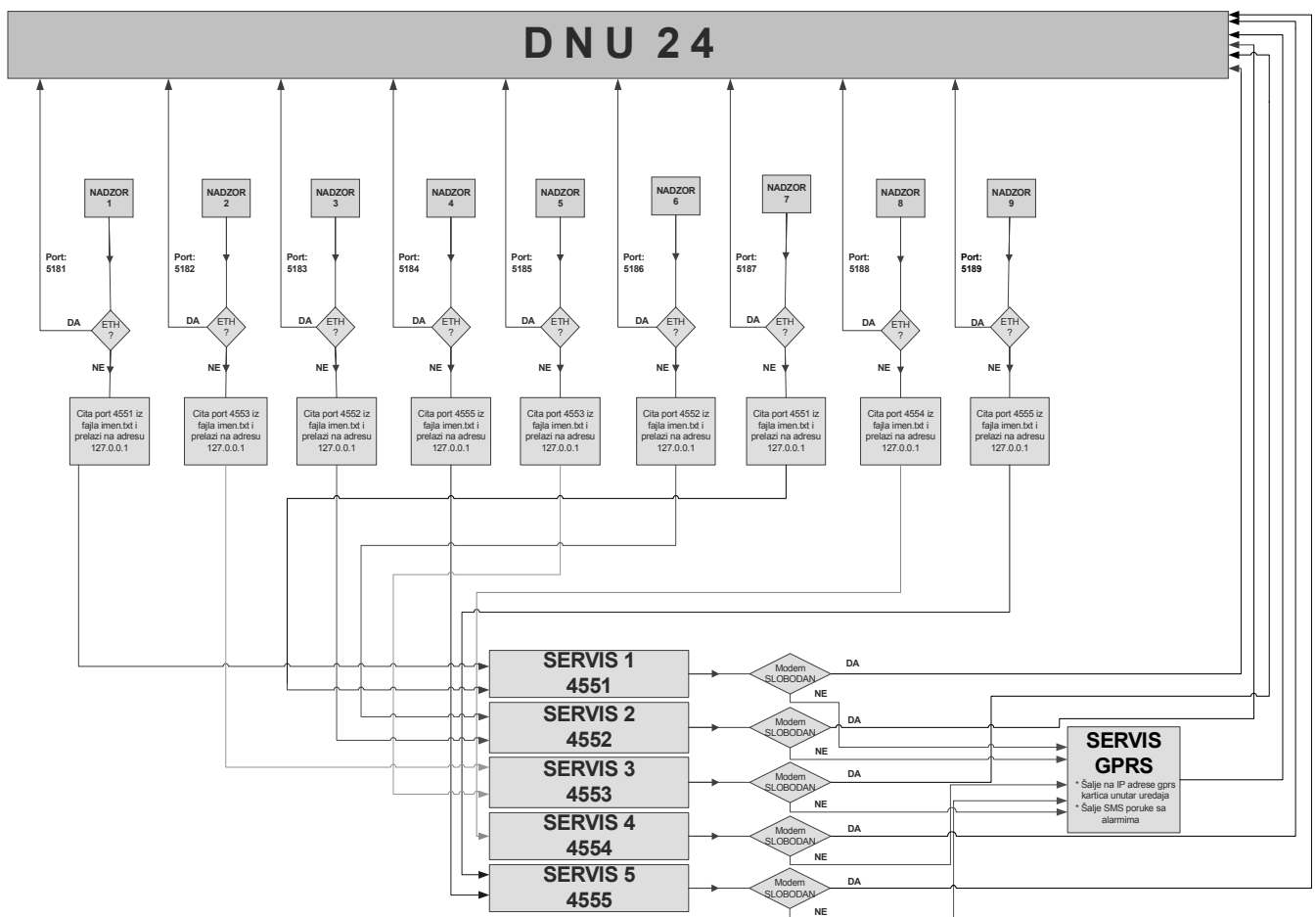
СДНУ поседује особине које га издвајају од других система за надзор. Неке од њих су:

- надзор уређаја различитих произвођача,
- надзор више различитих типова уређаја енергетске електронике (УПС, исправљач, агрегат...),
- надзор у сваком тренутку – примање више аларма истовремено од различитих уређаја (по локацији и типу)
- подешавање аларма у три опсега,
- могућност снимања података у секундним импулсима (стандардно) и милисекундним импулсима (опционо),
- постојање два преносна комуникациона пута,
- архивирање аларма унутар ДНУ,
- чување података задња три дана унутар ДНУ,
- снимање података који нису стигли услед прекида комуникације или рада рачунара у центру за надзор,
- архивирање свих података (мерења, аларми, инциденти),

- паралелна (у времену) комуникација са уређајима који се надзиру (ако постоје техничке могућности у центру за надзор),
- могућност слања аларма путем смс-а.

С обзиром на ове особености систем ДНУ је одговорио захтевима на терену. Ипак је морао претрпети неке измене. Највеће измене су направљене у домену софтвера односно обезбеђивања поуздане комуникације и архивирања података унутар периферних јединица (ДНУ24) и у центрима за надзор.

Након монтиране прве серије уређаја ДНУ 24, на захтев служби одржавања, направљене су измене основног графичког приказа. На слици 1 приказан је изглед графичког приказа који се искристалисао као оптимално решење са становишта коришћења СДНУ, након монтираних првих 100 уређаја ДНУ24. Истовремено омогућава се приказ свих релевантних величина уређаја који се надзиру, затим приказани су сви најважнији дигитални аларми и приказује се стање прекидача са којима се командује.



Слика 2. Део измена у организацији комуникације ДНУ24 и центра за надзор

## 3. ИЗМЕНЕ У КОМУНИКАЦИЈИ ЦЕНТРА ЗА НАДЗОР И ДНУ24

Неколико фактора је утицало на битне измене организације комуникације ДНУ24 и центра за надзор.

Сваки периферни објекат има свој примарни преноси пут ка центру за надзор. Најчешће се користи (52 објекта од 82 локације у 2007.год.) *dial-up* модем. Време успостављања комуникације је најдуже (60 секунди). У пракси се примарни преносни путеви редефинишу и током монтаже, а и касније током експлоатације.

Показало се да је велика вероватноћа истовремене појаве великог броја аларма и инцидентних ситуација са више објеката које покрива један центар за надзор. Треба узети у обзир и потребу за двосмерношћу комуникације (због обавезне провере да ли је порука/команда која је послата и примљена/извршена), затим могућност ресетовања уређаја ДНУ 24, затим прекида основног преносног пута тј. преласка на *GPRS* комуникацију итд.

Почетна архитектура комуникације ДНУ24 и центра за надзор, базирала се на једном софтверском сервису – порту, рачунару у центру за надзор. Користио се за сваки тип комуникације и за све периферне уређаје. С обзиром на горе наведене факторе то је било недовољно и долазило је до загушења. Зато се прешло на организацију комуникације са више портова, слика 2. Сваки периферни уређај који комуницира са центром за надзор користи свој (унапред дефинисан) порт. На овај начин, превазиђен је проблем загушења и створен поуздан механизам за евентуални накнадни пренос података који од ДНУ24 нису отишли ка центру за надзор из било ког разлога.

#### 4. РЕСЕТ И ДАЉИНСКО ПРОГРАМИРАЊЕ ДНУ24

Анализа досадашњих хардверских отказа своди се на укупно три случаја (од око 100 периферних објеката у функцији). Изазвани су атмосферским пражњењем. Тада је дошло и до оштећења уређаја енергетске електронике који се надгледа као и телекомуникационог уређаја. С обзиром да се основна јединица ДНУ24 монтира без резервног напајања тј. батерија унутар уређаја (промењено у односу на полазну варијанту монтирану на пет пилот локација у околини Ниша), сем проблема изазваних напонским ударима, других хардверских проблема који се тичу самог ДНУ24, није било.

Не неколико периферних објеката уочена је ситуација да на објекту нису на исправан начин изједначени потенцијали тзв. нуле батерије и уземљења. То изазива грешке у мерењу. Након дефинисања проблема, лако је отклоњен, наравно у сарадњи са оператером (нпр. локација Бачки Петровац).

Напонски удари мањег интензитета могу произвести такозвани „leak“ ефекат код микропроцесора унутар ДНУ24. У том случају једино решење је хардверски ресет. Тада долази и до брисања 15-минутних мерења. Да би се то избегло уређена су измене софтвера у микрорачунару да би се тај ефекат елиминисао. Примећено је да постоји могућност да се због проблема са сметњама генерише реч која доведе до некоректног рада микрорачунара, односно уђе у недефинисану ситуацију из које нема излаза. Због тога, је реализована функција аутоматског ресета при чему ДНУ24 шаље центру за надзор поруку да је дошло до ресетовања уређаја (и зашто). Од центра за надзор се очекује порука којом се потврђује ово обавештење и шаље се порука о синхронизацији. Такође, центар за надзор шаље и захтев у вези статуса дигиталних аларма. Одговор ДНУ24 у вези ових аларма уписује се у листу дешавања (аларма), а шаље се и преко *GPRS*-а оператеру, због увида у могућа дешавања на објекту.

Функција даљинског програмирања ДНУ24 се показала као неопходна, с обзиром на удаљеност и (не)доступност периферних објеката, као и различите захтеве (реконфигурисање мерених величина) који се јављају током експлоатације. ДНУ24 у себи има две верзије софтвера. Једна верзија софтвера је увек присутна у меморији и уређај увек може на њу да пређе (односно да се врати на њу), а друга варијанта је текућа и може да се мења даљинским програмирањем. На тај начин, у случају да верзија која се шаље из центра за надзор није функционална или је непотпуна, уређај може да се врати на увек постојећу верзију 1. Сваких 15 дана ДНУ24 тражи потврду од центра за надзор да је текућа верзија софтвера са којом ради у реду.

#### 5. ИЗМЕНЕ У ФУНКЦИЈИ КОМАНДОВАЊА ПРЕКИДАЧИМА ОДНОСНО ДЕТЕКТОВАЊА ДИГИТАЛНИХ АЛАРМА

У почетним техничким условима предвиђена је функција командовања енергетским прекидачима који се налазе у периферним објектима. Командовање се врши из удаљеног центра за надзор путем графичког интерфејса. Међутим, препоручено је да се функција командовања не активира док се не дефинишу процедуре којима би се ова функција регулисала. Од почетка је присутна дилема да ли је за комадовање боље користити тастер или прекидач (реализује се кроз исти физички интерфејс) – програмабилно се дефинише. Требало је пажљиво анализирати реалне ситуације и дефинисати решење које ће коректно радити и у најгорим могућим условима. На крају је одлучено да то буде прекидач са програмабилним временом трајања.

Значи, овакав прекидач има дефинисано време колико је активан након задавања команде даљинског управљања, али у току његове активности може да се и пре времена врати у неактивно стање, по жељи оператера. У сваком случају, постоји дојава о укључењу и искључењу оваквог прекидача, која се размењује између центра за надзор и ДНУ24.

Код дигиталних аларма, могуће је хардверски, краткоспајачима унутар ДНУ24, дефинисати да ли су напонски или безнапонски. Због овога је унутар ДНУ24 додато још једно галвански изоловано напајање од 24Vdc. На тај начин се могу пренети и аларми које генеришу безнапонски контакти релеа. Овакав начин генерисања аларма је распрострањен код агрегатских постројења.

Текст унутар графичког окружења који прати објашњење у вези аларма је променљив, а због различитих могућих варијанти, додате су и боје аларма: плава кад је неактиван тј. неповезан, зелена кад је активан тј. повезан, а црвена када је аларм генерисан.

Време детекције аларма је промењено - раније је било реда 5 милисекунди, а сада је реда 5 секунди. Ова измена је урађена јер са почетним кратким временом детекције, аларми су се често генерисали и нису репрезентовали реално ситуација за оператера. Искуство је показало да тек аларм који траје бар 5 секунди, заиста представља вредност коју треба детектовати.

## 6. МЕРЕЊЕ СТРУЈЕ У ИСПРАВЉАЧКОМ ПОСТРОЈЕЊУ

Полазна претпоставка, на основу достављених података о потрошњи у периферним објектима, је да сензори за мерење струје, слика 3, могу да се унифицирају, а вредност која је задовољавала ову претпоставку је сензор са опсегом мерења  $\pm 300\text{A}$ .

Међутим, ситуација на терену је показала да се потрошња уређаја битно разликује од номинлане исказане у достављеним подацима и да је најчешће неколико пута мања. С обзиром на затечено стање у експлоатацији и жељену тачност мерења, одлучено је да се струјни сензори монтирају са три вредности опсега мерења (у зависности од потрошње на објекту):  $\pm 50\text{A}$ ,  $\pm 150\text{A}$ ,  $\pm 300\text{A}$ . Могуће је, уз додатно калибрисање, исте сензоре користити и за много веће вредности струје.



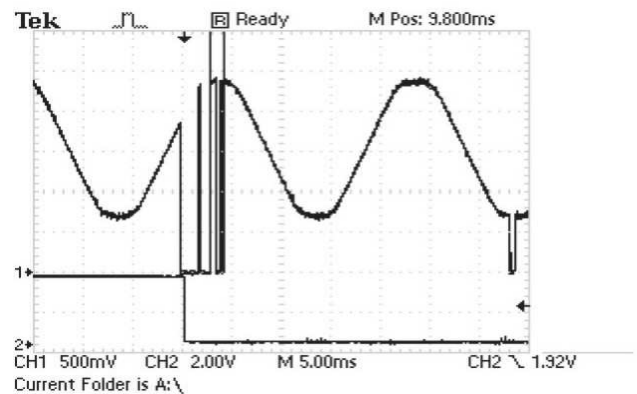
Слика 3. Сензори за мерење струје базирани на Холовом ефекту

## 7. СНИМАЊЕ ОБЛИКА СИГНАЛА МРЕЖНОГ НАПОНА

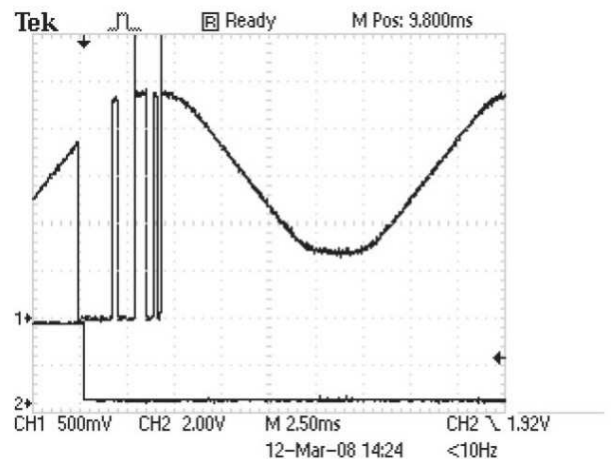
Један од основних захтева који се поставио код пројектовања ДНУ24 била је могућност хардверског проширења са модулима који ће или повећати капацитет постојећих сигнала које обрађује ДНУ24 или имати неке нове функције по захтеву корисника. Прво реализовано проширење функција ДНУ24, на основу захтева који су се појавили у експлоатацији, је модул за снимање таласног облика мрежног напона. Због природе хардверског прилагођења за мерење наизменичног напона, ДНУ24 није погодан за ову намену. Зато је наменски реализован микрорачунарски модул за снимање облика мрежног напона. Комплетно решење (све три фазе се снимају) је пројектовано за детектовање и снимање краткотрајних промена и изобличења мрежног напона која могу да изазову проблеме у раду комуникационне опреме.

Одмеравање све три фазе улазног напона се врши сваке милисекунде (може и са 0.5 милисекунди и мање). Снимљени облици се записују у меморији процесора која је довољна за запис 40 снимљених ексцесних догађаја. Укупни период за који се снима таласни облик напона

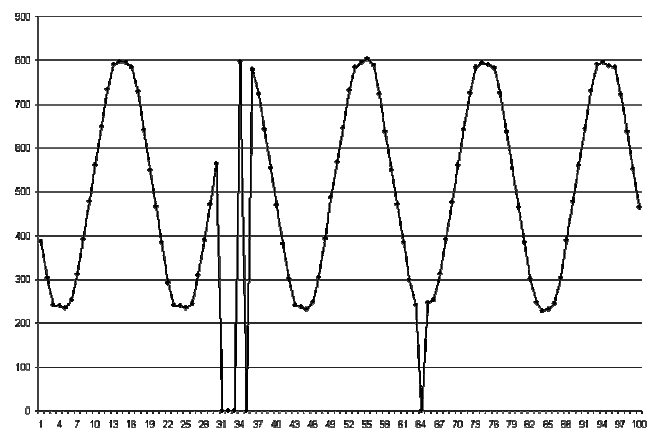
износи 100 милисекунди. Окидни импулс за запис снимљених облика у меморију може бити софтверски (на основу обраде одмерака) - софтверски критеријуми могу бити величина сваког одбирка, збир свих позитивних односно негативних одбирака, контрола броја одмерака по знаку. Може се користити и сигнал са преласка напајања на инвертор или неки други хардверски сигнал који постоји и који се преко оптокаплера може довести на микропроцесор. Уколико постоји сигнал о преласку на инвертор или агрегат или при враћању мрежног напона, тај сигнал може бити искоришћен за стартовање записа тако да се добије снимак у тачно дефинисаном тренутку.



Слика 4. Краткотрајни прекид наизменичног напона снимљен осцилоскопом



Слика 5. Почетак инцидента, снимљен осцилоскопом



Слика 6. Облика напона нацртан на рачунару у центру за надзор

На слици 4. приказан је импулс који генерише микропроцесор када на основу обраде једног одмерка детектује изобличење мрежног напона, на слици 5. је увећан почетак инцидента због упоређења са оним што је а на слици 6. процесор детектовао и што је нацртано у центру за надзор. Јасно се види да је процесор детектовао изобличење још у току прве милисекунде експеса. Такође се види да је сигнал коректно снимљен као и то да је тридесетак милисекунди после почетка експеса симљен и краткотрајни премашење у трајању од 1 милисекунд.

## 8. МЕРЕЊЕ НИВОА ГОРИВА АГРЕГАТА

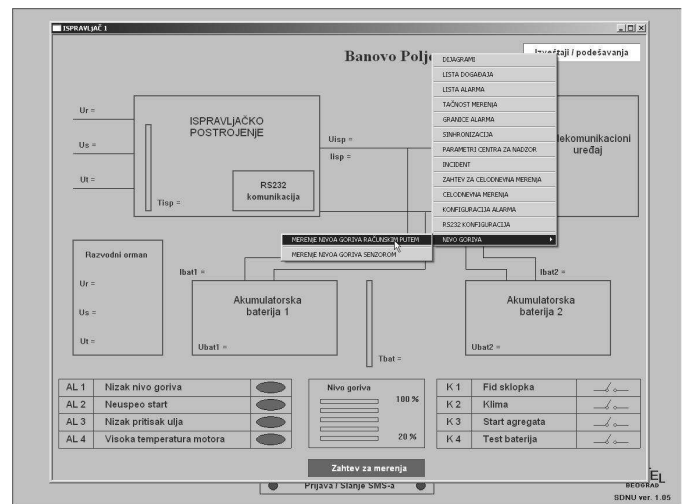
Једна од функција коју су запослени у службама одржавања тражили је контрола резервних извора напајања (агрегати, батерије) када је основни извор напајања у раду. Циљ је да се отклони појава да агрегатска постројења не стартују у тренутку када је потребно, или да капацитет акумулаторских батерија није у складу са дефинисаним од стране произвођача. У систему СДНУ ова контролна функција је технички лако остварљива.

Што се тиче акумулаторских батерија, могуће је остварити контролу исправности батерија. Најједноставнији начин је искључити основни извор енергије и контролисати облик напона батерија у зависности од времена и величине струје. На тај начин може се израчунати расположиви капацитет батерија. Могуће је и друго решење. Паралелно са батеријама треба узети вештачко оптерећење. Код овог теста се не искључује основни извор напајања.

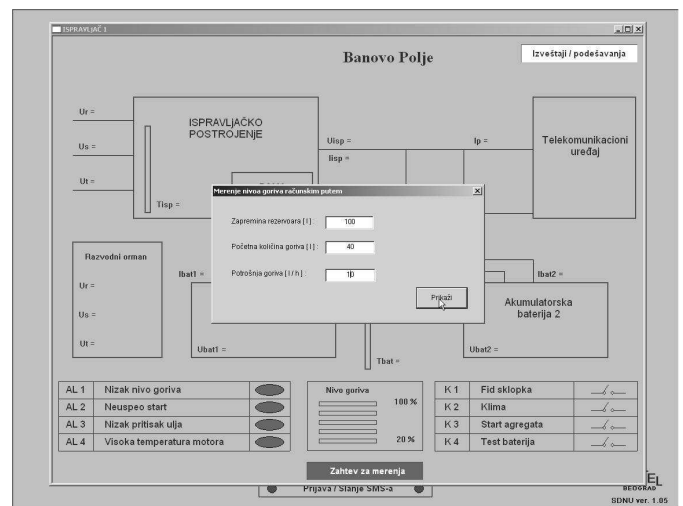
Контролом параметара агрегатског постројења може се отклонити проблем који се понегде појављује. Један од захтева је да се омогући даљинско укључивање агрегатског постројења и на тај начин периодично тестира исправност.

Поред напона на улазу у исправљачко постројење, у актуелном графичком приказу (слика 7), читавају се и улазни напони у објекат који се надзире. На овај начин је могуће са једним ДНУ24 контролисати и исправљачко и агрегатско постројење. Упоређивањем шест вредности наизменичног напона може се утврдити да ли агрегатско постројење коректно ради. Оваква врста контроле остварена је на неколико локација са агрегатима као што су Торник, Кула, Цер.

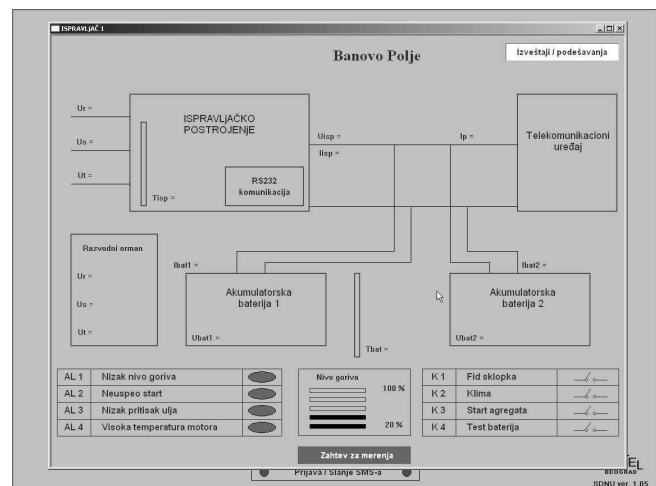
Као додатна функција у односу на полазне захтеве остварена је контрола нивоа горива агрегата. Могућа су два начина одређивања нивоа горива у резервоару агрегата, слика 7. Тамо где је сензор за мерење нивоа горива у резервоару већ присутан, напон, као аналогна величина са сензора, се уводи у ДНУ24. Други начин је рачунски и користи се тамо где сензора нема или је проблем уградити га. Задају се параметри рада агрегата: потрошња, почетно стање и запремина резервоара. Након стартовања агрегата рачунски се процењује стање горива у резервоару, слика 8. У оба случаја приказ текућег нивоа горива је исти, слика 9.



Слика 7. Бирање начина мерења нивоа горива агрегата



Слика 8. Унос параметара код процене нивоа горива агрегата рачунским путем



Слика 9. Приказ текућег нивоа горива агрегата



## 9. ЗАКЉУЧАК

Након монтаже уређаја ДНУ24 на првих 100 периферних објеката направљена је анализа са циљем да се упореди реализовано решење са полазним техничким условима. Основни принципи су правилно одређени, а број и врста улазних и излазних сигнала је задовољила предвиђене потребе. Комуникациони проблеми су решени у складу са полазним захтевима и расположивим ресурсима. Основни софтвер је прилагођен додатним захтевима са терена и додатно је оспособљен да задовољи различите потребе. СДНУ је показао велику флексибилност да се прилагоди ситуацијама на терену које нису дефинисане почетним условима.

## 10. ЛИТЕРАТУРА

[1] М. Лазић, "Организација даљинског надзора уређаја енергетске електронике телекомуникационих система", Инфотех, Јахорина 2005.

[2] С. Мартиновић, Д. Дикић, "Организација даљинског надзора И управљање уређајима енергетске електронике у Телекому Србија", Инфотех, Јахорина 2005.

[3] Д. Стајић, С. Коматина, "Организација даљинског надзора и управљања уређајима енергетске електронике на нивоу извршне јединице", Инфотех, Јахорина, 2008.

[4] И. Тодоровић, Д.Лазаревић, "Једно решење контроле облика мрежног напона", Инфотех, Јахорина, 2008.

**Abstract** - System for remote supervision and control of power electronics (SDNU) inside Telecom Serbia, are in use more than a year. Based on experience gathered during installation, system exploitation and suggestion of users, on more than 100 objects, in 2007. and 2008., additional changes are realized and new functions are built in system. In this paper these new corrections and improvements are analyzed, more precisely, several SDNU functions: communications between data center and DNU24, reset and remote programming DNU24, power electronic switch control, digital alarm detection, current measurement inside power system, recording of main voltage (shape and value), measurement of fuel level inside generator.

### **SDNU IN TELECOM SERBIA - EXPERIENCE AFTER THE FIRST YEAR OF EXPLOITATION**

Miroslav Lazić, Dragan Stajić, Milovan Stanković

## ИЗБОР ПРЕНОСНИХ ПУТЕВА У СДНУ

Бојан Плавшић, Драгана Петровић, *ИРИТЕЛ а.д, Београд*  
Жељко Ковачевић, *Телеком Српске*

**Садржај:** У системима за даљински надзор и управљање треба решити три основне групе проблема. Прикупљање и обрада података уређаја који се надзиру, пренос података од удаљених периферних уређаја до центра за надзор и приказ у центру за надзор. У почетним фазама развоја СДНУ, више пажње је посвећено првој и трећој групи проблема јер се пошло од претпоставке да су комуникациони проблеми решени. Међутим, та претпоставка се показала погрешном. Након првих практичних испитивања показало се да је најкомплекснији проблем који треба решити пренос података од периферних уређаја до центра за надзор. Основна функција надзорних система је да преносе аларме од периферних уређаја у тренутку њиховог настајања. Уколико постоји могућност да неки од аларма не стигне до центра за надзор, онда систем за надзор није функционалан. Проблем се усложњава када се користе комутиране везе. Додатна компликација је реална ситуација да велики број периферних уређаја истовремено успоставља везу са центром за надзор. Дакле, посебна пажња се мора посветити избору преносних путева и решењима која омогућавају поуздан пренос података. Рад описује како је то реализовано у систему СДНУ.

### 1. УВОД

За прикупљање података, обраду и пренос ка удаљеном центру за надзор у систему за даљински надзор и управљање (СДНУ) користи се уређај ДНУ24. У СДНУ је изузетно важна сигурна размена података између периферног уређаја и центра за надзор. Због тога се у СДНУ увек користе два преносна пута. Колико је важно да уређај региструје критичну вредност неке мерене величине као аларм, подједнако је важно да податак о појави тог аларма буде прослеђен центру за надзор у што краћем временском интервалу. Само тако ће се омогућити правовремена интервенција овлашћених лица. Преносни путеви који се могу користити у систему за даљински надзор и управљање су етернет, *dial-up*, *ISDN* и *GPRS*. Као резервни преносни пут увек се користи *GPRS*, док је примарни преносни пут један од остала три типа.

### 2. КАРАКТЕРИСТИКЕ ПРЕНОСНИХ ПУТЕВА

Ниједан преносни пут није идеалан. У зависности од техничких услова на објекту где се уређај ДНУ24 поставља, бира се преносни пут. По критеријуму брзине успостава везе и преноса података, најбоље решење за избор примарног преносног пута је етернет. Предност етернет-а је што се подаци практично тренутно прослеђују у оба смера. Временски интервал за успоставу везе је занемарљив, а подаци се шаљу преко *UDP* протокола по унапред одређеним портovima. Етернет

модул је склоп који се уграђује у ДНУ 24. Дефинише му се статичка *IP* адреса. На унапред декларисаном порту очекује прозивку од центра за надзор. Пошто је веза обострана, у случају појаве аларма периферни уређај шаље аларм центру за надзор преко истог порта. У изабраном решењу су пријемни и предајни порт исти. У центру за надзор, за сваки периферни уређај постоји посебан порт за пријем и предају података. У примеру 1, приказан је формат поруке за мерења. Центар за надзор шаље периферном уређају поруку са кодом Е0, захтевајући податке о тренутним мерењима мерених величина.

*cc cc cc 01 ff e0 00 01 00 e1*  
Пример 1. формат поруке за мерења

Изабрано решење се наметнуло јер је реална ситуација појава аларма на више различитих уређаја. Уколико би се користио исти порт неки од аларма не би стигли у центар за надзор, или би стигли са закашњењем које угрожава функционалност система. Са изабраним приступом СДНУ је у могућности да готово истовремено обради аларме са свих периферних објеката. Брзина преноса података код етернета је реда 115 килобита. Међутим, недостатак етернет мреже је незаштићеност података и уређаја који се налазе на мрежи. Неопходна је заштита од неовлашћених упада. Код испоручиоца опреме је распрострањено мишљење да сваки уређај који има могућност надзора и управљања преко етернета треба да буде на етернету. Ово је веома погрешно. Системи за надзор и управљање, због сигурности, никако несмеју бити на јавним мрежама. То укључује и корпоративну мрежу. Најбоље решење је физички комплетно одвојена мрежа, која је наменски прављења за даљински надзор. Наравно, ово решење није јефтино и не може се брзо реализовати. Привремено могуће решење је прављење тунела у оквиру већ постојеће корпоративне мреже. Практично, додељују се права појединим адресама на етернету да могу да приђу само једном периферном уређају и врше манипулацију над њим.

Етернет модул који се налази у периферном уређају ДНУ24 је набављен од произвођача *multitech* модел *mt100sem*. Максимална количина података која се може послати преко етернет модула је 256 бајтова. Последица овог ограничења је да се велике количине података морају делити у више блокова. Пример за то су целодневна мерења и инциденти. Слање пакета преко етернета, у колико се користи *UDP* протокол, може довести до грешака јер пакети не морају стићи по редоследу како су послати. У пракси се то понављало чешће од очекиваног па су развијени посебна решења у софтверу која елиминишу уочен проблем.

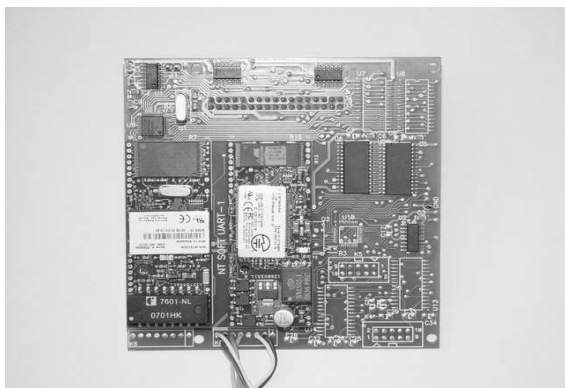
Комуникација преко комутиране *dial-up* везе ради на брзинама које зависе од саме инфраструктуре телефонске мреже. У пракси је брзина конекције око 115 килобита или 33.6 килобита, стим што је брзина самог преноса података нешто мања. Лоша страна овог типа комуникације је што успостава везе траје дуго, реда и до 40 секунди. Пренос података је реда стотина милисекунди (у зависности од количине података). Оптималан број уређаја који се везују на један *dial-up* модем (један телефонски број) је пет. У пракси се показало да пет уређаја може несметано да ради по једном телефонском броју. Поред пријема података које је послао периферни објекат или центар за надзор постоје и функције синхорнизације, задавање граница аларма и дефинисање центра за надзор. Све то оптерећује модемску везу и на пријемној и на предајној страни. При свакој успостави везе постоји време синхронизације између модема. Дакле, комуникација преко *dial-up* везе је најспорија. Предност модемских веза је што постоји потврда о исправности поруке, тако да уколико дође до грешке у преносу неког податка у истој конекцији се порука поново шаље.

Када се користи ISDN, време успоставе веза се смањује на 15 секунди. Мана овог типа комуникације је што се *intraком ISDN* модем, периодично ресетује. Последица ресета је неупотребљивост уређаја док се не заврши иницијализација модема. Време у коме је модем ван функције траје и до два минута.

Усвојено је да се *GPRS* комуникација користи као резервни преносни пут. Брзина конекција по *GPRS* је реда 115 килобита. Функционалност *GPRS* комуникације зависи од квалитета сигнала оператера мобилне телефоније. У СДНУ је формирана мрежа затвореног типа на којој се налазе сви корисници СДНУ. Могућности ове мреже су велике, али за сада постоје ограничења намењена брзином преноса података.

### 3. ПРИНЦИПИ УСПОСТАВЉАЊА ВЕЗЕ И РАЗМЕНЕ ПОДАТАКА

За комуникацију са центром за надзор ДНУ24 користи два екстерна серијска порта. На један од њих се повезује основни, а на други резервни преносни пут. Према иницијалним техничким захтевима главни преносни пут се бира да буде један од три могућа (етернет, *dial-up* или *ISDN*). Резервни преносни пут је свуда *GPRS*.



Слика 1: Комуникациони модул

На слици 1. приказан је комуникациони модул (*uart*). На *uart* картици се налазе подножја у која су монтирана два модема који служе за остваривање комуникације по основном и резервном преносном путу. На слици 1 са леве стране се види етернет модул, а са десне *dial-up* модем.

Код пилот пројекта (на самом почетку монтаже система СДНУ) за комуникацију су кориштени екстерни модеми. Пракса је показала да је то решење није довољно поуздано за СДНУ. У почетним испитивања, број успостављених веза је био мањи од 40%. Након бројних побољшања у хардверу и софтверу, број остварених веза није прешао 90%. Процењено је да је то лоше па је промењено решење повезивања модема са ДНУ24. Уместо екстерних користе се интерни модеми. Направљена су додатна софтверске и хардверска побољшања. Периодично се ресетују и иницијализују интерни модеми. Са таквим решењем проценат успешно успостављених веза је прешао и 99%.

С обзиром да су код овог решења модеми унутар ДНУ 24 решење је компактно и због јединственог и непрекидног напајања ДНУ24 и комуникационих модула и поузданије. Комуникациони модули су бирани тако да се у иста подножја могу монтирати различити комуникациони модули. То омогућава једноставну замену лошијег преносног пута са квалитетнијим када се за то стекну технички услови.

Краткоспајачима на картици *uart* се дефинише микрорачунару, на ком месту се налази који модем и на основу тога их он иницијализује.

Сваки преносни пут има своје специфичности тако да постоје посебне обраде серијских интерапта за сваки комуникациони модул.

Комуникација између ДНУ24 и центра за надзор се може остварити на иницијативу било које стране. На почетку се даје наредба за конектовање са одређеним телефонским бројем или *IP* адресом (било да је у питању етернет или *GPRS*). После успостављене конекције размењују се пакети са упитима, мерењима, алармима и свим другим порукама значајним за рад система. *UDP* протоколом за комуникацију између ДНУ24 и центра за надзор су јасно дефинисани сви типови порука, почетак и крај комуникације.

### 4. GPRS КАО ПРЕНОСНИ ПУТ

Према техничким условима *GPRS* се користи као резервни преносни пут. На неприступачним местима *GPRS*, представља једино могуће решење за пренос података између рачунара у центру за надзор и периферног уређаја. *GPRS* модем ради у два режима, пријемном и предајном. Модем се стално налази у пријемном режиму и чека на прозивку од стране центра за надзор. Када стигне команда са неким упитом за мерења или неким сличним захтевом, микропроцесор после обраде захтева, пребацује *GPRS* модем у предајни мод и шаље одговор на поруку која је стигла из центра за надзор. На слици 2. је приказан *GPRS* модем који се поставља у одговарајући слот на *uart* плочу периферног уређаја ДНУ24.



Слика 2: GPRS модул

GPRS модем садржи сим картицу, којој је додељена статичка адреса, тако да сваки уређај има своју адресу и на основу ње је јединствен. Подаци о адресама уређаја налазе се у центру за надзор и на основу њих центар за надзор прозива исте. У сваком периферном објекту налази се адреса GPRS модема који је повезан са рачунаром у центру за надзор. У случају генерисања аларма, исти се прослеђује на постављену адресу. Све сим картице које се налазе у периферним уређајима повезане су у јединствену мрежу, *дм.дну*, чиме се гарантује безбедност система. Време успоставе везе је реда 15 секунди. Овај вид преносног пута јако је подложен временским условима, али како се број базних станица мобилних оператера које одашиљу GSM и GPRS сигнале повећава из дана у дан, тако се и сигурност овог вида преноса података повећава.

Идеја на којој се ради је да се направи непрекидна веза између периферних уређаја и центара за надзор. На тај начин би се добила нека врста “бечичног етернета”, а време успоставе везе готово да не би ни постојало. Сваки GPRS модем имао би своју IP адресу и пријемни и предајни порт, тако би размена података била тренутна.

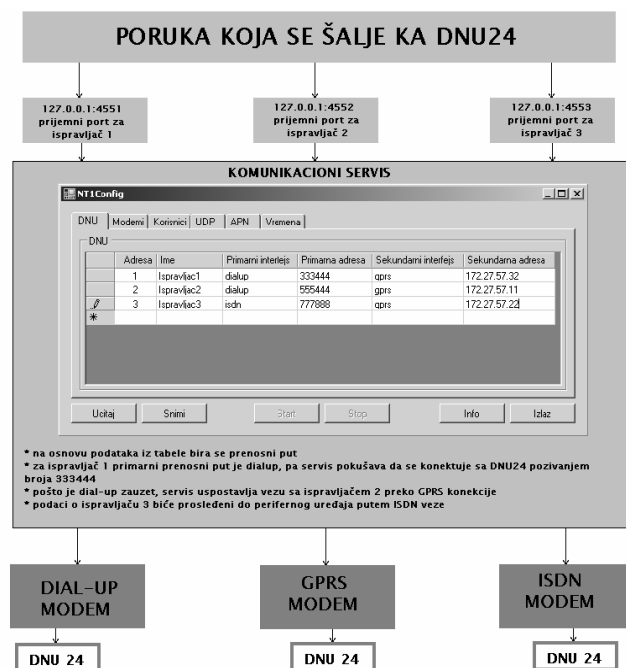
## 5. КОМУНИКАЦИЈА ЦЕНТРА ЗА НАДЗОР СА ВЕЛИКИМ БРОЈЕМ ПЕРИФЕРНИХ УРЕЂАЈА ДНУ24

У пракси се показало да је оптималан број периферних уређаја који комуницирају са центром за надзор преко једног модема (*dial-up* или ISDN) пет. Разлог за то је дуго време успоставе везе (код *dial-up* успоставе везе и до 40 сек, код ISDN и до 15 секунди). Временски интервал који је потребан да се за један уређај обради неки захтев креће се од 30 до 60 секунди. У садашњем решењу се исти телефонски број у центру за надзор користи и за периодична мерења и за пријем аларма од периферних уређаја. Зато се мора водити рачуна да тај телефонски број буде довољно дуго слободан да би центар за надзор могао да прими аларм од периферног уређаја. Интервал од петнаест минута је периода са којом се прикупљају тренутна мерења. Из центра за надзор се прозивају периферни уређаји. Уколико се за пет уређаја потроши пет минута, максимално време које ће модем бити слободан је 10 минута. Расподела времена 1/3 редовна мерења 2/3 отворен канал за пријем аларма, је направљена

интуитивно. Процењено је да је десет минута времена довољно дуг период да би модем у центру за надзор био слободан да прими аларме од периферних уређаја. Уколико је телефонски број на који периферни уређај ДНУ24 шаље аларм центру за надзор заузет, аларм ће се поново слати на свака три минута, или ће бити прослеђен приликом редовне прозивке за мерења. Раде се математичке анализе да ли је боља концепција да се одвоје посебни бројеви (канални) само за пријем аларма. За сада је мали број периферних уређаја и није неопходна оптимизација. Међутим, када број периферних уређаја буде порастао то ће се свакако урадити.

Уколико се после 5 покушаја не успостави веза центра за надзор и периферног уређаја, периферни уређај ДНУ24 шаље аларм преко резервног преносног пута, тј. GPRS-а. На овај начин решен је проблем заузећа на пријемној линији. Такође, у пракси је чест случај да откаже телекомуникациони објекат који се напаја из уређаја који се надзире са ДНУ 24. Када стигну подаци преко GPRS, службе одржавања напајања знају да нема потребе за њиховом интервенцијом.

Уколико се на једном периферном уређају генерише аларм, тај уређај га тренутно шаље центру за надзор. Када се уђе у успоставу везе, телефонска линија у центру за надзор је заузета. Уколико корисник упутити захтев за мерење неком другом периферном уређају, а притом је тај уређај на истој телефонској линији која је тренутно заузета, захтев ће бити прослеђен преко GPRS-а. Ако би и GPRS био заузет, порука би се меморисала док неки преносни пут не постане слободан. Број уређаја који је могуће звати у истом тренутку, дефинисан је бројем модема који се користе за комуникацију и пренос података.



Слика 3: Организација комуникационог сервиса

На слици 3. приказан је рад комуникационог сервиса. Комуникациони сервис се активира ако се као основни преносни пут користи нека модемска веза, или ако је етернет пут у прекиду. Свака порука која се шаље преко модемске комуникације (*dial-up*, ISDN, GPRS),

мора да прође кроз комуникациони сервис. Сервис има улогу рутирања, тј. избора преносног пута преко кога центар за надзор приступа периферном уређају ДНУ24. За приступ неком периферном уређају потребно је знати тип комуникације које он подржава. Другим речима, потребно је знати адресу жељеног уређаја. Те адресе се уносе у табелу која садржи податке о уређајима који припадају области коју надгледа центар за надзор. За уређај Исправљач 1 примарни преносни пут је *dial-up*, а телефонска параца која је прикључена на периферни уређај исправљач 1 је 333444. Резервни преносни пут је *GPRS*, а сим картица која се налази у модему на периферном уређају исправљач 1 има додељену статичку IP адресу 172.27.57.32. Постоје два критеријума на основу којих сервис бира којим ће путем звати периферни уређај. Сервис прочита из табеле који је примарни преносни пут, уколико је слободан, преко назначеног модема позива периферни уређај ДНУ24. Уколико је примарни пут заузет (други уређај шаље аларме, па је заузео телефонску линију; оператер је тражио мерења за други уређај који је такође на *dial-up*, па је заузео линију), сервис покушава преко резервног пута да се конектује са периферним уређајем. Ово је приказано на слици 3. Сервис иницира конекцију са исправљачем 1 преко *dial-up*-а, тако да је *dial-up* модем заузет обрадом тог захтева. За исправљач 2 је такође примарни пут *dial-up*. Пошто је тренутно *dial-up* недоступан, сервис иницира конекцију са периферним уређајем исправљач 2 преко *GPRS*-а. Комуникација центра за надзор и периферног уређаја исправљач 3 биће остварена путем ISDN линије, као његовог примарног преносног пута. Када се конекција успостави подаци се прослеђују периферним уређајима. Периферни уређај враћа одговор центру за надзор у току исте конекције. Уколико ДНУ24 нема неки аларм сервис раскида везу и чека на нове захтеве.

## 6. ЗАКЉУЧАК

У раду је описано решење преноса података у систему за даљински надзор и управљање уређајима енергетске електронике СДНУ. Уско грло у систему за даљинско надзирање представљају преносни путеви. У зависности од техничких могућности на периферном објекту бира се најповољнији преносни пут. Преносни путеви се разликују по брзини успоставе везе, брзини преноса података, сигурности, поузданости и економичности. Нажалост, ниједан преносни пут није идеалан. Зато је усвојено, обавезно коришћење два преносна пута. Овим је омогућена беспрекидност у раду

система за даљински надзор и управљање. Садашње решење у потпуности задовољава потребе СДНУ. Међутим, са повећањем броја периферних уређаја проблем комуникације ће поново постати актуелан. Зато се ради на новим решењима. Једна од идеја је да комуникациони сервис динамички додељује уређају слободни преносни пут. Другим речима, уколико је линија по којој се покушава успоставити веза са уређајем заузета, сервис бира следећу прву слободну. На тај начин убрзава се рад целог система, уз смањење потребног броја телефонских линија. Друга идеја је бежични интернет, наравно када се за то стекну техничке могућности у Телекому.

## 7. ЛИТЕРАТУРА

- [1] М. Лазић, М. Станковић, "Уређај за аквизицију података ДНУ 24 – основне функције," Јахорина '08
- [2] MultiTech system, "Socket Ethernet IP mt100sem - AT Commands Reference Guide"
- [3] М. Лазић, Д. Диклић, С.Мартиновић, "Организација даљинског надзора и управљања уређајима енергетске електронике у Телекому Србија," Јахорина '08

**Abstract** - Three main groups of problems need to be solved in remote supervision and control systems. These are collecting and processing data from equipment which is monitored, data transfer from remote peripheral devices to supervision center and presentation of data in center. At early stages of SDNU development, more attention was given to the first and third group of problems. Reason for that was assumption that communication problems were solved. However, that assumption was wrong. After first practical investigation it turned out that most complex problem need to solve were sending data from peripheral equipment to data center. Basic function of supervision systems is to send alarms form peripheral equipment at the moment of their appearing. If possibilities to some alarm do not come to data center, than, system is not functional. Problem gets worst when commutated lines are in use. Additional complication is also one real situation when big number of peripheral devices at the same time establishing connection with data center. So, special attention must be put on choices which way of data transmission need to be use and solutions which enabling reliable data transfer. This paper describes way it is realized inside SDNU system.

## CHOICE WHICH WAY OF DATA TRANSMISSION IN SDNU

Bojan Plavšić, Dragana Petrović, Željko Kovačević,

## ЈЕДНО РЕШЕЊЕ ЗА ПРЕНОС ПОДАТАКА ПО UDP ПРОТОКОЛУ У СИСТЕМУ ЗА ДАЉИНСКИ НАЗОР И УПРАВЉАЊЕ (СДНУ)

Бојан Плавшић, Драгана Петровић, *Ирител а.д. Београд*

**Садржај** - СДНУ је систем за даљински надзор и управљање уређајима енергетске електронике. Поузданост система зависи од брзине преноса мерених величина, аларма и параметара уређаја, који се надзире, у центру за надзор. Да би се остварила жељена брзина преноса података користи се UDP протокол. UDP протокол нема успоставу везе ни контролу тока података и на тај начин остварује велику брзину преноса. Мана овог протокола је што нема контролу грешке тако да постоји могућност да се подаци „изгубе“ што представља озбиљан проблем за надзор уређаја.

Да би се превазишао поменути недостатак UDP протокола, систем СДНУ меморише све мерене величине, аларме и параметре у уређају за надзор. У центру за надзор, апликативни софтвер контролише број пристиглих блокова очекиване поруке. У случају да неки блок недостаје шаље се захтев за поновно слање блока који недостаје. За слање захтева не остварује се нова конекција него се користи постојећа веза са траженим периферним центром. На тај начин се загушење линије своди на минимум. У раду су детаљно описани поменути проблеми и начин на који су решени.

### 1. УВОД

Систем за даљински надзор и управљање (СДНУ) је систем који је годину дана у функцији и надзире уређаје енергетске електронике у предузећу Телеком Србија. Комуникација центра за надзор са периферним објектима омогућена је преко модемске везе, етернета или GPRS модема. Сваки од ових комуникационих путева има своје предности и недостатке по критеријуму поузданости и брзине преноса података. Систем СДНУ користи UDP протокол када се као преносни пут користи етернет. Због велике брзине преноса то је најквалитетније решење. Проблеми који су настали због непоузданости UDP протокола превазиђени су надоградњом постојећег софтвера у СДНУ. У раду су описане карактеристике UDP протокола, његове предности и недостаци. Описани су неки од проблема код преноса података и начин на који су решени.

### 2. UDP ПРОТОКОЛ

Мрежне технологије и опрема TCP/IP су скуп протокола који се још назива и Интернет протокол. TCP/IP је заснован на преносу података по слојевима: Апликативни, Транспортни, Интернет и Приступни слој. У неким поделама Приступни слој дели на Физички и Datalink. Најважнији протоколи транспортног слоја су TCP (Transmission Control Protocol) и UDP (User Datagram Protocol). Они омогућују ефикасну размену података

између хостова и квалитетан саобраћај између њих. Оба протокола служе апликативном слоју за пренос података, а сам избор зависи од захтева за поузданошћу преноса.

TCP протокол пружа трансфер информација путем сталне конекције тако да се не размењују само подаци, већ и различита обавештења о успешном пријему или грешци, статусни подаци и параметри. На овај начин обезбеђена је поуздана комуникација. У случају да дође до грешке у преносу или да пакети не стигну у послатом редоследу омогућена је реконструкција пакета. Постоји и временска контрола преноса која обезбеђује поновно слање пакета у случају да нису испоручени у оквиру предвиђеног времена.

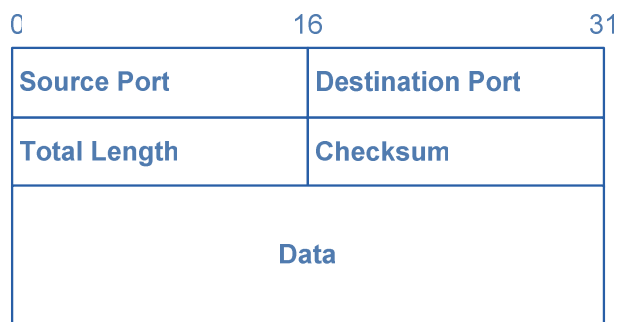
UDP је једноставан транспортни протокол. Не поседује механизме за контролу тока, што значи да у самом протоколу не постоји заштита од загушења пријемника великим бројем порука. Такође, UDP не поседује механизме за контролу грешака, осим провере контролне суме (checksum). Пошиљалац не може знати да ли је порука коју је послао успешно пренета, или је можда изгубљена или дуплицирана у преносу. Ако се на пријемној страни, провером контролне суме детектује грешка, пакет (датаграм) се једноставно уништава.

Међутим, UDP има могућност разликовања портова на истом рачунару. И на пријемној и на предајној страни постоје резервисани портови на који апликације примају или шаљу поруке. Предајна страна зна број порта апликације на другом рачунару (пријемном) и шаље датаграм на њега. Уколико пријемна страна захтева поруку о потврди, у заглављу UDP датаграма смештен је број предајног порта. Ако специфичани број порта није доступан, назад се враћа ICMP (Internet Control Message Protocol) порука о грешци.

Сваки кориснички датаграм послат преко UDP-а третира се као независни датаграм и између различитих UDP датаграма не постоји веза. Кориснички датаграми нису нумерисани тако да може доћи до промене редоследа при слању. UDP није у могућности да реконструише њихов првобитан редослед. Такође, не постоји успостављање и раскид конекције при размени порука. Последица оваквог начина рада је да процес не може да користи UDP за слање тока података и да при томе очекује да UDP аутоматски врши паковање података у различите датаграме. Уместо тога, свака порука коју процес шаље мора бити довољно кратка да може стати у један UDP датаграм. Величина UDP датаграма у бајтовима укључујући и заглавље и податке приказана је на слици 1.

Број порта пошаљивоца (Source port) *i* поље контролне суме (checksum) су опциони. Ако се не користи „Source port“ шаље се нула. Поље дужине (Length) је дужине 16 бита. Ово поље показује величину UDP датаграма (загл.+подаци). Ако се користи, поље контролне

суме је дужине 16 бита. Користи се за процену валидности UDP датаграма.



Слика 1: UDP датаграм

Због велике брзине преноса, у односу на TCP протокол UDP се користи у „Real-time“ апликацијама (интернет радио, интернет телефонија, видео конференције), мултимедијалним апликацијама.

Систем СДНУ користи UDP протокол како би се све мерење вредности пренеле у што краћем временском интервалу и са минималним оптерећењем мреже. UDP има могућност слања једне поруке ка више рачунара што је од великог значаја за систем даљинског надзора. Недостаци UDP протокола, у систему СДНУ, превазиђени су коришћењем сложених апликација у рачунару у центру за надзор и периферном уређају за надзор ДНУ24.

### 3. ПРЕНОС АЛАРМА И МЕРЕЊА У СДНУ,

СДНУ се састоји великог броја периферних објеката у којима се налазе уређаји енергетске електронике који се надзиру. Формирани су центри за

надзор на нивоу извршне јединице и центри за надзор на нивоу регије (регионални центри). Територија Републике Србије подељена је на четири регије (Север, Београд, Центар и Југ). У свакој регији постоји до шест извршних јединица који покривају до стотинупедесет периферних објеката. У периферним објектима налази се уређај ДНУ24 који својим ресурсима обезбеђује мерење аналогних и дигиталних величина. На слици 2 је приказана блок шема повезивања периферних објеката са центрима за надзор и регионалним центрима.

Основни капацитет уређаја ДНУ 24 је следећи:

- 16 мерења аналогних величина
  - 3 једносмерна напона
  - 2 величине са посебних мерних претварача
  - 3 струје
  - 2 температуре
  - 6 наизменичних напона
- 4 дигитална улаза
- 4 дигитална излаза (команде)

Мерења сваке величине преносе се у центар за надзор у извршној јединици, а затим у регионални центар. Мерења се врше сваке секунде и на основу тога у центру за надзор се формира 15-то минутни запис. Промена опсега сваке мерење величине генерише одговарајући аларм. И мерења и аларми шаљу се у одређеној форми ка центру за надзор. Неки аларми, класификују се као важни и прослеђују се у регионални центар. Свако мерење дефинисано је са по две горње и две доње границе. Корисник одређује које су вредности граница аларма за одређено мерење. Када мерење изађе из првог дефинисаног опсега, аларм се класификује као жути (лаки аларм), а излаз из другог опсега као црвени (тешки) аларм. На слици 3 је приказано класификовање аларма у ДНУ24.



Слика 2: повезивање периферних објеката са центрима за надзор

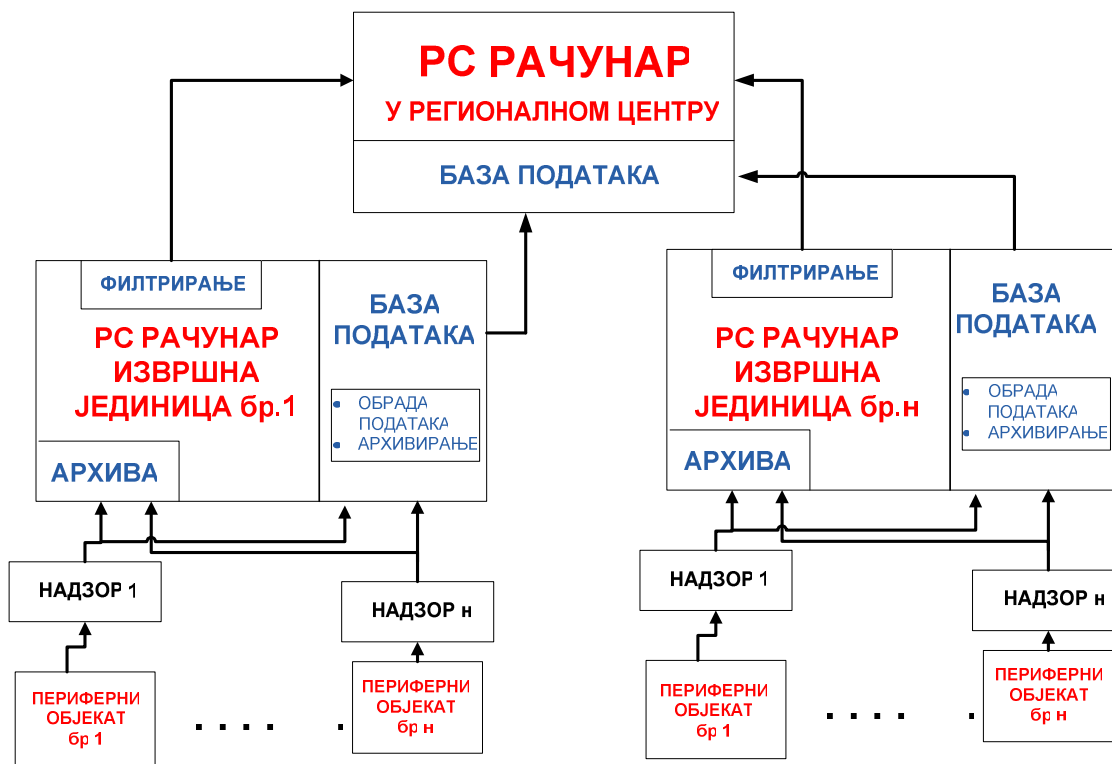


Слика 3: опсези аларма

ДНУ24 периодично прозива сваки од периферних објеката и прикупља вредности мерења. Свака комуникација ДНУ24 – РС рачунар у центру за надзор, праћена је сталном потврдом из центра за надзор о примању тражених података. Аларми се прослеђују на иницијативу ДНУ24 (када се аларм генерише), слањем одређене поруке ка центру за надзор. Порука о добијању аларма или мерења се потврђује након највише 1,5 секунде. У случају да се порука не потврди, ДНУ24 шаље поново исту поруку након 8 секунди. И тако све док се не добије одговарајући одговор - потврда.

ДНУ24 има и могућност снимања ексцесних догађаја где улазе инциденти и облици сигнала за све три фазе мрежног напона. Под инцидентима се подразумевају „тешки” аларми за мерења: све три фазе мрежног напона, напона, струја потрошача и струје батерија. Инциденти се бележе са секундном, а облици мрежног напона са

милисекундном периодом. ДНУ24 шаље информацију ка центру за надзор да је дошло до инцидента или нагле промене вредности мрежног напона. Након тога, центар за надзор, шаље захтев за добијање ексцесних догађаја. Захтев може да се шаље и након неког времена. ДНУ24 шаље, у зависности од захтева, инцидент или облик мрежног напона. Обрада инцидента подразумева слање снимљених податка мерене величине, 250 сек. пре него што се догодио инцидент и 250 сек. након инцидента. Временски интервал облика мрежног напона који се шаље у центар је 100ms, 30ms пре и 70ms након промене вредности мерене величине. Такође, на захтев из центра за надзор добијају се и тренутна мерења сваке мерене величине. На основу 15-то минутних мерења прави се архива мерења, аларма и догађаја. На слици 4 је приказана блок шема прикупљања, обраде и архивирања података у центру за надзор и регионалном центру.



Слика 4: прикупљање, архивирање и обрада података

Под догађајима се подразумева свака забележена интервенција на уређају (промена параметара, промена граница аларма...). Архива се може видети табеларно или графички за изабрани временски период. На овај начин корисник има увид у рад система у било ком тренутку. ДНУ24 памти у својој меморији до пет различитих инцидента.

У колико дође до генерисања инцидента, ДНУ24 шаље аларм центру за надзор где се уписује у

листу аларма са временом када се догодио. Центар за надзор врши потврду аларма и шаље захтев за први блок поруке (инцидент је подељен у 35 блокова-датаграма). ДНУ24 шаље први блок и ти подаци стижу у центар за надзор, након одговора (потврде о примљеном блоку) шаље се захтев за други блок. На овај начин се прослеђује свих 35 блокова. У случају да неки од блокова не буде прослеђен, цео инцидент се одбацује.



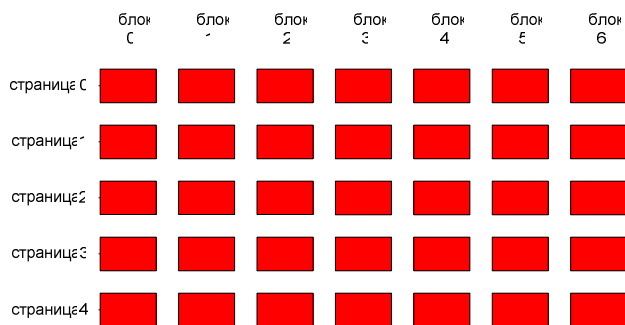
У случају да дође до нагле промене вредности мрежног напона ДНУ24 шаље ту информацију у центар за надзор. У центру за надзор се врши потврда о пријему информације и шаље се захтев за први блок облика сигнала. Облици мрежног напона подељени су у три блока (датаграма) где сваки блок представља податке о једној фази. Проблеми који се дешавају при слању/примању облика мрежног напона као и њихово решење исти су као код слања/примања инцидента. Након тестирања прве серије система СДНУ уочени су проблеми непоузданог преноса података инцидента или облика сигнала. Проблеми су решени надоградњом софтвера.

#### 4. ПРЕНОС АЛАРМА У СДНУ ПО UDP ПРОТОКОЛУ

Проблем непоузданости UDP протокола испољио се у систему за даљински надзор и управљање уређајима енергетске електронике (СДНУ).

Поруке о инцидентима и облику сигнала, због своје величине, преносе се, у више блокова (датаграма). Постоји могућност да се у току преноса блокова прекине веза са центром или да се неки од бајтова у блоку не пренесе због грешке у преносу или се блокови не стигну у очекиваном временском интервалу. У том случају, на пријемној страни одбацује се цела порука, односно, сви, до тада примљени, блокови се бришу.

Гледано са предајне стране, блок инцидента је послат. Гледано са пријемне стране, порука о инциденту је стигла, али не постоје подаци да би могао да се нацрта график (снимљених 500 вредности мерене величине).



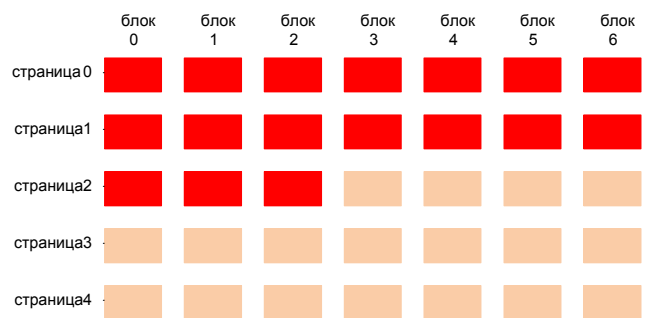
Слика 5а: празна матрица података

У складу са ресурсима ДНУ24, проблем је решен на следећи начин. У периферном уређају ДНУ 24 сваки блок (пакет) је адресиран. У рачунару у центру за надзор надограђен је софтвер који омогућава меморисање пристиглих блокова и поновну прозивку блокова који нису стигли. На пример, у случају да се неки од блокова инцидента не пренесе (због грешке у преносу, грешке у комуникацији и сл.), у меморијском простору у рачунару остаје забележено шта није стигло. Након тога центар за надзор ће у следећој конекцији са периферним уређајем затражити блокове који му недостају. У листи аларма остаје забележено да се инцидент догодио и време када се догодио.

Слична је ситуација у колико, у току преноса блокова једног инцидента, стигне порука о појави новог инцидента. Код старог решења долази до грешке при упису преосталих блокова првог инцидента и комплетног другог инцидента. Овај проблем доводи до потпуног губљења података о оба инцидента. Описани проблеми могу да се реше коришћењем одређене форме записивања (меморисања) блокова порука о инциденту у ДНУ24 и у центру за надзор.

ДНУ24 меморише до пет инцидента у својој “flash” меморији. Овим је омогућено да корисник у било ком тренутку може да затражи податке о жељеном инциденту (узимајући у обзир да број инцидента, до тада, није већи од пет).

Усвојена је карактеристична форма записивања блокова једног инцидента. Сваки инцидент записује се на седам страница са по пет блокова. На тај начин формира се матрица података (слика 5а) где је сваки блок дефинисан бројем стране и бројем блока.



Слика 5б: попуњавање матрице података

У случају да дође до грешке у преносу неког блока и одбацавању инцидента, у меморији (тј. матрици у РС рачунару) остаје запамћено који су блокови стигли, а који нису. Матрица у којој су неки од блокова меморисани а неки нису приказана је на слици 5б. Види се да подаци од странице 2, трећег блока па до краја матрице недостају. По поновном успостављању везе, центар за надзор шаље захтев за блокове који му недостају. На овај начин не постоји могућност да се подаци о инциденту „изгубе”. Поновни захтев за преостале блокове шаље се, аутоматски, уз захтев за редовна 15-то минутна мерења. Оваква концепција слања захтева усвојена је због тога што се рад целог система своди на максимално могуће растерећење везе. Систем неће формирати нову конекцију са уређајем да би добио податке који му недостају, него ће искористити везу која

ће се формирати за најдуже 15 минута. У случају да корисник жели податке о инциденту одмах, има могућност формирања нове конекције. Слањем захтева за редовна мерења, добиће се подаци о инциденту заједно са подацима о мереним величинама.

У случају да се у току преноса једног инцидента, појави нови инцидент, софтвер у центру за надзор меморише појаву. Након завршетка преноса првог инцидента, прелази се на обраду новопристиглог инцидента. Траже се подаци за први блок новог инцидента који се смешта у матрицу ради потврде примања датаграма и његовог уписа у фајл. Постоји могућност меморисања максимално пет инцидента. Након обраде инцидента у меморији се ослобађа простор за нови инцидент. Блок шема рада дела софтвера везано за пренос инцидента дата је на слици 6.



Слика 6: пренос и меморисање инцидента

Описано решење проблематике коришћења UDP протокола смањило је могућност да подаци не буду прослеђени у центар за надзор. ДНУ24 проверава, нумерише и меморише блокове података тако да у било ком тренутку може да проследи захтевани блок података. Апликативни софтвер, такође, нумерише и меморише пристигле блокове како би поново тражио блок који му недостаје или блок који је оштећен и као такав одбачен.

ДНУ24, такође, прикупља и прослеђује податке од уређаја који у свом хардверу имају микропроцесор за прикупљање података (UPS, агрегат...). Ови уређаји имају могућност да се повежу са удаљеним центром за надзор преко етернета. Пре него што су ови уређаји прикључени на ДНУ24 догађало се да битни подаци и догађаји не буду регистровани у центру за надзор. Корисници су имали проблема са системом и његовим функционисањем, а нису могли да дођу до података који реално приказују шта је узрок проблема. Коришћењем ДНУ24, ниједан податак не може бити изгубљен и корисник у сваком тренутку има увид у реално стање рада система.

UDP протокол има брзину преноса података која одговара описаном систему. Сви недостаци су превазиђени софтверском надоградњом тако да не постоји потреба за коришћењем поузданијег протокола, што би смањило брзину преноса података.

## 5. ПРЕНОС ОБЛИКА СИГНАЛА МРЕЖНОГ НАПОНА У СДНУ ПО UDP ПРОТОКОЛУ

СДНУ има могућност преноса облика сигнала за све три фазе мрежног напона. Свака фаза мрежног напона снима се са милсекундном периодом. У случају да дође нагле промене вредности напона ДНУ24 шаље

информацију о промени у центар за надзор. У центру за надзор врши се потврда о пријему информације о промени вредности мрежног напона и шаље се захтев за први блок облика сигнала. Облици мрежног напона подељени су у три блока (датаграма) где сваки блок представља податке о једној фази. Временски интервал који се шаље је 100ms, 30ms пре и 70ms након промене вредности мерене величине. Проблеми као и решења проблема који се дешавају у преносу облика сигнала мрежног напона су исти као код преноса инцидента, тако да је непотребно поновно објашњење.

## 6. ЗАКЉУЧАК

У раду „једно решење за пренос података по UDP протоколу у систему за даљински надзор и управљање СДНУ“ анализирана су два најчешће коришћена протокола за комуникацију по етернету и дати разлози зашто је одабран UDP протокол. Пренос података по UDP протоколу је брз и самим тим одговара за пренос података за даљински надзор уређаја. Непоуздан пренос UDP протокола код преноса података је решен софтверском надоградњом у систему СДНУ. Основна идеја је да сваки пакет са подацима добије своју ознаку. Након успоставе комуникације, периферни уређај, центру за надзор дојављује колико пакета треба да пошаље. Центар за надзор контролише да ли су стигли сви пакети и уколико неки недостаје накнадно затражи од периферног уређаја. Периферни уређај памти све пакете док их не испоручи центру за надзор.

Оваквим решењем сачуване су предности које има UDP протокол у односу на TCP, а отклоњени су недостаци који су се испојили у првој фази функционисања система СДНУ.

## 7. ЛИТЕРАТУРА

[1] [www.elitesecurity.org](http://www.elitesecurity.org)

[2] М. Лазић, С. Радошевић, *Примена рачунара у енергетској електроници телекомуникационих уређаја*, ЈУ Инфо'97, Брезовица, 1 - 4. Април, 1997. пп 800 – 804.

[3] Мирослав Лазић, Драгана Тителац, Саша Мартиновић, Милован Станковић, *Даљински надзор и управљање уређајима енергетске електронике у телекомуникационом објекту вишег ранга*, Инфотех, Јахорина, 2007.

[4] Драган Стајић, Слободан Коматина, *организација даљинског надзора и управљања уређајима енергетске електронике на нивоу извршне јединице*, Инфотех, Јахорина, 2008.

[5] Иван Годоровић, Дејан Лазаревић, *Једно решење контроле облика мрежног напона*, Инфотех, Јахорина, 2008.

**Abstract** - SDNU is a system for remote monitoring and management of energy electronics devices. The reliability of the system depends on the speed of transfer of measured

values, alarm and parameters, which supervises the center for supervision. To achieve desired speed data transfer using UDP protocol. UDP protocol does not make a connection or control the flow of data and thus realize high speed transfer. Drawback of this protocol is that there is no control error so that there is a possibility that the data "lose", which is a serious problem for a system for monitoring devices.

To overcome the lack of mention UDP protocol, the system saves all SDNU measured by size, alarms and settings in the device for control. In the center of supervision, application software controls the number of blocks d'expected messages. In the case of a missing block sent the request for re-sending the missing block. To send a request not only a new connection, but use the existing link with the required peripheral player. In this way, burma lines reduced to a minimum. The paper described in detail above problems and the way they are resolved.

### **A SOLUTION FOR A DATA TRANSFER BY UDP PROTOCOL WITHIN THE REMOTE SUPERVISION AND CONTROL SYSTEM**

Bojan Plavšić, Dragana Petrović

## ОРГАНИЗАЦИЈА ДАЉИНСКОГ НАДЗОРА И УПРАВЉАЊА УРЕЂАЈИМА ЕНЕРГЕТСКЕ ЕЛЕКТРОНИКЕ У ТЕЛЕКОМУ СРПСКЕ

Златко Бабић, Жељко Ковачевић, *Телеком Српске*  
Мирослав Лазић, *ИРИТЕЛ а.д, Београд*

**Садржај** - За уређаје енергетске електронике се каже да су срце сваког телекомуникационог уређаја. Када они откажу цео систем је ван функције. Зато је неопходно остварити квалитетну контролу рада уређаја енергетске електронике. Међутим, у великом броју објеката у Телекому нема сталних служби одржавања. Неопходно је успоставити даљински надзор и управљање уређајима енергетске електронике. Основни циљ је, превентивним одржавањем, спречити прекиде у раду телекомуникационих уређаја.

На конференцијама Инфотех Јахорина од 2005. до 2008. године објављено већи број радова који су се бавили даљинским надзором и управљањем уређајима енергетске електронике. Дефинисани су основни принципи за формирање система за даљински надзор и управљање уређајима енергетске електронике (СДНУ). У току 2007. године је почела реализација пројекта СДНУ у Телекому Србија. Формирано је 19 крајњих центара, 4 регионална центара и успостављен надзор над око 100 уређаја енергетске електронике у периферним објектима. У 2008.г. започета је реализација система СДНУ и у Телекому Српске. У раду су описани принципи који су дефинисали СДНУ у Телекому Српске. У овој години се формирају четири главна центара за надзор и један истурени центар. Планира се формирање даљинског надзора на 25 периферних објеката. При томе су основни принципи за формирање мреже у Телекому Србија прилагођени специфичностима Телекома Српске.

### 1. УВОД

Доминантан утицај на време прекида телекомуникационог саобраћаја имају проблеми са напајањем телекомуникационих уређаја. Проблеми са напајањем се могу поделити у две основне групе: нестанак енергије у електродистрибутивној мрежи и неисправан рад уређаја енергетске електронике. Правилним избором капацитета резервних извора енергије може се смањити утицај прве групе проблема на прекиде телекомуникационог саобраћаја. На жалост, не и отклонити. На поузданост рада уређаја енергетске електронике битно утичу услови у којима раде. Уређаји се производе да би радили по прописаним условима, али у пракси то често није случај. Реално се појављују пренапони и поднапони чији су амплитуда и трајање већи и дужи од дозвољеног, такође и прекиди у снабдевању енергијом из електродистрибутивне мреже су често дужи од очекиваних. Квалитетном анализом поузданости инсталиране опреме енергетске електронике, као и снимањем реалних радних услова могу се дефинисати техничке карактеристике које морају да задовоље уређаји енергетске електронике у

реланим условима. На тај начин повећати поузданост рада уређаја енергетске електронике, а самим тим и целог Телекома-а.

Једини начин да се квалитетно дефинише рад уређаја енергетске електронике у реалним условима је увођење даљинског надзора и управљања.

Телеком Србија, је у току 2007.године фомирао четири регионална центара, деветнаест центара за надзор на нивоу извршних јединица и монтирана је опрема за надзор у 97 периферних објеката. У Телеком Српске се у 2008.г планира формирање четири основна центара за надзор, један истурени центар и монтажа сиситема за надзор на 25 објеката. Основни циљ је смањити прекиде телекомуникационог саобраћаја због неиспавног рада уређаја енергетске електронике.

### 2. ОРГАНИЗАЦИЈА МРЕЖЕ СДНУ У ТЕЛЕКОМУ СРПСКА

При формирању мреже за даљински надзор и управљање уређајима енергетске електронике полази се од релане ситуације у Телекому и на основу тога се дефинишу критеријуми за избор локација центара за надзор и дефинисање приоритетних периферних уређаја који ће бити покривени у првом кораку. Крајњи циљ је покрити све објекте који у себи имају уређаје енергетске електронике. Наравно, то је вишегодишњи посао и није реално очекивати да ће се он остварити након прве године. Да би се остварио битан утицај на функционисање служби за напајање потребно је покрити више од половине објеката.

### 3. НАДЗОР ИСПРАВЉАЧКИХ ПОСТРОЈЕЊА У РЕАЛНИМ УСЛОВИМА

Крајњи циљ формирања СДНУ је да се из центра за надзор може истовремено пратити рад свих уређаја енергетске електронике. При томе, то могу бити уређаји различитих произвођача, различитих година производње па чак и различитог типа. Систем мора да покрије уређаје који су произведени у време када су тиристорни били основни елемент исправљача па до савремених уређаја који у свом хардверу имају микрорачунар који генерише податке о раду самог уређаја. У току дефинисања посла разматрана је могућност да се на систем СДНУ не повезују савремени уређаји који имају свој микрорачунар за надзор. Међутим, ова концепција је одбачена јер би у том случају за сваки тип оваквог уређаја морао бити формиран посебан центар за надзор и за сваки периферни уређај би се морао решити проблем комуникације. Закључено је да је неопходно формирати један уређај који је основна платформа за прикупљање података различитих типова уређаја који мора да има могућност

преношења података који генеришу микрорачунари савремених уређаја. Наравно, тај уређај мора да има и могућност решавања комуникационог проблема. Таква платформа омогућава да се на једном рачунару у центру за надзор могу истовремено пратити рад и различитих типова уређаја и уређаја различитих произвођача.

Формирање телекомуникационог система је процес који траје веома дуго. Данас је реално да се на територији једне мрежне групе нађу и исправљачи стари пар година, али и исправљачка постројења стара двадесет и више година. При томе постоји десетак различитих произвођача. Већина је из иностранства. Део тих фабрика је у међувремену престао са производњом исправљача.

Практично, на објектима се налазе три могуће ситуације.

- Исправљачи старије генерације код којих не постоји ни један од елемената потребних за даљински надзор и управљање.
- Исправљачи код којих постоји делимично инсталиран потребан хардвер за даљински надзор и управљање.
- Исправљачи код којих постоји хардвер и софтвер и који су активирани.

Проблем даљинског надзора и управљања исправљача старије генерације је тешко решив. Релативно лако је организовати даљински надзор, док проблем управљања није решив без измена постојећег хардвера управљачке и енергетске електронике исправљачког постројења. Наравно и то је могуће, али питање је да ли је то исплативо.

Код исправљачких постројења код којих постоји део потребног хардвера за даљински надзор, постоји проблем јер обично нити постоји комплетан хардвер нити је написан употребљив софтвер. То су углавном исправљачка постројења страних произвођача, која никада нису имала довољно добру техничку подршку од стране увозника да би се функције даљинског надзора и управљања могле оживети. С обзиром да је у међувремену део тих произвођача нестао са тржишта, реално се проблем даљинског надзора и управљања своди на решавање проблема као код прве групе.

У претходних неколико година набављена је одређена количина исправљачких постројења код којих постоје сви потребни елементи за даљински надзор и управљање. На неким локација та функција је пуштена у рад. Међутим, у прописима који дефинишу атестни поступак исправљачких постројења, нису дефинисани протоколи који би омогућили повезивање исправљачких постројења различитих произвођача на један централни рачунар. Практично, то значи да би морали имати више стандарних рачунара за даљински надзор или наменски развити посебан уређај који би омогућио даљински надзор исправљачких постројења различитих произвођача са једног централног рачунара. Наравно, и у том случају техничко лице које контролише рад исправљачких постројења мора користити са различитим софтверским пакетима за приказ резултата на екрану централног рачунара. То јесте мана јер није реално да свих двадесет и четири

сата као надзорно лице буде ангажован стручњак који би могао пратити рад различитих система.

Други, не мањи недостатак, је што је број величина које се контролишу и функције управљања дефинисане од стране произвођача. Искуство показује да се то битно разликује од онога што је потребно кориснику.

Контрола рада неких таквих исправљачких постројења је показала да код неких произвођача постоји и занемаривање појединих догађаја који су изузетно важни за корисника [1].

Сви ови елементи су разматрани на бројним састанцима на територији Србије. Резултата тога су били “Техничких услова система за даљински надзор и управљање уређајима енергетске електронике-ке у Телекому“, (усвојени у јануару 2005. год. у Нишу). Полазећи од техничких услова развијен је уређај ДНУ24 као платформа за систем СДНУ.

#### 4. ФОРМИРАЊЕ ЦЕНТАРА ЗА НАДЗОР

При дефинисању центара за надзор треба узети у обзир следеће критеријуме:

- Територијалну организацију
- Кадровске потенцијале
- Географски положај

У оквиру Телекома Српске Дирекција за фиксну мрежу се састоји од више организационих јединица:

1. РЈ ТТ Бања Лука
2. РЈ РТ Приједор
3. РЈ РТ Добој
4. РЈ РТ Мркоњић Град
5. РЈ ТТ Источно Сарајево
6. РЈ РТ Фоча
7. РЈ РТ Требиње
8. РЈ РТ Брчко
9. РЈ РТ Зворник
10. РЈ ТТ Бијељина

Где је:

РЈ ТТ – Радна јединица транзитни Телеком

РЈ РТ – Радна јединица регионални Телеком

Оптички “backbone“ транспортне мреже спаја транзитне Телекоме: Бања Луку, Бијељину и Источно Сарајево, те су ти центри одабрани за центре за надзор у првом кораку имплементације пројекта.

Након стицања искуства у првој фази формирање се, где буде потребно, још истурених степенова. При томе нису потребне никакве хардверске интервенције на СДНУ. Из новоформираних центара за надзор ће се послати нова адреса центра за надзор и периферни објекти ће слати податке на ту адресу. Повезивање истурених центара за надзор са регионалним центрима се остварује преко неког од усвојених преносних путева. У Телеком Србија то је етернет (наравно уз све неопходне заштите од неовлашћеног упада у мрежу) [2].

При дефинисању центара за надзор треба водити рачуна и о кадровским потенцијалима. У службама за одржавање уређаја енергетске електронике изражен је проблем недостатка квалитетних кадрова. Област енергетске електронике је у последњих десетак година доживела неколико техничко-технолошких скокова (појава извора напајања која раде у прекидачком режиму, дигитализација мерних сигнала, примена микрорачунара...). Део кадрова Телекома који раде у

области енергетске електронике у току школовања није могао да се упозна са новим решењима. За њих је потребно органозовати додатну обуку уз обуку за рад са системом СДНУ. Поред тога у неким центрима за надзор нема одговарајућих кадрова или има само један запослен у овој области. Практично, кад он оде на терен у центру за надзор нема никога ко би пратио остале објекте. У СДНУ постоје решења која премошћују и ове ситуације, али оне нису увек оствариве.

У неким организационим јединицама постоје делови који су због рељефа природно одвојени од центара за надзор. При дефинисању центара за надзор треба и овај фактор узети у обзир. Да би даљински надзор био ефикасан неопходна је правовремена интервенција. Појава инцидентне ситуације која захтева ангажовање служби одржавања неће бити правовремена ако је време проведено у путавању до објекта предугачко. Зато се формирају истурени степени за надзор уређаја енергетске електронике. Истурени степени имају исте техничке могућности као и центри вишег нивоа, с тим да се ван радног времена све функције надзора пребацују на центре вишег нивоа. У првој фази реализације СДНУ биће формиран један истурени степен у Требињу.

У другој фази планира се формирање истурних степенова у осталим радним јединицама.

Подаци које генеришу периферни уређаји се прикупљају у центрима у којима раде службе за одржавање. Дакле, функционално гледано главни центри за надзор су центри у којима раде службе одржавања. То могу бити истурени степени и крајњи центри. Из тих центара се прослеђују подаци у центре вишег нивоа према унапред дефинисаним протоколима.

## 5. ИЗБОР ПЕРИФЕРНИХ ОБЈЕКТАТА

Након одабира три надзорна центра прешло се на дефинисање локација на којима ће бити инсталирани уређаји ДНУ 24. Водило се рачуна о томе да се узму у обзир тешко приступачни објекти, објекти у којима су уређаји за напајање без икакве могућности сигнализације, као и локације где имамо више разноврсних система напајања различитих технолошких генерација. Такође, водило се рачуна да се уврсте и објекти на којима, из разних разлога Телеком Српске, има честе појаве кварова. Разлог оваквог приступа, између осталог, је и тај да се оператери приликом тестне фазе и упознавања са начином рада система за даљински надзор и управљање стекне бољи увид и у могућности проширења његових функција.

Због ограниченог броја објеката који ће у првој фази бити покривени даљинским надзором дефинисани су критеријуми према којима су одабрани периферни објекти у којима се монтирају уређаји за прикупљање података.

- Важност објекта
- Удаљеност од центра за надзор
- Специфични објекти

Под критеријум важност објекта подразумева се да су то објекти преко којих се одвија велики телекомуникациони саобраћај. То могу бити уређаји

енергетске електронике у транзитним центрима, али и објекти који се налазе на врховима планина.

Код прве групе објеката постоје службе одржавања у самом објекту или у непосредној близини. Међутим, због обима саобраћаја прекиди су скуп и мора се превентивно интервенисати.

Карактеристика друге групе објеката је да обично немају службе одржавања на објекту или ако их има нису квалификоване за одржавање уређаја енергетске електронике. На тим објектима су и најтежи радни услови за рад уређаја енергетске електронике па постоји велика вероватноћа отказа. У зимском периоду су и недоступни. Код оваквих објеката се обично са једним уређајем за прикупљање података надзиру и агрегатско и исправљачко постројење. Након монтаже таквих објеката у Телекому Србија додатно су дефинисани технички услови у сиситему СДНУ. Омогућене су и неке функције управљања наравно према унапред прописаним процедурама. Подешена су времена трајања аларма да би се избегла појава великог броја краткотрајних аларма који практично не утичу на рад уређаја енергетске електронике, а попуњавају листу догађаја. При уградњи прве фазе СДНУ у Телекому Српске, максимално ће се користити искуства из Телекома Србија [3].

## 6. ЦЕНТАР ЗА НАДЗОР БАЊА ЛУКА



На слици 1 је дата карта регије Бања Лука. У овој фази биће формиран центар за надзор који ће покривати, пре свега, објекте из Бања Луке. При томе су одабрани објекти од великог значаја у самом граду као и удаљени периферни објекти мањег капацитета. Уз објекте у Бања Луци придодата су и два објекта која припадају РЈ РТ Мркоњић Град. То су објекти од већег значаја до којих је тешко доћи и за сада ће они бити надзирани из Бања Луке. На основном приказу у центру за надзор у Бања Луци биће приказана карта регије са објектима који се надзиру.

## 7. ЦЕНТАР ЗА НАДЗОР БЈЕЉИНА



У регионалном центру Бјељина одабрана су четири објекта са територије РЈ ТТ Бијељина и један објекат који припада РЈ РТ Зворник.

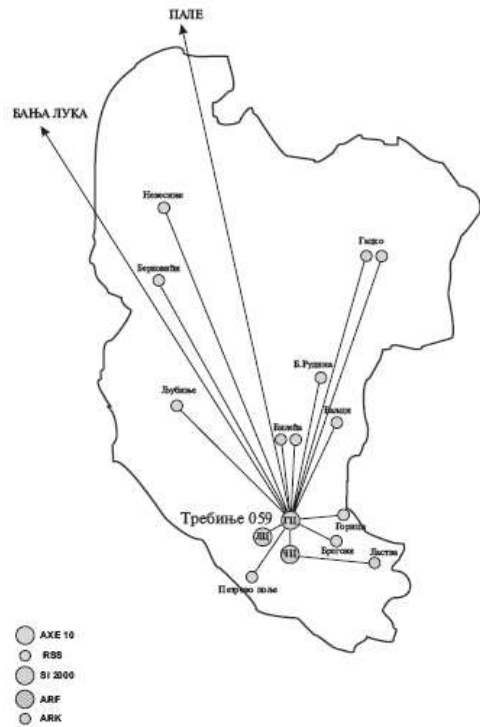
## 8. ЦЕНТАР ЗА НАДЗОР ИСТОЧНО САРАЈЕВО



У РЈ ТТ Источно Сарајево формираће се центар за надзор на палама и покриће три тешко доступна периферна објекта (Требевић, Равна Романија, Велики Жеп).

## 9. ИСТУРЕНИ ЦЕНТАР ТРЕБИЊЕ

Због географске удаљености од РЈ ТТ Источно Сарајево формираће се истурени центар РЈ РТ Требиње. У првој фази биће покривена два објекта, један у граду Требиње и други у Берковићима. Поред тога, из Требиња ће се надзирати два објекта из РЈ РТ Фоча (Стражица и Кмур).



## 10. ЗАКЉУЧАК

Рад „организација даљинског надзора и управљања уређајима енергетске електронике у Телекому Српске“ описује прве кораке који су направљени за формирање мреже СДНУ у Телеком Српске. Описани су основни принципи који су били одлучујући фактор да би се мрежа СДНУ, која је већ формирана у Телеком Србија, буде преликана и у Телеком Српске. Због специфичности у Телеком Српска ће се прво формирати регионални центри, а касније ширити ка радним јединицама. При избору периферних објеката тежило се да се покрију сви могући уређаји енергетске електронике који се користе у Телекому Српске. Након искуства стеченог у првој години функционисања система биће дефинисана брзина експлоатисања СДНУ у Телекому Српске.

## 11. ЛИТЕРАТУРА

- [1] Мирослав Лазић, Организација даљинског надзора уређаја енергетске електронике телекомуникационих система, Infotech Jahorina 2005.
- [2] С. Мартиновић, Д. Дикић, "Организација даљинског надзора и управљање уређајима енергетске електронике у Телекому Србија", Инфотех, Јахорина 2008.
- [3] Д. Стајић, С. Коматина, "Организација даљинског надзора и управљања уређајима енергетске електронике на нивоу извршне јединице", Инфотех, Јахорина, 2008.

**Abstract** - Power electronics devices are considered to be heart of every telecommunication system. When this equipment brakes down, the whole system is out of function. Thus is necessary to realize high-quality control of power electronics. However, in many Telekom objects, maintenance service does not exist. It is necessary to establish remote control and supervision of power electronic devices. Main goal

is, through preventive maintenance, to prevent breaks in work of telecommunication equipment.

At the Conference Infoteh Jahorina 2005. and 2008. number of papers, with power electronics remote supervision and control topic, are published. Basic principles for forming of this system, SDNU, are defined. During the 2007. in Telekom Serbia, realization of SDNU project started. Data centers, responsible for collecting and processing data from peripheral objects, 19 of them, and 4 regional centers, are formed, and monitoring of power electronics in 100 peripheral objects are realized. In 2008. realization of this

SDNU system started also in Telekom Srpska. In this paper are described main principles which defined SDNU in Telekom Srpska. In this year, four main, data centers, and one in forward position, are planed to be formed. Remote supervisions are planed to be realized on 25 peripheral objects. Basic principles on which system in Telecom Serbia is formed are adapted to specifics of Telekom Srpska.

**THE REMOTE CONTROL OF POWER SUPPLIES  
INSTALLED IN TELEKOM SRPSKE**

Zlatko Babić, Željko Kovačević, Miroslav Lazić



## РАЗВОЈ SCADA АПЛИКАЦИЈЕ КОРИШЋЕЊЕМ .NET ОКРУЖЕЊА И OPC ТЕХНОЛОГИЈЕ

Зоран Милић, Петар Николић, Миљана Соколовић, *Електронски факултет у Нишу*

**Садржај** - У раду је описан поступак пројектовања сопствене SCADA апликације. Као софтверски алат за развој апликације коришћена је Microsoft VB. NET (VB 2005) платформа. За комуникацију са PLC контролером употребљена је OPC технологија при чему се као OPC сервер користи RSLINX, при чему је OPC клијент имплементиран у апликацију употребом „КЕРware“ контрола. Подаци добијени од OPC сервера се, у зависности од потребе, графички приказују, смештају се у базу, и адекватно обрађују, да би се на крају преко OPC сервера повратно деловало на систем уписом одговарајућег садржаја у регистре PLC контролера.

## 1. УВОД

SCADA систем представља супервизорски систем за контролу и аквизицију података (Supervisory Control And Data Acquisition), што значи да му је намена прикупљање и анализа података [1,2]. Ови системи се користе за надгледање рада и управљање машинама и опремом у различитим гранама индустрије. Њима се врши прикупљање података, њихов пренос до централног надзорног места, активирање одговарајуће сигнализације, након чега се обавља предвиђена обрада података и врши графички приказ информација. Постоје два основна слоја у SCADA систему: „клијентски слој“ који је задужен за интерфејс према крајњем кориснику и „слој сервера за податке“ који управља процесом читања и уписа података и извршава већину управљачких активности. Физичка инфраструктура SCADA система подразумева програмабилне контролере повезане са серверима за аквизицију, и то директно (што је редак случај) или преко мреже (нпр. Allen-Bradley DH+, Siemens H1, Fieldbus, Ethernet итд.). Сервери за аквизицију и складиштење података повезани су како међусобно, тако и са клијентским станицама које служе за приказ података, надзор и сигнализацију, а најчешће преко Ethernet LAN мреже.

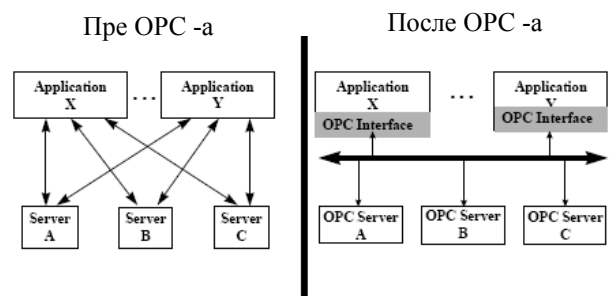
За пројектовање SCADA система широко су распрострањена готова софтверска решења различитих произвођача, специјализована само за ову намену. Ови софтверски пакети обично захтевају лиценце за сваку инсталирану инстанцу, а због општости њиховог опсега коришћења често је неопходна употреба још неког апликативног софтвера уколико постоје и неки специфични захтеви. Као алтернатива готовим SCADA апликацијама могу се развијати сопствена решења у одговарајућем развојном окружењу. Овај приступ је за неке примене флексибилнији и јефтинији, али је време развијања софтвера веће због непостојања готових компоненти које у овом случају морају да се програмирају, а не само графички подесе и параметризују. Као платформа за развој оваквих апликација доминира Microsoft .NET технологија

обзиром да је Microsoft од самог почетка учествовао у развоју решења и стандарда за индустрију и налази се у великом броју стандардизационих тела и фондација.

## 2. OPC ТЕХНОЛОГИЈА

У савременим управљачким системима индустријски контролери који управљају машинама истовремено су и извор информација кључних за анализу процеса производње. Они су међусобно повезани индустријским мрежама у јединствен управљачки систем са централизованим надзором и контролом. Основни проблем код оваквог система јесте разноврсност индустријског хардвера, а самим тим и софтвера намењеног за управљање, комуникацију и његов надзор. Кључ успеха је таква комуникациона архитектура која може да премости јаз између разноврсног контролног хардвера и апликативног софтвера. Циљ је постићи архитектуру која омогућава развој апликација независан од хардвера. На тај начин се омогућава различитим произвођачима софтвера развој решења која ће бити функционална са хардверским платформама различитих произвођача. Због тога је било неопходно извршити стандардизацију интерфејса и протокола комуникационог софтвера и софтверских технологија.

Као решење у том правцу развијена је OPC (OLE for Process Control) [3,4] технологија. OPC представља скуп стандарда и спецификација који имају за циљ да обезбеде отворену конективност (“open connectivity”) преко отворених стандарда (слика 1).



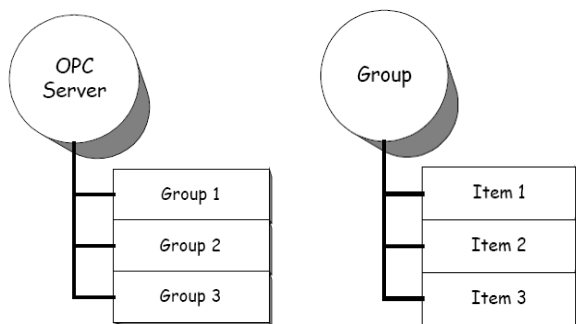
Сл. 1. Стање пре и након увођења OPC технологије

Почетак развоја OPC технологије везује се за Microsoft - ову индустријски оријентисану групу познату као WinSEM (Windows for Science, Engineering and Manufacturing) коју су сачињавале компаније са заједничким интересом – развојем индустријских решења коришћењем Microsoft технологија. Иницијално издање OPC-а (сада познато као Data Access Specification) представљало је спецификацију стандарда искључиво за читање и уписивање процесних података, да би каснијим издањима биле обухваћене и додатне могућности као што су: OPC Alarms & Events, OPC Batch, OPC Data eXchange, OPC Historical Data Access, OPC Security, OPC XML-DA. OPC је првобитно био заснован на Microsoft OLE COM и

DCOM технологији док је данас у изради OPC Unified Architecture стандард који је независан од Microsoft COM модела и треба да омогући развој клијентских апликација које би биле независне од OPC платформе.

OPC представља клијент/сервер технологију која омогућава висок степен интероперабилности између клијентских и серверских апликација различитих произвођача на рачун тога што користе јединствен стандард за интерфејсе. Овај стандард дефинише неколико објеката са одговарајућим методама и особинама чија је сврха да презентују процесне податке из индустријских контролера на стандардизован начин. Сваки OPC сервер ће ове податке учинити доступним OPC клијенту искључиво преко овог модела.

Први OPC објекат је OPC сервер објекат. Он је задужен за прибављање/упис података, које, од контролера на машини, затражи клијен. Сваки OPC сервер објекат садржи групе које представљају логичку колекцију података са којима се манипулише (слика 2).



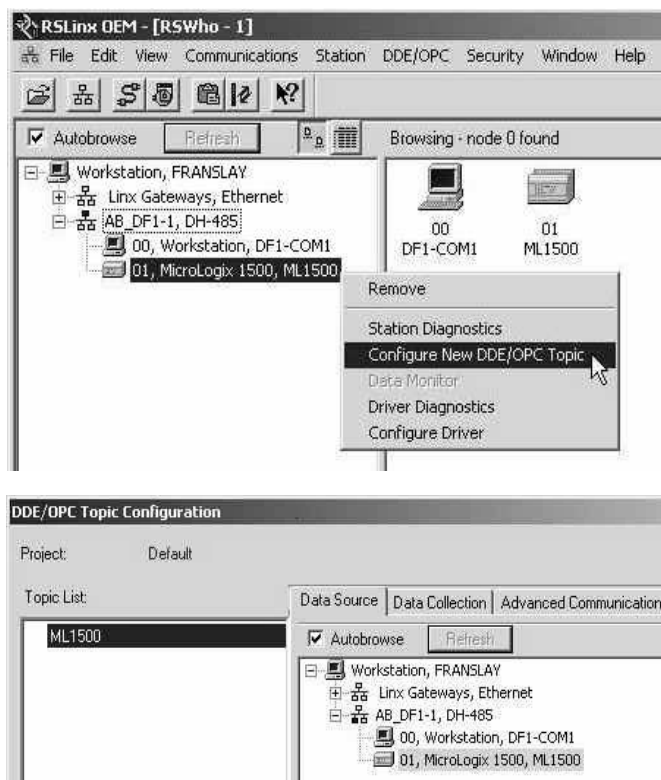
Сл. 2. OPC server и OPC group објекти

Објекат OPC групе има колекцију OPC item-а који садрже податке добијене од процесних уређаја. Клијент додаје OPC item-е у групу, специфицира вредност „exsertion limit“-а, и специфицира учестаност ажурирања за дату групу, што заправо представља учестаност којом ће сервер проверавати да ли је вредност неког OPC item-а у групи прешла „exsertion limit“. У том случају би требао да проследи назад нову вредност тог OPC item-а клијенту.

У OPC item-у се складишти стварна вредност добијена из регистра процесног контролера. Сваки OPC item има свој „server specific“ item ID који једнозначно специфицира серверу како да лоцира меморијску адресу у индустријском контролеру на коју је дати OPC item референциран. Да би прочитао вредност складиштену у OPC item-у клијент се серверу обраћа преко item ID-а.

### 3. „RSLINX“ OPC СЕРВЕР

За приступ меморијским локацијама PLC контролера користи се специјализовани софтвер – Allen Bradley RSLinx, који поред тога што садржи скуп комуникационих драјвера представља и OPC сервер [5]. Да би се искористиле особине RSLinx-а као OPC сервера потребно је конфигурисати „DDE/OPC Topic“ у интерфејсу RSLinx-а, као што је то приказано на слици 3.



Сл. 3. Конфигурисање DDE/OPC Topic –а у RSLinx-у

Сада су сви регистри PLC контролера на који је референциран дати OPC topic доступни свакој OPC клијентској апликацији. Референца на неки регистар PLC контролера заправо представља OPC item (нпр. [ML1500]F8:10).

### 4. ОПИС И СТРУКТУРА АПЛИКАЦИЈЕ

Да би се искористила функционалност KEPWare контрола у VB 2005 [6,7] као OPC клијента потребно је у апликацију импортовати Interop.OPCAutomation.dll фајл који садржи класе и рутине за комуникацију са интерфејсом (API-јем) OPC сервера. Овај фајл се дистрибуира као бесплатан алат за развој клијентских OPC апликација од стране фирме KEPWare. Објекте OPC сервера и OPC групе који су дефинисани унутар класе OPCAutomation садржене у овом dll фајлу треба декларисати употребом кључне речи WithEvents како би се могли користити њихови догађаји (Events). Ово је приказано на слици 4.

Поступак читања података из регистра PLC контролера помоћу OPC сервера је следећи:

- креира се инстанца објекта OPC сервера и отвори конекција
- дода се група OPC серверу и подесе се одговарајући параметри групе, као што је Update gate и подизање DataChange догађаја
- додају се OPC итеми објекту групе, позивањем метода AddItems објекта OPC групе, што је приказано на слици 5. Улазни аргументи овог метода су: укупан број итема, поље (низ) итема, низ идентификатора сваког итема на страни клијента. Излазни аргументи су низ идентификатора сваког итема на серверској

страни (тј. OPC item ID – а) и низ кодова грешке за сваки итем. Уколико је процес додавања итема прошао без грешака сви чланови овог низа су нуде.

```

Module OPCModule
    Dim WithEvents OPCSRV As OPCAutomation.OPCServer
    Dim WithEvents OPCSRVGrupa As OPCAutomation.OPCGroup

    'Promenljive vezane za OPC
    Dim BrojIteMa As Integer = 80 'Ukupan br IteMa u grupi
    Dim OPCItemID(BrojIteMa) As String 'polje u kome se smesta ime
    Dim ClientHandles(BrojIteMa) As Int32 'polje u kome se smesta:
    Dim ItemServerHandles As System.Array 'polje u kome se smesta:

    Enum CanonicalDataTypes ...
    
```

Сл. 4. Пример кода којим се декларишу објекти OPC сервера и групе

```

OPCSRVGrupa.OPCItems.DefaultIsActive = True

'Dodavanje IteMa u grupu. Pozivanjem ovog metoda OPC Server puni polja ItemServerHandles i ItemServerGreske
'U polje ItemServerHandles smesta svoje identifikatore za date IteMe - na osnovu
'ovih identifikatora kasnije se vrši citanje ili upis u IteMe
OPCSRVGrupa.OPCItems.AddItems(BrojIteMa, OPCItemID, ClientHandles, ItemServerHandles, ItemServerGreske)

'Pronalazenje greske pri dodavanju IteMa
For i As Integer = 1 To BrojIteMa
    If ItemServerGreske(i) = 0 Then 'ukoliko nema greske onda nista
        Else
            ItemServerHandles(i) = 0 'ako ima greske identifikator
            'na strani OPC Servera se postavi na 0 i prikaze se poruka o gresci
            MessageBox.Show("Greska pri dodavanju IteMa: " + OPCItemID(i))
        End If
    Next i

    ch ex As Exception
    MessageBox.Show("Greska pri dodavanju IteMa: " + ex.Message, "Poruka o Gresci", MessageBoxButtons.OK)
    Try
    
```

Сл. 5. Пример кода којим се додају OPC итеми

- читање вредности регистра PLC контролера се своди на читање вредности итема. То се врши позивањем метода SyncRead објекта OPC групе, као што је приказано на слици 6.. Улазни аргументи метода су: извор података (који може имати вредности OPCache, када се читање врши из кеша OPC сервера, или вредност OPCDevice када се читање врши директно из меморијских регистра PLC контролера), број итема које треба прочитати, низ идентификатора сваког итема на серверској страни чију вредност треба прочитати (тј. OPC item ID – а). Излазни аргументи су низ прочитаних вредности OPC итема и низ грешака.
- на сличан начин позивањем метода SyncWrite објекта OPC групе, као на слици 7, врши се и упис вредности у OPC итеме. Улазни аргументи метода су: број итема које треба уписати, низ идентификатора сваког итема на серверској страни (тј. OPC item ID–а), низ вредности за упис. Излазни аргумент је низ грешака.
- Након обављених операција са читањем и уписом потребно је обрисати из меморије оне објекте који се не користе често. Због тога постоје методи за дисконектовање објеката OPC групе и сервера као и њихово уклањање.

```

For i As Integer = 1 To ItemNumberToRead
    SyncHandler(i) = ItemServerHandles(i)
    Next

    'poziva se SyncRead metod da bi se iscitale vrednosti datih IteMa
    'Moze da se cita iz kesa OPC Servera (bira se sa OPCDataSource OPCCache)
    'ili iz samog uređajaja sa kojim OPC Server komunicira (bira se sa OPCDataSource OPCDevice)
    OPCSRVGrupa.SyncRead(OPCAutomation.OPCDataSource.OPCDataSource, BrojIteMa, SyncHandler, ProcitanjeItem, SyncServerGreske)

    'Pronalazenje greske pri citanju IteMa
    For i As Integer = 1 To ItemNumberToRead
        If SyncServerGreske(i) = 0 Then 'ukoliko nema greske onda nista
            Else
                MessageBox.Show("Greska pri citanju IteMa: " + OPCItemID(i) + SyncServerGreske(i), "Poruka o Gresci", Message
            End If
        Next i

    ch ex As Exception
    MessageBox.Show("Greska pri citanju IteMa: " + ex.Message, "Poruka o Gresci", MessageBoxButtons.OK)
    Try
        se polje ProcitanjeItem u kome su smestene vrednosti IteMa
    
```

Сл. 6. Пример кода за читање OPC итема

```

ItemZaUpis(i) = Convert.ToString(ItemToWrite(i))
    End Select
    Next i
    OPCSRVGrupa.SyncWrite(BrojIteMaZaUpis, SyncHandler, ItemZaUpis, SyncServerGreske)

    For i As Integer = 1 To BrojIteMaZaUpis
        If SyncServerGreske(i) = 0 Then 'ukoliko nema greske onda nista
            Else
                MessageBox.Show("Greska pri upisu IteMa: " + SyncServerGreske(i), "Poruka o Gre
            End If
        Next i

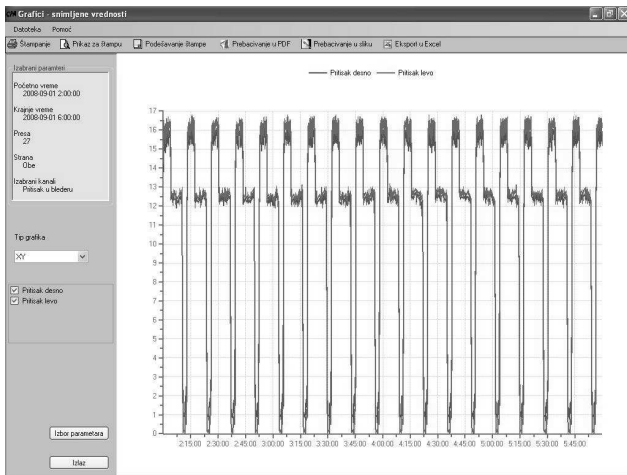
    Catch ex As Exception
        MessageBox.Show("Greska pri upisu IteMa: " + ex.Message, "Poruka o gresci", MessageB
    End Try
    End If
    End If
    End Sub
    #End Region
    
```

Сл. 7. Пример кода за упис вредности OPC итема

Пошто је овим механизмом омогућено несметано читање и упис података, даље је над подацима могуће обављати све неопходне операције помоћу контрола и алата .NET платформе. Могуће је податке уписивати у локалну или удаљену базу, генерисати различите врсте извештаја, прилагођавати графичке приказе, аутоматски подизати алармне поруке, слати SMS или email поруке итд. Тако је на пример на слици 8 приказан графички приказ тренда притисака паре у калупу гумарске пресе, у одређеном временском интервалу, добијен употребом Component One .NET контрола. Апликација је динамичке природе па се приказани подаци могу ишчитавати директно са контролера или из базе у зависности од типа извештаја.

## 5. ЗАКЉУЧАК

Израда сопственог SCADA решења у односу на готово решење повећава време израде целог пројекта. Време утрошено на тестирање пројекта и исправљање грешака насталих у процесу развоја је такође значајно дуже, али су трошкови пројекта знатно смањени, нарочито код пројеката који захтевају већи број инсталираних инстанци, при чему се лиценцирање уводи по инстанци. Решење предложено у овом раду доста је флексибилније, јер омогућава израду сопствених прилагођених извештаја, трендова, графичких приказа усклађених са захтевима корисника и областима примене. Дакле у случајевима кад време није ограничавајући фактор, а прилагођење специфичним корисничким захтевима и/или трошкови представљају битне чиниоце, развој сопствене SCADA апликације представља прави избор.



Сл. 8. Пример тренда

## 6. ЛИТЕРАТУРА

- [1] Stuart A. Boyer, SCADA: Supervisory Control and Data Acquisition, ISA, 2004.  
 [2] -, "RSView32" User's Guide, Allen\_Bradley, Milwaukee, USA, March 1999.  
 [3] Jonas Berge, Software for Automation: Architecture,

Integration, and Security, ISA, 2005.

[4] Frank Iwanitz, Jürgen Lange, OPC - Fundamentals, Implementation and Application, third edition, Panoramix Services LLC, 2006.

[5] -, "RSLinx Technical Data", Allen\_Bradley, Milwaukee, USA, 2002.

[6] Deborah Kurata, Visual Basic 2005 – rad sa objektima, Kompjuter biblioteka, 2007.

[7] Rod Stephens, Visual Basic 2005 Programmer's Reference, Wrox, 2005.

**Abstract** – Development of own SCADA application is presented in this paper. Microsoft VB .NET (VB 2005) platform is used as a software development tool. The communication with industrial PLC controllers was handled using OPC technology, Allen Bradley RSLinx software packet was used as OPC server, while KEPware control, which was incorporated in the client application, had the role of the OPC client. Based on the application needs, retrieved data are graphically displayed, stored in the database, processed and sent back to the PLC memory using OPC server.

## SCADA APPLICATION DEVELOPMENT USING .NET PLATFORM AND OPC TECHNOLOGY

Зоран Милић, Петар Николић, Миљана Соколовић

## ON THE USE OF NS-2 IN SIMULATIONS OF INTERNET-BASED DISTRIBUTED EMBEDDED SYSTEMS

Mitko P. Shopov, Nikolay R. Kakanakov, Grisha V. Spasov,  
*Department Computer Systems, Technical University of Sofia, Plovdiv branch*

**Abstract:** *The paper discusses the application of Network Simulator (NS-2) in simulation of Internet-based distributed embedded systems. It envisions the pros and cons of NS-2 as a simulation tool for distributed embedded systems and suggests some design techniques to implement simulation scenarios. At the end, an example of time-delay simulation of switched Ethernet as a communication media for distributed embedded systems is presented.*

**Keywords:** *Network Simulations, Distributed Embedded Systems, Switched Ethernet, NS-2.*

### 1. INTRODUCTION

Nowadays, control and automation has become more complex due to the task and processes that must be managed. Complex automation processes cannot be controlled and monitored by a single controller. This has led to new research and development in the field of distributed automation. In such systems, the control loop is closed over some network and the network parameters as delay and connection speed must be studied and tuned. Different standards and communication technologies are proposed to solve this problem. Some of them are fully customized, other are based on popular standards from the business and office networks. As long as Ethernet is the most often used network standard, more and more research efforts are done on its application in distributed automation and control. The unpredictability of the MAC algorithm when collision occurs was the main problem in the earlier standards of Ethernet. With the release of 100 and 1000 Mbps standards and the addition of full-duplex lines and micro-segmentation, this problem is obsolete. The research efforts are shifted towards congestion in the network switches itself, their multiplexing latencies and Ethernet traffic prioritization schemes [2, 5, 9, 12].

The distributed approach in the design of complex systems can bring a lot of benefits compared to the centralized one. This also applies to the design of embedded systems. Besides these benefits, the design of distributed system has many requirements for the building blocks and communication middleware. This makes the distributed systems so complex that are difficult to design correctly without an appropriate model. In [17] three models to help the designers to understand and evaluate both system requirements and implementations are identified. One of these – the simulation model involves the use of executable programs to demonstrate emergent system behavior. Different type of simulation techniques exists: discrete event, cycle-based, coupled analytic, and others. These techniques can use different configuration of the workload inputs like random, abstract, or even traces [17].

Network Simulator (NS-2) [13] is one of the most popular tools in academia for evaluation of network protocols and topologies. It represents a discrete, event-based simulator that has an ability to be easily extendible and modifiable due to its open source nature. NS-2 has a good set of supported queue management policies. Besides its advantages, the NS-2 simulator misses some of the most commonly used network elements and there are extra efforts needed in the simulation preparation phase. In this paper, some techniques used to simulate intelligent network switch will be presented.

### 2. SIMULATION TECHNIQUES

The node element is a basic primitive in NS-2. It generally consists of two classifiers: address and port. These classifiers are used to distribute incoming packets to the correct agent or outgoing link. The existing implementation of NS-2 node element does not include more complex elements like intelligent layer 2 switch. However, by using the provisions of the link and node primitives in NS-2, it is possible to emulate such a device in the Otcl level with a little more efforts [13].

For the use-case an off-the-shelf network device Cisco Catalyst 2950 (1P3Q1T) will be used. The specification 1P3Q1T stands for one strict priority (SP) queue, three weighted round-robin (WRR 70/25/5 %) queues and one trigger. These queues configuration is used to implement CoS (class of service). Class of Service (CoS) mechanisms reduce flow complexity by mapping multiple flows into a few service levels. Instead of the fine grain control of QoS, CoS applies bandwidth and delay to different classes of network services. Two common CoS mechanisms are: IEEE 802.1p – tagging (Layer 2); and Type of Service (ToS) – prioritization (Layer 3) [5, 18].

Since not all of the queue types used in the CoS implementation on the real device has realization in NS-2, their functions will be mimic with the use of CBQ/WRR [14] queue management mechanism (figure 1). First, the inbound traffic is classified and the SP traffic is forwarded without any hold. This is implemented on the link between node #1 and node #2. The CBQ here is realized as three node tree with one root and two leafs. The bandwidth is set to 100% for the SP traffic and no reservation is made for the rest. This means that the other traffic will be forwarded only when there is extra bandwidth not used by the SP traffic. The mechanism used is formal link share mechanism. Since in NS-2 the delay is added on the link primitive and not on the node, the latency of the switch is emulated by the delay of the link between two nodes (figure 1).

Table 1. *The experimental measuring results*

SW		WT1		WT2		WT3		WT4	
R [bps]	$1.0 \times 10^5$	L [bits]	576	b2 [bits]	4096	b3 [bits]	16384	b4 [bits]	48704
S [s]	$4.5 \times 10^{-5}$	T [s]	$1.0 \times 10^{-4}$	r2 [bps]	$4.0 \times 10^4$	r3 [bps]	$1.0 \times 10^5$	r4 [bps]	$1.0 \times 10^6$
				M2 [bits]	2048	M3 [bits]	8192	M4 [bits]	12176
				p2 [bps]	$1.0 \times 10^5$	p3 [bps]	$1.0 \times 10^5$	p4 [bps]	$1.0 \times 10^5$

The other traffic is already separated from the strict priority, but is not yet classified and prioritized. This occurs on the outbound link between node #2 and the network segment. On this step the traffic is classified by the CBQ/WRR, mapped to the CoS scheme of the real device and WRR scheduling is made for the packets in the three queues.

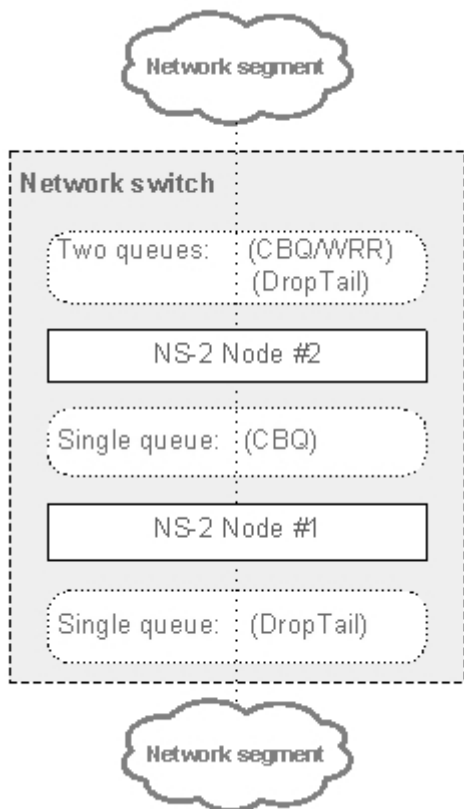


Fig.1: *Implementation on the element 'Network switch' in NS-2.*

The drop tail queues shown on figure 1 represent FIFO buffers of the network device. The shown connections represent the physical links in the topology. The logical links are not shown on the figure. Next sections will show a use-case on how the techniques from above are applied in the simulation of Ethernet for industrial networks.

### 3. SIMULATION SCENARIOS

In traditional network applications the main parameters that are evaluated are the performance and the throughput. In distributed real-time and embedded systems the most valuable parameters are the delay of the messages, the probability of error messages and the jitter – the deviation of the delay [3, 5]. These parameters are closely related with the parameters of the local network. On the network nodes main parameters are the message size, packets distribution

times, delay from the node's communication stack. On the communication subsystem parameters are network topology, bandwidth, bit error rate, capacity of the switches, switch priority and queue management mechanism [6, 10].

#### 3.1. Traffic types and workload distribution

The choice of appropriate traffic types and load distribution is a key factor in evaluation of a communication protocol. In distributed embedded system environment, devices exchange data between each other and with a master controller. Specific characteristics of the exchanged data and the time of exchange are the main differences from the office networks. In a network of controllers there are four main scenarios for data exchange. The first scenario is exchange of request-reply pairs for control or monitoring of devices. The second scenario is sending configuration data to devices. The third scenario is diagnostics – the master request specific parameters and the devices sends their values periodically. The last scenario is sporadic sending of alarms [3, 11].

Based on this exchange scenarios and the probability of their occurrence, the system workload can be defined. Most of the authors define four classes of workloads for controller networks. The first class (WT1 in the paper) is mapped to the exchange of messages for diagnostics, monitoring and control. It is about 75-90% of the overall traffic. The second class (WT2) is mapped to the exchange of event-driven exceptional messages – alarms. It is about 5-15% of the overall traffic and usually has Poisson distribution of the packets inter-arrival times.

The third class (WT3) is mapped to the configuration scenario and includes configuration of the device and the network itself (DHCP, STP, CDP, etc.). Its part is under 5%. The last class (WT4), in contrast to other three classes, exchanges big-sized messages. Its part is under 1% of the overall traffic and occurs mostly in the initialization part of the lifecycle of the systems. It includes file and/or code upload to devices [4, 6]. The main parameters are shown in Table 1.

#### 3.2. Simulation scenario

In the context of the multi-tier model for distributed automation suggested in [15] the master node in the controller network is represented by a transaction server (TS). The slave nodes are presented by a set of controllers, typically around 15-20 controllers per network segment. Since we assume full-duplex micro-segmented connections and only master-slave communications we can reduce the complexity of the simulated topology to the one shown on figure 1. It could be concluded that the master-slave communication will lead to a highly asymmetric workload in the switch node, thus the connection between TS and switch node is chosen to be 1Gbps and the connections with controllers – 100Mbps (figure 2).

Table 2. The experimental measuring results

Flow	Simulation results, Delay [ms] min / avg / max	Analytical results, Delay [ms]
WT1	27 / 27 / 35	37
WT2	37 / 38 / 201	204
WT3	28 / 77 / 290	470
WT4	28 / 75 / 248	981

The output buffers of the controller devices are not a subject of interest for the current case and a simple FCFS (First-Come-First-Served) queue management for the links between controllers and the switch is used. Of major concern here is the queue management of the output buffer of the switch port connected to the TS. Performance parameters of all four traffic types are directly influenced by this choice.

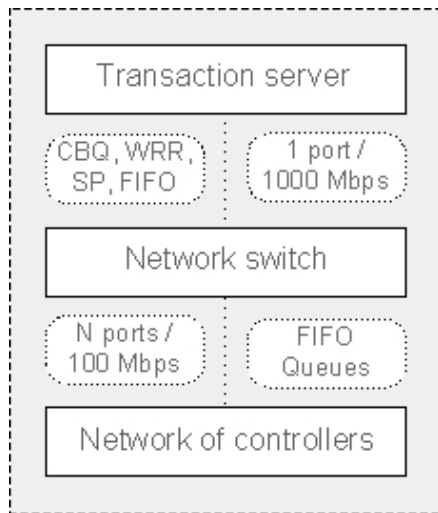


Fig.2: Simulation topology – abstract view.

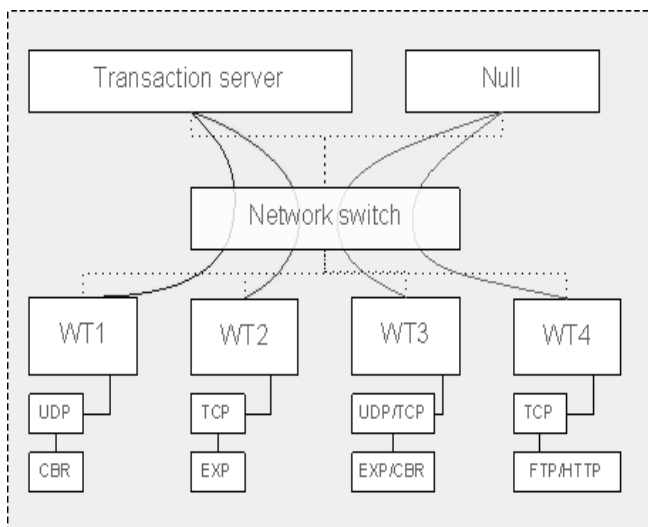


Fig.3: Simulation topology – traffic view.

The queue management to be used is a combination of SP (strict priority) and WRR (weighted round-robin) to retain maximum closeness to the implementation in the off-the-shelf

network device (1P3Q1T – Cisco Catalyst 2950 switch). It consists of one SP queue and three queues in WRR (70/25/5 %). Implementation in NS is based on a CBQ/WRR (figure 1). First, the inbound traffic is classified and the SP traffic is forwarded without any hold. The other traffic is forwarded to a CBQ node and further classified in three queues and WRR scheduling is made for the packets in the three queues.

The selection of NS traffic generators should be as much realistic as possible to ensure accurate results. Traffic WT1 is implemented as several UDP/CBR (Constant bit rate). Traffic WT2 is implemented using TCP as transport agent to ensure guaranteed delivery and Exponential application generator to map the sporadic nature of alarm messages. Traffic WT3 is characterized by burst exchange of large packets (during startup and network reconfiguration) and small packets at fixed periods (keep-alive messages). The first one is implemented as Exponential and the second one as a CBR. Traffic WT4 is implemented as TCP/HTTP/FTP (figure 3).

#### 4. SIMULATION RESULTS

Each simulations run for a period of 120 seconds. CBR traffic generators are sequentially started during the first second of the simulation and are stopped at the 100-th second of the simulation. This allows analysis of the influence of the high priority traffic on other traffic types that are running during entire simulation. During the simulation the following information is collected: end-to-end packet delay for each flow, jitter for the periodic flow, bandwidth utilization, backlog, and packets loss of the switch port. The collected traces are processed and the minimum, maximum and average delays are extracted and compared to analytical bounds to examine correctness of the simulation model – Table 2 [16].

For most of the packets the jitter value is zero, only 0.18% examines jitter and only 0.02% examines the maximum jitter of 8  $\mu$ s. This is due to the SP scheduling used for the periodic flow. The jitter only occurs when there is a packet from some other flow that has already occupied the switch. The maximum jitter is observed when the packet needs to wait transmission of maximum sized packet from some other flow 11.5 $\mu$ s. The distribution of packets according to their jitter is shown on figure 4.

As can be seen from figure 5, most of the WT1 packets examine 27  $\mu$ s delay which means that they are forwarded without queuing. For WT3 flow packet delays are mostly distributed around two values. The smaller one occurs when they arrive at the switch in the idle period of the WT1 flow. For WT4 flow packet delays are distributed like those

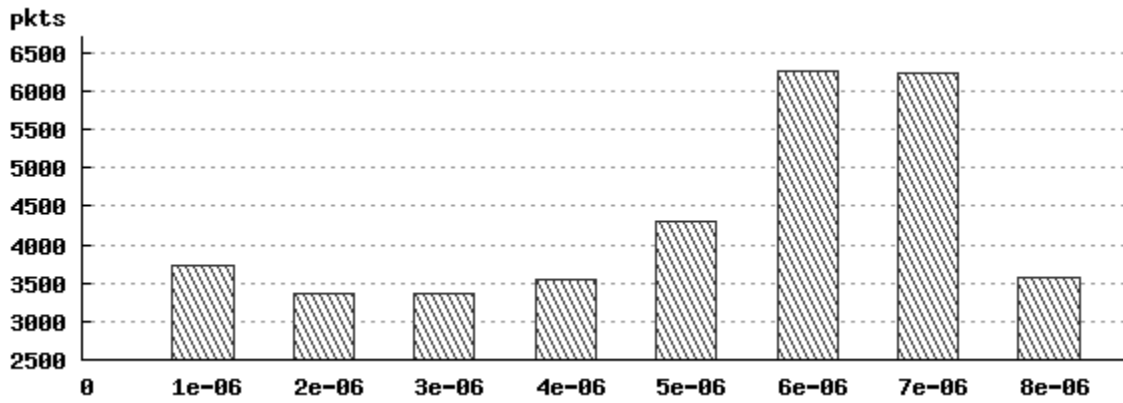


Fig. 4: Jitter density

of WT3 but are bigger because of its relatively low weight in WRR scheduling. The delay of WT2 flow has little influence from WT3 and WT4 because it has relatively high weight in the WRR scheduling.

The average bandwidth utilization of the link switch-TS is about 80 Mbps during first 100 seconds and 10 Mbps afterwards. After stopping of the WT1 flow in the 100-th second of the simulation the delay of other flows reduces significantly and is becomes closer to its average value.

## 5. CONCLUSION

This paper introduces the application of NS-2 in simulation of the performance of Ethernet for building distributed embedded systems. Although, it lacks some of the means of other commercially available simulators, it has its strengths in its open-source nature, freely distribution and its embodied dual language support. Many new elements and functionality can be added at Otcl level. These features make it a competitive solution in distributed embedded systems simulations.

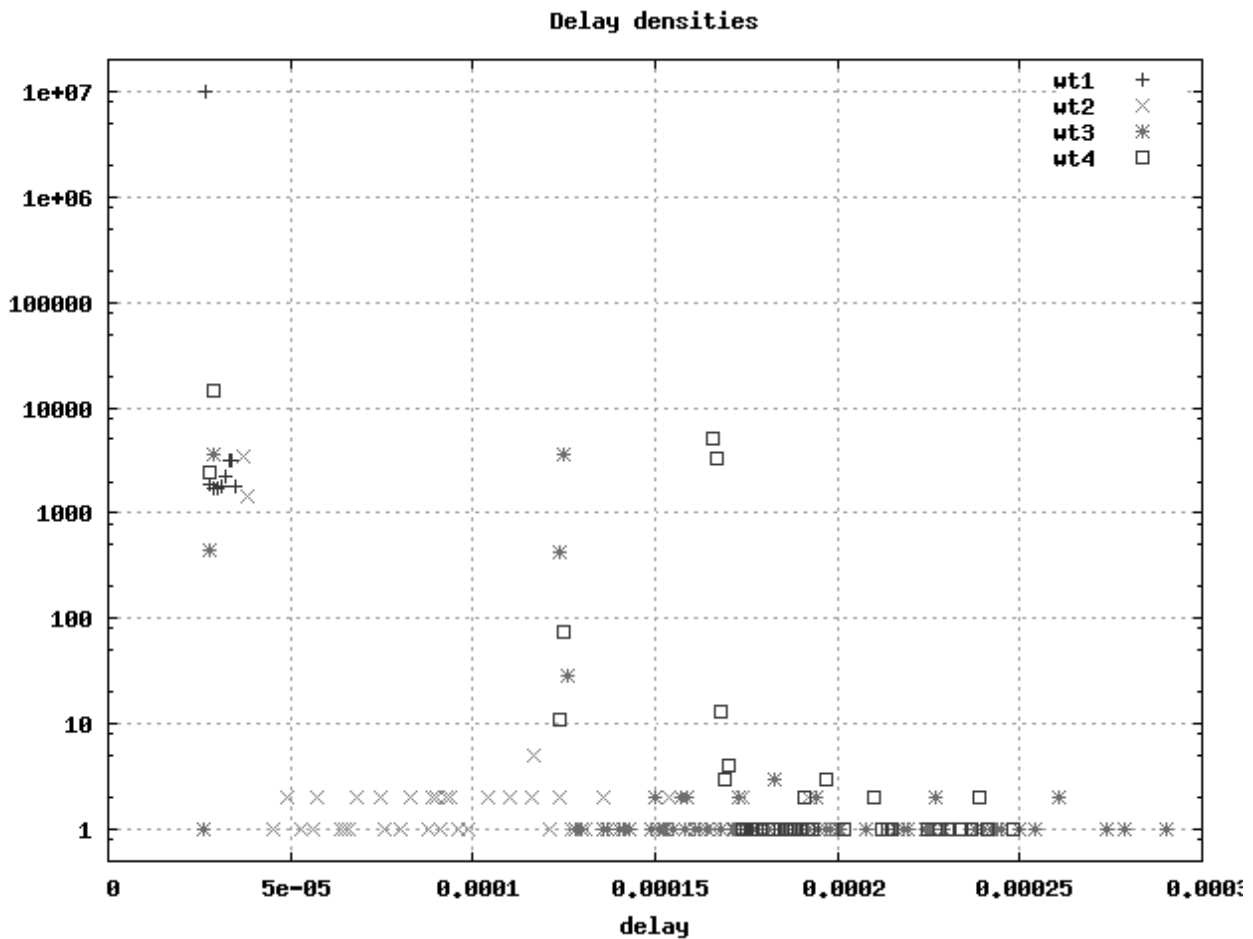


Fig. 5: Delay densities



The presented simulation results must be further checked against corresponding test-bed experiments, using market-available switches and controllers [17]. Further analysis must be made for other components of the end-to-end delays to obtain the complete view. The results can be used for analysis of the data flows and QoS policies in the context of the multi-tier model for Distributed Automation [15] and especially to model the behaviour of its lowest tier – the Data producing tier.

## 6. ACKNOWLEDGEMENTS

The presented work is supported by National Science Fund of Bulgaria project – “BY-966/2005”, entitled “Web Services and Data Integration in Distributed Automation and Information Systems in Internet Environment”, under the contract “BY-MH-108/2005”.

## 7. REFERENCES

- [1] Cruz, R.L., "Quality of service guarantees in virtual circuit switched networks ," Selected Areas in Communications, IEEE Journal on, vol.13, no.6, pp.1048-1056, 1995.
- [2] Culler, D. E., J. Hill, P. Buonadonna, R. Szewczyk, and A. Woo, “A network-centric approach to embedded software for tiny devices,” in Proc. of the First International Workshop on Embedded Software (EMSOFT), Oct. 2001
- [3] Fonseca, José Alberto, Paulo Pedreiras , "Fieldbuses in real-time distributed embedded systems," 2nd International Workshop on Embedded Systems, Internet Programming and Industrial IT, Kiel, Germany, 20-22 August, 2003
- [4] Georges, J.P., E. Rondeau and T. Divoux, "Classification of service for networked control systems," In Proc. 1st NeCST Workshop on Networked Control System Tolerant to faults. Ajaccio, France, 2005.
- [5] Hendrey, G.R., "Standard Ethernet as an Embedded Communication Network", MSc Thesis, Dept. Electrical and Computer Engineering, Carnegie-Mellon University, 1999.
- [6] Jasperneite, E.; Neumann, P., "Switched Ethernet for factory communication," Emerging Technologies and Factory Automation, 2001. Proceedings. 2001 8th IEEE International Conference, vol., no., pp.205-212 vol.1, 2001.
- [7] Le Boudec, J.-Y.; Thiran, P., "A short tutorial on network calculus. I. Fundamental bounds in communication networks," Circuits and Systems, 2000. Proceedings. ISCAS 2000 Geneva. The 2000 IEEE International Symposium on , vol.4, no., pp.93-96 vol.4, 2000.
- [8] Loeser, J.; Haertig, H., "Low-latency hard real-time communication over switched Ethernet," Real-Time Systems, 2004. ECRTS 2004. Proceedings. 16th Euromicro Conference on , vol., no., pp. 13-22, 30 June-2 July 2004.
- [9] Otanez, P. G., J. T. Parrott, J. R. Moyne, and D. M. Tilbury, "The implications of Ethernet as a control network," In Proceedings of the Global Powertrain Congress, Ann Arbor, September 2002.
- [10] Ruping, S., E. Vonnahme, J. Jasperneite, "Analysis of Switched Ethernet Networks with Different Topologies Used in Automation Systems," in Proceedings of Fieldbus Conference (FeT'99), Magdeburg, Germany, pp. 351-358, Springer-Verlag, September 1999.
- [11] Topp, U. and P. Mueller, Web based service for embedded devices, Lecture Notes in Computer Science, Vol.2593, pp. 141-153, 2003.
- [12] Yiming, Alimujiang; Eisaka, T., "Development of an Ethernet protocol for industrial real-time communications," Communications Information Technology, ISCIT 2004. IEEE International Symposium on, vol.2, no., pp. 1122-1125, 2004.
- [13] Official NS-2 website: <http://www.isi.edu/nsnam/ns/>.
- [14] Floyd, S. and V. Jacobson, “Link-sharing and Resource Management Models for Packet Networks,” IEEE/ACM Transactions on Networking, Vol. 3, No. 4, 1995.
- [15] N. Kakanakov, M. Shopov, and G. Spasov, "A new web based multi-tier model for distributed automation systems," Journal Information Technology and Control, vol. 2 , pp.44-48, 2006.
- [16] N. Kakanakov, M. Shopov, and G. Spasov, “Time-Delay Simulation Analysis of Local Controller Networks,” International Conference on Computer Systems and Technologies - CompSysTech'08, June 2008, p. IIIA.12.
- [17] Koopman Ph., System Architecture & Design Methodologies, (accessed: 2008-09-20), <http://www.ece.cmu.edu/~koopman/system.html>
- [18] Intel Corporation, “Differentiated Services: Moving towards Quality of Service on the Ethernet”, Intel Networking White Papers, (accessed: 2007-04-25).

## MULTIVARIABLE MODELING AND DECENTRALIZED ROBUST LINEAR CONTROLLERS FOR CURRENT-SHARING DC/DC CONVERTERS

Aleksandar Ž. Rakić, Trajko B. Petrović, Faculty of Electrical Engineering, Belgrade

**Abstract:** In this paper, the multivariable approach is utilized to obtain linear models of current-sharing switching converters. These multivariable linear models are suited for frequency framework of various linear control design techniques. Frequency domain setup is proposed for the robust linear design and all of its elements are defined in order to obtain simple decentralized robust PI/PID type controllers by reduction. The feasibility of the approach is verified for robustness and performance in a three parallel boost converters case study.

### 1. INTRODUCTION

High power demands of the consumer electronics, modularity and redundancy requirements often bring out the need of several switching power supplies [1, 2] working in parallel and sharing the current to be supplied to the load.

Linear controllers are dominant and wide accepted for their simplicity, common understanding and clear insight to control design impact on fulfillment of stability and performance requirements.

On the other hand, in current-sharing applications there exists abundance of feedback loops which make problem multivariable i.e. hard for modeling, analysis and control design. Also, linear controllers usually suffer of weak performance or even instability when large scale disturbance or significant set point changes are applied. The idea to overcome the drawbacks of the linear approach to the control design is to derive the appropriate multivariable model of the current-sharing configuration, suitable for the multivariable robust control design. Multivariable robust linear control design [3-5] will make the system insensitive to the uncertainties of modeling and its industry application is getting wider acceptance nowadays for powerful support in research and development phase of the design, like [6] and [7]. Further fuzzification, resulting in robust fuzzy control, is perspective to improve large signal responses [8].

The purpose of this paper is to utilize the multivariable approach in order to obtain linear models of current-sharing switching converters as the alternative to simplified conventional linear approach to modeling [9-14]. Obtained multivariable linear models are to be suitable for frequency framework of various linear control design techniques and they will be used to obtain robust, but simple PI/PID controllers, applicable according to industrial needs.

The paper is organized in sections. Sect. 2 is the place where the existing multivariable model [15] is presented. The subject of Sect. 3 is the derivation of the proposed full multivariable state-space model. In Sect. 4 the proper framework for the robust linear control design is introduced and discussed. Sect. 5 consists of the control design verification in the case study. The conclusion is presented in Sect. 6.

### 2. PARALLELING SINGLE UNIT LINEAR MODELS

The power stage of each converter (like the boost given for example in Fig. 1) is a variable structure process, depending on the state of the control switch  $Q$  within the switching period:

- while  $nT \leq t \leq nT + t_{on}$ , switch in ON, structure is S1,
- while  $nT + t_{on} \leq t \leq (n+1)T$ , switch is OFF, structure is S2.
- 

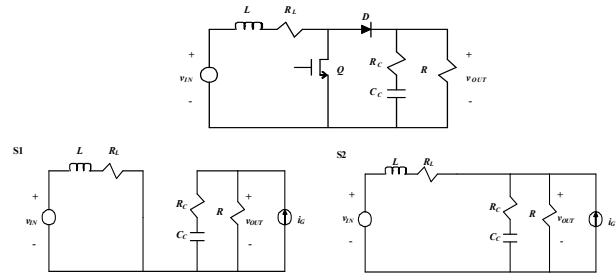


Fig.1. Boost power stage (top), Switching structures (bottom)

Introducing: duty ratio  $d_{Qn} = t_{on} / T$ , state variables  $\mathbf{x} = [v_C \ i_L]^T$  and external inputs  $\mathbf{d} = [v_{IN} \ i_G]^T$ , the state space models become:

$$\dot{\mathbf{x}}(t) = A_1 \mathbf{x}(t) + E_1 \mathbf{d}(t), \quad nT < t < (n + d_{Qn})T, \quad (1)$$

$$\dot{\mathbf{x}}(t) = A_2 \mathbf{x}(t) + E_2 \mathbf{d}(t), \quad (n + d_{Qn})T \leq t < (n + 1)T \quad (2)$$

State-space averaging gives nonlinear model:

$$\begin{aligned} \dot{\mathbf{x}}(t) &= A \mathbf{x}(t) + E \mathbf{d}(t), \\ A &= d_{Qn} A_1 + (1 - d_{Qn}) A_2, \quad E = d_{Qn} E_1 + (1 - d_{Qn}) E_2 \end{aligned} \quad (3)$$

Introducing stationary values and increments of the control, the inputs, the states and the output:

$$d_Q = D_Q + d_q, \quad \mathbf{d} = \mathbf{D} + \hat{\mathbf{d}}, \quad \mathbf{x} = \mathbf{X} + \hat{\mathbf{x}}, \quad \mathbf{y} = [v_{OUT} \ i_L]^T = \mathbf{Y} + \hat{\mathbf{y}}$$

and assuming the increments are small enough:

$$\|D_Q\| \gg \|d_q\|, \quad \|\mathbf{D}\| \gg \|\hat{\mathbf{d}}\|, \quad \|\mathbf{X}\| \gg \|\hat{\mathbf{x}}\|, \quad \|\mathbf{Y}\| \gg \|\hat{\mathbf{y}}\|,$$

$$\hat{\mathbf{x}} = [v_c \ i_L]^T, \quad \hat{\mathbf{y}} = [v_{out} \ i_L]^T, \quad \hat{\mathbf{d}} = [v_{in} \ i_g]^T,$$

linearization of the averaged nonlinear model gives Single Unit Linear (SUL) model:

$$\begin{aligned} \dot{\hat{\mathbf{x}}} &= A \hat{\mathbf{x}} + B d_q + E \hat{\mathbf{d}} \\ \hat{\mathbf{y}} &= C \hat{\mathbf{x}} + D d_q + F \hat{\mathbf{d}} \end{aligned} \quad (4a)$$

$$\begin{aligned} A &= A_1 D_Q + A_2 (1 - D_Q), \quad B = (A_1 - A_2) \mathbf{X} + (E_1 - E_2) \mathbf{D}, \\ C &= C_1 D_Q + C_2 (1 - D_Q), \quad D = (C_1 - C_2) \mathbf{X} + (F_1 - F_2) \mathbf{D}, \\ E &= E_1 D_Q + E_2 (1 - D_Q), \quad F = F_1 D_Q + F_2 (1 - D_Q). \end{aligned} \quad (4b)$$

Relevant transfer function matrices in the small signal input-output representation of the process:

$$\hat{\mathbf{y}} = \begin{bmatrix} v_{out}(s) \\ i_L(s) \end{bmatrix} = \underbrace{\begin{bmatrix} P_v(s) \\ P_i(s) \end{bmatrix}}_{\tilde{P}_d(s)} d_q(s) + \underbrace{\begin{bmatrix} A_s(s) & Z_{out}(s) \\ Y_{in}(s) & T_c(s) \end{bmatrix}}_{\tilde{P}_d(s)} \underbrace{\begin{bmatrix} v_{in}(s) \\ i_g(s) \end{bmatrix}}_{\mathbf{d}(s)} \quad (5)$$

are defined by the state-space matrices in the following way:

- $\tilde{P}_d(s)$  has state-space representation  $(A, B, C, D)$ ,
- $\tilde{P}_d(s)$  has state-space representation  $(A, E, C, F)$ ,

matrices  $A, B, C, D, E$  and  $F$  are given in (4b).

Small signal model of the overall process of current-sharing power stages is given by the equations:

$$v_{out} = \frac{1}{\frac{1}{R_{opt}} + \sum_{j=1}^n \frac{1}{Z_{out j}}} \left( \sum_{j=1}^n \left( \frac{P_{vj} d_{qj} + A_{sj} v_{in}}{Z_{out j}} \right) + i_g \right) \quad (6)$$

$$i_{Lj} = P_{ij} d_{qj} + Y_{inj} v_{in} + \frac{1}{\frac{1}{R_{opt}} + \sum_{j=1}^n \frac{1}{Z_{out j}}} \frac{T_{cj}}{Z_{out j}} i_g, \quad j=1, 2, \dots, n$$

Introducing input, disturbance and output vectors:

$$\mathbf{u} = [d_{q1} \ d_{q2} \ \dots \ d_{qn}]^T, \quad \mathbf{d} = [v_{in} \ i_g]^T, \quad \mathbf{y} = [v_{out} \ i_{L1} \ \dots \ i_{Ln}]^T,$$

Paralleled Single Unit Linear (PSUL) model is given by:

$$\mathbf{y} = \mathbf{P}_1 \mathbf{u} + \mathbf{P}_2 \mathbf{d}, \quad (7)$$

$$\mathbf{P}_1 = \begin{bmatrix} P'_{v1} & \dots & P'_{vn} \\ P'_{i1} & 0 & 0 \\ 0 & \ddots & 0 \\ 0 & 0 & P'_{in} \end{bmatrix}, \quad \mathbf{P}_2 = \begin{bmatrix} \sum_{j=1}^n A'_{sj} & Z'_{out} \\ Y_{in1} & T'_{c1} \\ \vdots & \vdots \\ Y_{inn} & T'_{cn} \end{bmatrix}, \quad (8a)$$

$$Z'_{out} = \frac{1}{\frac{1}{R_{opt}} + \sum_{j=1}^n \frac{1}{Z_{out j}}}, \quad (8b)$$

$$P'_{vj} = \frac{Z'_{out}}{Z_{out j}} P_{vj}, \quad A'_{sj} = \frac{Z'_{out}}{Z_{out j}} A_{sj}, \quad T'_{cj} = \frac{Z'_{out}}{Z_{out j}} T_{cj},$$

where:  $R$  is the nominal load,  $P_{vj}$ ,  $P_{ij}$ ,  $A_{sj}$ ,  $Y_{inj}$ ,  $T_{cj}$  and  $Z_{out j}$  are: transfer function from control to the output voltage, transfer function from control to the unit's current, audio susceptibility, input admittance, transconductance and output impedance, all for the  $j$ -th unit respectively.

### 3. FULL MULTIVARIABLE STATE SPACE MODEL

Introducing state and disturbance vector:

$$\mathbf{x} = [v_{C1} \ \dots \ v_{Cn} \ i_{L1} \ \dots \ i_{Ln}]^T, \quad \mathbf{d} = [v_{in} \ i_g]^T, \quad \mathbf{y} = [v_{out} \ i_{L1} \ \dots \ i_{Ln}]^T,$$

Kirchoff's laws for the overall system can be arranged in the form:

$$\begin{aligned} \dot{\mathbf{x}} &= A_0 \mathbf{x} + E_0 \mathbf{d} \\ &+ A_{1j} \mathbf{x} + E_{1j} \mathbf{d} + A_{2j} \mathbf{x} + E_{2j} \mathbf{d} \quad (\text{direct control term}) \quad (9a) \\ &+ A_{1k} \mathbf{x} + E_{1k} \mathbf{d} + A_{2k} \mathbf{x} + E_{2k} \mathbf{d} \quad (\text{indirect control term}), \end{aligned}$$

where the indexing terms consist of: “ $j$ ” – direct influence of  $j$ -th switch control to the  $j$ -th capacitance voltage and  $j$ -th inductor current, “ $k$ ” – indirect influence of  $k$ -th switch control to the  $j$ -th capacitance voltage and  $j$ -th inductor

current, “1” – influence when switch in ON, “2” – influence when switch in OFF and “0” – influence not altered by the position of switches.

In the similar manner, output equations can be arranged in the form:

$$\mathbf{y} = C_0 \mathbf{x} + F_0 \mathbf{d} + C_{1j} \mathbf{x} + F_{1j} \mathbf{d} + C_{2j} \mathbf{x} + F_{2j} \mathbf{d}. \quad (9b)$$

Multi-input state-space averaging and linearization gives Full Multivariable State Space Linear (FMSSL) model:

$$\begin{aligned} \dot{\hat{\mathbf{x}}} &= A \hat{\mathbf{x}} + B d_q + E \hat{\mathbf{d}} \\ \hat{\mathbf{y}} &= C \hat{\mathbf{x}} + D d_q + F \hat{\mathbf{d}} \end{aligned} \quad (10)$$

where state space matrices are:

$$\begin{aligned} A &= A_0 + (A_{1j} + A_{1k}) D_Q + (A_{2j} + A_{2k}) (1 - D_Q), \\ E &= E_0 + (E_{1j} + E_{1k}) D_Q + (E_{2j} + E_{2k}) (1 - D_Q), \\ B_j &= (A_{1j} - A_{2j}) \mathbf{X} + (E_{1j} - E_{2j}) \mathbf{D}, \\ B_k &= (A_{1k} - A_{2k}) \mathbf{X} + (E_{1k} - E_{2k}) \mathbf{D}, \\ B &= \text{diag}(B_j) + \text{offdiag}(B_k) \\ C &= C_0 + C_{1j} D_Q + C_{2j} (1 - D_Q), \\ F &= F_0 + F_{1j} D_Q + F_{2j} (1 - D_Q), \\ D_j &= (C_{1j} - C_{2j}) \mathbf{X} + (F_{1j} - F_{2j}) \mathbf{D}, \quad D = \text{diag}(D_j) \end{aligned} \quad (11)$$

For the purposes of comparison with PSUL and notation in the control framework, transfer function matrix representation of FMSSL model is given also in the form of (7), where:

- $\mathbf{P}_1(s)$  has state-space representation  $(A, B, C, D)$ ,
  - $\mathbf{P}_2(s)$  has state-space representation  $(A, E, C, F)$ ,
- matrices  $A, B, C, D, E$  and  $F$  are given in (11).

### 4. FREQUENCY DOMAIN FRAMEWORK FOR THE ROBUST LINEAR DESIGN

Since the output vector  $\mathbf{y}$  is of dimension  $n+1$  and there are only  $n$  independent input switch control signals, the transfer function matrix  $\mathbf{P}_1$  is not square. One way to make it square, in order to obtain a closed-loop control, is to redefine the outputs to represent the output voltage and the current distribution between the units [12]:

$$\mathbf{y}' = [v_{out} \ \Delta i_{L2} \ \Delta i_{L3} \ \dots \ \Delta i_{Ln}]^T, \quad \Delta i_{Li} = i_{Li} - i_{L1}. \quad (12)$$

The transformation matrix

$$\mathbf{S} = \begin{bmatrix} 1 & 0 & 0 & 0 & \dots & 0 \\ 0 & -1 & 1 & 0 & \dots & 0 \\ 0 & -1 & 0 & 1 & \dots & 0 \\ \vdots & \vdots & \vdots & \vdots & \ddots & \vdots \\ 0 & -1 & 0 & 0 & 0 & 1 \end{bmatrix}_{n \times (n+1)}. \quad (13)$$

introduces the current difference between the  $i$ -th unit and the reference (master) unit 1, making the squared plant  $\mathbf{S} \cdot \mathbf{P}_1$  suitable for control. Moreover, *master-slave* (M-S) control configuration can be represented by matrix equation:

$$\mathbf{u} = \mathbf{S}_c \mathbf{K} \mathbf{e}, \quad \mathbf{K} = \text{diag}(K_v, K_{i2}, \dots, K_{in}), \quad (14)$$

where: error vector  $\mathbf{e}$  is the input to controller  $\mathbf{K}$ , and the introduced matrix

$$\mathbf{S}_c = \begin{bmatrix} 1 & 0 & 0 & \dots & 0 \\ 1 & 1 & 0 & \dots & 0 \\ 1 & 0 & 1 & \ddots & \vdots \\ \vdots & \vdots & \ddots & \ddots & 0 \\ 1 & 0 & \dots & 0 & 1 \end{bmatrix}_{n \times n} \quad (15)$$

makes generalized plant  $\mathbf{P}_g = \mathbf{S} \cdot \mathbf{P}_1 \cdot \mathbf{S}_c$  suitable for decoupled consideration of voltage and current control. Namely, first channel of  $\mathbf{P}_g$  corresponds to the nominal plant for voltage control:

$$G_v(s) = \mathbf{P}_g(1,1), \quad (16)$$

and all the other diagonal channels represent nominal plants for the control of current loops:

$$G_i(s) = \mathbf{P}_g(i,i), \quad i \neq 1. \quad (17)$$

The block diagram of robust linear (RL) control design setup is presented in Fig. 2, with following signals denoted:  $r$  – the reference (set point) signal,  $d$  – the disturbance signal,  $e = r - y$  is the error in reference tracking,  $e'$  – the performance weighted error, and  $u$  – the control signal. Relevant transfer functions are:  $G(s)$  – the nominal linear model of the plant,  $G_d(s)$  – the disturbance model,  $K(s)$  – the linear robust controller to be designed,  $W_i(s)$  – the multiplicative input uncertainty bound (uncertainty weighting function),  $\Delta(s)$  – an unknown but unity-normed multiplicative uncertainty of modeling, and  $W_p(s)$  – the performance weighting function.

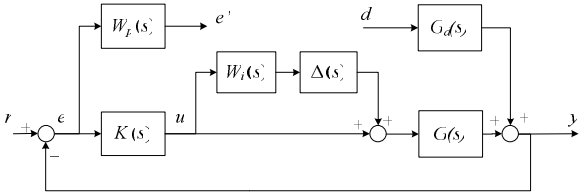


Fig. 2. Block Diagram of Robust Linear (RL) Control Setup

RL control setup is to be used twice in M-S control design: once for the synthesis of the voltage controller, and the other time for the synthesis of the current controller. All the converter modules are assumed to be identical.

For the design of the voltage controller  $K(s) = K_v(s)$ , suitable models of the plant and disturbance are:

$$G(s) = G_v(s), \quad d = i_g, \quad G_d(s) = Z_{out}(s), \quad (18)$$

while for the current control  $K(s) = K_i(s)$ , suitable choice is:

$$G(s) = G_i(s) = P_i(s), \quad d = 0, \quad \text{reference tracking.} \quad (19)$$

The parameters of the frequency domain control design are the weighting functions mentioned above. They are adopted in the following form:

$$W_p(s) = \frac{1}{M_s^*} \frac{s + M_s^* \omega_0^*}{s + A \omega_0^*}, \quad (20)$$

$$W_i(s) = MIU^* \frac{s / \omega_{0T}^* + 1}{s / (B \omega_{0T}^*) + 1}. \quad (21)$$

The meaning of the parameters in (20) – (21) and recommended choices are given in Table 1.

Table 1. Parameters for Linear Robust Control Design

	Description	Recommended Value
$\omega_0^*$	Projected Control Bandwidth	According to process open-loop characteristics
$M_s^*$	Projected Maximum Sensitivity	1.2
$MIU^*$	Projected Bound of Multiplicative Input Uncertainty	0.8
$\omega_{0T}^*$	Projected Bandwidth of Modeling Certainty	the same value as chosen $\omega_0^*$
$A$	Sensitivity Function Low Frequency Gain (introduced for numerics)	$10^{-4}$ (-80dB)
$B$	Multiplicative Constant for $W_i$ Pole Placement (introduced for numerics)	10

The only parameter to tune in the proposed design is the projected bandwidth  $\omega_0^*$  of the (closed loop) control, while the other parameters are chosen to fit the wide range of plants and their change is rarely needed (and has small impact on control design). For the reference tracking, minimization:

$$\gamma_{rt, \mu/\infty} = \min_{K(s)} \left\| \frac{W_p S G_d}{W_i T} \right\|_{\mu/\infty} = \min_{K(s)} \left\| \frac{W_p (1 + GK)^{-1} G_d}{W_i GK (1 + GK)^{-1}} \right\|_{\mu/\infty} \quad (22)$$

is carried out, while for the disturbance rejection adequate minimization is:

$$\gamma_{dr, \mu/\infty} = \min_{K(s)} \left\| \frac{W_p S}{W_i T} \right\|_{\mu/\infty} = \min_{K(s)} \left\| \frac{W_p (1 + GK)^{-1}}{W_i GK (1 + GK)^{-1}} \right\|_{\mu/\infty}. \quad (23)$$

The choice of performance weighting function  $W_p$  forces the  $\mu/H_\infty$  controller to be in the form of causal PI proportional-integral (PI) or causal proportional-integral-derivative (PID) controller, plus the higher order dynamics. When the control design is obtained, zero-pole cancellation should be applied and dynamics much higher than bandwidth should be neglected, so the final reduced robust linear controllers will be in the form of causal PI:

$$K_{PI}^{RL}(s) = \frac{K_0 (s / \omega_z + 1)}{s (s / \omega_p + 1)} \quad (24a)$$

or causal PID:

$$K_{PI}^{RL}(s) = \frac{K_0 (s^2 / \omega_z^2 + 2\zeta s / \omega_z + 1)}{s (s / \omega_p + 1)}. \quad (24b)$$

where  $K_0$  is the velocity constant of the controller,  $\omega_z$  and  $\omega_p$  are natural frequencies of the controller's zero and pole.

## 5. CASE STUDY VERIFICATION OF THE PROPOSED DESIGN

In order to verify the proposed design, three boost converters working in parallel will be considered with the following parameters:  $f_{sw} = 200\text{kHz}$ ,  $V_{IN} = 18\text{V}$ ,  $V_{OUT} = 25\text{V}$ ,  $R_{opt} = 4.17\Omega$ ,  $L = 41.67\mu\text{H}$ ,  $R_L \approx 50\text{m}\Omega$ ,  $C = 26.67\mu\text{F}$ ,  $R_C \approx 25\text{m}\Omega$ .

Due to space limitation, the state space matrices of PSUL and FMSSL models of the case study plant are omitted.

In Fig. 3, PSUL and FMSSL models are compared for small signal transfer functions from the  $j$ -th control to the outputs: the regulated voltage  $v_{out}$  and the  $j$ -th inductor current. Significant differences are found in the high frequency region and they are presumed to be the result of the PSUL's neglected multivariable dynamics. This conclusion is supported by the comparison (Fig. 4) of the FMSSL's transfer functions with the same ones obtained in Spice with the Voltage Mode Large Signal Continuous Conduction Mode (VMLSCCM) model of the switches. The gain of the FMSSL is the good model of the multivariable interconnection i.e. the transfer function from the  $k$ -th control to the  $j$ -th inductor current (Fig 4. bottom), fully neglected in PSUL modeling.

In Fig. 5, FMSSL's disturbance transfer functions are also found to fit the behavior of the realistic Spice model.

Therefore, the following controller design will be based exclusively on the FMSSL model.

The bandwidths of the robust linear controllers are adopted to be: 5 kHz for the voltage loop and 20 kHz for the current loop. Obtained  $\mu/H_\infty$  controllers are reduced to:

$$K_{vPID}^{RL}(s) = \frac{515.8(s^2/(1.373 \cdot 10^4)^2 + s/(1.14 \cdot 10^4) + 1)}{s(s/(2.854 \cdot 10^5) + 1)} \quad (25)$$

$$K_{iPI}^{RL}(s) = \frac{227.5(s/1330 + 1)}{s(s/(4.59 \cdot 10^5) + 1)} \quad (26)$$

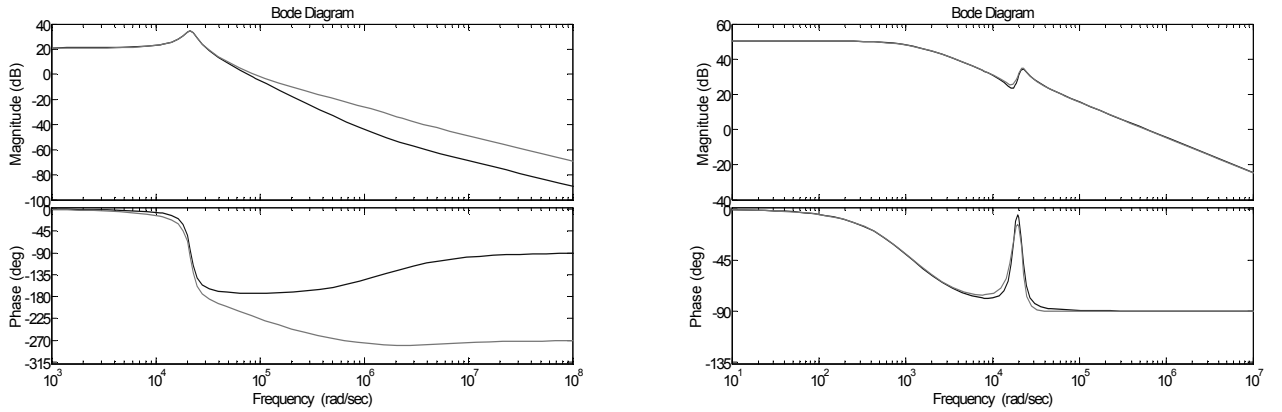


Fig. 3. Small signal transfer functions: left – from control to the output voltage, right – from control  $q_j$  to inductor current  $i_{Lj}$  (PSUL – black, FMSSL – gray)

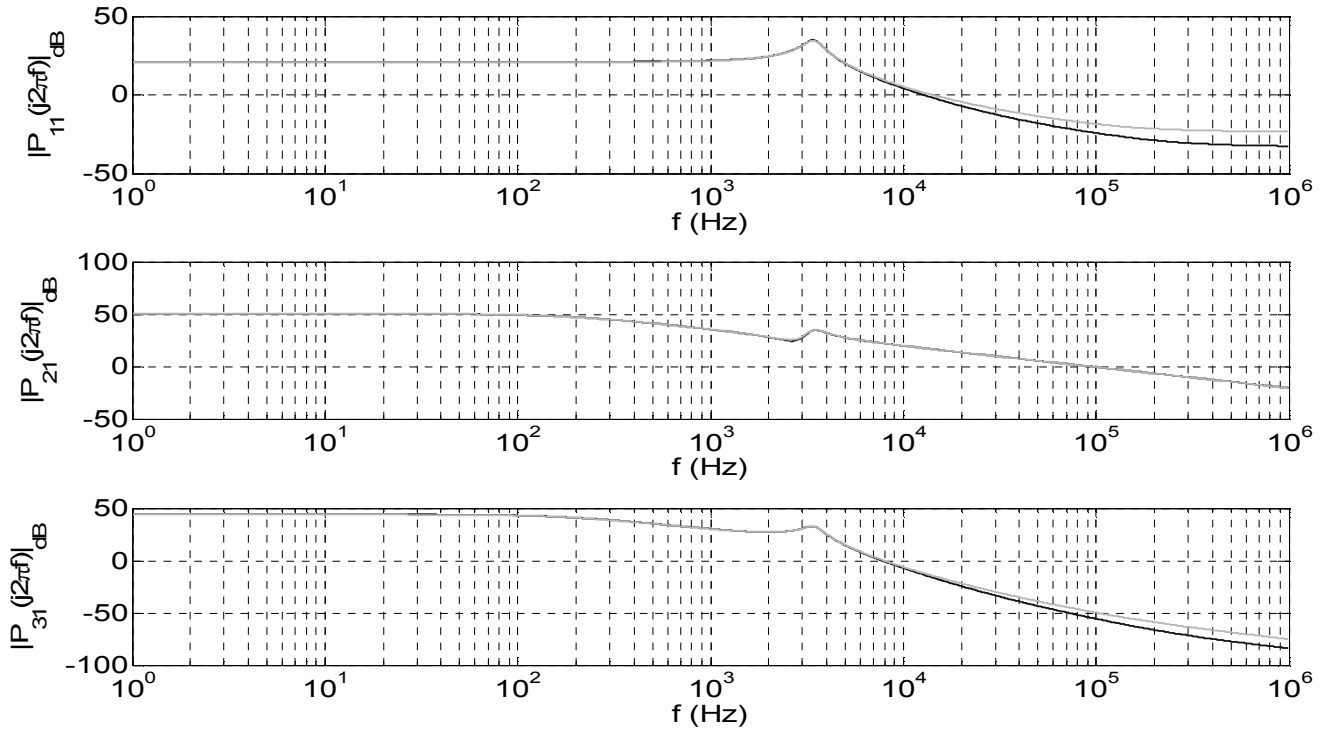


Fig. 4. Small signal transfer functions: top – from control to the output voltage, middle – from control  $q_j$  to inductor current  $i_{Lj}$ , bottom – from control  $q_k$  to inductor current  $i_{Lj}$ , (Spice VMLSCCM – black, FMSSL – gray)

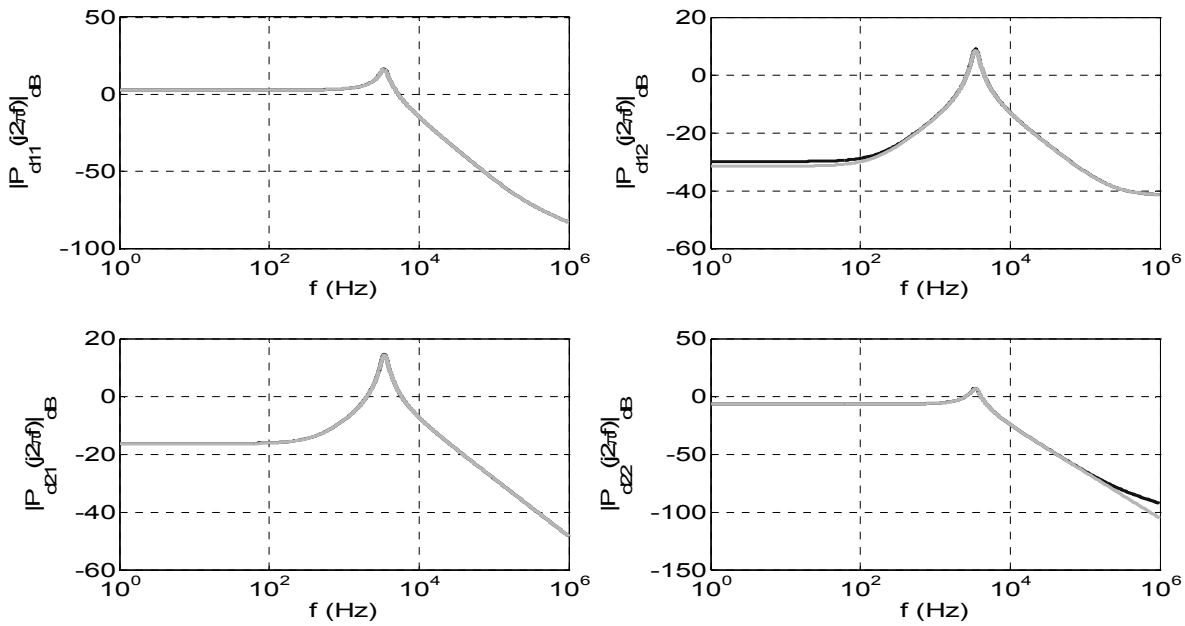


Fig. 5. Small signal transfer function matrix from the disturbance vector to the output voltage and one of the inductor currents (Spice VMLSCCM – black, FMSSL – gray)

The verification of the control design large is conducted through simulation [6].

In order to test robustness of the control to the tolerance of the components, the parameters of the units in a three boost setup are perturbed in the following way:

- The gain of the voltage loop is increased by 20%,
- Control-to-current gain of unit #2 is increased by 20% ,
- Control-to-current gain the unit #3 is decreased by 20%.

The first experiment was the load change step from full load to 50% (from  $3 \times 2A$  to  $3 \times 1A$ ) and the unit currents

along with voltage waveform and the control signals (duty ratios) are presented in Fig. 6. No significant deterioration of the perturbed plant case comparing to nominal is observed.

The second experiment was the voltage supply step change in amount of  $v_{in} = 1V$ , where the open-loop voltage drop effect would be approx.  $v_{in}/(1-d_Q) \approx 1.39V$ . It can be seen in Fig. 7, as well as in the previous experiment, disturbance is eliminated in the short time and with the desirable waveforms and amplitudes of the control signals.

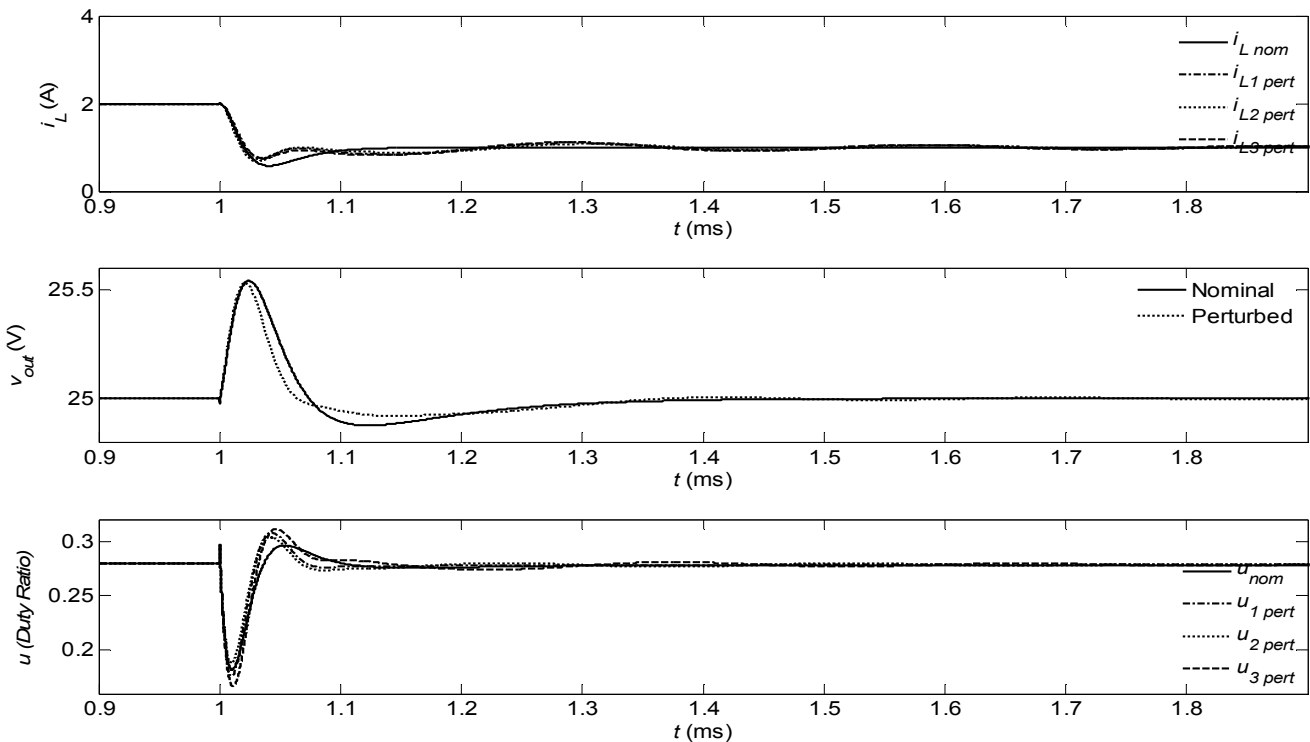


Fig. 6. Responses to Load Step from Full Current to 50% Load.

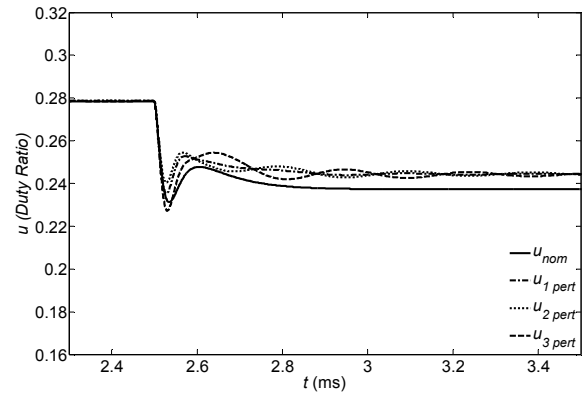
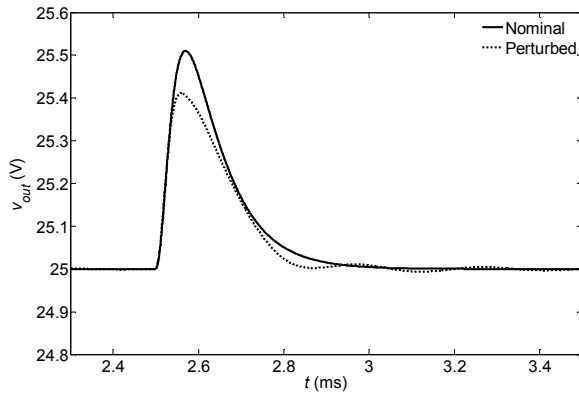


Fig. 7. Responses to Supply Voltage Deviation Step in Amount of 1V.

## 6. CONCLUSION

In this paper, multivariable modeling approach is utilized to obtain new linear state-space model of the current-sharing converters.

Benefits of the proposed FMSSL are in the field of interactions in the multivariable plant of current-sharing converters, neglected in existing PSUL model. FMSSL shows good agreement with the small signal multivariable behavior obtained by the Spice model.

Proposed FMSSL model is derived in the state-space, so it is the minimal realization. As such, it is suitable for the various control designs resulting in controllers of minimal order.

As a perspective candidate for maximization of robustness and performance, robust control design is carried out and optimal robust linear controllers are obtained and they are reduced to simple decentralized PI and PID type controllers. Proposed robust design is successfully verified in the case study with three paralleled boost converters.

Further research will be directed towards the analysis of the FMSSL robustness properties (uncertainty bounds), application of the proposed model in the appropriate control designs and extension of the proposed multivariable approach to the random switching schemes for electromagnetic emission reduction in distributed current-sharing applications.

## 7. REFERENCES

- [1] N. Mohan et al., *Power Electronics*. NY-USA: John Wiley, 1995.
- [2] D. M. Mitchell, *DC/DC Switching Regulator Analysis*. NY-USA: McGraw-Hill, 1988.
- [3] S. Skogestad, and I. Postlethwaite, *Multivariable Feedback Control*. England: John Wiley & Sons, 1996.
- [4] M. Morari, and E. Zafriou, *Robust Process Control*. NY-USA: Prentice Hall, 1989.
- [5] K. Zhou et al. *Robust and Optimal Control*. NJ-USA: Prentice Hall, 1996.
- [6] —, *Matlab & Simulink*. MA-USA: The MathWorks Inc, 2005.
- [7] —, *MatrixX: Xmath & SystemBuild*. TX-USA: National Instruments, 2004.
- [8] A. Ž. Rakić, T. B. Petrović, D. M. Dujković, “Systematic Approach to Robust Fuzzy Control Design for Master-Slave Current-Sharing DC/DC Converters, in *INDEL '06 Conf.*, Banja Luka, Republic of Srpska – Bosnia and Herzegovina, 2006, pp. 269–274.
- [9] L. R. Lewis, B. H. Cho, F. C. Lee, and B. A. Carpenter, “Modeling and analysis of distributed power systems,” in *Proc. IEEE PESC'89*, 1989, pp. 152–159.
- [10] B. Choi, B. H. Cho, R. B. Ridley, and F. C. Lee, “Control strategy for multi-module parallel converter systems,” in *Conf. Rec. PESC'90*, 1990, pp. 225–234.
- [11] K. Siri, C.Q. Lee, and T. F. Wu, “Current Distribution For Parallel Connected Converters: Part I”, *IEEE Trans. Aerosp. Electron. Syst.*, vol. 28, pp. 829-840, July 1992.
- [12] Y. Panov, J. Rajagopalan, and F. C. Lee, “Analysis and Control Design of N Paralleled DC-DC Converters with Master-Slave Current Sharing Control”, *Applied Power Electronics Conference '97 Proc.*, 1997, pp. 436-442.
- [13] V. J. Thottuvelil, G. C. Verghese, “Analysis and Control Design of Paralleled DC/DC Converters with Current Sharing”, *IEEE Trans. Power Electron.*, vol. 13, pp. 635-644, July 1998.
- [14] B. Choi, “Comparative Study on Paralleling Schemes of Converter Modules for Distributed Power Applications”, *IEEE Trans. Ind. Electron.*, vol. 45, pp. 194-199, Apr. 1998.
- [15] Đ. S. Garabandić, and T. B. Petrović, “Modeling Parallel Operating PWM DC/DC Power Supplies”, *IEEE Trans. Ind. Electron.*, vol. 42, pp. 545-551, Oct. 1995.







---

---

**секција ТО-8**

**ОБНОВЉИВИ ИЗВОРИ ЕНЕРГИЈЕ**

---

---

П. Матић, Л. Видовић НЕКА ИСКУСТВА У ИЗРАДИ ПРОЈЕКТНЕ ДОКУМЕНТАЦИЈЕ МАЛИХ ХИДРОЕЛЕКТРАНА У РЕПУБЛИЦИ СРПСКОЈ .....	224
Ž. Đurišić, N. Rajaković, M. Zindović, I. Babić USLOVI RAZVOJA PROJEKATA PERSPEKTIVNE VETROELEKTRANE U JUŽNOBANATSKOM REGIONU .....	230

## НЕКА ИСКУСТВА У ИЗРАДИ ПРОЈЕКТНЕ ДОКУМЕНТАЦИЈЕ МАЛИХ ХИДРОЕЛЕКТРАНА У РЕПУБЛИЦИ СРПСКОЈ

Петар Матић, *Електротехнички факултет у Бањој Луци,*  
Лука Видовић, *Елса консалтинг, Бијељина*

**Садржај** - У раду су изнесена нека искуства стечена при изради идејних и главних пројеката као и студија економске оправданости за више малих хидроелектрана (МХЕ) на подручју источног и западног дијела Републике Српске. Дат је пресјек стања из угла пројектаната, као и приједлози за побољшавање процедура пројектовања МХЕ. Изложен је и један приступ у концепцијском пројектовању МХЕ.

### 1. УВОД

Основни елемент за пројектовање МХЕ су подаци о хидропотенцијалу који се морају континуирано прикупљати дуги низ година (најмање десет). Валидне хидролошке податке на неким већим водотоцима урађене су само за дио Федерације БиХ, док материја водомјерних станица на водотоцима Републике Српске није још комплетно установљена. Неке хидролошке анализе рађене су прије рата и њихова поузданост је упитна, јер је период мјерења протока био кратак. Поред тога, дошло је и до измјена битних елемената, првенствено изградње приватних објеката на потенцијалним локацијама. Развој МХЕ у Републици Српској одвијао се без постојања јасне стратегије и без редовног прикупљања података.

Изградња МХЕ је у потпуности била запостављена дуги низ година. Покретање истовремене изградње великог броја МХЕ у условима недовољно дефинисаних прописа, препорука и непоузданих података, поставља тешке задатке и проблеме пред пројектанте МХЕ. Ти проблеми морају бити рјешавани током напредовања пројекта.

### 2. КОНЦЕСИОНИ УГОВОРИ

До наглог заокрета у изградњи МХЕ дошло је половином 2006. године. Тада је Влада Републике Српске, путем Министарства за енергетику и рударство потписала 102 концесиона уговора са 99 правних субјеката за 160 локација. Концесиони уговори су потписивани на бази технички или техно-економски непоузданих подлога /1/, односно на основу самоиницијативних понуда.

Концесиони уговори не садрже сву битну материју (техничку и другу), као што је материја хидрологије, продаје електричне енергије (домаћим и страним купцима), цијену енергије и њену промјену и тд. Такође, нису дефинисани вриједност и услови предаје МХЕ након истека концесионог периода, нису детаљно разрађене процедуре помоћи коју Влада мора пружити концесионару и процедуре за случај да та помоћ изостане – коме се жалити, кога тужити за изгубљено вријеме, како компензовати изгубљену добит, насталу штету итд.

Поставља се круцијално питање валидности хидролошких подлога и са правног аспекта, јер су оне послужиле за писање концесионих уговора, па носе информацију о квалитету и квантитету водног ресурса. Овај ресурс Влада, кроз уговор, улаже као своје учешће у пројект. Ако се установи да, у некој будућности, нема овог ресурса, тада је губитник концесионар, а не Влада, па је и ту ситуацију требало обрадити у Уговору о концесији.

### 3. СУБЈЕКТИ У РЕАЛИЗАЦИЈИ ПРОЈЕКТА ИЗГРАДЊЕ МХЕ

У процесу изградње МХЕ учествују сљедећи субјекти са којима концесионар треба стално да комуницира:

1. Влада Републике Српске, односно Министарство привреде, енергетике и развоја, Министарство пољопривреде, шумарства и водопривреде и Министарство за урбанизам, грађевинарство и екологију;
2. Комисија за концесије као орган Скупштине Републике Српске;
2. Општински органи, односно одговарајућа одјељења за урбанизам, грађевинарство и екологију који издају одговарајуће дозволе;
3. Електродистрибутивна предузећа на чијој територији ће се МХЕ прикључити на мрежу;
4. Финансијске институције (банке) које треба да путем кредитних линија прате изградњу објекта;
5. Локално становништво (мјесне заједнице) на локацији изградње;
6. Концесионари других МХЕ када се ради о сливу на коме постоје друге МХЕ, тј. када треба ускладити заједничко управљање сливом;
7. Регулаторна агенција за енергетику са којом се потписује уговор за производњу и продају/преузимање произведене електричне енергије.
9. Друге институције које бдију над заштитом историјског и културног блага, објеката вјерских заједница и тд.

У Републици Српској, чисто са правног аспекта, на врху хијерархијске лествице је Министарство за енергетику, јер је оно потписало концесиони уговор, док је у свијету, по хијерархији, на врху министарство за водопривреду /2-5/. Разлог за овакву хијерархију је што је Министарство за водопривреду „власник“ водног ресурса који се продаје, и оно даје водопривредне основе и смјернице за кориштење водотока. Нису јасно разграничена овлаштења свих наведених субјеката, а није јасна ни хијерархија. Формирано је и Удружење концесионара са циљем да помогне и координише процедуре добијања потребне документације, односно да се знања и искуства сконцентришу на једном мјесту.

Међутим, ово удружење нема ни ауторитет ни јасне задатке и организациону структуру.

Данас у Републици Српској само пар приватних фирми пројектује и пружа услуге у области МХЕ. Министарства бирократски региструју да ли је концесионар доставио Студију економске оправданости или пројектну документацију, и тако само прате процесе који се одвијају стохастично.

Општина на чијој је територији МХЕ нема довољну корист од њеног рада. Концесионар за коришћење водног ресурса плаћа накнаду Републици, а не општини.

Банке постављају строге захтјеве за кредитирање изградње МХЕ јер су завршетак радова и исплативост врло упитни. Нејасни односи између субјеката значајно успоравају изградњу МХЕ.

#### **4. ФАЗЕ РЕАЛИЗАЦИЈЕ ПРОЈЕКТА ИЗГРАДЊЕ МХЕ :**

Пројектовање малих хидроелектрана може се класификовати у пет фаза:

- Прва фаза: процеси до потписа уговора о концесији;
- Друга фаза: израда базе пројектне документације (концепцијско рјешење или идејно рјешење са варијантама или идејни пројект усвојене варијанте и студија економске оправданости);
- Трећа фаза: израда урбанистичко техничких услова и издавање урбанистичке сагласности;
- Четврта фаза: главно пројектовање и изградња;
- Пета фаза: добијање употребне дозволе и склапање уговора са Регулаторном комисијом о производњи и продаји електричне енергије.

Концесионар је обавезан да региструје предузеће за изградњу МХЕ које треба да посједује одговарајући кадар за реализацију пројекта. Овај захтјев је дефинисан концесионим уговором, али представља пуку формалност. Најчешће процес реализације пројекта води сам концесионар који често није довољно стручан, иако по концесионом уговору то треба да ради његово Предузеће за изградњу МХЕ.

#### **5. ИЗРАДА СТУДИЈЕ ЕКОНОМСКЕ ОПРАВДАНОСТИ**

Студија економске оправданости, базирана на валидним подацима о хидропотенцијалу, је кључна за доношење одлуке о изградњи МХЕ /2-5/. Код израде студија економске оправданости не постоје јединствени приступи. Неки концесионари правили су ове студије без да су претходно (!) направили базна пројектна рјешења /1/. Ни концесионар, а ни Владине институције нису биле заинтересоване за резултате тих студија и оне су олако прихватане. Тако су одобраване и студије које су показивале да је рок поврата уложених средстава чак 20 година, што је у свијету потпуно неприхватљиво. ESHA /2, 3/ препоручује да рок отплате буде до осам година.

Осјетљивост инвестиције на разне ризике у будућности, као и на промјене улазних података најчешће није рачуната. Кориштени су разни методи економске

анализе у студијама: од оних који су давно напуштени, све до оних савремених /3,4/. Инфлација, као и тачни подаци о вриједности електро-машинске и друге опреме МХЕ, нису прецизно уважавани. Поред тога, изградњу МХЕ прате ризици разних врста. Тешко је, с обзиром на стање на тржишту, предвидјети кретање у будућности:

- цијена опреме и материјала,
- цијене електричне енергије,
- инфлације,
- услова кредитирања,
- цијена радне снаге,
- хидрологије, због непоузданих података.

На бази непрецизних студија оправданости, и због постојања великих ризика, банке дају кредите са каматом од чак 7 % и осигуравају се хипотеком на непокретну имовину концесионара.

#### **6. РЕВИЗИЈА ТЕХНИЧКЕ ДОКУМЕНТАЦИЈЕ**

Ревизија документације током пројектовања није професионално дефинисана нити прописом, нити уговором. Концесионар и Владине институције ревизију раде само формално. Суштинску ревизију обавља једино пројектант. То је интерна ревизија за коју пројектантска фирма има интерес како не би давала рјешења која нису технички коректна. Поред овога, законски се тражи да се искључиво ревидују готови главни пројекти што никако није у складу са европском праксом, гдје се инсистира на детаљној ревизији базе документације (идејних и концепцијских рјешења и студије оправданости) /2, 3/.

Објекти овакве врсте граде се етапно и ту градњу треба да прате парцијална одобрења базирана на ревизијама која ће се издавати у складу са напредовањем изградње објекта. Према постојећој регулативи, одобрења за грађење издају се уз доставу ревидованог главног пројекта. Главни пројект мора да садржи многе детаље који нису кључни, а нису нити познати нити потребни за почетак изградње (нпр. начин аутоматског управљања, интерна ожичења итд.). Поред тога, пошто процес изградње траје неколико година, врло је вјероватно да ће долазити до одступања у детаљима главног пројекта због промјене цијена, технологије итд, што обесмишљава овако структурирану ревизију.

#### **7. ФИНАНСИРАЊЕ**

За изградњу МХЕ потребна су велика средства: од једног милиона КМ до неколико милиона КМ зависно од величине МХЕ и других елемената (далековод, земљишта итд). Концесионар би требало да учествује властитим средствима 20 – 30 %, а средства до 100 % треба да су покривена кредитом/зајмом са каматом не већом од 3-4 % са повољним отплатним условима /2-5/. Велики број концесионара не посједује почетна средства нити има могућност обезбјеђења кредита, тако да концесионари најчешће траже стратешког партнера или формирају акционарско друштво. Регулатива по овом питању није ријешена.

#### **8. ПРИКЉУЧЕЊЕ МХЕ НА МРЕЖУ**

У концесионим уговорима није обрађена проблематика прикључења МХЕ на електро

дистрибутивну (ЕД) мрежу, као ни услови откупа енергије /1/. Врло често се и у студији економске оправданости ова материја не обрађује, иако далековод (којег је дужан да изгради концесионар) може да значајно утиче у укупној цијени и да доведе у питање исплативост и/или рокове изградње. У Републици Српској не постоје прописи и правилници за прикључење и откуп енергије.

Може се десити да дистрибутивна предузећа захтијевају врло строге услове прикључења (изградњу нових водова, реконструкцију склопне опреме и водова, реконструкцију постојећих чворова у које се прикључује МХЕ и тд.).

Концепт прикључења на ЕД мрежу треба да буде саставни дио варијантних рјешења МХЕ прије него што се усвоји једна варијанта која се даље обрађује, али се он не тражи. Врло често не постоје тачни подаци о тренутном стању мреже, траси, реалном оптерећењу, те снагама кратког споја.

## 9. СМЈЕРНИЦЕ ЗА УНАПРЕЂЕЊЕ ПРОЦЕСА ПРОЈЕКТОВАЊА МХЕ

У обостраном интересу уговорних страна (концесионар – држава) требало би одмах предузети сљедеће кораке:

- ускладити и стандардизовати нивое пројектне документације и дефинисати шта треба да садрже концепцијско и идејно рјешење са и без варијанти, те идејни, главни/извођачки пројект у складу са европском праксом. Овим би се документација унифицирала и самим тим олакшала ревизија и израда документације по етапама;
- утврдити прописе и препоруке и ускладити процедуру за добијање потребних одобрења;
- посветити велику пажњу ревизији пројектне документације. Ревизију ни у којем случају не могу обављати лица са знањем и искуством мањим од знања и искустава којима располаже пројектант, како је сада случај. Обавезно ревидовати базна рјешења (концепцијска и/или идејна рјешења – пројекте и студију економске оправданости), а напустити ревизију главних пројеката као услов за добијање одобрења. Главни пројекти треба да разрађују идејне пројекте, и њих треба да ревидује сам концесионар током изградње, по потреби;
- утврдити детаљну основну обавезну структуру студије економске оправданости. Свака студија треба да има јединствену структуру инвестиционих трошкова које Влада прописује. Јединствена структура омогућава лакше упоређивање трошкова изградње свих МХЕ;
- финансијски помоћи изградњу МХЕ давањем стимулативних кредита из развојних програма;
- оформити стручно тијело (агенцију) на нивоу Републике која ће прикупљати искуства, давати смјернице за изградњу, и посредовати између свих субјеката укључених у изградњу МХЕ (концесионар-Влада-општина-дистрибуција).

Држава, обзиром да је и она инвеститор (улаже свој водни ресурс) мора да ревидује све досада издате водoprивредне основе, да изда(је) нове са далеко садржајнијим техничким концептом кориштења водног ресурса на датом водотоку и/или датом профилу. Поред овога, држава, опет обзиром да је и она инвеститор, треба да утврди кретање цијена електричне енергије за период од најмање наредних пет година, као и да да пројекцију кретања инфлације за наредних пет година да би економска анализа, у студији економске оправданости, имала пуни смисао. Препоручује се свим концесионарима да поред Студије економске оправданости (коју свакако морају да ураде у складу са уговором о концесији), ураде и Инвестициони програм након закључивања уговора о испоруци основне опреме (агрегата).

Уобичајена пракса у свијету је да се сав водни ресурс не продаје приватницима, него да се он користи заједнички: држава/општина на чијем се простору гради МХЕ и приватник заједнички инвестирају /2, 3/. Заједничко финансирање сигурно би помогло многим концесионарима да убрзају изградњу МХЕ чиме би се ријешило и њихово садашње финансијско скромно стање

## 10. ЈЕДАН ПРИСТУП У ПРОЈЕКТОВАЊУ И ИЗБОРУ ЕЛЕКТРОМАШИНСКЕ ОПРЕМЕ

Постоји више различитих топологија (једнополних шема) МХЕ које се разликују у броју агрегата, начину прикључења на мрежу, напонима генератора итд /2, 3 6-9/. Обично произвођачи опреме за МХЕ нуде своја комплетна рјешења. Међутим, тржиште опреме за МХЕ у Републици Српској није развијено, па је ова опрема значајно скупља у односу на земље у Европи. Такође, још увијек није утврђено каква би типична топологија одговарала нашим условима. Приликом пројектовања МХЕ потребно је водити рачуна о сљедећем:

- цијена опреме и ниво заштите треба да буду примјерени снази електране, тако да се не могу користити класични приступи у пројектовању хидроелектрана, јер би МХЕ тада била прескупа;
- улазни подаци о прикључној мрежи најчешће нису довољно познати;
- већина електрана треба да ради и са врло малим протоцима;
- потребно је избјегавати високонапонску опрему, како због високе цијене саме опреме, тако и пратеће опреме (хелија и простора за смјештај, мјерних трансформатора итд). Високонапонски елементи (прекидачи, растављачи итд) су за ред величине скупљи од нисконапонских;
- када код је могуће, треба користити стандардну опрему, већ доступну на тржишту. Ово се посебно односи на генератор, прекидаче и трансформатор.

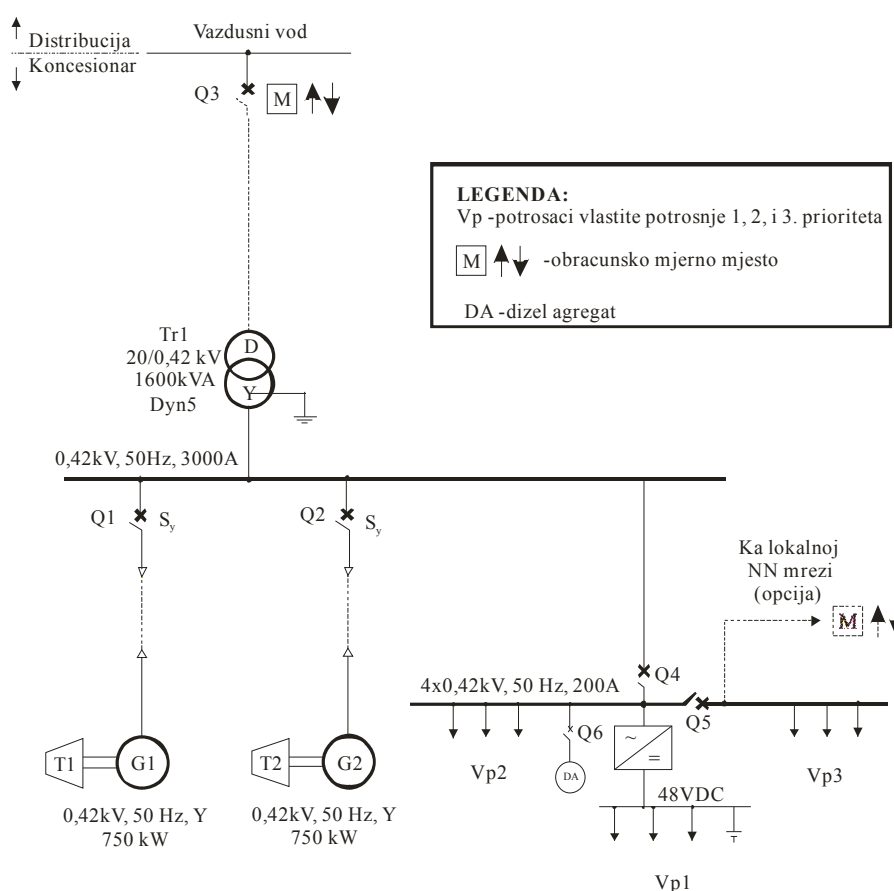
У овом раду је описан приступ којим се значајно смањују инвестиције при изградњи МХЕ. Да би цијена опреме била што нижа, пожељно је да се МХЕ реализује са више идентичних агрегата мање снаге, што има сљедеће предности:

- могу се користити мали протоци без опасности од кавитације;

- због релативно мале снаге, користе се стандардне синхроне машине номиналног напона 400 V;
- агрегати нису великих габарита, тако да се јединице лако транспортују и уграђују;
- генераторска опрема је нисконапонска и нема потребе за високонапонским мјерним трансформаторима, нити високонапонским прекидачима и ћелијама итд.
- у случају слабих ЕД мрежа, какве су типичне код МХЕ, лакше се прикључују мање јединице, сукцесивним укључивањем, него укључењем једне велике јединице;
- производња опреме за мање јединице (ормара са опремом за управљање и заштиту итд) може се типизирати. Унификацијом опреме како у једној електрани, тако и у више МХЕ, постижу се значајне уштеде у производњи и монтажи.

Недостатак овог приступа је мања ефикасност у односу на приступ са једном машином велике снаге, као и постојање сета опреме за сваки агрегат појединачно (заштита, мјерења, управљања итд). Међутим, економска анализа показује да је кориштењем стандардне нисконапонске опреме укупна цијена опреме за око 30% нижа у односу на системе са напонем генератора различитим од 400 V /2, 3/. На Сл. 1. приказана је шема једне МХЕ која има наведене карактеристике, нисконапонску опрему и више јединица.

Од високонапонске опреме користи се стандардни дистрибутивни трансформатор напона 10 (20) kV/0,4 kV, доступан на тржишту, као и реклозер који се монтира на првом стубу вода до МХЕ. Предност употребе реклозера је могућност његове монтаже директно на стуб, тако да нема потребе за високонапонским постројењем.



Сл. 1. Једнополна шема МХЕ са нисконапонским генераторским сабирницама прикључена на мрежу 20 kV

Генератори су одговарајућим кабловима, преко нисконапонских генераторских прекидача управљаних из система за аутоматско управљање електраном, повезани на нисконапонске генераторске сабирнице. Сабирнице су директно повезане са трансформатором спреге Ду са уземљеним звјездистем. Трансформатор је ваздушним водом повезан са дистрибутивним ваздушним водом преко прекидача Q3 типа „Recloser“.

Опционо, могуће је и напајање дијела локалне дистрибутивне нисконапонске мреже директно са сабирница властите потрошње електране уз мјерење испоручене/примљене енергије преко засебног мјерног мјеста.

Пошто је дужина прикључног вода најчешће врло мала (реда величине до пар километара), техно-економски није оправдано постављање прекидача на обје стране вода без обзира што је вод двострано напајан. Дио струје квара од стране дистрибутивне мреже прекида се реклозером док се струја квара са друге стране (од МХЕ) прекида искључивањем свих генераторских прекидача. Без обзира на врсту квара на прикључном воду, исти се елиминише истовременим искључивањем реклозера и генераторских прекидача.

Електричне заштите генератора одговарају снази генератора и његовој намјени. Довољне су следеће заштите:

- тренутнодјелујућа прекострујна заштита за међуфазне кварове и земљоспојеве;
- напонски управљана прекострујна заштита инверзне карактеристике за кварове испред припадног генераторског прекидача и у мрежи 10/20 kV;
- заштита од повратне снаге и губитка побуде;
- пренапонска (надфреквентна) заштита чија је примарна улога да заштити турбину од побјега при тренутном потпуном растерећењу генератора, па се она може сматрати и технолошком заштитом турбине.

Предвиђена је уградња локалне интерфејсне опреме за укључивање у систем даљинског управљања и надзора пошто су МХЕ најчешће незапосједнуте. Систем се састоји од локалног терминала (RTU) и удаљеног рачунара (PC) који заједно чине SCADA систем за даљинско управљање и надзор МХЕ и обраду података о ангажовању. На рачунару треба да се налази програм за аквизицију, обраду и чување података и са њега се обавља даљинско управљање МХЕ. RTU, који је лоциран у МХЕ, прикупља информације о статусу (положају) склопне опреме, алармне сигнале, те податке о мјереним величинама, а просљеђује команде ка склопној опреми и локалној аутоматизици управљања генератором. У складу са одабраном комуникационом опремом, бирају се одговарајући модеми/интерфејси и протоколи. SCADA систем треба да има следеће функције:

- покретање електране;
- производња активне и реактивне снаге према расположивом дотоку (регулација по нивоу) или према уговореној снази (регулација одате снаге);
- заустављање електране.

SCADA систем, поред тога, треба да непрекидно прати и архивира све битне параметре електране (ниво воде, доток, одату енергију, статусе расклопне опреме, токове снага, аларме итд) за накнадну анализу и обраду, као и да сигурно заустави електрану у хаваријским режимима.

Мјесто и начин примопредаје и обрачуна енергије Дистрибуцији детаљно се специфицира уговором Концесионар – Дистрибуција. Предлаже се да тачка примопредаје енергије буде на излазу високонапонског прекидача ка дистрибуцији (реклезера), те да се мјерна опрема за обрачунско мјерно мјесто ту и лоцира, односно да се мјесто примопредаје енергије и обрачунско мјерно мјесто поклапају. Алтернативно, обрачунско мјерно мјесто може се налазити и на НН страни лоцирано у објекту електране, а да се уговором са дистрибуцијом признају губици од мјерног мјеста до мјеста примопредаје према препорукама Независног оператера система. Уколико се предвиди и напајање дијела локалне дистрибутивне мреже директно са сабирница властите потрошње, неопходно је поставити обрачунско мјерно мјесто и на том воду. Бројило/мјерне гарнитуре треба да буду двосмјерне, микропроцесорске, са могућношћу мјерења активне и реактивне енергије, вишетарифна и са могућношћу даљинског читања. Пожељно је да свака мјерна гарнитура посједује интегрисани регистратор података.

Главно разводно постројење МХЕ је нисконапонско, хелијског типа, које се смјешта у ормаре у одговарајућу просторију. Ормари морају имати одговарајући степен механичке заштите и заштите од продора влаге и бити прилагођени захтјевима произвођача турбине и генератора. Предвиђено је да сваки генератор има свој ормар и да постоји још и ормар властите потрошње. Енергија генератора се до разводног постројења доводи одговарајућим једножилним кабловима, постављеним у кабловске канале у поду, који у генераторске ормаре улазе са доње стране. Са горње стране, директно са генераторских сабирница, произведена енергија се предаје нисконапонској страни трансформатора.

Аутоматика за управљање и заштиту појединих агрегата такође се налази у генераторским ормарима и заједно са енергетским дијелом чини цјелину (модул). Систем аутоматског управљања хидроагрегатом обезбјеђује рад хидроагрегата у саставу мале хидроелектране паралелно са мрежом /6/. Овај систем има функције управљања, контроле, мјерења, заштите, сигнализације и индикације локално и даљински. Без обзира на начин давања команде, локално или даљински, аутоматика електране покреће и синхронизује је на мрежу, те обезбјеђује успостављање задате производње активне и реактивне снаге у складу са погонским планом вођења електране.

Турбински регулатор непосредно управља сервомоторима за отварање и затварање турбинског затварача (спроводног апарата) и на тај начин регулише проток кроз турбину. Турбински регулатор треба да ради у једном од три режима у зависности од плана рада:

- регулација по брзини; Овај мод се користи током убрзавања агрегата и припрема за синхронизацију;
- регулација по нивоу; Овај мод се користи за одржавање задатог нивоа воде у језеру без обзира на доток;
- регулација по одатој снази. Овај мод се користи при раду према задатом плану производње активне снаге.

Турбинска регулација садржи и заштитне функције, првенствено заштиту од побјега турбине (контролом механизма за скретање млаза воде) и прегријавања лежајева.

Регулатор побуде непосредно дјелује на енергетски претварач (регулисани исправљач или претварач) којим се напаја побудни намотај синхроног генератора ако синхрони генератор није реализован без четкица.

Регулатор побуде треба да ради у једном од два режима:

- режим одржавања задатог напона, када се побудна струја мијења тако да се регулише напон генератора,
- режим одржавања задате реактивне снаге када се регулисањем струје побуде регулише одата реактивна снага и помаже одржавање напона.

Први режим се користи током припрема за излазак на мрежу, а други при раду на мрежи.

Синхронизација се обавља помоћу аутоматског синхронизатора који треба да има карактеристике према

препоруци /9/. Синхронизација више генератора обавља се са временском задршком од 2-5 минута, тако да се може користити један синхронизатор за све агрегате.

## 11. ПРОРАЧУН СТРУЈА КВАРА И УСЛОВА ПРИКЉУЧЕЊА

У Републици Српској не постоје законски прописи за утврђивање услова прикључења МХЕ, тако да се користе одговарајуће препоруке Републике Србије /9/. Ове препоруке типски траже предимензионисану опрему с обзиром на снагу и цијену МХЕ. Због тога треба се раде два прорачуна: прорачун теоријски максималних струја квара на бази којих се бира опрема, и стварне струје (снаге) кратког споја на мјесту прикључка МХЕ на мрежу која је мјеродавна за дефинисање услова прикључења. За прорачуне су неопходни сљедећи подаци: типска и стварна струја (снага) једнополног и трополног кратког споја на средњенапонској страни трансформаторске станице 110/20 (10) kV/kV, параметри вода до МХЕ, као и параметри генератора (субтранзијентни, транзијентни и устаљени). Врло често сви ови подаци нису на располагању, тако да се усвајају типичне вриједности, односно типска снага кратког споја према напонском нивоу.

Због великог односа снаге мреже и према снази електране, најчешће су за димензионисање опреме довољни подаци мреже, пошто се квар у електрани доминантно напаја са те стране.

За прорачун услова прикључења, као и подешавања заштите, неопходно је одредити стварну вриједност снаге трополног кратког споја на мјесту прикључења. Ова снага се рачуна на основу стварне струје трополног кратког споја у напојној трафостаници уз уважавање утицаја вода. Тако се добија минимална снага прикључне мреже на мјесту прикључка, која је мјеродавна за оцјену услова укључења по критеријумима дозвољене снаге, фликера, виших хармоника и доприноса повећавања снаге кратког споја, све према /9/.

Пошто се усваја концепција са више јединица мање снаге, обично се прорачуном добија да се МХЕ може без проблема прикључити и на слабију дистрибутивну мрежу, уз сукцесивно укључивање појединих јединица.

## 12. ЗАКЉУЧАК

Због ратних дејстава и дугогодишњег немара не постоје подаци о хидропотенцијалу које је било потребно континуирано прикупљати више десетина година како би се правилно димензионисала хидрограђевинска и машинска опрема. Расположиве подлоге су старе више од двадесет година и у њима нису унесене измјене које су се десиле у међувремену. Може се рећи да је ово највећи проблем који је присутан у свим етапама пројектовања МХЕ.

Концесиони уговори за изградњу МХЕ базирани су на непотпуним подлогама и нису довољно дефинисани. За потписивање концесионог уговора нису била потребна готово никаква средства, јер су цијене концесија биле симболичне и износиле мање од једног промила цијене

МХЕ. Због тога највећи број концесионара није у могућности да обезбједи инвестиције чак ни за почетак изградње. Пошто законски није дозвољено преношење концесионих уговора на трећа лица, већи дио концесионих уговора ће највјероватније пропасти. Заузврат, пружиће се прилика за озбиљније третирање изградње тих МХЕ и исправљање грешака.

Дистрибутивне мреже на које се прикључују МХЕ су најчешће у веома лошем стању, и по питању механичке носивости стубова, и по питању преносних капацитета. Материја екологије се обрађује површно, што може довести до великих проблема у будућности када еколошки прописи постану строжији.

Због свега наведеног, у Републици Српској изградња МХЕ је и након неколико година и даље тек на почетку.

Пројекти МХЕ треба да буду прилагођени околностима у Републици Српској. Један приступ у пројектовању МХЕ примјерено нашим условима описан је у раду. Одликује се ниском цијеном и задовољавајућом ефикасношћу. Поред тога, рјешење је модуларно и једном освојена технологија може користити у изградњи више МХЕ, а може се примијенити и на електроенергетске објекте других врста и већих снага.

## 13. ЛИТЕРАТУРА

- [1] [www.koncesije-rs.org](http://www.koncesije-rs.org)
- [2] State of the Art of Small Hydro Power in EU, European Small Hydro Power Assotiation, ESHA, 2004.
- [3] Guide on How to Develop a Small Hydropower Plant, ESHA, 2002.
- [4] G. J. Thuesen, W. J. Fabrycky: *Engineering Economy*, Prentice-Hall International Editions, 1995.
- [5] А. Милојевић: *Мале електране, јавно или приватно добро*, ИДЕС, Београд, 2007.
- [6] Guide for Control of Hydroelectric Power Plants, *Std. 1010*, IEEE PES, 2006
- [7] Guide for the Application of Turbine Governing Systems for Hydroelectric Units, *Std. 1207*, IEEE PES, 2004.
- [8] Guide for Control of Small Hydroelectric Power Plants, *Std. 1020*, IEEE PES 1988.
- [9] Основни технички захтеви за прикључење малих хидроелектрана на мрежу Електродистрибуције Србије, техничка препорука бр. 16, ЈП. Електропривреда Србије, 2003.

**Abstract:** The Article summarises some of the present day parctice/experience related to the enginnering documentation and concepts applied to the small hydro power plants (SHPP)n the East and West parts of the Republic of Srsпка. The „cross-section“ of the mater, as well as, how to proceed, are given from the point of view of those who are currently making this sort of the documentation. One approach in konceptual phase of projecting is also given.

## DESIGN PRACTICE IN CONSTRUCTION OF THE SMALL HYDRO POWER PLANTS IN THE REPUBLIC OF SRPSKA

Petar Matić, Luka Vidović

## USLOVI RAZVOJA PROJEKATA PERSPEKTIVNE VETROELEKTRANE U JUŽNO-BANATSKOM REGIONU

Željko Đurišić, Nikola Rajaković, Miljana Zindović, Iva Babić, *Elektrotehnički fakultet u Beogradu*

**Sadržaj** - Na osnovu raspoloživih namenskih merenja brzine vetra, topografskih mapa i mapa hrapavosti terena, pomoću softvera WasP izvršena je analiza vetroenergetskog potencijala ciljnog regiona. Identifikovane su pogodne lokacije za perspektivnu gradnju vetroelektrana sa aspekta: potencijala energije vetra, pristupačnosti terena, priključenja na električnu mrežu i urbanističkih uslova. Za odabranu ciljnu mikrolokaciju urađena je analiza uslova razvoja projekta vetroelektrane instalisane snage 48 MW.

### 1. UVOD

U Srbiji nije do sada sistematski istražen vetroenergetski potencijal. Ne poznavanje resursa energije vetra ograničava ili onemogućava pravilno uključivanje vetroenergetike u strategiju razvoja energetike Srbije, [1]. Istraživanja u okviru Evropskog atlas vetrova [2] nisu obuhvatila ovaj region. Dosadašnja istraživanja vetroenergetskog potencijala, bazirana na hidrometeorološkim merenjima, izdvajaju region Vojvodine kao perspektivan region u pogledu korišćenja ovog obnovljivog izvora energije [3,4]. Osnovne karakteristike koje favorizuju ovaj region u pogledu mogućnosti korišćenja energije vetra su:

- Dobar energetski potencijal vetra.
- Pristupačan teren i niski troškovi izgradnje vetroelektrana.
- Relativno niski transportni troškovi vetroturbina iz zemalja Evropske Unije.
- Nizak keraunički nivo.
- Dobar potencijal ostalih obnovljivih izvora (biomasa, solarna i geotermalna energija), što omogućava gradnju hibridnih sistema.
- U regionu se nalazi relativno dosta izolovanih potrošača koji bi se mogli snabdevati električnom energijom pomoću malih izolovanih vetroagregata i hibridnih izolovanih sistema.

U radu su analizirani uslovi gradnje perspektivne vetroelektrane na lokaciji Bela Anta koja se nalazi u Južnom Banatu na teritoriji opštine Pančevo. Kao ulazni podaci korišćena su jednogodišnja merenja brzine vetra koja su sprovedena na lokaciji Dolovo - Humka Nagula pomoću namenskog 40 m anemometarskog stuba. Takođe su korišćena i standardna hidrometeorološka merenja brzine vetra za mernu stanicu Vršac i Banatski Karlovac za period od 1999. do 2006. Za formiranje topografske mape korišćen je softver Global Mapper. Za formiranje mape hrapavosti terena korišćen je softver ER Mapper i podaci Corine Land Cover, koji su dostupni na internetu. Za estimaciju vetroenergetskog potencijala i procenu bruto i neto godišnje proizvodnje korišćen je softver WASP 9.

### 2. URBANISTIČKI USLOVI RAZVOJA PROJEKATA

Za razvoj projekata vetroelektrana, pored utvrđivanja resursa energije vetra, potrebno je u inicijalnoj fazi razvoja projekta analizirati još nekoliko uticajnih faktora koji mogu ograničiti mogućnost gradnje vetroelektrane. To su: urbanistički uslovi gradnje, blizina električne mreže i pristupačnost terena.

Urbanističke uslove gradnje vetroelektrane propisuje država na osnovu saglasnosti lokalne samouprave i svih relevantnih državnih institucija (komunalne institucije, vojno i civilno vazduhoplovstvo, zaštita životne sredine, arheologija...). Za dobijanje urbanističke saglasnosti za gradnju vetroelektrana od posebne važnosti su saglasnosti Zavoda za zaštitu životne sredine jer se u ciljnom regionu nalazi zaštićena zona Deliblatske peščare, pa je potrebno za svaku potencijalnu mikrolokaciju izraditi studiju uticaja vetroelektrane na životnu sredinu. Osim toga, u ciljnom regionu se nalazi i vojni aerodrom Kovin, kao i nekoliko predviđenih lokacija za poljoprivrednu avijaciju. Ovi objekti mogu takođe ograničiti prostor za gradnju vetroelektrana u širem ciljnom regionu.

#### 2.1 Geografski položaj lokacije

Lokacija Bela Anta pripada opštini Pančevo i prostire se jugozapadno od sela Dolovo. Raspoloživi prostor na kojem je analizirana gradnja vetroelektrane je oko 20 km<sup>2</sup>. Zemljište je obradivo i uglavnom je u privatnom vlasništvu. U blizini lokacija prolazi asfaltni put Pančevo – Dolovo.

Na slici 1 prikazana je pozicija ciljnih lokacija na regionalnoj mapi



Sl. 1. Regionalna mapa sa naznačenim pozicijom lokacije perspektivne vetroelektrane Bela Anta.



## 2.2 Tehnički uslovi gradnje vetroelektrane na ciljnoj mikrolokaciji

Odabrana lokacija sadrže sve infrastrukturne elemente koji obezbeđuju dobre tehničke uslove za gradnju vetroelektrane. Transport opreme iz zemalja zapadne Evrope je moguć rekom Dunav do luke Pančevo. Od luke Pančevo do neposredne blizine ciljne mikrolokacije postoji asfaltni put (Pančevo – Dolovo). Postojeći put uglavnom obezbeđuje uslove za bezbedan transport opreme i specijalnih dizalica za njeno montiranje na odabranim mikrolokacijama. Rečni transport i postojeći put do mikrolokacija obezbeđuju vrlo niske troškove transporta opreme što ima značajan uticaj na ekonomičnost projekta. Dosadašnja iskustva Evropskih zemalja pokazala su da ova kategorija troškova ima značajan udeo (i do 30%) u ukupnim investicionim troškovima realizacije projekata izgradnje manjih vetroelektrana. Detaljna analiza uslova transporta i utvrđivanje visine transportnih troškova je potrebno precizirati kroz posebnu studiju izvodljivosti transporta opreme za vetroelektranu, koja predstavlja sastavni deo projekta izgradnje svake vetroelektrane.

Mehaničke karakteristike tla na mikrolokaciji su prihvatljive za gradnju. U pitanju je uglavnom peskovito zemljište koje je pogodno za izgradnju temelja za stubove vetroagregata, pa se i u pogledu građevinskih radova na

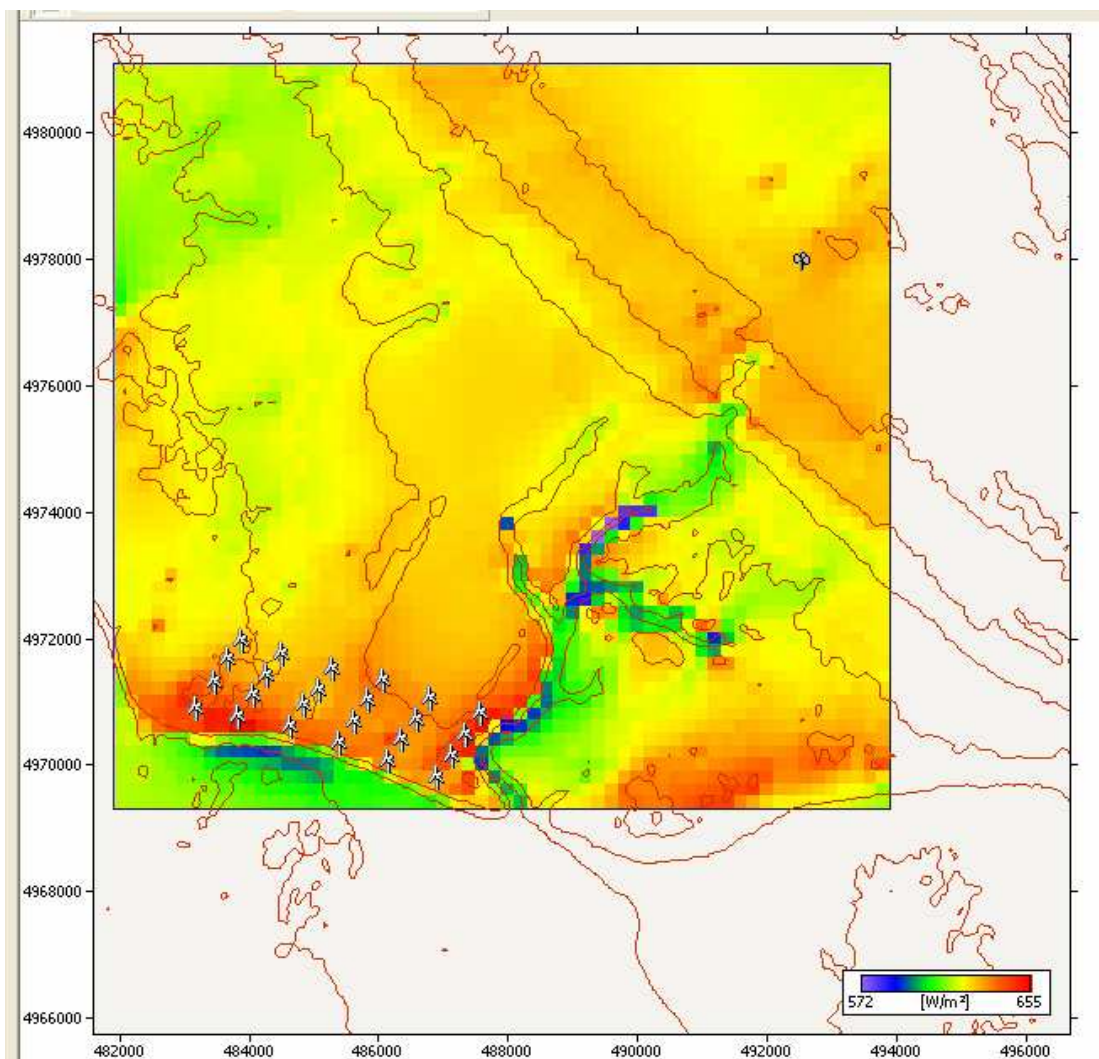
mikrolokaciji očekuju niski troškovi. Za dimenzionisanje temelja vetrogeneratorskih stubova i utvrđivanja nosivosti tla lokalnih puteva neophodno je izvršiti geološka ispitivanja na terenu koja predstavljaju sastavni deo projekta izgradnje vetroelektrane.

Sa aspekta EES-a pozicija perspektivne vetroelektrane je povoljna. Vetroelektrana se geografski i električno nalazi u blizini velikih potrošačkih centara, kao što su Pančevo, Kovin i Banatski Karlovac. U širem ciljnom regionu ne postoje druge elektrane pa se očekuje da bi se izgradnjom vetroelektrana u ciljnom regionu poboljšale naponske prilike u srednjenaponskoj mreži i smanjili gubici u prenosu električne energije.

U pogledu priključenja na EES, pozicija vetroelektrana je pogodna. Lokacija Bela Anta se nalazi na oko 5 km od TS Pančevo 1, pa bi priključenje vetroelektrane zahtevalo izgradnju novog dalekovoda 110 kV u dužini od oko 5 km.

## 3. IDEJNO REŠENJE VETROELEKTRANE

Na osnovu raspoloživog prostora, i izmerene ruže vetrova izvršeno je optimalno pozicioniranje vetroagregata. Vetroelektrana „Bela Anta“ će biti realizovana sa 24 vetrogeneratora koji su raspoređeni u 4 reda sa po 6 vetroagregata jedinične snage 2 MW, slika 2.



Sl. 2. Položaj vetroturbina sa pripadajućim ružama vetrova i merne stanice Dolovo u UTM koordinatnom sistemu

### 3.1 Procena godišnje proizvodnje električne energije

Procene godišnje proizvodnje električne energije su rađene u WAsP softverskom paketu. Na osnovu detaljne analize više modela vetroturbin za perspektivnu vetroelektranu odabrana je vetroturbina REpower MM92 instalisane snage 2 MW koja je postavljena na stub visine 100 m. U cilju optimizacije uticaja efekta zavetrine i interne turbulentnosti usvojeno je da rastojanje između redova bude 800 m, a u redu 400 m.

U tabeli 1 prikazani su rezultati proračuna ukupne godišnje proizvodnje električne energije vetroelektrane za odabrani tip vetroagregata.

Tabela 1. Procena godišnje proizvodnje električne energije za model vetroturbin REpower MM92

Ukupna instalisana snaga (MW)	Godišnja proizvodnja el. energije (GWh)	Faktor kapaciteta
48	149,022	0,35

Pri proračunu godišnje proizvodnje uvažen je samo uticaj efekta zavetrine na smanjenje ukupne godišnje proizvodnje. Pored ovog efekta, za analizu ekonomičnosti projekta, potrebno je uvažiti i druge faktore koji mogu uticati na smanjenje godišnje proizvodnje. U tabeli 2 je dat niz statistički nezavisnih parametara, koji utiču na proizvodnju vetroelektrane, za koje su pretpostavljene moguće granice nesigurnosti koje nisu obuhvaćene u tabeli 1. Neki parametri će uvek uticati na smanjenje te proizvodnje (kao što su gubici unutar vetroelektrane i raspoloživost), dok je na primer greška pri merenju vetra stohastička, pa ova nesigurnost od 2,5 % može uticati i na povećanje i na smanjenje proizvodnje. Slična situacija je i sa dugogodišnjim varijacijama u klimi, kao i sa greškom modela. Investitor obično uzima nepovoljniji slučaj, tj. sve pomenute uticaje uzima sa negativnim predznakom u pogledu godišnje proizvodnje vetroelektrane. Treba napomenuti da su podaci dati u tabeli 2 rezultat šire analize konkretnog projekta i oni se generalno razlikuju za svaki projekat u skladu sa ulaznim podacima (kvalitet mernih podataka, rastojanje između merne stanice i ciljne lokacije vetroelektrane, uslovi rada vetroturbin u odnosu na fabričke uslove, ...).

Tabela 2. Nesigurnosti koje uvode različiti parametri

Opis	Nesigurnost (%)	Napomene
Merenje vetra	2,5	Nesigurnost merenja brzine i pravca vetra
Dugoročne varijacije u klimi	8	
Ekstrapolacija (WAsP model)	2	Pogodna za ravne terene sa malom visinskom varijacijom
Bazični podaci	2	Mape hrapavosti i topografske mape
Prepreke (WAsP model)	0	Ne postoje prepreke
Gubici usled zavetrine	2	(WAsP model)
Raspoloživost	3	
Električni gubici	3	Električni gubici unutar vetroelektrane
Kriva snage	5	Nesigurnost merenja krive snage (za REpower vetrogeneratore iznosi 5 %)

Kako bi odredili koliko je godina za koju su rađena merenja vetrovita u odnosu na prethodne godine, korišćena su dugoročna (sedmogodišnja) standardna merenja iz mernih stanica Banatski Karlovac i Vršac. Podaci sa mernog stuba Dolovo, na osnovu kojih su vršeni proračuni, su mereni u periodu od 01.05.2005. do 30.04.2006. Podaci u tabelama 3 i 4 su, radi lakšeg poređenja, takođe dati za periode od 01.05. jedne do 30.04. naredne godine.

Tabela 3. Srednje godišnje brzine vetra merene u mernoj stanici Vršac

Godina	1999 /0	2000 /1	2001 /2	2002 /3	2003 /4	2004 /5	2005 /6
Brzina vetra (m/s)	3,74	4,56	3,45	3,83	4,25	3,86	3,70

Tabela 4. Srednje godišnje brzine vetra merene u mernoj stanici Banatski Karlovac

Godina	1999 /0	2000 /1	2001 /2	2002 /3	2003 /4	2004 /5	2005 /6
Brzina vetra (m/s)	3,65	4,63	3,63	3,71	3,83	3,65	4,63

Srednja višegodišnja brzina vetra za analizirani sedmogodišnji period je u Vršcu bila 3,91 m/s, a u Banatskim Karlovcima 3,84 m/s. Ako se za kriterijum klimatološke korekcije uzmu za poređenje srednje brzine vetra možemo se zaključiti da je godina 2005/2006 imala vetar za oko 5% slabiji od prosečnog.

U tabeli 5 je data godišnja proizvodnja električne energije vetroelektrane sa uvaženim nesigurnostima koje, shodno tabeli 2, iznose 27,5 %. Treba napomenuti da je ovako proračunata godišnja proizvodnja data pod krajnje pesimističnim uslovima, odnosno nesigurnostima.

Tabela 5. Godišnja proizvodnja električne energije vetroelektrane sa uvaženim nesigurnostima, shodno tabeli 2.

Instalisana snaga u MW	Godišnja proizvodnja el. energije u GWh	Faktor kapaciteta
48	108,04	0,26

## 4. TROŠKOVI PROIZVODNJE ELEKTRIČNE ENERGIJE

Na osnovu dosadašnjih iskustava u gradnji modernih vetrogeneratora srednjih i velikih snaga došlo se do orijentacione vrednosti investicija od oko 1000 do 1400 € po instalisanom kW. Obzirom da kod korišćenja energije vetra, kao i kod mnogih drugih obnovljivih izvora energije nema troškova goriva, posle investicione izgradnje jedini troškovi su troškovi održavanja. Investicioni troškovi se kreću od 75 % do 90 % ukupnih troškova. Investicioni troškovi su troškovi izgradnje vetrogeneratora ili vetroelektrane, uključujući troškove izgradnje pristupnih puteva i troškove priključivanja na elektroenergetski sistem.

Proračun cene električne energije koju proizvode vetrogeneratori je dosta složena i mora obuhvatiti sve faktore koji utiču na troškove i produktivnost vetrogeneratora. Takođe je potrebno uključiti i ekologiju kao značajan faktor u formiranju cene.

U ovoj analizi biće dat jedan uprošćen model za proračun troškova proizvodnje 1 kWh električne energije za analiziranu vetroelektranu. Ako se operativni troškovi

modeluju kao fiksni troškovi po proizvedenom kWh električne energije, onda se mogu proračunati troškovi proizvodnje prema sledećoj relaciji:

$$c = \frac{a \cdot I_{tot}}{A \cdot W_{el}} + m \quad (1)$$

gde su:

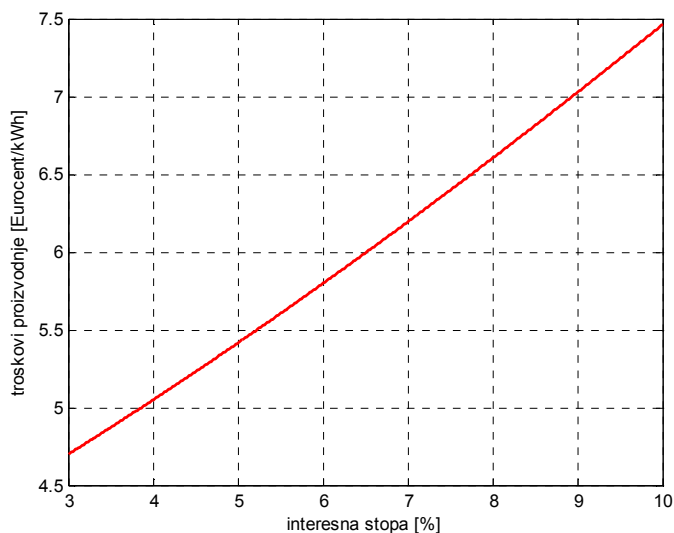
- $c$  – cena 1kWh proizvedene električne energije (Euro/kWh),
- $a$  – faktor anuiteta,
- $I_{tot}$  – ukupni investicioni troškovi,
- $A$  – raspoloživost vetrogeneratora,
- $W_{el}$  – Godišnja proizvodnja električne energije,
- $m$  – operativni troškovi (Euro/kWh).

Faktor anuiteta se može proračunati prema sledećoj relaciji:

$$a = \frac{i \cdot (1 + i)^n}{(1 + i)^n - 1} \quad (2)$$

gde je:  $i$  - realna interesna stopa;  $n$  - period amortizacije.

Rezultati proračuna cene električne energije iz vetroelektrane Bela Anta je prikazan na slici 3. Interesna stopa je varirana od 3 % do 10 %, usvojena raspoloživost vetrogeneratora je 97 %, amortizacioni period 20 godina, a investicioni troškovi su računati sa cenom od 1200 € po instalisanom kW. Godišnja proizvodnja energije iz vetroelektrane Bele Ante je 108 GWh.



Slika 3. Troškovi proizvodnje električne energije vetroelektrane Bela Anta

Na osnovu prethodnih analiza može se zaključiti da je cena električne energije koju bi proizvodile analizirane vetroelektrane iznad proizvodne cene iz konvencionalnih elektrana u uslovima slobodnog tržišta. Ukoliko bi se u Srbiji uveo *feed in tariff* sistem, koji bi obezbeđivao plasman električne energije iz vetroelektrana po ceni od 8 c€/kWh, analizirane vetroelektrane bi u prvih 20 godina ostvarivale profit od 0,5 do 3 c€/kWh, u zavisnosti od interesne stope.

Treba napomenuti da u ovoj ekonomskoj analizi nisu uzeti u obzir pozitivni ekološki efekti, koji na tržištu zelenih sertifikata mogu značajno poboljšati ekonomičnost projekta.

## 5. ZAKLJUČAK

U radu su analizirani uslovi gradnje perspektivne vetroelektrane na lokaciji Bela Anta koja se nalazi u Južnom Banatu na teritoriji opštine Pančevo. Odabrana lokacija sadrže sve infrastrukturne elemente koji obezbeđuju dobre tehničke uslove za gradnju vetroelektrane. Vetroelektrana „Bela Anta“ će biti realizovana sa 24 vetroturbine REpower MM92 instalisane snage 2 MW postavljene na stub visine 100 m. Procene godišnje proizvodnje električne energije je rađena na osnovu jednogodišnjih merenja brzine vetra na 40 m anemometarskom stubu na lokaciji Dolovo. Utvrđena je neto godišnja proizvodnja vetroelektrane od 149 MWh/god. , što obezbeđuje faktor kapaciteta od oko 35 %. Nakon detaljne analize osetljivosti i utvrđenih nesigurnosti u krajnje pesimističkoj varijanti utvrđena je proizvodnja od 108 MWh/god. Sa ovakvom godišnjom proizvodnjom perspektivna elektrana bi imala troškove proizvodnje od 5 – 6 c€/kWh, što bi uz očekivane subvencije države predstavljalo ekonomski prihvatljiv projekat

## ZAHVALNICA

Autori se zahvaljuju Kandskoj firmi Helimax i Opštini Pančevo za dozvolu za korišćenje mernih podataka za izradu ovog rada.

## LITERATURA

- [1] Strategija razvoja energetike Republike Srbije do 2015., Ministarstvo rudarstva i energetike Republike Srbije, Decembar 2004.
- [2] I. Troen, E. L. Petersen, European Wind Atlas, Riso National Laboratory, Roskilde, Denmark, 1989.
- [3] Ministarstvo nauke i zaštite životne sredine Republike Srbije, Studija EE704-1052A, (Rukovodilac studije Prof. P. Gburčik), 2005.
- [4] Ž. Đurišić, M. Bubnjević, D. Mikičić, N. Rajaković, Wind Atlas of Serbian Region Vojvodina, Proc. of European Wind Energy Conference EWEC 2007, (online:www.ewec2007proceedings.info/allpapers2/249\_Ewec2007fullpaper.pdf), Milano, Italy, May 2007.

**Abstract** - In this paper, a short analysis of wind energy potential of the target region has been realized by available wind speed measurements, topographic maps, and surface roughness maps and by WAsP softer. Suitable locations for perspective wind farm construction are identified by wind energy potential, accessible soil, and power greed connectivity and by urbanity terms. The feasibility analysis of wind power station with installed power of 48 MW has been done for wanted target micro location.

## FEASIBILITY ANALYSIS OF PERSPECTIVE WIND FARM IN THE SOUTH-EAST BANAT

Zeljko Djuriscic, Nikola Rajakovic, Miljana Zindovic, Iva Babic





---

---

**секција ТО-9**

**ИНФОРМАЦИОНЕ ТЕХНОЛОГИЈЕ (ГРИД)**

---

---

M. Савић, М. Божић ПЛАТФОРМА ЗА НАДЗОР РАСПОЛОЖИВОСТИ СЕРВИСА У ОКВИРУ SEE-GRID-SCI ПРОЈЕКТА.....	236
M. Dimitrijević, V. Litovski VIRTUAL MACHINE TECHNOLOGY IN GRID COMPUTING .....	240
L. Filipović, B. Krstajić RAZVOJ GRID PORTALA.....	244

## ПЛАТФОРМА ЗА НАДЗОР РАСПОЛОЖИВОСТИ СЕРВИСА У ОКВИРУ *SEE-GRID-SCI* ПРОЈЕКТА

Михајло Савић, Милорад Божић, *Електротехнички факултет Бања Лука.*

**Садржај** – У раду је представљено рјешење за надзор расположивости *grid* сервиса у оквиру *SEE-GRID-SCI* пројекта као и рјешење за децентрализацију и повећање робусности наведеног система. Описано је стандардизовано рјешење за надзор, рјешење примјењено у *SEE-GRID-SCI* пројекту, разлике присутне у ова два рјешења као и географски дистрибуирано рјешење отпорно на отказе.

### 1. УВОД

У оквиру *SEE-GRID-SCI* пројекта тренутно функционише 36 рачунарских кластера из 14 земаља са ширег простора југоисточне Европе и Азије. Инфраструктура тренутно корисницима пружа приступ преко 800 процесора и преко 20 терабајта складишног простора са тенденцијом повећања на више од 1300 процесора и 60 терабајта складишног простора [1]. Са становишта пројекта, али и крајњих корисника инфраструктуре, од кључне је важности моћи вршити надзор расположивости и правилног функционисања ресурса који чине *grid* инфраструктуру. У раду су представљена рјешења присутна у два европска *grid* пројекта, њихова упоредна анализа, као и примјер механизма повећања робусности система.

### 2. SERVICE AVAILABILITY MONITORING ПЛАТФОРМА

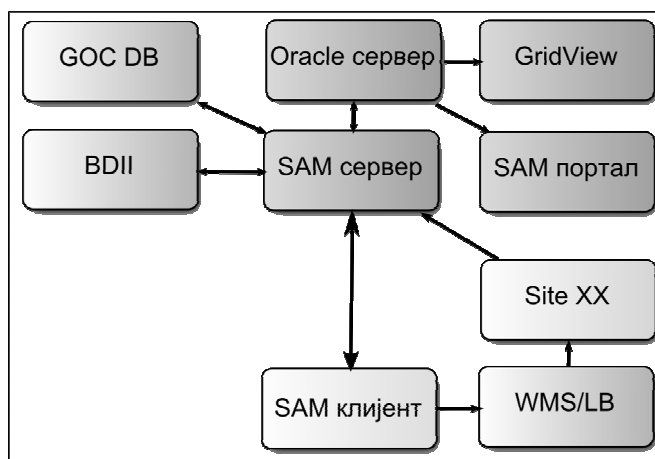
Надзор инфраструктуре се врши *SAM (Service Availability Monitoring)* системом који је развијен у оквиру паневропског *EGEE (Enabling Grids for E-science in Europe)* пројекта [2] [3]. Архитектура *SAM* система се састоји од клијентске и серверске компоненте које комуницирају помоћу веб сервиса (Сл.1). Клијент иницира периодично тестирање инфраструктуре помоћу сензора који врше провјеру исправног функционисања сервиса извршавањем тестова карактеристичних за тестирани сервис. Сервер прима податке које публикује клијент и смјешта их у централну базу података[4].

Тестирање сваког од расположивих сервиса или ресурса се обавља у три фазе:

1. **Припремна фаза** – *SAM* клијент врши упите на сервер помоћу *Query* веб сервиса и прибавља податке неопходне за извршавање тестова. Ти подаци обухватају избор централних чворова за тестове, листу чворова за тестирање, статусе задњег обављеног теста на сваком чвору, итд.
2. **Тест фаза** – На основу претходно прикупљених информација, клијентска апликација приступа тестирању инфраструктуре. Само тестирање се извршава помоћу сензора који се састоје од више појединачних тестова повезаних у одговарајућу логичку цјелину.

3. **Фаза публикавања** – Са становишта публикавања резултата у централну базу података постоје двије врсте сензора. Прву врсту чине сензори који се извршавају непосредно са клијентског чвора и који аутоматски шаљу резултате појединачних тестова на централни сервер. Друга врста сензора за тестирање користе *grid* послове (*grid jobs*) који се извршавају на *grid* кластерима. Ови сензори периодично провјеравају статусе упућених послова и по завршетку посла прикупљају међуреултате и публикују коначни резултат у централну базу.

Клијентска компонента користи већи број технологија и програмских језика што је последица дугогодишњег развоја од стране више независних тимова, али и чињенице да је *SAM* систем надградња претходне верзије система за надгледање *grid* инфраструктуре. У оквиру *SAM* платформе је развијен и посебан пакет под називом *SAM Submission Framework* који омогућава стандардизовано пројектовање и израду сензора и појединачних тестова, откривање листе чворова за тестирање, распоређивање и извршавање тестова, као и публикавање резултата у централну базу података.



Слика 1 Архитектура *EGEE SAM* платформе

Серверска компонента система је заснована на *Oracle* серверу базе података док се веб сервис извршавају на *Tomcat* серверу. *SAM* сервер периодично врши попуњавање базе података статичким подацима из *GOC DB (Grid Operations Centre Database)* и динамичким подацима из *BDII (Berkeley Database Information Index)* централног сервиса. За функционисање *SAM* сервера критична су два веб сервиса:

1. **Query** – овај веб сервис је задужен за приступ доступним подацима генерисаним на основу података из централних сервиса и резултата

тестирања. Могуће је дефинисање листе поља која чине резултат као и филтрирање истих.

2. **Publish** – веб сервис задужен за публикавање међурезултата и коначних резултата у централну базу података.

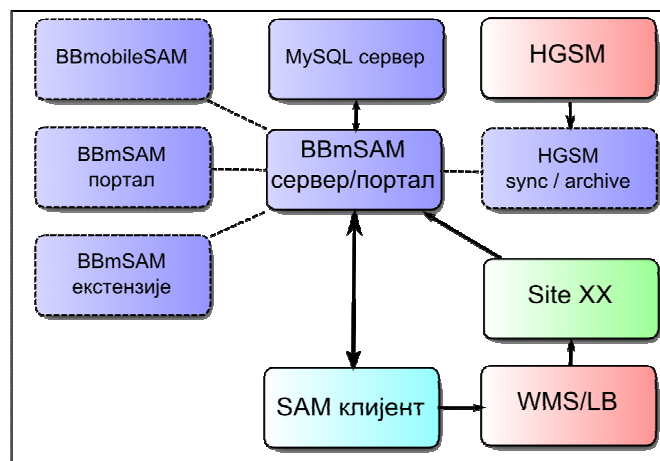
Пристап резултатима тестирања и изведеним подацима се обавља преко *SAM Portal* веб апликације. Пристап подацима о самој расположивости сервиса обавља помоћу *GridView Dashboard* веб апликације. Ове двије веб апликације користе *Apache* веб сервер, те *PHP* и *Python* скрипт језике.

### 3. ИМПЛЕМЕНТАЦИЈА SAM ПЛАТФОРМЕ У SEE-GRID-SCI ПРОЈЕКТУ

За разлику од EGEE пројекта SEE-GRID-SCI пројекат поседује одређене специфичности због којих је било неопходно пројектовати другачији систем за надзор инфраструктуре уз очување што већег степена компатибилности са EGEE системом [5]. Основне карактеристике новог система под именом BBmSAM су:

- Употреба неизмјењене клијентске компоненте (сензора и тестова) из стандардне верзије SAM система – нови систем мора бити директна и транспарентна замјена за оригиналну серверску компоненту система.
- Синхронизација са централним сервисом у оквиру SEE-GRID-SCI пројекта под називом *Hierarchical Grid Site Management (HGSM)*. HGSM је веб базирани сервис намијењен за прикупљање и чување статичких информација о кластерима и другим елементима инфраструктуре. Са становишта SAM сервера у потпуности замјењује GOC DB сервис али и елиминира потребу за импотовањем додатних информација из BDII сервиса.
- Употреба бесплатних технологија отвореног кода је узроковала замјену Oracle сервера базе података MySQL сервером.
- Употреба што мањег броја различитих технологија и програмских језика у циљу повећања једноставности и ефикасности система. Оригинални систем на серверској страни користи комбинацију Oracle, Tomcat, Apache, Java, PHP, Python и Perl технологија, док нова верзија користи Apache, PHP и MySQL уз могућност измјене и веб сервера и сервера базе података уз минималне измјене кода.
- Израчунавање изведених података из резултата тестова у формату погодном за једноставну експлоатацију у оквиру пројекта.
- Поједноставити пристап подацима и омогућити пристап и помоћу мобилних уређаја (уређаја са малим екраном).
- Једноставно проширење, прилагођавање и одржавање система.

BBmSAM сервер се састоји од шест компоненти: сервера базе података, сервиса за синхронизацију са HGSM-ом, веб сервис сервера, портала, портала за мобилне уређаје и система за екстензије. BBmSAM је инсталиран у оквиру BA-01-ETFBЛ грид кластера који се налази на Електротехничком факултету Бањалука.



Слика 2 Архитектура BBmSAM платформе

#### 3.1 Сервер базе података

Као што је раније наведено, уместо Oracle сервера из оригиналног рјешења, у оквиру BBmSAM платформе се користи MySQL сервер базе података. Осим смањења трошкова система, промјена сервера је била иницирана и жељом да се креира систем који би што је мање могао бити зависан од конкретног сервера базе података. Имајући то у виду, одступило се од праксе коришћења похрањених процедура у самој бази података тако да је извршена имплементација те функционалности у оквиру веб сервиса и веб апликације. На овај начин је сама база података изузетно портабилна и могао је бити коришћен било ког сервера који подржава важеће SQL стандарде. Сама структура базе података је мијењана само у случајевима када је то било неопходно због разлика у HGSM-у у односу на GOC DB / GridView.

#### 3.2 Сервис за синхронизацију са HGSM-ом

Сервис са највећим значајем у SEE-GRID-SCI инфраструктури је HGSM сервис јер он представља референтни извор информација за све друге сервисе. Измјене у подацима се из њега пропадају различитим методима репликације у зависности од врсте сервиса и обично представљају подкуп доступних информација. Изузетак од овог правила је BBmSAM систем јер је за његово правилно функционисање потребно посједовати комплетну и ажурну копију HGSM базе података. Процес синхронизације се одвија у три корака:

1. Генерисање XML репрезентације целокупне базе података на HGSM серверу.
2. Увоз тако генерисаних података и креирање локалне копије HGSM базе података. У току репликације се врше додатне провере логичке исправности слике базе података прије поништавања претходне верзије.
3. Усаглашавање података у локалној HGSM бази и локалној SAM бази – неопходно због некомпатибилности одређених класа података.

Осим за потребе BBmSAM сервера, ова компонента се користи и за генерисање историје података у HGSM сервису јер се трајно чува репрезентација базе података за сваки дан.

### 3.3 Веб сервис сервер

Сервер за раније наведене веб сервисе је реализован употребом PHP скрипт језика и NuSOAP библиотеке, а извршава се на Apache веб серверу. У пројектовању сервиса је испоштован захтјев да је са клијентске стране истовјетан изворним веб сервисима и да се могу користити све компоненте SAM клијента без икаквих измјена. Веб сервис је: скалабилан, независан од конкретног веб сервера, лако преносив на други сервер базе података.

Имајући у виду да се ради о немалој количини података (приближно 5 милиона уноса и 9 GB силових података годишње) периодично се врши парцијално сумирање података с циљем побољшања перформанси при прављењу потребних извјештаја. Овај дио је реализован као релативно једноставан *Data Warehouse* систем ограничених могућности и намијењен је првенствено за потребе приступа подацима везаним за *SLA (Service Level Agreement)* извјештаје.

### 3.4 BBmSAM портал

Ова компонента омогућава једноставан и ефикасан приступ подацима о тренутној и историјској расположивости инфраструктуре путем веб интерфејса. Приступ информацијама је заштићен употребом HTTPS протокола и провјером валидности инсталираног дигиталног сертификата у корисничком програму за приступ Интернету. Почетна страна система даје преглед свих кластера са њиховим статусом, врстом, имплементираним сервисима и њиховом процентуалном расположивошћу за протекла 24 часа. Систем омогућава филтрирање података по више критеријума (земља, статус, врста, исправност). Систем нуди приступ следећим подацима:

1. Статус најновијих резултата тестова – овај приступ укључује и резултате тестова који су још у фази извршавања и намијењен је праћењу у реалном времену. Резултати су разврстани према тестираном сервису.
2. Историја резултата тестова – списак свих завршених тестова и финалних резултата сваког појединачног теста уз филтрирање по временском периоду, тестираном чвору и врсти сервиса.
3. Детаљни резултати тестова – осим коначног резултата, могућ је и приступ детаљним информацијама о сваком извршеном тесту укључујући и сирови излаз појединачних тестова. Овај приступ је намијењен за систем администраторе и олакшава тачно лоцирање конкретног проблема.
4. Преглед расположивости сервиса према *SLA (Service Level Agreement)* документу. Преглед је могуће извршити за одређени временски период, одређени кластер и према жељеној методи израчунавања. Излаз се генерише у *HTML* формату за екрански приказ, *CSV* текстуалном формату за увоз у друге програме и даљњу обраду, те *XLS* формату за популарну *Microsoft Excel* апликацију.

### 3.5 BBmobileSAM портал за мобилне уређаје

Имајући у виду све већу популарност преносних уређаја са могућношћу приступа Интернету као и потребу систем администратора да у сваком тренутку дођу до ажурних и тачних информација о инфраструктури, креиран је посебан портал прилагођен мобилним и уређајима са малим екраном (*small screen rendering*). Портал користи ограничени подскуп HTML стандарда прилагођен поједностављеним програмима за приступ Интернету и оптимизован је са становишта количине силових података који се шаљу кориснику. Ово је урађено и због побољшања перформанси и смањења трошкова у случају приступа традиционалним *GPRS (General Packet Radio Service)* мобилним сервисом који карактерише релативно мала брзина и висока цијена преноса података. Систем нуди основне информације за све или одабране кластере и све имплементирание сервисе уз три нивоа детаљности исписа и кодовање статуса одговарајућом бојом.

### 3.6 BBmSAM екстензије

Како је нагласак у SEE-GRID-SCI пројекту прелазео са инфраструктуре на апликације и сервисе намијењене крајњим корисницима инфраструктуре, дошло је до потребе да се BBmSAM систем прошири и повеже и са другим сервисима унутар пројекта. Неке од екстензија су веза према *Nagios* порталу пројекта, *FCR (Freedom of Choice)* проширење које омогућава корисницима употребу само ресурса за које се тестирањем утврди да поуздано функционишу, универзални XML извоз резултата тестова, итд. Овај дио платформе је у фази константног развоја и измјена и намијењен је управо тестирању напредних могућности система.

## 4. ДЕЦЕНТРАЛИЗАЦИЈА И ПОВЕЋАЊЕ РОБУСНОСТИ ИМПЛЕМЕНТАЦИЈЕ

Као што је из претходног излагања очљиво (Сл.1 и Сл.2), постоји више критичних компоненти у цијелокупном систему надзора – практично отказ било ког од сервера у систему изазива недоступност комплетног система. У овој секцији је дат приједлог рјешавања тог проблема употребом прављења кластера са врућом резервом (*fail-over* кластери) од појединачних сервера или простим умножавањем ресурса гдје је то изводљиво (Сл.3). Готова рјешења заснована или на специјализованим апликативним серверима или употреби виртуелизације већ постоје, али су типично ограничена на локалне инсталације. Идеалан случај којем се тежи у оквиру пројекта је географски дистрибуиран редувантни систем који би био отпоран и на друге узроке отказа појединих компонената као што су проблеми са комуникационом инфраструктуром.

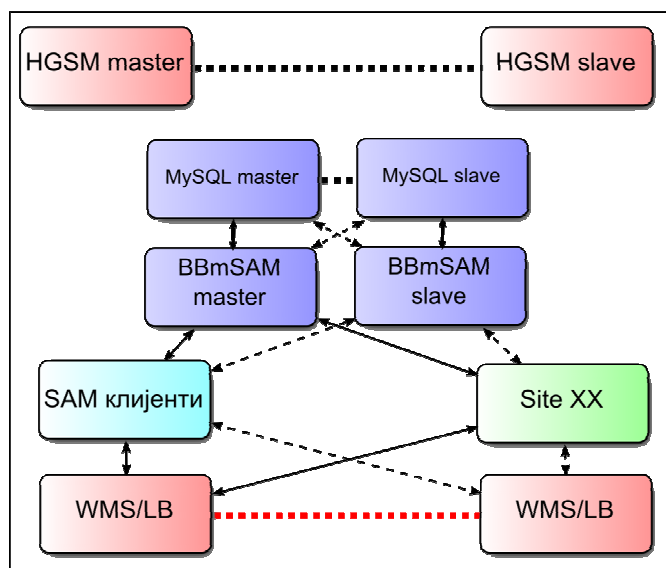
При пројектовању оваквог система потребно је рашчланити систем на категорије према врсти повезаности како слиједи: независне компоненте, базе података, комплексни сервиси.

### 4.1 Независне компоненте

Независне компоненте представљају сервиси који по својој природи не дијеле међусобно никакве податке и које је могуће учинити робусним једноставним



умногостручавањем ресурса. Примјер оваквих компоненти су SAM клијент и BDI сервис.



Слика 3 Робусни BBmSAM

#### 4.2 Базе података

Код сервиса који све податке чувају у релационој бази података најједноставније рјешење је успостављање мастер-слејв репликације. На овај начин је могуће паралелно користити мастер базу података све док је она доступна, а у случају пада система извршити пребацивање улоге мастер чвора на слејв чвор. Алтернативно је могуће користити мултимастер репликацију која нуди паралелну употребу оба чвора у равноправној улози уз неопходно рјешавање проблема *split-brain* сценарија неком од стандардних метода. У специјалном случају, који вриједи овдје због специфичног начина пројектовања базе података, могуће је проблем ријешити или употребом секвенци без колизије или употребом *GUID (Globally Unique Identifier)* идентификатора. Оба приступа дају квалитетно рјешење уз нешто једноставнију имплементацију метода секвенци јер није потребно мијењати апликациони код. Примјери оваквих сервиса су: HGSM, BBmSAM сервер, BBmSAM портал.

#### 4.3 Комплексни сервис

У ову категорију припадају сервис који осим података у бази података користе и локалне фајл системе, а у посебним случајевима и експлицитну употребу имена сервера у идентификационим подацима. Ову групу у нашем случају чине WMS/LB сервери који су критични за функционисање грид инфраструктуре уопште.

Повећање њихове робусности је више у функцији повећања квалитета рада саме инфраструктуре а мање везано за сам процес надзора исте. Једно могуће рјешење је двосмјерно реплицирање свих података или употребом дијељеног складишног простора или употребом дистрибуираног фајл система. Проблем експлицитне употребе имена сервера се рјешава употребом *DNS (Domain Name System)* сервера подешених на одговарајући начин.

#### 5. ЗАКЉУЧАК

Иако је основна идеја грид рачунарства обезбјеђивање крајњем кориснику једноставног приступа свеprisутним сервисима, у практичној реализацији су грид системи изузетно комплексни системи који су као такви подложни отказима. Имплементација која се користи у EGEE пројекту је у оквиру SEE-GRID-SCI пројекта измјењена и проширена на такав начин да је повећана једноставност и употрљивост система за потребе пројекта, али и олакшана употреба целокупне инфраструктуре крајњим корисницима. Уз употребу географски дистрибуираних редувантних система могуће је повећати поузданост и стабилност система за надгледање расположивости инфраструктуре.

#### 6. ЛИТЕРАТУРА

- [1] D. Sojiljkovic, "Infrastructure Deployment Plan", SEE-GRID-SCI project, August 2008
- [2] J. Closier, S. Paterson, R. Santinelli, "Ensuring GRID resource availability with the SAM framework in LHCb", Journal of Physics: Conference Series 119 - 062025, 2008
- [3] A. Retico, "Monitoring the EGEE/WLCG Grid Services", International Conference on Computing in High Energy and Nuclear Physics (CHEP'07), IOP Publishing, 2007
- [4] AN Duarte, P Nyczzyk, A Retico, D Vicinanza, "Global grid monitoring: the EGEE/WLCG case", Proceedings of the 2007 workshop on Grid monitoring, New York: ACM, 2007
- [5] M. Savic, I. Liabotis, B. Jakimovski, "SLA Detailed Specification and Related Monitoring Tools", SEE-GRID-SCI project, September 2008

**Abstract** – *The paper presents the solution for grid service availability monitoring in SEE-GRID-SCI project as well as the proposed solution for decentralization and increased robustness of the monitoring system. Paper describes standardized solution for monitoring, system implemented in SEE-GRID-SCI project, their differences and proposed architecture of geographically distributed fail-over system.*

#### SERVICE AVAILABILITY MONITORING IN SEE-GRID-SCI PROJECT

Mihajlo Savić, Milorad Božić

## VIRTUAL MACHINE TECHNOLOGY IN GRID COMPUTING

Marko Dimitrijević, Vančo Litovski, Faculty of Electronic Engineering Niš

**Abstract:** This paper presents the concept of virtual machine utilization in grid computing. Virtual machines have several advantages that qualify them as promising technology in computing grids. Basically, virtual machines provide possibility to run multiple independent operating systems on same physical machine, bringing better security, resource control and efficient hardware utilization.

Regarding number of different computer nodes running in single grid site, dynamical deployment of virtual machines is also significant improvement.

**Keywords:** virtualization, virtual machines, grid computing.

## 1. INTRODUCTION

Virtualization refers to the abstraction of computer resources. There are many virtualization concepts and techniques; in this paper we will refer to *platform virtualization*, particularly *full virtualization* which separates an operating system from the underlying platform resources, i.e. hardware platform.

Full virtualization is technique that implements a *virtual machine* environment that provides a complete simulation of the underlying hardware resources: processor cores, operating memory, storage capacity, network connectivity, etc. It can even provide simulation of hardware that physically does not exist (e.g. the disk image can be mounted as physically present hard disk or optical drive). The result is a system in which all software capable of execution on the raw hardware can be run in the virtual machine. In the context of full virtualization, it particularly refers to operating system.

Virtualization is performed on a given hardware platform by *host software* (or *host operating system*), which creates a simulated computer environment, a virtual machine, for its *guest operating system*. There are no special requirements for guest operating system, and it runs as it was installed on a raw hardware platform. The number of guest operating systems running on the same host is limited only by the host's hardware capabilities.

The host software is often denoted as virtual machine monitor, or *hypervisor*. Hypervisors are classified in two types: type 1 (*native, bare metal*) and type 2 (*hosted*) hypervisors.

A type 1 hypervisor is software that runs directly on a given hardware platform (as an operating system control program). A guest operating system thus runs at the upper, second level above the hardware (Figure 1). The classic bare metal hypervisor was CP/CMS, developed at IBM in the 1960s, ancestor of IBM's current z/VM. Actual bare metal hypervisors are Oracle VM, VMware ESX Server, LynuxWorks LynxSecure, L4 microkernels, Green Hills Software INTEGRITY Padded Cell, VirtualLogix VLX, TRANGO, IBM POWER Hypervisor (PR/SM), Microsoft Hyper-V, Xen, Citrix XenServer, Parallels Server, ScaleMP

vSMP Foundation and Sun Logical Domains Hypervisor. A variation of this is embedding the hypervisor in the firmware of the platform, as in the case of Hitachi's Virtage hypervisor. KVM software, which transforms a complete Linux kernel into a hypervisor, is also bare metal hypervisor.

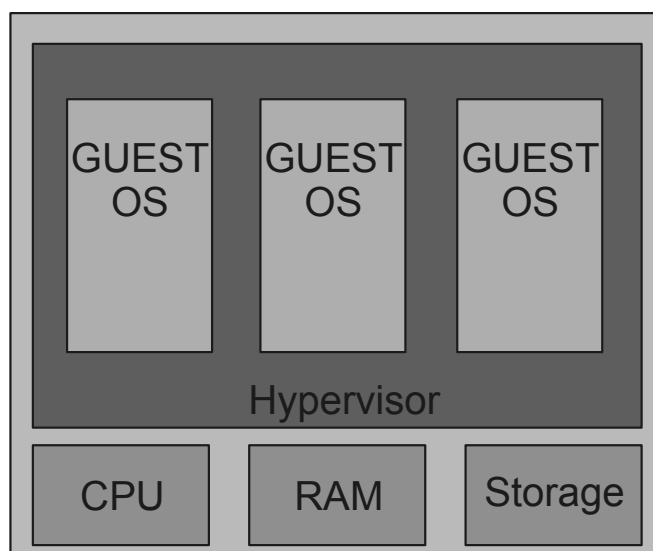


Fig. 1 Type 1 hypervisor

A type 2 hypervisor is software that runs within a classic operating system environment. A guest operating system thus runs at the third level above the hardware (Figure 2).

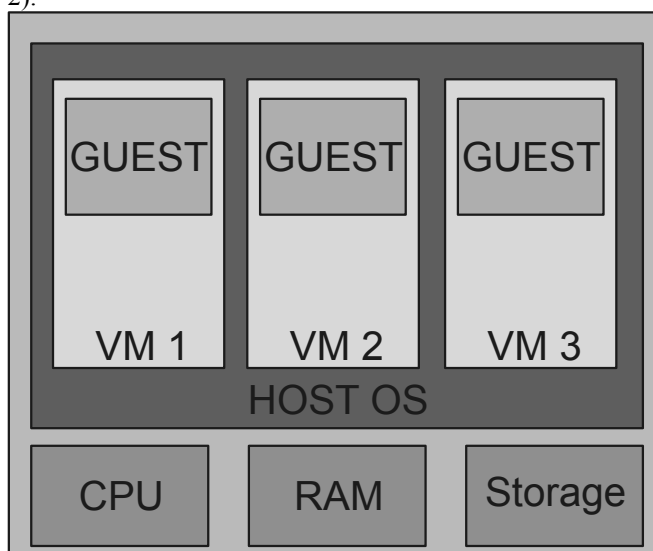


Fig. 2 Type 2 hypervisor

Examples of hosted hypervisor are VMware Server (formerly known as GSX), VMware Workstation, VMware Fusion, QEMU, Microsoft Virtual PC and Microsoft Virtual

Server products, Sun (formerly InnoTek) VirtualBox, Parallels Workstation and Parallels Desktop for Apple Mac. In this case, hypervisor is dependent from host operating system.

## 2. COMPUTING GRID

The development of Internet and WAN links of great capacity led to a computational grid. The intention was to associate to the electrical power grid. In the same way electrical power could be obtained from power grid, computational power should be obtained *on demand* from a network of *providers*, potentially belonging to the entire Internet [1]. In the beginning, this notion has been strictly scientific and academic; but as the Internet, it became widely accepted and popular. One of the most common definitions says that a computational grid is a hardware and software infrastructure that provides dependable, consistent, pervasive, and inexpensive access to high-end computational capabilities providing on-demand access to computing, data, and services [2]. Basically, grid computing intends to provide access to resources using wide area connections; it can be determined as cooperation of geographically distributed computer systems (clusters) where user jobs can be executed (Figure 3).

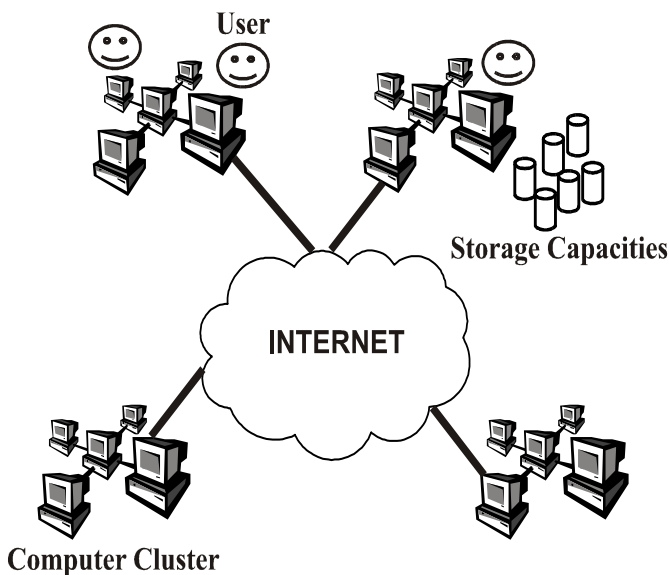


Fig. 3 A Grid structure

Grid computing is suitable for intensive calculations that require significant processing power, large operating memory and throughput, as well as storage capacity. The simulations of integrated electronic circuits are paradigmatic example of these calculations [3, 4].

The role of the software component is to provide distributed services for job submission and management, file transfer, database access, data management and monitoring (Figure 4). They also ensure security in multi-user environment using certificates. The software part consists of two layers: operating system and middleware.

The hardware part of computational grid infrastructure can be extremely heterogeneous. It consists of a number of different computer clusters containing various numbers of nodes consisting of various types of processors, amounts of memory, LAN and WAN connectivity and mass-storage capacity.

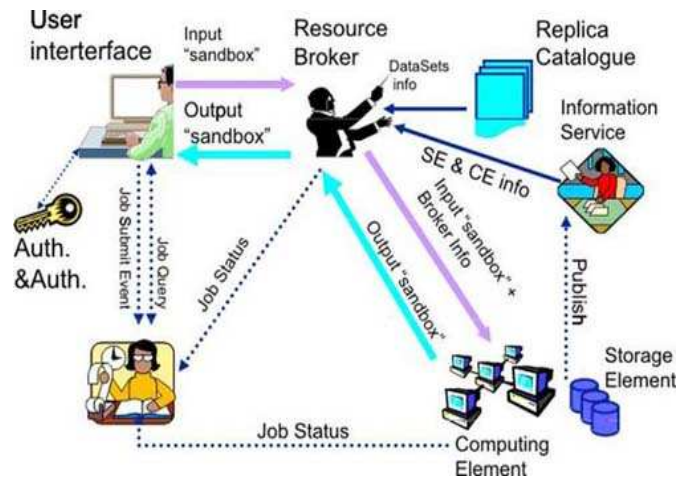


Fig. 4 Grid services

A single cluster (Figure 5) has many advantages over classic supercomputer: it is inexpensive, flexible, easy to use, easy for maintenance and highly stackable. The total price of computer cluster is more than ten times lower than dedicated supercomputer with similar computing power, and after amortization cluster nodes can be used as single personal computers. A cluster is also highly stackable: it can be easily extended by adding additional node or demoted by subtracting one.

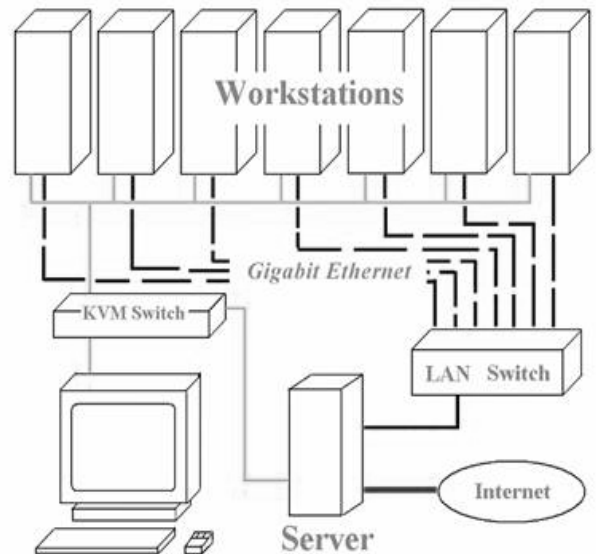


Fig. 5 Organization of the computer cluster

Each cluster, or in grid terminology site, employs some mandatory services: computing element (CE), storage element (SE), site information service (site BDII), monitoring box (MON) and user interface (UI). It also employs a number of worker nodes (WNs). Traditionally, these services are implemented at different nodes, or simply installed in some combination on the same machine (e.g. CE and BDII on the first node, SE on the second, MON on third, etc.)

We can define *service granularity*, which presents number of services per operating system. In the first case previously described, service granularity is one service per operating system.

### 3. VIRTUALIZATION ADVANTAGES

Virtual machines allow dynamic sharing of resources and multiplexing of services onto hardware at the granularity of a single service per operating system session, supporting unique service virtual machine configuration and isolation from other services sharing the same physical resources, unlike classic operating systems where many services run at the same operating system, sharing the same hardware resources [5].

#### 3.1. Compatibility

Virtual machines support compatibility at the level of binary code, thus there is no need for recompilation or dynamic re-linking to port applications to a virtual machine. Furthermore, the legacy support provided by classic virtual machines is not restricted to applications: entire legacy environments – hardware support, the operating system, application interfaces and applications are supported.

#### 3.2. Customization and resource control

Virtual machines can be highly customized without requiring system reboot. Some of the resources used by a virtual machine can be customized dynamically at instantiation time, such as memory and disk sizes, number of processor cores as well as system software parameters – operating system version and kernel configuration. Furthermore, multiple independent operating systems can coexist in the same hardware. In a grid environment it becomes possible to provide virtual machines that satisfy individual service requirements.

It is also possible to implement mechanisms to limit the resources utilized by a virtual machine at run time by implementing scheduling policies at the level of the hypervisor. Opposite to typical multitasking operating systems, where resource control mechanisms are applied on a per-process basis, classic virtual machines allow fine-grained resource control and allocation. Furthermore, resource control policies can be established dynamically. Dynamic resource control is important in a grid environment for two reasons: it allows a provider to limit the impact that a remote user may have on resources available for a local user and it enables a provider to account for the usage of a resource. Resource control mechanisms based on virtual machines are particularly important in computing grid since they can be applied to legacy applications, unlike standard grid accounting solutions like APEL or based on Java.

#### 3.3. Security, service and user workspace isolation

Regarding the intention to provide access to resources using wide area connections (WAN) to different users belonging to different administrative domains, potentially whole Internet, grid security is an important issue [6, 7].

Grid security is based on *Grid Security Infrastructure* (GSI). This is a security model where resource providers – grid sites – trust the integrity of user applications. It restricts the usage of grid to cases where mutual trust can be established between providers and users. This trust is established using enhanced *public key infrastructure* (PKI); all users and services must have valid certificate, signed by certification authority, which identify them in communication. Resource mapping and user access control is implemented using *virtual organizations* (VO). Each computing grid user belongs to virtual organization.

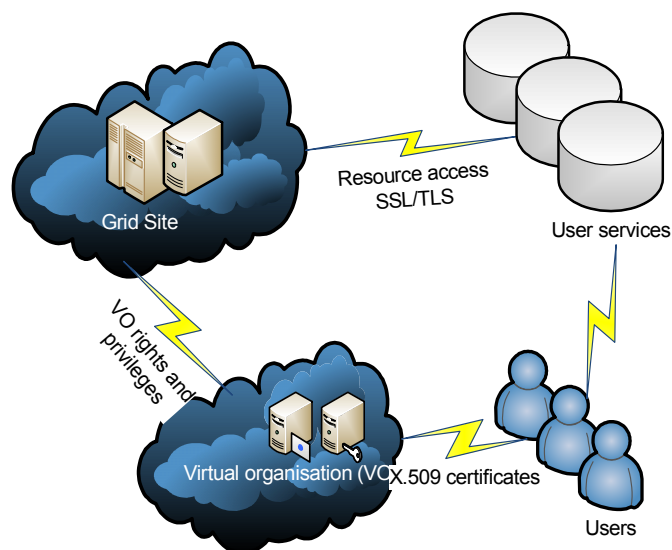


Fig. 6 GSI security model

If users are to submit jobs to computational grid without trust relationship, the integrity of a computation may be compromised by a malicious resource and the integrity of the resource may be compromised by a malicious user. To address these concerns, a computing grid system must enable the execution of unverified applications within a secure, isolated environment, called *sandbox* [8]. Essentially, the impact of the running application must be restricted to the sandbox, thereby protecting the underlying host machine. Depending on the application's requirements, access to resources on the host machine can be selectively allowed from within the sandbox. Moreover, while security attacks and faults can occur within the sandbox, its framework must guarantee that these vulnerabilities do not affect the underlying execute machine.

Classic virtual machines achieve stronger software security than a conventional multitasking operating system approach if redundant and independent mechanisms are implemented across the hypervisor and the host operating system. In case where grid users have access to classic virtual machines, it is more difficult for a malicious users to compromise the resource than it is a case in conventional multitasking operating system, because they must be able to break two levels of security, the hypervisor and the operating system. Furthermore, for malicious user, it will be very difficult to realize that the hypervisor level even exists. Virtual machine security services can work even if an attacker gains complete control over the guest operating system.

Implementing virtual machines, complete service and user workspace isolation is achieved. There is no interference between services and/or users, and eventual security incident affects only one service or user. In this case, the system recovery is much easier, using native virtual machine's ability to make system snapshots and boot from read-only images. Virtual machine features also provide the ability to reconstruct an attack in arbitrary detail.

#### 3.4. Privileges

In classic multitasking and multiuser operating systems (such as Linux/UNIX systems), critical system operations are reserved to a privileged user – the system administrator. These operations are restricted to a trusted user because they

can compromise the integrity of the operating system, resources and other users. In grid environment, special privileges such application installation and management are supported using *roles*.

In many cases the need to secure operating system leads to restrictive approach in determining which operations are critical and consequently privileged. The result is limitation in usage of the operating system. For example, the mount command is typically privileged, thus not accessible by ordinary non-privileged users. This prevents malicious users from gaining unauthorized access to local resources, but also disallows legitimate-use cases – a user who wishes to access remote data from network shared partition. When classic virtual machines are implemented with granularity of one – each user or service has a dedicated virtual machine, these requirements can be less restrictive. There are no users/services sharing the same virtual machine and the integrity of the resource underlying the host operating system – virtual machine – is independent from the integrity of the shared physical machine. If necessary it is then possible to grant system administrator privileges to unverified grid applications because the actions of malicious users are confined to their virtual machines.

### 3.6. Site independence

An application running on a virtual machine is decoupled from the system software of the underlying host machine. This ensures that an unverified user or application can only compromise the virtual machine and not the underlying physical resource. Virtual machines also enable fine-grained resource allocation for grid jobs. It is hence feasible to restrict the memory, network, disk size, and even the processor time allocated to a given virtual machine. Furthermore, the use of virtual machines allows the target execution environment for a grid application to be completely customized, thereby enabling support for jobs with special requirements like root access or legacy dependencies. VMs also enable process migration without requiring any modification of the grid application. A virtual machine guest presents a consistent runtime software environment – regardless of the software configuration of the virtual machine host. This capability is very important in a grid environment: combined with the strong security and isolation properties of virtual machines, it enables cross-domain scheduling of entire computation environments (including OS, processes, and memory/disk contents of a virtual machine guest) in a manner that is decoupled from site-specific administration policies implemented in the virtual machine hosts. A virtual machine can be instantiated on any resources that are sufficiently powerful to support it because it is not tied to particular physical resources. Furthermore, a running virtual machine can be suspended and resumed, providing a mechanism to migrate a running machine from resource to resource.

## 4. CONCLUSION

Virtual machines prove to be a promising platform for sandboxing in computing grids, providing resource control at coarser granularity, legacy application accounting, fault isolation, customized execution environments and support for process migration. In this paper, we have presented some arguments for the usage of virtual machines in grid computing regarding security, flexibility, resource control and compatibility.

## 5. REFERENCES

- [1] I. Foster, C. Kesselmann, S. Tuecke, "The Anatomy of the Grid, Enabling Scalable Virtual Organizations", International J. Supercomputer Applications, 2001
- [2] I. Foster, C. Kesselmann, "The Grid: Blueprint for a New Computing Infrastructure", 1998
- [3] M. Dimitrijević, B. Anđelković, M. Savić, V. Litovski, "Gridification and Parallelization Of Electronic Circuit Simulator", INDEL 2006 Conference, Banja Luka, Bosnia and Herzegovina 2006, pp. 95-100
- [4] B. Anđelković, M. Dimitrijević, V. Litovski, "Using Grid Computing In Parallel Electronic Circuit Simulation", Proc. Of 16<sup>th</sup> Electronics 2007 Conference, Sozopol, Bulgaria, 2007, Book 4, pp. 109-114
- [5] R. J. Figueiredo, P. A. Dinda, J. A. B. Fortes, "A Case For Grid Computing On Virtual Machines", Proceedings of the 23rd International Conference on Distributed Computing Systems, IEEE Computer Society, Washington, DC, USA, 2003, pp. 550
- [6] A. Chakrabarti, A. Damodaran, S. Sengupta, "Computer Grid Security, A Taxonomy", IEEE Security & Privacy, Vol. 6, No 1, January 2008.
- [7] M. Dimitrijević, "Network Level Computing Grid Security", in Serbian, LII Conference of ETRAN 2008, Palić, Serbia, 2008, pp. XX1.1-1-4
- [8] S. Santhanam, P. Elango, A. Arpaci-Dusseau, M. Livny, "Deploying Virtual Machines as Sandboxes for the Grid", Proceedings of the 2nd conference on Real, Large Distributed Systems – volume 2, San Francisco, USA, 2005, pp. 7 - 12

**Садржај:** У овом раду је представљен концепт употребе виртуалних машина у рачунарском гриду. Виртуелне машине имају неколико предности које их квалификују као перспективну технологију која се може применити у компјутерском гриду. Виртуелне машине омогућавају покретање више независних оперативних система на истом хардверу пружајући могућност боље безбедности, контроле ресурса и ефикаснију расподелу ресурса. Имајући у виду велики број различитих нодова у оквиру једног сајта, динамичка расподела виртуелних машина такође представља значајан напредак.

## TEHNOLOGIJA VIRTUELNIH MAŠINA I RAČUNARSKI GRID

Марко Димитријевић, Ванчо Литовски

## RAZVOJ GRID PORTALA

Luka Filipović, *Centar Informacionog Sistema Univerziteta Crne Gore*  
Božo Krstajić, *Elektrotehnički fakultet Univerziteta Crne Gore*

**Sadržaj** - U radu je prezentovana struktura i namjena Grid portala. Grid portal predstavlja web interface koji korisniku omogućava jednostavan pristup mnoštvu grid resursa, aplikacija, rezultata naučnih istraživanja u cilju razvoja i saradnje naučnika, istraživača i korisnika iz čitavog svijeta u okviru određene virtuelne organizacije. Do sada su razvijene dvije generacije Grid portala, od kojih se prva zasniva na troslojnoj arhitekturi, a druga na portletima.

### 1. UVOD

Grid predstavlja skupinu distribuiranih računarskih sistema na geografski udaljenim lokacijama, dijeljenja resursa i pružanja raznih usluga i servisa, kao i koordinisan pristup njima u okviru virtuelnih organizacija. Uvođenjem Grid tehnologija, došlo je do primjena novih metoda i modela u naučnom radu [1]. Kako bi naučnici, istraživači i ostali korisnici lakše pristupili udaljenim resursima, aplikacijama i rezultatima istraživanja, razvijeni su Grid portali. Time se omogućuje pristup i zajednički rad sa naučnicima i saradnicima iz cijelog svijeta, razvija saradnja pri rješavanju raznih naučnih problema i vrši razmjena rezultata i iskustava. Korišćenjem grid portala ostvaruje se potpuna nezavisnost o platformi s koje korisnik pristupa [2].

### 2. GRID

Grid predstavlja infrastrukturu koja pruža skalabilan, zaštićen i efikasan mehanizam pronalazjenja i dijeljenja distribuiranih resursa i kordinisan pristup njima u okviru dinamičnih, multi-institucionalnih virtuelnih organizacija. Pojam Grida prvi put se javlja sredinom devedesetih, označavajući distribuiranu računarsku infrastrukturu, najčešće korištenu u službi nauke, inženjerstva, industrije. Grid computing pruža model za rješavanje velikih računarskih problema, koristeći resurse (CPU, storage, instrumenti na udaljenim lokacijama ...) velikog broja udaljenih klastera koristeći telekomunikacionu infrastrukturu. Fokusira se na sposobnosti izvršavanja aplikacija na daljinu, uprkos administrativnim granicama nezavisno od tradicionalnog klaster ili distributed computing modela[2][3]. Koncept *Grida* nalazi primjenu u rešavanju veoma širokog spektra problema, kao i od strane različitih institucija, organizacija i grupa ljudi. Najčešće primjene nailazi u naučnim organizacijama, državnim institucijama, medicinskim ustanovama i velikim korporacijama.

### 3. GRID PORTALI

Grid portal predstavlja web interface koji omogućava jednostavan pristup mnoštvu grid resursa i obezbjeđuje krajnjim korisnicima prilagođen izgled resursa hardvera i softvera, za koje korisnici posjeduju određena prava za korištenje i koji su svojstveni određenim oblastima njihovih problema. Korisnike Grida možemo razvrstati u nekoliko

kategorija, i to: administratore infrastrukture, inženjere zadužene za razvoj servisa i krajnje korisnike. Krajnji korisnici predstavljaju naučnike, istraživače i inženjere koji koristeći Grid infrastrukturu razriješavaju specifične probleme, izvršavaju aplikacije ili dolaze do neophodnih podataka za njihovo istraživanje. Za njih korišćenje Grida može predstavljati problem zbog velikog broja servisa, komplikovane infrastrukture, razlika u *hardware*-u, operativnim sistemima i *middleware*-u, mnoštva komandi i zbog toga se pribjegava razvoju grid web portala koji razriješava ove probleme i približava grid običnim korisnicima računara. Koristeći portale korisnik navodi izvršne i prpratne (input/output) fajlove, navodi zahtjeve neophodne za rad aplikacije, dok portal prema unesenim parametrima odabira neophodne resurse i izvršava aplikaciju. Portali dozvoljavaju naučnicima i inženjerima da se fokusiraju na polje problema, stvarajući Grid okruženje kao transparentnu ekstenziju za njihove analize i istraživanje. [4]

Grid portali obezbjeđuju slijedeće servise:

- Autentikacija (*Authentication*) : Kada korisnik pristupi Gridu putem portala, portal mora da autorizuje korisnika sa njegovim korisničkim certifikatom, imenom i password-om. Jednom autorizovan, korisnik može zahtjevati da uz pomoć portala da pristupi resursima Grida.
- Upravljanje poslovima (*Job management*). Portal obezbjeđuje korisnicima sposobnost da upravljaju zadacima (serijski ili paralelno), kao npr. pokretanje aplikacija na pouzdan i siguran način, nadgledanjem statusa poslova i prekida i otkaza poslova, ukoliko je potrebno.
- Transfer podataka (*Data transfer*). Portal dozvoljava korisnicima da pošalju set ulaznih podataka zahtjevanih od strane zadataka, a koji će biti izvršeni na udaljenim resursima. Portal dozvoljava set rezultata i ostalih podataka da budu preuzeti preko web browser-a na korisnički računar.
- Informacioni servisi (*Information services*). Portal koristi mehanizam za otkrivanje resursa koji su potrebni i dostupni za određeni zadatak. Informacije koje mogu biti prikupljene o resursima uključuju statičke i dinamičke informacije kao što su OS ili CPU tip, trenutno CPU opterećenje, slobodna memorija ili obim fajlova i status mreže. Osim toga, ostali detalji kao što su status *job*-a, informacije koje čekaju na izvršavanje... takođe mogu biti dobijeni.

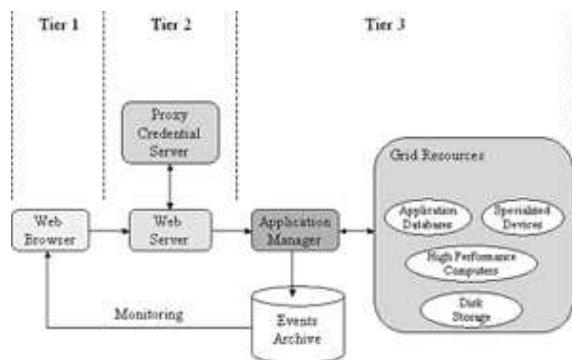
Razvoj Grid portala, u širem smislu, može biti podijeljen na 2 generacije:

- Portali prve generacije - usko povezani sa Grid *middleware*-om kao što je Globus, najčešće *Globus toolkit*-a 2. X (GT2)
- Portali druge generacije - počinju da se pojavljuju i čine upotrebu tehnologije kao upotrebu portleta, za obezbjeđivanje više prilagodjenih rješenja.

#### 4. PRVA GENERACIJA GRID PORTALA

Grid portali prve generacije zasnivaju se na troslojnoj arhitekturi koja se sastoji od:

1. sloja interfejsa web browser-a,
2. srednjeg sloja web servera i proxy servera i
3. trećeg sloja pozadinskih servisa i resursa (baze podataka, *high-performance* kompjutera, *storage* prostora i specijalizovanih uređjaja).



Sl 1: Troslojna arhitektura prve generacije Grid portala

Korisnici preko web browser-a, uz pomoć SSL konekcije, provjeravaju na proxy serveru grid akreditivne i time vrše autorizaciju na kompletnom sistemu; definišu parametre zadatka koji žele da izvrše, portal web servera startuje menadžera aplikacija, koji je proces koji kontroliše i nadgleda trenutno izvršavanje na Gridu. U nekim sistemima menadžer aplikacija objavljuje tok izvršavanja zadatka koji korisnik može nadgledati putem browser-a.

Većina portala prve generacije implementirana je koristeći sledeće tehnologije:

- Dinamički grafički *User Interface* (GUI) zasnovan na HTML stranicama, sa JSP (*Java Server Pages*), Perlom ili *JavaScript-om*.
- *Secure HTTP* (S-HTTP).
- *Java Servlet* ili *JavaBean* na web serveru upravlja sa korisničkim zahtjevima i pristupa resursima.
- *MyProxy* i GT2 GSI se koriste za autentifikaciju.
- Globus Toolkit 2 servisi : GT2 GRAM, GT2 MDS, GT2 GSIFTP ili GT2 GridFTP
- Java CoG obezbeđuju pristup odgovarajućim Globus servisima za Java programe

Pitanja sigurnosti pristupa se rešava My Proxy servisom koji upravlja Grid certifikatima. Koristi se da pošalje certifikat korisnika Grid portalu, koje autorizuje korisnika i daje mu mogućnost da pristupi Grid resursima. Čuvanje Grid certifikata preko My Proxy servisa omogućuje da se koristi kad god i gdje god zatreba. Može se dopustiti određenim serverima da obnove Proxy certifikate koristeći My Proxy i time dugotrajni job-ovi ne prekidaju izvršavanje zbog isteklih Proxy certifikata.

Postojeći portali (GPDK[6], GridPort 2.0 [7], Ninf Portal[8], GridSpeed[9]) pružaju određeni nivo pomoći u gradnji prve generacije Grid portala. Navedeni portali predstavljaju različitu podršku onima koji razvijaju portal pri njegovoj izgradnji. Izuzevši GP2, koji koristi HTML strane za korisnički interfejs, ostala tri Toolkit-a koriste JSP tehnologiju. Grid portali se mogu grupisati u dvije kategorije:

korisnički portali i aplikativni portal. Korisnički portali obezbeđuju set osnovnih usluga za portal korisnike koji uključuje autentifikaciju putem certifikata, pokretanje job-ova, praćenje, upravljanje fajlovima, izbor izvora, i upravljanje podacima.

Aplikativni portal, sem korisničkog dijela, obezbeđuje dodatne usluge korisnicima. Prema ovom kontekstu GP2, GPDK predstavljaju korisničke Grid portale, dok NINF Portal i Grid Speed predstavljaju Grid application portal ToolKits.

Sa stanovišta portal podrške, GP2 pruža portal template i određene CGI skripte napisane u PERL-u, GPDK obezbeđuje set Java Bean-ova za konstruisanje portala; dok NINF Portal može automatski da stvori korisnički interfejs portala; dok GRIDSPEED može automatski da stvori cjeli portal. Prilikom kreiranja Grid portala NINF portal dopušta programerima koji rade na razvoju portala da posebno označe način kako da stvore portal, koristeći alocation descriptor; Grid Speed obezbeđuje razumljiv mehanizam koji podržava zahtjeve, izvor i descriptor korisnika. GP2 i GPDK ovo ne podržavaju. Osim GP2 ostala tri portala Toolkit-a koriste Java COG da pristupe Grid-u. Da bi obezbedili siguran pristup sva četiri Toolkit-a koriste My Proxy za upravljanje korisničkim uvjerenjima. Sva četiri pristupaju krajnim Grid izvorima koristeći GT2 ili raniju verziju Globus-a.

Sva četiri portal Toolkit-a mogu da obezbede pomoć pri gradnji Grid portala. Uglavnom ih koriste oni koji razvijaju portal, a ne korisnici portala koji ne mogu lako da modifikuju postojeći portal da bi zadovoljili svoje specifične potrebe. Ovako razvijene portale korisnici ne mogu prilagoditi. Grid Speed tim za razvoj trenutno radi na ovom problemu.

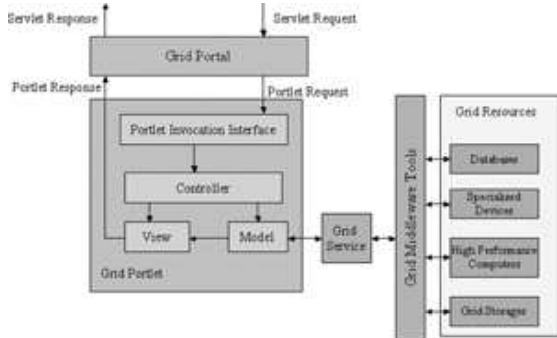
Prva generacija Grid portala se fokusirala na obezbeđivanje osnovnih usluga vezanih za izvršenje distribuiranih aplikacija, kao što su: *autentifikacija*, *jobsubmission*, *praćenje* i *transfer podataka*. Ipak, oni su usko združeni sa alatima Grid middleware-a - Globus-om. Osnovna ograničenja prve generacije postala su:

- **Nedovoljno prilagodavanje** – programeri grid portala, a ne portal korisnici obično grade portale, jer su znanje i stručnost koje se traže za korišćenje portala Toolkit-a van mogućnosti većine krajnjih korisnika grida. Kada krajnji korisnici pristupe Grid-u putem portala skoro je nemoguće da prilagode portal svojim specifičnim potrebama.
- **Ograničene Grid usluge** – prva generacija se grupisala prema određenim Grid Middleware tehnologijama (Globus), što rezultira ograničenjima kod pružanja Grid usluga. Teško je integrisati Grid servise koje obezbeđuju neka druga Grid Middleware tehnologija putem portala ove generacije.
- **Statičke Grid usluge** – Grid okruženje u prirodi je dinamično sa sve više i više Grid servisa koji se razvijaju. Ali prva generacija obezbeđuje jedino statičke Grid servise i zbog toga, nedostaje im mogućnost da korisniku lako koriste novokreirane Grid servise.

Dok postoje ograničenja prve generacije Grid portala Toolkit-a, iskustvo i saznanja o razvoju Grid portala su utabali put za razvoj druge generacije Grid portala.

## 5. GRID PORTALI DRUGE GENERACIJE

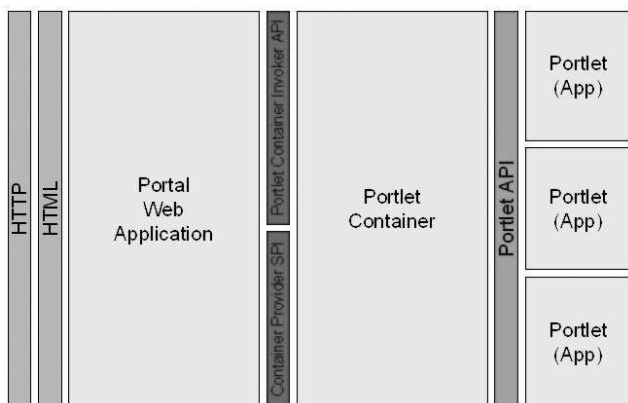
Da bi se prevazišla ograničenja portala prve generacije, portleteti su predstavljeni i promovisani za korišćenje u izgradnji druge generacije Grid portala.



Sl 2. Pristup Gridu uz pomoć portala

Portlet tehnologija dobija pažnju od strane Grid zajednice zbog izgradnje Grid portala druge generacije kako bi se prevazišli problemi na koje se naišlo kod razvoja okruženja i dodatnih alata u prvoj generaciji Grid portala. Portlet u Grid portalu nije samo običan portlet koji je ubačen u portal, već je povezan sa Grid servisima u pozadini. Portlet udružen sa Grid servisima nazivamo Grid Portletom.

Sa korisničke perspektive, portlet je prozor u portalu koji obezbeđuje određene servise. Sa perspektive razvoja aplikacija, portlet predstavlja softverska komponenta pisana u Javi kojom upravlja *portlet container*, a koja manipuliše sa korisničkim zahtjevima i generiše dinamičke sadržaje. Portleteti, kao korisnička komponenta, mogu sprovesti informaciju sloju prezentacije portal sistema. *Portlet container* obezbeđuje okruženje u kom su portleteti inicijalizovani, izvršeni i uništeni. Portleteti se oslanjaju na ukupnu infrastrukturu portala da bi pristupili informacijama korisničkog profila, učestvovali u događajima i komunikaciji sa ostalim portalima, pristupili udaljenom sadržaju. *Portlet container* nije samostalan container kao *Java Servlet container*; već je implementiran kao sloj (layer) na vrhu *Java Servlet container*-a i ponovo upotrebljava funkcionalnost obezbeđenu od strane *Servlet container*-a. Dok rade unutar *Portlet Container* –a, portleteti se mogu dodavati ili uklanjati iz portala, omogućavajući tako korisnicima da se prilagode Grid servise nivou portala.



Slika 3 : Princip pristupa portletima preko web application servera i portlet container-a

Portleteti se razvijaju od strane više proizvođača i veoma je važno da svi portleteti međusobno saraduju i da mogu da međusobno razmenjuju informacije. Postoji potreba za standardnim portlet API-jem za portletetu razvoju. Trenutno postoje dvije grupe koje rade na standardizovanju portleta, Oasis i JCP koje su napravile Oasis WSRP [10] i JSR 168 [11] specifikacije na kojima se temelje portali druge generacije.

Od Portala druge generacije izdvajaju se Jetspeed[12], IBM Websphere Portal[13] i GridSphere[14].

JSR 168 je postao standardni portlet API za građenje prenosivih portleta. Portlet API iz JETSPEED-a je prvobitni izvor JSR 168, tako da se predviđa da će i budući JETSPEED 2 podržavati JSR 168. Iako se API iz IBM WebSphere portala i API iz JSR 168 razlikuju na nekim aspektima, oni imaju iste osnovne karakteristike u izgradnji portleta. WebSphere Portal V5. 02 podržava JSR 168, kao i portlet API iz GridSphere-a.

Ključne karakteristike portala druge generacije:

- **JETSPEED**
  - RSS Portlet za prenosjenje RSS dokumenata kao HTML stranica
  - File Server portlet za statične HTML stranice
  - Cocoon portlet za uzimanje Style Sheet-a i URL-a kao parametara, koji kao proizvod prikazuju traženu stranu korisniku.
  - Portlet Viewer za obezbeđivanje dodatnih informacija o portletu uključujući i njegove opcije pri konfiguraciji.
- **IBM WebSphere:**
  - File Server portlet za prikazivanje statičnih HTML stranica
  - Servlet/Invoker portlet za korišćenje Servleta kao Portleta i JSP portlet za stvaranje i prikaz JSP-a.
  - CSVViewer portlet za prikazivanje formatiranih fajlova sa podacima koji su odvojeni zarezima.
  - RSS Portlet za pretvaranje RSS dokumenata u HTML stranice.
- **GridSphere:**
  - Login/ Logout portlet za korisnikovo logovanje i odjavu sa portal servera
  - Account Request Portlet za stvaranje novih naloga na portalu
  - Account Management Portlet za vođenje korisničkih naloga
  - Portlet Subscription portlet da bi korisnici mogli dodavati i uklanjati portlete iz svog radnog prostora.

U poređenju sa JETSPEED-om i GridSphere-om, IBM WebSphere portal obezbeđuje integrisanu sredinu za razvoj portleta. Jetspeed, GridSphere su okruženja bazirana na otvorenom kodu, i time besplatna za korišćenje, dok IBM WebSphere Portal nije. GridSphere i IBM WebSphere se ističu kod stabilnosti pri radu.

Zbog mogućnosti koje pruža i činjenice da je open source portal izdvojio se GridSphere portal kao najbolji od portala druge generacije. Osim navedenog GridSphere pruža jednostavnu administraciju korisnika i grupa, personalizaciju profila i izgleda strana, portleta za instalaciju novih portleta kao i novih izgleda portala za pojedinačne grupe korisnika. Podržava dodavanje postojećih i razvoj novih portleta. Više



naučno-istraživačkih projekata je prepoznalo GridSphere kao dobru osnova za dalji razvoj i unapređenje kako bi zadovoljili svoje specifične zahtjeve u Grid okruženju.

Druga generacija Grid portala sa portelom u odnosu na prvu generaciju ima pogodnosti prilagođavanja portala, proširivosti servisa i uvođenjem dinamičnih grid servisa. Korisnici mogu da konstruišu sopstvene portale od dostupnih portleta i uključuju ih na postojeće portale kako bi zadovoljili svoje specifične potrebe. Portleti se mogu sa lakoćom dodavati i uklanjati sa portala. S obzirom na to da Grid servisi mogu biti izloženi kao standardni portleti potali koji su sagrađeni od portleta nisu čvrsto povezani sa Grid Middleware tehnologijama. Portali konstruisani od portleta omogućuju korisnicima da integrišu servise sa različitim Grid servis provajdera. Novi servisi i komponente za Grid se svakodnevno razvijaju u sklopu novih naučnih projekata. Grid portal bi trebalo da omogući korisnicima pristup dinamičnim Grid servisima u Grid sredini. Do sada je obezbjeđen mehanizam da izloži Grid servise kao pojedinačne portlete koji mogu biti objavljeni i kojima se može pristupiti putem portala.

## 6. ZAKLJUČAK

Grid portali prve generacije olakšali su pristup Grid infrastrukturi i samim tim istraživačkom radu. Prva generacija portala zasniva se na troslojnoj arhitekturi i servisima za pristup Gridu kao što su job submission, information services i data transfer uglavnom su imali nedostatak mogućnosti da budu podešavani i nadograđivani. Portali ove generacije bili su uglavnom izgrađeni od strane istraživača portal sistema. Postojeći portali (GSDK, GP2, Ninf Portal, GridSpeed) pružaju određeni nivo pomoći u gradnji prve generacije Grid portala.

Drugu generaciju portala karakteriše uvođenje tehnologija portleta na Java platformi. Krajnji korisnici Grida mogu izgraditi njihove sopstvene portale ili koristiti i nadograđivati postojeće. Dok će postojeći portali, kao npr. Grid Port podržati portlete u njegovoj budućoj verziji GridPort 3.0, novi okviri portala, kao što je Jetspeed, IBM Websphere Portal i GridSphere, su razvijeni za konstrukciju portleta. Biće izložene osnovi JSR 168 standarda za pisanje grid portleta, kao i sličnosti i razlike tehnologije portleta sa servlet tehnologijom koja se koristi pri izradi dinamičnih web aplikacija u Java okruženju. Navedeni portali originalno fokusirani na izgradnju web portala sa portletima, oni su integrisani sa Grid servisima.

Analizom strukture i servisa grid portala inženjeri će biti u mogućnosti da za razvoj odaberu najbolje rešenje za potrebe distribuiranih aplikacija i da omoguće široj javnosti pristup grid servisima. Uspješnom implementacijom Grid portala daje se tehnički temelj za razvoj novih portleta koji bi ubrzali razvoj novih portleta, samih aplikacija i grid aplikacija u cjelini.

## 7. LITERATURA

- [1] I. Foster and C. Kesselman, *The Grid: Blueprint for a New Computing Infrastructure*
- [2] I. Foster, C. Kesselmann, S. Tuecke, "The Anatomy of the Grid, Enabling Scalable Virtual Organizations", International J. Supercomputer Applications, 2001.
- [3] I. Foster, C. Kesselman, J. Nick, and S. Tuecke, *The Physiology of the Grid: An Open Grid Services Architecture for Distributed Systems Integration*
- [4] Maozhen Li and Mark Baker, *Grid Portals, The Grid Core technologies*
- [5] MyProxy Credential Management Service, <http://myproxy.ncsa.uiuc.edu>
- [6] DOE Science Grid: Grid Portal Development Kit (GSDK), [doesciencegrid.org/projects/GSDK/](http://doesciencegrid.org/projects/GSDK/)
- [7] GridPort 2.0 (GP2), <http://gridport.sourceforge.net/>
- [8] Ninf-G, <http://ninf.apGrid.org/>
- [9] GridSpeed, <http://grid.is.titech.ac.jp/gridspeed-www/>
- [10] Web Services for Remote Portlets *Specification*, [www.oasis-open.org/committees/download.php/3343/oasis-200304-wsrp-specification-1.0.pdf](http://www.oasis-open.org/committees/download.php/3343/oasis-200304-wsrp-specification-1.0.pdf)
- [11] JSR-000168 Portlet Specification, <http://jcp.org/aboutJava/communityprocess/review/jsr168/>
- [12] Jetspeed, <http://jakarta.apache.org/jetspeed>
- [13] IBM WebSphere Portal, <http://www.ibm.com/websphere>
- [14] GridSphere, <http://www.Gridsphere.org>

**Abstract** - This paper presents a structure and purpose of Grid portal. Grid portal is a web interface which allows users to access Grid resources, applications, results of science researches with purpose of development and collaboration of scientists, researchers and users in specific virtual organization. Two generations of web portals has been developed. First one is based on three-tier architecture and second one on portlet technology.

## DEVELOPMENT OF GRID PORTALS

Luka Filipović, Božo Krstajić





---

---

**секција ТО-11**

**КОМПОНЕНТЕ И СИСТЕМИ (DAAD-ISSNB)**

---

---

Z. Kokolanski, M. Srbinovska, A. Simevski, V. Dimcev, C. Gavrovski <b>LABORATORY STAND FOR POWER QUALITY MONITORING AND POWER MEASUREMENTS BY USING VIRTUAL INSTRUMENTATION .....</b>	250
A. Simevski, G. Shutinoski, Z. Kokolanski, M. Srbinovska, I. Simevski <b>POWER DEVICE CONTROL OVER PHONE LINE.....</b>	256
T. Djamiykov, D. Alexiev <b>OPTOELECTRONIC DEVICES CHARACTERIZATION USING MULTIFUNCTIONAL DAQ .....</b>	260
B. Nikolova, G. Nikolov <b>FERROMAGNETIC CORES CHARACTERIZATION USING VIRTUAL TECHNIQUES .....</b>	264

## LABORATORY STAND FOR POWER QUALITY MONITORING AND POWER MEASUREMENTS BY USING VIRTUAL INSTRUMENTATION

Zivko D. Kokolanski, Mare M. Srbinovska, Aleksandar D. Simevski, Vladimir I. Dimcev, Cvetan V. Gavrovski,  
Faculty of Electrical Engineering and Information Technologies, Skopje Republic of Macedonia

**Abstract:** *The presented paper describes a virtual instrument used for two purposes:*

1. *Monitoring and analysis of the relevant power quality parameters*
2. *Load control and power measurement*

*The metrological support block is realized in LabView environment which uses advanced methods for measurement and recording of the Power Quality parameters in accordance with the European quality standards. In that way a suitable hardware solution for signal conditioning and load control is proposed. The most important parameters (voltage, current, power) are recorded into a text files which are further used for measurement data analyses. The measurement results are obtained by using waveform simulator METREL.*

**Keywords:** *Power Quality, Data Acquisition, Virtual Instrumentation*

### 1. INTRODUCTION

In the recent years adoption of Personal Computers in the field of the measurement technique offer great progress and flexibility. Step ahead for development of modern measurement systems is achieved by adopting the concept of Virtual Instrumentation. It is a methodology for realization of measurement instruments by using standard PC's, hardware data acquisition components for signal conversions and specialized program platforms for processing and recording of the measurement results. In this paper a Virtual Instrument for power quality monitoring is proposed.

The electric power is essential for running industrial production processes, for commercial use, for transport and other purposes. In the last years this dependency has increased and all these processes reliable on the quality of electricity supply, namely Power Quality. The detection of the disturbances affecting the line voltages is one of the most qualifying points in the estimation of the "voltage quality" or "supply quality". The correct assessment of the quality of the supplied voltage has become one of the key issues in the deregulated electricity market. Ensuring a "high quality" of the supply voltage is the main requirement for ensuring a high "power quality". Great attention is therefore paid to the definition of suitable indexes of voltage quality and the definition of suitable measurement procedure to evaluate these indexes.

A large number of Power Quality disturbances have been reported in the literature, with some of them being transient in nature and others being related to periodic, steady – state operation. Some of the more common disturbances are: voltage and current harmonics, voltage dips, electric noise, impulses, notches and flicker.

Because of these disturbances, measurement of the electric quantities such as voltage, current and power by using measurement equipment commonly used for measurement of sinusoidal signals can result in errors. In this way, inclusion of the digital signal processing techniques can be much more adequate. Anyway we must provide a suitable digital signal processing approach. In the following section some theoretical analyses relied on the signal processing are reported.

### 2. SIGNAL PROCESSING CONSIDERATIONS

If we analyze a periodic signal  $u(t)$  with fundamental angular frequency  $\omega$  and having in mind the Nyquist criteria, the signal limited with it's  $N$ th harmonic can be represented by  $2N+1$  uniformly taken samples over the period  $T$ .

The active power value of the voltage  $u(t)$  and current  $i(t)$  is represented with the equation:

$$P = \frac{1}{T} \int_0^T u(t) i(t) dt \quad (1)$$

Analyzing (1), measurement of the active power demands estimation of two time dependent components.

The  $p(t)$  spectrum is given by:

$$P(\omega) = U(\omega) * I(\omega) \quad (2)$$

According to relation (2) the spectrum of  $p(t)$  is wider than that of  $u(t)$  and  $i(t)$  and is upper limited to its  $2N$ th harmonic. From this analyzes can be clearly seen that if the moment value and the spectrum of the power is required,  $u(t)$  and  $i(t)$  must be sampled with frequency twice than the Nyquist criteria. Theoretically it is possible to acquire only  $2N+1$  samples for the voltage and current, but in practice the sampling frequency must be significantly increased.

The same considerations can be applied for evaluation of the RMS value of  $u(t)$  which is expressed with the relation:

$$U = \sqrt{\frac{1}{T} \int_0^T u^2(t) dt} \quad (3)$$

The appropriate evaluation of (1) and (3) also demands for proper definition of the averaging period. The averaging period needs to be an integer multiply of the signal period  $T$  in order to minimize the leakage errors in the frequency domain. Otherwise under nonsynchronous sampling conditions an interpolation algorithm must be employed.

### 3. HARDWARE SOLUTION

The hardware is realized by using National Instruments multifunctional DAQ containing 32 analog input channels with resolution of 16 bits, programmable input range

( $\pm 10V$ ) and sampling rate up to 250kS/s. Two hardware boards for voltage and current signal conditioning are realized using six analog input channels, and three digital channels for load switching. Block diagram of the hardware solution is shown in Fig.1

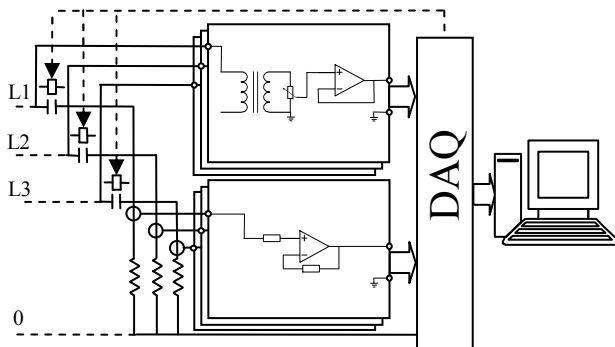


Fig.1 Hardware block diagram

The voltage measurement signals are obtained by using three identical electronic transducers incorporating voltage transformers. These transformers play double role, ensuring galvanic separation necessary for data acquisition card protection and primary voltage attenuation. The secondary voltage is further attenuated by resistive divider and passed through a voltage follower formed by operational amplifier. In a case of appearance of high voltage peaks the operational amplifier saturates and cuts off the voltage amplitudes at the level of its power supply.

The current measurement signals are obtained by using three electronic transducers incorporating current transformers. The measurement signals are further amplified by using non-inverting amplifier in a range of the allowed input voltages of the DAQ.

The load switching is realized by using three one-phase relay switches controlled by the DAQ.

Fig.2 represents the practical realization of the hardware board.

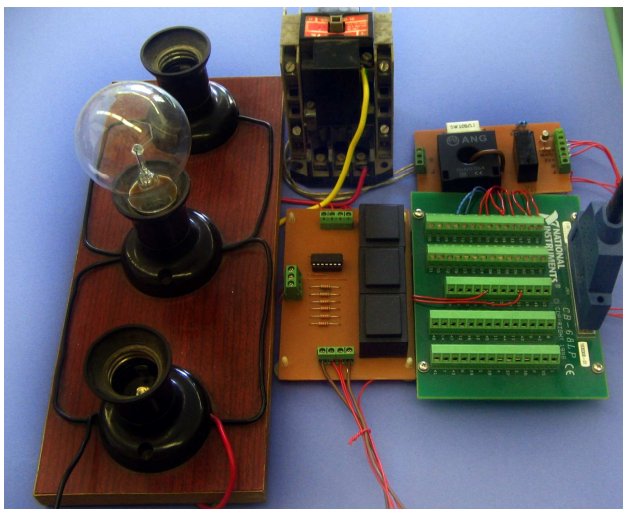


Fig.2 Hardware board practical realization

#### 4. LABVIEW BASED VIRTUAL INSTRUMENT

LabView is National Instrument development software that allows rapidly and cost-effectively interface with

measurement and control hardware, data analyzes, share results, and distribute systems. It is based on graphical programming techniques that allow programming with visual expressions, spatial arrangements of text and graphic symbols.

The software is divided in two parts:

- block diagram, intended for graphical program development
- front panel, graphic interface formed by switches and panels intended for user interaction

The Virtual Instrument described in this paper is developed in two parts:

- power line voltage analyzes
- current and power analyzes

#### 4.1 POWER LINE VOLTAGE ANALYZES

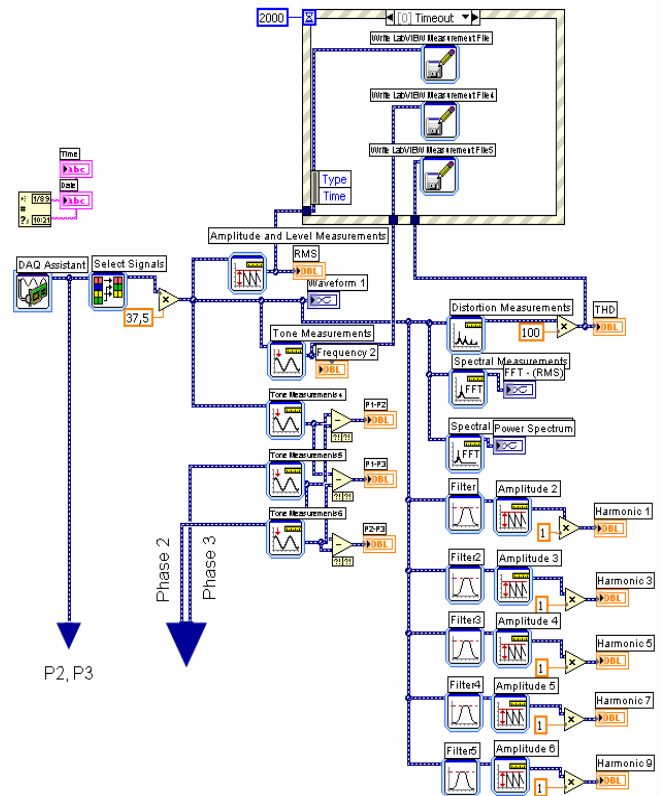


Fig.3 LabView programming for voltage analyzes

Fig.3 represents the voltage analyzes block diagram, this block is identical for all three power lines.

Samples from three analog channels are successively taken with sampling frequency of 2kHz per channel and sampling interval of 100ms and are taken to a signal selection block. Every sample is multiplied by a constant factor which indeed is the attenuation coefficient of the signal conditioning circuits.

The key programming points are listed as follows:

- 1) Sample gathering;
- 2) Voltage RMS calculation, equation (3);
- 3) Frequency measurement;
- 4) Phase difference calculation;
- 5) Analyzes of the Total Harmonic Distortion (THD), relation (4);

$$THD[\%] = \sqrt{\frac{\sum_n U_n^2}{U_1^2}} \cdot 100, n = 2, 3..N \quad (4)$$

6) Analyze amplitude spectrum by using Amplitude spectrum VI, relation (5);

$$AmplitudeSpectrum = \frac{FFT(signal)}{N} \quad (5)$$

7) Analyze signal power spectrum using Auto Power spectrum VI, relation (6);

$$PowSpec = \frac{FFT^*(signal) \times FFT(signal)}{N^2} \quad (6)$$

Where \* denotes complex conjugate.

8) Display the signal waveform, amplitude and power spectrum on a waveform graph;

9) Filtration and measurement of RMS for 5 odd spectral components;

For this purpose a third order Chebyshev band pass IIR filters are used with central frequency at the odd spectral components. The pass band of the filters is 20Hz.

10) Write the amplitude RMS, signal frequency and THD into text files;

All measurement data with time and date of recording are recorded into a separate text files. This data can be further used for data storage and analysis by using some graphical presentation software such as MS Excel.

Fig.4 represents the front panel of the virtual instrument.

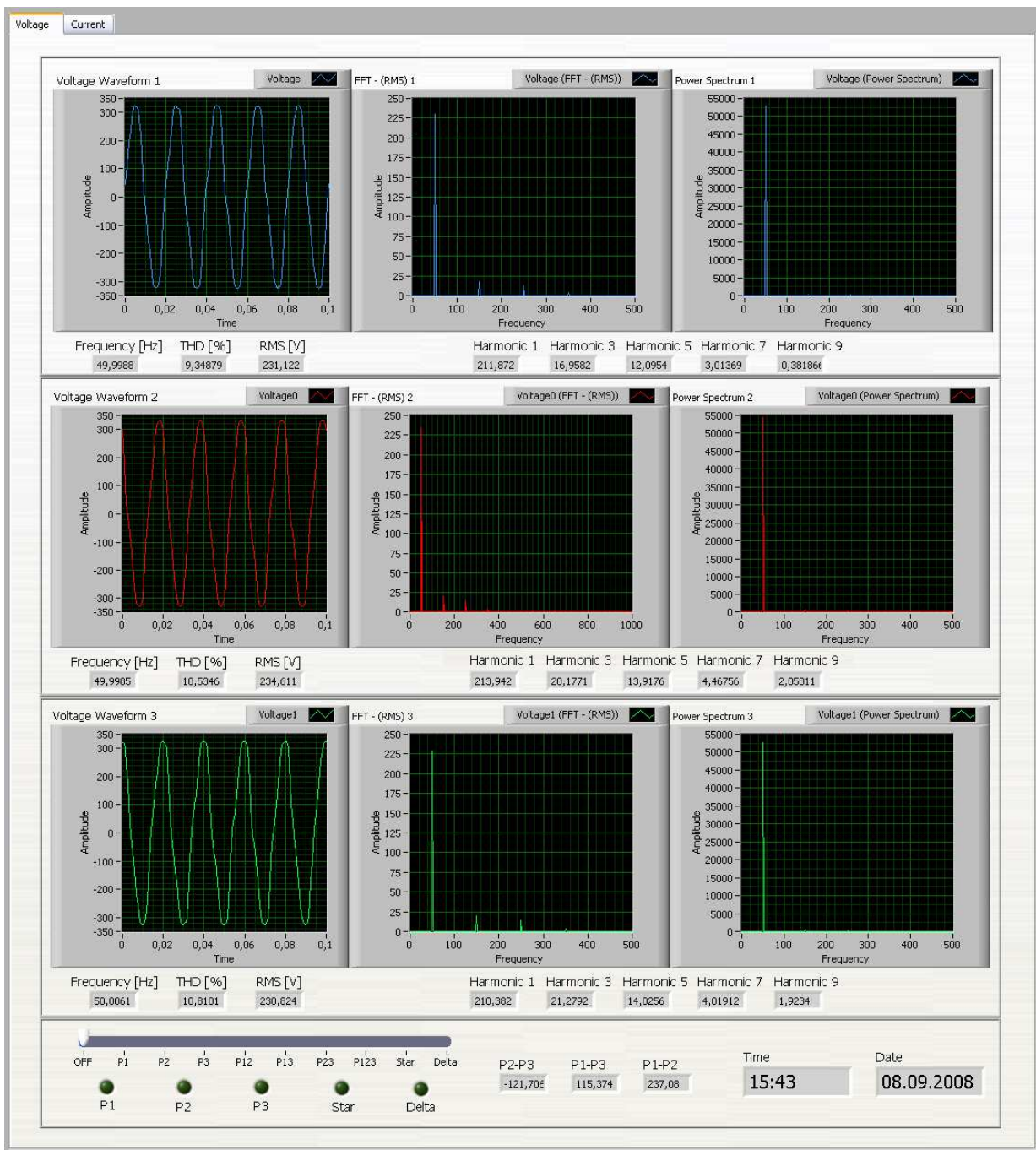


Fig.4 Front panel of the virtual instrument

## 4.2 CURRENT AND POWER ANALYZES

Three current channels are sampled with frequency of 2kHz per channel and a sampling interval of 100ms. Every sample is multiplied by constant factor corresponding to the transducer attenuation. Fig.5 shows the LabView programming block diagram for current and power measurements for one measurement channel.

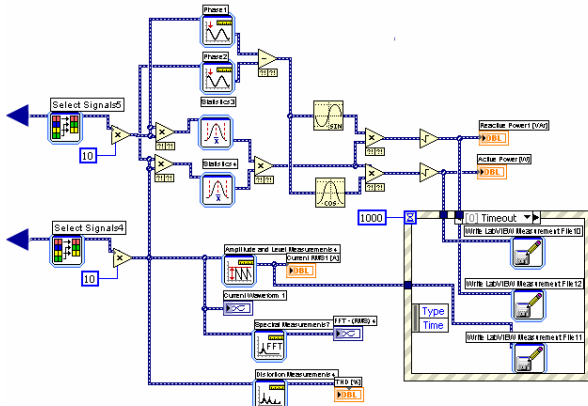


Fig.5 Current and power measurement block diagram

The key programming points are listed as follows:

- 1) Sample gathering;
- 2) Current RMS calculation;
- 3) Analyzes of the Total Harmonic Distortion;
- 4) Analyze amplitude spectrum by using Amplitude spectrum VI;
- 5) Current phase measurement and current-voltage phase difference calculation;
- 6) Active (7) and reactive (8) power calculation;

$$P = \sqrt{\sum_{i=0}^N U_i^2 \cdot \sum_{i=0}^N I_i^2 \cos^2 \varphi_i} \quad (7)$$

$$Q = \sqrt{\sum_{i=0}^N U_i^2 \cdot \sum_{i=0}^N I_i^2 \sin^2 \varphi_i} \quad (8)$$

- 7) Display the signal waveform and amplitude spectrum on a waveform graph;
- 8) Write the current RMS, active and reactive power into a text file;

The front panel corresponding to the LabView programming sequence is shown on Fig.6

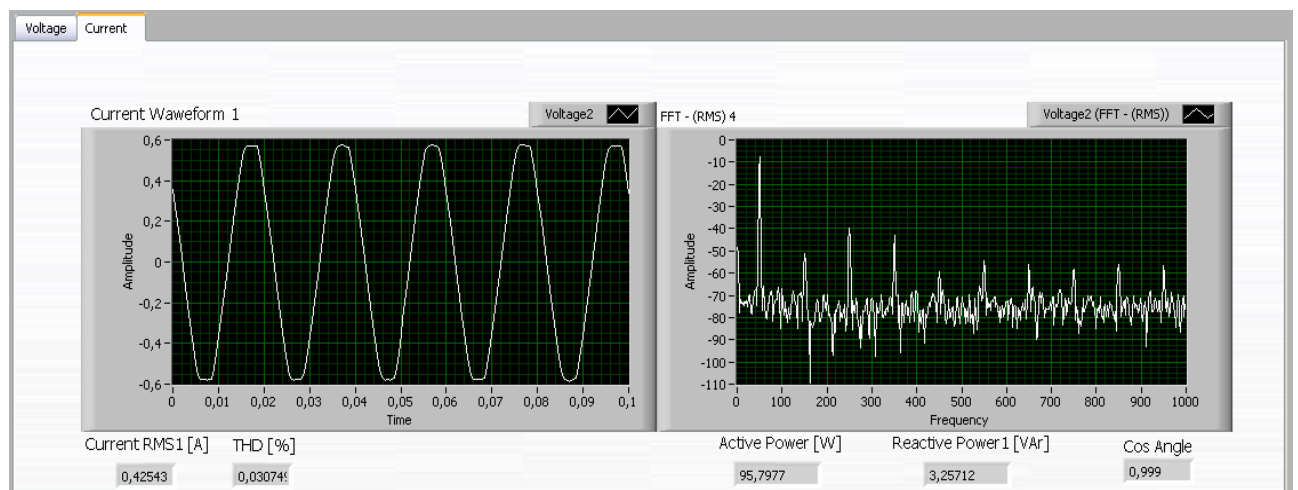


Fig.6 Front panel for current and power measurement

## 5. MEASUREMENT RESULTS

Measurement of the Power Quality is usually defined as a measurement of low frequency conducted disturbance with the addition of transient phenomena. The ideal single phase supply voltage of is a pure sine wave with nominal frequency and voltage amplitude. Any variation from this is considered as a power quality disturbance.

The following parameters of supply voltage are influenced by disturbances:

- Frequency
- Voltage level
- Wave shape
- Symmetry of three phase system

In the experimental tests one phase power simulator Metrel MI 2191 is used. The instrument is able to simulate typical voltage and current shapes, such as voltage and current harmonics, flickers, transients, voltage interruptions

etc. In the results three examples for measurement of transients, flickers and harmonics are shown.

- Transient is a term for short, highly damped momentary voltage or current disturbance Fig.7 and Fig.8;
- Flicker is a visual sense caused by unsteadiness of a light. The level of the sense depends on the frequency and magnitude of a light change and the observer itself Fig.9;
- Harmonics are any periodic deviation of a pure sinusoidal voltage Fig.10;

Fig.11.a, Fig.11.b and Fig.11.c represent the recorded values for the RMS voltage, frequency and THD during 10 hour interval by using the text files from the virtual instrument.

In the second experiment measurement of current and power of a 100W light is presented Fig.6. Switching of the light is controlled by the DAQ.

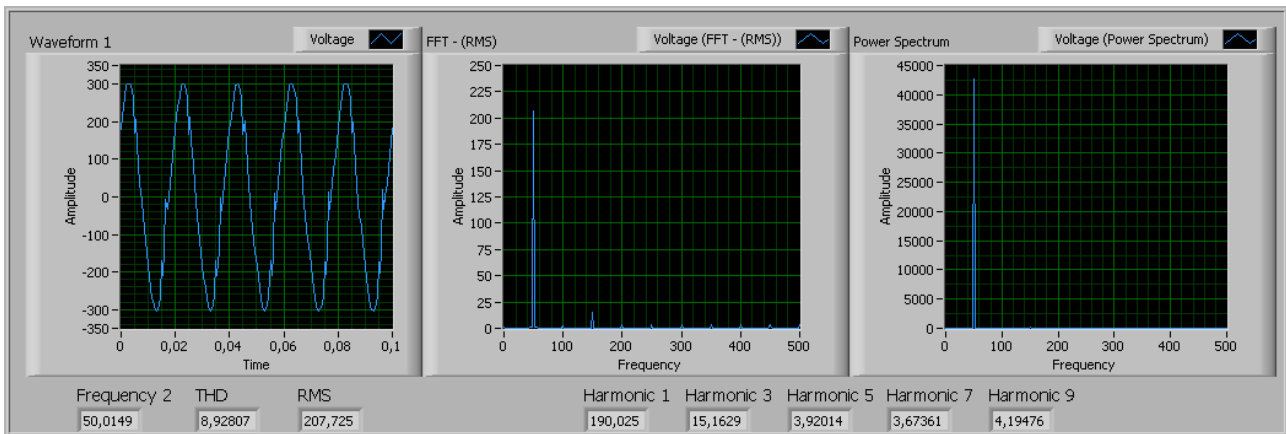


Fig.7 Transients caused by SCR switching

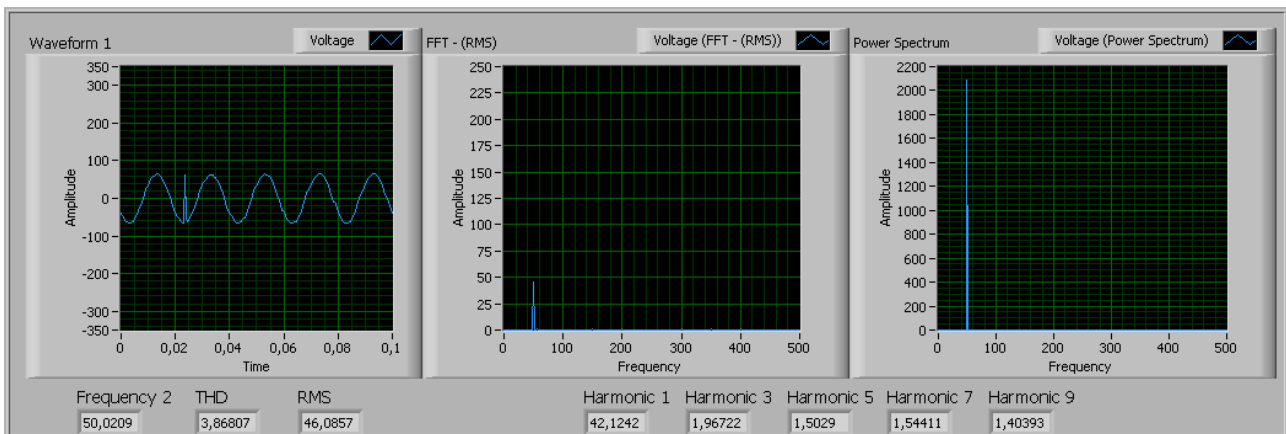


Fig.8 High transient pulse caused by lightning

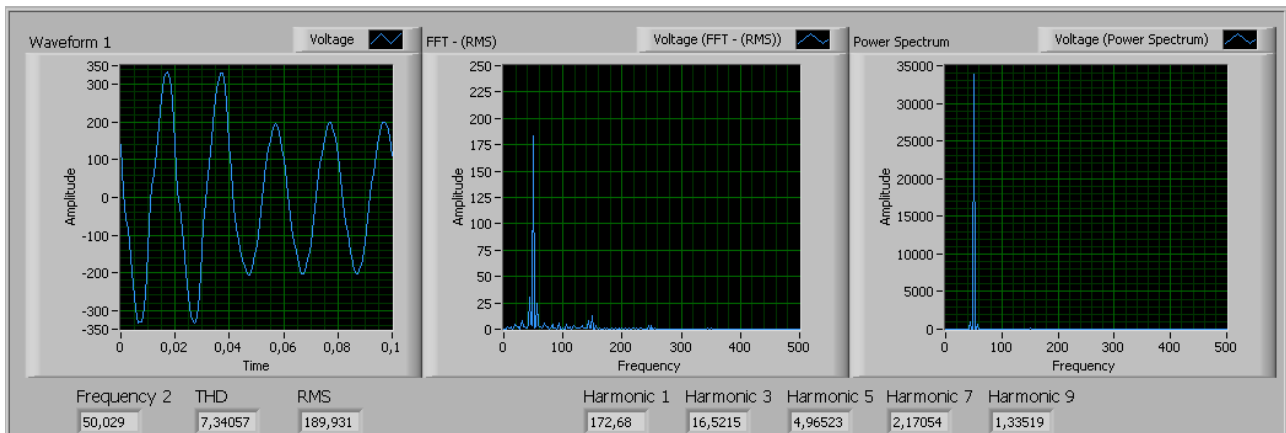


Fig.9 Flicker with square distribution

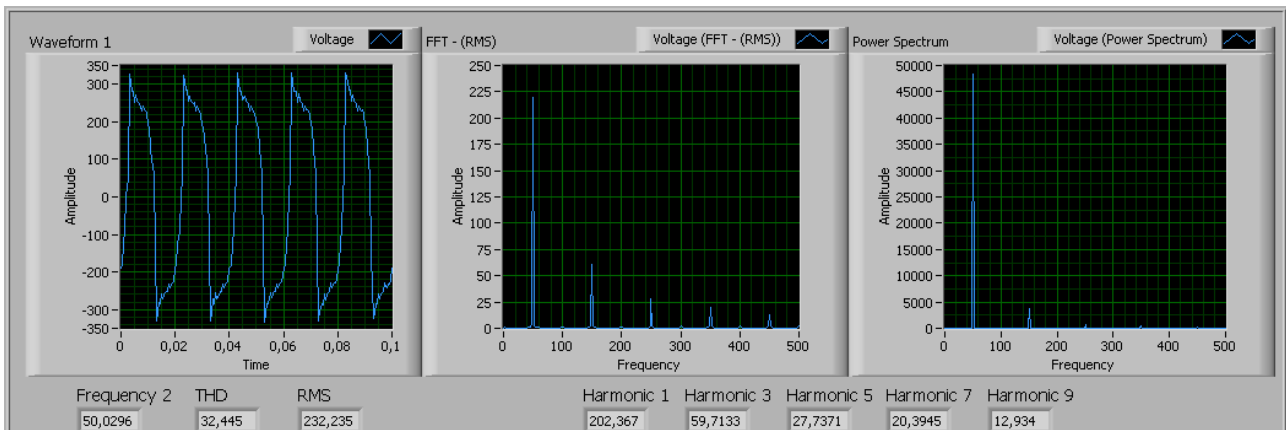


Fig.10 Highly distorted signal of a simple chopper voltage converter



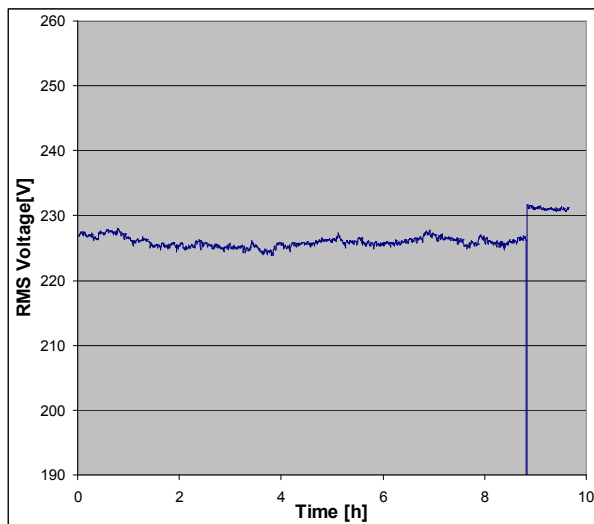


Fig.11.a RMS Voltage records

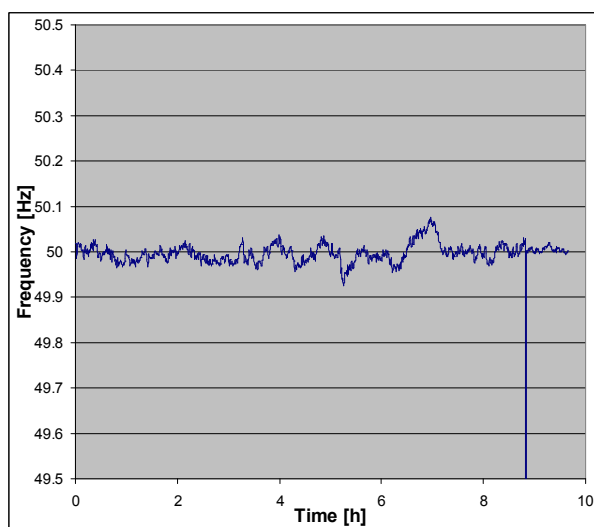


Fig.11.b Frequency records

The implemented system worked correctly and detected and stored, in real time, different types of disturbances.

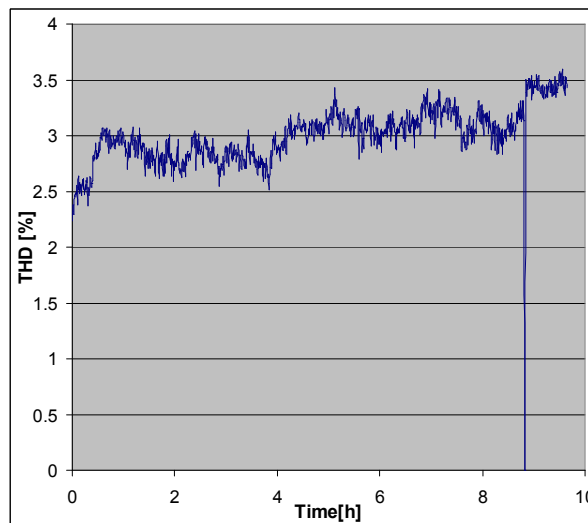


Fig.11.c THD records

Representation of the ten hour recorded data with the virtual instrument

#### FUTURE WORK

Future development and improvement of the signal conditioning circuits is planned by including isolation amplifiers instead of measuring transformers. Recording of the transition processes of different loads by using the virtual instrumentation is planned.

#### REFERENCES

- [1] L. Cristaldi, A. Ferrero, R. Ottoboni, "Measuring equipment for electric quantities at the terminals of an inverter-fed induction motor", selected conference papers, Instrumentation and measurement technology and applications, 1998
- [2] Hsiung Cheng Lin, "An internet-based graphical programming tool for teaching power system harmonic measurement, IEEE Transactions on education, Vol.49, No.3, August 2006
- [3] B. Dimitrijevic, M. Simic, "Metrological support of the distributed power quality monitoring, International scientific conference ICEST, June 2007
- [4] Enrique Acha, Manuel Madrigal, "Power systems harmonics, Wiley, January 2002
- [5] Power Simulator MI 2191 *Instruction Manual*
- [6] National Instruments, *LabView Measurements Manual*

#### 6. CONCLUSIONS

This paper has summarized theoretical and practical facts concerning the monitoring and analysis of power quality parameters. One possible hardware solution for signal conditioning and load control in combination with DAQ is implemented. The voltage, current and power analyses are completely developed using the LabView software. Measurement data are recorded in text files for further analysis. The performance of the proposed equipment is good enough for an effective application to test the power quality parameters.

## POWER DEVICE CONTROL OVER PHONE LINE

Aleksandar Simevski, Prof. Ph.D. Goce Shutinoski, Zivko Kokolanski, Marija Srbinovska, Igor Simevski,  
Faculty of Electrical Engineering and Information Skopje Republic of Macedonia

**Abstract:** This paper presents an implementation of an approach for distance control of various household or other power devices through the public phone network. For instance, we propose an interesting application of this system in an orangery, to activate remotely (turning on/off) the motors which drive the valves in a bit by bit water management system. In an embedded processor system implementation, various sophisticated control functions could be added.

**Keywords:** phone, control over phone line, power device control

### 1. INTRODUCTION

The telephone network is one of the oldest but yet popular electronic networks. Nowadays it is in widespread use carrying voice, data and control signals. Its offspring, the mobile telephone network, could be used in the same way - wireless of course. This gives us lots of ideas for various systems for remote control over such networks. For instance, an interesting application of this system is as follows: when one is away from home, and would like to take a warm bath upon arrival, there is an option to get back home and manually turn the boiler on. The other option is that using the proposed system one can "call" the boiler (over fixed or cellular phone) and "tell him to turn on" so one could have nice hot water when arrive.

There are lots of other examples using various systems for control over these networks [1], [2], [3], [4] and [5] which show the integration of the user interface of the phone with the infrastructure being deployed in many devices, either household or industrial.

This paper describes a system for remote control of power devices. The proposed system is connected to the fixed telephone network (but the control is taken either over the fixed, or over the cellular phone network - see Fig. 1) and it works as follows.

Upon dialing the destination number where the system is connected, the fixed phone rings, and the system starts a timer on the first ringing signal. After 20 seconds if no one answers the phone, the system opens the line and signals the telephone central that the line is open. It actually "picks up the phone". After that, one can take control with the phone keypad and switch on or off one or more power devices that are connected to the system. Having in mind the security issues, after the system "picks up", an authentication 3 digit code must be entered in order to gain control over the desired power devices.

### 2. PROPOSED SYSTEM STRUCTURE

The proposed system consists of an input stage comprising interface to the phone network and ringing signal detection, decoding and authentication stages, and output driver stage that galvanically isolates from the power device supply.

#### 2.1. Input stage: detecting the ring signal

The input stage is given in Fig. 2. Its function is to detect the ring signal and delay the line opening for 20 sec. If no one answers within these 20 sec. the device opens the line, ready for receiving the 3 digit code.

European telephone regulations [6] declare that the ring signal is 44V - 58V DC plus 35V - 75V AC at 25 Hz. The voice signal is 44V - 58V DC plus less than 10V AC at 20Hz - 3400Hz. The C1 capacitor is used to block the DC. The Zener diode Z1 is used to make sure that the ring detection circuit does not detect too small AC signals (and the voice signals) in the line as ring signal. Typically AC signals bellow 23-25V are not detected. R1 resistor is used to limit the current through the opto-coupler's diode which isolates the rest of the digital circuits from the high input voltage.

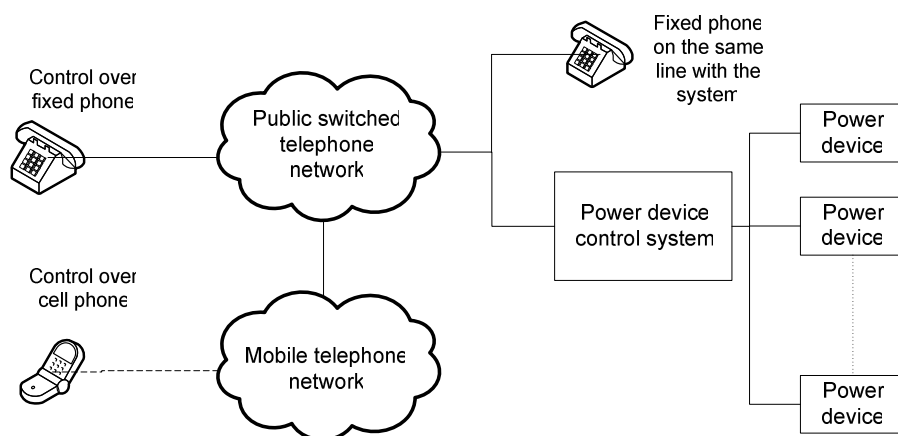


Fig 1. Power device control over telephone networks

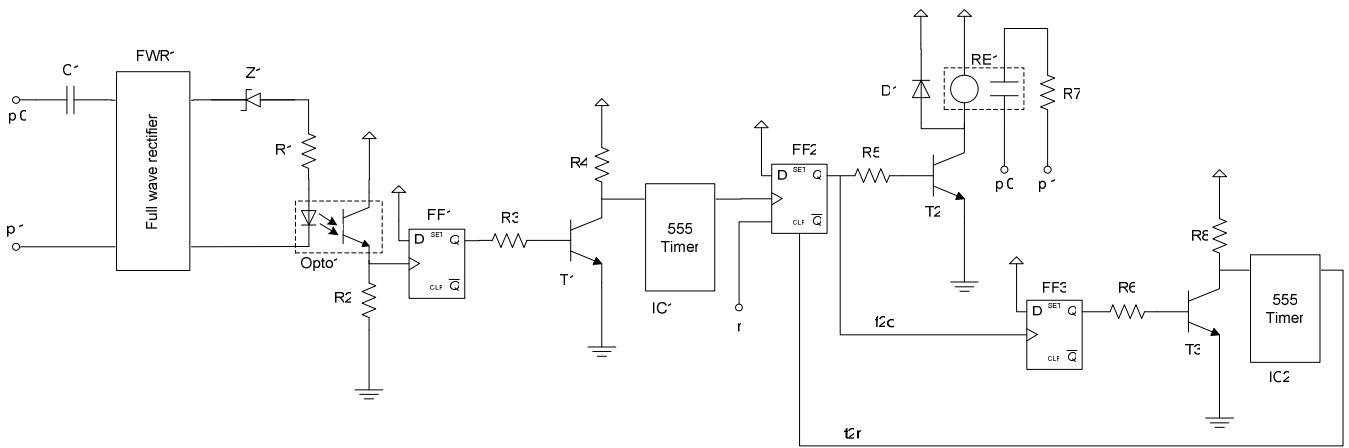


Fig. 2 Input stage

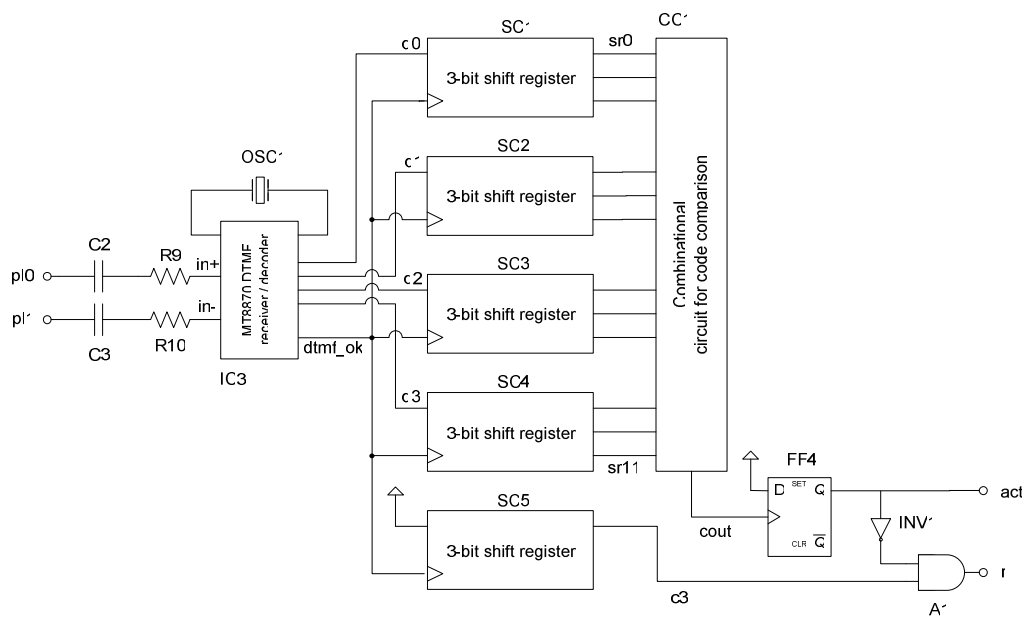


Fig. 3 Authentication stage

When the ring signal is detected, current flows through the opto-coupler's diode, and the phototransistor conducts which triggers the timer (IC1). This happens on the rise of the first ringing signal. The timer is designed to “fire” one-shot, 20 sec. after the triggering. (The additional RC networks for the 555 timers are designed according to its datasheet, but these networks are not shown in fig. 2 for simplicity). The timer shot clocks the FF2 flip-flop and sets logic high voltage on its output, which activates the RE1 relay through the T2 transistor. Then, current flows through R7 and the voltage drop over the phone line terminals changes, which depends on the R7 resistor, and the input ringing voltage. This is enough for the telephone central to understand that the phone is picked up. At the same time when the line opens, another timer IC2 is triggered. This timer is needed for closing the connection. After approximately one minute, the output of IC2 goes logic high which in turn closes the phone line connection. A minute is enough for issuing all the needed commands. LED1 indicates the opening of the line (not shown). We use the output of the FF2 to enable the operation of the authentication stage.

## 2.2. DTMF decoding

After the system opens the line, DTMF tones (digital tones on multiple frequencies) can be sent to the system. To detect which DTMF tone was sent, we use the IC1 (MT8870 integrated circuit which is DTMF receiver and decoder). A crystal oscillator of 3.5759545 MHz is needed for this IC. Capacitors C2 and C3 are used to block the DC and resistors R9 and R10 to limit the current at the differential input of the IC (see fig. 2). dtmf\_ok is an output signal which is logic high while a DTMF signal is present at the input of the integrated circuit. Other circuitry for this integrated circuit (IC3) is used for proper operation, which is not of great interest here.

From the datasheet of the MT8870 [7], we see that the output of IC3 (q0, q1, q2 and q3) we get the binary representation of the tones which are given in table 1. This representation, together with the dtmf\_ok signal is suitable for logic control of the power devices, as well as for authentication to the system. The authentication stage is fully digital.

### 2.3. Authentication stage

If the digital circuitry of the system is realized with FPGA, the keypad on the design kit could be used for entering/changing the digital code which must be entered before one can control the power devices over the phone line. However if the system is realized with discrete components, the simplest way for the system to “remember” the code is to hardwire it. We’re going to explain the second approach. The circuitry is given in fig. 3.

When f2o gets logic high, (phone line active) the system is ready for entering the code. Four 3-bit shift registers are used to store the 3 digit code (SC1, SC2, SC3 and SC4). Four shift registers are needed because the digital DTMF equivalent is 4 bits wide. All of the outputs of the registers are inputs of AND circuits which compare the entered code with the hardwired code (CC1 in Fig. 2). The fifth shift register (SC5) is used as a counter. When 3 digits are entered, the output of the fifth shift c3 register goes logic high and the code entered is either true, either false. If the code is false, the system closes the phone line (through resetting the FF2 flip-flop). If the code is true, the output stage is activated (act goes logic hi) and the user can take control over the power devices on the other side of the telephone network.

### 2.4. Output stage: control of the device(s)

The output stage is given in fig. 4. After successful authentication, the user can control the devices. In our case, there is possibility to control 3 devices (the output stage shown in fig. 4 is only for one device, the schematics for the other two devices is completely the same) . When the user enters ‘1’ on her phone it sets FF5 (act is hi after authentication and d1a gets hi when she presses ‘1’) and through the relay RE2 activates the device. If she enters ‘7’ the

FF5 is reset (d1d gets hi when ‘7’ is pressed) and the device connected to RE2 is deactivated. When ‘2’ is pressed, FF6 is set (not shown), and when ‘8’ is pressed the FF6 is reset, which indirectly controls the second device. Keys ‘3’ and ‘9’ are used for activation/deactivation of the third device respectively.

DTMF tone	q3	q2	q1	q0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
0	1	0	1	0
*	1	0	1	1
#	1	1	0	0
A	1	1	0	1
B	1	1	1	0
C	1	1	1	1
D	0	0	0	0

Table 1. Output table of the MT8870

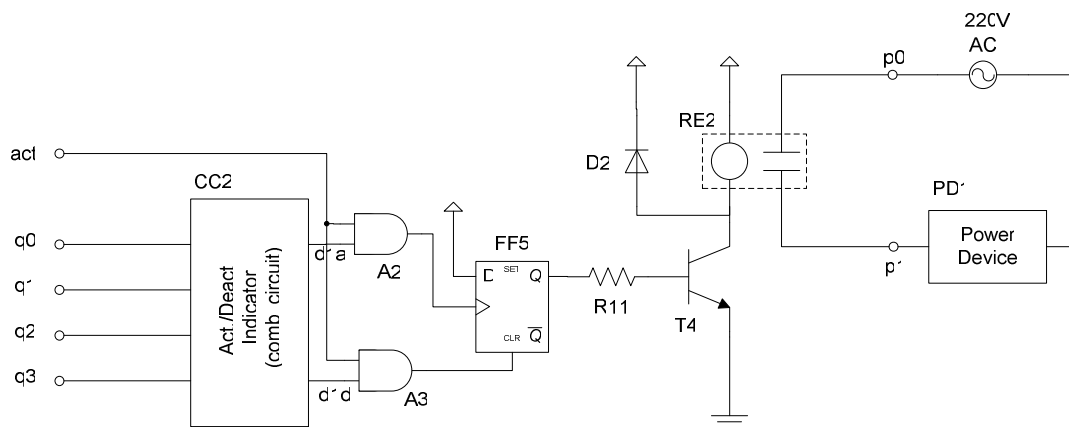


Fig 4. Output stage

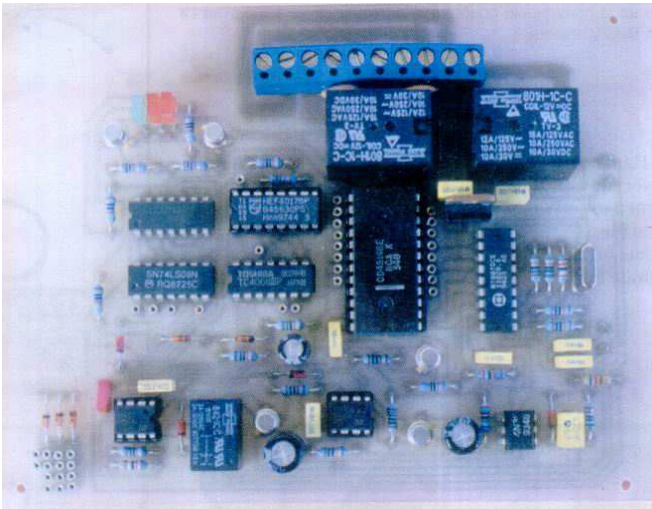
### 3. CONCLUSION

This application turns out to be very useful in a variety of cases. In fact, it’s implemented in an orangery for turning on/off the motors which drive the valves for his bit by bit water management system, while the user of the system is 5 kilometers away from the orangery. (A photograph of the control system is shown in fig 5.)

The paper describes only the discrete component variation of the system, which limits functionalities and

usability. This system for power device control over the telephone network could be made much, much more intelligent. The use of microcontrollers, FPGAs, microprocessors, computers or other powerful logic can make this system embedded with lots of powerful functions. These functions would enable the user a great level of sophisticated control. And not only control. It could be used for status checking of the devices; it could send SMS to the user for various status changes, or some events. The system could

even call the user and speak out the status or the event. It's very interesting when the user's boiler "calls" the user and asks if it can be turned on. Possibilities are unlimited.



*Fig. 5 Photograph of the power device control system*

Another aspect of making this system even more powerful is the use of various input interfaces for connecting not only to the fixed telephone network. There could be one (or more) interfaces to the fixed telephone network, one or more interfaces to the mobile network, interface to the local computer network and Internet, interface to computer for software control and programming of the device. And once interfaced to the computer, the possibilities become really endless.

Interfacing to different networks and systems, means lots of control devices, not only the fixed and cell phones. If the system is connected to Internet, it can be controlled over Internet, either through computer, PDA, mobile phone or other control device.

The authors of this system are planning to further develop this project and get lots of interesting functionalities and features.

#### 4. REFERENCES

- [1] Burger E.W.; Frieder O.; A novel system for remote control of household devices using digital IP phones; ICCE May 2006, Volume 52, pages 575 – 582;
- [2] Bekiroglu Erdal; Daldal Nihat; Remote control of an ultrasonic motor by using a GSM mobile phone, Sensors and Actuators A120 (2005) 536-542, January 2005;
- [3] V. Astarita, M. Floarian, The use of mobile phones in traffic management and control, in: Proceedings of the IEEE Intelligent Transportation Systems Conference, Oakland, August 25–29, 2001, pp.10–15
- [4] C.E. Lin, C.C. Li, A.S. Hou, C.C. Wu, A real-time remote control architecture using mobile communication, IEEE Trans. Instrum.Meas. 52 (4) (2003) 997–1003.
- [5] T. Kubik, M. Sugisaka, Use of a cellular phone in mobile robot voice control, in: Proceedings of the SICE, Nagoya, July 25–27, 2001, pp. 106–111
- [6] International telephone regulations and instructions <http://www.itu.int/osg/csd/wtpf/wtpf2009/documents/>
- [7] Manuals and datasheets for MT8870, (integrated DTMF receiver and decoder)

## OPTOELECTRONIC DEVICES CHARACTERIZATION USING MULTIFUNCTIONAL DAQ

Todor Djamiykov, Dimitar Alexiev, *Faculty of Electronics and Technologies, Technical University of Sofia*

**Abstract:** *Recently optoelectronics has become an important part of electronic production. Wherever light is used to transmit information, tiny semiconductor devices are needed to transfer electrical current into optical signals and vice versa. Such optoelectronic devices take advantage of sophisticated interactions between electrons and light. This paper describes a simple, analysis system, built of multifunctional data acquisition module, easily obtainable components and programmed using a graphical programming environment. The system is designed for educational purpose and can be used for static characterization of optoelectronic devices, sensors and other semiconductors. In the presented paper is considered some topics concerning the connectivity between data acquisition board and integrated parametric measure unit. Such development is motivated by capability of source-measure units to acquire data, generate  $I$ - $V$  curves, and otherwise characterize various device performances. As a part of proposed development some considerations concerning high current sources are presented and some aspects of circuit design are treated.*

**Keywords:** *Data acquisition,  $I$ - $V$  characteristics, Optoelectronic, Parametric Measure Unit, Virtual instrumentation.*

### 1. INTRODUCTION

Investigation and design of almost all electronic components always begins with the characterization of its DC performance. Instead of power supplies and voltmeters parametric measure unit (PMU) with source-measure capability can be used. This allows to fully characterizing the device under test (DUT) from fempto-Ampere up to its maximum current, and in all four quadrants [1, 3]. In other words forward and reverse currents and voltages are measured with the same PMU unit. Usually, in case of a device with four terminals, all of them (including substrate) are connected to individual PMUs in order to avoid recabling during the forward and reverse measurements.

In this paper is suggested a simple, low cost parameter analysis system, dedicated for optoelectronic educational laboratory.

To address the needs of this high throughput laboratory, the optoelectronic characterization system had to meet several requirements: - It had to be relatively inexpensive; - It had to allow students to determine  $I$ - $V$  curves of optoelectronic devices; - It had to make measurements on devices in voltage range from 1 mV to 10 V and current range 5 nA to 4 A; - The results it generated should correlate well with those obtained using more sophisticated systems; - It should allow students to minimize the time invested in learning how to make measurements so they can spend more time analyzing the results of those measurements. The system

must be fully automated to make this possible; - It had to provide a simple method of data export so that results can be included in laboratory reports, so the system had to be capable of linking to a file server; - To simplify system maintenance and upgrades, a simple, well-established, high level programming language had to be used to create the application software.

Generation and measurement of voltages and currents are essential to evaluating fundamental electric parameters. This is especially true in the field of semiconductors and electronic parts, in the field of sensors, and in the research of leading-edge technology, where highly accurate, high-speed, and convenient source and measurement devices are demanded [1]. A commercial DC Source-Measure Unit (SMU) is a convenient test tools for many materials and device measurement. SMU changes measurement topologies automatically i.e., switch between source voltage measure current and vice versa. For high impedance devices under test (DUT) an SMU can be configured to source voltage and measure current. When the investigated device or material has low impedance, more accurate results are achieved by sourcing current and measuring voltage. Furthermore the SMU has a current compliance function that can automatically limit the current level to prevent damage to the device or material under test. Similarly there is a voltage compliance function when the current is being sourced.

The many SMU models available provide a wide range of features, from simple units to specialized instruments for highly demanding applications. These instruments provide a fast, easy, and accurate method for characterizing a wide array of devices and materials. The disadvantage of manufactured models is their relatively high cost. It varies between five and fifty thousand dollars [1, 2].

### 2. OBTAINING STATIC CHARACTERISTICS OF OPTOELECTRONIC DEVICES

As electrical component the Light Emitting Diode (LED) is described by a number of characteristics and parameters.  $I$ - $V$  characteristic is of great importance in order to understand the property of any LED. In reference [2] is shown typical connections and instruments needed to measure  $I$ - $V$  characteristic of the LED point by point. Usually the current source generates current flowing into LED and voltage drop across diode is measure for each current change. In order to measure most popular power LED it is necessary to use current source with output current up to 4 A and voltage 4 V. On the other hand the used voltmeter must be capable to measure voltage in range 0 to 5 V and ammeter must be capable to measure current in range 0 to 4 A.

The other popular optoelectronic device is photodiode. The most common circuit to measure its  $I$ - $V$  characteristic is described in [2]. The photodiode is exposing to illumination

generated by light reference (et-source). This light reference can be controlled by supply current.

Electrical parameters of photodiode can be measured with microammeter with current range from 1  $\mu$ A to 10 mA and voltmeter with up to 10 V voltage range.

In similar way are measured and investigated  $I$ - $V$  characteristics of other optoelectronic devices. All test circuits can be grouped in general circuit containing current ore voltage source and one ammeter or voltmeter connected directly to device under test.

### 3. CONTROLLING PMU BY DAQ

The block diagram of designed virtual system for static characteristic of optoelectronic devices is shown in fig. 1. The system includes a modular DAQ controlled by computer platform (PC) via USB two parametric measurement units (PMU1 and PMU2) and a set of additional electronic components. Two PMU is involved in order to test various devices with four terminals.

Because the modular DAQ has only two analog outputs it is necessary to multiplex these outputs to eight. This can be done with two sample and hold amplifiers SMP04 produced from Analog Devices [5].

One of the more important functions of the presented block diagram is fulfilled by integrated circuit AD5520. The AD5520 is a single-channel, Parametric Measurement Unit (PMU) for use in semiconductor test and measurement equipment and instrumentation. This circuit contains programmable modes to force a voltage and measure the corresponding current, or force a current and measure the voltage [6].

The AD5520 can force or measure voltage over a  $\pm 11$  V range. In addition, this circuit can force or measure currents up to  $\pm 6$  mA with its on-board force amplifier over

four distinct ranges according to selected external sense resistors. An external power amplifier is required for additional two wider current ranges. In this development as high power amplifier is selected OPA544 capable to drive current up to  $\pm 4$  A. The presented system supports two modes of operation: force current/measure voltage and force voltage/measure current. FSEL is an input that determines whether the PMU itself forces a voltage or current.

In the force voltage mode, the voltage at analog input FIN is mapped directly to the voltage forced at the DUT. In these modes, the maximum voltage applied to the input corresponds to the maximum current outputs.

In force current mode, the voltage at FIN is now converted to a current through the following relationship:

$$I_{DUT} = \frac{V_{FIN}}{16R_S}, \quad (1)$$

where  $I_{DUT}$  is current flowing into investigated device,  $V_{FIN}$  is voltage applied to FIN input and  $R_S$  is sense resistor (actually there are six sense resistors for different current ranges labeled in fig. 1 as  $R_S$  matrix).

Clamp circuitry, which is also included on-chip AD5520, clamps the force amplifier's output if the voltage or current applied to the DUT exceeds the clamp levels. This voltage or current compliance is controlled from CLL and CLH inputs of the integrated circuit. The clamp circuitry also comes into play in the event of a short or open circuit. When in force current range, the voltage clamps protect the DUT from an open circuit. Likewise, when forcing a voltage and a short circuit occurs, the current clamps protect the DUT. The clamps also function to protect the DUT if a transient voltage or current spike occurs when changing to a different operating mode, or when programming the device to a different current range.

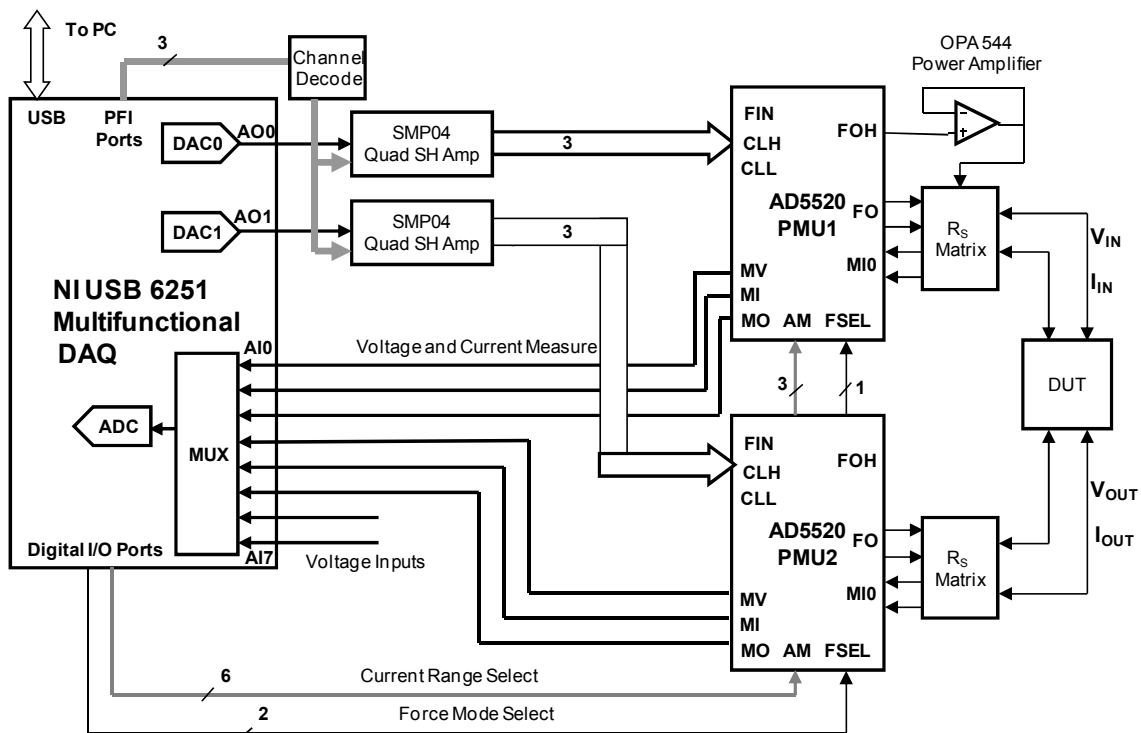


Fig. 1. Block diagram of designed system





The leading software environment for data acquisition and instrument control is LabVIEW [3, 7]. With this graphical language, users can acquire, analyze, and present real-world data from plug-in data acquisition boards, modular PXI instruments, traditional GPIB instruments or devices controlled via serial interfaces [7]. Because LabVIEW is commonly used to characterize circuit prototypes in design labs this software environment is used in presented development.

One of the more power features of LabVIEW is the build in connection with DAQmx data acquisition device drivers. DAQmx is a new type of drivers that saves development time and improves the performance of data acquisition applications [7]. One of the ways DAQmx saves development time is by providing an application programming interface that requires only a small number of functions to expose. This means that all of the functionality of a multifunction device is programmed with the same set of functions. In LabVIEW, this is possible because polymorphic software component accepts multiple data types for one or more input and output terminals. Another significant feature of the DAQmx architecture is measurement multithreading which means that multiple data acquisition operations can occur simultaneously.

The developed software that controls presented virtual source-measure system used build-in DAQmx functions.

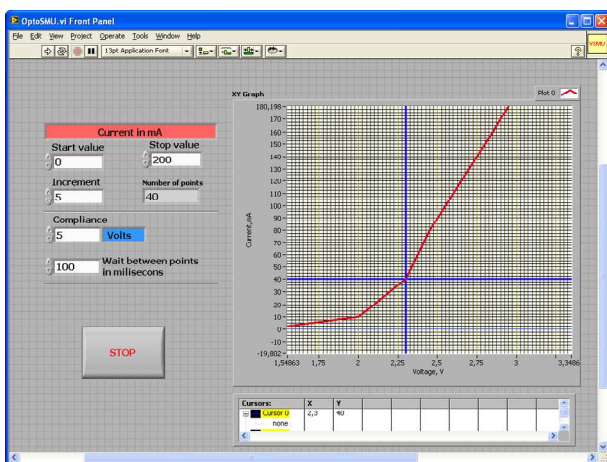


Fig. 4. Front panel of the presented virtual source-measure system

The first one is **Create Virtual Channel** function that creates a virtual channel and adds it to a task. It can also be used to create multiple virtual channels and add all of them to a task. Second function is **Write** that writes samples to the specified generation task. Each instance of the DAQmx **Write** function has an auto start input to determine if the function will implicitly start the task if it has not already been explicitly started. In this development the **Write** function is

configured to write one samples of analog output data for iterations of while loop. A two **Read** functions follow that read samples from the specified acquisition task. First of them reads voltage difference between sense resistor and the second read the voltage across optoelectronic device or material.

The last one function is the DAQmx **Clear Task** that clears the specified task. If the task is currently running, the function first stops the task and then releases all of its resources. For continuous operations, the **Clear Task** function should be used to stop the actual acquisition or generation.

## 5. CONCLUSION

The optoelectronic devices characterization tool designed in this paper has demonstrated it is capable of a wide range of measurements on various devices treated in educational laboratory. The system has been designed using modern integrated parametric measure unit, portable modular DAQ, power operational amplifier and graphical software LabVIEW. More importantly, presented approach greatly simplifies the measurements and reduces the system's cost. While the measurements described here are simple enough for students to perform, they are also sufficiently sophisticated that senior students taking such a laboratory course as a terminal course in their undergraduate education may develop a greater appreciation of details described in more advanced electronics courses.

This investigation has been carried out in the framework of the research project № 08014НИ-3/2008.

## 6. REFERENCES

- [1] Keithley Instruments, Model 2400 SourceMeter Service Manual, Cleveland, Ohio, U.S.A Document Number: 2400-902-01 Rev. D, 2006
- [2] Djamiykov, T., Designing an Optoelectronic Characterisation System for an Educational Laboratory, ELECTRONICS'2008, ISBN 1313-1842, book 2, pp. 129-134, Sozopol, Bulgaria, September 24 -26, 2008
- [3] Nikolova, B., G. Nikolov, Investigation and Design of High Current Sources for B-H Loop Measurements, ELECTRONICS'2008, ISBN 1313-1842, book 2, pp. 97-102, Sozopol, Bulgaria, September 24 -26, 2008.
- [4] Mark Johnson, "Photodetection and Measurement", McGraw-Hill, New York, 2003.
- [5] Analog Devices, CMOS Quad Sample-and-Hold Amplifier SMP04, Data Sheet, rev.D, 1998.
- [6] Analog Devices, Per Pin Parametric Measurement Unit/Source Measure Unit AD5520, Data Sheet, rev.B, 2006.
- [7] Nikolov, G., B. Nikolova, Virtual Techniques for Liquid Level Monitoring Using Differential Pressure Sensors, Industrial Engineering Journal RECENT, ISSN 1582 – 0246, Vol. 9, No. 2 (23), pp. 49-54, Brasov, Romania, 2008.

## FERROMAGNETIC CORES CHARACTERIZATION USING VIRTUAL TECHNIQUES

Boyanka Nikolova, Georgi Nikolov, *Faculty of Telecommunication, Faculty of Electronics and Technologies, Technical University of Sofia*

**Abstract:** Many years' ferromagnetic materials have a wide range of applications, and are contributed materially to advances in electronics and communications. Recently computer-based simulation tools are convenient for analyzing complex systems. Unfortunately there is insufficiency of models describing electrical behavior of such nonlinear devices. In presented paper a survey of behavior modeling methods suited for visualization of hysteresis of various magnetic materials is given. In Addition the approach of improving a laboratory experiment of ferromagnetic core characterization by virtual methods for hysteresis measurement is considered and presented. The designed and realized system is proposed for development of measurement and analysis of  $B$ - $H$  magnetic hysteresis. Using the presented circuits and applying the concepts of virtual instrumentation, the laboratory experiments for investigation of ferrite torroids' parameters can be improved.

Keywords: Behavior Modeling, Ferromagnetic Materials, Hysteresis Loop, LabVIEW, Virtual Instrumentation.

## 1. INTRODUCTION

Magnetism was probably the first natural force discovered by man but it has only been in the last century that any large usage of magnetic materials has been made. Much of the glamour of modern electronics has been centered on the semiconductor industry but many of the devices using these new concepts would not be practical without the accompanying magnetic components. The frequencies of application of magnetic materials range from DC to the highest ones at which any electronic device can function. The emergence of many new technologies driven by differing requirements, in turn, has led to a large variety of magnetic materials supplied in many different shapes and sizes [1].

The magnetic induction,  $B$ , of a ferromagnetic material is depicted in details as a function of the applied external magnetic field,  $H$  (i.e.,  $B$ - $H$  or hysteresis loop) [2, 3]. At high fields, the induction flattens out at a value called the saturation induction,  $B_s$ . If, after the material is saturated, the field is reduced to zero and then reversed in the opposite direction, the original magnetization curve is not reproduced but a hysteresis loop is obtained. The area included in the hysteresis loop is a measure of the magnetic losses incurred in the cyclic magnetization process. The value of the induction after saturation when the field is reduced to zero is called the remanent induction or retentivity,  $B_r$ . The values of the reverse field needed after saturation to reduce the induction to zero is called the coercive force or coercivity,  $H_c$ .

It is important to note that the magnetic permeability of ferromagnetic materials is not a constant physical quantity and depends on a particular region of the  $B$ - $H$  diagram. The initial slope of the magnetization curve is called the initial

magnetic permeability, and the maximum slope measured from the origin is called the maximum magnetic permeability, while the permeability measured for an applied alternating magnetic field is termed AC magnetic permeability. The differential permeability  $\mu_d$ , is a more useful physical quantity and is obtained from [2]:

$$\mu_d = \frac{dB}{\mu_0 \cdot dH}, \quad (1)$$

where  $\mu_0 = 2 \cdot \pi \cdot 10^{-7} = \text{const}$  is the magnetic permeability of a vacuum.

For a long time there has been a search for a general model of magnetic material, i.e. a model capable of visualization of a hysteresis loop and defining the main magnetic parameters. Such a model could be easily incorporated in a power system analysis package based on SPICE simulators. The objective of this paper is to design and realize virtual system for ferromagnetic core characterization using hysteresis measurement. Also for improving a laboratory experiment is proposed the methods for modeling and visualization of  $B$ - $H$  loop and developed an approach for SPICE oriented simulation of magnetic hysteresis. In order to harmonize the proposed model with more of the SPICE simulators the use of equivalent circuit and analog behavior models (ABM) are suggested.

## 2. METHODS FOR MEASURING OF MAGNETIC HYSTERESIS

One of the base magnetic features of ferromagnetic materials is its hysteresis loop. To identify the hysteresis parameters, it is necessary to measure these characteristics as great accuracy as possible. In magnetic materials, the relationship between  $H$  and  $B$  is usually nonlinear and is expressed graphically by the  $B$ - $H$  curve of the material. For a cyclic, input current waveform, a typical  $B$ - $H$  curve of a magnetic material can be observed.

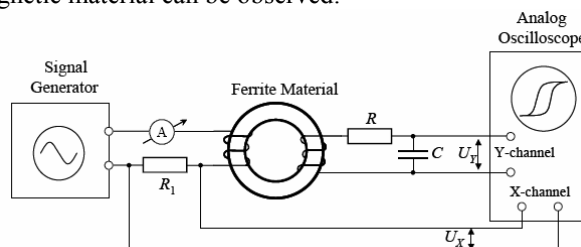


Fig. 1. Traditional hysteresis measuring setup

Many laboratories still use old swept sine measurement systems [3, 4] consisting of separate standalone hardware (sine generators, oscilloscopes, etc.) linked together by set of cables – see fig. 1. In this traditional hardware-based test system, a sine generator performs a continuous sweep through the amplitude range of interest. The investigated ferromagnetic material usually has toroidal shape because

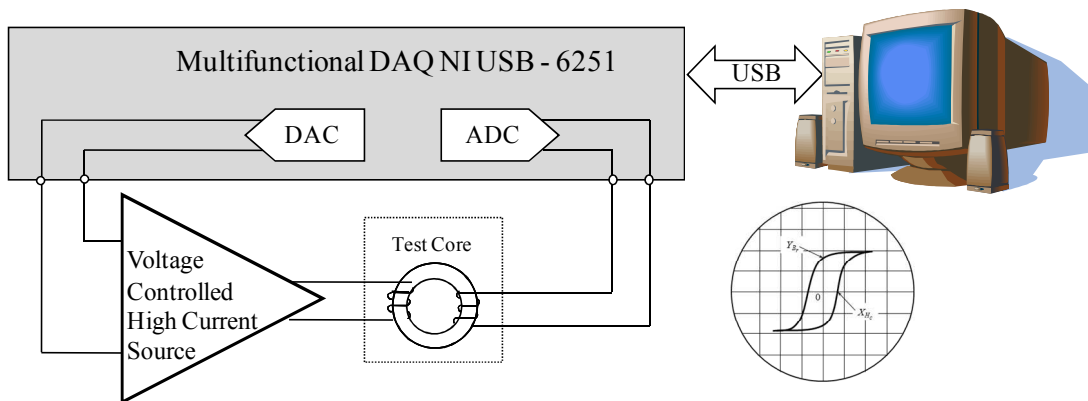


Fig. 2. The block diagram of B-H loop measuring system

toroids provide a convenient and very effective shape for many wide band, pulse and power transformers and inductors. The examined material contains two coils.

The first coil is the excitation coil, which is controlled by the sine generator. The amplitude of excitation current in traditional systems is measured as a voltage of shunt resistor. The value of this resistor must be kept small in comparison with the inductive reactance of the wound sample. The second coil is used for measuring the induced voltage of coil. Flux density of the cores is determined by integrating the secondary voltage using the  $RC$  circuit. The excitation and induced voltages on the measuring coil usually are observed by two-channel oscilloscope.

The  $B$ - $H$  curve can easily be obtained if the magnetic circuit is operated on alternating current. In the circuit,  $H$  is proportional to this current flowing in the winding, and  $B$  is proportional to the integral of the voltage ( $U_Y$ ) across the winding.

The amplitude of excitation current can be measured as a voltage of the  $R_1$  resistance. The value of resistance  $R_1$  is prescribed and constant independently the temperature and voltage. This resistor is kept small in comparison with the inductive reactance of the wound sample. Flux density of the cores is determined by integrating the secondary voltage using the  $RC$  circuit. The excitation ( $U_X$ ) and induced ( $U_Y$ ) voltages on the measuring coil can be observed by two-channel oscilloscope. The curves depicted in oscilloscope's tube are in scale to  $B$ - $H$  curve according to the following equations [2, 4, 5]:

$$U_X(t) = R_1 \frac{I}{N_1} H(t), \quad (2)$$

$$U_Y(t) = \frac{1}{RC} \int_0^t v(t) dt = \frac{N_2 S}{RC} B(t), \quad (3)$$

where  $N_1$  is the number of turns of the excitation coil,  $l$  – effective length of the magnetic core,  $N_2$  – the number of turns of the second coil and  $S$  – the cross-sectional area of the magnetic core.

Disadvantages of these traditional measurement systems are low resolution, impossibility to compare the loops of different materials in the same time, unattractive visualization, necessity of mathematical calculations, the equipment complexity etc.

The block diagram of a proposed  $B$ - $H$  loop measuring system is shown in fig. 2. The multifunctional data acquisition board is controlled by computer platform with appropriate

device drivers and application development environment. This approach is used for programming the digital to analog converter (DAC) as waveform generator to produce the sinusoidal voltage signal with the frequency range from 1 Hz to 200 kHz. Then, it is converted to high current by the voltage-controlled-high-current-source (VCHCS). The analog to digital converter (ADC) is used for measuring the induced voltage of secondary coil. Flux density of the cores is determined by software integration of the secondary voltage.

### 3. MAGNETIC HYSTERESIS ANALOGUE BEHAVIOR MODELING

The Analog Behavioral Modeling feature of SPICE can be used to make flexible descriptions of electronic components in terms of a transfer function or look-up table. In other words, a mathematical relationship is used to model a circuit segment, so the users do not need to design the segment component by component [6].

Using the resources of National Instruments' Multisim and ABM parts [7, 8, 9], the model of ferromagnetic core is developed and presented on fig. 3. As can be seen in order to compose the equivalent circuit of the model a number of passive components, ABM current and voltage sources are involved.

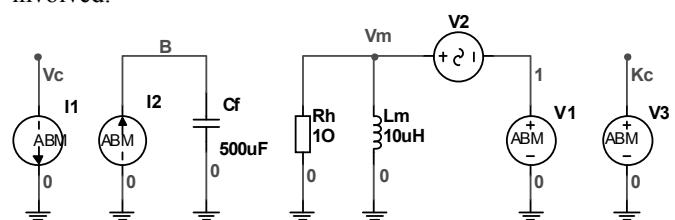


Fig. 3. Base structure of the proposed model of magnetic core

The value of the ABM current source  $I1$  is equal to  $I(V_2)/V(Kc)$ . The voltage source  $V2$  is the current reference for the behavioral current source  $I1$ .  $V2$  is set to 0 V so that it does not affect the circuit. Of course current can be measured in a component, but it will cause errors, slow the simulation and may prevent convergence.

The inductor  $Lm$  models the magnetizing inductance and the resistor  $Rh$  represents the core losses. The core loss can be modeled with a more complex circuit, but this is a useful starting point and is sufficient for many applications. The flux  $B$  is modeled as the volt-seconds on the inductor  $Lm$ , scaled appropriately. Therefore the voltage of the ABM source  $V1$  is equal to  $V(Vc)*V(Kc)$ .

The voltage  $V(Vm)$  is integrated with respect to time with the behavioral current source  $I2$ . The current charges the capacitor  $Cf$  to a voltage  $V(B)$ . The value of  $Cf$  is the scaling factor to convert volt-seconds to flux. Volt-seconds, flux and flux density differ only by scale factors, so any of them may be easy modeled.

Core saturation is modeled as a coupling factor,  $Kc$ . The inductor value and current must remain static in saturation to conserve energy, and the flux  $B$  is asymptotic to the saturation flux  $B_s$ . For the current to remain static, the voltage  $V(Vm)$  across the inductor  $Lm$  must go to zero, and this is done by reducing the coupling factor  $Kc$  to 0 as the flux  $B$  goes to  $B_s$ . There are many functions that can model this behavior, but the following was chosen for its simplicity and versatility:

$$Kc = 1 - \left( \frac{B}{B_s} \right)^{Exp}, \quad (4)$$

where  $Exp$  is parameter of the proposed model. For any  $Exp > 1$ ,  $Kc$  goes to 0 asymptotically, and the exponent controls the sharpness of the "knee". In the proposed model this is achieved by choosing the value of the voltage of the

ABM source  $V2$  to be  $1 - \left( \frac{V(B)}{B_s} \right)^{Exp}$ .

To model the hysteresis loop of a magnetic core using conventional units, scale factors that convert the input current to coercive force and volt-seconds to flux density can be used.

#### 4. VISUALIZATION OF THE HYSTERESIS LOOP

For the interactive simulation in Multisim can be use either a virtual instrument or run an analysis to display the simulation output [7] – see fig. 4. The simulator also provides a convenient and realistic way to supply stimulus signals to a circuit. Therefore the hysteresis loop is very attractive to be investigated in the similar manner as the real  $B-H$  loop measurement. A voltage source is needed to operate the SPICE model, and a sinusoidal wave AC is preferred. This is performed by the functional generator set to a sinusoidal waveform for analysis and its frequency and amplitude can be controlled. The hysteresis loop is displayed using the dual-channel oscilloscope function. The voltage applied to the first channel is proportional to the input current, while to the second channel is applied voltage  $V(B)$ . In this way the  $X$  axis of the oscilloscope represent the applied external magnetic field,  $H$ , and the  $Y$  axis is the flux or flux density  $B$ . The hysteresis loop may be copied to another program, where it may be cleaned up and scaled, if necessary, for presentation. The resistor  $Rin$  limits the current when the core is saturates and in addition is the magnetizing current measurement point for the hysteresis loop display.

In fig. 5 is shown modeled and simulated  $B-H$  loop of nonretentive or soft magnetic material with narrow hysteresis loop, low coercive force, and low magnetic core losses. It can be notice that this model can be used also for retentive or hard magnetic material with large hysteresis, high coercive force, and high core losses. As can be seen visualization and determination of the main hysteresis parameters using the oscilloscope's display are very convenient and attractive. In

addition the proposed approach for modeling is suitable for various magnetic materials.

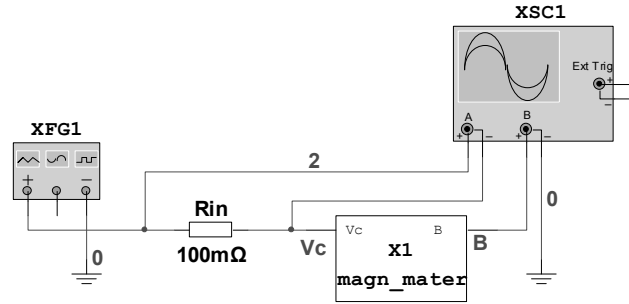


Fig. 4. The schematic for ferromagnetic core simulation

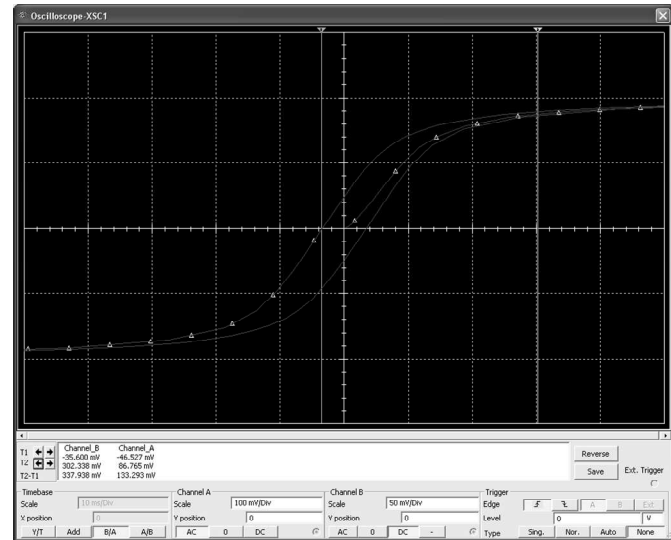


Fig. 5. Simulated and visualized magnetic hysteresis

#### 5. REALIZATION OF VIRTUAL SYSTEM FOR FERROMAGNETIC CORE CHARACTERIZATION

In realm of software engineering design patterns represent techniques that have proved themselves useful time and time again. They typically have evolved through the efforts of many developers and have been fine-tuned for simplicity, maintainability and readability. Furthermore, as a pattern gains acceptance, it becomes easier to recognize. This recognition alone helps other developers to read and make changes to the code.

The state machine pattern is one of the most widely recognized and highly useful design patterns for LabVIEW. This pattern neatly implements any algorithm explicitly described by a state diagram. A state machine usually illustrates a moderately complex decision making algorithm, such as a diagnostic routine or a process monitor.

The standard LabVIEW state machine consists of a large "while loop", a shift register to remember the current state, and a case structure that holds separate code to run for each state.

The state machine is shown in fig. 6. This programming code is responsible to ensure the correct sequence of measurement process.

The states itself are placed in upper frame or so called Case Structure. In bottom frame are placed DAQmx functions, which are responsible for data acquisition board control. Of course, to complete the full LabVIEW program

many other build-in functions and subVI are used, which are less or more described in appropriate documentation [10, 11, 12].

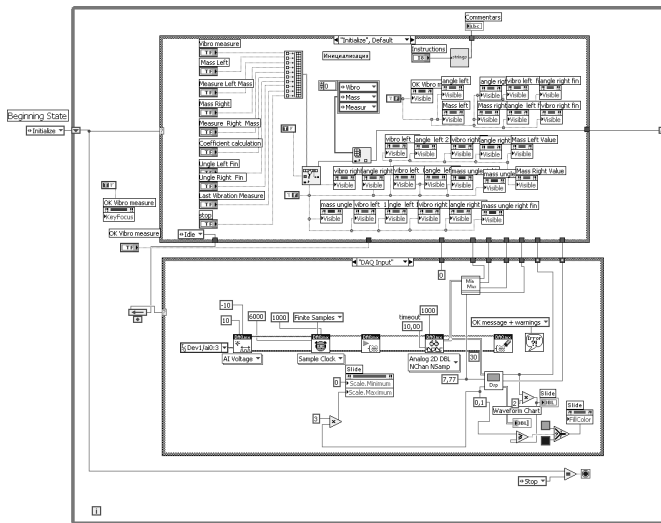


Fig. 6. LabVIEW block diagram for execution of measurement

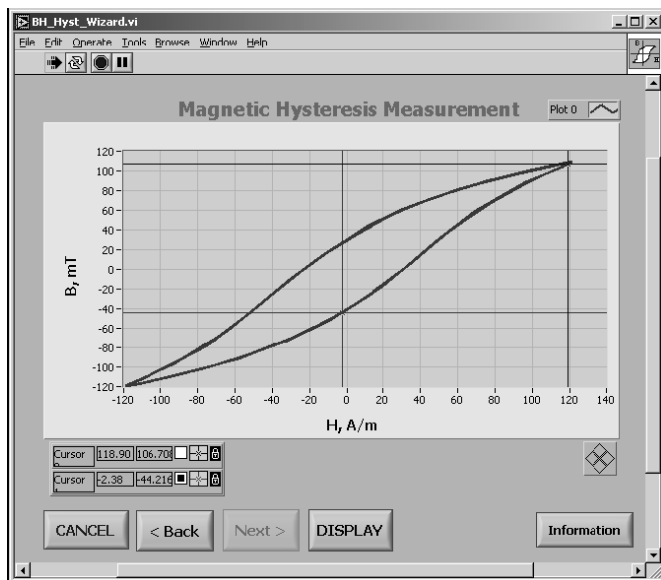


Fig. 7. Measured hysteresis

In order to illustrate some of benefits offered by virtual instrumentation in this topic the user interface (front panels) is appended. In the next figure 7, the successful completion of the measurement procedures are shown. The user can to turn off profit the build-in markers for desired magnetic parameter extraction.

## 6. CONCLUSION

In present paper a design and development of virtual system for ferromagnetic core characterization is considered.

Base building blocks of virtual system are high current voltage controlled current source, multifunctional data acquisition board, and graphical programming environment. First in the present study is developed the analogue behavior modeling of hysteresis loop and the simulation of the nonlinear behavior of the magnetic materials. The main advantage of the proposed modeling approach is that it makes possible to represent any given magnetization curve. The developed models are particularly suitable to be incorporated in any SPICE-like simulator. The proposed modeling and simulation approach is potentially a viable tool to study the behavior of various magnetic materials.

In order to accomplish all virtual system the design and development of a set of virtual instruments, which force stimuli and measure magnetic hysteresis, is presented.

The applications of introduced modeling approach and software code cover – design of behavioral models for ferromagnetic cores and relatively complicated virtual instruments; implementation of design patterns; magnetic materials characterization, modeling and measuring; engineering education; etc.

This investigation has been carried out within the framework of the research project 08023 HI-7.

## 7. REFERENCES

- [1] Cardarelli, F., Materials handbook: a concise desktop reference, 2nd Ed., Springer-Verlag, London, 2008.
- [2] Goldman, A., Modern Ferrite Technology, 2nd Ed., Springer Science and Business Media, Inc., USA, 2006.
- [3] Steward, Ferrite Toroids and Balun Cores, Catalog, 11th Ed. Rev 02/2006, www.steward.com.
- [4] Magnetics, Powder Cores, Catalog, 2008, www.mag-inc.com.
- [5] Nikolova, B., G. Nikolov, M. Hristov, Analogue Behavioural Modelling of Integrated Sensors, ICCES'06, Cairo, Egypt, November 5-7, 2006, ISBN 1-4244-0271-9, pp 107-112.
- [6] Multisim, Component Reference Guide, National Instruments Corporation, January 2007.
- [7] Cundeva, S., A Transformer Model Based on the Jiles–Atherton Theory of Ferromagnetic Hysteresis, Serbian Journal of Electrical Engineering, Vol. 5, No. 1, May 2008, pp 21-30.
- [8] Herbert, E., Transformer SPICE Model, White Papers, February 14, 2008.
- [9] Nikolova, B., G. Nikolov, M. Marinov, Magnetic Hysteresis Measurement Using Virtual Instrumentation, iCEST2005, Serbia and Montenegro, Nis, 2005, pp 382-385.
- [10] Kis P., A. Iványi, Computer Aided Magnetic Hysteresis Measurement in LabVIEW Environment, Journal of Electrical Engineering, Vol 53. No 10/S, 2002, 10-11.
- [11] National Instruments, LabVIEW Development Guidelines, 2000.



---

---

## ИНДЕКС

---

---

Adžić, E. ....	98, 102	Katić, V. ....	115	Popov, A. ....	48
Alexiev, D. ....	260	Knežić, M. ....	110, 124	Porobić, V. ....	98, 102
Arsov, G. ....	30	Kokolanski, Z. ....	250, 256	Prijic, A. ....	44
Avramović, A. ....	175	Kostadinović, M. ....	6	Prijic, Z. ....	44
Azlen, M. ....	133	Kovačević, D. ....	120	Radak, J. ....	56
Babić, I. ....	230	Kovačević, Ž. ....	192, 202	Radmanović, M. ....	17, 36, 40
Babić, Z. ....	202	Krstajić, B. ....	244	Radosevljević, G. ....	129
Bajić, M. ....	93	Lazić, M. ....	186, 202	Rajaković, N. ....	230
Blanuša, B. ....	179	Litovski, V. ....	75, 82, 87, 240	Rakić, A. ....	216
Božić, M. ....	236	Lubura, S. ....	36, 40	Risojević, V. ....	169
Brkić, M. ....	53	Lukić, M. ....	56	Savčić, G. ....	62
Bundalo, D. ....	6	Lukić, S. ....	2	Savić, M. ....	236
Bundalo, Z. ....	6, 110, 179	Maksimović, M. ....	163	Savić, S. ....	175
Cvetković, Z. ....	93	Mančić, D. ....	17	Shopov, M. ....	211
Čosović, M. ....	82, 163	Marčetić, D. ....	98, 102	Shutinoski, G. ....	256
Damjanović, Mil. ....	153	Marijanović, V. ....	62	Simevski, A. ....	250, 256
Damjanović, Mir. ....	137	Marić, A. ....	129	Simevski, I. ....	256
Dimcević, V. ....	250	Marić, I. ....	169	Simić, M. ....	120
Dimitrijević, B. ....	120	Markić, S. ....	106	Slankamenac, M. ....	2, 53, 56
Dimitrijević, M. ....	240	Matić, P. ....	224	Smetana, W. ....	129
Djamiykov, T. ....	260	Mihajlović, Ž. ....	56	Softić, F. ....	6, 179
Dogan, V. ....	53	Mihov, S. ....	48	Sokolović, M. ....	87, 207
Dokić, B. ....	36, 40	Mijatović, L.J. ....	62	Spasov, G. ....	211
Drndarević, V. ....	124	Milić, Z. ....	207	Srbinska, M. ....	250, 256
Đokić, I. ....	115	Milovančev, S. ....	133	Stajić, D. ....	186
Đorđević, G. ....	40, 158	Mirković, D. ....	148	Stanković, M. ....	186
Đurić, S. ....	137	Mitrović, Z. ....	158	Stefanović, M. ....	158
Đurišić, Ž. ....	230	Nagy, L. ....	137	Stojanović, G. ....	129
Filipović, L. ....	244	Nikolić, B. ....	158	Šoja, M. ....	36, 40
Galić, M. ....	66	Nikolić, P. ....	207	Timer, J. ....	102
Gaćanović, M. ....	70, 142	Nikolov, G. ....	264	Trivunović, D. ....	66
Gavrovski, C. ....	250	Nikolova, B. ....	264	Unger, M. ....	129
Georgievski, G. ....	30	Pajkanović, A. ....	175	Vidović, L. ....	224
Grabež, D. ....	66	Paunović, V. ....	12, 17	Vidović, P. ....	66
Grabić, S. ....	115	Pešić-Brđanin, T. ....	24	Vujičić, V. ....	106, 133
Ivanov, R. ....	48	Petković, B. ....	142	Zec, M. ....	70
Ivanović, Ž. ....	124	Petković, P. ....	75, 148	Zindović, M. ....	230
Janković, N. ....	24	Petrović, D. ....	192, 196	Zovko, G. ....	98
Jokić, D. ....	36, 40	Petrović, T. ....	216	Živanov, L.J. ....	129, 137
Jovanović, B. ....	148, 153	Petrušić, Z. ....	17	Živanov, M. ....	2, 53, 56
Kakanakov, A. ....	211	Plavšić, B. ....	192, 196	Živković, L.J. ....	12, 17